

## Application Note

## TAx5x1x 器件的音调生成和应用模式



Diekoloreoluwa Ogundana, Abin Dany Mathew

## 摘要

TAx5x1x 系列立体声编解码器和 DAC 支持插孔检测、欠压限制器、语音活动检测和音调生成等各种应用。这些器件包括 TAC5212、TAC5211、TAC5112、TAC5111、TAD5212、TAD5112、TAC5311、TAC5312、TAC5411 和 TAC5412。本应用手册介绍了如何使用音调生成特性。

包含的两个集成数字音调发生器具有各种功能，例如频率和增益扫描。这些发生器具有高精度，可在音频和超声波频率下运行。ADSR (起音-衰减-延音-释音) 包络也是发生器内的一项功能，可用于需要使用包络参数进行音频调制的应用。

本应用手册使用 TAC5212 立体声软件控制编解码器来演示音调发生器的功能。按照 EVM 用户指南，找到 PPC3 中包含音调生成 GUI 的混频器选项卡。

## 内容

1 引言.....	2
2 信号发生器 1 (SG1).....	2
2.1 信号发生器 1 简介.....	2
2.2 信号发生器 1 振幅和输出通道.....	2
2.3 信号发生器 1 频率.....	3
2.4 使用 PPC3 生成寄存器系数.....	6
3 ADSR 包络参数.....	8
3.1 ADSR 简介.....	8
3.2 重启计时器和延音计时器.....	9
3.3 起音、释音和衰减计时器.....	10
3.4 延音电平.....	10
3.5 ADSR 包络示例脚本.....	11
3.6 超声波活动检测 (UAD) ADSR 模式.....	13
4 信号发生器 2 (SG2).....	15
4.1 信号发生器 2 简介.....	15
4.2 信号发生器 2 振幅.....	16
4.3 信号发生器 2 频率.....	16
4.4 信号发生器 2 模式.....	17
5 总结.....	23

## 商标

所有商标均为其各自所有者的财产。

## 1 引言

信号发生器 1 和信号发生器 2 是 TAC5212 中的数字音调发生器。所有 DAC 配置 (包括全差分、单端、伪差分 and 立体声单端模式) 都支持音调生成。除非另有说明, 否则在器件的 OUT1 上监测所有结果。在本文档中, 信号发生器 1 与 SG1 和蜂鸣发生器具有相同的含义, 而信号发生器 2 与 SG2 和线性调频脉冲发生器具有相同的含义。

## 2 信号发生器 1 (SG1)

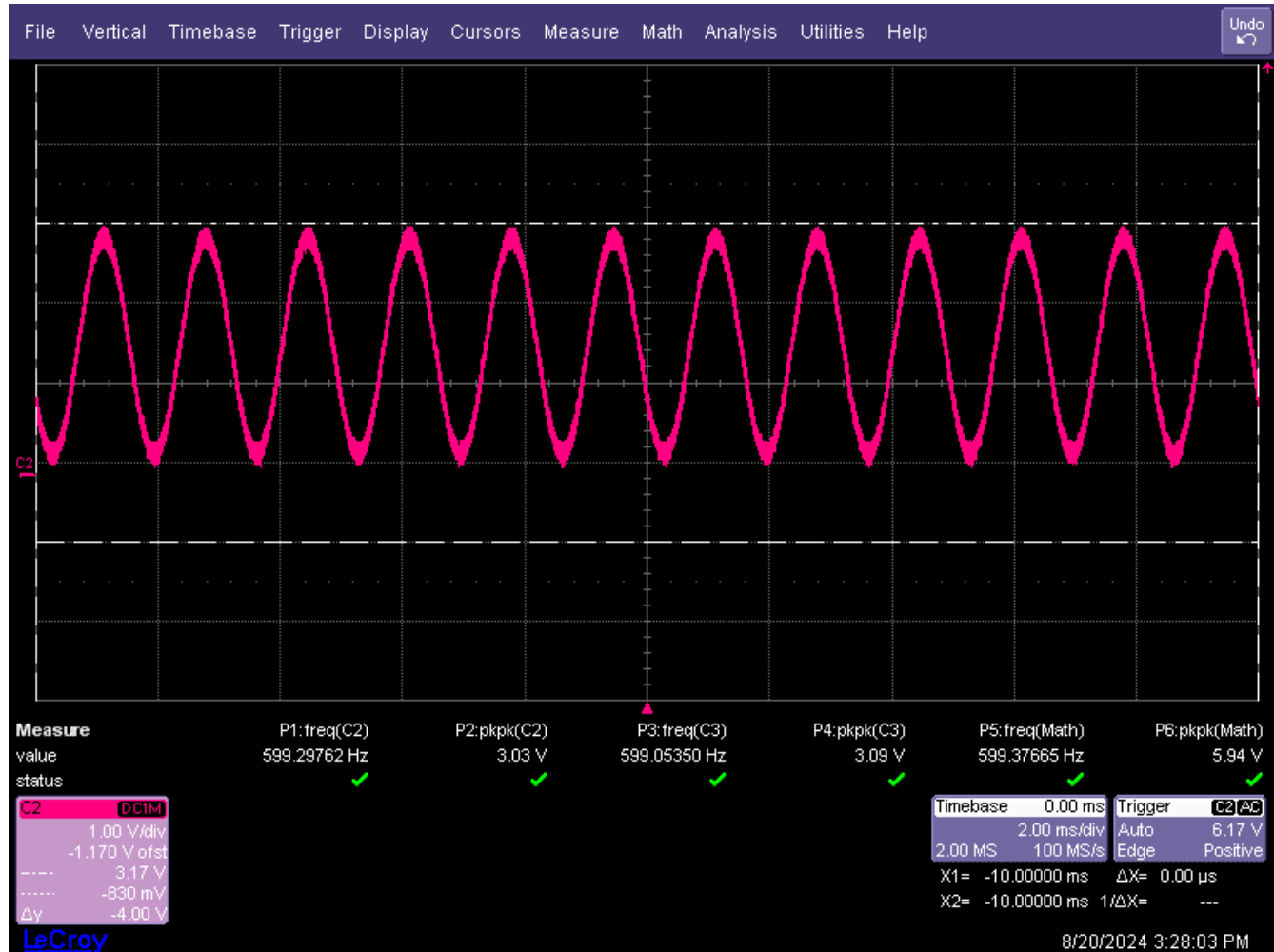


图 2-1. SG1 示例脚本中的示波器捕获 : 2Vrms 满量程时的 600Hz 信号

### 2.1 信号发生器 1 简介

信号发生器 1 (SG1) 或蜂鸣发生器会生成连续脉冲, 其可配置振幅高达 2Vrms 的满量程值。从 SG1 可获取的最大频率为 22KHz。使用 SG1 示例脚本生成信号。

### 2.2 信号发生器 1 振幅和输出通道

表 2-1 中的寄存器 B0\_P17\_R104 (0x68) 至 B0\_P17\_111 (0x6F) 配置振幅电平并选择 SG1 的输出通道。

配置振幅的两种方法是执行 I2C 脚本或使用 PPC3 混音系数。

表 2-1 演示了这两种方法如何以 0.56dB 的增益步长增大或减小振幅。在这里, I2C 脚本要求每个通道具有 16 位寄存器。每种振幅和通道选择配置都需要执行一条 32 位 I2C 命令。

此示例脚本模板将 OUT1 和 OUT2 的每个模拟输出通道置于 32 位 I2C 命令中。该模板也适用于所有 SG2 寄存器。

以  $V_{rms}$  为单位的满量程值和以 dB 为单位的最大增益与 0x40000 相关。这组成了 32 位 I2C 命令的 16 位。

```
#Example template to configure SG1 to OUT1P&M and OUT2P&M. Same format #applies to SG2 registers.
#w a0 68 [OUT1M] [OUT1M] [OUT1P] [OUT1P]
#w a0 6C [OUT2M] [OUT2M] [OUT2P] [OUT2P]
#w xx xx [15:8] [7:0] [15:8] [7:0]

# This is a 32-bit I2C command. Here, OUT1P has full gain while OUT1M has #no gain.
w a0 68 00 00 40 00
```

SG1 示例脚本中有一个有关使用 I2C 命令进行振幅和通道选择的示例。PPC3 提供的系数范围介于 1 到 0 之间。要通过这些系数预测增益 (以 dB 为单位)，请使用...

$$gain = 20\log_{10}(\text{mixing volume coefficient}), \text{ dB} \quad (1)$$

以  $V_{rms}$  为单位的满量程值和以 dB 为单位的最大增益与系数 1 相关。

图 2-2 演示了信号发生器如何使用混音系数在 PPC3 中配置振幅。

SIG GEN	Ch1	<input checked="" type="checkbox"/>	1	SG1_OUT1P	<input checked="" type="checkbox"/>	1	SG1_OUT1M	<input checked="" type="checkbox"/>	1	SG1_OUT2P	<input checked="" type="checkbox"/>	1	SG1_OUT2M
	Ch2	<input checked="" type="checkbox"/>	1	SG2_OUT1P	<input checked="" type="checkbox"/>	1	SG2_OUT1M	<input checked="" type="checkbox"/>	1	SG2_OUT2P	<input checked="" type="checkbox"/>	1	SG2_OUT2M

图 2-2. 振幅和输出通道配置 GUI

表 2-4 展示了如何导航至音调发生器 GUI。

表 2-1. 振幅电平配置

十进制值	16 位 I2C 命令	混音系数	增益 dB	$V_{rms}$
d16384	0x4000	1	0dB	2Vrms
d8192	0x2000	0.5	-6dB	1Vrms
d64	0x0100	0.016	-35.90dB	-
d0	0x0000	-	-	-

表 2-2. SG1 振幅和输出通道的可编程寄存器映射

页	寄存器	说明	复位值
0x11	0x68	侧链 DAC 混频器, SG1 至 OUT1M 系数字节 [15:8]	0x00
0x11	0x69	侧链 DAC 混频器, SG1 至 OUT1M 系数字节 [7:0]	0x00
0x11	0x6A	侧链 DAC 混频器, SG1 至 OUT1P 系数字节 [15:8]	0x00
0x11	0x6B	侧链 DAC 混频器, SG1 至 OUT1P 系数字节 [7:0]	0x00
0x11	0x6C	侧链 DAC 混频器, SG1 至 OUT2M 系数字节 [15:8]	0x00
0x11	0x6D	侧链 DAC 混频器, SG1 至 OUT2M 系数字节 [7:0]	0x00
0x11	0x6E	侧链 DAC 混频器, SG1 至 OUT2P 系数字节 [15:8]	0x00
0x11	0x6F	侧链 DAC 混频器, SG1 至 OUT2P 系数字节 [7:0]	0x00

## 2.3 信号发生器 1 频率

寄存器 B0\_P18\_R32 (0x20) 至 B0\_P1\_R47 (0x2F) 配置 SG1 频率。SG1 频率配置是在振幅和输出通道配置之后进行的。请参阅节 2.2。

这组公式为 SG1 频率配置生成寄存器系数：

$$g(x) = \sin\left(2\pi\left(\frac{\text{desired beep frequency}}{\text{sampling frequency}}\right)\right) \times 2^{63} \tag{2}$$

$$h = \text{DEC2HEX}(g(x)), \text{ 64-bit} \tag{3}$$

$$(h\_msb) = \text{upper 32-bit of } h \tag{4}$$

$$(h\_lsb) = \text{lower 32-bit of } h \text{ right shifted by 1-bit} \tag{5}$$

$$f(x) = \cos\left(2\pi\left(\frac{\text{desired beep frequency}}{\text{sampling frequency}}\right)\right) \times 2^{63} \tag{6}$$

$$y = \text{DEC2HEX}(f(x)), \text{ 64-bit} \tag{7}$$

$$(y\_msb) = \text{upper 32-bit of } y \tag{8}$$

$$(y\_lsb) = \text{lower 32-bit of } y \text{ right shifted by 1-bit} \tag{9}$$

请注意生成的 LSB 值右移 1 位。这对于执行正确的 I2C 命令非常重要。这些公式会生成用于 SG1 频率配置的 I2C 命令脚本中的最高有效位 (msb) 和最低有效位 (lsb) 值。

SG1 频率配置是一对 32 位 I2C 命令，向所有输出通道写入单个频率。在这种频率配置中，不隔离任何通道。信号会基于通道选择配置，仅出现在所选的任何输出通道上。请参阅节 2.2。

SG1 在所选的所有通道上保持相同的频率。通常，对于 SG1 和 SG2，所有通道中都维持一种振幅和频率配置。

下面是用于 SG1 频率配置的示例脚本模板。此脚本模板显示了寄存器系数的放置。这是基于上述 *h\_msb*、*h\_lsb*、*y\_msb* 和 *y\_lsb* 公式的结果以及本节末尾的 SG1 示例脚本得出的。

```
#Based off SG1's 600Hz example script.
#64-bit command from SG1 to OUT1
#w a0 20 [31:24] [23:16] [15:8] [7:0] [31:24] [23:16] [15:8] [7:0]
#64-bit command from SG1 to OUT2
#w a0 28 [31:24] [23:16] [15:8] [7:0] [31:24] [23:16] [15:8] [7:0]

#based off SG1 frequency equations.
#w a0 20 [h_msb] [y_msb]
#w a0 28 [h_lsb, right shift by 1-bit] [y_lsb, right shift by 1-bit]

#600Hz from SG1.
w a0 20 99 7f ec 00 7f 9a fc b8 #[h_msb] [y_msb]
w a0 28 1c ea f1 80 0a 0a f2 99 #[h_lsb] [y_lsb]
```

在 PPC3 中，SG1 频率配置是使用频率滚动 GUI 完成的。图 2-3 是 SG1 频率滚动 GUI 的图像。

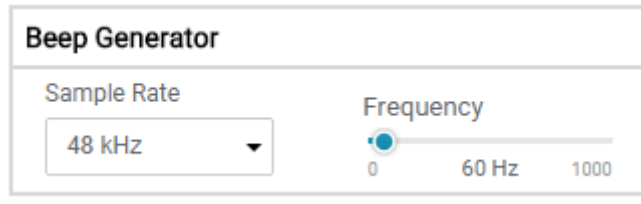


图 2-3. SG1 频率配置 GUI

表 2-3. 用于 SG1 频率配置的可编程寄存器映射

页	寄存器	说明
0x12	0x20	可编程 OUT1 BEEP GEN sin(x) 系数字节 [31:24]
0x12	0x21	可编程 OUT1 BEEP GEN sin(x) 系数字节 [23:16]

表 2-3. 用于 SG1 频率配置的可编程寄存器映射 (续)

页	寄存器	说明
0x12	0x22	可编程 OUT1 BEEP GEN sin(x) 系数字节 [15:8]
0x12	0x23	可编程 OUT1 BEEP GEN sin(x) 系数字节 [7:0]
0x12	0x24	可编程 OUT1 BEEP GEN cos(x) 系数字节 [31:24]
0x12	0x25	可编程 OUT1 BEEP GEN cos(x) 系数字节 [23:16]
0x12	0x26	可编程 OUT1 BEEP GEN cos(x) 系数字节 [15:8]
0x12	0x27	可编程 OUT1 BEEP GEN cos(x) 系数字节 [7:0]
0x12	0x28	可编程 OUT2 BEEP GEN sin(x) 系数字节 [31:24]
0x12	0x29	可编程 OUT2 BEEP GEN sin(x) 系数字节 [23:16]
0x12	0x2A	可编程 OUT2 BEEP GEN sin(x) 系数字节 [15:8]
0x12	0x2B	可编程 OUT2 BEEP GEN sin(x) 系数字节 [7:0]
0x12	0x2C	可编程 OUT2 BEEP GEN cos(x) 系数字节 [31:24]
0x12	0x2D	可编程 OUT2 BEEP GEN cos(x) 系数字节 [23:16]
0x12	0x2E	可编程 OUT2 BEEP GEN cos(x) 系数字节 [15:8]
0x12	0x2F	可编程 OUT2 BEEP GEN cos(x) 系数字节 [7:0]

```

# Key: w a0 XX YY ==> write to I2C address 0xa0, to register 0xxx, data 0xyy
# # ==> comment delimiter
#
#The following list gives an example sequence of items that must be #executed in the time between
powering the device up and reading data #from the device. Note that there are other valid sequences
depending #on which features are used.
#See the corresponding EVM user guide for jumper settings and audio #connections.
#
# Line-Out Fully-Differential 2-channel : OUT1P_M- Ch1, OUT2P_M- Ch2.
# FSYNC = 48 kHz (Output Data Sample Rate), BCLK = 12.288 MHz (BCLK/FSYNC = 256)
#####
#SG1 example script
#SG1; DAC1 OUT1P & OUT1M; Differential 600Hz
w a0 00 00 # locate page x00
w a0 01 01 # device reset

w a0 02 09 # vref and dreg enable

w a0 00 01 # locate page x01
w a0 2d 08 # enable SG1

#Channel selection and amplitude configuration
w a0 00 11 # locate page 0x11
w a0 68 40 00 40 00 # mix SG1 to DAC1 L & R Channels and
# set the amplitude to full-scale, 0dB.
#Frequency configuration
w a0 00 00 # locate page 0x00
w a0 7f 00 # locate book 0x00
w a0 00 12 # locate page 0x12

#600Hz
w a0 20 99 7f ec 00 7f 9a fc b8 #sinx and cosx upper bits
w a0 28 1c ea f1 80 0a 0a f2 99 #sinx and cosx lower bits

#Output configuration
w a0 00 00 # locate page 0x00

#differential mode is the default output mode
#w a0 64 24 #option to set to single-ended mode
w a0 76 0c #enable DAC1, CH 1 & 2 180deg out of phase diff. mode
w a0 78 40 #enable DAC
    
```

## 2.4 使用 PPC3 生成寄存器系数

建议使用 PPC3 为所有形式的音调生成配置生成寄存器值。本节以 SG1 振幅和频率配置为例来生成 I2C 脚本。

混音系数和该增益公式可配置 SG1 和 SG2 的振幅。在 GUI 框中按图 2-2 建议填写系数值。这适用于所有音调发生器。

无需将器件连接到软件，即可在 PPC3 中离线访问生成的 I2C 脚本。

表 2-4. 用于生成十六进制寄存器系数的 PPC3 指南

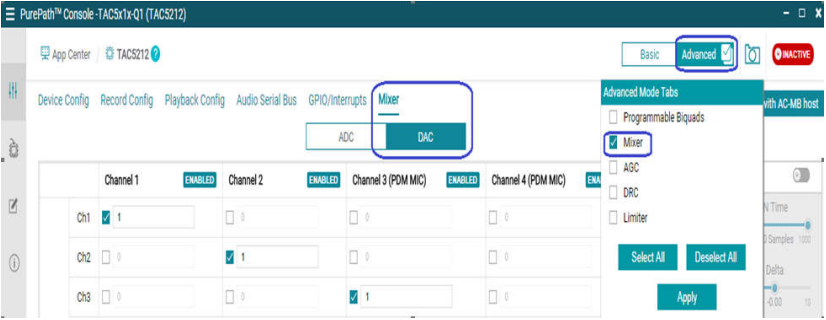
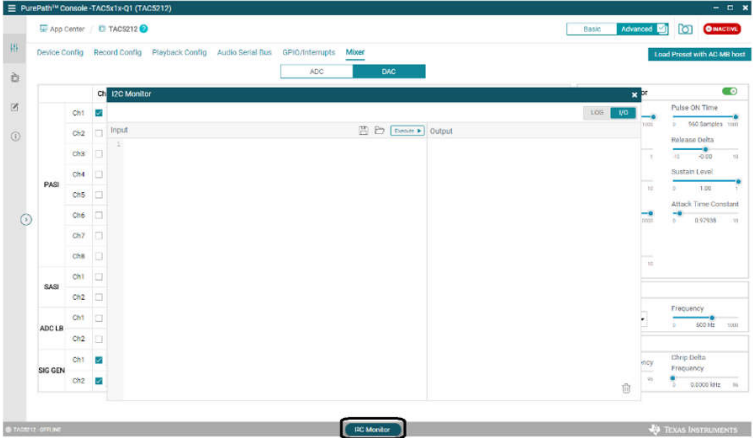

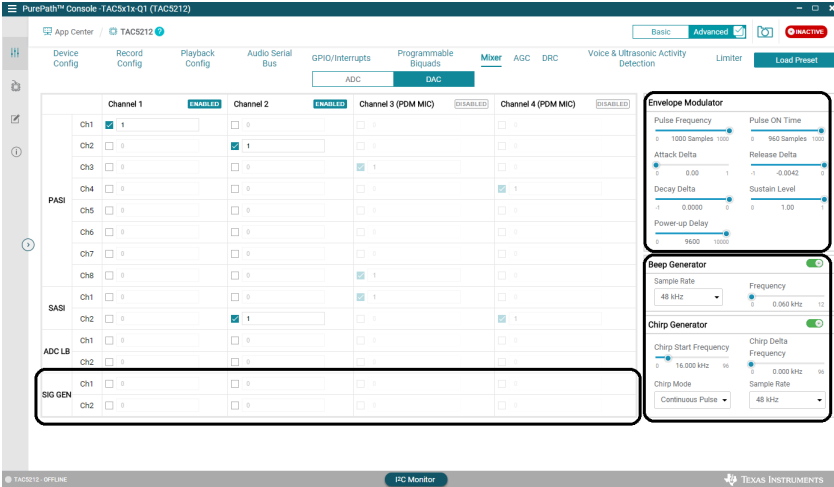
指令	图像
<p>找到 PPC3 中的 DAC “Mixer” 页面。</p>	 <p style="text-align: center;"><b>图 2-4. PPC3 步骤 1</b></p>
<p>打开” I2C Monitor “窗口。</p>	 <p style="text-align: center;"><b>图 2-5. PPC3 步骤 2</b></p>
<p>选择” LOG “页面。点击绿色按钮。该按钮变为红色。这意味着 PPC3 已准备好记录后续 I2C 执行情况。</p>	 <p style="text-align: center;"><b>图 2-6. PPC3 步骤 3</b></p>

表 2-4. 用于生成十六进制寄存器系数的 PPC3 指南 (续)

指令	图像
<p>返回到 PPC3 主窗口。使用 GUI 配置振幅和频率。在” LOG “窗口中观察十六进制值的变化。</p>	 <p>图 2-7. PPC3 步骤 4</p>

### 3 ADSR 包络参数

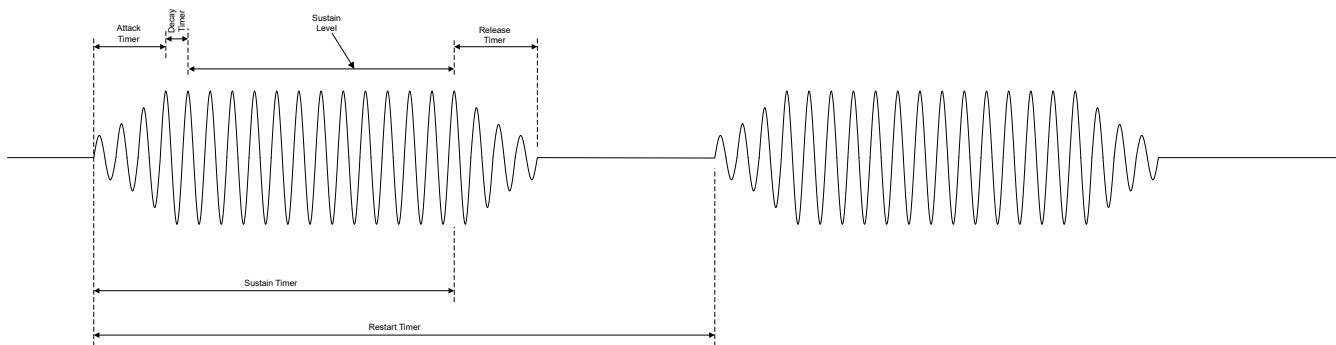


图 3-1. 高精度 ADSR 包络的图形表示

#### 3.1 ADSR 简介

ADSR 表示起音、衰减、延音和释音。ADSR 包络常用于需要整形声音的音频应用。此功能具有高精度和超声波应用模式。这些参数仅适用于 SG2 脉冲。

**高精度 ADSR 包络的图形表示** 突出显示了每个 ADSR 参数的起点和终点。在 ADSR 包络中，延音电平介于起音和释音时间间隔之内。起音时间定义延音电平之前的正斜坡，而释音时间定义超过延音电平的负斜坡。衰减时间控制起音后的稳定时间。此间隔在延音电平之前结束。

所有这些参数都包括重启计时器和延音计时器。重启计时器始终比延音计时器长。

32 位寄存器配置每个 ADSR 参数。寄存器 B0\_P28\_R64 (0x40) 至 B0\_P28\_R67 (0x43) 可启用和禁用 ADSR 包络。请参阅 [32 位 ADSR 参数的可编程寄存器映射](#)。此寄存器映射显示了哪些 SG2 模式需要 ADSR 注释。下面是 ADSR 注释执行的示例脚本模板。在此 [SG2 模式](#) 示例脚本中找到正在使用的 ADSR 注释。



```
#ADSR example script template
#ADSR acknowledgement.
w a0 00 1c # locate ADSR note page
w a0 40 00 00 00 00 #acknowledge ADSR Envelope

#configure all other paramters next
w a0 xx xx
w a0 xx xx
#configure the output channel. Find this in the example script.

#Turn on ADSR envelope
w a0 00 1c # locate ADSR note page
w a0 40 00 00 00 01 # turn on ADSR Envelope.
```

构建 I2C 脚本时，ADSR enable\_disable 注释通常在其他参数之前配置为 32 位命令 x00 00 00 00。必须将其视为包络的确认脚本。此后，可以执行其他 ADSR 脚本。配置完所有其他 ADSR 参数并启用所有输出通道后，此注释写为 x00 00 00 01。

图 3-2 是 ADSR 包络 PPC3 GUI。

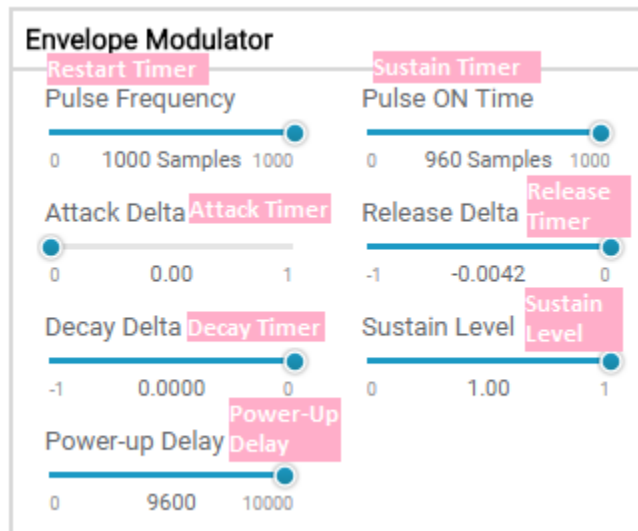


图 3-2. ADSR PPC3 GUI

### 3.2 重启计时器和延音计时器

寄存器 B0\_P28\_R80 (0x50) 至 B0\_P28\_R83 (0x53) 配置重启时间。寄存器 B0\_P28\_R84 (0x54) 至 B0\_P28\_R87 (0x57) 配置延音时间。请参阅表 3-2。

重启时间是指所配置脉冲的重复时间，而延音时间是所配置脉冲的长度。

重启和延音计时器基于从工作采样频率 fs 检索到的样本数。重启时间必须始终配置为比延音时间长。表 3-1 基于 48KHz 采样频率为两个参数生成可能的 I2C 配置。所需时间是根据采样频率对样本进行缩放来生成的。这两个计时器并非在所有 SG2 模式下都可用。

表 3-1. 重启和延音计时器相关性表

kspS	每个计时器的样本数	I2C 命令脚本	所需时间
48000	d' 480	0x000001E0	10ms
48000	d' 4,800	0x000012C0	100ms
48000	d' 48,000	0x0000BB80	1s
48000	d' 480,000	0x00075300	10s

下面的公式可为重启和延音计时器生成一个 32 位十六进制寄存器系数。

$$Reg.Coeff = DEC2HEX\left(\left(\text{MOD}\left(\text{ROUND}\left(k \times \left(2^0\right), 0\right), 2^{32}\right)\right), 8\right) \quad (10)$$

其中， $k$  是每个计时器的样本数。

重启和延音计时器已在[连续脉冲模式](#)示例脚本中演示。这些都是 32 位 I2C 命令。请参阅[此图](#)，找到 PPC3 中的重启和延音计时器 GUI。滚动会在 I2C 监视器中生成十六进制值。

有关使用 PPC3 的详细信息，请参阅[使用 PPC3 生成寄存器系数](#)。

**表 3-2. 可编程重启计时器寄存器**

页	寄存器	说明	复位值
0x1C	0x50	DAC_ADSR_RESTART_BYT1[7:0]	0x00
0x1C	0x51	DAC_ADSR_RESTART_BYT2[7:0]	0x00
0x1C	0x52	DAC_ADSR_RESTART_BYT3[7:0]	0x00
0x1C	0x53	DAC_ADSR_RESTART_BYT4[7:0]	0x00

**表 3-3. 可编程延音计时器寄存器**

页	寄存器	说明	复位值
0x1C	0x54	DAC_ADSR_SUSTAIN_BYT1[7:0]	0x00
0x1C	0x55	DAC_ADSR_SUSTAIN_BYT2[7:0]	0x00
0x1C	0x56	DAC_ADSR_SUSTAIN_BYT3[7:0]	0x00
0x1C	0x57	DAC_ADSR_SUSTAIN_BYT4[7:0]	0x00

### 3.3 起音、释音和衰减计时器

起音、释音和衰减定义了 ADSR 包络的斜坡。请参阅 [32 位 ADSR 参数的可编程寄存器映射](#)，以确定配置这三个参数的寄存器。在计算起音时间和释音时间时，请使用以下公式。

$$\frac{2}{2(k)} \times \frac{1}{f_s} \times 1000 = \text{desired time, ms.} \quad (11)$$

其中  $k$  是两个计时器的介于 0 到 1 之间的绝对值。

此公式生成起音和释音时间的寄存器系数。

$$Reg.Coeff = DEC2HEX\left(\left(\text{MOD}\left(\text{ROUND}\left(k \times \left(2^{30}\right), 0\right), 2^{32}\right)\right), 8\right) \quad (12)$$

此公式可用于计算起音时间。但对于释音时间， $k$  必须作为负数插入以检索准确的十六进制值。使用下面的公式计算所需的衰减时间。

$$ABS[(2 - (2 \times \text{Sustain Level})) / (k \times FS_{Vrms}) / fs] \times 1000 = \text{desired time, ms} \quad (13)$$

起音和释音时间的寄存器系数公式  $Reg.Coeff$  也适用于衰减时间。

### 3.4 延音电平

不得将延音电平间隔误认为是延音计时器间隔。请参阅[图 3-1](#)以了解差异。延音电平参数用于配置衰减时间后和释音时间前的振幅。请参阅 [32 位 ADSR 参数的可编程寄存器映射](#)以确定配置延音电平的寄存器。

下面的公式可生成延音电平的寄存器系数：

$$Reg.Coeff = DEC2HEX\left(\left(\text{MOD}\left(\text{ROUND}\left(k \times \left(2^{30}\right), 0\right), 2^{32}\right)\right), 8\right) \quad (14)$$

其中  $k$  是介于 0 到 1 之间的混音系数。这里，1 与满量程 2Vrms 相关。在 ADSR 示例脚本中查找延音电平配置的示例。

表 3-4. 32 位 ADSR 参数的可编程寄存器映射

参数名称	页面地址	寄存器地址	手动模式	连续脉冲模式	单次	默认值
ADSR EN_DIS 注释	1C	40	cfg	不适用	不适用	0000 0000 (十六进制)
重启计时器	1C	50	不适用	cfg	不适用	48ksps 时为 100ms
延音计时器	1C	54	不适用	cfg	cfg	48ksps 时为 10ms
起音计时器	1C	58	cfg	cfg	cfg	48ksps 时为 2.5ms
释音计时器	1C	5C	cfg	cfg	cfg	48ksps 时为 2.5ms
衰减计时器	1C	60	cfg	cfg	cfg	48ksps 时为 0ms
延音电平	1C	64	cfg	cfg	cfg	0dB
pwrap_delay	17	74	不适用	cfg	不适用	48ksps 时为 100ms

### 3.5 ADSR 包络示例脚本

ADSR 包络示例脚本演示了所有 ADSR 参数的使用。

```
# Key: w a0 xx yy ==> write to I2C address 0xa0, to register 0xxx, data 0xyy
# # ==> comment delimiter
#
#The following list gives an example sequence of items that must be #executed in the time between
powering the device up and reading data #from the device. Note that there are other valid sequences
depending #on which features are used.
#See the corresponding EVM user guide for jumper settings and audio #connections.
#
# Line-Out Fully-Differential 2-channel : OUT1P_M- Ch1, OUT2P_M- Ch2.
# FSYNC = 48 kHz (Output Data Sample Rate), BCLK = 12.288 MHz (BCLK/FSYNC = 256)
#####
#ADSR Example Script
#ALL ADSR parameters demonstrated on SG2 CPM
#Note: CPM mode does not require ADSR enable script, only acknowledgement #script.
w a0 00 00 #locate page x00
w a0 01 01 # device reset

w a0 00 00 # locate page 0x00
w a0 02 09 # come out of sleep mode with VREF and DREG up

w a0 00 01 # locate page 0x01
w a0 2d 04 # enable chirp only

w a0 00 17 # locate page 0x17

w a0 7c 14 f1 a6 c6 # 10kHz chirp start frequency

w a0 00 18 #locate page 0x18
w a0 08 00 00 00 00 # chirp delta frequency of 0 Hz

w a0 00 1c # locate page 0x1c
w a0 40 00 00 00 00 # adsr_note

#restart timer
w a0 50 00 00 bb 80 #48k samples for 1s

#sustain timer
w a0 54 00 00 5d c0 #24000 samples at 500ms
```

```
#attack timer
w a0 58 00 03 69 cd # 100ms

#release timer
w a0 5c ff fe 4b 18 #200ms @ k = 1.04167e-4. Use full-scale susatin level #to achieve accurate
reading.

#sustian level
w a0 64 33 33 33 33 # sustain lvl at k=0.8

#decay timer
w a0 60 ff f2 58 e3 #5ms

#channel selection
w a0 00 11 #locate page 0x11
w a0 70 40 00 40 00 # Please refer the table to set volumes #accrodingly
w a0 74 40 00 40 00 # Please refer the table to set volumes #accordingly

w a0 00 00 # locate page 0x00
w a0 76 0c # enable 2 DAC channels
w a0 78 40 # enable DAC
```

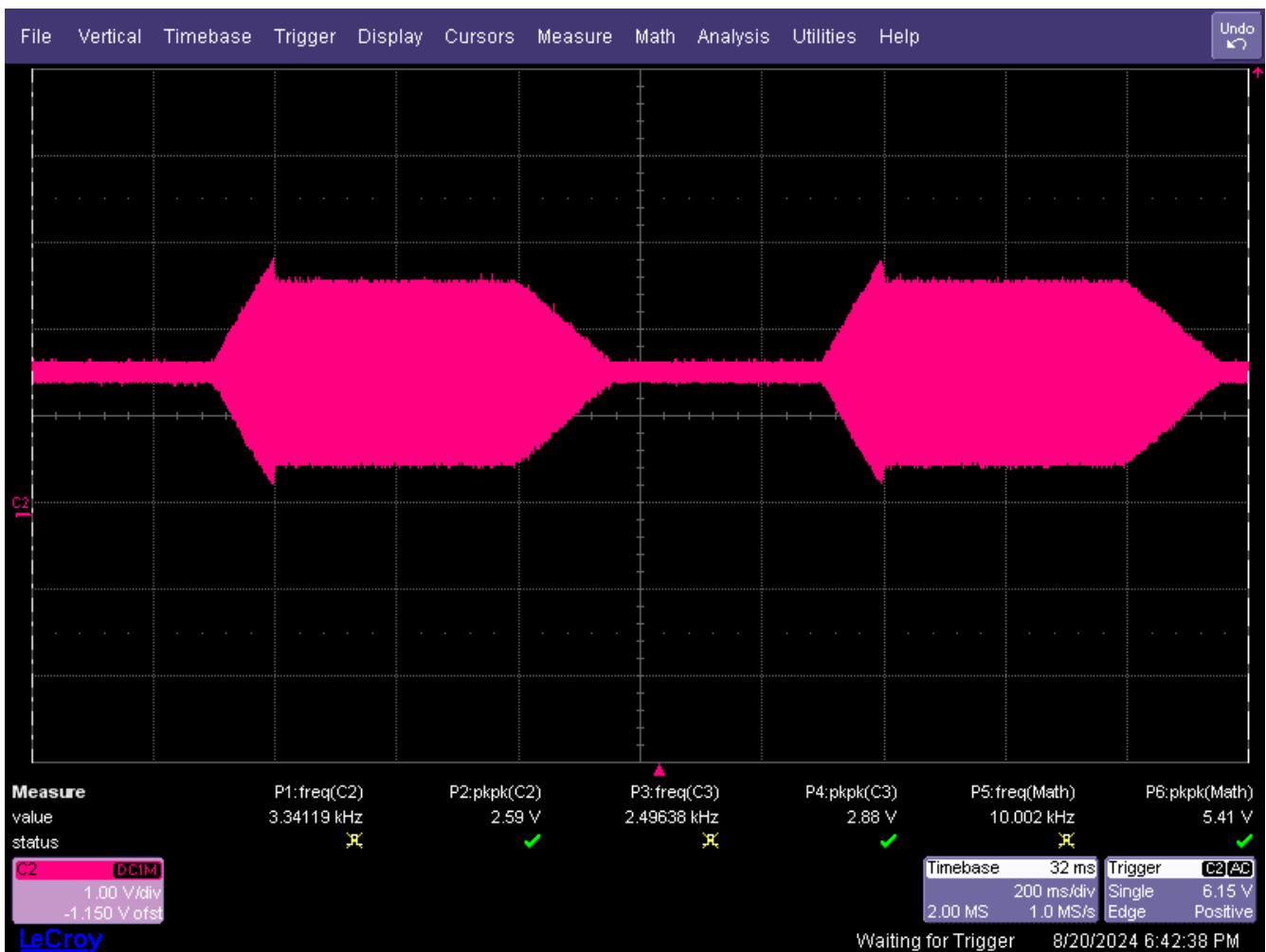


图 3-3. ADSR 包络示波器捕获

### 3.6 超声波活动检测 (UAD) ADSR 模式

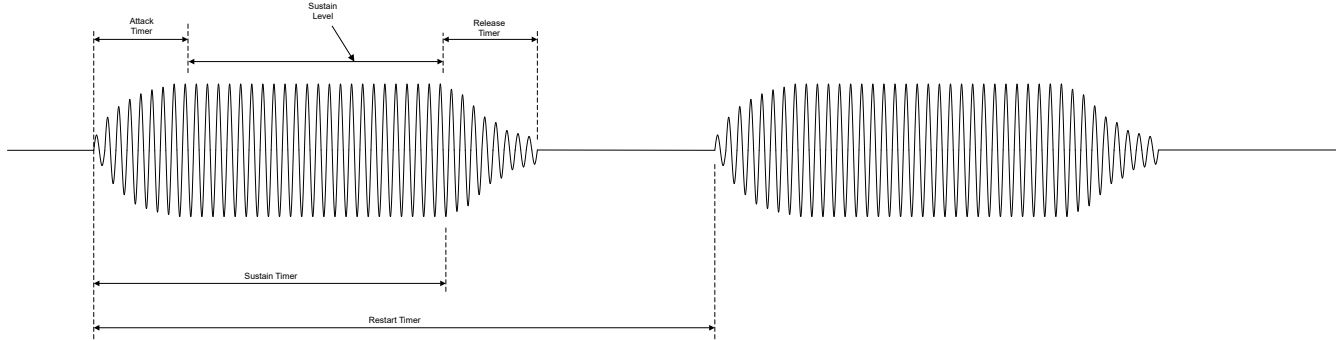


图 3-4. UAD ADSR 包络的图形表示

SG2 使用一些 ADSR 参数支持超声波活动检测 (UAD) 特性。请参阅此[寄存器映射](#)来配置 UAD 模式。

在此模式下，SG2 可称为超声波活动发生器 (UAG)。UAG 仅适用于 SG2 CPM。所有 CPM 计算均在此模式下适用，默认采样率为 96ksps，这意味着该模式的采样速度是常规 ADSR 模式的两倍。

此模式采用除起音、释音和衰减计时器寄存器外的所有其他 ADSR 寄存器。寄存器 B0\_P23\_R104 (0x6C) 至 B0\_P23\_111 (0x6F) 配置 UAG 起音时间，寄存器 B0\_P23\_R104 (0x70) 至 B0\_P23\_111 (0x74) 配置 UAG 释音时间。此模式没有衰减时间。

UAG 起音和释音时间可以按相同的方式确定。下面使用起音时间来演示如何检索寄存器值：

$$Attack\_Constant = e^{-\left(\frac{1}{f_s \times RT}\right)} \quad (15)$$

在这里，RT 是以 ms 为单位的时间常数。这需要 5 倍的 RT 才能获得所需的起音时间，并达到 2Vrms 满量程的 99%。例如，RT = 1ms 表示所需的时间为 5ms。此公式还可推导检索寄存器系数值所需的起音常数。使用此公式检索寄存器值：

$$Reg.Coeff = DEC2HEX\left(\left(\text{MOD}\left(\text{ROUND}\left(k \times \left(2^{31}\right), 0\right), 2^{32}\right)\right), 8\right) \quad (16)$$

其中 k 是起音常数。

[超声波活动检测 \(UAD\) ADSR 模式](#)突出显示了 UAG ADSR 脉冲波形。请参考这个适用于超声波应用的 UAG/UAD 示例脚本。

```
# Key: w a0 XX YY ==> write to I2C address 0xa0, to register 0xXX, data 0xYY
# # ==> comment delimiter
#
#The following list gives an example sequence of items that must be #executed in the time between
powering the device up and reading data #from the device. Note that there are other valid sequences
depending #on which features are used.
#See the corresponding EVM user guide for jumper settings and audio #connections.
#
# Line-Out Fully-Differential 2-channel : OUT1P_M- Ch1, OUT2P_M- Ch2.
# FSYNC = 48 kHz (Output Data Sample Rate), BCLK = 12.288 MHz (BCLK/FSYNC = 256)
#UAG/UAD Example Script
w a0 00 00 #locate page 0
w a0 01 01 #device reset
w a0 02 09 # come out of sleep mode with VREF and DREG up

w a0 00 17 #locate page 0x17
w a0 7c 14 f1 a6 c6 # 10kHz chirp start frequency

w a0 00 1c #locate page 0x1c
#restart timer
w a0 50 00 00 bb 80      #48k samples for 1s
#sustain timer
w a0 54 00 00 5d c0      #24000 samples at 500ms
#sustain level
```

```

w a0 64 40 00 00 00    #k=0.6

#uag attack
w a0 00 17    #locate page 0x17
#w a0 6c 7d 5c 65 34 #default

#uag release
#w a0 70 7d 5c 65 34 #default

w a0 00 01 #locate page 0x01

w a0 1f 00 #uag on ch1
w a0 20 00 #uag clk cfg

w a0 00 00 #locate page 0x00
w a0 76 08 #en out ch1

w a0 78 02 #en uag
    
```



图 3-5. 超声波活动检测发生器示波器捕获

表 3-5. SG2 的可编程 UAG ADSR 参数

参数	页面地址	寄存器地址	默认值
重启计时器	0x1C	0x50	96Ksps 时为 100ms
延音计时器	0x1C	0x54	96Ksps 时为 10ms
延音电平	0x1C	0x64	0dB
电源延迟	0x17	0x74	9600 个样本
起音计时器	0x17	0x6C	96Ksps 时为 2.5ms
释音计时器	0x17	0x70	96Ksps 时为 2.5ms

## 4 信号发生器 2 (SG2)

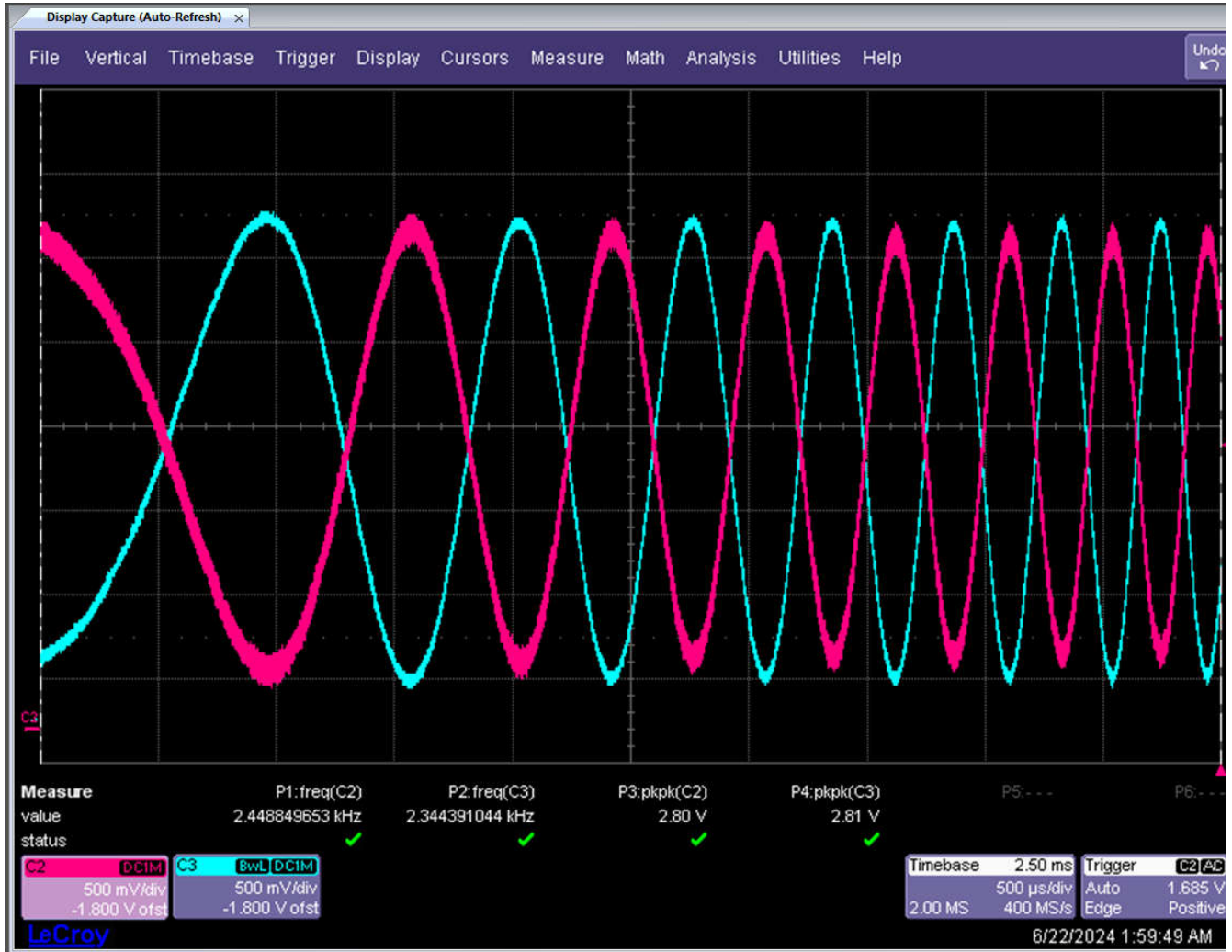


图 4-1. SG2 样本信号的示波器捕获：满量程时的差分线性调频脉冲信号

### 4.1 信号发生器 2 简介

信号发生器 2 与线性调频脉冲发生器和 SG2 具有相同的含义。该发生器会产生具有可配置振幅和频率扫描的线性调频脉冲。SG2 有三种不同的模式，即手动模式、连续脉冲模式和单稳态模式。线性调频脉冲启动频率和线性调频脉冲增量频率范围为 0Hz 至 96KHz。

## 4.2 信号发生器 2 振幅

寄存器 B0\_P17\_R112 (0x70) 至 B0\_P17\_R119 (0x77) 配置 SG2 振幅。请参阅 [SG2 振幅和输出通道的可编程寄存器映射](#)。

[节 2.2](#) 中采用的方法转移到 SG2。在适当的 SG2 寄存器上实现这些 I2C 和 PPC3 概念。

**表 4-1. SG2 振幅和输出通道的可编程寄存器映射**

页	寄存器	说明	复位值
0x11	0x70	侧链 DAC 混频器, SG2 至 OUT1M 系数字节 [15:8]	0x00
0x11	0x71	侧链 DAC 混频器, SG2 至 OUT1M 系数字节 [7:0]	0x00
0x11	0x72	侧链 DAC 混频器, SG2 至 OUT1P 系数字节 [15:8]	0x00
0x11	0x73	侧链 DAC 混频器, SG2 至 OUT1P 系数字节 [7:0]	0x00
0x11	0x74	侧链 DAC 混频器, SG2 至 OUT2M 系数字节 [15:8]	0x00
0x11	0x75	侧链 DAC 混频器, SG2 至 OUT2M 系数字节 [7:0]	0x00
0x11	0x76	侧链 DAC 混频器, SG2 至 OUT2P 系数字节 [15:8]	0x00
0x11	0x77	侧链 DAC 混频器, SG2 至 OUT2P 系数字节 [7:0]	0x00

## 4.3 信号发生器 2 频率

寄存器 B0\_P23\_R124 (0x7C) 至 B0\_P23\_R127 (0x7F) 配置 SG2 线性调频脉冲启动频率。寄存器 B0\_P24\_R08 (0x08) 至 B0\_P24\_R11 (0x0B) 配置 SG2 线性调频脉冲增量频率。请参阅 [表 4-2](#)。

尽管 SG1 和 SG2 的振幅和通道选择方法相同,但两者的频率配置都不同。线性调频脉冲启动频率和线性调频脉冲增量频率构成 SG2 频率参数。这些参数都是 32 位 I2C 命令,彼此无关。

线性调频脉冲启动频率是在每个工作采样率下,采样信号在一秒的首次采样中的频率。这可以被视为开始频率。

线性调频脉冲增量频率是指在定义的时间段内,每个样本直到最后一个样本为止的频率上升。在每次采样中,下一次的频率上升会与前一次采样中的最后一个频率相加。此参数会强制频率扫描通过启动频率。也可以将其配置为不创建任何扫描。

设置这些参数后,这将应用于 SG2 的任何输出通道。使用这些公式生成 32 位 I2C 脚本以配置 SG2 频率。

$$\text{Chirp Start Frequency Constant} = \frac{2\pi(\text{Chirp Start Frequency})}{F_{\text{sample rate}}}, \quad (\text{rad}) \quad (17)$$

$$\text{Chirp Delta Frequency Constant} = \frac{2\pi(\text{Chirp Delta Frequency})}{F_{\text{sample rate}}}, \quad (\text{rad}) \quad (18)$$

$$\text{Reg. Coeff} = \text{DEC2HEX}(\left(\text{MOD}(\text{ROUND}(k \times (2^{28}), 0), 2^{32}), 8\right)) \quad (19)$$

其中,  $k$  是线性调频脉冲启动频率常数或线性调频脉冲增量频率常数。此公式适用于为两个频率参数生成十六进制系数。

在 PPC3 中,使用线性调频脉冲发生器频率滚动选项来设置 SG2 频率。[图 4-2](#) 是 SG2 GUI 的图像。



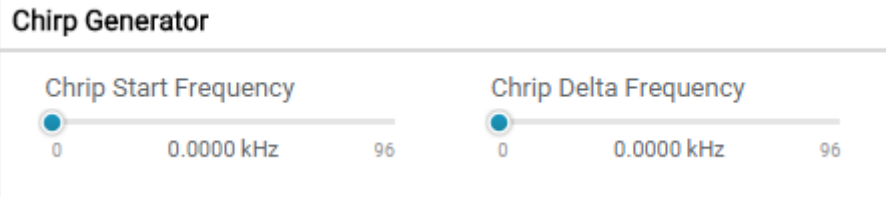


图 4-2. SG2 频率配置 GUI

表 4-2. SG2 线性调频脉冲启动频率的可编程寄存器映射

页	寄存器	说明	复位值
0x17	0x7C	ASIOOUT_BYT1[7:0]	0x00
0x17	0x7D	ASIOOUT_BYT2[7:0]	0x00
0x17	0x7E	ASIOOUT_BYT3[7:0]	0x00
0x17	0x7F	ASIOOUT_BYT4[7:0]	0x00

表 4-3. SG2 线性调频脉冲增量频率的可编程寄存器映射

页	寄存器	说明	复位值
0x18	0x08	ASIOOUT_BYT1[7:0]	0x00
0x18	0x09	ASIOOUT_BYT2[7:0]	0x00
0x18	0x0A	ASIOOUT_BYT3[7:0]	0x00
0x18	0x0B	ASIOOUT_BYT4[7:0]	0x00

#### 4.4 信号发生器 2 模式

有关 SG2 模式的以下各节介绍了 ADSR 包络和 SG2 如何生成不同类型的线性调频脉冲。有关 ADSR 包络的参数，请参阅这些部分，详情请参阅节 3。

图 4-3 展示了如何在 PPC3 中访问这些模式。

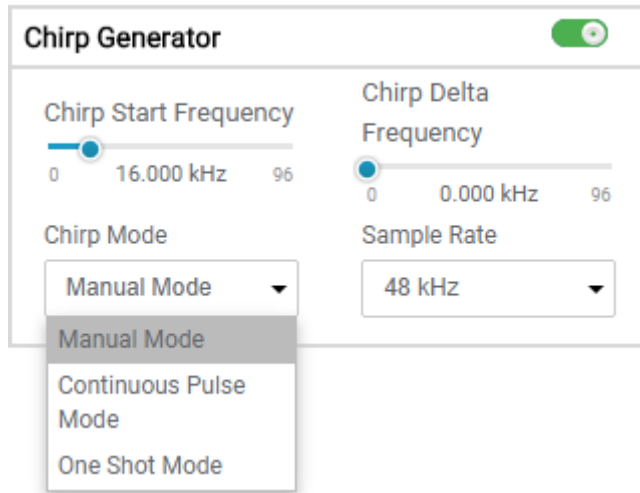


图 4-3. SG2 模式选择 GUI

##### 4.4.1 手动模式

处于手动模式下的 SG2 会生成连续脉冲，用户可以使用 ADSR 注释启用和禁用该脉冲。这意味着在手动模式脚本的开头和结尾处写入 ADSR 注释。请参阅节 3.1。此处不提供重启和延音计时器。

在手动模式下，对生成的脉冲每秒采样的样本数根据工作采样频率确定。例如...

$$f_s = 96\text{KHz} \quad (20)$$

...表示在一秒钟之内有 96K 个样本。

在手动模式下，每个脉冲跨越一秒，然后重复。手动模式在进行频率扫描时会出现混叠。请参阅下面的公式以生成干净的信号。这些公式可推导出发生混叠的样本、每个脉冲所需的样本数以及每个频率上升的时间。

$$\text{chirp start frequency} + (\text{no. of samples}) \times \text{chirp delta frequency} < \frac{f_s}{2}, \text{ Hz} \quad (21)$$

$$\text{time per delta frequency} = \frac{\text{delta frequency}}{\text{sampling frequency}}, \text{ sec} \quad (22)$$

$$\text{frequency sweep time elapsed} = \frac{\text{no. of samples at desired end frequency}}{\text{no. of samples per sec}}, \text{ sec} \quad (23)$$

这组公式适用于所有 SG2 模式。

对手动模式编程时，首先执行 ADSR 确认脚本，然后，执行其他 ADSR 参数，并在手动模式脚本的最后执行 ADSR 启用命令。

```
# Key: w a0 XX YY ==> write to I2C address 0xa0, to register 0xxx, data 0xyy
# # ==> comment delimiter
#
#The following list gives an example sequence of items that must be #executed in the time between
powering the device up and reading data #from the device. Note that there are other valid sequences
depending #on which features are used.
#See the corresponding EVM user guide for jumper settings and audio #connections.
#
# Line-Out Fully-Differential 2-channel : OUT1P_M- Ch1, OUT2P_M- Ch2.
# FSYNC = 48 kHz (Output Data Sample Rate), BCLK = 12.288 MHz (BCLK/FSYNC = 256)
#####
#manual mode example script
#acknowledge ADSR engine then enable it with x01 at the end of the script
w a0 00 00 # locate page x00
w a0 01 01 # device reset
w a0 02 09 # come out of sleep mode with VREF and DREG up

w a0 00 01 # locate page 0x01
w a0 2d 04 # enable SG2 only

#Using chirp start frequency formula
w a0 00 17 # locate page 0x17
w a0 7c 02 18 2a 47 # SG2 start frequency at 1 KHz

#Using chirp delta frequency formula
w a0 00 18 # locate page 0x18
w a0 08 00 00 00 44 a1 #delta frequency of 0.5 Hz not causing aliasing

#Acknowledge ADSR envelope
w a0 00 1c # locate page 0x1c
w a0 40 00 00 00 00 # ADSR note, set 0 when powering
# up dac and set it to 1 to enable chirp

#Set sustain and restart timer the same
w a0 50 00 00 00 00 # restart_timer
w a0 54 00 00 00 00 # sustain_timer

w a0 00 17 # locate page 0x17
w a0 74 00 00 00 00 # power up delay

#SG2 channel selection and amplitude level configuration
w a0 00 11 # locate page 0x11
w a0 70 40 00 40 00 # OUT1
#w a0 74 40 00 40 00 # OUT2

#Output configuration
w a0 00 00 # locate page 0
w a0 76 0c # enable OUT1
w a0 78 40 # enable all DACs

#Turn on ADSR envelope
w a0 00 1c #locate page 1c
```

```
w a0 40 00 00 01 # ADSR note, set 0 when powering
# up DAC and set it to 1 to enable chirp
# for manual mode
```



图 4-4. SG2 手动模式范围捕获：2Vrms 满量程时对 1KHz 信号进行 0.5Hz 扫描

#### 4.4.2 连续脉冲模式

连续脉冲模式 (CPM) 下的 SG2 会生成具有定义的重启和延音时间间隔的可重复脉冲。这两个计时器是根据工作采样率  $f_s$  每秒的样本数进行配置的。请参阅表 3-3。

如果在延音时间间隔结束之前达到奈奎斯特频率  $f_s/2$ ，则 CPM 中的 SG2 会出现混叠。可以使用节 4.4.1 中的时序公式生成可接受的最终频率以避免混叠。这些公式有助于选择低于奈奎斯特特点的可接受终止频率。

必须在 CPM 的其他 ADSR 参数之前执行 ADSR 注释确认脚本。但是，CPM 脚本末尾不需要 ADSR 启用脚本。

```
# Key: w a0 XX YY ==> write to I2C address 0xa0, to register 0xxx, data 0yyy
# # ==> comment delimiter
#
#The following list gives an example sequence of items that must be #executed in the time between
powering the device up and reading data #from the device. Note that there are other valid sequences
depending #on which features are used.
#See the corresponding EVM user guide for jumper settings and audio #connections.
#
# Line-Out Fully-Differential 2-channel : OUT1P_M- Ch1, OUT2P_M- Ch2.
# FSYNC = 48 kHz (Output Data Sample Rate), BCLK = 12.288 MHz (BCLK/FSYNC = 256)
#####
#Continuous pulse mode script
```

```

#adsr note at the start needed
#no asdr note at the end needed

w a0 01 01    # device reset

w a0 00 00    # locate page 0x00
w a0 02 09    # come out of sleep mode with VREF and DREG up

w a0 00 01    # locate page 0x01
w a0 2d 04    # enable chirp only

w a0 00 17    # locate page 0x17
w a0 7c 14 f1 a6 c6 # 10kHz chirp start frequency

w a0 00 18    # locate page 0x18
w a0 08 00 00 00 00 # chirp delta frequency of 0 Hz

w a0 00 1c    # locate page 0x1c
w a0 40 00 00 00 00 # adsr_note

#restart
#w a0 50 00 00 bb 80    #48k samples for 1s
w a0 50 00 00 12 c0 # 100ms default

#sustain
#w a0 54 00 00 5d c0    #24000 samples at 500ms
w a0 54 00 00 01 e0 #10ms default

#attack
w a0 58 00 44 52 3f    # default with k=0.00417 @10k.
#w a0 58 00 03 6a 83    # 100ms with k=0.0002085 @10k.

#sustian level
#w a0 64 20 00 00 00 # sustain lvl at k=0.5

#decay timer
#w a0 60 ff bb ad c1 #5ms

#channel selection
w a0 00 11    #locate page 0x11
w a0 70 40 00 40 00 # OUT1
#w a0 74 40 00 40 00 # OUT2

w a0 00 00    # locate page 0x00
w a0 76 0c    # enable 2 DAC channels
w a0 78 40    # enable DAC

```

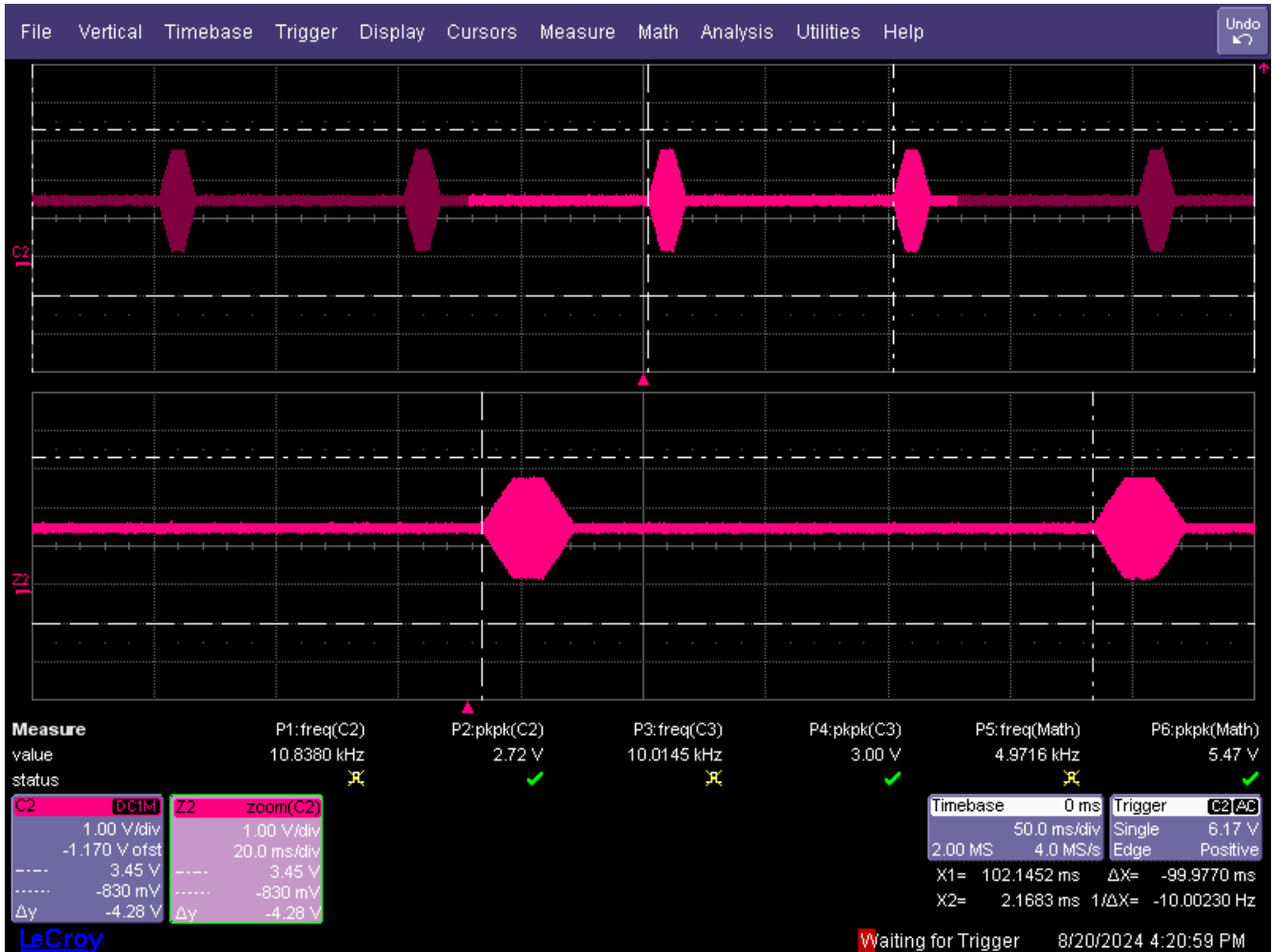


图 4-5. SG2 连续脉冲模式示波器捕获：2Vrms 满量程时的 10KHz 信号

#### 4.4.3 单稳态模式

单稳态模式下的 SG2 会生成具有定义的延音时间间隔的单个脉冲。请参阅节 3.2。要再次启动脉冲，用户必须按原样执行整个脚本。该模式大多需要延音计时器配置。

单稳态模式下没有重启时间配置。表 3-4 中介绍了适用于此模式的其他 ADSR 参数。

```

Key: w a0 XX YY ==> write to I2C address 0xa0, to register 0xxx, data 0xYY
# # ==> comment delimiter
#
#The following list gives an example sequence of items that must be #executed in the time between
powering the device up and reading data #from the device. Note that there are other valid sequences
depending #on which features are used.
#See the corresponding EVM user guide for jumper settings and audio #connections.
#
# Line-Out Fully-Differential 2-channel : OUT1P_M- Ch1, OUT2P_M- Ch2.
# FSYNC = 48 kHz (Output Data Sample Rate), BCLK = 12.288 MHz (BCLK/FSYNC = 256)
#####
#one shot mode
#repeat script to generate pulse again

w a0 01 01 # device reset

w a0 00 00 # locate page 0x00
w a0 02 09 # come out of sleep mode
           # with VREF and DREG up

w a0 00 01 # locate page 0x01
w a0 2d 04 # enable the chirp only
    
```

```

w a0 00 17 # locate page 0x17
w a0 7c 02 18 2a 47 # chirp start frequency, 1khz

w a0 00 18 #locate page 0x18
w a0 08 00 35 9d d3 # chirp delta frequency of 100 Hz

w a0 08 00 00 00 00 # chirp delta frequency is set to zero

w a0 00 1c #locate page 0x1c
w a0 40 ff ff ff ff # adsr_note; write this code to generate a chirp
#and initiate the signal again with 0x01,
#the signal will last based on the sustain timer set

#restart
w a0 50 ff ff ff ff # restart_timer

#sustain
#w a0 54 00 00 5d c0 #24000 samples at 500ms
w a0 54 00 00 12 c0 # 480 samples 100ms default

w a0 00 17 # locate page 0x17
w a0 74 ff ff ff ff # power up delay continued

w a0 00 11 # locate page 0x11
w a0 70 3f ff 3f ff # Please refer the table to set volumes #accordingly
w a0 74 0f ff 0f ff # Please refer the table to set volumes #accordingly

w a0 00 00 # locate page 0x00
w a0 76 0c # enable 2 DAC channels
w a0 78 40 # enable DAC
w a0 40 00 00 00 01 #adsr enable note.

```

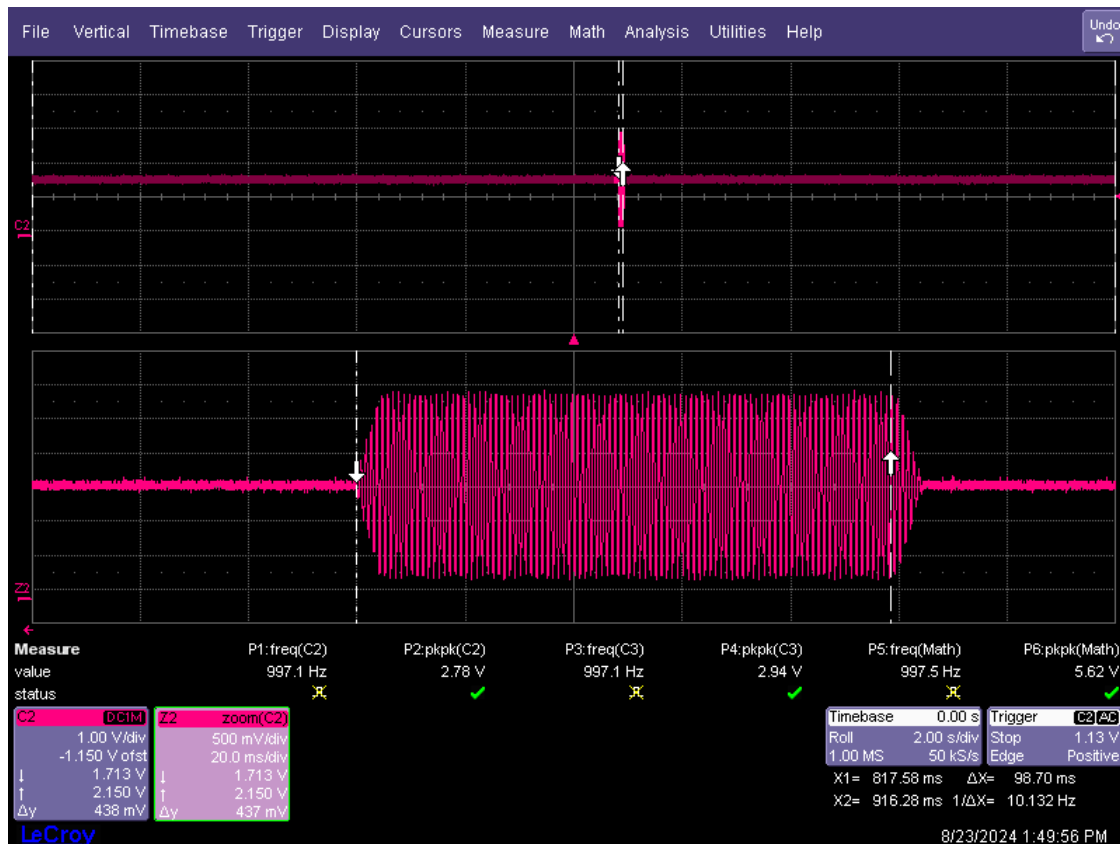


图 4-6. SG2 单稳态模式示波器捕获：2Vrms 满量程时的 1KHz 信号

## 5 总结

信号发生器 1 (SG1) 和信号发生器 2 (SG2) 功能强大，各具特色。SG1 可产生简单的正弦波脉冲，而 SG2 是使用 ADSR 包络的更灵活的发生器。SG2 可产生经过频率和振幅扫描的信号，而 SG1 则不然。SG1 仅限于简单的正弦波。通过脚本配置在 SG2 模式之间进行切换很容易，而且 SG2 具有面向音频应用的额外超声波工作模式，即超声波活动检测。

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司