

Application Note

不同使用场景下的 TAA52xx 功耗矩阵



Pavan Kumar M

摘要

本应用手册详细介绍了 TAA52xx 器件在各种使用场景下的功耗。适用的器件包括：

- TAA5242
- TAA5212

内容

1 引言.....	2
2 禁用 PLL 时的目标模式功耗.....	3
3 启用 PLL 时的目标模式功耗.....	6
4 数字麦克风功耗.....	12
5 最低功耗设置.....	13
6 总结.....	13
7 参考资料.....	13

表格清单

表 2-1. 禁用 PLL 时的目标模式功耗.....	3
表 3-1. 启用 PLL 时的目标模式功耗.....	6
表 4-1. 使用外部 PDM 4 阶调制器时的典型电流消耗.....	12
表 4-2. 使用外部 PDM 5 阶调制器时的典型电流消耗.....	12

商标

所有商标均为其各自所有者的财产。

1 引言

TAA52xx 器件的功耗在很大程度上取决于启用的功能和使用场景。下表汇总了以下各项的功耗：

- 电源电压
- 采样频率
- 启用通道计数
- 抽取滤波器
- 位时钟与帧同步比
- PLL 状态 (已启用或已禁用)
- 转换的字长

以下各表报告了模拟电源 (AVDD) 上的平均空闲通道流耗。此电源包括所有内部模拟和数字电路，但不包括 I/O (输入/输出) 引脚上因应用依赖关系而消耗的电流。I/O 电源取决于以下因素：

- 系统总线接口的负载电容
- 数据输出时钟速率
- 数据转换输出活动
- 总线接口上拉或下拉
- 主机发送的 I²C 命令的频率

2 禁用 PLL 时的目标模式功耗

本节介绍了当 PLL 处于禁用状态且 AVDD 设置为 1.8V 和 3.3V 时，TAA52xx 器件的典型电流消耗。

通过设置相应的位字段 B0_P0_R52[7] (PLL_DIS) 和启用 (ADC_LOW_PWR_FILT) 位字段来禁用 PLL：B0_P0_R78[2] (PLL 已禁用)。

默认情况下，位时钟用作内部块的时钟源。或者，如果系统具有可用的低抖动时钟，则可以通过支持 GPI 的引脚 (GPIOx 或 GPIx) 之一在器件中使用外部时钟源 (CCLK)。

- 如果 GPIOx 用于 CCLK 输入，则必须为 GPIOx_CFG0 寄存器中的相应 GPIOx_CFG 位字段配置 GPI 功能。
- 如果 GPIx 用于 CCLK 输入，则必须为 GPI 功能启用 GPI_CFG 寄存器中的相应 GPIx_CFG 位字段。
- 为 GPI 配置的引脚必须配置为 CCLK，这是通过根据配置的引脚配置 B0_P0_R15[6:5] (CCLK_SEL) 来完成的。
- 配置 CCLK 后，必须使用外部 CCLK 作为时钟源，这是通过配置 B0_P0_R52[3:1] (CLK_SRC_SEL) 来完成的。
- CCLK 必须与帧同步频率同步。例如，CCLK 频率必须是帧同步频率的整数倍。
- 配置完成后，器件运行外部 CCLK 作为时钟源。

在表 2-1 中，功耗测量已禁用所有双二阶滤波器，ADC 输入 (或输入) 接地，并且通过 GPIO1 引脚将外部 CCLK 作为时钟源提供给器件。

表 2-1. 禁用 PLL 时的目标模式功耗

CCLK 频率 (MHz)	采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC CIC 4 阶	ADC DEMRATE 过载 2X	AVDD = 1.8V			AVDD = 3.3V		
							AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
12.288	8	32	32	1	禁用	禁用	2.88	118.75	-106.12	3.21	124.61	-97.04
12.288	8	32	32	1	禁用	启用	2.75	118.8	-107.24	3.08	124.73	-97.74
12.288	8	32	32	1	启用	禁用	2.88	118.78	-105.73	3.21	124.88	-97.22
12.288	8	48	24	2	禁用	禁用	4.64	118.95	-105.49	5.14	124.68	-97.39
12.288	8	48	24	2	禁用	启用	4.43	118.5	-107.13	4.93	124.74	-97.64
12.288	8	48	24	2	启用	禁用	4.64	118.63	-105.28	5.15	124.76	-97.31
12.288	16	24	24	1	禁用	禁用	3.28	115.34	-104.35	3.62	121.33	-96.9
12.288	16	24	24	1	禁用	启用	3.15	115.37	-106.1	3.48	121.32	-97.66
12.288	16	24	24	1	启用	禁用	3.27	115.49	-104.28	3.61	121.4	-96.94
12.288	16	48	24	2	禁用	禁用	5.42	115.42	-103.4	5.92	121.25	-97.21
12.288	16	48	24	2	禁用	启用	5.21	115.39	-105.34	5.71	121.24	-97.64
12.288	16	48	24	2	启用	禁用	5.4	115.41	-103.42	5.9	121.2	-97.04
12.288	24	24	24	1	禁用	禁用	3.24	112.46	-103.03	3.57	115.85	-96.78
12.288	24	24	24	1	禁用	启用	3.11	112.52	-104.62	3.43	115.85	-97.54
12.288	24	24	24	1	启用	禁用	3.22	112.24	-103.12	3.56	115.91	-96.79
12.288	24	48	24	2	禁用	禁用	5.25	114.06	-103.08	5.75	119.78	-96.91
12.288	24	48	24	2	禁用	启用	5.04	114.05	-104.79	5.54	119.62	-97.91
12.288	24	48	24	2	启用	禁用	5.23	113.95	-103.09	5.73	119.89	-97.07
12.288	32	24	24	1	禁用	禁用	3.42	113.74	-103.5	3.75	119.61	-96.96

表 2-1. 禁用 PLL 时的目标模式功耗 (续)

CCLK 频率 (MHz)	采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC CIC 4 阶	ADC DEMRATE 过载 2X	AVDD = 1.8V			AVDD = 3.3V		
							AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
12.288	32	24	24	1	禁用	启用	3.29	113.54	-104.77	3.61	119.31	-97.72
12.288	32	24	24	1	启用	禁用	3.4	113.49	-103.46	3.73	119.61	-96.99
12.288	32	48	24	2	禁用	禁用	5.62	113.61	-102.73	6.13	119.57	-96.96
12.288	32	48	24	2	禁用	启用	5.41	113.51	-104.11	5.92	119.24	-97.62
12.288	32	48	24	2	启用	禁用	5.62	113.58	-102.56	6.11	119.52	-96.94
12.288	48	24	24	1	禁用	禁用	2.97	109.97	-102.08	3.31	111.24	-96.7
12.288	48	24	24	1	禁用	启用	2.84	107.77	-103.01	3.17	108.44	-97.5
12.288	48	24	24	1	启用	禁用	2.96	107.6	-101.25	3.3	108.2	-96.44
12.288	48	48	24	2	禁用	禁用	4.65	110.01	-101.46	5.16	111.2	-96.67
12.288	48	48	24	2	禁用	启用	4.44	107.85	-102.63	4.94	108.42	-97.42
12.288	48	48	24	2	启用	禁用	4.63	107.29	-100.83	5.13	107.58	-96.45
12.288	96	24	24	1	禁用	禁用	3.4	87.9	-85.16	3.74	87.33	-84.71
12.288	96	24	24	1	禁用	启用	3.27	87.76	-85.12	3.6	87.36	-84.63
12.288	96	24	24	1	启用	禁用	3.39	86.34	-83.64	3.72	85.97	-83.31
12.288	96	48	24	2	禁用	禁用	5.33	88.01	-85.07	5.84	87.22	-84.63
12.288	96	48	24	2	禁用	启用	5.12	87.62	-85.21	5.62	87.04	-84.53
12.288	96	48	24	2	启用	禁用	5.3	86.45	-83.63	5.81	85.69	-83.29
12.288	192	24	24	1	禁用	禁用	4.88	113.08	-103.22	5.22	118.09	-96.67
12.288	192	24	24	1	禁用	启用	4.75	113.08	-104.68	5.08	117.78	-97.68
12.288	192	24	24	1	启用	禁用	4.83	113.18	-103.28	5.16	118.11	-96.79
6.144	8	32	32	1	禁用	禁用	2.56	118.83	-107.38	2.89	125.12	-98.07
6.144	8	32	32	1	禁用	启用	2.56	119.14	-107.44	2.88	124.75	-97.99
6.144	8	32	32	1	启用	禁用	2.56	118.96	-107.4	2.89	124.95	-98.18
6.144	8	48	24	2	禁用	禁用	4.25	118.74	-107.08	4.74	124.63	-98
6.144	8	48	24	2	禁用	启用	4.25	118.89	-106.95	4.74	124.64	-98.08
6.144	8	48	24	2	启用	禁用	4.25	118.85	-106.97	4.74	124.87	-98.08
6.144	16	24	24	1	禁用	禁用	2.96	115.4	-106.25	3.29	121.21	-97.9
6.144	16	24	24	1	禁用	启用	2.96	115.42	-106.27	3.29	121.21	-97.97
6.144	16	24	24	1	启用	禁用	2.95	115.58	-106.28	3.28	121.35	-98.09
6.144	16	48	24	2	禁用	禁用	5.02	115.38	-105.55	5.52	121.03	-97.96
6.144	16	48	24	2	禁用	启用	5.02	115.21	-105.25	5.52	121.25	-98.07
6.144	16	48	24	2	启用	禁用	5	115.48	-105.46	5.5	121.22	-97.95
6.144	24	24	24	1	禁用	禁用	2.87	112.44	-104.69	3.2	115.65	-97.87
6.144	24	24	24	1	禁用	启用	2.87	112.29	-104.69	3.2	115.64	-97.9

表 2-1. 禁用 PLL 时的目标模式功耗 (续)

CCLK 频率 (MHz)	采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC CIC 4 阶	ADC DEMRATE 过载 2X	AVDD = 1.8V			AVDD = 3.3V		
							AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
6.144	24	24	24	1	启用	禁用	2.86	112.35	-104.82	3.18	115.71	-97.88
6.144	24	48	24	2	禁用	禁用	4.8	114.01	-104.76	5.31	119.41	-98.23
6.144	24	48	24	2	禁用	启用	4.81	113.96	-104.8	5.3	119.45	-97.84
6.144	24	48	24	2	启用	禁用	4.78	113.99	-104.85	5.28	119.35	-97.98
6.144	32	24	24	1	禁用	禁用	3.1	113.55	-104.95	3.43	119.23	-97.89
6.144	32	24	24	1	禁用	启用	3.1	113.5	-104.94	3.43	119.28	-98.07
6.144	32	24	24	1	启用	禁用	3.09	113.65	-104.96	3.41	119.41	-97.85
6.144	48	24	24	1	禁用	禁用	2.6	107.99	-103.19	2.93	108.54	-97.56
6.144	48	24	24	1	禁用	启用	2.61	107.86	-103.1	2.93	108.52	-97.68
6.144	48	24	24	1	启用	禁用	2.59	105.76	-102.3	2.92	106.32	-97.42
6.144	48	48	24	2	禁用	禁用	4.21	107.75	-102.57	4.7	108.37	-97.33
6.144	48	48	24	2	禁用	启用	4.21	107.88	-102.51	4.7	108.38	-97.41
6.144	48	48	24	2	启用	禁用	4.19	105.84	-101.67	4.68	105.86	-97.43
6.144	96	24	24	1	禁用	禁用	3.03	87.94	-85.12	3.37	87.4	-84.63
6.144	96	24	24	1	禁用	启用	3.03	87.9	-85.08	3.37	87.47	-84.67
6.144	96	24	24	1	启用	禁用	3.02	86.46	-83.8	3.35	85.92	-83.46
6.144	96	48	24	2	禁用	禁用	4.9	87.97	-85.01	5.4	87.08	-84.52
6.144	96	48	24	2	禁用	启用	4.9	87.98	-85.13	5.4	87.12	-84.68
6.144	96	48	24	2	启用	禁用	4.87	86.2	-83.62	5.37	85.64	-83.3

3 启用 PLL 时的目标模式功耗

本节介绍了当 PLL 处于启用状态且 AVDD 设置为 1.8V 和 3.3V 时，TAA52xx 的典型电流消耗。

默认情况下，上电时，PLL 配置为启用。与此配置相对应的位字段在寄存器映射中为 B0_P0_R52[7] (PLL_DIS)。

在表 3-1 中，电流消耗测量是在双二阶滤波器禁用且 ADC 输入端接地的情况下完成的。

表 3-1. 启用 PLL 时的目标模式功耗

采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC 低功耗滤波器	ADC CIC 4 阶	ADC DEMRATE 过载 2x	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
8	32	32	1	禁用	禁用	禁用	线性相位	5.22	118.92	-105.58	5.57	124.75	-97.03
8	32	32	1	禁用	禁用	禁用	低延迟	5.23	118.85	-105.69	5.57	124.83	-97.1
8	32	32	1	禁用	禁用	禁用	超低延迟	5.23	118.75	-105.64	5.56	124.79	-97.12
8	32	32	1	禁用	禁用	启用	线性相位	4.95	119.01	-107.65	5.28	124.61	-97.94
8	32	32	1	禁用	禁用	启用	低延迟	4.95	118.85	-107.85	5.28	124.79	-98.15
8	32	32	1	禁用	禁用	启用	超低延迟	4.95	118.67	-107.75	5.28	125.04	-98.02
8	32	32	1	禁用	启用	禁用	线性相位	5.23	118.74	-105.62	5.56	124.81	-97.02
8	32	32	1	禁用	启用	禁用	低延迟	5.23	118.68	-105.7	5.57	124.47	-97.15
8	32	32	1	禁用	启用	禁用	超低延迟	5.23	118.84	-105.72	5.56	125.1	-97.18
8	32	32	1	启用	禁用	禁用	线性相位	5.23	118.77	-105.85	5.57	124.89	-97.12
8	32	32	1	启用	禁用	启用	线性相位	4.95	118.9	-107.68	5.28	124.62	-97.92
8	32	32	1	启用	启用	禁用	线性相位	5.23	118.65	-105.68	5.57	124.57	-97.05
8	48	24	2	禁用	禁用	禁用	线性相位	7.01	119.03	-105.64	7.53	124.78	-97.06
8	48	24	2	禁用	禁用	禁用	低延迟	7.02	118.79	-105.3	7.52	124.65	-97.09
8	48	24	2	禁用	禁用	禁用	超低延迟	7.02	118.85	-105.55	7.53	124.72	-97.15
8	48	24	2	禁用	禁用	启用	线性相位	6.65	118.61	-107.57	7.16	124.54	-98.07
8	48	24	2	禁用	禁用	启用	低延迟	6.65	118.73	-107.73	7.16	124.71	-97.99
8	48	24	2	禁用	禁用	启用	超低延迟	6.65	118.97	-107.56	7.16	124.56	-98.01
8	48	24	2	禁用	启用	禁用	线性相位	7.02	118.72	-105.61	7.53	124.63	-97.23
8	48	24	2	禁用	启用	禁用	低延迟	7.02	118.51	-105.54	7.53	124.6	-97.25
8	48	24	2	禁用	启用	禁用	超低延迟	7.01	118.95	-105.46	7.53	124.78	-97.14
8	48	24	2	启用	禁用	禁用	线性相位	7.02	118.7	-105.38	7.53	124.77	-97.22
8	48	24	2	启用	禁用	启用	线性相位	6.65	118.65	-107.33	7.16	124.88	-98.2
8	48	24	2	启用	启用	禁用	线性相位	7.02	118.75	-105.61	7.53	124.8	-97.21
16	24	24	1	禁用	禁用	禁用	线性相位	6	115.4	-104.19	6.35	121.15	-96.9
16	24	24	1	禁用	禁用	禁用	低延迟	6.01	115.42	-104.35	6.35	121.4	-96.98
16	24	24	1	禁用	禁用	禁用	超低延迟	6.01	115.3	-104.15	6.35	121.31	-96.96
16	24	24	1	禁用	禁用	启用	线性相位	5.72	115.29	-106.47	6.06	121.27	-98.05

表 3-1. 启用 PLL 时的目标模式功耗 (续)

采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC 低功耗滤波器	ADC CIC 4 阶	ADC DEMRATE 过载 2x	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
16	24	24	1	禁用	禁用	启用	低延迟	5.73	115.37	-106.31	6.06	121.23	-97.85
16	24	24	1	禁用	禁用	启用	超低延迟	5.73	115.34	-106.41	6.07	121.14	-97.79
16	24	24	1	禁用	启用	禁用	线性相位	6	115.43	-104.29	6.34	121.26	-96.98
16	24	24	1	禁用	启用	禁用	低延迟	6	115.47	-104.22	6.34	121.18	-96.91
16	24	24	1	禁用	启用	禁用	超低延迟	6	115.33	-104.21	6.35	121.45	-97.02
16	24	24	1	启用	禁用	禁用	线性相位	6.01	115.29	-104.32	6.35	121.2	-96.91
16	24	24	1	启用	禁用	启用	线性相位	5.73	115.44	-106.39	6.06	121.09	-97.95
16	24	24	1	启用	启用	禁用	线性相位	6	115.53	-104.27	6.34	121.32	-96.93
16	48	24	2	禁用	禁用	禁用	线性相位	8.18	115.41	-103.87	8.7	121.34	-97.03
16	48	24	2	禁用	禁用	禁用	低延迟	8.18	115.37	-103.71	8.7	121.32	-97.06
16	48	24	2	禁用	禁用	禁用	超低延迟	8.18	115.44	-103.86	8.69	121.36	-96.93
16	48	24	2	禁用	禁用	启用	线性相位	7.82	115.37	-106.04	8.33	121.05	-98.12
16	48	24	2	禁用	禁用	启用	低延迟	7.82	115.39	-106.33	8.33	121.18	-97.87
16	48	24	2	禁用	禁用	启用	超低延迟	7.82	115.35	-106.25	8.33	121.17	-97.98
16	48	24	2	禁用	启用	禁用	线性相位	8.17	115.49	-103.71	8.68	121.28	-97.07
16	48	24	2	禁用	启用	禁用	低延迟	8.17	115.43	-103.49	8.67	121.24	-97.11
16	48	24	2	禁用	启用	禁用	超低延迟	8.17	115.42	-103.64	8.68	121.24	-96.99
16	48	24	2	启用	禁用	禁用	线性相位	8.18	115.35	-103.78	8.7	121.49	-97.02
16	48	24	2	启用	禁用	启用	线性相位	7.82	115.53	-106.21	8.33	120.87	-97.77
16	48	24	2	启用	启用	禁用	线性相位	8.17	115.47	-103.85	8.68	121.22	-97.17
24	24	24	1	禁用	禁用	禁用	线性相位	6.85	114.13	-103.92	7.2	120.01	-96.96
24	24	24	1	禁用	禁用	禁用	低延迟	6.84	113.92	-103.78	7.18	119.93	-96.87
24	24	24	1	禁用	禁用	禁用	超低延迟	6.75	113.86	-103.68	7.1	119.86	-96.89
24	24	24	1	禁用	禁用	启用	线性相位	6.29	114.15	-105.84	6.63	119.99	-98.02
24	24	24	1	禁用	禁用	启用	低延迟	6.27	113.98	-105.6	6.61	119.5	-97.92
24	24	24	1	禁用	禁用	启用	超低延迟	6.18	113.93	-105.49	6.53	119.61	-97.87
24	24	24	1	禁用	启用	禁用	线性相位	6.85	114.16	-103.9	7.19	120.07	-96.99
24	24	24	1	禁用	启用	禁用	低延迟	6.83	113.91	-103.81	7.17	119.96	-96.93
24	24	24	1	禁用	启用	禁用	超低延迟	6.74	114.02	-103.78	7.09	119.91	-96.98
24	24	24	1	启用	禁用	禁用	线性相位	6.85	114.16	-103.97	7.2	120.1	-97.05
24	24	24	1	启用	禁用	启用	线性相位	6.29	114.19	-105.71	6.63	119.8	-97.85
24	24	24	1	启用	启用	禁用	线性相位	6.85	114.16	-103.81	7.19	120.17	-96.91
24	48	24	2	禁用	禁用	禁用	线性相位	8.36	114.18	-103.46	8.87	119.99	-96.93
24	48	24	2	禁用	禁用	禁用	低延迟	8.32	114.08	-103.21	8.83	119.86	-97.13

表 3-1. 启用 PLL 时的目标模式功耗 (续)

采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC 低功耗滤波器	ADC CIC 4 阶	ADC DEMRATE 过载 2x	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
24	48	24	2	禁用	禁用	禁用	超低延迟	8.14	114.05	-103.37	8.66	119.84	-97.04
24	48	24	2	禁用	禁用	启用	线性相位	7.99	114.07	-105.5	8.51	119.78	-97.94
24	48	24	2	禁用	禁用	启用	低延迟	7.96	114.05	-105.21	8.47	119.72	-98.04
24	48	24	2	禁用	禁用	启用	超低延迟	7.79	113.94	-105.29	8.29	119.53	-98.07
24	48	24	2	禁用	启用	禁用	线性相位	8.34	114	-103.22	8.85	120.08	-97.15
24	48	24	2	禁用	启用	禁用	低延迟	8.3	113.97	-103.21	8.82	119.87	-97.06
24	48	24	2	禁用	启用	禁用	超低延迟	8.13	113.88	-103.1	8.64	120.01	-97.14
24	48	24	2	启用	禁用	禁用	线性相位	8.35	114.19	-103.44	8.87	120.05	-97.15
24	48	24	2	启用	禁用	启用	线性相位	8	114.22	-105.4	8.51	119.97	-97.8
24	48	24	2	启用	启用	禁用	线性相位	8.34	114.13	-103.3	8.85	119.96	-97.01
32	24	24	1	禁用	禁用	禁用	线性相位	6.89	113.56	-103.43	7.24	119.36	-96.98
32	24	24	1	禁用	禁用	禁用	低延迟	6.86	113.41	-103.4	7.21	119.3	-96.81
32	24	24	1	禁用	禁用	禁用	超低延迟	6.75	113.46	-103.3	7.09	119.34	-96.92
32	24	24	1	禁用	禁用	启用	线性相位	6.6	113.66	-105.12	6.94	119.05	-97.9
32	24	24	1	禁用	禁用	启用	低延迟	6.58	113.3	-105.09	6.92	118.93	-97.82
32	24	24	1	禁用	禁用	启用	超低延迟	6.46	113.33	-104.95	6.81	118.92	-97.95
32	24	24	1	禁用	启用	禁用	线性相位	6.88	113.55	-103.52	7.22	119.38	-97
32	24	24	1	禁用	启用	禁用	低延迟	6.86	113.38	-103.28	7.2	119.27	-96.85
32	24	24	1	禁用	启用	禁用	超低延迟	6.74	113.4	-103.38	7.09	119.25	-96.89
32	24	24	1	启用	禁用	禁用	线性相位	6.89	113.74	-103.41	7.24	119.22	-96.97
32	24	24	1	启用	禁用	启用	线性相位	6.6	113.6	-105.12	6.95	119.01	-97.82
32	24	24	1	启用	启用	禁用	线性相位	6.88	113.61	-103.44	7.22	119.58	-96.9
32	48	24	2	禁用	禁用	禁用	线性相位	9.16	113.66	-103.19	9.69	119.44	-96.86
32	48	24	2	禁用	禁用	禁用	低延迟	9.12	113.35	-102.98	9.64	119.27	-97.09
32	48	24	2	禁用	禁用	禁用	超低延迟	8.89	113.36	-102.91	9.41	119.3	-96.96
32	48	24	2	禁用	禁用	启用	线性相位	8.81	113.5	-104.98	9.33	119.07	-97.71
32	48	24	2	启用	启用	启用	低延迟	8.76	113.46	-104.8	9.27	119.01	-97.82
32	48	24	2	禁用	禁用	启用	超低延迟	8.52	113.4	-104.66	9.04	118.83	-97.91
32	48	24	2	禁用	启用	禁用	线性相位	9.15	113.53	-103.13	9.66	119.29	-97.02
32	48	24	2	禁用	启用	禁用	低延迟	9.11	113.35	-102.82	9.63	119.32	-97.02
32	48	24	2	禁用	启用	禁用	超低延迟	8.88	113.45	-102.78	9.4	119.32	-97.02
32	48	24	2	启用	禁用	禁用	线性相位	9.16	113.63	-103.04	9.69	119.45	-97.1
32	48	24	2	启用	禁用	启用	线性相位	8.81	113.56	-104.75	9.33	119.15	-97.82
32	48	24	2	启用	启用	禁用	线性相位	9.15	113.48	-103	9.66	119.55	-97.1

表 3-1. 启用 PLL 时的目标模式功耗 (续)

采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC 低功耗滤波器	ADC CIC 4 阶	ADC DEMRATE 过载 2x	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
48	24	24	1	禁用	禁用	禁用	线性相位	8.29	113.3	-103.05	8.64	119.17	-96.85
48	24	24	1	禁用	禁用	禁用	低延迟	8.17	113.38	-103.01	8.52	119.27	-96.87
48	24	24	1	禁用	禁用	禁用	超低延迟	8	113.36	-102.95	8.35	119.19	-96.96
48	24	24	1	禁用	禁用	启用	线性相位	8	113.19	-104.42	8.35	118.83	-97.94
48	24	24	1	禁用	禁用	启用	低延迟	7.89	113.31	-104.54	8.23	118.77	-97.73
48	24	24	1	禁用	禁用	启用	超低延迟	7.71	113.25	-104.63	8.05	118.87	-97.93
48	24	24	1	禁用	启用	禁用	线性相位	8.28	113.31	-103.14	8.62	119	-96.82
48	24	24	1	禁用	启用	禁用	低延迟	8.16	113.12	-103.06	8.51	119.1	-96.93
48	24	24	1	禁用	启用	禁用	超低延迟	7.99	113.32	-103.1	8.34	119.12	-96.85
48	24	24	1	启用	禁用	禁用	线性相位	7.7	110.27	-102.2	8.04	111.79	-96.67
48	24	24	1	启用	禁用	启用	线性相位	7.41	108.06	-103.31	7.76	108.71	-97.49
48	24	24	1	启用	启用	禁用	线性相位	7.69	107.59	-101.24	8.03	108.21	-96.37
48	48	24	2	禁用	禁用	禁用	线性相位	10.66	113.26	-102.73	11.18	119.12	-96.84
48	48	24	2	禁用	禁用	禁用	低延迟	10.42	113.31	-102.71	10.95	119.22	-96.95
48	48	24	2	禁用	禁用	禁用	超低延迟	10.08	113.31	-102.67	10.59	119.32	-97.05
48	48	24	2	禁用	禁用	启用	线性相位	10.31	113.24	-104.49	10.82	118.6	-98.01
48	48	24	2	禁用	禁用	启用	低延迟	10.07	113.13	-104.43	10.59	118.7	-97.67
48	48	24	2	禁用	禁用	启用	超低延迟	9.72	113.27	-104.37	10.24	118.63	-98.04
48	48	24	2	禁用	启用	禁用	线性相位	10.64	113.25	-102.75	11.16	119.14	-97.08
48	48	24	2	禁用	启用	禁用	低延迟	10.41	113.3	-102.56	10.92	119.2	-96.91
48	48	24	2	禁用	启用	禁用	超低延迟	10.06	113.22	-102.66	10.58	119.2	-97.09
48	48	24	2	启用	禁用	禁用	线性相位	9.48	110.3	-101.77	10	111.48	-96.71
48	48	24	2	禁用	禁用	启用	线性相位	9.12	107.87	-102.97	9.64	108.57	-97.63
48	48	24	2	禁用	启用	禁用	线性相位	9.46	107.59	-101.13	9.98	107.84	-96.65
96	24	24	1	禁用	禁用	禁用	线性相位	11.52	113.45	-103.17	11.87	119.33	-96.84
96	24	24	1	禁用	禁用	禁用	低延迟	11.27	113.33	-103.09	11.63	119.21	-96.93
96	24	24	1	禁用	禁用	禁用	超低延迟	10.92	113.5	-103.11	11.27	119.27	-96.87
96	24	24	1	禁用	禁用	启用	线性相位	11.38	113.34	-104.55	11.72	118.81	-97.76
96	24	24	1	禁用	禁用	启用	低延迟	11.13	113.3	-104.45	11.48	118.86	-97.81
96	24	24	1	禁用	禁用	启用	超低延迟	10.77	113.37	-104.49	11.13	118.72	-97.92
96	24	24	1	禁用	启用	禁用	线性相位	11.5	113.23	-103.01	11.85	119.25	-96.8
96	24	24	1	禁用	启用	禁用	低延迟	11.26	113.31	-103.03	11.62	119.24	-96.89
96	24	24	1	禁用	启用	禁用	超低延迟	10.91	113.33	-103.2	11.26	119.31	-96.87
96	24	24	1	启用	禁用	禁用	线性相位	10.33	87.98	-85.02	10.68	87.45	-84.71

表 3-1. 启用 PLL 时的目标模式功耗 (续)

采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC 低功耗滤波器	ADC CIC 4 阶	ADC DEMRATE 过载 2x	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
96	24	24	1	启用	禁用	启用	线性相位	10.19	87.75	-85.1	10.53	87.17	-84.77
96	24	24	1	启用	启用	禁用	线性相位	10.32	86.5	-83.58	10.67	85.79	-83.5
96	48	24	2	禁用	禁用	禁用	线性相位	14.87	113.32	-102.71	15.4	119.36	-96.87
96	48	24	2	禁用	禁用	禁用	低延迟	14.39	113.25	-102.7	14.92	119.36	-97.06
96	48	24	2	禁用	禁用	禁用	超低延迟	13.69	113.23	-102.61	14.21	119.22	-97.06
96	48	24	2	禁用	禁用	启用	线性相位	14.66	113.25	-104.42	15.18	118.83	-97.72
96	48	24	2	禁用	禁用	启用	低延迟	14.18	113.26	-104.21	14.69	118.79	-97.84
96	48	24	2	禁用	禁用	启用	超低延迟	13.47	113.13	-104.33	13.99	118.8	-98.03
96	48	24	2	禁用	启用	禁用	线性相位	14.84	113.31	-102.66	15.36	119.24	-96.94
96	48	24	2	禁用	启用	禁用	低延迟	14.37	113.39	-102.76	14.9	119.24	-97.14
96	48	24	2	禁用	启用	禁用	超低延迟	13.66	113.42	-102.61	14.19	119.28	-96.98
96	48	24	2	启用	禁用	禁用	线性相位	12.51	87.94	-85.07	13.03	87.32	-84.68
96	48	24	2	启用	禁用	启用	线性相位	12.28	87.56	-85.03	12.8	87.05	-84.41
96	48	24	2	启用	启用	禁用	线性相位	12.47	86.48	-83.67	13	85.71	-83.31
192	24	24	1	禁用	禁用	禁用	线性相位	8.88	113.62	-103.12	9.23	119.55	-96.94
192	24	24	1	禁用	禁用	禁用	低延迟	9.32	113.41	-102.99	9.66	119.32	-96.9
192	24	24	1	禁用	禁用	禁用	超低延迟	8.61	113.47	-103.05	8.96	119.39	-96.89
192	24	24	1	禁用	禁用	启用	线性相位	8.74	113.56	-104.65	9.08	118.9	-97.98
192	24	24	1	禁用	禁用	启用	低延迟	9.17	113.4	-104.56	9.52	118.98	-97.91
192	24	24	1	禁用	禁用	启用	超低延迟	8.46	113.33	-104.58	8.81	118.9	-97.84
192	24	24	1	禁用	启用	禁用	线性相位	8.83	113.44	-103.14	9.18	119.39	-96.98
192	24	24	1	禁用	启用	禁用	低延迟	9.3	113.37	-103.08	9.65	119.17	-96.92
192	24	24	1	禁用	启用	禁用	超低延迟	8.6	113.49	-102.96	8.94	119.35	-96.91
192	48	24	2	禁用	禁用	禁用	线性相位	12.15	113.42	-102.34	12.67	119.39	-97.04
192	48	24	2	禁用	禁用	禁用	低延迟	12.98	113.37	-102.18	13.5	119.34	-97.16
192	48	24	2	禁用	禁用	禁用	超低延迟	11.62	113.32	-102.23	12.14	119.33	-97.03
192	48	24	2	禁用	禁用	启用	线性相位	11.93	113.49	-103.81	12.45	118.83	-98.09
192	48	24	2	禁用	禁用	启用	低延迟	12.75	113.31	-103.91	13.27	118.71	-97.93
192	48	24	2	禁用	禁用	启用	超低延迟	11.39	113.27	-103.79	11.91	118.88	-97.96
192	48	24	2	禁用	启用	禁用	线性相位	12.06	113.4	-102.32	12.58	119.37	-96.92
192	48	24	2	禁用	启用	禁用	低延迟	12.94	113.38	-102.34	13.47	119.28	-96.89
192	48	24	2	禁用	启用	禁用	超低延迟	11.59	113.37	-102.44	12.11	119.25	-96.95
384	24	24	1	禁用	禁用	禁用	线性相位	9.54	113.43	-103.17	9.88	119.38	-96.9
384	24	24	1	禁用	禁用	禁用	低延迟	10.49	113.43	-103.12	10.84	119.39	-96.89

表 3-1. 启用 PLL 时的目标模式功耗 (续)

采样频率 (kHz)	BCLK-FS 比率	字长	使能通道	ADC 低功耗滤波器	ADC CIC 4 阶	ADC DEMRATE 过载 2x	抽取滤波器	AVDD = 1.8V			AVDD = 3.3V		
								AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)	AVDD 电流 (mA)	动态范围 (dB 加权)	THD+N (dB)
384	24	24	1	禁用	禁用	禁用	超低延迟	9.07	113.43	-103.13	9.42	119.35	-96.85
384	24	24	1	禁用	禁用	启用	线性相位	9.4	113.37	-104.58	9.75	118.9	-97.91
384	24	24	1	禁用	禁用	启用	低延迟	10.35	113.2	-104.5	10.7	118.95	-97.97
384	24	24	1	禁用	禁用	启用	超低延迟	8.93	113.37	-104.54	9.28	118.89	-97.9
384	24	24	1	禁用	启用	禁用	线性相位	9.49	113.34	-103.11	9.83	119.21	-96.94
384	24	24	1	禁用	启用	禁用	低延迟	10.47	113.47	-102.99	10.82	119.4	-97.02
384	24	24	1	禁用	启用	禁用	超低延迟	9.06	113.45	-103.1	9.4	119.31	-97
384	48	24	2	禁用	禁用	禁用	线性相位	14.34	113.43	-101.85	14.88	119.19	-96.77
384	48	24	2	禁用	禁用	禁用	低延迟	16.24	113.53	-101.94	16.77	119.23	-96.81
384	48	24	2	禁用	禁用	禁用	超低延迟	13.45	113.5	-102	13.98	119.21	-96.55
384	48	24	2	禁用	禁用	启用	线性相位	14.13	113.25	-103.31	14.66	118.71	-97.65
384	48	24	2	禁用	禁用	启用	低延迟	16.02	113.43	-103.3	16.56	118.76	-97.37
384	48	24	2	禁用	禁用	禁用	超低延迟	13.23	113.25	-103.2	13.76	118.89	-97.73
384	48	24	2	禁用	启用	禁用	线性相位	14.24	113.22	-101.99	14.77	119.2	-96.81
384	48	24	2	禁用	启用	禁用	低延迟	16.21	113.31	-101.87	16.74	119.2	-96.77
384	48	24	2	禁用	启用	禁用	超低延迟	13.42	113.36	-101.93	13.95	119.17	-96.76

4 数字麦克风功耗

PDM 典型电流消耗表说明了当 TAA52xx 器件的数字麦克风输入与外部 PDM 调制器一起使用时的典型电流消耗。ADC 输入通过以下方式配置为 PDM 输入：

- 将其中一个 GPIOx 或 GPOx 引脚配置为 PDM 时钟。该配置可通过将相应的 GPIOx_CFG 或 GPOx_CFG 位字段分别配置为 PDM 时钟输出来完成。
- 将 GPIx 或 GPIOx 配置为通用输入功能。
- 将 ADC 通道配置为 PDM 输入 (PDM_CHx_SEL)。在这种配置下，PDM 输入数据锁存在 PDM 时钟输入的边沿上。
- 将 PDM_DIN1 (对于 PDM 通道 1 和通道 2) 和 PDM_DIN2 (对于 PDM 通道 3 和通道 4) 配置到预期的 GPIOx 或 GPIx 引脚 (PDM_DINx_SEL)。
- 对 ASI 总线上所需的时隙启用 ASI 通道 3 和通道 4 (PASI_TX_CH2_CFG 和 PASI_TX_CH3_CFG)。
- 使用寄存器 P0_R53 (MST_CLK_CFG0) 配置由器件生成的 PDM 时钟频率。
- 启用 ADC 通道 (CH_EN) 并为 ADC (PWR_CFG) 上电。

表 4-1. 使用外部 PDM 4 阶调制器时的典型电流消耗

PDM 时钟		6.144MHz	3.072MHz	1.536MHz	0.768MHz
采样频率 (kHz)	数字麦克风通道	3.3V 时的 AVDD 电流 (mA)			
8	4	5.71	5.41	5.47	5.49
16	4	7.75	7.49	7.53	7.58
24	4	7.66	7.42	7.45	7.51
32	4	9.00	8.72	8.77	8.85
48	4	10.71	10.41	10.53	10.6
96	4	17.04	16.88	17.02	-

表 4-2. 使用外部 PDM 5 阶调制器时的典型电流消耗

PDM 时钟		6.144MHz	3.072MHz	1.536MHz	0.768MHz
采样频率 (kHz)	数字麦克风通道	3.3V 时的 AVDD 电流 (mA)			
8	4	5.72	5.43	5.46	5.49
16	4	7.72	7.50	7.54	7.58
24	4	7.66	7.41	7.46	7.52
32	4	8.98	8.72	8.79	8.85
48	4	10.69	10.44	10.54	10.6
96	4	17.08	16.88	17.07	-

5 最低功耗设置

为尽可能降低 TAA52xx 器件的功耗，请确保未使用的模块均已禁用，使用应用所需的最低采样率、位时钟和控制器时钟，并采用尽可能低的 AVDD 和 IOVDD 电源电压工作。以下列表总结了最低功耗运行的设置和寄存器：

- 采用尽可能低的电源电压工作。AVDD 和 IOVDD 独立支持 1.8V 或 3.3V 电源（AVDD 和 IOVDD 可以具有不同的电源电压）。
 - 未使用的模拟输入，连接到模拟地。
 - 未使用的数字输入，连接到数字地。
- 通过 BO_PO_R118 (IN_CH_EN) 寄存器禁用未使用的 ADC 通道。
- 通过 BO_PO_R120 (PWR_CFG) 寄存器禁用 MICBIAS 电源（如果未使用）。
- 采用尽可能低的采样率工作。
- 禁用 PLL，如果系统提供低抖动控制器时钟。请参阅 [节 2](#)，了解禁用 PLL 的设置说明。
- 禁用未使用的后处理块：
 - 通过 BO_PO_R115[4:3] (DSP_CFG) 寄存器禁用双二阶滤波器（如果未使用）。
- 通过 BO_PO_R114[7:6] (DSP_CFG) 寄存器选择超低延迟滤波器而非线性相位抽取滤波器（如果应用允许）。
- 对于主要 ASI，通过 BO_PO_R26[5:4] (PASI_WLEN) 寄存器使用应用允许的最小字长；对于辅助 ASI，则使用 BO_P3_R26[5:4] (SASI_WLEN)。

6 总结

本文档以表格形式列出了 TAA52xx 器件在各种使用场景下的典型功耗矩阵，并重点介绍了降低功耗的建议。

7 参考资料

请参阅以下相关文档：

- 德州仪器 (TI)，[TAA5212 具有 119dB 动态范围和可配置数字滤波器的高性能立体声音频 ADC 数据表](#)
- 德州仪器 (TI)，[TAA5242 具有 119dB 动态范围的硬件控制高性能立体声音频 ADC 数据表](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司