

# 电源测试中低频纹波及大小波问题的分析及 解决方案

Dane Zhang

Sales and Marketing/SHENZHEN AA4

## ABSTRACT

TPS546C23 是 TI 中压 (16V) 产品线的经典产品, 凭借其优异的效率和动态性能广泛应用于通信以及服务器应用之中。其中 TPS546C23 能提供 35A 的最大电流, 且具有可堆叠使用功能特性, 用户可以通过 PMBUS 对芯片进行配置, 从而能够很好的满足各类数字芯片的核供电需求。在该类芯片的使用过程中用户也经常面临一些使用导致的问题, 如设计导致的在特定负载段会出现低频纹波, 该纹波会影响系统对于稳定性的判定或是对负载产生影响; 由于测试或是布板设计中导致的大小波问题等。TPS546C23 具有丰富的外围配置引脚能够根据用户的不同需求实现不同的环路补偿或是额外滤波功能。本文聚焦于应用中常见的上述两类问题, 分析问题的成因以及相应的解决方案, 确保芯片在测试和使用过程中能够表现出正常的性能。

## Contents

1	TPS546C23 在服务器或通信系统中的应用 .....	3
2	TPS546C23 轻载下的低频干扰问题 .....	3
3	TPS546C23 轻载低频干扰原因分析 .....	4
4	TPS546C23 轻载低频干扰解决方案 .....	5
4.1	系统环路优化思路 .....	5
4.1.1	增大反馈电容 Cc1 和 Cc3 .....	6
4.2	在 Vshare 引脚增加电容 .....	7
5	电源测试过程中出现的大小波及优化方案 .....	9
5.1	大小波成因分析 .....	10
5.2	大小波问题优化方案 .....	11
5.2.1	减小或去掉前馈电容 Cff .....	11
5.2.2	减小反馈电阻 Rfb .....	11
5.2.3	在下分压电阻上增加滤波电容 .....	12
6	总结 .....	12
7	参考文献 .....	13

## Figures

Figure 1.	典型通信或服务器供电系统框图 .....	3
-----------	----------------------	---

<b>Figure 2.</b>	<b>TPS546C23 在轻载条件下出现的低频干扰波形</b> .....	<b>4</b>
<b>Figure 3.</b>	<b>开关频率对低频干扰的影响</b> .....	Error! Bookmark not defined.
<b>Figure 4.</b>	<b>开关电源芯片结构简图</b> .....	Error! Bookmark not defined.
<b>Figure 5.</b>	<b>低频干扰存在下的环路波特图</b> .....	<b>6</b>
<b>Figure 6.</b>	<b>(a)TPS546C23 控制-输出波特图; (b)电压模式 Type-III型补偿框图</b> .....	<b>7</b>
<b>Figure 7.</b>	<b>(a)环路调整前的补偿环节及系统波特图; (b)优化后补偿环节及波特图</b> Error! Bookmark not defined.	
<b>Figure 8.</b>	<b>增大 <math>C_{c3}</math> 带来的系统环路影响</b> .....	Error! Bookmark not defined.
<b>Figure 9.</b>	<b>改善系统环路后的系统波特图及输出纹波</b> .....	Error! Bookmark not defined.
<b>Figure 10.</b>	<b>TPS546C23 控制回路简图</b> .....	<b>8</b>
<b>Figure 11.</b>	<b>增加 <math>V_{share}</math> 电容后的系统波特图及输出纹波</b> .....	<b>8</b>
<b>Figure 12.</b>	<b>(a)理想测试电路 (b)进行测试改造后的测试电路</b> .....	<b>9</b>
<b>Figure 13.</b>	<b>测试过程中出现的大小波现象</b> .....	<b>10</b>
<b>Figure 14.</b>	<b>大小波干扰来源分析仿真</b> .....	<b>10</b>
<b>Figure 15.</b>	<b>对电感进行屏蔽后大小波现象消失</b> .....	<b>11</b>
<b>Figure 16.</b>	<b>(a)前馈电容为 100pF 仿真结果 (b)前馈电容改为 10pF 后仿真结果</b> .....	<b>12</b>
<b>Figure 17.</b>	<b>(a)分压电阻组合为 10k<math>\Omega</math>/47k<math>\Omega</math> 仿真结果 (b)分压电阻组合为 1k<math>\Omega</math>/4.7k<math>\Omega</math> 仿真结果 ...</b>	<b>12</b>
<b>Figure 18.</b>	<b>(a)不加下电阻并联电容仿真波形 (b)增加下电阻并联电容 500pF 仿真波</b> .....	<b>13</b>

## 1 TPS546C23 在服务器或通信系统中的应用简介

在通信和服务器设备中，供电芯片的负载对象往往是 ASIC、SOC 或是 CPU、GPU 等，这些数字芯片包含了多个功能模块，不同的功能模块对于电流的需求往往不同。这就对供电芯片提出了能够支持大电流，灵活堆叠，可通过数字接口配置等要求。如下图系统电源头为 AC/DC 供电模块，后通过单级或是多级调压后通过 POL 电源给终端负载供电；其中 TPS546C23 被广泛应用作为 POL 来给数字芯片供电。他的输入电压范围是 16V，能够很好的适用于通信或服务器应用中的 12V 母线电压，并且能够提供 35A 最大电流，并且可以支持并联，能够完美覆盖通信中各类数字芯片如 ASIC/FPGA 等的供电需求。同时 TPS546C23 针对低电压输出工况进行了效率上的优化，对于低压需求的核压芯片适配度高，在全负载段都有着非常优秀的效率，因此对于兼容设计以及各种负载状态都能够轻松覆盖。上述优势使得 TPS546C23 作为电压控制模式的 POL 芯片广泛应用于通信以及服务器应用中。

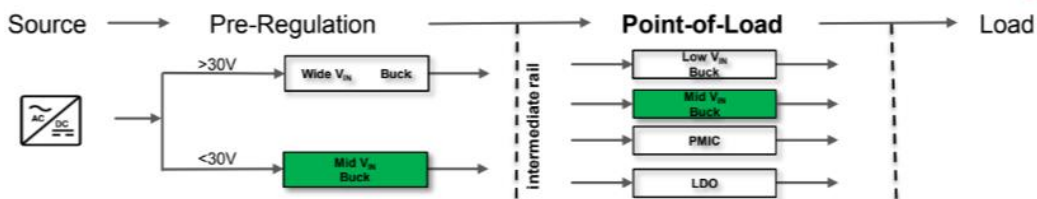


Figure 1. 典型通信或服务器供电系统构图

## 2 TPS546C23 轻载条件下的低频干扰问题

使用 TPS546C23 的一大优势就是他在全负载场景下都有着优异的效率表现，在系统处理任务少时数字芯片所需的电流也相应的减小，因此虽然 POL 芯片能支持到 35A 的大电流，但实际使用中也会经常面临小电流的使用场景。开关型 BUCK 芯片在使用过程中常见的一个特性是当电流较小时，用户会发现输出存在低频的纹波。下图所示是 TPS546C23 工作在 2.7A 左右时，输出电压干扰突然增大，表现出类似低频振荡的现象。

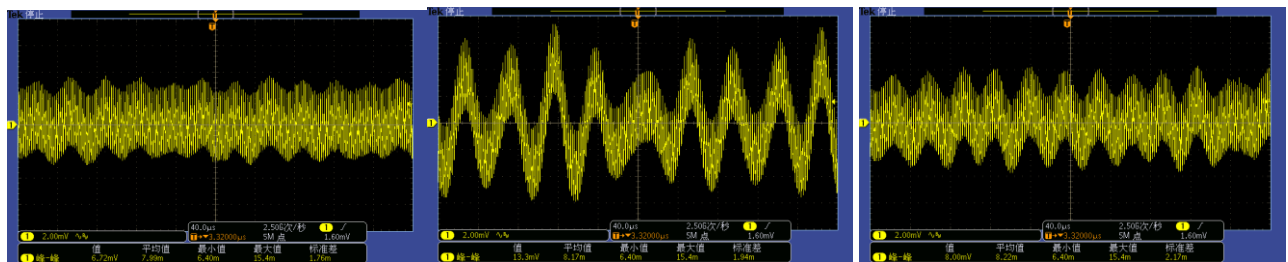


Figure 2. TPS546C23 在轻载条件下出现的干扰波形

左图是当负载电流小于 2.5A 时的输出电压波形，纹波大小约为 6.72mV 峰峰值，中间波形是负载电流为 2.7A 左右的输出电压纹波，此时纹波峰峰值增大至 13.3mV 左右，右图为将负载电流增大到 3A 以上时的输出电压纹波，纹波减小到 8.32mV。从中可以观察到，低频输出纹波干扰仅出现在特定的轻载区间，随着负载的增大或减小，都能使得该干扰消失或减少。

### 3 TPS546C23 轻载低频干扰原因分析

该低频干扰的产生是由于开关电源在负载变化时工作模式切换所导致的。当系统处于轻载工作状态时，电源芯片可能处于 CCM（连续导通模式）和进入负向电流 CCM 通模式的工作模式切换点。当芯片在两种模式之间切换时，开关节点的平均电压和占空比之间的关系式会产生变化。

该实验案例中初始条件为：

$V_{IN}=12V$ ;  $V_{OUT}=0.7V$ ;  $L=0.3\mu H$ ;  $C_{IN}=100\mu F \cdot 1 + 4.7\mu F \cdot 4 = 118.8\mu F$ ;  $C_{OUT}=330\mu F \cdot 1 + 47\mu F \cdot 4 = 518\mu F$ ;  $F_{SW}=500kHz$ ;  $I_{OUT}=2A \sim 3A$

可以计算得到电感电流的变化幅值为：

$$\Delta I_L = \frac{V_{IN} * (1 - D) * D * T}{L} = \frac{12 * (1 - 0.0583) * 0.0583 * 2 * 10^{-6}}{0.3 * 10^{-6}} = 4.39A$$

因此当负载电流在 2.2A 附近时，会处于工作模式的切换临界点。当频率增大，电流变化率减小，可以从下面测试结果对比出不同频率下同等负载时的输出纹波。

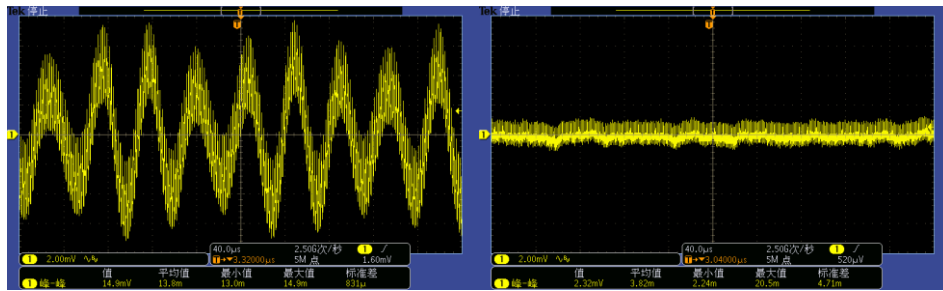


Figure 3. 开关频率对低频干扰的影响

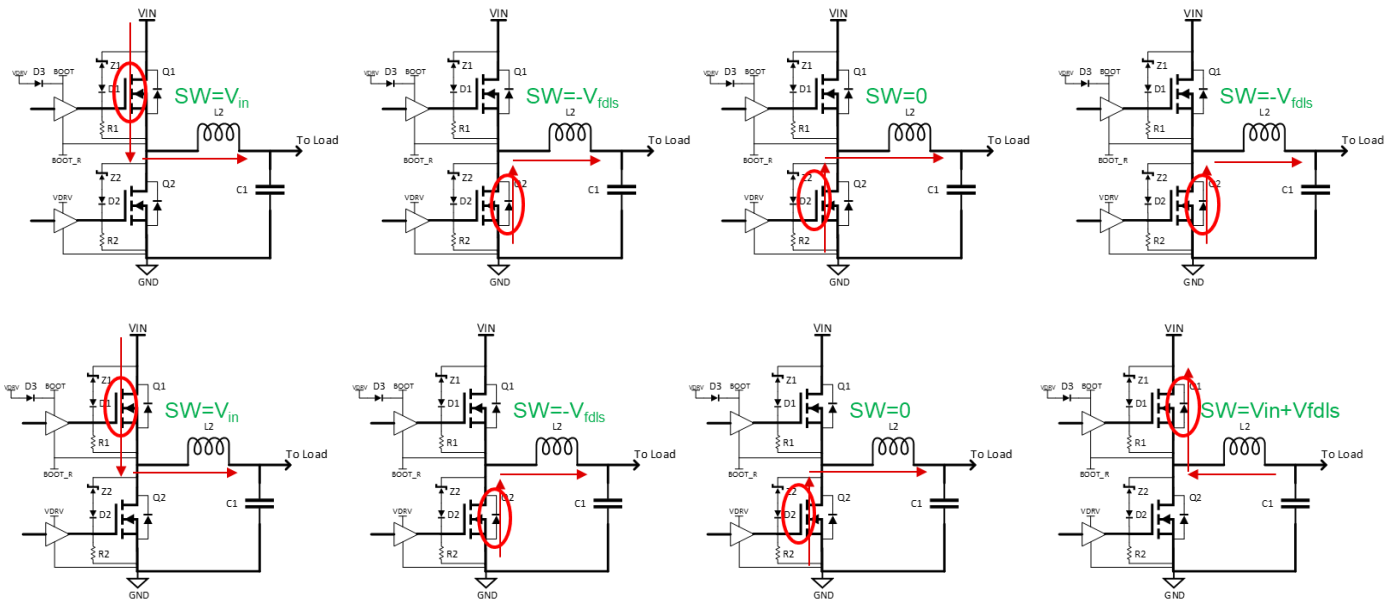


Figure 4. (a)CCM 模式下电流及开关节点电压示意图 (a)负向电流 CCM 模式下电流及开关节点电压示意图

如上图所示，当 CCM 模式时，电感电流始终为正，在上下管导通之间的死区时间内电流也为正。此时正向电流会使得开关节点的电压在死区时间为低电平。计算此时开关节点的平均电压为：

$$T_{PWM} * V_{in} + T_{dhl} * (-V_{fd_{ls}}) + T_{dlh} * (-V_{fd_{ls}})$$

其中  $T_{PWM}$  为 PWM 信号时间，此时上管开通； $T_{dhl}$  为上管刚刚关断到下管开通之前的死区时间； $T_{dlh}$  为下管刚刚关断到上管开通之前的死区时间； $V_{fd_{ls}}$  为下管寄生二极管压降。

当负载电流超过临界模式时，电感电流会在上下管导通之间的死区时间内为负。此时负向电流会将开关节点电压拉高。计算此时开关节点的平均电压为：

$$T_{PWM} * V_{in} + T_{dlh} * (V_{in} + V_{fd_{hs}}) + T_{dhl} * (-V_{fd_{ls}})$$

PWM 到开关节点传递函数的这种变化会改变整个环路动态，因为控制电压的微小变化会导致平均开关节点电压发生很大变化。如果此时增益和相位裕度不足，有可能导致系统在该工作条件下发生振荡。

## 4 TPS546C23 轻载低频干扰解决方案

前面分析在该案例中出现的低频干扰的根源是开关电源在进行工作模式切换时产生的开关节点电压改变。该干扰的来源在开关电源中是普遍存在的，其大小取决于芯片是否有特殊的噪声抑制技术来优化该干扰以及电源芯片内部 MOS 管的参数特性。从应用角度而言，想要减小该轻载干扰的影响，可以通过 1. 结合前面分析干扰产生的原因，合理的进行系统设计，负载使芯片不工作在临界工作状态；2. 提升干扰频点的相位裕量；3. 增加 Vshare 电容。TPS546C23 提供了丰富的外部接口来给使用者进行环路的调节以及相应节点的滤波，从而能够很好的应付在各种工况下出现的系统稳定性问题。

### 4.1 系统环路优化思路

从环路角度分析，该问题的核心原因是开关电源芯片自身的干扰在特定的环路设计下被放大并产生了低频干扰，为了消除工作模式切换在开关节点累积的干扰，需要保证在干扰的频率点系统有足够的增益以及相位裕度。我们的工作可以针对提升特定频率点的相位裕度和整个系统的环路带宽来解决。

首先对产生低频干扰的系统环路进行分析，测试得到的波特图如下图所示。

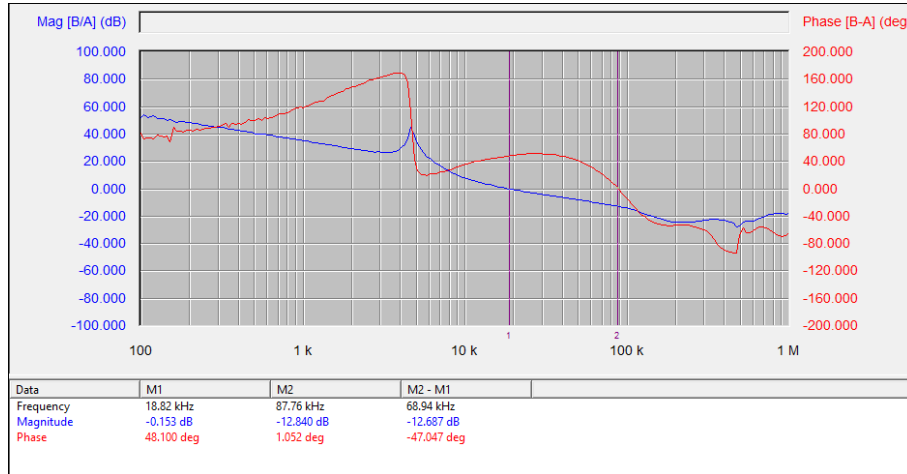


Figure 5. 低频干扰存在下的环路波特图

从波特图中可以观察到此时系统的相位裕度约为  $48.1^\circ$ ，系统带宽约为  $18.82\text{kHz}$ ，此时系统会在  $2.5A$  附近出现低频干扰的现象。此时但从波特图比较难以判断出系统会存在稳定性问题。为了解决该轻载低频干扰问题，我们尝试调节环路，将系统的带宽进行一定程度的提升。

由于  $\text{TPS546C23}$  的优异动态和大负载能力常常被用于服务器或是通信应用场景，其输出端加载的输出电容往往较大。以此例的输出电感  $L=0.3\mu\text{H}$ ，输出电容  $C_{\text{OUT}}=2820\mu\text{F}$  为例。其电压控制模式的 BUCK 电路自身的传递函数为：

$$\frac{\hat{V}_{\text{OUT}}}{\hat{V}_c} = A_{\text{VC}} * \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{Q_0 * \omega_0} + \frac{s^2}{\omega_0^2}}$$

其中  $A_{\text{VC}} = \frac{V_{\text{IN}}}{V_{\text{RAMP}}} = \frac{12\text{V}}{\frac{12\text{V}}{6.5}} = 6.5$ ，对应下图波特图中的平坦区增益约为  $16.25\text{dB}$ 。

由输出电感  $L$  和输出电容  $C$  引入的双极点约为  $f = \frac{\omega_0}{2\pi} = \frac{1}{2\pi * \sqrt{LC_{\text{OUT}}}} = 5474\text{Hz}$  如下图仿真数据所示。

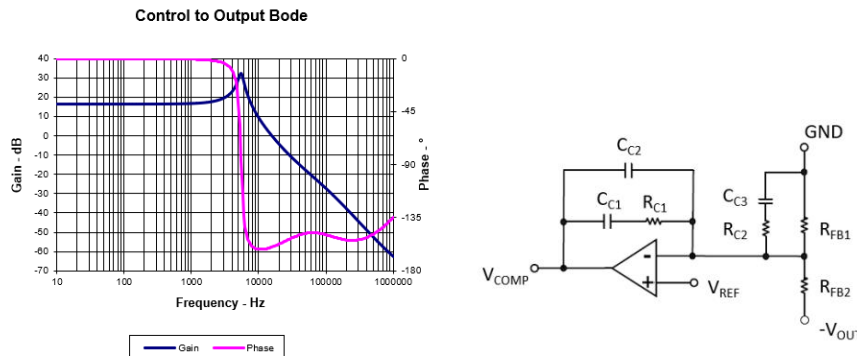


Figure 6. (a)  $\text{TPS546C23}$  控制-输出波特图； (b) 电压模式 Type-III型补偿框图



在系统的双极点频率处，系统的相位和增益曲线都较大幅度跌落，该跌落导致在特定的频率段会出现相位裕度低以及系统带宽小的情况。此时如果系统工作在轻载工作模式切换的区间，则可能出现不稳定情况。此外为了对系统环路进行优化，TPS546C23 集成了丰富的外置引脚来供使用者进行III型补偿，如上右图所示。该III型补偿可以为系统引入三个极点两个零点(其中由于运放的增益有限，因此非理想情况下有一个低频极点)：

$$\omega_{z1} = \frac{1}{R_{C1} * C_{C1}}$$

$$\omega_{z2} = \frac{1}{(R_{FB1} + R_{C2}) * C_{C3}}$$

$$\omega_{p1} = \frac{1}{R_{C2} * C_{C3}}$$

$$\omega_{p2} = \frac{1}{R_{C1} * \frac{(C_{C1} * C_{C2})}{C_{C1} + C_{C2}}}$$

为了解决低频干扰问题，首先需要提升振荡频率附近的相位裕度。此时通过实验测得的干扰频率约为 15kHz 至 20kHz，可以观察到系统的 LC 双极点此时正好落在 10kHz 附近，因此我们需要将补偿零点尽可能的安排在双极点附近。

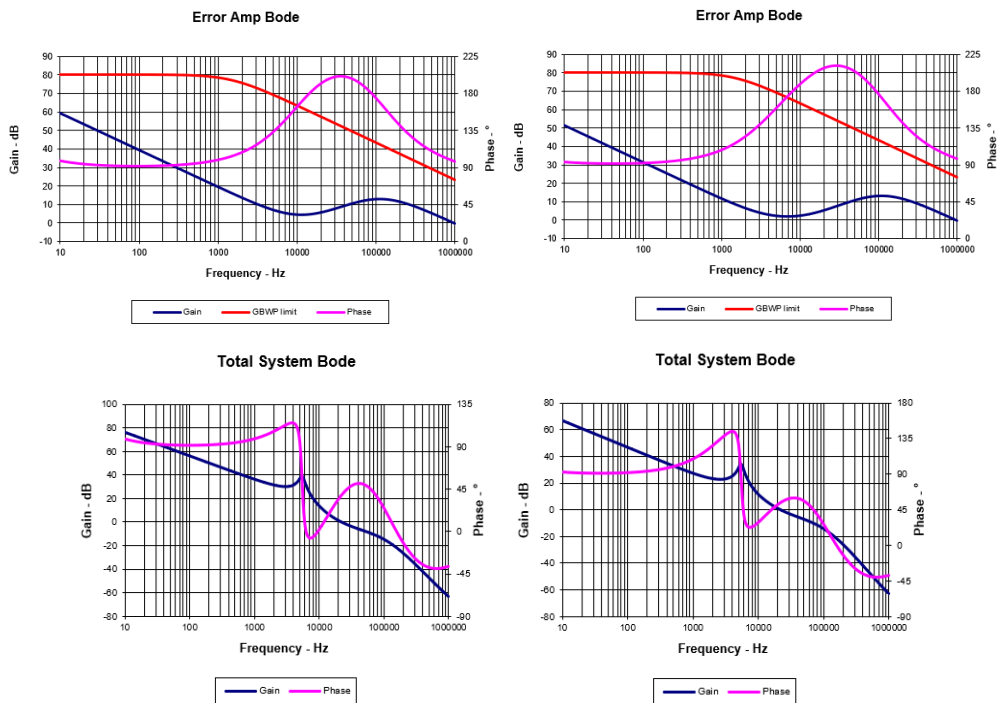


Figure 7. (a) 环路调整前的补偿环节及系统波特图；(b) 优化后补偿环节及波特图

### 4.1.1 增大反馈电容 $C_{c1}$ 和电容 $C_{c3}$

为了将零点提前至双极点之前，行之有效的方案是将反馈电容  $C_{c1}$  从原来的 1500pF 调整为 4700pF 的仿真结果。通过公式可知，此时

$$f_{z1} = \frac{1}{R_{c1} * C_{c1}} = \frac{1}{2\pi * 10k\Omega * 4700pF} = 3.387kHz$$

可以看到补偿放大器部分的波特图中的一个零点从初始的 11kHz 提前至 3kHz 左右,叠加到系统环路中影响可以看到波特图中 15kHz 至 20kHz 的干扰频段的相位裕量得到了较好的抬升。此时观察低频干扰频率附近仍然存在增益较低的问题，这会导致系统响应较慢，稳态误差不能足够快的得到消除。因此还需要提升系统的带宽，让干扰频率点的增益得到抬升。这里可以适当增大  $C_{c3}$ ，将电容  $C_{c3}$  从参考设计中的 1200pF 增大为 2200pF，此时补偿环节的波特图如下左图。

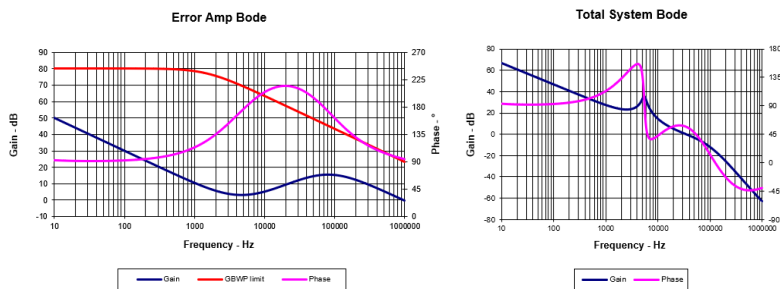


Figure 8. 增大  $C_{c3}$  带来的系统环路影响

此时将补偿中的双零点中的另一个零点提前到约 6.52kHz。

$$f_{z2} = \frac{1}{2\pi * (R_{FB1} + R_{C2}) * C_{C3}} = \frac{1}{2\pi * 11.1k\Omega * 2200pF} = 6.52kHz$$

虽然与  $C_{c3}$  相关联的极点位置也会提前，但其位置会在 60kHz 左右，距离我们的干扰频点较远，所以影响可以忽略。最终系统环路波特图仿真结果如图左图所示。在 15kHz 附近的增益得到了提升，系统环路带宽从原来的 20kHz 增加到了 35kHz。此时对系统轻载 2A 至 3A 范围进行实测，结果如下。经过环路优化后，减轻了原来在轻载时出现的低频干扰现象。

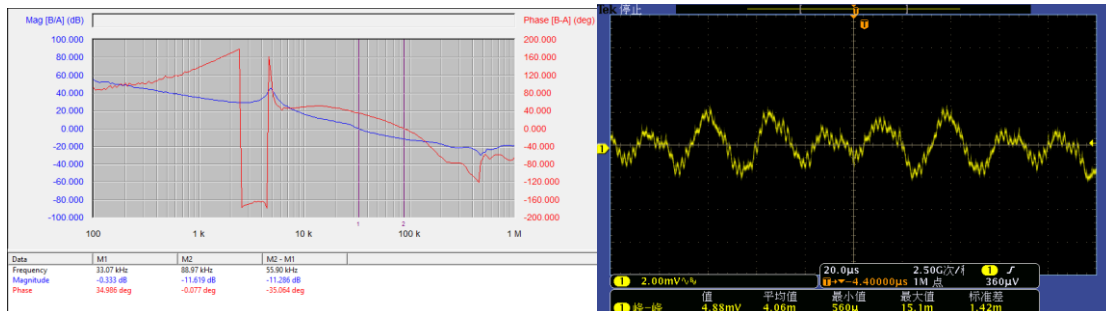


Figure 9. 改善环路后的系统波特图及输出纹波



## 4.2 在 Vshare 引脚增加电容

另一个从系统方案上解决该轻载干扰问题的方案是在芯片的 Vshare 引脚增加滤波电容。TPS546C23 的一大应用优势是具有丰富的可配置引脚，其中 Vshare 引脚用于做两相并联应用中的电压均衡信号。下图是 TPS546C23 的控制回路简图。可以看到 Vshare 信号是内部缓冲器的输出端，接入了后级的 PWM 比较器。

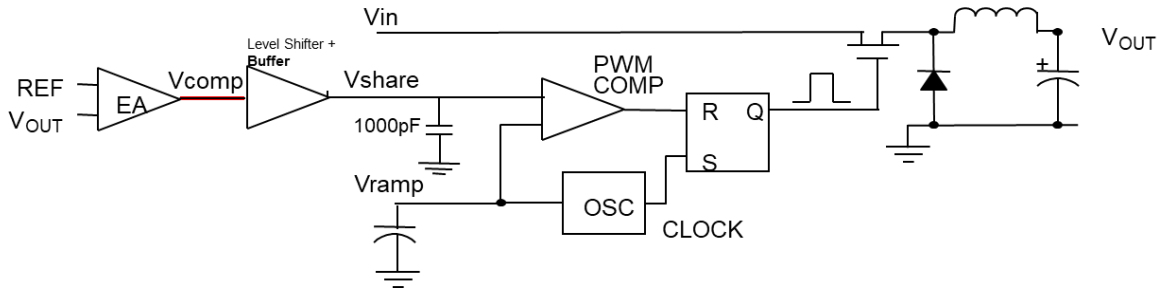


Figure 10. TPS546C23 控制回路简图

通常我们会在 COMP 引脚和 FB 引脚之间去增加补偿电路如前文提到的 TYPE-III 型补偿，他从系统环路响应角度优化了系统对于干扰的反应。Vshare 端口相较于 Vcomp 端口的特点在于 Vcomp 是内部误差放大器的输出端口，误差放大器输出阻抗非常小，同时运算放大器的驱动能力约为 mA 级别，因此在该节点添加滤波电容的作用不明显，或是需要添加较大容值的电容才能够起到作用。相比之下 Vshare 节点作为 buffer 及电平转换的输出，他的输出阻抗更大，约为百欧级别，驱动能力在 uA 级别，因此在该节点添加滤波电容是合适的。该案例中我们将 1000pF 滤波电容加在 Vshare 端口对地，此时相当于在系统中加入了一个低通滤波器，降低了 COMP 到 Vshare 的带宽，在系统环路中增加了一个高频极点，平滑环路响应，此外还可以抑制比较器输入端的高频噪声干扰。

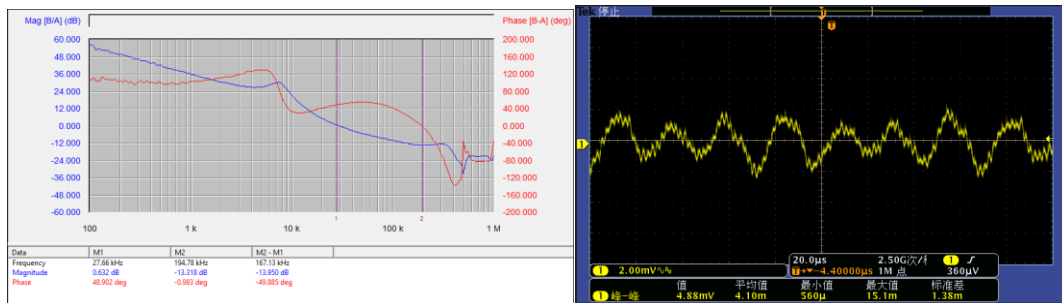


Figure 11. 增加 Vshare 电容后的系统波特图及输出纹波

上图左是增加 Vshare 电容之后的系统环路测试结果，可以看到在整体不对环路增益和相位裕度进行改变的前提下，也对系统面临的轻载低频干扰产生了优化作用。需要注意的一点是增加的电容会限制 Vshare 的斜率，特别是下降斜率可能被限制至 0.16V/us。降低的斜率限制了环路响应输出电压变化的能力，因为缓冲器无法足够快地摆动 VSHARE 电压以产生维持振荡的准时变化。因此在增加 Vshare 电容后应该针对系统的动态指标进行进一步测试确保动态响应指标在设计可接受范围内。

## 5 电源测试过程中出现的大小波及优化方案

前面分析了在电源芯片中常见的轻负载条件下的低频干扰问题并给出了利用 TPS546C23 优化问题的方案。本章节针对电源芯片测试中的另一常见问题：大小波和输出不稳定问题进行分析并给出系统解决和优化方案。

进行电源测试中使用者常常会面临不同的测试场景，本文给出常见的两个测试场景可能出现的问题并分析解决方案：

1. 测量电感电流：此时有可能需要将电感翘起进行电流测量；
2. 需要增加更多输出电容的场景。

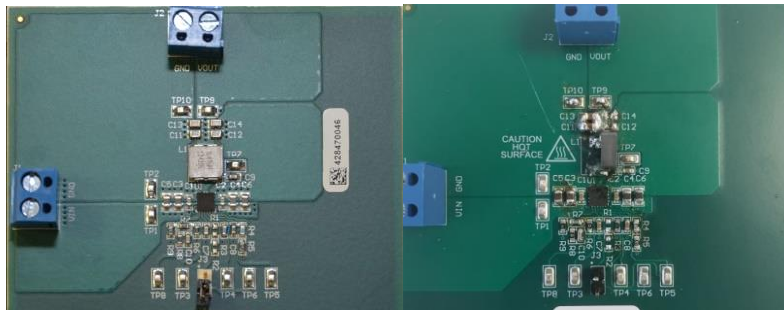


Figure 12. (a) 理想测试电路 (b) 进行测试改造后的测试电路

如上图所示，左图是正常布局的测试板，右图是在开发或者测试过程中将电感翘起进行电感电流测试，并且为了增加输出电容将更多输出电容堆叠的测试板实物图。在这种情况下经常会面临一个可能的问题，在对电路进行改动调整后，系统出现输出不稳定现象，此时观察 PWM 波会发现大小波现象。

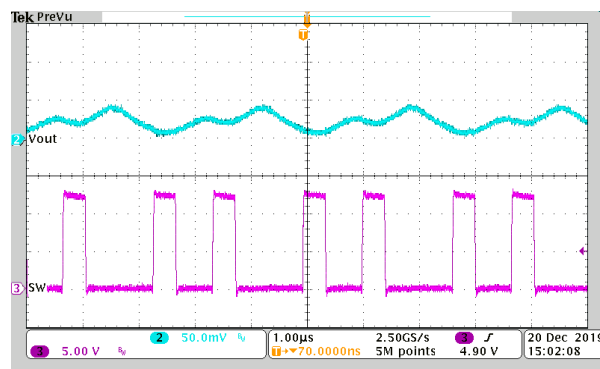


Figure 13. 测试过程中出现的大小波现象

## 5.1 大小波成因分析

大小波的产生主要由电感带来的电磁干扰导致，电感上变化的电流会在电感周边产生出相应变化的磁场，该磁场会引发电场变化。当电感翘起，原本平行于输出电容的电场干扰会变成垂直于输出电容的干扰。这个干扰施加在电容的焊盘上，相当于在输出点到地之间施加了一个干扰源。

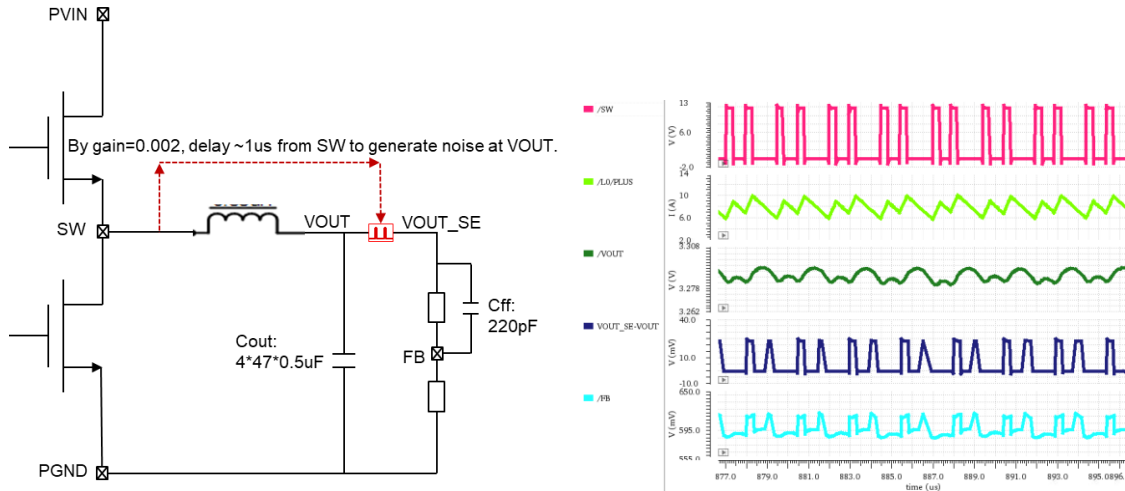


Figure 14. 大小波干扰来源分析仿真

如上图所示，可以在输出点仿真加入一个小的扰动，此时发现仿真结果和实际碰到的大小波现象基本吻合。该干扰注入模型也可以拓展到实际应用中可能碰到的各种系统干扰或是噪声，因此本文后续分析的方案可以广泛应用在系统干扰导致的大小波问题中。

## 5.2 解决大小波问题的可行方案

经过上述分析可以知道，该大小波问题主要由于电感带来的高频干扰导致。从电路设计和 PCB 设计角度我们可以通过将电容尽可能的远离电感附近来规避该问题的出现。另外从系统环路角度考虑优化方案，可以在环路稳定的前提下，将系统的带宽适当降低来换取系统对于高频噪声的抑制能力。

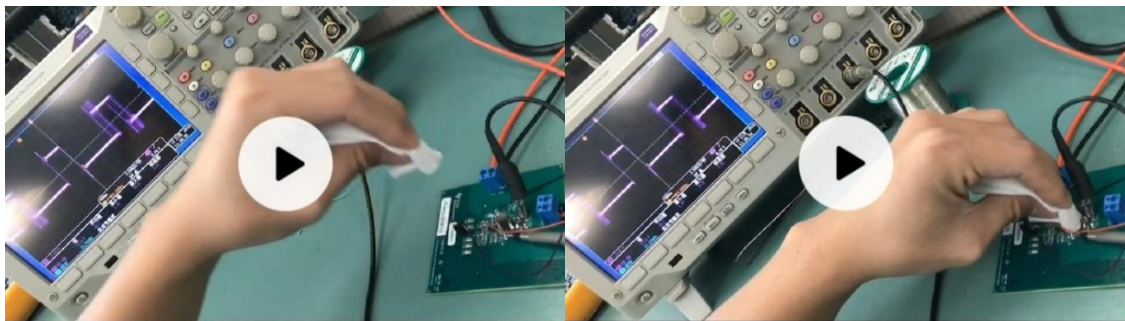


Figure 15. 对电感进行屏蔽材料隔离后大小波现象消失

### 5.2.1 减小或去掉前馈电容 Cff

分析电路的反馈环节与环路增益关系可以得到关系式如下：

$$G(s) = A(s) * \frac{R_2}{R_1 + R_2} \frac{(1 + s/\frac{1}{R_1 * C_{FF}})}{1 + s/\frac{1}{(R_1 || R_2)C_{FF}}}$$

可以看出前馈电容不会改变输出直流增益，他会在系统中引入一个零点与一个极点，零点在极点之前。前馈电容越大，对系统的带宽提升越大。在此应用问题中，我们在保证系统环路稳定的前提下，适当减小前馈电容值或是去除前馈电容，能够减小系统环路带宽。

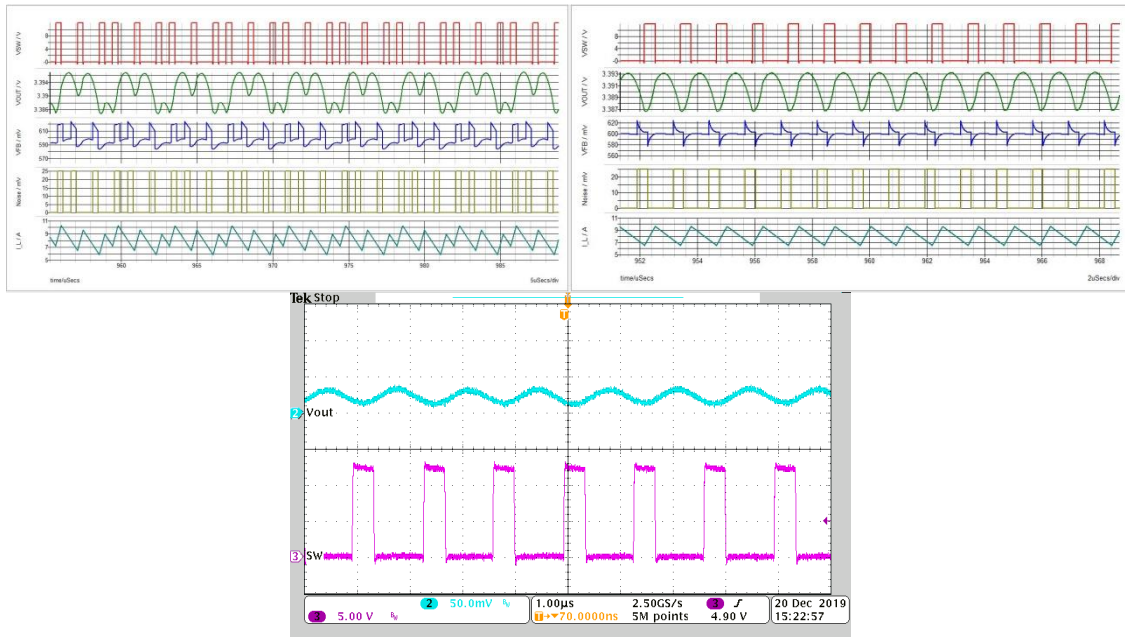
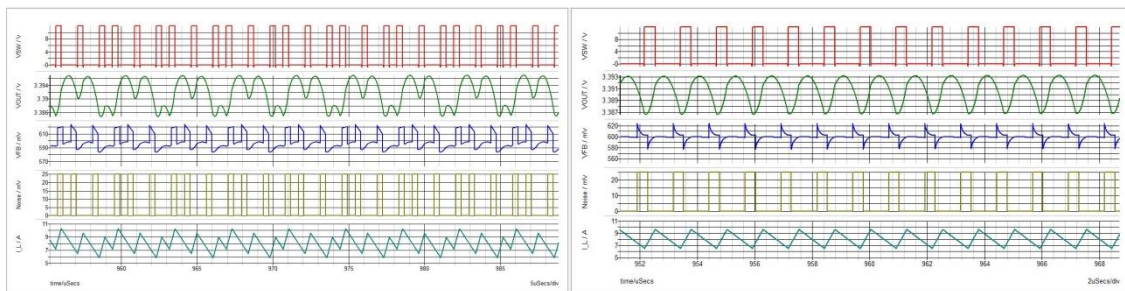


Figure 16. (a) 前馈电容为 100pF 仿真结果 (b) 前馈电容改为 10pF 后仿真结果

### 5.2.2 减小反馈电阻 Rfb

同样可以从上述关系式中分析得出，分压电阻对 Rfb 会影响到系统的直流增益，同时减小上下分压电阻将使得系统的直流增益下降，从而使得系统的带宽减小。下面是将上下分压电阻从 10kΩ/47kΩ 改成 1kΩ/4.7kΩ





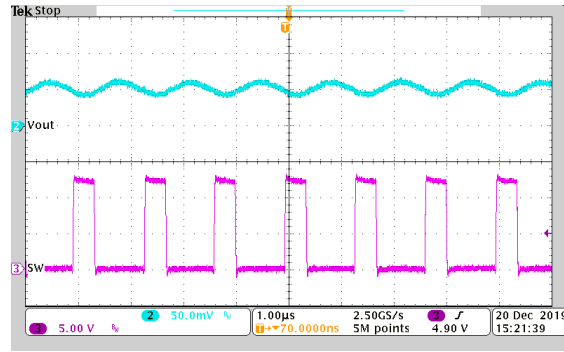


Figure 17. (a) 分压电阻组合为  $10\text{k}\Omega/47\text{k}\Omega$  仿真结果 (b) 分压电阻组合为  $1\text{k}\Omega/4.7\text{k}\Omega$  仿真结果

### 5.2.3 在下分压电阻上增加并联滤波电容

与第一点类似，增加下分压电阻上的电容使得系统对于高频信号的放大能力会有所减弱，这里不再详细分析，下面是在下分压电阻上增加  $500\text{pF}$  电容后的仿真结果。

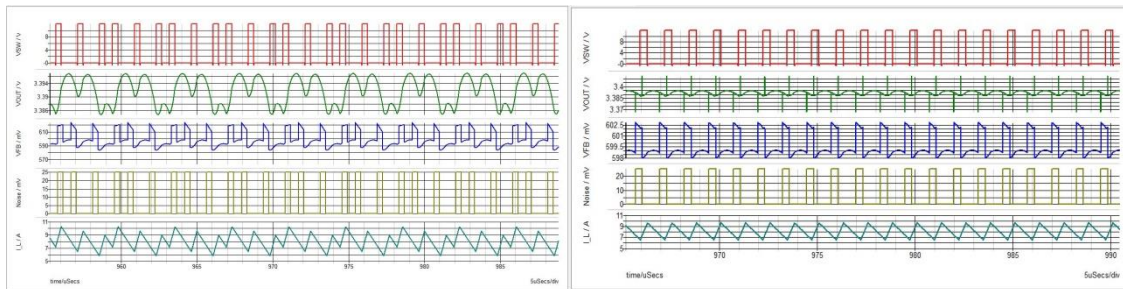


Figure 18. (a) 不加下电阻并联电容仿真波形 (b) 增加下电阻并联电容  $500\text{pF}$  仿真波形

## 6 总结

本文以 TPS546C23 为例，对电源芯片使用过程中常见的问题如轻载低频干扰问题，结合 TPS546C23 的产品优势给出了相应的解决方案，帮助使用者在电源芯片应用中对于常见问题有更好的了解以及相对应的改进措施。文中分析的另一个常见问题是电源芯片测试过程中的大小波问题，在系统测试或是实验过程中，电路板的改动是常见操作，在这个过程中容易出现系统大小波问题，本文分析了该问题的来源可以帮助使用者在测试过程中更好的判断干扰来源以及对问题根源做出预防或杜绝，同时能够从系统设计角度对于这些潜在的问题进行规避和优化。

## 7 参考文献

1. TPS546C23 datasheet (SLUSCC7C)
2. TPS56C215 datasheet (SLVSD05G)

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司