

Application Note

TAS6x84 输出电流和电压测量

Derek Gong

摘要

TI 的数字输入车用 D 类音频放大器 TAS6x84-Q1 支持单独测量各通道的输出电流和电压。TAS6x84-Q1 以 I2S 模式或 TDM 模式通过串行音频输出端口 SDOUT 传输所选数据。本应用手册提供了测量输出电流和电压预测值的应用指南。

内容

1 简介	2
2 SDOUT 配置	2
2.1 SDOUT - I ² S 配置.....	4
2.2 SDOUT - TDM 配置.....	5
3 多器件系统中的 SDOUT 连接	8
4 输出电流和电压计算	11
5 总结	12
6 参考资料	13

商标

所有商标均为其各自所有者的财产。

1 简介

在音频播放过程中，TAS6x84-Q1 内部 DSP 可以根据音频输入、电源电压、模拟增益和数字增益设置来计算各通道的输出电压。该电压定义为 $V_{predict}$ ，因为这是输出信号电平的比例信号。在音频频带中，扬声器阻抗并非线性，因此即便输出电压相同，输出电流也不是固定的。输出电流检测 I_{sense} 是实际电流的比例调整值。在 I²S 模式或 TDM 模式下监控各通道的输出电流传感，并通过 SDOUT 引脚以最低限度的延迟将测量结果报告给主机处理器。可以在 SDOUT 引脚上传输 I_{sense} 和 $V_{predict}$ 。可以通过 SDOUT 传输以下数据组：

- **I_{sense} Ch1-4** - 按通道划分的电流传感反馈比例调整值
- **$V_{predict}$ Ch1-4** - 按通道划分且基于电源电压和输入信号估算的输出电压比例调整值。 $V_{predict}$ 数据仅在 48kHz 采样频率下可用，在 96kHz 或 192kHz 下不受支持。
- **Aux Ch1-4** - 辅助数据通道。详细信息请参见数据表中的 *辅助数据通道* 部分。

每个 SDOUT 引脚只能传输一个器件的测量数据。在多器件系统中，多个 SDOUT 引脚可以连接在一起，以共享一条 TDM 线路，从而节省 DSP/SOC 引脚和资源。

2 SDOUT 配置

SDOUT 要求串行音频端口以 I²S 或 TDM 模式数据格式运行。不支持左对齐和 DSP 模式格式。音频输入串行时钟 (SCLK) 和音频帧时钟 (FSYNC) 被重复使用，SDOUT 上的输出数据具有与音频输入信号相同的采样频率和最大音频帧大小。输出格式采用音频的输入格式。数据输出配置主要由寄存器 0x25 和 0x31 控制。如果输出数据的位偏移量为 SDIN，请在寄存器 0x2C、0x2D、0x2E 和 0x2F 中配置可选的 10 位偏移量，以避免数据重叠。

表 2-1 展示了 SDOUT 的寄存器表及说明：

表 2-1. 寄存器 0x25 说明

位	字段	类型	复位	说明
7-4	SDOUT 选择	R/W	0x1	这些位控制 SDOUT1 线路或 SDOUT2 线路上的 SDOUT 输出位置。 这些位与 reg_tx_sel 和 reg_i2s_chsel 结合使用 非 TDM 模式 0001 : 适用于 SDOUT1 线路中的输出通道 1/2 和 SDOUT2 线路中的通道 3/4 ; (reg_tx_sel=4'b0011) 0010 : 适用于 SDOUT1 线路中的输出通道 3/4 和 SDOUT2 线路中的通道 1/2 ; (reg_tx_sel=4'b0011) TDM 模式 0000 : SDOUT1 输出 I_{sense} 和 $V_{predict}$ 以及 Aux
3-2	I2S 字长	R/W	0x2	I ² S 字长 这些位控制输出音频接口样本字长，适用于非 TDM 模式下的通道 1/2 输出和 TDM 模式下的 $v_{predict}$ 输出通道。 00 : 16 位 01 : 20 位 10 : 24 位 11 : 32 位
1-0	I2S 字长	R/W	0x2	I ² S 字长 这些位控制输出音频接口样本字长，适用于非 TDM 模式下的通道 3/4 输出和 TDM 模式下的 i_{sense} 输出通道。 00 : 16 位 01 : 20 位 10 : 24 位 11 : 32 位

表 2-2. 寄存器 0x31 说明

位	字段	类型	复位	说明
7-6	RESERVED	R/W	0x0	
5-4	reg_i2s_chsel	R/W	0x0	为 SDOUT 输出选择通道组处于非 TDM 模式下的输出，需要将 reg_i2s_shift5/6 和 reg_word_length5/6 设置为相应通道的移位和长度。 00 : vpredict ch1/2/3/4 ; 01 : isense ch1/2/3/4 ; 10 : 辅助通道组 1 (aux 1/2/3/4) ;
3-0	reg_tx_sel	R/W	0x0	启用或禁用输出数据通道 0000 : 禁用所有输出数据通道 xxx1 : 启用 Vpredict Ch1/2/3/4 输出 xx1x : 启用 Isense Ch1/2/3/4 输出 x1xx : 启用 Aux Ch1/2/3/4 输出 在非 TDM 模式下，如果用户需要输出 4 个通道，则需要设置 4'b0011

表 2-3. 寄存器 0x2C 说明

位	字段	类型	复位	说明
7-6	reg_Vpredict_shift5_msb	R/W	0x3	Vpredict 移位偏移 MSB，与寄存器 0x2D(LSB) 配合使用
5-4	reg_Isense_shift6_msb	R/W	0x0	Isense 移位偏移 MSB，与寄存器 0x2E(LSB) 配合使用
3-2	reg_Aux_shift7_msb	R/W	0x3	AUX 移位偏移 MSB，与寄存器 0x2F(LSB) 配合使用
1-0	RESERVED	R/W	0x3	保留

表 2-4. 寄存器 0x2D 说明

位	字段	类型	复位	说明
7-0	reg_Vpredict_shift5_lsb	R/W	0xFF	Vpredict 移位偏移 LSB，与寄存器 0x2C(MSB) 配合使用 这些位控制 输出的音频帧中音频数据的偏移。偏移定义为从音频帧的起始 (MSB) 到所需音频的起始的 BCK 数。 reg_Vpredict_shift5 = {reg_Vpredict_shift5_msb, reg_Vpredict_shift5_lsb}; reg_Vpredict_shift5 控制 Vpredict ch1/2/3/4 路径中的偏移。 000000000 : 偏移 = 0 BCK (无偏移) 000000001 : 偏移 = 1 BCK 000000010 : 偏移 = 2 BCK ... 111111111 : 偏移 = 1023 BCK

表 2-5. 寄存器 0x2E 说明

位	字段	类型	复位	说明
7-0	reg_Isense_shift6_lsb	R/W	0xFF	Isense 移位偏移 LSB，与寄存器 0x2C(MSB) 配合使用 这些位控制 输出 的音频帧中音频数据的偏移。偏移定义为从音频帧的起始 (MSB) 到所需音频的起始的 BCK 数。 reg_Isense_shift6 = {reg_Isense_shift6_msb, reg_Isense_shift6_lsb}; REG_Isense_shift6 控制 Isense ch1/2/3/4 路径中的偏移。 0000000000 : 偏移 = 0 BCK (无偏移) 0000000001 : 偏移 = 1 BCK 0000000010 : 偏移 = 2 BCK ... 1111111111 : 偏移 = 1023 BCK

表 2-6. 寄存器 0x2F 说明

位	字段	类型	复位	说明
7-0	reg_Aux_shift7_lsb	R/W	0xFF	AUX 移位偏移 LSB，与寄存器 0x2C(MSB) 配合使用 这些位控制 输出 的音频帧中音频数据的偏移。偏移定义为从音频帧的起始 (MSB) 到所需音频的起始的 BCK 数。 reg_Aux_shift7 = {reg_Aux_shift7_msb, reg_Aux_shift7_lsb}; reg_Aux_shift7 控制 Aux ch1/2/3/4 路径中的偏移。 0000000000 : 偏移 = 0 BCK (无偏移) 0000000001 : 偏移 = 1 BCK 0000000010 : 偏移 = 2 BCK ... 1111111111 : 偏移 = 1023 BCK

2.1 SDOUT - I²S 配置

在 I²S 模式下使用 SDOUT 需要使用两个数据输出引脚 (SDOUT1 和 SDOUT2) 来传输全部四个通道的数据。必须有一个 GPIO 引脚配置为 SDOUT2。寄存器 0x25 的 [7:4] 位决定了将哪些通道信息分配给 SDOUT1 和 SDOUT2。寄存器 0x31 启用要在 SDOUT 引脚上传输的输出电流和电压预测数据。在 I²S 模式下，无法同时传输输出电流和电压预测数据。

 表 2-7. SDOUT - I²S 配置

寄存器 0x25, 位[7:4]	寄存器 0x31, 位[3:0]	寄存器 0x31, 位[5:4]	引脚	时隙 1	时隙 2
0001	0011	01	SDOUT1	Isense 通道 1	Isense 通道 2
			SDOUT2	Isense 通道 3	Isense 通道 4
0010	0011	01	SDOUT1	Isense 通道 3	Isense 通道 4
			SDOUT2	Isense 通道 1	Isense 通道 2
0001	0011	00	SDOUT1	Vpredict 通道 1	Vpredict 通道 2
			SDOUT2	Vpredict 通道 3	Vpredict 通道 4
0010	0011	00	SDOUT1	Vpredict 通道 3	Vpredict 通道 4
			SDOUT2	Vpredict 通道 1	Vpredict 通道 3
0001	0011	10	SDOUT1	Aux 通道 1	Aux 通道 2
			SDOUT2	Aux 通道 3	Aux 通道 4
0010	0011	10	SDOUT1	Aux 通道 3	Aux 通道 4
			SDOUT2	Aux 通道 1	Aux 通道 2

下面是示例 PPC3 脚本和 图 2-1 的第一行的 表 2-7，用于在 I²S 模式下操作 SDOUT 以传输四个通道的 Isense。

```

w c0 96 08      # configure GPIO_2 for SDOUT2
w c0 A0 40      # configure GPIO_2 as output
w c0 25 1A      # output channel 1/2 in SDOUT1 line and channel 3/4 in SDOUT2 line. 24 bits
word length
w c0 31 13      # enable Ch1/2/3/4 Isense output
w c0 2C 0F      # MSB offset of Vpredict, Isense and Aux
w c0 2D 00      # Vpredict LSB offset, MSB in 0x2C
w c0 2E 00      # Isense LSB offset, MSB in 0x2C
  
```

Note: Script format: write/read, device address, register address, data

w: I2C write command

r: I2C read command

c0: device address

For example: w c0 96 08 action is: write c0 device register address 0x96 to value 0x08

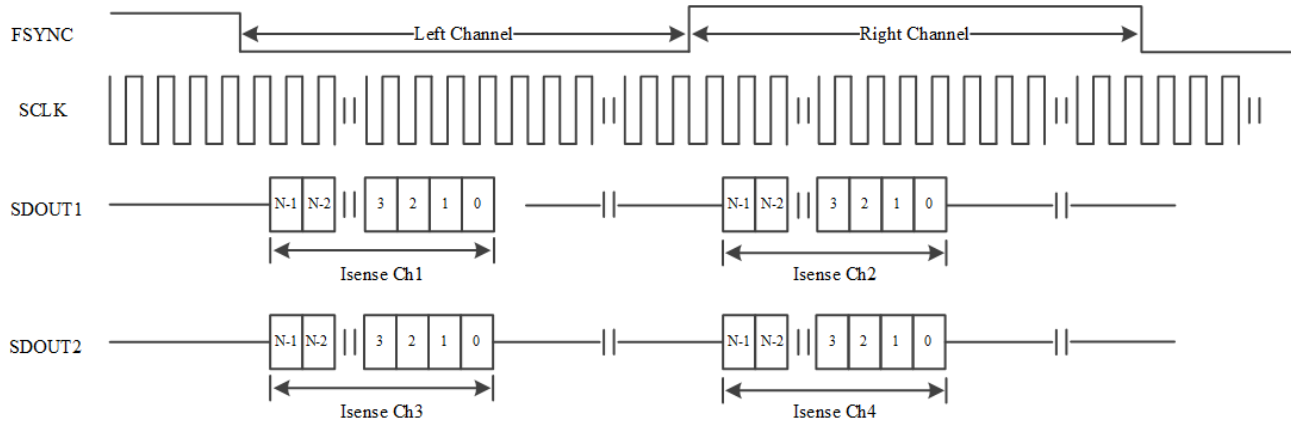


图 2-1. I2S 配置下 SDOUT 的计时示意图示例

2.2 SDOUT - TDM 配置

建议在 TDM 模式下通过 SDOUT1 引脚传输数据。寄存器 0x25 的 [7:4] 位决定哪个 SDOUT 引脚可以传输所需数据。寄存器 0x31 用于启用在 SDOUT 引脚上传输的输出电流和电压预测值。建议将一个 TAS6584-Q1 器件的 4 个通道输出置于连续的时隙中。如果输入数据的位偏移将 SDOUT 设置为相同的偏移，以避免数据重叠，则可以使用寄存器 0x2C、0x2D、0x2E 和 0x2F 中的 10 位偏移来进行此配置。在指定时隙上同时启用多个数据组 (Isense、Vpredict、Aux) 时，必须配置偏移。偏移定义为从音频帧的起始 (MSB) 到数据组的起始的 SCLK 周期数。图 2-2 是具有位偏移的 TDM 配置中 SDOUT 的典型计时示意图。

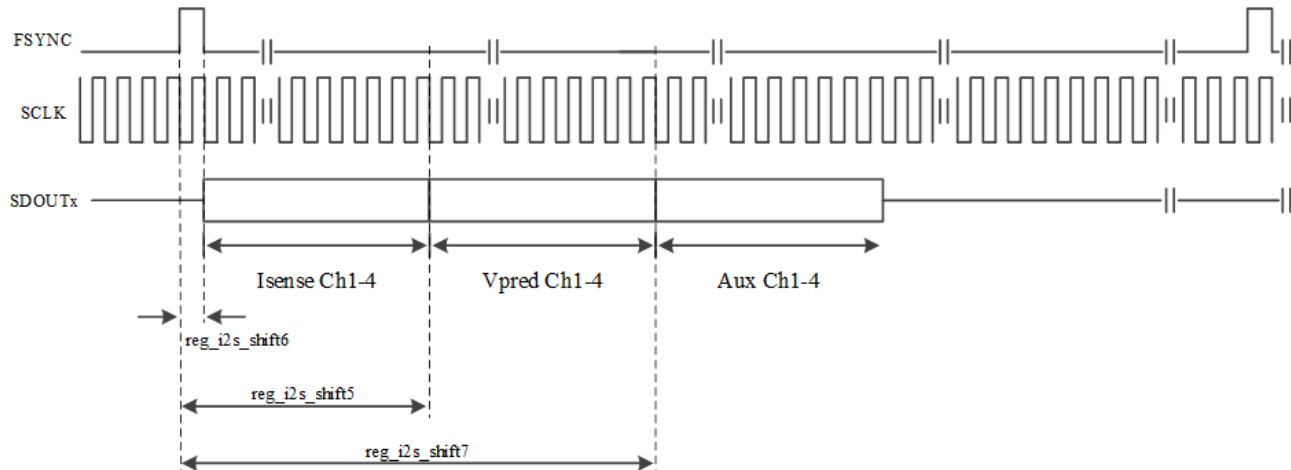


图 2-2. TDM 配置中 SDOUT 的计时示意图

表 2-8 和图 2-3 是一个 TAS6584-Q1 器件在 TDM8 模式下没有位移位偏移时的 SDOUT 配置和计时示意图示例。通道 1 到 4 的 Isense 数据置于时隙 1 到 4 上，而通道 1 到 4 的 Vpredict 数据置于时隙 5 到 8 上。

表 2-8. SDOUT - TDM8 配置示例

寄存器 0x25, 位[7:4]	寄存器 0x31, 位[3:0]	寄存器 0x2C	寄存器 0x2D	寄存器 0x2E	寄存器 0x2F	引脚	时隙 1-4	时隙 5-8
0000	0011	0x0F	0x80	0x00	0xFF	SDOUT1	Isense 通道 1-4	Vpredict 通道 1-4

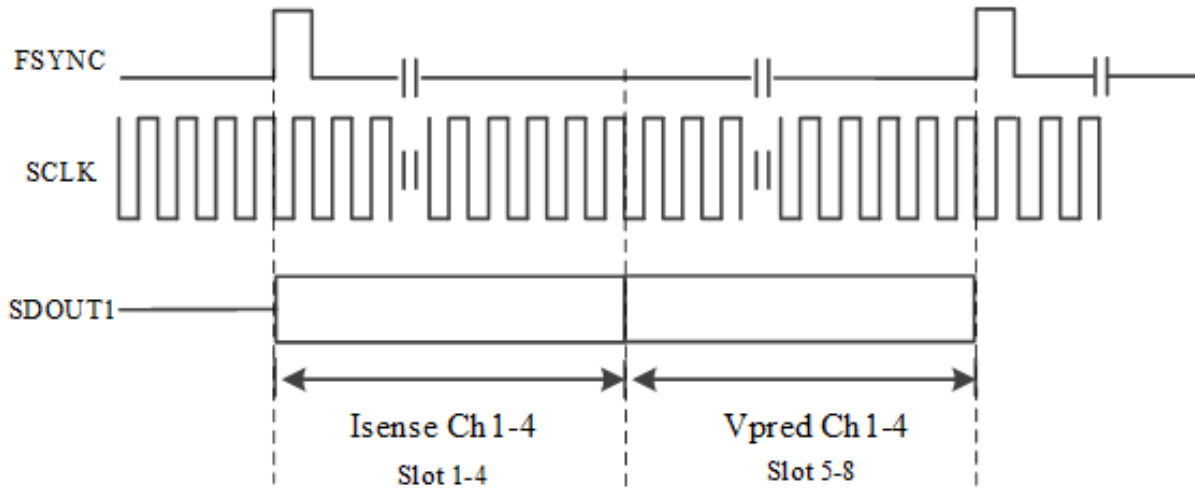


图 2-3. TDM8 配置下 SDOUT 的计时示意图示例

这是上述 TDM8 配置示例的 PPC3 脚本。

```

w c0 25 0F      # TDM mode and 32 bit length for Vpredict and Isense
w c0 26 32      # 32 bit length for Aux
w c0 31 03      # enable Ch1/2/3/4 Vpredict and Isense output.
w c0 2C 0F      # MSB offset of Vpredict, Isense and Aux
w c0 2D 80      # Vpredict LSB offset: 128 bits, slot 5-8
w c0 2E 00      # Isense LSB offset: 0 bit, slot 1-4
w c0 2F FF      # Aux1 LSB, work with 0x2C register to remove Aux1 out of 8 slots
w c0 30 FF      # Aux2 LSB, work with 0x2C register to remove Aux2 out of 8 slots

```

TAS6x84-Q1 可支持的串行音频端口的最大 SCLK 频率为 24.576MHz。时钟频率越高，信号时序设计可能越严格。在 24.576MHz SCLK 时钟频率应用中，SCLK 必须配置为反向模式，以确保时序稳定性，并且 DVDD 电源必须仅供应 3.3V 电压。反向模式配置寄存器地址为 0x20，表 2-9。

表 2-9. 寄存器 0x20 说明

位	字段	类型	复位	说明
7-6	RESERVED	R/W	0x0	保留
5	BCK_INV_TX	R/W	0x0	TX 的 BCK 极性 该位用于设置在 BCK 的上升沿发送的 SDOUT。 该位设置反向 BCK 模式。在反向 BCK 模式下，DAC 假定 SDOUT 沿与 BCK 的上升沿对齐。通常假定其与 BCK 的下降沿对齐。 0 ：常规 BCK 模式 1 ：反转 BCK 模式

表 2-9. 寄存器 0x20 说明 (续)

位	字段	类型	复位	说明
4	BCK_INV_RX	R/W	0x0	RX 的 BCK 极性 该位设置反向 BCK 模式。在反向 BCK 模式下，DAC 假定 LRCK 和 DIN 沿与 BCLK 的上升沿对齐。通常假定 LRCK 和 DIN 沿与 BCK 下降沿对齐。 0 : 常规 BCK 模式 1 : 反转 BCK 模式
3-0	RESERVED	R/W	0x0	保留

如果 SCLK 频率为 24.576MHz (TDM8 模式下采样率为 96kHz) , 则 表 2-8 TDM8 配置示例的 PPC3 脚本必须添加寄存器 0x20 配置。由于 Vpredict 数据仅在 48kHz 采样频率下可用, 在 96kHz 或 192kHz 下不受支持, 因此下方脚本仅启用电流输出。

```

w c0 20 20      # configure SCLK to TX inverted mode
w c0 25 0F      # TDM mode and 32 bit length for vpredict and Isense
w c0 26 32      # 32 bit length for Aux
w c0 31 03      # enable Ch1/2/3/4 Vpredict and Isense output.
w c0 2C CF      # MSB offset of Vpredict, Isense and Aux
w c0 2D FF      # Vpredict LSB, work with 0x2C register to remove Vpredict out of 8 slots
w c0 2E 00      # Isense LSB offset: 0 bit, slot 1-4
w c0 2F FF      # Aux1 LSB, work with 0x2C register to remove Aux1 out of 8 slots
w c0 30 FF      # Aux2 LSB, work with 0x2C register to remove Aux2 out of 8 slots
  
```

3 多器件系统中的 SDOUT 连接

每个 SDOUT 引脚只能传输一个器件的测量数据。在多器件系统中，多个器件的 SDOUT 数据可以共享一条 TDM 线路，从而节省 DSP/SOC 引脚和资源。SDOUT 引脚是三态 (0、1、Hi-Z) 输出引脚。多个 SDOUT 引脚可以直接连接在一起。在多器件系统中，必须使用偏移将数据组移至可用的时隙，并允许多个器件共享一条 TDM 线路。建议通过 SCLK 同步多个器件，如 图 3-1 所示。为了避免 PCB 板上的 SCLK 布局布线引起的 SDOUT 延迟，可通过寄存器 0x60 配置 SCLK 同步。设置顺序如下所示：

1. 暂停音频输入串行时钟 (SCLK)。I2C 通信保持启用状态
2. 在 RAMP_PHASE_CTRL0 寄存器 (地址 = 0x60) 中
 - 将 reg_phase_sync_en 位设置为“1”，以启用相位同步功能
 - 将 reg_phase_sync_sel 位设置为“1”以启用内部同步
3. 选择每个器件及其各自通道的输出相位设置
 - 可以选择使用手动相位模式来选择系统中所有通道的首选输出通道相位偏移。有关更多详细信息，请参阅“高频率脉宽调制器 (PWM)”
4. 将每个同步器件上的所有通道设置为高阻态
5. 提供音频输入串行时钟 (SCLK) 并等待至少 2ms，然后再继续执行下一步
6. 将每个通道设置为 PLAY 状态

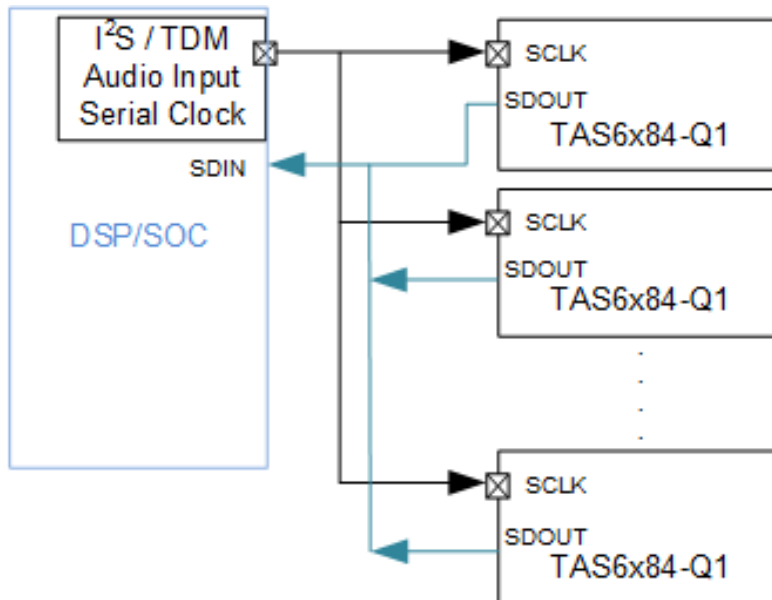


图 3-1. SCLK 同步架构和 SDOUT 连接

表 3-1 和 图 3-2 是四个处于 TDM16 模式的 TAS6x84-Q1 器件的 SDOUT 配置和计时示意图示例。每个器件仅允许电流检测输出的四个通道。四个 SDOUT1 引脚连接在一起。

表 3-1. SDOUT - TDM16 配置示例

	寄存器 0x25, 位 [7:4]	寄存器 0x31, 位 [3:0]	寄存器 0x2C	寄存器 0x2D	寄存器 0x2E	寄存器 0x2F	引脚	时隙 1-4	时隙 5-8	时隙 9-12	时隙 13-16
器件 1	0000	0010	0xCF	0xFF	0x00	0xFF	SDOUT1	Isense 通道 1-4	-	-	-
器件 2	0000	0010	0xCF	0xFF	0x80	0xFF	SDOUT1	-	Isense 通道 1-4	-	-
器件 3	0000	0010	0xDF	0xFF	0x00	0xFF	SDOUT1	-	-	Isense 通道 1-4	-

表 3-1. SDOUT - TDM16 配置示例 (续)

器件 4	寄存器 0x25, 位 [7:4]	寄存器 0x31, 位 [3:0]	寄存器 0x2C	寄存器 0x2D	寄存器 0x2E	寄存器 0x2F	引脚	时隙 1-4	时隙 5-8	时隙 9-12	时隙 13-16
器件 4	0000	0010	0xDF	0xFF	0x80	0xFF	SDOUT1	-	-	-	Isense 通道 1-4

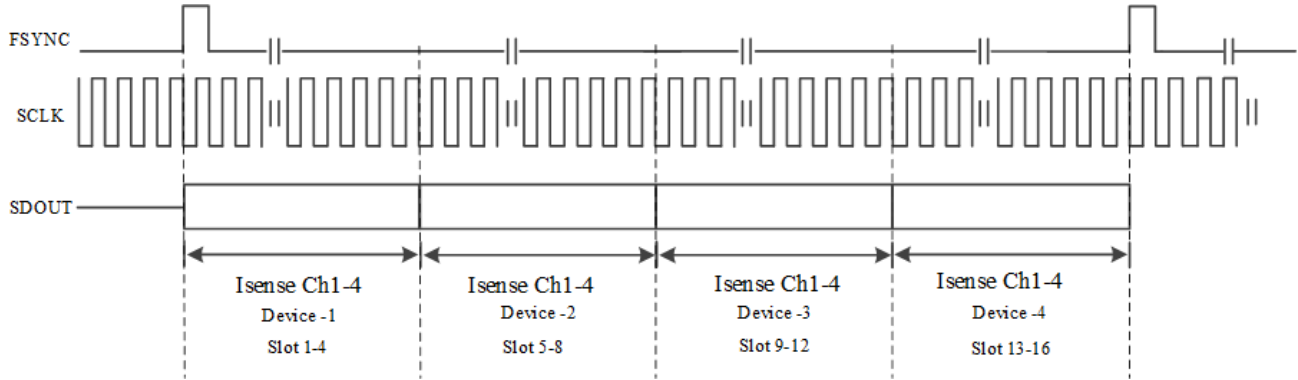


图 3-2. TDM8 配置下 SDOUT 的计时示意图示例

以下是四个器件的 SDOUT 配置 PPC3 脚本。

备注

需要对四个 I2C 地址进行相应调整。

```
### Device 1 SDOUT configuration script ###
w c0 60 03 # sync devices through SCLK
w c0 20 10 # configure SCLK to inverted mode if SCLK is 24.576MHZ
w c0 25 0F # TDM mode and 32 bit length for vpredict and Isense
w c0 26 32 # 32 bit length for Aux
w c0 31 02 # enable ch1/2/3/4 Isense output.
w c0 2C CF # MSB offset of vpredict, Isense and Aux
w c0 2D FF # vpredict LSB offset, work with 0x2C register to remove vpredict out of 16 slots
w c0 2E 00 # Isense LSB offset, work with 0x2C register to place Isense on slot 1-4
w c0 2F FF # Aux1 LSB, work with 0x2C register to remove Aux1 out of 16 slots
w c0 30 FF # Aux2 LSB, work with 0x2C register to remove Aux2 out of 16 slots
```

```
### Device 2 SDOUT configuration script ###
w c0 60 03 # sync devices through SCLK
w c0 20 10 # configure SCLK to inverted mode if SCLK is 24.576MHZ
w c0 25 0F # TDM mode and 32 bit length for vpredict and Isense
w c0 26 32 # 32 bit length for Aux
w c0 31 02 # enable ch1/2/3/4 Isense output.
w c0 2C CF # MSB offset of vpredict, Isense and Aux
w c0 2D FF # vpredict LSB offset, work with 0x2C register to remove vpredict out of 16 slots
w c0 2E 80 # Isense LSB offset, work with 0x2C register to place Isense on slot 5-8
w c0 2F FF # Aux1 LSB, work with 0x2C register to remove Aux1 out of 16 slots
w c0 30 FF # Aux2 LSB, work with 0x2C register to remove Aux2 out of 16 slots
```

```
### Device 3 SDOUT configuration script ###
w c0 60 03 # sync devices through SCLK
w c0 20 10 # configure SCLK to inverted mode if SCLK is 24.576MHZ
w c0 25 0F # TDM mode and 32 bit length for vpredict and Isense
w c0 26 32 # 32 bit length for Aux
w c0 31 02 # enable ch1/2/3/4 Isense output.
w c0 2C DF # MSB offset of vpredict, Isense and Aux
w c0 2D FF # vpredict LSB offset, work with 0x2C register to remove vpredict out of 16 slots
w c0 2E 00 # Isense LSB offset, work with 0x2C register to place Isense on slot 9-12
```

```
w c0 2F FF      # Aux1 LSB, work with 0x2C register to remove Aux1 out of 16 slots
w c0 30 FF      # Aux2 LSB, work with 0x2C register to remove Aux2 out of 16 slots
```

Device 4 SDOUT configuration script

```
w c0 60 03      # sync devices through SCLK
w c0 20 10      # configure SCLK to inverted mode if SCLK is 24.576MHz
w c0 25 0F      # TDM mode and 32 bit length for Vpredict and Isense
w c0 26 32      # 32 bit length for Aux
w c0 31 02      # enable Ch1/2/3/4 Isense output.
w c0 2C DF      # MSB offset of Vpredict, Isense and Aux
w c0 2D FF      # Vpredict LSB offset, work with 0x2C register to remove Vpredict out of 16 slots
w c0 2E 80      # Isense LSB offset, work with 0x2C register to place Isense on slot 13-16
w c0 2F FF      # Aux1 LSB, work with 0x2C register to remove Aux1 out of 16 slots
w c0 30 FF      # Aux2 LSB, work with 0x2C register to remove Aux2 out of 16 slots
```

4 输出电流和电压计算

TAS6x84-Q1 输出电流和电压预测值可通过 **SDOUT** 数据测量。满量程数字输入的峰值输出电压为 **43V/ADC FS**，满量程数字输入的峰值输出电流为 **30.9A/PWM FS**。输出电流和电压预测值的计算方式为：

$$I_{\text{sense_peak}} = \text{Current}_{\text{SDOUT}} \times 30.9(\text{A}) \quad (1)$$

$$I_{\text{sense_rms}} = \text{Current}_{\text{SDOUT}} \times \frac{30.9}{\sqrt{2}}(\text{A}) \quad (2)$$

$$V_{\text{predict_peak}} = \text{Voltage}_{\text{SDOUT}} \times 43(\text{V}) \quad (3)$$

$$V_{\text{predict_rms}} = \text{Voltage}_{\text{SDOUT}} \times \frac{43}{\sqrt{2}}(\text{V}) \quad (4)$$

负载阻抗还可通过输出电流和电压预测值来计算。下面是一个根据 **SDOUT** 数据计算电流和电压预测值的示例。通过比例因子从指定时隙获取 **Current_{SDOUT}** 和 **Voltage_{SDOUT}** 数据，

$$\text{Current}_{\text{SDOUT}} = 4.31(\% \text{FS}) \quad (5)$$

且

$$\text{Voltage}_{\text{SDOUT}} = 12.6(\% \text{FS}) \quad (6)$$

输出电流、电压预测值和负载阻抗值为：

$$I_{\text{sense_peak}} = 0.0431 \times 30.9 = 1.332(\text{A}) \quad (7)$$

$$I_{\text{sense_rms}} = 0.0431 \times \frac{30.9}{\sqrt{2}} = 0.942(\text{A}) \quad (8)$$

$$V_{\text{predict_peak}} = 0.126 \times 43 = 5.42(\text{V}) \quad (9)$$

$$V_{\text{predict_rms}} = 0.126 \times \frac{43}{\sqrt{2}} = 3.83(\text{V}) \quad (10)$$

$$R_{\text{load}} = \frac{V_{\text{predict_rms}}}{I_{\text{sense_rms}}} = 4.066 (\Omega) \quad (11)$$

5 总结

可为每个通道监测 TAS6x84-Q1 输出电流传感和电压预测值，并在 I2S 模式或 TDM 模式下通过 SDOOUT 引脚将测量值报告给主机处理器。本应用手册为通过配置和测量值计算实现测量提供了指导。文中提供了寄存器配置、示例脚本和计算，以简化在某些应用场景中的使用。

6 参考资料

- 德州仪器 (TI), [TAS6584-Q1](#) - 具有电流检测和实时负载诊断功能的 45V、10A 数字输入 4 通道车用 D 类音频放大器, 数据表。
- 德州仪器 (TI), [TAS6684-Q1](#) - 具有电流检测和实时负载诊断功能的 45V、13A 数字输入 4 通道车用 D 类音频放大器, 数据表。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司