

Application Note

AM625x/AM623x 和 AM62Lx 硬件迁移指南

Karam Haddad

摘要

本应用手册可作为硬件迁移指南概述，用于将设计从 AM62x (AM625x、AM623x) 系列 TI Sitara™ 处理器迁移 到 AM62Lx 系列 TI Sitara™ 处理器，或者将设计从 AM62Lx 系列处理器迁移到 AM62x 系列处理器。其中重点介 绍了与电源轨、IO 电压、外设接口、引导配置和封装选项相关的板级设计差异。

AM62x 系列处理器比 AM62Lx 系列处理器具有更高的性能和更大的灵活性，既可通过单个 0.85V 内核电源域，亦 可通过或单独的 0.75V 和 0.85V 内核电源域为器件供电。单个 0.85V 内核电源域选项可提供最高性能，而单独的 内核电源域选项可提供更低的功耗，同时性能略有降低并产生实施另一个内核电源域所需的额外成本。这些内核 电源选项使系统设计人员能够在器件性能和功耗之间进行权衡。

AM62Lx 系列处理器的特性实现了更简洁、成本更低的设计，它仅需要单个 0.75V 内核电源域、支持仅 RTC 和 RTC + IO + DDR 低功耗状态并通过集成的 LDO 和 SDIO_LDO 简化了 SD 卡电源路径，因而简化了系统设计并 降低了物料清单 (BOM) 成本。

内容

1 简介	2
2 AM62x 与 AM62Lx 概述	3
3 电源架构和 PMIC 注意事项	5
4 IO 电压域和信号电平	6
4.1 双电压 IO 组与仅 1.8V IO 组	6
4.2 缓冲器类型和失效防护 IO	7
5 外设接口变更	8
5.1 存储器接口	8
5.2 连接	8
5.3 媒体接口和显示接口	9
5.4 模拟接口和其他接口	9
6 引导配置和复位更改	10
7 封装和布局注意事项	11
7.1 BGA 封装选项	11
7.2 热耗散和功率耗散	11
8 总结	12
9 术语和首字母缩略词	13
10 参考资料	15

商标

所有商标均为其各自所有者的财产。

1 简介

本应用手册可作为 AM62x 和 AM62Lx 处理器之间硬件兼容性指南。本文档重点介绍了电源轨、IO 电压、接口、引导引脚和封装选项等方面的主要设计变更。着重说明了两个处理器系列之间的主要差异，可帮助硬件电路板设计人员了解转变系统设计所需的原理图和布局变更。

本文档并不替代相应器件数据表中提供的信息。设计人员仍有责任了解相应数据表 ([AM62x Sitara™ 处理器数据表](#) 和 [AM62Lx Sitara™ 处理器数据表](#)) 中定义的每个器件的要求。

2 AM62x 与 AM62Lx 概述

AM62Lx 是 AM62x 的一款低功耗、缩减功能版本。AM62Lx 具有更少的处理器内核，无 GPU 或 PRU，并采用更小的 BGA 封装和简化的电源域和 IO 域。

AM62x 旨在实现更高的性能，并且具有更多的媒体和工业特性。该器件具有更多处理器内核、可选 GPU 和 PRU、双显示功能以及更多电源域和 IO 域选项。

表 2-1 列出了处理器内核和主要外设方面的大致差异。

表 2-1. 功能比较 – AM62x 与 AM62Lx

功能或外设	AM62x	AM62Lx
主 CPU 内核	<ul style="list-style-type: none"> 4 个 Arm Cortex-A53 (高达 1.4GHz) 每个内核 32KB L1 DCache 每个内核 32KB L1 ICache 512KB L2 共享缓存 	<ul style="list-style-type: none"> 2 个 Arm Cortex-A53 (高达 1.25GHz) 每个内核 32KB L1 DCache 每个内核 32KB L1 ICache 256KB L2 共享缓存
微控制器内核	<ul style="list-style-type: none"> 1 个 Cortex-M4F (高达 400MHz) 	<ul style="list-style-type: none"> 无微控制器内核
片上存储器	<ul style="list-style-type: none"> 高达 816KB 的片上 RAM <ul style="list-style-type: none"> 64KB 主域 OCSRAM 256KB M4F 域 SRAM 256KB SMS SRAM 176KB SMS 安全 SRAM 器件/电源管理器子系统中为 64KB 	<ul style="list-style-type: none"> 高达 160KB 的共享片上 RAM <ul style="list-style-type: none"> 96KB 主域 64KB WKUP 域
图形和显示	<ul style="list-style-type: none"> 3D GPU (OpenGL ES 3.1/Vulkan)⁽¹⁾ 通过 24 位 DPI⁽¹⁾ 提供双显示输出 (每个输出的分辨率高达 1080p60) 双链路 OLDI (LVDS)⁽¹⁾ 	<ul style="list-style-type: none"> 无 GPU 分辨率高达 1080p60 的单显示输出 (24 位 DPI 或 4 通道 MIPI DSI) 无 LVDS 输出
摄像头接口	<ul style="list-style-type: none"> 用于摄像头输入的 1 个 MIPI CSI-2 接收器 (4 通道) 	<ul style="list-style-type: none"> 无 CSI
PRUSS (工业 IO)	<ul style="list-style-type: none"> 1 个 PRUSS (双 PRU 内核) 以实现周期精确协议 	<ul style="list-style-type: none"> 无 PRUSS
千兆位以太网	<ul style="list-style-type: none"> 具有 IEEE 1588、RGMII/RMII 和 MDIO 接口 (支持 3.3V 电压) 的 2 端口千兆位以太网交换机 支持通过以太网进行网络引导 	<ul style="list-style-type: none"> 具有 IEEE 1588 (相同功能) 但 IO 仅为 1.8V 的 2 端口千兆位以太网交换机。 不支持通过以太网进行网络引导
USB	<ul style="list-style-type: none"> 2 个 USB 2.0 端口 可配置为主机、外设或 DRD VBUS 检测 	
I ² C	<ul style="list-style-type: none"> 5 个 I²C + 1 个 × MCU I²C 	<ul style="list-style-type: none"> 5 × I²C
UART/CAN-FD	<ul style="list-style-type: none"> 8 个 UART + 1 个 × MCU UART 3 个 CAN-FD 	<ul style="list-style-type: none"> 8 × UART 3 个 CAN-FD
SPI/McASP/ePWM	<ul style="list-style-type: none"> 4 个 SPI + 2 个 MCU SPI 3 个 McASP 3 个 ePWM 	<ul style="list-style-type: none"> 4 × SPI 3 个 McASP 3 个 ePWM
ADC (模拟输入)	<ul style="list-style-type: none"> 无片上 ADC 	<ul style="list-style-type: none"> 4 个模拟输入集成 ADC

表 2-1. 功能比较 – AM62x 与 AM62Lx (续)

功能或外设	AM62x	AM62Lx
存储器接口	<ul style="list-style-type: none"> DDR4/LPDDR4 为单列或双列 GPMC 支持多达 4 个片选；某些模式下具有更多地址位 OSPI/QSPI 最多支持 1 个器件 <ul style="list-style-type: none"> 1.8V/3.3V 3 个 MMC/SD/SDIO <ul style="list-style-type: none"> 1 个 eMMC 2 个× SD/SDIO 无内部 LDO (需要外部 LDO) 	<ul style="list-style-type: none"> DDR4/LPDDR4 仅是单列 GPMC 支持多达 4 个片选；某些模式下具有更少地址位 OSPI/QSPI 最多支持 2 个器件 <ul style="list-style-type: none"> 仅 1.8V 3 个 MMC/SD/SDIO <ul style="list-style-type: none"> 1 个 eMMC 2 个× SD/SDIO 集成 LDO 以提供 1.8V/3.3V 电压
引导选项	<ul style="list-style-type: none"> UART I²C EEPROM OSPI/QSPI 闪存 GPMC NOR/NAND 闪存 NAND 串行闪存 SD 卡 eMMC USB (主机) USB (器件) 以太网 	<ul style="list-style-type: none"> 相同的引导选项，但进行了以下变更： <ul style="list-style-type: none"> 移除了 I²C EEPROM 引导 移除了 GPMC NOR 闪存引导 移除了以太网引导 AM62Lx 支持更少的引导引脚配置；请参阅第 6 节 引导配置和复位更改。
内核电源域/工作电压	<ul style="list-style-type: none"> VDD_CORE 双电压选项 0.75V/0.85V VDDR_CORE 单电压 0.85V 	<ul style="list-style-type: none"> 单个 0.75V 电压源
IO 电源域/工作电压	<ul style="list-style-type: none"> 9 个× IO 组支持 1.8V 或 3.3V 运行 <ul style="list-style-type: none"> 6 个 LVC MOS 固定 3 个× SDIO 动态 所有其他 IO 组仅支持 1.8V 固定运行 	<ul style="list-style-type: none"> 5 个× IO 组支持 1.8V 或 3.3V 运行 <ul style="list-style-type: none"> 2 个 LVC MOS 固定 3 个× SDIO 动态 所有其他 IO 组仅支持 1.8V 固定运行
安全特性	<ul style="list-style-type: none"> Cortex R5F 引导内核 硬件强制可信根 (RoT) 可信执行环境 (TEE) HSM 内核和安全 DMA/IPC SAx_UL 硬件加密 	<ul style="list-style-type: none"> Cortex A53 引导内核 硬件强制可信根 (RoT) 可信执行环境 (TEE) HSM 内核和安全 DMA/IPC DTHeV2 硬件加密 <ul style="list-style-type: none"> 具有类似特性的增强型引擎
封装	请参阅 封装型号比较表	

- 精选 AM62x 器件的特性。有关不同器件特性的更多详细信息，请参阅 [AM62x Sitara™ 处理器数据表](#) 中的 [器件比较表](#)。

3 电源架构和 PMIC 注意事项

电源架构的主要差别之一是，AM62Lx 采用单个 VDD_CORE 0.75V 电压域并添加一个常开 RTC 域，以支持仅 RTC 低功耗模式。AM62Lx 移除了 VMON 电源监控引脚并集成了一个 SDIO_LDO，以在 0V、1.8V 和 3.3V 之间切换 SD 卡 IO，从而实现 UHS-I。

AM62x 支持 VDD_CORE 以在 0.75V 或 0.85V 电压下工作。AM62x 包括用于电源监控的 VMON 引脚且未集成 SDIO_LDO，因此 UHS-I SD 卡 IO 电压切换通过外部电路完成。

有关完整的 AM62Lx 原理图、建议的电源序列和低功耗模式详细信息，请参阅 [AM62L 电源实现](#) 应用手册和 [AM62Lx 处理器系列原理图设计指南和检查清单](#) 中的电源架构一节。这些文档为 AM62Lx 设计提供了 PMIC 编程建议和时序图。

对于 AM62x 系列，请参阅 [AM62x 处理器系列原理图、设计指南和审查检查清单](#) 中的处理器电源架构一节，以了解原理图指南和审查，并参阅 [使用 TPS65219 PMIC 为 AM62x 供电](#)，以了解 PDN 电源轨、时序示例和 PMIC 设置。

表 3-1. 电源差异

电源方面	AM62x	AM62Lx	设计说明
内核电压轨	<ul style="list-style-type: none"> VDD_CORE 双电压选项 0.75V 或 0.85V VDDR_CORE 始终为 0.85V 	<ul style="list-style-type: none"> 所有内核电源轨的工作电压均为 0.75V VDDR_CORE 在内部与 VDD_CORE 合并 	将 AM62Lx PMIC 编程为 0.75V。AM62Lx 不需要为 VDDR_CORE 电源提供专用电源。
IO 电源轨	<ul style="list-style-type: none"> 6 个 LVCMOS IO 组，支持固定 1.8V/3.3V 运行 3 个 SDIO IO 组，支持在 0V、1.8V 和 3.3V 电压之间的动态工作电压变化转换 所有其他 IO 组仅支持 1.8V 固定运行 	<ul style="list-style-type: none"> 2 个 LVCMOS IO 组，支持固定 1.8V 或 3.3V 运行 3 个 SDIO IO 组，支持在 0V、1.8V 和 3.3V 电压之间的动态工作电压变化 所有其他 IO 组仅支持 1.8V 固定运行 	与 SDIO IO 关联的 AM62Lx 电源轨支持 1.8V/3.3V 之间的动态电压变化，而 AM62x 需要使用外部电路来实现相同功能。 有关更多信息，请参阅双电压 IO 组与仅 1.8V IO 组一节。
VMON 引脚	<ul style="list-style-type: none"> VMON_3P3_SOC VMON_1P8_SOC VMON_VSYS 	<ul style="list-style-type: none"> 不支持 VMON 引脚 	如果迁移到 AM62Lx，按照 AM62L 电源实现 应用手册中的建议，请移除 VMON 相关引脚的任何原理图连接或电路；改用 PMIC 电源正常输出或内部监控器来监控电源。
PMIC 低功耗使能 (PMIC_LPM_EN)	<ul style="list-style-type: none"> 需要使用外部上拉电阻器来开启 PMIC 	<ul style="list-style-type: none"> 由于有内置内部上拉，因此无需外部上拉 	如果迁移到 AM62Lx，丢弃外部上拉电阻器；验证 PMIC_LPM_EN0 网络是否连接到 PMIC 使能引脚。 有关更多信息，请参阅 AM62L 电源实现 应用手册。
PMIC 建议	<ul style="list-style-type: none"> TPS65219 (4 个 LDO) 	<ul style="list-style-type: none"> TPS65214 (2 个 LDO) 	对于 AM62Lx，请验证电源时序和电压是否符合 AM62Lx 原理图检查清单 和 AM62L 电源实现 应用手册。 对于 AM62x，请查看 AM62x 原理图检查清单 和 并使用 TPS65219 PMIC 为 AM62x 供电 应用手册。
低功耗模式	<ul style="list-style-type: none"> 部分 IO 支持 CAN/GPIO/UART 唤醒 DeepSleep 仅 MCU 待机 Cortex-A53 的动态频率缩放 部分 IO 唤醒 	<ul style="list-style-type: none"> 不支持 CAN/GPIO/UART 的部分 IO 唤醒 DeepSleep 待机 动态频率调整 仅限 RTC 仅 RTC + IO + DDR 自刷新 	只有专用唤醒引脚（例如 EXT_WAKEUP0/1）才能从最低功耗状态唤醒；有关更多信息，请查看 引导配置和复位更改 一节。

4 IO 电压域和信号电平

迁移到 AM62Lx 需要检查 IO 组电压配置。AM62x 通过双电压 (1.8V/3.3V) IO 组提供了广泛的灵活性，而 AM62Lx 指定了一些双电压组，其余组仅为 1.8V。此外，AM62Lx 引入了新的缓冲器类型 (特定于 1.8V) 并且失效防护信号也发生变化。本节简要概述了这些差异。

4.1 双电压 IO 组与仅 1.8V IO 组

在 AM62x 上，大多数 IO (VDDSHVx 电源轨) 可以是 1.8V 或 3.3V。AM62Lx 将 IO 电源轨分为五个可选 1.8V 或 3.3V 电源轨 (动态开关存在一些限制)，其余电源轨固定为 1.8V。IO 电源电压域表显示了 IO 组的每个电压域的差异。

有关详细的 IO 组映射和电压域规划，请参阅相应的 [AM62x Sitara™ 处理器数据表](#) 或 [AM62Lx Sitara™ 处理器数据表](#) 的建议工作条件一节以及 [SysConfig](#) 工具。

表 4-1. IO 电源电压域

IO 组 (电源轨)	AM62x 电压选项	AM62Lx 电压选项	设计说明
VDDSHV_CANUART	• 1.8V 或 3.3V (双电压通道)	• 不存在	所有 CAN-FD 和 UART 引脚都位于在主域 IO 电源轨中。
VDDSHV MCU	• 1.8V 或 3.3V (双电压通道) • 为包括唤醒功能、JTAG、I ² C、时钟输出在内的 MCU 域供电	• 不存在	AM62Lx 上没有 MCU 域。
VDDSHVx	• 与 LVC MOS 缓冲器类型关联的 VDDSHV0-3 IO 电源轨支持固定 1.8V 或 3.3V 运行 • 与 SDIO 缓冲器类型关联的 VDDSHV4-6 IO 电源轨支持 0V、1.8V 和 3.3V 之间的动态工作电压变化	• 与 LVC MOS 缓冲器类型关联的 VDDSHV0-1 IO 电源轨支持固定 1.8V 或 3.3V 运行 • 与 SDIO 缓冲器类型关联的 VDDSHV2-4 IO 电源轨支持 0V、1.8V 和 3.3V 之间的动态工作电压变化	SDIO 缓冲器类型支持 0V、1.8V 和 3.3V 之间的动态电压变化，这是 UHS-I SD 卡支持所必需的。
MMC IO 电压	• MMC0 (VDDSHV4) - 根据应用为动态电压但通常固定在 1.8V/3.3V • MMC1 (VDDSHV5) 和 MMC2 (VDDSHV6) - 用于 UHS-I SD 卡运行时为动态 3.3V 和 1.8V - 需要分立式 LDO 或 PMIC	• MMC0 (VDDSHV2) - 根据应用为动态电压但通常固定在 1.8V/3.3V • MMC1 (VDDSHV3) - 用于 UHS-I SD 卡运行时为动态 3.3V 和 1.8V - 集成式 SDIO_LDO • MMC2 (VDDSHV4) - 用于 UHS-I SD 卡运行时为动态 3.3V 和 1.8V - 需要分立式 LDO 或 PMIC	仅 SD 卡 (UHS-I) 用例需要动态开关；eMMC/嵌入式 SDIO 通常是固定电压。有关更多信息，请参阅 AM62Lx 处理器系列原理图设计指南和检查清单 中的 IO 电源一节。对于 AM62x，请参阅 AM62x 处理器系列原理图、设计指南和审查检查清单 中的 IO 电源一节。
VDDS_WKUP	• 不存在	• 仅 1.8V	AM62Lx VDDS_WKUP 是用于某些常开型 RTC 域信号 (例如 EXT_WAKEUP 引脚、RTC IO) 的专用电源。
VDDS0/1	• 不存在	• 仅 1.8V	AM62Lx 中为模拟块 (ADC、RTC) 引入的 VDDS 电源轨。
VDDA_ADC	• 不存在	• 仅 1.8V	为内部 AM62Lx ADC 供电。即使未使用 ADC，也应根据数据表中的建议提供电源和去耦。
VDDS_DDR	• 仅在 1.1V 下运行	• 1.1V 或 1.2V 运行	1.2V 用于支持 DDR4，1.1V 用于 LPDDR4。

表 4-1. IO 电源电压域 (续)

IO 组 (电源轨)	AM62x 电压选项	AM62Lx 电压选项	设计说明
VDDS_DDR_C	• 仅在 1.1V 或 1.2V 下运行	• 不存在	AM62Lx 将 DDR 时钟电压与 VDDS_DDR 合并。

4.2 缓冲器类型和失效防护 IO

AM62Lx 引入了新的 IO 缓冲器类型，以适应仅 1.8V 电源轨和常开域，并且失效防护行为略有变化。失效防护行为比较表比较了一些重要信号，而 IO 缓冲器类型比较表重点介绍了 AM62x 和 AM62Lx 之间的缓冲器变化。

有关缓冲器类型定义和建议工作条件，请参阅 [AM62x Sitara™ 处理器数据表](#)或 [AM62Lx Sitara™ 处理器数据表](#)中的电气特性一节。

表 4-2. 失效防护行为比较

引脚/缓冲器类型	AM62x 失效防护？	AM62Lx 失效防护？	设计说明
PORz、EXTINTn	是	是	不适用
MCU I2C0、WKUP I2C0	是	否	不适用
I2C2 SDA、I2C2 SCL	否	是	不适用
VMON (1P8/3P3/VSYS)	是	不存在	请参阅 电源架构和 PMIC 注意事项 一节，以使用 PMIC 电源正常信号而不是 VMON 引脚。

表 4-3. IO 缓冲器类型比较

引脚/缓冲器类型	AM62x 提供？	AM62Lx 提供？	设计说明
LVCMOS	是	是	不适用
1P8-LVCMOS	否	是	标准 1.8V CMOS 缓冲器；不具有失效防护功能。
RTC-LVCMOS	否	是	RTC 域 IO，不具有失效防护功能。

5 外设接口变更

5.1 存储器接口

与 AM62x 相比，AM62Lx 中移除或更改了一些存储器子系统的功能。存储器接口差异表显示了存储器接口的主要变化。

有关更多信息，请参阅 [AM62x 和 AM62Lx DDR 电路板设计和布局指南](#)了解信号完整性规则，并参阅相应的 [AM62Lx 原理图设计指南](#)和 [原理图审查检查清单](#)或 [AM62x 原理图设计指南](#)和 [审查检查清单](#)中的存储器接口一节。

表 5-1. 存储器接口差异

存储器接口	AM62x	AM62Lx	设计说明
DDR4/LPDDR4 (16 位)	<ul style="list-style-type: none"> 双列 (8GB DDR4) 内联 ECC 选项 	<ul style="list-style-type: none"> 仅限单列 (4GB DDR4) 无 ECC 	对于 AM62Lx，仅针对一列设计；移除 ECC 线路和第二个芯片选择引脚。
GPMC	<ul style="list-style-type: none"> 8 位/16 位同步/异步 4x CS 更多地址位 <ul style="list-style-type: none"> 非多路复用模式下为 23 位，A[22:0] AD 多路复用模式下为 27 位，A[26:0] AAD 多路复用模式下为 28 位，A[27:0] 	<ul style="list-style-type: none"> 8 位/16 位同步/异步 4x CS 更少地址位 <ul style="list-style-type: none"> 非多路复用模式下为 7 位，A[6:0] AD 多路复用模式下为 23 位，A[22:0] AAD 多路复用模式下为 28 位，A[27:0] 	有关不同寄存器值的更多信息，请查看相应处理器的 TRM 和数据表。
OSPI/QSPI	<ul style="list-style-type: none"> 仅支持连接单个 OSPI/QSPI 器件 	<ul style="list-style-type: none"> 支持连接最多两个 OSPI/QSPI 器件，具有特定的连接拓扑例外情况和 PCB 布局要求 	AM62x EVM 包括 1 个 CS，而 AM62Lx EVM 包括两个 CS；对 AM62Lx 使用 1.8V。
eMMC 或嵌入式 SDIO (MMC0)	<ul style="list-style-type: none"> 1 位/4 位/8 位 工作速度高达 HS200 的 eMMC <ul style="list-style-type: none"> 不支持高速 DDR 工作速度高达高速或 UHS-I SDR25 的嵌入式 SDIO 	<ul style="list-style-type: none"> 1 位/4 位/8 位 工作速度高达 HS200 的 eMMC <ul style="list-style-type: none"> 支持高速 DDR 工作速度高达高速或 UHS-I SDR25 的嵌入式 SDIO 	不适用
SD 卡或嵌入式 SDIO (MMC1/2)	<ul style="list-style-type: none"> 1 位/4 位 工作速度高达 SD 卡的 UHS-I SDR104 (需要外部电源) 工作速度高达高速或 UHS-I SDR25 的嵌入式 SDIO 需要外部 1.8V/3.3V IO 电源 	<ul style="list-style-type: none"> 1 位/4 位 工作速度高达 SD 卡的 UHS-I SDR104 工作速度高达高速或 UHS-I SDR25 的嵌入式 SDIO 用于 MMC1 的内部 1.8V/3.3V IO 电源 	如果迁移到 AM62x，确保添加适当的外部移位器/稳压器电路，并在迁移到 AM62Lx 时移除该电路。

5.2 连接

大多数高速连接相同，但由于电压差异以及移除了一些功能，需要进行更改。连接接口差异表重点介绍了用于网络和串行连接的接口差异。

有关更多详细信息，请参阅相应的 [AM62x Sitara™ 处理器数据表](#)或 [AM62Lx Sitara™ 处理器数据表](#)中的外设一节。

表 5-2. 连接接口差异

接口	AM62x	AM62Lx	设计说明
以太网 (RGMII)	<ul style="list-style-type: none"> 1.8V 或 3.3V IO 网络引导 	<ul style="list-style-type: none"> 仅限 1.8V IO 无网络引导 	对于 AM62Lx，使用支持 1.8V 电压的 PHY；移除以太网引导电路。

表 5-2. 连接接口差异 (续)

接口	AM62x	AM62Lx	设计说明
CAN-FD/UART	<ul style="list-style-type: none"> 支持唤醒功能 已连接的 VDDSHV_CANUART (1.8V/3.3V) 	<ul style="list-style-type: none"> 不支持唤醒功能 不支持无 VDDSHV_CANUART 	验证电压域对齐。对于 AM62Lx，使用 EXT_WAKEUP/EXTINTn 进行唤醒。
USB 2.0	<ul style="list-style-type: none"> 2 个端口 可配置模式 集成型 PHY VBUS 监视 		不适用
SPI/McASP	<ul style="list-style-type: none"> 4x SPI 3 个 McASP 	<ul style="list-style-type: none"> 4x SPI 3 个 McASP 	验证电压域对齐。

5.3 媒体接口和显示接口

与 AM62x 相比，AM62Lx 的多媒体特性减少了。显示接口和摄像头接口出现一些变化，音频保持不变。表 5-3 对多媒体外设要进行的变更进行了概述。

有关更多详细信息，请参阅相应的 [AM62x Sitara™ 处理器数据表](#)或 [AM62Lx Sitara™ 处理器数据表](#)中的外设一节。

表 5-3. 媒体和显示接口差异

接口	AM62x	AM62Lx	设计说明
图形和显示	<ul style="list-style-type: none"> 3D GPU (Open GL ES 3.1/Vulkan 1.2) 双显示输出，每个输出的分辨率高达 1080p60 24 位 DPI 双 OLDI(LVDS) 	<ul style="list-style-type: none"> 无 GPU 分辨率高达 1080p60 的单显示输出 24 位 DPI 或 4 通道 MIPI DSI 无 OLDI/LVDS 输出 	由于时钟限制，一次只能使用 DSI 或 DPI 接口其中之一。
摄像头 (CSI-2)	4 通道 MIPI CSI-2 接收器	无 CSI	不适用
音频 (McASP)	3 个 McASP 端口	3 个 McASP 端口	验证电压域对齐。

5.4 模拟接口和其他接口

与 AM62x 相比，AM62Lx 添加了片上 ADC 并简化了一些功能。模拟接口和其他接口比较表重点介绍了 ADC、温度检测和 PRU 支持方面的差异。

有关更多详细信息，请参阅相应的 [AM62x Sitara™ 处理器数据表](#)或 [AM62Lx Sitara™ 处理器数据表](#)中的外设一节和相关 E2E 论坛：[\[FAQ\] AM62x/AM62Lx 电压和热管理器](#)。

表 5-4. 模拟接口和其他接口比较

特性	AM62x	AM62Lx	设计说明
ADC	<ul style="list-style-type: none"> 仅外部 ADC (无片上 ADC) 	<ul style="list-style-type: none"> 4 个模拟输入 (时分多路复用) 12 位 (约 10 个 ENOB) 最高 4MSPS 	根据 AM62Lx 数据表提供 VDDA_ADC 1.8V 并去耦。
温度传感器	<ul style="list-style-type: none"> 温度传感器 0 : DDR 控制器 温度传感器 1 : A53 	温度传感器 0 : DDR/A53	内部温度传感器的精度为 +/- 5 °C。请参阅 AM62Lx Sitara™ 处理器数据表 中的温度传感器特性一节。
PRU-ICSS	存在	不存在	不适用

6 引导配置和复位更改

与 AM62x 相比，AM62Lx 简化了自举和复位结构。表 6-1 列出了新的自举引脚要求、支持的引导介质以及其他与引导和复位相关的变更。

有关 AM62Lx 有用的常见问题解答和引导配置概述，请查看相应的 [AM62Lx 原理图设计指南](#) 和 [原理图审查检查清单](#) 或 [AM62x 原理图设计指南](#) 和 [审查检查清单](#) 中的处理器引导模式的配置一节。

有关更详细的引导模式信息和引脚多路复用设置，请参阅相应的 [AM62Lx Sitara™ 处理器数据表](#) 或 [AM62x Sitara™ 处理器数据表](#) 中的引脚属性一节，以及相应的 [AM62L 技术参考手册](#) 或 [AM62x 技术参考手册](#) 中的引导模式引脚一节。

表 6-1. 引导和复位信号变更

方面	AM62x	AM62Lx	设计说明
自举引脚选项	<ul style="list-style-type: none"> 16 个引导模式引脚 (BOOTMODE[15:0]) 	<ul style="list-style-type: none"> 减少引脚数：4 个自举引脚 (BOOTMODE[15:12]) 完整引脚数：16 个自举引脚 (BOOTMODE[15:0]) 	引导引脚必须上拉或下拉而不是悬空。有关更多信息，请参阅 AM62L 技术参考手册 中的引导模式引脚映射选项一节。
引导模式	<ul style="list-style-type: none"> UART I2C EEPROM OSPI/QSPI 闪存 GPMC NOR/NAND 闪存 NAND 串行闪存 SD 卡 eMMC USB 以太网 	<ul style="list-style-type: none"> UART 无 I2C EEPROM OSPI/QSPI 闪存 GPMC NAND (无 NOR) 闪存 无串行 NAND 闪存 SD 卡 eMMC USB 无以太网 	对于 AM62Lx，移除原有的引导电路以减少 BOM 并简化设计。有关支持的选项，请参阅 AM62x Sitara™ 处理器数据表 和 AM62Lx Sitara™ 处理器数据表 。
复位输入	<ul style="list-style-type: none"> MCU_PORz MCU_RESETz RESET_REQz 	<ul style="list-style-type: none"> PORz RESETz RTC_PORz 无 MCU_PORz 	不适用
复位输出	<ul style="list-style-type: none"> PORz_OUT RESETSTATz MCU_RESETSTATz 	<ul style="list-style-type: none"> RESETSTATz 无 MCU_RESETSTATz 	不适用
唤醒引脚	<ul style="list-style-type: none"> EXTINTn MCU 域上的部分 CAN/UART 	<ul style="list-style-type: none"> EXTINTn EXT_WAKEUP0/1 无 CAN/UART 唤醒功能 (无 MCU) 	对于 AM62Lx，如果未连接到唤醒源，请通过外部上拉电阻器将 EXT_WAKEUP0/1 连接到相应的电源。

7 封装和布局注意事项

7.1 BGA 封装选项

封装型号比较表总结了各种封装选项的总体封装尺寸、焊球数和焊球间距差异。AM62x 系列处理器提供两种封装选项。两种封装选项中的较小者采用 0.5mm 焊球间距，仅可用于非 Q1 认证器件。两种封装选项中的较大者采用 0.8mm 焊球间距，仅可用于 Q1 认证器件。与 AM62Lx 封装选项相比，两种 AM62x 封装选项的尺寸更大，焊球数更多，并且 AM62Lx 封装选项也采用 0.5mm 焊球间距。请注意，AM62Lx 处理器当前没有 Q1 认证版本。

有关完整的机械图纸和有效的器件可订购器件型号，请参阅相应 AM62x Sitara™ 处理器和 AM62Lx Sitara™ 处理器数据表中的机械、封装和可订购信息一节。设计建议见 [AM62Lx 原理图设计指南](#) 和 [原理图审查检查清单](#) 中找到。

表 7-1. 封装型号比较

参数	AM62x ALW 封装	AM62x AMC 封装	AM62Lx ANB 封装
•	AM625x	•	AM625-Q1
•	AM623x	•	AM620-Q1
封装尺寸	13mm × 13mm	17.2mm × 17.2mm	11.9mm × 11.9mm
焊球间距	0.5mm	0.8mm	0.5mm
焊球数	425 个焊球，FCCSP BGA	441 个焊球，FCBGA	373 个焊球，FCCSP BGA

7.2 热耗散和功率耗散

热行为和电源行为取决于器件配置和封装选择。一般来说，由于采用了四核和可选 GPU，AM62x 在峰值性能下功耗更高，而 AM62Lx 由于内核更少且没有 GPU，通常功耗更低。封装选择也会影响热阻；请参阅表 7-2。始终通过基于工作负载的功耗估算和系统级散热测试进行验证。

有关结至环境热数据和焊盘中过孔指南，请参阅相应的 AM62x Sitara™ 处理器和 AM62Lx Sitara™ 处理器数据表中的热阻特性一节和相关 E2E 论坛：[\[FAQ\] AM62x/AM62Lx 电压和热管理器](#)。

表 7-2. 热耗散和功率耗散比较

指标	AM62x	AM62Lx	设计说明
活动内核	• 某些封装上包括多达 4 个 Cortex-A53、M4、GPU	• 多达 2 个 Cortex-A53 (无 MCU/GPU)	有关器件功耗的更多信息，请参阅 AM62x 功耗估算工具应用手册 。
内核电压	• VDD_CORE 双电压 (0.75V/0.85V) • VDDR_CORE 固定 0.85V 电压	• 单个路 0.75V 电源轨	
结至外壳 (°C/W)	• ALW 封装：3.7 • AMC 封装：1.2	• ANB 封装：5.2	通过热仿真或测试验证冷却效果；有关更多信息，请查看相关处理器数据表中的热阻特性一节分。
结至空气 (°C/W，静止空气)	• ALW 封装：22.3 • AMC 封装：13.3	• ANB 封装：22.2	

8 总结

本文档总结了 AM62x 和 AM62Lx 之间的迁移。根据性能或特性以及根据功耗或 BOM 目标选择器件，然后使用本文档的内容和参考资料确认封装、引脚排列、功耗和热影响。

如果从 AM62x 迁移到 AM62Lx，可能会减少 BOM 和功耗。针对下列情况进行设计：A53 内核减少且没有 GPU、显示和图形选项可能发生变化、外设数量和引导模式存在的差异。验证单个 0.75V 内核电源轨、IO 组电压以及任何引脚排列和封装差异。设计人员必须考虑不同的引脚排列、封装尺寸和热特性，并使用 [AM62Lx 原理图设计指南和原理图审查检查清单](#) 来验证更新后设计中的实现正确与否。

如果从 AM62Lx 迁移到 AM62x，可能会获得更强计算能力（多达 4 个 A53 内核和可选 GPU），以及更广泛的显示和外设选项。针对下列情况进行设计：更高的功率和热预算、可能拆分的内核域（可选 0.75V/0.85V VDD_CORE 以及固定 0.85V VDDR_CORE），并验证封装引脚能否用于 DDR、显示和高速 IO。设计人员必须考虑不同的引脚排列、封装尺寸和热特性，并使用 [AM62x 原理图设计指南和审查检查清单](#) 来验证更新后设计中的实现正确与否。

9 术语和首字母缩略词

- AAD：多路复用器：地址 - 地址/数据多路复用模式
- ADC：模数转换器
- ALW：13 × 13mm AM62x 的封装代码
- AMC：17.2 × 17.2mm AM62x 的封装代码
- ANB：11.9 × 11.9mm AM62Lx 的封装代码
- BOM：物料清单
- BGA：球栅阵列
- BSP：板级支持包
- CAN-FD：具有灵活数据速率的控制器局域网
- °C/W：摄氏度/瓦
- CPU：中央处理单元
- CS：片选
- DDR：双倍数据速率
- DDR4：第四代双倍数据速率
- DPI：显示并行接口
- DRD：双角色设备
- E2E：工程师面对面（德州仪器 (TI) 支持论坛）
- EEPROM：电可擦除可编程只读存储器
- ENOB：有效位数
- 电子保险丝：电子保险丝
- eMMC：嵌入式多媒体卡
- EVM：评估模块
- EXTINT_n：外部中断引脚
- EXT_WAKEUP：外部唤醒引脚
- 常见问题解答：常见问题解答
- FCBGA：倒装芯片球栅阵列
- GPMC：通用存储器控制器
- GPU：图形处理单元
- GPIO：通用输入/输出
- HS200：高速 200MB/s（适用于 eMMC）
- IC2：内部集成电路
- ICSS：工业通信子系统
- IEEE：电气和电子工程师学会
- IO：输入/输出
- JTAG：联合测试行动组
- L1：1 级（高速缓存）
- L2：2 级（高速缓存）
- LDO：低压降稳压器
- LPDDR4：第 4 代低功耗双倍数据速率
- LVDS：低电压差分信号
- MCU：微控制器单元
- McASP：多通道音频串行端口
- MDIO：管理数据输入/输出
- 处理器接口
- MSPS：100 万个样本/秒
- OLDI：开放式 LVDS 显示接口
- OTP：一次性可编程
- OSPI：八线串行外设接口
- PMIC：电源管理集成电路
- POR_z：上电复位

- PRU : 可编程实时单元
- PRUSS : 可编程实时单元子系统
- PWM : 脉宽调制
- QSPI : 四线串行外设接口
- RGMII : 简化千兆位媒体独立接口
- RMII : 简化媒体独立接口
- RTC : 实时时钟
- SD : 安全数字
- SDIO : 安全数字输入/输出
- SMS : 安全管理系统
- SoC : 片上系统
- SPL : 次级程序加载器
- TRM : 技术参考手册
- Tx : 发送
- UHS-I : 超高速第 I 代相 (SD 总线模式)
- UART : 通用异步收发器
- U-Boot : 通用引导
- USB : 通用串行总线
- VBUS : 电压总线
- VTM : 电压和热管理器
- WKUP : 唤醒

10 参考资料

1. 德州仪器 (TI) , [AM62x Sitara™ 处理器](#) , 数据表。
2. 德州仪器 (TI) , [AM62Lx Sitara™ 处理器](#) , 数据表。
3. [AM62x Sitara 处理器器件版本 1.0 德州仪器 \(TI\) 产品系列](#) , 技术参考手册。
4. 德州仪器 (TI) , [AM62L Sitara™ 处理器技术参考手册](#) , 技术参考手册。
5. 德州仪器 (TI) , [AM62L \(AM62L32、AM62L31\)](#) 处理器系列原理图设计指南和原理图审查检查清单 , 用户指南。
6. 德州仪器 (TI) , [AM62x、AM62Ax、AM62D-Q1 和 AM62Px 处理器系列原理图设计指南和审查检查清单](#) , 用户指南。
7. 德州仪器 (TI) , [AM625、AM623、AM620-Q1、AM625-Q1、AM625SIP 处理器系列原理图、设计指南和审查检查清单](#) , 用户指南。
8. 德州仪器 (TI) , [AM62x、AM62Lx DDR 电路板设计和布局布线指南](#) , 应用手册。
9. 德州仪器 (TI) , [使用 TPS65219 PMIC 为 AM62x 供电](#) 应用手册。
10. 德州仪器 (TI) , [AM62L 电源实现](#) , 应用手册。
11. 德州仪器 (TI) , [AM62x EVM 原理图和设计文件](#) , 设计文件。
12. 德州仪器 (TI) , [AM62L EVM 原理图和设计文件](#) , 设计文件。
13. 德州仪器 (TI) , [AM625/AM623/AM620-Q1/AM62Ax/AM62D-Q1/AM62Px/AM62L/AM64x/AM243x \(ALV、ALX\) 定制电路板硬件设计 - 电压和热管理器 \(VTM\) - 处理器论坛 - 处理器 - TI E2E 支持论坛](#) , 常见问题解答
14. 德州仪器 (TI) , [AM62x 功耗估算工具](#) , 应用手册。
15. 德州仪器 (TI) , [\[FAQ\] AM6x : 有关 AM62x、AM62Ax、AM62D-Q1、AM62Px、AM62L、AM64x、AM24x、AM3x、AM4x Sitara 器件的最新常见问题解答 - 处理器论坛 - 处理器 - TI E2E 支持论坛](#) , 常见问题解答

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2025，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月