



Miranda Gu

Sales and Marketing/China Automotive

摘要

TCAN455x-Q1 是 Texas Instruments 在 2019 年推出的汽车系统基础器件 (SBC)，它集成了使用灵活数据速率控制器局域网 (CAN FD) 的控制器和收发器，采用常见的 MCU 串行外围接口 (SPI) 总线来配置 CAN FD 接口，提高了系统中 CAN FD 总线端口的数量。通过使用 TCAN455x-Q1，客户能够保有基于 MCU 的现有架构，方便地进行 CAN FD 升级或扩展。

本文首先是 TCAN4550x-Q1 系列的基本介绍；然后列举了硬件电路设计的注意事项；最后着重介绍了时钟模块原理与晶振电路设计经验，如果设计不当会导致器件错误进入单端时钟模式而通信失败，给出了相应的解决方法与测试波形。

内容

1 TCAN455x-Q1 基本介绍	2
1.1 什么是 SBC ?	2
1.2 什么是 CAN FD?	2
1.3 TCAN455x-Q1 有哪些优势 ?	2
1.4 TCAN4550-Q1 和 TCAN4551-Q1 的区别 ?	3
2 TCAN455x-Q1 外围电路设计	4
2.1 供电引脚	4
2.2 SPI 与 IO 引脚	4
2.3 CAN 引脚	4
2.4 时钟引脚	4
2.5 其它引脚	4
3 TCAN455x-Q1 的时钟电路设计	6
3.1 内部时钟电路与工作原理	6
3.2 石英晶体时钟模式原理	7
3.3 石英晶体参数	8
3.4 石英晶体选型	8
4 结论	13
5 参考文献	13

插图清单

图 1-1. TCAN4550-Q1 与 MCU 的连接框图	2
图 1-2. TCAN4550-Q1 和 TCAN4551-Q1 参数对比	3
图 3-1. TCAN455x 时钟框图	6
图 3-2. TCAN455x 石英晶体时钟模式 OSC1 OSC2 波形	7
图 3-3. TCAN455x 皮尔斯振荡电路简图	8
图 3-4. TCAN455x 晶体负载电容等效图	9
图 3-5. 错误进入单端时钟模式的内部时钟波形	10
图 3-6. 错误进入单端时钟模式的 OSC2 波形	10
图 3-7. OSC2 波形 (接近 150mV 阈值, 有风险)	11
图 3-8. OSC1 阻尼电阻 Rd	12
图 3-9. OSC2 波形 (加 100ohm Rd 后, 明显改善)	13

1 TCAN455x-Q1 基本介绍

1.1 什么是 SBC ?

系统基础器件 (SBC) 是集成了控制局域网络 (CAN) 或者本地互连网络 (LIN) 收发器, 和电源管理元件的半导体器件。电源管理元件可以是低压降稳压器 (LDO) 或者 DC/DC 转换器或者两者兼有。SBC 有助于减少元件数量和板上占用空间, 同时 TI SBC 比分立方案能耗更低, 进而延长供电电池寿命。对于汽车和工业设计人员, SBC 的高集成度和高可靠性可以实现系统质量更轻、成本更低的设计。

TCAN4550-Q1 是 SPI 转 CAN FD 的高级 SBC，在单个封装中集成了 CAN FD 控制器和 CAN FD 收发器，支持本地唤醒引脚、看门狗计时器和 70mA LDO 输出。当 MCU 不支持 CAN FD 接口，或者 CAN FD 接口数量不够的情况下，使用 TCAN4550-Q1 可以方便地进行 CAN FD 接口扩展，图 1-1 显示了 TCAN4550-Q1 框图与其通过 SPI 与 MCU 的连接。

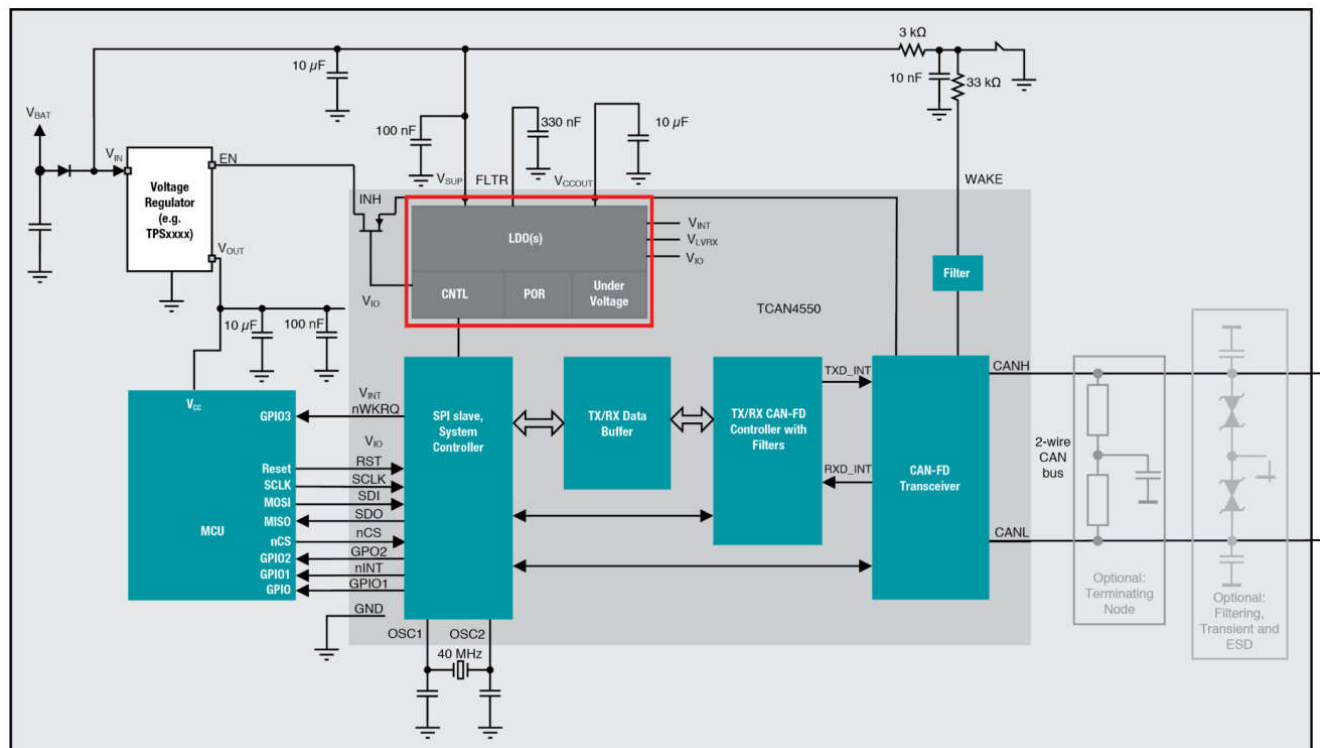


图 1-1. TCAN4550-Q1 与 MCU 的连接框图

1.2 什么是 CAN FD?

CAN FD 通信协议是基于原始 CAN 总线标准 (又称"经典 CAN") 的升级, 有助于提升车载网络数据传输率和吞吐量, 支持高达 5Mbps 的数据传输率和高达 64 字节的有效负荷, 广泛在车载场景上应用。CAN FD 详细介绍可观看 [TI training](#) 视频。

1.3 TCAN455x-Q1 有哪些優勢？

- 轻松升级和扩展 CAN FD 总线

如果 MCU 的 CAN FD 端口数量有限，客户可以使用 TCAN455x-Q1 经由汽车系统中现有的 SPI 端口增加 CAN FD 总线。通常来说，此类总线扩展需要重新设计系统，而使用 TCAN4550-Q1 则可以轻松便捷地实现 CAN FD 总线的升级和扩展。

- 小封装尺寸减少板载空间

TCAN4550-Q1 通过集成 125mA LDO，TCAN4550-Q1 不仅可以为自己供电，还能为外部传感器或其它器件提供 70mA 的外部输出，缩小了外部电源设计所占用的空间。

- 提高设计灵活性

TCAN455x-Q1 集成了 $\pm 58\text{VDC}$ 总线故障保护、看门狗计时器及故障切换模式，同时兼容经典 CAN 协议。它还具有 VIO pin，支持 1.8V/3.3V 到 $5\text{V} \pm 5\%$ 的 IO 电平来适配不同 MCU 电平。

1.4 TCAN4550-Q1 和 TCAN4551-Q1 的区别？

TCAN4550-Q1 和 TCAN4551-Q1 属于同一系列，参数相近，主要有两点区别：(1) TCAN4550-Q1 内部的 5V LDO 可以向外部供电 70mA；TCAN4551-Q1 内部的 5V LDO 无法向外部供电，仅作为内部供电；(2) TCAN4550-Q1 支持看门狗功能，TCAN4551-Q1 不支持看门狗功能。详细对比如下图 图 1-2。

Differentiated Features		
Feature	Device	
Advanced bus fault diagnostics		
Programmable GPIO	(1) GPIO (1) GPO	(2) GPO
Watchdog	✓	
LDO Output	<u>5V @ 70 mA</u>	
SPI CRC		
INH / WAKE	✓	✓
CAN TRX Voltage (V) (V _{CC} rail voltage)	5	5
V _{IO} Range (V)	3.3 - 5	1.8 - 5
V _{WKT} Range (V)		
Device Voltage Rail	V _{SUP}	V _{SUP}
Package / Pins	QFN – 20	QFN - 20
Status	Production	Production

图 1-2. TCAN4550-Q1 和 TCAN4551-Q1 参数对比

2 TCAN455x-Q1 外围电路设计

2.1 供电引脚

V_{SUP} Pin : V_{SUP} pin 耐压 42V, 最大推荐工作电压 30V, 可直接连接到电池。它为内部的数字核、CAN 收发器和 V_{CCOUT} 供电。需要并联一颗 100nF 去耦电容紧挨着 V_{SUP} pin 摆放。

V_{IO} Pin : V_{IO} pin 耐压 6V, 推荐工作电压范围 3.135~5.25V (TCAN4550-Q1) / 1.71~5.25V (TCAN4551-Q1)。它为内部的数字 IO 口 (SPI IO, GPIO, GPO) 供电。在匹配不同 MCU IO 电压时, 使用 V_{IO} pin 能够省去 level shifter 器件。需要并联一颗 100nF 去耦电容紧挨着 V_{IO} pin 摆放。

V_{CCOUT} Pin (TCAN4550-Q1) : TCAN4550-Q1 内部的 LDO 为集成 CAN 收发器和 V_{CCOUT} pin 提供总共 125mA 电流, 在 normal mode 下, 对外最多能提供 70mA 电流。在总线 fault 或者 sleep mode 状态下, 该 LDO 会禁用, 无法对外提供电流。需要并联一颗容值至少 10uF 的电容紧挨着 V_{CCOUT} pin 摆放。

V_{CCFLTR} Pin (TCAN4551-Q1) : V_{CCFLTR} pin 为内部的 5V 收发器稳压器提供滤波, 需要放置至少 10uF 对地电容。

GND Pin : GND pin 是接地 pin, 也是 thermal pad, 需要连接到 PCB 的地平面来保证良好地散热。

2.2 SPI 与 IO 引脚

SCLK SDI SDO nCS Pin : SCLK pin 是 SPI clock 输入, 内部有弱上拉。SDI pin 是 SPI 数据输入, 内部有弱上拉。SDO pin 是 SPI 数据输出。nCS 是片选信号 (低电平有效), 内部有弱上拉因此不会被选中。

GPIO/GPO Pin :

对于 TCAN4550-Q1:

- GPIO1 pin 默认输出是 M_CAN_INT 1 (低电平有效) 中断。通过配置寄存器 16'h0800[15:14] = 00, 该 pin 会被设置为 GPO 输出引脚, 通过寄存器 16'h0800[11:10], 可被设置为不同的 GPO 功能。通过配置寄存器 16'h0800[15:14] = 10, 该 pin 会被设置为看门狗输入复位引脚。
- GPO2 pin 是开漏输出引脚, 需要通过上拉电阻到 V_{IO}, 寄存器 16'h0800[23:22] 来配置不同的 GPO 输出, 可被设置为看门狗输出复位引脚。

对于 TCAN4551-Q1:

- GPO1 pin 默认输出是 M_CAN_INT 1 (低电平有效) 中断。通过配置寄存器 16'h0800[11:10], 该 pin 还能被设置为 SPI 故障中断或者欠压/过温中断。
- GPO2 pin 是开漏输出引脚, 需要通过上拉电阻到 V_{IO}, 寄存器 16'h0800[23:22] 来配置不同 GPO 输出。

2.3 CAN 引脚

CANH CANL Pin : CANH 和 CANL pin 是差分 CAN 总线引脚, 连接到 CAN 收发器和 WUP CAN 接收器。CAN 总线两端需要有 120ohm 端接电阻。TCAN455x-Q1 CAN 通信遵循 ISO 11898-1:2015 和 Bosch CAN protocol specification 3.2.1.1 协议。

2.4 时钟引脚

OSC1 OSC2 Pin : OSC1 和 OSC2 pin 连接到外部石英晶体, 或者 OSC1 pin 作为外部单端时钟输入 (OSC2 pin 需要接地), 使用哪种时钟源由客户实际应用决定。为支持 2Mbps 和 5Mbps CAN FD 数据传输速率, 晶振/外部时钟输入需要有 0.5% 的频率精度。最低 20MHz 来支持 2Mbps CAN FD 速率。建议使用 40MHz 的晶振/外部时钟输入来保证 5Mbps CAN FD 速率。详细要求见第三节。

2.5 其它引脚

INH Pin : INH pin 是高压输出 pin, 其电压是 V_{SUP} 减去二极管压降, 可以作为外部稳压器 (通常给 MCU 和 V_{IO} pin 供电) 的 EN 使能信号。在 sleep mode 下, INH pin 会关闭并进入高阻状态, 来实现 sleep mode 的超低功耗; 如果不需要该功能, 设置寄存器 16'h0800[9] = 1 来禁用该功能。如果客户应用不需要启动唤醒, INH pin 可以悬空。注意 INH pin 不是功率 pin, 不能作为电源给外部系统供电, 它的推荐工作电流仅 1mA 以内。

FLTR Pin : FLTR pin 为内部的数字核稳压器提供滤波, 需要放置至少 300nF 对地电容。

WAKE Pin : WAKE pin 是高压输入 pin，耐压 42V，用于局部唤醒 (LWU)。该 pin 默认是上升沿或下降沿均可触发 LWU。通过配置寄存器 16'h0800[31:30]，可更改为仅上升沿触发，或仅下降沿触发。需要放置至少 10nF 对地电容来增强抗干扰能力。如果不使用局部唤醒功能，把 WAKE pin 直接拉到 V_{SUP} 或 GND。

RST Pin : RST pin 是器件的复位引脚，内部有弱下拉以保证正常工作。当 TCAN455x 通讯停止，RST pin 有超过 t_{PULSE_WIDTH} 时间的高电平脉冲来上电复位器件，这会使器件寄存器恢复到默认值并且进入 **standby mode**。当 RST 复位后，需要等待至少 700us 后再读写 TCAN455x。

nINT Pin : nINT pin 是全局中断的开漏输出引脚，需要外部上拉到 V_{IO} 。当有任何中断发生，该 pin 会置低。

nWKRQ Pin : nWKRQ pin 用于表示唤醒请求，包括总线唤醒 (WUP) 请求，局部唤醒 (LWU) 请求和上电 (PWRON)。该 pin 默认是唤醒请求后保持输出低电平，可替代 INH pin 来使能外部稳压器。通过设置寄存器 16'h0800[8] = 1，该 pin 被配置为唤醒中断 pin，如有唤醒中断输出低电平，中断清除后输出恢复高电平。

nWKRQ pin 默认内部上拉到 **sleep mode** 下的内部 3.6V 电压轨。寄存器 16'h0800[19]=1 可以更改上拉电源，从内部电压改为外部 V_{IO} 电压轨。当设置 V_{IO} 上拉电源，如果 V_{IO} 掉电，nWKRQ pin 将无法表示唤醒中断，直至 V_{IO} 电压恢复才能正常工作；并且该 pin 会被配置为开漏输出，需要增加外部上拉电阻到 V_{IO} 电压轨。

3 TCAN455x-Q1 的时钟电路设计

3.1 内部时钟电路与工作原理

TCAN455x 支持外加石英晶体或者外部单端输入时钟两种模式。

TCAN455x 内部时钟电路主要包括三个模块：放大器和偏置控制模块，比较器和滤波模块，以及时钟输入检测模块，如下框图 图 3-1。

- **比较器**用于比较 OSC1 和 OSC2 pin 的电压差，并产生 CLKOUT 信号（石英晶体时钟或者单端输入时钟）。比较器的正输入连接到 OSC1 pin，负输入连接到 OSC2 pin。当使用单端时钟模式，时钟信号外加到 OSC1 pin，OSC2 pin 接地。
- **放大器和偏置控制模块**提供了电流源，用于石英晶体模式的时钟起振和维持。该模块在单端输入时钟模式下禁用。具有自动增益控制 (AGC) 和峰值检测 (PD) 电路，会调整偏置电流来维持稳定 OSC1 OSC2 大约 1Vpp 峰峰值的震荡，或者 OSC1 OSC2 差分 2Vpp 的震荡（有 180°相位差），如下图 图 3-2。但需要注意的是，实际 OSC1 OSC2 电压幅值会有偏差，取决于外部负载电路。
- **时钟输入检测模块**检测 OSC2 pin 的电压来判断处于哪种模式，如果 OSC2 电压低于 90mV~150mV 阈值，将识别为单端输入时钟模式、放大器模块被禁用（单端输入时钟模式需要客户将 OSC2 pin 接地）。如果 OSC2 pin 未接地且电压高于阈值，将识别为石英晶体时钟模式，放大器模块被使能。

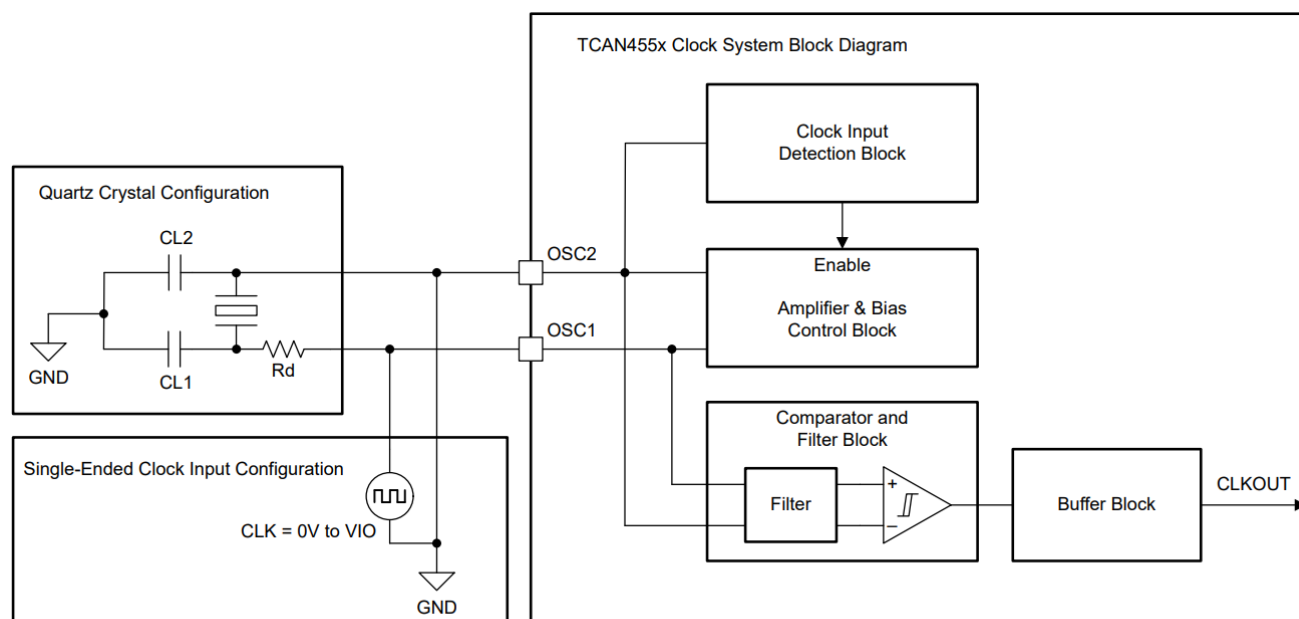


Figure 1-1. TCAN455x Clock Simplified Block Diagram

图 3-1. TCAN455x 时钟框图

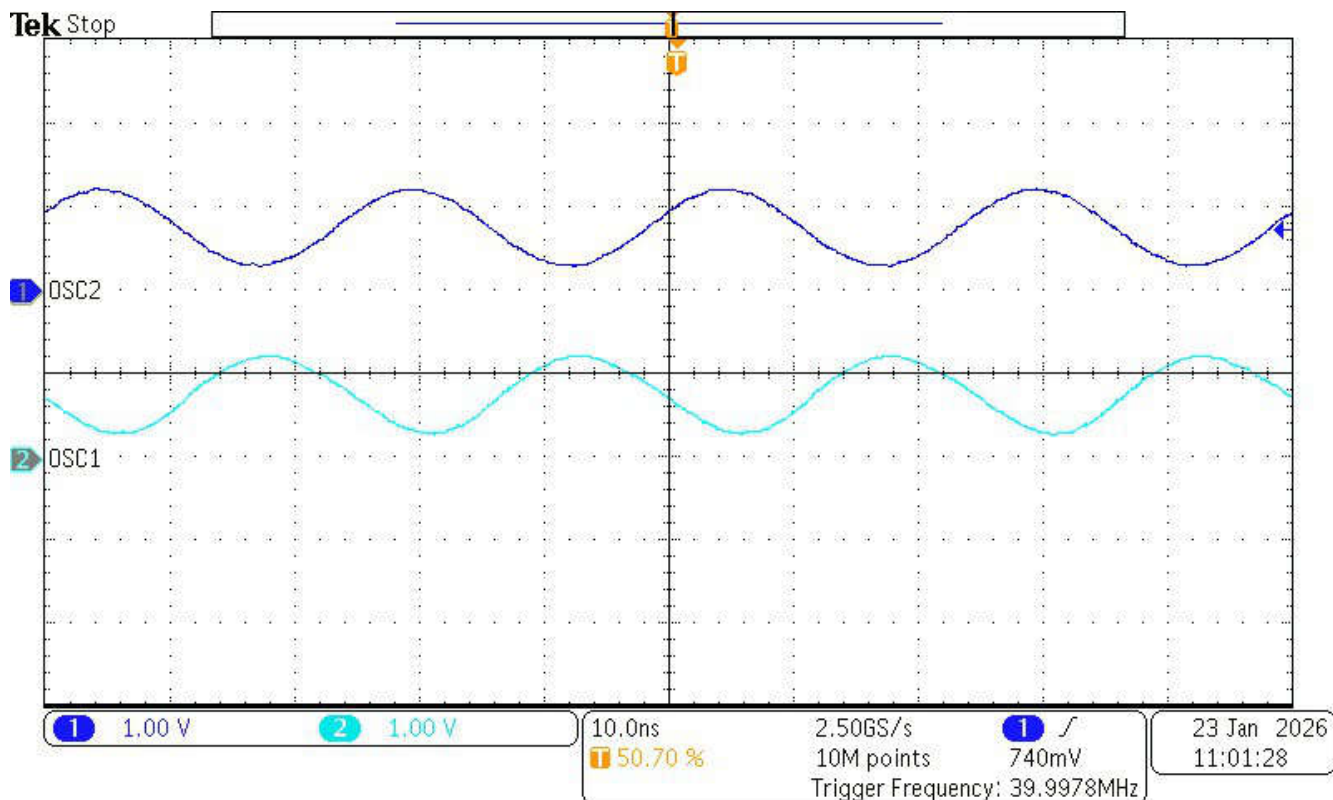


图 3-2. TCAN455x 石英晶体时钟模式 OSC1 OSC2 波形

3.2 石英晶体时钟模式原理

TCAN455x 采用皮尔斯振荡器原理，内部电流源提供给外部晶体和电容来启动和维持震荡，如下图 图 3-3。震荡由晶体两端负载电容的充电和放电产生，一侧的电容充电，另一侧的电容放电，一旦震荡过程开始就会继续下去，除非系统没有足够的能量维持。

启动时，放大器输出的偏置电流是最高水平，以快速给放空的 OSC1 电容充电。OSC1 电容充满电会经过晶体放电，OSC2 电容将开始充电；当 OSC2 电容充满电又向 OSC1 电容放电，从而产生振荡。起振后，TCAN455x 将减小偏置电流，只需要补偿因电路中的寄生电阻损失的能量就能维持震荡。

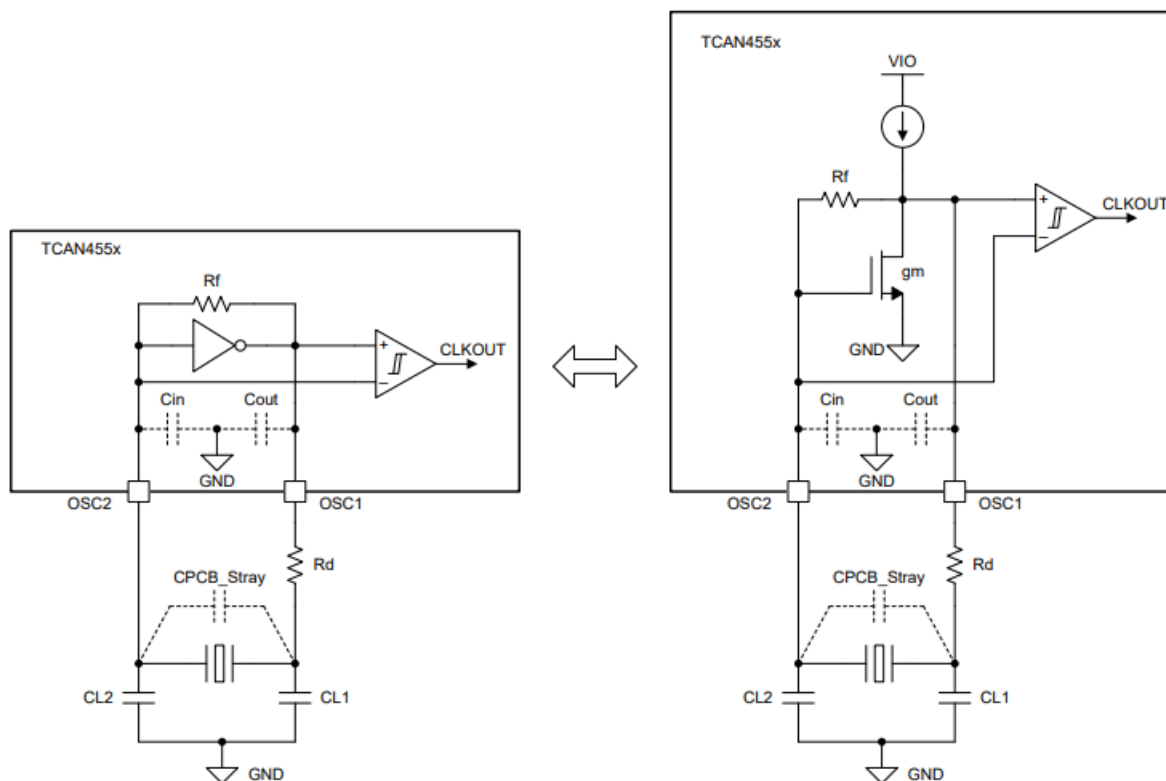


Figure 3-1. TCAN455x Pierce Oscillator Simplified Circuit Representations

图 3-3. TCAN455x 皮尔斯振荡电路简图

3.3 石英晶体参数

石英晶振电路的设计目标包括：

1. 确保晶体和外部电路满足震荡条件。这需要负电阻- R_{neg} 足够大，能有效 "抵消" 晶振正电阻让晶体启动并保持震荡。
 - 通常建议负电阻值 $|R_{neg}|$ 是负载电阻 R_{Load} 的 3-5 倍。
 - 如果负电阻- R_{neg} 裕度较小，负载电阻 R_{Load} 偏大，无法确保晶振安全运行。这可能需要通过增加外部电容 C_{L1} C_{L2} 来调整负载电容 C_{Load} 以降低总负载电阻 R_{Load} 。但调整电容可能会使晶振频率发生偏移，需要测量振荡频率以确保在规格范围内。
2. 不能使晶体过驱，需要控制晶体的功耗。驱动水平 DL 过高可能导致寿命缩短、老化加速，机械性损伤以及产生杂波或谐波。
 - 通常晶振厂家会标出 max DL，不可超过此限值。
 - 驱动水平 DL 偏大可能导致 TCAN455x OSC2 震荡越大越接近 GND，误进入单端时钟模式，见 3.4.1 节。为了避免该问题，建议加入阻尼电阻 R_d 来降低 DL。
3. 尽量减少晶体频率偏差。
 - 通常晶振厂家会给出达到频率精度的负载电容 C_{Load} 值。如果 C_{Load} 偏小，实际频率可能会比目标频率偏高，反之亦然。

所以设计时，客户需要权衡- R_{neg} ，DL 和 f 等性能表现，来决定晶体与外部元件选型。

3.4 石英晶体选型

见应用手册，建议客户选择 ESR 最大 60ohm、负载电容 C_{Load} 在 8pF~24pF 之间的 40MHz 晶体。

负载电容等效图见 图 3-4，计算公式如下方程式 1。

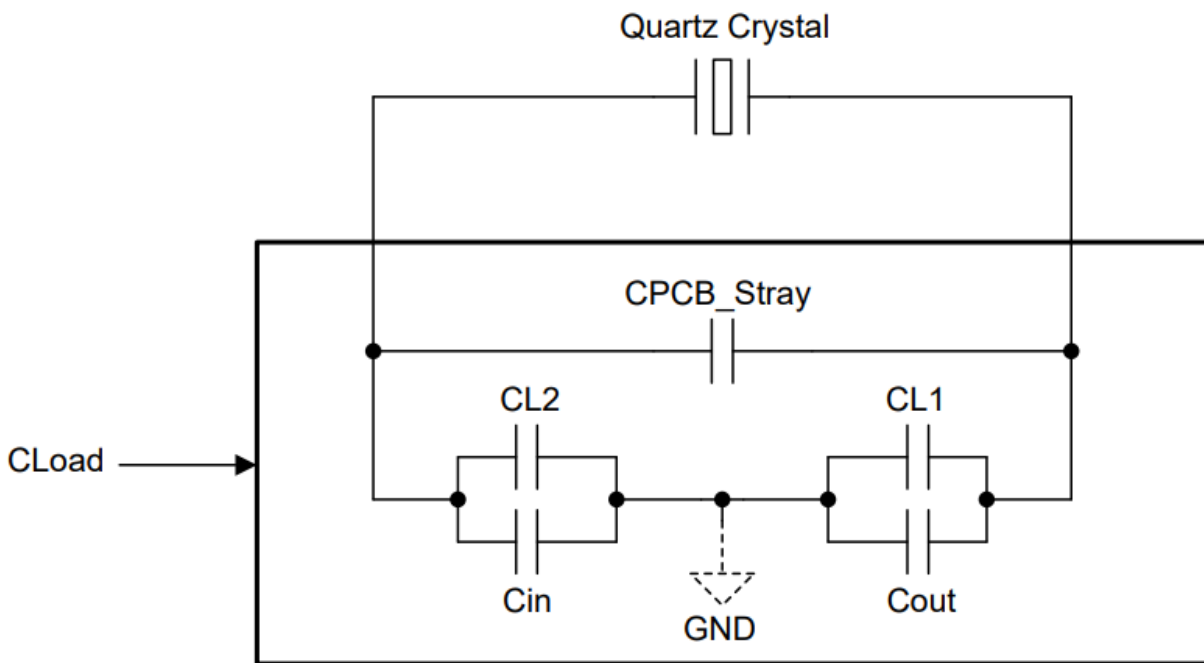


图 3-4. TCAN455x 晶体负载电容等效图

$$C_{Load} = \frac{(C_{in} + C_{L2}) \times (C_{L1} + C_{out})}{C_{in} + C_{L2} + C_{L1} + C_{out}} + C_{PCB_stray} \quad (1)$$

其中，

- C_{out} : TCAN455x OSC1 输出 pin 的等效电容，约为 10pF；
- C_{in} : TCAN455x OSC2 输入 pin 的等效电容，约为 9pF；
- C_{L1} C_{L2} : TCAN455x OSC1 OSC2 外部对地电容， $C_{L1}=C_{L2}$ ；
- C_{PCB_stray} : PCB 杂散电容。

选型完成后，建议客户实测 TCAN455x OSC2 pin 的波形，需要确认在任何工况下 OSC2 都大于 150mV。否则器件可能会从石英晶体时钟模式误进入单端时钟模式，导致通信失败，见 3.4.1 节。

3.4.1 错误进入单端时钟模式问题

当 TCAN455x 晶振电路设计不当，OSC2 电压低于检测阈值，时钟模式可能会错误地切换到单端时钟输入模式，即使 OSC1/2 pin 仍然有震荡波形，但内部时钟会被禁用，导致数字核和 MCAN 控制器的时钟中断，SPI 通信和 CAN 通信失败。

图 3-5 是在 test mode 下，TCAN455x 内部时钟信号输入到 GPIO1 引脚的波形，可以看到内部时钟间歇性的中断。

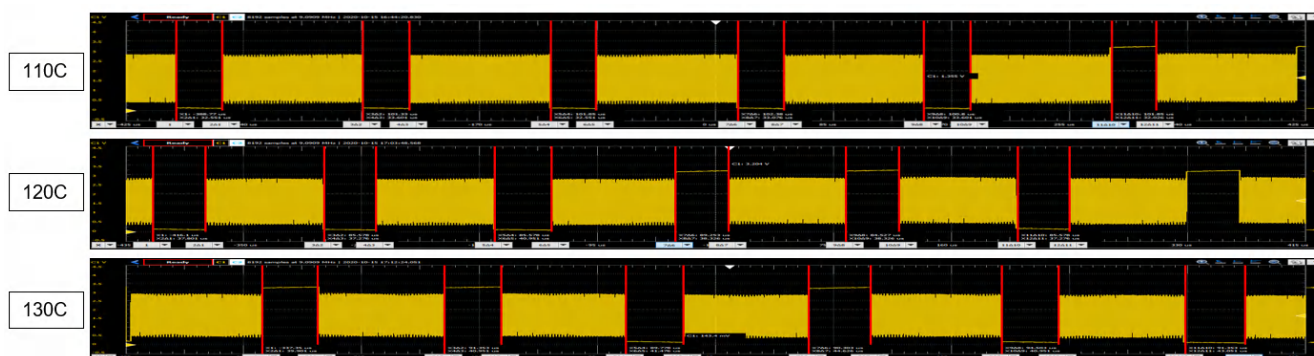


图 3-5. 错误进入单端时钟模式的内部时钟波形

具体来说，此时是间歇性地进入单端时钟模式，OSC 仍能看到震荡波形，不会看到波形完全消失。该过程如下：当器件切换到单端时钟模式，跨导放大器被禁用、供给晶体的电流源被禁用，OSC1 与 OSC2 两引脚间的内部 500kohm 反馈电阻断开连接，阻抗发生变化，OSC 波形的共模电平会产生振铃或骤降，但晶体仍在震荡。当电路中的能量由于寄生电阻和放大器缺少新电流供给而降低时，OSC Vpp 振幅会减小。当 OSC2 波形上升到检测阈值以上，此时器件切换回石英晶体模式，并向晶体提供电流，于是 Vpp 幅值增加。当幅值增加到触发阈值后，又会进入单端时钟模式，该过程周期性重复，下图 图 3-6 展示了该周期。

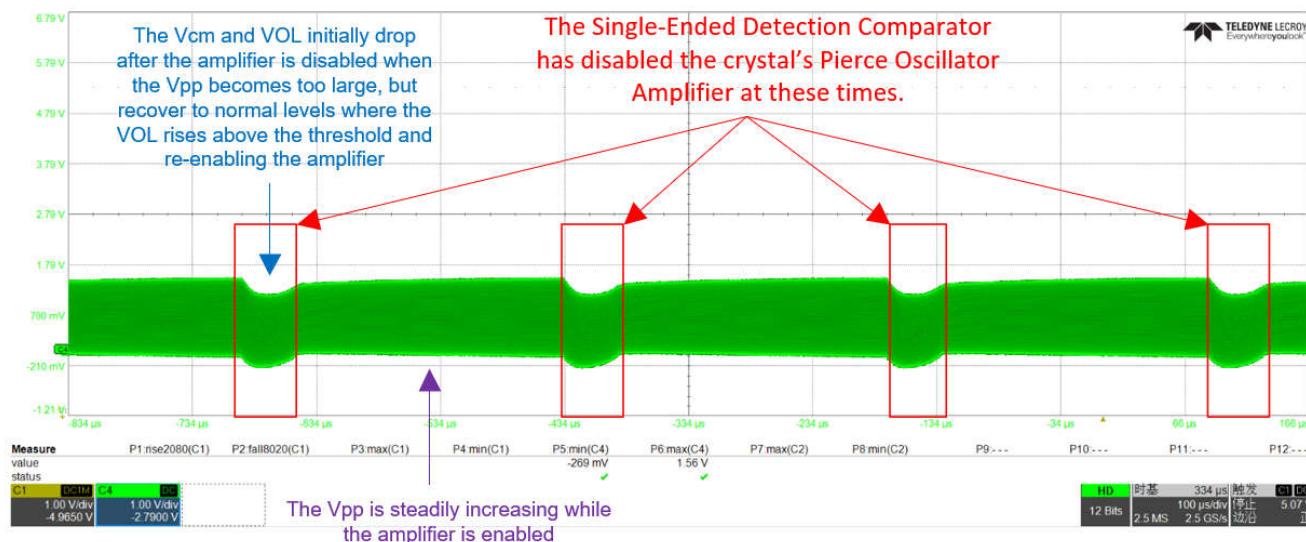


图 3-6. 错误进入单端时钟模式的 OSC2 波形

3.4.2 错误进入单端时钟模式解决方法

有些情况下，晶振厂家给客户匹配的晶振与负载电容 C_{Load} 无法更改，实际 OSC2 谷值已经接近阈值，有模式切换的风险。下图 图 3-7 给出了使用 ABM11AIG-40.000MHZ-4-1Z-T (4pF 60ohm) 晶振的 OSC2 波形，谷值约为 168mV，接近检测阈值 150mV。

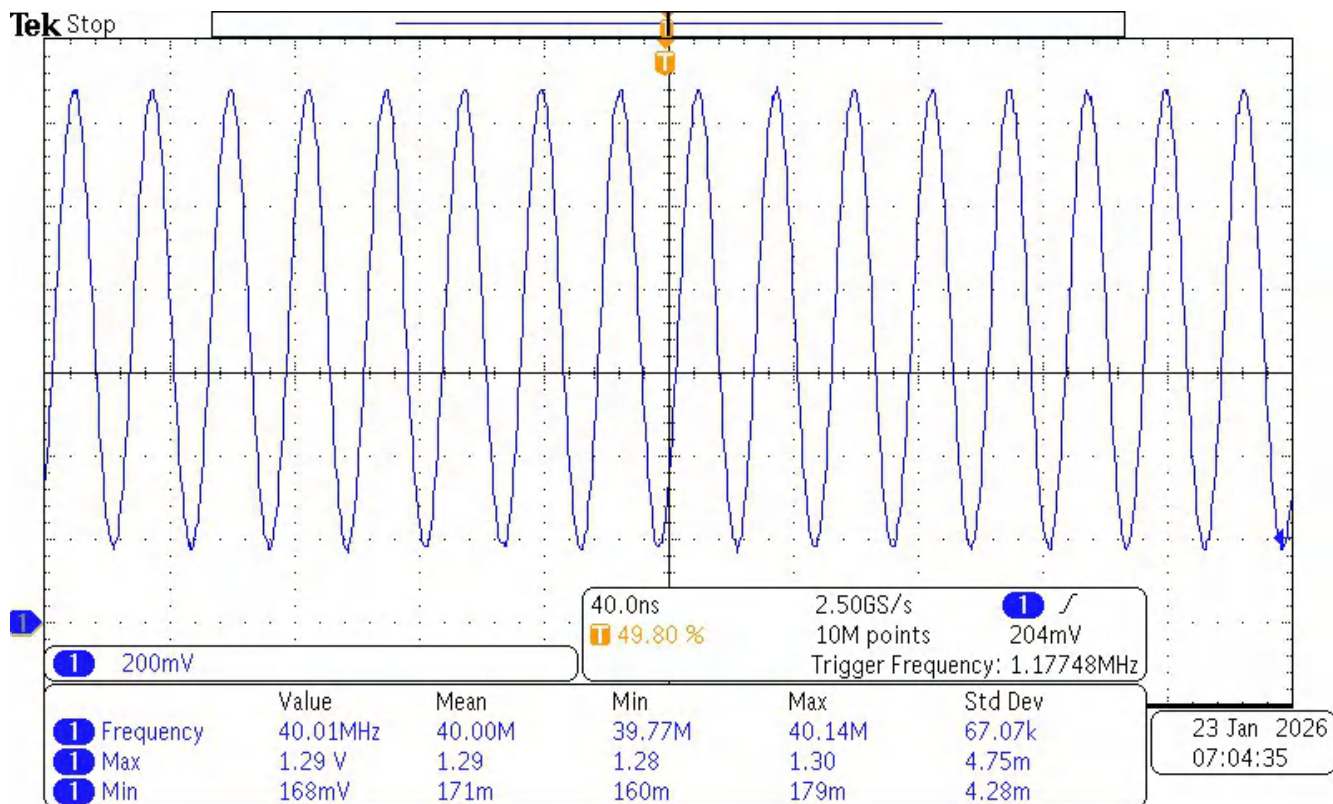


图 3-7. OSC2 波形 (接近 150mV 阈值, 有风险)

为了避免时钟模式切换, 建议串联一个阻尼电阻 R_d 在 OSC1 pin 和晶体之间, 如下图 图 3-8。OSC1 是晶体时钟模式下的输出引脚, 偏置电流从 OSC1 pin 流出到晶体以启动和维持震荡, 增加 R_d 可限制电流来降低驱动水平 DL, 从而减小震荡幅值。注: $DL = I_{rms}^2 \times R_{Load}$, 增加 C_{Load} 可减小 R_{Load} 进而降低 DL; 当 C_{Load} 无法更改, 可减小 I_{rms} 同样能降低 DL。

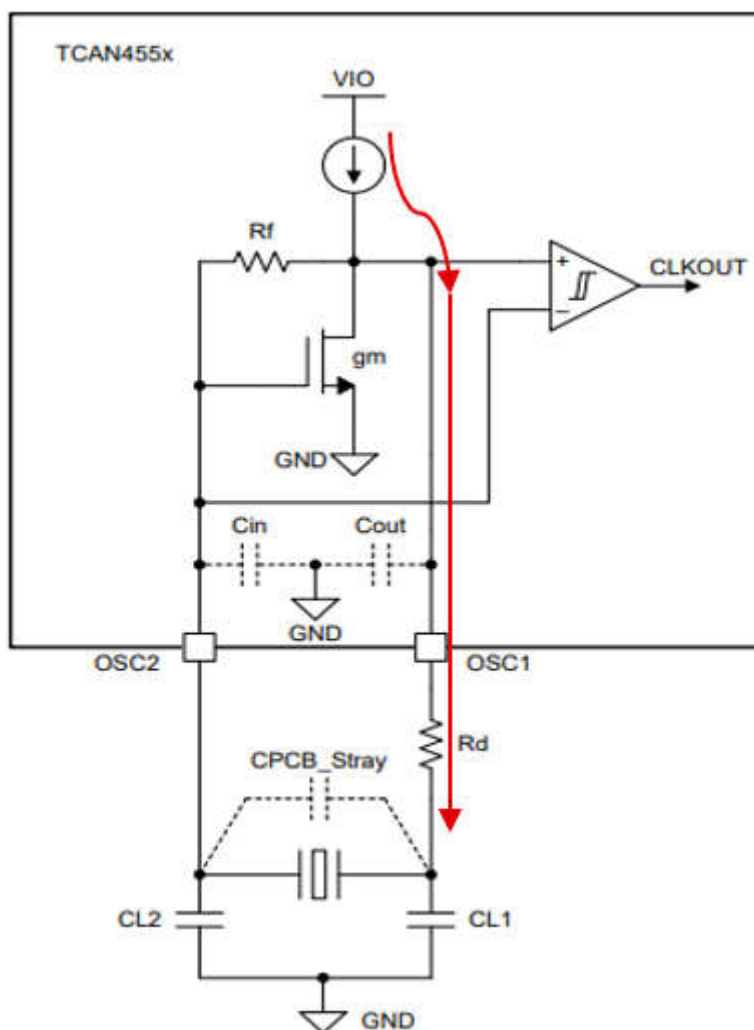


图 3-8. OSC1 阻尼电阻 R_d

下图 图 3-9 是增加了 100ohm R_d 的 OSC2 波形，对比 图 3-7，从 168mV min 提升至 424mV min，改善效果显著，留出了充分裕量来避免时钟模式切换。

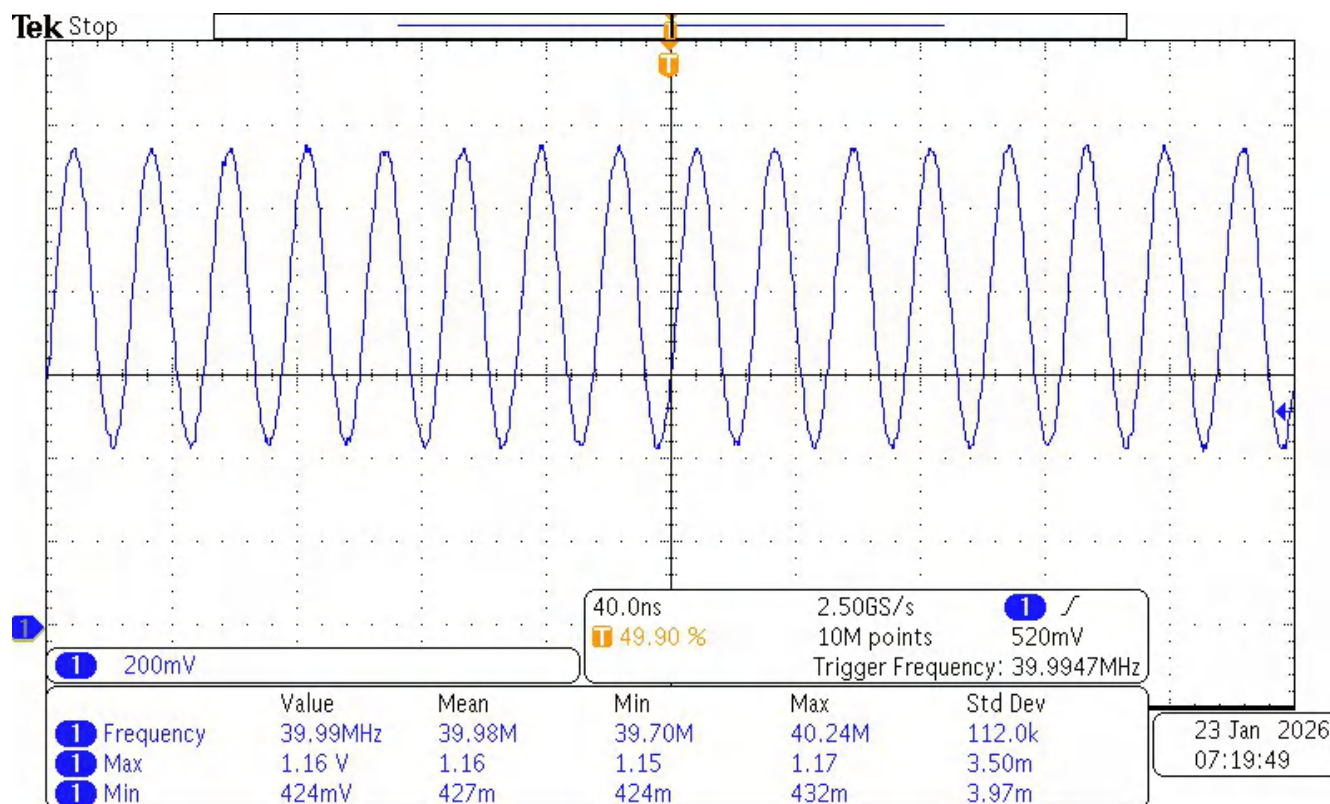


图 3-9. OSC2 波形 (加 100ohm Rd 后 , 明显改善)

4 结论

本文首先介绍了 TCAN455x-Q1 系列产品的基本功能，然后列出了各 pin 脚外围电路设计注意事项，最后着重介绍了时钟电路工作原理与石英晶体选型，需要保证 OSC2 pin 电压在 150mV 以上来避免误进入单端时钟模式，给出了解决方法与测试波形。

5 参考文献

1. [TCAN4550-Q1 数据手册 \(SLLSEZ5D\)](#)
2. [TCAN4551-Q1 数据手册 \(SLLSEZ4A\)](#)
3. [系统基础器件 101 - CAN、CAN FD 和 LIN SBC 的入门指南 \(ZHCT498A\)](#)
4. [Precision labs series: CAN & LIN transceivers & SBCs](#)
5. [CDCE6214-Q1 Crystal-Based Oscillator Design](#)
6. [TCAN455x Clock Optimization and Design Guidelines \(SLLA549\)](#)
7. [TCAN4550-Q1: Osc1 Osc2 amplitude requirement - Interface - INTERNAL forum - Interface - INTERNAL - TI E2E support forums](#)

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月