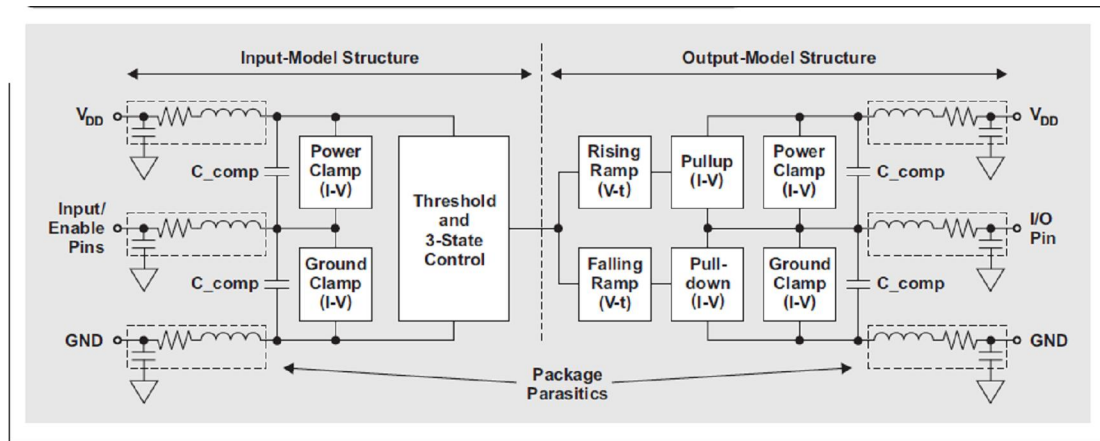


# IBIS 模型：信号完整性分析的一种渠道， 第 1 部分

作者：Bonnie Baker，德州仪器 (TI) 高级应用工程师

TI 正在开发一套新的数字输入/输出缓冲器信息规范 (IBIS) 仿真模型，旨在满足各种客户需求。这种模型（请参见图 1）可用于仿真环境中，帮助解决诸如板级过冲、欠冲或者串扰等问题。在更基础层面，IBIS 模型提供了一些有用的产品信息，例如：引脚电容及寄生效应或者数字输出缓冲器的升/降时间。

图 1 数字 I/O 缓冲器 IBIS 模型的结构图



本文即系列文章之第 1 部分（共 3 部分）介绍了 IBIS 模型的一些基本组成及其在 SPICE 环境中生成的过程。第 2 部分将研究 IBIS-模型验证。第 3 部分将介绍 IBIS 用户如何研究信号完整性问题，以及印刷电路板 (PCB) 开发阶段期间出现的一些问题。

如图 1 所示，IBIS 模型包含所有引脚的封装寄生效应和硅输入电容 (C\_comp)。IBIS 模型还包括产品工作范围内和电源以外（电源钳位、接地钳位、上拉和下拉盒）产品 DC 运行的一些数据表格。另外，图 1 所示输出模型结构还有一些表明产品工作范围内 AC 或瞬态响应（升降斜线）的表格。

IBIS 模型包括一些反映产品运行的 AC 和 DC 表格。这种模型具有许多实现 PCB 连接接口的引脚及封装寄生组件。仿真模型产生数字缓冲器与 PCB 之间相互作用的性能，但忽略了与芯片中节点的相互作用。IBIS 模型对系统级 PCB 行为进行仿真，特别是对外部世界到产品数字输入/输出 (I/O) 缓冲器的连接进行建模。

## IBIS 模型基础

IBIS 模型包含了与 IC 芯片数字缓冲器相关的一些信息。IBIS 模型的核心以电流-电压 (I-V) 表的形式提供了产品缓冲器的 DC 信息，并以电压-时间 (V-t) 表的形式列出了其 AC 信息。如果这些表均通过产品的 SPICE 平台产生，则其

可能包括额定、强和弱角，以及工艺、电源电压和温度的变化。表 1 列出了 DAC8812 的六个角，其为一种双串行输入、16 位倍增数模转换器。这些角中的三个（1、2 和 3）集中在 3.3 V 额定数字电源电压 ( $V_{DD}$ ) 附近。其他三个角（4、5 和 6）集中在 5.0 V 额定  $V_{DD}$  附近。

表 1 DAC8812 IBIS 模型的工艺、电压和温度角

CORNER NUMBER	PROCESS	VOLTAGE (V)	TEMPERATURE (°C)
1	Weak	3.0	85
2	Nominal	3.3	25
3	Strong	3.6	-40
4	Weak	4.5	85
5	Nominal	5.0	25
6	Strong	5.5	-40

这一平台上产生的 IBIS 模型限于一到少数器件的测试工作。经过基准测试的 IBIS 模型一般并不表明存在硅加工工艺变化。

IBIS 模型包含任何不同缓冲器类型的数据：输入、输出、I/O、三态、终端连接器、output\_open\_source、output\_open\_sink、I/O\_open\_source、I/O\_open\_sink、input\_ECL、output\_ECL 以及 I/O\_ECL。

DC 表中输入或输出缓冲器引脚的电压超出了  $-V_{DD}$  到  $2 \times V_{DD}$  的电源电压 ( $V_{DD}$ )。这样便在电源电压以外使用产品缓冲器的 ESD 结构。这种方法中，IBIS 模型可以表明较差端接的 PCB 信号的过冲和欠冲响应。IBIS 模型包含输入和输出缓冲器的 I-V 数据。图 2 所示输入缓冲器举例显示了输入缓冲器、ESD 单元以及缓冲器的电容 ( $C_{comp}$ )。输入缓冲器的 IBIS 模型提供了超出接地和电源电压 ( $V_{DD}$ ) 的 I-V 数据表。请注意，IBIS 模型并不要求直接接口以外的电路。IBIS 模型不反映产品的内部逻辑和相互作用。图 3 显示了来自 IBIS 模型的输入缓冲器电源钳位和接地钳位 I-V 表的合成图例。

图 2 IBIS 模型输入缓冲器基本功能举例

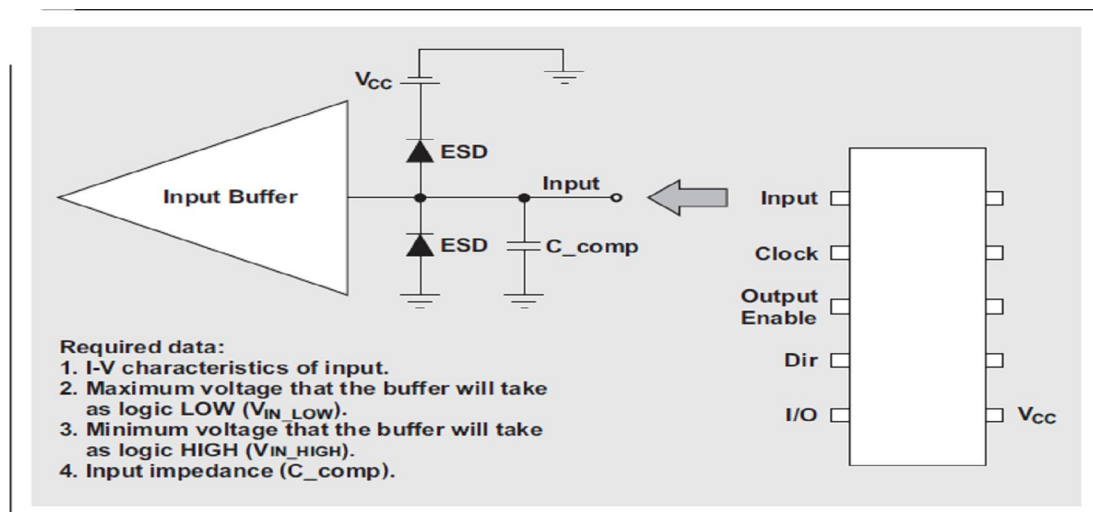
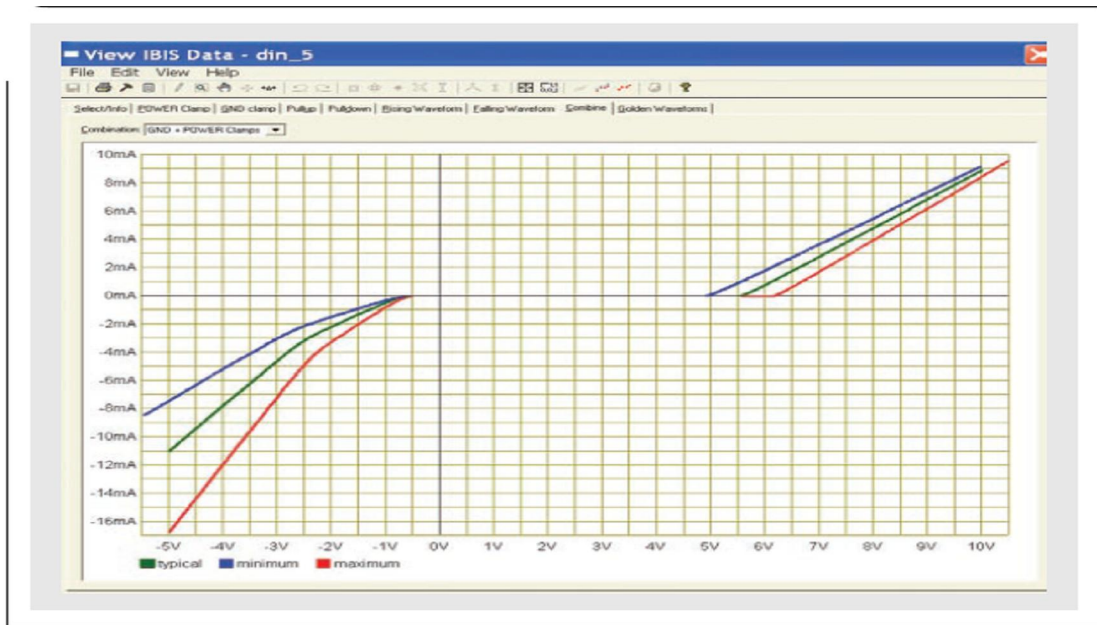


图 3 IBIS 模型 I-V 表的图形表示



V-t 显示了如图 4 所示输出缓冲器的 AC 表现。利用 V-t 表，输出缓冲器的引脚保持在产品电源轨中。IBIS 模型可以在其工作范围内对该缓冲器进行仿真，从而显示精确的升降时间仿真。

图 4 IBIS 模型二态输出缓冲器基本功能举例

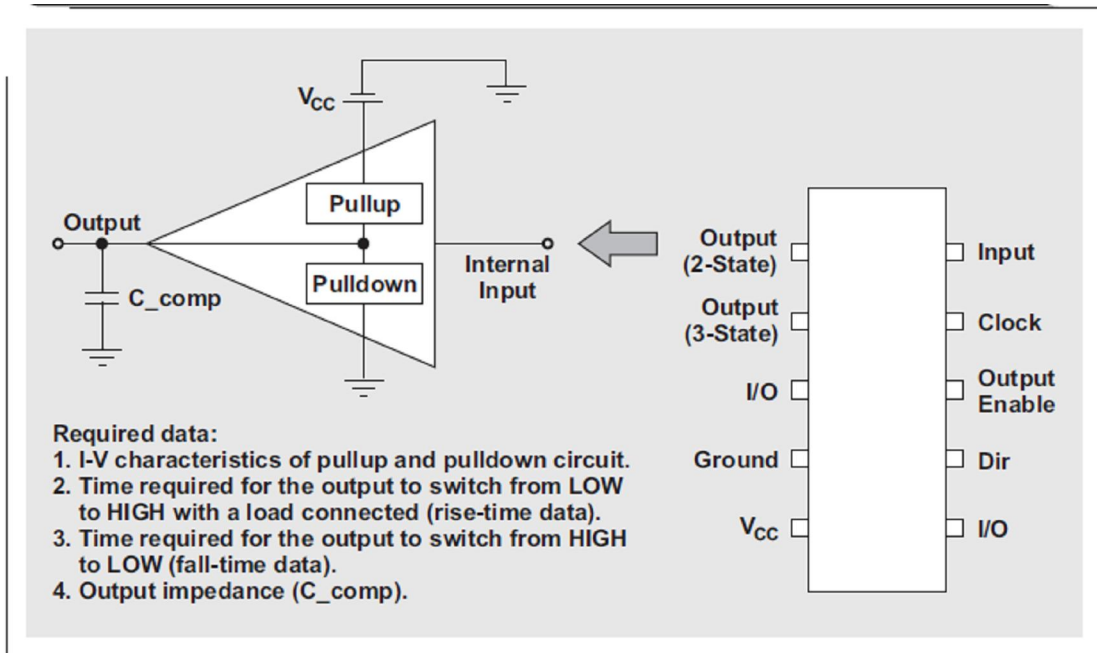
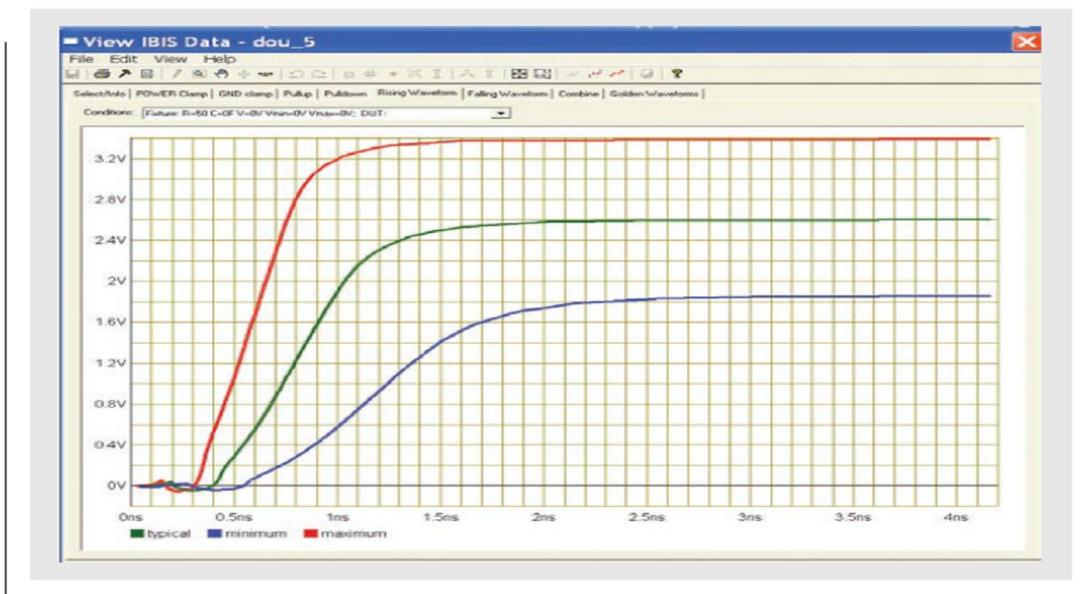


图 4 显示了一个二态输出缓冲器的上下拉电路和输入电容。利用输出缓冲器，IBIS 模型一般有 I-V 表和 V-t 表。另外，IBIS 模型不要求直接接口以外的电路，因为模型不反映产品的内部逻辑和相互作用。图 5 显示了来自 IBIS 模型 V-t 表的上升时间波形图例。

图 5 IBIS 模型 V-t 表上升时间图形表示



### IBIS 模型的格式

IBIS 模型的格式以一个报头开始，其为手动生成，包括一个或多个相关 IC 的描述。下列 IC 描述为模型的一般信息，包括创建日期、模型源和用户注释。图 6 显示了 TI TMP512 和 TMP513 的 IBIS 模型报头例子，其为一些带 SMBus 接口的温度和电源系统监控器。“注释”部分为 IBIS 模型报头最重要的部分，我们可在其中找到模型创建的详情以及数字缓冲器的基本格式。

图 6 TMP512 和 TMP513 的 IBIS 模型报头

```

.....
Texas Instruments Incorporated
Temperature and Supply System Monitors SMBus interface
.....
Marketing part#      Digital Voltage      Analog Voltage      Package      # Pins
                    Range              Range              Type
TMP512AIDG4         2.1V to 3.6V        3.0V to 26V        SO-14        14
TMP512AIDRG4         2.1V to 3.6V        3.0V to 26V        SO-14        14
.....
TMP513AIDG4         2.1V to 3.6V        3.0V to 26V        SO-16        16
TMP513AIDRG4         2.1V to 3.6V        3.0V to 26V        SO-16        16
TMP513AIRSATG4      2.1V to 3.6V        3.0V to 26V        QFN-16       16
TMP513AIRSARG4      2.1V to 3.6V        3.0V to 26V        QFN-16       16
.....
[IBIS Ver]          4.0
[File name]         tmp512_3.ibs
[File Rev]          1.0
[Date]              04/14/2010
[Source]            Texas Instruments Incorporated.
                    Analog-eLab, HPA
                    12500 TI Blvd
                    Dallas, TX -75243
                    For Support e-mail: elab_ibis@list.ti.com

[Notes]             Revision History:
                    1.0: 04/14/2010
                    - Initial version of the model
                    - Initial Model generated from simulations in TISPICED
                    - Model not matched to measurements
                    - Non-monotonic warnings - combined pulldown and pullup data
                    The GPIO non-monotonic current delta is less than 1 mA in a
                    full-scale range of -95 mA. Given these conditions, these
                    warnings are deemed insignificant.
                    1.1: 04/18/2010 corrected spelling errors

[Disclaimer]

This product is designed as an aid for customers of Texas Instruments.
No warranties, either expressed or implied, with respect to this third
party software (if any) or with respect to its fitness for any
particular purpose is claimed by Texas Instruments or the author. The
software (if any) is provided solely on an "as is" basis. The entire
risk as to its quality and performance is with the customer

[Copyright] (C) Copyright 2009 Texas Instruments Incorporated.
All rights reserved.
    
```

模型报头后面是产品封装的详细信息，包括引脚电阻、电感和电容值。若想知道某个引脚的总电容，需将这部分的电容值与缓冲器表中接下来调用的电容 ( $C_{comp}$ ) 值相加。IBIS 模型的核心在每个缓冲器的 I-V 和 V-t 表后面。

### 提取单端 SPICE 缓冲器数据

本文的最后一部分将说明如何从一个缓冲器的晶体管层模型获得 I-V 和开关信息 (V-t)。我们可以使用一个自动仿真模板、提取工具（例如：S2IBIS3 等）或者手动仿真。讨论将只包括推拉输出电路 CMOS 结构。

### 从 SPICE 仿真提取 I-V 数据

要从某个 SPICE 输入缓冲器提取 IBIS 模型的 I-V 数据，需将缓冲器垫连接一个独立的电压源 ( $V_{SOURCE}$ )。一旦缓冲器输入设定为其希望状态 (LOW、HIGH 或者 OFF)，便在  $-VSWEEP$  到  $2 \times VSWEEP$  的扫描范围，通过一个 DC- 分析功能使用  $V_{SOURCE}$ ，其中  $VSWEEP$  限制由产品的电源电压 ( $V_{DD}$ ) 设定。例如，如果缓冲器由一个 5-V 电源驱动，则  $VSWEEP$  的范围为 -5 V 到 10 V。进行这种扫描时，仿真器记录下进入缓冲器的电流。

如果缓冲器配置在高阻抗状态 (OFF)，则收集的数据产生许多接地钳位和电源钳位表。接地钳位表的数据参考接地，而电源钳位表的数据参考  $V_{DD}$ 。

提取输出缓冲器 IBIS 模型的 I-V 数据，会产生一个下拉表和一个上拉表。缓冲器处在输出 LOW 状态时，对下拉表的数据进行收集。缓冲器处在输出 HIGH 状态时，对上拉表的数据进行收集。下拉表的数据参考接地，而上拉表的数据参考  $V_{DD}$ 。

### 从 SPICE 仿真提取 V-t 数据

对 CMOS 缓冲器建模时，涉及升降速率和 V-t 表的要求仿真很简单。就每个仿真角（典型值、最小值和最大值）而言，共有四套 V-t 数据。通过利用负载低电压参考将缓冲器输出从 LOW 切换到 HIGH，可以采集两个波形的数据。利用负载  $V_{DD}$  参考，可以采集另外两个波形的数据。就后两个曲线而言，缓冲器输出从 HIGH 切换到 LOW。通过这些仿真，在器件针对低电压参考切换 HIGH 时，以及针对高电压参考切换 LOW 时，我们完成了对升降速率即  $Dv/dt$  比率的提取。

### 规定和建议 IBIS 模型曲线

IBIS 标准利用 I-V 和 V-t 表描述的缓冲器类型有很多。参考文献 1 的表 2 和表 3 列出了每种缓冲器的规定缓冲器数据和建议缓冲器数据。

表 2 规定和建议 I-V 数据与 IBIS 缓冲器类型

Model type	[Pullup]	[Pulldown]	[POWER Clamp]	[GND Clamp]	Notes
Input	n/a	n/a	Recommended	Recommended	
I/O	Required	Required	Recommended	Recommended	
I/O_open_sink I/O_open_drain	n/a	Required	Recommended	Recommended	1
I/O open source	Required	n/a	Recommended	Recommended	1
Open_sink Open_drain	n/a	Required	Recommended	Recommended	4
Open source	Required	n/a	Recommended	Recommended	4
Output	Required	Required	Recommended	Recommended	4
3-state	Required	Required	Recommended	Recommended	2
Series switch	n/a	n/a	n/a	n/a	3
Series	n/a	n/a	n/a	n/a	3
Terminator	n/a	n/a	Recommended	Recommended	3
Input ECL	n/a	n/a	Recommended	Recommended	
I/O ECL	Required	Required	Recommended	Recommended	2
Output ECL	Required	Required	Recommended	Recommended	4
3-state ECL	Required	Required	Recommended	Recommended	2

1. Keywords listing "n/a" may be included if the currents are set to 0 for all voltage points
2. Functionally similar to I/O, but without input threshold information ( $V_{inh}$ ,  $V_{inl}$ , etc.)
3. Special syntax required; use of clamp data on pins that also feature buffers using these Model types is allowed
4. Clamp data may technically be excluded; however, this data aids analysis of reflections arriving at the driving buffer

表 3 规定和建议 V-t 数据与 IBIS 缓冲器类型

Model type	[Rising Waveform]		[Falling Waveform]		Notes
	Load to Vcc	Load to GND	Load to Vcc	Load to GND	
Input	n/a	n/a	n/a	n/a	
I/O	Recommended	Recommended	Recommended	Recommended	
I/O open drain	Recommended	n/a	Recommended	n/a	1
I/O open source	n/a	Recommended	n/a	Recommended	1
I/O_open_sink I/O_open_drain	Recommended	n/a	Recommended	n/a	1
Open source	n/a	Recommended	n/a	Recommended	
Open_sink Open_drain	Recommended	n/a	Recommended	n/a	
3-state	Recommended	Recommended	Recommended	Recommended	
Series switch	n/a	n/a	n/a	n/a	2
Series	n/a	n/a	n/a	n/a	2
Output	Recommended	Recommended	Recommended	Recommended	
Terminator	n/a	n/a	n/a	n/a	
Input ECL	n/a	n/a	n/a	n/a	
I/O ECL	Recommended (to Vcc - 2)		Recommended (to Vcc - 2)		3
Output ECL	Recommended (to Vcc - 2)		Recommended (to Vcc - 2)		3
3-state ECL	Recommended (to Vcc - 2)		Recommended (to Vcc - 2)		3

1. The presence of internal terminations may require adding waveforms in place of "n/a"
2. Special syntax required
3. For ECL, the fixture is Vcc-2; multiple waveforms to various voltages using the same load impedance may be useful in some contexts

## 重要声明

德州仪器 (TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的 TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合 TI 标准保修的适用规范。仅在 TI 保修的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 产品或服务的组合设备、机器、流程相关的 TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的数据手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售 TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关 TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

可访问以下 URL 地址以获取有关其它 TI 产品和应用解决方案的信息:

### 产品

放大器	<a href="http://www.ti.com.cn/amplifiers">http://www.ti.com.cn/amplifiers</a>
数据转换器	<a href="http://www.ti.com.cn/dataconverters">http://www.ti.com.cn/dataconverters</a>
DSP	<a href="http://www.ti.com.cn/dsp">http://www.ti.com.cn/dsp</a>
接口	<a href="http://www.ti.com.cn/interface">http://www.ti.com.cn/interface</a>
逻辑	<a href="http://www.ti.com.cn/logic">http://www.ti.com.cn/logic</a>
电源管理	<a href="http://www.ti.com.cn/power">http://www.ti.com.cn/power</a>
微控制器	<a href="http://www.ti.com.cn/microcontrollers">http://www.ti.com.cn/microcontrollers</a>

### 应用

音频	<a href="http://www.ti.com.cn/audio">http://www.ti.com.cn/audio</a>
汽车	<a href="http://www.ti.com.cn/automotive">http://www.ti.com.cn/automotive</a>
宽带	<a href="http://www.ti.com.cn/broadband">http://www.ti.com.cn/broadband</a>
数字控制	<a href="http://www.ti.com.cn/control">http://www.ti.com.cn/control</a>
光纤网络	<a href="http://www.ti.com.cn/opticalnetwork">http://www.ti.com.cn/opticalnetwork</a>
安全	<a href="http://www.ti.com.cn/security">http://www.ti.com.cn/security</a>
电话	<a href="http://www.ti.com.cn/telecom">http://www.ti.com.cn/telecom</a>
视频与成像	<a href="http://www.ti.com.cn/video">http://www.ti.com.cn/video</a>
无线	<a href="http://www.ti.com.cn/wireless">http://www.ti.com.cn/wireless</a>

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2006, Texas Instruments Incorporated