

高性能模拟产品

模拟应用杂志

2013年第2季度



重要声明

德州仪器(TI) 及其下属子公司有权在不事先通知的情况下, 随时对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权随时中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的硬件产品的性能符合TI 标准保修的适用规范。仅在TI 保证的范围内, 且TI 认为有必要时才会使用测试或其它质量控制技术。除非政府做出了硬性规定, 否则没有必要对每种产品的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何TI 专利权、版权、屏蔽作品权或其它与使用了TI 产品或服务的组合设备、机器、流程相关的TI 知识产权中授予的直接或隐含权限作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是TI 的专利权或其它知识产权方面的许可。

对于TI 的产品手册或数据表, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。在复制信息的过程中对内容的篡改属于非法的、欺诈性商业行为。TI 对此类篡改过的文件不承担任何责任。

在转售TI 产品或服务时, 如果存在对产品或服务参数的虚假陈述, 则会失去相关TI 产品或服务的明示或暗示授权, 且这是非法的、欺诈性商业行为。TI 对此类虚假陈述不承担任何责任。

TI 产品未获得用于关键的安全应用中的授权, 例如生命支持应用(在该类应用中一旦TI 产品故障将预计造成重大的人员伤亡), 除非各方官员已经达成了专门管控此类使用的协议。购买者的购买行为即表示, 他们具备有关其应用安全以及规章衍生所需的所有专业技术和知识, 并且认可和同意, 尽管任何应用相关信息或支持仍可能由TI 提供, 但他们将独力负责满足在关键安全应用中使用其产品及TI 产品所需的所有法律、法规和安全相关要求。此外, 购买者必须全额赔偿因在此类关键安全应用中使用TI 产品而对TI 及其代表造成的损失。

TI 产品并非设计或专门用于军事/航空应用, 以及环境方面的产品, 除非TI 特别注明该产品属于“军用”或“增强型塑料”产品。只有TI 指定的军用产品才满足军用规格。购买者认可并同意, 对TI 未指定军用的产品进行军事方面的应用, 风险由购买者单独承担, 并且独力负责在此类相关使用中满足所有法律和法规要求。

TI 产品并非设计或专门用于汽车应用以及环境方面的产品, 除非TI 特别注明该产品符合ISO/TS 16949 要求。购买者认可并同意, 如果他们在汽车应用中使用任何未被指定的产品, TI 对未能满足应用所需要求不承担任何责任。

可访问以下URL 地址以获取有关其它TI 产品和应用解决方案的信息:

产品应用

数字音频	www.ti.com.cn/audio	接口	http://www.ti.com.cn/interface
通信与电信	www.ti.com.cn/telecom	安防应用	www.ti.com.cn/security
放大器和线性器件	http://www.ti.com.cn/amplifiers	逻辑	http://www.ti.com.cn/logic
计算机及周边	www.ti.com.cn/computer	汽车电子	www.ti.com.cn/automotive
数据转换器	ers http://www.ti.com.cn/dataconvert	电源管理	http://www.ti.com.cn/power
消费电子	www.ti.com.cn/consumer-apps	视频和影像	www.ti.com.cn/video
DLP® 产品	www.dlp.com	微控制器	(MCU) ers http://www.ti.com.cn/microcontroll
能源	www.ti.com.cn/energy	无线通信	www.ti.com.cn/wireless
DSP - 数字信号处理器	http://www.ti.com.cn/dsp	RFID 系统	http://www.ti.com.cn/rfid
工业应用	www.ti.com.cn/industrial	RF/IF 和ZigBee® 解决方案	www.ti.com.cn/radiofre
时钟和计时器	ers http://www.ti.com.cn/clockandtim		
医疗电子	www.ti.com.cn/medical		

TI E2E 工程师社区 <http://e2e.ti.com/cn/> IMPORTANT NOTICE

邮寄地址: 上海市浦东新区世纪大道1568号, 中建大厦32楼邮政编码: 200122

Copyright © 2011 德州仪器半导体技术(上海)有限公司

目录

引言	4
数据转换器	
阐明混合信号系统中的接地，第二部分.....	5
要想在有噪声的数字环境中利用模数转换器 (ADC) 或数模转换器 (DAC) 来保持系统性能，这依赖于采用良好的电路设计方法，如正确的信号布线、去耦和接地。本文是一篇系列文章的第二部分（共有两个部分），其讨论了分离接地平面的优缺点。另外，本文还说明了具有多个转换器和多块电路板之系统中的接地。	
电源管理	
同步整流通过减少功率损失提升效率	9
降压型转换器和控制器采用同步整流的好处是众所周知的。然而，对于升压型转换器，同步整流无法始终带来同样的好处。本文比较了同步和非同步升压型转换器在低占空比和高占空比应用中的效率和功率损失性能。	
采用一个标准的负降压型转换器来设计一款负升压型转换器.....	13
本文说明了一种采用标准负降压型转换器来构建负升压型转换器的方法。相比于其他的可用选项，采用升压型稳压器可实现更小、更高效和更低成本的设计。文章讨论了一款转换器实例的基本工作原理、高级设计折衷以及闭环补偿设计。	
交错式升压型 PFC 的数字电流平衡.....	19
可再生能源应用给设计人员带来了诸多的挑战，包括高电压和功率级、大量的安全和可靠性要求以及实现多系统互连的整体复杂性等。本文说明了一款单通道栅极驱动器是怎样帮助应对这些挑战的。	
接口（数据传输）	
RS485 故障保护偏置：新旧收发器的对比.....	25
传统收发器常常需要增设故障保护偏置电路，以在空闲总线期间将接收器输出保持在一种逻辑高电平状态。虽然采用最新的第三代收发器可免除这一要求，但升级却并非始终可行。本文介绍了为第一代和第二代收发器实现高效故障保护偏置的详细设计方法。	
普遍兴趣	
电容式触摸屏控制器	29
当今领先的智能手机和平板电脑具有电容式触摸屏功能。本文比较了电阻式和电容式触摸屏的工作原理。此外，本文还介绍了电容式触摸屏设计人员所面临的三个主要问题，即：功耗、降噪和手势识别。	
文章索引	31
TI 全球技术支持	37

**如需查阅《模拟应用杂志》
(Analog Applications Journal)
的过往期刊，敬请访问以下网址：**

www.ti.com/aaaj

**通过下面的网址订阅 AAJ：
www.ti.com/subscribe-aaaj**

引言

《模拟应用杂志》是一本模拟技术文摘，由德州仪器 (TI) 按季度发行。这些文章面向广大设计工程师、工程经理、系统设计师和技术员，旨在让他们了解如何运用TI模拟产品解决各种设计问题和满足设计要求。读者可以在文中找到一些指导性的内容、实用工程设计和详细的数学计算方法，其适用产品类别如下：

- 数据转换器
- 电源管理
- 接口（数据传输）
- 放大器：音频
- 放大器：运算放大器
- 低功耗RF
- 一般常见问题

《模拟应用期刊》文章包括许多有用的建议和经验法则，为广大年青工程人员或者刚刚进入模拟行业的新手以及高级模拟技术工程师们提供指导。适当情况下，读者还会看到软件程序和程序结构相关内容。

混合信号系统接地揭秘之第二部分

作者：德州仪器 (TI) 模拟应用工程师 Sanjay Pithadia 和
高级模拟应用工程师 Shridhar More

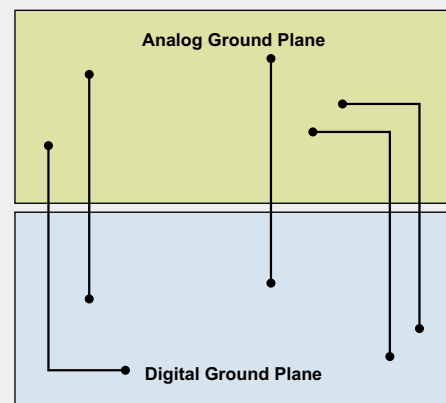
引言

本文是系列文章（共2部分）的第2部分。第1部分（见参考1）为你解释了一些典型专业术语和接地层，并介绍了分区方法。第2部分将讨论分割接地层的利弊。另外，文章还将解释多转换器和多板系统接地。

如果分割接地层并且线路穿过分割线（如图1所示），那么电流返回通路在哪里呢？假设两个层在某处连接（通过在一个单独点），则返回电流必在该大型环路内流动。大型环路内的高频电流产生辐射和高接地电感。大型环路内的低电平模拟电流易受干扰的影响。

如果两个层仅在电源处连接（图2），则返回电流被迫直接流回电源接地，这是一个真正的大型环路！另外，不幸的是，不同RF电势下使用长线缆连接的模拟和数字接地层，形成一个非常有效的偶极天线。首选使用一个持续接地层以避免这种长接地环路，但是如果使用分割接地层绝对必要并且线路穿过分割线，则各层应首先在一个位置连接，以形成一个返回电流的桥（图3）。对所有线路进行布局，让它们穿过该桥，直接在每条线路下面提供一条返回通路，从而产生一个非常小的环路面积。这种方法的典型应用是权衡何时使用高分辨率（ ≥ 20 -bit） Σ - Δ 模数转换器（ADC）。

图 1 数据转换器中的 AGND 和 DGND 引脚



通过分割层传输信号的其它方法是使用光隔离器（通过光）、变压器（通过磁场）或者一个真正的差动信号（信号沿一条线路传输，然后在另一条线路上返回，无需返回电流接地）。

一种更好的方法是“分区”。仅使用一个接地层始终为首选，把PCB划分为模拟部分和数字部分（参见图4b）。模拟信号必须安排在板的模拟部分，而数字信

图2在电源位置连接的分割层

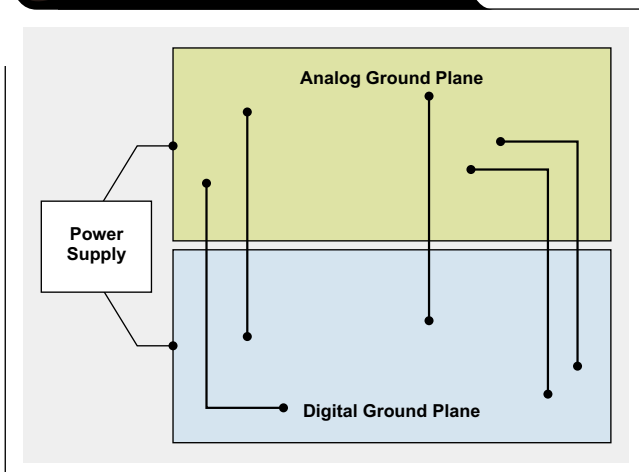


图3 线路接地层桥接

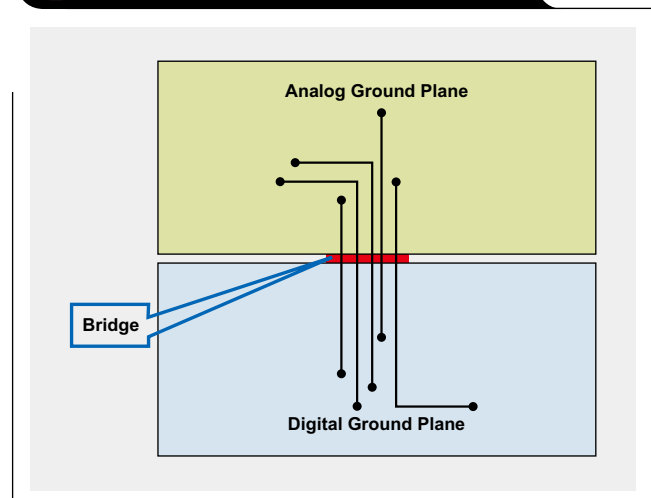
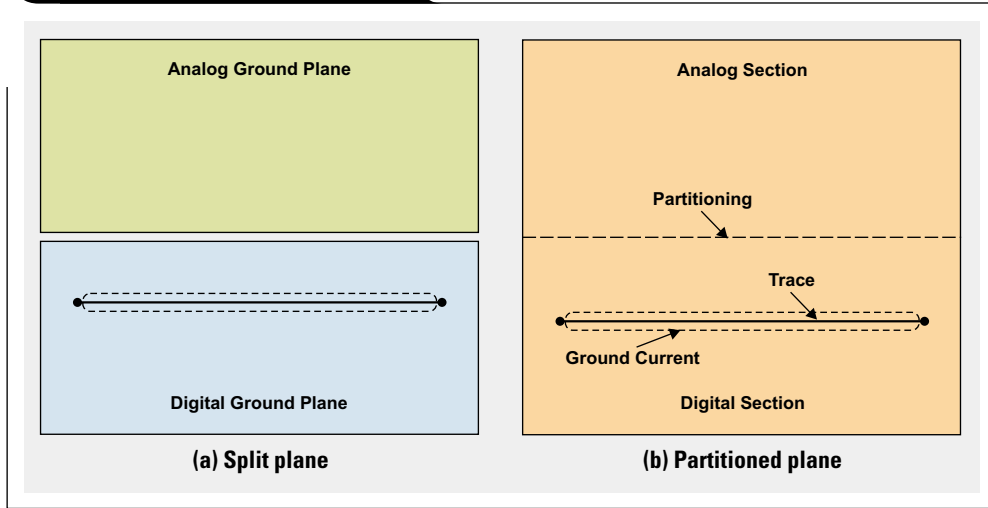


图4 接地层布局



号必须安排在板的数字部分，并且所有层上都有这两个部分。在这种情况下，数字返回电流不会存在于接地层的模拟部分，并且保持在数字信号线迹下面。图4比较了一个分割层和一个分区层。

分区方法存在的唯一问题是，当模拟信号错误地安排在板的数字部分（反之亦然）时则难以有效，如图5所示。因此，对于所有PCB布局而言，重点是使用一个单个接地层，把它划分为模拟和数字部分，然后运用信号安排原则。

在一块单独板上使用多个数据转换器时的接地

大多数数据转换器的产品说明书都说明了相对于单一PCB的接地方法，并且通常为制造厂商自己的评估板。一般而言，我们建议把PCB接地层分割为一个模拟层和一个数字层。我们还建议，把转换器的模拟接地（AGND）和数字接地（DGND）引脚放在一起，并且在同一个点连接模拟和数字接地层，如图6所示。最终，在混合信号器件处形成系统的星形接地点。正如第1部分文章介绍的那样，测量出与该特定点相关的电路所有电压，而不仅仅只是一些让测量探针跳动的未定义接地。

图5 错误安排的数字信号线迹

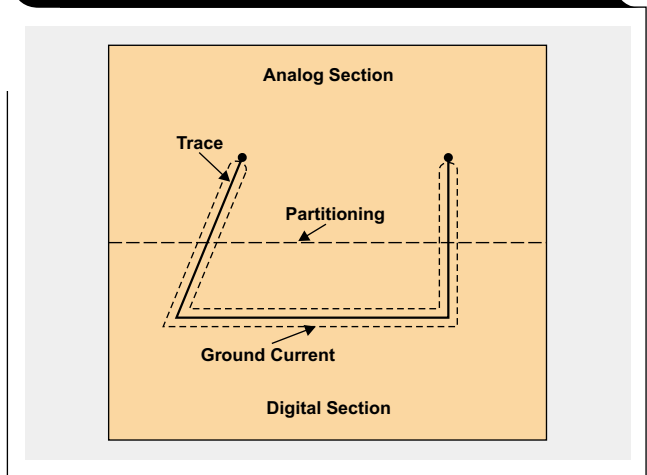
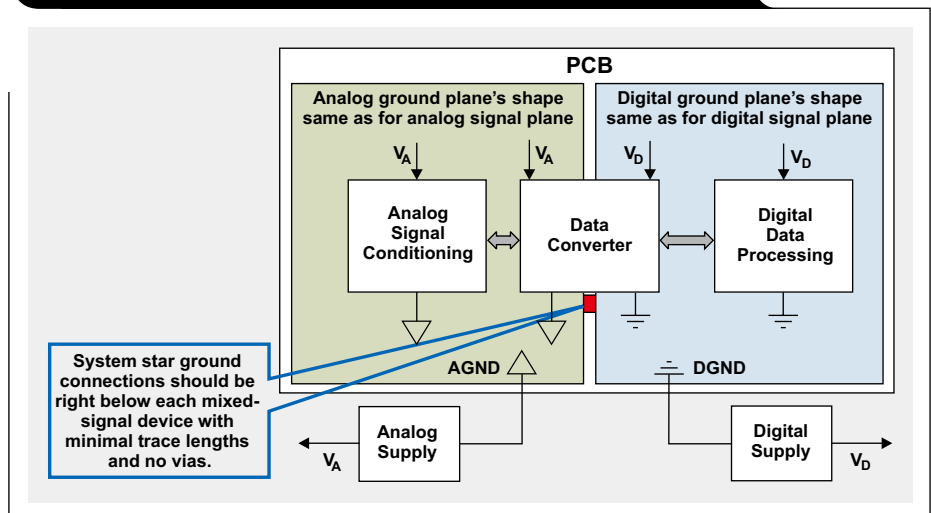


图6 单块PCB上的接地混合信号器件



所有有噪数字电流均通过数字电源流至数字接地层，然后再返回至数字电源，以此来隔离于电路板的敏感模拟部分。模拟和数字接地层在数据转换器处交汇在一起时，形成系统的星形接地点。这种方法在使用单独PCB和单个数据转换器的简易系统中一般有效，但是它并不是很适合于多卡和多转换器系统。如果不同PCB上有几个数据转换器，这种方法便无效，因为模拟和数字接地系统在PCB上每个转换器处都交汇在一起，形成许多接地环路。

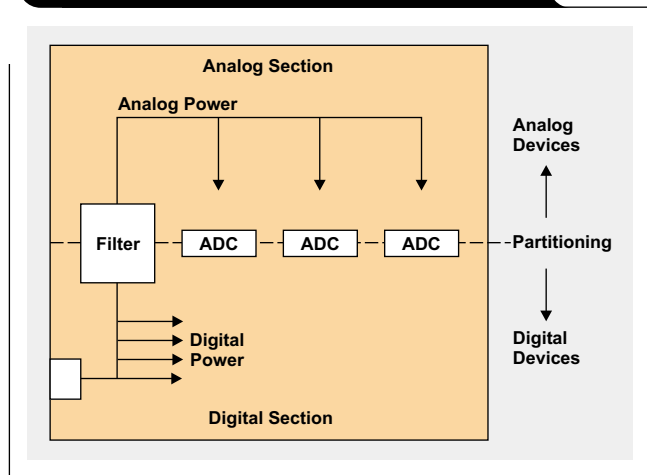
假设一个设计人员正在使用一块拥有3个DAC和2个ADC的8层PCB。为了最小化噪声，模拟和数字接地层应固定连接在所有ADC和数模转换器（DAC）芯片下面。AGND和DGND引脚应相互连接，并且连接模拟接地层，同时模拟和数字接地层应单独连接回电源。电源应进入数字分区电路板，并直接给数字电路供电，然后经过滤波或者调节以后给模拟电路供电。这样，应仅把数字接地层连接回电源。图7显示了经过分区的模拟和数字接地层，以及多数据转换器PCB的电源连接。

多卡混合信号系统

设计人员开始把单卡接地概念应用于多卡系统，这增加了人们对于混合信号接地的困惑。在一些不同PCB上具有数个数据转换器的系统内，模拟和数字接地层在几个点连接，带来形成接地环路的可能性，并且使单点星形接地系统无法实现。

最小化多卡系统内接地阻抗的最佳方法是，把一个母板PCB用作两个卡之间互连的底层。这样便可为底板提供一个连续的接地层。PCB连接器至少有30%到

图7 多ADC的PCB电源与接地

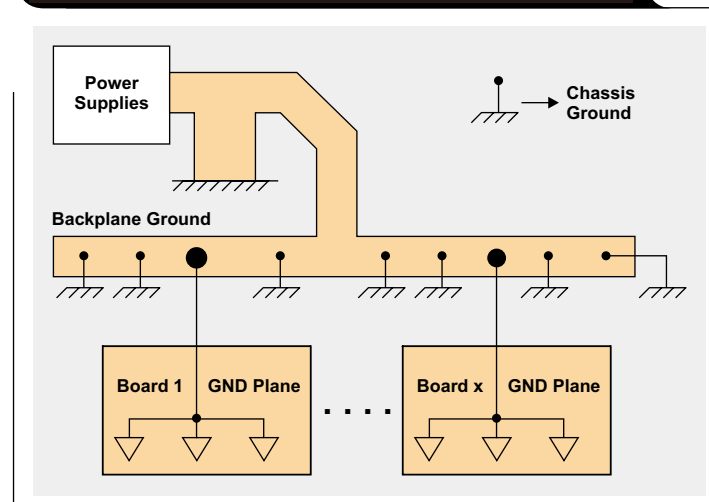


40%的引脚用于接地。这些引脚应连接底层母板的接地层。完成整个系统接地方案，共有两种可能性：

1. 底层的接地层在无数个点连接底板接地，让各种接地电流返回通路四散。它一般指的是多点接地系统（图8）。
2. 接地层连接至单个星形接地点（通常在电源处）。

第一种方法常常用于全数字系统，但也可用于混合信号系统，前提条件是数字电路的接地电流足够低，并且散布于一个较大的面积上。

图8 多卡系统的接地方案



PCB、底层和最终的底板都维持低接地阻抗。但是，接地连接金属片底板的电气触点应具有良好的状态，这一点很关键。它要求自动攻丝金属片螺钉或者咬式垫圈。阳极氧化铝用于底板材料时需特别小心，因为其表面会起到一个隔离器的作用。

第二种方法即单点星形接地，通常用于具有单独模拟和数字接地系统的高速混合信号系统。

参考文献

- 1、《混合信号系统接地揭秘之第1部分》，作者：Sanjay Pithadia和Shridhar More，刊发于《模拟应用杂志》（2013年第1季度），网址：www.ti.com/slyt499-aaj
- 2、《混合信号PCB的分区与布局》，作者H.W. Ott，刊发于2001年6月《印制电路板设计》第8-11页。

- 3、《模数转换器接地方法对系统性能的影响》，刊发于《应用简报》，网址：www.ti.com/sbaa052-aaj
- 4、《铁氧体磁珠》，刊发于2000年10月12日《EDN》博客，作者：Howard Johnson。

相关网站

数据转换器：

www.ti.com/dc-aaj

精密数据转换器接地举例，请访问：

www.ti.com/e2egrounding-aaj

订阅《模拟应用杂志》，请访问：

www.ti.com/subscribe-aaj

同步整流通过降低功耗提高效率

作者: Anthony Fagnani, 德州仪器 (TI) 电源应用工程师

1-

引言

一些应用要求尽可能高的功率效率。例如, 在某种恶劣环境下, 要求DC/DC电源在高环境温度下工作, 这时就需要低功耗, 以让半导体器件的结温保持在其额定范围以内。其它应用可能必须达到“能源之星®”规范或者绿色模式标准的严格效率要求。电池供电型应用的用户希望获得最长的运行时间, 而降低功耗可以直接延迟设备运行时间。今天, 我们都知道, 使用同步整流器可以降低功耗, 并提高散热性能。低功耗应用的降压转换器和控制器设计人员已经在使用这种方法。另外, 人们还开发了同步升压控制器, 用于解决升压应用的功率效率问题。

典型应用

我们使用两个典型的升压应用来说明同步和非同步整流之间的差异。第一个是低输入电压应用, 其可工作在低占空比下, 也即输出电压接近输入电压时。

这种系统的输入例子是USB端口, 或者一块2节或者3节串联电池组成的锂离子 (Li-Ion) 电池组。DC/DC电

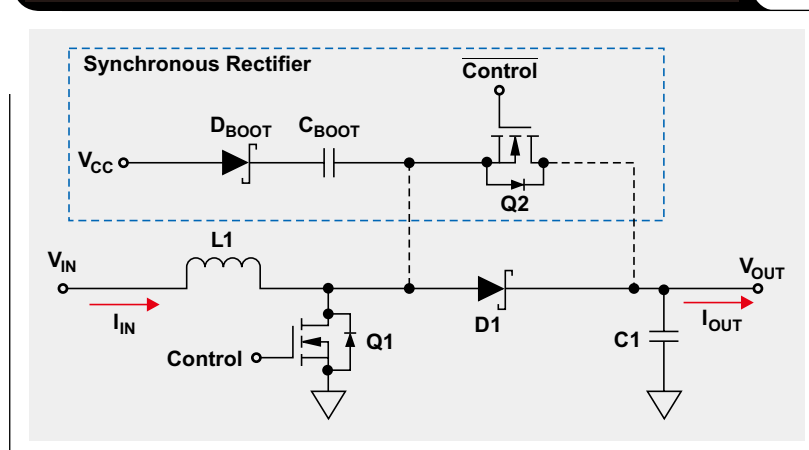
源升高电压, 对2节锂离子电池或者一台平板电脑的电池进行充电。另一个应用增高系统电源轨的电压至高输出电压, 其可工作在更高的占空比下, 这时输出电压远高于输入电压。输入例子为12V电源轨。功率放大器、工业计算机或者高能量密度的能量存储, 均需要高输出电压。

为了说明同步整流的好处, 我们使用真实电路对每个应用进行测试, 以比较效率和功耗。TI的TPS43060/61同步升压控制器, 用于展示这些同步设计。这些电流模式升压控制器集成了控制与门驱动电路, 用于低侧和高侧MOSFET。TI的TPS40210电流模式、低侧开关升压控制器用于非同步设计。

基础操作

图1显示了步进 (升压) 拓扑的典型结构图。这种拓扑由低侧功率MOSFET (Q1)、功率电感 (L1) 和输出电容器 (C1) 组成。就同步拓扑而言, 高侧MOSFET (Q2) 用于整流开关。

图1 同步与非同步升压电路



在非同步升压拓扑中，使用了一个功率二极管（D1）。图2显示了开关和电感的电压和电流的等效波形。在Q1“导通”期间，电感电流斜线上升，并且VOUT从VIN断开。在此期间，输出电容器必须为负载供电。在“断开”期间，电感电流斜线下降，并通过整流开关对输出电容器充电。整流器的峰值电流等于开关的峰值电流。

整流开关的选择

非同步控制器使用一个外部功率二极管作为整流开关。选择功率二极管时需考虑的三个主要方面是：反向电压、正向电流和正向压降。反向电压应高于输出电压，包括开关节点振铃余量。正向额定电流应至少等于电感器的峰值电流。正向电压应较小，以提高效率和降低功耗。平均二极管电流等于平均输出电流。所选二极管封装必须能够处理功耗。

同步控制器控制整流开关的另一个MOSFET。如果使用N通道MOSFET，则必须产生高于输出电压的电压，以用于门驱动器。利用一个自举电路来产生

这种电压。图1包括了一个标准自举电路的典型结构图，其由自举电容器（ C_{BOOT} ）和自举二极管（ D_{BOOT} ）组成。在Q1“导通”期间，自举电容器被充电至某个稳定电压（ V_{CC} ），其通常由一个控制器内部的低压降稳压器来调节。当Q1关闭时，电容器到接地的电压为 $V_{OUT}+V_{CC}$ ，并且要求电压可用于开启高侧开关。控制电路也必须更加复杂，以确保整流开关导通之前有足够的延迟，从而避免两个开关同时开启。如果出现这种情况，输出电压通过两个开关短路至接地，引起可损坏开关的强电流。

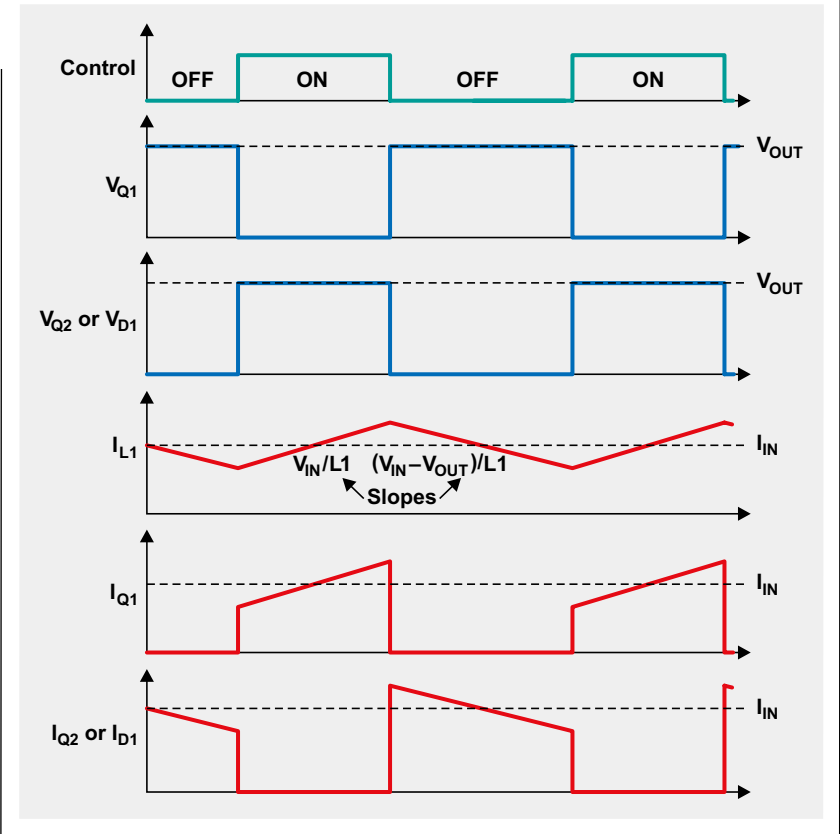
整流开关的功耗

为了比较两个不同整流器的效率，我们应计算出功耗。在非同步拓扑中，可使用方程式1估算出整流功率二极管的功耗：

$$P_{D1} = I_{OUT} \times V_{FWD} \quad (1)$$

使用一个同步整流器时，共有两个主要功耗源：传导功耗和空时损耗。当低侧开关关闭时，在高侧开关导通以前存在一定的时间延迟（ t_{DELAY} ）。在这种延迟期间，高侧开关的体二极管（ V_{SD} ）导电。一般而言，这被称作空

图2 升压电路理想电压和电流波形



时（停滞时间）。当高侧开关开启时，同样存在MOSFET的 $R_{DS(ON)}$ 带来的传导损耗。方程式2计算占空比（D），而方程式3估算损耗（ P_{Q2} ）：

$$D = \frac{V_{OUT} - V_{IN}}{V_{OUT}} \quad (2)$$

$$P_{Q2} = \left(\frac{I_{OUT}^2}{1-D} \times R_{DS(ON)} \right) + \left(V_{SD} \times \frac{I_{OUT}}{1-D} \times 2 \times t_{DELAY} \times f_{SW} \right) \quad (3)$$

在要求低占空比的应用中，整流开关导电时间占每个开关期间的百分比更大。但是，升压拓扑中非同步整流器的功耗与 V_{IN} 变化带来的占空比变化无关。这是因为， V_{IN} 变化使二极管所导电流的变化大小相等但方向相反。根据方程式1，整流器损耗刚好等于正向压降乘以输出电流。同步整流器情况下，功耗对占空比有一定的依赖度，这是因为传导损耗由FET的电阻引起。这与二极管不同，二极管的损耗由正向压降引起。电阻传导损耗因电流的平方而不同，导致对占空比的依赖性，占空比更高，传导功耗也随之增加。

低占空比应用的效率

为了评估低占空比应用的功率效率，我们可对同步设计和非同步设计进行比较。同步设计使用TPS43061同步升压控制器，其与TI的CSD86330Q3D功率模块搭配。该功率模块同时集成了低侧和高侧MOSFET。非同步设计使用TPS40210非同步升压控制器和一个CSD17505Q5A低侧开关，其规格与功率模块类似。这种设计具有一个肖特基二极管，用于整流器，其额定电压和电流至少为15V和7A。具有这种额定值的肖特基二极管的可用最小封装尺寸为TO-277A (SMPC)。仅根据典型开关封装比较解决方案尺寸，我们发现，非同步开关和二极管占用面积为65mm²，而同步功率模块开关的占用面积为12mm²。后者节省了53mm²的面积。两种设计都使用了相同的LC滤波器和750kHz开关频率。图3显示了12V输入和15V输出的这两种设计的效率和功耗情况。理想占空比为20%。本例中，同步整流器的好处很明显。满负载效率提高了约3%，而非同步设计的功耗几乎是同步设计的两倍。

高占空比应用的效率

为了评估高占空比应用的功率效率，我们再次对同步设计和非同步设计进行比较。同步设计使用TPS43060同步升压控制器，其有一对功率MOSFET，用于低侧和高侧开关。MOSFET使用30mm²的典型8引脚SON封装。非同步设计使用TPS40210非同步升压控制器以及一个相同的MOSFET用于低侧开关。整流器的肖特基二极管额定值至少为48V和16A。肖特基整流器使用D2PAK封装，典型面积为155mm²。相比非同步设计，同步解决方案节省了125mm²的电路板空间。两种设计都使用相同的LC滤波器和300kHz开关频率。图4显示了12V输入和48V输出时两种设计的效率和功耗情况。理想占空比为75%。效率曲线表明，在这种应用中，使用同步整流

图3 低占空比应用的测得效率与功耗

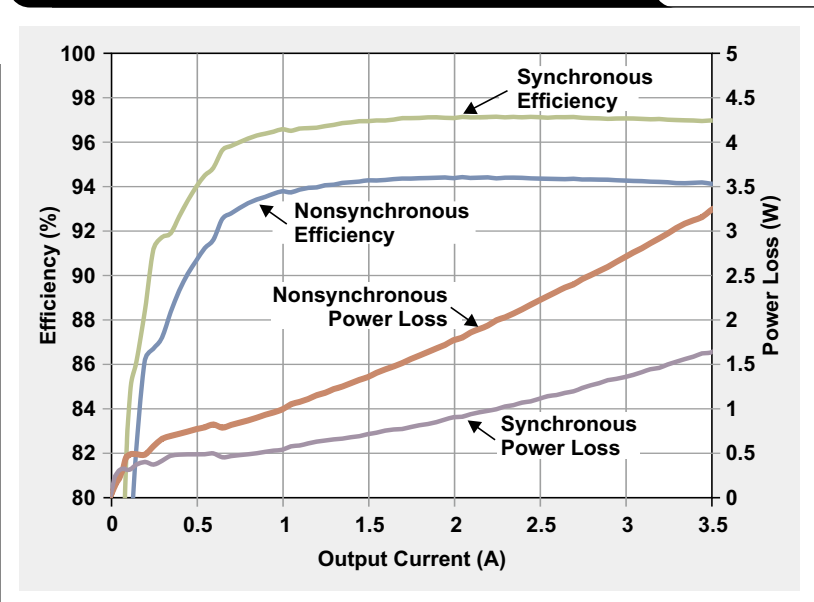
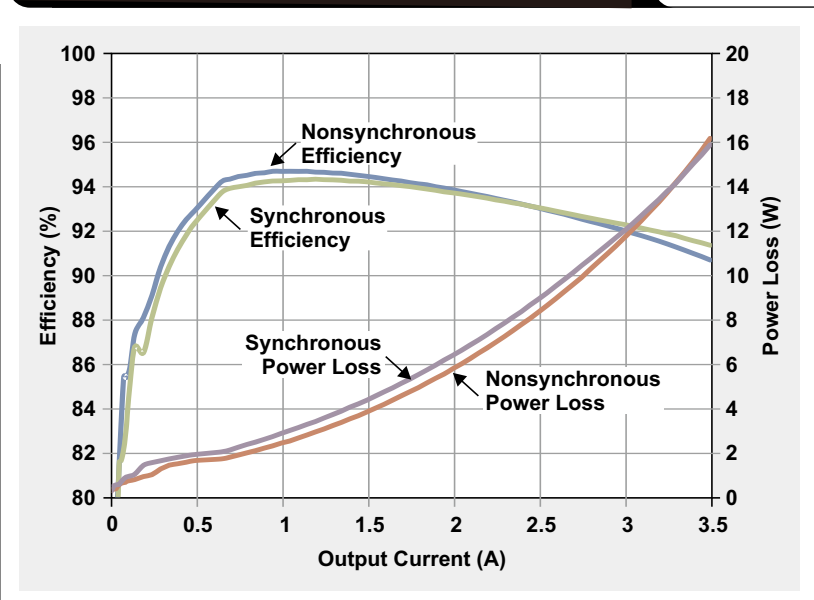
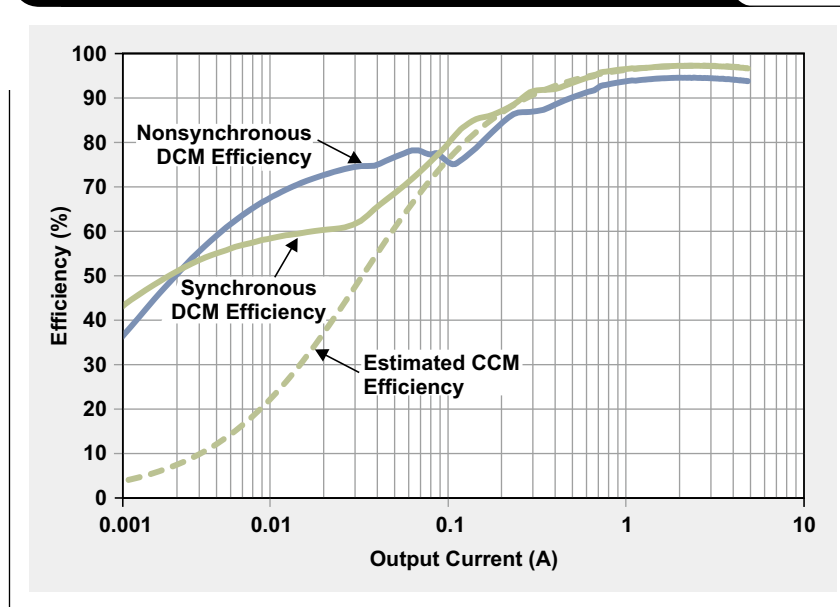


图4 高占空比应用的测得效率与功耗



器没有什么好处。从2.5到3.5A负载电流，同步解决方案的效率开始提高。但是，同步整流的主要好处是要求的电路板空间更少。

图5 DCM和CCM设计轻负载效率



轻负载效率

同步设计使用的TPS43060和TPS43061的特点是连续导电模式（CCM）反向电流检测，其提高了更轻负载条件下的效率。它降低了开关、电感和检测电阻器的传导损耗，让轻负载效率与非同步解决方案情况相同。作为参考，图5显示了强制连续导电模式（CCM）下工作的估计转换器效率的虚线曲线。CCM工作期间，开关、电感和检测电阻器的估计损耗，决定了该效率的大小。这些曲线表明了DCM下工作的转换器的轻负载效率相对改善情况。但是，对于一些低噪应用或者要求快速轻负载瞬态响应的应用来说，牺牲高轻负载效率来让CCM运行保持在整个负载范围，可能是一种更好的选择。

结论

很明显，同步整流具有许多好处，特别是在一些负载电流增长的低占空比应用中更是如此。但是，在更低输出电流的高占空比应用中，非同步设计拥有足够高的效率。同步整流的低损耗特点可提高效率，并能减少温升和降低解决方案尺寸。

参考文献

- 1、《宽VIN范围低静态电流同步升压DC-DC控制器》，TPS43060/61产品说明书，网址：www.ti.com/slvsp4-aaj
- 2、《4.5V到52V输入电流模式升压控制器》，TPS40210/11产品说明书，网址：www.ti.com/slus772-aaj

相关网站

电源管理：

www.ti.com/power-aaj
www.ti.com/csd17505q5a-aaj
www.ti.com/csd86330q3d-aaj
www.ti.com/tps40210-aaj
www.ti.com/tps43060-aaj
www.ti.com/tps43061-aaj

订阅《模拟应用杂志》，请访问：
www.ti.com/subscribe-aaj

利用标准正降压转换器设计负升压转换器

作者: Mark Pieper, 德州仪器 (TI) 模拟现场应用

引言

当谈到在负载点应用中构建负电压轨时, 设计人员有许多方法可供选择。专门为此而设计的集成器件并不常见, 并且其它现成的方法一般都有明显的缺点, 例如: 体积过大、噪声过高、效率太低等。如果有负电压, 则可以把它用作转换器的输入。本文为你介绍一种利用标准正降压转换器构建负升压转换器的方法, 其利用一个现有的负电压, 创建一个大的(大负值)幅度的输出电压。使用升压稳压器, 实现一种更小型、高效和更具性价比的设计。我们在这里为你呈现一个使用集成FET降压转换器的完整设计举例。文章讨论了基本工作原理、高级设计权衡方法以及所产生转换器的闭环补偿设计。

负升压拓扑

负升压转换器的实现, 利用了正降压转换器与负升压转换器电源设计和控制之间存在的一些相似之处。图1描述了正降压稳压器的基本工作原理。降压转换器由一个对 V_{IN} 削波的半桥和一个提取DC组件的滤波器组成。通过改变上层FET的占空比(D), 对经过滤波的输出电压进行调节。当 V_{OUT} 过低时, 控制环路通过增加 D 来做出反应。当 V_{OUT} 过高时, D 降低。降压输入电流为非连续(具有更强的RMS电流), 而输出电流连续, 并且等于电感电流波形。电感的电流为正, 其从半桥流出。

图2显示了负升压拓扑。在这种拓扑中, 一个更大的负电压产生自现有负电压。在 D 期间, 电感电流增加, 对能量进行存储($di = -V_{IN} \times D \times T/L$)。在 $1-D$ 期间, 能量转移至输出。当上层FET关闭并且下层FET开启时, 电感电流流入输出, 从而在电感电流下降时为负载提供支持。由图1和图2, 我们可以看到, 负升压稳压器与正降压稳压器完全相同, 只是电平偏移至接地电压以下。另外, V_{IN} 和 V_{OUT} 被颠倒。请注意下列共同特点:

- 上层FET为受控开关。
- 电感电流以相同方向流过电感(流出半桥)。
- D 增加, V_{OUT} 增加。

图1 简化正同步降压稳压器

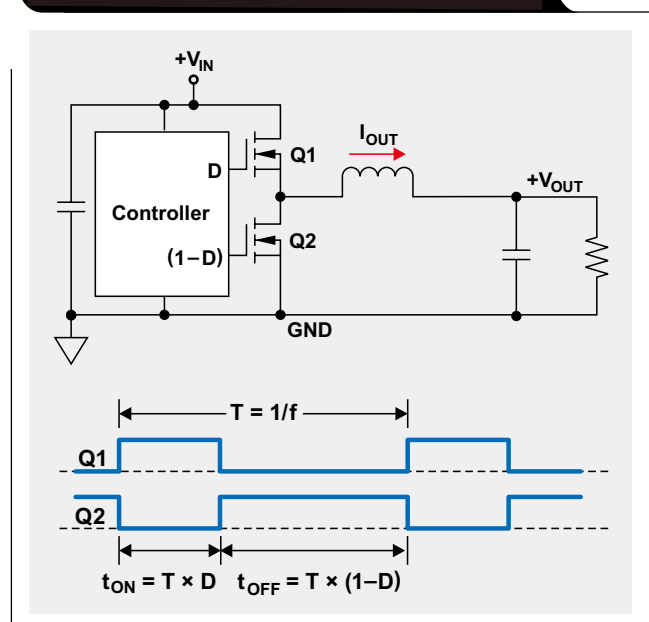


图2 简化负同步升压稳压器

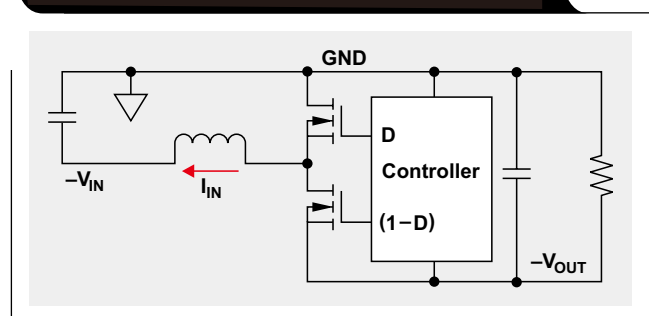
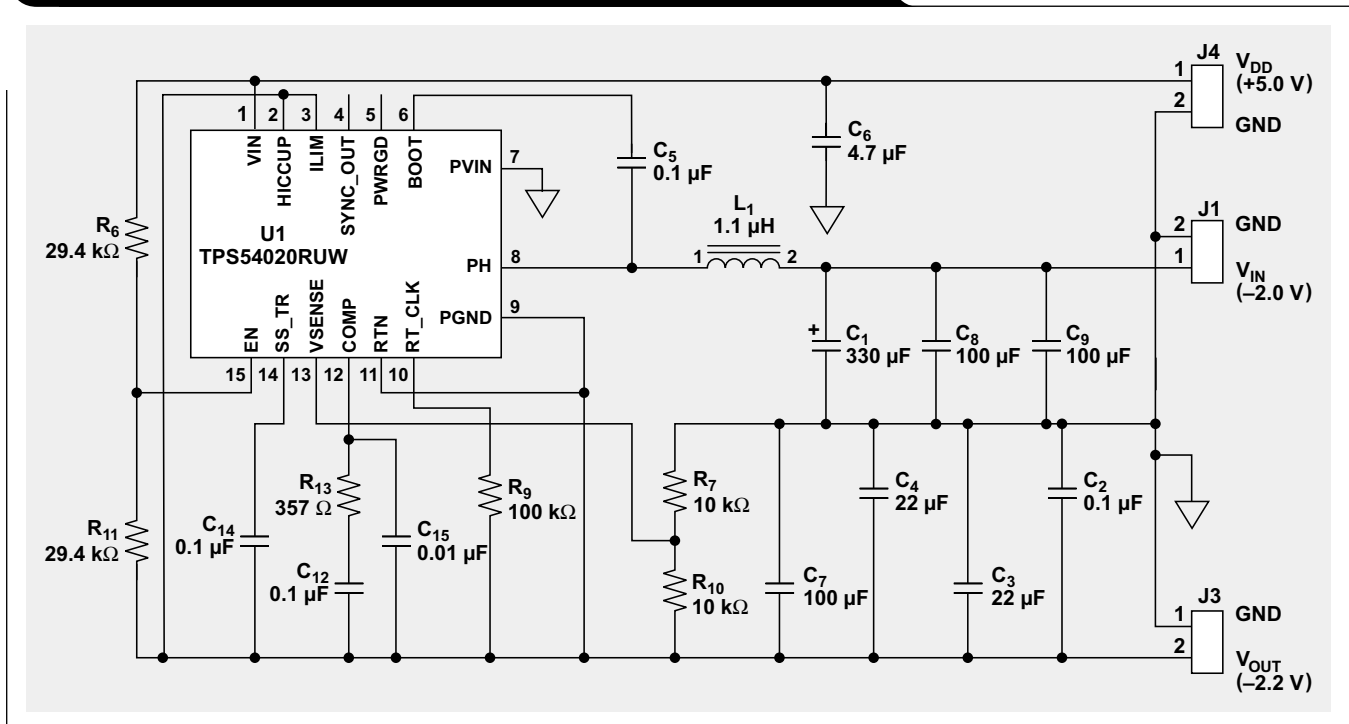


图3 举例负升压稳压器完整原理图



这些共同点的重要性在于，可利用现有正降压转换器构建负升压转换器。两者工作的一个差别是，升压转换器有非连续输出电流和连续输入电流，而降压转换器则相反。

转换器选择

在选择某个转换器时，还有三件事情需要考虑：

转换器应具有外部补偿，以适应与升压转换器相关的不同控制算法，我们将在后面讨论。

转换器处理与输入电流相等的电流，而非负载电流，因此需相应地调整额定电流和电流限制。例如，效率影响（ η ）忽略不计时，一个12W、-6V到-12V的升压转换器具有1A（12W）的输出电流和2A（12W）的输入电流。这种设计要求使用额定电流大于2A的转换器。所选转换器的额定输出电流必须大于方程式1的结果：

$$I_{\text{RATING}} = \frac{P_{\text{OUT}}}{\eta V_{\text{IN}(\text{min})}} \quad (1)$$

3、转换器的 V_{DD} 被 $-V_{\text{OUT}}$ 偏置。当转换器首次上电时， V_{OUT} 等于 V_{IN} ，而 V_{OUT} 在进入调节以前会一直上升。因此，控制器规格应允许转换器以 $V_{\text{DD}} = |-V_{\text{IN}}|$ 启动，而转换器工作额定值应为 $V_{\text{DD}} = |-V_{\text{OUT}}|$ 。例如，把-6V输入转换为-12V输出的设计要求控制器以 $V_{\text{DD}}=6\text{V}$ 启动，并在 $V_{\text{DD}}=12\text{V}$ 启动以后继续运行。当负输入为低电压时，这就存在问题。一种解决方案是，使用一个具有隔离于电源 V_{IN} 的 V_{DD} 的转换器。图3显示了利用德州仪器（TI）TPS54020把-2.0V转换为-2.2V的负升压稳压器。尽管它是一种相对低压稳压器，但是，只要转换器规格支持这些电压，所有 $-V_{\text{IN}}$ 和 $-V_{\text{OUT}}$ 的原理都相同。注意，U1即引脚VIN的电源与引脚PVIN的电源接地分开，从而实现低压运行。如前所述，并参见方程式1，转换器的额定电流由输入电流驱动。因此，转换器的功耗取决于输入电流。

负升压稳压器 (η_{BOOST}) 的效率与正降压稳压器 (η_{BUCK}) 的效率有关, 但要稍低一点。图4和方程式2显示了这两种效率的关系, 当规定 η_{BUCK} 约为90%时两者差不多相等:

$$\eta_{\text{BOOST}} = \frac{2\eta_{\text{BUCK}} - 1}{\eta_{\text{BUCK}}} \quad (2)$$

组件选择

我们可以按照降压转换器产品说明书规定的相同标准来选择电感。应根据应用要求的纹波电压来选择升压转换器的输入和输出电容器, 并时刻记住, 输出电容器额定值必须适应更高的RMS电流。

控制理论

相比降压转换器, 升压转换器具有一种不同的、更复杂的传输函数。与降压转换器一样, 电压模式控制和电流模式控制之间的传输函数不同。本分析使用一个基于TPS54020 (一种电流模式器件) 的电流模式控制升压转换器。波特图方法用于评估这种控制环路设计的稳定性。稳定性相关点为开环增益穿过统一性的相位, 以及相位穿过 -180° 时的增益。开环增益等于正向传输函数乘以控制传输函数, 包括控制环路周围的所有增益。

电流模式功率级 (控制术语叫“车间”) 具有方程式3所示正向传输函数: ¹

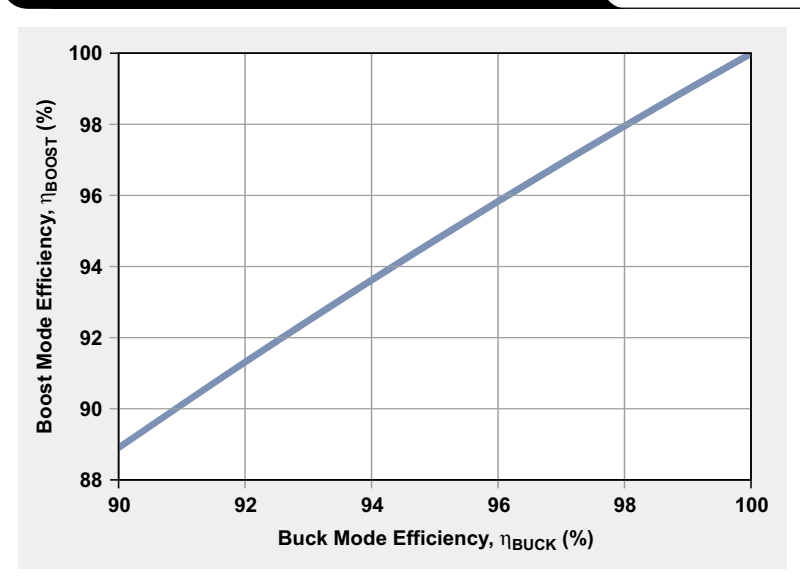
$$G_{\text{PS}}(s) = \frac{g_M \times R_{\text{LOAD}} \times (1-D)}{2} \times \frac{\left(1 + \frac{s}{2\pi \times f_{\text{ESR}}}\right) \left(1 - \frac{s}{2\pi \times f_{\text{RHPZ}}}\right)}{1 + \frac{s}{2\pi \times f_p}} \times H_e(s), \quad (3)$$

其中, s 为复形拉普拉斯变量, $H_e(s)$ 代表高频动态。连续升压具有两个突出控制功能。首先, “车间”是一个单极系统, 原因是电流模式控制影响。其次, 有一个右半层零点 (RHPZ)。1,2RHPZ、“车间”极和 C_{OUT} 等效串联电阻 (ESR) 零点频率分别表示为下列方程式:

$$f_p = \frac{2}{2\pi R_{\text{LOAD}} C_{\text{OUT}}} \quad (4a)$$

$$f_{\text{ESR}} = \frac{1}{2\pi R_{\text{ESR}} C_{\text{OUT}}} \quad (4b)$$

图4 负升压稳压器的效率



$$f_{\text{RHPZ}} = \frac{R_{\text{LOAD}}}{2\pi L} \times \left(\frac{V_{\text{IN}}}{V_{\text{OUT}}}\right)^2 \quad (4c)$$

RHPZ要求, 环路整体增益带宽低于最小RHPZ频率, 通常为5到10倍。如果需要更低的带宽, 则可忽略RHPZ, 并且方程式3中的 $H_e(s)$ 也可忽略。这种设计使用陶瓷输出电容器, 因此ESR零点也可忽略。现在, 控制方程式可简化为:

$$G_{\text{PS}}(s) = \frac{g_M \times R_{\text{LOAD}} \times (1-D)}{2 \times \left(1 + \frac{s}{2\pi \times f_p}\right)} \quad (5)$$

方程式3和5经过修改, 使用 g_M (A/V输出电流增益补偿) 而非 R_{SENSE} , 并且 $g_M = 1/R_{\text{SENSE}}$ 。

负升压稳压器设计

经证明, 正向传输函数简化为一个方程式5所示单极系统。现实控制环路例子可基于使用TI TPS54020EVM082的设计, $V_{\text{IN}} = -2.0\text{V}$, $V_{\text{OUT}} = -3.0\text{V}$, 并且 $I_{\text{OUT}} = 6\text{A}$ 。这种电气设计可根据图3所示电路重新配置为一个负升压稳压器, 其使用许多与EVM设计相同的组件。从现在起, 后面的“输入”和“输出”均指升压模式输入和输出。方程式4可用于计算32kHz的最小RHPZ。控制环路设计的目标是有一个1.0kHz的整体增益交叉, 因此可以忽略ESR零点和RHPZ的影响。

表1列出了一些具体的参数和值。方程式6使用这些值描述正向传输函数：

$$G_{PS}(s) = \frac{R_{LOAD} \times 5.70}{1 + \frac{s \times R_{LOAD}}{13889}} \quad (6)$$

图5显示了4个不同负载电阻值的 $G_{PS}(s)$ 波特图。注意，极点位置和低频增益为负载电阻的函数。另外，还要注意，在极点以后增益斜率不再变化（ C_{OUT} 驱动），在极点以前，增益依赖于负载，并且最大负载（最小 R_{LOAD} ）时出现最高频率极点。0.5Ω负载（ $I_{LOAD}=6.0A$ ）带来4.4kHz极点。我们还可以看到，RHPZ使增益上升而相位下降，从而造成无法补偿，并要求在RHPZ影响变为不利以前出现交叉。

这种设计的计划是，获得1.0kHz开环传输函数的整体增益。1.0kHz下，“车间”具有约+9 dB的增益。利用积分电路后面紧跟最高GPS(s)极点频率零点，并且使用一个可产生1.0kHz预期交叉-9 dB的整体增益（+9 dB + -9 dB = 0 dB），可以轻松地对这种正向传输函数进行补偿。这种补偿接近于通过交叉的单极转降特性，并带来足够的相位余量。

波特稳定性标准

负反馈闭环系统具有一个如方程式7所示传输函数：

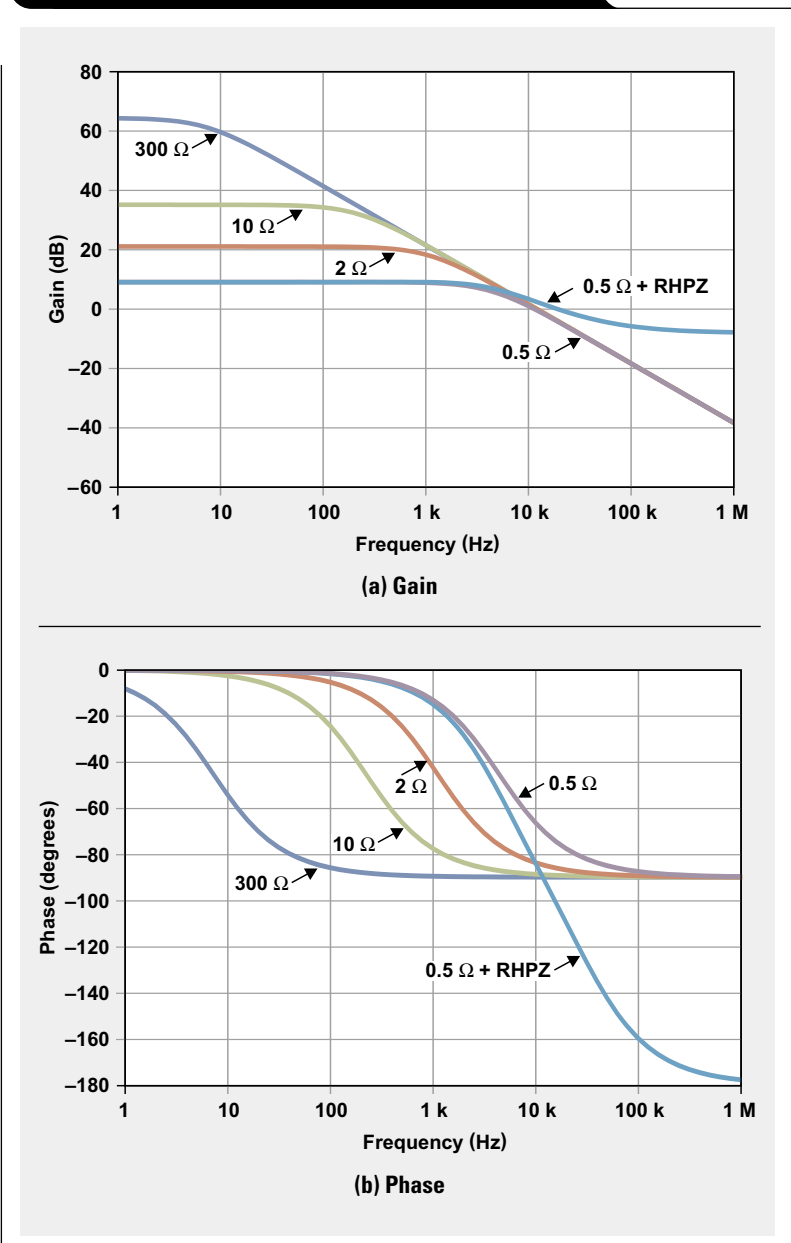
$$Y(s) = \frac{G(s)}{1 + G(s)H(s)}, \quad (7)$$

其中， $G(s)$ 为正向（“车间”）传输函数， $H(s)$ 为负反馈控制，而 $G(s)H(s)$ 为开环传输函数。波特稳定性标准规定，除非 $G(s)H(s)=-1$ ，否则 $Y(s)$ 有理。在后一种情况下， $Y(s)$ 为无限且不稳定。如果出现不稳定，还必须具备两个条件。首先， $|G(s)H(s)|$ 必须等于1（增益=0dB）；其次， $G(s)H(s)$ 相位必须等于-180°，相当于-1。包括相位余量和增益余量在内的波特图，用于评估控制设计接近这种条件的程度。当增益等于0 dB时，相位余量被定义为 $G(s)H(s)$ 和-180°之间的相位差，同时当相位等于-180°时增益余量是指负增益。在电源设计过程中，通常考虑45°以上的相位余量。

表1 负稳压器的设计值和TPS54020产品说明书参数

PARAMETER	COMMENTS
$C_{OUT} = 144 \mu F$	
$L = 1.1 \mu H$	
$g_M = 17 A/V = 1/R_{SENSE}$	g_M from datasheet = I_{SWITCH}/V_{COMP}
$g_{EA} = 0.0013 A/V$	From datasheet
$D = (V_{OUT} - V_{IN})/V_{OUT} = 0.33$	
$V_{REF} = 0.600 V$	From datasheet
$R_{10} = 10.0 k\Omega; R_7 = 40.2 k\Omega$	Feedback-divider gain = 0.2 V/V

图5 4个不同负载电阻的GPS(s)波特图



误差放大器补偿

图6显示了误差放大器（EA），该电路的传输函数描述如下：

$$G_{EA}(s) = \frac{g_{EA}R_{10}}{R_{10} + R_7} \times \frac{1}{C_1 + C_{15}} \times \frac{1}{s} \times \frac{C_{15}R_1s + 1}{\frac{C_1C_{15}}{C_1 + C_{15}} \times R_1s + 1} \quad (8)$$

注意，跨导误差放大器的传输函数包括反馈分频器增益。如果它是一个电压反馈误差放大器，则分频器不会为一个增益项。查看方程式8我们发现， $G_{EA}(s)$ 在0Hz处有一个极点，即下面频率下的一个补偿零点：

$$f = \frac{1}{2\pi R_1 C_{15}}$$

高频极点频率为：

$$f = \frac{1}{2\pi R_1 \left(\frac{C_1 C_{15}}{C_1 + C_{15}} \right)}$$

注意，如果零点和极点以10或者以上作为间隔，则 $C_{15} \gg C_1$ 。我们的计划是，让增益等于1.0kHz时的-9dB，把零点放置于最高GPS (s) 极点 (4.4kHz)，以补偿“车间”极点，然后在更高频率下放置其它极点。

评估 $f=1.0\text{kHz}$ 的 $|G_{EA}(s)|$ ，并设置其等于-9dB，得到 $C_1 + C_{15} \approx C_{15} = 0.117 \mu\text{F}$ 。我们选择最接近标准值 $0.10 \mu\text{F}$ 。给定 C_{15} 和4.4kHz预期零点位置时， R_1 可计算为 360Ω 。我们选择最接近标准值 357Ω 。高频极点放置在50kHz处。这种做法有些随意，但是该极点需大于10倍交叉频率，以确保它不会降低环路相位余量。需要添加该高频极点是因为，它让环路增益在高频下不断下降。经计算， C_1 为 $0.01 \mu\text{F}$ 。图7显示了转换器最终补偿环路的波特图。预计开环增益和相位，与测量得开环增益和相位紧密匹配，接近1.0kHz整体增益交叉。

测试数据

图7还包括了 0.5Ω 负载电源的测量得波特图。在1.0kHz交叉附近，存在密切的相关性。图7所示预计波形还包括了RHPZ效应。1.0kHz和10kHz之间的增益和相位干扰被认为来自于控制器的非线性特性，并且在50%以上负载电流时开始出现。由于这种现象出现在交叉以上，因此它对环路稳定性无关紧要。

图6 误差放大器与补偿

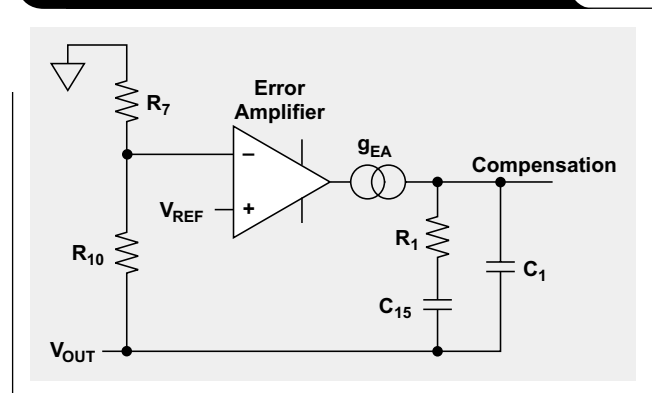


图7 转换器最终补偿环路的波特图

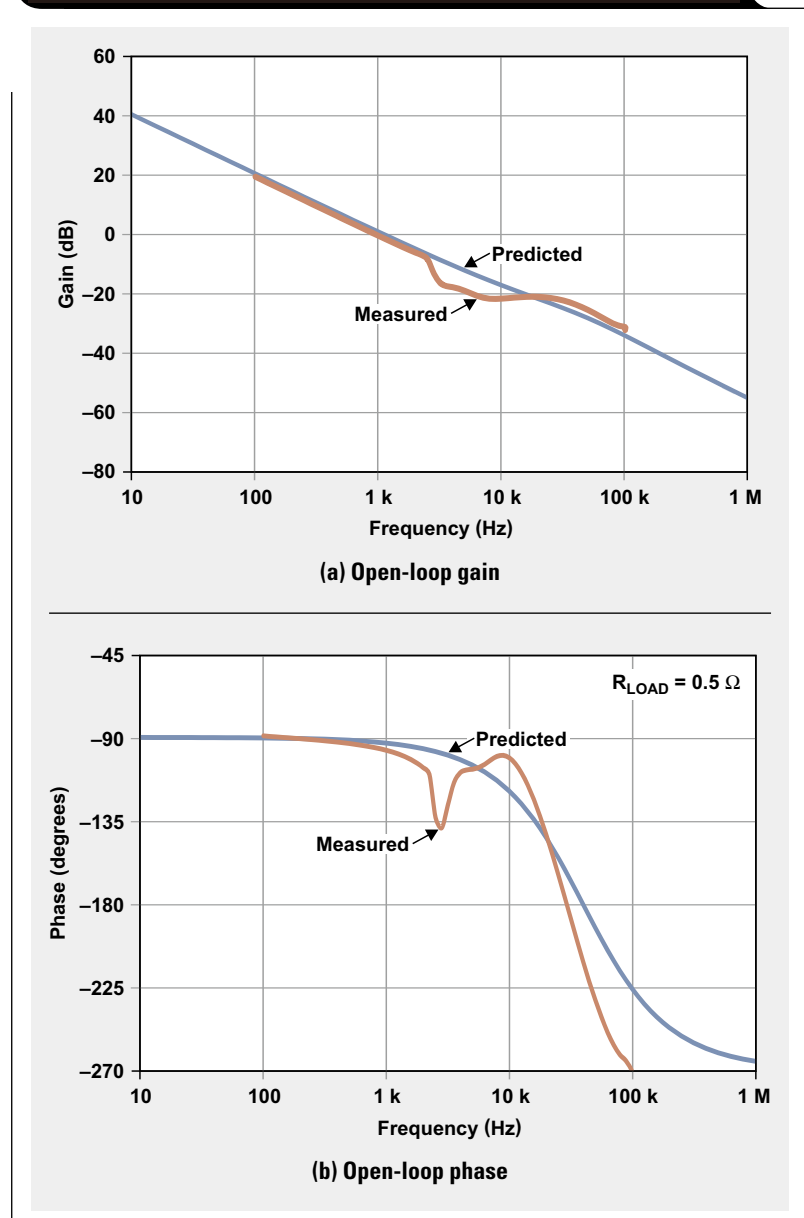


图8显示了0.5Ω (6A) 负载的开关波形。正如我们预计的那样，它看起来与降压转换器的开关波形完全一致，但电平偏移至接地电压以下，具体取决于-3.0V V_{OUT} 设置值。

其它考虑事项

关于这种转换器，我们还需要注意其它三个方面。首先，TPS54020有单独的 V_{IN} 和 V_{DD} 。它实现了低电压（此处为2V）功率转换，而这对于许多其它转换器是不可能的。其次，这种负升压设计概念可扩展至更高电压，其仅受限于所选择转换器的额定值。最后且最重要的一点是，在升压转换器启动以前但在电压施加于PVIN引脚以后，升压输出的任何负载电流都通过低侧FET体二极管来传导。即使以DC电流启动，TPS54020都能非常正常地工作，但是并非所有器件都能够以这种相同的方式运行。因此，我们有必要添加一个与低侧内部FET并联的肖特基二极管，以为该电流提供一条外部通路。

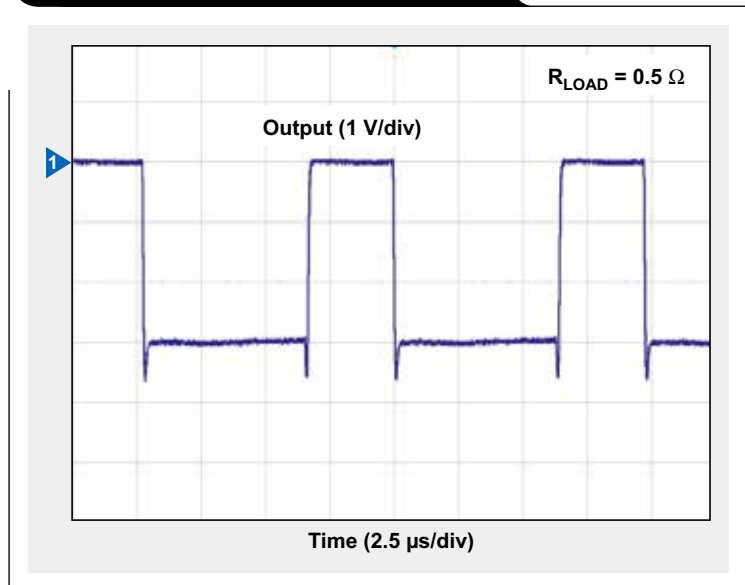
结论

本文证明了正降压稳压器可用于实现负升压稳压器，并获得良好的性能。在实时测量和控制环路波特图中，实际性能都与我们预测的性能紧密匹配。

参考文献

- 1、《电流模式控制升压转换器补偿》，作者Jeff Falin、Tahar Allag和Ben Hopf，刊发于《应用报告》，网址：www.ti.com/slva452-aaj
- 2、《右半层零点一简化解释》，德州仪器公司，网址：www.ti.com/slup084-aaj

图8 开关电压波形



- 3、《具有轻负载效率的小型、10A、4.5V到17V输入、SWIFT™同步降压转换器》，出于《TPS54020产品说明书》，网址：www.ti.com/slvsb10-aaj
- 4、《TPS54020EVM-082评估模块 (PWR082)》，见于《用户指南》，网址：www.ti.com/slpu777-aaj

相关网站

电源管理：
www.ti.com/power-aaj
www.ti.com/tps54020-aaj
www.ti.com/tps54020evm-aaj

订阅《模拟应用杂志》，请访问：
www.ti.com/subscribe-aaj

交叉式升压PFC数字电流平衡

作者: Bosheng Sun, 德州仪器 (TI) 系统工程师

引言

功率因数校正转换器让输入电流追随输入电压, 这样, 负载就好像是一个连接为其供电的电压源的电阻器。有源PFC中使用的最为普遍的电源拓扑是非隔离式升压转换器。就高功率级而言, 两个升压单元可连接同一个桥整流器, 并工作在 180° 异相下 (图1)。这被称作双相交叉式PFC。通过控制两个相位的电感电流 180° 异相, 可同时降低输入和输出电流纹波。结果, 我们便可以使用更小的电磁干扰滤波器, 从而降低材料成本。由于两个升压电路中所使用的两套组件之间的差异, 两个电感电流必然不同。当PFC进入连续导电模式 (CCM) 时, 这种情况更甚。失衡电流在一个相引起更多热应力, 并且它还可能会误触发过电流保护。因此, 对于交叉式PFC设计而言, 电流平衡机制非常必要1-4。

本文为你介绍平衡电感电流的三种不同数字控制方

法。第一种方法检测每个开关周期的电感电流, 比较两个相位之间的电流差异, 然后逐周期调节一个相位的占空比。第二种方法仅对每半个AC周期的占空比进行调节。第三种方法使用两个独立电流环路, 单独控制每个相位。由于这些环路共用相同的电流基准, 因此电流被自动平衡。

方法1: 逐周期占空比调节

在这种方法中, 使用一个分流器检测总电流。一个平均电流模式控制用于强制输入电流追随输入电压。脉宽调制 (PWM) 控制器产生两个信号, 每个信号都有相同的占空比但异相 180° , 用以驱动两个升压级。在每个相位, 电流变压器 (CT) 放置于MOSFET正上方, 以检测开关电流。对CT输出采样, 然后相互比较; 之后, 误差乘以增益K, 倍增输出用于相应调节相位2的占空比。例如, 如果相位1具有比相位2更高的电流, 则误差为正。倍增器输出 (同样为正) 增加相位2的占空比及其电流。图2显示了这种配置。

图1 双相交叉式PFC

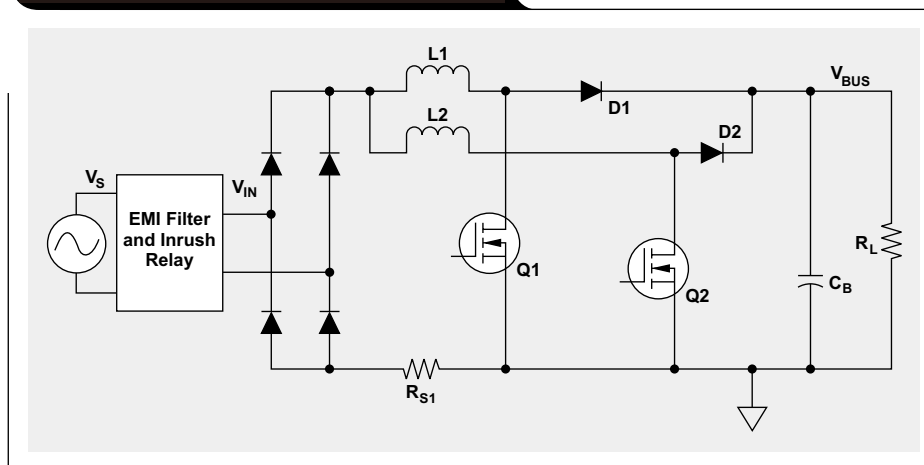
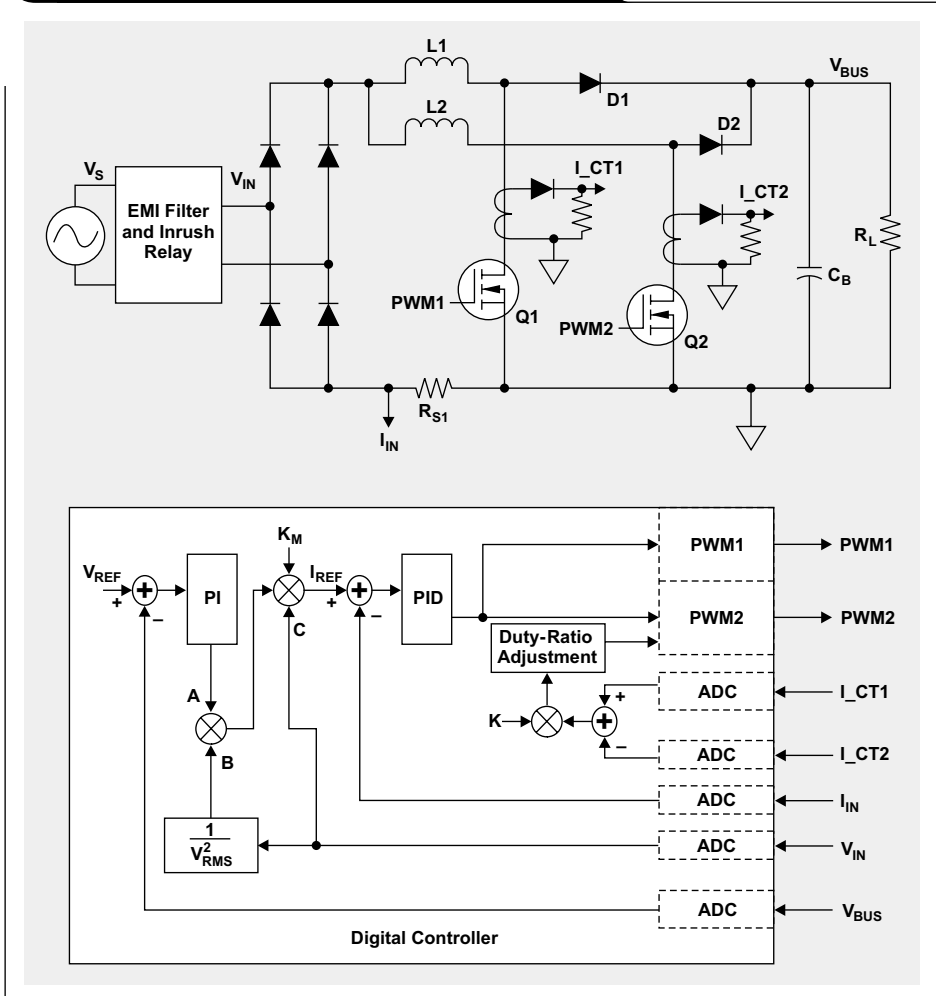


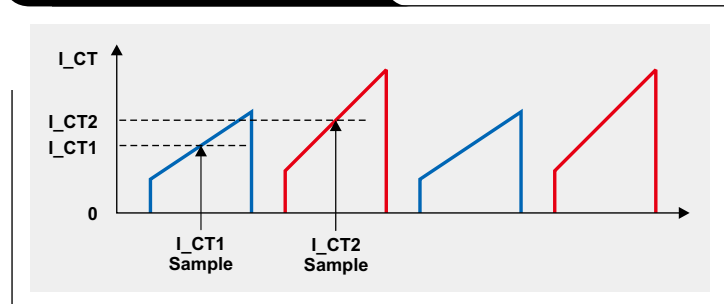
图2 逐周期占空比调节



正确对CT电流采样是这种方法的关键所在。由于CT输出为锯齿波，因此为公平比较，需在相同点对两个电流采样。例如，在开关“导通”时间的中间位置进行采样，如图3所示。此处，失衡电流引起不同的CT输出大小。

正确CT电流采样以后，逐周期方法便可获得良好的电流平衡。图4显示了360W、数字控制交叉式PFC的测试结果。正如我们看到的那样，电感电流之间存在巨大的差异，但在平衡以后它们几乎重叠在一起。

图3 CT信号采样



由于在每个开关周期都对第二个相位占空比进行调节，并且由于各个周期之间的电流差异不同，每个周期的调节可能也不同，因此这种方法必然会给AC输入电流带来高频噪声。图5a显示了电流平衡变得平滑且干净以前的AC输入电流波形。一旦使用了电流平衡，高频噪声便会消失（图5b）。

方法2：半AC周期占空比调节

由于在每个开关周期都对占空比进行调节会给总输入电流带来高频噪声，因此尝试仅在每个半AC周期对占空比进行调节看似为一种合理的办法。每个半AC周期的平均

或者峰值电感电流均可用于电流平衡。例如，利用与图2所示类似的配置，强制每个半AC周期的峰值电感电流均相等。仍然在每个开关周期对 I_{CT1} 和 I_{CT2} 采样，并且固件在每个半AC周期发现 I_{CT1} 和 I_{CT2} 的峰值。然后，比较这些峰值，并且使用误差来调节占空比。在每个半AC周期计算电流差异一次，因此相同的占空比调节运用于下一个半AC周期。这样，便从根本上解决了高频噪声问题。测试结果表明，AC电流波形几乎与使用电流平衡以前一样；高频噪声消失了。

图4 电感电流

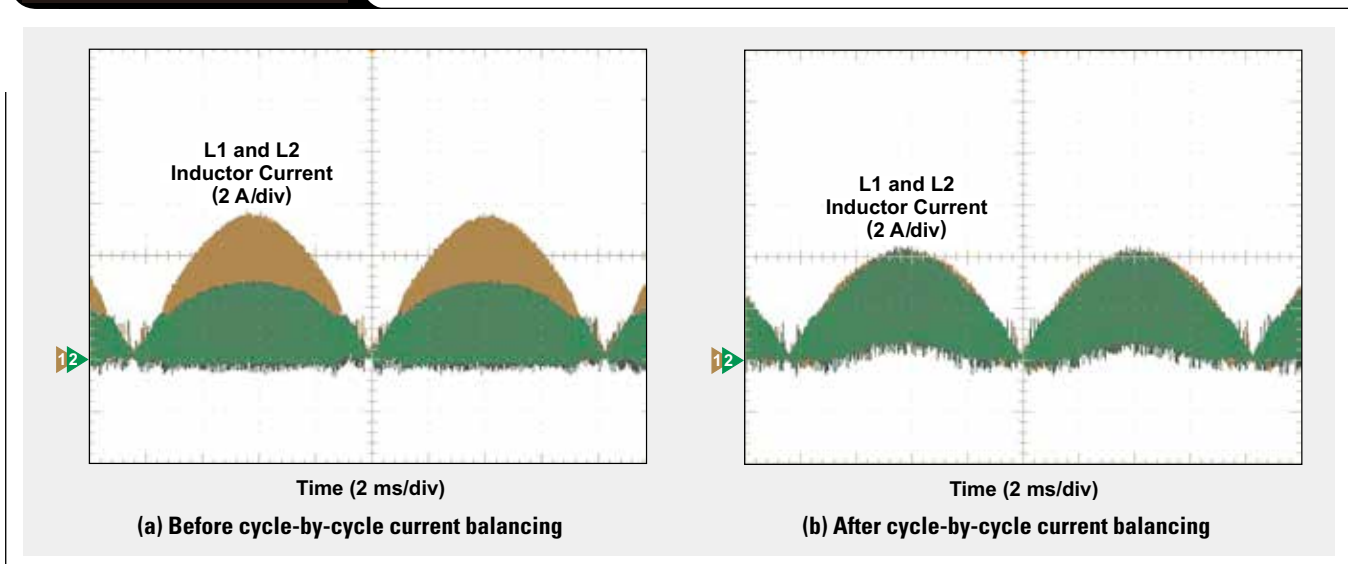
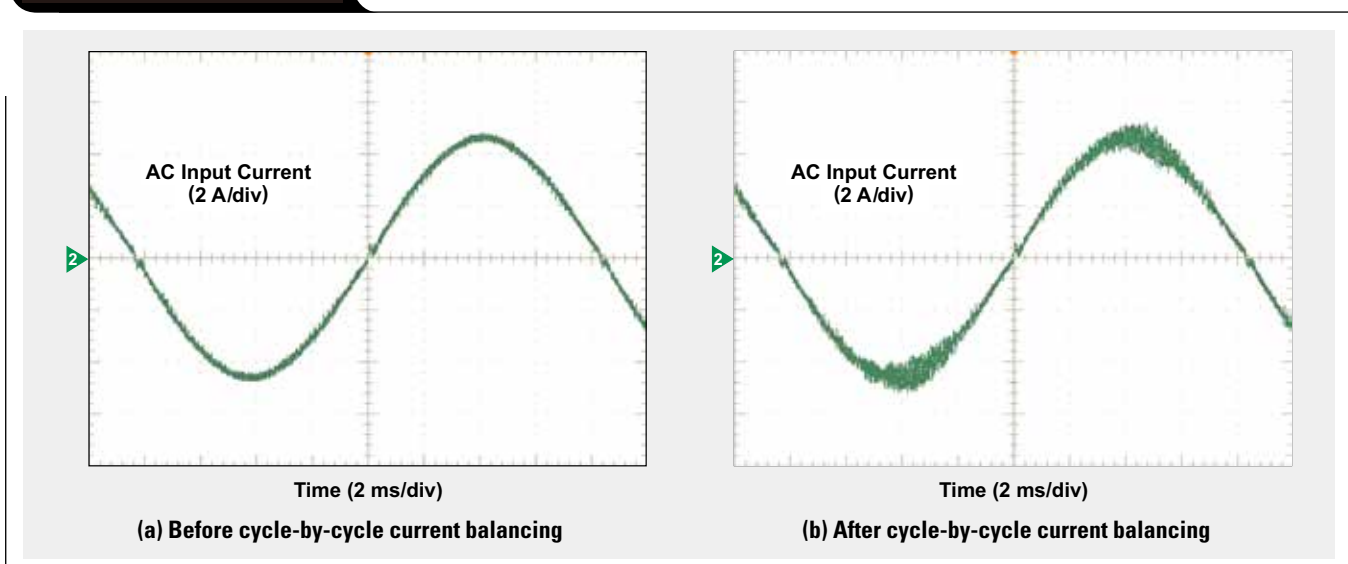


图5 AC输入电流



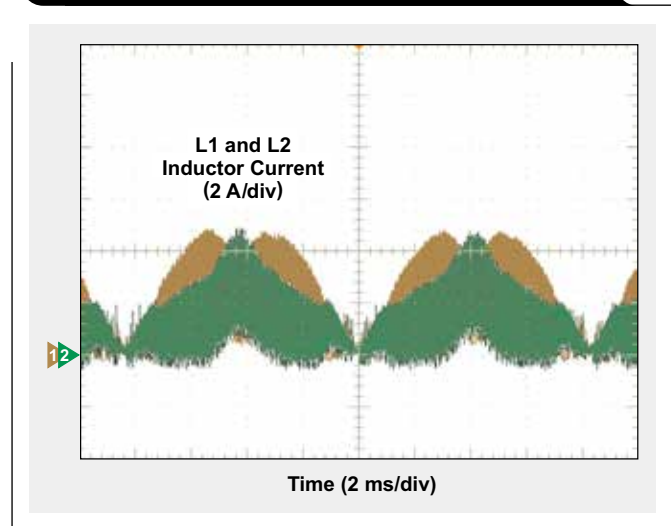
另外，这种方法也有一个缺点。由于连续导电模式（CCM）和非连续导电模式（DCM）下，占空比与输入电流传输函数的关系不同，因此转换器动态可能会突然变化。即使总输入电流仍然为正弦曲线，但在半AC周期使用相同的占空比调节会使电感电流失真（图6）。另外，由于两个升压电路中使用的两套组件之间存在差异，电路在每个半AC周期的不同点进入CCM。所以，两个相位的失真情况也不一样。另一方面，与图4a所示失衡电流不同，这种方法会强制每个半AC周期的电感电流峰值相等，因此电流确实一定程度上实现了平衡。

方法3：双电流控制环路

在前面的一些方法中，都仅有一个电流控制环路。总电流用于电流环路控制，而两相位从相同控制环路获得相同的占空比。如果使用相同电流基准的两个电流控制环路，并且每个单独控制一个相位，则闭环控制会强迫电流自动平衡，从而使占空比调节变得无必要。

就模拟控制器而言，再添加一个环路意味着添加另一个补偿网络和另一个反馈引脚。不可避免的是，它会增加成本和设计工作量。利用一个普通数字控制器，通过固件实现这种电流控制环路。增加第二环路意味着增加额外的代码，乍看好像是一种好的解决方案。但是，额外代码需要额外的CPU执行时间。仅用于一个环路计算的CPU，现在需要服务于两个环路。要想在不导致任何中断溢出的情况下完成这项工作，就需要提高CPU速度。它要求更高成本的CPU，并且功耗也随之增加。另一种选择是降低控制环路速度—例如，从50kHz降低到25kHz。CPU速度保持不变，并且在不导致任何中断溢出的情况下完成双环路计算。然

图6 半AC周期电流平衡以后的电感电流

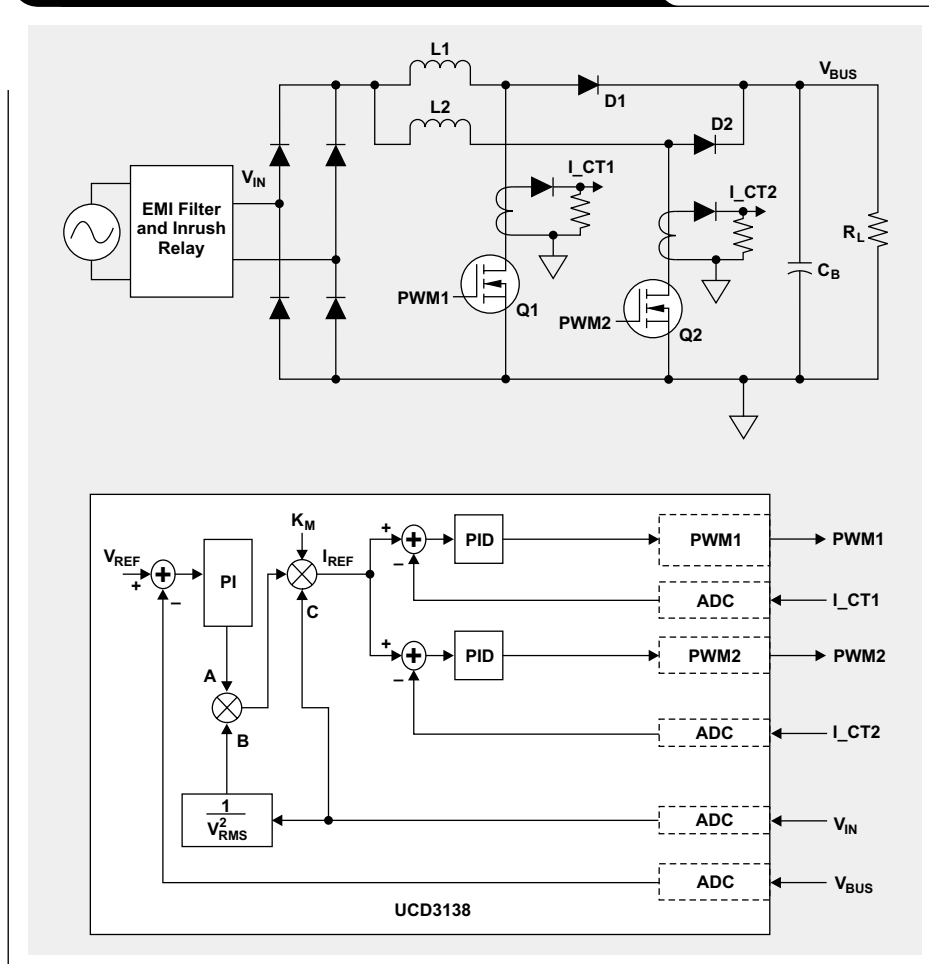


而，由于控制环路速度降低，环路带宽便受到限制，而低带宽又会降低PFC性能。

集成控制解决方案

第二代数字控制器，例如：TI UCD3138等，为我们提供了一种不一样的解决方案。它是一种完全可编程数字控制器，但控制环路通过固件实现。这种控制环路基于比例积分导数（PID），是一种双极、双零数字补偿器。所有环路计算均由固件完成，并且速度可达2MHz。固件只需对PID系数进行配置。它允许使用一颗低速CPU，因为其只需完成低速任务，例如：内务处理和通信等。另外，UCD3138在芯片内拥有3个独立的环路，因此可以在没有使用任何额外硬件或者高速CPU的情况下，实现双电流控制环路。图7显示了使用UCD3138实现的这些双控制环路的配置情况。需对每个相位的电流反馈信号进行测量。正常情况下，可以

图7 使用UCD3138的双电流控制环路



使用放置于MOSFET上方的CT。由于不需要分流器，因此这种配置还可提高效率。

因为CT放置于每个开关的正上方（图7），所以它仅检测开关电流。它只是电感电流的上升部分，然而每个电流环路都控制平均电感电流。仍然在PWM“导通”时间的中间位置，对CT电流信号进行采样（图3）。它是一个瞬间值，在图8和图9中表示为 I_{SENSE} 。仅当电流连续时，采样的开关电流（ I_{SENSE} ）才等于平均PFC电感电流（图8）。当电流变得不连续时（图9）， I_{SENSE} 不再等于平均PFC电感电流。为了控制平均电感电流，需推导出采样 I_{SENSE} 的中间点与开关期间的平均电感电流之间的关系，并同时适用于CCM和DCM。

图8 CCM的检测电流波形

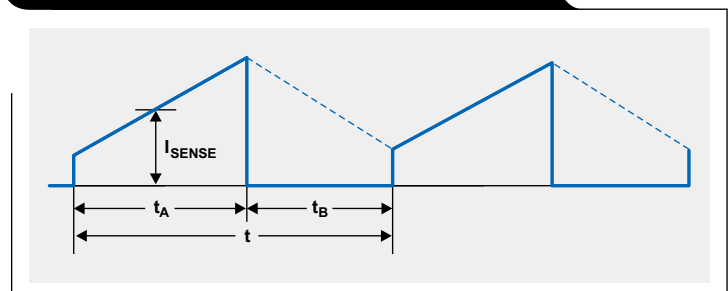
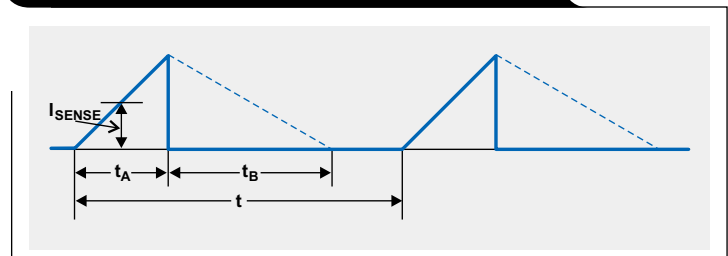


图9 DCM的检测电流波形



对于稳态运行的升压型转换器来说，升压电感的伏秒在每个开关期间均保持平衡：

$$t_{\text{ON}} \times V_{\text{IN}} = t_{\text{OFF}} \times (V_{\text{OUT}} - V_{\text{IN}}), \quad (1)$$

其中， t_{A} 为电流升时间（PWM“导通”时间）， t_{B} 为电流降时间（PWM“关断”时间）， V_{IN} 为输入电压，而 V_{OUT} 为输出电压，并假设所有功率器件均为理想状况。由图8和图9，可根据 I_{SENSE} 计算出平均电感电流（ I_{AVE} ）：

$$I_{\text{AVE}} = I_{\text{SENSE}} \times \frac{t_{\text{A}} + t_{\text{B}}}{t}, \quad (2)$$

其中， t 为开关时间。组合方程式1和2得到：

$$I_{\text{SENSE}} = \frac{I_{\text{AVE}} \times t \times (V_{\text{OUT}} - V_{\text{IN}})}{t_{\text{A}} \times V_{\text{OUT}}}, \quad (3)$$

利用方程式3，我们可以通过瞬时开关电流（ I_{SENSE} ）解释平均电感电流（ I_{AVE} ）。 I_{AVE} 为期望电流，而 I_{SENSE} 为电流控制环路的电流基准。检测出真实瞬时开关电流，然后与该基准比较，最后将误差发送至电流控制环路。

图10显示了这种方法的测试结果。如图4所示，即使两个电感电流具有较宽的方差，在使用电流平衡以后它们也能几乎完全重叠。同时，总AC电流保持平顺和干净。

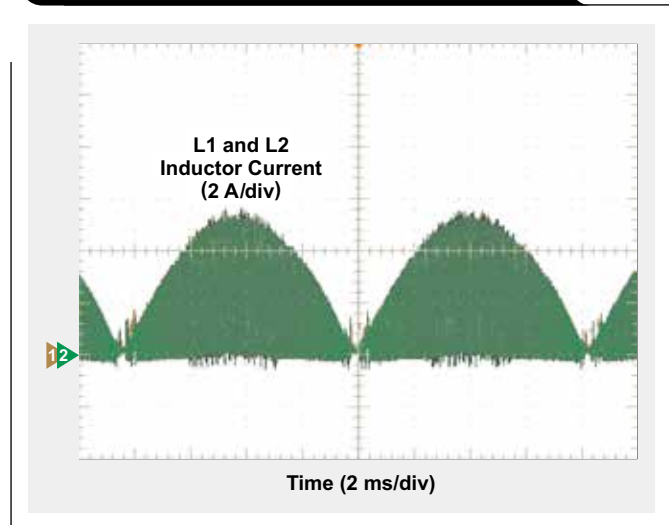
结论

我们对交叉式升压PFC使用的三种电感电流平衡数字控制方法进行了评估。通过比较电流差异和逐周期调节占空比，可以非常好地平衡电流。但是，这种方法还给总输入电流注入了高频噪声。每个半AC周期仅调节一次占空比消除了高频噪声，但即使总AC电流为正弦曲线，每个单独电感电流还是失真。更好的方法是使用两个电流环路，每个环路单独控制一个相。由于两个电流环路共用相同的电流基准，因此电流被自动平衡。利用一个数字控制器，第二环路的成本仅为一些额外的代码。测试结果表明，第三方法获得了最佳的性能。

参考文献

1、《交叉式升压转换器的一种新型电流共用技术》，作者Byung-Sun Min、Nam-ju Park和 Dong-seok Seok Hyun，见于美国佛罗里达州奥兰多“2007IEEE电源电子专家大会会议记录” pp. 2658–2663。

图10 UCD3138双控制环路的电感电流平衡



2、《一种新的数字控制交叉式PFC电流平衡方法》，作者Marco Soldano等人，见于美国佛罗里达州奥兰多“2012应用电源电子大会与展览会议记录” pp. 299–303。

3、《连续电感电流模式下交叉式升压转换器的功率因数校正》，作者Laszlo Balogh和Richard Redl，见于美国加利福尼亚州圣地亚哥“1993 IEEE应用电源电子大会与展览会议记录” pp. 168–174。

4、《并联升压PFC电路控制电流共用方法和装置》，作者Q. Zhang、A. Qiu、J. Ying和J. Zeng，见于2006年10月3日“美国专利7116087”。

5、《连续和非连续导电模式下工作的数控升压功率因数校正转换器》，见于2005年2月《IEEE工业电子学报》第1册第52卷pp. 88–97

相关网站

电源管理：

www.ti.com/power-aaj

www.ti.com/ucd3138-aaj

订阅《模拟应用杂志》，请访问：

www.ti.com/subscribe-aaj

RS-485故障保护偏置：老式收发器与新式收发器对比

作者：Thomas Kugelstadt，德州仪器 (TI) 高级应用工程师

许多工业网络设计人员对已经存在了30年的工业接口标准（例如：RS-485等）似乎仍然搞不清楚，这令人难以置信。尽管讲解这种标准基础知识的文献有很多，但是TI应用团队仍然每周都会收到一些基础性问题，例如：如何把故障保护偏置应用于闲置总线。

故障保护是指为端接闲置总线提供差动电压的技术，其目的是让总线收发器的接收机输出维持在逻辑高电平状态。当传统收发器设计用于总线网络设计时，常常会要求使用这种技术。

一些传统设计，例如：表1所示收发器，具有 ± 200 mV的宽输入灵敏度。这意味着，+200 mV和-200 mV之间的小输入信号可以让接收机输出变高或者低，从而使输出状态变得不确定。

在数据传输期间，要求满负载总线的差动线压高于 ± 1.5 V，其远高于收发器的输入灵敏度。但是，在总线访问权限从一个节点移交给另一个节点期间或者传输暂停期间，总线闲置。使两个差动信号对导体相互连接的低阻抗端接电阻器，让差动总线电压为0V，刚好位于收发器输入灵敏度的中间，从而产生一个不确定的输出。

因此，为了使接收机输出在总线闲置期间保持逻辑高电平，必须对总线施加一个高于接收机正输入阈值（ V_{IT+} ）的正差动故障保护电压。表1表明，收发器每

提高一代，理论要求故障保护电平便随接收机正输入阈值改变而下降。尽管收发器X要求最低+200 mV的故障保护偏置，但是收发器Y和Z均可在没有它的情况下工作，因为它们的正输入阈值低于0V。不幸的是，这些值仅运用在无噪环境下，例如：实验室或者地球的南北极，肯定不能在恶劣的工厂环境下使用，而RS-485网络就普遍安装在这种环境中。

差动噪声会进入总线，如果这种噪声的量级被包括在故障保护电压计算中，则其会错误触发接收机输入。利用一条双绞线可帮助把线缆噪声转换为共模噪声。之后，接收机的差动输入对这种噪声进行抑制。但是，线缆不规则性以及总线节点连接器出现的噪声，可能会促进差动噪声的产生，而这种噪声是无法被接收机抑制的。

下一页的图1表明，当噪声信号叠加在收发器X和Y的正输入阈值电平上时，最小迟滞电压决定接收机输出出现错误逻辑状态的噪声电平。表1显示了从不同产品说明书提取的接收机参数，它仅举出了收发器Z的最小迟滞电平。使用两个老式的收发器X和Y时，仅举出典型的迟滞值。在某种情况下，例如：确定极端情况的最小故障保护值，典型值没有意义。实际上，TI应用团队同时测量了收发器X和Y的最小迟滞电压，其接近规定典型值的一半。

表1 第一代、第二代和第三代（X、Y和Z）收发器的接收机输入灵敏度

TRANSCIVER	POSITIVE-GOING INPUT THRESHOLD VOLTAGE, V_{IT+} (mV)			NEGATIVE-GOING INPUT THRESHOLD VOLTAGE, V_{IT-} (mV)			INPUT HYSTERESIS VOLTAGE, V_{HYS} (mV)			RECEIVER OUTPUT IS INDETERMINATE WHEN
	MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX	
X (SN65LBC176)			200	-200				50		$-0.2\text{ V} < V_{AB} < 0.2\text{ V}$
Y (SN65HVD12)			-10	-200				35		$-0.2\text{ V} < V_{AB} < 0.01\text{ V}$
Z (SN65HVD72)		-70	-20	-200	-150		50	80		$-0.2\text{ V} < V_{AB} < 0.07\text{ V}$

另外，有一种可能性是，给定收发器情况下，迟滞窗口可能位于正输入阈值和负输入阈值之间的任何位置。因此，进行极端情况计算时，你必须假设迟滞窗口位于最高正阈值极限处。因此，要确定足够高的故障保护偏置电压，必须给正输入阈值电压添加预计峰到峰噪声电平： $V_{AB(min)} = V_{IT+} + V_{N(PP_max)}$ 。

对于噪声电平为 $V_{N(PP_max)} = 50\text{ mV}$ 的高度平衡总线来说，使用收发器X要求差动故障保护电压为 $V_{AB(min)} = 200\text{ mV} + 50\text{ mV} = 250\text{ mV}$ （图1）。

在没有外部偏置的情况下使用相同噪声电平操作收发器Y，是一项高风险的工作，特别是在最小迟滞远小于标称值时。另外，给正输入阈值增加噪声电平，得到最小故障保护电压为V

$$A_{B(min)} = -10\text{ mV} + 50\text{ mV} = 40\text{ mV}.$$

更加现代的第三代收发器Z可以在没有故障保护偏置的情况下维持稳定的输出。它的正输入阈值为 -20 mV ，规定最小迟滞为 50 mV ，允许最大峰到峰噪声电平为 140 mV ，这几乎3倍于使用外部偏置的传统器件的抗噪性能。

如果无法使用一些现代收发器，则后面内容介绍的一些计算方法可用于对传统收发器要求的故障保护偏置网络进行优化。

传统收发器的故障保护偏置

图2显示了一条端接RS-485总线及其分布式网络节点，以及由两个偏置电阻器 (R_{FS}) 和一个终端电阻器 (R_{T1}) 组成的故障保护偏置网络。对于大多数作为主/从系统的RS-485应用来说，故障保护偏置网络常常安装于总线的主端，而另一个线缆端接收匹配典型线路阻抗 (Z_0) 的终端电阻器 (R_{T2})。

图1 故障保护偏置需求取决于收发器

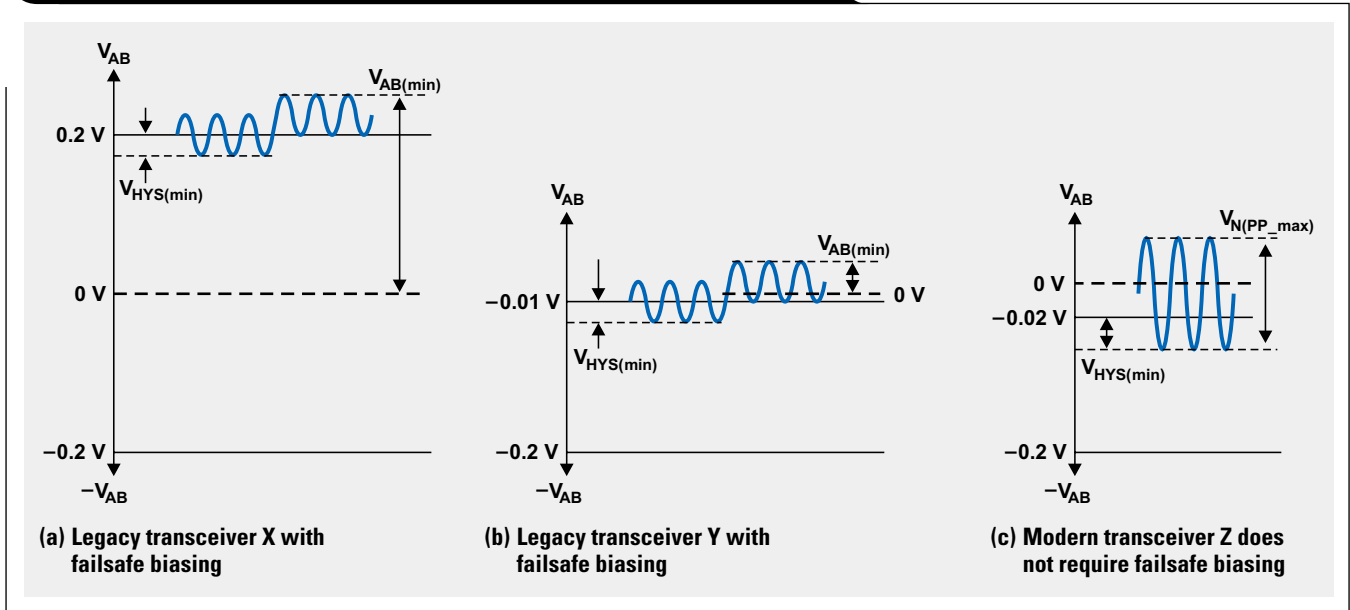
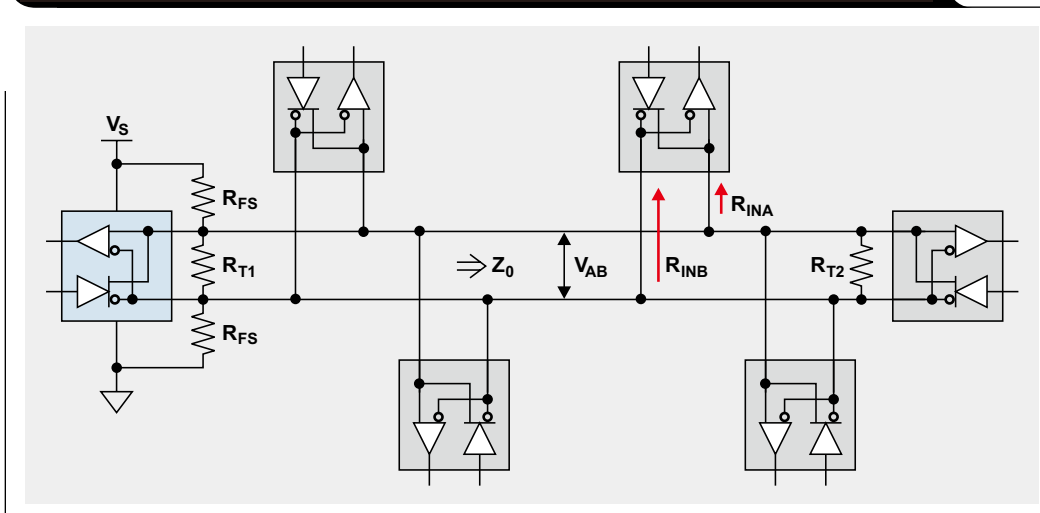


图2 传统收发器的故障保护网络RS-485总线



故障保护偏置的主要缺点是其共模负载。共模负载是信号导线和本地收发器接地之间的电阻。收发器具有高共模负载，主要是因为接收机的输入电压分压器（图3）把输入信号降低了9倍以上。

内部电阻器网络在每个A和B总线端施加一个共模负载，其可表示为组合输入电阻（ R_{IN} ）。那么，可以通过A和B线路的等效输入电阻（ R_{INEQ} ）表示整个收发器网络的总共模电阻。

RS-485标准规定每条总线的最大共模负载为375Ω。初始，该值仅分配给总线收发器。实现一个故障保护偏置网络会消耗大量的这种负载，因此仅允许少数收发器连接至总线。

图4显示了一条RS-485总线的集中等效电路。可根据规定故障保护总线电压（ V_{AB} ）、电源电压（ V_S ）、 R_{FS} 和 R_{INEQ} 引起的共模负载以及特性线路阻抗（ Z_0 ），来计算这种电路允许故障保护电阻器值。计算节点A和B的电流，然后求解各自线压（ V_A 和 V_B ）得到：

$$\frac{V_S - V_A}{R_{FS}} = \frac{V_A - V_B}{R_{T1}} + \frac{V_A - V_B}{R_{T2}} + \frac{V_A}{R_{INEQ}} \Rightarrow$$

$$V_A = R_{INEQ} \times \left[\frac{V_S - V_A}{R_{FS}} - (V_A - V_B) \times \left(\frac{1}{R_{T1}} + \frac{1}{R_{T2}} \right) \right]$$

就节点A而言：

$$\frac{V_B}{R_{FS}} = \frac{V_A - V_B}{R_{T1}} + \frac{V_A - V_B}{R_{T2}} - \frac{V_B}{R_{INEQ}} \Rightarrow$$

$$V_B = R_{INEQ} \times \left[(V_A - V_B) \times \left(\frac{1}{R_{T1}} + \frac{1}{R_{T2}} \right) - \frac{V_B}{R_{FS}} \right]$$

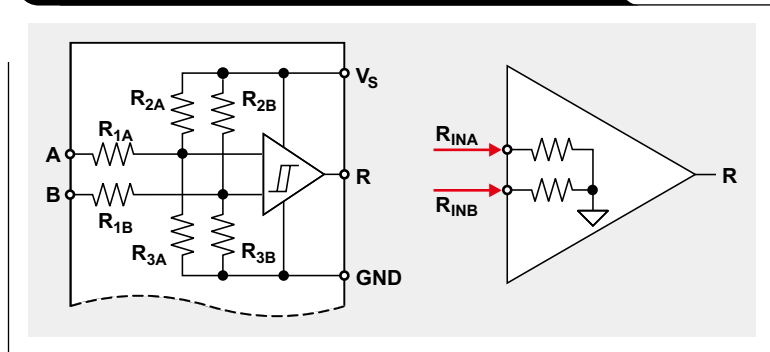
就节点B而言，考虑到两个压线之间的差异，并确保故障保护偏置在最小电源条件以下，可计算得到要求的最小故障保护总线电压：

$$V_{AB(\min)} = \frac{V_{S(\min)}}{R_{FS}} \times \frac{1}{\frac{1}{R_{INEQ}} + \frac{1}{R_{FS}} + 2 \left(\frac{1}{R_{T1}} + \frac{1}{R_{T2}} \right)} \quad (1)$$

由于 R_{FS} 与 R_{INEQ} 共同组成一条信号线的总共模负载，因此两条信号线的并联值不得超出375Ω的规定最大值，其可表示为：

$$R_{FS} \parallel R_{INEQ} = 375 \Omega \text{ or } \frac{1}{R_{INEQ}} + \frac{1}{R_{FS}} = \frac{1}{375 \Omega} \quad (2)$$

图3 接收机部分的共模输入电阻



在远线缆端，终端电阻器（ R_{T2} ）必须匹配特性线路阻抗（ Z_0 ）：

$$R_{T2} = Z_0 \text{ or } \frac{1}{R_{T2}} = \frac{1}{Z_0} \quad (3)$$

在偏置网络处， R_{T1} 和两个故障保护电阻器的并联组合也必须匹配 Z_0 ：

$$R_{T1} \parallel 2R_{FS} = Z_0 \text{ or } \frac{1}{R_{T1}} = \frac{1}{Z_0} - \frac{1}{2R_{FS}} \quad (4)$$

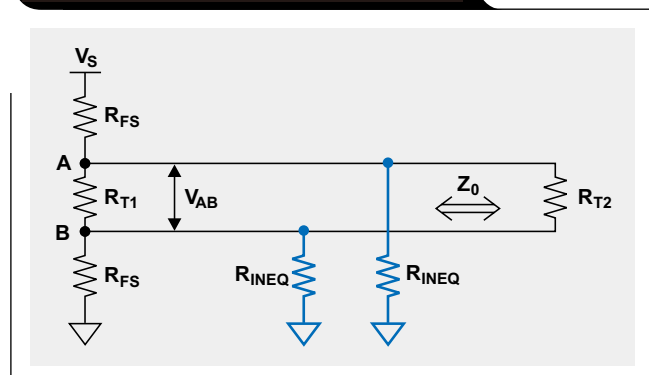
插入方程式2、3和4到方程式1中，得到总线故障保护电压：

$$V_{AB(\min)} = \frac{V_{S(\min)}}{R_{FS} \left(\frac{1}{375 \Omega} + \frac{4}{Z_0} \right) - 1} \quad (5)$$

求解方程式5的 R_{FS} ，得到每个故障保护电阻器的值：

$$R_{FS} = \left(\frac{V_{S(\min)}}{V_{AB(\min)}} + 1 \right) \times \frac{1}{\frac{1}{375 \Omega} + \frac{4}{Z_0}} \quad (6)$$

图4 集中等效电路



知道 R_{FS} 以后， R_{T1} 可从方程式4得到。一旦故障保护网络建立起来，可连接至总线的最大收发器数量可通过如下方法得到：

$$n \leq \frac{12 \text{ k}\Omega}{UL_{XCVR}} \times \left(\frac{1}{375 \Omega} - \frac{1}{R_{FS}} \right), \quad (7)$$

其中， UL_{XCVR} 为收发器的额定单位负载（UL）。典型设计过程是，首先通过方程式6计算 R_{FS} ，然后再通过方程式4计算 R_{T1} ，并使 $R_{T2}=Z_0$ 。最后，方程式7可用于计算可能的总收发器最大数目。

表2所示设计举例描述了这种典型的设计过程。该表还突出显示了使用1-UL、5V收发器（X）网络与使用1/8-UL、3.3V收发器（Y）网络之间的故障保护偏置差异。

结论

第一代收发器要求的高故障保护电压故障保护偏置导致大共模负载，并且必须减少总线收发器数目。使用更小输入敏感度和更低单位负载的第二代收发器，可通过兼顾高收发器数目来提高低噪声电平下的性能。但是，两全其美的办法是现在的第三代收发器，例如：TI的3V SN65HVD7x系列和5V SN65HVD8x系列。这些新型收发器拥有如下优点：

- 它们不要求使用外部偏置电阻器网络（会给总线带来大共模负载），从而减少了连接总线的收发器数目。
- 它们最大允许一条总线上256个收发器。

- 它们可承受高噪声电平。
- 它们对12kV IEC ESD和4kV IEC脉冲瞬态有很强的抵抗能力
- 它们比传统收发器更便宜，并且有些使用更小的封装，实现成本和空间节省。
- 设计人员不必花费时间研究数学计算难题，例如：本文中介绍的数学计算方法。

参考文献

- 1、《TIA/EIA-485（RS-485）接口电路》，见于《应用报告》，网址：www.ti.com/slla036-aaj
- 2、《IEC ESD保护的3.3V电源RS-485》，见于《SN65HVD72/75/78产品说明书》，网址：www.ti.com/sllse11-aaj

相关网站

接口（数据传输）：

www.ti.com/interface-aaj
www.ti.com/sn65hvd12-aaj
www.ti.com/sn65hvd72-aaj
www.ti.com/sn65hvd82-aaj
www.ti.com/sn65lbc176-aaj

订阅《模拟应用杂志》，请访问：
www.ti.com/subscribe-aaj

表2 故障保护偏置影响总线收发器数目举例

TRANSCEIVER X	TRANSCEIVER Y
$V_{S(\min)} = 4.75 \text{ V}$, $V_{IT+} = 200 \text{ mV}$, $UL_{XCVR} = 1 \text{ UL}$ $R_{T2} = 120 \Omega$ ($R_{T2} = Z_0$)	$V_{S(\min)} = 3.05 \text{ V}$, $V_{IT+} = -10 \text{ mV}$, $UL_{XCVR} = 1/8 \text{ UL}$ $R_{T2} = 120 \Omega$ ($R_{T2} = Z_0$)
Assuming $V_{N(\text{PP}_{\max})} = 50 \text{ mV}$ yields: $V_{AB(\min)} = V_{IT+} + V_{N(\text{PP}_{\max})} = 250 \text{ mV}$	Assuming $V_{N(\text{PP}_{\max})} = 50 \text{ mV}$ yields: $V_{AB(\min)} = V_{IT+} + V_{N(\text{PP}_{\max})} = 40 \text{ mV}$
Applying Equation 6 yields: $R_{FS} = 555.5 \Omega$. Choosing the closest E192 value makes $R_{FS} = 556 \Omega$.	Applying Equation 6 yields: $R_{FS} = 2.11 \text{ k}\Omega$. Choosing the closest E192 value makes $R_{FS} = 2.10 \text{ k}\Omega$.
Applying Equation 4 yields: $R_{T1} = 134.5 \Omega$. Choosing the closest E192 value makes $R_{T1} = 135 \Omega$.	Applying Equation 4 yields: $R_{T1} = 123.5 \Omega$. Choosing the closest E192 value makes $R_{T1} = 124 \Omega$.
Applying Equation 7 yields: $n = 10$ transceivers	Applying Equation 7 yields: $n = 210$ transceivers

电容式触摸屏控制器介绍

作者：Eric Siegel，德州仪器 (TI) 触摸屏控制器业务开发经理

引言

电阻式触摸屏有过其鼎盛时期，但不可否认它们已日薄西山。很明显，它更加适合于低成本的设计。使用这些设计的用户必须戴手套，例如：在医疗、工业和军事环境下。然而，电容式触摸屏却获得了普遍的使用，今天市场上销售的主流智能手机和平板电脑都使用了电容式触摸屏。

电阻式与电容式触摸屏比较

电阻式和电容式触摸屏都使用氧化铟锡 (ITO) 传感器，但使用方式却截然不同。电阻式触摸屏利用人体触摸的机械作用力来连接ITO的两个柔性层 (图1a)，而电容式触摸屏控制利用的是：基本上而言，人本身就是移动的电容器。触摸ITO时，会改变系统可感知的电容水平 (图1b)。

电容式触摸屏受到消费者的青睐，主要有两个原因：

1. 电容式触摸屏使用两层ITO，有时使用一层。它利用一个与棋盘格类似的有纹理传感器 (图2)，因此它可以使用一个整片覆盖在LCD上，从而带来更加清楚透亮的屏幕。
2. 由于电容式触摸屏控制使用电解电容方法实现检测，安全玻璃层可放置于顶层来实现密封，这与电阻屏的聚氨酯柔性层不同。它还给用户带来一种更加耐用的设计。

电容式触摸屏设计考虑

电容式触摸屏的设计人员面对三大主要问题：功耗、噪声控制与手势识别。本文后面部分将为你逐一讲解。

功耗

今天的电池供电型设备如此之多，功耗是我们需要考虑的关键系统问题之一。诸如 TI 的TSC3060等器件，便是按照低功耗要求设计的。在标准工作条件下，它的功耗小于60mA。在对触摸行为进行检测时，它的功

Figure 1. Comparison of touch-screen designs

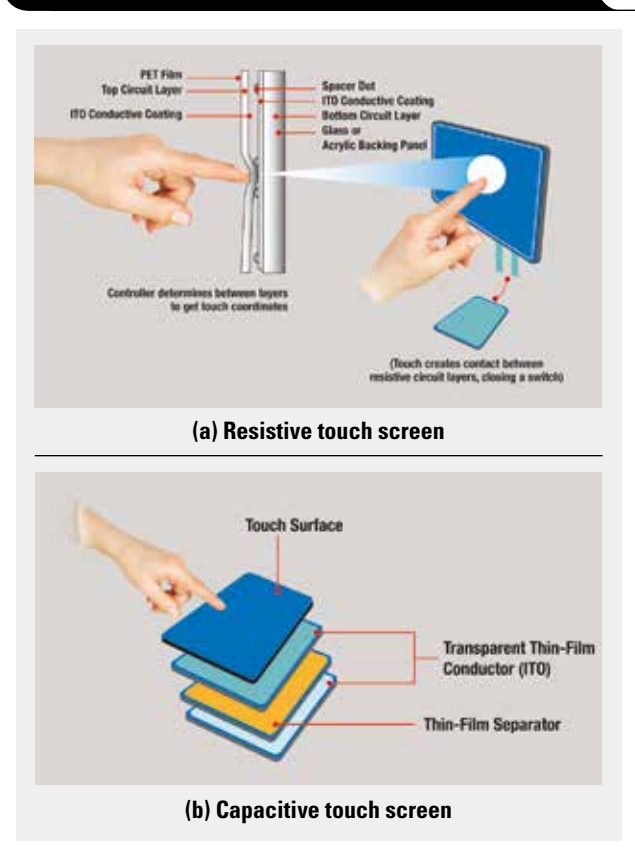
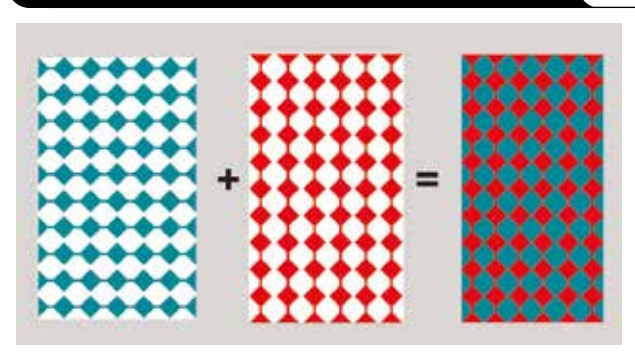


Figure 2. ITO rows and columns are overlaid to make one full sensor sheet



耗更可低至11 μA 。在相同工作状态下，它比其竞争者至少低了一个数量级。

市场上的许多解决方案一开始都是设计为微控制器，然后再逐渐发展为电容式触摸屏控制器。一开始就设计为电容式触摸屏控制器的器件，没有会消耗额外电流和时钟周期的多余硬件。大多数系统都已有一个主中央处理器，其可以是数字信号处理器、微处理器或者微控制器单元（MCU）。因此，为什么要给一个已经经过精密调整的系统再增加一个引擎呢？TSC3060为一种没有微控制器的专门设计。

噪声控制

如果控制器无法区分实际触摸和潜在干扰源，则更不用提实现超长的电池使用时间。触摸屏的主要噪声源通常来自LCD，其最终取决于质量和成本之间的折中权衡。AC公共接地LCD通常更便宜，但噪声水平更高。DC公共接地LCD拥有DC屏蔽，可以降低噪声，但会增加成本。

可以帮助降低ITO传感器以及触摸屏控制器可感知噪声数量的一种典型方法是，在LCD和ITO之间保持一定的空气间隙。这样可在两者之间留出一定的间距，从而减少相互干扰。处理噪声的另一种方法是使用滤波器。例如，TSC3060包含了一套可编程混合信号滤波器，可用于降低噪声。这些滤波器通过一个集成MCU安装到硬件中。这意味着，它们就近完成任务的速度要比使用软件的滤波器快。对实际触摸坐标的快速响应，还可降低总系统资源消耗。

手势识别

最后一个设计问题是手势识别。手势不一定是大幅度、复杂的挥舞。手势可以是简单的一次手指滑动。系统主机MCU可以轻松地识别出一些简单的手势，例如：捏、拉、缩放、旋转以及双击和三连击等，并可进行“内部”处理。增加一个专用引擎，可能可以降低一点点系统MCU带宽处理负荷，但却会增加功耗。另外，专用引擎用于完成手势识别的专有算法，设计人员无法看到。TSC3060等器件把这种工作都推给系统中已有的主处理器，让广大设计人员可以自由地开发自己的免版权算法。

结论

本文对电阻式和电容式触摸屏控制器的功能和优点进行了比较，并解释了后者越来越流行的原因。文章还为读者介绍了设计触摸屏控制器时需注意的三个主要考虑事项，即功耗、噪声控制与手势识别，并给出了一些可能的解决方案。

相关网站

了解TI全线TouchPath™产品，请访问：
www.ti.com/touch-aaaj

触摸系统相关设计问题，请访问：
www.ti.com/touchforum-aaaj

订阅《模拟应用杂志》，请访问：
www.ti.com/subscribe-aaaj

Index of Articles

Title	Issue	Page	Lit. No.
Data Converters			
Grounding in mixed-signal systems demystified, Part 2	2Q 2013	5	SLYT512
Add a digitally controlled PGA with noise filter to an ADC	1Q 2013	9	SLYT500
Grounding in mixed-signal systems demystified, Part 1	1Q 2013	5	SLYT499
WEBENCH® tools and the photodetector's stability	4Q, 2012	5	SLYT487
How delta-sigma ADCs work, Part 2	4Q, 2011	5	SLYT438
How delta-sigma ADCs work, Part 1	3Q, 2011	13	SLYT423
Clock jitter analyzed in the time domain, Part 3	3Q, 2011	5	SLYT422
The IBIS model, Part 3: Using IBIS models to investigate signal-integrity issues	2Q, 2011	5	SLYT413
The IBIS model, Part 2: Determining the total quality of an IBIS model	1Q, 2011	5	SLYT400
The IBIS model: A conduit into signal-integrity analysis, Part 1	4Q, 2010	11	SLYT390
Clock jitter analyzed in the time domain, Part 2	4Q, 2010	5	SLYT389
Clock jitter analyzed in the time domain, Part 1	3Q, 2010	5	SLYT379
How digital filters affect analog audio-signal levels	2Q, 2010	5	SLYT375
How the voltage reference affects ADC performance, Part 3	4Q, 2009	5	SLYT355
How the voltage reference affects ADC performance, Part 2	3Q, 2009	13	SLYT339
Impact of sampling-clock spurs on ADC performance	3Q, 2009	5	SLYT338
How the voltage reference affects ADC performance, Part 1	2Q, 2009	5	SLYT331
Stop-band limitations of the Sallen-Key low-pass filter	4Q, 2008	5	SLYT306
A DAC for all precision occasions	3Q, 2008	5	SLYT300
Understanding the pen-interrupt (PENIRQ) operation of touch-screen controllers	2Q, 2008	5	SLYT292
Using a touch-screen controller's auxiliary inputs	4Q, 2007	5	SLYT283
Calibration in touch-screen systems	3Q, 2007	5	SLYT277
Conversion latency in delta-sigma converters	2Q, 2007	5	SLYT264
Clamp function of high-speed ADC THS1041	4Q, 2006	5	SLYT253
Using the ADS8361 with the MSP430™ USI port	3Q, 2006	5	SLYT244
Matching the noise performance of the operational amplifier to the ADC	2Q, 2006	5	SLYT237
Understanding and comparing datasheets for high-speed ADCs	1Q, 2006	5	SLYT231
Low-power, high-intercept interface to the ADS5424 14-bit, 105-MSPS converter for undersampling applications	4Q, 2005	10	SLYT223
Operating multiple oversampling data converters	4Q, 2005	5	SLYT222
Simple DSP interface for ADS784x/834x ADCs	3Q, 2005	10	SLYT210
Using resistive touch screens for human/machine interface	3Q, 2005	5	SLYT209A
Implementation of 12-bit delta-sigma DAC with MSC12xx controller	1Q, 2005	27	SLYT076
Clocking high-speed data converters	1Q, 2005	20	SLYT075
14-bit, 125-MSPS ADS5500 evaluation	1Q, 2005	13	SLYT074
Supply voltage measurement and ADC PSRR improvement in MSC12xx devices	1Q, 2005	5	SLYT073
Streamlining the mixed-signal path with the signal-chain-on-chip MSP430F169	3Q, 2004	5	SLYT078
ADS809 analog-to-digital converter with large input pulse signal	1Q, 2004	8	SLYT083
Two-channel, 500-kSPS operation of the ADS8361	1Q, 2004	5	SLYT082
Evaluation criteria for ADSL analog front end	4Q, 2003	16	SLYT091
Calculating noise figure and third-order intercept in ADCs	4Q, 2003	11	SLYT090
ADS82x ADC with non-uniform sampling clock	4Q, 2003	5	SLYT089
Interfacing op amps and analog-to-digital converters	4Q, 2002	5	SLYT104
Using direct data transfer to maximize data acquisition throughput	3Q, 2002	14	SLYT111
MSC1210 debugging strategies for high-precision smart sensors	3Q, 2002	7	SLYT110
Adjusting the A/D voltage reference to provide gain	3Q, 2002	5	SLYT109
Synchronizing non-FIFO variations of the THS1206	2Q, 2002	12	SLYT115
SHDSL AFE1230 application	2Q, 2002	5	SLYT114
Intelligent sensor system maximizes battery life: Interfacing the MSP430F123 Flash MCU, ADS7822, and TPS60311	1Q, 2002	5	SLYT123
A/D and D/A conversion of PC graphics and component video signals, Part 2: Software and control	July 2001	5	SLYT129
A/D and D/A conversion of PC graphics and component video signals, Part 1: Hardware	February 2001	11	SLYT138

Title	Issue	Page	Lit. No.
Data Converters (Continued)			
Using SPI synchronous communication with data converters — interfacing the MSP430F149 and TLV5616	February 2001	7	SLYT137
Building a simple data acquisition system using the TMS320C31 DSP	February 2001	1	SLYT136
Using quad and octal ADCs in SPI mode	November 2000	15	SLYT150
Hardware auto-identification and software auto-configuration for the TLV320AIC10 DSP Codec — a “plug-and-play” algorithm	November 2000	8	SLYT149
Smallest DSP-compatible ADC provides simplest DSP interface	November 2000	1	SLYT148
Efficiently interfacing serial data converters to high-speed DSPs	August 2000	10	SLYT160
Higher data throughput for DSP analog-to-digital converters	August 2000	5	SLYT159
New DSP development environment includes data converter plug-ins	August 2000	1	SLYT158
Introduction to phase-locked loop system modeling	May 2000	5	SLYT169
The design and performance of a precision voltage reference circuit for 14-bit and 16-bit A-to-D and D-to-A converters	May 2000	1	SLYT168
The operation of the SAR-ADC based on charge redistribution	February 2000	10	SLYT176
A methodology of interfacing serial A-to-D converters to DSPs	February 2000	1	SLYT175
Techniques for sampling high-speed graphics with lower-speed A/D converters	November 1999	5	SLYT184
Precision voltage references	November 1999	1	SLYT183
Evaluating operational amplifiers as input amplifiers for A-to-D converters	August 1999	7	SLYT193
Low-power data acquisition sub-system using the TI TLV1572	August 1999	4	SLYT192
Aspects of data acquisition system design	August 1999	1	SLYT191
Power Management			
Digital current balancing for an interleaved boost PFC	2Q 2013	19	SLYT517
Designing a negative boost converter from a standard positive buck converter	2Q 2013	13	SLYT516
Synchronous rectification boosts efficiency by reducing power loss	2Q 2013	9	SLYT515
How to pick a linear regulator for noise-sensitive applications	1Q 2013	25	SLYT504
35-V, single-channel gate drivers for IGBT and MOSFET renewable-energy applications	1Q 2013	22	SLYT503
Power MOSFET failures in mobile PMUs: Causes and design precautions	1Q 2013	17	SLYT502
Design of a 60-A interleaved active-clamp forward converter	1Q 2013	13	SLYT501
Simple open-circuit protection for boost converters in LED driver applications	4Q, 2012	21	SLYT490
LDO noise examined in detail	4Q, 2012	14	SLYT489
Harnessing wasted energy in 4- to 20-mA current-loop systems	4Q, 2012	10	SLYT488
Designing a Qi-compliant receiver coil for wireless power systems, Part 1	3Q, 2012	8	SLYT479
Easy solar-panel maximum-power-point tracking for pulsed-load applications	3Q, 2012	5	SLYT478
Design considerations for a resistive feedback divider in a DC/DC converter	2Q, 2012	18	SLYT469
Charging a three-cell nickel-based battery pack with a Li-Ion charger	2Q, 2012	14	SLYT468
Remote sensing for power supplies	2Q, 2012	12	SLYT467
A solar-powered buck/boost battery charger	2Q, 2012	8	SLYT466
Controlling switch-node ringing in synchronous buck converters	2Q, 2012	5	SLYT465
High-efficiency AC adapters for USB charging	1Q, 2012	18	SLYT451
Downslope compensation for buck converters when the duty cycle exceeds 50%	1Q, 2012	14	SLYT450
Benefits of a multiphase buck converter	1Q, 2012	8	SLYT449
Turbo-boost charger supports CPU turbo mode	1Q, 2012	5	SLYT448
Solar lantern with dimming achieves 92% efficiency	4Q, 2011	12	SLYT440
Solar charging solution provides narrow-voltage DC/DC system bus for multicell-battery applications	4Q, 2011	8	SLYT439
A boost-topology battery charger powered from a solar panel	3Q, 2011	17	SLYT424
Challenges of designing high-frequency, high-input-voltage DC/DC converters	2Q, 2011	28	SLYT415
Backlighting the tablet PC	2Q, 2011	23	SLYT414
I _Q : What it is, what it isn't, and how to use it	2Q, 2011	18	SLYT412
Benefits of a coupled-inductor SEPIC converter	2Q, 2011	14	SLYT411
Implementation of microprocessor-controlled, wide-input-voltage, SMBus smart battery charger	2Q, 2011	11	SLYT410
Fine-tuning TI's Impedance Track™ battery fuel gauge with LiFePO ₄ cells in shallow-discharge applications	1Q, 2011	13	SLYT402
An introduction to the Wireless Power Consortium standard and TI's compliant solutions	1Q, 2011	10	SLYT401
Save power with a soft Zener clamp	4Q, 2010	19	SLYT392

Title	Issue	Page	Lit. No.
Power Management (Continued)			
A low-cost, non-isolated AC/DC buck converter with no transformer	4Q, 2010	16	SLYT391
Computing power going “Platinum”	3Q, 2010	13	SLYT382
Coupled inductors broaden DC/DC converter usage.	3Q, 2010	10	SLYT380
Designing DC/DC converters based on ZETA topology.	2Q, 2010	16	SLYT372
Discrete design of a low-cost isolated 3.3- to 5-V DC/DC converter	2Q, 2010	12	SLYT371
Power-supply design for high-speed ADCs.	1Q, 2010	12	SLYT366
Li-Ion battery-charger solutions for JEITA compliance	1Q, 2010	8	SLYT365
Fuel-gauging considerations in battery backup storage systems	1Q, 2010	5	SLYT364
Efficiency of synchronous versus nonsynchronous buck converters.	4Q, 2009	15	SLYT358
Designing a multichemistry battery charger	4Q, 2009	13	SLYT357
Using power solutions to extend battery life in MSP430™ applications	4Q, 2009	10	SLYT356
Reducing radiated EMI in WLED drivers	3Q, 2009	17	SLYT340
Selecting the right charge-management solution.	2Q, 2009	18	SLYT334
Designing a linear Li-Ion battery charger with power-path control	2Q, 2009	12	SLYT333
Taming linear-regulator inrush currents.	2Q, 2009	9	SLYT332
Using a portable-power boost converter in an isolated flyback application	1Q, 2009	19	SLYT323
Cell balancing buys extra run time and battery life.	1Q, 2009	14	SLYT322
Improving battery safety, charging, and fuel gauging in portable media applications	1Q, 2009	9	SLYT321
Paralleling power modules for high-current applications	1Q, 2009	5	SLYT320
Designing DC/DC converters based on SEPIC topology	4Q, 2008	18	SLYT309
Compensating and measuring the control loop of a high-power LED driver	4Q, 2008	14	SLYT308
Getting the most battery life from portable systems.	4Q, 2008	8	SLYT307
New current-mode PWM controllers support boost, flyback, SEPIC, and LED-driver applications	3Q, 2008	9	SLYT302
Battery-charger front-end IC improves charging-system safety.	2Q, 2008	14	SLYT294
Understanding output voltage limitations of DC/DC buck converters.	2Q, 2008	11	SLYT293
Using a buck converter in an inverting buck-boost topology	4Q, 2007	16	SLYT286
Host-side gas-gauge-system design considerations for single-cell handheld applications	4Q, 2007	12	SLYT285
Driving a WLED does not always require 4 V	4Q, 2007	9	SLYT284
Simultaneous power-down sequencing with the TPS74x01 family of linear regulators	3Q, 2007	20	SLYT281
Get low-noise, low-ripple, high-PSRR power with the TPS717xx	3Q, 2007	17	SLYT280
TPS6108x: A boost converter with extreme versatility.	3Q, 2007	14	SLYT279
Power-management solutions for telecom systems improve performance, cost, and size.	3Q, 2007	10	SLYT278
Current balancing in four-pair, high-power PoE applications.	2Q, 2007	11	SLYT270
Enhanced-safety, linear Li-Ion battery charger with thermal regulation and input overvoltage protection	2Q, 2007	8	SLYT269
Power management for processor core voltage requirements	1Q, 2007	11	SLYT261
LDO white-LED driver TPS7510x provides incredibly small solution size	1Q, 2007	9	SLYT260
Selecting the correct IC for power-supply applications.	1Q, 2007	5	SLYT259
Fully integrated TPS6300x buck-boost converter extends Li-Ion battery life	4Q, 2006	15	SLYT256
bq25012 single-chip, Li-Ion charger and dc/dc converter for <i>Bluetooth</i> ® headsets.	4Q, 2006	13	SLYT255
A 3-A, 1.2-V _{OUT} linear regulator with 80% efficiency and P _{LOST} < 1 W	4Q, 2006	10	SLYT254
Complete battery-pack design for one- or two-cell portable applications.	3Q, 2006	14	SLYT248
Single-chip bq2403x power-path manager charges battery while powering system.	3Q, 2006	12	SLYT247
TPS65552A powers portable photoflash.	3Q, 2006	10	SLYT246
TPS61059 powers white-light LED as photoflash or movie light	3Q, 2006	8	SLYT245
Powering today’s multi-rail FPGAs and DSPs, Part 2	2Q, 2006	18	SLYT240
Wide-input dc/dc modules offer maximum design flexibility	2Q, 2006	13	SLYT239
TLC5940 PWM dimming provides superior color quality in LED video displays	2Q, 2006	10	SLYT238
Practical considerations when designing a power supply with the TPS6211x	1Q, 2006	17	SLYT234
TPS79918 RF LDO supports migration to StrataFlash® Embedded Memory (P30)	1Q, 2006	14	SLYT233
Powering today’s multi-rail FPGAs and DSPs, Part 1	1Q, 2006	9	SLYT232
TLC5940 dot correction compensates for variations in LED brightness	4Q, 2005	21	SLYT225
Li-Ion switching charger integrates power FETs	4Q, 2005	19	SLYT224
New power modules improve surface-mount manufacturability	3Q, 2005	18	SLYT212
Miniature solutions for voltage isolation.	3Q, 2005	13	SLYT211
Understanding power supply ripple rejection in linear regulators.	2Q, 2005	8	SLYT202

Title	Issue	Page	Lit. No.
Power Management (Continued)			
Understanding noise in linear regulators	2Q, 2005	5	SLYT201
A better bootstrap/bias supply circuit	1Q, 2005	33	SLYT077
Tips for successful power-up of today's high-performance FPGAs	3Q, 2004	11	SLYT079
LED-driver considerations	1Q, 2004	14	SLYT084
UCC28517 100-W PFC power converter with 12-V, 8-W bias supply, Part 2	4Q, 2003	21	SLYT092
UCC28517 100-W PFC power converter with 12-V, 8-W bias supply, Part 1	3Q, 2003	13	SLYT097
Soft-start circuits for LDO linear regulators	3Q, 2003	10	SLYT096
Auto-Track™ voltage sequencing simplifies simultaneous power-up and power-down	3Q, 2003	5	SLYT095
Using the TPS61042 white-light LED driver as a boost converter	1Q, 2003	7	SLYT101
Load-sharing techniques: Paralleling power modules with overcurrent protection	1Q, 2003	5	SLYT100
Understanding piezoelectric transformers in CCFL backlight applications	4Q, 2002	18	SLYT107
Power conservation options with dynamic voltage scaling in portable DSP designs	4Q, 2002	12	SLYT106
Using the UCC3580-1 controller for highly efficient 3.3-V/100-W isolated supply design	4Q, 2002	8	SLYT105
Powering electronics from the USB port	2Q, 2002	28	SLYT118
Optimizing the switching frequency of ADSL power supplies	2Q, 2002	23	SLYT117
SWIFT™ Designer power supply design program	2Q, 2002	15	SLYT116
Why use a wall adapter for ac input power?	1Q, 2002	18	SLYT126
Comparing magnetic and piezoelectric transformer approaches in CCFL applications	1Q, 2002	12	SLYT125
Power control design key to realizing InfiniBand™ benefits	1Q, 2002	10	SLYT124
Runtime power control for DSPs using the TPS62000 buck converter	July 2001	15	SLYT131
Power supply solution for DDR bus termination	July 2001	9	SLYT130
–48-V/+48-V hot-swap applications	February 2001	20	SLYT140
Optimal design for an interleaved synchronous buck converter under high-slew-rate, load-current transient conditions	February 2001	15	SLYT139
Comparison of different power supplies for portable DSP solutions working from a single-cell battery	November 2000	24	SLYT152
Understanding the load-transient response of LDOs	November 2000	19	SLYT151
Optimal output filter design for microprocessor or DSP power supply	August 2000	22	SLYT162
Advantages of using PMOS-type low-dropout linear regulators in battery applications	August 2000	16	SLYT161
Low-cost, minimum-size solution for powering future-generation Celeron™-type processors with peak currents up to 26 A	May 2000	14	SLYT171
Simple design of an ultra-low-ripple DC/DC boost converter with TPS60100 charge pump	May 2000	11	SLYT170
Powering Celeron-type microprocessors using TI's TPS5210 and TPS5211 controllers	February 2000	20	SLYT178
Power supply solutions for TI DSPs using synchronous buck converters	February 2000	12	SLYT177
Understanding the stable range of equivalent series resistance of an LDO regulator	November 1999	14	SLYT187
Synchronous buck regulator design using the TI TPS5211 high-frequency hysteretic controller	November 1999	10	SLYT186
TI TPS5602 for powering TI's DSP	November 1999	8	SLYT185
Migrating from the TI TL770x to the TI TLC770x	August 1999	14	SLYT196
Extended output voltage adjustment (0 V to 3.5 V) using the TI TPS5210	August 1999	13	SLYT195
Stability analysis of low-dropout linear regulators with a PMOS pass element	August 1999	10	SLYT194
Interface (Data Transmission)			
RS-485 failsafe biasing: Old versus new transceivers	2Q 2013	25	SLYT514
Design considerations for system-level ESD circuit protection	4Q, 2012	28	SLYT492
How to design an inexpensive HART transmitter	4Q, 2012	24	SLYT491
Data-rate independent half-duplex repeater design for RS-485	3Q, 2012	15	SLYT480
Extending the SPI bus for long-distance communication	4Q, 2011	16	SLYT441
Industrial data-acquisition interfaces with digital isolators	3Q, 2011	24	SLYT426
Isolated RS-485 transceivers support DMX512 stage lighting and special-effects applications	3Q, 2011	21	SLYT425
Designing an isolated I ² C Bus® interface by using digital isolators	1Q, 2011	17	SLYT403
Interfacing high-voltage applications to low-power controllers	4Q, 2010	20	SLYT393
Magnetic-field immunity of digital capacitive isolators	3Q, 2010	19	SLYT381
Designing with digital isolators	2Q, 2009	21	SLYT335
Message priority inversion on a CAN bus	1Q, 2009	25	SLYT325
RS-485: Passive failsafe for an idle bus	1Q, 2009	22	SLYT324
Cascading of input serializers boosts channel density for digital inputs	3Q, 2008	16	SLYT301

Title	Issue	Page	Lit. No.
Interface (Data Transmission) (Continued)			
When good grounds turn bad— isolate!	3Q, 2008	11	SLYT298
Enabling high-speed USB OTG functionality on TI DSPs	2Q, 2007	18	SLYT271
Detection of RS-485 signal loss	4Q, 2006	18	SLYT257
Improved CAN network security with TI's SN65HVD1050 transceiver	3Q, 2006	17	SLYT249
Device spacing on RS-485 buses	2Q, 2006	25	SLYT241
Maximizing signal integrity with M-LVDS backplanes	2Q, 2005	11	SLYT203
Failsafe in RS-485 data buses	3Q, 2004	16	SLYT080
The RS-485 unit load and maximum number of bus connections	1Q, 2004	21	SLYT086
Estimating available application power for Power-over-Ethernet applications	1Q, 2004	18	SLYT085
Power consumption of LVPECL and LVDS	1Q, 2002	23	SLYT127
The SN65LVDS33/34 as an ECL-to-LVTTL converter	July 2001	19	SLYT132
The Active Fail-Safe feature of the SN65LVDS32A	November 2000	35	SLYT154
A statistical survey of common-mode noise	November 2000	30	SLYT153
Performance of LVDS with different cables	August 2000	30	SLYT163
LVDS: The ribbon cable connection	May 2000	19	SLYT172
LVDS receivers solve problems in non-LVDS applications	February 2000	33	SLYT180
Skew definition and jitter analysis	February 2000	29	SLYT179
Keep an eye on the LVDS input levels	November 1999	17	SLYT188
TIA/EIA-568A Category 5 cables in low-voltage differential signaling (LVDS)	August 1999	16	SLYT197
Amplifiers: Audio			
Precautions for connecting APA outputs to other devices	2Q, 2010	22	SLYT373
Audio power amplifier measurements, Part 2	1Q, 2002	26	SLYT128
Audio power amplifier measurements	July 2001	40	SLYT135
An audio circuit collection, Part 3	July 2001	34	SLYT134
An audio circuit collection, Part 2	February 2001	41	SLYT145
Notebook computer upgrade path for audio power amplifiers	February 2001	27	SLYT142
1.6- to 3.6-volt BTL speaker driver reference design	February 2001	23	SLYT141
An audio circuit collection, Part 1	November 2000	39	SLYT155
PCB layout for the TPA005D1x and TPA032D0x Class-D APAs	February 2000	39	SLYT182
Power supply decoupling and audio signal filtering for the Class-D audio power amplifier	August 1999	24	SLYT199
Reducing the output filter of a Class-D amplifier	August 1999	19	SLYT198
Amplifiers: Op Amps			
Using a fixed threshold in ultrasonic distance-ranging automotive applications	3Q, 2012	19	SLYT481
Source resistance and noise considerations in amplifiers	2Q, 2012	23	SLYT470
Measuring op amp settling time by using sample-and-hold technique	1Q, 2012	21	SLYT452
Converting single-ended video to differential video in single-supply systems	3Q, 2011	29	SLYT427
Using single-supply fully differential amplifiers with negative input voltages to drive ADCs	4Q, 2010	26	SLYT394
Operational amplifier gain stability, Part 3: AC gain-error analysis	3Q, 2010	23	SLYT383
Operational amplifier gain stability, Part 2: DC gain-error analysis	2Q, 2010	24	SLYT374
Interfacing op amps to high-speed DACs, Part 3: Current-sourcing DACs simplified	1Q, 2010	32	SLYT368
Signal conditioning for piezoelectric sensors	1Q, 2010	24	SLYT369
Operational amplifier gain stability, Part 1: General system analysis	1Q, 2010	20	SLYT367
Interfacing op amps to high-speed DACs, Part 2: Current-sourcing DACs	4Q, 2009	23	SLYT360
Using fully differential op amps as attenuators, Part 3: Single-ended unipolar input signals	4Q, 2009	19	SLYT359
Using the infinite-gain, MFB filter topology in fully differential active filters	3Q, 2009	33	SLYT343
Interfacing op amps to high-speed DACs, Part 1: Current-sinking DACs	3Q, 2009	24	SLYT342
Using fully differential op amps as attenuators, Part 2: Single-ended bipolar input signals	3Q, 2009	21	SLYT341
Using fully differential op amps as attenuators, Part 1: Differential bipolar input signals	2Q, 2009	33	SLYT336
Output impedance matching with fully differential operational amplifiers	1Q, 2009	29	SLYT326
A dual-polarity, bidirectional current-shunt monitor	4Q, 2008	29	SLYT311
Input impedance matching with fully differential amplifiers	4Q, 2008	24	SLYT310
A new filter topology for analog high-pass filters	3Q, 2008	18	SLYT299
New zero-drift amplifier has an I_Q of 17 μ A	2Q, 2007	22	SLYT272
Accurately measuring ADC driving-circuit settling time	1Q, 2007	14	SLYT262
Low-cost current-shunt monitor IC revives moving-coil meter design	2Q, 2006	27	SLYT242

Title	Issue	Page	Lit. No.
Amplifiers: Op Amps (Continued)			
High-speed notch filters	1Q, 2006	19	SLYT235
Getting the most out of your instrumentation amplifier design	4Q, 2005	25	SLYT226
So many amplifiers to choose from: Matching amplifiers to applications	3Q, 2005	24	SLYT213
Auto-zero amplifiers ease the design of high-precision circuits	2Q, 2005	19	SLYT204
Active filters using current-feedback amplifiers	3Q, 2004	21	SLYT081
Integrated logarithmic amplifiers for industrial applications	1Q, 2004	28	SLYT088
Op amp stability and input capacitance	1Q, 2004	24	SLYT087
Calculating noise figure in op amps	4Q, 2003	31	SLYT094
Expanding the usability of current-feedback amplifiers	3Q, 2003	23	SLYT099
Video switcher using high-speed op amps	3Q, 2003	20	SLYT098
Analyzing feedback loops containing secondary amplifiers	1Q, 2003	14	SLYT103
RF and IF amplifiers with op amps	1Q, 2003	9	SLYT102
Active output impedance for ADSL line drivers	4Q, 2002	24	SLYT108
FilterPro™ low-pass design tool	3Q, 2002	24	SLYT113
Using high-speed op amps for high-performance RF design, Part 2	3Q, 2002	21	SLYT112
Using high-speed op amps for high-performance RF design, Part 1	2Q, 2002	46	SLYT121
Worst-case design of op amp circuits	2Q, 2002	42	SLYT120
Fully differential amplifier design in high-speed data acquisition systems	2Q, 2002	35	SLYT119
Designing for low distortion with high-speed op amps	July 2001	25	SLYT133
Frequency response errors in voltage feedback op amps	February 2001	48	SLYT146
Pressure transducer-to-ADC application	February 2001	38	SLYT144
Fully differential amplifiers applications: Line termination, driving high-speed ADCs, and differential transmission lines	February 2001	32	SLYT143
Analysis of fully differential amplifiers	November 2000	48	SLYT157
Thermistor temperature transducer-to-ADC application	November 2000	44	SLYT156
Reducing PCB design costs: From schematic capture to PCB layout	August 2000	48	SLYT167
The PCB is a component of op amp design	August 2000	42	SLYT166
Fully differential amplifiers	August 2000	38	SLYT165
Design of op amp sine wave oscillators	August 2000	33	SLYT164
Using a decompensated op amp for improved performance	May 2000	26	SLYT174
Sensor to ADC — analog interface design	May 2000	22	SLYT173
Matching operational amplifier bandwidth with applications	February 2000	36	SLYT181
Reducing crosstalk of an op amp on a PCB	November 1999	23	SLYT190
Single-supply op amp design	November 1999	20	SLYT189
Low-Power RF			
Selecting antennas for low-power wireless applications	2Q, 2008	20	SLYT296
Using the CC2430 and TIMAC for low-power wireless sensor applications: A power- consumption study	2Q, 2008	17	SLYT295
General Interest			
Introduction to capacitive touch-screen controllers	2Q 2013	29	SLYT513
High-definition haptics: Feel the difference!	3Q, 2012	29	SLYT483
Applying acceleration and deceleration profiles to bipolar stepper motors	3Q, 2012	24	SLYT482
Industrial flow meters/flow transmitters	2Q, 2012	29	SLYT471
Analog linearization of resistance temperature detectors	4Q, 2011	21	SLYT442
Spreadsheet modeling tool helps analyze power- and ground-plane voltage drops to keep core voltages within tolerance	2Q, 2007	29	SLYT273
Analog design tools	2Q, 2002	50	SLYT122
Synthesis and characterization of nickel manganite from different carboxylate precursors for thermistor sensors	February 2001	52	SLYT147



WEBENCH® 设计中心: 易于使用且可提供定制结果的设计工具。
PowerLab™ 参考设计库, 包含了近千个适用于所有应用的参考设计。
电源在线培训课程

www.ti.com.cn/webench
www.ti.com.cn/powerlab
www.ti.com.cn/powertraining

WEBENCH® Designer

Power **FPGA/μP** Sensors LED

Enter your power supply requirements:

Min	Max
Vin 14.0 V	22.0 V
Vout 3.3 V	Iout 2.0 A
Ambient Temp 30 °C	

Multiple Loads **Power Architect** Single Output **Start Design**

WEBENCH® Designer My Designs

最小	最大
输入电压 14.0 V	22.0 V
输出电压 3.3 V	输出电流 2.0 A
环境温度 30 °C	

SIMPLE SWITCHER®
开始设计 ▶



从通讯、计算机、消费类电子到汽车、工业, 从能源、医疗到安防、航空航天, TI推出一系列创新、完整、独特的制胜解决方案, 给您带来前所未有的技术支持体验。 <http://www.ti.com.cn/www/more/>



德州仪器在线技术支持社区

www.deyisupport.com

中国产品信息中心 免费热线:

800-820-8682

TI新浪微博



e.weibo.com/tisemi

热门产品

- | | |
|-----------|--|
| TPS92075 | 具有自适应基准的非隔离式、相位可调光、降压 PFC LED 驱动器 |
| BQ24195 | 具有 5.1V 1A/2.1A 同步升压运行的由 I2C 控制的 2.5A/4.5A 单电池 |
| LM3447 | 相位调光、初级侧电源调整的准谐振反激式控制器 |
| LM34917 | 具有智能电流限制的超小型 33V、1.25A 恒准时降压开关稳压器 |
| ADS1298 | 具有集成 ECG 前端的 8 通道 24 位模数转换器 |
| SN65HVD82 | 针对要求严格的工业类应用的稳健耐用的驱动器和发送器 |
| LM22670 | 具有同步或可调节开关频率的 3A SIMPLE SWITCHER、降压电压稳压器 |
| ISO1050 | 电镀隔离的隔离式 CAN 收发器 |

了解更多, 请搜索以下产品型号:

TPS92075



重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予的直接或隐含权作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独力负责满足与其产品及其应用中使用的 TI 产品相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特有的可满足适用的功能安全性标准和要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独力负责满足与此类使用相关的所有法律和法规要求。

TI 已明确指定符合 ISO/TS16949 要求的产品, 这些产品主要用于汽车。在任何情况下, 因使用非指定产品而无法达到 ISO/TS16949 要求, TI 不承担任何责任。

	产品		应用
数字音频	www.ti.com.cn/audio	通信与电信	www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers	计算机及周边	www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters	消费电子	www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com	能源	www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp	工业应用	www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers	医疗电子	www.ti.com.cn/medical
接口	www.ti.com.cn/interface	安防应用	www.ti.com.cn/security
逻辑	www.ti.com.cn/logic	汽车电子	www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power	视频和影像	www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers		
RFID 系统	www.ti.com.cn/rfidsys		
OMAP应用处理器	www.ti.com.cn/omap		
无线连通性	www.ti.com.cn/wirelessconnectivity	德州仪器在线技术支持社区	www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2013 德州仪器 半导体技术 (上海) 有限公司