

优化放大器电路中的输入和输出瞬态稳定时间

简介

运算放大器电路通常在执行系统功能时需要响应输入和输出瞬态。部分电路主要设计用于接受不同的输入瞬态，如传感器信号调节电路；而其他电路则提供输出瞬态，例如模数转换器 (ADC) 输入或基准驱动器。在运算放大器电路设计中，同一电路的输出（负载）阶跃与输入阶跃的输出稳定响应时间的差异经常被忽视。

在大多数电路中，输出负载直接连接到运算放大器的输出端；响应时间在很大程度上基于运算放大器对所需负载瞬态及后续恢复提供支持的能力。然而，该行为取决于电路拓扑。在运算放大器输出电压 (V_{opa}) 不直接连接到负载的电路中，输出稳定响应会与输入响应大不相同。在放大器必须驱动容性负载 (C_{load}) 的情况下，此类电路的一个常见示例是具有双反馈 ($R_{iso}+DFB$) 电路拓扑的隔离电阻器。在 V_{opa} 和 C_{load} 网络之间使用隔离电阻器 (R_{iso}) 并存在从反馈电容器 (C_f) 和反馈电阻器 (R_f) 返回反相输入 ($IN-$) 的两个反馈路径，此电路也因此得名。

图 1 显示了一个用于驱动容性负载 (C_{load}) 的 $R_{iso}+DFB$ 电路示例。输入端直接连接到电压源，因此运算放大器必须对输入端发生的变化做出反应。在含有一个简单的开关 ($SW1$) 和电阻负载 (R_{load}) 的基本情况下，放大器电路必须对输出端出现的负载瞬态做出响应。

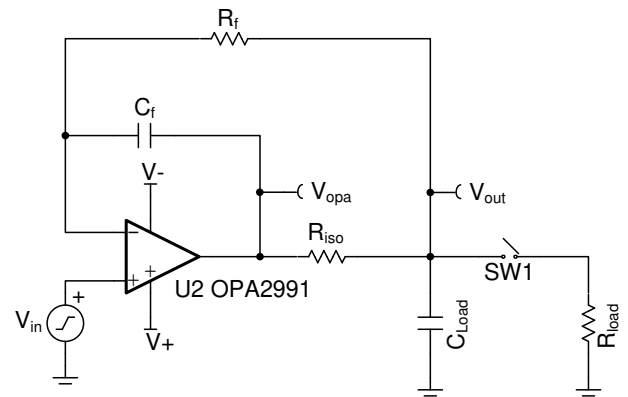


图 1. 具有双反馈的 R_{iso} 原理图

图 2 中的两个仿真电路展示了输入阶跃和负载瞬态输出响应之间的差异。图 2(a) 将输入电压阶跃应用于电路的输入端，而图 2(b) 将负载电流阶跃应用于输出端。在负载瞬态电路中，通过将流经 R_{iso} ($I_{load} \times R_{iso}$) 的负载电流 (I_{load}) 形成的输出压降设置为与输入阶跃幅度相等，将两个电路中 V_{opa} 的初始变化设置为 10mV，从而实现同级比较。10mV 的输出阶跃幅度可防止运算放大器出现大信号趋稳行为，例如压摆率限制。此外，输出电流必须足够小，以防止运算放大器进入大信号短路电流限制范围。

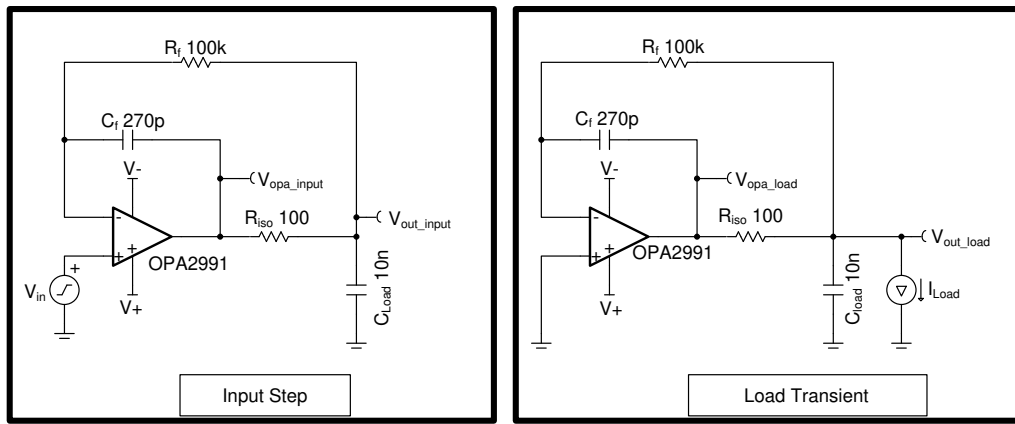


图2. 输入阶跃 (a) 和负载瞬态 (b) 仿真电路

图3显示了两个仿真电路的结果。按照设计，针对输入和输出响应，V_{opa}的初始变化均为10mV。但是负载输出电压 (V_{out}) 稳定所需的时间在两个电路之间是不同的：输入阶跃电路的趋稳速度比输出负载瞬态阶跃电路快得多。例如，若要稳定到0.05%（相当于10位），输入阶跃电路需要5.02μs，输出负载瞬态电路需要189.42μs。

表1列出了图2中输入阶跃电路和负载瞬态阶跃电路要实现10至18位分辨率采集系统所需的输出稳定时间之间的差异。由于不同的输出阻抗和开环增益曲线会造成更加细微的影响，测试备选运算放大器将获得不同的稳定响应。

稳定精度级别	输入阶跃瞬态的稳定时间 (μs)	负载瞬态的稳定时间 (μs)
10 位 (0.05%)	5.02	189.42
12 位 (0.01%)	39.94	230.23
14 位 (0.003%)	71.01	261.06
16 位 (0.00076%)	106.45	289.23
18 位 (0.00019%)	142.23	347.08

表1. 不同稳定精度水平的输入和输出瞬态稳定时间

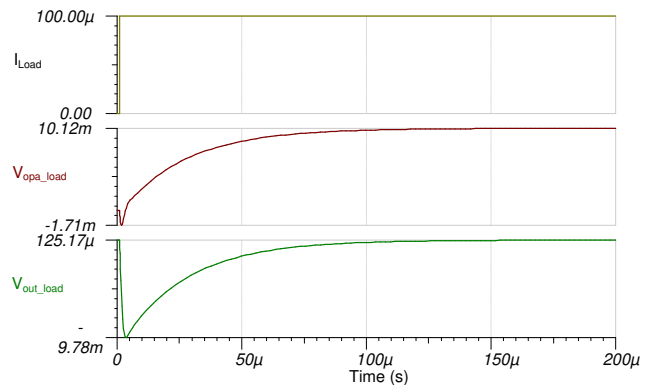
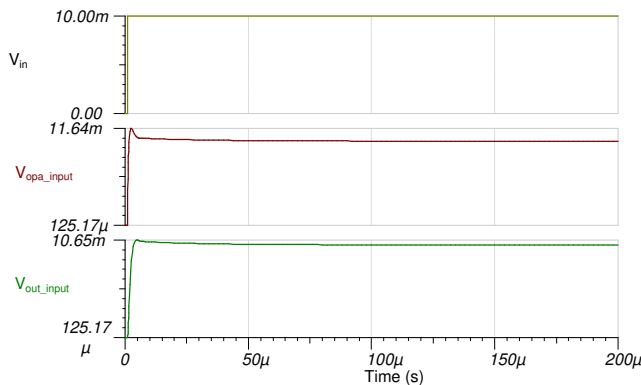


图3. 输入阶跃 (a) 和输出负载瞬态 (b) 电路的输出稳定响应

图 4 显示了对输入和输出瞬态的输出稳定响应起主导作用的元件，如红色箭头所示。对于输入阶跃瞬态， R_{iso} 和 C_{load} 电阻-电容 (RC) 时间常数决定了输出稳定时间。发生输入阶跃时， V_{opa} 立即响应输入电压阶跃。随着运算放大器输出电压升高， V_{out} 会因 R_{iso} 和 C_{load} 而出现延迟。

对于负载瞬态， R_f 和 C_f RC 时间常数决定了输出稳定响应。发生负载瞬态时， V_{out} 立即下降 $10mV (R_{iso} \times I_{load})$ 。 V_{opa} 响应 V_{out} 下降所需的时间取决于 R_f 和 C_f 产生的 RC 延时时间。

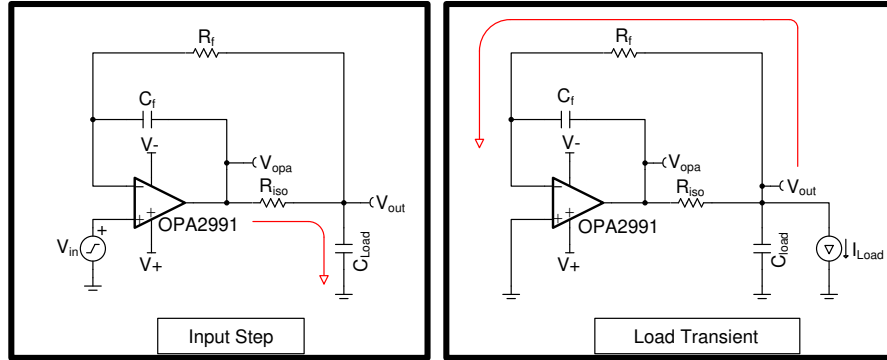


图 4. 主导输入阶跃 (a) 和输出负载 (b) 瞬态响应的 RC 时间常数

图 5 将输入阶跃和负载瞬态输出稳定时间（底部响应）与前文所述的起主导作用的 RC 时间常数（顶部响应）进行了比较。图 5(a) 将 V_{out} 的输入阶跃稳定时间与具有 100Ω 电阻器和 $10nF$ 电容器 (R_{iso} 和 C_{load}) 的 RC 电路

响应进行了比较。图 5(b) 将输出瞬态稳定时间与具有 $100k\Omega$ 电阻器和 $270pF$ 电容器 (R_f 和 C_f) 的 RC 电路响应进行了比较。RC 电路上升时间与输入阶跃和负载瞬态输出稳定响应一致，从而证实了上述理论。

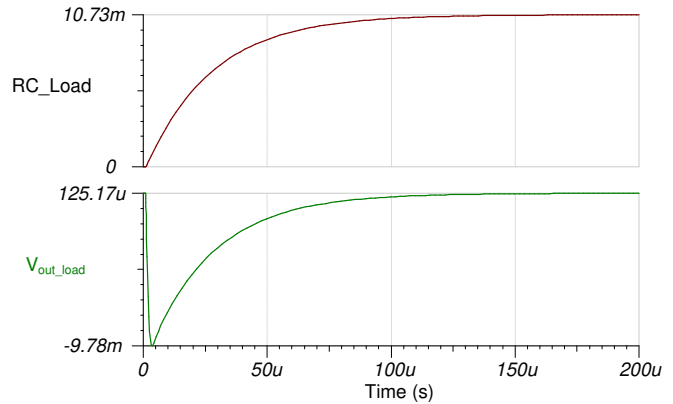
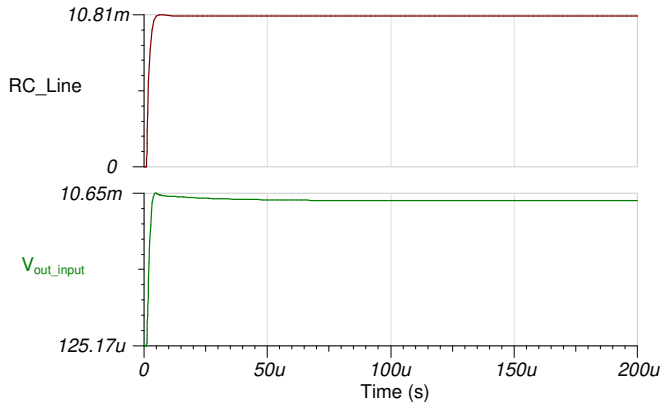


图 5. 输入阶跃 (a) 和输出负载 (b) 瞬态稳定时间 (RC 时间常数起主导作用)

下文将讨论 $R_{iso}+DFB$ 电路的稳定性标准，并介绍如何优化反馈比，以获得更好的负载瞬态稳定时间。首先，运算放大器作为单位增益缓冲器，必须稳定驱动 $R_{iso}+C_{load}$ 组合。其次，由 R_f 和 C_f 形成的 $1/Beta$ 极点必须至少小于来自 R_{iso} 和 C_{load} 的零点频率的一半。

- 单位增益缓冲器驱动 $R_{iso} \times C_{load}$ 的相位裕度: $>45^\circ$
- 反馈比: $(R_f \times C_f)/(R_{iso} \times C_{load}) > 2$

有关稳定性理论的更多解释，请参阅 [TI 高精度实验室视频: 运算放大器稳定性](#)。

虽然稳定运行的反馈路径的最小比率为 2，但稳定电路没有最大比率。只要满足第一个标准，反馈路径比率可稳定

保持在 10、100 甚至 1,000，并具有类似的相位裕度结果。然而，如 [图 5](#) 所示，输出负载响应基于由 R_f 和 C_f 元件形成的时间常数。因此，虽然稳定，但较大的比率将导致负载响应比输入响应慢得多。

[图 6](#) 显示了输出稳定响应如何随改变 $(R_f \times C_f)/(R_{iso} \times C_{load})$ 的比率而化变。当反馈比接近最小标准 2 时，输入阶跃和输出负载瞬态的输出响应几乎相等，但会增加一些过冲和振铃。增加 $(R_f \times C_f)/(R_{iso} \times C_{load})$ 的比率会产生更大的阻尼输出，一旦比率大于 20，该输出对输入阶跃响应的影响最小。然而，该比率对 $R_f \times C_f$ 时间常数起主导作用，因此较大的比率会继续增加负载瞬态输出响应时间。

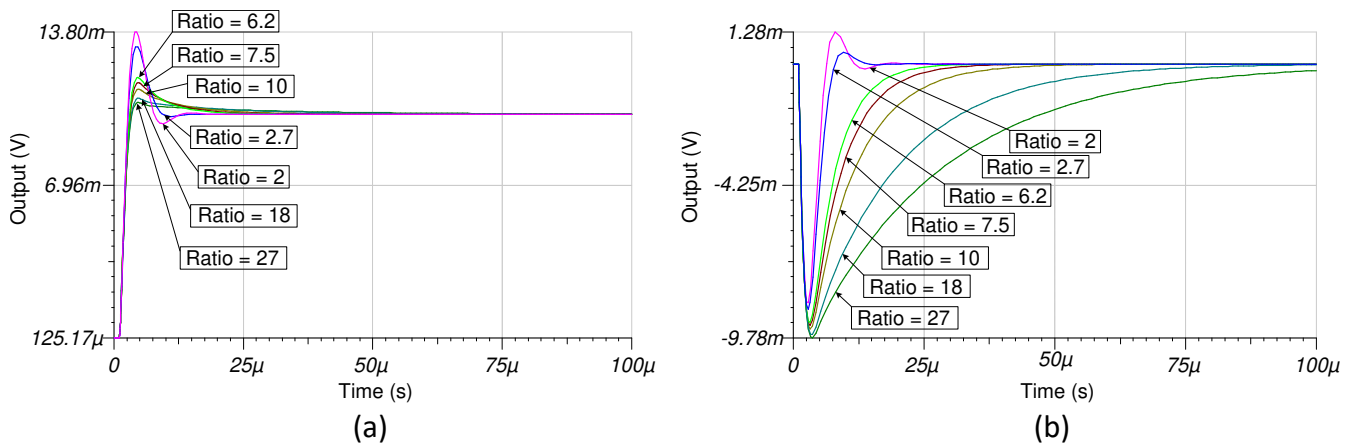


图 6. 输入阶跃 (顶部) 和输出负载 (底部) 瞬态的多个比率的输出稳定响应

因此，为了在响应输出负载瞬态时实现卓越性能，应在设计电路时采用接近 2 的 $(R_f \times C_f)/(R_{iso} \times C_{load})$ 比率。由于运算放大器特性与电路元件和多样性之间的相互作用将导致某些组合低于目标比率，更保守的设计方法将此比率设置在 4 和 10 之间。反馈元件比率低于 2 将影响电路的稳定性。

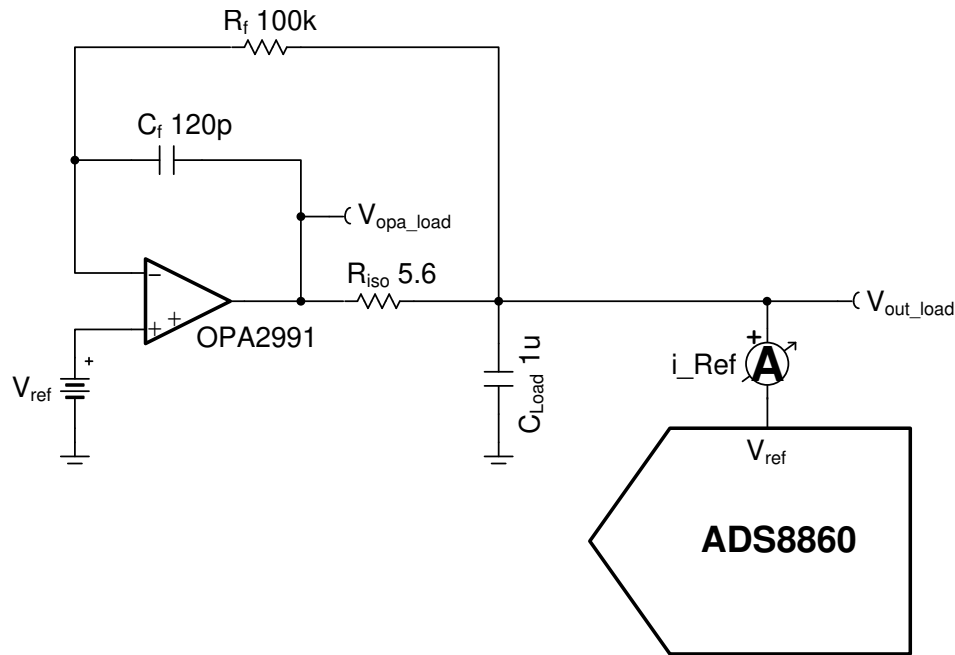


图 7. ADC 基准驱动电路

在 ADC 的转换阶段，逐次逼近过程中会将内部电容器数模转换器 (CDAC) 组切换到电路中。每次新的电容器切换到电路中时，外部驱动电路所需的电流突发将作为负载瞬态出现。因此，如果没有正确配置电路反馈比， $R_{iso}+DFB$ 电路可能无法正确稳定至负载响应。

图 8 显示了电路仿真中的上述效应，其中使用图 7 中的运算放大器电路作为 ADS8860 的基准缓冲器，ADS8860 是一个 16 位逐次逼近寄存器 ADC，在本示例中配置为以 100kSPS 的速率进行采样。将电路中的反馈路径比值从大约 3.6 变化到 360 显示了负载稳定时间的差异。正如图 5 中的结果所预期，具有较高比率的电路需要更长的时间使

这种效应发挥作用的一个实际例子是 ADC 基准驱动电路，如图 7 所示。

基准缓冲器电路达到平衡，从而导致转换之间的最低有效位稳定误差小于 1/2。

最低模拟比率 - 图 8(a) 中的 3.6 - 需要大约四个样本达到平衡，而图 8(c) 中比率为 360，需要超过 400 个样本（或大约 4ms）电路才能达到平衡，这很好地说明这一点。应用通常采用间歇性的样本突发，对于具有图 8(c) 所示结果的电路可能不会在样本突发完成之前完全达到平衡。不稳定的基准会导致出现转换错误和 AC 性能下降。如前所述，比率为 3.6 和 360 的电路的相位裕度和输入响应几乎相同；如果您没有正确设计电路并验证输出负载响应，则可能会出现意外的电路结果。

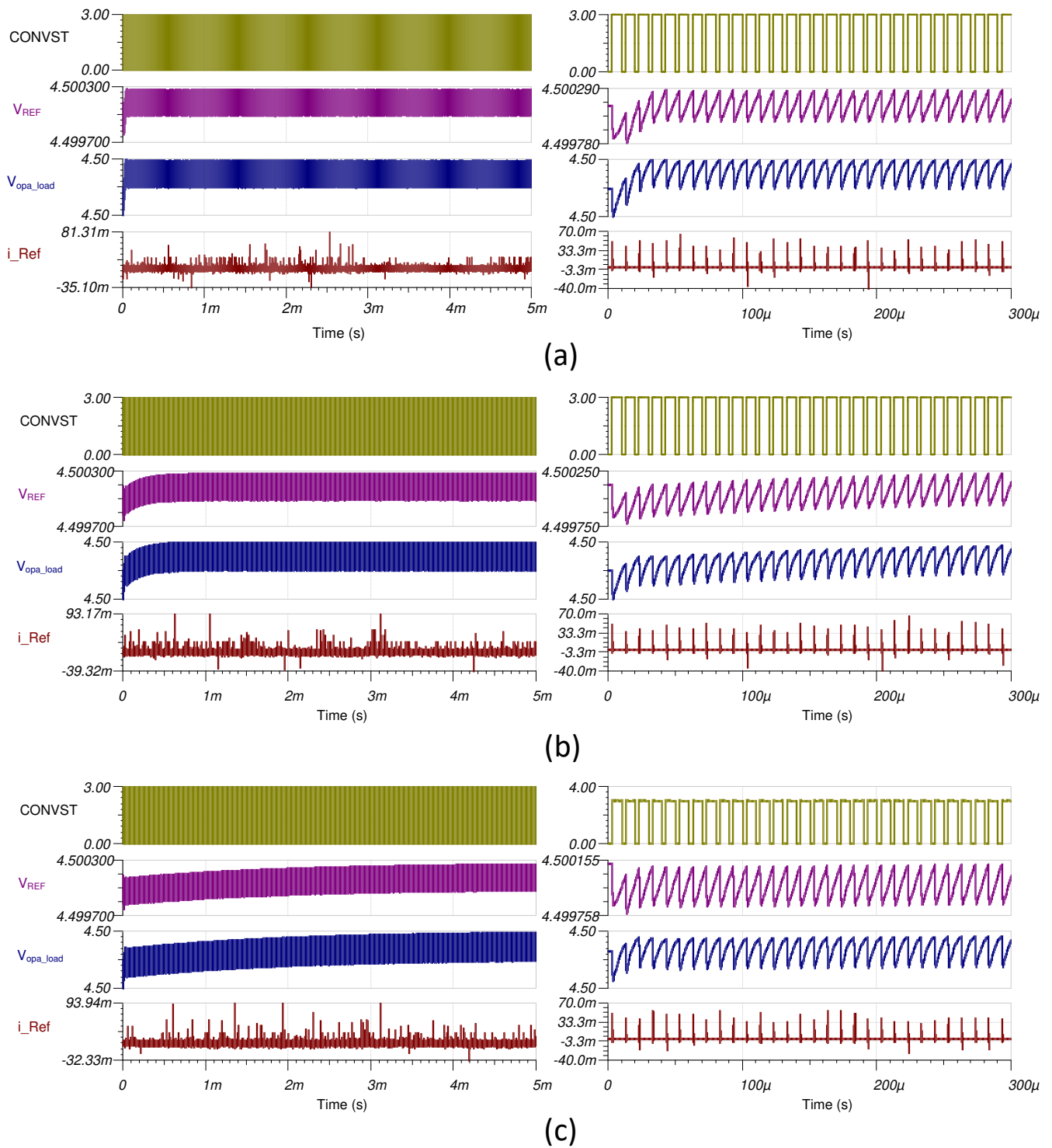


图8. 不同反馈比率的ADC基准驱动趋稳: 3.6 (a); 36 (b); 和360 (c)。左图和右图分别显示了5ms时间标度和300µs时间标度, 结果相同。

结论

包括 ADC 输入和 ADC 基准电压驱动器在内的应用需要使用运算放大器电路对输出负载瞬态和输入阶跃瞬态进行响应。这些应用中经常使用的 $R_{iso}+DFB$ 电路拓扑在输出和输入阶跃的输出稳定响应时间上会存在很大差异，具体取决于所选的电路值和比率。如果用户在设计这些电路时仅使用输入阶跃进行电路分析，则输出负载稳定可能会出现意外结果，从而对应用产生负面影响。因此，在设计电路时，必须同时响应输入阶跃瞬态和输出负载瞬态。验证对两种瞬态类型的稳定响应是否满足电路稳定要求，这不失为一个好方法。

其他资源

- Collin Wells, “[Transient Stability Testing: Watch Your Step](#)” Planet Analog, Aug. 16, 2013.
- [TI 高精度实验室 - 运算放大器](#)
- [TI 高精度实验室 - 运算放大器：稳定性](#)
- [TI 高精度实验室 - 数据转换器](#)

重要声明: 本文所提及德州仪器 (TI) 及其子公司的产品和服务均依照 TI 标准销售条款和条件进行销售。建议客户在订购之前获取有关 TI 产品和服务的最新和完整信息。TI 对应用帮助、客户的应用或产品设计、软件性能或侵犯专利不负任何责任。有关任何其它公司产品或服务的发布信息均不构成 TI 因此对其的认可、保证或授权。

所有商标均为其各自所有者的财产。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司