

Product Overview

使用 LMG362x 系列 低功耗 GaN FET 进行设计



TI 最新的高压、低功耗 GaN FET 系列；LMG3622、LMG3624 和 LMG3626 在充电适配器、电视电源、服务器辅助电源等各种终端设备中为高功率密度应用提供简易性和集成性。随着基于 GaN 的电源设计因其效率和尺寸优势而变得越来越普遍，TI GaN 提供的集成和功能集可实现系统改进，例如减少 BOM 数量、减小电路板面积和改善热管理。此产品概述介绍了经验数据支持的关键特性以及使用 TI LMG362x 系列 GaN 器件的设计指南。

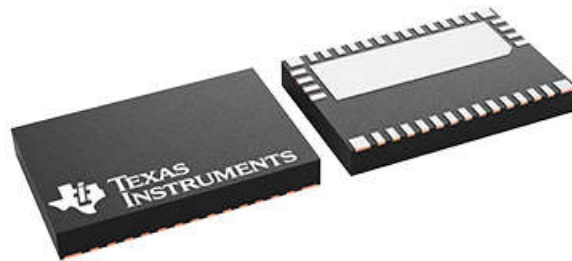


图 1. LMG362x 器件封装

一般特性概述

- 集成栅极驱动器可减少元件数量并简化设计，同时大大降低寄生环路电感。
- 电流检测仿真（无损电流检测）显著减小了传统电流检测电阻的尺寸并降低了其功率损耗。
- 低静态电流消耗可实现 CoC 和 DoE 要求规定的低待机功耗。通过将 EN 引脚设置为低电平，可以进一步降低器件静态电流消耗。
- 过流保护 (OCP)、过热保护 (OTP) 和欠压锁定 (UVLO) 等器件保护可针对系统故障提供系统级可靠性。
- 器件引脚排列可在信号和电源连接之间实现明确的分离，从而简化开关环路的布局。

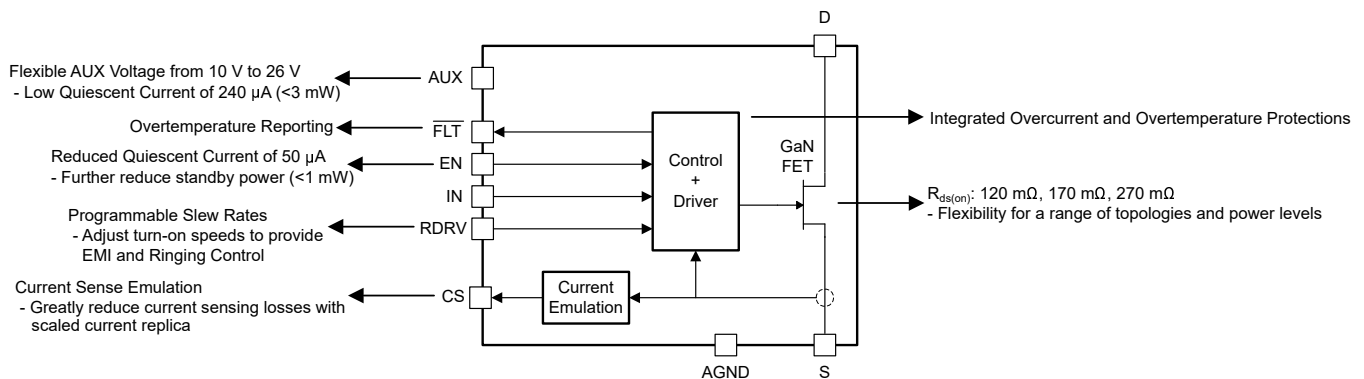


图 2. LMG362x 器件功能概述

LMG362x 系列器件采用 8mm × 5.3mm QFN 封装，并具有与源连接的散热焊盘。凭借 650V 额定电压、宽 (10V - 26V) AUX 电源和 IN 电压范围，该器件可在各种应用中即插即用。R_{DS(on)} 值有三种不同变体，该器件可根据应用的功率级别在功率损耗和成本之间进行优化。集成式栅极驱动器可减少元件数量并简化设计，同时大大降低寄生开关和门控环路电感。电流检测仿真（无损电流检测）显著减小了传统电流检测电阻的尺寸并降低了其功

率损耗。低静态电流消耗可实现低待机功耗，这是欧洲行为准则 (CoC) 和北美能源部 (DOE) 的要求；将 EN 引脚设置为低电平可进一步降低器件的静态电流消耗。OCP、OTP 和 UVLO 等器件保护可针对系统故障提供系统级可靠性。最后，器件引脚排列可在信号和电源连接之间实现明确的分离，从而简化开关环路的布局。

集成式电流检测 (无损电流检测)

传统上，需要电流检测的应用在开关器件源极和系统接地之间使用了串联分流电阻器。这种传统的电流检测方法是不可取的，因为该方法需要一个物理尺寸较大的检测电阻 $R_{CS(trad)}$ ，该电阻会耗散大量功率，从而使系统产生不必要的热量并降低整体效率。此外，使用这种检测方法时，器件的源极与系统接地分离，因此很难将散热焊盘连接到一个较大的接地平面，而大接地平面可实现更好的散热。LMG362x 系列器件借助集成电流检测仿真功能，解决了传统电流检测的所有复杂问题。该功能的工作原理如下：

- LMG362x 器件上的 CS 引脚会输出按比例缩小的漏极-源极电流副本。
- 该电流随后通过物理尺寸较小的电阻 R_{CS} 馈入，以产生系统控制器所需的电流检测电压。

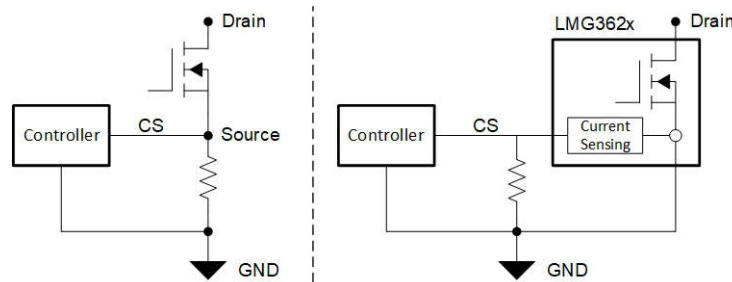


图 3. 分立式电流检测与集成式电流检测连接

按如下方式选择 R_{CS} 电阻值：

$$R_{CS} = R_{CS(trad)} \times G_{cse} \quad (1)$$

其中

G_{cse} 是 LMG362x 器件的电流检测增益，如表 1 所示。

表 1. 器件电流检测增益

器件	G_{cse}
LMG3622	0.691mA/A
LMG3624	0.965mA/A
LMG3626	1.633mA/A

由于电阻器检测到的电流按比例缩小了很大的比例，因此与传统电流检测方法相比， R_{CS} 中的功率耗散很小。图 4 展示了就 100W 反激式转换器而言全负载范围内的功率损耗比较。

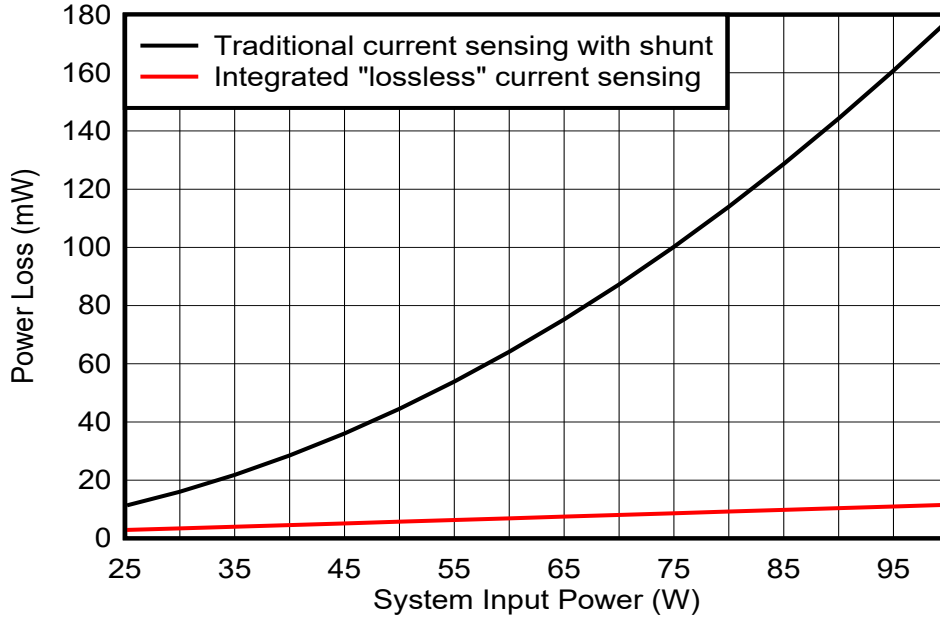


图 4. 传统电流检测与集成电流检测的功率损耗比较

有关 LMG362x 的电流检测仿真功能的更多信息和经验数据，请参阅 [TI GaN 中的集成电流检测功能可最大限度地提高系统效率](#) 应用简报。

较低静态电流和待机模式

随着时间的推移，DoE VI 级和 CoC 2 级对待机 and 轻负载功耗的要求越来越严格，新的电源设计必须考虑集成电路 (IC) 功率耗散的影响。

当 EN 设置为高电平时，LMG362x 系列器件的静态电流消耗为 240 μ A，当 EN 设置为低电平时，静态电流消耗为 50 μ A。低静态电流支持转换器突发模式运行，这对于满足轻负载效率要求至关重要。EN 引脚可以连接到任何类型的控制方法，从而在非常轻的负载或无负载条件下优化待机功耗。

表 2. 器件待机功耗

参数	静态电流消耗	器件功率损耗 (AUX = 15V)
EN 引脚 = 高电平	240 μ A	3.6mW
EN 引脚 = 低电平	50 μ A	0.75mW

例如，[LMG3624EVM-081](#) 在 $V_{IN} = 230V_{ac}$ 时可实现总共 70mW 的空载待机功耗。

器件保护

为了提高系统的可靠性和稳健性，LMG362x 器件同时配备了 OCP 和过热保护 OTP。这些特性可确保 GaN 功率 FET 器件免受异常系统故障的影响。OCP 运行通过逐周期方案实现，如图 5 所示。如果 FET 电流在 IN 为高电平时超过 $I_{T(OC)}$ 阈值，则 FET 会在 IN 高电平周期的剩余时间内自动关闭。下次 IN 变为高电平时，FET 会开启并再次检查是否存在过流情况。

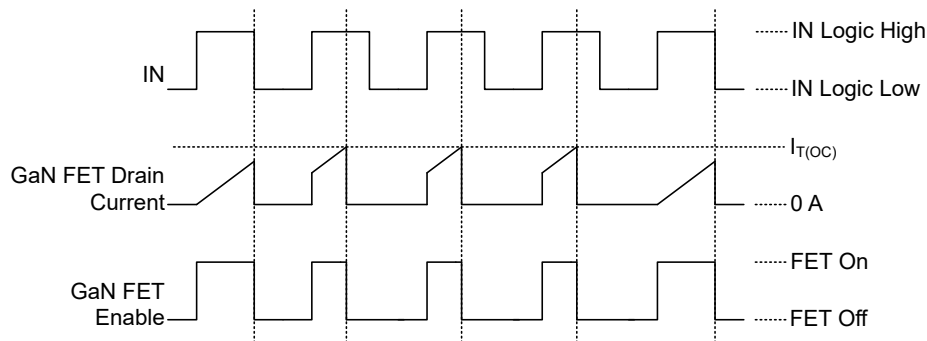


图 5. LMG362x 逐周期过流保护操作

每个器件的过流阈值如表 3 所示。

表 3. 器件过流阈值

器件	$I_{T(OC)}$ (典型值)
LMG3622	8.5A
LMG3624	6A
LMG3626	3.6 A

OTP 操作可确保在 LMG362x 温度高于 165 度的 OTP 阈值时 FET 保持关断。20 度的滞环可确保防止错误的热循环。此外，OTP 情况由低电平有效的 FLT 引脚报告，此引脚可以连接到系统控制器。

导通压摆率设置

为了让系统设计人员能够灵活地在功率损耗或更低的共模 EMI 特征之间进行优化，LMG362x 器件提供了一个可编程的 RDRV 引脚，用于设置 FET 的导通压摆率。

表 4. 压摆率设置

导通压摆率设置	建议的典型编程电阻 (k Ω)	典型导通压摆率 (V/ns)	备注
0 (最慢)	120	20	可接受编程电阻的开路连接
1	47 Ω	50	
2	22	75	
3 (最快)	5.6	150	可以接受编程电阻的短路连接 (RDRV 短接到 AGND)

不同压摆率设置的实际 V_{DS} 波形如图 6 所示。

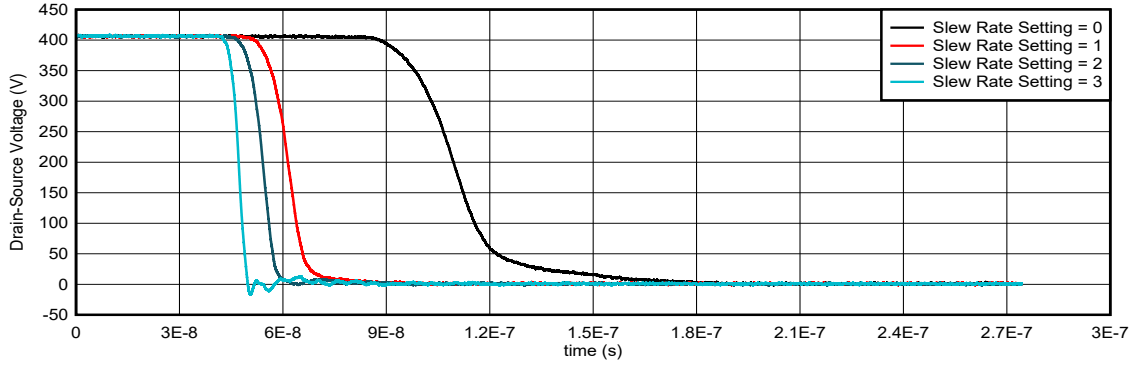


图 6. 不同压摆率设置下的漏源电压数据

封装引脚排列优势和布局建议

LMG362x 封装引脚排列配置为在信号引脚和电源引脚之间实现明确的分离，从而实现电源路径保持中断的简单布局。如图 7 所示，漏极引脚、源极引脚、散热焊盘和所有其他信号引脚 (RDRV、AUX、FLT、AGND、IN) 之间存在明显的分离。

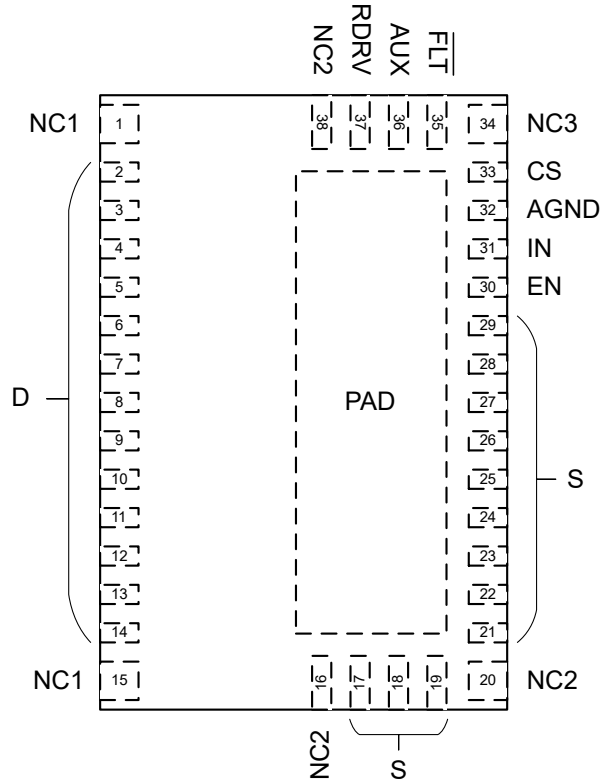


图 7. LMG362x 引脚配置

通过这种配置，实现了一个简单的布局，其中源极的覆铜可以延伸到 PCB 的右侧和底部，而没有中断，如图 8 所示。

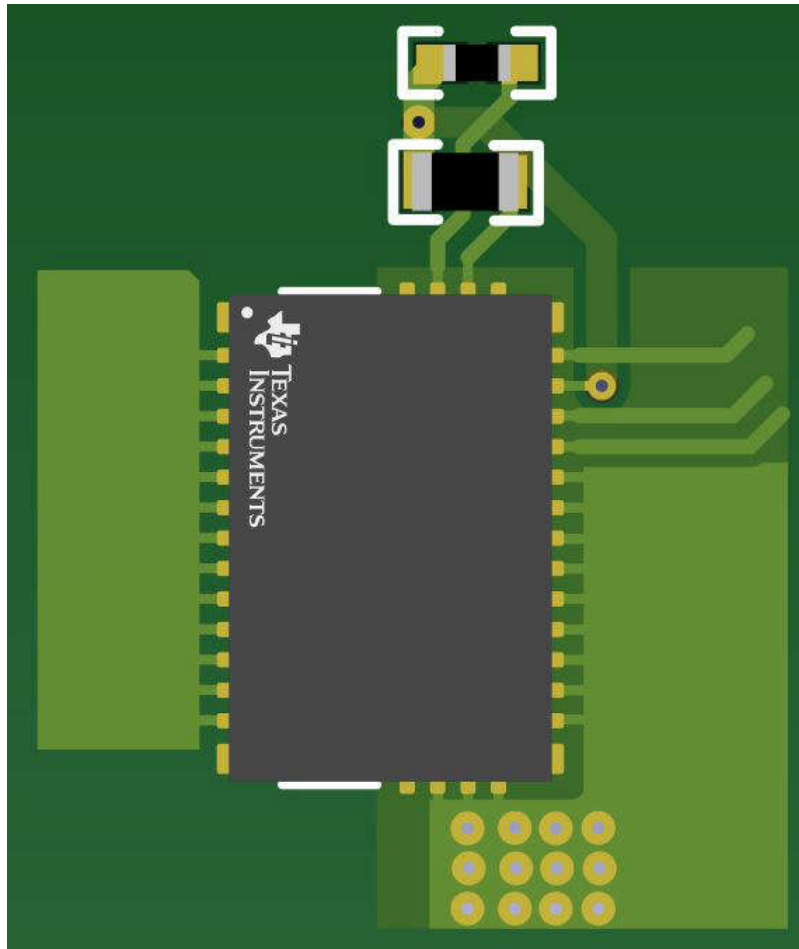


图 8. 将漏极、源极和信号连接分开的 LMG362x 布局

源极连接中的这种连续性增加了可连接到散热焊盘的总 PCB 面积。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司