

## Technical Article

## 设计 DCM 反激式转换器



John Betten

反激式转换器可在连续导通模式 (CCM) 或不连续导通模式 (DCM) 下运行。不过，对于许多低功耗、低电流应用而言，DCM 反激式转换器是一种结构更紧凑、成本更低的选择。以下是指导您完成此类设计的分步方法。

DCM 运行的特点是，在下一个开关周期开始之前，转换器的整流器电流会降至零。在开关之前将电流降至零，可以降低场效应晶体管 (FET) 功耗和整流器损耗，通常也会降低变压器尺寸要求。

相比之下，CCM 运行会在开关周期结束时保持整流器电流导通。我们在[电源设计小贴士 76：反激式转换器设计注意事项](#)和[电源设计小贴士 77：设计 CCM 反激式转换器](#)中介绍了反激式设计的利弊和 CCM 反激式转换器的功率级公式。CCM 运行非常适合中高功率应用，但如果您有一个可以使用 DCM 反激式转换器的低功率应用，请继续阅读。

图 1 展示了反激式转换器的简化原理图，该转换器可在 DCM 或 CCM 模式下运行。此外，电路还能根据时序在不同模式之间切换。要保持在 DCM 模式下运行（这也是本文要评估的内容），关键元件的开关波形应具有图 2 所示的特性。

当 FET Q1 在占空比周期  $D$  内导通时，运行开始。T1 初级绕组中的电流始终从零开始，然后达到根据初级绕组电感、输入电压和导通时间  $t_1$  设定的峰值。在此 FET 导通期间，二极管 D1 由于 T1 次级绕组极性而反向偏置，迫使在  $t_1$  和  $t_3$  期间由输出电容器 COUT 提供所有输出电流。

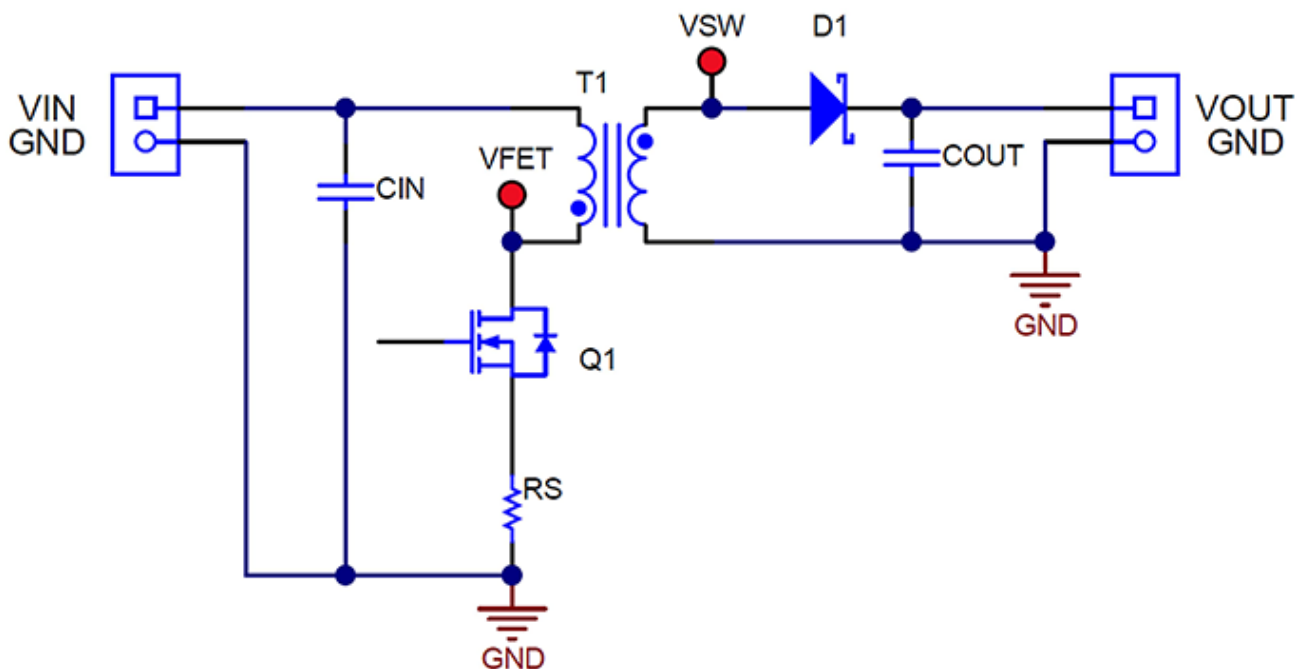


图 1. 这款简化的反激式转换器可在 DCM 和 CCM 下运行。

当 Q1 在周期  $1-D$  内关断时，T1 的次级电压极性会反转，从而允许 D1 向负载传导电流并为 COUT 充电。在  $t_2$  时间内，D1 中的电流从峰值线性下降至零。一旦 T1 的储存能量耗尽，在  $t_3$  期间的剩余时间内只会出现残余振铃。产生这种振铃的主要原因是 T1 的磁化电感以及 Q1、D1 和 T1 的寄生电容。这在  $t_3$  期间的 Q1 漏极电压

(该漏极电压从  $V_{IN}$  加上反射输出电压下降回  $V_{IN}$ ) 中很容易看出, 因为一旦电流停止, T1 就无法支持电压。  
(注意: 如果  $t_3$  没有足够的死区时间, 则可能会在 CCM 下运行。)  $I_{CIN}$  和  $I_{COUT}$  中的电流与 Q1 和 D1 中的电流相同, 但没有直流失调电压。

图 2 中的阴影区域 A 和 B 突出显示了变压器在  $t_1$  和  $t_2$  期间的伏微秒积, 它们必须保持平衡才能防止饱和。区域 “A” 表示  $(V_{in}/N_p) \times t_1$ , 而 “B” 表示  $(V_{out} + V_d) \times t_2$ , 两者均以次级侧为基准。  $N_p/N_s$  是变压器初级/次级匝数比。

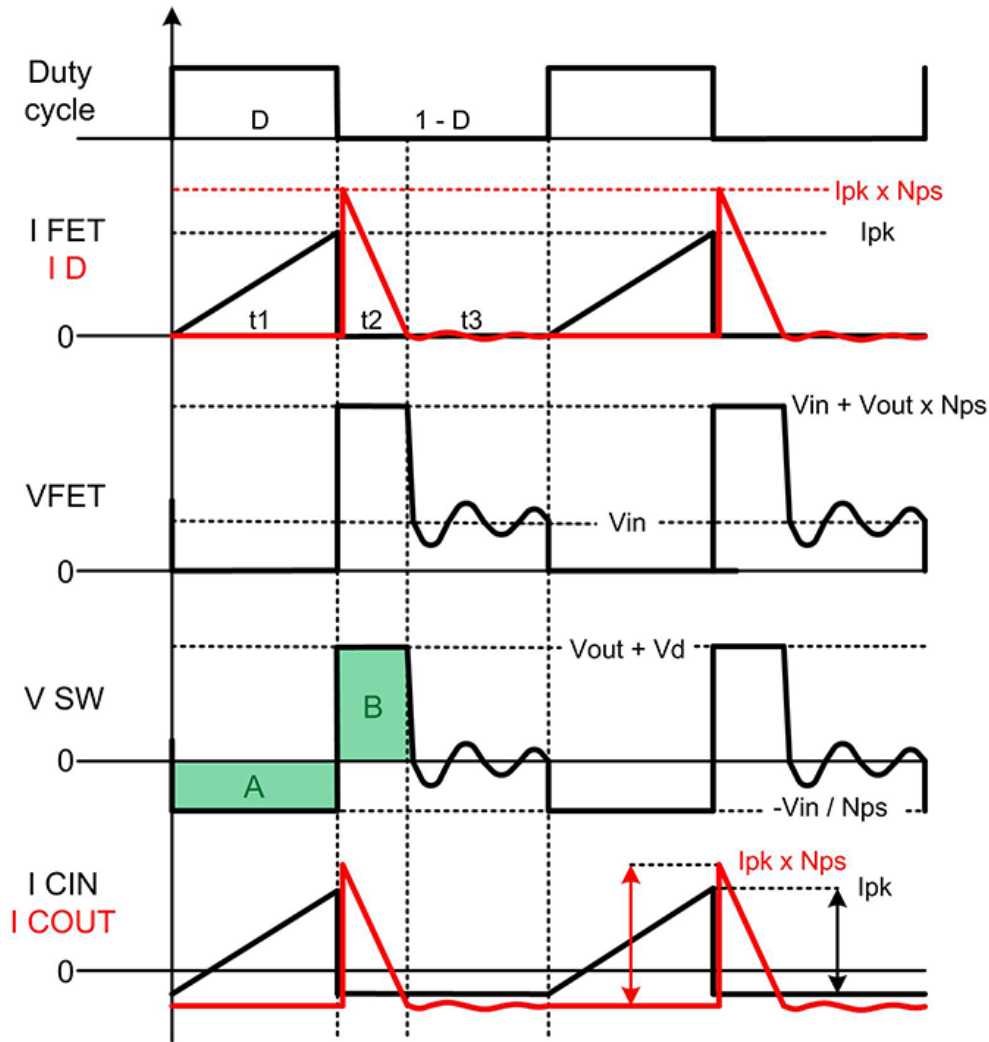


图 2. DCM 反激式转换器的关键电压和电流开关波形包括设计人员必须指定的几个关键参数。

表 1 详细说明了 DCM 相对于 CCM 的运行特性。DCM 的一个关键属性是, 初级电感越低, 占空比就越小, 无论变压器的匝数比如何。此属性可用于限制设计的最大占空比。当您尝试使用特定的控制器, 或保持在特定的导通或关断时间限制内时, 这一点非常重要。较低的电感需要较低的平均储能 (尽管峰值 FET 电流较高), 这也往往使得变压器尺寸小于 CCM 设计所需的尺寸。

DCM 的另一个优点是, 这种设计消除了标准整流器中的 D1 反向恢复损耗, 因为电流在  $t_2$  结束时为零。反向恢复损耗通常表现为 Q1 中的耗散增加, 因此消除反向恢复损耗可降低开关晶体管上的应力。此方法的优势在输出电压较高的情况下变得越来越重要, 因为整流器的反向恢复时间会随着额定电压较高的二极管的增加而延长。

表 1. 与 CCM 设计相比, DCM 反激式设计既有优点, 也有缺点。

DCM 优势	DCM 劣势
初级电感比 CCM 更低	峰值初级电流更高

**表 1. 与 CCM 设计相比，DCM 反激式设计既有优点，也有缺点。（续）**

DCM 优势	DCM 劣势
电感设定最大占空比	峰值整流器电流更高
可以使用更小的变压器	输入电容更大
整流器反向恢复损耗为零	输出电容更大
FET 导通损耗为零（或极小）	可能会增加电磁干扰
控制环路中没有右半平面零点	占空比运行范围比 CCM 更宽
非常适合低输出功率	带宽变化增大

开发人员在开始设计时需要了解几个关键参数以及基本电气规格。首先选择开关频率 ( $f_{sw}$ )、所需的最大工作占空比 ( $D_{max}$ ) 和估算的目标效率。然后，[方程式 1](#) 按如下方式计算导通时间  $t_1$ ：

$$t_1 = \frac{D_{max}}{f_{sw}} \quad (1)$$

接下来，使用[方程式 2](#) 估算变压器的峰值初级电流  $I_{pk}$ 。对于[方程式 2](#) 中的 FET 导通电压 ( $V_{ds\_on}$ ) 和电流检测电阻电压 ( $V_{RS}$ )，假设一些适合您设计的小压降（如 0.5V）。您可以稍后更新这些压降。

$$I_{pk} = \frac{P_{out_{max}} \times \left(\frac{2}{D_{max}}\right)}{(V_{in_{min}} - V_{ds\_on} - V_{RS}) \times (n)} \quad (2)$$

[方程式 3](#) 会根据[图 2](#) 中的均衡区域 A 和 B 计算所需的变压器匝数比  $N_p/N_s$ ：

$$\frac{N_p}{N_s} = \frac{(V_{in_{min}} - V_{ds\_on} - V_{RS}) \times t_1}{\left(\frac{1}{f_{sw}} \times (1 - x) - t_1\right) \times (V_{out} + V_d)} \quad (3)$$

其中  $x$  是  $t_3$  所需的最短空闲时间（从  $x = 0.2$  开始）。

如果您想更改  $N_p/N_s$ ，请调整  $D_{max}$  并再次迭代。

接下来，使用[方程式 4](#) 和[方程式 5](#) 计算 Q1 ( $V_{ds\_max}$ ) 和 D1 ( $V_{PIV\_max}$ ) 的最大“平顶”电压：

$$V_{ds_{max}} = V_{in_{max}} + (V_{out} + V_d) \times \frac{N_p}{N_s} \quad (4)$$

$$V_{PIV_{max}} = V_{out} + \frac{V_{in_{max}} N_p}{N_s} \quad (5)$$

由于这些元件通常会因变压器漏电感而产生振铃，因此根据经验，实际值应比[方程式 4](#) 和[方程式 5](#) 预测值高出 10% 至 30%。如果  $V_{ds\_max}$  高于预期，则减小  $D_{max}$  会降低  $V_{ds\_max}$ ，但  $V_{PIV\_max}$  会增加。确定哪个元件电压更为关键，并在必要时再次迭代。

使用[方程式 6](#) 计算  $t_{1\_max}$ ，该值应接近于[方程式 1](#) 中的值：

$$t_{1\_max} = \frac{(V_{out} + V_d) \times \frac{N_p}{N_s} \times \left(\frac{1}{f_{sw}} \times (1 - x)\right)}{V_{in_{min}} + (V_{out} + V_d) \times \frac{N_p}{N_s}} \quad (6)$$

使用[方程式 7](#) 计算所需的最大初级侧电感：

$$L_{pri_{max}} = \frac{V_{in_{min}}^2 \times t_{1\_max}^2 \times n \times f_{sw}}{2 \times V_{out} \times I_{out_{max}}} \quad (7)$$

如果所选电感比[方程式 7](#) 中所示的更低，则根据需要进行迭代，以增大  $x$  并减小  $D_{max}$ ，直到  $N_p/N_s$  和  $L_{pri_{max}}$  等于所需值为止。

现在可以计算方程式 7 中的  $D_{max}$  :

$$D_{max} = \sqrt{\frac{2 \times f_{sw} \times V_{out} \times I_{out\_max} \times L_{pri}}{V_{in\_min}^2 \times n}} \quad (8)$$

并且可以分别使用方程式 9 和方程式 10 计算最大  $I_{pk}$  及其最大均方根 (RMS) 值 :

$$I_{pkmax} = \sqrt{\frac{2 \times V_{out} \times I_{out\_max}}{L_{pri} \times f_{sw} \times n}} \quad (9)$$

$$I_{pkrms} = I_{pkmax} \sqrt{\frac{D_{max}}{3}} \quad (10)$$

根据所选控制器的电流检测输入最小电流限制阈值  $V_{cs}$  (方程式 11) 计算允许的最大电流检测电阻值 :

$$R_{smax} = \frac{V_{cs}}{I_{pkmax}} \quad (11)$$

使用方程式 11 中计算出的  $I_{pkmax}$  值和  $RS$  来验证方程式 2 中假设的 FET  $V_{ds}$  和检测电阻  $V_{RS}$  的压降是否接近 ; 如果明显不同 , 则再次迭代。

使用方程式 12 和方程式 13 计算  $RS$  的最大耗散功率 , 并根据方程式 10 计算 Q1 的导通损耗 :

$$P_{Rsns} = I_{pkrms}^2 \times RS \quad (12)$$

$$P_{FETcond} = I_{pkrms}^2 \times R_{dson} \quad (13)$$

FET 开关损耗通常在  $V_{inmax}$  时最高 , 因此最好使用方程式 14 计算整个  $V_{IN}$  范围内的 Q1 开关损耗 :

$$P_{FETsw} = 0.25 \times \left( \frac{Q_{drv}}{I_{drv}} \right) \times f_{sw} \times I_{pk} \times V_{ds} \quad (14)$$

其中  $Q_{drv}$  是 FET 总栅极电荷 ,  $I_{drv}$  是预期的峰值栅极驱动电流。

方程式 15 和方程式 16 计算 FET 非线性  $C_{oss}$  电容充电和放电产生的总功率损耗。方程式 15 中的被积函数应与实际 FET 的  $C_{oss}$  数据表中 0V 至实际工作电压  $V_{ds}$  之间的曲线密切吻合。在高压应用中或使用超低  $R_{DS(on)}$  FET (具有较大  $C_{oss}$  值) 时 ,  $C_{oss}$  损耗通常非常大。

$$Q_{tot} = \int_{-V_{ds}}^0 \left[ \frac{C_{oss}(0V)}{(1-v)^{0.5}} \right] dv \quad (15)$$

$$P_{FETcoss} = \frac{f_{sw} \times Q_{tot} \times V_{ds}}{2} \quad (16)$$

可通过对方程式 13、方程式 14 和方程式 16 的结果求和来近似计算总 FET 损耗。

方程式 17 表明该设计中的二极管损耗将大大降低。务必选择一个额定次级峰值电流的二极管 , 该电流通常远大于  $I_{OUT}$ 。

$$P_{Diode} = \frac{I_{pk} \times \frac{N_p}{N_s} \times t_2 \times f_{sw}}{2} \times V_{diode} = I_{out} \times V_{diode} \quad (17)$$

输出电容通常选择为方程式 18 或方程式 19 中的较大者 , 根据纹波电压和等效串联电阻 (方程式 18) 或负载瞬态响应 (方程式 19) 计算电容 :

$$C_{out1\ ripple} = \frac{I_{out\_max} \times (1 - D)}{\left( V_{out\ rip} - I_{pk} \times \frac{N_p}{N_s} \times Resr \right) \times f_{sw}} \quad (18)$$

$$C_{out2} I_{tran} = \frac{\Delta I_{out}}{2\pi \times \Delta V_{out} \times f_{BW}} \quad (19)$$

其中  $\Delta I_{OUT}$  是输出负载电流的变化,  $\Delta V_{OUT}$  是允许的输出电压偏移,  $f_{BW}$  是估算的转换器带宽。

方程式 20 计算输出电容器均方根电流为:

$$I_{Cout\ rms} = \sqrt{\frac{I_{pk} \times \left(\frac{N_p}{N_s}\right)^2 \times t_2 \times f_{sw}}{3} - I_{out\_max}^2} \quad (20)$$

方程式 21 和方程式 22 估算输入电容器的参数为:

$$C_{inmin} = \frac{I_{pk} \times D}{2 \times f_{sw} \times V_{in\ rip}} \quad (21)$$

$$I_{Cin\ rms} = \sqrt{\frac{I_{pk}^2 \times D}{3} - \left(\frac{P_{out\_max}}{V_{in} \times n}\right)^2} \quad (22)$$

方程式 23、方程式 24 和方程式 25 总结了三个关键波形时间间隔及其关系:

$$t_1 = \sqrt{\frac{2 \times V_{out} \times I_{out} \times L_{pri}}{V_{in}^2 \times f_{sw} \times n}} \quad (23)$$

$$t_2 = \frac{t_1 \times V_{in}}{(V_{out} + V_d) \times \frac{N_p}{N_s}} \quad (24)$$

$$t_3 = \frac{1}{f_{sw}} - t_1 - t_2 \quad (25)$$

如果需要额外的次级绕组, 方程式 26 可轻松计算额外的绕组  $N_{s2}$ :

$$\frac{N_{s2}}{N_{s1}} = \frac{V_{out2} + V_{d2}}{V_{out1} + V_{d1}} \quad (26)$$

其中  $V_{OUT1}$  和  $N_{s1}$  是稳压输出电压。

变压器初级均方根电流与方程式 10 中的 FET 均方根电流相同; 变压器次级均方根电流如方程式 27 所示。变压器磁芯必须能够处理  $I_{pk}$  而不会饱和。您还应考虑磁芯损耗, 但这超出了本文的讨论范围。

$$I_{sec} = I_{pk} \times \frac{N_p}{N_s} \sqrt{\frac{t_2 \times f_{sw}}{3}} \quad (27)$$

从提供的步骤中可以看出, DCM 反激式设计是一个迭代过程。最初的一些假设 (如开关频率、电感或匝数比) 可能会根据后来的计算 (如功率耗散) 而改变。但要不断尝试, 尽可能频繁地执行设计步骤, 以实现所需的设计参数。如果您愿意付出努力, 优化的 DCM 反激式设计可以提供低功耗、紧凑型 and 低成本的解决方案, 以满足电源转换器的需求。

## 相关文章

- 电源设计小贴士 76: 反激式转换器设计注意事项
- 电源设计小贴士 77: 设计 CCM 反激式转换器
- 电源设计小贴士 87: 如何设计高电压 DCM 反向电荷泵转换器
- 如何将反激式转换器设计为两级 LED 驱动器的前端
- 利用频率钳位临界导通模式实现功率因数校正
- 不连续导通会使电流模式转换器出现问题

之前在 [EDN.com](https://www.edn.com) 上发布。

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024，德州仪器 (TI) 公司