



说明

TIDA-00299 实现了成本优化型高 EMC 抗扰性 EtherCAT® 从站（双端口）以及用于连接应用处理器的 SPI 接口。该硬件设计能够利用 AMIC110 工业通信处理器来支持多协议工业以太网和现场总线。该设计具有 5V 输入电压。单个 PMIC 可板载生成所需的所有电源轨。EtherCAT 从站堆栈可利用串行外设接口 (SPI) 在 AMIC110 上或应用处理器上运行。利用硬件开关，可对 AMIC110 进行配置，以从 SPI 闪存引导 EtherCAT 从站固件，或通过 SPI 从应用处理器进行引导。该设计已通过运行 ethercat 主站的标准工业 PLC 进行了 IEC61800-3 EMC 抗扰性测试。JTAG 接口可加快自定义固件开发的速度。

资源

TIDA-00299	设计文件夹
AMIC110	产品文件夹
DP83822H	产品文件夹
TPS650250	产品文件夹
TMDXICE110	工具文件夹

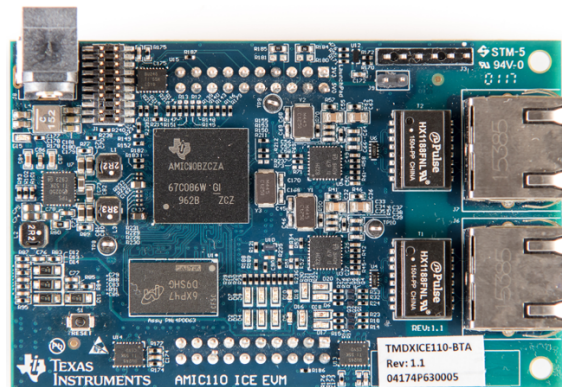
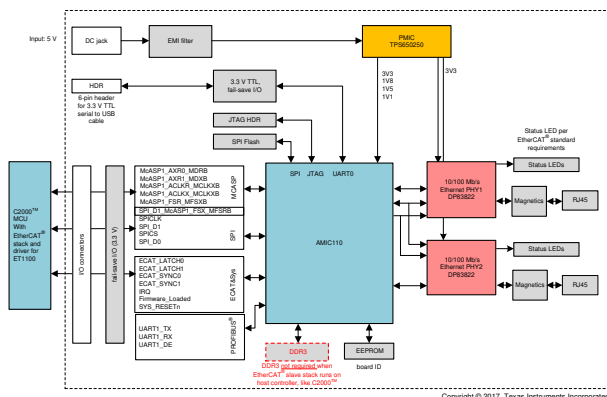
咨询我们的 E2E 专家

特性

- 通过 EtherCAT 从站一致性测试 (CTT)
- 利用 AMIC110 通信处理器，支持可进行软件编程的多协议工业以太网和现场总线
- 在两个端口上运行 EtherCAT，超出 IEC61800-3 EMC 抗扰性要求：
 - +/- 6kV ESD CD，符合 IEC 61000-4-2 要求
 - +/- 4kV EFT，符合 IEC 61000-4-4 标准 A 的要求
 - +/- 2kV 浪涌，符合 IEC 61000-4-5 标准 A 的要求
 - IEC61000-4-6 传导射频，符合标准 A 的要求
 - CISPR 11/EN55011 A 类
- 强大的低延迟 10 或 100Mb 以太网 PHY DP83822
- 利用单个 PMIC 通过预调节 5V 电源为整个电路板供电，实现成本优化型的简易电源管理
- 在工业温度范围内运行
 - 在典型用例中总电路板功耗低于 1.25W；在高达 85°C 的环境下运行时无需散热器

应用

- 工业电机驱动器
- 工厂自动化与控制



该 TI 参考设计末尾的重要声明表述了授权使用、知识产权问题和其他重要的免责声明和信息。

1 系统说明

在构建工业以太网通信模块时，需要考虑两个要点。

- 要运行哪些或多少工业以太网协议？
- 系统通信的 EMC 噪声抗扰性有多强？

1.1 工业以太网通信

以太网无处不在，并且具有成本效益，它采用公共物理链路且速度更快。正因如此，多种工业通信协议转移到基于以太网的解决方案上。支持 TCP/IP 的以太网通信通常具有不确定性，反应时间通常大约为 100ms。工业以太网协议使用经过修改的介质访问控制 (MAC) 层来实现非常低的延迟和确定性响应。以太网还支持系统中灵活的网络拓扑和灵活的节点数量。

以下列表显示了通常使用的工业以太网协议：

- EtherCAT®
- PROFINET
- Sercos III
- EtherNet/IP
- POWERLINK
- Modbus/TCP
- CC-Link

为了让工业设备制造商能够以经济灵活的方式实施各种工业通信协议，需要使用专用内核来为工业通信提供更具有成本效益、灵活且面向未来的解决方案，以轻松地支持多种协议。有关更多详细信息，请参阅节 2.3.1。

解决所讨论的确定性方面之后，对于该接口需要考虑的第二个主题是确保其具有强大的 EMC 噪声抗扰性。趋势是为了实现更精确和稳定可靠的工业通信，添加安全功能以及预测性维护，以减少或完全避免整个系统的关断时间。有关 EMC 抗扰性标准的更多信息，请参阅 1.2 节。

在本设计指南中，所使用的工业协议为 EtherCAT®。这是一个软件选项，可以通过更改软件来支持其他协议。

1.2 工业驱动器的 IEC61800-3 EMC 靠扰度标准

在构建工业驱动器时，客户需要通过 IEC61800-3 EMC 标准的合规性测试。

有关 IEC61800-3 标准的更多详细信息，请参阅“了解设计工业驱动器的电磁兼容性要求”博客或参阅“为何需要符合电机驱动器的 EMI/EMC 和隔离标准”视频。

该博客介绍了需要测试多个接口。

根据 IEC61800-3 和 IEC61000-6-2 测试了本设计的 EMC 抗扰性，并分别参考了 IEC61000-4-2、IEC61000-4-4 和 IEC61000-4-5、IEC61000-4-6 标准测试了本设计的 ESD、EFT 及浪涌特性。

表 1. IEC618000-3 及 IEC61000-6-2 对第二环境的 EMC 抗扰性要求以及测得的电压水平和等级

要求	事件	基本标准	等级	性能（验收）标准
端口	ESD	IEC61000-4-2	+/-4kV CD 或 8kV AD (如果 CD 无法实现)	B

表 1. IEC618000-3 及 IEC61000-6-2 对第二环境的 EMC 抗扰性要求以及测得的电压水平和等级 (continued)

要求				
端口	事件	基本标准	等级	性能（验收）标准
控制线端口及低于 60V 的直流辅助电源端口	快速瞬态突发 (EFT)	IEC61000-4-4	+/-2kV/5kHz 或 100kHz, 电容钳位	B
	浪涌 1,2/50us、8/20us	IEC61000-4-5	+/-1kV。由于屏蔽电缆长度大于 20m, 因此需直接耦合屏蔽层 (2Ω/500A)	B
	传导射频	IEC61000-4-6	0.15-80MHz, 10V/m, 80% AM (1kHz)	A

性能（验收）标准定义如下：

性能（验收）标准	说明
A	模块按预期连续运行。测试过程中无功能或性能损失。
B	允许性能暂时下降。测试完成后，模块在无人工干预的情况下应能够按预期继续运行。
C	允许测试期间存在功能损失，但硬件或软件不得损坏。测试完成后，模块经手动重启或者掉电/上电后应能够自动按预期继续运行。

根据使用驱动器的国家/地区，采用不同的 EMC 标准。在该参考设计中，根据 IEC 标准测试设计。

表 2. IEC618000-3 及 IEC61000-6-2 对第二环境的 EMC 抗扰性要求以及测得的电压水平和等级

要求		
事件	基本标准	2 类电场强度器件准峰值 dB(uV/m)
EMI	EN55011/CISPR 11 A 类	40 (30-230MHz) 和 47 (230-1000MHz)

根据使用驱动器的国家/地区，采用不同的 EMC 标准。在该参考设计中，根据 IEC 标准测试设计

1.3 EtherCAT® 简介

EtherCAT 表示用于控制自动化技术的以太网。EtherCAT 是一种最初由 Beckhoff Automation GmbH 开发并于 2003 年公开推出的实时工业以太网现场总线协议。

EtherCAT 是一种开放技术，由国际电工委员会 (IEC) 进行标准化。该技术由 EtherCAT 技术协会 (ETG)（一个由用户和供应商组成的国际社区）提供支持。

IEC 标准 IEC61158 中阐述了 EtherCAT 协议。该标准可满足自动化技术和许多其他应用中的硬实时和软实时要求理想之选。

EtherCAT 在开发过程中的关键特性是短周期时间 ($\leq 100\mu\text{s}$) 以及低抖动，可实现精确同步 ($\leq 1\mu\text{s}$)。有关 EtherCAT 的更深入的信息，请参阅《EtherCAT 技术简介和概述》。

1.3.1 典型的 EtherCAT® 网络

对于每个网络，EtherCAT 恰好有一个主站节点。可以在标准以太网媒体访问控制器 (MAC) 上实现主站，无需额外的通信处理器。该 MAC 必须提供全双工 100Mb/s 接口。安装了必要软件的标准 PC 可以用作 EtherCAT 主站。图 1 显示了典型 EtherCAT 网络的方案。

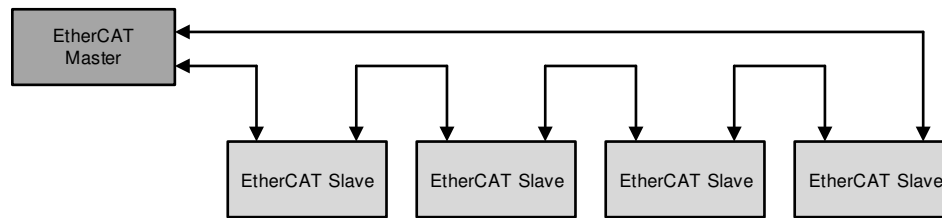


图 1. 典型的 EtherCAT® 网络

图 1 中显示的示例是一种菊花链网络拓扑；EtherCAT 也可以采用线形、树形或星形配置实现。

与标准以太网的运行相反，EtherCAT 从站动态处理 EtherCAT 帧。这意味着在完全接收传入数据包之前，新 EtherCAT 数据包的传输会尽快启动。只能通过基于硬件的实现来进行这种传输，需要采用这种传输来确保确定性的网络性能。

此设计着眼于满足 EtherCAT 从站硬件和软件要求。

1.3.2 EtherCAT® 从站的器件

每个 EtherCAT 从站控制器 (ESC) 具有三个主要器件：物理层接口、EtherCAT MAC 层和应用层。图 2 显示了这些器件。

物理层：

物理层使用 100BASE-TX 铜缆、100BASE-FX 光纤或基于 LVDS 信令的 E-bus（以太网-Klemmen 总线）作为传输介质。信号通过物理层电路（称为 PHY）从介质传输到电器中。在以太网标准中，PHY 使用所谓的媒体独立接口 (MII) 或其衍生产品来连接到 MAC。

EtherCAT MAC 层：

在计算机网络的 IEEE 802 参考模型中，MAC 层是逻辑链路控制 (LLC) 子层与网络的 PHY 之间的接口。MAC 层根据 EtherCAT 标准规范 IEC61158 进行实现。该层通常也称为 EtherCAT 从站控制器。除了处理 EtherCAT 数据帧之外，该实现还必须支持标准 TCP-IP 和 UDP-IP 协议。接收的数据被传递到应用层，并且还发送到第二个端口以向下一个节点传输，从而实现最低延迟。

EtherCAT 应用层：

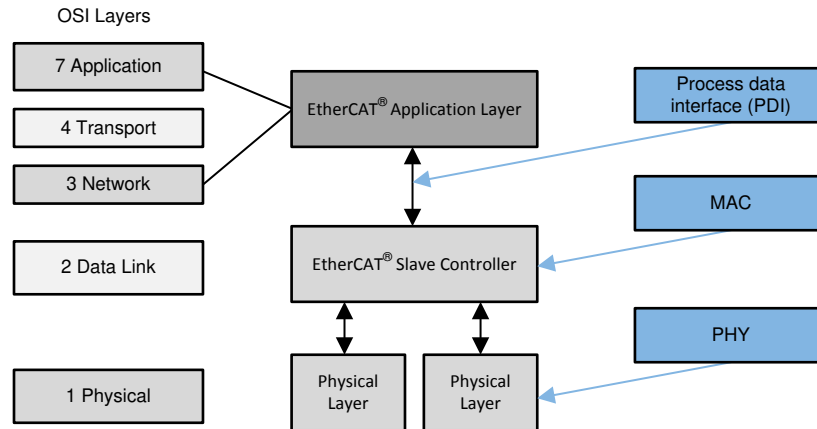


图 2. EtherCAT® 从站配置

对于应用层连接，可以使用不同的处理数据接口 (PDI)，具体取决于所选的 ESC。典型的接口选项涵盖 32 位到 8 位或 16 位并行 IO 接口或 SPI 等串行接口。在应用层中，EtherCAT 从站处理数据或执行各种功能，这些功能在特定的配置文件中定义。

有关这些配置文件的更多信息，请参阅 [EtherCAT](#) 网页。

1.4 主要系统规格

此设计实现了经成本优化且具有到应用处理器的 SPI 连接的 EtherCAT 从站（双端口）。该硬件设计能够利用 AMIC110 工业通信处理器来支持多协议工业以太网和现场总线。该设计具有 5V 输入电压。单个 PMIC 可板载生成所需的所有电源轨。EtherCAT 从站堆栈可利用 SPI 在 AMIC110 上或应用处理器上运行。利用硬件开关，可对 AMIC110 进行配置，以从 SPI 闪存启动 EtherCAT 从站固件，或通过 SPI 从应用处理器进行启动。此设计采用 BoosterPack 插件模块外形，具有与 TI LaunchPad 开发套件兼容的连接器的连接器，可利用 C2000 MCU 进行轻松评估。JTAG 接口可加快自定义固件开发的速度。

此 TI 设计的主要构建块是单个 5V PMIC、两个以太网 PHY 和 AMIC110 Sitara™ 处理器，该处理器用作具有到主机控制器的 SPI（从站）连接的 ESC。

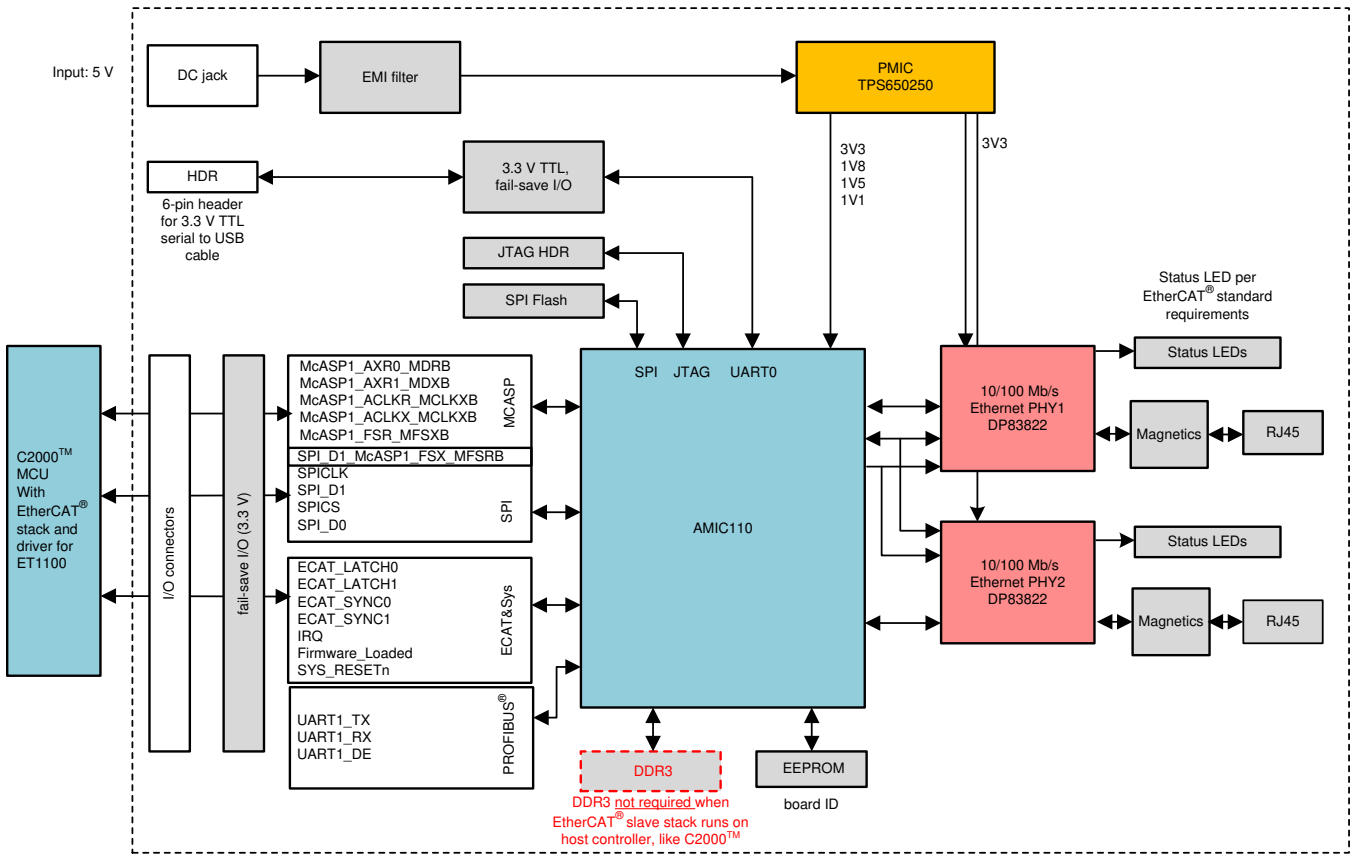
对于用于针对 EtherCAT CTT 测试 TIDA-00299 的固件版本，EtherCAT 堆栈在板载 AMIC110 Sitara 上运行。

表 3. TIDA-00299 规格

参数	值	注释
直流输入电压	5V ±5%	2.1mm ID 和 5.5mm ODM 桶形直流插座 5V 输入，用于通过单个 PMIC 为板供电，从而生成所有必要的电源。
直流输入电流	250mA（典型值）	当 EtherCAT 从站正在运行时，连接到 EtherCAT 主站
功耗	1.25W（典型值）	总电路板功耗（包含 EtherCAT 从站示例代码），在 5V 电源上进行测量
工业以太网标准	EtherCAT 从站	通过 EtherCAT 的 CTT
	Sercos III、EtherNet/IP、PROFINET、POWERLINK	支持硬件，需要固件更改（未提供）。AMIC110 通信处理器具有软件可编程多协议工业以太网和现场总线支持。
工业以太网堆栈	EtherCAT 堆栈	可以在板载处理器（AMIC110，在此设计中经过测试）或外部应用处理器上运行 EtherCAT 堆栈。当堆栈在外部应用处理器上运行时，无需使用 DDR3 存储器。
指示灯 LED	支持可用的工业以太网标准	每个工业以太网标准都定义了其自己的指示灯 LED，用于显示以太网接口的状态。为了与多种工业以太网协议兼容，硬件支持所有标准的要求。
IO 接口信令电压	3.3V	3.3V 失效防护 IO。与 TI LaunchPad 兼容。
主机处理器 SPI 数据速率	16MHz（从站）或 48MHz（主站）	该接口可用于与外部处理器通信。
温度范围	-40°C 至 85°C	工业温度范围：-40°C 至 85°C。无需散热器。
电磁兼容性 (EMC)	符合 IEC 61800-3	符合 IEC61800-3 EMC 等级，并根据以下标准中所述的测试方法通过 ESD、EFT 和浪涌标准： <ul style="list-style-type: none"> • IEC61000-4-2 • IEC61000-4-4 • IEC61000-4-5 • IEC61000-4-6
EMI	CISPR11、EN55011	符合 EN55011 A 类标准
EtherCAT 固件存储	SPI 闪存	该闪存接口用于 ROM 引导加载程序和独立操作。
板识别	EEPROM	使用 EEPROM 在运行时存储板识别值
调试接口	JTAG 接头	用于自定义固件开发的 JTAG 接头
电缆长度	> 100m	通常，系统需要支持长达至少 100m 的电缆

2 系统概述

2.1 方框图



Copyright © 2017, Texas Instruments Incorporated

图 3. TIDA-00299 的系统方框图

2.2 设计注意事项

2.2.1 硬件设计

本章介绍 TI 设计的不同子部分，其中说明了器件选择注意事项和电路设计过程。介绍的子部分为：

- 电源管理
- 10/100Mb 以太网 PHY
- EtherCAT 控制器
- 逻辑 IC
- 主机处理器接口

2.2.1.1 电源管理

电源管理的主要挑战是设计必须承受的工作温度范围。由于必须提供多个电源轨，因此最好使用高度集成的解决方案，以节省板载空间并减少器件数量。首先，必须考虑每个有源器件的功率要求。

2.2.1.1.1 DP83822 电流消耗

要为 DP83822 供电，有多种选项可供选择，具体取决于功率预算。表 4 显示了所有不同电源轨选项的最大功耗，该内容源自 DP83822 的产品说明书。

表 4. DP83822 的功耗

电压选项	参数	电压	最大功耗	注释
一	IO 电源	3.3V	261mW	根据不同电源轨上的功率预算选择电压
	模拟电源	3.3V		
二	IO 电源	1.8V	126mW	根据不同电源轨上的功率预算选择电压
	模拟电源	1.8V		

2.2.1.1.2 Sitara™ AMIC110 电流消耗

有关定制设计，请参阅 [AMIC110 Sitara SoC\[7\]](#)。

[AM335x 功耗摘要](#) Wiki 页面提供了 AM335x 芯片的参考功耗值。AMIC110 源自 AM335x。因此，这些 AM335x 参考值可以为我们提供对此 AMIC110 TI 设计的最坏情况下功率要求的估算。

在表 5 中使用了示例 *3D Chameleon Man* 的功率要求，因为这是具有最高消耗的示例。该示例包含 AMIC110 上不存在的 3D 图形处理；因此预计 AMIC110 的功耗会更低。

表 5. AM335x 的电流消耗，包括 DDR3

电源轨	SITARA	DDR3
1.1V	约 420mA	—
1.5V ⁽¹⁾	约 120mA	约 140mA
1.8V	约 33mA	—
3.3V	约 34mA	—

⁽¹⁾ 是使用 1.5V 的 DDR3 接口

2.2.1.1.3 附加器件的电流消耗

整个系统在 3.3V 电源轨上有几个附加器件，包括：

- AMIC110 和 DP83822 之间的胶合逻辑
- EtherCAT 的状态 LED
- 用于引导 AMIC110 的 SPI RAM
- IO 线路上的开关损耗

AMIC110 引导序列需要胶合逻辑，该逻辑可确保在启动期间没有两个输出相互驱动。为此，使用了 SN74LV244A 多路复用器和 SN74LVC2G66 双路开关。这些器件的电流消耗源于具有三态输出的 SN74LV244A 八通道缓冲器和驱动器[9] 产品说明书和 SN74LVC2G66 双路双边模拟开关[10] 产品说明书，大约为 10mA。

实时以太网协议的状态 LED 总共集成了 14 个 LED：8 个 LED 为 3.3V、2mA，6 个 LED 为 5V、2mA。

闪存芯片是 Winbond™提供的 W25Q64。根据 W25Q64FV 产品说明书，最坏情况下的电流消耗为 25mA。对于 IO 驱动电流，进行了以下最坏情况计算：

$$P_{I_{O,out}} = (C_{out} \times (V_{IO})^2 \times f) = 20 \text{ pF} (3.3 \text{ V})^2 \times 25 \text{ MHz} = 5.4 \text{ mW} \quad (1)$$

根据 AMIC110 Sitaro SoC[7] 产品说明书中的值，IO 电容近似为 AMIC110 PRU 引脚的典型负载电容。MII 信号具有 25MHz 的时钟频率。

这意味着每个 3.3V IO 引脚的驱动电流约为 1.67mA。在该设计中，使用了大约 50 个引脚。

表 6. 外部电路和驱动 IO 的电流要求

电源轨	闪存	胶合逻辑	LED	驱动 IO
3.3V	约 25mA	约 10mA	约 16mA	约 83mA

2.2.1.1.4 系统电流消耗

表 7 中总结了电源的四个电源轨的总电源要求。

表 7. 系统电流要求

电源轨	AMIC110	DDR3	单电源 DP83822	外部电路
1.1V	约 420mA	—	—	—
1.5V ⁽¹⁾	约 120mA	约 140mA	—	—
1.8V	约 33mA	—	—	—
3.3V	约 34mA	—	约 159mA	约 138mA

⁽¹⁾ 设计人员可以决定通过一个或两个电源轨为 DP83822 供电。对于该设计，只考虑了一种电源轨选项。选择使用了 3.3V。

表 8. 系统电流要求，选项一表 4

电源轨	单电源
1.1V	约 420mA
1.5V ⁽¹⁾	约 260mA
1.8V	约 33mA
3.3V	约 327mA

⁽¹⁾ 为了应对瞬态事件，使用 50% 的裕度是合理的。

2.2.1.1.5 基于 TPS650250 的单芯片电源解决方案

TPS650250 PMIC 旨在为 Sitara 系列处理器（如 AM335x 和 AMIC110）供电。有关详细说明和示例，请参阅使用 TPS650250 为 AM335x 供电[8] 用户指南。该用户指南展示了如何满足 AMIC110 系列器件的要求。我们的系统通过预稳压的 5V 电源供电。

对于表 9 中的功率损耗计算，针对开关模式电源 (SMPS) 使用了公式 2，针对 LDO 使用了公式 3。对于这些计算，假设 SMPS 效率为 80%。

$$P_{\text{SMPS}} = V_{\text{OUT}} \times I_{\text{OUT}} \times \left(\frac{1}{\eta} - 1 \right) \quad (2)$$

$$P_{\text{LDO}} = (V_{\text{IN}} - V_{\text{OUT}}) \times I_{\text{OUT}} \quad (3)$$

表 9. 系统功率耗散

电源轨	TPS650250 最大电流	拓扑	单电源	功率耗散
1.1V	1600mA	SMPS	约 420mA	0.12W
1.5V	800mA	SMPS	约 260mA	0.1W
1.8V	400mA	LDO	约 33mA	0.1W
3.3V	800mA	SMPS	约 331mA	0.28W

单电源配置下 TPS650250 的总功率耗散为 0.6W。

可以在 DP83822 低功耗耐用型 10/100Mbps 以太网物理层收发器[12] 产品说明书的第 7.5 节中找到 TPS650250 的功率耗散额定值。该封装的参考结至环境热阻 $R_{\theta JA}$ 为 35K/W。基于此，在温度为 85°C 时在无外部冷却的情况下可耗散 1.14W 的功率。

有关 TPS650250 和 AMIC110 器件之间的电源线连接，请参阅表 10。

表 10. AMIC110 和 TPS650250 电源轨之间的电源线连接

电源轨	TPS650250	AMIC110
1.1V	DCDC1	VDD_CORE、VDD_MPU、VDD_RTC
1.5V	DCDC2	VDDS_DDR
1.8V	VLDO1	VDDS_SRAM_MPU_BB、VDDS_SRAM_CORE_BG、VDDA_ADC、VDDSHVx、VDDS_PLL_DDR、VDDS_PLL_MPU、VDDS_PLL_CORE_LCD、VDDS_OSC、VDDA1P8V_USB0、VDDA1P8V_USB1
1.8V	VLDO2	VDDS、VDDS_RTC、VDDSHVx
3.3V	DCDC3	VDDA3P3V_USB0、VDDA3P3V_USB1、VDDSHVx

TPS650250 集成了一个电源欠压比较器。在此设计中，PWRFAIL_SNS 信号用于监测 1.1V（处理器内核）电源轨上的电压，并使用其开漏输出在内核电压低于 1.0V 时设置 AMIC110 的 nRESET 线，而不是监测上游 5V 电源。各种电源轨的使能输入进行级联，以提供加电排序，如图 4 所示。未在 5V 输入电源上实现欠压保护；用户必须确保直流插孔上的输入电压介于 4.5V 和 5.5V 之间，以确保正常运行。

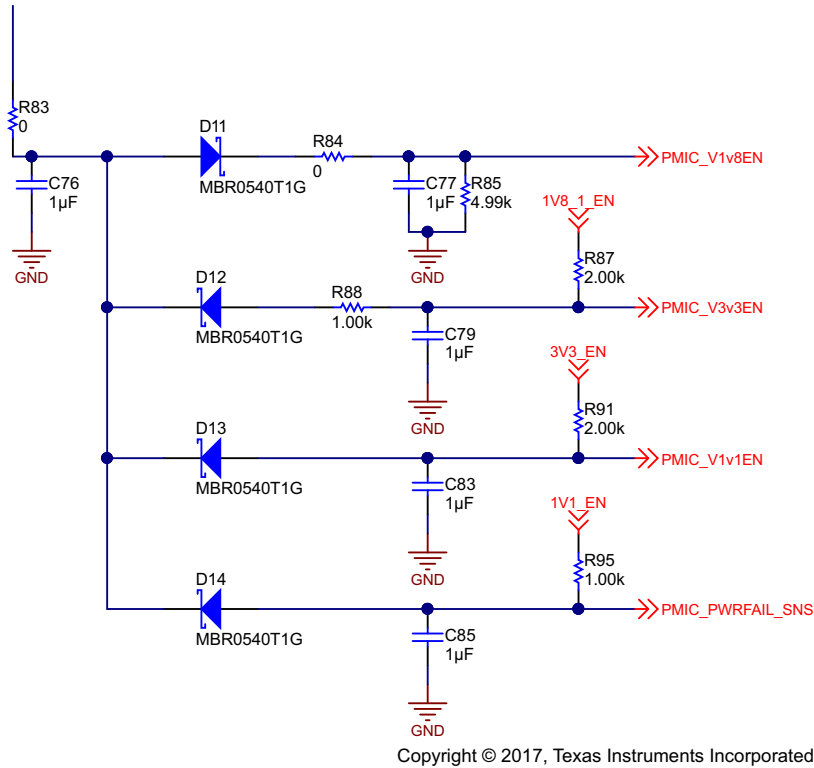


图 4. 加电排序网络

2.2.1.2 DP83822: 10/100Mb 以太网 PHY

由于 EtherCAT 通常应用于严苛工业环境，DP83822 PHY 因其出色的 EMI 性能而被选中。该器件易于与屏蔽以太网电缆配合使用。PHY 芯片使用几个引脚进行硬件配置；这些引脚称为自举引脚或引导引脚。引导引脚具有内部上拉或下拉电阻器，从而提供默认配置。通过使用外部电阻器，可以更改这些默认配置。加电或硬件复位时会对这些引脚的值进行采样。由于自举引脚可能在复位取消后具有替代功能，因此不应将这些引脚直接连接到 VCC 或 GND。

在该设计中，为了减少必要器件的数量，PHY 的大部分功能是通过 MDIO 接口由初始化例程进行配置的，这些引导引脚仅用于配置 MDIO PHY 地址。

DP83822 的另一个特性是低接收和传输延迟，这使该 PHY 非常适合实时以太网系统。

对于 MII 接口 100BASE-TX，数据表中记录了该信息。传输延迟为 48ns，接收延迟为 194ns。

2.2.1.2.1 双 PHY 注意事项

MDIO 接口是为 MII 的以太网系列 IEEE 802.3 标准定义的串行总线。MDIO 总线仅支持单个 MAC 作为主站，最多可具有 32 个 PHY 从站。MDIO 接口使用两个信号。MDC 时钟由 MAC 器件驱动到 PHY，MDIO 数据是双向的；PHY 驱动 MDC 时钟以在读操作结束时提供寄存器数据。

在双 PHY 配置中，两个 PHY 的 MDIO 接口地址必须不同。这是通过使用 DP83822 上的引导选项实现的。分别为 PHY1 和 PHY2 选择了地址 01 和 13。有关引导配置说明，请参阅 DP83822 低功耗耐用型 10/100Mbps 以太网物理层收发器[12] 的第 8.5.1 节。第 8.5.2 节中介绍了使用指示灯 LED 引脚（在 PHY 上使用）时的引导配置。

在启动期间，通过将 PHY 的 nRESET 引脚保持为低电平来将其保持在复位模式，以确保在 Sitara 处理器正确引导之前 PHY 未处于活动状态。图 5 显示了复位电路。

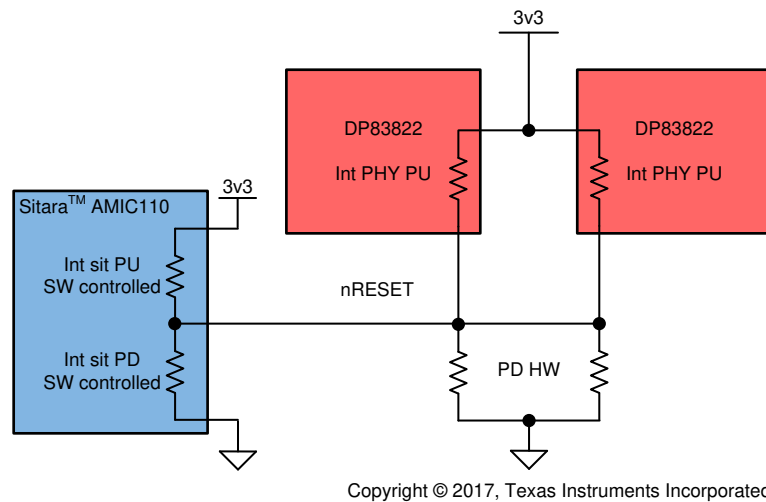


图 5. DP83822 的 TIDA-00299 上的复位电路

每个 PHY 的 nRESET 引脚具有一个内部固定 9kΩ 上拉电阻器。除推挽式 GPIO 外，AMIC110 Sitara 还具有一个 15kΩ 上拉电阻器和一个 35kΩ 下拉电阻器，可通过软件进行选择（但不是在所有引脚上都可以进行该操作）。未初始化时，该引脚为高阻抗输入。当信号电压等于或低于 0.8V 时，PHY 将 nRESET 解释为低电平。为了实现这一点，需要使用一个 1.1kΩ 的下拉电阻器。对于实现独立复位信号，使用了两个 2.2kΩ 下拉电阻器，每个 PHY 一个。这些电阻器导致 nRESET 上的电压约为 0.77V。

2.2.1.2.2 DP83822 和 AMIC110 之间的 MII

PHY (DP83822) 和 MAC (AMIC110) 之间的连接符合 MII 标准。该接口使用单端 3.3V 信令。DP83822 PHY 提供 1.8V、2.5V 和 3.3V IO 电压选项。表 11 列出了所需的信号线。

表 11. 每个端口的 MII 数据线

说明	网络名	引脚数
发送时钟	PHYx_TXCLK	1
发送数据	PHYx_TXDn	4
发送使能	PHYx_TXEN	1
接收时钟	PHYx_RXCLK	1
接收数据	PHYx_RXDn	4
接收错误	PHYx_RXER	1
接收数据有效	PHYx_RXDV	1
碰撞检测	PHYx_COL	1
载波侦听	PHYx_CRS	1
总计	—	15

由于 EtherCAT 是全双工通信，因此不需要 COL（冲突检测）和 CRS（载波侦听）信号。

2.2.1.2.3 MDI

为了增强 EMC 性能，选择了不带指示灯 LED 的 RJ-45 以太网插孔。第二个注意事项是分离变压器和 RJ45 连接器。这种分离稍微增大了 PCB 的面积，但提高了整体 EMC 和 EMI 性能。第三个重要因素是从 PHY 经过以太网变压器到 RJ-45 插座的简单 PCB 布线；在这里，插孔和变压器的引脚必须与 PHY 上的引脚相匹配。

从 RJ-45 连接器到变压器以及从变压器到 PHY 的信号都是差分对，必须相应地进行布线。为了实现高质量，差分对之间的长度失配应低于 10mil (0.254mm)。

图 6 显示了 PHY 到 JACK 连接的原理图。U4 是 ESD 保护器。

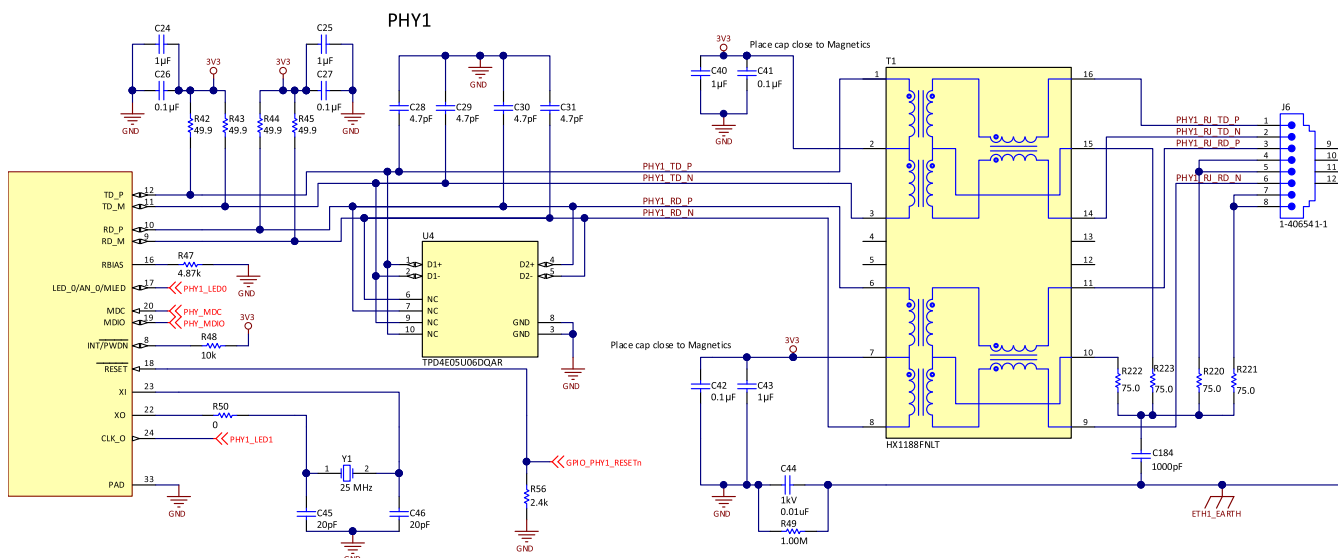


图 6. TIDA-00299 上的 PHY 到 RJ-45 连接

以太网变压器在本地电路和网络电缆之间提供直流隔离。隔离绕组的中心抽头具有一个通过 75Ω 电阻器 (R220-R223) 和一个 1000pF 电容器 (C184) 连接到机箱接地的 Bob Smith 终端。终端电容应具有至少 2kV 的击穿电压额定值。Bob Smith 终端用于降低共模噪声。

2.2.1.2.3.1 接地到 GND 连接

在设计该连接时需要特别注意，因为这会对系统的 EMC 性能产生巨大的影响。

如果由于 EMC 事件导致 GND 电势漂移太远，那么这会对相对于电路板 GND 电势的接地电势产生影响。由于电势差超出 PHY 的规格，这可能导致 PHY 的通信错误。

为了防止出现这种情况，建议使用 C44 和 R49 进行 RC 连接。这也可以是 RCD 连接，具体取决于与连接 PHY 的整体系统连接。

在该设计中，使用不同的 R 和 RC 选项进行了多次测试。节 3.2.2.3.3.2 对此进行了介绍。

2.2.1.3 AMIC110 Sitara™ - EtherCAT® 控制器

有关 EtherCAT 标准的更多详细信息，请参阅 *PRU ICSS EtherCAT 固件 API 指南* Wiki 页面的[用于 EtherCAT 功能的 AM335x/AM437x SOC 引脚](#) 部分。该部分介绍哪些引脚用于启用 Sitara 处理器的 EtherCAT 功能。

2.2.1.3.1 存储器接口

DDR3

由于只需要一个 DDR3 内存芯片，因此如果布局正确完成，则可以忽略 DDR3 数据线的终端。每条迹线的特性阻抗必须与 DDR3 IC 的特性阻抗相匹配。这已经在 BeagleBone Black 上实现和测试，其 DDR3 接口已在该设计中重复使用。

SPI 闪存

选择了该闪存芯片，以实现经成本优化的引导选项。AMIC110 的引导配置引脚经过设置，从而将通过 SPI 闪存进行引导。有关引导配置的详细说明，请参阅 *AM335x 和 AMIC110 Sitara 处理器技术参考手册*[13] 的表 26-7。该设计中使用的引导配置如表 12 所示，其中 PD 表示下拉电阻器，PU 表示上拉电阻器，X 表示无效。

表 12. 引导配置引脚

组	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
Sysboot 引脚	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
电阻器	PU	PD	PD	PD	X	X	X	X	X	X	PD	PU	PU	PD	PD	PD

I2C EEPROM

电路板上添加了一个用于识别的 EEPROM 存储器。如果固件支持该功能，那么也可以将以太网 MAC 地址存储在该存储器中。可以在 I2C 地址 0x50 上访问该 EEPROM 芯片。

2.2.1.3.2 以太网协议专用指示灯 LED

该主板重点针对 EtherCAT 构建，但增加了其他协议的必要指示灯 LED 以实现可扩展性。表 13 显示了所需指示灯 LED 的定义及其含义，表 14 对此进行了总结。借助固件更新，硬件可支持以下工业以太网协议：

- EtherCAT（提供了示例固件）
- PROFINET
- SERCOS III
- Ethernet/IP
- Ethernet POWERLINK

表 13. 工业以太网指示灯 LED 定义

—	—	POWERLINK	EtherCAT	Ethernet/IP	SERCOS III	PROFINET
链路和活动 LED	颜色	绿色（每个端口）	绿色（每个端口）	绿色（每个端口）	绿色（每个端口）	绿色（每个端口）
—	行为	针对链路稳定亮起，针对活动闪烁	针对链路稳定亮起，针对活动闪烁	针对链路稳定亮起，针对活动闪烁（可选）	针对链路稳定亮起	针对链路稳定亮起，针对来自 PLC 的命令闪烁（不针对活动）
活动 LED	颜色	—	—	橙色（每个端口）	橙色（每个端口）	—
—	行为	—	—	针对活动闪烁	针对活动闪烁	—
状态和错误 LED	颜色	双色（绿色和红色）	—	—	—	—
—	行为	—	—	—	—	—
运行 LED	颜色	—	绿色	—	—	—
错误 LED	颜色	—	红色	—	—	—
模块状态	颜色	—	—	双色（绿色、红色）	—	—
网络状态	颜色	—	—	双色（绿色、红色）	—	—
S LED	颜色	—	—	—	三色（橙色、绿色、红色）	—
SD1 LED	颜色	—	—	—	三色（橙色、绿色、红色）	—
ON	颜色	—	—	—	—	绿色
—	行为	—	—	—	—	器件打开
BF	颜色	—	—	—	—	红色
SF	颜色	—	—	—	—	红色
MT	颜色	—	—	—	—	黄色
SF	颜色	—	—	—	—	红色
MT	颜色	—	—	—	—	黄色

基于这些定义，需要使用表 14 中列出的 LED 来支持所有这五种协议。

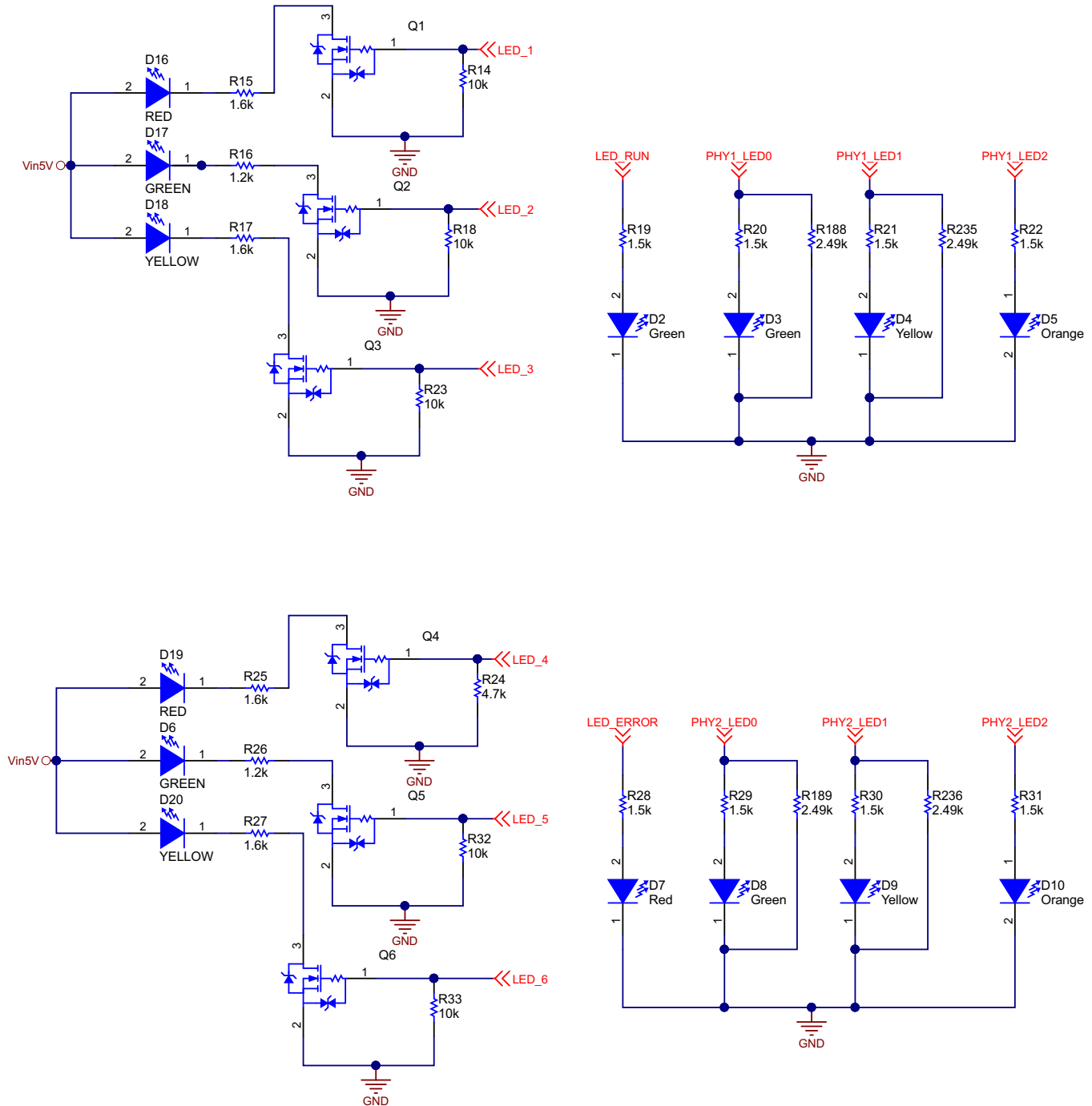
表 14. 工业以太网指示灯 LED 摘要

组	1	2	3	4	5
LED 类型	绿色	黄色	橙色	红色	多色 LED
LED 数量	3 个	2 个	2 个	1 个	2 个三色（红色、绿色、黄色）

意味着总共添加了六个 LED 和两个多色 LED，以实现表 14 中所示的每种协议。

图 7 中显示了指示灯 LED 电路。由于意外的 RoHS 和 REACH 合规性问题，多色 LED 必须分成三个单独的 LED。这种分离显示了 LED 的功能，但必须与镜头组合或更换为多色 LED，以符合 SERCOS III、Ethernet/IP 和 POWERLINK 等标准。

PHY 的引导时配置需要附加的并联电阻器 R188、R189、R235 和 R236。



Copyright © 2017, Texas Instruments Incorporated

图 7. TIDA-00299 的指示灯 LED

2.2.1.3.3 AMIC110 的引导时 GPIO 注意事项

在 AMIC110 的多阶段引导过程中，某些引脚在引导期间具有高阻态。其中一些引脚不应悬空，需要一个确定的外部上拉或下拉电阻器。

表 15 和表 16 中总结了所讨论的引脚，可以在 AMIC110 Sitara SoC[7] 产品说明书的表 4-4 中找到它们。

在表中按下拉电阻器 (PD)、上拉电阻器 (PU) 或高阻态 (Z) 说明了这些引脚，这意味着在引导过程中，这些引脚始终为高阻态，并且可以选择上拉或下拉电阻器，或者引脚在引导状态下连接了内部 PU 或 PD，必须进行上拉或下拉。

表 15. 需要外部下拉或上拉的高阻态引脚

组	1	2	3	4	5	6	7	8	9	10	11	12	13
ZCZ 焊球编号	B6	C7	B7	A7	C8	B8	A8	C9	C18	B18	C17	C16	R6
PD 或 PU 或 Z	Z	Z	Z	Z	Z	Z	Z	Z	PD	PU	PU	PU	PD
ZCZ 焊球编号	R1	R2	R3	R4	T1	T2	T3	T4	U1	U2	U3	U4	V2
PD 或 PU 或 Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z
ZCZ 焊球编号	V3	V4	T5	R5	V5	U5	B15	B4	B5	D14	A17	A16	C15
PD 或 PU 或 Z	Z	Z	Z	PD	PD	PD	Z	Z	Z	PD	PU	PU	PU
ZCZ 焊球编号	B17	B16	E16	E18	E15	E17	D15	D16	D17	D18	A9	B9	A15
PD 或 PU 或 Z	PU	PU	PU	PU	PU	PU	PU	PU	PU	PU	Z	Z	PD

表 16. 高阻态引脚，可以悬空

组	1	2	3	4	5	6	7	8	9	10	11	12
ZCZ 焊球编号	P16	N17	P18	P17	T18	R17	R18	M15	P15	N18	V10	A4
PD 或 PU 或 Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z	Z

对于此引导时配置，使用了两个 SN74LVC541 三态八通道缓冲器，以便在引导序列完成后断开所有引导时所需的上拉 (10k Ω) 或下拉 (100k Ω) 电阻器。

2.2.1.3.4 未使用的外设和接口

为降低功耗，可以禁用未使用的外设和接口。这还可以减少外部器件数量，从而减小 PCB 空间，减少 BOM 数量并降低成本。禁用了以下部件：

- RTC 电路
- USB 接口

要禁用 RTC 电路，请参阅 *AM335x* 原理图检查清单 Wiki 页面的 [RTC](#) 部分。

必须使用表 17 中的配置。

表 17. 禁用 AMIC110 的实时时钟子系统

引脚	连接到
VDDS_RTC	1.8V
CAP_VDD_RTC	1.1V(VDD_CORE)
RTC_KALDO_ENn	1.8V(VDDS_RTC)
RTC_PWRONRSTn	GND(VSS)
PMIC_POWER_EN	NC
EXT_WAKEUP	GND(VSS)
RTC_XTAL	NC
VSS_RTC	GND(VSS)

要禁用 USB 接口，请参阅 *AM335x* 原理图检查清单 Wiki 页面的 [USB](#) 部分。

表 18. 禁用 AMIC110 的 USB 接口

引脚	连接到
VDDA1P8V_USB	1.8V
VDDA3P3V_USB	3.3V 或 GND
VSSA_USB	GND
USBx_DP	NC 或 GND
USBx_DM	NC 或 GND
USBx_CE	NC
USBx_ID	NC 或 GND
USBx_DRVVBUS	NC
USBx_VBUS	NC 或 GND

2.2.1.3.5 连接器上的 Sitara™ 外设接口及其信号

通过连接器 J4 和 J5 可以获得处理器间接口信号。

表 19. TIDA-00299 处理器间外设连接

功能	信号	IO [3.3V]	注释
AMIC110 到主机处理器 SPI 连接	SPIx_D1 (I)	数字输入	串行通信的数据输入
	SPIx_CS0n (I)	数字输入	片选信号；低电平有效
	SPIx_SCLK (I)	数字输入，最高 16MHz	串行通信的时钟
	SPIx_D0 (O)	数字输出	串行通信的数据输出
AMIC110 UART1 接口	UART1_TX	数字输出	—
	UART1_EN	数字输出	—
	UART1_RX	数字输入	—

连接器 J4 和 J5 上提供 GPIO 信号。

表 20. TIDA-00299 GPIO 信号连接

功能	信号	IO [3.3V]	注释
AMIC110 GPIO 信号	GPIO1_1	数字输入/输出	供进一步使用的免费 GPIO
	GPIO2_27	数字输入/输出	供进一步使用的免费 GPIO
AMIC110 复位信号	SYS_RESETh	数字输入	用于 BoosterPack 复位的输入

可通过连接器 J4 和 J5 获得的 EtherCAT 专用信号。

表 21. TIDA-00299 EtherCAT® 专用信号连接

功能	信号	IO [3.3V]	注释
AMIC110 EtherCAT 专用信号	ECAT_LATCH0	数字输入	EtherCAT 分配时钟锁存器 0 (外部事件输入)
	ECAT_LATCH1	数字输入	EtherCAT 分配时钟锁存器 1 (外部事件输入)
	ECAT_SYNC0	数字输出	EtherCAT 分配时钟 Sync0 输出，支持单冲和循环模式
	ECAT_SYNC1	数字输出	EtherCAT 分配时钟 Sync1；多个 SYNC0 周期时间
	IRQ	数字输入	EtherCAT 中断信号
	FIRMWARE_LOADED	数字输出	EtherCAT 运行就绪信号

连接器 J3 上 USB 至 3.3V UART 串行电缆接口的串行端口。

表 22. TIDA-00299 串行端口连接

功能	信号	IO [3.3V]	注释
AMIC110 UART0 接口	UART0_TX	数字输出	虚拟 COM 端口的串行端口连接
	UART0_RX	数字输入	虚拟 COM 端口的串行端口连接

2.2.1.3.6 胶合逻辑

由于 AMIC110 的引导引脚也用于以太网 MII，因此必须将引导电阻器从 MII 迹线上去耦。该操作通过使用两个具有三态输出的八通道缓冲器来完成。当 MII 处于使用状态时，缓冲器会断开上拉和下拉电阻器，从而使接口独立于引导电路。

在 AMIC110 器件启动期间，AMIC110 的两个引导引脚将连接到 DP83822 的默认输出引脚。要在引导序列期间断开这两个引脚，需要使用双 FET 逻辑来实现低延迟和不影响 MII 信号的带宽。由于这些要求，选择了 SN74LVC2G66 双路模拟开关。它具有 150MHz 的带宽和仅 0.8ns 的传播延迟，因为在 MII 运行期间该开关始终处于开启状态。

由于 MII 信号的频率最大为 25MHz，因此 0.8ns 的传播延迟等效于最短周期时间的 2%。

AMIC110 的 IO 本身没有失效防护功能；因此，在 LaunchPad 连接器之前添加了 SN74CB3Q3245 总线开关。由于 SN74CB3Q3245 具有 500MHz 的带宽而没有引入任何显著的传播延迟，因此选择了该开关。

即使断电，SN74CB3Q3245 也具有 3.3V 的容差，因此，无论连接的 LaunchPad 或其他 BoosterPack 如何，都可以避免所有电源定序问题。SN74CB3Q3245 可保护 AMIC110 器件，直到 BoosterPack 加电并且软件启用了总线开关。

2.2.1.4 主机处理器接口

本设计提供两个 2x10 引脚 2.54mm 接头来连接主机处理器板。该接口适用于 LaunchPad LAUNCHXL-F28377S 和 LAUNCHXL-F28379D。

该接口与 3.3V IO 系统兼容。有关连接器引脚分配的详细信息，请参阅节 2.2.1.3.5 和节 3.1.1.2。

2.2.1.5 用于功能更新和进一步降低成本的设计优化

- 移除 0Ω 电阻器，这些电阻器用于测试和调试。
- 移除 RGMII 信号上的终端电阻器，该设计不需要这些电阻器。
- 使用客户板间连接替换 LaunchPad 连接器。
- 移除 JTAG 连接器和电路。
- 从 PHY2 中移除晶体振荡器，让 PHY1 驱动 PHY2 的时钟。在这种情况下，必须为 PHY 实现独立的复位电路（可以修改 TIDA-00299 以对其进行测试）。
- 更改 PHY nRESET 电路以降低静态功耗。
- 如果 EtherCAT 堆栈在主机处理器上运行，而不在 AMIC110 上运行，则不需要 DDR3。
- EEPROM 可能不是必需的。
- 可以忽略总线开关。
- 在关闭期间，PMIC 复位信号发生变化，以避免在 Sitara 引脚上产生 0.6V 电压。
- 如果需要表 13 中的多色 LED，则更换 LED 以符合所需的标准。

2.2.2 软件设计

本设计指南中使用的软件来自处理器 SDK 软件包，可以在[处理器 SDK](#) 中找到该软件包。

有关 AMIC110 软件选项的更多信息，请参阅 [AMIC110SW Wiki](#) 页面。

该软件包包含编译和运行代码所需的所有其他软件包。此外，可能需要安装 Code Composer Studio™ (CCS)。从 [Code Composer Studio \(CCS\) 集成开发环境 \(IDE\)](#) 下载 CCS。

处理器 SDK 仅提供简化的 EtherCAT 堆栈，并且仅作为带有头文件的库提供。如需获取完整的功能，必须从 [EtherCAT 技术协会](#) 下载 EtherCAT 从站堆栈 (ET9300)。为此，您必须从 ETG 获取许可证。要使用具有完整功能的 EtherCAT 堆栈，请在 [TI 处理器 Wiki](#) 中搜索 EtherCAT。该搜索将产生一个包含用于展示如何完成该更新的各种培训和演示的列表。

表 23 显示了所需的文件及其功能的列表。

表 23. 所需的 AMIC110 初始化文件

所需的文件	文件的功能
GEL 文件	JTAG 连接所需的 TIDA-00299 处理器的存储器映射
引导加载程序 (MLO)	引导加载程序文件，用于设置 TIDA-00299 板并加载应用文件
应用文件 (app)	应用文件，其中包含 EtherCAT 功能
闪存写入器	用于对 TIDA-00299 板的板载闪存进行编程的应用

如需进一步的支持，请访问 TI E2E 社区的 [Sitara 处理器论坛](#)。

2.2.2.1 预生成的文件

AMIC110 的处理器 SDK 附带引导加载程序 (MLO)。在 Windows 平台上以默认设置安装时，可以在 C:\ti\pdk_DEVICE_Version\packages\ti\starterware\binary\bootloader\bin\EVM_TYPE\gcc 下找到 MLO。

为了对板载 SPI 存储器进行编程，SDK 附带了一个闪存工具，也可以在该软件包中找到它。

引导加载程序必须配置为通过 SPI 闪存引导。可以通过选择正确的生成选项来完成该配置。有关该配置的详细信息，请参阅软件包的用户指南。

可以在 [PRU-ICSS-ETHERCAT-SLAVE 01_00_02_01](#) 中找到用户指南、EtherCAT 库、预生成的二进制文件和示例源代码。

2.2.2.2 通过 McSPI 闪存进行引导

AMIC110 Sitara 处理器配置为通过 McSPI0 从板载闪存进行引导。引导加载程序将 TIDA-00299 示例固件从 SPI 闪存复制到 DDR3 RAM 中并启动应用。图 8 显示了该引导过程的流程图。

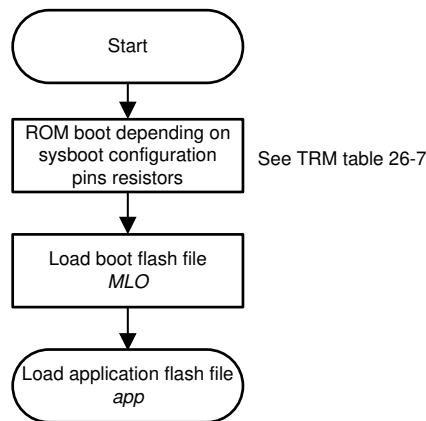


图 8. 从加电到应用运行的 AMIC110 引导过程

2.2.2.2.1 将引导加载程序和应用刷写到 SPI 闪存中

要对闪存进行写入，请使用 *Flash Writer* 应用。该应用使 AMIC110 能够将二进制引导加载程序 (MLO) 和应用二进制应用写入板载闪存。该过程如下：

1. 选择目标配置。该配置包括 JTAG 端口和目标处理器。
2. 加载 GEL 文件。
3. 连接目标。
4. 加载 *Flash Writer out* 文件。
5. 建议事先擦除闪存。
6. 暂停执行，并重复第 2 步到第 4 步。从第 6 步继续执行。

7. 选择 *Flash an Image* 选项，此时系统将提示您输入二进制文件名。
8. 选择称为 *MLO.bin* 的引导加载程序文件，此时系统将再次提示您提供闪存中的加载地址。
9. 在加载引导加载程序时提供地址 **0x00000**。
10. 暂停执行，并重复第 2 步到第 4 步。从第 10 步继续执行。
11. 选择 *Flash an Image* 选项，此时系统将提示您输入二进制文件名。
12. 加载创建的 *app.bin*，此时系统将再次提示您提供闪存中的加载地址。
13. 在加载应用二进制文件时提供地址 **0x20000**。
14. SPI 闪存写入完成后，断开与 CCS 的连接。
15. 重置电路板，应用文件将从 SPI 闪存加载到内存中。

2.3 重点产品

2.3.1 AMIC110

AMIC110 器件是一款多协议可编程工业通信处理器，可以为大多数工业以太网和现场总线通信从站以及某些主站提供即用型解决方案。该器件基于 ARM® Cortex®-A8 处理器、外设和工业接口选项。此器件支持高级操作系统 (HLOS)。Linux®和 TI-RTOS 可从德州仪器 (TI) 免费获取。其他 RTOS 由 TI 生态系统合作伙伴提供。对于互联驱动器而言，AMIC110 微处理器是 C2000 系列 MCU 的理想配套通信芯片。

微处理器单元 (MPU) 子系统基于 ARM Cortex-A8 处理器。PRU-ICSS 从 ARM 内核分离，这允许进行独立运行和计时，以实现更高的效率和灵活性。PRU-ICSS 支持其他外设接口和 EtherCAT、PROFINET、EtherNet/IP、PROFIBUS、Ethernet Powerlink、Sercos III 等实时协议。此外，PRU-ICSS 凭借可编程特性及其对引脚、事件和所有片上系统 (SoC) 资源的访问权限，可以灵活地实现快速实时响应、专用数据处理操作以及定制外设接口，并灵活地从 SoC 的其他处理器内核卸载任务。

2.3.2 DP83822

DP83822 是一款低功耗单端口 10/100Mbps 以太网 PHY。

该器件能够凭借其快速下行链路时序和强制模式下的自动 MDIX 功能支持多条工业总线。

DP83822 采用 32 引脚 5.00mm × 5.00mm QFN 封装。

特性的 xHCI 控制器：

- ±16kV HBM ESD 保护
- ±8kV IEC 61000-4-2 ESD 保护
- 工作温度：-40°C 至 125°C
- IO 电压：3.3V、2.5V 和 1.8V
- 电缆诊断
- 内置自检 (BIST)
- MDC 和管理数据输入/输出 (MDIO) 接口

2.4 TPS650250

TPS650250 器件是一款能够生成多个电源轨的集成式电源管理 IC。TPS650250 包含三个高效的降压转换器，可在基于处理器的系统中提供内核电压、外设、IO 以及存储器电源轨。

TPS650250 采用小尺寸 5mm × 5mm、32 引脚 QFN 封装。

3 硬件、软件、测试要求和测试结果

3.1 需要的硬件和软件

3.1.1 硬件

3.1.1.1 PCB 概述

图 9 和图 10 显示了 TIDA-00299 PCB 的顶部和底部图片。节 3.1.1.2 将介绍其接头和默认跳线设置。

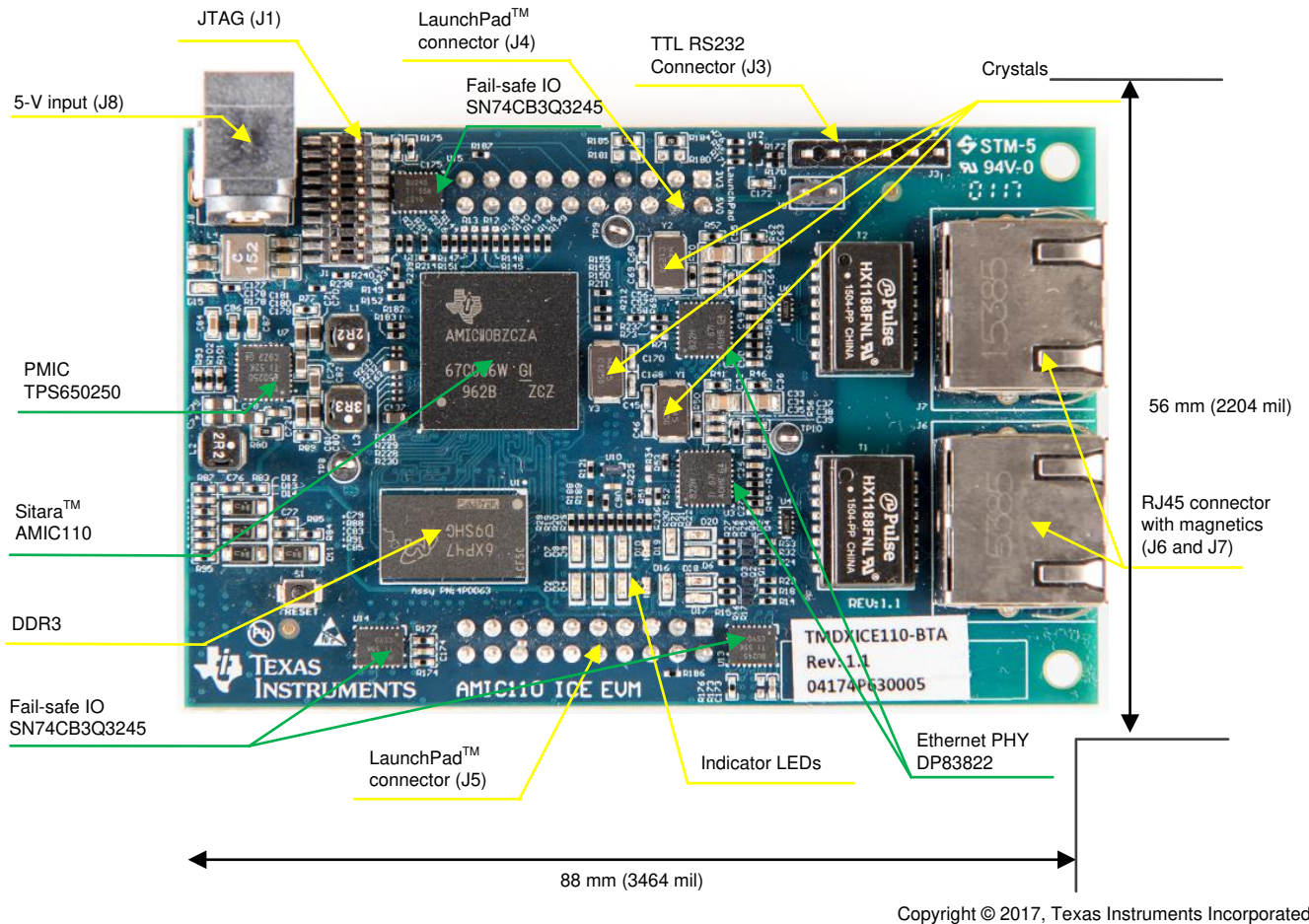
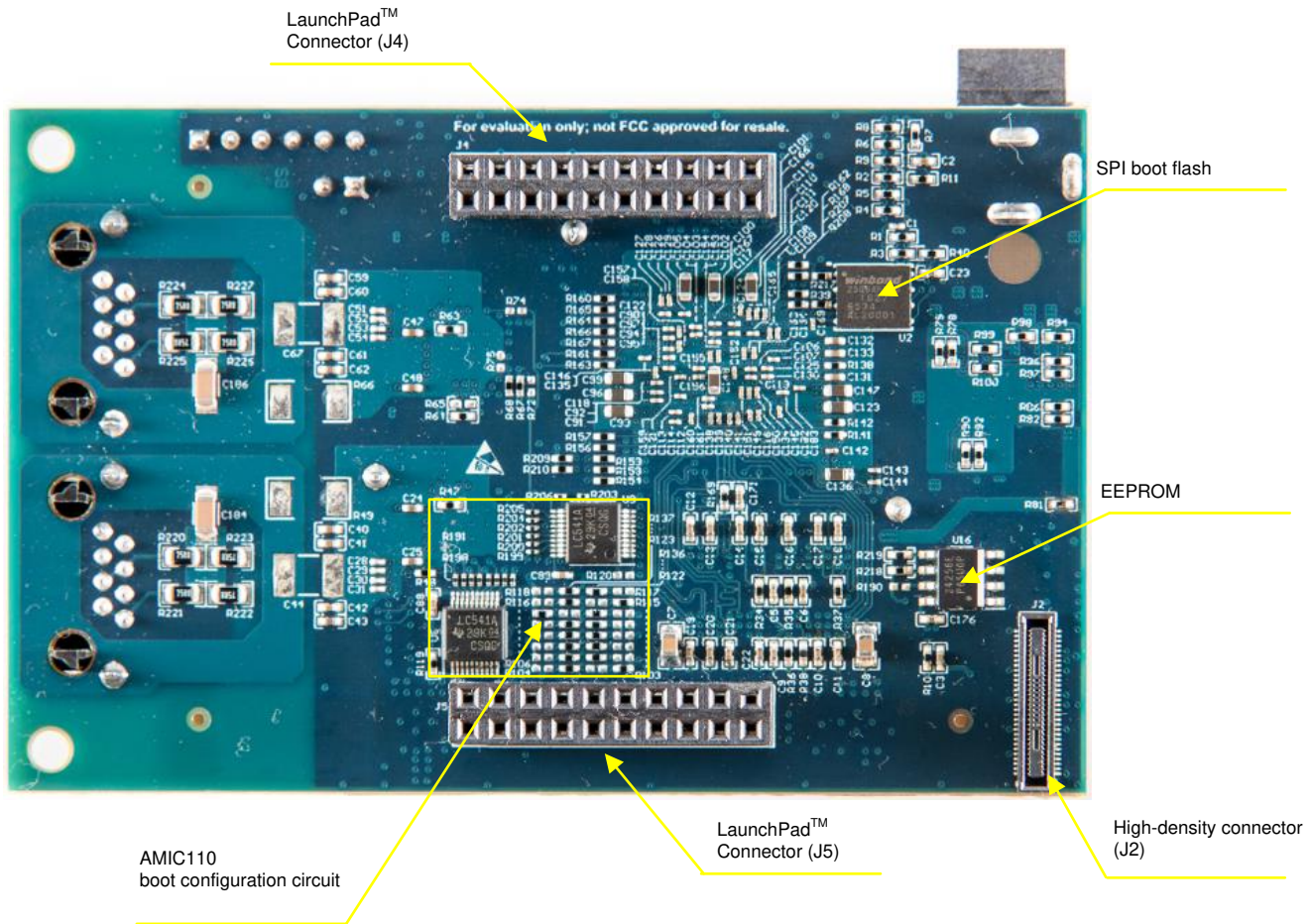


图 9. 电路板图片 (顶视图)



Copyright © 2017, Texas Instruments Incorporated

图 10. 电路板图片（仰视图）

3.1.1.2 连接器和跳线设置

3.1.1.2.1 电源连接器

可通过连接器 J8 提供 5V 标称输入电压；所选的连接器是 Switchcraft 提供的 RAPC722X。

该连接器需要 2.1mm ID 和 5.5mm OD 插接桶形连接器。

3.1.1.2.2 默认跳线配置

在使用 TIDA-00299 板之前，请确保应用正确的跳线设置。图 9 和图 10 显示了默认跳线配置

表 24. 默认跳线设置

插头	跳线设置
J9	在 J2 引脚 1 和 2 之间插入一根跳线，从而连接 3.3V 中间轨，以便为 LaunchPad 供电。

注意：

CAUTION

使用该跳线时，用户必须确保 LaunchPad 未通过其 USB 连接供电。

3.2 测试和结果

3.2.1 测试设置

3.2.1.1 设计评估

表 25 列出了评估 TIDA-00299 TI 设计所需的硬件设备和软件。

表 25. 必要条件

设备	注释
5V 直流电源	具有至少 2A 输出电流能力的 5V 输出电源模块。2.1mm ID/5.5mm OD 插接桶形连接器
TIDA-00299 硬件	具有节 3.1.1.2 中所述的默认跳线设置
一根用于板设置的跳线	两个引脚, 2.54mm (100mil)
TIDA-00299 固件	从 TIDA-00299 设计文件夹下载
InstaSPIN-Motion F28377S LaunchPad	可从 TI eStore 购买
JTAG 接口 (XDS100v2 或 XDS100v3)	通过 XDS100 链接购买
EtherCAT 一致性测试工具 (CTT)	从 https://www.ethercat.org 购买软件
CCS 6	从 https://www.ti.com.cn 下载

3.2.1.2 硬件设置

表 26 显示了 EtherCAT BoosterPack 用于与 C2000 LaunchPad 通信的信号。

表 26. J4 和 J5 主机处理器接口的引脚

TIDA-00299 修订版 E2			
J4 (左侧)	J4 (右侧)	J5 (左侧)	J5 (右侧)
3V3	-	McASP1_AXR1	GND
-	GND	McASP1_AXR0	SPI_CS (SPI_D1/McASP1_FSX)
ECAT_SYNC0	AIN0	McASP1_ACLKR	GPMC_AD1 (V7)
ECAT_SYNC1	AIN1	McASP1_FSR	-
UART_RX (PROFIBUS)	-	ECAT_LATCH0	-
MMC0_DAT2 (F18)	-	ECAT_LATCH1	SPI_D0
SPI_CLK (McASP1_ACLKX)	-	FIRMWARE_LD	SPI_D1/McASP1_FSX
SPI_CS (SPI_D1/McASP1_FSX)	-	-	-
UART_DE (PROFIBUS)	-	-	SYS_RESETn
UART_TX (PROFIBUS)	-	-	IRQ

3.2.1.3 软件设置

起初, TIDA-00299 板具有使用以下内容进行编程的板载闪存:

- 引导加载程序, 用于引导 Sitara, 以便从 SPI 闪存加载应用文件
- 通过 SPI 闪存运行的 EtherCAT 从站应用文件

有关软件的更多详细信息, 请参阅节 2.2.2。

3.2.1.4 用户界面

要测试 TIDA-00299 EtherCAT 从站板，需要使用 EtherCAT 主站。可以使用 PC 为 EtherCAT 主站提供名为 TwinCAT®3 的程序。

TwinCAT 3 工具使用 PC 或笔记本电脑上的标准以太网适配器，并将 EtherCAT 协议添加到该适配器中。在大多数硬件上，TwinCAT 3 可以轻松工作，但在某些情况下，TwinCAT 驱动程序不支持以太网适配器。有关更多信息，请参阅 [以太网卡的 TwinCAT 驱动程序](#)。

如果 TwinCAT 驱动程序可以使用以太网适配器，则可以在 [SYSBIOS 工业 SDK 02.01.00.01 用户指南 Wiki](#) 页面的 [EtherCAT](#) 部分找到 TwinCAT 3 的安装指南和简介。

使用 TIDA-00299 板上的默认软件，在 TwinCAT 3 工具中更改 EtherCAT 包的有效载荷时，可以显示闪烁的 LED。

3.2.2 测试结果

为了解每个功能块及整个电路板的特性，我们进行了相关测试。具体来说，进行了如下测试：

- 电源管理
- 以太网信号
- 系统性能
 - EtherCAT 合规性

测试在大约 22°C 的室温下进行。表 27 介绍了用于 TIDA-00299 测试环节的设备。

表 27. 用于 TIDA-00299 性能测试的设备

测试设备	部件编号
低速示波器（适用于电源测试）	Tektronix™TDS2024B
高速示波器（适用于模拟信号测试）	Tektronix TDS784C
差分探头	Tektronix P6630
单端探头	Tektronix P6139A
电源 (5V)	Agilent™具有 2.1mm ID 和 5.5mm OD 插接桶形连接器的 E3648A
真有效值万用表	Fluke 179
通用 PC	能够在以太网接口上运行 TwinCAT 3
通用 PC（可选，可以是上述的同一 PC）	运行 CCS
以太网电缆	屏蔽双绞线 7 类电缆

图 11 显示了测试设置。



图 11. TIDA-00299 测试设置

3.2.2.1 电源管理

对于 TIDA-00299 板的电源管理子系统，进行了以下测试：

- 测试电源轨的加电序列
- 测试功率损耗情况
- 测试每个电源轨上的电流消耗

使用了图 12 中所示的测试设置来执行测试。

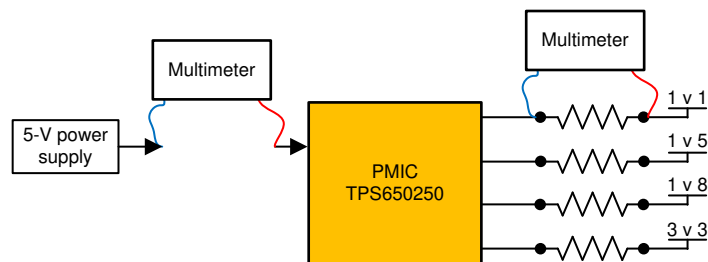


图 12. TIDA-00299 的测试设置图

3.2.2.1.1 板载电源轨的加电行为

通过首先显示电源轨 1v1、1v5、3v3 和复位来完成加电序列测试，如图 13 所示。

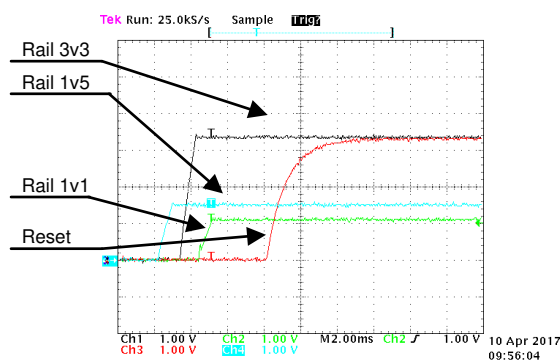


图 13. 加电序列，其中显示电源轨 1v1、1v5、3v3 和复位

第二个测试展示其中显示 1v5、1v8、3v3 和复位信号的加电序列，如图 14 所示。

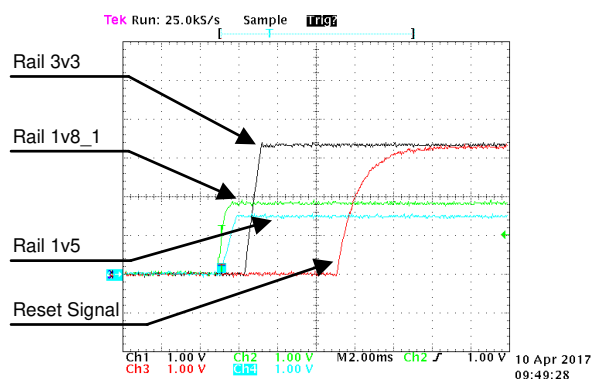


图 14. 加电序列，其中显示电源轨 1v5、1v8_1、3v3 和复位

对于这些测量，始终选择电源轨 1v8 作为 1v8_1。在测试期间，对 1v8_1 和 1v8_2 进行了比较，它们始终显示相同的启动和关闭行为。

3.2.2.1.2 板载电源的断电行为

图 15 显示了电源轨 1v1、1v8_1 和 3v3 的断电行为。

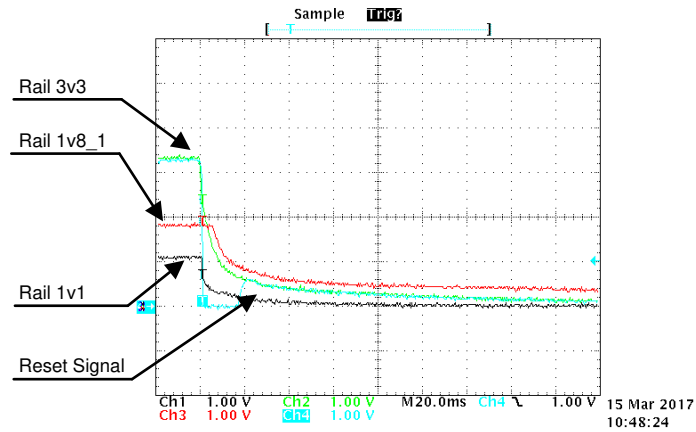


图 15. 断电行为，其中显示电源轨 1v1、1v8_1、3v3 和复位

在断电期间，TPS650250 PMIC 在其电源电压降至低于 PMIC 的建议输入电压范围后无法再将复位信号保持为低电平。此时，复位信号向上浮动至 3v3 电源轨。该电压略高于 AMIC110 Sitara SoC[7] 产品说明经书中定义的最大允许低电平信号 (0.5V)。凸点不会发出高电平信号，该高电平必须至少为 1.35V。在断电期间，所有 IO 引脚必须为 IO 电源轨 0.3V，因为复位引脚和 3.3V 由同一电源轨供电，这种情况始终发生（请参阅 AMIC110 Sitara SoC[7] 产品说明书的第 5.1 节）。

在图 16 中，断电测试显示了电源轨 1v5、1v8_1、3v3 和复位。

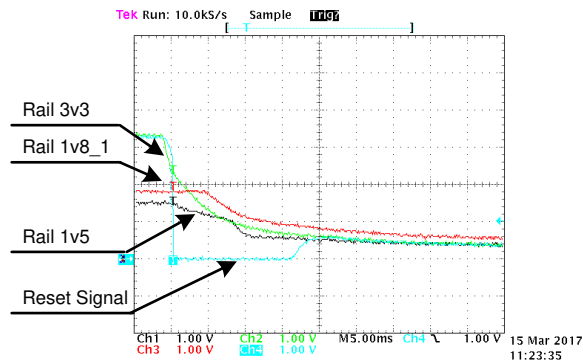


图 16. 断电行为，其中显示电源轨 1v5、1v8_1、3v3 和复位

3.2.2.1.3 系统的功耗

在 TIDA-00299 设计上运行 EtherCAT 从站固件时执行了该测试，该设计连接到 PC 上的 TwinCAT 3 终端。表 28 显示了系统性能。

表 28. 测量的系统功耗

电源轨	TPS650250 最大输出电流	技术	电流消耗	功耗
1.1V	1600mA	SMPS	349mA	0.384W
1.5V	800mA	SMPS	35.8mA	0.054W
1.8V	400mA	LDO	26.23mA	0.047W
3.3V	800mA	SMPS	128mA	0.422W

使用万用表并通过从每个电源轨中移除 0Ω 串联电阻完成了电流消耗测量。在 5V 输入下，连接了一个万用表来测量电流。

以这种方法使用万用表时，必须考虑其内部分流电阻器上的压降。还必须测量电流表后面的电源轨电压。

板的总功耗为 0.91W。5V 系统电源的总电源电流为 248mA，从而在 5V 电源轨上提供 1.24W 的输入功率。该测量意味着对于整个系统而言，TPS650250 的总效率约为 78%，封装中的功率耗散为 0.33W。

使用用于锂离子电池供电系统的 *TPS650250* 电源管理 IC[11] 产品说明书中的给定封装至节的热阻性能，这意味着与环境温度相比，部件的温度上升应：

$$T_{TPS650250} = R_{\theta JA} \times P_{Dissipation} = \frac{35^{\circ}\text{C}}{\text{W} \times 0.333\text{W}} \approx 11.7^{\circ}\text{C} \quad (4)$$

在 85°C 环境下，估算的结温为 97°C。

考虑到最高工作结温为 125°C 并且在 85°C 环境温度下运行 *TPS650250*，该器件可在不强制冷却的情况下耗散 1.14W 的功率。

3.2.2.1.4 热力测试

在运行 EtherCAT 从站时，拍摄了板的热感图像。该图像用于查看设计中是否存在过热点。

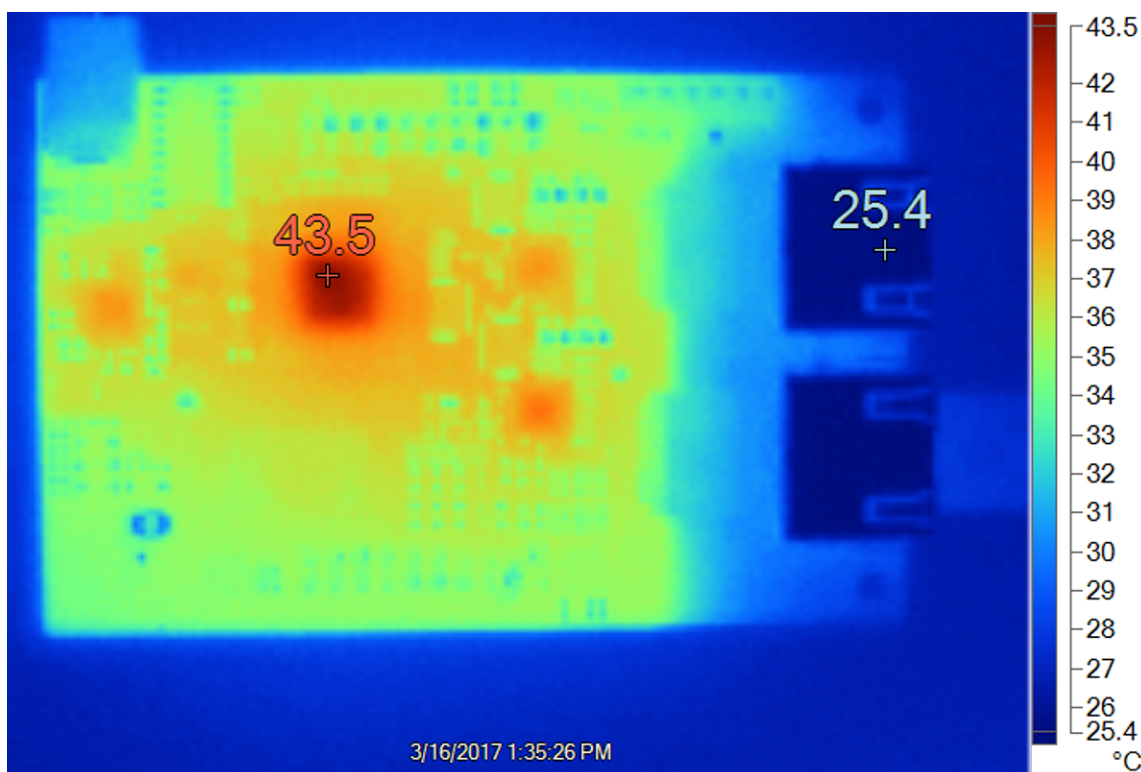


图 17. TIDA-00299 板的热感图像

图 17 显示电源加热至约 37°C（环境温度为 25.4°C）。

使用用于锂离子电池供电系统的 *TPS650250* 电源管理 IC[11] 产品说明书中的值，可以计算使用评估板的部件的理论发热。

$$T_{TPS650250} = R_{\theta JC(top)} \times P_{Dissipation} = \frac{21.8^{\circ}\text{C}}{\text{W} \times 0.333\text{W}} \approx 7.3^{\circ}\text{C} \quad (5)$$

在该值下，未考虑板的其他 IC 的额外发热和 PCB 热性能，这就是测量值高于计算值的原因。

板上的最热点是 AMIC110 器件，其温度上升了 18.1°C。

3.2.2.2 以太网信号测试

3.2.2.2.1 MII 信号

通过一个 100Mb 连接，基于 PHY1 与 PHY2 上的 RX 与 TX 测试 MAC 与 PHY 之间的 MII 信号。图 18 至图 21 显示了时钟信号以及相应的 RX_D1 和 TX_D1 数据信号。此外，还测量了其他数据信号 D0、D2 和 D3，它们显示了类似的波形。结果符合预期，因为针对该设计的时钟和数据线的阻抗和匹配长度对其进行了优化。

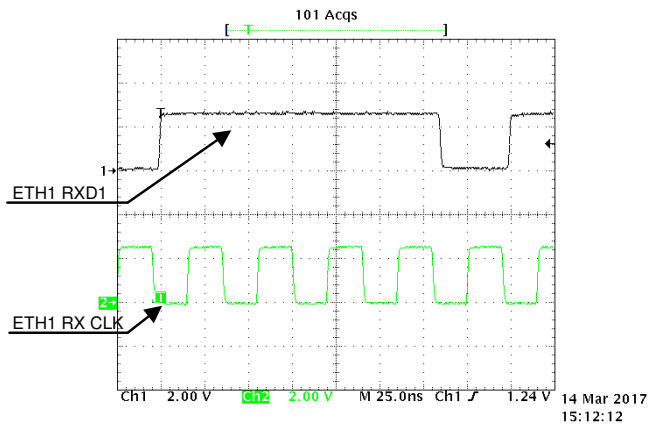


图 18. 以太网通信期间的 ETH1 MII RX 时钟和数据信号

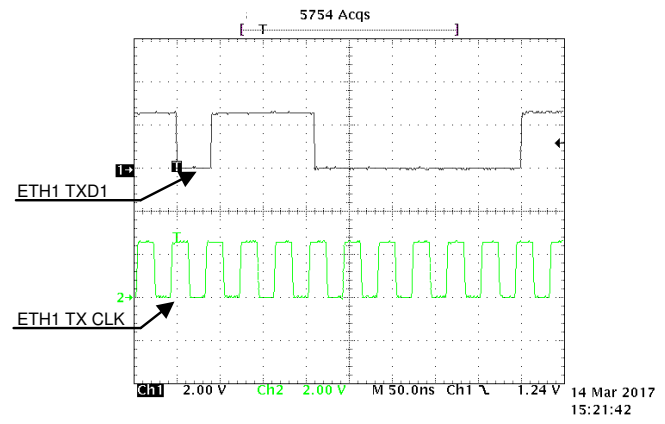


图 19. 以太网通信期间的 ETH1 MII TX 时钟和数据信号

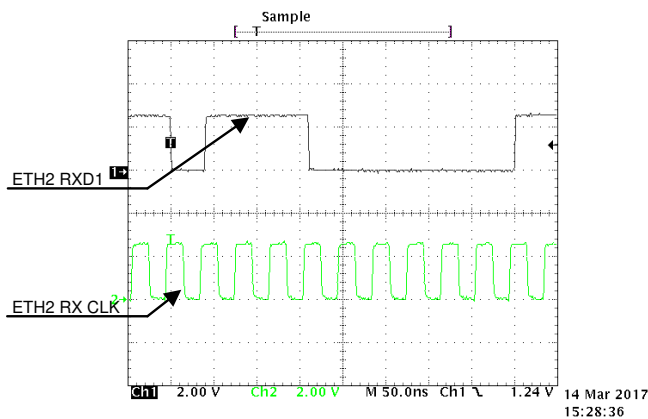


图 20. 以太网通信期间的 ETH2 MII RX 时钟和数据信号

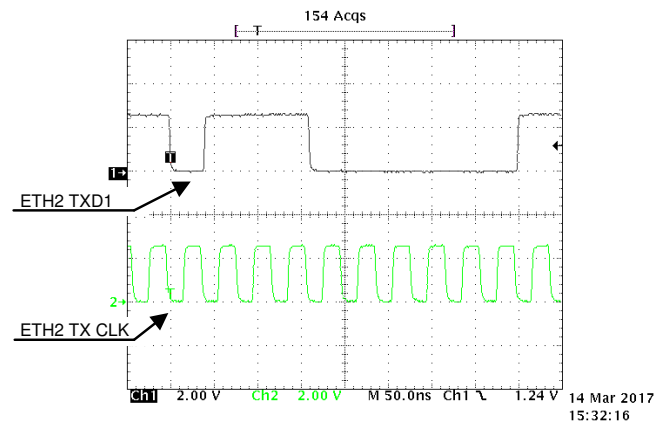


图 21. 以太网通信期间的 ETH2 MII TX 时钟和数据信号

3.2.2.2.2 串行管理接口 (SMI)

AMIC110 的 SMI 的最大时钟频率为 2.5MHz。对于该测试，无需使用有源以太网连接。图 22 显示了 AMIC110 Sitara 与两个 DP83822H PHY1 和 PHY2 之间的 MDC（时钟）和 MDIO（双向数据）信号。Sitara 是 MDIO 主站，两个 PHY 都是从站，它们共享相同的时钟和数据线。

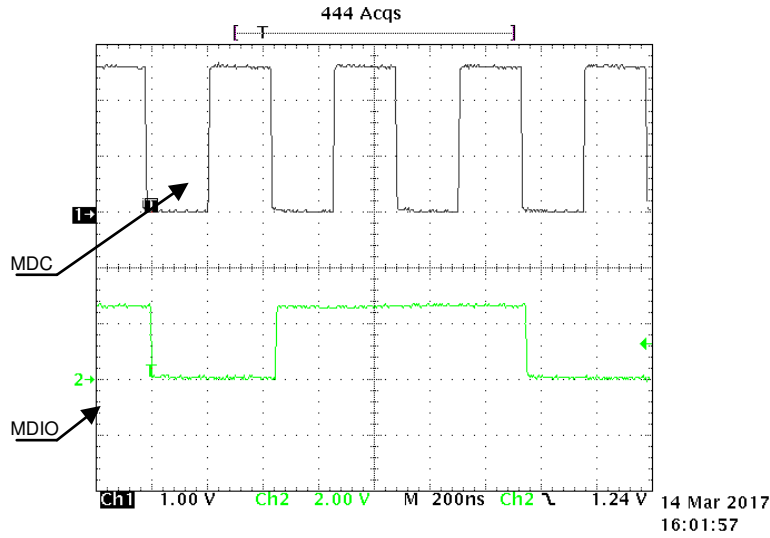


图 22. 2.2MHz 的 SMI 时钟和数据信号

3.2.2.3 系统性能

要测试 EtherCAT 从站功能，可以使用 EtherCAT CTT。该工具用于在将设计发送至 EtherCAT 测试中心 (ETC) 之前执行内部测试。在 ETC 处进行独立一致性测试之后，设备可以获得官方一致性证书。

要查找 ETC，请参阅 [EtherCAT 测试中心](#) 网页。

有关 EtherCAT 一致性的更多信息，请参阅 [EtherCAT 一致性](#) 网页。

用于该设计的另一种工具是 TwinCAT®3，这是 EtherCAT 主站实现的开发环境。

有关 TwinCAT 3 的更多信息，请参阅 [Beckhoff®](https://www.beckhoff.com/twincat3/) 网页，网址为 <https://www.beckhoff.com/twincat3/>。

3.2.2.3.1 EtherCAT 一致性测试工具

EtherCAT CTT 使用 XML 文件，该文件配置为使用在 TIDA-00299 板上运行的默认固件。图 23 和图 24 显示了 CTT 的屏幕截图。

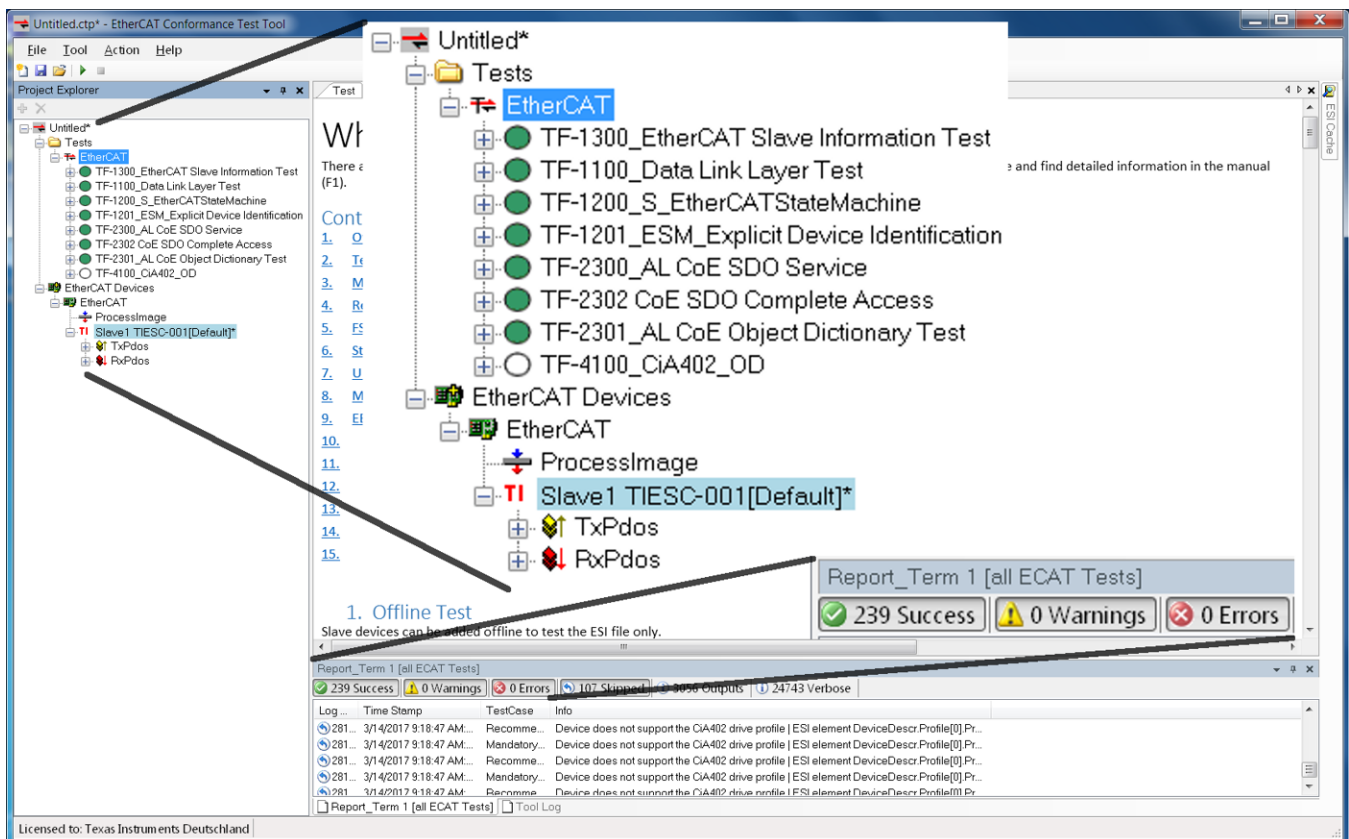


图 23. PHY1 的 CTT 结果屏幕截图

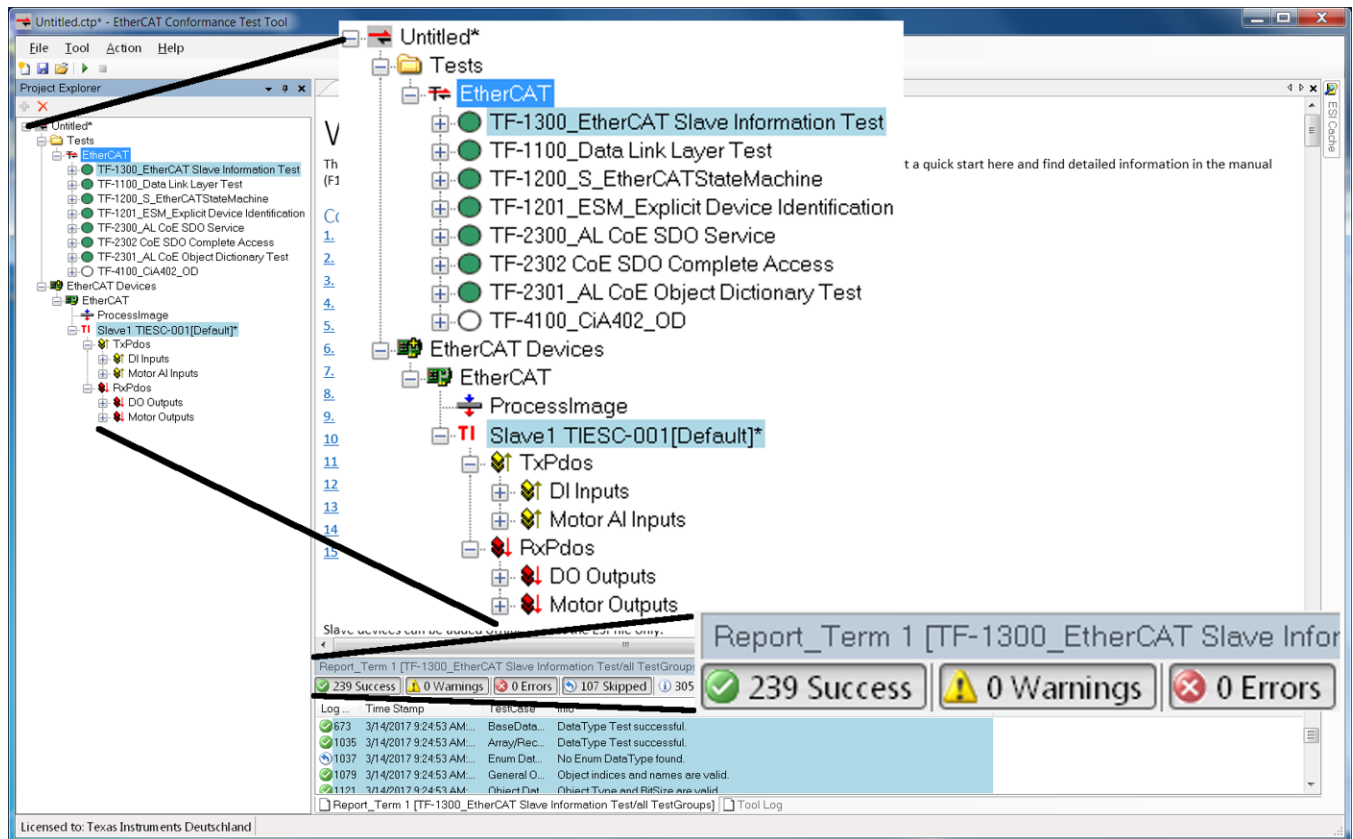


图 24. PHY2 的 CTT 结果屏幕截图

根据图 23 和图 24 中的屏幕截图可知，TIDA-00299 板通过了 CTT 测试。

3.2.2.3.2 EtherCAT 电缆长度测试

使用 TwinCAT®3 在 Dell™PC 上模拟 EtherCAT 主站，测试了不同的电缆长度。执行测试时 EtherCAT 主站以 20kHz 的频率向一个从站发送数据包。测试执行了 2 分钟，EtherCAT 包大小为 108 字节。

测试是使用不同类型的电缆和不同的电缆长度执行的。

- 7 类电缆是 Draka®UC900 Super Screen 27
- 6 类电缆是 GigaSPEED XL®3071 ETL

结果如表 29 中所示。

表 29. 电缆长度测试结果

电缆	长度	CRC 错误 (2 分钟)	发送的数据包总数 (2 分钟)
7 类	3	0	2,400,000
7 类	30	0	2,400,000
7 类	50	0	2,400,000
6 类	150	0	2,400,000

3.2.2.3.3 EMC/EMI 测试结果

已根据 CISPR 11/EN55011 A 类辐射发射要求对 TIDA-00299 设计进行了 EMI 测试。根据 IEC61800-3 和 IEC61000-6-2 测试了本设计的 EMC 抗扰性，并分别参考了 IEC61000-4-2、IEC61000-4-4 和 IEC61000-4-5 标准测试了本设计的 ESD、EFT 浪涌及传导射频特性。

本设计符合这些标准并优于 IEC61800-3 对第二环境的 EMC 抗扰度要求中的电压要求。以下各表中显示了概要，更多详细信息在接下来的各节中介绍。

表 30. EMC 抗扰性测试结果总结

要求					TIDA-00299 测量结果		
端口	事件	基本标准	等级	性能（验收）标准	等级	性能（实现）标准	测试
机壳端口	ESD	IEC61000-4-2	+/- 4kV CD 或 8kV AD（如果 CD 无法实现）	B	+/- 8kV CD	B	通过（超出）
控制线端口及低于 60V 的直流辅助电源端口	快速瞬态突发 (EFT)	IEC61000-4-4	+/- 2kV/5kHz 或 100kHz，电容钳位	B	+/- 4kV	A	通过（超出）
	浪涌 1,2/50us、8/20us	IEC61000-4-5	+/-1kV。由于屏蔽电缆长度大于 20m，因此需直接耦合屏蔽层 (2Ω/500A)	B	+/- 2kV	A	通过（超出）
	传导射频	IEC61000-4-6	0.15-80MHz, 10V/m, 80% AM (1kHz)	A	10V/M	A	通过

性能（验收）标准定义如下：

性能（验收）标准	说明
A	模块按预期连续运行。测试过程中无功能或性能损失。
B	允许性能暂时下降。测试完成后，模块在无人工干预的情况下应能够按预期继续运行。
C	允许测试期间存在功能损失，但硬件或软件不得损坏。测试完成后，模块经手动重启或者掉电/上电后应能够自动按预期继续运行。

表 31. 辐射发射 (EMI) 测试结果总结

要求			TIDA-00299 测量结果	
事件	基本标准	2 类电场强度器件准峰值 dB(uV/m)	测量的最小限制裕度	测试
EMI	EN55011/CISPR 11 A 类	40 (30-230MHz) 47 (230-1000MHz)	水平：6.9dB (55.22MHz) 垂直：5.1dB (99.743MHz)	通过

3.2.2.3.3.1 测试设置

TIDA-00299 设计已经在德国 Strasskirchen 的 CSA Group Bayern 测试实验室进行了测试。

图 25 显示了 TIDA-00299 以及测试设备。

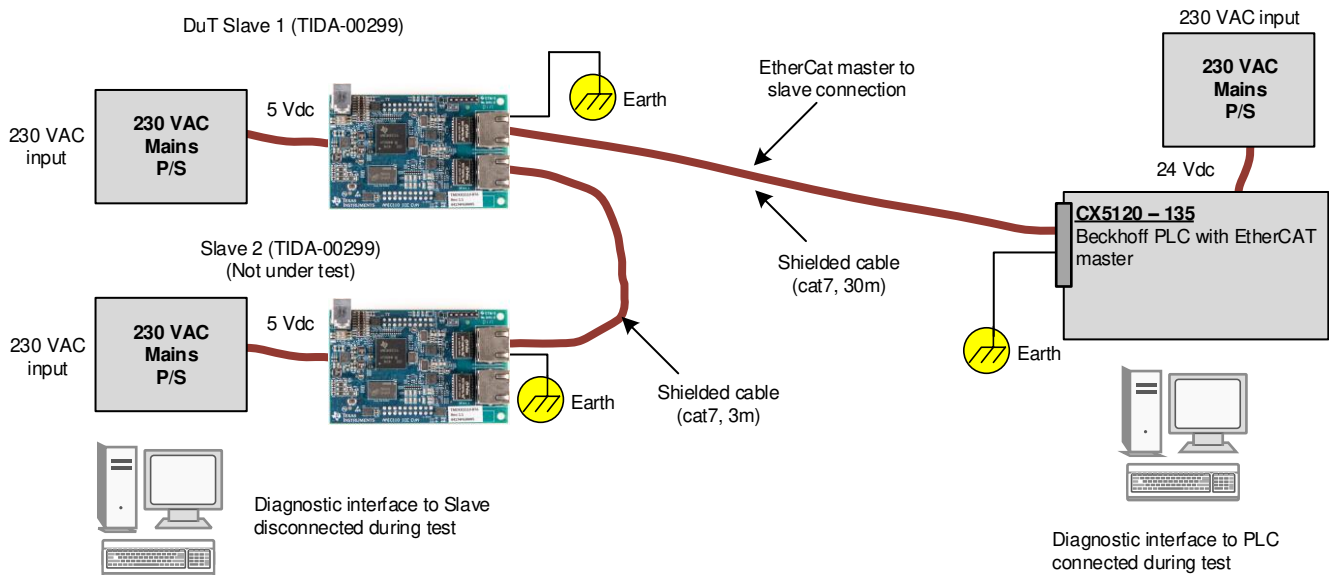


图 25. TIDA-00299 EMI/EMC 测试设备概览

接下来的各节中将展示 EMI、ESD、EFT 和浪涌的特定测试设置图像。

在测试期间，按表 32 所示对 Beckhoff PLC 进行了编程。

表 32. 测试期间的 Beckhoff PLC 设置

参数	值
以太网协议	EtherCAT
EtherCAT 传输速率	20kHz
EtherCAT 数据包大小	108 字节

EtherCAT 系统管理器用于读取每个活动从端口上的错误数据、主站丢失帧、TX/RX 错误、crc 错误。

如果基于 EtherCAT 状态机 (ESM) 发生链路中断，则读取计数器。

- 当从站退出运行 (OP) 模式时，计数器设置为高电平
- 对在链路中断期间可能传输的数据包进行计数

图 26 对此进行了介绍。

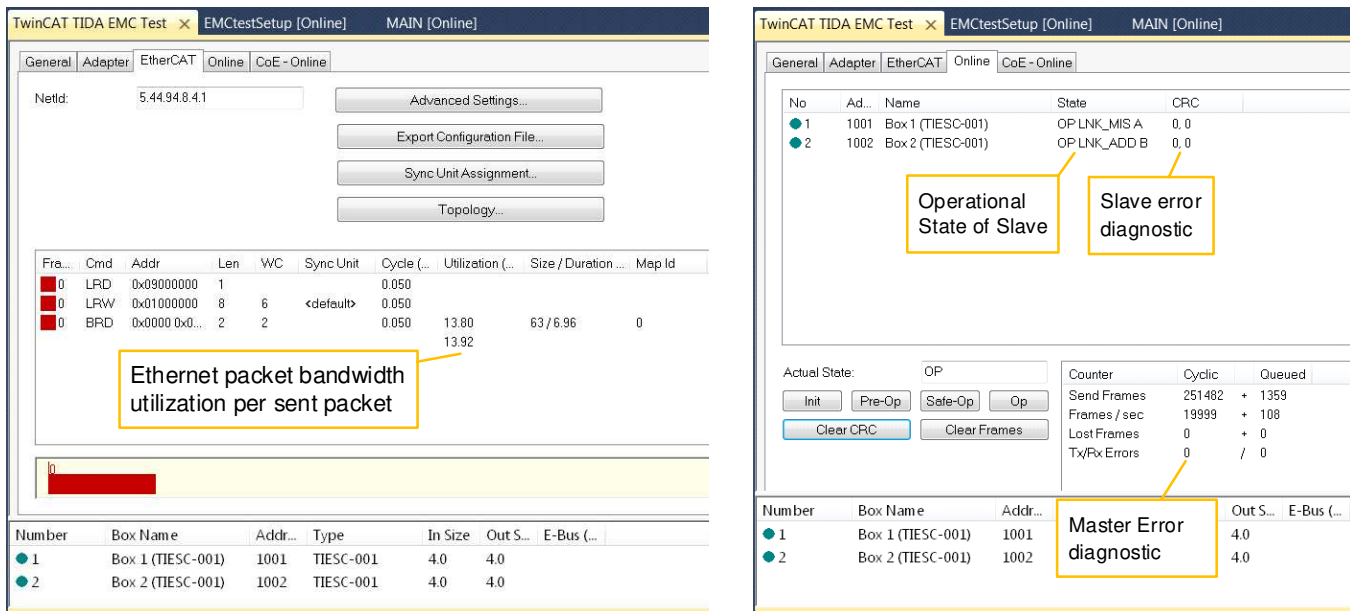


图 26. 测试期间使用的 PLC 系统管理器诊断选项

Beckhoff PLC 有效载荷是一个计数器，从站可以对其进行错误诊断。该错误诊断比较有效载荷并在计数器上定义测试期间有多少连续错误以及有多少单个错误，此处将限制设置为最多 8 个连续错误以及 9 个或更多错误。

TIDA-00299 硬件在 GND 和接地之间未进行连接的情况下测试，期望 EFT 在 EFT 测试期间具有优化性能。计划稍后使用优化的 EFT 接地和 GND 连接以及快速下行链路两个选项 R49 = R66 = 1MΩ 和 C44 = C67 = 10nF 执行剩余的测试。有关使用 R49 和 C44 对以太网端口 1 进行接地到 GND 连接的详细信息，请参阅图 6。对于以太网端口 2，以相同的配置使用了 R66 和 C67。

3.2.2.3.3.2 IEC-61000-4-4 EFT 测试结果

图 27 显示了 TIDA-00299 的 EFT 测试设置。可以在该图像的前部看到电容钳位。

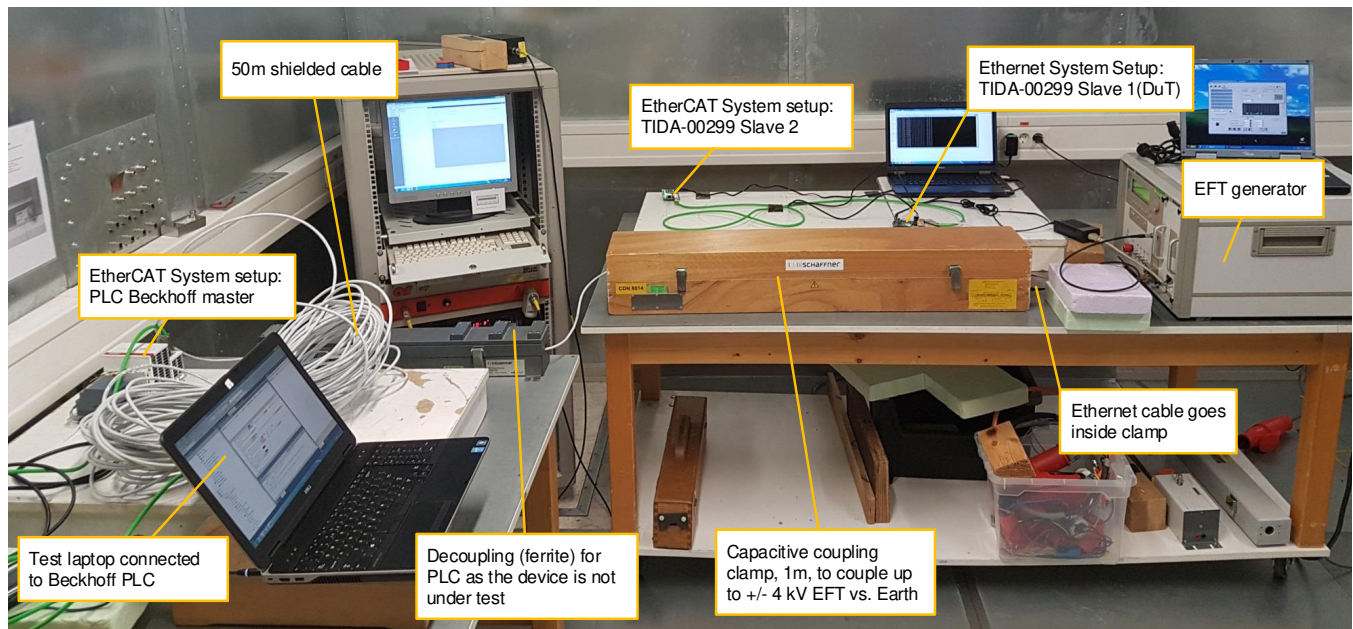


图 27. TIDA-00299 的 IEC61000-4-4 EFT 测试设置

在 EFT 测试期间，系统设置如节 3.2.2.3.3.1 所述。

EFT 测试是使用填充的 $R_{49} = R_{66} = 1M\Omega$ 和 $C_{44} = C_{67} = 10nF$ 接地到 GND 连接完成的。对 TIDA-00299 设计进行更新后，可以观察到以下结果。

表 33 显示了最终测试结果。

表 33. 填充了 RC GND 到接地连接的 TIDA-00299 IEC-61000-4-4 EFT 测试结果

事件	基本标准	等级	所达到的性能标准	注释
EFT	IEC61000-4-4	+/- 1kV/5kHz, 电容钳位	A	
EFT	IEC61000-4-4	+/- 2kV/5kHz, 电容钳位	A	
EFT	IEC61000-4-4	+/- 4kV/5kHz, 电容钳位	A	IEC61800-3 不要求
EFT	IEC61000-4-4	+/- 1kV/100kHz, 电容钳位	A	
EFT	IEC61000-4-4	+/- 2kV/100kHz, 电容钳位	A	
EFT	IEC61000-4-4	+/- 4kV/100kHz, 电容钳位	A	IEC61800-3 不要求

在这里，可以看到 TIDA-00299 通过了 IEC61800-3 标准测试。表 34 显示了 Beckhoff PLC 的读取诊断结果。

表 34. TIDA-00299 的 IEC-61000-4-4 EFT 诊断结果

事件	基本标准	等级	Beckhoff PLC 诊断结果		
			链路中断	帧丢失	Tx/Rx 错误
EFT	IEC61000-4-4	+/- 1kV/5kHz, 电容钳位	0	0	0/0

表 34. TIDA-00299 的 IEC-61000-4-4 EFT 诊断结果 (continued)

事件	基本标准	等级	Beckhoff PLC 诊断结果		
			链路中断	帧丢失	Tx/Rx 错误
EFT	IEC61000-4-4	+/- 2kV/5kHz, 电容钳位	0	0	0/0
EFT	IEC61000-4-4	+/- 4kV/5kHz, 电容钳位	0	0	0/0
EFT	IEC61000-4-4	+/- 1kV/100kHz, 电容钳位	0	0	0/0
EFT	IEC61000-4-4	+/- 2kV/100kHz, 电容钳位	0	0	0/0
EFT	IEC61000-4-4	+/- 4kV/100kHz, 电容钳位	0	0	0/0

该测试也是在未填充接地到 GND 连接的情况下执行的，其中仅达到标准 B。

这说明了在测试 TIDA-00299 设计和周围构建模块时系统接地连接的重要性。在测试 EMC 性能时，优化 PHY 的外部电路时系统性能显著提高。所选择的连接必须针对子系统进行优化。

需要优化该系统方面以实现最佳性能，并且必须考虑系统中存在的每个接地连接。

先前已完成其他测试，这些测试是在未填充接地到 GND 连接的情况下执行的。

3.2.2.3.3 IEC-61000-4-2 ESD 测试结果

图 28 显示了 ESD 测试设置。对 RJ45 护套/端口 1 和端口 2 的屏蔽层施加了 ESD 冲击。两个 RJ45 护套通过一个导电铜薄片实现电气连接。在 ESD 测试期间，系统设置如节 3.2.2.3.3.1 所述。

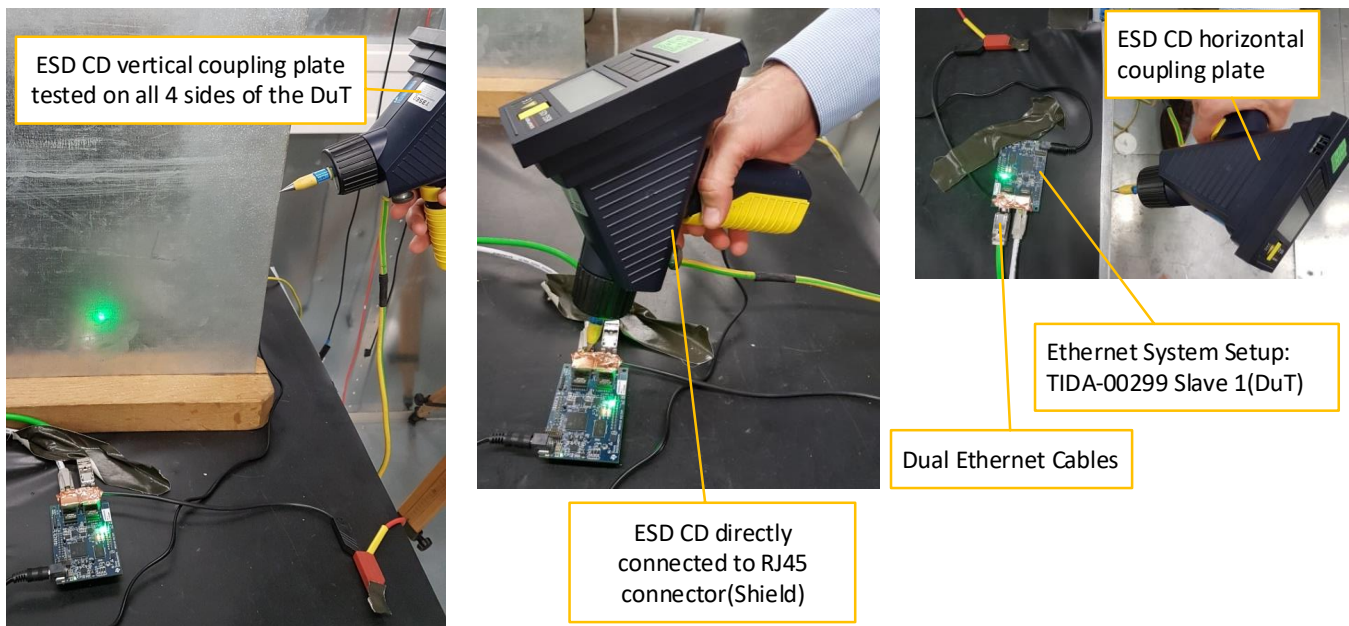


图 28. 展示了 CD 的 TIDA-00299 IEC61000-4-2 测试设置

表 35 显示了不同电压等级下的完整 ESD 接触放电和空气放电测试结果，这些结果也超出了 IEC618000-3 要求。我们对此进行了相应标记。

这些测试是在未填充接地到 GND 连接的情况下执行的。

表 35. TIDA-00299 的 IEC-61000-4-2 ESD 测试结果

事件	基本标准	等级	所达到的性能标准	注释
ESD	IEC61000-4-2	+/- 4kV 接触放电	B	
ESD	IEC61000-4-2	+/- 6kV 接触放电	B	IEC61800-3 不要求
ESD	IEC61000-4-2	+/- 8kV 接触放电	B	IEC61800-3 不要求
ESD	IEC61000-4-2	+/- 8kV 接触放电, 垂直和水平	B	IEC61800-3 不要求

在网络利用率下降并且链路中断时视为 B 类。在未对系统进行电源复位的情况下自动重新连接了该链路。

表 36. TIDA-00299 的 IEC-61000-4-2 ESD 诊断结果

事件	基本标准	等级	Beckhoff PLC 诊断结果		
			链路中断	帧丢失	Tx/Rx 错误
ESD	IEC61000-4-2	+/- 2kV 接触放电	0	3	0/1
ESD	IEC61000-4-2	+/- 4kV 接触放电	1	14	0/3
ESD	IEC61000-4-2	+/- 6kV 接触放电	1	23	0/6
ESD	IEC61000-4-2	+/- 8kV 接触放电	1	67	0/2
ESD	IEC61000-4-2	+/- 8kV 接触放电, 垂直和水平	1	27	0/5

表 36 显示了 Beckhoff PLC 的读取诊断结果。

3.2.2.3.3.4 IEC-61000-4-5 浪涌测试结果

图 29 显示了 TIDA-00299 的浪涌测试设置。

这些测试是在未填充接地到 GND 连接的情况下执行的。

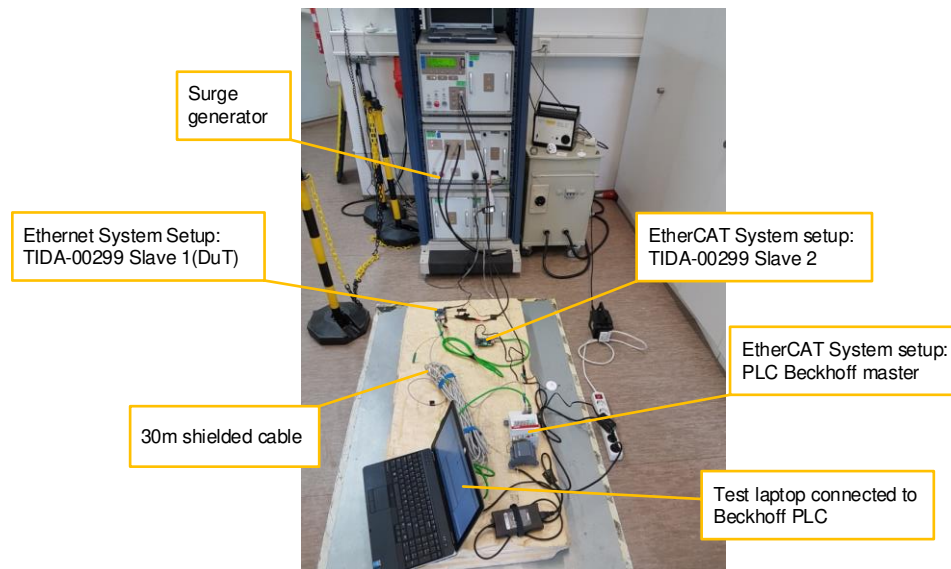


图 29. TIDA-00299 的 IEC61000-4-5 浪涌测试设置

在 EFT 测试期间，系统设置如节 3.2.2.3.3.1 所述。表 37 显示了测试结果。

表 37. TIDA-00299 的 IEC-61000-4-5 浪涌测试结果

事件	基本标准	等级	所达到的性能标准	注释
浪涌	IEC 61000-4-5	+/- 0.5kV, 2Ω/500A (20m 屏蔽 7 类以太网电缆)	A	超出 IEC61800-3, 因为只要求 B 类
浪涌	IEC 61000-4-5	+/- 1kV, 2Ω/500A (20m 屏蔽 7 类以太网电缆)	A	超出 IEC61800-3, 因为只要求 B 类
浪涌	IEC 61000-4-5	+/- 2kV, 2Ω/500A (20m 屏蔽 7 类以太网电缆)	A	超出 IEC61800-3, 因为只要求 B 类

3.2.2.3.3.5 IEC-61000-4-6 传导射频测试结果

图 30 显示了 TIDA-00299 的传导射频测试设置和耦合器。

这些测试是在未填充接地到 GND 连接的情况下执行的。

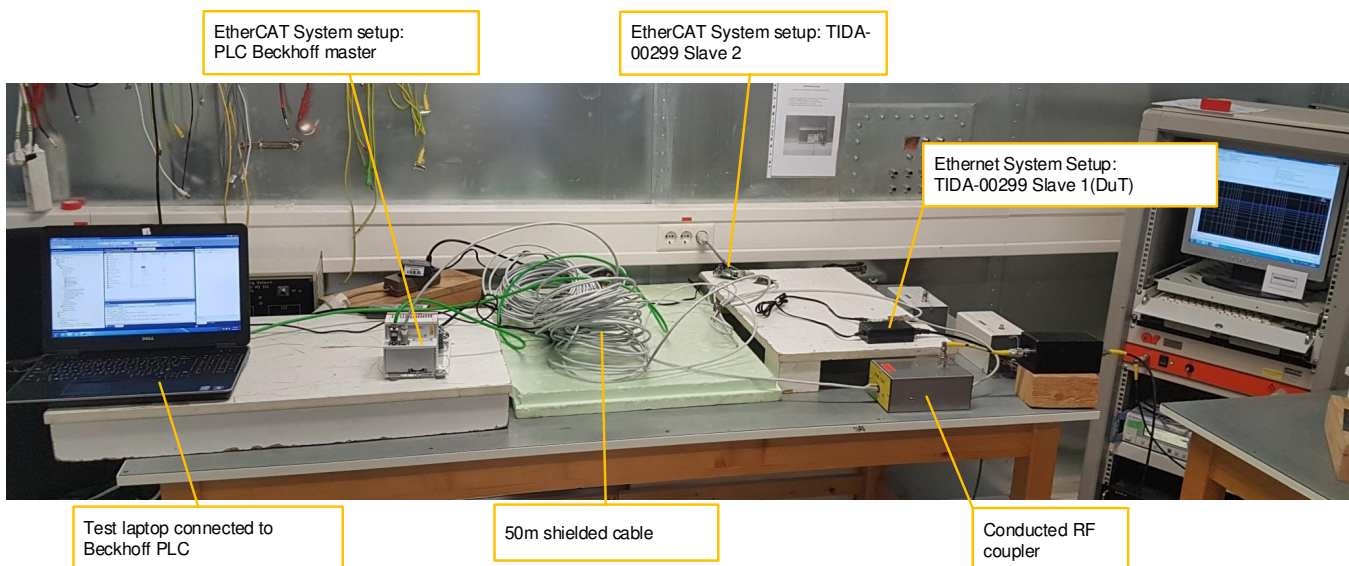


图 30. TIDA-00299 的 IEC61000-4-6 传导射频测试设置

在 EFT 测试期间，系统设置如节 3.2.2.3.3.1 所述。表 38 显示了测试结果。

表 38. TIDA-00299 的 IEC-61000-4-6 传导射频测试结果

事件	基本标准	等级	所达到的性能标准	注释
传导射频	IEC61000-4-6	0.15-80MHz, 10V/m, 80% AM (1kHz)	A	

3.2.2.3.3.6 EN55011 CISPR 11 辐射发射测试结果

TIDA-00299 满足 EN55011/CSPR 11 类别 2 的 A 类要求，并且最小有 **5.1dB** 的裕度（125MHz 远场测量，垂直极化）。水平极化的最小裕度在 125MHz 时也为 **6.9dB**。

通过带近场测量（离被测器件 3m 的天线距离）的自动预测测试，来识别水平极化与垂直极化情况下的最大 EMI 频率，以此准备 10m 天线距离的最终测试。

图 31 显示了离被测器件 10m 天线距离的最终测量测试设置。

这些测试是在未填充接地到 GND 连接的情况下执行的。

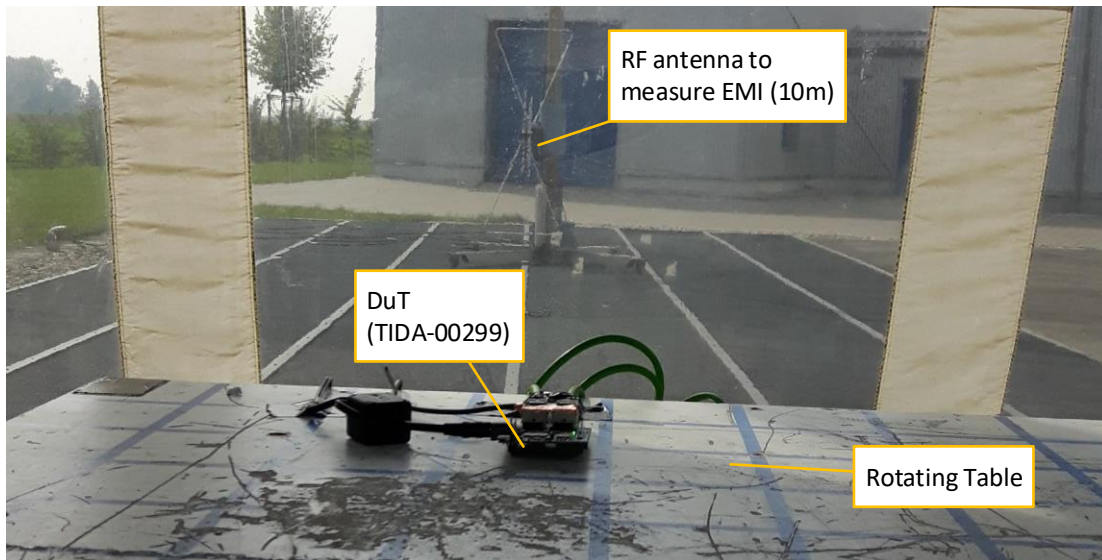


图 31. 离 TIDA-00299 DuT 10m 天线距离的 EN55011/CISPR 11 远场测试设置

以下两个表显示了通过 10m 天线距离的最终测试，在预测试期间获得的临界频率下，测得的频谱密度。如前文所述，在 125MHz 下，垂直极化条件下的最小裕度为 6.9dB，水平极化条件下的最小裕度为 5.1dB。

表 39. 根据 EN55011 测得的 EMI 频谱（准峰值）；10m 远场，水平极化

频率	读数 (dBuV)	校正	值 (dBuV/m)	限制 (dBuV/m)	裕度 (dB)
MHz	QP (准峰值)	dB	QP	QP	QP
87.6	17.0	13.6	30.6	40	9.4
99.80	14.8	15.0	29.8	40	10.2
125.01	17.4	17.5	34.9	40	5.1
250.01	9.7	17.6	27.3	47	19.4
445.50	0.3	22.6	22.9	47	24.1

表 40. 根据 EN55011 测得的 EMI 频谱（准峰值）；10m 远场，垂直极化

频率	读数 (dBuV)	校正	值 (dBuV/m)	限制 (dBuV/m)	裕度 (dB)
MHz	QP (准峰值)	dB	QP	QP	QP
60.0	3.5	18.9	22.4	40	17.6
125.01	15.6	17.5	33.1	40	6.9
156.05	4.4	19.5	23.9	40	16.1
250.01	8.9	17.6	26.5	47	20.5
275.00	3.0	18.3	21.3	47	25.7

3.2.2.3.3.7 3m 天线距离预测测试结果

图 32 显示了离被测器件 3m 天线距离的预测试测量测试设置。

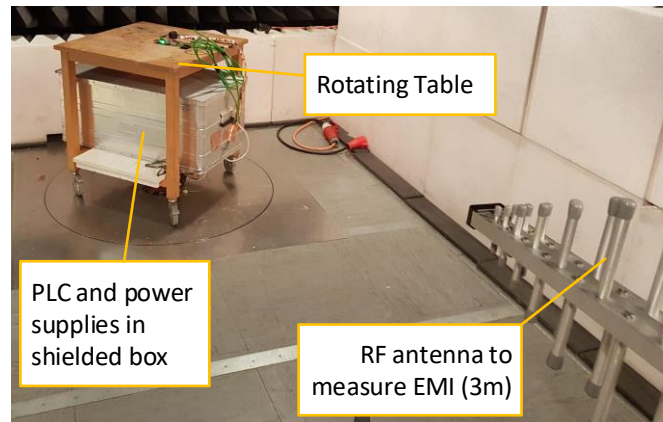


图 32. 离 DuT (TIDA-00299) 3m 天线距离的 EMI 自动预测试设置

执行了预测试来识别每种极化的临界频率。本测试在一个距离天线 3m 的试验箱内完成。

表 41. 预测试设备设置

类型	名称
天线	A5_VULB9168_24-14-007
电缆	A5_Cable_50-13-018
电缆	A5_Cable_50-13-019
前级放大器	Ohm1_MTS TVV-695_50-01-059
接收器	Ohm1_FSP7_11-05-002
转盘	CO1000

对于水平和垂直极化，以下两幅图显示了预测试的测量光谱。

由于 3m（而不是 10m）的距离较短，因此 EN55011 针对辐射 EMI 的阈值也要高 10dB，其设置如以下各图所示。

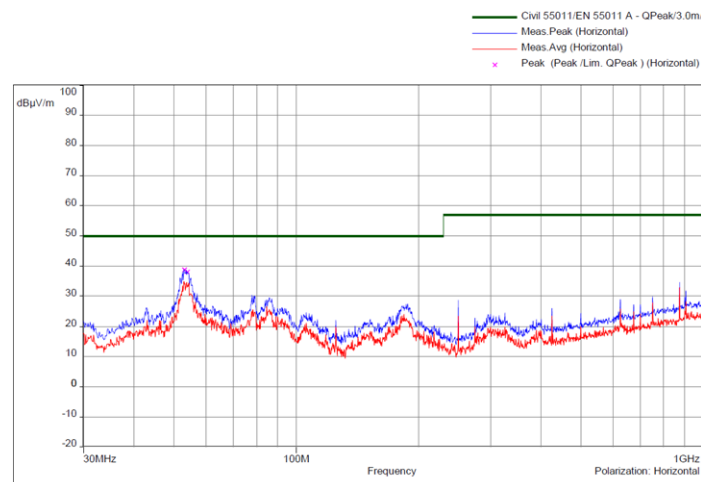


图 33. 根据 EN55011 测得的 EMI 频谱，3m 近场，水平极化（预测试）

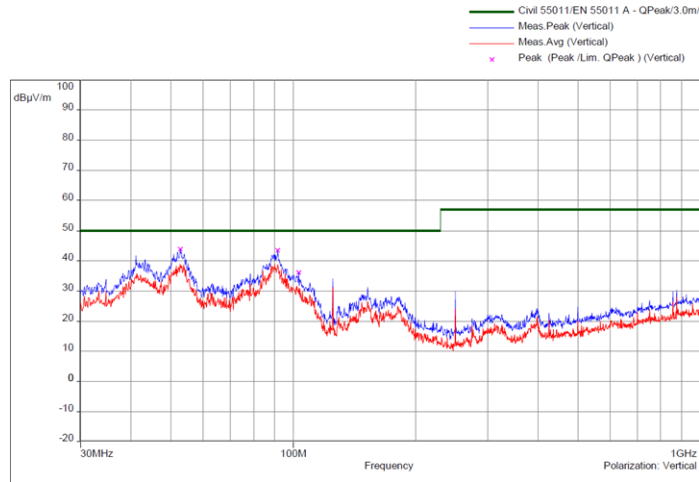


图 34. 根据 EN55011 测得的 EMI 频谱，3m 近场，垂直极化（预测试）

4 设计文件

4.1 电路原理图

要下载原理图，请参阅 [TIDA-00299](#) 中的设计文件。

4.2 物料清单

要下载物料清单 (BOM)，请参阅 [TIDA-00299](#) 中的设计文件。

4.3 PCB 布局

该设计使用八层 PCB。图 35 显示了相应的层堆叠。

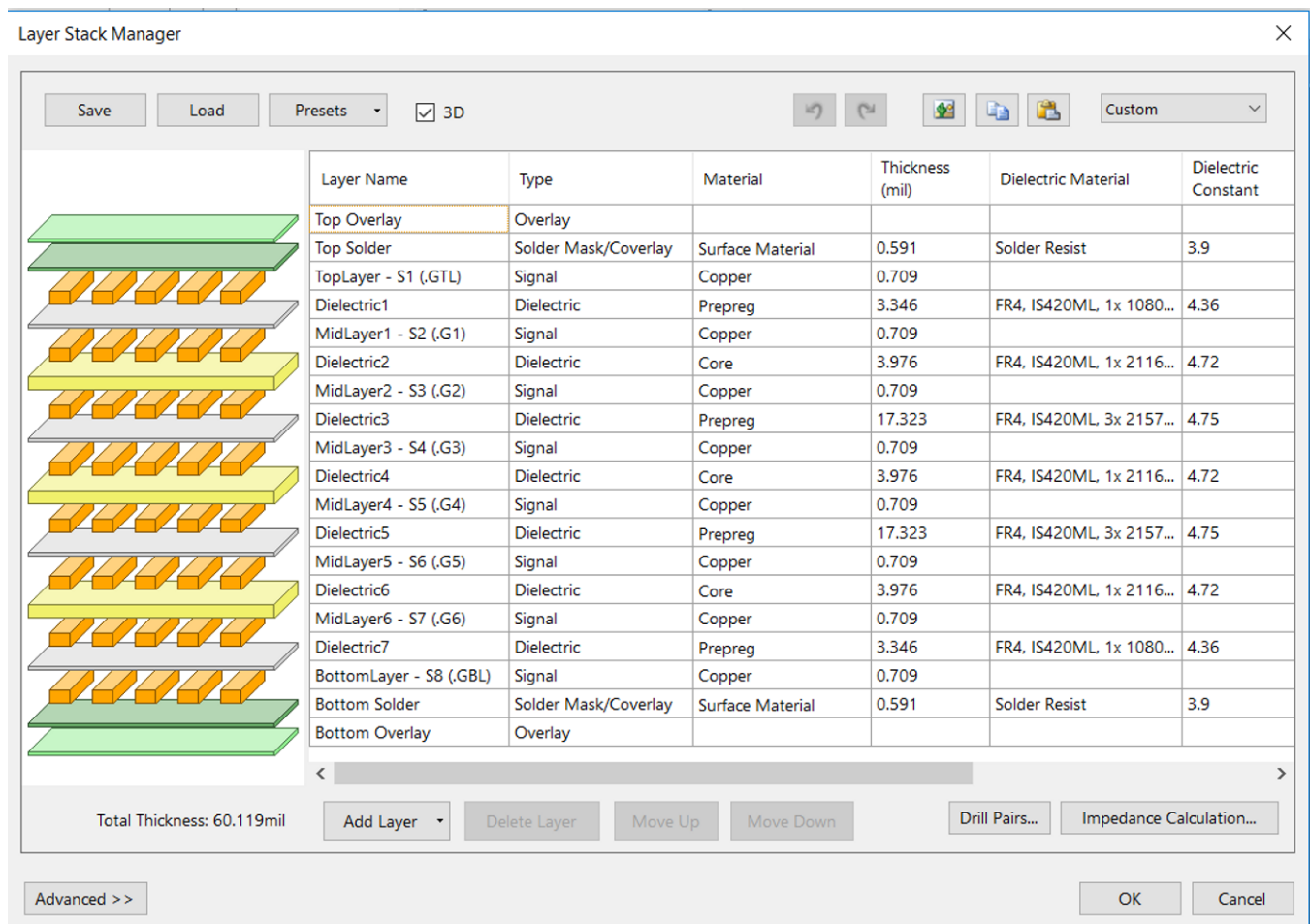


图 35. 层堆叠

层 S2、S4 和 S7 用作接地平面，S5 用作电源平面，S1、S3、S6 和 S8 用作信号层。该设置为信号平面提供了尽可能短的接地电流返回路径。

应用的布局指南可在本 TI 设计中使用的 TI 器件产品说明书中找到。

4.3.1 布局图

要下载层图，请参阅 [TIDA-00299](#) 中的设计文件。

4.4 Altium 项目

要下载 Altium 项目文件，请参阅 [TIDA-00299](#) 中的设计文件。

4.5 光绘文件

要下载光绘文件，请参阅 [TIDA-00299](#) 中的设计文件。

4.6 装配图

要下载装配图，请参阅 [TIDA-00299](#) 中的设计文件。

5 软件文件

要下载软件文件，请参阅 [处理器 SDK](#) 中的处理器 SDK 软件包。

有关详细信息，请参阅 [节 2.2.2](#)。

6 术语

首字母缩写词	说明
ESC	EtherCAT 从站控制器
PDI	处理数据接口
ETG	EtherCAT 技术协会
IEC	国际电工委员会
CTT	合规性测试工具
PHY	物理层
MAC	媒体访问控制
MII	媒体独立接口
PMIC	电源管理集成电路

7 相关文档

- 德州仪器 (TI), [Sitara](#), Wiki 页面
- 德州仪器 (TI), [AMIC110](#), Wiki 页面
- [EtherCAT 技术协会](#)
- Beagle 板, [BeagleBone Black](#)
- 德州仪器 (TI), [C2000 Delfino MCU F28379D LaunchPad 开发套件](#), LAUNCHXL-F28379D 工具文件夹
- IEC 61800-3:2017, [可调速电力驱动系统 - 第 3 部分: EMC 要求与特定测试方法](#)
- 德州仪器 (TI), [AMIC110 Sitara SoC](#), AMIC110 产品说明书 (SPRS971)
- 德州仪器 (TI), [使用 TPS650250 为 AM335x 供电](#), 用户指南 (SLVU731)
- 德州仪器 (TI), [具有三态输出的 SN74LV244A 八通道缓冲器和驱动器](#), SN74LV244A 产品说明书 (SCLS383)
- 德州仪器 (TI), [SN74LVC2G66 双路双边模拟开关](#), SN74LVC2G66 产品说明书 (SCES325)
- 德州仪器 (TI), [用于锂离子电池供电系统的 TPS650250 电源管理 IC](#), TPS650250 产品说明书 (SLVS843)
- 德州仪器 (TI), [DP83822 低功耗耐用型 10/100Mbps 以太网物理层收发器](#), DP83822HF、DP83822IF、DP83822H、DP83822I 产品说明书 (SNLS505)
- 德州仪器 (TI), [AM335x 和 AMIC110 Sitara 处理器技术参考手册](#), 用户指南 (SPRUH73)

7.1 商标

Sitara, Code Composer Studio are trademarks of Texas Instruments.

ARM, Cortex are registered trademarks of ARM Limited.

Agilent is a trademark of Agilent Technologies, Inc.

EtherCAT, TwinCAT, Beckhoff are registered trademarks of Beckhoff Automation GmbH, Germany.

GigaSPEED XL is a registered trademark of CommScope, Inc.

Dell is a trademark of Dell Inc.

Draka is a registered trademark of Prysmian S.P.A.

Tektronix is a trademark of Tektronix, Inc.

Linux is a registered trademark of The Linux Foundation.

Winbond is a trademark of Winbond Electronics Corporation.

All other trademarks are the property of their respective owners.

8 关于作者

KRISTEN MOGENSEN 是德州仪器 (TI) 工业系统电机驱动器团队的结构工程师，负责为工业驱动器开发参考设计。

MARTIN STAEBLER 是德州仪器 (TI) 工业系统电机驱动器团队的结构架构师，负责为工业驱动器开发参考设计。

修订历史记录

注：之前版本的页码可能与当前版本有所不同。

Changes from Original (April 2017) to A Revision	Page
• 已更改 更改了说明 中的信息	1
• 已添加 在设计资源中添加了 TMDXICE110	1
• 已更改 更改了特性 中的信息	1
• 已添加 在系统 说明 中添加了信息	2
• 已添加 添加了 EC61800-3 EMC 抗扰性标准 部分	2
• 已删除 删除了有关其他工业协议的信息	3
• 已更改 更改了 TIDA-00299 规格 表中的信息	6
• 已添加 在 DP83822: 10/100 Mb 以太网 PHY 中添加了信息	11
• 已添加 在 DP83822 和 AMIC110 之间的 MII 中添加了信息	13
• 已更改 更改了 TIDA-00299 上的 PHY 到 RJ-45 连接 图像	13
• 已添加 添加了接地到 GND 连接 部分	14
• 已更改 更改了 TIDA-00299 性能测试的设备 表中的信息	28
• 已添加 在系统性能 部分中添加了有关 TwinCat 3 的信息	36
• 已更改 将第 3.2.2.3.1 节的标题从系统性能 更改为 EtherCAT 性能测试工具	36
• 已添加 添加了 EtherCAT 电缆长度测试 部分	37
• 已添加 添加了 EMC/EMI 测试结果 部分	38

重要声明和免责声明

TI 均以“原样”提供技术性 & 可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用 TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的 TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及 TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它 TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对 TI 及其代表造成的损害。

TI 所提供产品均受 TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及 [ti.com.cn](http://www.ti.com.cn) 上或随附 TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改 TI 针对 TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2019 德州仪器半导体技术（上海）有限公司

重要声明和免责声明

TI 均以“原样”提供技术性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn上或随附TI产品提供的其他可适用条款的约束。TI提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2019 德州仪器半导体技术（上海）有限公司