



说明

此参考设计采用 DLP® Pico™ 产品 0.23 英寸 TRP 1080p 显示芯片组，并在 DLP LightCrafter™ Display 230NP 评估模块 (EVM) 中实施。该设计包含 [DLP230NP](#) 1080p 数字微镜器件 (DMD)、[DLPC3436](#) 显示控制器，以及 [DLPA2005](#) PMIC 和 LED 驱动器。该设计支持开发外形小巧的 0.23 英寸 1080p DLP 产品，用于连接低成本处理器，与 BeagleBone Black 和 Raspberry Pi 类似。该设计适用于各种应用，包括移动投影仪、电器、移动智能电视等等。此参考设计包括电子产品和光学器件，以及可轻松连接 Raspberry Pi 4B 的连接器。

资源

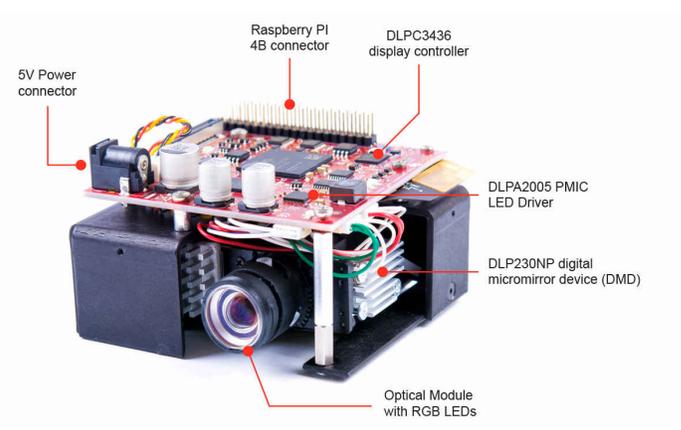
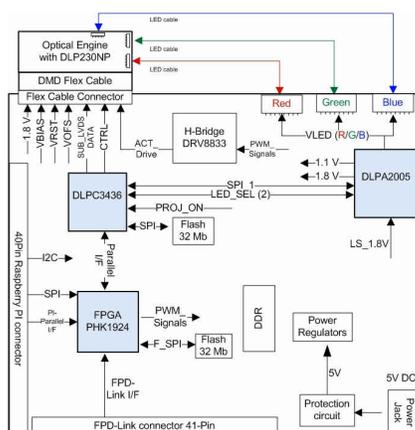
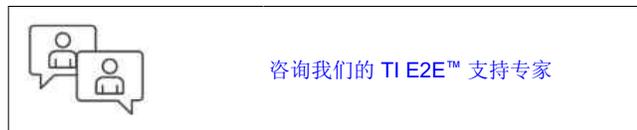
TIDA-080009	设计文件夹
DLP230NP	产品文件夹
DLPC3436	产品文件夹
DLPA2005	产品文件夹

特性

- 1080p DLP 显示技术的高性价比评估
- 支持 < 100 流明的即插即用型 DLP 1080p 光学引擎
- I²C 和 18 位并行 RGB 视频接口，支持低成本嵌入式处理器
- 紧凑外形
- Raspberry Pi 4 兼容性

应用

- 个人电子产品
- 便携式电子产品 (游戏)
- 电器
- 可穿戴设备 (非医用)



1 系统说明

有了 0.23 英寸 TRP 1080p 显示芯片组，各种需要 1080p 分辨率、低功耗的小尺寸应用便能使用 DLP 技术。本参考设计使开发人员能够快速使用 Raspberry Pi 4B 作为低成本前端处理器来实现完整的 1080p 显示子系统。

1.1 智能家居和物联网应用

智能家居是一种广泛的产品和服务类别，其中的各种家庭设备可以实现自动化和互连，例如照明、恒温器、电器和娱乐设备。

为基于 DLP Pico™ 技术的家居设备提供智能显示器可带来许多优势，例如提供交互式、自适应和可重新配置的界面，以代替几乎家中所有房间内的按钮、平板电脑、LCD 面板和机械旋钮。基于 DLP 技术的智能显示器以小巧外形提供亮度、分辨率、低功耗、透射比和交互性这些方面的优势。

若要进一步了解采用 DLP 技术的智能家居显示器，请参阅白皮书[适用于智能家居应用的 TI DLP Pico 技术](#)。

表 1-1. 适用于智能家居应用的 DLP 特性和设计优点

DLP 特性	设计优点
在几乎任何表面上显示任何形状	使用 DLP 芯片的智能显示可以在家中现有的表面上直接进行投影，可以随时提供便捷信息。
按需显示	智能家居投影可以即时提供显示，无需始终呈现显示面板。此外，DLP Pico 技术支持可隐藏或可集成至现有家居设备的小型光学模块设计。
高光学效率	数字微镜器件 (DMD) 包含具有高度反射性的偏振无关型铝制微镜，可支持高亮度高功效的紧凑型智能家居显示系统。
高分辨率	DLP Pico DMD 支持高分辨率投影图像，分辨率可高达全高清 1080p。
可兼容固态照明	DLP 芯片可与 LED 和激光等固态照明兼容，这些固态照明可进一步实现紧凑尺寸和较长的照明寿命。

1.2 移动智能电视和移动投影仪应用

移动投影仪可用作便携式大屏幕显示器，适用于任何具有视频输出功能的设备，例如笔记本电脑、智能手机、平板电脑和游戏机。此类投影仪提供了一种简便轻量化的方式，让用户能够在各种条件下借助大屏幕播放色彩绚丽的视频。

移动智能电视产品整合了三种出色技术：无线连接、视频内容流和 Pico 投影。移动智能电视可以无线传输互联网内容并将其投射到几乎任何表面上。若要进一步了解移动智能电视和移动投影仪，请访问 [DLP Pico 应用门户](#)。

表 1-2. 适用于移动智能电视和移动投影仪的 DLP 特性和设计优点

DLP 特性	设计优点
高光学效率	DMD 包含具有高度反射性的偏振无关型铝制微镜，可支持高亮度高功效的显示产品。
小尺寸，高分辨率	微镜小至 5.4μm，因此 DLP Pico 芯片可提供高达 1080p 的分辨率，同时实现极其紧凑的投影设计。
高对比度	采用 DLP Pico 芯片设计的光学模块可实现超过 1000:1 的全开/全关对比度，具体取决于系统设计。对比度越高，色彩就越生动，黑色就越浓。
成熟的生态系统	经验丰富的光学模块制造商拥有成熟的全球生态系统，可简化设计过程，并可帮助开发人员利用已投入生产的现有即用型光学引擎更快地将产品推入市场。

1.3 工业应用

DLP Pico 显示芯片组可以集成到各种各样的工业应用中。

数字标牌是专为包括零售商、场馆、娱乐场所、酒店、饭店和机场等在内的商业和工业空间设计的一类显示器。数字标牌在人群聚集处提供广告、菜单、事件状态和地图等最新信息。DLP Pico 芯片组功耗低、尺寸小，可以打造高效的数字标牌解决方案，在几乎任何表面上都能根据需求实现任意形状的显示效果。

更多相关信息，请参阅 [使用 TI DLP® 技术打造更高效的数字标牌](#)。

将 DLP Pico 技术集成到电器中可增强其有效性。为电器增添智能显示器可带来许多优势，例如提供交互式、自适应和可重新配置的界面，以代替几乎家中所有房间内的按钮、平板电脑、LCD 面板和机械旋钮。

如需了解更多信息，请参阅 [适用于智能家居应用的 TI DLP® Pico™ 技术](#)。

2 系统概述

本参考设计采用 DLP230NP DMD、DLPC3436 显示控制器和 DLPA2005 PMIC 以及 LED 驱动器。DLP230NP 芯片组要求在 DLP 显示控制器和前端处理器之间使用 FPGA 来处理图像。本设计专门针对通过并行接口连接到 Raspberry Pi 4B 的情形。若要在外部连接到此芯片组的 FPD-Link 接口，需要在 DLPDLR230NPEVM 上安装一个连接器。

2.1 方框图

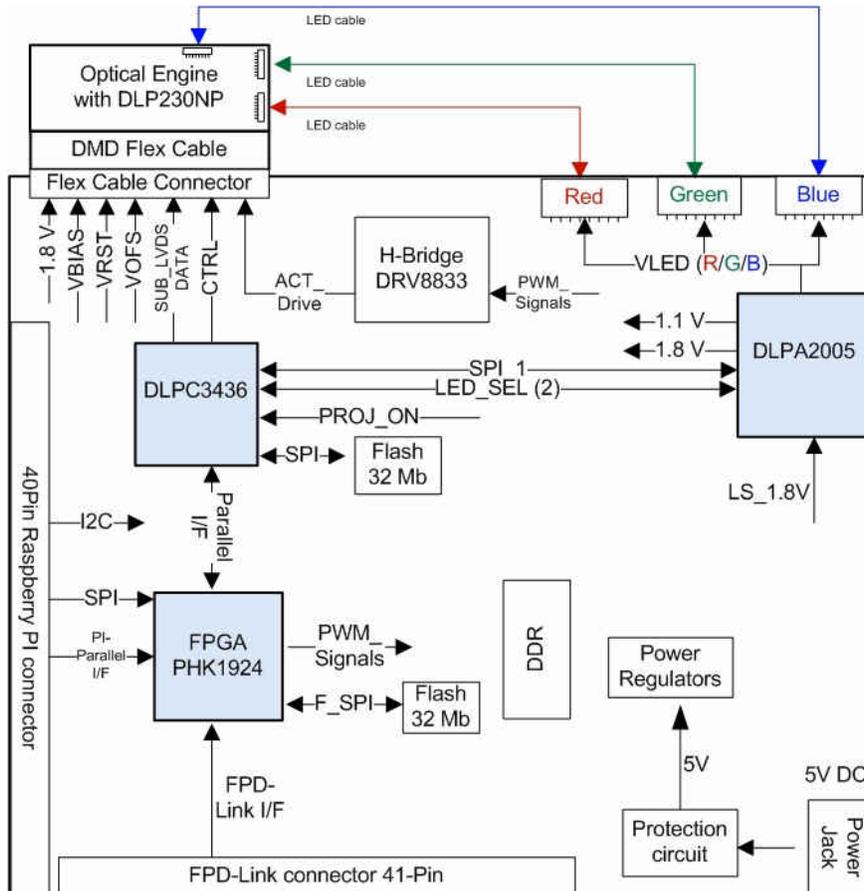


图 2-1. DLP LightCarter Display 230NP EVM 方框图

2.2 设计注意事项

请参阅以下文档来了解 DLP 系统设计中的考虑因素：

- TI DLP® PICO™ 系统概述：光学模块规格
- TI DLP® 系统设计：亮度要求和权衡

2.3 总体布局建议

此设计指南中列出的布局指南是组件数据表中所含指南的子集。更多相关信息，请参阅 [DLPC3436 显示控制器](#)、[DLP230NP 0.23 1080p DMD](#) 以及 [DLPA2005 PMIC 和 LED 驱动器 IC](#) 数据表。

2.3.1 DLPC3436 布局指南

2.3.1.1 PLL 电源布局

请遵循这些建议的指导原则来实现内部 PLL 可接受的控制器性能。DLPC3436 控制器包含两个内部 PLL，这两个器件具有专用模拟电源 (VDD_PLLM、VSS_PLLM、VDD_PLLD 和 VSS_PLLD)。至少使用由两个串联铁氧体磁珠和两个分流电容器构成的简单无源滤波器来隔离 VDD_PLLx 电源和 VSS_PLLx 接地引脚 (以扩大噪声吸收频谱)。建议一个电容器选择 0.1μF 规格，另一个电容器选择 0.01μF 规格。所有四个组件应尽量靠近控制器放置。高频电容器的引脚应尽可能短，这一点尤为重要。在铁氧体磁珠的控制器端上将这两个电容器从 VDD_PLLM 连接到 VSS_PLLM 并从 VDD_PLLD 连接到 VSS_PLLD。选择具有以下特性的铁氧体磁珠：

- 直流电阻小于 0.40 Ω
- 10MHz 时的阻抗等于或大于 180 Ω
- 100MHz 时的阻抗等于或大于 600 Ω

PCB 布局对 PLL 性能至关重要。没有噪声的接地端和电源应被视为模拟信号，这一点非常重要。因此，VDD_PLLM 和 VDD_PLLD 都必须采用一根迹线以从 DLPC3436 控制器连接到这两个电容器，然后通过串联铁氧体连接到电源。电源和接地迹线应尽可能短、彼此平行并尽可能相互靠近。

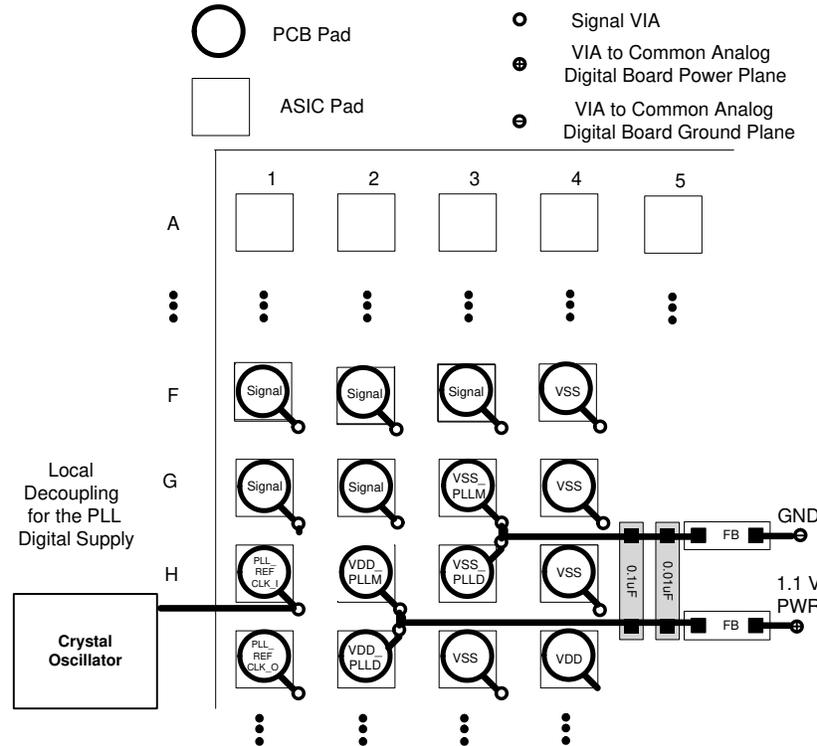


图 2-2. PLL 滤波器布局

2.3.1.2 I2C 接口性能

两个 DLPC3436 I²C 接口端口都支持 100kHz 波特率。按照定义，I²C 事务会以总线上最慢器件的速度运行，因此无需确保系统中的所有器件都具有匹配的速度等级。

2.3.1.3 DMD 控制和 Sub-LVDS 信号

表 2-1. 最大引脚对引脚 PCB 互连建议

DMD 总线信号 ^{(1) (2)}	信号互连拓扑		单位
	单板信号布线长度	多板信号布线长度	
DMD_HS_CLK_P DMD_HS_CLK_N	6.0 (152.4)	请参阅 ⁽³⁾	in (mm)
DMD_HS_WDATA_A_P DMD_HS_WDATA_A_N	6.0 (152.4)	请参阅 ⁽³⁾	in (mm)
DMD_HS_WDATA_B_P DMD_HS_WDATA_B_N			
DMD_HS_WDATA_C_P DMD_HS_WDATA_C_N			
DMD_HS_WDATA_D_P DMD_HS_WDATA_D_N			
DMD_HS_WDATA_E_P DMD_HS_WDATA_E_N			
DMD_HS_WDATA_F_P DMD_HS_WDATA_F_N			
DMD_HS_WDATA_G_P DMD_HS_WDATA_G_N			
DMD_HS_WDATA_H_P DMD_HS_WDATA_H_N			
DMD_LS_CLK	6.5 (165.1)	请参阅 ⁽³⁾	in (mm)
DMD_LS_WDATA	6.5 (165.1)	请参阅 ⁽³⁾	in (mm)
DMD_LS_RDATA	6.5 (165.1)	请参阅 ⁽³⁾	in (mm)
DMD_DEN_ARSTZ	7.0 (177.8)	请参阅 ⁽³⁾	in (mm)

- (1) 最大信号布线长度将迂回布线计算进来。
(2) 由于连接器的影响，多板 DMD 布线长度存在更严格的限制。
(3) 由于 PCB 之间存在差异，因此无法定义这些建议。任何电路板设计都应使用控制器 IBIS 模型 (可在控制器网页的工具与软件选项卡中找到) 进行 SPICE 仿真，确保布线长度不会违反信号要求。

表 2-2. 高速 PCB 信号布线匹配要求

信号组长度匹配 ⁽¹⁾ ⁽²⁾ ⁽³⁾				
接口	信号组	基准信号	最大失配 ⁽⁴⁾	单位
DMD ⁽⁵⁾	DMD_HS_WDATA_A_P DMD_HS_WDATA_A_N	DMD_HS_CLK_P DMD_HS_CLK_N	±1.0 (±25.4)	in (mm)
	DMD_HS_WDATA_B_P DMD_HS_WDATA_B_N			
	DMD_HS_WDATA_C_P DMD_HS_WDATA_C_N			
	DMD_HS_WDATA_D_P DMD_HS_WDATA_D_N			
	DMD_HS_WDATA_E_P DMD_HS_WDATA_E_N			
	DMD_HS_WDATA_F_P DMD_HS_WDATA_F_N			
	DMD_HS_WDATA_G_P DMD_HS_WDATA_G_N			
	DMD_HS_WDATA_H_P DMD_HS_WDATA_H_N			
DMD	DMD_HS_WDATA_x_P	DMD_HS_WDATA_x_N	±0.025 (±0.635)	in (mm)
DMD	DMD_HS_CLK_P	DMD_HS_CLK_N	±0.025 (±0.635)	in (mm)
DMD	DMD_LS_WDATA DMD_LS_RDATA	DMD_LS_CLK	±0.2 (±5.08)	in (mm)
DMD	DMD_DEN_ARSTZ	不适用	不适用	in (mm)

- (1) 长度匹配值仅适用于 PCB 布线长度。无需额外考虑与 DLPC34xx 控制器或 DMD 相关的内部封装布线失配。
- (2) 对 DMD HS 数据线进行训练。这就是为什么定义的匹配要求相较于 LS 数据线而言略显宽松。
- (3) DMD LS 信号为单端信号。
- (4) 信号组的失配变化始终与基准信号相关。
- (5) DMD HS 数据线是差分数据线，因此这些规格是成对的。

表 2-3. 信号要求

参数	基准	要求
源串联端接	DMD_LS_WDATA	必需
	DMD_LS_CLK	必需
	DMD_DEN_ARSTZ	可接受
	DMD_LS_RDATA	必需
	DMD_HS_WDATA_x_y	不可接受
	DMD_HS_CLK_y	不可接受
终点端接	DMD_LS_WDATA	不可接受
	DMD_LS_CLK	不可接受
	DMD_DEN_ARSTZ	不可接受
	DMD_LS_RDATA	不可接受
	DMD_HS_WDATA_x_y	不可接受
	DMD_HS_CLK_y	不可接受
PCB 阻抗	DMD_LS_WDATA	68 Ω ±10%
	DMD_LS_CLK	68 Ω ±10%
	DMD_DEN_ARSTZ	68 Ω ±10%
	DMD_LS_RDATA	68 Ω ±10%
	DMD_HS_WDATA_x_y	100 Ω ±10%
	DMD_HS_CLK_y	100 Ω ±10%
信号类型	DMD_LS_WDATA	以 DMD_LS_DCLK 为基准的 SDR (单一数据速率)
	DMD_LS_CLK	以 DMD_LS_DCLK 为基准的 SDR
	DMD_DEN_ARSTZ	SDR
	DMD_LS_RDATA	以 DMD_LS_DLCK 为基准的 SDR
	DMD_HS_WDATA_x_y	sub-LVDS
	DMD_HS_CLK_y	sub-LVDS

2.3.1.4 布局层变更

- 单端信号：尽可能减少层变更次数。
- 差分信号：可在不同的层上路由各个差分对。理想情况下，应确保给定差分对的信号不会改变各层。

2.3.1.5 残桩

- 避免使用残桩。

2.3.1.6 终端

- DMD_HS 差分信号无需外部端接电阻器。
- 确保 DMD_LS_CLK 和 DMD_LS_WDATA 信号路径在尽可能靠近对应控制器引脚的位置包含 43 Ω 串联端接电阻器。
- 确保 DMD_LS_RDATA 信号路径在尽可能靠近对应 DMD 引脚的位置包含 43 Ω 串联端接电阻器。
- DMD_DEN_ARSTZ 引脚无需串联电阻器。

2.3.1.7 布线过孔

- DMD_HS 信号上的过孔数量必须尽可能少。
- DMD_HS 上的所有过孔必须尽可能靠近控制器。
- DMD_LS_CLK 和 DMD_LS_WDATA 信号上的过孔数量必须尽可能少，理想情况下不应超过两个。

- DMD_LS_CLK 和 DMD_LS_WDATA 信号上的所有过孔必须尽可能靠近控制器。

2.3.2 FPGA DDR3L SDRAM 接口布线

FPGA 至 DDR3L SDRAM 接口基于 533MHz DDR 时钟速率。图 2-3 中显示了 Xilinx Zynq FPGA (XC7Z020-1CLG484I4493) 至超低功耗微控制器 DDR3 SDRAM (MT41K64M16TW-107 IT) 的接口图，而表 2-4 中定义了推荐的接口布局指南。

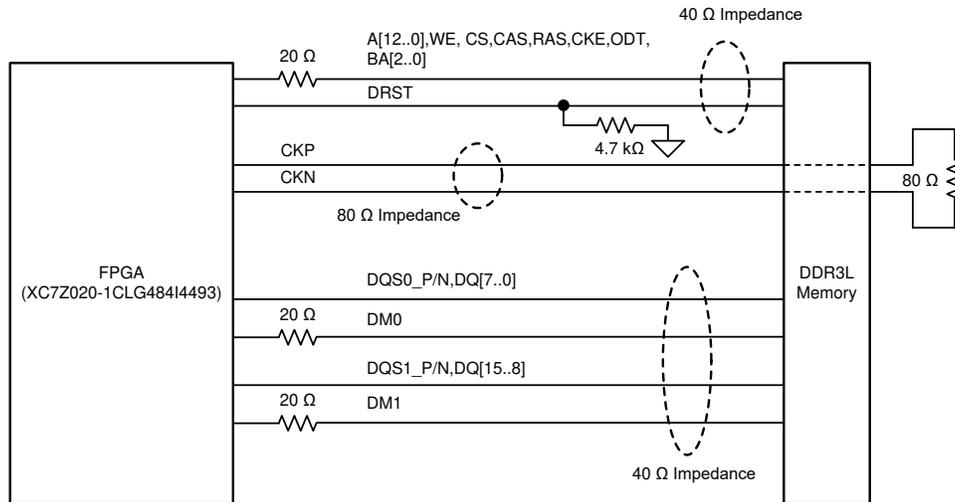


图 2-3. FPGA-DDR3L 接口

表 2-4. 建议的 FPGA-DDR3L PCB 迹线延迟

网络名	最小迹线延迟 (ps)	最大迹线延迟 (ps)	迹线阻抗 (Ω)
DDR_A(12:0)	175	225	40
DDR_BA(2:0)	175	225	40
DDR_CAS_B	175	225	40
DDR_CKE	150	175	40
DDR_CS_B	175	225	40
DDR_DRST_B	175	225	40
DDR_ODT	175	225	40
DDR_RAS_B	175	225	40
DDR_WE_B	150	175	40
DDR_CK(P,N)	208	212	80 差动
DDR_DQS_P0, DDR_DQS_N0	180	190	40
DDR_DM0	180	200	40
DDR_DQ(7:0)	180	200	40
DDR_DQS_P1, DDR_DQS_N1	180	190	40
DDR_DM1	180	200	40
DDR_DQ(15:8)	180	200	40

PCB 布线最佳做法：

- 尽可能使用 PCB 内层。
- 布线 DDR_DQ(7:0)、DDR_DM0 和 DDR_DQS_(P,N)0 位于同一层。
- 布线 DDR_DQ(15:8)、DDR_DM1 和 DDR_DQS_(P,N)1 位于同一层。
- DDR_DQS_P0/N0 应具有相同的延迟。
- DDR_DQS_P1/N1 应具有相同的延迟。

2.3.3 DLPA2005 布局建议

2.3.3.1 布局指南

对于所有具有开关电源的芯片，布局都是设计中的重要一步，尤其是在具有峰值电流和高开关频率的情况下。如果设计布局时不够仔细，稳压器可能会出现稳定性问题和 EMI 问题。因此，对于主电流路径和电源接地轨迹，应使用宽而短的迹线。输入电容器、输出电容器和电感器应放置在尽可能靠近 IC 的位置。

图 2-4 显示了关键器件尽可能靠近所连引脚放置的布局示例。下面列出了推荐的组件：

- R1** 是 RLIM 并通过宽迹线（低电阻）连接到系统接地。引脚 5 处的模拟接地应当星形连接至 RLIM 连接系统接地的位置。虽然这个迹线不太重要（数十 mA），但还是应该使用低欧姆值的宽迹线。
- L1** 是 VLED 的大电感器，它通过两条宽迹线连接到引脚
- C4** 是 VLED 的去耦电容器，它们应尽可能靠近该器件放置并进行接地连接。
- L3/C20** 是用于 VCORE BUCK 的组件。L3 靠近该引脚放置并通过宽迹线连接到该器件。C20 会直接放在该电感器的旁边并连接到 PGND 引脚
- L2** 此电感器是 DMD 重置调节器的一部分，也会尽可能靠近 DLPA2005 放置并使用宽 PCB 迹线。

2.3.3.2 布局示例

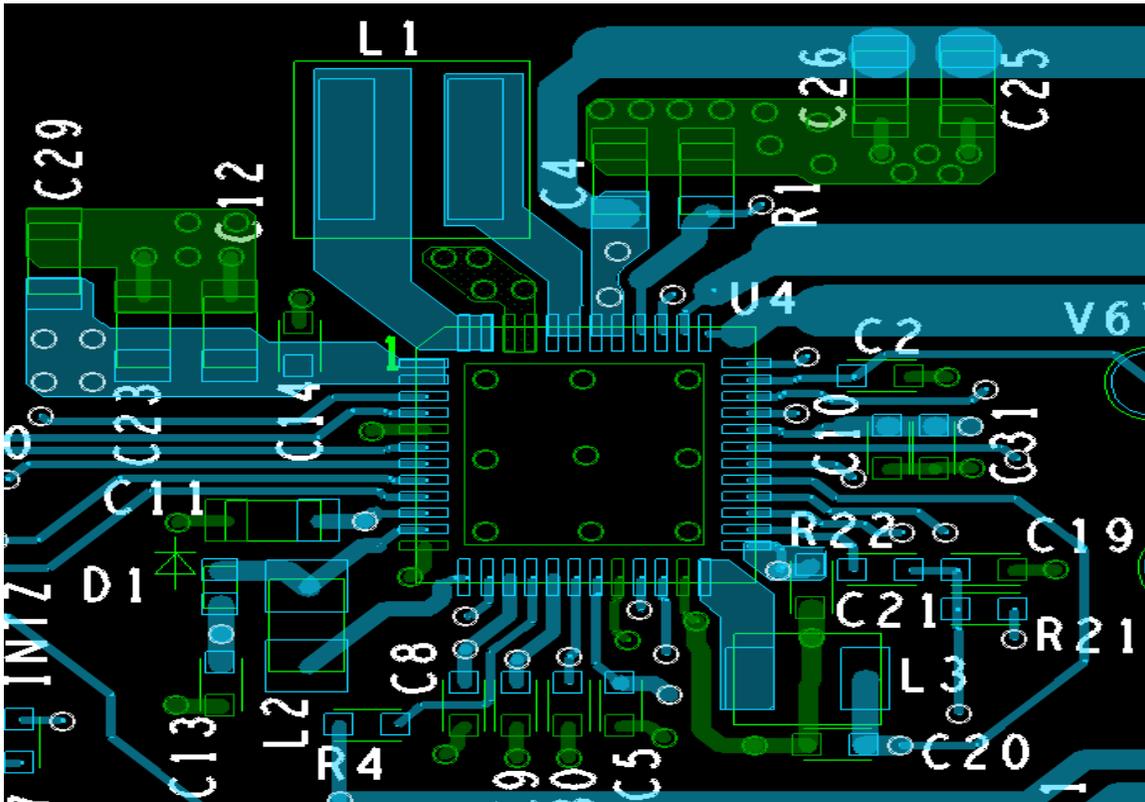


图 2-4. DLPA2005 布局示例

2.3.3.3 散热注意事项

图 2-5 中所示效率值的一项重要作用就是用于执行 DLPA2005 热计算。效率不是 100%，因此 DLPA2005 芯片中会消耗一定的功率。由于存在这种功率消耗，芯片温度将会上升。为了维持稳定，最好保持芯片温度尽可能低。使用散热器和借助气流散热的方式可以有效地将芯片温度控制在较低的合理水平。如果无法使用气流和/或散热器进行散热，系统设计人员应特别注意散热设计。正常运行期间的芯片温度应保持在 120°C 以下。

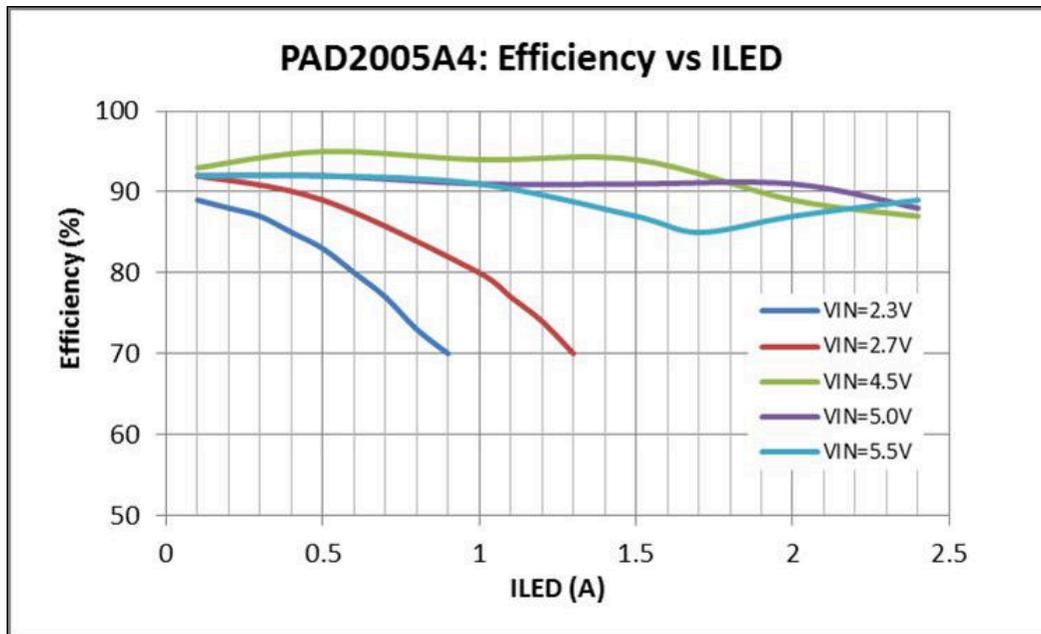


图 2-5. 多种电源电压条件下，所测典型电源转换器效率与 ILED 之间的关系（对于每种电源， $V_{OUTmax} = 4.8V$ ）

下面提供了一个此类热计算的示例。该计算首先是对 DLPA2005 中所有模块消耗的功率求和。为 LED 供电的降压/升压转换器是功率消耗的主要来源。为了便于说明，我们假设此降压/升压转换器是唯一一个功耗较大的模块。示例假设： $V_{OUT}=4.8V$ （对于所有三个 LED）、 $I_{OUT}=2.4A$ 和 $V_{IN}=5V$ 。根据图 2-5，可以得出相关效率大约为 $\eta_{eff}=88\%$ 。

DLPA2005 的功耗便可通过下式得出：

$$P_{DISS} = P_{IN} - P_{OUT} = P_{OUT} \left(\frac{100\%}{\eta_{eff}} - 1 \right) = 4.8V \cdot 2.4A \cdot \left(\frac{100\%}{88\%} - 1 \right) = 1.6W \quad (1)$$

由于此功耗而导致的芯片温度上升可以使用结至环境热阻 $J_A=27.9^\circ C/W$ 来计算得出。该计算可以得出：

$$T_{JUNCTION} = T_{AMBIENT} + P_{DISS} \cdot \theta_{JA} = 25^\circ C + 1.6W \cdot 27.9^\circ C/W = 69.6^\circ C \quad (2)$$

另外，还可以计算出允许的最大环境温度，以防止超过最大芯片温度。再次假设功耗为 $P_{DISS}=1.6W$ 。那么可通过下式得出允许的最大环境温度：

$$T_{AMBIENT-max} = T_{JUNCTION-max} - P_{DISS} \cdot \theta_{JA} = 120^\circ C - 1.6W \cdot 27.9^\circ C/W = 75.4^\circ C \quad (3)$$

再次强调一下，为了计算正确，应当考虑 DLPA2005 的总功耗。另外，如果靠近 DLPA2005 的组件也会消耗大量功耗，那么（局部）环境温度会高于系统的环境温度。

如果计算显示芯片温度将会超过最大指定值，则存在以下两个基本选择：

- 增加散热器（采用或不采用气流散热技术）。这会减少 θ_{JA} ，从而降低芯片温度。
- 降低 DLPA2005 的功耗，也就是说减少允许的最大 LED 电流。

2.3.4 DMD 柔性电缆接口布局指南

DLP230NP DMD 使用中介层连接到 PCB 或柔性电路。对于长度匹配、阻抗等方面的其他布局指南，请参阅 [DLPC3436 显示控制器数据表](#)。

路由到 DLP230NP DMD 的一些布局指南包括：

- 匹配 LS_WDATA 和 LS_CLK 信号的长度。
- 尽可能减少过孔、层变更和用于 HS 总线信号的转数。请参阅图 2-6。
- 最少两个 100nF (25V) 电容器 - V_{BIAS} 引脚附近各一个。图 2-6 中的电容器 C4 和 C8。
- 最少两个 100nF (25V) 电容器 - 每个 V_{RST} 引脚附近各一个。图 2-6 中的电容器 C3 和 C7。
- 最少两个 220nF (25V) 电容器 - 每个 V_{OFS} 引脚附近各一个。图 2-6 中的电容器 C5 和 C6。
- 最少四个 100nF (6.3V) 电容器 - DMD 的每端各两个图 2-6 中的电容器 C1、C2、C9 和 C10。

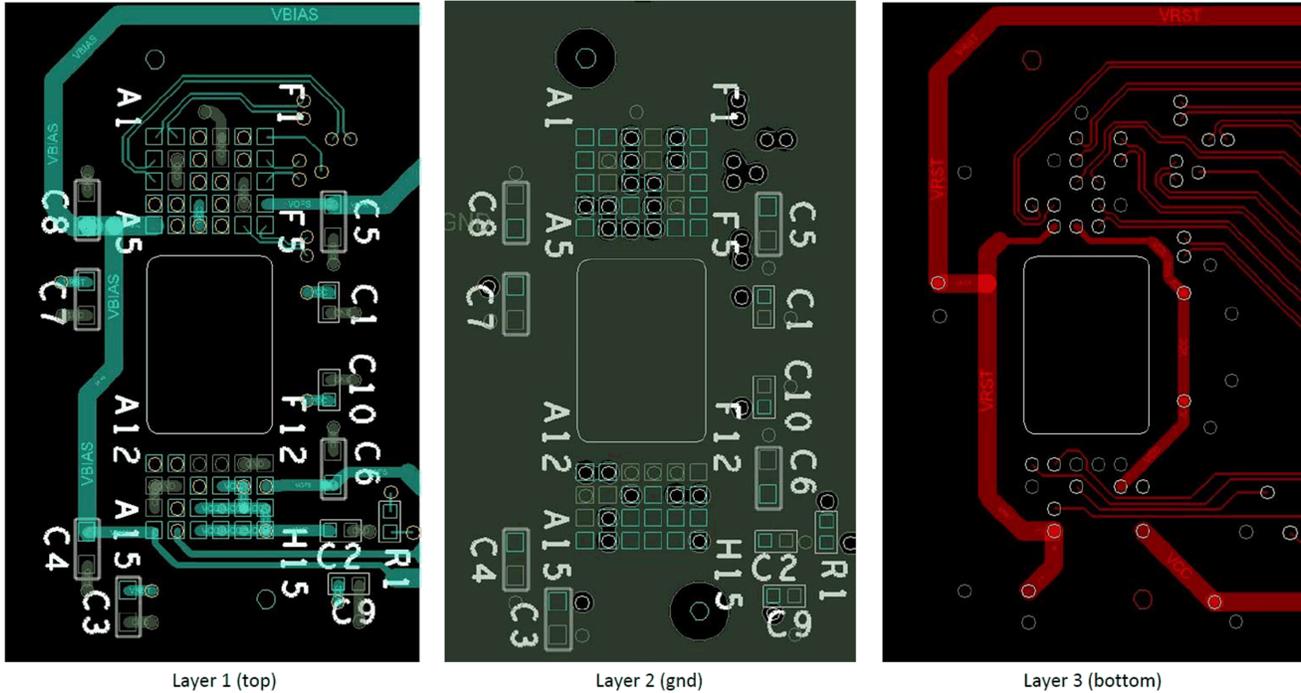


图 2-6. 电源连接

2.4 主要产品

本芯片组参考设计指南利用了与 0.23 英寸 1080p DLP 芯片组相关的多个其他已发布文档中的数字和内容。如需获取这些文档的列表，请参阅 [节 4.3](#)

3 硬件、软件、测试要求和测试结果

3.1 硬件要求

本节假设采用默认的 DLPDLR230NPEVM 设计：

1. 如果拥有 Raspberry Pi，则继续将 DLPDLR230NPEVM 连接到 Raspberry Pi。确保已按照 [DLPDLR230NPEVM 用户指南](#) 中所述设置了 Raspberry Pi。如果目前不需要 Raspberry Pi，则继续完成步骤 2。

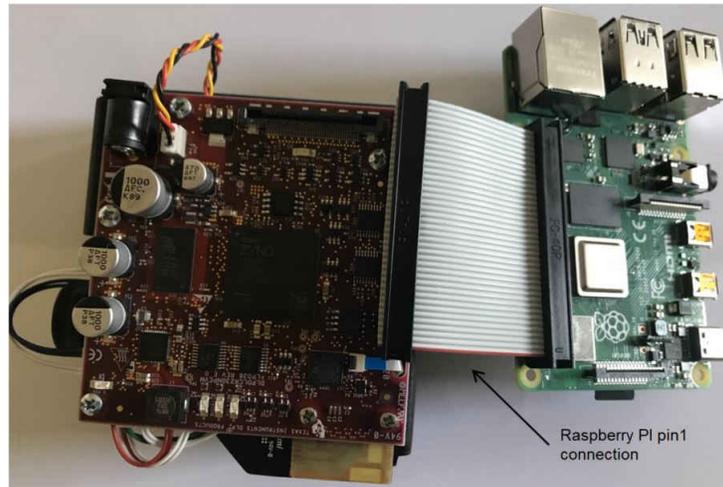


图 3-1. DLPDLR230NPEVM 已连接 Raspberry PI

- 向 JPWR1 连接器施加外部直流电源 (5V 直流)，以便为 DLP LightCrafter Display 230NP EVM 加电。D_P5V LED 将会指示已为该系统施加 5V 直流电源。

外部电源要求：

- 标称输出电压：5VDC
- 最小输出电流：3A；最大输出电流：4A
- 效率等级：VI

注意：TI 建议使用符合适用地区安全标准 (如 UL、CSA、VDE、CCC 和 PSE 等) 的外部电源。

- 在施加 5V 直流电源并插接风扇后，该系统会自动将 Proj-ON 拉高。如果未插接风扇或连接存在松动，则 Proj-ON 不会被拉高。DLPDLR230NPEVM 内置输入电压监测器，如果输入电压在工作期间因为任何原因而降至约 4.65V 以下，该监测器会拉低 Proj-ON。
- 打开 DLP LightCrafter Display 230NP EVM 之后，投影仪会默认显示 DLP 标识，后跟一个 LightCrafter Display 测试图案图像。D_HOST_IRQ 将熄灭，以指示 DLPC3436 启动成功。D_DONE 和 D_INIT_B 将点亮，以指示 FPGA 启动成功。

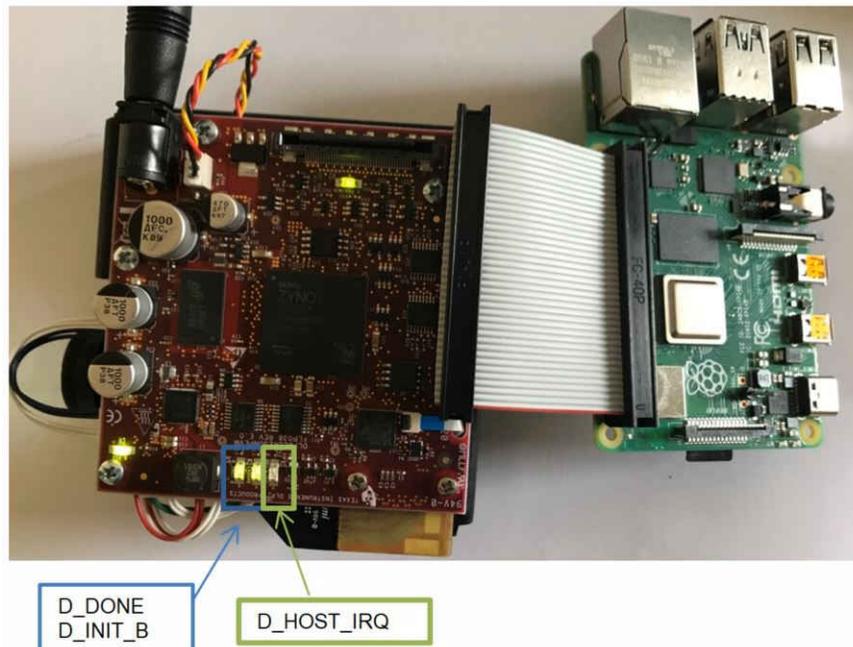


图 3-2. DLPDLR230NPEVM LED 指示

- 可以在光学引擎上手动调节图像的焦点。

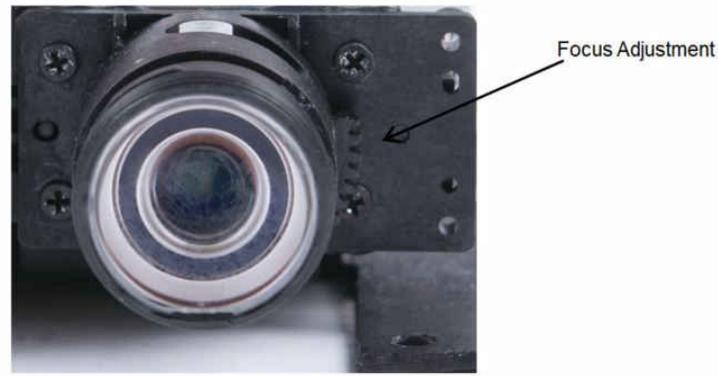


图 3-3. 具有焦点调节功能的光学引擎

6. 在通过 USB Type C 电缆为 Raspberry Pi 供电之前，确保已按照 [DLPDLCR230NPEVM 用户指南](#) 中所述正确配置 Raspberry Pi。
7. 在连接 Raspberry Pi 的情况下断电：
 - 通过 Raspberry Pi GPIO 25 驱动 PROJ_ON LOW (请参阅 [DLPDLCR230NPEVM 用户指南](#))
 - 关断 Raspberry Pi (请参阅 [DLPDLCR230NPEVM 用户指南](#))
 - 通过拔下 USB Type C 电缆来断开 Raspberry Pi 的电源
 - 断开 DLPDLCR230NPEVM 的电源适配器
8. 在未连接 Raspberry Pi 的情况下断电：只需拔下电源线即可关闭投影仪。EVM 上的电压监测器将检测到输入电压降至 4.65V 以下并自动将 Proj-ON 拉低。

DLP LightCrafter Display 230NP EVM 上有五个 LED 指示灯，表 3-1 中定义了这些指示灯：

表 3-1. DLP® LightCrafter™ Display 230NP EVM 上的 LED

LED 参考	信号指示	说明
D_HOST_IRQ	HOST_IRQ	在 DLPC3436 启动期间点亮，并在投影仪运行时熄灭。指示 DLPC3436 启动已完成并准备好接收命令
D_PROJ_ON	PROJ_ON	PROJ_ON 信号为高电平
D_INIT_B	INT_B	当 FPGA 初始化完成时点亮。熄灭表示 FPGA 处于复位状态或发生配置错误。
D_DONE	DONE	当 FPGA 配置完成时亮起。
D_P5V	P5V	已施加 5V 输入电压

表 3-2 中定义了 DLP LightCrafter Display 230NP EVM 上的连接器：

表 3-2. 格式器板上已安装的连接器

已安装的连接器和接头	说明
JPWR1	用于 5V 外部电源接口的连接器
J1	用于光学引擎柔性电缆的连接器。
J2	用于 Raspberry Pi 电缆的连接器 (40 引脚)
J3	用于 FPD Link 接口的连接器 (41 引脚，默认未安装)
J4	用于 5V 散热风扇的连接器
J500	用于 DMD 接口柔性电缆的连接器
J501	用于绿色 LED 电缆的连接器
J502	用于红色 LED 电缆的连接器
J503	用于蓝色 LED 电缆的连接器

3.2 测试设置

DLP LightCrafter Display 230NP EVM 由两个主要部分组成：

- DLPDLCR230NPEVM 格式器板
- 带 LED 接头、柔性电缆和机械设置的引擎

格式器板包含用于电源的连接器、用于风扇的连接器，以及 Raspberry Pi 带式电缆连接器。它还包含保护电路，用于在电路板未连接风扇时阻止 DLP 芯片组上电。这也适用于连接松开或风扇线缆断开的情况。图 3-4 显示了 DLPDLCR230NPEVM 格式器板及主要连接：

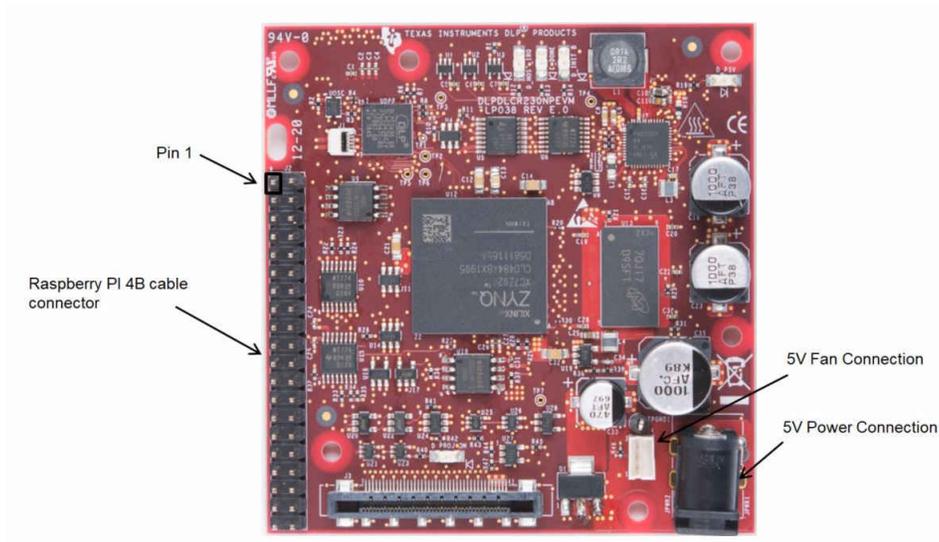


图 3-4. DLP® LightCrafter™ 230NP EVM 格式器板

该光源引擎包含 LED 连接器和柔性电缆，用于通过 J500 连接到底部上的格式器板。图 3-5 显示了光学引擎连接。

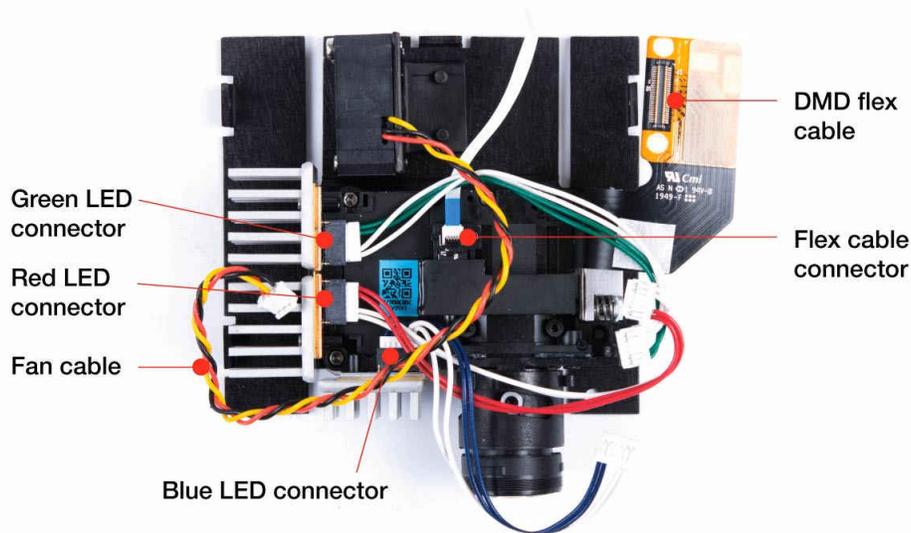


图 3-5. DLPDLR230NPEVM 光学引擎连接

DLPDLR230NPEVM 格式器板安装在机械底座顶部。必须始终连接风扇电缆，以确保风扇线缆正确连接到 PCB。图 3-6 显示了安装在机械组件上并已连接所有电缆的格式器板。

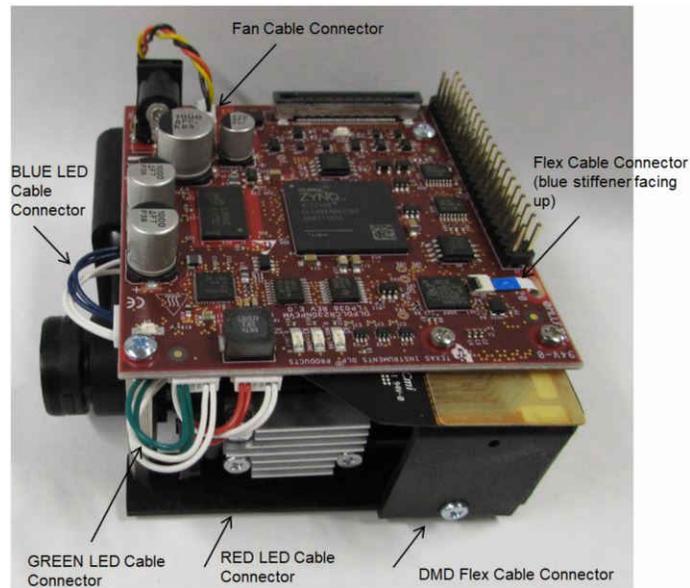


图 3-6. DLP® LightCrafter™ Display 230NPEVM

确保柔性电缆、风扇和 LED 电缆牢固地连接到 DLP LightCrafter Display 230NPEVM 格式器板，然后再打开该板。

3.3 测试结果

如测试结果为显示屏上显示启动屏幕，后跟彩色条测试图案，则表示对此系统进行的测试成功完成。图 3-7 中显示了启动屏幕。



图 3-7. DLPDLCR230NPEVM 启动界面图像

4 设计和文档支持

4.1 设计文件

4.1.1 原理图

若要下载原理图，请参阅 [TIDA-080009](#) 中的设计文件。

4.1.2 BOM

若要下载物料清单 (BOM)，请参阅 [TIDA-080009](#) 中的设计文件。

4.1.3 布局文件

若要下载物料清单 (BOM)，请参阅 [TIDA-080009](#) 中的设计文件。

4.1.4 机械文件

若要下载物料清单 (BOM)，请参阅 [TIDA-080009](#) 中的设计文件。

4.2 软件

DLPC3436 固件和 FPGA 二进制代码 [DLPDLCR230NPEVM 固件](#)

DLPDLCR230NPEVM Raspberry PI Python 支持包 [DLPDLCR230NPEVM Raspberry PI 软件](#)

4.3 文档支持

1. 德州仪器 (TI)，[DLP® LightCrafter™ Display 230NP EVM 用户指南](#)
2. 德州仪器 (TI)，[DLPC3436 显示控制器数据表](#)
3. 德州仪器 (TI)，[DLP230NP 0.23 1080p DMD 数据表](#)
4. 德州仪器 (TI)，[DLPA2005 PMIC 和 LED 驱动器 IC 数据表](#)

4.4 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [《使用条款》](#)。

4.5 商标

TI E2E™, Pico™, LightCrafter™, are trademarks of Texas Instruments.
DLP® are registered trademarks of Texas Instruments.
所有商标均为其各自所有者的财产。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司