



说明

随着现场可编程门阵列 (FPGA) 的处理能力不断提高，电源轨的数量不断增加并且每个电源轨的要求越来越严格。为了满足这些要求，需要使用电源管理 IC (PMIC) 和控制器为所有电源轨供电，并实现时序控制和紧凑外形。

资源

TIDA-010241	设计文件夹
TPS650861	产品文件夹
TPSM5D1806	产品文件夹
TPS53688	产品文件夹
CSD95410RRB	产品文件夹

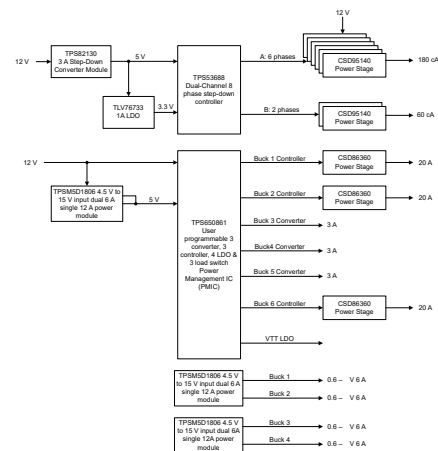
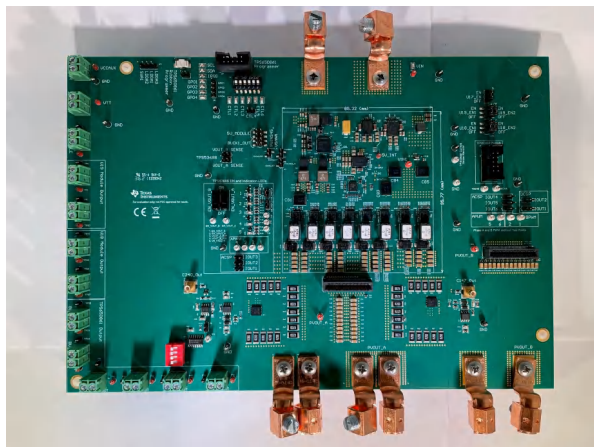
请咨询我司 TI E2E™ 支持专家

特性

- 双通道 DCAP+ 控制器
 - 用于内核和次级电源轨的 6+2 相位配置
 - 用于动态电压调节的 PMBus 和 VR13.HC SVID 功能
- 六个电源轨和 PMIC 时序
 - 三个控制器提供高达 20A 的电流
 - 三个转换器提供高达 3A 的电流
 - 用于 DDR 的内置 VTT 稳压器
 - 灵活的编程可实现定制时序和电源轨分配
- 使用模块的紧凑型转换器
 - 可配置模块、双路 6A 轨或单路 12A 轨

应用

- 雷达
- 电子战
- 软件定义无线电
- MRI
- CT 和 PET 扫描仪
- 超声波扫描仪
- X 射线系统
- 多参数患者监护仪
- 半导体测试
- 示波器和数字转换器



1 系统说明

图 1-1 显示 TIDA-010241 参考设计包含各种电源组件：

- TPS53688 控制器配置为 6+2 相位配置。六相输出用于 FPGA 的内核轨，而两相输出则用于次级内核电源。
- TPS650861 PMIC 具有三个控制器、三个转换器和 VTT LDO，可通过软件进行配置和灵活排序。TPS650861 还具有额外的 GPIO，可用于控制外部转换器和/或时序控制器。
- TPSM5D1805 器件可用于任何额外的电源轨，并提供 TPS650861 上的三个转换器所需的中间 5V 电源轨

1.1 主要系统规格

以下各表显示了 Intel® Stratix® 10、Intel Agilix™、Xilinx® Versal® 和 Xilinx Virtex-7® FPGA 的示例或电源树和电源轨分配。

1.1.1 Intel® Stratix® 10 电源树示例

表 1-1. Intel® Stratix® 10 电源树示例

参数		负载能力	电源轨名称 (序列)
输入电源	电压	12V	不适用
TPS53688	A 相 (六个相位)	0.85V	VCC (1)
	B 相 (两个相)	1V	VCCT、VCCR (2)
TPSM5D1806	两相配置	5V	5V 中间电压 (1)
TPS650861	降压控制器 1	0.9V	VCCERAM、VCCPLLDIG (2)
	降压控制器 2	1.8V	VCCH (3)
	降压控制器 6	1.2V	DDR (4)
	VTT LDO	0.6V	DDR VTT (4)
	降压转换器 3	1.8V	VCCIO (4)
	降压转换器 4	2.5V	V2P5 (4)
	降压转换器 5	1.2V	V1P2 (4)
	LDOA 1	3V	VCCIO3V (4)

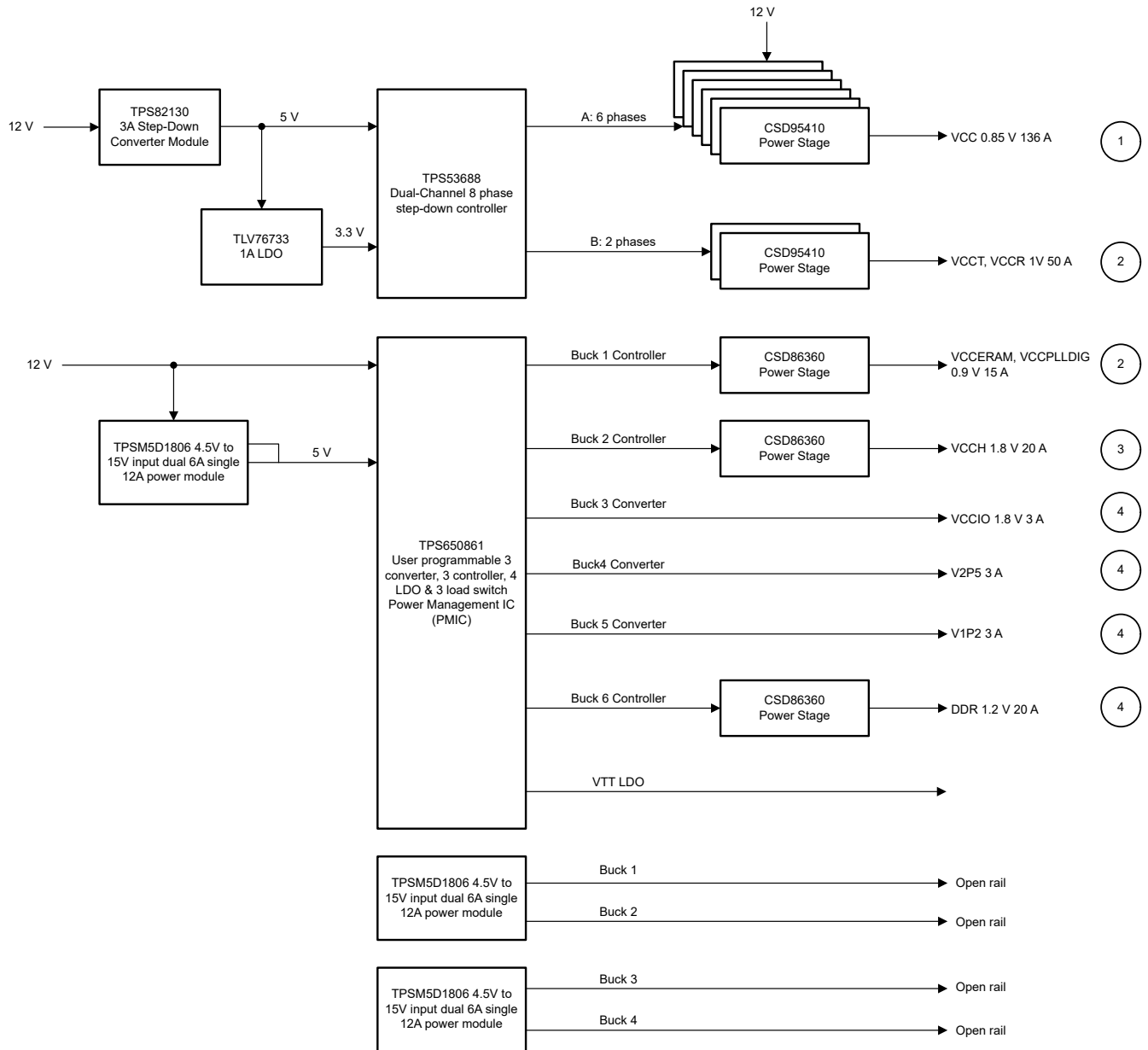


图 1-1. Intel® Stratix® 10 电源树示例 10 电源树和电源轨分配

1.1.2 Intel® Agilex™ 电源树示例

表 1-2. Intel® Agilex™ 电源树示例

参数		负载能力		电源轨名称 (序列)
输入电源	电压	12V	不适用	
TPS53688	A 相 (六个相位)	0.8V	60-180 A	VCC (1)
	B 相 (两个相)	0.9V	40A	VCCT、VCCR (1)
TPSM5D1806	降压稳压器 1	0.8V	3A	VCCL (1)
	降压稳压器 2	1.1V	4A	VCCH (2)
TPSM5D1806	降压稳压器 3	1.2V	6A	VCCIO (3)
	降压稳压器 4	1.8V	6A	VCCIO (3)
TPSM5D1806	多相输出	开路	12A	不适用

表 1-2. Intel® Agilex™ 电源树示例 (continued)

参数	负载能力	电源轨名称 (序列)
降压控制器 1	5V	5V 中间电压 (1)
降压控制器 2	1.8V	VCCERAM、VCCPLLDIG (2)
降压控制器 6	1.1-1.35 V	DDR (2)
VTT LDO		DDR VTT (2)
降压转换器 3	2.5V	VCC_CLK (2)
降压转换器 4	2.5V	VCCFUSE (3)
降压转换器 5	开路	不适用

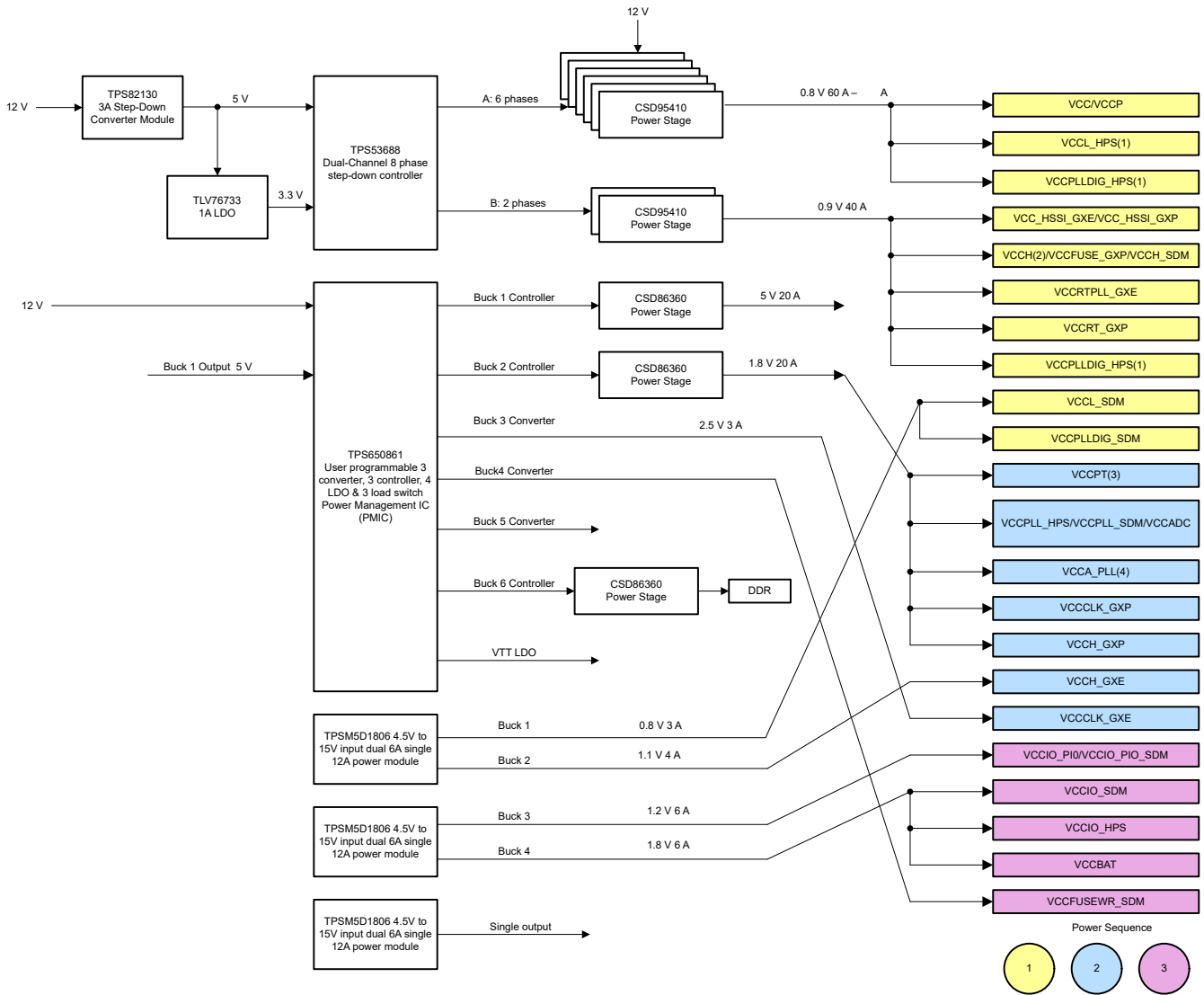


图 1-2. Intel® Agilex™ 电源树和电源轨分配

1.1.3 Xilinx Versal™ 电源树示例

表 1-3. Xilinx Versal™ 电源树示例，适用于 VM1402、1502、1802、2702、VM2502-2902 和 VC1702-VC1902

参数			负载能力	电源轨名称 (序列)
输入电源	电压	12V	不适用	
TPS53688	A 相 (六个相位)	0.8V	+80 A	VCCINT、 VCC_PSINTLP、 VCC_PSINTFP、 VCC_PMC (1)
	B 相 (两个相)	1.2V	20 A	DDR 电源 (2)
TPSM5D1806	两相配置	5V	10A	5V 中间电压 (1)
TPSM5D1806	降压稳压器 1	1.2V	2A	VCCO 选项 (3)
	降压稳压器 2	1.5V	2A	VCCO 选项 (4)
TPSM5D1806	降压稳压器 3	1.5V	4A	VCCAUX (10)
	降压稳压器 4	1.1 至 3.3 V	< 3A	VCCO (12)
TPS650861	降压控制器 1	0.78V	8A	VCC_SOC、VCCBRAM、 VCCINT_IO (5)
	降压控制器 2	0.88 V	3-4 A	VMGTAVCC (9)
	降压控制器 6	1.2V	6A	VMGTAVTT (7)
	降压转换器 3	1.5V	2A	VMGTAVCCAUX (8)
	降压转换器 4	3.3V	3A	3.3V 系统轨 (11)
	降压转换器 5	开路	0.5A	VCCO_PMIO (6)
	LDOA1	3V	0.02A	VCCIO3V (4)

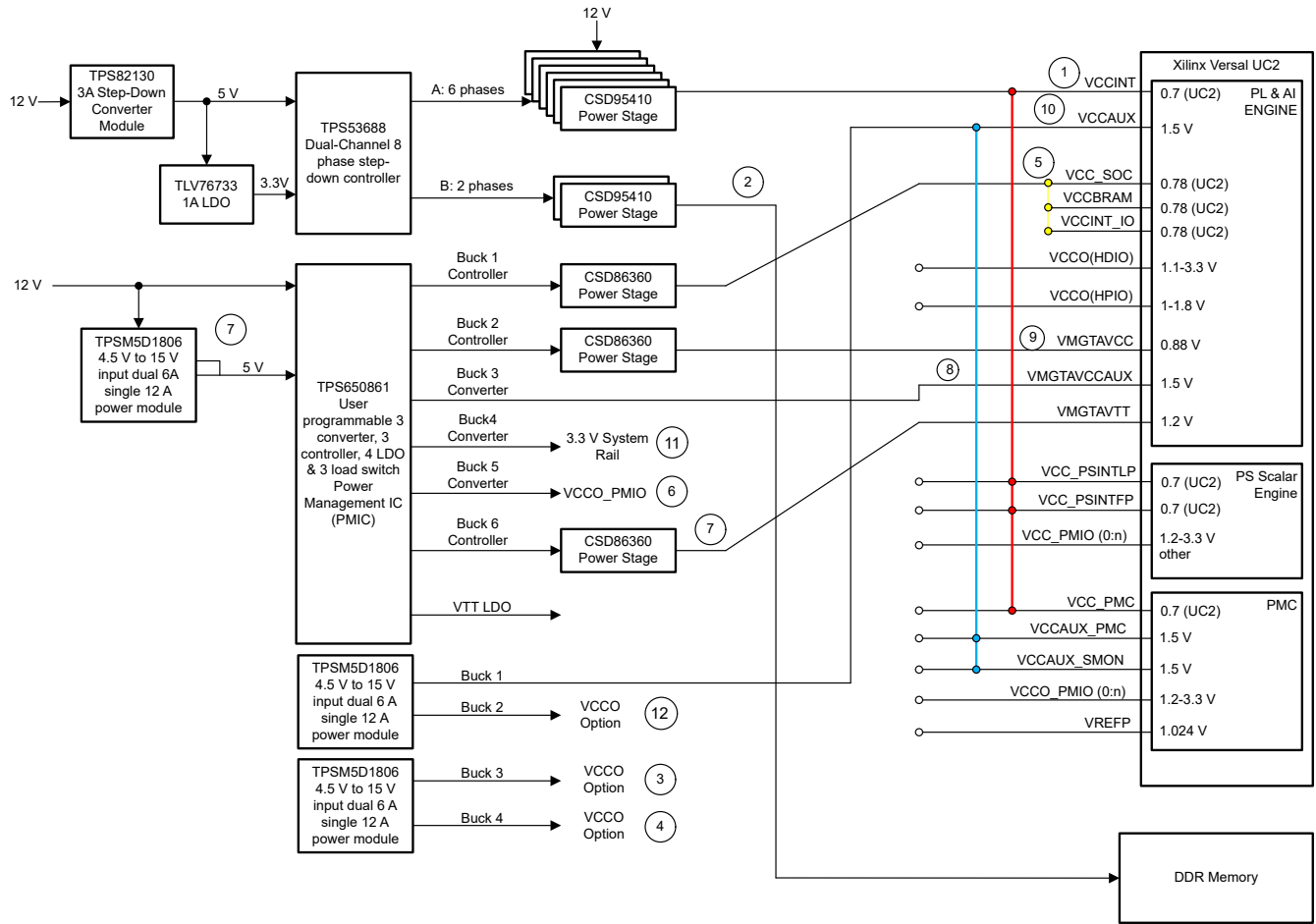


图 1-3. Xilinx Versal™ 电源树和电源轨分配

1.1.4 Xilinx Virtex-7® 电源树示例

表 1-4. Xilinx Virtex-7® 电源树示例

参数		负载能力	电源轨名称 (序列)
输入电源	电压	12V	不适用
TPS53688	A 相 (六个相位)	0.85V	VCCINT、VCCBRAM、VCCINT_IO (1)
	B 相 (两个相)	1.2V	VCCHMB (2)
TPSM5D1806	两相配置	5V	5V 中间电压 (1)
TPSM5D1806	降压稳压器 1	1.8V	VCC1V8 (10)
	降压稳压器 2	0-1.8 V	VADJ (11)
TPSM5D1806	降压稳压器 3	1.2V	QDR4_VDDQ_1V2 (8)
	降压稳压器 4	开路	不适用

表 1-4. Xilinx Virtex-7® 电源树示例 (continued)

参数		负载能力	电源轨名称 (序列)
TPS650861	降压控制器 1	1.2V	20 A
	降压控制器 2	0.9V	10A
	降压控制器 6	1.2V	10A
	降压转换器 3	1.2V	3A
	降压转换器 4	1.8V	1A
	降压转换器 5	2.5V	1A

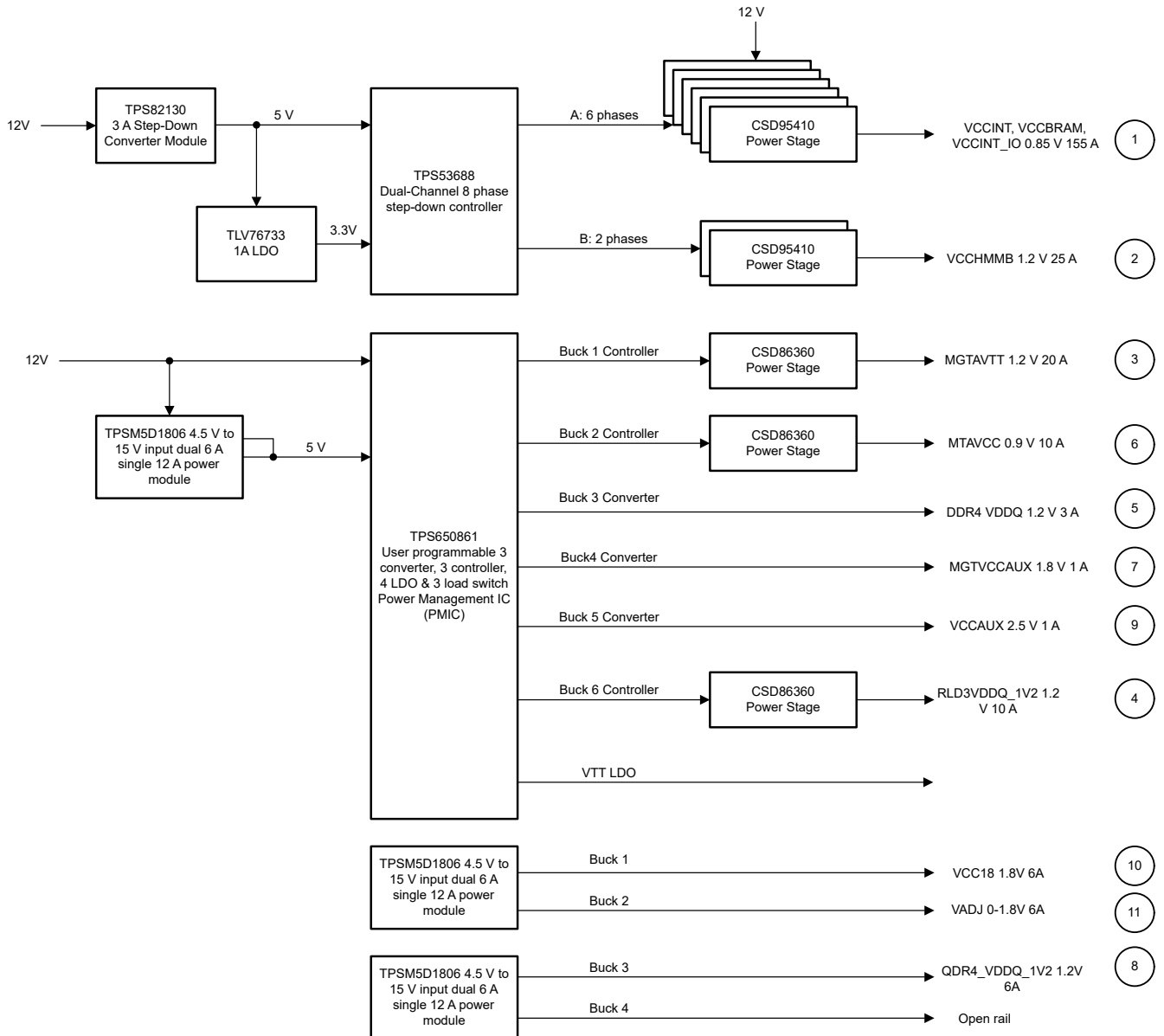


图 1-4. Xilinx Virtex-7® 电源树和电源轨分配

2 系统概述

2.1 方框图

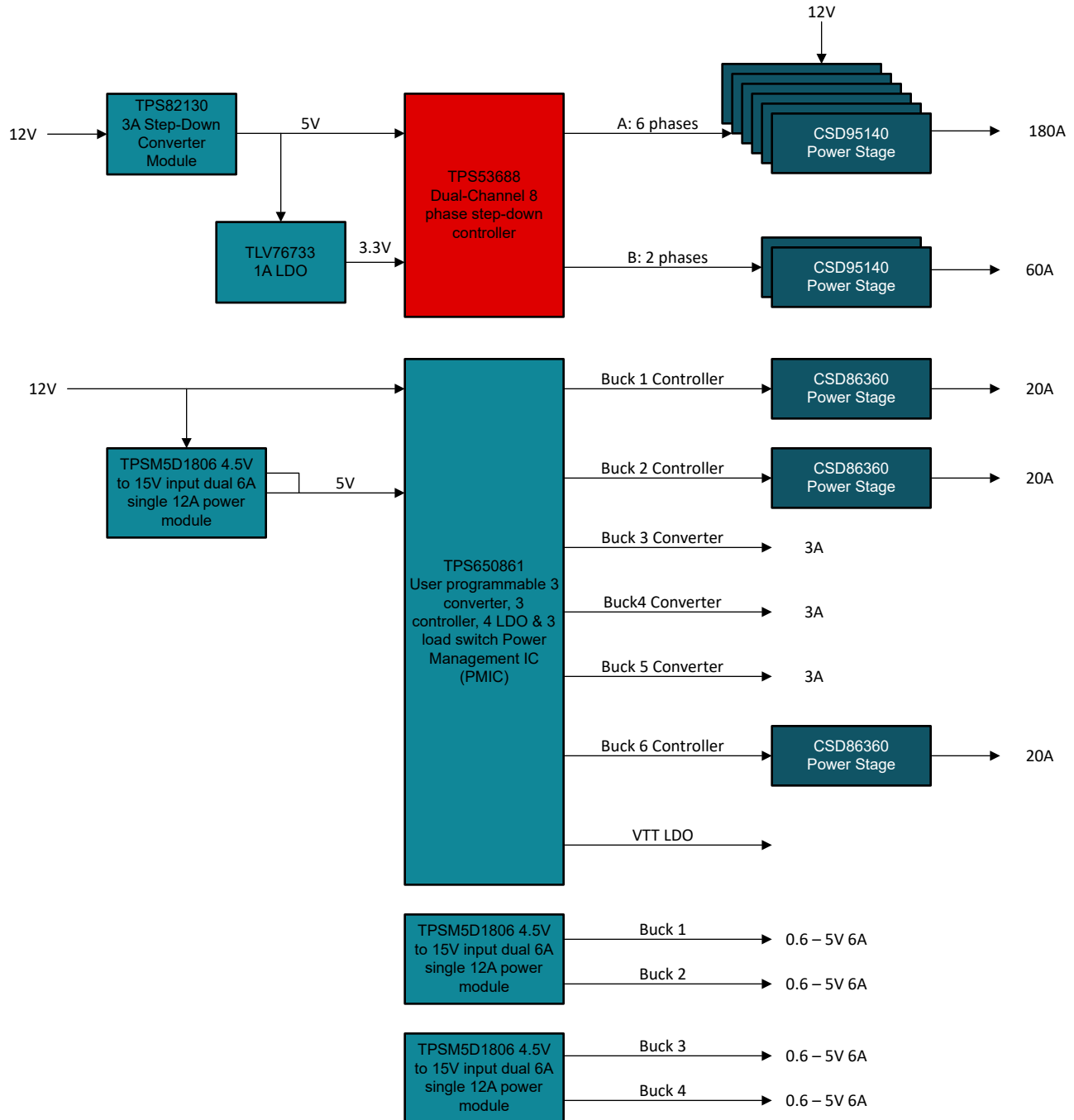


图 2-1. 系统方框图

2.2 设计注意事项

在某些应用中，这些 FPGA 用于 VPX 卡，而这些 VPX 卡在所有三个维度上的空间都有限。设计的布局必须适合 VPX 卡的 100mm × 100mm 空间。Z 轴是另一个约束，无源器件和 IC 都需要小于 5mm。这为散热器提供了额外的空间，并且更好的冷却了互相紧密穿插的 VPX 卡。此外，该设计需要在电源轨分配和时序控制方面具有灵活性，从而匹配各种 Intel 和 Xilinx 电源。

2.3 重点产品

2.3.1 TPS53688

从性能的角度来看，TPS53688 能够处理 FPGA 内核电流轨所需的高电流要求和低电压输出。此外，DCAP+ 的反馈方案提供非常好的瞬态能力，从而实现对内核轨的典型要求 (< 1%)。其 PMBUS 和 VR13.HC SVID 还允许它与 Intel 和 Xilinx FPGA 对接，为内核轨提供动态电压缩放 (DVS)，从而根据 FPGA 的运行模式调整电压。

2.3.2 TPS650861

TPS650861 是一款具有一次性可编程存储器 (OTP) 的可配置 PMIC，可在启动时设置时序和输出电压。该器件还可以通过 I2C 连接，便于更改配置。TPS650861 器件具有三个控制器，它们通过 D-CAP2™ 技术实现非常好的瞬态性能，从而满足 FPGA 的要求。该器件还包括一个 VTT LDO，可与 TPS650861 的降压 6 一起用于 DDR 存储器。此外，还有三个转换器需要 5V 输入到 TPS650861，但这些都是用于 FPGA 上附件轨的较低电流轨。

电源时序由 TPS650861 控制，可以通过 OTP 进行设置。TPS650861 有四个 GPIO，可以编程为按顺序独立打开，或者与 TPS650861 中的其他稳压器一起提供。此外，TPS650861 带有六个 CTRL 引脚，可用于时序控制。例如，如果外部转换器具有电源良好功能，则转换器可以连接到六个 CTRL 引脚之一，从而触发其他序列。

如需更多有关对 TPS650861 进行编程的信息，可通过 BoosterPack 评估套件帮助用户轻松对 TPS650861 进行编程。此外，[TPS65086100 非易失性存储器编程指南](#) 可引导用户完成编程过程。

2.3.3 TPSM5D1806

TPSM5D1806 是一个支持双路 6A 转换器或单路 12A 多相转换器的模块。此外，由于 TPSM5D1806 是一个模块，因此总体解决方案的尺寸相对它能够提供的功率输出来说较小。TPSM5D1806 用于更高电流的附件轨和系统轨，并用于提供 TPS650861 转换器所需的 5V 中间轨。

3 硬件、软件、测试要求和测试结果

3.1 硬件要求

以下列表显示了为设计加电以及与 TPS650861 PMIC、TPSM5D1806 电源模块和 TPS53688 控制器通信所需的所有硬件。电源必须能够提供 12V 电压和至少 20A 的电流。

- 带 USB 端口的 PC
- 对 TPS650861 进行编程的 [USB2ANY 接口适配器](#)
- 对 TPS53688 进行编程的 [USB-TO-GPIO USB 接口适配器 EVM](#)
- 电源
- 电子负载

图 3-1 显示了如何连接显示板来为 TPS650861 和 TPS53688 编程。

3.2 测试设置

3.2.1 TPS53688 编程设置

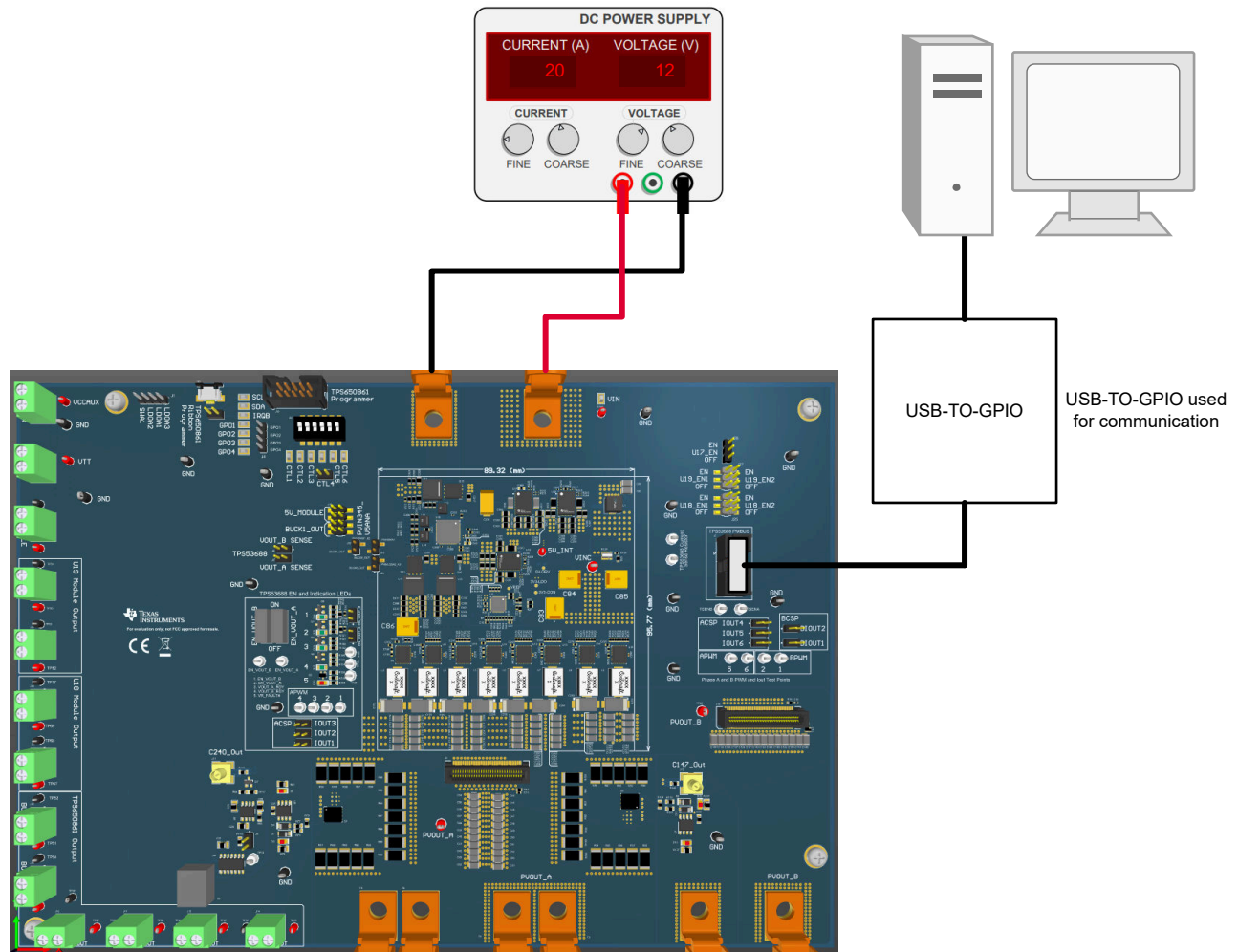


图 3-1. TPS53688 USB 转 GPIO 设置

要调整 TPS53688 的设置，[USB 转 GPIO](#) 和 [Fusion-Productio-GUI](#) 需要在电路板和计算机之间进行对接。更多有关 [TPS53688](#) 的信息，请在 [ti.com](#) 的产品页面上申请完整的数据表

3.2.2 TPS53688 瞬态测试设置

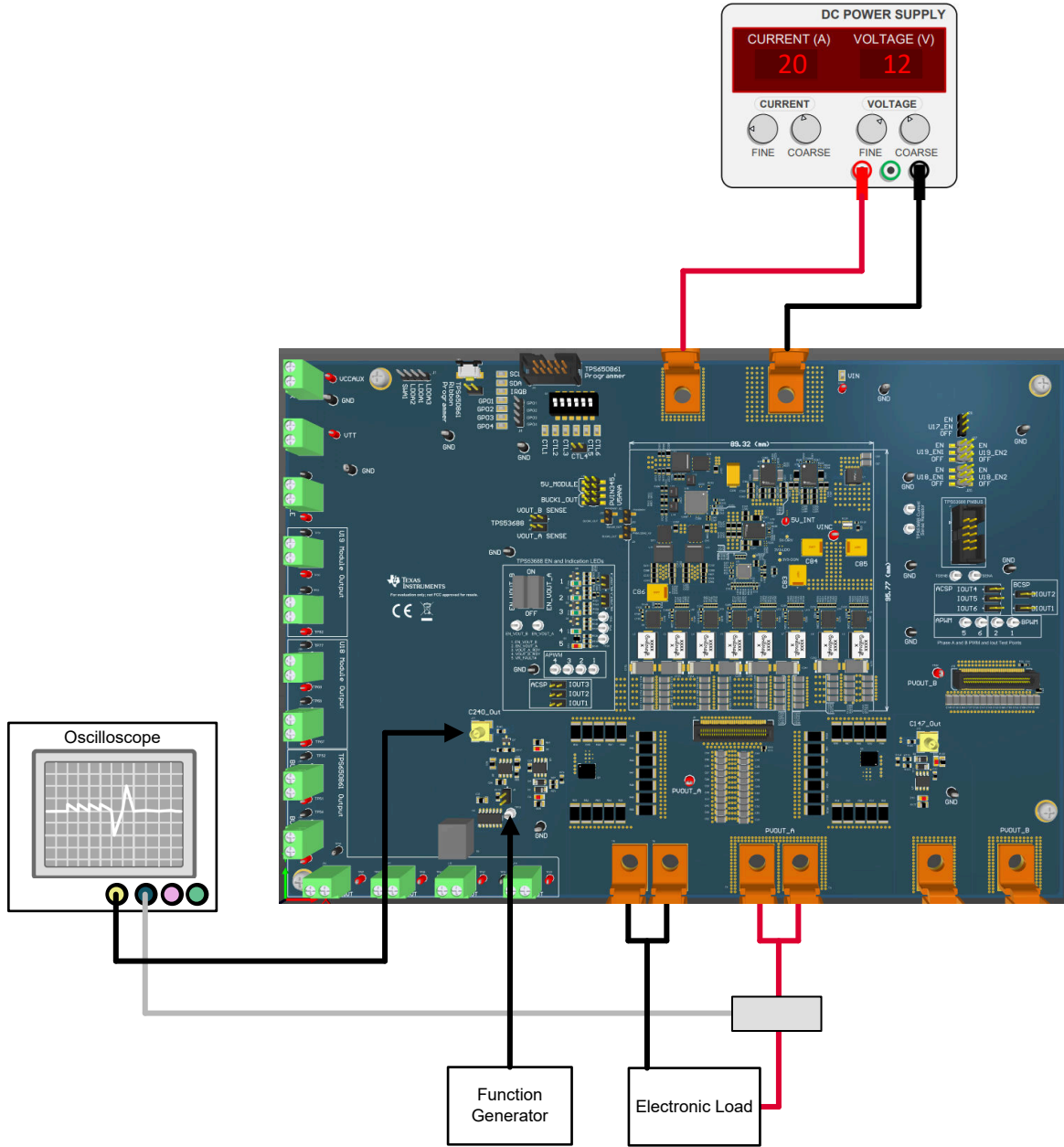


图 3-2. TPS53688 瞬态测试设置

要测试 TPS53688 的瞬态性能，需要使用以下器件来测试 A 相和 B 相：

- 能够测试 TPS53688 A 相 180A 和 B 相 60A 的完整功能的高电流电源
- 电子负载设置瞬态的电流电平
- 向板载负载瞬态电路提供开关波形的函数发生器
- 测量负载阶跃并探测输出电容器上的电压、从而测量瞬态性能的示波器。输出电容器两端的电压可以直接从 J11 (A 相) 和 J12 (B 相) 进行测量。

3.2.3 TPS650861 编程设置

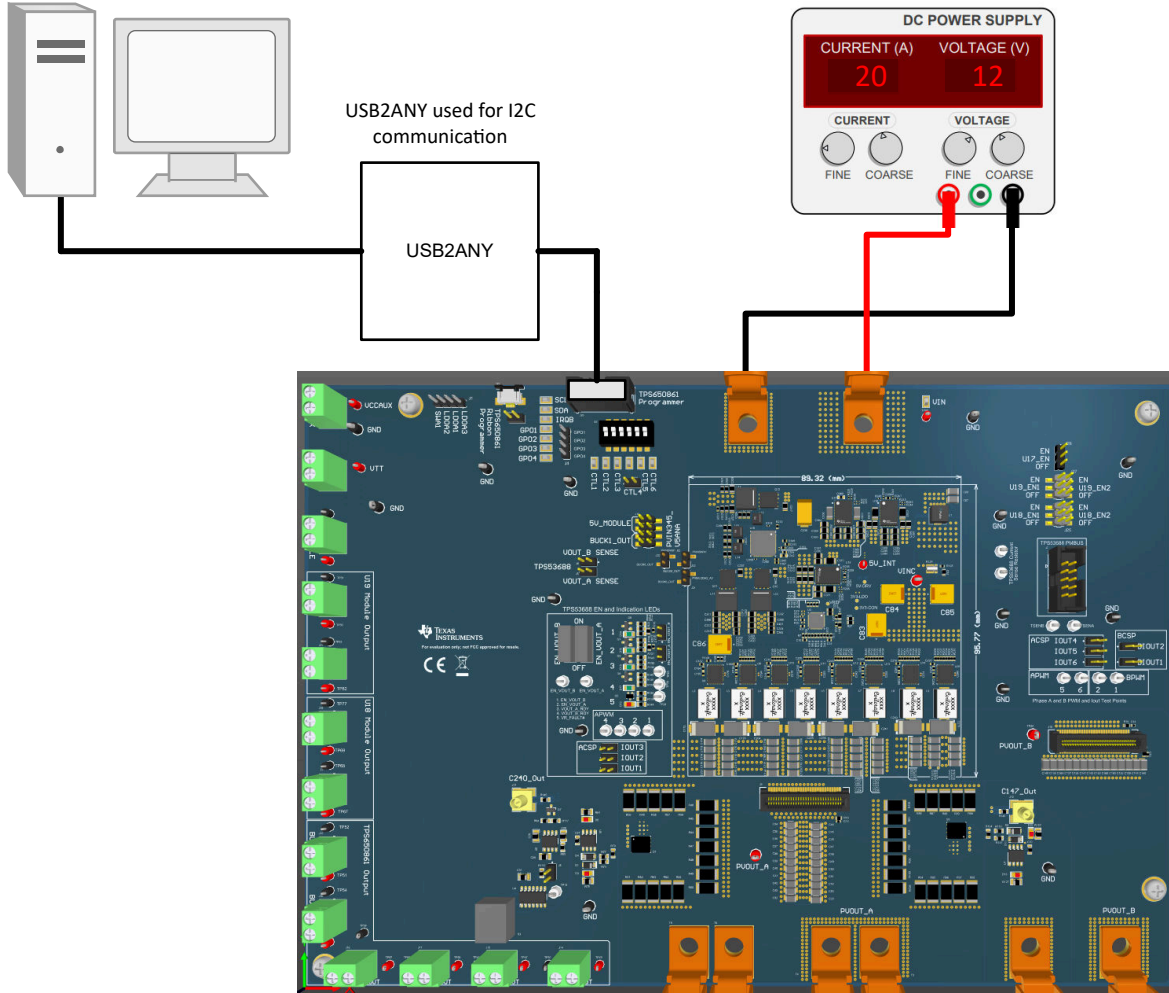


图 3-3. TPS650861 USB2ANY 设置

TPS650861 需要一个 [USB2ANY](#) 和 [IPG-UI GUI](#) 对接，并修改 TPS650861 电压输出和时序控制。更多有关如何使用 IPG-UI GUI 和对 TPS650862 进行编程的信息，请参阅 [TPS65086100 非易失性存储器编程指南](#)。

3.2.4 TPS650861 和 TP5M5D1806 瞬态测试设置

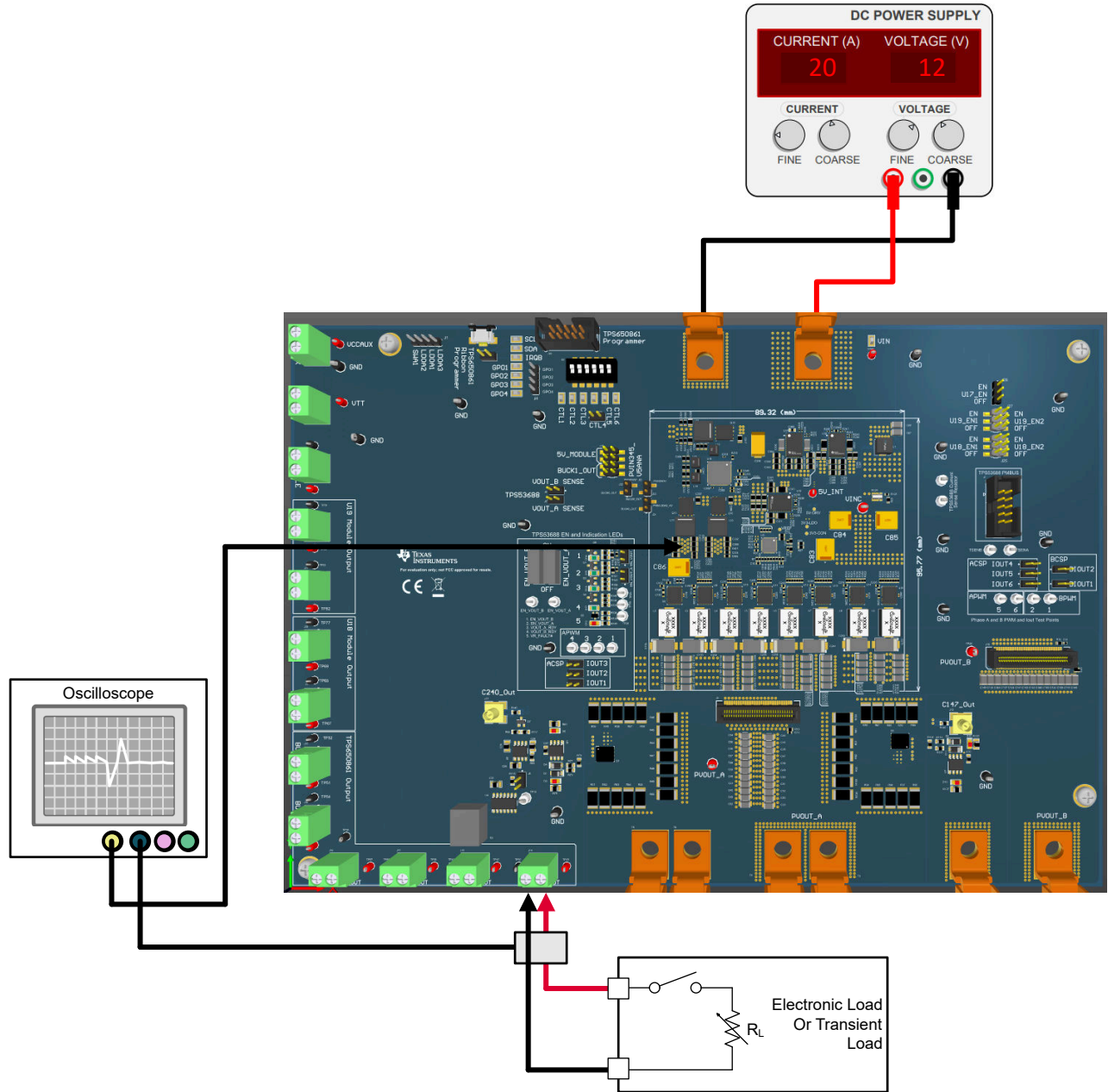


图 3-4. TPS650861 和 TP5M5D1806 瞬态测试设置

要测试 TPS650861 和 TP5M5D1806 器件的功能，需要以下设备：

- 电子负载提供电流负载和瞬态阶跃
 - 另一种选择是使用负载冲击电路。使用电子负载提供基线电流，并使用负载冲击电路在两个电流之间切换
- 一个示波器用来测量瞬态电流，另一个用来测量电容器两端的电压，从而测量转换器的瞬态能力

3.3 测试结果

3.3.1 效率结果

效率图如下图所示。

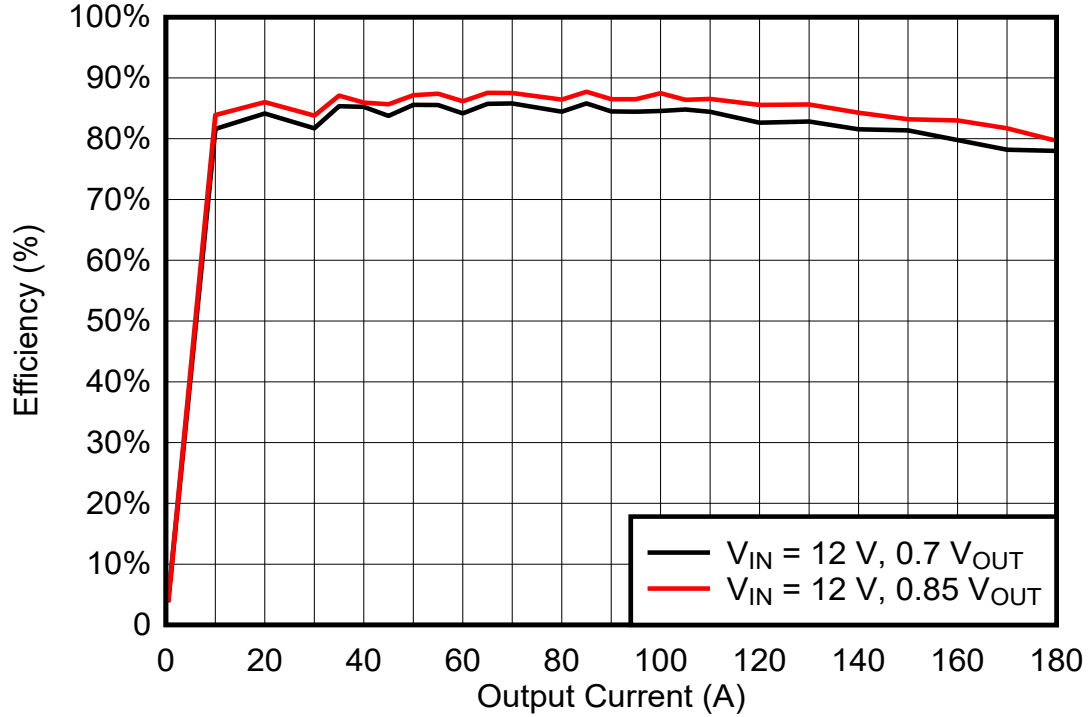


图 3-5. TPS53688 A 相效率

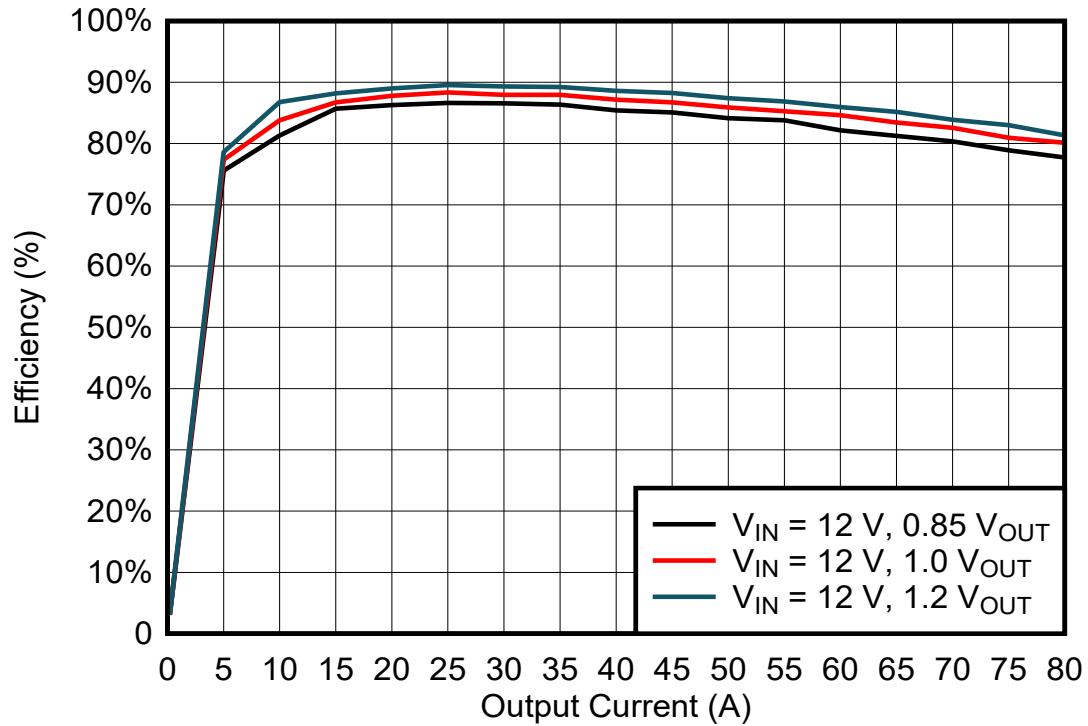


图 3-6. TPS53688 B 相效率

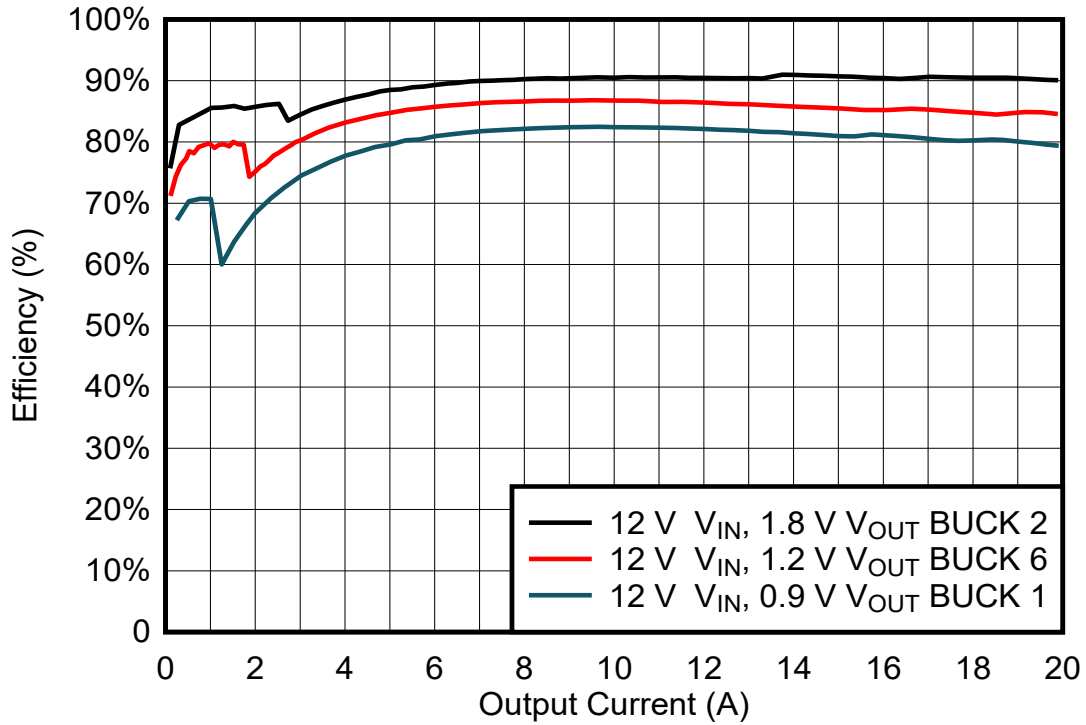


图 3-7. TPS650861 降压控制器效率

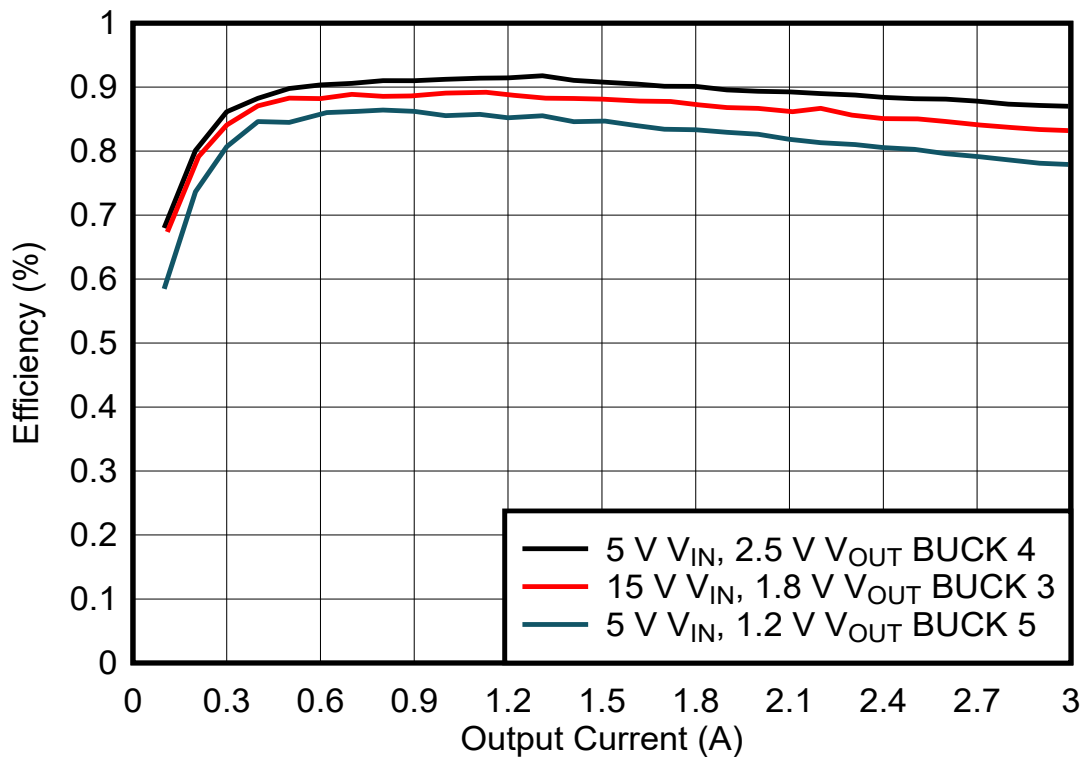


图 3-8. TPS650861 降压转换器效率

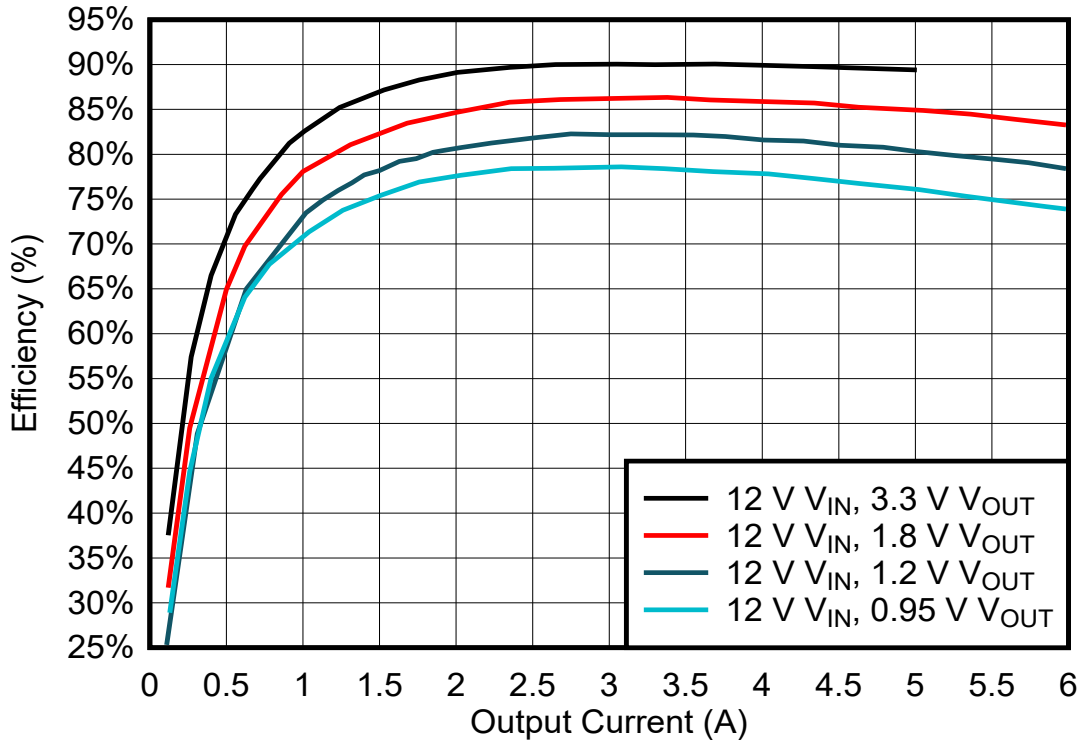


图 3-9. TPSM5D1806 多输出效率

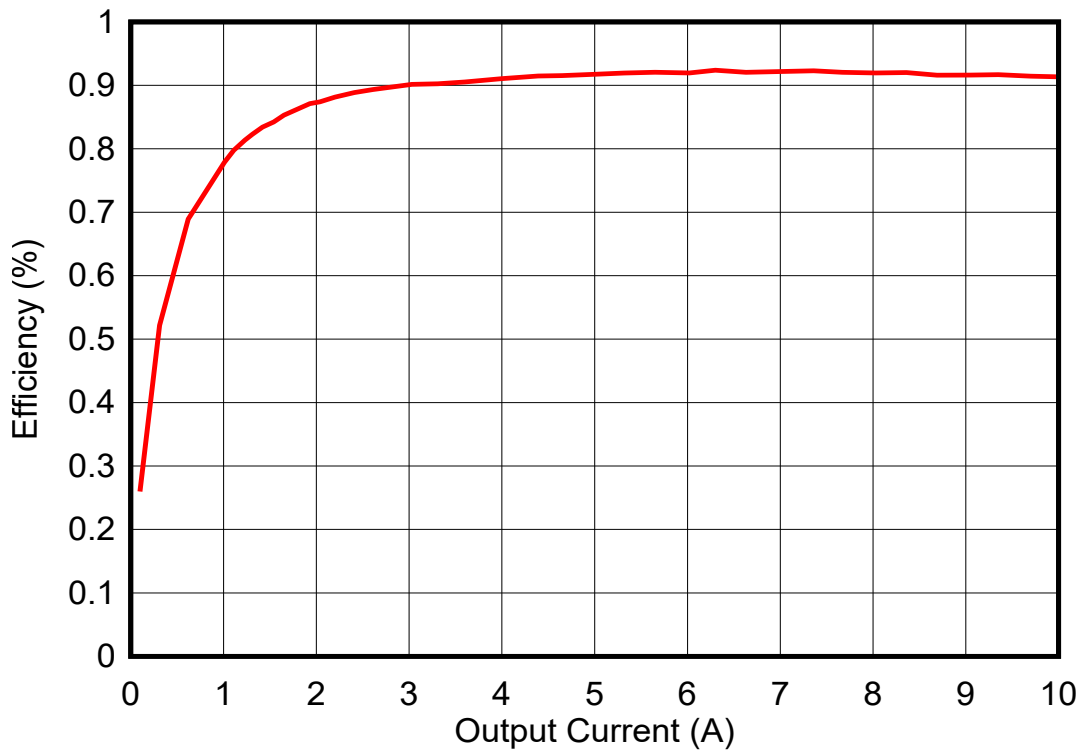


图 3-10. TPSM5D1806 单输出效率 5V 输出

3.3.2 瞬态结果

3.3.2.1 TPS53688 瞬态结果

以下各图显示了 TPS53688 瞬态波形。

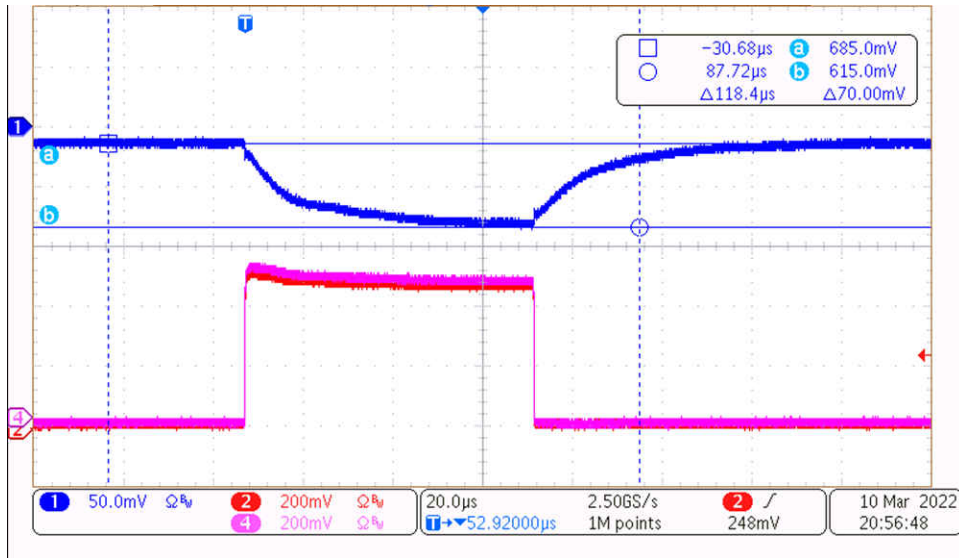


图 3-11. TPS53688 A 相瞬态 0.7V、145A

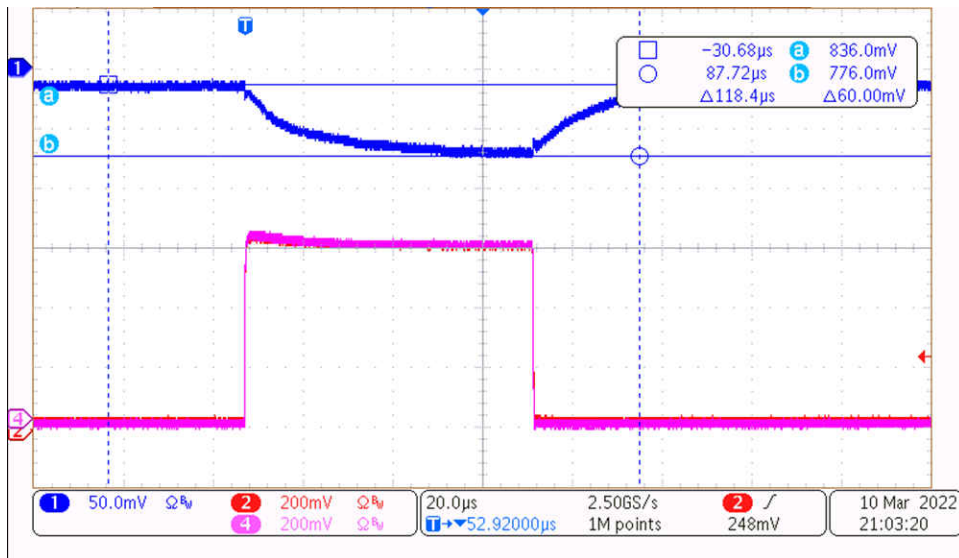


图 3-12. TPS53688 A 相瞬态 0.85V、120A

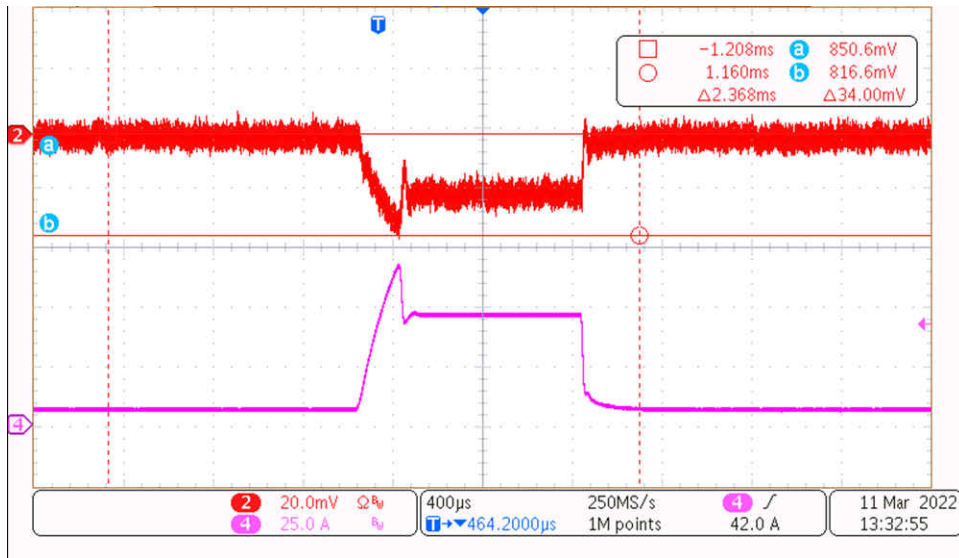


图 3-13. TPS53688 B 相瞬态 0.85V、45A

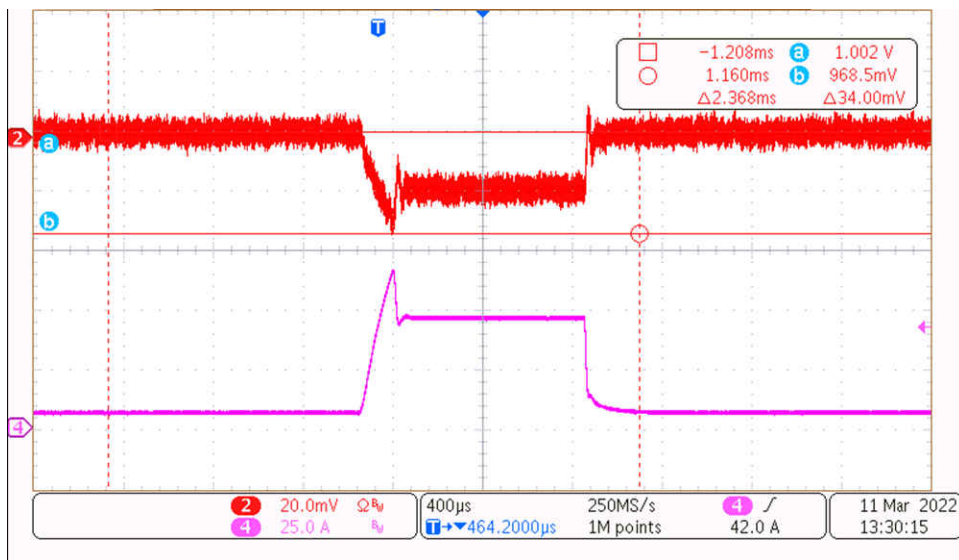


图 3-14. TPS53688 B 相瞬态 1V、45A

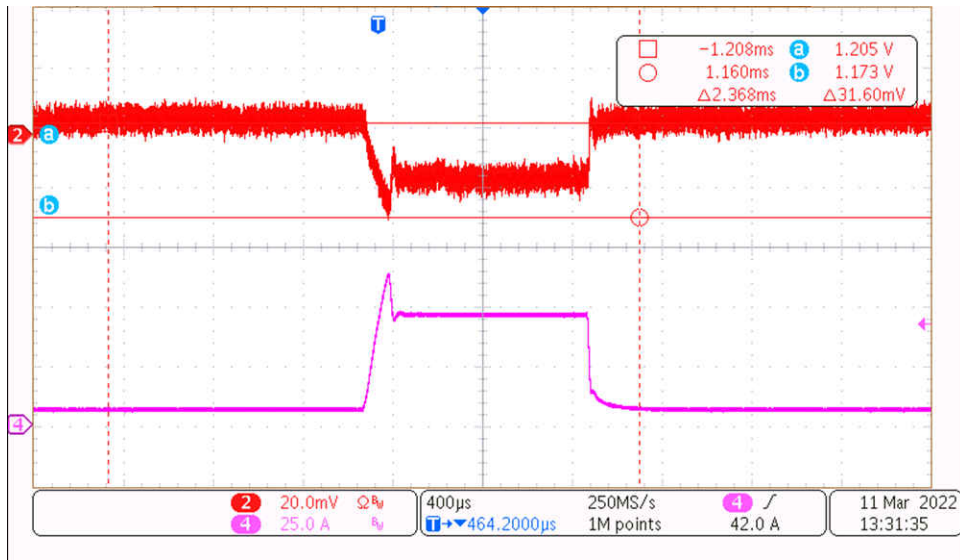


图 3-15. TPS53688 B 相瞬态 1.2V、45A

3.3.2.2 TPS650861 瞬态结果

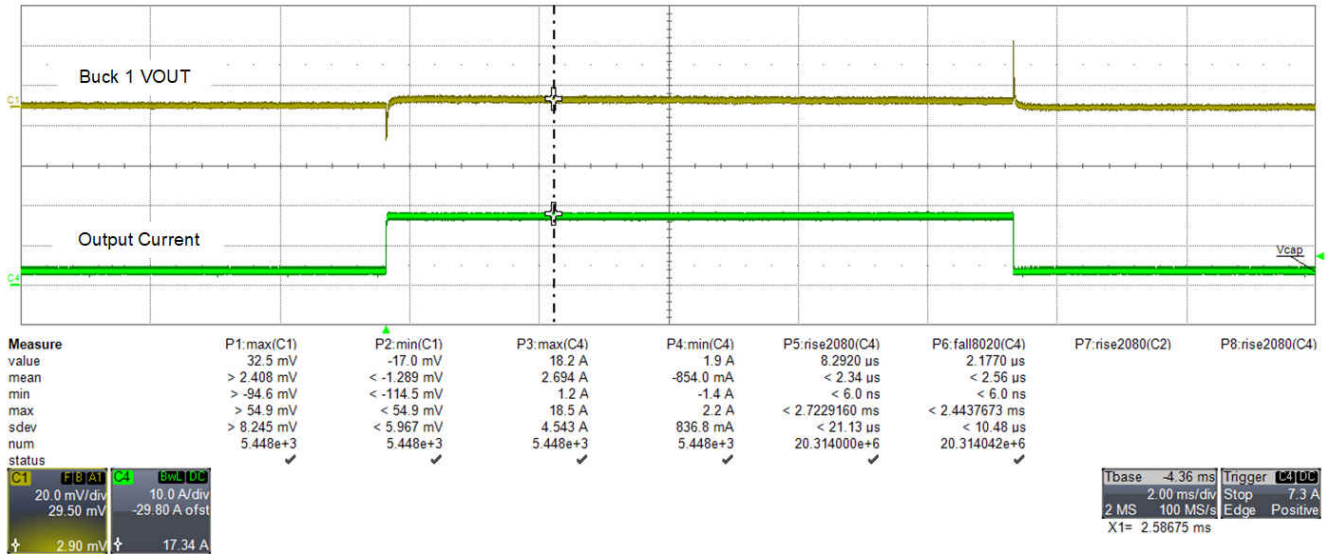


图 3-16. TPS650861 降压 1 瞬态 0.9V、20A

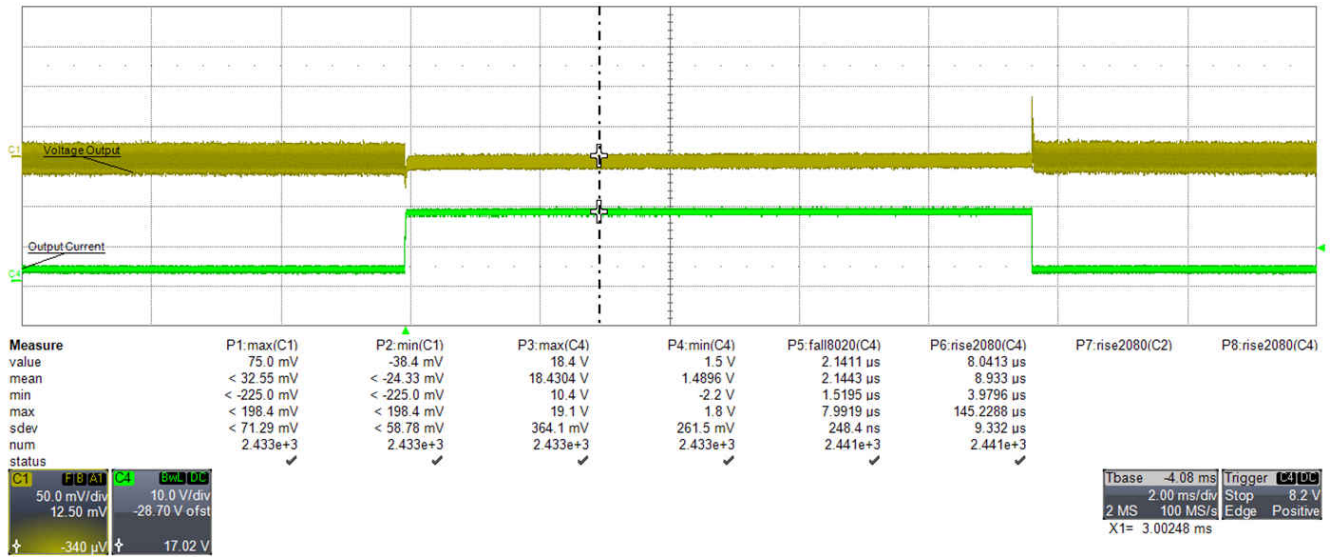


图 3-17. TPS650861 降压 2 瞬态 1.8V、20A

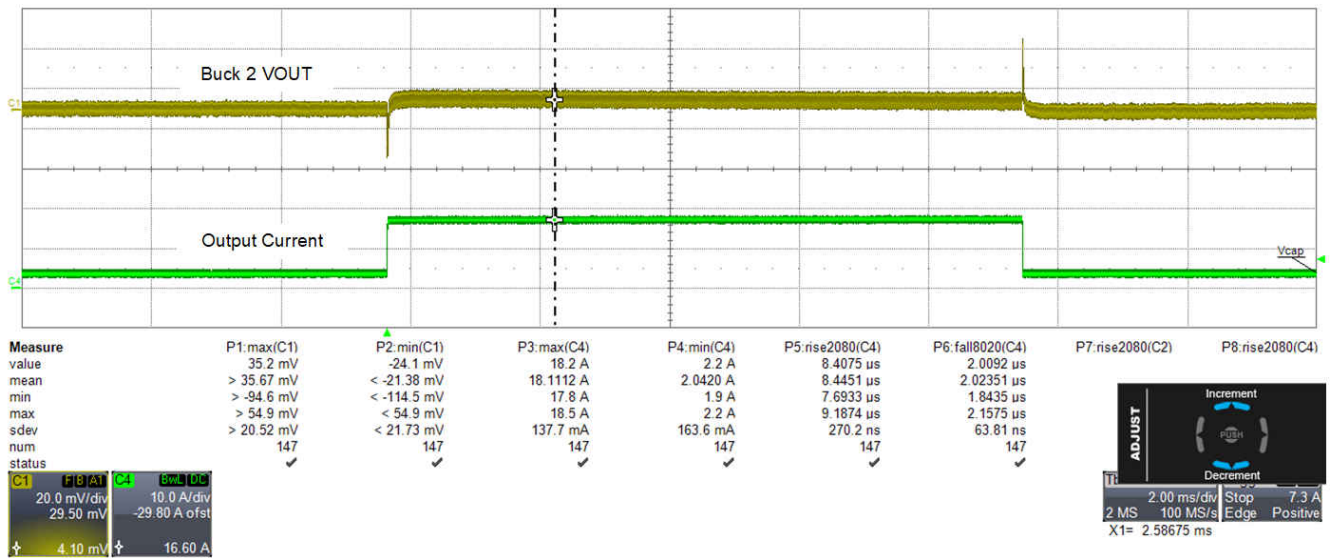


图 3-18. TPS650861 降压 6 瞬态 1.2V、20A

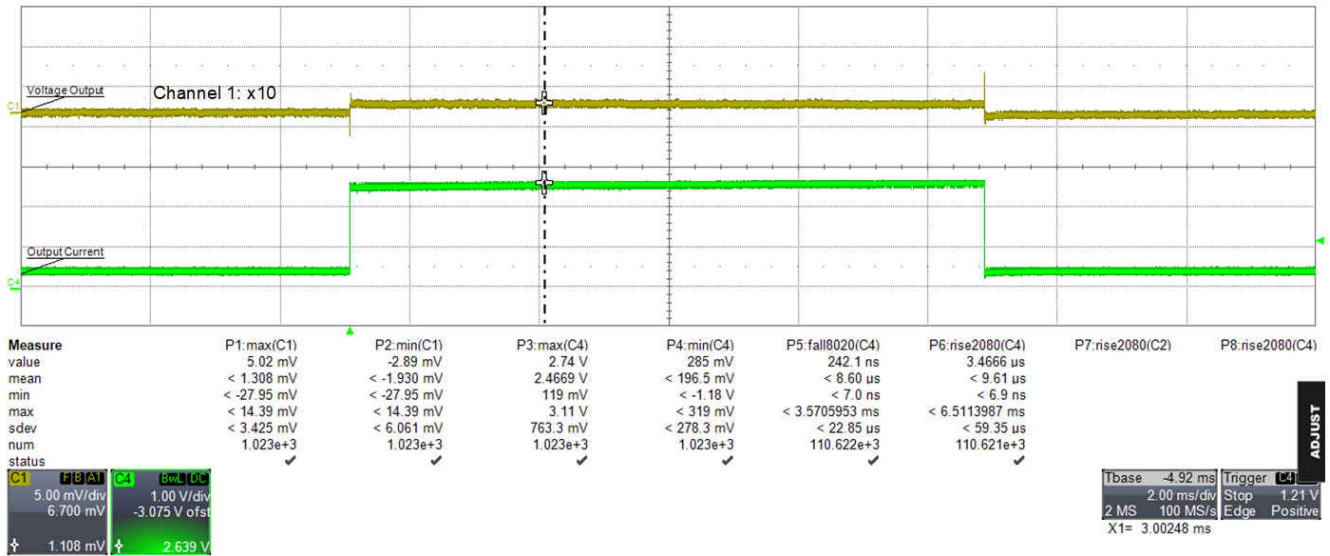


图 3-19. TPS650861 降压 3 瞬态 1.8V、3A

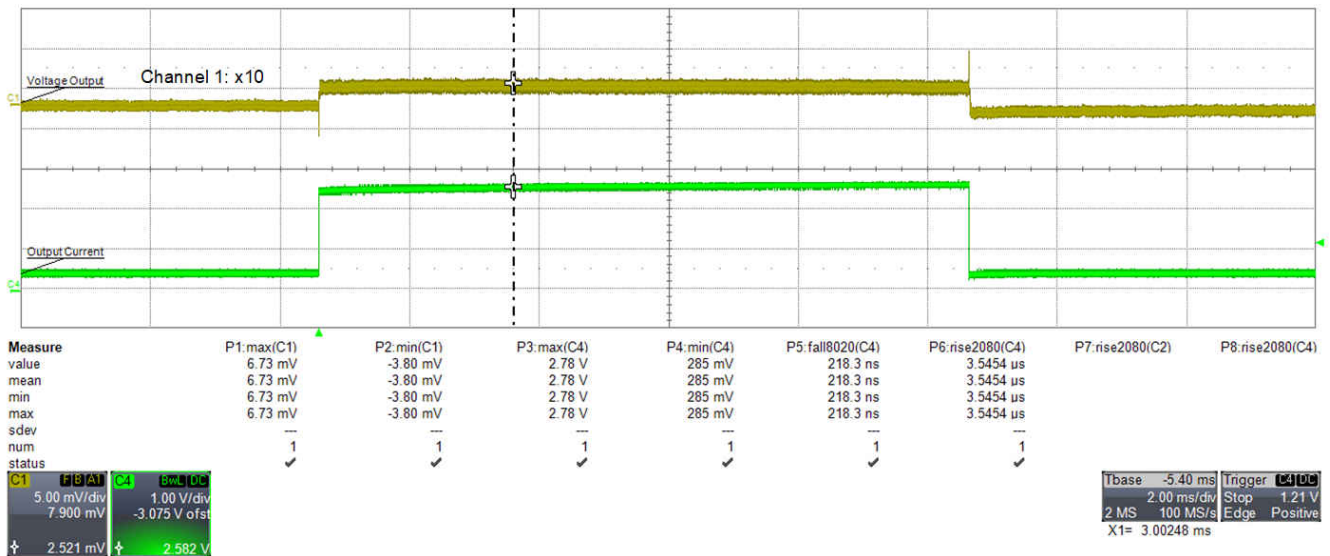


图 3-20. TPS650861 降压 4 瞬态 2.5V、3A

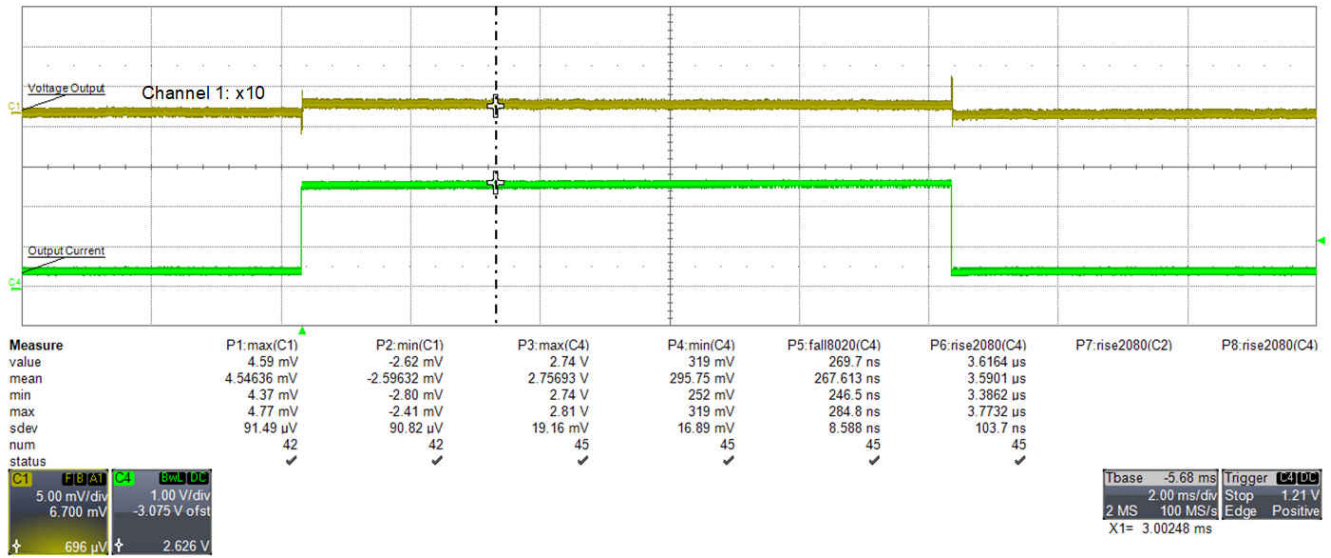


图 3-21. TPS650861 降压 5 瞬态 1.2V、3A

3.3.2.3 TPSM5D1806 瞬态结果

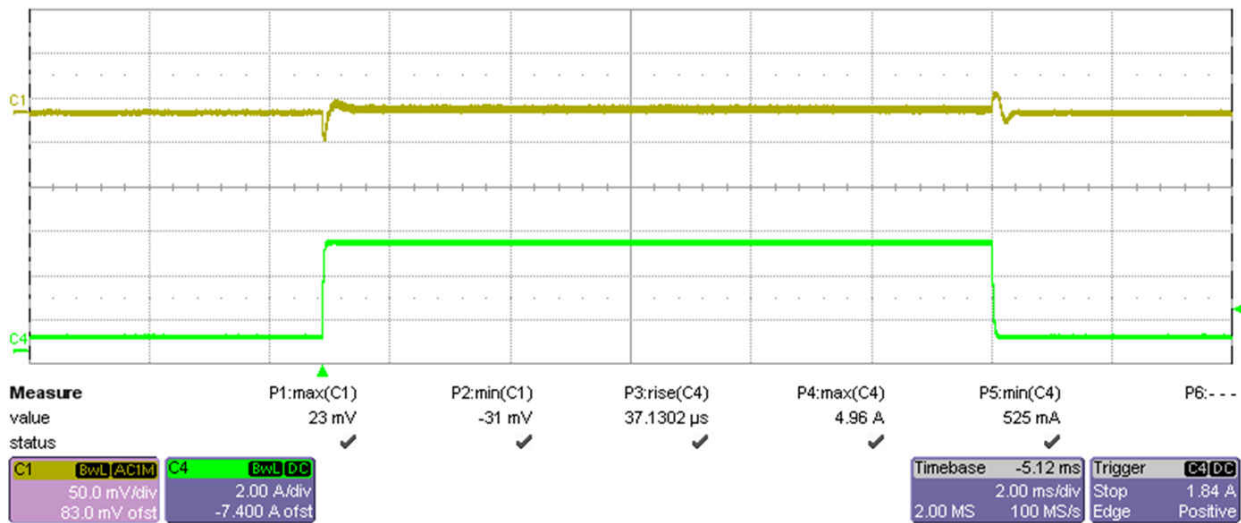


图 3-22. TPSM5D1806 瞬态 0.9V、6A

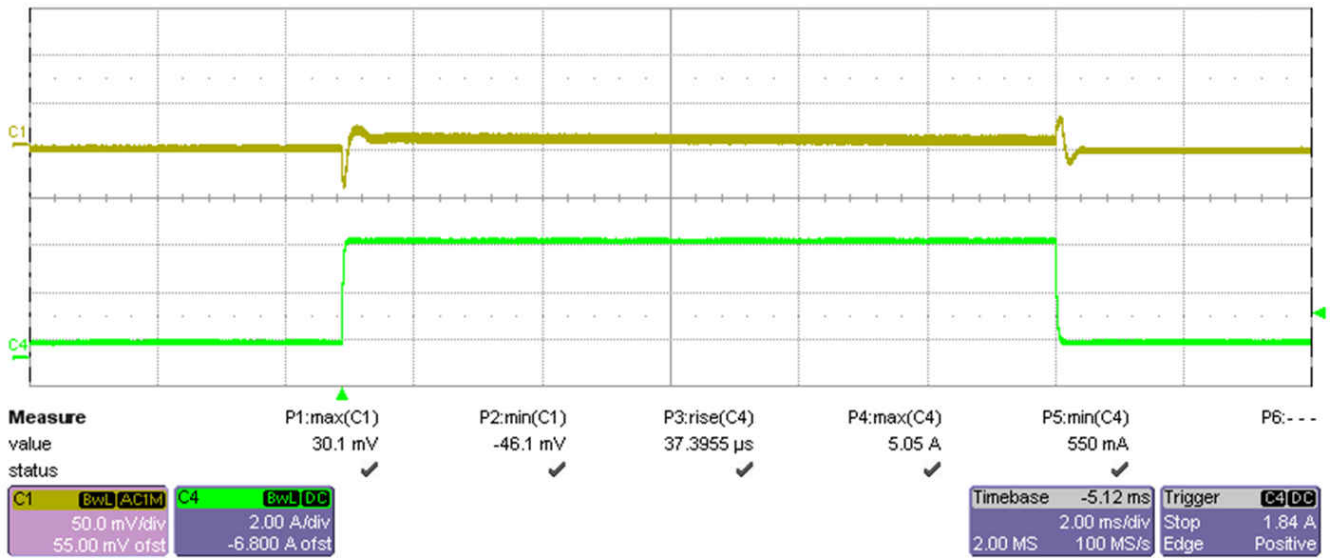


图 3-23. TPSM5D1806 瞬态 1.2V、6A

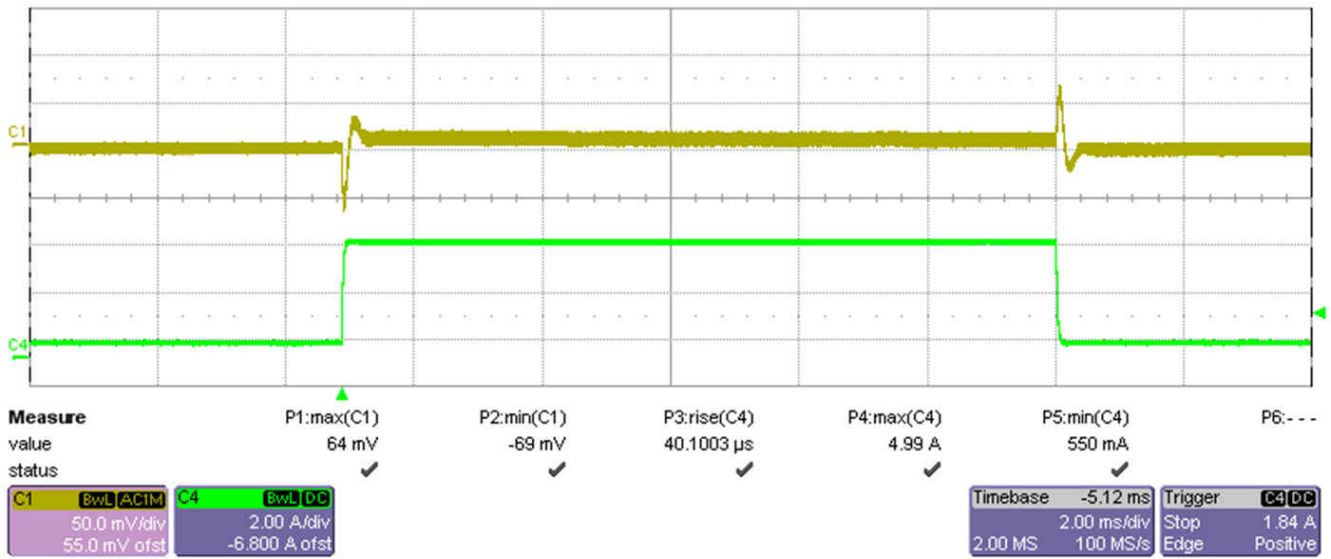


图 3-24. TPSM5D1806 瞬态 1.8V、6A

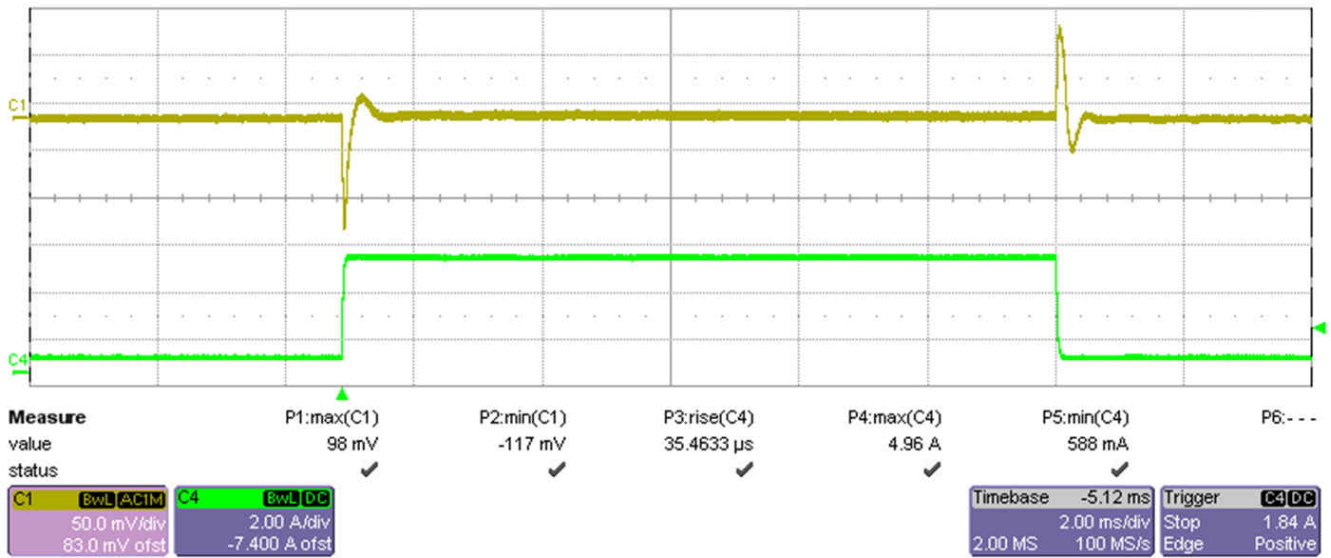


图 3-25. TPSM5D1806 瞬态 3.3V、5A

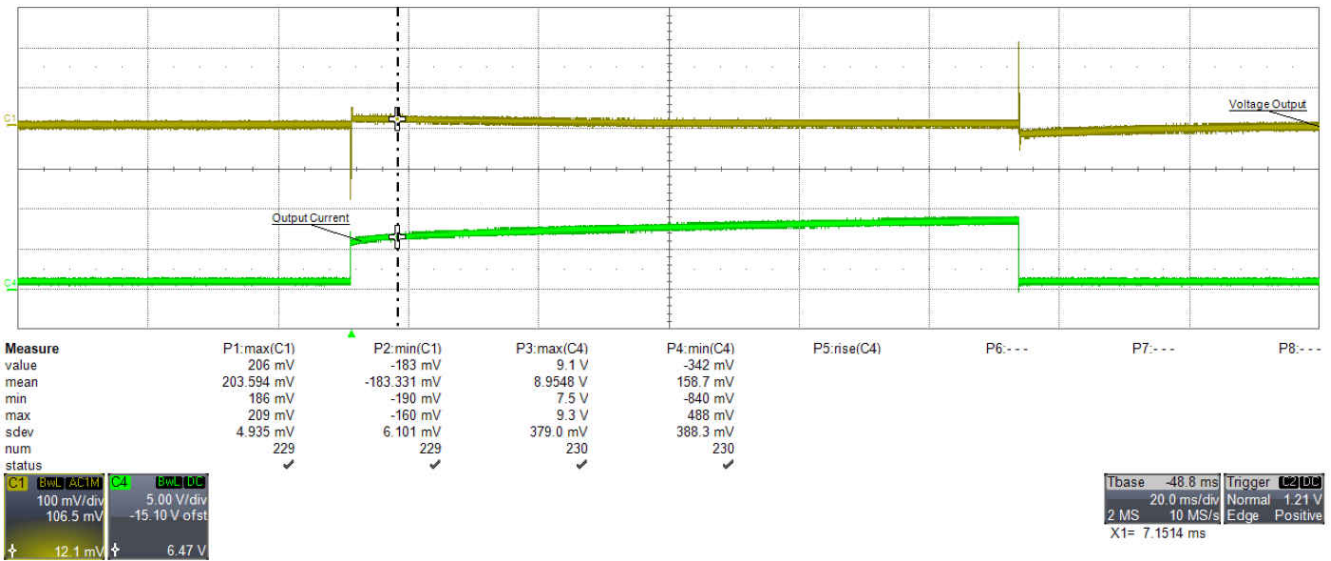


图 3-26. TPSM5D1806 瞬态 5V、10A

4 设计和文档支持

4.1 设计文件

4.1.1 原理图

如需下载原理图，请参阅 [TIDA-010241](#) 的设计文件。

4.1.2 BOM

如需下载物料清单 (BOM)，请参阅 [TIDA-010241](#) 的设计文件。

4.2 工具与软件

工具

USB2ANY	连接 TPS650861 的接口适配器
USB-TO-GPIO	连接 TPS53688 的接口适配器

软件

IPG-UI GUI	连接 TPS650861 的软件
FUSION_DIGITAL_POWER_DESIGNER	连接 TPS53688 的软件

4.3 文档支持

- 德州仪器 (TI)，[TPS53688 具有 VR13.HC SVID 和 PMBus 的双通道、8 相降压、数字多相 D-CAP+™ 控制器](#) 产品页面
- 德州仪器 (TI)，[CSD95410RRB 90A 峰值连续同步降压 NexFET™ 智能功率级](#) 产品页面
- 德州仪器 (TI)，[TPS650861 适用于多核处理器、FPGA 和系统的可编程多轨 PMU](#) 数据表
- 德州仪器 (TI)，[TPSM5D1806 4.5V 至 15V 输入、双路 6A/单路 12A 输出电源模块](#) 数据表
- 德州仪器 (TI)，[TPS65086100 非易失性存储器编程指南](#)

4.4 支持资源

[TI E2E™ 支持论坛](#) 是工程师的重要参考资料，可直接从专家获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题可获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的《[使用条款](#)》。

4.5 商标

TI E2E™ and D-CAP2™ are trademarks of Texas Instruments.

Agilex™ is a trademark of Intel.

Intel® and Stratix® are registered trademarks of Intel.

Xilinx® is a registered trademark of Xilinx Incorporated.

Versal® and Virtex-7® are registered trademarks of Xilinx.

所有商标均为其各自所有者的财产。

5 作者简介

WENCHAU ALBERT LO 是德州仪器 (TI) 的系统工程师，负责为航空航天和国防领域开发系统解决方案。

Wenchau 自 2016 年起在 TI 工作。Wenchau 在伊利诺伊大学厄巴纳香槟分校获得电气和计算机工程理学学士学位，在佐治亚理工学院获得电气工程理学硕士学位。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司