



摘要

本迁移指南介绍了在 F2837x/F2807x 和 F28P65x C2000™ MCU 之间迁移时需要考虑的硬件和软件差异。本文档提供了上述两个 MCU 的方框图，直观地展示了二者的异同点，还重点介绍了采用器件比较表中所有可用封装时两种器件的独特功能。为便于在 F2837x 和 F28P65x 器件之间进行应用和硬件迁移，PCB 硬件部分提供了如何使用通用 176 引脚封装进行操作的指南。此外，还包括一个补充主题，即适用于 F2837x 和 F28P65x 100 引脚器件的 100 引脚硬件设计建议，方便您使用 F2837x 100 引脚器件进行 F28P65x 应用的早期开发。数字通用输入/输出 (GPIO) 和模拟多路复用比较表展示了两种 MCU 的引脚功能，F2807x 是 F2837x 的单 CPU、120MHz 型号，仅采用 176 引脚和 100 引脚封装。该器件比较表仅比较具有一整套外设和引脚的 F2837x 超集器件。如需在迁移中使用 F2807x，请参阅 F2807x 数据表，了解有关其可用外设和引脚的更多信息。这在两种器件之间的迁移提供了有关硬件设计和信号路由的参考。最后，只提供 EABI 格式的 F28P65x 软件支持。节 5 中对 EABI 迁移进行了讨论。

内容

1 F2837x 和 F28P65x 的特性差异	3
1.1 F2837x 和 F28P65x 特性比较.....	3
2 PCB 硬件更改	6
2.1 176 引脚 PTP 和 100 引脚 PZP 封装的 PCB 硬件更改.....	6
2.2 使用现有 176 引脚 F2837x PCB 设计.....	9
2.3 176 引脚 PTP 新型 PCB 设计.....	14
2.4 100 引脚 PZP 新型 PCB 设计.....	16
2.5 将 337-BGA ZWT 应用于 256-BGA ZEJ 或 169-BGA NMR.....	18
3 系统特性差异注意事项	24
3.1 F28P65x 的新特性.....	24
3.2 通信模块更改.....	25
3.3 控制模块更改”中重点介绍了这一新特性。.....	26
3.4 模拟模块差异.....	28
3.5 其他器件更改.....	33
3.6 电源管理.....	38
3.7 内存模块更改.....	38
3.8 GPIO 多路复用更改.....	38
3.9 模拟多路复用更改.....	49
4 从 F2837x 到 F28P65x 的应用程序代码迁移	52
4.1 C2000Ware 头文件.....	52
4.2 链接器命令文件.....	52
4.3 C2000Ware 示例.....	52
5 EABI 支持	52
5.1 NoINIT 结构修复 (链接器命令).....	53
5.2 预编译的库.....	53
参考文献	54

插图清单

图 1-1. F2837x 和 F28P65x 的重叠功能方框图.....	3
图 2-1. F2837x 和 F28P65x 176 引脚重叠.....	7
图 2-2. F2837x 和 F28P65x 100 引脚重叠.....	8

图 2-3. JTAG 连接图.....	10
图 2-4. 双路布线技术示意图.....	14
图 2-5. 双路布线技术示意图.....	16

表格清单

表 1-1. F2837x 和 F28P65x 超集器件比较.....	4
表 2-1. F2837x 和 F28P65x 之间的 176 引脚 PTP.....	9
表 2-2. GPIOINENACTRL 寄存器字段说明.....	11
表 2-3. 176-P PTP 图例.....	12
表 2-4. GPIO 编号变化的多路复用器查找表.....	12
表 2-5. 176 引脚 PTP ADCD 资源迁移.....	14
表 2-6. 适用于 F2837x 和 F28P65x 的通用 176 引脚 PTP PCB 设计.....	15
表 2-7. 适用于 F2837x 和 F28P65x 的通用 100 引脚 PTP PCB 设计.....	16
表 2-8. F2837x 和 F28P65x BGA 数字通道比较.....	18
表 2-9. F2837x 和 F28P65x BGA 模拟通道比较.....	22
表 2-10. F2837x 和 F28P65x 引脚汇总.....	23
表 3-1. 通信模块实例.....	25
表 3-2. 控制模块差异.....	26
表 3-3. 模拟模块差异.....	28
表 3-4. Pie 重叠图例.....	33
表 3-5. Pie 通道映射重叠.....	33
表 3-6. Bootrom 比较表.....	35
表 3-7. 引导选项图例.....	35
表 3-8. 引导加载程序和 GPIO 分配比较.....	35
表 3-9. 引导模式比较.....	36
表 3-10. GPIOy 的 AGPIO 配置.....	37
表 3-11. RAM 和闪存存储器更改.....	38
表 3-12. GPIO 多路复用器图例.....	39
表 3-13. GPIO 多路复用器重叠表.....	39
表 3-14. 模拟多路复用器图例.....	50
表 3-15. 模拟多路复用器重叠表.....	50
表 5-1. 段名.....	53

商标

C2000™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

1 F2837x 和 F28P65x 的特性差异

176 引脚和 100 引脚是 F2837x、F2807x 和 F28P65x 之间的通用封装。充分考虑本文档中的注意事项后，可以在 F2837x、F2807x 和 F28P65x 176 引脚之间进行迁移。添加了一个补充部分以及针对 PCB 设计的建议，以适应 F2837x 和 F28P65x 的 100 引脚器件，从而满足使用 F28P65x 和 F2837x 器件进行应用开发的需求。这些建议涉及的是 F2837x，但同样的建议也适用于 F2807x。有关可用的外设和引脚的更多详细信息，请参阅 F2807x 数据表。

备注

本比较指南重点介绍超集器件：F28387 和 F28P65X。此产品系列中的其他器件型号具有较少的功能支持，如需特定器件型号的详细信息，请参阅特定器件数据表。

1.1 F2837x 和 F28P65x 特性比较

图 1-1 展示了 F2837x 和 F28P65x 的重叠方框图，而表 1-1 展示了 F2837x 和 F28P65x 器件超集器件型号的特性比较。

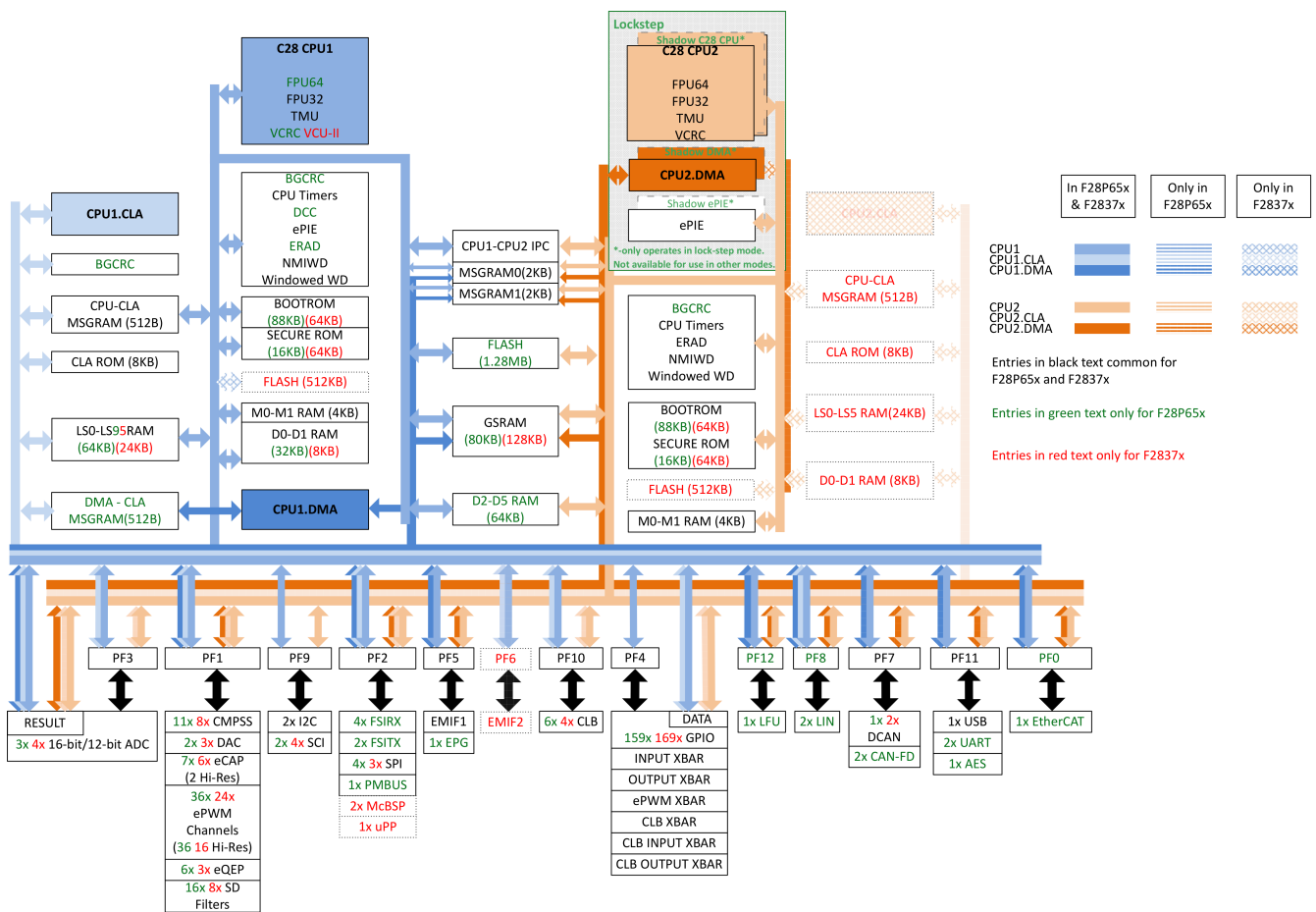


图 1-1. F2837x 和 F28P65x 的重叠功能方框图

表 1-1. F2837x 和 F28P65x 超集器件比较

特性		F2837x			F28P65x			
		100 引脚 PZ	176 引脚 PTP	337 焊球 ZWT	100 引脚 PZP	176 引脚 PTP	169 焊球 NMR	256 焊球 ZEJ
C28x 子系统								
C28x	数量	2			2			
	频率 (MHz)	200			200			
	32 位和 64 位浮点单元 (FPU)	是			是			
	VCRC	-			支持			
	VCU-II	支持			-			
	TMU - 0 类	是			是			
	C28x 锁步 (LCM)	-			支持			
CLA	编号	2 - 1 类			1 - 2 类			
	频率 (MHz)	200			200			
C28x 闪存		1MB (512KW)			1.28MB(640KW)			
C28x RAM	专用 RAM	24KB (12KW)			104KB (52KW)			
	本地共享 RAM	48KB (24KW)			64KB (32KW)			
	全局共享 RAM	128KB (64KW)			80KB (40KW)			
	总 RAM	200KB (100KW)			248KB (124KW)			
后台循环冗余校验 (BGCR) 模块		-			3 (每个 CPU 和 CLA 1 个)			
可配置逻辑块 (CLB)		8 个逻辑块			6 个逻辑块			
32 位 CPU 计时器		6 个 (每个 CPU 3 个)			6 个 (每个 CPU 3 个)			
6 通道 DMA - 0 类		2 个 (每个 CPU 1 个)			2 个 (每个 CPU 1 个)			
用于片上闪存和 RAM 的双区域代码安全模块 (DCSM)		是			是			
高级加密标准 (AES) 加速器		-			支持			
嵌入式实时分析和诊断 (ERAD)		-			支持			
EMIF	EMIF1 (16 位或 32 位)	1			-	1		
	EMIF2 (16 位)	-	1		-			
外部中断		5			5			
消息 RAM	C28x CPU1、C28x CPU2	4KB (2KW)			4KB (2KW)			
	C28x CPU 和 CLA	1KB (0.5KW)			0.5KB (0.25KW)			
	DMA 和 CLA	1KB (0.5KW)			0.5KB (0.25KW)			
不可屏蔽中断看门狗 (NMIWD) 计时器		2 个 (每个 CPU 1 个)			2 个 (每个 CPU 1 个)			
看门狗 (WD) 计时器		2 个 (每个 CPU 1 个)			2 个 (每个 CPU 1 个)			
引脚和电源								
内部 3.3V 至 1.2V 稳压器		是			是			
GPIO	I/O 引脚 (2838x 由 CPU1、CPU2 和 CM 共享)	41	97	169	49	96	108	163
	输入 XBAR	是			是			
	输出 XBAR	是			是			
AIO (具有数字输入的模拟)		-			13	14	13	18
AGPIO (具有数字输入和输出的模拟)		-			11	22	21	22
C28x 模拟外设								
模数转换器 (ADC) (可配置为 12 位或 16 位)		4 - 内核: 4 类; 包装器: 3 型			3 - 内核: 4 类; 包装器: 4 型			

表 1-1. F2837x 和 F28P65x 超集器件比较 (续)

特性		F2837x			F28P65x			
		100 引脚 PZ	176 引脚 PTP	337 焊球 ZWT	100 引脚 PZP	176 引脚 PTP	169 焊球 NMR	256 焊球 ZEJ
ADC 16 位模式	MSPS	1.1			1.1			
	转换时间 (ns)	915			915			
ADC 12 位模式	MSPS	3.5			3.5			
	转换时间 (ns)	280			280			
ADC 输入通道 (单端模式)		14	20	24	24	36	34	40
ADC 输入通道 (差模)		-	9	12	11	18	17	19
温度传感器		1			1			
比较器子系统 (CMPSS) (每个 CMPSS 都有两个比较器和两个内部 DAC)		8			11			
缓冲数模转换器 (DAC)		3			2			
C28x 控制外设								
eCAP/HRCAP	总输入	6 - 0 类			7 - 3 类			
	具有高分辨率功能的通道	2 (eCAP5 和 eCAP6)			2 (eCAP6 和 eCAP7)			
ePWM/HRPWM	总通道数	24 - 4 类			36 - 5 类			
	具有高分辨率功能的通道	16 (ePWM1-ePWM8)			36 (ePWM1-ePWM18)			
ePWM XBAR		是			是			
eQEP 模块		3 - 0 类			6 - 2 类			
SDFM 通道		8 - 0 类			16 - 2 类			
C28x 通信外设								
快速串行接口 (FSI) RX		-			4 - 2 类			
快速串行接口 (FSI) TX		-			2 - 2 类			
内部集成电路 (I2C)		2 - 0 类			2 - 1 类			
多通道缓冲串行端口 (McBSP) - 1 类		2			-			
电源管理总线 (PMBus) - 0 类		-			1			
本地互连网络 (LIN) - 1 类		-			2			
串行通信接口 (SCI) - 0 类 (UART 兼容)		4			2			
串行外设接口 (SPI) - 2 类		2			4			
控制器局域网 (CAN) 2.0B - 0 类		2			1			
具有灵活数据速率的 CAN (CAN-FD)		-			2 - 2 类			
用于控制自动化技术的以太网(EtherCAT)		-			-	1		
通用异步接收器/发送器 (UART)		-			2			
通用串行总线 (USB) - 0 类		1			1			
温度和合格认证								
结温 (T _J)		- 40°C 至 150°C						
自然通风温度 (T _A)		- 40°C 至 125°C						
支持 AEC-Q100 认证的封装选项		否	是	是	是	是	否	有

2 PCB 硬件更改

F2837x 和 F28P65x 器件之间的通用封装为 176 引脚 PTP 和 100 引脚 PZ。可以在现有 F2837x 应用板上插入 176 引脚 F28P65x 器件，本节将介绍如何进行此类迁移以及有关已更改的引脚分配的其他注意事项。节 2.2 中介绍了即插即用迁移。

此部分添加了一个补充主题，即设计适应 F2837x 和 F28P65x 器件的通用 176 引脚和 100 引脚电路板，方便进行最终将被 F28P65x 器件替代的 F2837x 的早期开发。节 2.3 和节 2.4 分别介绍了此主题。

在某些情况下，基于超集 F2837x 337-BGA ZWT 封装的现有应用可能改用 F28P65x 256-BGA ZEJ 或 169-BGA NMR 封装。节 2.5 提供了一些在考虑使用 F28P65x BGA 器件时的指南。

备注

总体兼容性不仅仅取决于引脚。执行迁移时，请查看本文档中的所有更改。

2.1 176 引脚 PTP 和 100 引脚 PZP 封装的 PCB 硬件更改

本部分介绍了 176 引脚 PTP 和 100 引脚 PZ 封装中 F2837x 和 F28P65x 引脚的异同点。图 2-1 和图 2-2 是 F2837x 和 F28P65x 之间对 176 引脚和 100 引脚器件的兼容性进行分类的重叠图。

F2837x			F28P65x			F2837x		
GPIO68	GPIO68	133	GPIO67	GPIO67	132	GPIO67	GPIO67	132
GPIO69	GPIO69	134	GPIO43	GPIO43	131	GPIO43	GPIO43	131
GPIO70	GPIO70	135	GPIO42	GPIO42	130	GPIO42	GPIO42	130
GPIO71	GPIO71	136	GPIO47	GPIO47	129	GPIO47	GPIO47	129
VDD	VDD	137	GPIO46	GPIO46	128	GPIO46	GPIO46	128
VDDIO	VDDIO	138	VDDIO	VDDIO	127	VDDIO	VDDIO	127
GPIO72	GPIO72	139	GPIO103	GPIO103	126	GPIO103	GPIO103	126
GPIO73	GPIO73	140	GPIO27	GPIO27	125	GPIO27	GPIO27	125
GPIO74	GPIO74	141	XRSn	XRSn	124	XRSn	XRSn	124
GPIO75	GPIO75	142	X1	X1	123	X1	X1	123
GPIO76	GPIO76	143	VSS59SC	VSS59SC	122	VSS59SC	VSS59SC	122
GPIO77	GPIO77	144	X2	X2	121	X2	X2	121
GPIO78	GPIO78	145	VDD59C	VDD59C	120	VDD59C	VDD59C	120
GPIO79	GPIO79	146	VREGENZ	VREGENZ	119	VREGENZ	VREGENZ	119
VDDIO	GPIO104	147	GPIO133	GPIO133	118	GPIO133	GPIO133	118
GPIO80	GPIO80	148	VDD	VDD	117	VDD	VDD	117
GPIO81	GPIO81	149	GPIO32	GPIO32	116	GPIO32	GPIO32	116
GPIO82	GPIO82	150	GPIO45	GPIO45	115	GPIO45	GPIO45	115
GPIO83	GPIO83	151	VDDIO	VDDIO	114	VDDIO	VDDIO	114
VDDIO	VDDIO	152	GPIO44	GPIO44	113	GPIO44	GPIO44	113
VDD	GPIO25	153	GPIO46	GPIO46	112	GPIO46	GPIO46	112
GPIO84	GPIO84	154	GPIO65	GPIO65	111	GPIO65	GPIO65	111
GPIO85	GPIO85	155	GPIO64	GPIO64	110	GPIO64	GPIO64	110
GPIO86	GPIO86	156	GPIO63	GPIO63	109	GPIO63	GPIO63	109
GPIO87	GPIO87	157	GPIO62	GPIO62	108	GPIO62	GPIO62	108
VDD	GPIO31	158	GPIO61	GPIO61	107	GPIO61	GPIO61	107
VDDIO	GPIO24	159	GPIO105	GPIO105	106	GPIO105	GPIO105	106
GPIO0	GPIO0	160	GPIO60	GPIO60	105	GPIO60	GPIO60	105
GPIO1	GPIO1	161	GPIO59	GPIO59	104	GPIO59	GPIO59	104
GPIO2	GPIO2	162	GPIO58	GPIO58	103	GPIO58	GPIO58	103
GPIO3	GPIO3	163	GPIO57	GPIO57	102	GPIO57	GPIO57	102
GPIO4	GPIO4	164	GPIO56	GPIO56	101	GPIO56	GPIO56	101
GPIO5	GPIO5	165	GPIO55	GPIO55	100	GPIO55	GPIO55	100
GPIO6	GPIO6	166	VDDIO	VDDIO	99	VDDIO	VDDIO	99
GPIO7	GPIO7	167	GPIO54	GPIO54	98	GPIO54	GPIO54	98
VDDIO	VDDIO	168	GPIO53	GPIO53	97	GPIO53	GPIO53	97
VDD	VDD	169	GPIO52	GPIO52	96	GPIO52	GPIO52	96
GPIO88	GPIO88	170	GPIO51	GPIO51	95	GPIO51	GPIO51	95
GPIO89	GPIO89	171	GPIO50	GPIO50	94	GPIO50	GPIO50	94
GPIO90	GPIO90	172	ERRINSTS	ERRINSTS	93	ERRINSTS	ERRINSTS	93
GPIO91	GPIO91	173	GPIO24H/ERRINSTS	GPIO24H/ERRINSTS	92	GPIO24H/ERRINSTS	GPIO24H/ERRINSTS	92
GPIO92	GPIO92	174	VDDIO	VDDIO	91	VDDIO	VDDIO	91
GPIO93	GPIO93	175	GPIO48	GPIO48	90	GPIO48	GPIO48	90
GPIO94	GPIO94	176	GPIO41	GPIO41	89	GPIO41	GPIO41	89

F28P65x			F2837x		
GPIO10	GPIO10	1	GPIO28	GPIO28	32
GPIO11	GPIO11	2	GPIO27	GPIO27	31
VDDIO	VDDIO	3	ADCIN0/GPIO199	ADCIN0/GPIO199	22
GPIO12	GPIO12	4	ADCIN1/GPIO200	ADCIN1/GPIO200	23
GPIO13	GPIO13	5	ADCIN2/GPIO201	ADCIN2/GPIO201	24
GPIO14	GPIO14	6	ADCIN3/GPIO202	ADCIN3/GPIO202	25
GPIO15	GPIO15	7	ADCIN4/GPIO203	ADCIN4/GPIO203	26
GPIO16	GPIO16	8	ADCIN5/GPIO204	ADCIN5/GPIO204	27
GPIO17	GPIO17	9	ADCIN6/GPIO205	ADCIN6/GPIO205	28
GPIO18	GPIO18	10	ADCIN7/GPIO206	ADCIN7/GPIO206	29
VDDIO	GPIO22	11	ADCIN8/ADC237	ADCIN8/ADC237	31
GPIO19	GPIO19	12	VREFLO	VREFLO	32
GPIO20	GPIO20	13	VREFH	VREFH	33
GPIO21	GPIO21	14	VSSA	VSSA	34
VDDIO	VDDIO	15	VREFHIC	VREFHIC	35
VDD	VDD	16	VDDA	VDDA	36
GPIO99	GPIO99	17	ADCIN5/ADC232	ADCIN5/ADC232	38
GPIO8	GPIO8	18	ADCIN4/ADC231	ADCIN4/ADC231	39
GPIO9	GPIO9	19	ADCIN3/ADC230	ADCIN3/ADC230	40
VDDIO	GPIO106	20	ADCIN2/ADC229	ADCIN2/ADC229	41
VDD	GPIO23	21	ADCIN1/ADC228	ADCIN1/ADC228	42
GPIO22	GPIO22	22	ADCIN0/ADC227	ADCIN0/ADC227	43
GPIO23	GPIO23	23	ADCIN15/ADC226	ADCIN15/ADC226	44
GPIO24	GPIO24	24			
GPIO25	GPIO25	25			
VDDIO	VDDIO	26			
GPIO26	GPIO26	27			
GPIO27	GPIO27	28			
ADCIN4	ADCIN4	29			
ADCIN3	ADCIN3	30			
ADCIN2	ADCIN2	31			
VREFLO	VREFLO	32			
VREFH	VREFH	33			
VSSA	VSSA	34			
VREFHIC	VREFHIC	35			
VDDA	VDDA	36			
ADCIN5	ADCIN5	37			
ADCIN4	ADCIN4	38			
ADCIN3	ADCIN3	39			
ADCIN2	ADCIN2	40			
ADCIN1	ADCIN1	41			
ADCIN0	ADCIN0	42			
ADCIN15	ADCIN15	43			
ADCIN14	ADCIN14	44			

176-Pin PTP

Legend

100% Compatible
Minor Incompatibility – Signals in Common
Medium Incompatibility – Different Signals, Same Type
Medium Incompatibility – Dual Routing
Major Incompatibility – Different Signals & Type
Digital I/O Functionality on F28P65x Analog Pins

图 2-1. F2837x 和 F28P65x 176 引脚重叠

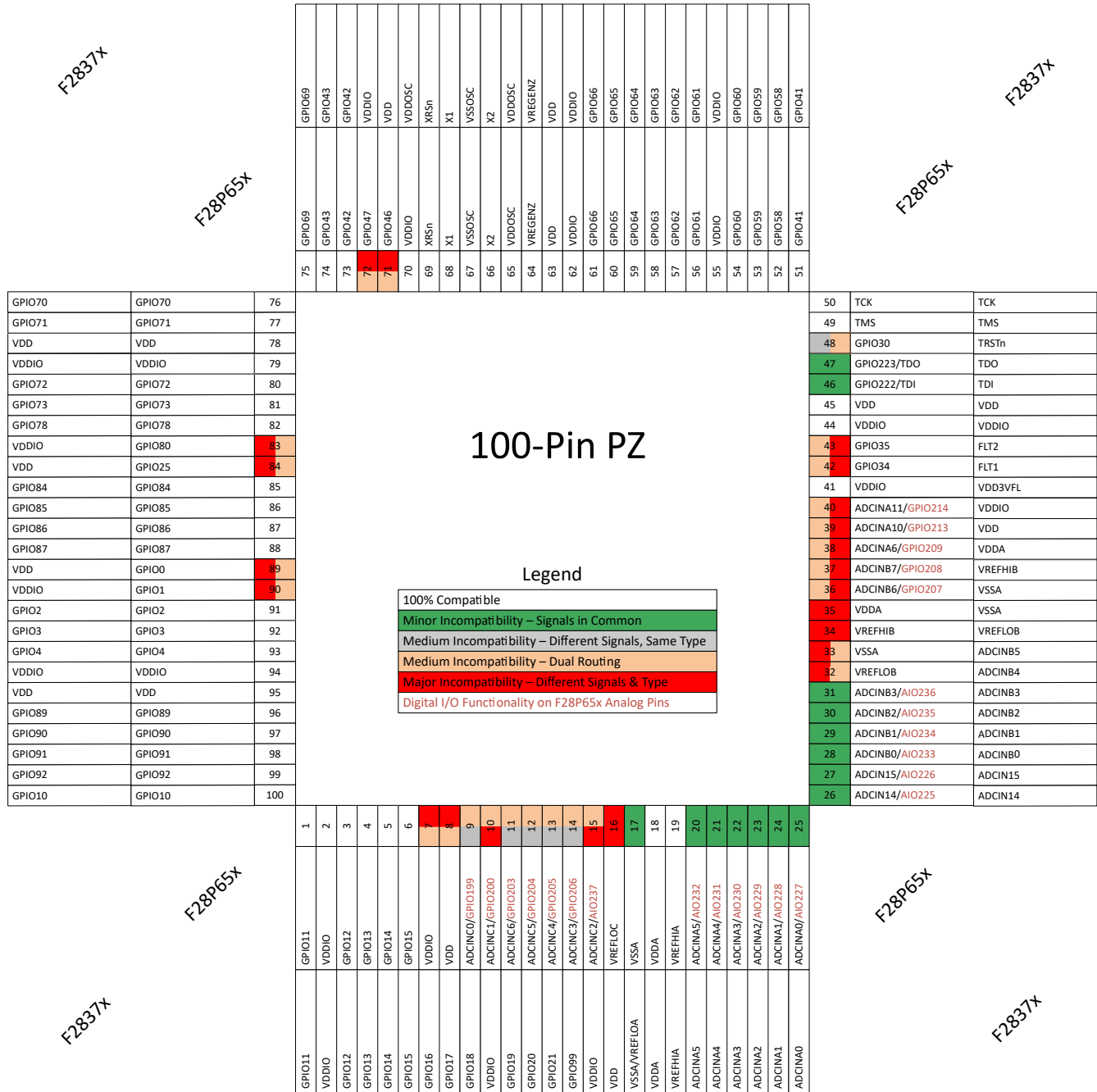


图 2-2. F2837x 和 F28P65x 100 引脚重叠

2.2 使用现有 176 引脚 F2837x PCB 设计

本节介绍了将现有 F2837x 176P PCB 设计与 F28P65x 器件结合使用的注意事项。表 2-1 概述了迁移。

有关颜色图例，请参阅图 2-1。

对于某些引脚，GPIO 编号分配已移至 F28P65x 中的不同引脚位置。此外，F28P65x ADCD 不可用，但 F2837x ADCD 引脚资源现在是 F28P65x 中的 ADCA 和 ADCB 通道。节 2.2.3 介绍了在应用软件中针对 F2837x 和 F28P65x 器件之间的 GPIO 和 ADC 更改而需要进行的迁移更改。

表 2-1. F2837x 和 F28P65x 之间的 176 引脚 PTP

引脚编号	引脚名称		转换类型	操作	
	F2837x	F28P65x		F2837x 至 F28P65x	F28P65x 至 F2837x
次要不兼容性问题 - 通用信号⁽¹⁾					
29	ADCINC4	ADCINC4/GPIO205	公共模拟通道	使用 ADCINC4	
30	ADCINC3	ADCINC3/GPIO206		使用 ADCINC3	
31	ADCINC2	ADCINC2/AIO237		使用 ADCINC2	
38	ADCINA5	ADCINA5/AIO232		使用 ADCINA5	
39	ADCINA4	ADCINA4/AIO231		使用 ADCINA4	
40	ADCINA3	ADCINA3/AIO230		使用 ADCINA3	
41	ADCINA2	ADCINA2/AIO229		使用 ADCINA2	
42	ADCINA1	ADCINA1/AIO228		使用 ADCINA1	
43	ADCINA0	ADCINA0/AIO227		使用 ADCINA0	
44	ADCIN14	ADCIN14/AIO225		使用 ADCIN14	
45	ADCIN15	ADCIN15/AIO226		使用 ADCIN15	
46	ADCINB0	ADCINB0/AIO233		使用 ADCINB0	
47	ADCINB1	ADCINB1/AIO234		使用 ADCINB1	
48	ADCINB2	ADCINB2/AIO235		使用 ADCINB2	
49	ADCINB3	ADCINB3/AIO236		使用 ADCINB3	
77	TDI	GPIO222/TDI		通用 JTAG	使用 TDI
78	TDO	GPIO223/TDO	使用 TDO		
92	ERRORSTS	GPIO224/ERRORSTS	通用 ERROR 引脚	使用 ERRORSTS	
中等不兼容性问题 - 不同信号，同一类型					
22	GPIO22	ADCINC0/GPIO199	GPIO 功能兼容。软件需要考虑这些引脚上 GPIO 分配的变化。	将代码更新为 GPIO199	将代码更新为 GPIO22
23	GPIO23	ADCINC9/GPIO200		将代码更新为 GPIO200	将代码更新为 GPIO23
24	GPIO24	ADCINC8/GPIO201		将代码更新为 GPIO201	将代码更新为 GPIO24
25	GPIO25	ADCINC7/GPIO202		将代码更新为 GPIO202	将代码更新为 GPIO25
27	GPIO26	ADCINC6/GPIO203		将代码更新为 GPIO203	将代码更新为 GPIO26
28	GPIO27	ADCINC5/GPIO204		将代码更新为 GPIO204	将代码更新为 GPIO27
63	GPIO30	ADCINA11/GPIO214		将代码更新为 GPIO214	将代码更新为 GPIO30
64	GPIO28	ADCINB4/GPIO215		将代码更新为 GPIO215	将代码更新为 GPIO28
65	GPIO29	ADCINB5/GPIO216		将代码更新为 GPIO216	将代码更新为 GPIO29
66	GPIO31	ADCINB8/GPIO217		将代码更新为 GPIO217	将代码更新为 GPIO31
67	GPIO32	ADCINB9/GPIO218	将代码更新为 GPIO218	将代码更新为 GPIO32	
56	ADCIND0	ADCINB7	模拟功能兼容	将代码更新为 ADCINB7	将代码更新为 ADCIND0
57	ADCIND1	ADCINA6		将代码更新为 ADCINA6	将代码更新为 ADCIND1
58	ADCIND2	ADCINA7		将代码更新为 ADCINA7	将代码更新为 ADCIND2
59	ADCIND3	ADCINA8		将代码更新为 ADCINA8	将代码更新为 ADCIND3
60	ADCIND4	ADCINA9		将代码更新为 ADCINA9	将代码更新为 ADCIND4
主要不兼容性问题 - 不同的信号和类型					
79	TRSTn	GPIO30	TRSTn 函数	不要用作 GPIO，因为它有一个 2.2k 下拉电阻	用作带有 2.2k 下拉电阻的 TRSTn 引脚

表 2-1. F2837x 和 F28P65x 之间的 176 引脚 PTP (续)

引脚编号	引脚名称		转换类型	操作	
	F2837x	F28P65x		F2837x 至 F28P65x	F28P65x 至 F2837x
11	VDDIO	GPIO22	电源至 GPIO	连接到 3.3V 电源。确保 GPIO 未配置为输出	用作 VDDIO
20	VDDIO	GPIO106			
82	VDDIO	GPIO26			
106	VDDIO	GPIO105			
116	VDDIO	GPIO32			
125	VDDIO	GPIO27			
147	VDDIO	GPIO104			
159	VDDIO	GPIO24			
126	VDD	GPIO103	电源至模拟	连接到 1.2V 电源。禁用 GPIO 的数字输入	用作 VDD
153	VDD	GPIO25			
158	VDD	GPIO31			
61	VDD	ADCINA10/GPIO213	基准至模拟	可选择使用模拟通道监控 VDD、VDDIO、VREFLO 或 VREFHI 信号	用作 VDD
20	VDDIO	ADCINC1/GPIO198			
68	VDDIO	ADCINB10/GPIO219			
51	VREFLOD	ADCINB11			
55	VREFHID	ADCINB6	测试焊盘至 GPIO	如果电路板中布线正确，则用作 GPIO 引脚	用作模拟基准引脚
73	FLT1	GPIO29			
74	FLT2	GPIO28			

(1) 软件中已选定要使用的通道

2.2.1 JTAG TRSTn 无连接

从 F2837x 迁移到 F28P65x 器件时，JTAG 连接中的 TRSTn 引脚应保留为无连接。有关可视化图，请参阅图 2-3。

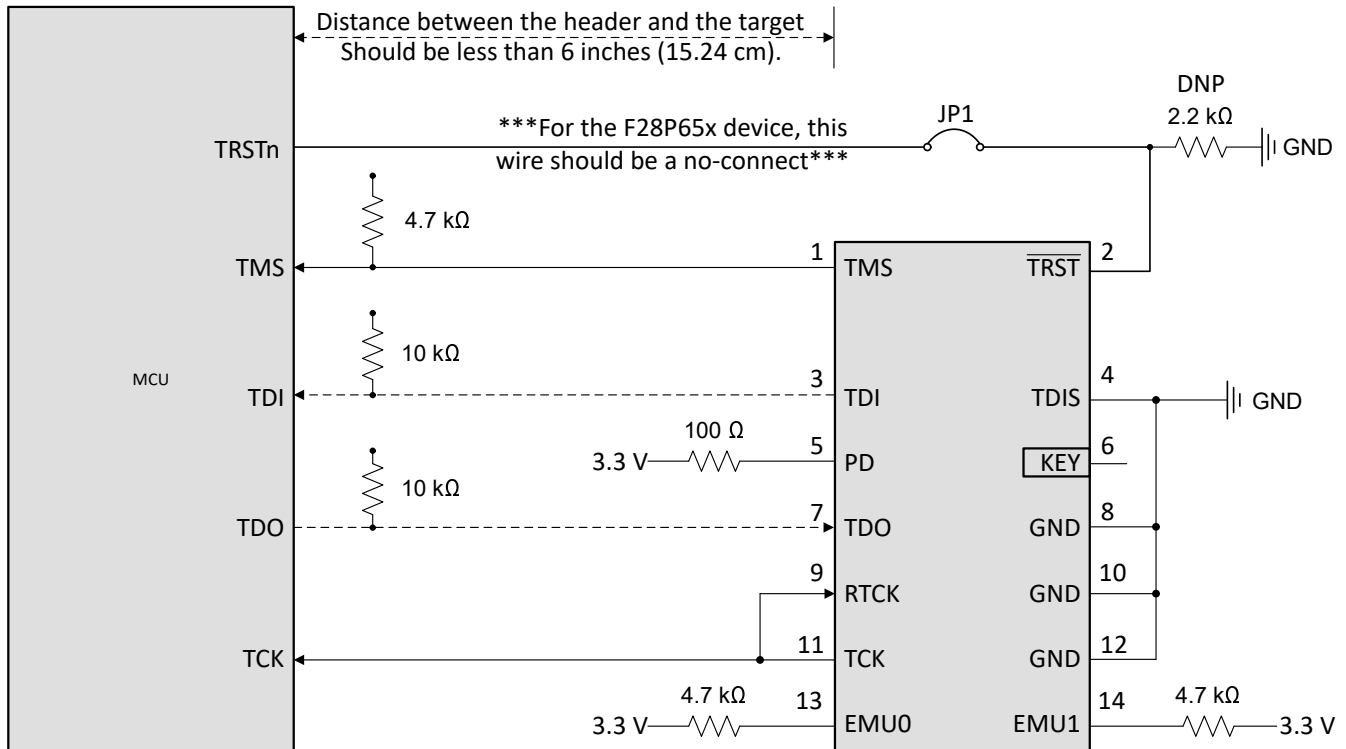


图 2-3. JTAG 连接图

2.2.2 GPIO 输入缓冲器控制寄存器

GPIO 输入缓冲器控制寄存器 (GPIOINENACTRL) 配置是启用还是禁用输入缓冲器。默认设置为禁用。如果迁移到 F28P65x 后相应的 GPIO 连接到 VDD，则该寄存器中相应的 GPIO 位必须设置为“1”，以防止 F28P65x 器件上电时出现错误。该寄存器位于模拟子系统中，基地址为 0x0005 D700。GPIOINENACTRL 的偏移量为 0x134。

表 2-2. GPIOINENACTRL 寄存器字段说明

位	字段	类型	复位	说明
31-6	RESERVED	R	0h	保留
5	GPIO103	R/W	1h	GPIO103 的一次性配置，决定是启用还是禁用输入缓冲器 (INENA 控制) 0 - 禁用输入缓冲器 1 - 启用输入缓冲器 复位类型：XRSn
4	GPIO46	R/W	1h	GPIO46 的一次性配置，决定是启用还是禁用输入缓冲器 (INENA 控制) 0 - 禁用输入缓冲器 1 - 启用输入缓冲器 复位类型：XRSn
3	GPIO31	R/W	1h	GPIO31 的一次性配置，决定是启用还是禁用输入缓冲器 (INENA 控制) 0 - 禁用输入缓冲器 1 - 启用输入缓冲器 复位类型：XRSn
2	GPIO25	R/W	1h	GPIO25 的一次性配置，决定是启用还是禁用输入缓冲器 (INENA 控制) 0 - 禁用输入缓冲器 1 - 启用输入缓冲器 复位类型：XRSn
1	GPIO23	R/W	1h	GPIO23 的一次性配置，决定是启用还是禁用输入缓冲器 (INENA 控制) 0 - 禁用输入缓冲器 1 - 启用输入缓冲器 复位类型：XRSn
0	GPIO0	R/W	1h	GPIO0 的一次性配置，决定是启用还是禁用输入缓冲器 (INENA 控制) 0 - 禁用输入缓冲器 1 - 启用输入缓冲器 复位类型：XRSn

2.2.3 176 引脚 GPIO 引脚/多路复用和 ADCD 注意事项

节 2.2.3.1 概述了从 F2837x 更改为 F28P65x 的某些引脚位置的 GPIO 编号和相应的外设多路复用引脚功能。两个器件都保留了这些引脚位置的大多数外设功能（少数除外），如表中所示。下面的示例说明了如何考虑 GPIO 编号和外设功能的变化：

- 如果在 F2837x 应用中，引脚 22 被用作 GPIO22 SCIB_TX (多路复用器位置 3) 引脚，并且插入了 F28P65x 器件，GPIO 引脚分配必须在软件中更改为 GPIO199 SCIB_TX (多路复用器位置 3)

节 2.2.3.2 概述了从 F2837x 迁移到 F28P65x 时将占据 ADCD 模块位置的 ADC 通道。根据表中分配的功能/通道分配，相应地更改 ADC 通道设置。

2.2.3.1 具有不同 GPIO 分配的 176 引脚 PTP 引脚

表 2-3. 176-P PTP 图例

颜色	说明
	两种器件通用
	仅适用于 F2837x
	只适用于 F28P65x

备注

对于下面的多路复用器表，在某些情况下，SPI 引脚将显示差异，但只是名称方面的差异。功能是相同的。F28P65x 中的名称更改如下：

- SPI_SOMI 更改为 SPI_POCI
- SPI_SIMO 更改为 SPI_PICO
- SPI_STE 更改为 SPI_PTE

表 2-4. GPIO 编号变化的多路复用器查找表

引脚	0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15
22	GPIO22	EQEP1_STROBE	MCLKXA	SCIB_TX	EPWM12_A	SPIB_CLK	SD1_D4	MCANA_T X	EMIF1_RAS			SPIC_CLK	ESC_TX1_D ATA0
	GPIO199		EPWM17_A										
23	GPIO23	EQEP1_INDEX	MFSXA	SCIB_RX	EPWM12_B	SPIB_STE	SD1_C4	MCANA RX	EMIF1_CAS	ESC_TX1_DATA1		SPIC_PTE	ESC_PHY_R ESETn
	GPIO200		EPWM17_B										
24	GPIO24	OUTPUTXBAR1	EQEP2_A	MDXB	LINB_TX	SPIB_SIMO	SD2_D1	PMBUSA SCL	EMIF1_DQM0	ESC_TX1_DATA2	EPWM13_ A	ESC_RX0_DATA1	ESC_RX0_C LK
	GPIO201			EPWM18_A		SPIB_PICO							
25	GPIO25	OUTPUTXBAR2	EQEP2_B	MDRB	LINB_RX	SPIB_SOMI	SD2_C1	PMBUSA SDA	EMIF1_DQM1	ESC_TX1_DATA3	EPWM13_ B	FSITXA_D1	
	GPIO202			EPWM18_B		SPIB_POCI							
27	GPIO26	OUTPUTXBAR3	EQEP2_INDEX	MCLKXB	OUTPUTXBAR3	SPIB_CLK	SD2_D2	PMBUSA ALERT	EMIF1_DQM2	ESC_MDIO_CLK	EPWM14_ A	FSITXA_D0	EPWM8_B
	GPIO203			SPIA_POCI									
28	GPIO27	OUTPUTXBAR4	EQEP2_STROBE	MFSXB	OUTPUTXBAR4	SPIB_STE	SD2_C2	PMBUSA CTL	EMIF1_DQM3	ESC_MDIO_DATA	EPWM14_ B	FSITXA_CLK	SD1_D3
	GPIO204			SPIA_CLK		SPIB_PTE							
64	GPIO28	SCIA_RX	EMIF1_CS4n	CANRX	OUTPUTXBAR5	EQEP3_A	SD2_D3	EMIF1_C S2n	I2CB_SDA	SPIC_POCI	EPWM15_ A	LINA_TX	EMIF1_D12
	GPIO215												
65	GPIO29	SCIA_TX	EMIF1_SDCKE	SPID_CLK	OUTPUTXBAR6	EQEP3_B	SD2_C3	EMIF1_C S3n	ESC_LATCH0	ESC_I2C_SDA	EPWM15_ B	ESC_SYNC0	EMIF1_D13
	GPIO216												
63	GPIO30	CANA_RX	EMIF1_CLK	MCANA_RX	OUTPUTXBAR7	EQEP3_STROBE	SD2_D4	EMIF1_C S4n	ESC_LATCH1	ESC_I2C_SCL	EPWM16_ A	ESC_SYNC1	SPID_PICO
	GPIO214												

表 2-4. GPIO 编号变化的多路复用器查找表 (续)

引脚	0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15
66	GPIO31	CANA_TX	EMIF1_WEn	MCANA_TX	OUTPUTXBAR8	EQEP3_INDEX	SD2_C4	EMIF1_R NW	I2CA_SDA	SPID_PTE	EPWM16_ B	LINB_TX	SPID_POCI
	GPIO217												
67	GPIO32	I2CA_SDA	EMIF1_CS0n	SPIA_PICO	EQEP4_A	LINB_TX	CLB_OUTPUTXB AR1	EMIF1_O En	I2CA_SCL				SPID_CLK
	GPIO218												

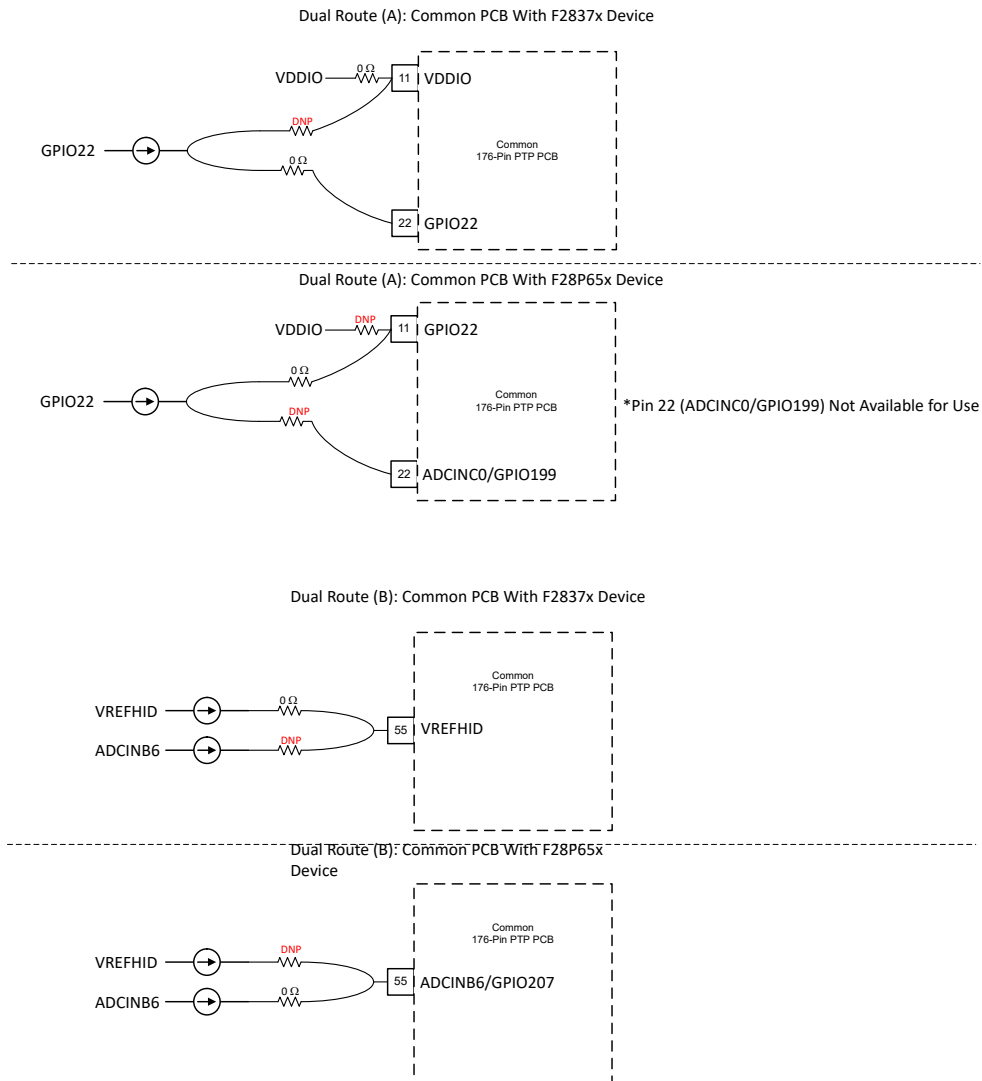
2.2.3.2 ADCD 通道迁移

表 2-5. 176 引脚 PTP ADCD 资源迁移

引脚编号	引脚名称		转换类型	操作	
	F2837x	F28P65x		F2837x 至 F28P65x	F28P65x 至 F2837x
56	ADCIND0	ADCINB7	模拟功能兼容	将代码更新为 ADCINB7	将代码更新为 ADCIND0
57	ADCIND1	ADCINA6		将代码更新为 ADCINA6	将代码更新为 ADCIND1
58	ADCIND2	ADCINA7		将代码更新为 ADCINA7	将代码更新为 ADCIND2
59	ADCIND3	ADCINA8		将代码更新为 ADCINA8	将代码更新为 ADCIND3
60	ADCIND4	ADCINA9		将代码更新为 ADCINA9	将代码更新为 ADCIND4
51	VREFLOD	ADCINB11	基准至模拟	ADCINB11 可用于对 VREFLO 信号进行采样	用作模拟基准引脚
55	VREFHID	ADCINB6		ADCINB6 可用于对 VREFHI 信号进行采样	

2.3 176 引脚 PTP 新型 PCB 设计

为了支持使用现有 F2837x 176 引脚器件对 F28P65x 进行早期开发，此补充部分介绍了图 2-4 中所示的双路布线技术。图 2-1 中概述了完整的引脚使用建议。


图 2-4. 双路布线技术示意图

有关颜色图例，请参阅图 2-1。

表 2-6. 适用于 F2837x 和 F28P65x 的通用 176 引脚 PTP PCB 设计

引脚编号	引脚名称		转换类型	操作	
	F2837x	F28P65x		F2837x 至 F28P65x	F28P65x 至 F2837x
次要不兼容性问题 - 通用信号					
29	ADCINC4	ADCINC4/GPIO205	公共模拟通道	使用 ADCINC4	
30	ADCINC3	ADCINC3/GPIO206		使用 ADCINC3	
31	ADCINC2	ADCINC2/AIO237		使用 ADCINC2	
38	ADCINA5	ADCINA5/AIO232		使用 ADCINA5	
39	ADCINA4	ADCINA4/AIO231		使用 ADCINA4	
40	ADCINA3	ADCINA3/AIO230		使用 ADCINA3	
41	ADCINA2	ADCINA2/AIO229		使用 ADCINA2	
42	ADCINA1	ADCINA1/AIO228		使用 ADCINA1	
43	ADCINA0	ADCINA0/AIO227		使用 ADCINA0	
44	ADCIN14	ADCIN14/AIO225		使用 ADCIN14	
45	ADCIN15	ADCIN15/AIO226		使用 ADCIN15	
46	ADCINB0	ADCINB0/AIO233		使用 ADCINB0	
47	ADCINB1	ADCINB1/AIO234		使用 ADCINB1	
48	ADCINB2	ADCINB2/AIO235		使用 ADCINB2	
49	ADCINB3	ADCINB3/AIO236		使用 ADCINB3	
77	TDI	GPIO222/TDI		通用 JTAG	使用 TDI
78	TDO	GPIO223/TDO	使用 TDO		
92	ERRORSTS	GPIO224/ERRORSTS	通用 ERROR 引脚	使用 ERRORSTS	
中等不兼容性问题 - 不同信号，同一类型					
56	ADCIND0	ADCINB7	模拟功能兼容	将代码更新为 ADCINB7	将代码更新为 ADCIND0
57	ADCIND1	ADCINA6		将代码更新为 ADCINA6	将代码更新为 ADCIND1
58	ADCIND2	ADCINA7		将代码更新为 ADCINA7	将代码更新为 ADCIND2
59	ADCIND3	ADCINA8		将代码更新为 ADCINA8	将代码更新为 ADCIND3
60	ADCIND4	ADCINA9		将代码更新为 ADCINA9	将代码更新为 ADCIND4
中等不兼容性问题 - 双路布线¹					
22	GPIO22	ADCINC0/GPIO199	双路 PCB 布线，通过 0 欧姆电阻器或 DNP 连接到 GPIO 通道或电源引脚。	双路布线 (A) 至引脚 22 和引脚 11	
23	GPIO23	ADCINC9/GPIO200		双路布线 (A) 至引脚 23 和引脚 16	
24	GPIO24	ADCINC8/GPIO201		双路布线 (A) 至引脚 24 和引脚 159	
25	GPIO25	ADCINC7/GPIO202		双路布线 (A) 至引脚 25 和引脚 153	
27	GPIO26	ADCINC6/GPIO203		双路布线 (A) 至引脚 27 和引脚 82	
28	GPIO27	ADCINC5/GPIO204		双路布线 (A) 至引脚 28 和引脚 125	
63	GPIO30	ADCINA11/GPIO214		双路布线 (A) 至引脚 63 和引脚 79，请参阅数据表了解 F2837x TRSTn 要求	
64	GPIO28	ADCINB4/GPIO215		双路布线 (A) 至引脚 64 和引脚 74	
65	GPIO29	ADCINB5/GPIO216		双路布线 (A) 至引脚 65 和引脚 73	
66	GPIO31	ADCINB8/GPIO217		双路布线 (A) 至引脚 66 和引脚 158	
67	GPIO32	ADCINB9/GPIO218		双路布线 (A) 至引脚 67 和引脚 116	
中等不兼容性问题 - 双路布线²					
55	VREFHID	ADCINB6	ADC VREFHI 至模拟	将 0 欧姆电阻安装到 ADCINB6	将 0 欧姆电阻安装到 VREFHID
51	VREFLOD	ADCINB11	ADC VREFLO 至模拟	将 0 欧姆电阻安装到 ADCINB11	将 0 欧姆电阻安装到 VREFLOD
79	TRSTn	GPIO30	TRSTn 函数	将 0 欧姆电阻安装到 GPIO30	将 0 欧姆电阻安装到 TRSTn

¹ 使用图 2-4 中的双路布线示例图 (a)

² 使用图 2-4 中的双路布线示例图 (B)

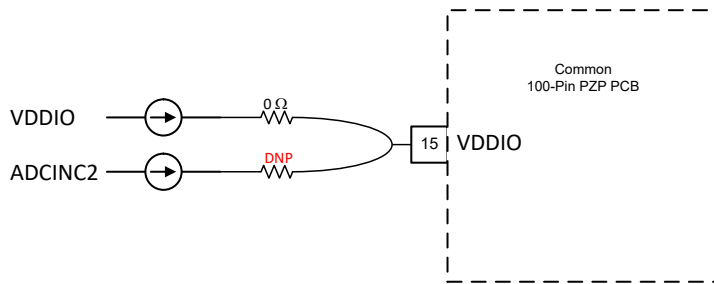
表 2-6. 适用于 F2837x 和 F28P65x 的通用 176 引脚 PTP PCB 设计 (续)

引脚编号	引脚名称		转换类型	操作	
	F2837x	F28P65x		F2837x 至 F28P65x	F28P65x 至 F2837x
20	VDDIO	GPIO106	双路 PCB 布线，通过 0 欧姆电阻或 DNP 连接到 GPIO/AGPIO 通道或电源引脚。	将 0 欧姆电阻安装到 GPIO/AGPIO	将 0 欧姆电阻安装到 VDDIO
106	VDDIO	GPIO105			
147	VDDIO	GPIO104			
20	VDDIO	ADCINC1/GPIO198			
68	VDDIO	ADCINB10/GPIO219			将 0 欧姆电阻安装到 VDD
61	VDD	ADCINA10/GPIO213			
153	VDD	GPIO25			
158	VDD	GPIO31			
126	VDD	GPIO103			
74	FLT2	GPIO28	双路 PCB 布线，通过 0 欧姆电阻或 DNP 连接到 GPIO 通道或 FLT	将 0 欧姆电阻安装到 GPIO 通道	将 0 欧姆电阻安装到 FLT 焊盘
73	FLT1	GPIO29			

2.4 100 引脚 PZP 新型 PCB 设计

为了支持使用现有 F2837x 100 引脚器件对 F28P65x 进行早期开发，此补充部分介绍了图 2-5 中所示的双路布线技术。图 2-2 中概述了完整的引脚使用建议。

Dual Route: Common PCB With F2837x Device



Dual Route: Common PCB With F28P65x Device

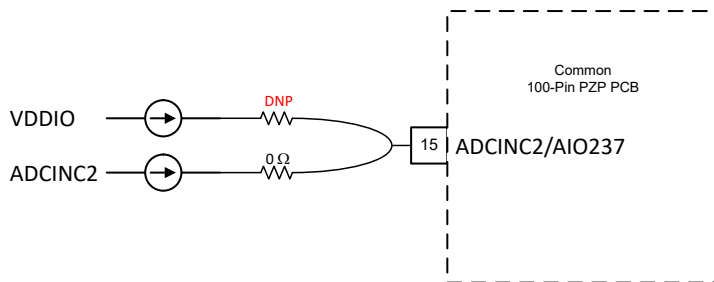


图 2-5. 双路布线技术示意图

有关颜色图例，请参阅图 2-2。

表 2-7. 适用于 F2837x 和 F28P65x 的通用 100 引脚 PTP PCB 设计

引脚编号	引脚名称		转换类型	操作	
	F2837x	F28P65x		F2837x 至 F28P65x	F28P65x 至 F2837x
次要不兼容性问题 - 通用信号					

表 2-7. 适用于 F2837x 和 F28P65x 的通用 100 引脚 PTP PCB 设计 (续)

引脚编号	引脚名称		转换类型	操作		
	F2837x	F28P65x		F2837x 至 F28P65x	F28P65x 至 F2837x	
17	VSSA/ VREFLOA	VSSA	公共模拟通道	使用 VSSA		
20	ADCINA5	ADCINA5/AIO232		使用 ADCINA5		
21	ADCINA4	ADCINA4/AIO231		使用 ADCINA4		
22	ADCINA3	ADCINA3/AIO230		使用 ADCINA3		
23	ADCINA2	ADCINA2/AIO229		使用 ADCINA2		
24	ADCINA1	ADCINA1/AIO228		使用 ADCINA1		
25	ADCINA0	ADCINA0/AIO227		使用 ADCINA0		
26	ADCIN14	ADCIN14/AIO225		使用 ADCIN14		
27	ADCIN15	ADCIN15/AIO226		使用 ADCIN15		
28	ADCINB0	ADCINB0/AIO233		使用 ADCINB0		
29	ADCINB1	ADCINB1/AIO234		使用 ADCINB1		
30	ADCINB2	ADCINB2/AIO235		使用 ADCINB2		
31	ADCINB3	ADCINB3/AIO236		使用 ADCINB3		
46	TDI	GPIO222/TDI		通用 JTAG	使用 TDI	
47	TDO	GPIO223/TDO	使用 TDO			
中等不兼容性问题 - 双路布线³						
7	GPIO16	VDDIO	双路 PCB 布线，通过 0 欧姆电阻或 DNP。	将 0 欧姆电阻安装到 VDDIO	将 0 欧姆电阻安装到 GPIO	
8	GPIO17	VDD		将 0 欧姆电阻安装到 VDD		
32	ADCINB4	VREFLOB		将 0 欧姆电阻安装到 VREFLOB	将 0 欧姆电阻安装到 ADC 通道	
33	ADCINB5	VSSA		将 0 欧姆电阻安装到 VSSA		
9	GPIO18	ADCINC0/GPIO199		将 0 欧姆电阻安装到 GPIO	将 0 欧姆电阻安装到 GPIO/AGPIO	
11	GPIO19	ADCINC6/GPIO203				
12	GPIO20	ADCINC5/GPIO204				
13	GPIO21	ADCINC4/GPIO205				
14	GPIO99	ADCINC3/GPIO206				
48	TRSTn	GPIO30				将 0 欧姆电阻安装到 TRSTn
37	VREFHIB	ADCINB7/GPIO208				将 0 欧姆电阻安装到 VREFHIB
39	VDD	ADCINA10/GPIO213				将 0 欧姆电阻安装到 VDD
71	VDD	GPIO46				
84	VDD	GPIO25				
89	VDD	GPIO0				
15	VDDIO	ADCINC2/AIO237				将 0 欧姆电阻安装到 VDDIO
10	VDDIO	ADCINC1/GPIO200				
40	VDDIO	ADCINA11/GPIO214				
72	VDDIO	GPIO47				
83	VDDIO	GPIO80				
90	VDDIO	GPIO1				
38	VDDA	ADCINA6/GPIO209		将 0 欧姆电阻安装到 VDDA		
33	VSSA	ADCINB5		将 0 欧姆电阻安装到 VSSA		
36	VSSA	ADCINB6/GPIO207		将 0 欧姆电阻安装到 FLT 焊盘		
42	FLT1	GPIO34				
43	FLT2	GPIO35				
主要不兼容性问题 (必须通过 0 欧姆电阻隔离) - 双路布线⁴						
16	VDD	VREFLOC		双路 PCB 布线，通过 0 欧姆电阻或 DNP。	将 0 欧姆电阻安装到 VREFLO	将 0 欧姆电阻安装到 VDD
34	VREFLOB	VREFHIB	将 0 欧姆电阻安装到 VREFHI		将 0 欧姆电阻安装到 VREFLO	
35	VSSA	VDDA	将 0 欧姆电阻安装到 VDDA		将 0 欧姆电阻安装到 VSSA	

³ 使用图 2-5 中的双路布线示例图

⁴ 使用图 2-5 中的双路布线示例图

2.5 将 337-BGA ZWT 应用于 256-BGA ZEJ 或 169-BGA NMR

F2837x BGA 引脚排列仅在 337-BGA ZWT 引脚排列中提供。在 F28P65x 中，256 ZEJ 和 169 NMR 封装略图中均提供了 BGA 引脚排列。从 F2837x BGA 切换到 F28P65x BGA 时，由于涉及不同的封装类型，显然无法实现电路板的可重用性，因此需要新的电路板设计。表 2-8 提供了可用数字通道的比较结果，表 2-9 展示了模拟通道，而表 2-10 总结了 F2837x 和 F28P65x 器件采用不同 BGA 封装时的可用资源。在为 F28P65x BGA 器件设计新的原理图/电路板时，请在规划引脚资源时参考这些表。一般来说，与 F2837x BGA 封装相比，F28P65x 256 或 169 BGA 中将会有更多可用的灵活模拟和数字引脚。

表 2-8. F2837x 和 F28P65x BGA 数字通道比较

F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
GPIO0	GPIO0	GPIO0
GPIO1	GPIO1	GPIO1
GPIO2	GPIO2	GPIO2
GPIO3	GPIO3	GPIO3
GPIO4	GPIO4	GPIO4
GPIO5	GPIO5	GPIO5
GPIO6	GPIO6	GPIO6
GPIO7	GPIO7	GPIO7
GPIO8	GPIO8	GPIO8
GPIO9	GPIO9	GPIO9
GPIO10	GPIO10	GPIO10
GPIO11	GPIO11	GPIO11
GPIO12	GPIO12	GPIO12
GPIO13	GPIO13	GPIO13
GPIO14	GPIO14	GPIO14
GPIO15	GPIO15	GPIO15
GPIO16	GPIO16	GPIO16
GPIO17	GPIO17	GPIO17
GPIO18	GPIO18	GPIO18
GPIO19	GPIO19	GPIO19
GPIO20	GPIO20	GPIO20
GPIO21	GPIO21	GPIO21
GPIO22	GPIO22	GPIO22
GPIO23	GPIO23	GPIO23
GPIO24	GPIO24	GPIO24
GPIO25	GPIO25	GPIO25
GPIO26	GPIO26	GPIO26
GPIO27	GPIO27	GPIO27
GPIO28	GPIO28	GPIO28
GPIO29	GPIO29	GPIO29
GPIO30	GPIO30	GPIO30
GPIO31	GPIO31	
GPIO32	GPIO32	GPIO32
GPIO33	GPIO33	GPIO33
GPIO34	GPIO34	GPIO34
GPIO35	GPIO35	GPIO35
GPIO36	GPIO36	GPIO36
GPIO37	GPIO37	GPIO37
GPIO38	GPIO38	GPIO38

表 2-8. F2837x 和 F28P65x BGA 数字通道比较 (续)

F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
GPIO39	GPIO39	-
GPIO40	GPIO40	GPIO40
GPIO41	GPIO41	GPIO41
GPIO42	GPIO42	GPIO42
GPIO43	GPIO43	GPIO43
GPIO44	GPIO44	GPIO44
GPIO45	GPIO45	GPIO45
GPIO46	GPIO46	-
GPIO47	GPIO47	-
GPIO48	GPIO48	GPIO48
GPIO49	GPIO49	GPIO49
GPIO50	GPIO50	GPIO50
GPIO51	GPIO51	GPIO51
GPIO52	GPIO52	GPIO52
GPIO53	GPIO53	GPIO53
GPIO54	GPIO54	GPIO54
GPIO55	GPIO55	GPIO55
GPIO56	GPIO56	GPIO56
GPIO57	GPIO57	GPIO57
GPIO58	GPIO58	GPIO58
GPIO59	GPIO59	GPIO59
GPIO60	GPIO60	-
GPIO61	GPIO61	GPIO61
GPIO62	GPIO62	GPIO62
GPIO63	GPIO63	GPIO63
GPIO64	GPIO64	GPIO64
GPIO65	GPIO65	GPIO65
GPIO66	GPIO66	GPIO66
GPIO67	GPIO67	-
GPIO68	GPIO68	GPIO68
GPIO69	GPIO69	GPIO69
GPIO70	GPIO70	GPIO70
GPIO71	GPIO71	GPIO71
GPIO72	GPIO72	GPIO72
GPIO73	GPIO73	GPIO73
GPIO74	GPIO74	GPIO74
GPIO75	GPIO75	GPIO75
GPIO76	GPIO76	GPIO76
GPIO77	GPIO77	GPIO77
GPIO78	GPIO78	GPIO78
GPIO79	GPIO79	GPIO79
GPIO80	GPIO80	GPIO80
GPIO81	GPIO81	-
GPIO82	GPIO82	GPIO82
GPIO83	GPIO83	GPIO83
GPIO84	GPIO84	GPIO84
GPIO85	GPIO85	GPIO85

表 2-8. F2837x 和 F28P65x BGA 数字通道比较 (续)

F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
GPIO86	GPIO86	GPIO86
GPIO87	GPIO87	GPIO87
GPIO88	GPIO88	GPIO88
GPIO89	GPIO89	GPIO89
GPIO90	GPIO90	GPIO90
GPIO91	GPIO91	GPIO91
GPIO92	GPIO92	GPIO92
GPIO93	GPIO93	GPIO93
GPIO94	GPIO94	GPIO94
GPIO95	GPIO95	-
GPIO96	GPIO96	-
GPIO97	GPIO97	-
GPIO98	GPIO98	-
GPIO99	GPIO99	GPIO99
GPIO100	GPIO100	-
GPIO101	GPIO101	-
GPIO102	GPIO102	-
GPIO103	GPIO103	GPIO103
GPIO104	GPIO104	GPIO104
GPIO105	GPIO105	GPIO105
GPIO106	GPIO106	-
GPIO107	GPIO107	-
GPIO108	GPIO108	-
GPIO109	GPIO109	-
GPIO110	GPIO110	-
GPIO111	GPIO111	-
GPIO112	GPIO112	-
GPIO113	GPIO113	-
GPIO114	GPIO114	-
GPIO115	GPIO115	-
GPIO116	GPIO116	-
GPIO117	-	-
GPIO118	-	-
GPIO119	GPIO119	-
GPIO120	GPIO120	-
GPIO121	-	-
GPIO122	GPIO122	-
GPIO123	GPIO123	-
GPIO124	GPIO124	-
GPIO125	GPIO125	-
GPIO126	GPIO126	-
GPIO127	GPIO127	-
GPIO128	GPIO128	-
GPIO129	GPIO129	-
GPIO130	GPIO130	-
GPIO131	GPIO131	-
GPIO132	GPIO132	-

表 2-8. F2837x 和 F28P65x BGA 数字通道比较 (续)

F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
GPIO133	GPIO133	GPIO133
GPIO134	GPIO134	-
GPIO135	-	-
GPIO136	-	-
GPIO137	-	-
GPIO138	-	-
GPIO139	-	-
GPIO140	-	-
GPIO141	GPIO141	-
GPIO142	GPIO142	-
GPIO143	-	-
GPIO144	-	-
GPIO145	GPIO145	-
GPIO146	GPIO146	-
GPIO147	GPIO147	-
GPIO148	GPIO148	-
GPIO149	GPIO149	-
GPIO150	GPIO150	-
GPIO151	GPIO151	-
GPIO152	GPIO152	-
GPIO153	GPIO153	-
GPIO154	GPIO154	-
GPIO155	GPIO155	-
GPIO156	GPIO156	-
GPIO157	GPIO157	-
GPIO158	GPIO158	-
GPIO159	GPIO159	-
GPIO160	GPIO160	-
GPIO161	GPIO161	-
GPIO162	GPIO162	-
GPIO163	GPIO163	-
GPIO164	GPIO164	-
GPIO165	GPIO165	-
GPIO166	GPIO166	-
GPIO167	GPIO167	-
GPIO168	GPIO168	-
-	GPIO198	GPIO198
-	GPIO199	GPIO199
-	GPIO200	GPIO200
-	GPIO201	GPIO201
-	GPIO202	GPIO202
-	GPIO203	GPIO203
-	GPIO204	GPIO204
-	GPIO205	GPIO205
-	GPIO206	GPIO206
-	GPIO207	GPIO207
-	GPIO208	GPIO208

表 2-8. F2837x 和 F28P65x BGA 数字通道比较 (续)

F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
-	GPIO209	GPIO209
-	GPIO210	GPIO210
-	GPIO211	GPIO211
-	GPIO212	GPIO212
-	GPIO213	GPIO213
-	GPIO214	GPIO214
-	GPIO215	GPIO215
-	GPIO216	GPIO216
-	GPIO217	GPIO217
-	GPIO218	GPIO218
-	GPIO219	-
-	GPIO220/X1	GPIO220/X1
-	GPIO221/X2	GPIO221/X2
-	GPIO222	GPIO222
-	GPIO223	GPIO223
-	GPIO224	GPIO224

表 2-9. F2837x 和 F28P65x BGA 模拟通道比较

F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
ADCIN14	A14/B14/C14/AIO225	A14/B14/C14/AIO225
ADCIN15	A15/B15/C15/AIO226	A15/B15/C15/AIO226
A0/DACA_OUT	A0/DACA_OUT/AIO277	A0/DACA_OUT/AIO277
A1/DACB_OUT	A1/AIO228	A1/AIO228
A2	A2/AIO229	A2/AIO229
A3	A3/AIO230	A3/AIO230
A4	A4/AIO231	A4/AIO231
A5	A5/AIO232	A5/AIO232
-	A6/GPIO209	A6/GPIO209
-	A7/GPIO210	A7/GPIO210
-	A8/GPIO211	A8/GPIO211
-	A9/GPIO212	A9/GPIO212
-	A10/GPIO213	A10/GPIO213
-	A11/GPIO214	A11/GPIO214
B0/VDAC	B0/VDAC/AIO233	B0/VDAC/AIO233
B1/DACC_OUT	B1/DACC_OUT/AIO234	B1/DACC_OUT/AIO234
B2	B2/AIO235	B2/AIO235
B3	B3/AIO236	B3/AIO236
B4	B4/GPIO215	B4/GPIO215
B5	B5/GPIO216	B5/GPIO216
-	B6/GPIO207	B6/GPIO207
-	B7/GPIO208	B7/GPIO208
-	B8/GPIO217	B8/GPIO217
-	B9/GPIO218	B9/GPIO218
-	B10/GPIO219	-
-	B11/AIO240	-
-	B13/AIO238	-
-	C0/GPIO199	C0/GPIO199

表 2-9. F2837x 和 F28P65x BGA 模拟通道比较 (续)

F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
-	C1/GPIO198	C1/GPIO198
C2	C2/AIO237	C2/AIO237
C3	C3/GPIO206	C3/GPIO206
C4	C4/GPIO205	C4/GPIO205
C5	C5/GPIO204	C5/GPIO204
-	C6/GPIO203	C6/GPIO203
-	C7/GPIO202	C7/GPIO202
-	C8/GPIO201	C8/GPIO201
-	C9/GPIO200	C9/GPIO200
-	C10/AIO241	-
-	C11/AIO242	-
-	C13/AIO239	-
D0	-	-
D1	-	-
D2	-	-
D3	-	-
D4	-	-
D5	-	-
VREFHIA	VREFHIA	VREFHIA
VREFHIB	VREFHIB	VREFHIB
VREFHIC	VREFHIC	VREFHIC
VREFHID	-	-
VREFLOA	VREFLOA	VREFLOA
VREFLOB	VREFLOB	VREFLOB
VREFLOC	VREFLOC	VREFLOC
VREFLOD	-	-

表 2-10. F2837x 和 F28P65x 引脚汇总

说明	F2837x 337 ZWT	F28P65x 256 ZEJ	F28P65x 169 NMR
全部模拟引脚 (不包括 VREFHI/LO)	24	40	34
带数字输入的模拟通道 (AIO) 的数量	0	18	13
灵活的模拟/数字引脚 (AGPIO) 数量	0	22	21
数字引脚总数 (不包括 X1/X2)	169	183	117

3 系统特性差异注意事项

本部分探讨了在 F2837x 和 F28P65x 器件之间迁移时的异同点。

3.1 F28P65x 的新特性

这部分简要介绍了仅在 F28P65x 器件中提供的特性。有关每个新特性的详细信息，请参阅 *TMS320F28P65x 实时微控制器技术参考手册 (SPRU1Z1)*。

3.1.1 锁步比较模块 (LCM)

锁步模式配置将支持包括 PIE 和 DMA 在内的 CPU2 实例，以检测安全关键型应用的永久和瞬态故障。CPU2 将能够在锁步或单 CPU 模式下工作。锁步功能仅在某些器件型号上可用。有关支持锁步的器件型号，请参阅数据表中的器件比较表。有关锁步比较器模块的完整详细信息，请参阅 *F28P65x 技术参考手册*

3.1.2 扩展的模拟通道

F28P65x ADC 输入多路复用器在内部已从 16 通道扩展到 32 通道，从而可使用更多模拟通道。通过这种扩展，多个模拟输入被路由到不同 ADC 模块上的 ADC 输入多路复用器，可用于另一个 ADC 上针对安全应用的冗余转换。

3.1.3 固件更新 (FWU)

F28P65x 器件具有方便固件更新的内置硬件。它支持从旧固件到新固件的快速上下文切换，以尽可能减少更新器件固件时的应用停机时间。

3.1.4 灵活的 GPIO 和数字输入引脚

F28P65x 器件具有多达 22 个与模拟通道共享的通用输入/输出 (GPIO) 引脚。有 14 个模拟通道可用作数字输入通道。

3.1.5 ADC 硬件冗余安全校验器

可配置硬件逻辑块会监测选定的 ADC 结果寄存器，并将其与容差寄存器中设置的值进行比较，超出容差的事件由 CPU 聚合并映射到用于中断事件的 ePIE。来自各个逻辑块的事件也会路由到 XBAR。ADC 安全校验器在后台运行，不需要额外的 CPU 周期即可执行。

3.1.6 在 CPU 子系统之间灵活地共享存储器

在 F2837x 中，器件型号为每个 CPU 分配了固定大小的闪存和 RAM。在 F28P65x 中，每个 CPU 的闪存和 RAM 大小分配是可配置的。

3.1.7 增加了 CLA 上的 RAM 程序存储器

在 F2837x 和其他器件中，CLA 上的 RAM 程序存储器限制为 32KB。F28P65x 中有一个额外的 32KB 程序存储器只能由 CLA 访问，从而将整个 CLA 程序存储器提高到 64KB。

3.2 通信模块更改

F2837x 和 F28P65x 器件之间的通信模块更改会影响模块数量。两种器件的模块化功能均保持不变。表 3-1 展示了在 F2837x 和 F28P65x 之间迁移应用时应考虑的模块实例和差异。

表 3-1. 通信模块实例

模块	类别	F2837x	F28P65x	注意事项
SCI	编号	4 - SCIA、SCIB、SCIC、SCID	2 - SCIA、SCIB	
I2C	编号	2 - I2CA、I2CB	2 - I2CA、I2CB	
LIN	编号	不存在	2 - LINA、LINB	
CAN	编号	2 - CANA、CANB	1 - CANA	
CAN-FD	编号	不存在	1 - MCANA	
McBSP	编号	2 - MCBSPA、MCBSPB	不存在	
SPI	编号	4 - SPIA、SPIB、SPIC、SPID	4 - SPIA、SPIB、SPIC、SPID	
EMIF	编号	2 - EMIF1、EMIF2	1 - EMIF1	
USB	编号	1 - USBA	1 - USBA	
uPP	编号	1 - uPP	不存在	
FSI	编号	不存在	4 - FSIRXA..D , 2 - FSITXA、FSITXB	

3.3 控制模块更改”中重点介绍了这一新特性。

F2837x 和 F28P65x 器件之间的控制模块有所变化。最大的变化来自 F28P65x 器件上的 EPWM 和 ECAP。表 3-2 展示了在 F2837x 和 F28P65x 之间迁移应用时应考虑的模块实例差异。

表 3-2. 控制模块差异

模块	类别	F2837x	F28P65x	注意事项
SDFM	编号	8 - SD1_D1C1..D4C4、 SD2_D1C1..D4C4	16 - SD1_D1C1..D4C4、 SD2_D1C1..D4C4、 SD3_D1C1..D4C4、 SD4_D1C1..D4C4	
	寄存器	SDIFLG.MIF		F28P65x 上的 MIF 说明更新为“主”中断标志
		SDIFLGCLR.MIF		F28P65x 上的 MIF 说明更新为“主”中断标志
		SDCTL.MIE		F28P65x 上的 MIE 说明更新为“主”SDy_ERR 中断使能
		SDMFILEN.MFE	F28P65x 上的 SDMFILEN 说明更新为 SD “主”滤波器使能。F28P65x 上的 MFE 说明更新为“主”滤波器使能	
eQEP	数字	3 - EQEP1..3	6 - EQEP1..6	
	寄存器	REV.MINOR=1	REV.MINOR=2	
		QEPSRCSEL		F28P65x 上有更多输入选项
eCAP	编号	6- ECAP1..6	7 - ECAP1..7	
	寄存器	ECCTL0.INPUTSEL[0..6]	ECCTL0.INPUTSEL[0..7]	
		-	ECCTL0.QUALPRD	噪声滤波的限定周期
		-	ECCTL0.SOCEVTSEL	ADC SOC 事件选择
		ECCTL2.DMAEVTSEL		F28P65x 上添加了 APWM 模式触发
		-	ECEINT.MUNIT_1..2_ERROR_EVT1..2	监控单元错误事件中断使能
		-	ECFLG.MUNIT_1..2_ERROR_EVT1..2	监控单元错误事件中断标志
		-	ECCLR.MUNIT_1..2_ERROR_EVT1..2	监控单元错误事件中断标志清除
		-	ECFRC.MUNIT_1..2_ERROR_EVT1..2	监控单元错误事件中断标志强制
ECAPSYNCINSEL		F28P65x 上有更多输入选项		
其他	-	新的寄存器具有额外的信号监控功能： ECAP_SIGNAL_MONITORING		
HRCAP	编号	2 - HRCAP5、HRCAP6	2 - HRCAP6、HRCAP7	

表 3-2. 控制模块差异 (续)

模块	类别	F2837x	F28P65x	注意事项
ePWM	编号	12 - EPWM1..12	18 - EPWM1..18	
	寄存器	EPWMSYNCRSEL		F28P65x 上有更多 EPWMxSYNCR 选项
		-	CMPCTL.LINKDUTYHR	CMPAHR、CMPBHR 寄存器链接
		GLDCTL.GLDMODE		F28P65x 上的额外选项=> 1000:Load on Counter=CMPCU, 1001:Load on Counter=CMPCD, 1010:Load on Counter=CMPCU, 1011:Load on Counter=CMPCD
		EPWMXLINK		F2837x 上的 4 位字段到 F28P65x 上相应的 5 位字段
		-	TZEINT.CAPEVT	捕获事件中断使能
		-	TZFLG.CAPEVT	捕获事件标志
		-	TZCBCFLG.CAPEVT	逐周期捕获事件标志
		-	TZOSTFLG.CAPEVT	单稳态捕获事件标志
		-	TZCLR.CAPEVT	捕获事件清除
		-	TZCBCCLR.CAPEVT	逐周期捕获事件清除
		-	TZOSTCLR.CAPEVT	单稳态捕获事件清除
		-	TZFRC.CAPEVT	强制捕获事件
		ETSEL.INTSEL		值 011 在 F28P65x 上为 ETINTMIX, 在 F2837x 上为 TBCTR=0 PRD
		ETSEL.SOCASEL		值 011 在 F28P65x 上为 ETSOCAMIX, 在 F2837x 上为 TBCTR=0 PRD
		ETSEL.SOCBSEL		值 011 在 F28P65x 上为 ETSOCBMIX, 在 F2837x 上为 TBCTR=0 PRD
		DCFCTL.PULSESEL		值 11 在 28P65x 上为 BLANKPULSEMIX
		-	HRCNFG.HRLOAD	值 11 在 F28P65x 上为 CMPA_EQ
		-	HRCNFG.HRLOADB	值 11 在 F28P65x 上为 CMPB_EQ
		EPWM_REGS.HRPWR	OTTOCAL_REGS.HRPWR	HRPWM 功率寄存器
		EPWM_REGS.HRMSTEP	OTTOCAL_REGS.HRMSTEP	HRPWM MEP 步长寄存器
		-	EPWMXLINK2	EPWMx 链路 2 寄存器
		-	TZSEL2	跳匣区域选择寄存器 2
		-	TZTRIPOUTSEL	跳匣区域选择寄存器
		-	ETINTMIXEN	事件触发混合 INT 选择寄存器
		-	ETSOCAMIXEN	事件触发混合 SOCA 选择寄存器
		-	ETSOCBMIXEN	事件触发混合 SOCB 选择寄存器
		-	BLANKPULSEMIXSEL	消隐窗口触发脉冲选择寄存器
		-	DCCAPMIXSEL	捕获事件脉冲选择寄存器
		-	CAPCTL	事件捕获控制寄存器
		-	CAPGATETRIPSEL	事件捕获门跳变输入选择寄存器
		-	CAPINTRIPSEL	事件类别跳变输入选择寄存器
		-	CAPTRIPSEL	事件捕获信号选择寄存器
-	EPWM_XCMP_REGS	XCMP 寄存器		
-	DE_REGS	二极管仿真寄存器		
-	MINDB_LUT_REGS	最小死区和查询表寄存器		
HRPWM	编号	8 - HRPWM1..8	18 - HRPWM1..18	
	时钟源	EPWM1CLK	各自的 EPWM	

3.4 模拟模块差异

这部分简要介绍了 F2837x 和 F28P65x 的模拟特性差异。与 F2837x 上的 ADC 相比，F28P65x 上的 ADC 具有许多新特性。表 3-3 展示了这些差异。

表 3-3. 模拟模块差异

模块	类别	F2837x	F28P65x	注意事项	
ASUBSYS	寄存器	ANAREFTRIMD	-	模拟基准修整 D 寄存器	
		-	ANAREFCTL	模拟基准控制寄存器	
		-	VMONCTL	电压监控器控制寄存器	
		-	CMPHPMXSEL	比较器高电平正多路复用器选择寄存器	
		-	CMPLPMXSEL	比较器低电平正多路复用器选择寄存器	
		-	CMPHNMXSEL	比较器高电平负多路复用器选择寄存器	
		-	CMPLNMXSEL	比较器低电平负多路复用器选择寄存器	
		-	ADCDALOOPBACK	DAC 至 ADC 环回寄存器	
		-	AGPIOCTRLG	AGPIO 控制寄存器	
		-	AGPIOCTRLH	AGPIO 控制寄存器	
		-	CMPHPMXSEL1	比较器高电平正多路复用器选择寄存器	
		-	CMPLPMXSEL1	比较器低电平正多路复用器选择寄存器	
		-	ADCSOCFRCGB	ADC 全局 SOC 强制寄存器	
		-	ADCSOCFRCGBSEL	ADC 全局 SOC 强制选择寄存器	
		LOCK			F28P65x 中新寄存器的额外锁定字段

表 3-3. 模拟模块差异 (续)

模块	类别	F2837x	F28P65x	注意事项	
ADC ⁽¹⁾	编号	4 - ADCA 至 ADCD	3 - ADCA 至 ADCC		
	最大速度	50MHz			
	寄存器	-	ADCCTL1.EXTMUXPRES ELECTEN		外部多路复用器预选启用
		-	ADCCTL1.TDMAEN		启用备用 DMA 时序
		-	ADCCTL2.OFFTRIMMOD E		失调电压修整模式
		ADCBURSTCTL.BURSTT RIGSEL[5..0]	ADCBURSTCTL.BURSTT RIGSEL[6..0]		
		-	ADCINTFLG.ADCINTxRE SULT		ADC 中断结果就绪
		ADCINTFLGCLR			清除 F28P65x 上 ADCINTFLG 寄存器中的相应标志位
		ADCINTSEL1N2.INT1SE L[3..0]	ADCINTSEL1N2.INT1SE L[4..0]		F28P65x 上的新 OSINT 选项
		ADCINTSEL1N2.INT2SE L[3..0]	ADCINTSEL1N2.INT2SE L[4..0]		
		ADCINTSEL3N4.INT1SE L[3..0]	ADCINTSEL3N4.INT1SE L[4..0]		
		ADCINTSEL3N4.INT2SE L[3..0]	ADCINTSEL3N4.INT2SE L[4..0]		
		ADCSOCxCTL.CHSEL[18 ..15]	ADCSOCxCTL.CHSEL[19 ..15]		
		ADCSOCxCTL.TRIGSEL[25..20]	ADCSOCxCTL.TRIGSEL[26..20]		
		-	ADCSOCxCTL.EXTCHSE L		SOC 外部通道多路复用器选择
		ADCOFFTRIM.OFFTRIM			F28P65x - ADC 失调电压修整 12B SE 偶数
		-	ADCOFFTRIM.OFFTRIM1 2BSEODD		ADC 失调电压修整 12B SE 奇数
		-	ADCPPBxCONFIG.ABSE N		ADC 后处理块绝对启用
	ADCPPBxOFFCAL			F28P65x - 如果多个 PPB 指向同一 SOC, 则将应用编号最低的 PPB 的 OFFCAL。	
	ADCPPBxTRIPHI.LIMITH I[15..0]	ADCPPBxTRIPHI.LIMITH I[23..0]			
ADCPPBxTRIPHI.HSIGN	-		上限符号位		
-	ADCPPBxTRIPLO.LIMITL O2EN		扩展下限 2 启用		

表 3-3. 模拟模块差异 (续)

模块	类别	F2837x	F28P65x	注意事项
ADC ⁽¹⁾	寄存器	ADCPPBxRESULT		与 F28P65x 上的 ADCINTFLG 相关的更新
		-	ADCOFFTRIM2	ADC 偏移调整寄存器
		-	ADCOFFTRIM3	ADC 偏移调整寄存器
		-	ADCSAFECHECKRESEN	ADC 安全检查结果使能寄存器
		-	ADCREV2	ADC 包装器修订版本寄存器
		-	REPxCTL	ADC 触发中继器控制寄存器
		-	REPxN	ADC 触发中继器 N 选择寄存器
		-	REPxPHASE	ADC 触发中继器相位选择寄存器
		-	REPxSPREAD	ADC 触发中继器扩展选择寄存器
		-	REPxFRC	ADC 触发中继器软件强制寄存器
		-	ADCPPBxLIMIT	ADC PPB 转换计数限制寄存器
		-	ADCPPBxPCOUNT	ADC PPB 部分转换计数寄存器
		-	ADCPPBxCONFIG2	ADC PPB 求和移位寄存器
		-	ADCPPBxPSUM	ADC PPB 部分求和寄存器
		-	ADCPPBxPMAX	ADC PPB 部分最大寄存器
		-	ADCPPBxPMAXI	ADC PPB 部分最大索引寄存器
		-	ADCPPBxPMIN	ADC PPB 部分最小寄存器
		-	ADCPPBxPMINI	ADC PPB 部分最小索引寄存器
		-	ADCPPBxTRIPLO2	ADC PPB 延长跳变低寄存器
		-	ADCPPBxSUM	ADC PPB 最终求和结果寄存器
		-	ADCPPBxCOUNT	ADC PPB 最终转换计数寄存器
		-	ADCPPBxMAX	ADC PPB 最终最大结果寄存器
		-	ADCPPBxMAXI	ADC PPB 最终最大索引结果寄存器
		-	ADCPPBxMIN	ADC PPB 最终最小结果寄存器
		-	ADCPPBxMINI	ADC PPB 最终最小索引结果寄存器
		-	ADC_SAFECHECK_REGS	ADC 安全检查结果寄存器
-	ADC_SAFECHECK_INTERRUPT_REGS	ADC 安全检查结果中断和事件寄存器		
GPDAC	编号	3 - GPDACA、GPDACB、GPDACC	2 - GPDACA、GPDACC	
	寄存器	-	DACCTL.MODE	增益模式选择
		DACCTL.SYNCSEL[7..4]	DACCTL.SYNCSEL[8..4]	

表 3-3. 模拟模块差异 (续)

模块	类别	F2837x	F28P65x	注意事项
CMPSS (1)	编号	8 - CMPSS1 至 CMPSS8	11 - CMPSS1 至 CMPSS11	
	寄存器	-	COMPDACHCTL.RAMPDIR	高斜坡发生器方向
		COMPDACCTL	COMPDACHCTL	F28P65x 上的名称发生更改以适应双上升/下降斜坡发生器。
		RAMPMAXREFA	RAMPHREFA	
		RAMPMAXREFA.RAMPMAXREF	RAMPHREFA.RAMPHREF	
		RAMPMAXREFS	RAMPHREFS	
		RAMPMAXREFS.RAMPMAXREF	RAMPHREFS.RAMPHREF	
		RAMPDECVALA	RAMPHSTEPVALA	
		RAMPDECVALA.RAMPDECVAL	RAMPHSTEPVALA.RAMPHSTEPVAL	
		RAMPDECVALS	RAMPHSTEPVALS	
		RAMPDECVALS.RAMPDECVAL	RAMPHSTEPVALS.RAMPHSTEPVAL	
		RAMPSTS	RAMPHSTS	
		RAMPSTS.RAMPVALUE	RAMPHSTS.RAMPHVALUE	
		CTRIPxFILCLKCTL.CLKPRESCALE[9..0]	CTRIPxFILCLKCTL.CLKPRESCALE[15..0]	F28P65x 上的 CMPSS 滤波器预分频大小增加
		CTRIPxFILCTL.SAMPWIN[8..4]	CTRIPxFILCTL.SAMPWIN[8..3]	F28P65x 上的 CMPSS 滤波器样本窗口大小增加
		CTRIPxFILCTL.THRESH[13..9]	CTRIPxFILCTL.THRESH[14..9]	F28P65x 上的 CMPSS 滤波器阈值大小增加
		-	CTRIPxFILCTL.FILTINSEL	滤波器输入多路复用器选择
		-	COMPDACHCTL2	CMPSS 高电平 DAC 控制寄存器 2
		-	RAMPHTLA	CMPSS 高斜坡控制有效寄存器
		-	RAMPHTLS	CMPSS 高斜坡控制影子寄存器
		-	DACHVALS2	CMPSS 高 DAC 值影子寄存器 2
	-	DACLVALS2	CMPSS 低 DAC 值影子寄存器 2	
	-	COMPDACTL	CMPSS 低 DAC 控制寄存器	
	-	COMPDACTL2	CMPSS 低 DAC 控制寄存器 2	
	-	RAMPLREFA	CMPSS 低斜坡基准有效寄存器	
	-	RAMPLREFS	CMPSS 低斜坡基准影子寄存器	
	-	RAMPLSTEPVALA	CMPSS 低斜坡阶跃值有效寄存器	
-	RAMPLCTLA	CMPSS 低斜坡控制有效寄存器		
-	RAMPLSTEPVALS	CMPSS 低斜坡阶跃值影子寄存器		
CMPSS (1)	寄存器	-	RAMPLCTLS	CMPSS 低斜坡控制影子寄存器
		-	RAMPLSTS	CMPSS 低斜坡状态寄存器
		-	RAMPLDLYA	CMPSS 低斜坡延迟有效寄存器
		-	RAMPLDLYS	CMPSS 低斜坡延迟影子寄存器
		-	CTRIPLFILCLKCTL2	CTRIPL 滤波器时钟控制寄存器 2
		-	CTRIPHFILCLKCTL2	CTRIPH 滤波器时钟控制寄存器 2

表 3-3. 模拟模块差异 (续)

模块	类别	F2837x	F28P65x	注意事项
温度传感器	编号	1 - (在 ADCA 通道 13 中)	1 - (在 ADCB 通道 18 中)	

- (1) 在从 F2837x 向 F28P65x 移植 (或反向移植) 软件的过程中, 必须十分小心, 以确保使用正确的 ADC 通道, 因为通道分配有所不同, 请参阅节 3.9。

3.5 其他器件更改

这部分介绍了前几部分中未涉及到的 F2837x 和 F28P65x 的特性差异，因此在两种器件之间迁移应用时，必须考虑下面指出的更改。

3.5.1 Pie 通道映射

F2837x 和 F28P65x 的 Pie 通道映射由于二者的外设模块变更而有所不同。节 3.5.1.1 对这两种器件上的共同和独有 Pie 通道分配进行了总结。

3.5.1.1 F2837x 与 F28P65x PIE 通道映射比较

表 3-4. Pie 重叠图例

颜色	说明
	两种器件通用
	仅适用于 F2837x
	只适用于 F28P65x
	器件的不同之处，第一行列出了 F2837x，第二行列出了 F28P65x

表 3-5. Pie 通道映射重叠

	INTx.1	INTx.2	INTx.3	INTx.4	INTx.5	INTx.6	INTx.7	INTx.8	INTx.9	INTx.10	INTx.11	INTx.12	INTx.13	INTx.14	INTx.15	INTx.16
INT1.y	ADCA1	ADCB1	ADCC1	XINT1	XINT2	ADCD1	TIMER0	WAKE --> WAKE/WDINT	I2CA	SYS_ERR	ECATSYNCO	ECATINTn	CIPC0	CIPC1	CIPC2	CIPC3
INT2.y	EPWM1_TZ	EPWM2_TZ	EPWM3_TZ	EPWM4_TZ	EPWM5_TZ	EPWM6_TZ	EPWM7_TZ	EPWM8_TZ	EPWM9_TZ	EPWM10_TZ	EPWM11_TZ	EPWM12_TZ	EPWM13_TZ	EPWM14_TZ	EPWM15_TZ	EPWM16_TZ
INT3.y	EPWM1	EPWM2	EPWM3	EPWM4	EPWM5	EPWM6	EPWM7	EPWM8	EPWM9	EPWM10	EPWM11	EPWM12	EPWM13	EPWM14	EPWM15	EPWM16
INT4.y	ECAP1	ECAP2	ECAP3	ECAP4	ECAP5	ECAP6	ECAP7	FSITXA1	FSITXA2	FSITXB1	FSITXB2	FSIRXA1	FSIRXA2	FSIRXB1	FSIRXB2	
INT5.y	EQEP1	EQEP2	EQEP3	EQEP4	CLB1	CLB2	CLB3	CLB4	SDFM1	SDFM2	ECATRST	ECATSYNCO	SDFM1DR1	SDFM1DR2	SDFM1DR3	SDFM1DR4
INT6.y	SPIA_RX	SPIA_TX	SPIB_RX	SPIB_TX	MCBSPA_RX --> LINA_0	MCBSPA_TX --> LINA_1	MCBSPB_RX --> LINB_0	MCBSPB_TX --> LINB_1	SPIC_RX	SPIC_TX	SPID_RX	SPID_TX	SDFM2DR1	SDFM2DR2	SDFM2DR3	SDFM2DR4
INT7.y	DMA_C H1	DMA_C H2	DMA_C H3	DMA_C H4	DMA_CH5	DMA_CH6	EQEP5	EQEP6	FSIRXC1	FSIRXC2	FSIRXD1	FSIRXD2	SDFM3DR1	SDFM3DR2	SDFM3DR3	SDFM3DR4
INT8.y	I2CA	I2CA_FI FO	I2CB	I2CB_FI FO	SCIC_RX --> UART0_IN T	SCIC_TX --> UART1_IN T	SCID_RX --> EPWM17_TZ	SCID_TX --> EPWM18_TZ			SDFM3	SDFM4	CLB5	CLB6	UPPA	
INT9.y	SCIA_RX	SCIA_TX	SCIB_RX	SCIB_TX	CANA_0 --> CANA0	CANA_1 --> CANA1	CANB_0 --> EPWM17	CANB_1 --> EPWM18	MCANSS-A0	MCANSS-A1	MCANSS-A_ECC_CORR_PLS	MCANSS-A_WAKE_AND_TS_PLS	PMBUSA	AESINT	USBA	
INT10.y	ADCA_EVT	ADCA2	ADCA3	ADCA4	ADCB_EVT	ADCB2	ADCB3	ADCB4	ADCC_EVT	ADCC2	ADCC3	ADCC4	ADCD_EVT	ADCD2	ADCD3	ADCD4 --> ADCCHECKINT
INT11.y	CLA1_1	CLA1_2	CLA1_3	CLA1_4	CLA1_5	CLA1_6	CLA1_7	CLA1_8	MCANSS-B0	MCANSS-B1	MCANSS-B_ECC_CORR_PLS	MCANSS-B_WAKE_AND_TS_PLS	SDFM4DR1	SDFM4DR2	SDFM4DR3	SDFM4DR4

表 3-5. Pie 通道映射重叠 (续)

	INTx.1	INTx.2	INTx.3	INTx.4	INTx.5	INTx.6	INTx.7	INTx.8	INTx.9	INTx.10	INTx.11	INTx.12	INTx.13	INTx.14	INTx.15	INTx.16
INT12.y	XINT3	XINT4	XINT5	MPOST	FLSS_INT	VCU	FPU_OFLOW	FPU_UFLOW	EMIF_ERROR	RAM_CORRECTABLE_ERROR --> ECAP6_2	FLASH_CORRECTABLE_ERROR --> ECAP7_2	RAM_ACCESS_VIOLATION	SYS_PLL_SLIP --> CPUCRC	AUX_PLL_SLIP --> CLA1CRC	CLA_OVERFLOW	CLA_UNDERFLOW

3.5.2 Bootrom

有关 F2837x 和 F28P65x 的 Bootrom 异同点，请参阅表 3-6 和表 3-9。

表 3-6. Bootrom 比较表

		F2837x	F28P65x
启动引导过程		CPU1 : 器件复位 ; CPU2 : CPU1 应用	
GPIO 引导模式选择		仅在 CPU1 中受支持	
IPC 引导模式选择		在 CPU2 中受支持	在 CPU2 中受支持
引导模式	闪存	在 CPU1、CPU2 中受支持	在 CPU1、CPU2 中受支持
	安全闪存	在 CPU1、CPU2 中受支持	在 CPU1、CPU2 中受支持
	RAM	在 CPU1、CPU2 中受支持	在 CPU1、CPU2 中受支持
	OTP	在 CPU2 中受支持	在 CPU2 中受支持
	从 IPC 消息 RAM 复制到本地 RAM	CPU1 : 否 CPU2 : CPU1TOCPU2MSGRAM1 CM : CPU1TOCMMSGRAM1	CPU1 : 否 CPU2 : CPU1TOCPU2MSGRAM1
引导加载程序支持		CPU1 : I2C、CAN、SPI、SCI、并联、USB	CPU1 : I2C、CAN、MCAN、SPI、SCI、并联、USB 和 FWU
ROM 内容		包括 AES 表和电机控制库	不包括 AES 表和电机控制库
PLL 选项		CPU1 引导期间无法选择切换 PLL	CPU1 引导期间可选择切换 PLL
锁步初始化		锁步不可用	在 CPU 2 引导代码中执行锁步初始化
MPOST		可在 110MHz、80MHz 和 60MHz PLL 输出时钟下执行	可在 150MHz、75MHz PLL 输出时钟以及 INTOSC 时钟下执行

表 3-7. 引导选项图例

颜色	说明
	两种器件共有的选项，但 BOOTDEFx 值可能会不同
	仅适用于 F2837x 的选项
	仅适用于 F28P65x 的选项

表 3-8. 引导加载程序和 GPIO 分配比较

引导加载程序	选项	BOOTDEFx	F2837x	F28P65x
并联	0	0x00	D0-D7=89、90、58-62、88 ; DSP=91 ; 主机=92	D0-D7=0 至 7 ; DSP=10 ; 主机=11
	1	0x20	不适用	D0-D7=89、90、58-62、88 ; DSP=91 ; 主机=92
SCIA	0	0x01	TX=29 ; RX=28	TX=12 ; RX=13
	1	0x21	TX=84 ; RX=85	TX=84 ; RX=85
	2	0x41	TX=36 ; RX=35	TX=36 ; RX=35
	3	0x61	TX=42 ; RX=43	TX=42 ; RX=43
	4	0x81	TX=65 ; RX=64	TX=65 ; RX=64
	5	0xA1	TX=135 ; RX=136	TX=29 ; RX=28
	6	0xC1	TX=8 ; RX=9	TX=8 ; RX=9
CAN	0	0x02	TX=37 ; RX=36	TX=4 ; RX=5
	1	0x22	TX=71 ; RX=70	TX=19 ; RX=18
	2	0x42	TX=63 ; RX=62	TX=31 ; RX=30
	3	0x62	TX=19 ; RX=18	TX=37 ; RX=36
	4	0x82	TX=4 ; RX=5	TX=63 ; RX=62
	5	0xA2	TX=31 ; RX=30	TX=71 ; RX=70

表 3-8. 引导加载程序和 GPIO 分配比较 (续)

引导加载程序	选项	BOOTDEFx	F2837x	F28P65x
MCAN	0	0x08	不适用	TX=4 ; RX=5
	1	0x18	不适用	TX=8 ; RX=10
	2	0x28	不适用	TX=19 ; RX=18
	3	0x38	不适用	TX=71 ; RX=70
	4	0x48	不适用	TX=74 ; RX=75
SPI	0	0x06	SIMO=58 ; SOMI=59 ; CLK=60 ; STE=61	PICO=58 ; POCL=55 ; CLK=56 ; PTE=57
	1	0x26	SIMO=16 ; SOMI=17 ; CLK=18 ; STE=19	PICO=202 ; POCL=203 ; CLK=204 ; PTE=205
	2	0x46	SIMO=32 ; SOMI=33 ; CLK=34 ; STE=35	PICO=16 ; POCL=17 ; CLK=18 ; PTE=19
	3	0x66	SIMO=16 ; SOMI=17 ; CLK=56 ; STE=57	PICO=58 ; POCL=59 ; CLK=34 ; PTE=35
	4	0x86	SIMO=54 ; SOMI=55 ; CLK=56 ; STE=57	不适用
I2C	0	0x07	SDA=91 ; SCL=92	SDA=0 ; SCL=1
	1	0x27	SDA=32 ; SCL=33	SDA=42 ; SCL=43
	2	0x47	SDA=42 ; SCL=43	SDA=91 ; SCL=92
	3	0x67	SDA=0 ; SCL=1	SDA=104 ; SCL=105
	4	0x87	SDA=104 ; SCL=105	不适用
USB	0	0x09	DM=42 ; DP=43	DM=42 ; DP=43

表 3-9. 引导模式比较

引导模式	选项	BOOTDEFx	F2837x	F28P65x
闪存	0	0x03	CPU1 : 条目=0x00080000 ;	CPU1/CPU2 : 条目=0x00080000 ;
	1	0x23	CPU1 : 条目=0x00088000 ;	CPU1/CPU2 : 条目=0x0009FFF0 ;
	2	0x43	CPU1 : 条目=0x000A8000 ;	CPU1/CPU2 : 条目=0x000A0000 ;
	3	0x63	CPU1 : 条目=0x000BE000 ;	CPU1/CPU2 : 条目=0x000C0000 ;
	4	0x83	-	CPU1/CPU2 : 条目=0x000E0000 ;
	5	0xA3	-	CPU1/CPU2 : 条目=0x00100000 ;
	6	0xC3	-	CPU1/CPU2 : 条目=0x0011FFF0 ;
安全闪存	0	0x0A	CPU1 : 条目=0x00080000 ;	CPU1/CPU2 : 条目=0x00080000 ;
	1	0x2A	CPU1 : 条目=0x00088000 ; 组/扇区=0/4	-
	2	0x4A	CPU1 : 条目=0x000A8000 ;	CPU1/CPU2 : 条目=0x000A0000 ;
	3	0x6A	CPU1 : 条目=0x000BE000 ;	CPU1/CPU2 : 条目=0x000C0000 ;
	4	0x8A	-	CPU1/CPU2 : 条目=0x000E0000 ;
	5	0xAA	-	CPU1/CPU2 : 条目=0x00100000 ;

表 3-9. 引导模式比较 (续)

引导模式	选项	BOOTDEFx	F2837x	F28P65x
CPU1 FWU 闪存	0	0x0B	-	条目=0x00080000 ; 组=0 条目=0x000A0000 ; 组=1 条目=0x000C0000 组=2 条目=0x000E0000 组=3 条目=0x00100000 组=4
	1	0x2B	-	条目=0x0008FFF0 ; 组=0 条目=0x000AFFFO ; 组=1 条目=0x000CFFF0 组=2 条目=0x000EFFF0 组=3 条目=0x0010FFF0 组=4
	2	0x4B	-	条目=0x00090000 ; 组=0 条目=0x000B0000 ; 组=1 条目=0x000D0000 组=2 条目=0x000F0000 组=3 条目=0x00110000 组=4
	3	0x6B	-	条目=0x0009FFF0 ; 组=0 条目=0x000BFFF0 ; 组=1 条目=0x000DFFF0 组=2 条目=0x000FFFF0 组=3 条目=0x0011FFF0 组=4
CPU2 FWU 闪存	0	0x06	-	条目=0x00080000 ; 组=0 条目=0x000A0000 ; 组=1 条目=0x000C0000 组=2 条目=0x000E0000 组=3 条目=0x00100000 组=4
	1	0x26	-	条目=0x0008FFF0 ; 组=0 条目=0x000AFFFO ; 组=1 条目=0x000CFFF0 组=2 条目=0x000EFFF0 组=3 条目=0x0010FFF0 组=4
	2	0x46	-	条目=0x00090000 ; 组=0 条目=0x000B0000 ; 组=1 条目=0x000D0000 组=2 条目=0x000F0000 组=3 条目=0x00110000 组=4
	3	0x66	-	条目=0x0009FFF0 ; 组=0 条目=0x000BFFF0 ; 组=1 条目=0x000DFFF0 组=2 条目=0x000FFFF0 组=3 条目=0x0011FFF0 组=4
等待	0	0x04	看门狗已启用	看门狗已启用
	1	0x24	看门狗已禁用	看门狗已禁用
RAM	0	0x05	条目 = 0x00000000	条目 = 0x00000000

3.5.3 AGPIO 滤波器

F28P65x 在 100PZ 上有 11 个通道，在更多引脚的封装上有 22 个通道，支持正常 GPIO 和 AGPIO (模拟) 引脚功能。F2837x 上不提供 AGPIO 功能。表 3-10 总结了如何在 F28P65x 器件上配置 AGPIO 通道。

表 3-10. GPIOy 的 AGPIO 配置

AGPIO\GPIO 寄存器设置	GPxAMSEL.GPIOy='0'	GPIOxAMSEL.GPIOy='1'<default setting>
AGPIOCTRLx.GPIOy='0'<default setting>	GPIOy	-
AGPIOCTRLx.GPIOy='1'	GPIOy	模拟

提供了一个可配置滤波器，以帮助降低 AGPIO 引脚模拟部分的噪声。可在两个组中启用和配置该滤波器。有关两组 AGPIO 滤波器和可用配置选项的更多详细信息，请参阅器件技术参考手册中的 AGPIO 和 ANALOG_SUBSYS_REGS 部分。

3.6 电源管理

这部分介绍了两种器件在电源管理方面的异同点。

3.6.1 VREGENZ

F2837x 和 F28P65x 支持外部和内部 VREG 模式，可通过 VREGENZ 引脚选择。F2837x 器件中的 VREGENZ 引脚具有内部下拉电阻。如果悬空，F2837x 器件中的 VREGENZ 将激活内部 VREG。在 F28P65x 器件中，VREGENZ 具有一个内部上拉电阻，可禁用内部 VREG 并将器件设置为外部 VREG 运行。

3.6.2 POR/BOR

F2837x 和 F28P65x 上的 POR 没有功能变化。BOR (I/O BOR) 是 F28P65x 中的一项新功能。

3.6.3 功耗

如果 F2837x 和 F28P65x 使用相同数量的外设，而 F28P65x 在外部 VREG 模式下运行，那么二者的功耗不存在显著差异。

3.7 内存模块更改

F2837x 和 F28P65x 器件中的 RAM 和闪存存储器有一些异同点。表 3-11 总结了包括错误检查和安全分配在内的存储器特性。

表 3-11. RAM 和闪存存储器更改

存储器		F2837x			F28P65x		
		大小	奇偶校验/ ECC	受安全保护	大小	奇偶校验/ ECC	受安全保护
RAM	专用 RAM	24KB	ECC		104KB	奇偶校验	
	本地共享 RAM	48KB	ECC	是	64KB	奇偶校验	
	全局共享 RAM	128KB	奇偶校验		80KB	奇偶校验	
	CPU1、CPU2 和消息 RAM	4KB	ECC		4KB	奇偶校验	
	C28 CPU/CLA 消息 RAM	1KB	奇偶校验		512B	奇偶校验	
	DMA/CLA 消息 RAM	1KB	奇偶校验		512B	奇偶校验	
	总 RAM	206KB			249KB		
闪存	每个 C28 组	256KB (每个 CPU 2 个组 x 2 C28 CPU)	ECC	DCSM 受控	256KB (5 个组可在 2 个 C28 CPU 之间 映射)	ECC	DCSM 受控
	总闪存	1.0MB			1.28MB		

3.8 GPIO 多路复用更改

节 3.8 简要介绍了 F2837x 和 F28P65x 中 GPIO 多路复用器的异同点。节 3.8.1 概述了 GPIO 更改。

3.8.1 F2837x 与 F28P65x GPIO 多路复用器比较

表 3-12. GPIO 多路复用器图例

颜色	说明
	两种器件通用
	仅适用于 F2837x
	只适用于 F28P65x
	器件的不同之处，第一行列出了 F2837x，第二行列出了 F28P65x

表 3-13. GPIO 多路复用器重叠表

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO0	EPWM1_A			CLB_OUTPUTXB AR1	I2CA_SDA		EMIF1_A1 3	ESC_GPI0		FSITXA_ D0			
GPIO1	EPWM1_B		MFSRB	CLB_OUTPUTXB AR2	I2CA_SCL		EMIF1_A1 4	ESC_GPI1		FSITXA_ D1			
GPIO2	EPWM2_A			OUTPUTXBAR1	I2CB_SDA	UARTA_TX	EMIF1_A1 5	ESC_GPI2		FSITXA_ CLK			
GPIO3	EPWM2_B	OUTPUTXBAR2	MCLKRB	OUTPUTXBAR2	I2CB_SCL	UARTA_RX		ESC_GPI3		FSIRXA_ D0			
GPIO4	EPWM3_A			OUTPUTXBAR3	CANA_TX		MCANA_ TX	ESC_GPI4		FSIRXA_ D1			
GPIO5	EPWM3_B	MFSRA	OUTPUTXBAR3	CLB_OUTPUTXB AR3	CANA_RX		MCANA_ RX	ESC_GPI5		FSIRXA_ CLK			
GPIO6	EPWM4_A	OUTPUTXBAR4	EXTSYNCOU	EQEP3_A	CANB_TX -> MCANB_TX	LINA_TX	EMIF1_D QM0	ESC_GPI6		FSITXB_ D0			
GPIO7	EPWM4_B	MCLKRA	OUTPUTXBAR5	EQEP3_B	CANB_RX -> MCANB_RX	LINA_RX	EMIF1_D QM1	ESC_GPI7		FSITXB_ D1			
GPIO8	EPWM5_A	CANB_TX -> EMIF1_RAS	ADCSOAO	EQEP3_STROBE	SCIA_TX	CLB_OUTPUTXB AR4	MCANA_ TX	ESC_GPO0		FSITXB_ CLK	FSITXA_D1	FSIRXA_D0	
GPIO9	EPWM5_B	SCIB_TX	OUTPUTXBAR6	EQEP3_INDEX	SCIA_RX			ESC_GPO1		FSIRXB_ D0	FSITXA_D0	FSIRXA_CL K	
GPIO10	EPWM6_A	CANB_RX -> EMIF1_CAS	ADCSOBO	EQEP1_A	SCIB_TX	SD4_C1	MCANA_ RX	CLB_OUTPUTXB AR5	ESC_TX0_DATA0	FSIRXB_ D1	FSITXA_CLK	UPP-WAIT -> FSIRXA_D1	
GPIO11	EPWM6_B	SCIB_RX	OUTPUTXBAR7	EQEP1_B	SCIB_RX	SD4_D1		ESC_GPO3	ESC_TX0_DATA1	FSIRXB_ CLK	FSIRXA_D1	UPP-START -> PMBUSA_AL ERT	
GPIO12	EPWM7_A	CANB_TX -> CLB_OUTPUTXB AR6	MDXB -> ADCSOAO	EQEP1_STROBE	SCIC_TX -> SCIA_TX	SD4_C2	EMIF1_A1	ESC_GPO4	ESC_TX0_DATA2	FSIRXC_ D0	FSIRXA_D0	UPP-ENA -> PMBUSA_C TL	
GPIO13	EPWM7_B	CANB_RX -> CLB_OUTPUTXB AR7	MDRB -> EQEP5_STROBE	EQEP1_INDEX	SCIC_RX -> SCIA_RX	SD4_D2	EMIF1_C S0n	ESC_GPO5	ESC_TX0_DATA3	FSIRXC_ D1	FSIRXA_CLK	UPP-D7 -> PMBUSA_S DA	

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO14	EPWM8_A	SCIB_TX	MCLKXB -> EQEP5_INDEX	LINA_TX	OUTPUTXBAR3	OUTPUTXBAR8		ESC_GPO6	ESC_PHY1_LINK STATUS	FSIRXC_ CLK	EMIF1_D17	UPP-D6 -> PMBUSA_S CL	
GPIO15	EPWM8_B	SCIB_RX	MFSXB	LINA_RX	OUTPUTXBAR4	CLB_OUTPUTXB AR8		ESC_GPO7	EQEP5_A	FSIRXD_ D0		UPP-D5 -> EMIF1_DQM 2	
GPIO16	SPIA_SIMO -> SPIA_PICO	CANB_TX	OUTPUTXBAR7	EPWM9_A		SD1_D1			EQEP5_B	FSIRXD_ D1		UPP-D4 -> ESC_RX1_C LK	
GPIO17	SPIA_SOMI -> SPIA_POCI	CANB_RX	OUTPUTXBAR8	EPWM9_B		SD1_C1			EQEP5_STROBE	FSIRXD_ CLK		UPP-D3 -> ESC_RX1_D V	
GPIO18	SPIA_CLK	SCIB_TX	CANA_RX	EPWM10_A		SD1_D2	MCANA_ RX	EMIF1_CS2n	EQEP5_INDEX			UPP-D2 -> ESC_RX1_E RR	
GPIO19	SPIA_STE -> SPIA_PTE	SCIB_RX	CANA_TX	EPWM10_B		SD1_C2	MCANA_ TX	EMIF1_CS3n				UPP-D1 -> ESC_TX1_D ATA3	
GPIO20	EQEP1_A	MDXA	CANB_TX	EPWM11_A		SD1_D3	MCANB_ RX	EMIF1_BA0			SPIC_PICO	UPP-D0 -> ESC_TX1_D ATA2	
GPIO21	EQEP1_B	MDRA	CANB_RX	EPWM11_B		SD1_C3	MCANB_ TX	EMIF1_BA1			SPIC_POCI	UPP-CLK -> ESC_TX1_D ATA1	
GPIO22	EQEP1_STROBE	MCLKXA	SCIB_TX	EPWM12_A	SPIB_CLK	SD1_D4	MCANA_ TX	EMIF1_RAS			SPIC_CLK	ESC_TX1_D ATA0	
GPIO23	EQEP1_INDEX	MFSXA	SCIB_RX	EPWM12_B	SPIB_STE -> SPIB_PTE	SD1_C4	MCANA_ RX	EMIF1_CAS			SPIC_PTE	ESC_PHY_R ESETn	
GPIO24	OUTPUTXBAR1	EQEP2_A	MDXB	LINB_TX	SPIB_SIMO -> SPIB_PICO	SD2_D1	PMBUSA_ SCL	EMIF1_DQM0		EPWM13_ A	ESC_RX0_DATA 1	ESC_RX0_C LK	
GPIO25	OUTPUTXBAR2	EQEP2_B	MDRB	LINB_RX	SPIB_SOMI -> SPIB_POCI	SD2_C1	PMBUSA_ SDA	EMIF1_DQM1	EQEP5_B	EPWM13_ B	FSITXA_D1	ESC_RX0_D V	
GPIO26	OUTPUTXBAR3	EQEP2_INDEX	MCLKXB	OUTPUTXBAR3	SPIB_CLK	SD2_D2	PMBUSA_ ALERT	EMIF1_DQM2	ESC_MDIO_CLK	EPWM14_ A	FSITXA_D0	ESC_RX0_E RR	
GPIO27	OUTPUTXBAR4	EQEP2_STROBE	MFSXB	OUTPUTXBAR4	SPIB_STE -> SPIB_PTE	SD2_C2	PMBUSA_ CTL	EMIF1_DQM3	ESC_MDIO_DAT A	EPWM14_ B	FSITXA_CLK	ESC_RX0_D ATA0	
GPIO28	SCIA_RX	EMIF1_CS4n		OUTPUTXBAR5	EQEP3_A	SD2_D3	EMIF1_C S2n			EPWM15_ A		ESC_RX0_D ATA1	
GPIO29	SCIA_TX	EMIF1_SDCKE		OUTPUTXBAR6	EQEP3_B	SD2_C3	EMIF1_C S3n	ESC_LATCH0	ESC_I2C_SDA	EPWM15_ B	ESC_SYNC0	ESC_RX0_D ATA2	
GPIO30	CANA_RX	EMIF1_CLK	MCANA_RX	OUTPUTXBAR7	EQEP3_STROBE	SD2_D4	EMIF1_C S4n	ESC_LATCH1	ESC_I2C_SCL	EPWM16_ A	ESC_SYNC1	SPID_PICO	

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO31	CANA_TX	EMIF1_WEn	MCANA_TX	OUTPUTXBAR8	EQEP3_INDEX	SD2_C4	EMIF1_RNW	I2CA_SDA		EPWM16_B		SPID_POCI	
GPIO32	I2CA_SDA	EMIF1_CS0n	SPIA_PICO	EQEP4_A	LINB_TX	CLB_OUTPUTXB AR1	EMIF1_En	I2CA_SCL				SPID_CLK	
GPIO33	I2CA_SCL	EMIF1_RNW	SPIA_POCI	EQEP4_B		CLB_OUTPUTXB AR2	EMIF1_B A0		ESC_LED_ERR			SPID_PTE	
GPIO34	OUTPUTXBAR1	EMIF1_CS2n	SPIA_CLK	EQEP4_STROBE	I2CB_SDA	CLB_OUTPUTXB AR3	EMIF1_B A1	ESC_LATCH0	EPWM18_A	SCIA_TX	ESC_SYNC0		
GPIO35	SCIA_RX	EMIF1_CS3n	SPIA_PTE	EQEP4_INDEX	I2CB_SCL	CLB_OUTPUTXB AR4	EMIF1_A0	ESC_LATCH1	EPWM18_B	SCIA_RX	ESC_SYNC1		
GPIO36	SCIA_TX	EMIF1_WAIT			CANA_RX	CLB_OUTPUTXB AR5	EMIF1_A1	MCANA_RX		SD1_D1	EMIF1_WEn		
GPIO37	OUTPUTXBAR2	EMIF1_OEn	EPWM18_A		CANA_TX	CLB_OUTPUTXB AR6	EMIF1_A2	MCANA_TX		SD1_D2	EMIF1_D24		
GPIO38		EMIF1_A0	EPWM18_B	SCIC_TX --> UARTA_TX	CANB_TX --> SCIB_TX	CLB_OUTPUTXB AR7	EMIF1_A3			SD1_D3	EMIF1_CS2n		
GPIO39		EMIF1_A1		SCIC_RX --> UARTA_RX	CANB_RX --> SCIB_RX	CLB_OUTPUTXB AR8	EMIF1_A4	ESC_MDIO_DAT A	ESC_LED_RUN	SD1_D4	FSIRXD_CLK		
GPIO40		EMIF1_A2	EPWM13_A	MCANB_RX	I2CB_SDA	SD4_C3	ESC_GP O2	CLB_OUTPUTXB AR1		SD2_C1	ESC_I2C_SDA		
GPIO41		EMIF1_A3	EPWM13_B	MCANB_TX	I2CB_SCL	SD4_D3		CLB_OUTPUTXB AR2		SD2_D1	ESC_I2C_SCL	FSIRXD_CLK	
GPIO42			EPWM14_A	EQEP4_A	I2CA_SDA	SD4_C4		CLB_OUTPUTXB AR5	UARTA_TX		FSIRXD_D0	SCIA_TX	USB0DM
GPIO43			EPWM14_B	EQEP4_B	I2CA_SCL	SD4_D4		CLB_OUTPUTXB AR6	UARTA_RX		FSIRXD_D1	SCIA_RX	USB0DP
GPIO44	SPID_POCI	EMIF1_A4	MCANB_RX		SD3_C4	UARTB_TX		CLB_OUTPUTXB AR6		FSIRXD_CLK	ESC_TX1_CLK		
GPIO45	SPID_PTE	EMIF1_A5	MCANB_TX		SD3_D4	UARTB_RX		CLB_OUTPUTXB AR7			ESC_TX1_ENA		
GPIO46	EPWM4_A	EMIF1_A6	EPWM14_A		SCID_RX --> SCIA_RX	SD3_C4					ESC_MDIO_CLK		
GPIO47	EPWM4_B	EMIF1_A7	EPWM14_B		SCID_TX --> SCIA_TX	SD4_C3					ESC_MDIO_DAT A		
GPIO48	OUTPUTXBAR3	EMIF1_A8			SCIA_TX	SD1_D1				SD2_C2	ESC_PHY_CLK		
GPIO49	OUTPUTXBAR4	EMIF1_A9			SCIA_RX	SD1_C1	EMIF1_A5			SD2_D1	FSITXA_D0		
GPIO50	EQEP1_A	EMIF1_A10	EPWM15_A		SPIC_SIMO --> SPIC_PICO	SD1_D2	EMIF1_A6		ESC_LATCH0	SD2_D2	FSITXA_D1		
GPIO51	EQEP1_B	EMIF1_A11	EPWM15_B		SPIC_SOMI --> SPIC_POCI	SD1_C2	EMIF1_A7		ESC_LATCH1	SD2_D3	FSITXA_CLK		
GPIO52	EQEP1_STROBE	EMIF1_A12	EPWM16_A		SPIC_CLK	SD1_D3	EMIF1_A8		ESC_MDIO_CLK	SD2_D4	FSIRXA_D0		
GPIO53	EQEP1_INDEX	EMIF1_D31	EMIF2_D15		SPIC_STE --> SPIC_PTE	SD1_C3	EMIF1_A9		ESC_MDIO_DAT A	SD1_C1	FSIRXA_D1		

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO54	SPIA_SIMO -> SPIA_PICO	EMIF1_D30	EMIF2_D14	EQEP2_A	SCIB_TX	SD1_D4	EMIF1_A1 0		ESC_PHY_CLK	SD1_C2	FSIRXA_CLK		
GPIO55	SPIA_SOMI -> SPIA_POCI	EMIF1_D29	EMIF2_D13 -> EPWM16_B	EQEP2_B	SCIB_RX	SD1_C4	EMIF1_D 0		ESC_PHY0_LINK STATUS	SD1_C3	FSITXB_D0		
GPIO56	SPIA_CLK	EMIF1_D28	EMIF2_D12 -> EPWM17_A	EQEP2_STROBE	SCIC_TX	SD2_D1	EMIF1_D 1	I2CA_SDA	ESC_TX0_ENA	SD1_C4	FSITXB_CLK		
GPIO57	SPIA_STE -> SPIA_PTE	EMIF1_D27	EMIF2_D11 -> EPWM17_B	EQEP2_INDEX	SCIC_RX	SD2_C1	EMIF1_D 2	I2CA_SCL	ESC_TX0_CLK	SD3_D3	FSITXB_D1		
GPIO58	MCLKRA -> SPIA_PICO	EMIF1_D26	EMIF2_D10 -> EPWM8_A	OUTPUTXBAR1	SPIB_CLK	SD2_D2	EMIF1_D 3	ESC_LED_LINK0 _ACTIVE	CANA_RX	SD2_C2	FSIRXB_D0	SPIA_SIMO -> SPIA_PICO	
GPIO59	MFSRA -> EPWM5_A	EMIF1_D25	EMIF2_D9 -> EPWM8_B	OUTPUTXBAR2	SPIB_STE -> SPIB_PTE	SD2_C2	EMIF1_D 4	ESC_LED_LINK1 _ACTIVE	CANA_TX	SD2_C3	FSIRXB_D1	SPIA_SOMI -> SPIA_POCI	
GPIO60	MCLKRB -> EPWM3_B	EMIF1_D24	EMIF2_D8 -> ESC_LATCH0	OUTPUTXBAR3	SPIB_SIMO -> SPIB_PICO	SD2_D3	EMIF1_D 5	ESC_LED_ERR		SD2_C4	FSIRXB_CLK	SPIA_CLK	
GPIO61	MFSRB -> EPWM17_B	EMIF1_D23	EMIF2_D7 -> ESC_LATCH1	OUTPUTXBAR4	SPIB_SOMI -> SPIB_POCI	SD2_C3	EMIF1_D 6	ESC_LED_RUN			CANA_RX	SPIA_STE -> SPIA_PTE	
GPIO62	SCIC_RX -> SCIA_RX	EMIF1_D22	EMIF2_D6 -> ESC_MDIO_CLK	EQEP3_A	CANA_RX	SD2_D4	EMIF1_D 7	ESC_LED_STAT E_RUN			CANA_TX		
GPIO63	SCIC_TX -> SCIA_TX	EMIF1_D21	EMIF2_D5 -> EPWM9_A	EQEP3_B	CANA_TX	SD2_C4	EMIF1_R NW	EMIF1_BA0		SD1_D1	ESC_RX1_DATA 0	SPIB_SIMO -> SPIB_PICO	
GPIO64		EMIF1_D20	EMIF2_D4 -> EPWM9_B	EQEP3_STROBE	SCIA_RX		EMIF1_W AIT	EMIF1_BA1		SD1_C1	ESC_RX1_DATA 1	SPIB_SOMI -> SPIB_POCI	
GPIO65		EMIF1_D19	EMIF2_D3 -> EPWM10_A	EQEP3_INDEX	SCIA_TX		EMIF1_W En		FSITXB_CLK	SD1_D2	ESC_RX1_DATA 2	SPIB_CLK	
GPIO66	EQEP6_B	EMIF1_D18	EMIF2_D2 -> EPWM10_B		I2CB_SDA		EMIF1_O En		FSITXB_D1	SD1_C2	ESC_RX1_DATA 3	SPIB_STE -> SPIB_PTE	
GPIO67		EMIF1_D17	EMIF2_D1 -> EPWM17_A	LINB_TX					ESC_I2C_SDA	SD1_D3			
GPIO68		EMIF1_D16	EMIF2_D0 -> EPWM17_B	LINB_RX					ESC_I2C_SCL	SD1_C3	ESC_PHY1_LINK STATUS		
GPIO69		EMIF1_D15	EPWM11_A		I2CB_SCL				FSITXB_D0	SD1_D4	ESC_RX1_CLK	SPIC_SIMO -> SPIC_PICO	
GPIO70		EMIF1_D14	EPWM11_B	CANA_RX	SCIB_TX	UARTB_TX	MCANA_ RX		FSIRXB_D0	SD1_C4	ESC_RX1_DV	SPIC_SOMI -> SPIC_POCI	
GPIO71		EMIF1_D13	EPWM12_A	CANA_TX	SCIB_RX	UARTB_RX	MCANA_ TX			SD3_D1	ESC_RX1_ERR	SPIC_CLK	

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO72	EQEP6_STROBE	EMIF1_D12	EPWM12_B	CANB_TX ->> OUTPUTXBAR8	SCIC_TX ->> UARTA_TX		MCANB_RX			SD3_C1	ESC_TX1_DATA3	SPIC_STE ->> SPIC_PTE	
GPIO73	EQEP6_INDEX	EMIF1_D11	XCLKOUT	CANB_RX ->> OUTPUTXBAR6	SCIC_RX ->> UARTA_RX	EPWM5_B	MCANB_TX	SD4_D4		SD2_D2	ESC_TX1_DATA2		
GPIO74	EPWM8_A	EMIF1_D10			EQEP5_A		MCANA_TX	SD1_D4		SD2_C2	ESC_TX1_DATA1		
GPIO75	EPWM8_B	EMIF1_D9			EQEP5_B	SPID_CLK	MCANA_RX	CLB_OUTPUTXBAR8		SD2_D3	ESC_TX1_DATA0		
GPIO76	EPWM9_A	EMIF1_D8			SCID_TX ->> EQEP5_STROBE	SD3_C1		SD4_D4		SD2_C3	ESC_PHY_RESE Tn		
GPIO77	EPWM9_B	EMIF1_D7			SCID_RX ->> EQEP5_INDEX	SD3_D1		SD1_D4		SD2_D4	ESC_RX0_CLK		
GPIO78	EPWM10_A	EMIF1_D6			EQEP2_A	SD3_C2		SD4_D4		SD2_C4	ESC_RX0_DV		
GPIO79	EPWM10_B	EMIF1_D5		ERRORSTS	EQEP2_B	SD3_D2				SD2_D1	ESC_RX0_ERR		
GPIO80	EPWM11_A	EMIF1_D4		ERRORSTS	EQEP2_STROBE	SD3_C3		SD1_D4		SD2_C1	ESC_RX0_DATA 0		
GPIO81	EPWM11_B	EMIF1_D3			EQEP2_INDEX	SD3_D3					ESC_RX0_DATA 1		
GPIO82	EPWM12_A	EMIF1_D2								SD3_C2	ESC_RX0_DATA 2		
GPIO83	EPWM12_B	EMIF1_D1								SD3_D2	ESC_RX0_DATA 3		
GPIO84	EPWM12_B	EMIF1_D1	EMIF1_CS4n	SCIA_TX	MDXB ->> EQEP6_A		SD3_D2		UARTA_TX	SD3_C2	ESC_TX0_ENA	MDXA ->> ESC_RX0_D ATA3	
GPIO85	EPWM13_A	EMIF1_D0		SCIA_RX	MDRB ->> EQEP6_B	SD3_D1			UARTA_RX	SD3_D3	ESC_TX0_CLK	MDRA ->> EMIF1_DQM 2	
GPIO86	EPWM13_B	EMIF1_A13	EMIF1_CAS	SCIB_TX	MCLKXB ->> EQEP6_STROBE					SD3_C3	ESC_PHY0_LINK STATUS	MCLKXA	
GPIO87	EPWM14_A	EMIF1_A14	EMIF1_RAS	SCIB_RX	MFSXB ->> EQEP6_INDEX			EMIF1_D QM3		SD3_D4	ESC_TX0_DATA0	MFSXA	
GPIO88	EPWM14_B	EMIF1_A15	EMIF1_DQM0					EMIF1_D QM1		SD3_C4	ESC_TX0_DATA1		
GPIO89	EPWM15_A	EMIF1_A16	EMIF1_DQM1		SCIC_TX	SD1_D3		EMIF1_C AS		SD4_D1	ESC_TX0_DATA2	SPID_PTE	
GPIO90	EPWM15_B	EMIF1_A17	EMIF1_DQM2		SCIC_RX	SD1_C3		EMIF1_R AS		SD4_C1	ESC_TX0_DATA3	SPID_CLK	
GPIO91	EPWM16_A	EMIF1_A18	EMIF1_DQM3		I2CA_SDA	SD4_D2		EMIF1_D QM2	PMBUSA_SCL		CLB_OUTPUTXBAR1	SPID_PICO	
GPIO92	EPWM16_B	EMIF1_A19	EMIF1_BA1		I2CA_SCL	SD4_C2		EMIF1_D QM0	PMBUSA_SDA	FSIRXD_CLK	CLB_OUTPUTXBAR2	SPID_POCI	
GPIO93	EPWM17_A		EMIF1_BA0		SCID_TX	SD4_D3			PMBUSA_ALERT	ESC_TX1_CLK	CLB_OUTPUTXBAR3	SPID_CLK	

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO94	EPWM17_B				SCID_RX	SD4_C3	EMIF1_B A1	PMBUSA_CTL	ESC_TX1_ENA		CLB_OUTPUTXB AR4	SPID_PTE	
GPIO95	EPWM18_A	EQEP4_A			SD1_D1			ESC_GPO10			CLB_OUTPUTXB AR5		
GPIO96	EPWM18_B	EQEP4_B	EMIF2_DQM1	EQEP1_A	SD1_C1			ESC_GPO11			CLB_OUTPUTXB AR6		
GPIO97		EQEP4_STROBE	EMIF2_DQM0	EQEP1_B	SD1_D2			ESC_GPI17			CLB_OUTPUTXB AR7		
GPIO98		EQEP4_INDEX	EMIF2_A0	EQEP1_STROBE	SD1_C2			ESC_GPI18			CLB_OUTPUTXB AR8		
GPIO99		EMIF1_DQM3	EMIF2_A1 --> EPWM8_A	EQEP1_INDEX		SD4_D4		ESC_GPI21			EMIF1_D17		
GPIO100	SPIA_PICO	EMIF1_BA1	EMIF2_A2 --> EPWM9_A	EQEP2_A	SPIC_SIMO --> SPIC_PICO	SD4_C4	SD1_D1	ESC_GPI0	FSIRXD_D1	FSITXA_ D0	EMIF1_D24		
GPIO101	EPWM18_A		EMIF2_A3	EQEP2_B	SPIC_SOMI --> SPIC_POCI			ESC_GPI1	EMIF1_A5	FSITXA_ D1			
GPIO102	EPWM18_B		EMIF2_A4	EQEP2_STROBE	SPIC_CLK			ESC_GPI2	EMIF1_A6	FSITXA_ CLK			
GPIO103		EMIF1_BA0	EMIF2_A5 --> EPWM8_B	EQEP2_INDEX	SPIC_STE --> SPIC_PTE	SD4_C4		ESC_GPI3		FSIRXA_ D0			
GPIO104	I2CA_SDA	EPWM18_A	EMIF2_A6	EQEP3_A	SCID_TX --> SD3_D1			ESC_GPI4		FSIRXA_ D1	ESC_SYNC0		
GPIO105	I2CA_SCL	EPWM18_B	EMIF2_A7	EQEP3_B	SCID_RX --> SD3_C1			ESC_GPI5		FSIRXA_ CLK	ESC_SYNC1		
GPIO106	EPWM16_A	EMIF1_A10	EMIF2_A8	EQEP3_STROBE	SCIC_TX --> SD3_D2			ESC_GPI6		FSITXB_ D0			
GPIO107	EPWM16_B		EMIF2_A9	EQEP3_INDEX	SCIC_RX --> SD3_C2			ESC_GPI7		FSITXB_ D1			
GPIO108	EPWM17_A	EMIF1_A12	EMIF2_A10	EQEP5_A	SD3_D3			ESC_GPI8		FSITXB_ CLK			
GPIO109	EPWM17_B	EMIF1_A11	EMIF2_A11	EQEP5_B	SD3_C3			ESC_GPI9					
GPIO110	EMIF1_D31		EMIF2_WAIT	EQEP5_STROBE	SD3_D4			ESC_GPI10		FSIRXB_ D0			
GPIO111	EMIF1_D30		EMIF2_BA0	EQEP5_INDEX	SD3_C4			ESC_GPI11		FSIRXB_ D1			
GPIO112	EMIF1_D29		EMIF2_BA1			SD1_D3		ESC_GPI12		FSIRXB_ CLK			
GPIO113	EMIF1_D28		EMIF2_CAS			SD1_C3		ESC_GPI13					
GPIO114	EMIF1_D27		EMIF2_RAS			SD1_D4		ESC_GPI14					
GPIO115	EMIF1_D26		EMIF2_CS0n	OUTPUTXBAR5		SD1_C4		ESC_GPI15		FSIRXC_ D0			
GPIO116			EMIF2_CS2n	OUTPUTXBAR6				ESC_GPI16		FSIRXC_ D1			

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO117			EMIF2_SDCKE					ESC_GPI17		FSIRXC_CLK			
GPIO118			EMIF2_CLK					ESC_GPI18		FSIRXD_D0			
GPIO119	EMIF1_D25		EMIF2_RNW	MCANB_TX				ESC_GPI19		FSIRXD_D1			
GPIO120	EMIF1_D24		EMIF2_WEn	MCANB_RX				ESC_GPI20		FSIRXD_CLK		USB0PFLT	
GPIO121			EMIF2_OEn					ESC_GPI21				USB0EPEN	
GPIO122	EMIF1_D23				SPIC_SIMO --> SPIC_PICO	SD1_D1		ESC_GPI22					
GPIO123	EMIF1_D22				SPIC_SOMI --> SPIC_POCI	SD1_C1		ESC_GPI23					
GPIO124	EMIF1_D21				SPIC_CLK	SD1_D2		ESC_GPI24					
GPIO125	EMIF1_D20				SPIC_STE --> SPIC_PTE	SD1_C2		ESC_GPI25			ESC_LATCH0		
GPIO126	EMIF1_D19				SPID_PICO	SD1_D3		ESC_GPI26			ESC_LATCH1		
GPIO127	EMIF1_D18				SPID_POCI	SD1_C3		ESC_GPI27			ESC_SYNC0		
GPIO128	EMIF1_D17				SPID_CLK	SD1_D4		ESC_GPI28			ESC_SYNC1		
GPIO129	EMIF1_D16				SPID_PTE	SD1_C4		ESC_GPI29			ESC_TX1_ENA		
GPIO130	EPWM13_A					SD2_D1		ESC_GPI30			ESC_TX1_CLK		
GPIO131	EPWM13_B					SD2_C1		ESC_GPI31			ESC_TX1_DATA0		
GPIO132	EPWM14_A					SD2_D2		ESC_GPO0			ESC_TX1_DATA1		
GPIO133	EMIF1_A11	EPWM9_A				SD2_C2			ESC_LED_STAT E_RUN				
GPIO134	EPWM14_B					SD2_D3		ESC_GPO1		SD2_C1	ESC_TX1_DATA2		
GPIO135					SCIA_TX	SD2_C3		ESC_GPO2	SD2_C1		ESC_TX1_DATA3		
GPIO136					SCIA_RX	SD2_D4		ESC_GPO3			ESC_RX1_DV		
GPIO137					SCIB_TX	SD2_C4		ESC_GPO4			ESC_RX1_CLK		
GPIO138					SCIB_RX			ESC_GPO5			ESC_RX1_ERR		
GPIO139					SCIC_RX --> SCIA_TX			ESC_GPO6			ESC_RX1_DATA 0		
GPIO140					SCIC_TX --> SCIA_RX			ESC_GPO7			ESC_RX1_DATA 1		
GPIO141	EPWM15_A				SCID_RX --> SCIB_TX			ESC_GPO8			ESC_RX1_DATA 2		
GPIO142	EPWM15_B				SCID_TX --> SCIB_RX			ESC_GPO9			ESC_RX1_DATA 3		
GPIO143								ESC_GPO10			ESC_LED_LINK0 _ACTIVE		
GPIO144								ESC_GPO11			ESC_LED_LINK1 _ACTIVE		

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO145	EPWM1_A				MCANB_TX			ESC_GPO12			ESC_LED_ERR		
GPIO146	EPWM1_B				MCANB_RX			ESC_GPO13			ESC_LED_RUN		
GPIO147	EPWM2_A				EQEP5_A			ESC_GPO14			ESC_LED_STAT E_RUN		
GPIO148	EPWM2_B				EQEP5_B			ESC_GPO15			ESC_PHY0_LINK STATUS		
GPIO149	EPWM3_A				EQEP5_STROBE			ESC_GPO16			ESC_PHY1_LINK STATUS		
GPIO150	EPWM3_B				EQEP5_INDEX			ESC_GPO17			ESC_I2C_SDA		
GPIO151	EPWM4_A				PMBUSA_SCL			ESC_GPO18		FSITXA_ D0	ESC_I2C_SCL		
GPIO152	EPWM4_B				PMBUSA_SDA			ESC_GPO19		FSITXA_ D1	ESC_MDIO_CLK		
GPIO153	EPWM5_A				PMBUSA_ALERT			ESC_GPO20		FSITXA_ CLK	ESC_MDIO_DAT A		
GPIO154	EPWM5_B				PMBUSA_CTL			ESC_GPO21		FSIRXA_ D0	ESC_PHY_CLK		
GPIO155	EPWM6_A							ESC_GPO22		FSIRXA_ D1	ESC_PHY_RESE Tn		
GPIO156	EPWM6_B							ESC_GPO23		FSIRXA_ CLK	ESC_TX0_ENA		
GPIO157	EPWM7_A							ESC_GPO24		FSITXB_ D0	ESC_TX0_CLK		
GPIO158	EPWM7_B							ESC_GPO25		FSITXB_ D1	ESC_TX0_DATA0		
GPIO159	EPWM8_A							ESC_GPO26		FSITXB_ CLK	ESC_TX0_DATA1		
GPIO160	EPWM8_B							ESC_GPO27		FSIRXB_ D0	ESC_TX0_DATA2		
GPIO161	EPWM9_A							ESC_GPO28		FSIRXB_ D1	ESC_TX0_DATA3		
GPIO162	EPWM9_B							ESC_GPO29		FSIRXB_ CLK	ESC_RX0_DV		
GPIO163	EPWM10_A							ESC_GPO30		FSIRXC_ D0	ESC_RX0_CLK		
GPIO164	EPWM10_B							ESC_GPO31		FSIRXC_ D1	ESC_RX0_ERR		
GPIO165	EPWM11_A									FSIRXC_ CLK	ESC_RX0_DATA 0		
GPIO166	EPWM11_B									FSIRXD_ D0	ESC_RX0_DATA 1		
GPIO167	EPWM12_A									FSIRXD_ D1	ESC_RX0_DATA 2		
GPIO168	EPWM12_B									FSIRXD_ CLK	ESC_RX0_DATA 3		
GPIO169													
GPIO170													
GPIO171													
GPIO172													

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO173													
GPIO174													
GPIO175													
GPIO176													
GPIO177													
GPIO178													
GPIO179													
GPIO180													
GPIO181													
GPIO182													
GPIO183													
GPIO184													
GPIO185													
GPIO186													
GPIO187													
GPIO188													
GPIO189													
GPIO190													
GPIO191													
GPIO192													
GPIO193													
GPIO194													
GPIO195													
GPIO196													
GPIO197													
GPIO198	EQEP1_A	EPWM9_B	SPIA_PICO								ESC_PDI_UC_IR_Q		
GPIO199	EQEP1_STROBE	EPWM17_A	SCIB_TX	EPWM12_A	SPIB_CLK	SD1_D4	MCANA_TX	EMIF1_RAS			SPIC_CLK		
GPIO200	EQEP1_INDEX	EPWM17_B	SCIB_RX	EPWM12_B	SPIB_PTE	SD1_C4	MCANA_RX	EMIF1_CAS	ESC_TX1_DATA1		SPIC_PTE		
GPIO201	OUTPUTXBAR1	EQEP2_A	EPWM18_A	LINB_TX	SPIB_PICO	SD2_D1	PMBUSA_SCL	EMIF1_DQM0	ESC_TX1_DATA2	EPWM13_A			
GPIO202	OUTPUTXBAR2	EQEP2_B	EPWM18_B	LINB_RX	SPIB_POCI	SD2_C1	PMBUSA_SDA	EMIF1_DQM1	ESC_TX1_DATA3	EPWM13_B	FSITXA_D1		
GPIO203	OUTPUTXBAR3	EQEP2_INDEX	SPIA_POCI	OUTPUTXBAR3	SPIB_CLK	SD3_D1	PMBUSA_ALERT	EMIF1_DQM2	ESC_MDIO_CLK	EPWM14_A	FSITXA_D0	EPWM8_B	
GPIO204	OUTPUTXBAR4	EQEP2_STROBE	SPIA_CLK	OUTPUTXBAR4	SPIB_PTE	SD2_C2	PMBUSA_CTL	EMIF1_DQM3	ESC_MDIO_DAT_A	EPWM14_B	FSITXA_CLK	SD1_D3	
GPIO205	EQEP1_INDEX	EPWM10_A	SPIA_PTE						OUTPUTXBAR1			SD1_C3	
GPIO206	EMIF1_A11	EPWM10_B	EMIF1_WEn						OUTPUTXBAR2		ESC_PHY_CLK	ESC_LED_S TATE_RUN	
GPIO207	EQEP2_A	EPWM11_A	EXTSYNCOU	CANA_TX	SD4_D1	SCIA_RX	LINA_RX	I2CB_SCL	OUTPUTXBAR3		ESC_RX1_CLK	PMBUSA_ALERT	

表 3-13. GPIO 多路复用器重叠表 (续)

0, 4, 8, 12	1	2	3	5	6	7	9	10	11	13	14	15	ALT
GPIO208	EQEP2_B	EPWM11_B	EMIF1_D13	SPIB_PICO	SD4_C1	SCIA_TX			OUTPUTXBAR4		ESC_RX1_DV	PMBUSA_C TL	
GPIO209	EQEP2_STROBE	EPWM12_A	EMIF1_D14	SPIB_POCI	SD4_D2	EPWM12_B		LINB_RX	OUTPUTXBAR5		ESC_RX1_ERR	PMBUSA_S DA	
GPIO210	EQEP2_INDEX	EPWM12_B	EMIF1_D15		SD4_C2			LINB_TX	OUTPUTXBAR6		ESC_RX0_DATA 2	PMBUSA_S CL	
GPIO211	EQEP6_A	EPWM14_A			SD4_D3				OUTPUTXBAR7		ESC_LED_LINK0 _ACTIVE		
GPIO212	EQEP6_B	EPWM14_B			SD4_C3						ESC_LED_LINK1 _ACTIVE		
GPIO213	EQEP6_STROBE	EPWM8_A			SD4_D4			LINB_TX			ESC_LED_ERR		
GPIO214	CANA_RX	EMIF1_CLK	MCANA_RX	OUTPUTXBAR7	EQEP3_STROBE	SD2_D4	EMIF1_C S4n	ESC_LATCH1	ESC_I2C_SCL	EPWM16 _A	ESC_SYNC1	SPID_PICO	
GPIO215	SCIA_RX	EMIF1_CS4n	CANA_RX	OUTPUTXBAR5	EQEP3_A	SD2_D3	EMIF1_C S2n	I2CB_SDA	SPIC_POCI	EPWM15 _A	LINA_TX	EMIF1_D12	
GPIO216	SCIA_TX	EMIF1_SDCKE	SPID_CLK	OUTPUTXBAR6	EQEP3_B	SD2_C3	EMIF1_C S3n	ESC_LATCH0	ESC_I2C_SDA	EPWM15 _B	ESC_SYNC0	EMIF1_D13	
GPIO217	CANA_TX	EMIF1_WEn	MCANA_TX	OUTPUTXBAR8	EQEP3_INDEX	SD2_C4	EMIF1_R NW	I2CA_SDA	SPID_PTE	EPWM16 _B	LINB_TX	SPID_POCI	
GPIO218	I2CA_SDA	EMIF1_CS0n	SPIA_PICO	EQEP4_A	LINB_TX	CLB_OUTPUTXB AR1	EMIF1_O En	I2CA_SCL				SPID_CLK	
GPIO219	EQEP6_INDEX	EPWM8_B			SD4_C4						ESC_LED_RUN		
GPIO220		EPWM6_A	SPID_POCI	OUTPUTXBAR2	SCIB_TX	MCANA_TX						PMBUSA_AL ERT	X1
GPIO221		EPWM6_B	SPID_PTE	OUTPUTXBAR3	SCIB_RX	MCANA_RX						PMBUSA_C TL	X2
GPIO222	TDI	EPWM7_A	SPIA_PICO	OUTPUTXBAR4	SCIA_RX	UARTB_TX	I2CA_SD A	SPIC_CLK			ESC_PDI_UC_IR Q	PMBUSA_S DA	GPIO222
GPIO223	TDO	EPWM7_B	EMIF1_A11	OUTPUTXBAR5	SCIA_TX	UARTB_RX	I2CA_SCL	SPIC_PTE				PMBUSA_S CL	GPIO223
GPIO224	ERRORSTS	EMIF1_SDCKE	XCLKOUT	OUTPUTXBAR1						SD2_C1	ESC_PDI_UC_IR Q		

3.9 模拟多路复用更改

节 3.9.1 简要介绍了 176 引脚 PTP 器件的 F2837x 和 F28P65x 中模拟多路复用器的异同点。主要变化是没有 ADCD，F28P65x 中的 CMPSS 模块数量从 F2837x 中的 8 个增加到 11 个。

3.9.1 F2837x_176PTP 与 F28P65x_176PTP 模拟连接比较
表 3-14. 模拟多路复用器图例

颜色	说明
	两种器件通用
	仅适用于 F2837x
	只适用于 F28P65x
	器件的不同之处，第一行列出了 F2837x，第二行列出了 F28P65x

表 3-15. 模拟多路复用器重叠表

引脚	名称	ADCA	ADCB	ADCC	ADCD	DAC	高正	高负	低正	低负	AIO
22	C0			C0			CMP6_HP1	CMP6_HN1	CMP6_LP1	CMP6_LN1	
23	C1			C1			CMP6_HP2		CMP6_LP2		
24	C9			C9			CMP11_HP2		CMP11_LP2		
25	C8			C8			CMP10_HP2		CMP10_LP2		
26	C7			C7			CMP11_HP1		CMP11_LP1		
27	C6			C6			CMP10_HP1		CMP10_LP1		
28	C5			C5				CMP5_HN0	CMP2_LP3	CMP5_LN0	
29	C4/CMPIN5P --> C4			C4			CMP5_HP0	CMP10_HN1	CMP5_LP0	CMP10_LN1	
30	C3/CMPIN6N --> C3			C3				CMP6_HN0	CMP3_LP3	CMP6_LN0	
31	C2/CMPIN6P --> C2			C2			CMP6_HP0		CMP6_LP0		AIO237
32	VREFLOC										
33	VREFLOA										
35	VREFHIC										
37	VREFHIA										
38	A5/CMPIN2N --> A5	A5					CMP2_HP3	CMP2_HN0	CMP9_LP2	CMP2_LN0	AIO232
39	A4/CMPIN2P --> A4	A4					CMP2_HP0		CMP2_LP0		AIO231
40	A3/CMPIN1N --> A3	A3					CMP1_HP3	CMP1_HN0		CMP1_LN0	AIO230
41	A2/CMPIN1P --> A2	A2					CMP1_HP0	CMP2_HN1	CMP1_LP0	CMP2_LN1	AIO229
42	A1/DACB_OUT --> A1	A1				DACB_OUT	CMP1_HP2	CMP1_HN1	CMP1_LP2	CMP1_LN1	AIO228
43	A0/DACA_OUT	A0				DACA_OUT	CMP1_HP1	CMP9_HN0	CMP1_LP1	CMP9_LN0	AIO227

表 3-15. 模拟多路复用器重叠表 (续)

引脚	名称	ADCA	ADCB	ADCC	ADCD	DAC	高正	高负	低正	低负	AIO
44	A14/B14/C14/D14/CMPIN4P --> A14/B14/C14	A14	B14	C14	D14		CMP4_HP0		CMP4_LP0		AIO225
45	A15/B15/C15/D15/CMPIN4N --> A15/B15/C15	A15	B15	C15	D15		CMP4_HP3	CMP4_HN0		CMP4_LN0	AIO226
46	B0/VDAC		B0			VDAC	CMP3_HP1	CMP11_HN0	CMP3_LP1	CMP11_LN0	AIO233
47	B1/DACC_OUT		B1			DACC_OUT	CMP3_HP2		CMP3_LP2		AIO234
48	B2/CMPIN3P --> B2		B2				CMP3_HP0		CMP3_LP0		AIO235
49	B3/CMPIN3N --> B3		B3					CMP3_HN0	CMP3_LP3	CMP3_LN0	AIO236
50	VREFLOB										
51	VREFLOD --> B11		B11				CMP4_HP2		CMP4_LP2		AIO240
53	VREFHIB										
55	VREFHID --> B6		B6				CMP7_HP1	CMP7_HN1	CMP7_LP1	CMP7_LN1	
56	D0/CMPIN7P --> B7		B7		D0		CMP7_HP0 --> CMP7_HP2	CMP3_HN1	CMP7_LP0 --> CMP7_LP2	CMP3_LN1	
57	D1/CMPIN7N --> A6	A6			D1		CMP7_HP0	CMP7_HN0	CMP7_LP0	CMP7_LN0	
58	D2/CMPIN8P --> A7	A7			D2		CMP8_HP0 --> CMP9_HP2	CMP7_HN0	CMP8_LP0 --> CMP4_LP3	CMP7_LN0	
59	D3/CMPIN8N --> A8	A8			D3		CMP8_HP0	CMP8_HN0	CMP8_LP0	CMP8_LN0	
60	D4 --> A9	A9			D4			CMP8_HN0	CMP5_LP3	CMP8_LN0	
61	B10		B10				CMP4_HP1	CMP4_HN1	CMP4_LP1	CMP4_LN1	
62	A10	A10					CMP8_HP1	CMP8_HN1	CMP8_LP1	CMP8_LN1	
63	A11	A11					CMP8_HP2		CMP8_LP2		
64	B4		B4				CMP5_HP1	CMP5_HN1	CMP5_LP1	CMP5_LN1	
65	B5		B5				CMP5_HP2		CMP5_LP2		
66	B8		B8				CMP2_HP1	CMP10_HN0	CMP2_LP1	CMP10_LN0	
67	B9		B9				CMP2_HP2	CMP9_HN1	CMP2_LP2	CMP9_LN1	
INT1	温度传感器	A13	B18								

4 从 F2837x 到 F28P65x 的应用程序代码迁移

以下部分将介绍从 F2837x 迁移到 F28P65x 时发生的代码变化。我们将更新 F28P65x 的 C2000Ware 驱动程序和示例，以支持节 3.1 中所述的新功能。

4.1 C2000Ware 头文件

F2837x 和 F28P65x 器件的头文件可在 C2000Ware 中的 device_support 子目录 (对于位字段) 和 driverlib 子目录 (对于 Driverlib) 下找到。

4.2 链接器命令文件

器件支持子目录下的 C2000Ware 中提供了 F2837x 和 F28P65x 器件的链接器命令文件。

4.3 C2000Ware 示例

C2000Ware 中具有特定于 F2837x 和 F28P65x 器件的示例。

5 EABI 支持

过去, F2837x 应用程序始终支持通用目标文件格式 (COFF) 二进制可执行文件输出。COFF 具有多项限制, 其中一项便是符号调试信息不支持 C/C++。除此之外, 对段的最大数量、段名的长度和源文件也存在限制。COFF 也不是业界通用的。由于这些原因, C2000 现在正在迁移到嵌入式应用程序二进制接口 (EABI) 格式。EABI 与 COFF 不兼容, 因此, 两种格式之间无法相互转换。这部分对 COFF 和 EABI 之间的差异进行了总结, 并提供了一些有用的链接, 这些链接提供了关于将应用程序从 COFF 迁移至 EABI 的指南。

- EABI 与 COFF 的主要差异：
 - 直接初始化
 - 在 EABI 中, 未初始化的数据默认为 0。
 - 在 EABI 中, 原始数据初始化是通过链接器生成的压缩副本表完成的。
 - C++ 语言支持
 - C++ 内联函数语义: 在 COFF 中, 会将内联函数视为静态内联函数, 这会导致无法内联的函数或含有静态数据的函数出现问题。在 EABI 中, 没有静态”限定符的内联函数具有外部链接。
 - 更好的模板实例化: COFF 使用一种名为晚期模板实例化的方法, 而 EABI 使用早期模板实例化方法。晚期模板实例化可能会出现库代码问题, 从而导致链接时间较长。早期实例化使用 ELF COMDAT 来保证模板始终得到正确实例化, 并且在最终可执行文件中最多存在每个实例化的一个版本。
 - 表驱动的异常处理 (TDEH): 相比于 COFF, TDEH 对代码性能的影响几乎为零。COFF 使用 setjmp/longjmp 来实现由 EABI 实现的 C++ 异常特性。
 - 由 EABI 实现的特性
 - Location 属性: 指定符号在 C 源代码中的运行时地址。
 - Noinit/persistent 属性: 指定是否应在 C 自动初始化期间初始化符号。
 - Weak 属性: 弱符号定义被强定义取代。在链接时, 不需要解析弱符号引用。未解析的弱符号解析为 0。
 - 外部别名: 在 COFF 中, 如果对 A 的所有调用都可用 B 替代, 编译器会使 A 成为 B 的别名。必须在同一个文件中定义 A 和 B。在 EABI 中, 编译器会使 A 成为 B 的别名, 即使 B 是外部属性。
 - 调用约定
 - COFF 和 EABI 之间的标量调用约定相同。
 - 结构调用约定 (EABI)
 - 单字段结构由对应于基础标量类型的值传递/返回。
 - 对于 FPU32, 小于 128 位的同质浮点结构将由值传递。
 - 在 R0H-R3H 中传递, 然后由值在堆栈上传递。
 - 由值传递的结构也是寄存器分配的候选项。
 - 对于 FPU64, 相同的原理适用于 64 位双精度值 (R0-R3)。

- 双精度内存大小
 - 在 EABI 中，双精度是 64 位大小，而在 COFF 中，双精度仍表示为 32 位大小。
 - C/C++ 要求双精度能够表示整数类型，并具有至少 10 个十进制数字，这就需要 64 位双精度值。
- 段概述：

表 5-1 对 COFF 和 EABI 的段名进行了总结。以下各段由编译器生成。

表 5-1. 段名

说明	COFF	EABI
只读段		
常量数据	.econst	.const
22 位以上的常量数据	.farconst	.farconst
代码	.text	.text
预主构造函数	.pinit	.init_array
异常处理	不适用	.c28xabi.exidx/.c28xabi.extab
读写段		
未初始化数据	.ebss	.bss
初始化数据	不适用	.data
22 位以上的未初始化数据	.farbss	.farbss
22 位以上的初始化数据	不适用	.fardata
堆	.esysmem	.sysmem
栈	.stack	.stack
CIO 缓冲器	.cio	.bss:cio

- 资源：
 - 有关 EABI 和迁移过程的更多信息，请参阅以下链接中提供的资源：
 - Wiki：<http://processors.wiki.ti.com/index.php/EABI>
 - Wiki：http://processors.wiki.ti.com/index.php/C2000_EABI_Migration
 - C28 EABI 规范：C28x 嵌入式应用程序二进制接口 (SPRAC71)

5.1 NoINIT 结构修复 (链接器命令)

对于 EABI，需要按照下例所示，对连接器命令文件的“SECTIONS”区域进行修改，才能使寄存器或存储区不会初始化为零值。此操作很重要，因为如果不执行此修改，在寄存器位数在启动期间被强制为零时，会发生意外行为。默认情况下，EABI 会将连接器的“SECTIONS”部分中定义的寄存器或存储区初始化为零。

连接器修改示例：

```
SECTIONS
{
:
:
Regs1File :> REG1_ADDR, type=NOINIT
Regs2File :> REG2_ADDR, type=NOINIT
:
:
}
```

5.2 预编译的库

TI 提供的所有 F28P65x 库都作为 EABI 发布。将来由客户创建的 F28P65x 库也应该生成并编译为 EABI。

参考文献

- 德州仪器 (TI) : [TMS320F28P65x 微控制器技术参考手册](#)
- 德州仪器 (TI) : [TMS320F2837x 微控制器技术参考手册](#)
- 德州仪器 (TI) : [TMS320F28P65x 微控制器数据表](#)

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023，德州仪器 (TI) 公司