

对 AFE7769D 进行编程以连接 PC802 (对于 2T2R)



摘要

本用户指南概述了硬件和软件设置，并提供了补充图片作为直观展示，然后介绍了启动步骤。

内容

1 引言.....	2
2 基本 EVM 测试过程.....	2
2.1 安全.....	2
2.2 质量.....	2
2.3 服装.....	2
2.4 硬件和软件要求.....	2
3 AFE7769DEVM 设置.....	3
3.1 AFE7769D 硬件更改.....	3
3.2 AFE7769D 连接.....	3
3.3 AFE7769D 软件设置.....	4
3.4 AFE7769D 编程方法 1：自动化.....	4
3.5 AFE7769D 编程方法 2：使用 GUI 模式.....	6

插图清单

图 3-1. 分离 SYNCOUT 引脚.....	3
图 3-2. 硬件设置和连接 AFE7769DEVM-PC802.....	4
图 3-3. 启动 AFE77xxD Latte 软件.....	4
图 3-4. 自述文件 AFE77xxD Latte 软件.....	5
图 3-5. 切换到“Script Mode”.....	5
图 3-6. PC802 脚本.....	5
图 3-7. 运行 PC802 脚本.....	6
图 3-8. 启动 AFE77xxD Latte 软件.....	6
图 3-9. 自述文件 AFE77xxD Latte 软件.....	7
图 3-10. 主窗口：GUI 模式.....	7
图 3-11. 设置 LMK 参数.....	8
图 3-12. 器件启动.....	8
图 3-13. 启动后的 Latte 日志窗口.....	9
图 3-14. 切换到“Script Mode”.....	9
图 3-15. PC802 LMK 脚本.....	9
图 3-16. 运行 LMK 脚本.....	10
图 3-17. 切换到“GUI Mode”.....	10
图 3-18. 在 Latte 中切换到“TX-Test”选项卡.....	10
图 3-19. 启用 TDD 模式.....	11
图 3-20. JESD 链路启动.....	11

表格清单

表 3-1. 引脚更改列表，AFE7769DEVM.....	3
--------------------------------	---

商标

所有商标均为其各自所有者的财产。

1 引言

本指南旨在与 Picocom 的文档 ID PC-004159-DC 版本 3 配合使用。

本用户指南介绍了与 Picocom 协作开发的采用德州仪器 (TI) AFE7769D 评估模块 (EVM) 的小型蜂窝应用。Picocom 是一家为小型蜂窝无线基础设施提供业界通用片上系统 (SoC) 的半导体公司。此参考解决方案可帮助客户提升模拟前端 (AFE) 的系统集成能力，并允许与 Picocom PC802 片上系统 (SoC) 无缝连接。

AFE7769D 是一款具有集成数字预失真 (DPD) 的 4T4R2F 射频采样收发器，可用于线性化功率放大器 (PA)，以提高终端客户的无线覆盖范围。小型蜂窝 5 瓦无线电单元 (RU) 利用器件的 EVM 版本与 Picocom 的解决方案元件连接以实现无缝连接。正如 Picocom 网站所述，Picocom PC802 是一款专为“5G NR/LTE 小蜂窝分解和集成 RAN 架构”设计的 SoC。

2 基本 EVM 测试过程

2.1 安全

- 必须佩戴护目镜。
- 该测试必须由受过电子理论培训并了解待测试组件的风险和危害的合格人员执行。
- 在执行此测试时，必须遵循 ESD 预防措施来处理电子组件。
- 在测试过程中，应采取预防措施，避免接触组件可能会变热或存在电击危险的区域。
- 使用离子发生器进行高压测试 (=>50Vrms 或 =>75VDC) 时，不得佩戴 ESD 腕带。

2.2 质量

可根据德州仪器 (TI) 的要求提供测试数据或报告。

2.3 服装

- 护目镜
- 静电工作服
- 静电手套或指套
- 接地 ESD 腕带

2.4 硬件和软件要求

2.4.1 所需的测试设备

- 直流电源 (5.5V、5A)
- 直流万用表
- USB 微型 B 线缆
- USB 3.0 电缆
- 带 USB 端口的 PC
- 英特尔 USB Blaster 或 USB Blaster II
- 信号发生器
- 1:8 继电器
- 频谱分析仪
- BNC 电缆，分离器
- USB 集线器
- TSW14J58 修订版 A5

2.4.2 所需软件

- AFE77xxD Latte v0.4

3 AFE7769DEVM 设置

3.1 AFE7769D 硬件更改

对 AFE7769DEVM 进行以下更改，以分离 SYNCOUT 引脚，如图 3-1 所示。

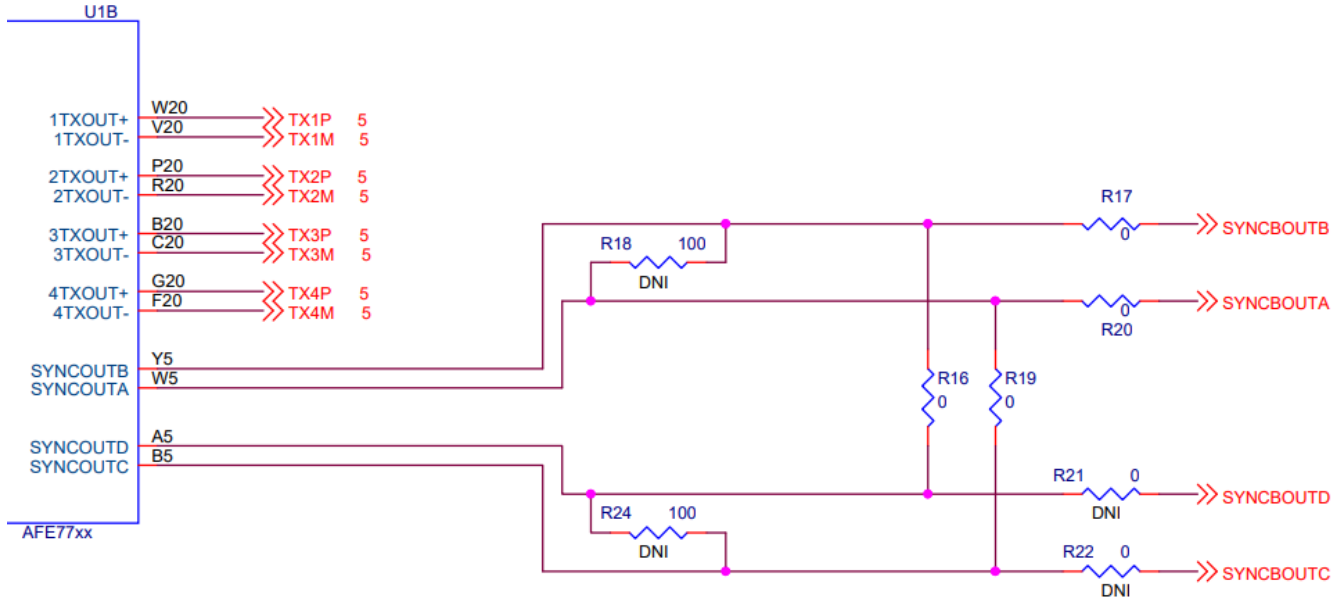


图 3-1. 分离 SYNCOUT 引脚

与原理图相关，请参阅表 3-1 了解要生成的开关列表。

表 3-1. 引脚更改列表，AFE7769DEVM

AFE 参考位号	更改自	更改为
R16	0 Ω	DNI
R19	0 Ω	DNI
R3	0 Ω	DNI
R5	0 Ω	DNI
R1	DNI	0 Ω
R2	DNI	0 Ω
R21	DNI	0 Ω
R22	DNI	0 Ω

3.2 AFE7769D 连接

- 将 5.5V 电源连接到 AFE7769D EVM 的电源插孔连接器 (J22)。
 - 检查：D14 (电源) LED 应亮起。
- 将 USB 类型 Mini-B 电缆从 PC 连接到 AFE7769D EVM 的 USB 端口 (J20)。
 - 检查：D13 (USB_PWR) LED 应亮起。
- 使用 FMC 连接器将 AFE7769DEVM 连接到 PC802。
- 将 PC802 (J1106) 的 122.88MHz 参考时钟 (SYNC_CLOCK) 连接到 AFE7769DEVM 的 LMK_CLKIN (J19)，如图 3-2 所示。

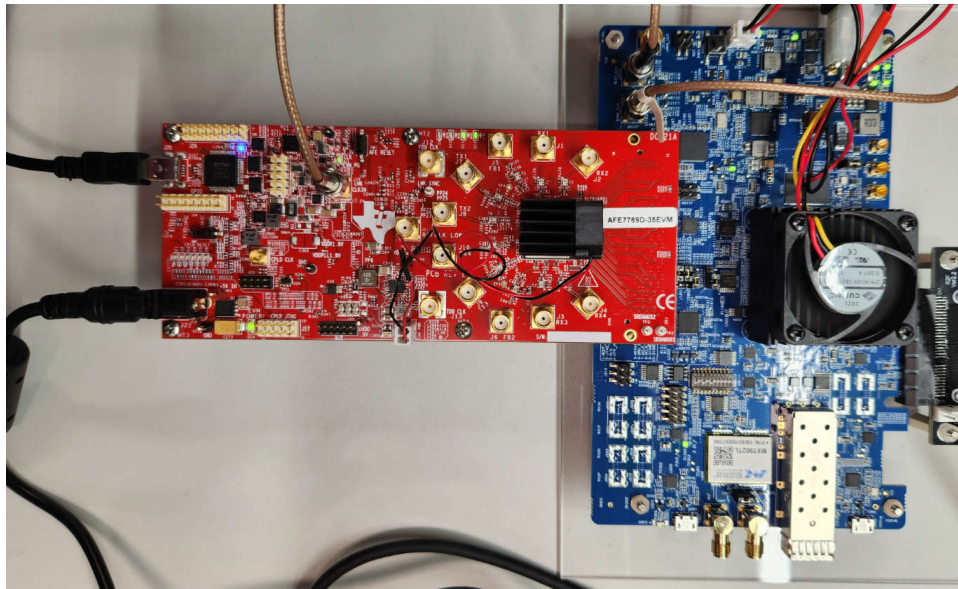


图 3-2. 硬件设置和连接 AFE7769DEVM-PC802

3.3 AFE7769D 软件设置

1. 从 TI 驱动器中从名为“V0p4.zip”的压缩文件夹安装 AFE77xxD Latte GUI。
2. 安装 AFE77xxD GUI 后，复制 PC802_LMKDIV.py 脚本并将其粘贴到以下目录“...\Documents\Texas Instruments\AFE77xxDLatte\projects\AFE77xxD\AFE7769D”下。
3. 复制“AFE77xxD_Picomcom_pc802_K1L.xlsx”文件，并将其粘贴到“\Documents\Texas Instruments\AFE77xxDLatte\lib\configs”下。

3.4 AFE7769D 编程方法 1：自动化

1. 打开 AFE77xxD GUI 版本 0.4。确保其外观如图 3-3 所示，然后单击“Continue”。应该会显示“Couldn't Detect FPGA Reset FTDI. Please reset FPGA manually”消息，可以忽略该消息。



图 3-3. 启动 AFE77xxD Latte 软件

2. 等待 GUI 加载。它将如图 3-4 所示。

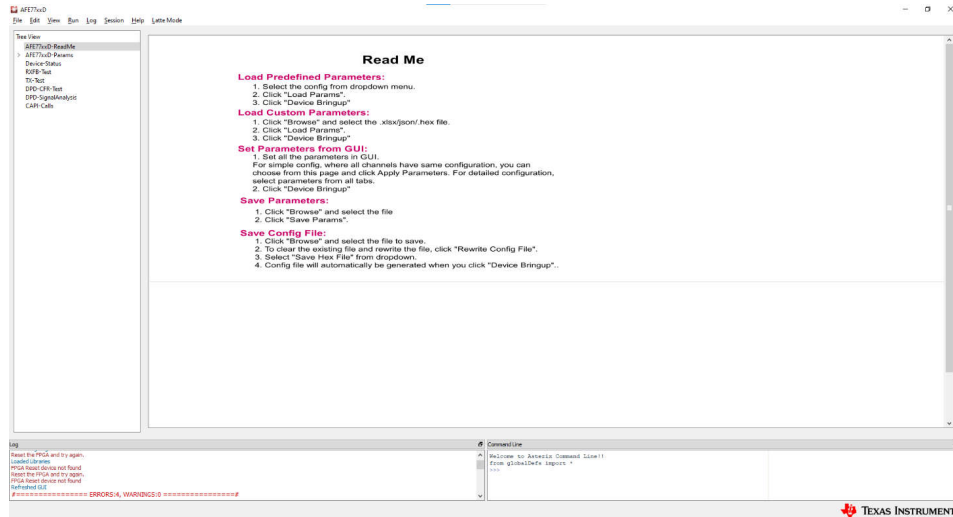


图 3-4. 自述文件 AFE77xxD Latte 软件

3. 在顶部，点击“Latte Mode”并导航至“Script Mode”，如图 3-5 中所示。

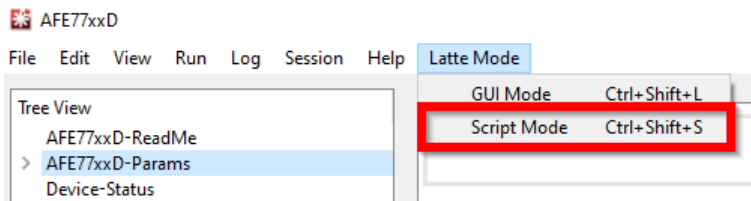


图 3-5. 切换到“Script Mode”

4. 在左侧树视图中打开 PC802_2T2R_Script.py 脚本，如图 3-6 中所示。

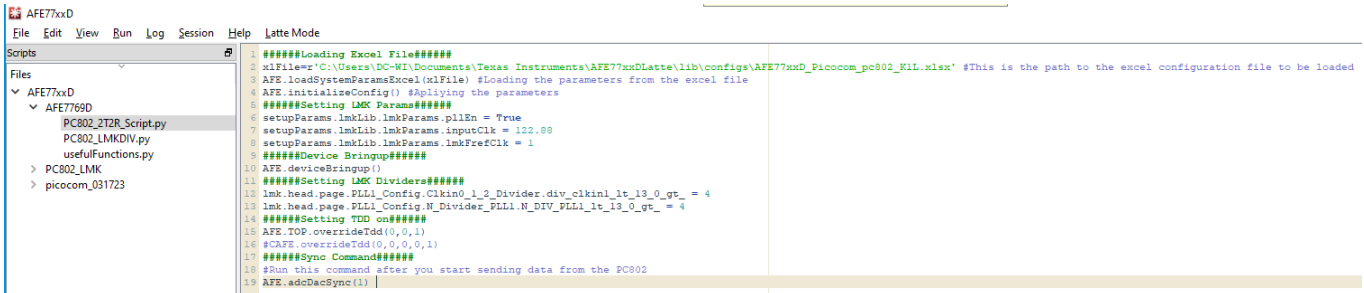


图 3-6. PC802 脚本

- 通过按 F5 或依次点击 “Run” > “Buffer” 来运行脚本。您应该会在日志窗口中看到一个输出，如图 3-7 中所示，表明脚本已运行且没有错误。运行此脚本后，如果在对 PC802 进行编程后连接了 PC802 的 122.88MHz 基准，则 LMK_LOCKED LED (D11) 会亮起。

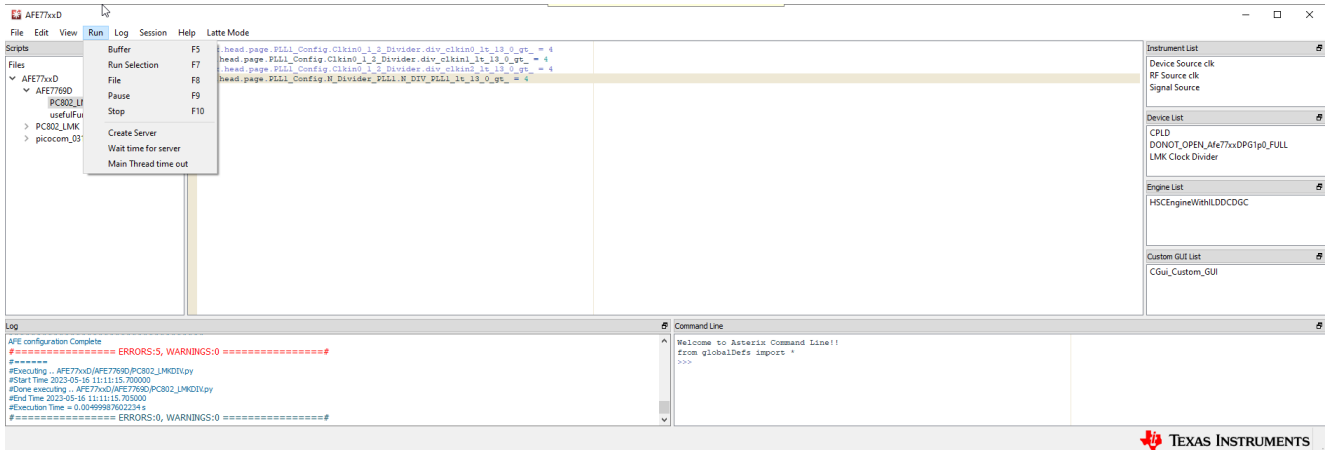


图 3-7. 运行 PC802 脚本

3.5 AFE7769D 编程方法 2：使用 GUI 模式

- 打开 AFE77xxD GUI 版本 0.4。确保其外观如图 3-8 所示，然后点击 “Continue”。应该会显示 “Couldn't Detect FPGA Reset FTDI. Please reset FPGA manually” 消息，可以忽略该消息。



图 3-8. 启动 AFE77xxD Latte 软件

2. 等待 GUI 加载。它看起来如图 9 所示。点击左侧树形视图下方的“AFE77xxD-Device”选项卡，进入主参数屏幕。

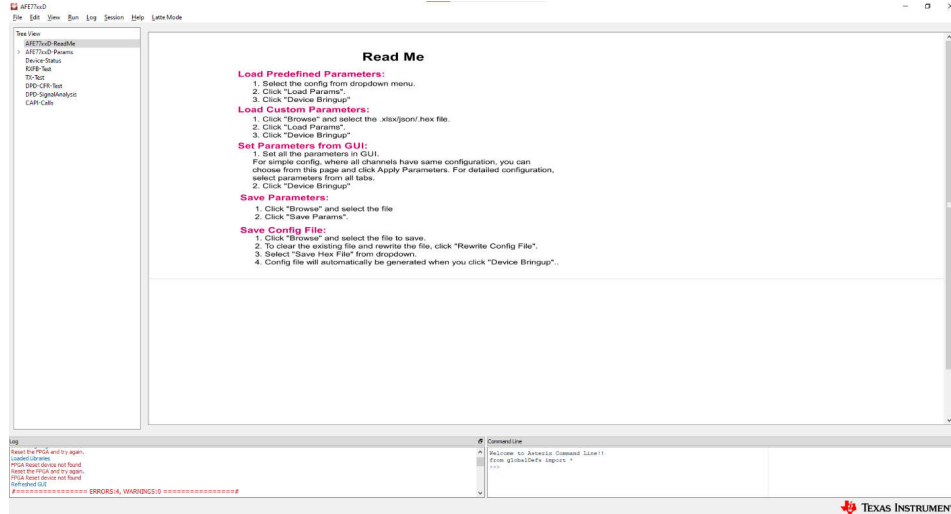


图 3-9. 自述文件 AFE77xxD Latte 软件

3. 点击“Load System Parameters”下的“Browse”，然后在“\Documents\Texas Instruments\AFE77xxDLatte\lib\configs”下选择“AFE77xxD_Picomcom_pc802_K1L.xlsx”配置文件。选择该文件后，点击“LOAD”，屏幕应如图 3-10 所示。您还应该看到一条消息，指出配置已加载到日志窗口中。

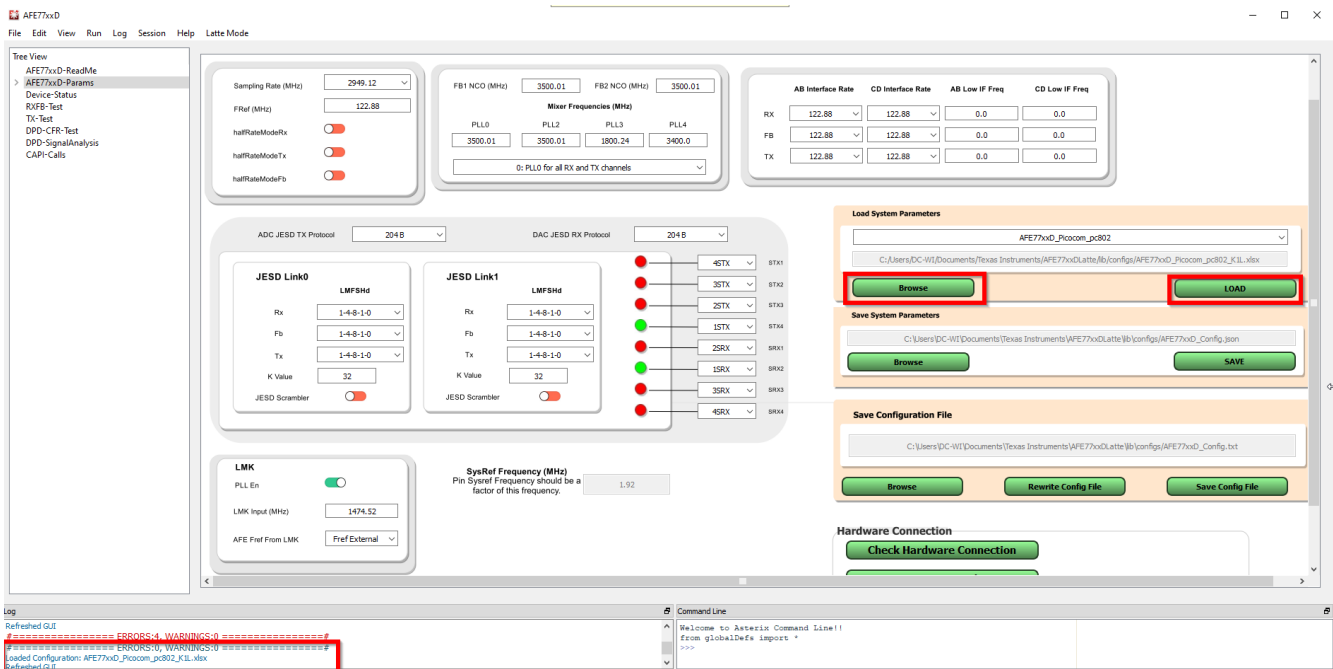


图 3-10. 主窗口：GUI 模式

4. 在左下角设置 LMK 参数，如图 3-11 所示。

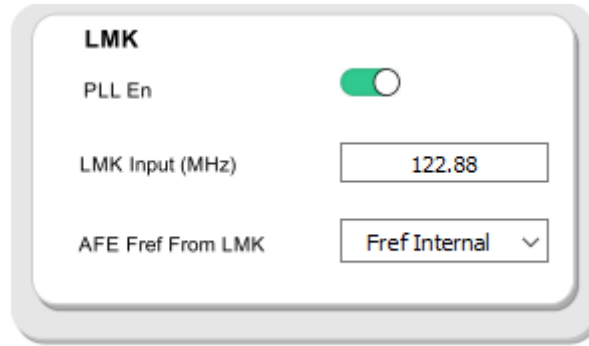


图 3-11. 设置 LMK 参数

5. 之后，在“Hardware Connection”下，点击“refresh GUI”按钮，您将在日志窗口中看到一条内容为“Refreshed GUI”的消息。然后点击“Device Bringup”，这将启动器件的启动过程。要正确导航，请参阅图 3-12。

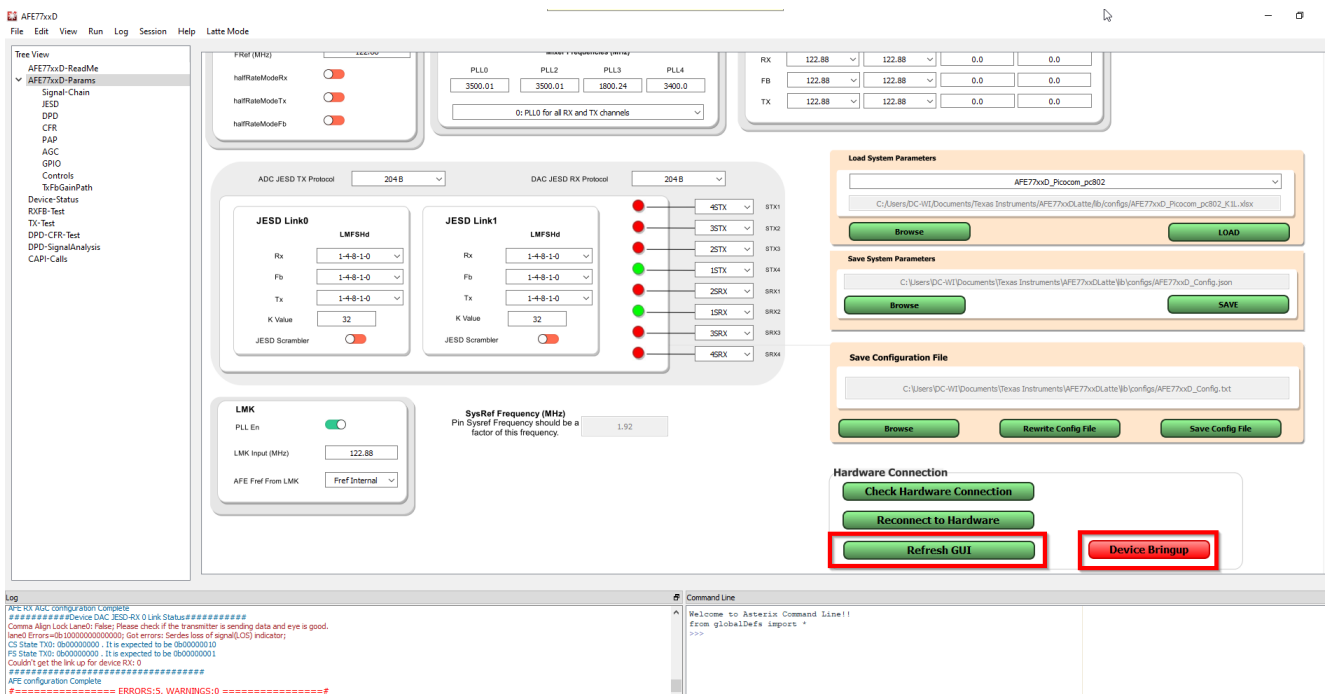


图 3-12. 器件启动

6. 器件启动完成后，您将在日志窗口中看到一些错误（如图 3-13 所示）。其中两个错误应该是“FPGA Reset device not found”，其余错误应该位于“Device DAC JESD-RX 0 Link Status”行下。由于 JESD 链路未建立，因此预计会出现这些错误。

```
Log
LMK Configured.
Fuse farm load autoload done successful
No autoload error
Fuse farm load autoload done successful
No autoload error
AFE Reset Done.
pll1: True; LO Frequency: 2949.12
FPGA Reset device not found
FPGA Reset device not found
FPGA Configured.
AFE MCU Wake up done.
pll0: True; LO Frequency: 3500.01
pll1: True; LO Frequency: 2949.12
AFE all PLLs configured.
FB DSA 3.5G Band
AFE SerDes configured.
AFE Digital Chains configured.
AFE DAC Analog Writes configured.
AFE RX Analog Writes configured.
AFE FB Analog Writes configured.
AFE JESD configured.
AFE GPIO configured.
AFE TX IQMC-LOL Correction configuration Complete
AFE DPD Block configuration
AFE DPD Block configuration Complete
AFE RX IQMC configuration Complete
AFE RX AGC configuration Complete
#####Device DAC JESD-RX 0 Link Status#####
Comma Align Lock Lane0: False; Please check if the transmitter is sending data and eye is good.
lane0 Errors=0b10000000000000; Got errors: Serdes loss of signal(LOS) indicator;
CS State TX0: 0b00000000 . It is expected to be 0b00000010
FS State TX0: 0b00000000 . It is expected to be 0b00000001
Couldn't get the link up for device RX: 0
#####
AFE configuration Complete
#===== ERRORS:5, WARNINGS:0 =====#
```

图 3-13. 启动后的 Latte 日志窗口

7. 在顶部，点击“Latte Mode”并导航至“Script Mode”，如图 3-14 中所示。

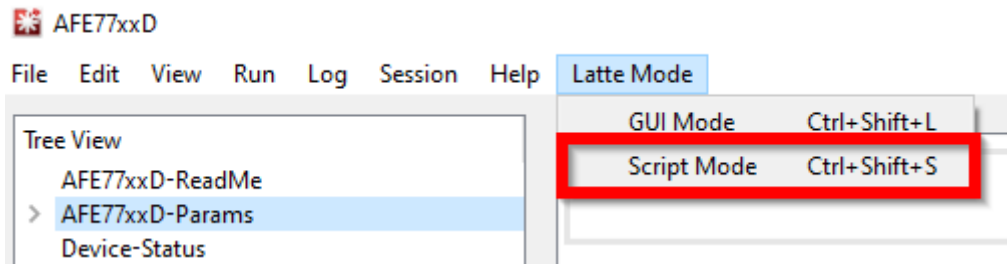


图 3-14. 切换到“Script Mode”

8. 在左侧树视图中打开 PC802_LMKDIV.py 脚本，如图 3-15 中所示。

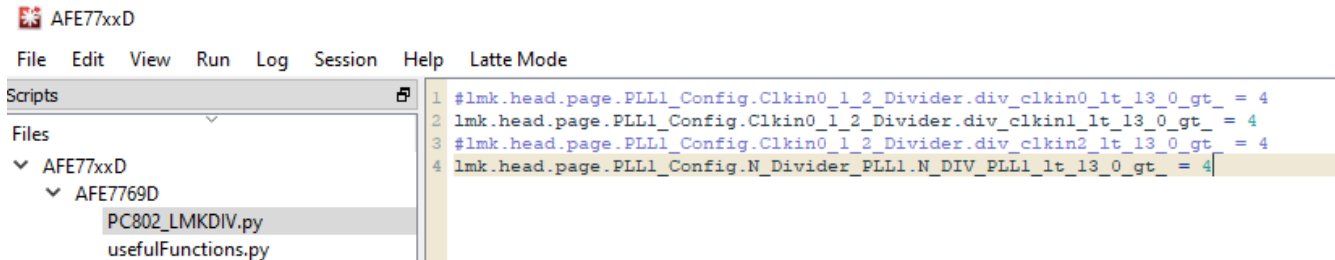


图 3-15. PC802 LMK 脚本

9. 通过按 F5 或依次点击 “Run” > “Buffer” 来运行脚本。您应该会在日志窗口中看到如图 3-16 中所显示的输出，表明脚本已运行且没有错误。运行该脚本后，如果连接了来自 PC802 的 122.88MHz 基准，则 LMK_LOCKED LED (D11) 会亮起。

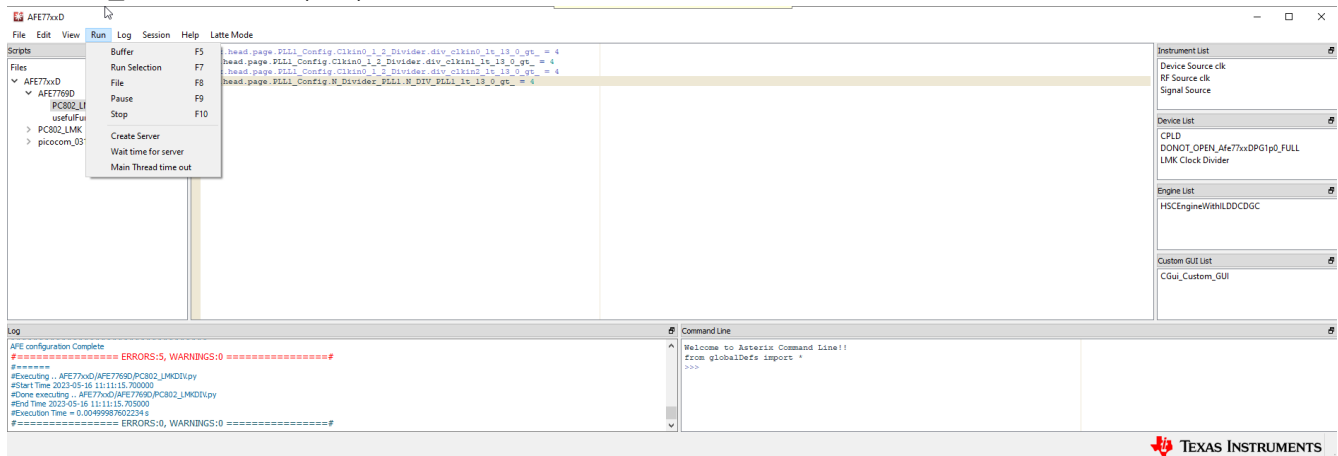


图 3-16. 运行 LMK 脚本

10. 点击 “Latte Mode” 并导航至 “GUI Mode”，如图 3-17 中所示。



图 3-17. 切换到 “GUI Mode”

11. 点击树视图下的 “TX-Test”，如图 3-18 所示。

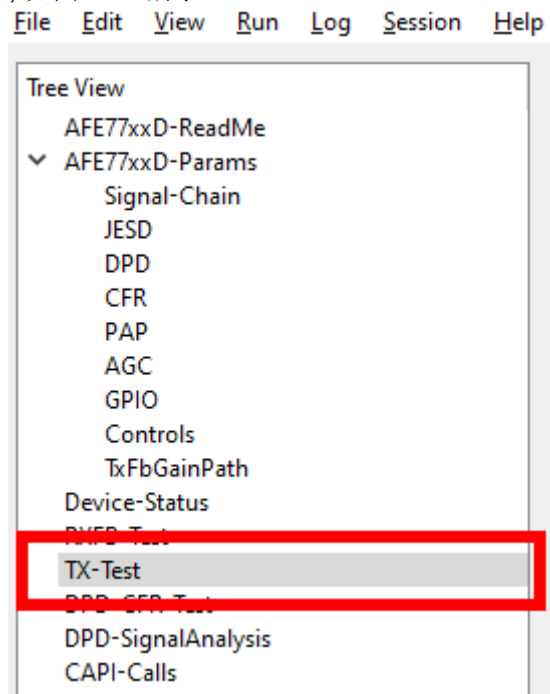


图 3-18. 在 Latte 中切换到 “TX-Test” 选项卡

12. 通过将 TX 通道设置为绿色，启用这些通道的 TDD，如图 3-19 所示。然后，点击“Set TX TDD”，日志窗口中应该会出现一条消息，显示“TDD set”。

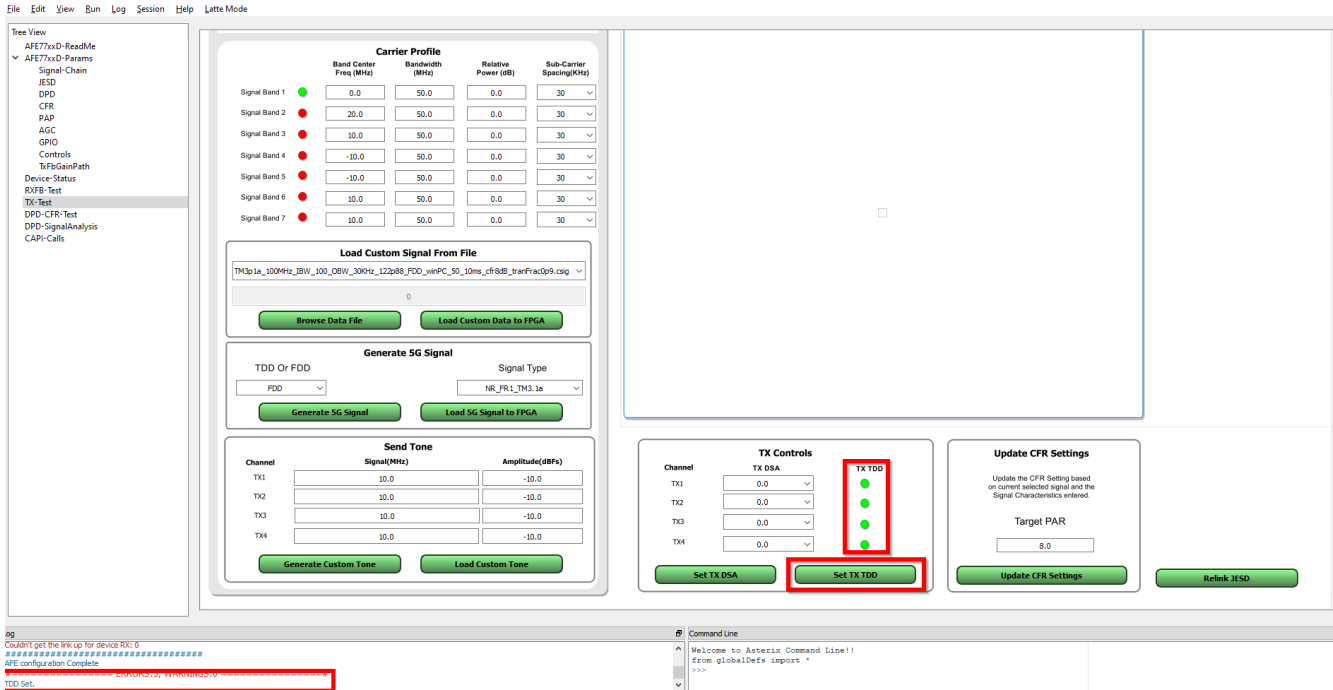


图 3-19. 启用 TDD 模式

13. 按照 2.2 节中的 PC802 EVB RFIC 演示用户指南 (版本 3) (此文档位于何处或文献编号是什么?) 继续设置 PC802。进入第 2.2.5 节后，在测试模式工具上输入“start”命令开始发送数据后，在 AFE77xxD GUI 的命令行中键入“AFE.adcDacSync(1)”命令。现在，您应该能够在日志窗口中看到一份报告，报告指出 JESD 链接已建立且没有错误，如图 3-20 所示。数据将从 AFE TX 通道中传出。

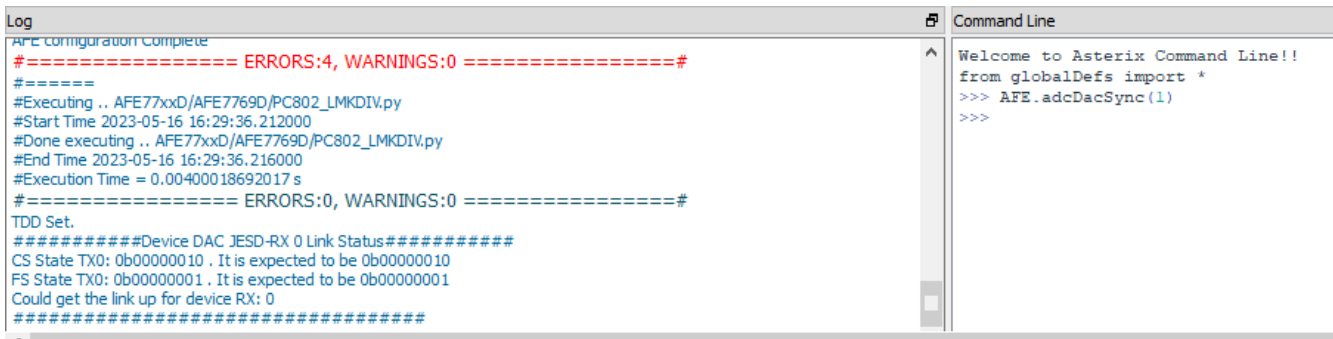


图 3-20. JESD 链路启动

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司