

# EVM User's Guide: PGA849EVM

## PGA849 评估模块



### 说明

**PGA849** 是一款高精度、宽带宽、可编程增益仪表放大器 (PGA)，适用于差分至单端转换，经优化可驱动采样率高达 1MSPS 的高性能模数转换器 (ADC)，而无需额外的 ADC 驱动器。PGA849 具有八种二进制增益设置 (从 0.125V/V 的衰减增益到最大 16V/V)，可以通过三个数字增益选择引脚进行选择。该器件采用德州仪器 (TI) 的超  $\beta$  输入晶体管，这些晶体管可提供超低输入失调电压、温漂、低输入偏置电流、输入电压噪声和电流噪声。

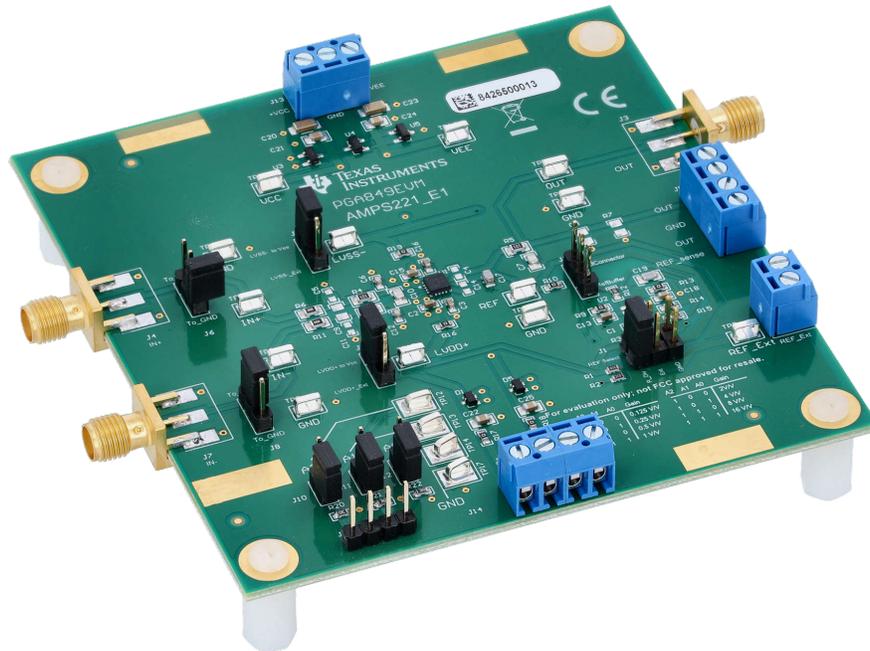
### 特性

- 快速、简单地评估 PGA849；可访问功能并测量性能
- PGA 可配置为 0.125V/V 至 16V/V 的二进制增益设置

- 提供三个分流跳线来设置 PGA849 增益控制选择引脚
- 超小型 A 版 (SMA) 连接器和测试点可实现快速测试
- 评估板包含可选的 REF 引脚运算放大器缓冲器以实现出色灵活性
- 独立输入和输出电源连接可提供 ADC 输入过驱保护

### 应用

- 工厂自动化和控制
- 模拟输入模块
- 数据采集
- 测试和测量
- 半导体测试



## 1 评估模块概述

### 1.1 引言

本用户指南包含 PGA849 评估模块 (EVM) 的信息和支持文档。具体包含 PGA849EVM 的电路说明、跳线设置、所需连接、印刷电路板 (PCB) 布局、原理图和物料清单。本文档中的评估板、评估模块和 EVM 等所有术语均指 PGA849EVM。

### 1.2 套件内容

表 1-1. PGA849EVM 套件内容

项目	说明	数量
PGA849EVM	PCB	1

### 1.3 规格

有关 PGA849 电气特性的完整列表，请参阅 [PGA849 低噪声、高带宽、可编程增益精密仪表放大器 数据表](#)。

### 1.4 器件信息

该 EVM 使用 PGA849RGT 器件而构建，采用带散热焊盘的 16 引脚 VQFN 封装。

此 EVM 提供访问 PGA849 器件功能的方法并测量其性能。PGA849 具有八种二进制增益设置 (从 0.125V/V 的衰减增益到最大 16V/V)，可以通过三个数字增益选择引脚进行选择。默认情况下，PGA849EVM 可编程增益放大器的增益配置为 0.125V/V。该评估板提供分流跳线 J10、J11 和 J12 来设置 PGA849 增益。

## 2 硬件

### 2.1 EVM 电路说明

该器件使用两组电压电源：输入级和输出级。输出级电源与输入级解耦，从而限制 PGA849 输出摆幅电压电平，保护 ADC 或下游器件免遭过驱损坏。可使用连接器 J13 访问输入级电源 VS+ 和 VS-。可使用连接器 J14 访问输出级电源 LVDD+ 和 LVSS-。可选跳线 J9 和 J16 将输出级电源电压电平设置为等于输入级电源（默认），或使用连接器 J14 将其设置为等于外部电压。

PGA849 包含可用于简化与单端或伪差分输入 ADC 连接的功能。REF 引脚设置 PGA849 输出电压的基准点。必须使用低阻抗源驱动 REF 引脚，并且评估板提供可选的缓冲器 (U2) 来驱动 REF 引脚。可选跳线 J1 提供了以下选项：通过连接器 J2 从外部设置 REF 引脚电压、将 REF 连接到 GND 或将 REF 设置为 PGA849 输出级电源 (LVDD+ 和 LVSS-) 中电压值。PGA849EVM 支持通过可选电容器 C4 和 C14 来访问 DA\_IN- 和 DA\_IN+ 引脚。这些电容器与 PGA849 输出级差分放大器内部电阻器并联，用于实现噪声滤除。图 2-1 展示了 PGA849EVM 的简化方框图。有关 PGA849EVM 的完整原理图，请参阅图 3-1。

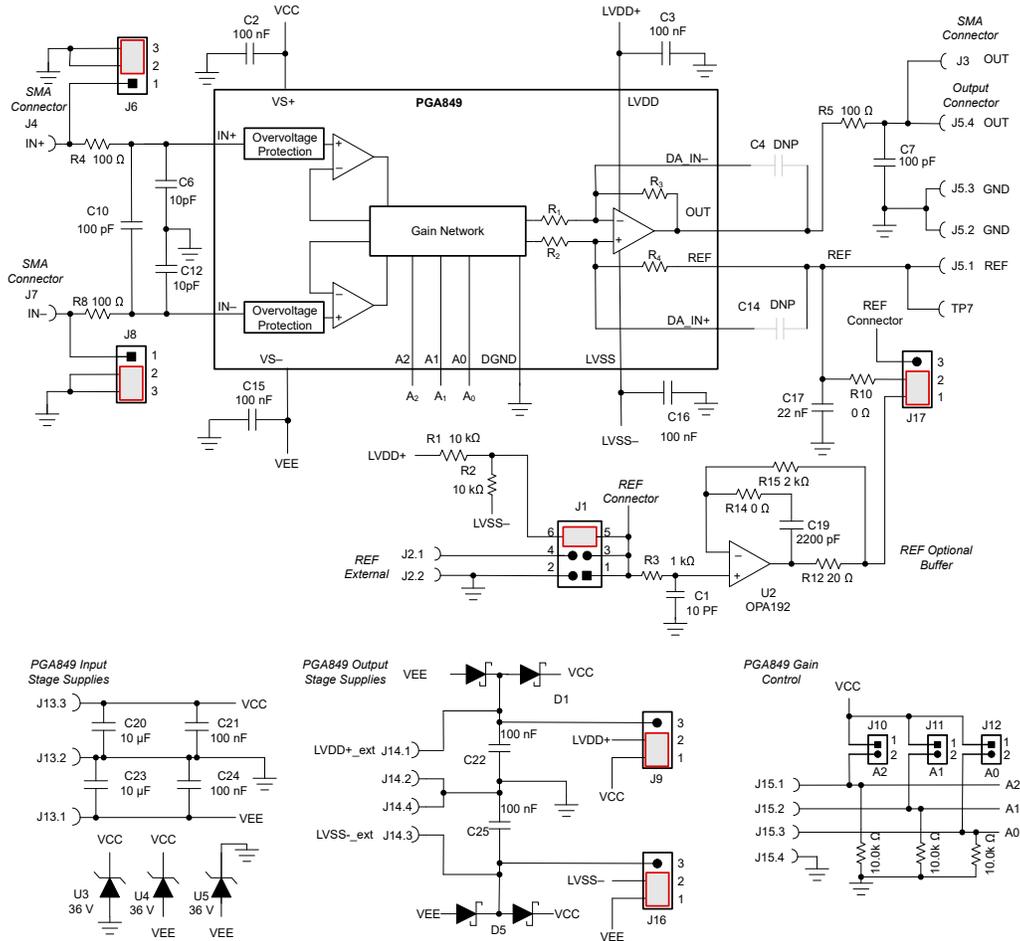


图 2-1. PGA849EVM 简化原理图

## 2.2 跳线设置

图 2-2 详细说明了 PGA849EVM 的默认跳线设置。表 2-1 说明了这些跳线的配置。

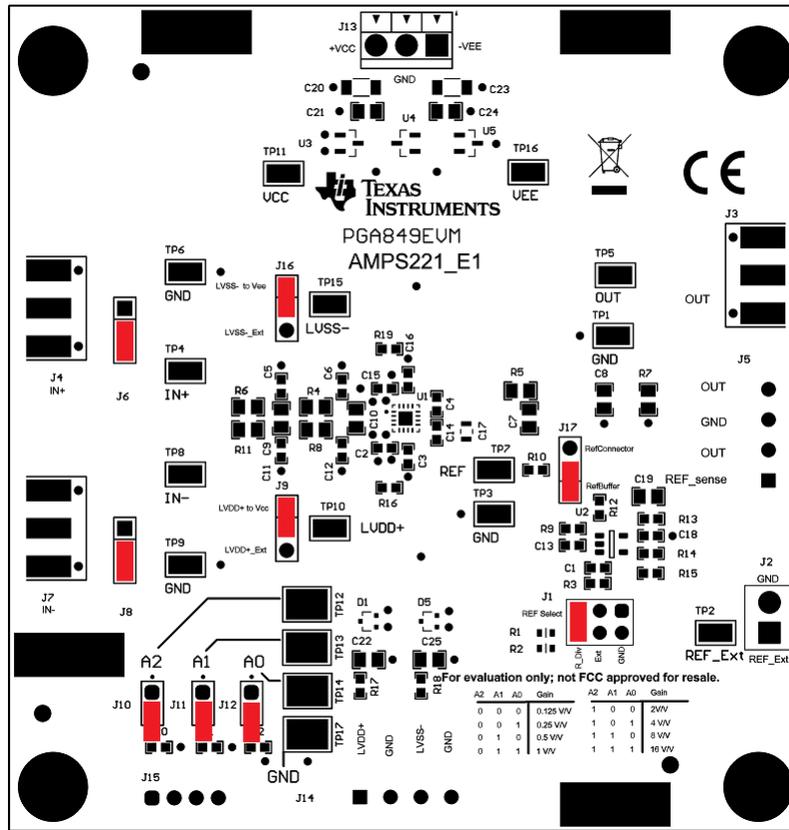


图 2-2. PGA849EVM 默认跳线设置

表 2-1. 默认跳线配置

跳线	功能	默认位置	说明
J1	REF 选择	分流器 5-6	分流器 5-6：将 REF 设置为中间输出级电源 分流器 3-4：将 REF 设置为外部 REF 连接器 J2 分流器 1-2：将 REF 设置为 GND
J17	REF 缓冲器/连接器	分流器 1-2	分流器 1-2：REF 引脚至 REF 缓冲器输出 分流器 2-3：REF 引脚至 REF 连接器
J6	正 (同相) 输入 IN+	分流器 2-3	分流器 2-3：SMA 连接器 J3 的输入信号 分流器 1-2 将 IN+ 连接至 GND
J8	负 (反相) 输入 IN-	分流器 2-3	分流器 2-3：SMA 连接器 J6 的输入信号 分流器 1-2 将 IN- 连接至 GND
J9	LVDD+ 连接	分流器 1-2	分流器 1-2：将输出级电源 LVDD+ 设置为 +VCC 电源 分流器 2-3 将 LVDD+ 连接至外部连接器 J14 引脚 1
J16	LVSS- 连接	分流器 1-2	分流器 1-2：将输出级电源 LVDD- 设置为 -VEE 电源 分流器 2-3 将 LVDD- 连接至外部连接器 J14 引脚 3
J10	PGA 增益 CTRL A2	开路	开路：将 A2 设置为 GND 或 0 分流器 1-2：将 A2 设置为 VCC 或 1
J11	PGA 增益 CTRL A1	开路	开路：将 A1 设置为 GND 或 0 分流器 1-2：将 A1 设置为 VCC 或 1
J12	PGA 增益 CTRL A0	开路	开路：将 A0 设置为 GND 或 0 分流器 1-2：将 A0 设置为 VCC 或 1

## 2.3 电源连接

PGA849EVM 使用两组电压电源：输入级和输出级。该器件运行时使用  $\pm 4\text{V}$  (8V) 至  $\pm 18\text{V}$  (36V) 的输入级电源和  $\pm 2.25\text{V}$  (4.5V) 至  $\pm 18\text{V}$  (36V) 的输出级电源。输出级电源电压不得超过输入级电源电压。

PGA849EVM 的输入级电源连接通过 EVM 顶部的连接器 J13 来提供。输入级正电源连接标记为 +VCC，负电源连接标记为 -VEE，接地连接标记为 GND。若要将电源连接到 PGA849EVM，请将电线插入 J13 的每个端子，然后拧紧螺钉以进行连接。表 2-2 总结了电源连接器 J1 的引脚定义以及每个电源连接的允许电压范围。

**表 2-2. PGA849EVM 电源电压范围规格**

连接器引脚编号	电源连接	电压范围
J13.3	输入级正电源 (+VCC)	单电源, $V_S = +VCC$ : 8V 至 36V 双电源, $V_S = (+VCC) - (-VEE)$ : 4V 至 18V
J13.2	接地	0V
J13.1	负电源 (-VEE)	单电源, $V_S = +VCC$ : 0V (GND) 双电源, $V_S = (+VCC) - (-VEE)$ : -4V 至 -18V
J14.1	LVDD+_ext	单电源, LVDD+_ext : 4.5V 至 36V 双电源, 输出级电源 (LVSS+) - (LVSS-) : 2.25V 至 18V
J14.2	接地	0V
J14.3	LVSS-_ext	单电源, LVSS-_ext : 0V (GND) 双电源, 输出级电源 (LVSS+) - (LVSS-) : -2.25V 至 -18V
J14.4	接地	0V

默认情况下，输出级电源电压电平 (+LVDD 和 -LVSS) 分别设置为 PGA849 正 (+VCC) 和负 (-VEE) 电源电压。+LVDD 引脚通过跳线 J9 1-2 连接到 +VCC，-LVSS 引脚通过 J16 1-2 连接到 -VEE。螺纹接线端子连接器 J14 提供对输出级电源引脚的访问。若要使用外部电源设置电压电平 LVDD 和 LVSS，请使用连接器 J14.1 将分流跳线 J9 2-3 连接到 +LVDD。以类似的方式，使用连接器 J14.3 将分流跳线 J16 2-3 连接到 -LVSS 引脚。

图 2-3 展示了 PGA849EVM 电压电源连接。

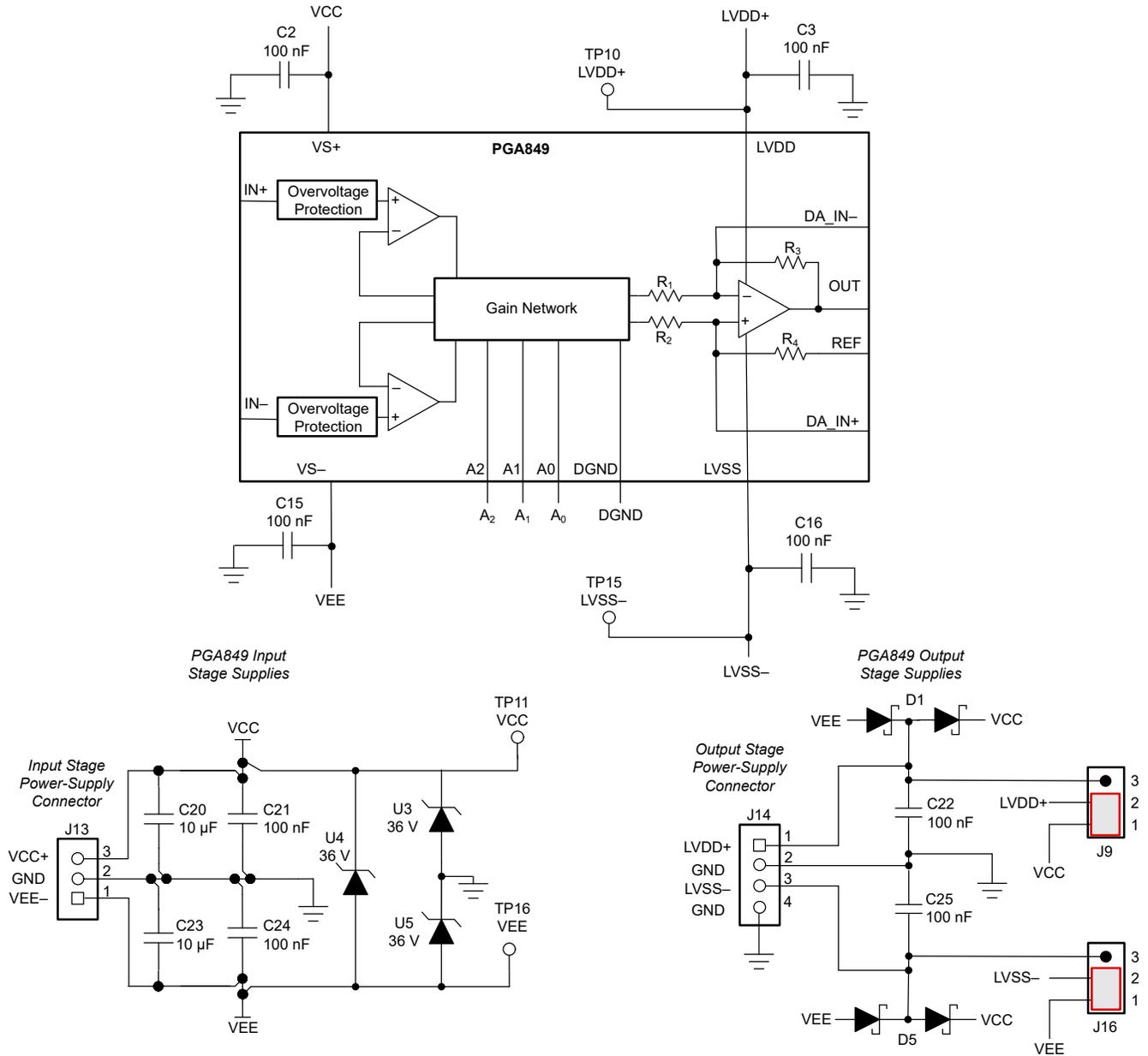


图 2-3. PGA849EVM 电压电源连接

## 2.4 模拟输入和输出连接

PGA849EVM 的可编程放大器输入信号连接通过位于 EVM 左侧的 SMA 连接器 J4、J7 和测试点 TP4、TP8 来提供。通过位于电路板右侧的螺纹接线端子连接器 J2 来提供 REF 外部输入。PGA849EVM 还通过位于电路板右侧的螺纹接线端子连接器 J5.1 和测试点 TP7 提供对 REF 引脚的直接访问。

通过位于 EVM 右侧的螺纹接线端子连接器 J5.4、SMA 连接器 J3 和测试点 TP5 来提供 PGA849 输出放大器连接。图 2-4 展示了 PGA849EVM 输入和输出连接的简化图。

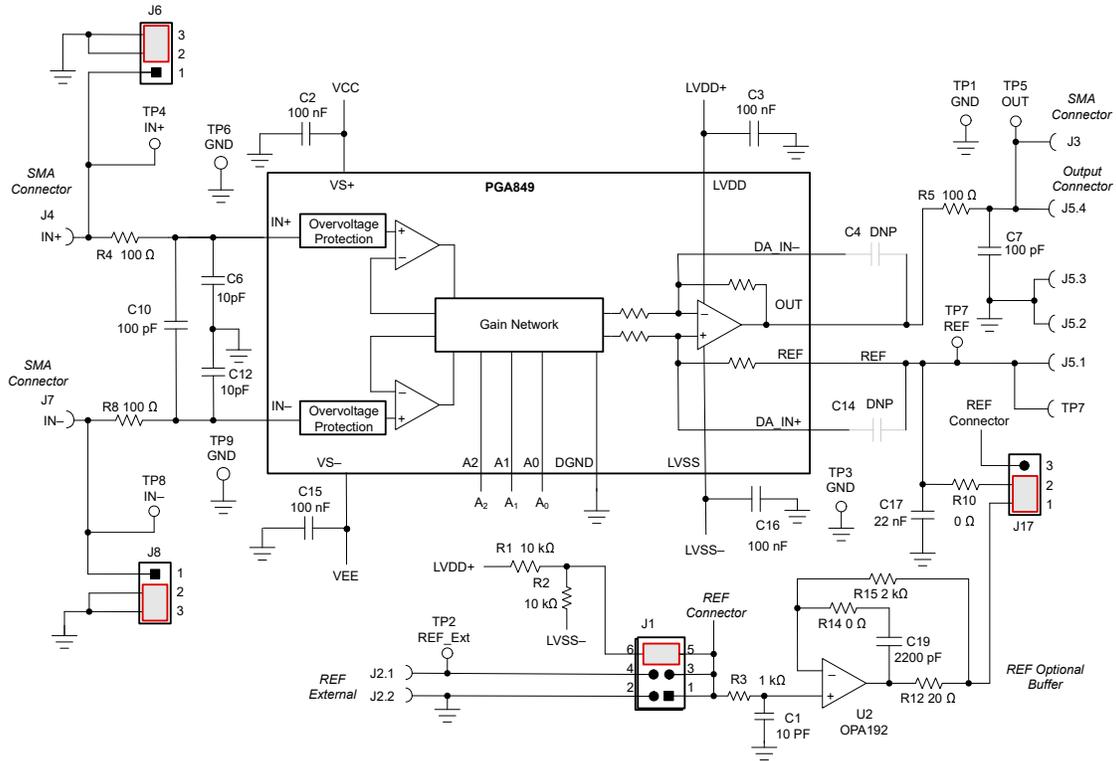


图 2-4. PGA849EVM 模拟输入和输出连接

表 2-3 总结了输入和输出连接器以及相应的测试点。

表 2-3. PGA849EVM 模拟输入和输出连接

连接器位号	信号	注释	测试点
J4	IN+	SMA	TP4
J7	IN-	SMA	TP8
J3	OUT	SMA	TP3
J5.4	OUT	螺纹接线端子	TP3
J5.3	GND	螺纹接线端子	TP2
J5.2	GND	螺纹接线端子	TP9
J5.1	REF 引脚/REF_sense	螺纹接线端子	TP7
J2.1	REF_Ext	螺纹接线端子	TP2
J2.2	GND	螺纹接线端子	不适用

## 2.5 基准输入

PGA849 的输出电压根据基准引脚 REF 上的电压来确定。使用 REF 引脚将输出信号精确调整为电压电平。通常，该失调电压设置为输出级电源的  $1/2V_s$  电平。为实现这一电平转换，必须将一个电压源连接到 REF 引脚以对输出执行电平转换，从而使 PGA849 能够驱动单电源 ADC。对于双极电压输出级电源运行，REF 引脚通常连接到低阻抗系统地。

施加在基准引脚上的电压源必须具有低输出阻抗。基准引脚上的任何电阻与内部  $5k\Omega$  电阻器串联，这会导致内部差分放大器的四个电阻器不平衡。PGA849EVM 通过 OPA192 运算放大器 (U2) 提供可选的基准缓冲器。该缓冲器在使用外部基准源驱动 REF 引脚时提供低阻抗路径。

EVM 的连接器 J2.1 提供对外部基准源的访问。为了获得出色性能，在使用外部源驱动 REF 引脚时，请使用低噪声、低漂移、精密基准。要将缓冲器连接到外部基准源，将电线插入 J2 的每个端子，然后拧紧螺钉以进行连接。

要将 REF 设置为外部基准，请连接分流跳线 J1 4-3。以类似方式，连接分流跳线 J1 1-2 以将 REF 设置为 GND。或者，连接分流跳线 J1 5-6，以便通过 R1-R2 分压器将 REF 设置为输出级电源的  $1/2V_s$  电平。

要绕过缓冲器并直接访问 REF 引脚，请连接分流跳线 J17 2-3。

默认情况下，缓冲器驱动 REF 引脚，并将基准设置为输出级电源的  $1/2V_s$  电平。跳线 J17 设置为分流引脚 1-2，跳线 J1 设置为分流引脚 5-6。图 2-5 显示了 REF 输入连接和可选的 REF 缓冲器。

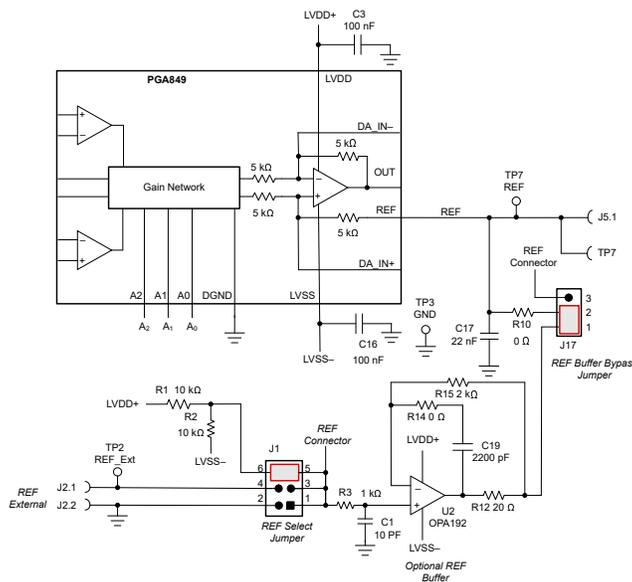


图 2-5. PGA849EVM 基准输入和可选缓冲器

### 备注

当使用可选的 REF 缓冲器时，REF 输入信号必须允许在运算放大器电源上方和下方留出余量。使用  $(LVSS-) + 300mV < REF\_ext < (LVDD+) - 300mV$  范围内的基准输入电压来保持在良好的 OPA192 输出摆幅线性范围内。超出运算放大器线性范围会导致 PGA849 电路的线性性能降低。

## 2.6 数字输入引脚和增益控制

PGA849 提供八个二进制增益设置，从 0.125V/V 的衰减增益到最大 16V/V。该增益由三个数字选择引脚控制：A0、A1 和 A2。默认情况下，PGA849 的增益配置为 0.125V/V。

该评估板提供分流跳线 J10、J11 和 J12 来设置 PGA849 增益控制选择引脚。表 2-4 列出了增益控制选项。要将增益控制引脚设置为高电平，请在相应的跳线上安装分流器。要将增益控制引脚设置为低电平，请移除分流跳线。

表 2-4. PGA849EVM 增益控制

A2 跳线 J10 连接器 J15.1	A1 跳线 J11 连接器 J15.2	A0 跳线 J12 连接器 J15.3	PGA 增益 (V/V)
低电平 (开路)	低电平 (开路)	低电平 (开路)	0.125
低电平 (开路)	低电平 (开路)	高电平 (分流)	0.25
低电平 (开路)	高电平 (分流)	低电平 (开路)	0.5
低电平 (开路)	高电平 (分流)	高电平 (分流)	1
高电平 (分流)	低电平 (开路)	低电平 (开路)	2
高电平 (分流)	低电平 (开路)	高电平 (分流)	4
高电平 (分流)	高电平 (分流)	低电平 (开路)	8
高电平 (分流)	高电平 (分流)	高电平 (分流)	16

或者，可以通过连接器 J15 从外部驱动 A0、A1 和 A2 数字引脚。任何不由外部源驱动的引脚或任何保持断开的分流器都使用下拉电阻器在 DGND 偏置。图 2-6 展示了增益设置方框图。

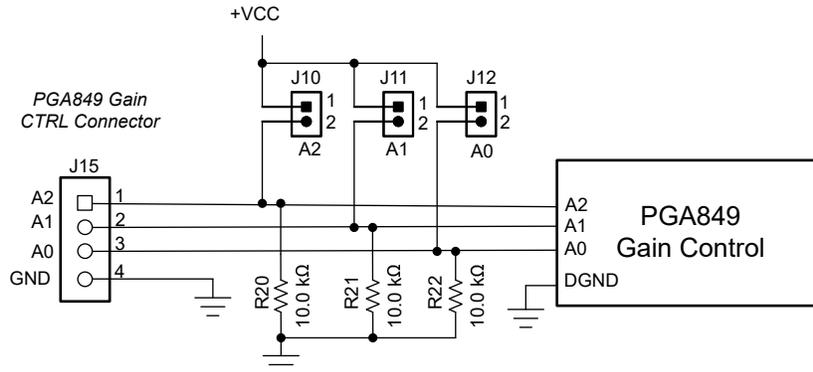


图 2-6. PGA849EVM 增益控制

## 2.7 更改

为了实现灵活性，EVM 提供了可选电容器 C4 和 C14。这些电容器与 PGA849 输出级差分放大器内部电阻器并联，用于实现噪声滤除。此外，该评估板还为可选输入低通滤波器提供了 R6、R11、C9、C5 和 C11 封装结构，并且为负载电阻器 R7 提供了封装结构。利用布局中的这些额外元件封装结构，用户可以自定义评估电路。有关 PGA849EVM 的完整原理图，请参阅图 3-1。

## 2.8 最佳实践

### 2.8.1 静电放电警告

#### 小心

PGA849EVM 上的许多元件都容易受到静电放电 (ESD) 的损坏。建议客户在开箱和搬运 EVM 时遵守适当的 ESD 处理预防措施，包括在经批准的 ESD 工作站上使用接地腕带。

### 2.8.2 表面高温警告

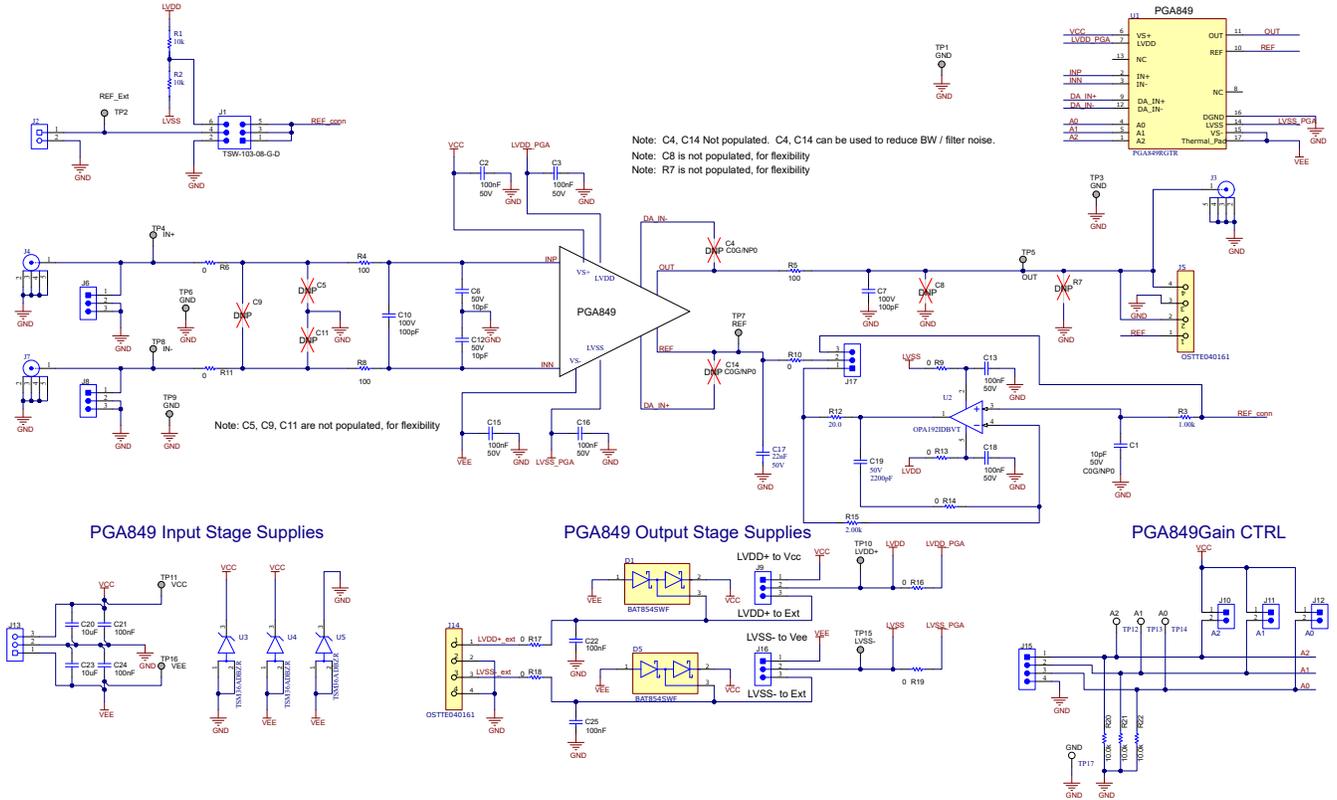
#### 警告

在大电流条件下，器件会变得很烫，操作 EVM 时要小心。

### 3 硬件设计文件

#### 3.1 原理图

图 3-1 展示了 EVM 原理图。



注意：未组装 DNP 元件。

图 3-1. PGA849EVM 原理图

### 3.2 PCB 布局

PGA849EVM 采用四层 PCB 设计。图 3-2 至图 3-6 展示了 PCB 分层图解。顶层由所有信号路径引线组成，并浇注了坚固的接地层。差分输入采用对称电路板布局布线，以便保持良好的性能匹配并提高共模噪声抑制能力。应尽可能对称地对正路径和负路径进行布线。可选的差分输入低通滤波电容放置在非常靠近 PGA 输入的位置，以减少外部噪声。电容器 C17 放置在靠近 REF 引脚的位置，以便避免注入噪声。去耦电容器 C2、C15、C3 和 C16 位于顶层尽可能靠近器件电源引脚的位置。第二个内部层是专用的实心 GND 平面。施加在基准引脚上的电压源必须具有低输出阻抗。REF 引脚上的任何电阻与内部 5kΩ 电阻器串联，这会导致内部差分放大器的四个电阻器不平衡。可选 OPA192 缓冲器 (U2) 靠近 REF 引脚放置，以便更大限度地减少 REF 引脚中的串联电阻。独立过孔位于每个元件的接地连接处，以提供低阻抗接地路径。从第三个内部层和底层进行布线，以连接输入级电源和输出级电源。

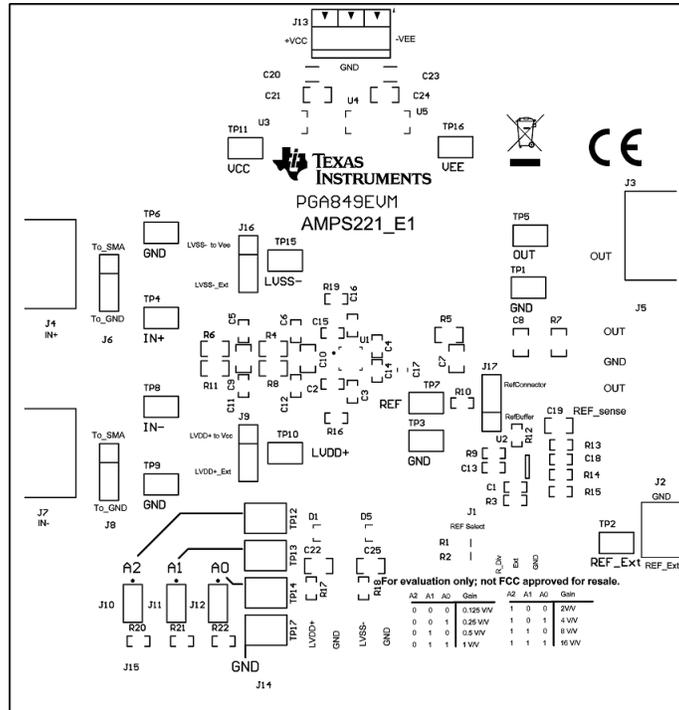


图 3-2. 顶部覆盖层 PCB 布局

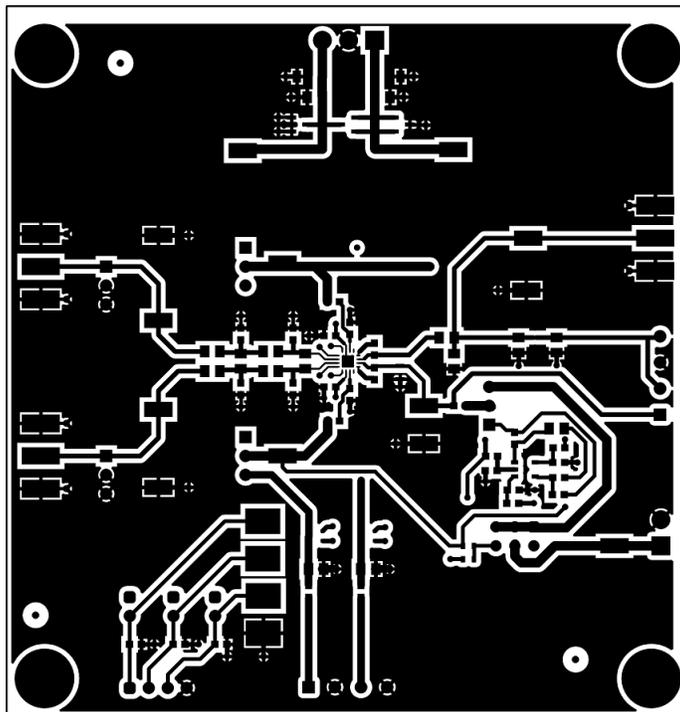


图 3-3. 顶层 PCB 布局

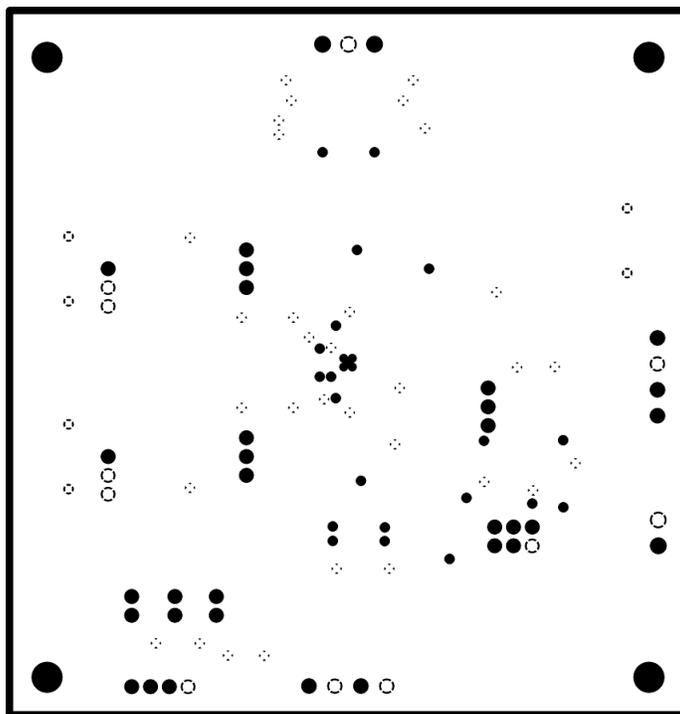


图 3-4. 接地层 PCB 布局

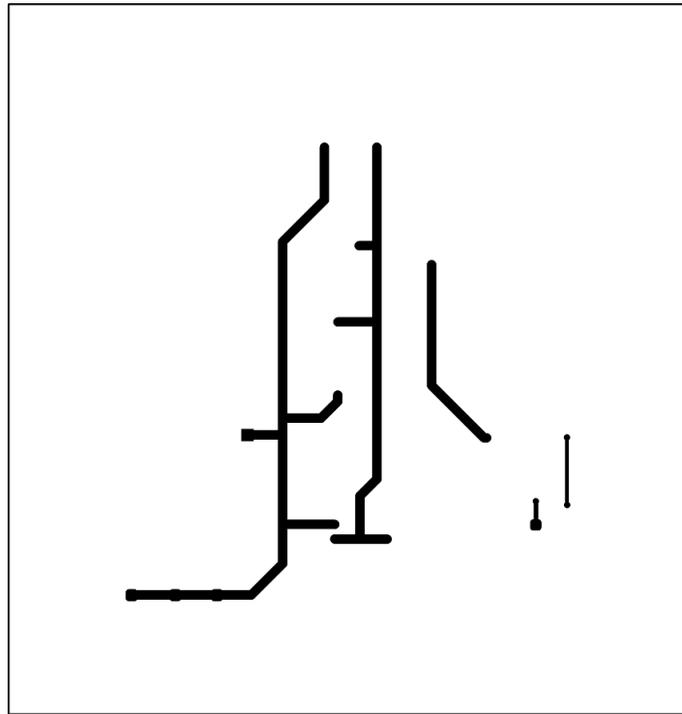


图 3-5. 电源层 PCB 布局

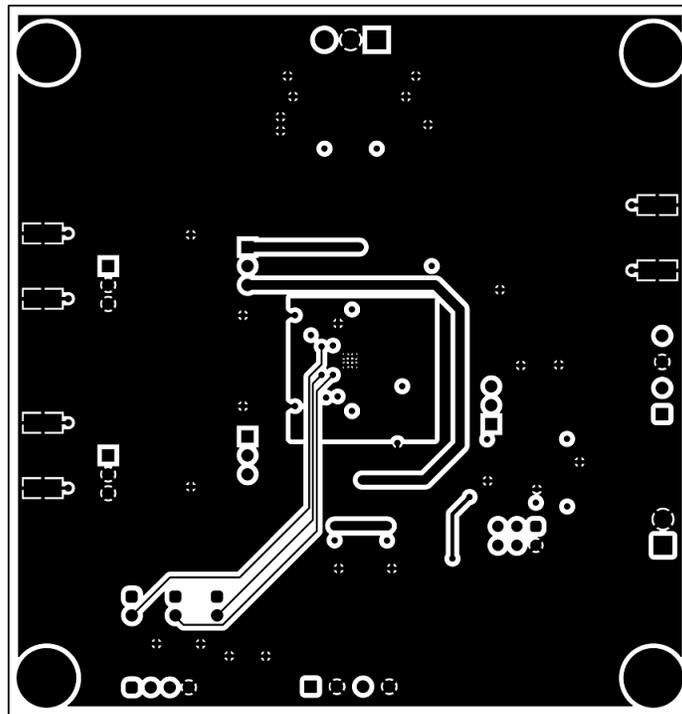


图 3-6. 底层 PCB 布局

### 3.3 物料清单

表 3-1 列出了 PGA849EVM 物料清单 (BOM)。

表 3-1. PGA849EVM 物料清单

位号	数量	值	说明	封装参考	器件型号	制造商
!PCB1	1		印刷电路板		AMPS221	不限
C1、C6、C12	3	10pF	电容, 陶瓷, 10pF, 50V, +/-1%, C0G/NP0, 0603	0603	C0603C100F5GAC7867	Kemet
C2、C3、C13、C15、C16、C18	6	0.1 μF	电容, 陶瓷, 0.1μF, 50V, +/-5%, X7R, 0603	0603	C0603C104J5RACTU	Kemet
C7、C10	2	100pF	电容, 陶瓷, 100pF, 100V, +/-5%, C0G/NP0, 0805	0805	C0805C101J1GACTU	Kemet
C17	1	22nF	电容陶瓷 22nF 50V C0G ±5% SMD 0805 +125°C 压纹 T/R	0805	GRT21B5C1H223JA02L	Murata
C19	1	2200pF	电容, 陶瓷, 2200pF, 50V, +/-5%, C0G/NP0, 0805	0805	08055A222JAT2A	AVX
C20、C23	2	10μF	电容器, 陶瓷, 10μF, 35V, +/-10%, X7R, 1206	1206	C3216X7R1V106K160AC	TDK
C21、C22、C24、C25	4	0.1 μF	电容器, 陶瓷, 0.1μF, 50V, +/-10%, X7R, 0805	0805	08055C104KAT2A	AVX
D1、D5	2		二极管阵列, 1 对串联肖特基, 40V, 200mA (直流), 表面贴装 SC-70, SOT-323	SOT-323	BAT854SWF	Nexperia
H1、H2、H3、H4	4		机械螺钉, 圆头, #4-40 x 1/4, 尼龙, 飞利浦盘形头	螺钉	NY PMS 440 0025 PH	B&F Fastener Supply
H5、H6、H7、H8	4		六角螺柱, 0.5"L #4-40, 尼龙	螺柱	1902C	Keystone
J1	1		接头, 2.54mm, 3x2, 金, TH	接头, 2.54mm, 3x2, TH	TSW-103-08-G-D	Samtec
J2	1		端子块, 3.5mm 间距, 2x1, TH	7.0x8.2x6.5mm	ED555/2DS	On-Shore Technology
J3、J4、J7	3		连接器, 末端发射 SMA, 50 欧姆, SMT	末端发射 SMA	142-0701-801	Cinch Connectivity
J5、J14	2		端子块, 3.5mm, 垂直, 4 位置 PCB	HDR4	OSTTE040161	On Shore Technology
J6、J8、J9、J16、J17	5		接头, 100mil, 3x1, 镀金, TH	PBC03SAAN	PBC03SAAN	Sullins Connector Solutions
J10、J11、J12	3		接头, 100mil, 2x1, 镀金, TH	2x1 接头	TSW-102-07-G-S	Samtec
J13	1		端子块, 3.5mm 间距, 3x1, TH	10.5x8.2x6.5mm	ED555/3DS	On-Shore Technology
J15	1		接头, 100mil, 4x1, 镀金, TH	10.5x8.2x6.5mm	TSW-104-07-G-S	Samtec

**表 3-1. PGA849EVM 物料清单 (续)**

位号	数量	值	说明	封装参考	器件型号	制造商
R1、R2	2	10k	电阻薄膜, 0603, 10k $\Omega$ , 0.1%, 1/10W, $\pm 10\text{ppm}/^\circ\text{C}$ , 模制 SMD, 穿孔载体, T/R	0603	ERA-3ARB103V	Panasonic
R3	1	1.00k	电阻, 1.00k, 0.1%, 0.1W, 0603	0603	RT0603BRD071KL	Yageo America
R4、R5、R8	3	100	电阻, 100, 0.1%, 0.125W, 0805	0805	RT0805BRD07100RL	Yageo America
R6、R11	2	0	电阻, 0, 5%, 0.125W, AEC-Q200 0 级, 0805	0805	ERJ-6GEY0R00V	Panasonic
R9、R10、R13、R14、R16、R17、R18、R19	8	0	电阻, 0, 5%, 0.1W, 0603	0603	RC0603JR-070RL	Yageo
R12	1	20	电阻, 20.0, 0.1%, 0.1W, 0603	0603	RT0603BRD0720RL	Yageo America
R15	1	2.00k	电阻, 2.00k, 0.1%, 0.1W, 0603	0603	RT0603BRD072KL	Yageo America
R20、R21、R22	3	10.0k	电阻, 10.0k $\Omega$ , 1%, 0.1W, 0603	0603	RCG060310K0FKEA	Vishay Draloric
SH-J0、SH-J1、SH-J2、SH-J3、SH-J4、SH-J5、SH-J6、SH-J7、SH-J8	9	1x2	分流器, 100mil, 镀金, 黑色	顶部闭合 100mil 分流器	SPC02SYAN	Sullins Connector Solutions
TP1、TP2、TP3、TP4、TP5、TP6、TP7、TP8、TP9、TP10、TP11、TP15、TP16	13		测试点, 微型, SMT	测试点, 微型, SMT	5019	Keystone
U1	1		低噪声、高带宽、精密可编程增益仪表放大器	VQFN16	PGA849RGTR	德州仪器 (TI)
U2	1		高精度、轨至轨输入/输出、低失调电压、低输入偏置电流运算放大器, 采用 E-trim、4.5V 至 36V、-40 $^\circ\text{C}$ 至 125 $^\circ\text{C}$ 、8 引脚 SOT-23 (DBV)、绿色环保 (符合 RoHS 标准, 无镉/溴)、卷带封装	DBV0005A	OPA192IDBVT	德州仪器 (TI)
U3、U4、U5	3		采用 SOT-23 封装的浪涌保护器件	SOT23-3	TSM36ADBZR	德州仪器 (TI)

## 4 其他信息

### 4.1 商标

所有商标均为其各自所有者的财产。

## 5 相关文档

以下文档提供了有关 PGA849EVM 装配件中所用德州仪器 (TI) 集成电路的信息。本用户指南可从 TI 网站获得，文献编号为 SBOU315。附加到文献编号的任何字母对应于撰写本文档时已有的最新文档修订版。可通过 TI 网站 <https://www.ti.com.cn/>，或致电德州仪器 (TI) 文献响应中心 ( 电话为 (800) 477-8924 ) 或产品信息中心 ( 电话为 (972) 644-5580 ) 获取较新的修订版。订购时，可通过文档标题或文献编号识别文档。

表 5-1. 相关文档

器件	文献编号
<a href="#">PGA849</a>	<a href="#">SBOSAG3</a>

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024，德州仪器 (TI) 公司