

Design Guide: TIDA-020073

适用于 Jacinto™ 7 处理器的 100Base-T1 汽车级以太网扩展参考设计



说明

此参考设计通过串行以太网扩展连接器与 Jacinto™ 7 处理器 EVM 板连接，通过 TI 的汽车级以太网 PHY 添加汽车以太网连接。该设计采用 TI 的 100MBit/s 单线以太网 (SPE) PHY DP83TC813S-Q1 实现。耦合网络用于将 12V 电压耦合到数据线。

资源

- TIDA-020073 设计文件夹
- DP83TC813S-Q1 产品文件夹
- TPS629210-Q1、TPS7B82-Q1 产品文件夹

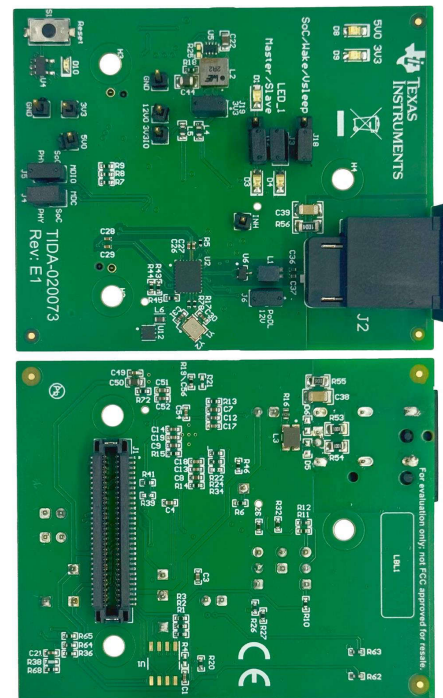
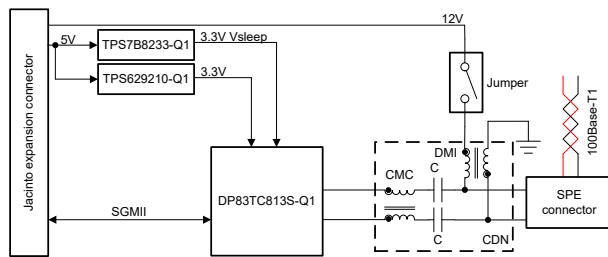


特性

- 通过 SGMII 连接到 Jacinto™ 7 处理器的 100Base-T1 汽车级以太网
- 适用于 12V 电源耦合且符合汽车标准的滤波器网络
- 可选择组装 TI BAW 振荡器 CDC6CEX-Q1
- 用于存储识别信息的电路板 ID EEPROM

应用

- 高级驾驶辅助系统 (ADAS)
- 车身电子装置和照明
- 信息娱乐系统与仪表组
- 软件定义车辆



1 系统说明

Jacinto™ 7 EVM 是可帮助开发人员围绕 Jacinto™ 7 系列处理器编写软件和开发硬件的开发和评估平台。该 EVM 提供了该系统的主要部分，从而为开发人员提供了与 Jacinto™ 7 处理器相关的大多数通用工程所需的基本资源。除了提供的基本资源，还可通过扩展卡增加其他功能。

此参考设计通过 TI 的汽车以太网 PHY 添加了汽车以太网连接。汽车以太网 PHY DP83TC813S-Q1 支持 100Mbps 链路速度，符合 IEEE 802.3bw 和 OA 100BASE-T1 标准，并且具有小巧的外形：28 引脚 VQFN (5mm × 4mm)。

1.1 主要系统规格

TIDA-020073 主要特性：

- 100Base-T1 汽车以太网
- 默认 PHY 地址配置为 15
- 12V 可以耦合在汽车以太网电缆上
- 用于组装 TI BAW 振荡器的选项
- 用于存储电路板识别信息的电路板 ID EEPROM

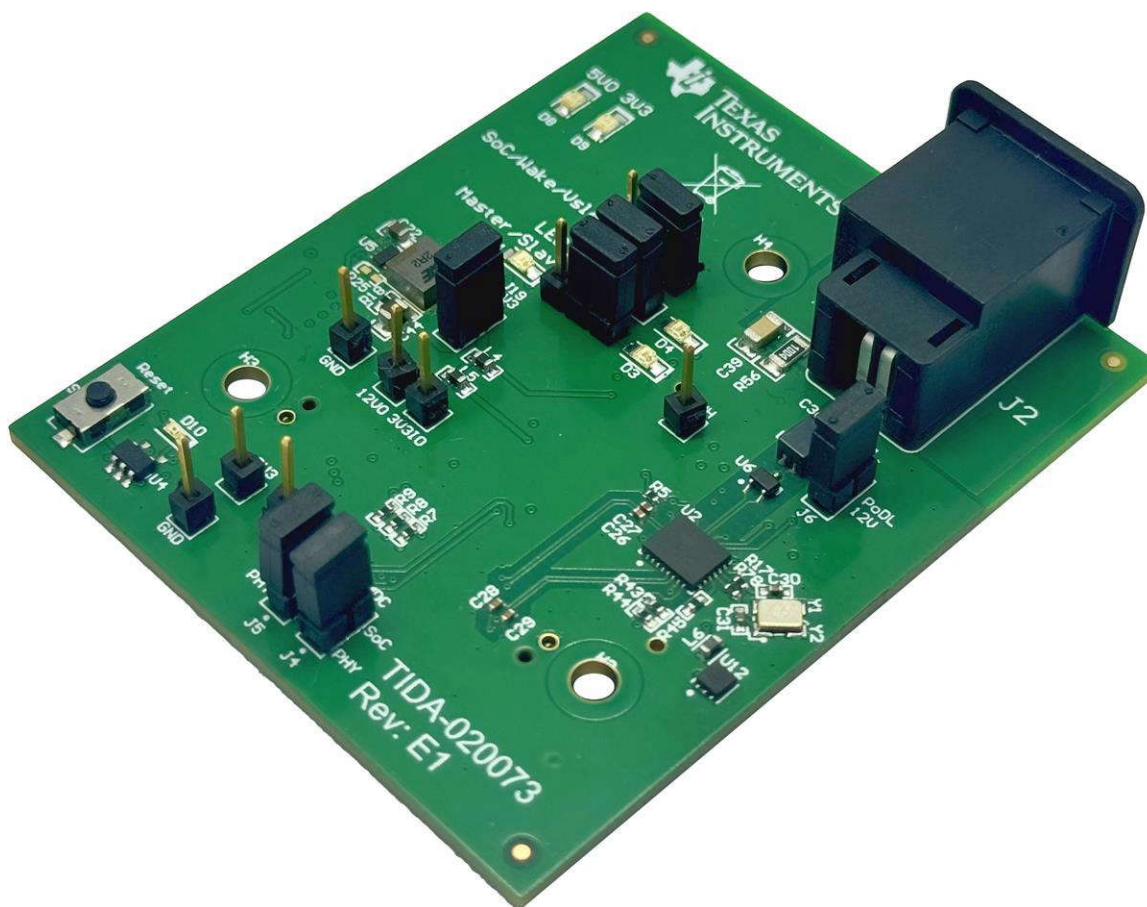


图 1-1. TIDA-020073 电路板图像

2 系统概述

该系统包含此参考设计，一端通过扩展连接器连接到 Jacinto 7 处理器 EVM，另一端通过一根双绞线电缆连接到链路伙伴，如图 2-1 所示。

Jacinto 7 EVM 通过扩展连接器为降压转换器和 LDO 提供 5V 电源，从而实现 3.3V V_{SLEEP} 。该器件还通过跳线 J6 为差模电感器 L7 提供 12V 电压，从而将电力耦合到汽车以太网电缆。

2.1 方框图

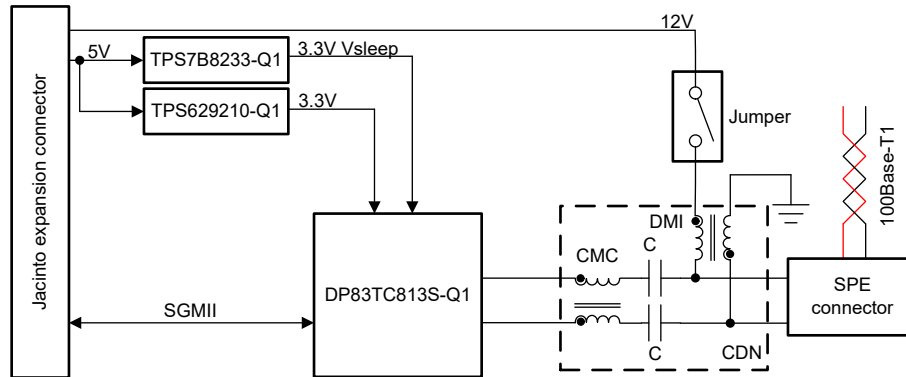


图 2-1. TIDA-020072 方框图

2.2 设计注意事项

该参考设计展示了包含单线对以太网 (SPE) PHY 的以太网接口实现，并提供了通过同一电缆为链路伙伴供电的选项。这是数据线供电 (PoDL) 的一部分。尽管 PoDL 在 IEEE802.3bu 中针对 100/1000Base-T1 进行了标准化，但该参考设计并不遵循 IEEE802.3bu，而是为了满足汽车要求。在汽车领域，汽车 OEM 定义了系统中使用哪些 ECU 和传感器模块，因此不需要进行检测和分类。此假设基于这样一个事实，即网络在车辆的生命周期内不会发生变化。这些电路板专为满足汽车要求而设计，可实现具有成本效益且轻便的实施。

由于电力和数据使用同一根电缆进行传输，传统的保险丝不再适用，因此强烈建议集成高侧开关 (HSS)，以保护链路伙伴免受损坏。Jacinto 7 EVM 上由 LM5175 降压/升压转换器生成用于将电力耦合到数据线的 12V 电源。该器件已经支持逐周期电流限制、输出过压保护 (OVP) 和热关断等保护功能。

2.3 主要产品

本节介绍此参考设计中的重要器件。有关完整的详细信息，请参阅各个器件的产品页面和数据表。

2.3.1 DP83TC813S-Q1 (汽车 SPE PHY)

DP83TC813-Q1 器件是一款符合 IEEE 802.3bw 标准的汽车 PHYTER™ 以太网物理层收发器，可使用非屏蔽双绞线电缆。PHY 支持 TC10 睡眠和唤醒功能。它提供通过单一屏蔽双绞线电缆发送和接收数据所需的所有物理层功能。该器件具有 xMII 灵活性，支持标准 MII、RMII、RGMII 和 SGMII MAC 接口。PHY 还在 MDI 侧集成了一个低通滤波器以减少辐射。

该器件包含诊断工具套件，从而提供广泛的实时监控工具、调试工具和测试模式。该工具套件包含集成式静电放电 (ESD) 监测工具。该套件能够对 MDI 上的 ESD 事件进行计数，并且能够通过使用可编程中断提供实时监控。此外，DP83TC813-Q1 还包含一个假随机二进制序列 (PRBS) 帧生成工具，该工具与内部回送完全兼容，能够在不使用 MAC 的情况下发送和接收数据。该器件采用 5.00mm × 4.00mm、28 引脚 VQFN 可湿侧面封装。

2.3.2 TPS629210-Q1 (3.3V 电源轨降压转换器)

符合汽车标准的 TPS6292xx-Q1 系列器件是非常高效、小巧、灵活且易用的同步直流/直流降压转换器。3V 至 17V 的宽输入电压范围支持各种由 12V、5V 或 3.3V 电源轨或者单节或多节锂离子电池供电的系统。可将 TPS629210-Q1 配置为以强制 PWM 模式或可变频率 (自动 PFM) 模式在 2.5MHz 或 1MHz 频率下运行。在自动 PFM 模式下，器件在轻负载时自动转换为省电模式，以保持高效率。此外，借助 4μA 的低典型静态电流，可在极

小的负载下实现高效率。TI 的自动效率增强 (AEE) 模式可根据输入和输出电压自动调整开关频率，从而无需使用不同的电感器即可在整个工作范围内保持高转换效率。除选择开关频率的行为之外，MODE/S-CONF 输入引脚还可用于在外部和内部反馈分压器和启用/禁用输出电压放电功能的不同组合之间进行选择。在内部反馈配置中，FB/VSET 引脚和 GND 之间的电阻器可用于在 18 种不同的输出电压选项之间进行选择。

2.3.3 TPS7B8233-Q1 (3.3V V_{SLEEP} 超低 I_Q 低压降稳压器)

在汽车电池连接应用中，低静态电流 (I_Q) 对于省电和延长电池寿命而言至关重要。对于始终开启的系统，必须要实现超低 I_Q 。

TPS7B82-Q1 是一款旨在在 3V 至 40V (45V 负载突降保护) 宽输入电压范围内运行的低压降线性稳压器。TPS7B82-Q1 的工作电压低至 3V，因此可在冷启动以及启动和停止情况下继续工作。该器件在轻负载时的典型静态电流仅为 2.7 μ A，非常适合用于为待机系统中的微控制器 (MCU) 以及 CAN 和 LIN 收发器供电。

这些器件具有集成的短路和过流保护功能。该器件可在 -40°C 至 +125°C 的环境温度下运行，结温范围为 -40°C 至 +150°C。此外，该器件采用了热传导封装，即使整个器件散热较多，也能实现持久运行。由于这些特性，该器件旨在用作各种汽车应用的电源。

2.3.4 CDC6CE025000-Q1 (BAW 振荡器)

德州仪器 (TI) 的体声波 (BAW) 是一种微谐振器技术，能够将高精度 BAW 谐振器直接集成到具有超低抖动时钟电路的封装中。与其他硅基制造工艺一样，BAW 完全由 TI 工厂设计和制造。

CDC6x 器件是一款超低抖动固定频率振荡器，融合了 BAW 作为谐振器源。该器件根据特定运行模式进行出厂编程，包括频率、电压、输出类型和功能引脚。CDC6x 带有高性能分数分频器，能够产生指定范围内的任何频率，提供可满足所有频率需求的单个器件系列。

凭借高性能时钟、机械稳定性、灵活性和小型封装选项，此器件非常适用于电信、数据以及企业网络和工业应用中使用的高速 SERDES 内的参考时钟和核心时钟。

3 系统设计原理

本节提供有关该参考设计的不同部分的详细信息。

3.1 以太网 PHY

该电路板附带汽车以太网 PHY DP83TC813S-Q1。此功能支持评估 100Base-T1 汽车以太网。

3.1.1 以太网 PHY 电源

DP83TC813S-Q1 能在宽 I/O 电源电压范围 (3.3V、2.5V 或 1.8V) 内运行。该板具有 3.3V 的 IO 电源电压以连接各种能提供 3.3V I/O 电压的基板。不需要电源时序控制。有关最新的电源器件建议，请查看并遵循 [DP83TC813x-Q1 符合 TC-10 标准的小型 100BASE-T1 汽车以太网 PHY 数据表](#)。

3.1.2 以太网 PHY 时钟源

图 3-1 展示了参考设计原理图和布局，支持使用 TI 的 BAW 振荡器替换晶体。要组装 BAW 振荡器 Y2，请移除 Y1、R19、R78、C30 和 C31，并组装 Y2、R21 和 C56。

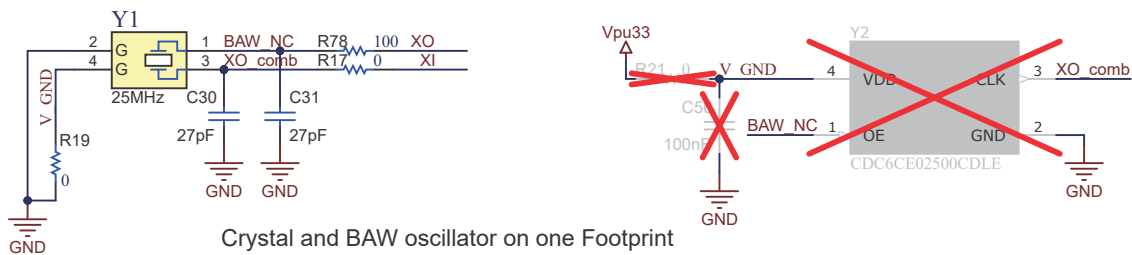


图 3-1. 以太网 PHY 时钟原理图

3.2 电源耦合网络

选择耦合网络时需要考虑两个主要因素：链路伙伴的以太网数据速率和功耗。表 3-1 展示了每个以太网 PHY 以及相应的以太网标准和数据频率。

表 3-1. 以太网信号频率

以太网 PHY	IEEE 标准	数据速率	符号速率
—	10Base-T1S	10MBit/s	12.5MHz
DP83TC812-Q1	100Base-T1	100MBit/s	66.6MHz
DP83TC813-Q1			
DP83TC814-Q1			
DP83TC817-Q1			
DP83TG720-Q1	1000Base-T1	1000MBit/s	750MHz
DP83TG721-Q1			

每个耦合网络都有一个网络可以支持的最大电流，同时根据元件的饱和特性保持所需的阻抗。电感器的行为不是完美的，电感器会散热，传递非常高的频率，并在流过过多的电流时达到饱和。整个电路中的所有元件和电缆都具有寄生电容和电感。了解链路伙伴从电源线获取的最大功率并选择能够在给定电压下提供该功率的元件非常重要。计算最大功率，作为链路伙伴侧功耗的最坏情况。

表 3-2 提供了耦合网络设计建议。TI 建议根据所需的频率范围、额定电流和温度选择其中某个网络。

表 3-2. 适用于 PoDL 的 CDN 滤波器设计

供应商	以太网速度	元件	电流额定值	温度额定值
TDK	100Base-T1	CMC : ACT1210L-201 DMI : ADL32VHR-180M	370mA	150°C

4 硬件、软件、测试要求和测试结果

本节介绍了在极简设置下演示汽车以太网功能的基本硬件和软件要求。该设置允许测量 IP 网络上可实现的最大带宽。

4.1 硬件要求

表 4-1 列出了所需的硬件。

表 4-1. 极简设置所需的硬件

数量	器件说明	器件型号
1 ×	DP83TC813S-Q1 100Base-T1 汽车以太网扩展参考设计	TIDA-020073
1 ×	Jacinto™ 7 模块上系统 (SoM) 板	J721EXSOMXEVM
1 ×	用于 Jacinto™ 7 处理器的通用处理器板	J721EXCPXEVM
1 ×	100MBit/s 汽车到标准以太网媒体转换器	DP83TC812EVM-MC
1 ×	TE Connectivity MATEnet SPE 电缆	—
1 ×	RJ45 电缆	—
1 ×	12V、5A 电源	—

4.2 软件要求

本节介绍极简设置的软件要求。适用于 Jacinto™ 7 处理器的软件开发套件 (SDK) 用于在测试期间控制和监测此参考设计 (如图 4-1 所示) 上的以太网 PHY。

需要为适用于 Jacinto™ 7 处理器的 Linux SDK 添加汽车以太网 PHY 驱动程序，才能识别以太网 PHY。请参阅[如何将 Linux 驱动程序集成到您的系统中](#)应用手册。

Jacinto™ 7 SDK v10 的以下代码块中显示了此特定电路板 (PHY 配置为 PHY 地址 15) 的 Linux 器件树叠层。有关其他 SDK 版本，请参阅 SDK 文档。

```

/dts-v1/;
/plugin/;

#include <dt-bindings/gpio/gpio.h>
#include <dt-bindings/phy/phy.h>
#include <dt-bindings/phy/phy-cadence.h>
#include "k3-pinctrl.h"
#include "k3-serdes.h"
&{/} {
    aliases {
        ethernet2 = "/bus@100000/ethernet@c000000/ethernet-ports/port@2";
    };
};

&cpsw0 {
    status = "okay";
};

&cpsw0_port2 {
    status = "okay";
    phy-handle = <&cpsw9g_phy15>;
    phy-mode = "sgmii";
    mac-address = [00 00 00 00 00 00];
    phys = <&cpsw0_phy_gmii_sel 2>;
    
```

```

};

&cpsw9g_mdio {
    status = "okay";
    pinctrl-names = "default";
    pinctrl-0 = <&mdio0_pins_default>;
    reset-gpios = <&exp2 17 GPIO_ACTIVE_LOW>;
    reset-post-delay-us = <120000>;
    #address-cells = <1>;
    #size-cells = <0>;

    cpsw9g_phy15: ethernet-phy@15 {
        reg = <15>;
    };
};

&exp2 {
    qsgmii-line-hog {
        gpio-hog;
        gpios = <16 GPIO_ACTIVE_HIGH>;
        output-low;
        line-name = "qsgmii-pwrn-line";
    };
};

&main_pmx0 {
    mdio0_pins_default: mdio0-pins-default {
        pinctrl-single,pins = <
            J721E_IOPAD(0x1bc, PIN_OUTPUT, 0) /* (V24) MDIO0_MDC */
            J721E_IOPAD(0x1b8, PIN_INPUT, 0) /* (V26) MDIO0_MDIO */
        >;
    };
};

&serdes_ln_ctrl {
    idle-states = <J721E_SERDES0_LANE0_PCIE0_LANE0>, <J721E_SERDES0_LANE1_QSGMII_LANE2>,
        <J721E_SERDES1_LANE0_PCIE1_LANE0>, <J721E_SERDES1_LANE1_PCIE1_LANE1>,
        <J721E_SERDES2_LANE0_PCIE2_LANE0>, <J721E_SERDES2_LANE1_PCIE2_LANE1>,
        <J721E_SERDES3_LANE0_USB3_0_SWAP>, <J721E_SERDES3_LANE1_USB3_0>,
        <J721E_SERDES4_LANE0_EDP_LANE0>, <J721E_SERDES4_LANE1_EDP_LANE1>,
        <J721E_SERDES4_LANE2_EDP_LANE2>, <J721E_SERDES4_LANE3_EDP_LANE3>;
};

&serdes_wiz0 {
    status = "okay";
};

&serdes0 {
    status = "okay";

    assigned-clocks = <&serdes0 CDNS_SIERRA_PLL_CMNLC>, <&serdes0 CDNS_SIERRA_PLL_CMNLC1>;
    assigned-clock-parents = <&wiz0_pll1_refclk>, <&wiz0_pll1_refclk>;
    #address-cells = <1>;
    #size-cells = <0>;

    serdes0_qsgmii_link: phy@1 {
        reg = <1>;
        cdns,num-lanes = <1>;
        #phy-cells = <0>;
        cdns,phy-type = <PHY_TYPE_SGMII>;
        resets = <&serdes_wiz0 2>;
    };
};

```

除了添加 PHY 驱动程序和调整器件树外，还需要完成以下操作，才能启用 SGMII 接口：

在以下文件中：`SDK_Install_Directory/board-support/ti-u-boot-<version>/configs/j721e_evm_a72_defconfig`

使用“#”注释掉以下两行代码，如下所示：

```
# CONFIG_PHY_CADENCE_SIERRA=y # CONFIG_PHY_J721E_WIZ=y
```

接下来，使用顶层 `make` 命令来编译 `u-boot`：

```
make u-boot
```

将编译二进制文件 `u-boot.img` 和 `tispl.bin` 复制到 SD 卡的引导分区。

```
sudo cp SDK_Install_Directory/board-support/ti-u-boot-x/build/a72/u-boot.img /media/$USER/boot
sudo cp SDK_Install_Directory/board-support/ti-u-boot-x/build/a72/tispl.bin /media/$USER/boot
```

使用以下命令更改 `r5f0_0-fw` 的链接固件：

```
ln -sf /usr/lib/firmware/ti-ipc/j721e/ipc_echo_test_mcu2_0_release_stripxer5f /lib/firmware/j7-  
main-r5f0_0-fw
```

电路板上电后，使用以下终端命令确认 PHY 地址 (`phy[x]`) 和 `eth` 端口 (`eth[y]`)：

```
dmesg | grep mdio
```

```
davinci_mdio c000f00.mdio: phy[15]: device c000f00.mdio:0f, driver TI DP83TC813CS2.0  
am65-cpsw-nuss c000000.ethernet eth1: PHY [c000f00.mdio:0f] driver [TI DP83TC813CS2.0] (irq=POLL)
```

4.3 测试设置

图 4-1 展示了测试设置方框图。该设置包括 Jacinto™ 7 处理器 EVM、TIDA-020073、DP83TC812EVM-MC、标准 PC 和电缆组件。

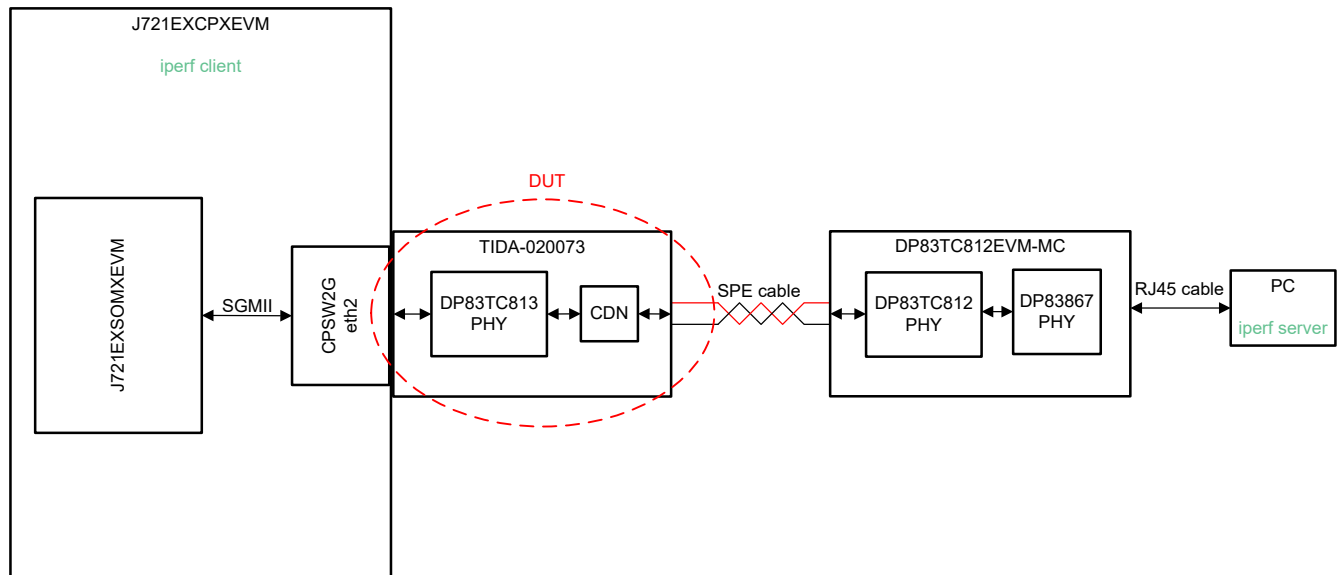


图 4-1. IP 网络带宽测试设置

`iPerf3` 是一款用于测量网络性能和带宽的开源工具，已集成在 TI 的 SDK 中，在为以太网端口分配 IP 地址后可与以下命令配合使用。

在 PC (服务器) 上运行以下命令：

```
iperf3 -s
```

此外，在 Jacinto™ 7 (客户端) 上运行以下命令：

```
iperf3 -c 192.168.1.1 (the IP address of the server)
```


4.4 测试结果

以下是从 Jacinto™ 7 EVM 捕获的终端消息。在 100Mbit/s 的连接下，可以看到成功传输了 114MB (112MB) 的数据，带宽与网络端口广播的速度 (100Mbit/s) 非常接近。

```

root@j721e-evm:~# iperf3 -c 192.168.1.1
Connecting to host 192.168.1.1, port 5201
[ 5] local 192.168.1.237 port 32836 connected to 192.168.1.1 port 5201
[ ID] Interval      Transfer    Bitrate    Retr  Cwnd
[ 5]  0.00-1.00    sec  12.6 MBytes  106 Mbits/sec  0    249 KBytes
[ 5]  1.00-2.00    sec  10.9 MBytes  91.7 Mbits/sec  0    249 KBytes
[ 5]  2.00-3.00    sec  11.4 MBytes  95.9 Mbits/sec  0    249 KBytes
[ 5]  3.00-4.00    sec  10.9 MBytes  91.7 Mbits/sec  0    249 KBytes
[ 5]  4.00-5.00    sec  11.4 MBytes  95.9 Mbits/sec  0    249 KBytes
[ 5]  5.00-6.00    sec  11.4 MBytes  95.9 Mbits/sec  0    249 KBytes
[ 5]  6.00-7.00    sec  10.9 MBytes  91.7 Mbits/sec  0    249 KBytes
[ 5]  7.00-8.00    sec  11.4 MBytes  95.9 Mbits/sec  0    249 KBytes
[ 5]  8.00-9.00    sec  10.9 MBytes  91.7 Mbits/sec  0    249 KBytes
[ 5]  9.00-10.00   sec  11.4 MBytes  95.9 Mbits/sec  0    249 KBytes
-----
[ ID] Interval      Transfer    Bitrate    Retr
[ 5]  0.00-10.00   sec  114 MBytes  95.2 Mbits/sec  0
[ 5]  0.00-10.05   sec  112 MBytes  93.8 Mbits/sec
sender
receiver

iperf Done.
    
```

5 设计和文档支持

5.1 设计文件

5.1.1 原理图

要下载原理图，请参阅 [TIDA-020073](#) 中的设计文件。

5.1.2 BOM

要下载物料清单 (BOM)，请参阅 [TIDA-020073](#) 中的设计文件。

5.2 工具与软件

工具

ETHERNET-SW	以太网 PHY Linux 驱动程序和工具
J721EXCPXEV	用于 Jacinto™ 7 处理器的通用处理器板
J721EXSOMXEV	TDA4VM 和 DRA829V 模块上系统 (SoM)

软件

PROCESSOR-SDK-J721E	适用于 DRA829 和 TDA4VM Jacinto™ 处理器的软件开发套件
-------------------------------------	---

5.3 文档支持

- 德州仪器 (TI)，[如何将 Linux 驱动程序集成到您的系统中](#) 应用手册
- 德州仪器 (TI)，[DP83TC813x-Q1 符合 TC-10 标准的小尺寸 100BASE-T1 汽车以太网 PHY](#) 数据表
- 德州仪器 (TI)，[TDA4：定制电路板启动指南](#) 应用手册
- 德州仪器 (TI)，[高速接口布局指南](#) 应用手册

5.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

5.5 商标

Jacinto™, E2E™, TI E2E™, and FPD-Link™ are trademarks of Texas Instruments.

所有商标均为其各自所有者的财产。

6 作者简介

Yannik MUENDLER 是德州仪器 (TI) 汽车 ADAS 系统工程团队的一名系统工程师。在这一职位上，他在汽车行业参考设计开发方面发挥着关键作用。Yannik 在高性能计算 (采用 TI 的 Jacinto™ 7 处理器) 以及单线对以太网和 FPD-Link™ 技术等通信接口方面拥有深厚的专业知识积累。他丰富的知识和经验也为其工作提供了强有力的支持。

此外，他拥有德国兰茨胡特应用技术大学的电气工程硕士学位。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司