

Design Guide: TIDEP-01033

60GHz 集成雷达成本优化型小尺寸参考设计

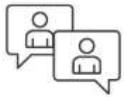


说明

该参考设计采用 IWRL6432，适用于需要低成本、小外形尺寸以及优化的物料清单 (BOM) 的毫米波应用。该 60GHz 毫米波设计的外形尺寸为 16mm x 33mm，可提供 120° 视场、最远 15 米的行人检测距离以及 19° 的角分辨率。该雷达传感器采用 FR4 材料进行开发并且使用 4 层 PCB 堆叠。本设计指南介绍了设计架构开发以及成本优化步骤。本文档讨论了具有三维和二维检测功能的两种不同天线配置。

资源

TIDEP-01033	设计文件夹
IWRL6432	产品文件夹
TPS6285020MDRLR	产品文件夹
TLV75533PDRVR	产品文件夹



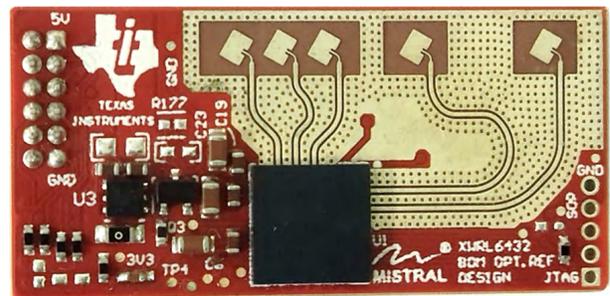
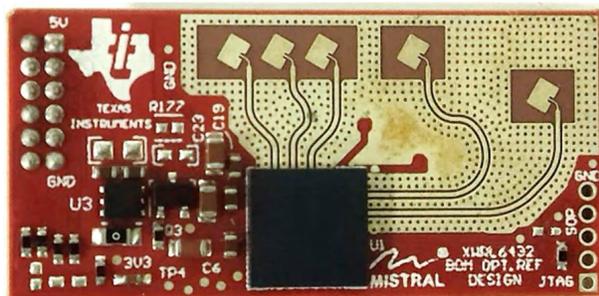
请咨询 TI E2E™ 支持专家

特性

- 采用 IWRL6432 的低功耗、低成本 57GHz 至 64GHz 毫米波传感器
- 设计尺寸：16mm X 33mm。
- 单个 5V 电源，具有板载配电网络。
- 通信接口：UART、SPI、I2C (2 个 GPIO 和可选的调试接口 JTAG)
- 天线特性：
 - 单元贴片天线。
 - 120° 视场
 - 方位角平面中具有 19° 角分辨率，在仰角平面中具有 58° (仅限 2D 天线型号) 的角分辨率
 - 人员检测最远可达 15 米
- 基于 FR4 的 4 层 PCB 堆叠，仅使用通孔进行成本优化。
- 简单、易于集成、单页原理图。

应用

- 个人电子产品
- PC 和笔记本电脑
- 电视
- 楼宇自动化
- 照明



1 系统说明

配备雷达的工业应用，如工业楼宇自动化、停车场自动化、个人电子产品、照明和其他终端设备，提高了日常生活的生活质量并带来了安全优势。

调频连续波 (FMCW) 雷达可以精确测量距离、角分辨率和相对速度。因此，雷达广泛用于存在检测、运动检测、跟踪等。相较于摄像头以及基于光探测和测距 (LIDAR) 的系统，雷达的一个重要优势是：雷达受尘土和烟雾等环境条件的影响相对较小。FMCW 雷达能够在完全黑暗和强光环境中正常工作，因为雷达不受眩光影响。

此参考设计是一款小尺寸、单芯片、物料清单 (BOM) 优化型 60GHz 毫米波设计，具有简化的原理图和仅 4 层的布局，便于集成。该天线支持约 15 米的人员存在或运动检测范围，并还在方位角和仰角平面上提供 $\pm 60^\circ$ 的视场。由于总体尺寸较小，单元贴片天线设计使得该参考设计可以安装在个人电子设备和其他设备的边框中。这一切都是使用 TI 60GHz 低功耗毫米波器件系列中的 IWRL6432 实现的。

1.1 术语

FCCSP FCCSP 是 Flip Chip Chip-Scale Package 的缩写。倒装芯片一词描述了将芯片以电气方式连接到封装基板的方法。倒装芯片微电子装配通过芯片接合焊盘上的导电凸点，将集成电路 (IC) 芯片面朝下 (或翻转) 直接电气连接到基板、电路板或载体上。参考设计中使用的 IWRL6432 器件采用了 FCCSP 封装。

虚拟天线阵列 在多收发器系统 (通常称为多输入多输出 (MIMO)) 中，每个发送器/接收器天线对都构成一个虚拟天线元件。所有虚拟元件组合起来形成一个虚拟天线阵列。如果系统包含 N 个发送器和 M 个接收器，则虚拟天线阵列就包含 $M \times N$ 个元件。这些元件中的每一个都相当于单发送器系统的接收器天线。由于该阵列是为了数学计算方便，而非物理上的实际阵列，因此被称为虚拟天线阵列。此参考设计采用了一个包含 2 个发送器和 3 个接收器的系统。因此，该设计的虚拟阵列包含 6 个元件。

BOM

物料清单

1.2 主要系统规格

此参考设计采用了适用于毫米波传感器的板载单元贴片天线设计。根据发送器天线的空间位置，有两种不同的天线设计。一种设计提供二维检测能力 (1D 天线型号)，另一种设计提供三维检测能力 (2D 天线型号)。

表 1-1. 主要规格

参数	2D 天线型号	1D 天线型号	说明
最大距离	15 米	15 米	最大距离是指雷达可以检测到物体的最大距离。
方位角 FoV	± 60 度	± 60 度	这表示雷达在方位角方向上覆盖的视场范围。
仰角 FoV	± 60 度	± 60 度	这表示雷达在仰角方向上覆盖的视场范围。
方位角分辨率	19 度	19 度	角分辨率是指雷达系统区分两个或多个距离和速度相同但角度不同的目标的能力。
仰角分辨率	58 度	不适用	仰角分辨率仅适用于 2D 天线型号。

2 系统概述

2.1 方框图

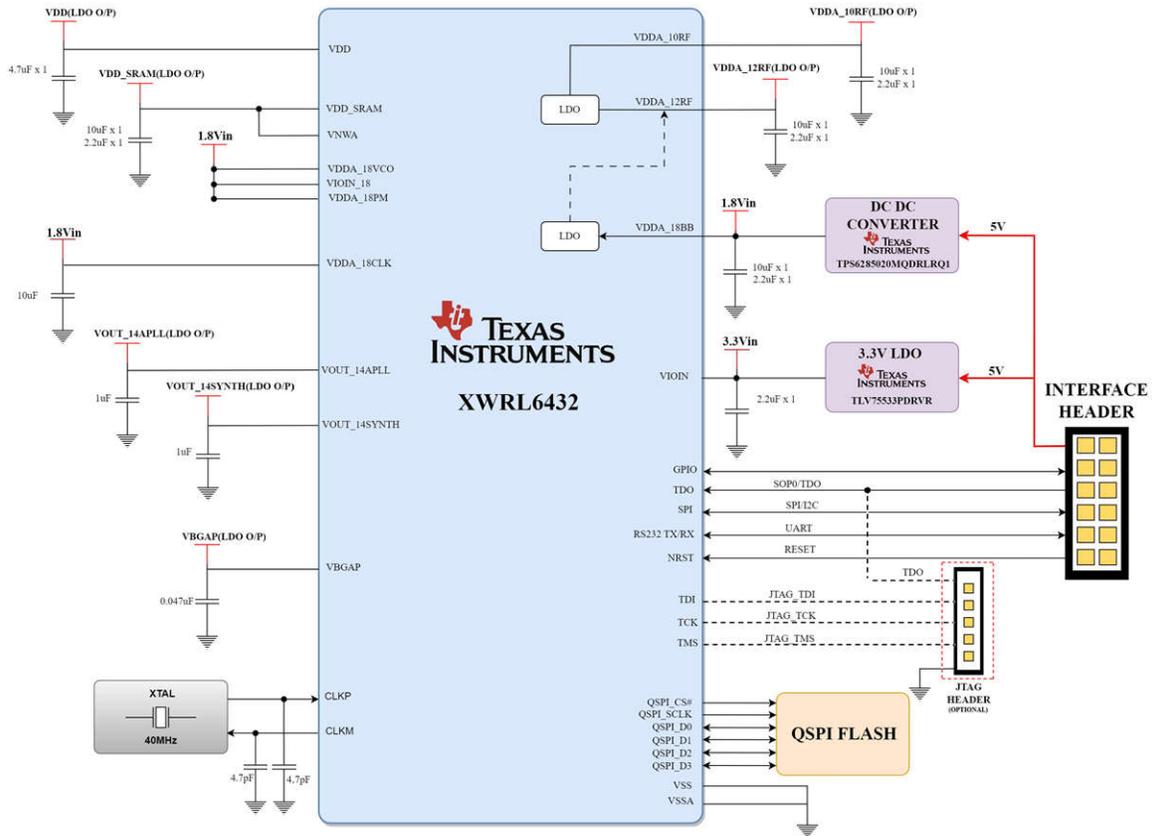


图 2-1. 功能方框图

2.2 主要产品

2.2.1 IWRL6432

IWRL6432 是 TI 的低功耗低成本雷达，具有卓越的射频性能。IWRL6432 是一款集成式单芯片低功耗调频连续波 (FMCW) 雷达传感器，工作频段为 57GHz 至 64GHz。该器件采用 TI 的低功耗 45nm CMOS 工艺进行构建，并且在超小封装中实现了出色的集成度。该器件配备三个接收器和两个发送器，采用二进制相位调制，适用于 MIMO 雷达和 TX 波束形成应用，同时支持可编程功率回退功能。

该单芯片雷达收发器集成了 160MHz 的 ARM Cortex M4F、80MHz 的 ARM Cortex M3F 以及 80MHz 的雷达硬件加速器 (HWA)，用于雷达信号处理。该器件支持高达 5MHz 的中频带宽。

IWRL6432 专为工业 (和个人电子产品) 领域的低功耗、自监控、超精确雷达系统而设计，适用于楼宇或工厂自动化、商业或住宅安全、个人电子产品、存在或运动检测以及用于人机界面的手势检测或识别等应用。

2.3 设计注意事项

此参考设计适用于需要更低功耗、更低 BOM 成本以及更小传感器尺寸的应用。以下是主要的设计注意事项：

- **低功耗**
该设计在运动和存在检测、手势识别等应用中能够降低功耗。
- **低成本**
该设计具有更低的 BOM (物料清单) 成本。
- **总体尺寸小**
该参考设计具有小巧的外形，适用于空间受限的环境，例如电视、监视器和数码相框。在这些及类似终端设备中，需要将雷达放置在边框区域。因此，必须优化天线区域，使其适合目前宽度通常小于 2cm 的区域。
- **天线 FoV 和角度分辨率**
该天线设计具有较宽的 FoV 和良好的角分辨率，有助于覆盖更大的区域。

考虑到这些设计注意事项，我们开发了具有以下通信接口的参考设计：UART、SPI 和 I2C。本节介绍了此设计中使用的不同元件如何满足相应要求。

2.3.1 参考设计特性

该参考设计采用 IWRL6432 的 BOM 优化型拓扑，并提供板载选项来切换 IO 电压。该设计中包括来自 5V 外部电源的 3.3V 和 1.8V 两个板载电源、一个用于存储应用程序的 QSPI 闪存、一个作为时钟源的 40MHz XTAL，以及一个由两个发送器和三个接收器组成的天线阵列来与雷达器件配合使用。表 2-1 简要说明了参考设计电路板特性及其基本元件：

表 2-1. 特性

特性	说明
IWRL6432	具有集成 LO、3 个 RX 和 2 个 TX 的低功耗、低成本单芯片雷达收发器
2 个 TX 和 3 个 RX 天线	具有 120° FoV 的单元贴片天线
方位角阵列	该天线设计形成了一个 6 元件虚拟阵列，能够提供 19° 角分辨率
仰角阵列 (2D)	2 元件虚拟阵列 - 能够提供 58 度角分辨率
仰角阵列 (1D)	1 元件虚拟阵列
时钟源	40MHz 晶体振荡器
QSPI 闪存	超低功耗、80MHz、16Mbit 闪存存储器
串行外设	SPI、I2C、UART、GPIO

2.4 IWRL6432 参考设计架构

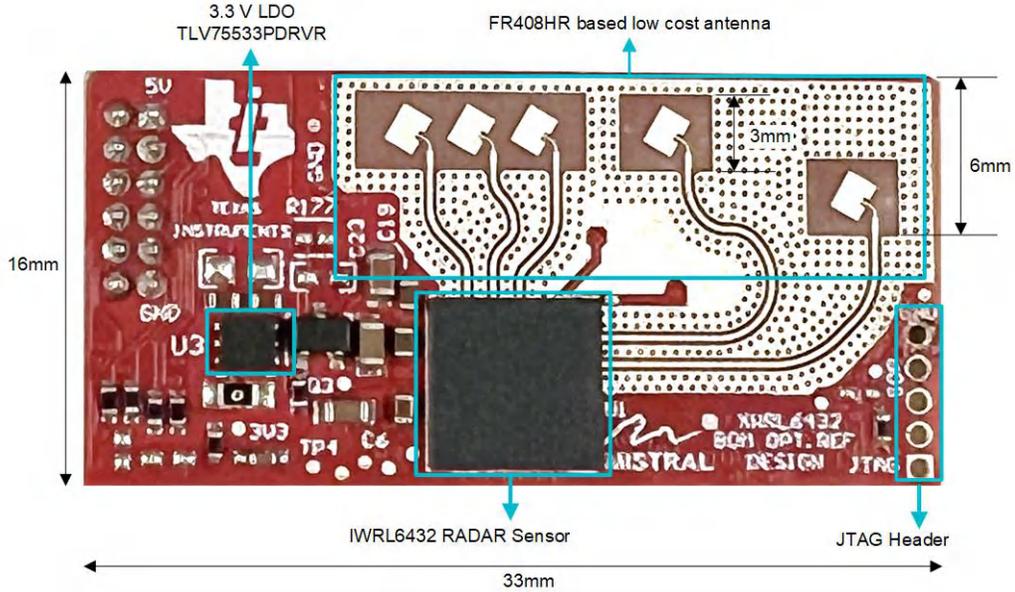


图 2-2. 电路板标记前视图：2D 天线

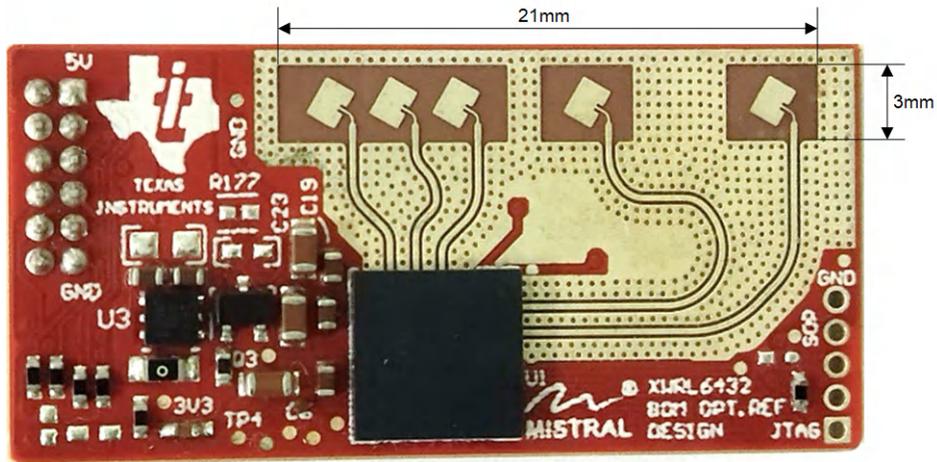


图 2-3. 电路板标记前视图：1D 天线

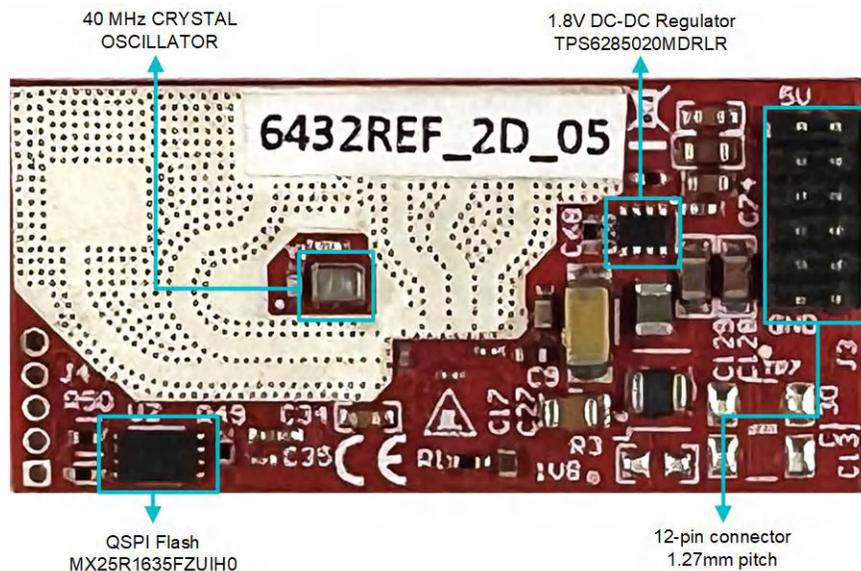


图 2-4. 电路板标记后视图

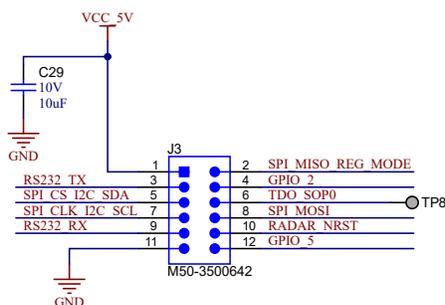


图 2-5. 12 引脚连接器详细信息

主雷达 SOC : IWRL6432。

附加闪存存储器 : MX25R1635F。

配电网络 : TPS6285020M (1.8V 电源)、TLV75533P (3.3V 电源)

连接器 : 1.27mm 间距 12 引脚公接头。图 2-5 提供了有关连接器的详细信息。

接口选项 : UART (RS232)、SPI 和 I2C，配备 2 个 GPIO 和 1 个可选 JTAG 接口。

备注

如果需要使用 JTAG，则不建议将 SOP0 直接连接到电源线 (VIO 或 GND)。在这种情况下，可以使用上拉下拉网络。有关 SOP 电路的更多详细信息，请参阅 [IWRL6432BOOST EVM](#) 设计文件。

本节从板载和片上配电网络以及元件选择方面介绍了该设计架构。本节讨论了为优化参考设计 BOM 而采取的几种成本降低技术。

2.4.1 IWRL6432 : BOM 优化设计

本节从片上配电 (不同的电源拓扑) 角度概述了雷达器件的工作原理，并说明了为此参考设计选择的器件电源拓扑。

2.4.1.1 器件电源拓扑

IWRL6432 可以根据器件的电源可用性，在四种不同的电源拓扑中运行，同时在功耗和 BOM (成本) 之间进行权衡。

IWRL6432 提供两种拓扑：低功耗拓扑和 BOM 优化型拓扑。最多可以向 IWRL6432 提供三种不同的电源电压：3.3V、1.8V 和 1.2V。拓扑的选择取决于 1.2V 是否由外部提供给器件。

在低功耗拓扑中，1.2V 电源由外部提供。较高的电流通过 1.2V 电源轨提供，从而降低了总体功耗。这就是这种拓扑被称为低功耗拓扑的原因。在 BOM 优化型拓扑中，1.2V 电源不是从外部提供给器件的，而是由片上 LDO 生成的，这样就不再需要外部 1.2V 电源轨。这就是这种拓扑被称为 BOM (物料清单) 优化型拓扑的原因。

该器件支持两种 IO 电压：3.3V 和 1.8V。因此，可以根据 IO 电压将每个电源拓扑进一步细分为两种配置。启动时，该器件会检测提供的外部电压数量并调整 IO，然后确定是否需要激活内部 1.2V 电源。这在电源拓扑和 IO 配置方面带来了出色的应用灵活性。

下表总结了不同拓扑下以不同 IO 电压运行时向内部子系统提供的电源。

表 2-2. 电源轨特性：低功耗 3.3V I/O 拓扑

电源	由电源供电的器件块
3.3V	数字 I/O
1.8V	合成器和 APLL VCO、晶体振荡器、IF 放大器级、ADC
1.2V	内核数字和 SRAM、RF、VNWA

表 2-3. 电源轨特性：低功耗 1.8V I/O 拓扑

电源	由电源供电的器件块
1.8V	数字 IO、合成器和 APLL VCO、晶体振荡器、IF 放大器级、ADC
1.2V	内核数字和 SRAM、RF、VNWA

表 2-4. 电源轨特性：BOM 优化的 3.3V I/O 拓扑

电源	由电源供电的器件块
3.3V	数字 I/O
1.8V	合成器和 APLL VCO、晶体振荡器、IF 放大器级、ADC

表 2-5. 电源轨特性：BOM 优化的 1.8V I/O 拓扑

电源	由电源供电的器件块
1.8V	数字 IO、合成器和 APLL VCO、晶体振荡器、IF 放大器级、ADC

备注

在 BOM 优化型拓扑中，数字内核、SRAM、RF 和 VNWA 全部由内部生成的 1.2V 电源轨供电。

在 BOM 优化模式下，可以使用一个电源轨 (1.8V) 或两个电源轨 (3.3V 和 1.8V) 为器件供电，具体分别取决于 1.8V IO 或 3.3V IO。

在低功耗模式下，可以使用两个电源轨 (1.8V 和 1.2V) 或三个电源轨 (3.3V、1.8V 和 1.2V) 为器件供电。在初始启动期间，该器件会检测是否存在外部 1.2V 电源，并据此确定是否需要内部生成的 1.2V LDO。从外部提供 1.2V 电源轨时，这种情况下不会启用片上 LDO。

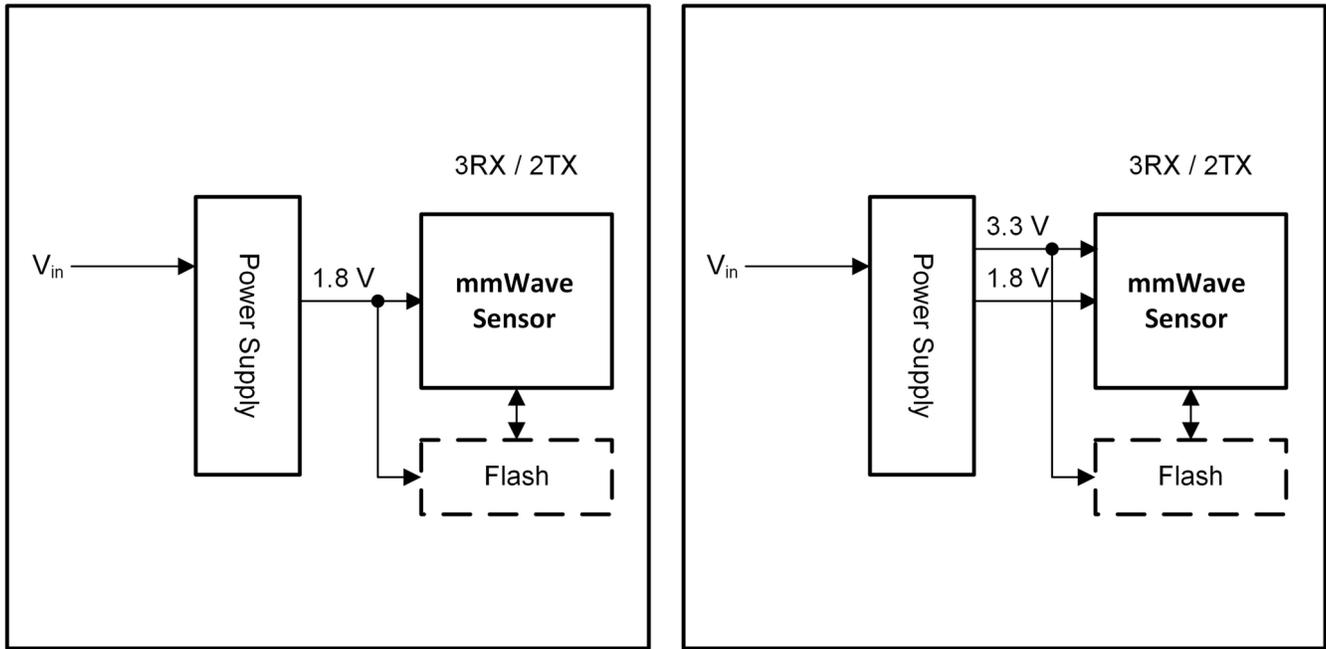


图 2-6. BOM 优化模式电源管理 (左图：单个电源轨 1.8V I/O 拓扑，右图：两个电源轨 3.3V I/O 拓扑)

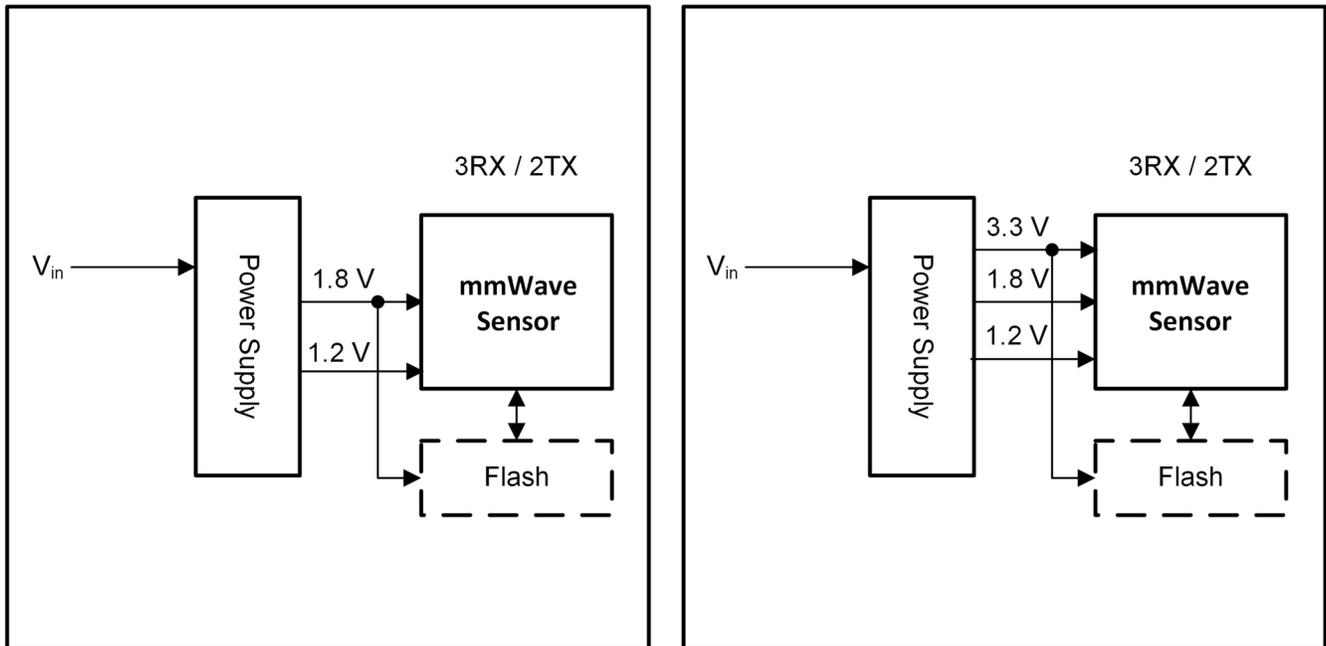


图 2-7. 低功耗模式电源管理 (左图：两个电源轨 1.8V I/O 拓扑，右图：三个电源轨 3.3V I/O 拓扑)

此参考设计采用 BOM 优化型拓扑 (图 2-6)，并能够在 3.3V 和 1.8V IO 电压操作之间切换。

与低功耗拓扑相比，BOM 优化型拓扑功耗略高，但能够显著降低设计成本。因此，为了优化功耗和成本，这里使用了 BOM 优化型拓扑。有关不同拓扑之间的功耗比较，请参阅 [IWRL6432 单芯片 57GHz 至 64GHz 工业雷达传感器](#) 数据表的典型功耗数值部分。

2.4.2 配电网络

该参考设计需要使用外部电源提供 5V 电压。板载低压降 (LDO) 稳压器和直流/直流稳压器分别从单个 5V 外部电源生成 3.3V 和 1.8V 电压。默认 IO 电压为 3.3V。根据用例要求，可将 IO 电压更改为 1.8V。在这种情况下，3.3V LDO 输出与器件断开。

图 2-8 和图 2-9 展示了具有 3.3V IO 和 1.8V IO 的配电网路。

备注

图 2-8 和图 2-9 仅用于展示 BOM 优化型拓扑中器件的板载配电和器件内部配电。有关功能方框图，请参阅节 2.1。

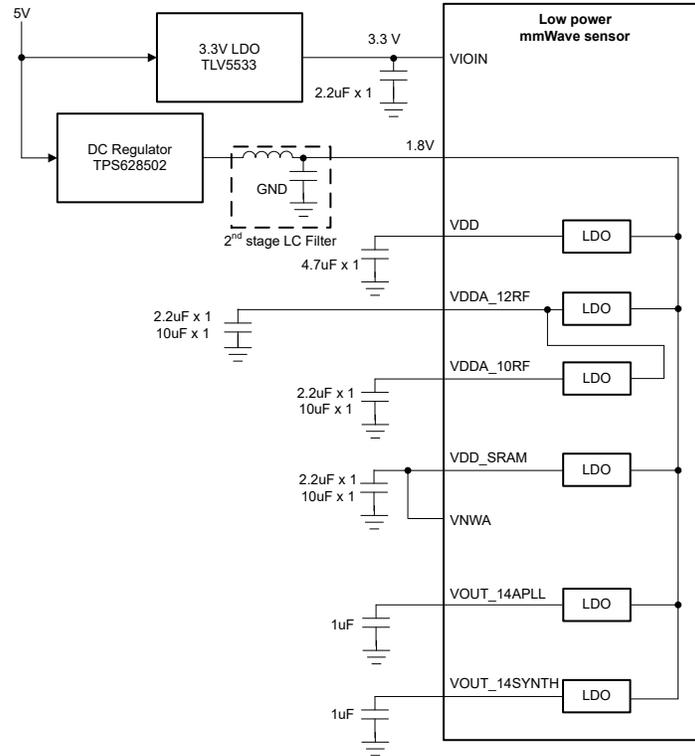


图 2-8. 3.3V IO 的配电网路

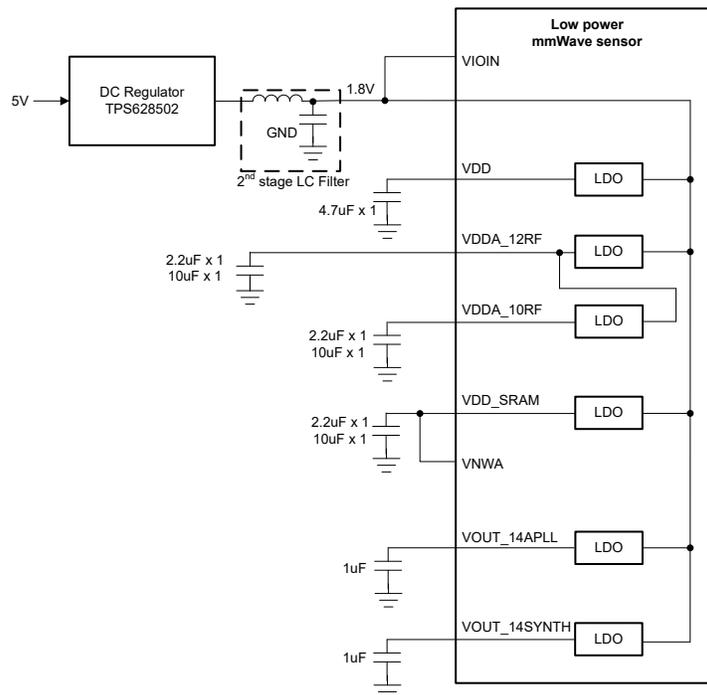


图 2-9. 1.8V IO 的配电网路

图 2-10 显示了用于在 3.3V 和 1.8V IO 电压之间切换的板载配置。

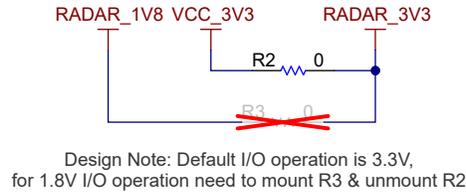


图 2-10. IO 电压开关的板载配置

2.4.3 内部 LDO

本节介绍了内部生成的电源的行为。IWRL6432 使用多个片上 LDO (如节 2.4.2 所示) 为不同的内部数字和射频块生成电源。

表 2-6 列出了每个内部生成的电源输出的外部电容器规格。

表 2-6. 用于内部 LDO 的外部去耦电容器的建议值

数模转换器 (LDO) 输出	信号名称	外部电容器	电容类型
1.2V 数字电源	VDD	4.7uF	X7R
1.2V SRAM 电源	VDD_SRAM	2.2uF + 10uF	X7T、X7S
1.2V RF 电源	VDDA_12RF	2.2uF + 10uF	X7T、X7S
1.0V RF 电源	VDDA_10RF	2.2uF + 10uF	X7T、X7S
1.4V APLL 电源	VOUT_14APLL	1uF	X5R
1.4V 合成器	VOUT_14SYNT H	1uF	X5R
带隙	VBGAP	0.047uF	X5R

IWRL6432 支持可由器件配置控制的低功耗运行模式。当低功耗模式打开时，器件的功耗更低。

2.4.3.1 启用和禁用低功耗模式

IWRL6432 既可编程，也可配置。使用特定于应用的二进制文件对内核进行编程后，需要通过发送包含特定命令的配置文件来配置前端。该器件的低功耗模式可通过配置文件中的特定命令控制，即 *lowPowerCfg*。有关 IWRL6432 器件配置的详细信息，请参阅 [MMWAVE-L-SDK](#)。

要启用低功耗模式，*lowPowerCfg* 值需要为“1”，而要禁用低功耗模式，*lowPowerCfg* 值需要为“0”。

2.4.3.2 1.4V 电源：APLL 和合成器

IWRL6432 具有两个片上 1.4V LDO 来为 APLL 和合成器供电。这两个 LDO 都使用 1.8V 电源作为输入。以下是 APLL 1.4V 电源和射频合成器 1.4V 电源的特性。

这里使用了以下线性调频脉冲配置来捕获波形。

- 刷新率：2Hz
- 每帧的线性调频脉冲数：32
- 突发周期：10ms
- 有效线性调频脉冲时间：4ms

2.4.3.2.1 APLL 1.4V

当低功耗模式被禁用 (*lowPowerCfg* 0) 时，APLL 电源始终保持为 1.4V。

在低功耗模式 (*lowPowerCfg* 1) 下，APLL 电源在器件上电后、配置发送之前保持在 1.4V。配置发送后，器件开始发出线性调频脉冲。在每帧的有源突发时间内，APLL 电源会迅速上升到并保持在 1.4V，直到有源突发时间结束。在有源突发时间结束时，电源会降至 0V，直到下一帧开始。图 2-11 和图 2-12 显示了低功耗模式启用时 1.4V APLL 电源的行为。

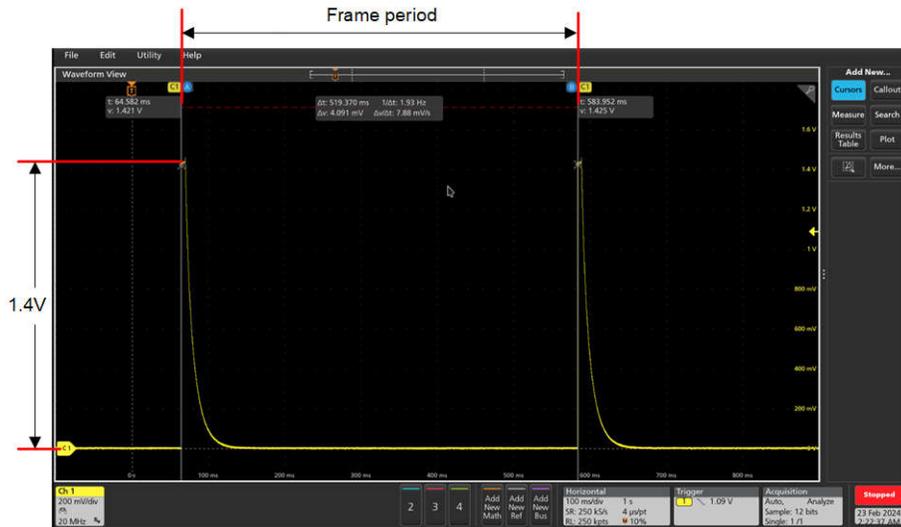


图 2-11. 1.4V APLL - 宽窗口

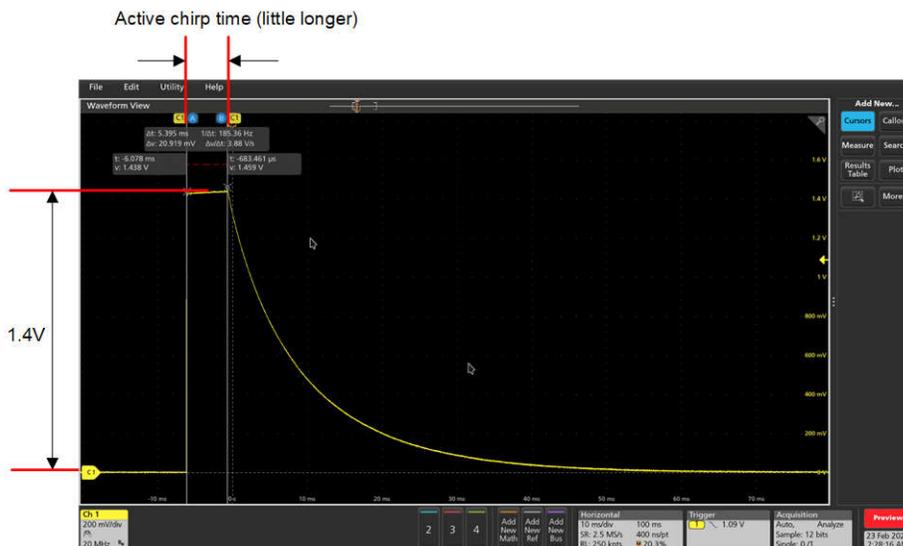


图 2-12. 1.4V APLL - 关闭窗口

在低功耗模式下，1.4V APLL 电源会保持 1.4V，持续时间略长于有效线性调频脉冲持续时间（本例中为 5.4ms），因为在有效线性调频脉冲时间结束时，APLL 需要在合成器关闭后关闭。之后，电源降至 0V，直到下一帧开始。

2.4.3.2.2 合成器 1.4V

1.4V SYNTH 电源会在器件上电后保持为 0V，直到器件开始发出线性调频脉冲。在开始发出线性调频脉冲后，该电源会急剧上升到 1.4V，并保持在相同的电压电平，直到每帧的线性调频脉冲结束。之后，电源降至 0V，直到下一帧开始。图 2-13 和图 2-14 展示了 1.4V SYNTH 电源的该行为。

无论是否处于低功耗模式，合成器电源都具有相同的行为。

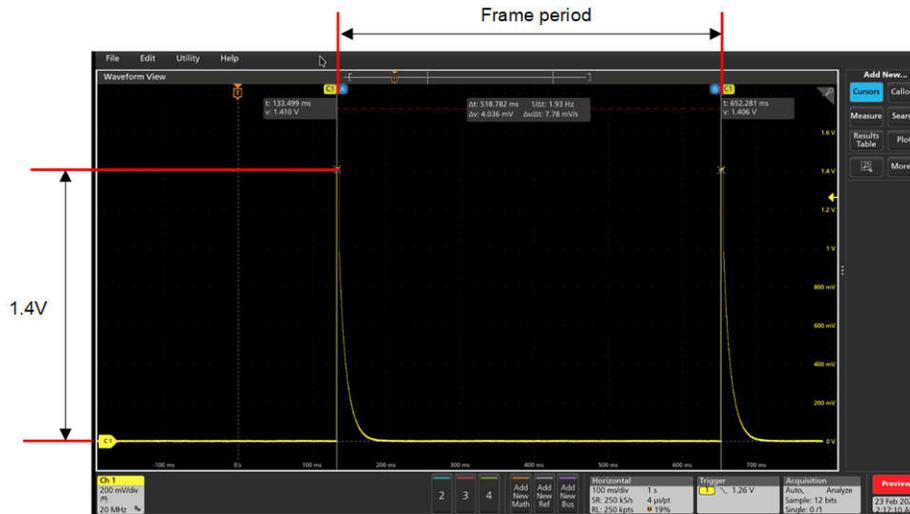


图 2-13. 1.4V SYNTH - 宽窗口



图 2-14. 1.4V SYNTH - 关闭窗口

在低功耗运行时，1.4V SYNTH 电源会在有效线性调频脉冲持续时间内保持额外 1.4V，本例中该时间为 4ms。之后，电源降至 0V，直到下一帧开始。

2.4.3.3 1.2V 电源

IWRL6432 在 BOM 优化型拓扑中使用三个片上 1.2V LDO 为数字块、SRAM 和射频部分供电。1.2V LDO 使用外部 1.8V 作为输入。这些 LDO 都是高带宽 LDO，需要特别注意控制输出路径寄生元件，以确保各自系统的稳定性。节 3.5 详细说明了这一情况。

这里使用了以下线性调频脉冲配置来捕获波形。

- 刷新率：2Hz
- 每帧的线性调频脉冲数：32
- 突发周期：10ms
- 有效线性调频脉冲时间：4ms

2.4.3.3.1 射频 1.2V 电源

IWRL6432 的射频子系统在 BOM 优化模式下由内部 1.2V LDO 供电。当低功耗模式被禁用时，电源电压始终保持在 1.2V。

当低功耗模式启用时，射频电源线路在有效线性调频脉冲时间内保持为 1.2V，然后缓慢下降。在深度睡眠模式中，模拟和射频子系统断电。连接的外部去耦电容器最终会对电源线路进行放电。图 2-15 显示了 1.2V 射频电源的此行为。

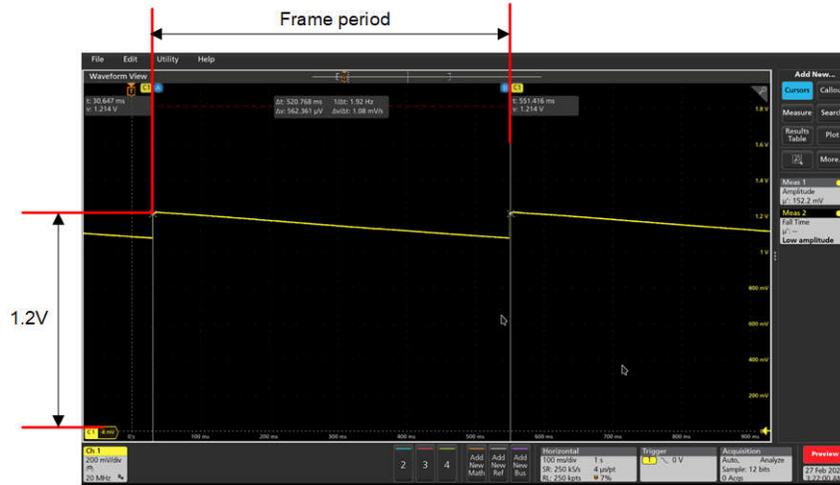


图 2-15. 1.2V 射频电源

根据刷新率和/或占空比，1.2V 射频电源的电压可能会降至任何低至 0V 的电压电平。对于该信号，预计会出现缓慢放电波形。

2.4.3.4 射频 1.0V 电源

IWRL6432 使用 1.0V 电源线进行某些射频和模拟操作。该电源线路在有效线性调频脉冲时间内保持为 1.0V，然后降至 0V，直到下一帧开始。与其他内部 LDO 输出类似，1.0V 电源也需要外部提供所需的去耦电容器。无论器件的低功耗模式状态如何，该电源的行为都是相同的。

图 2-16 和图 2-17 展示了 1.0V 射频电源的特性。

这里使用了以下线性调频脉冲配置来捕获波形。

- 刷新率：2Hz
- 每帧的线性调频脉冲数：32
- 突发周期：10ms
- 有效线性调频脉冲时间：4ms

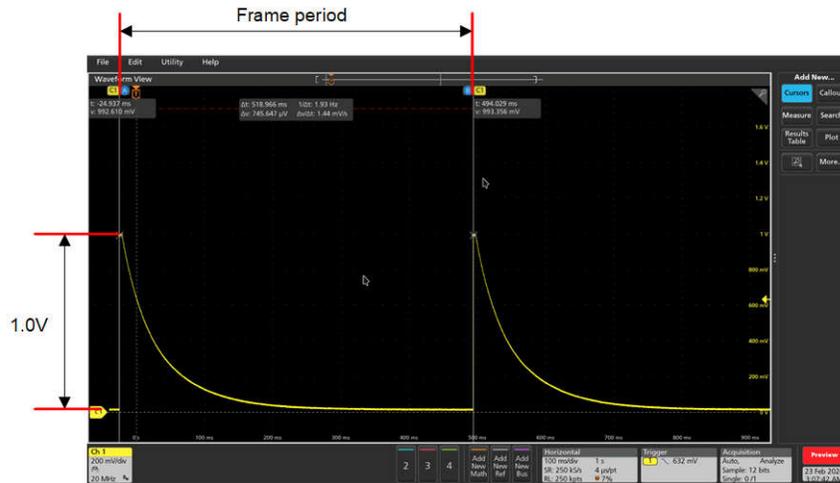


图 2-16. 1.0V 射频电源 - 宽窗口

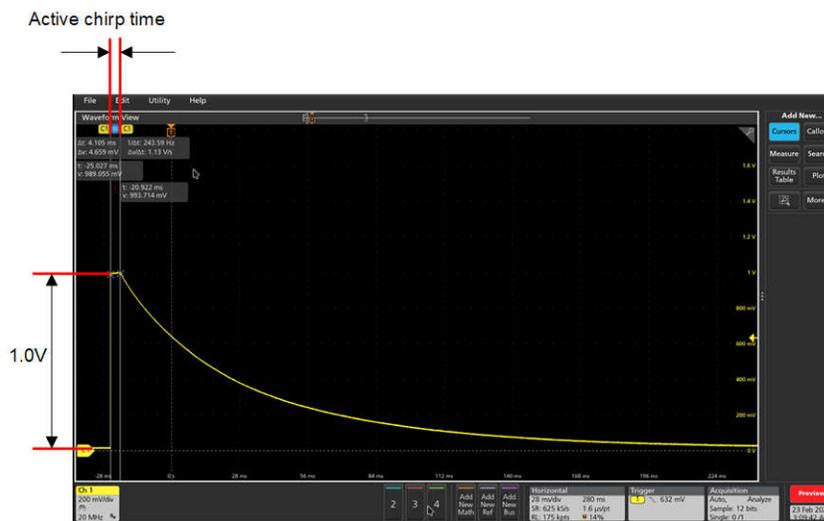


图 2-17. 1.0V 射频电源 - 关闭窗口

在本例中，1.0V 射频电源在整个有源线性调频脉冲持续时间 (4ms) 内保持为 1V。之后，电压降至 0V，直到下一帧开始。

2.4.4 元件选型

此参考设计支持雷达器件，使用的元件非常有限，其中包括：1.8V 直流/直流稳压器、3.3V LDO、QSPI 闪存、40MHz 晶体以及优化数量的电阻器、电容器和电感器。以下各节展示了如何根据器件要求选择相应的器件。

2.4.4.1 1.8V 直流/直流稳压器

1.8V 电源是雷达器件在任何选定电源拓扑中的重要电源。数字子系统、射频子系统、SRAM 和模拟前端都完全由 1.8V 电源供电。如果选择 1.8V IO 电压，它将成为器件的唯一电源。有关详细信息，请参阅节 2.4.2。

TPS6285020M 是 TI 的 2A (连续) 高效同步降压直流/直流转换器，该参考设计中使用了该转换器来生成 1.8V 电源。

需要满足器件 1.8V 电源轨的峰值电流要求。有关这方面的更多详细信息，请参阅 IWRL6432 数据表的“每个电压轨的峰值电流要求”部分。除了电流要求外，直流/直流稳压器还需要具有强制 PWM 模式 (或自动开关模式) 和展频时钟 (SSC) 功能。

2.4.4.1.1 强制 PWM 模式开关的必要性

直流/直流开关转换器使用脉宽调制 (PWM) 和/或脉冲频率调制 (PFM) 开关模式。对于轻负载条件，PFM 开关方案能提供更高的效率，但会将一系列频率分量作为纹波注入输出。对于更高的负载电流要求，则需要使用 PWM 开关模式。表 2-7 提供了雷达器件的纹波规格。这与雷达器件允许的极低纹波电压相关。

表 2-7. 噪声和纹波规格

频率 (kHz)	噪声规格		纹波规格	
	1.8V ($\mu\text{V}/\sqrt{\text{Hz}}$)	1.2V ($\mu\text{V}/\sqrt{\text{Hz}}$) ¹	1.8V (mVpp)	1.2V (mVpp) ¹
10	6.057	44.987	0.035	1.996
100	2.677	26.801	0.760	2.233
200	2.388	28.393	0.955	3.116
500	0.757	9.559	0.504	1.152
1000	0.419	1.182	0.379	0.532
2000	0.179	1.256	0.153	0.561
5000	0.0798	0.667	0.079	0.297
10000	0.0178	0.104	0.017	0.046

(1) 1.2V 噪声或纹波规格仅适用于低功耗电源配置。对于 BOM 优化型拓扑，1.2V 噪声或纹波规格不适用。

备注

- 相同的 1.8V 噪声或纹波规格适用于 BOM 优化型拓扑中的 1.8V 电源
- 有关噪声和纹波规格的最新信息，请参阅 IWRL6432 数据表。

为了将开关引起的纹波保持在规格范围内，设计中在直流/直流稳压器的输出端部署了第二级 LC 滤波器。然而，如果使用 PFM 开关模式，较低频率（以 kHz 为单位）的纹波可能会通过滤波器并进入系统，进而导致不符合上述规格。因此，建议采用强制 PWM 开关模式，其中脉冲宽度在整个工作周期内保持不变。这样可以使开关频率保持固定，并且谐波可以在第二级滤波器中轻松滤除。

如果需要在器件的深度睡眠条件下优化总体系统功耗，而此时通常处于轻负载条件下，则可以启用自动开关模式。在此模式下，根据轻负载条件，会启用 PFM 开关模式以降低直流稳压器的功耗。自动模式和强制 PWM 开关模式可以使用直流稳压器的 MODE 引脚进行切换。直流/直流稳压器的 MODE 引脚可由器件通过 GPIO 进行控制，根据器件是否进入或退出深度睡眠，直流/直流稳压器会在自动模式和强制 PWM 模式之间切换。有关这方面的更多详细信息，请参阅 [为直流/直流转换器启用 PFM 模式](#)。

2.4.4.1.2 展频时钟的重要性

由于开关信号的周期性，能量集中在一个特定的频率及其奇次谐波中。这些能量会被辐射出去，因此这种情况下会出现潜在的 EMI 问题。辐射发射可能会导致发射故障。传导开关频率会导致无法满足纹波或噪声规格，并可能产生虚假物体。展频时钟 (SSC) 是一种减少辐射发射和传导发射的有效方法。

SSC 是时钟信号频率的受控变化。在频域中，SSC 通过调整频率来减小时钟信号的峰值振幅。也就是说，时钟信号的能量会在开关频率范围内分散到较小的带宽内。

除此之外，还有另一个需要使用 SSC 的原因。IWRL6432 的 IF 带宽为 5MHz。直流/直流稳压器的最大开关频率为 4MHz。这意味着开关频率至少有一个谐波会落在 IF 带宽内。因此，开关频率需要尽可能高，以确保不会多个谐波落在 IF 带宽内。为了减小影响，还需要使用 SSC 来将这个落在 IF 带宽内的谐波能量分散开来。

表 2-8 比较了器件对 1.8V 电源轨的要求和 TPS6285020M 特性。

表 2-8. IWRL6432 1.8V 电源轨要求和 TPS6285020M 支持的特性

IWRL6432 对 1.8V 电源轨的要求	TPS6285020M 特性
1.4A 峰值电流要求	2A 输出电流 (连续)
低静态电流	15uA 静态电流
强制 PWM 模式	通过 MODE 选择强制 PWM 或 PFM/PWM 操作
扩频时钟	启用或禁用展频时钟 (SSC) 功能
开关频率更高 (3.5MHz 至 4MHz)	可调开关频率: 1.8MHz 至 4MHz
PGOOD 功能	具有窗口比较器的电源正常输出
高效率	效率 >90%

此外，TPS6285020M 满足 5V 输入、1.2V 输出、3.3MHz 开关频率且 SSC 开启时的最小 T_{ON} 要求。

该器件具有两个控制引脚来确定器件的运行模式。以下是相应引脚的功能和板载配置。

MODE 或 SYNC：当 MODE 或 SYNC 设置为低电平时，器件在 PWM 或 PFM 模式下运行，具体取决于输出电流。当设置为高电平时，该器件在强制 PWM 模式下工作。

板载配置：上拉至 VCC 以启用强制 PWM 模式。

COMP 或 FSET：通过该引脚可以设置三个不同的参数。

1. 控制环路的内部补偿设置 (两个设置可用)
2. PWM 模式下的开关频率为 1.8MHz 至 4MHz
3. 启用或禁用展频时钟 (SSC)

在 COMP 或 FSET 与 GND 之间连接的电阻器可以改变补偿、开关频率和 SSC 控制。

板载配置：18kΩ 电阻器从 COMP 或 FSET 连接到 GND。该电阻值会将器件设置为以下配置

1. 开关频率设为 3.3MHz
2. 展频时钟 (SSC) 启用
3. 补偿设置 2，以实现最佳瞬态响应。

备注

1. 直流/直流输出端需要第二级 LC 滤波器，以符合噪声和纹波规格，并避免与传导开关频率相关的问题。
2. 如果直流稳压器的开关频率高于 IF 带宽 (5MHz)，则可以避免使用滤波器。

2.4.4.2 3.3V 低压降稳压器

器件的 IO 电压需要由 3.3V 电源提供。IO 电压也可以配置为 1.8V。在这种情况下，便不需要该电源。

TLV75533P 是 TI 的超小型低静态电流、低压降稳压器 (LDO)，可提供 500mA 拉电流，具有良好的线路和负载瞬态性能。本参考设计中使用此低压降稳压器 (LDO) 来提供 3.3V 电压。

3.3V 电压用于为器件 IO 供电。3.3V 电源轨的电流要求最大可达 90mA。由于此电源轨的电流需求较低，因此使用了 LDO 而不是直流/直流稳压器。这进一步降低了 BOM 成本。以下是 TLV75533PDRVR 的一些主要特性：

- 低 IQ：25 μ A (典型值)
- 低压降：在 500mA 下为 238mV (最大值) (OUTPUT 为 3.3V)
- 输出精度：1%
- PSRR：100kHz 时为 46dB
- 有源输出放电
- 2mm \times 2mm 封装尺寸

2.4.4.3 闪存存储器

QSPI 闪存存储器用于储存器件的应用程序映像。

该参考设计使用 MX25R1635FZUIH0，这是一种低成本、低功耗的 16Mbit 闪存存储器，具有 1.65V 至 3.6V 的宽输入电压范围，能够支持参考设计的 3.3V 和 1.8V IO 电压。

表 2-9 比较了 IWRL6432 器件对闪存存储器的要求以及 MX25R1635F 的支持功能。

表 2-9. IWRL6432 器件对闪存存储器的要求以及 MX25R1635FZUIH0 的支持特性

IWRL6432 器件对闪存存储器的要求	MX25R1635F 特性
时钟频率大于或等于 80MHz	时钟频率 80MHz
用于启用 QSPI 数据线路的四路使能 (QE) 位	状态寄存器位 6 是 QE 位。需要设置为 1。
支持 SFDP 命令	串行闪存可发现参数 (SFDP) 模式支持
宽输入电压范围	1.65V 至 3.6V 工作电压
低功耗	超低功耗

该参考设计支持 3.3V 和 1.8V 两种不同的 IO 电源电压。MX25U1632FZUI02 的宽输入电压支持范围使参考设计可以灵活地在 3.3V 和 1.8V 电源模式下运行，而无需更换闪存存储器。

对于不需要宽输入电压范围且器件只需在 1.8V IO 下工作的特定用例，可以使用 MX25U1632FZUI02 (在 1.65V 至 2.0V 范围内工作)。

状态寄存器 (位 6) 的四路使能 (QE) 位需要设置为逻辑 1，才能使系统在四个 I/O 模式下运行。状态寄存器中 QE 位的值可以通过写入状态寄存器 (WRSR) 指令写入。

备注

1. 有关闪存型号兼容性，请参阅 [毫米波传感器支持的闪存型号](#)。
2. D2、D3 和 CS 线路需要适当的上拉。
3. 如果数据线长度较长 (超过 4000mil)，则需要相应地放置源端接电阻器。

2.4.4.4 晶体

该参考设计使用 Murata 的 XRCGE 系列 40MHz 低成本小尺寸晶体作为时钟源。晶振的器件型号为 XRCGE40M000FBAABR0。以下是晶体的一些特性：

- 频率 40.0000MHz
- ± 15 ppm 频率容差
- 负载电容 8pF
- ESR 50Ohms
- 尺寸为 2.0mm x 1.6mm

以下是 IWRL6432 器件的晶体要求：

表 2-10. 晶体电气特性 (振荡器模式)

名称	说明	最小值	典型值	最大值	单位
f_p	并联谐振晶体频率		40		MHz
C_L	晶体负载电容	5	8	12	pF
ESR	晶体 ESR			50	Ω
温度范围	预期工作温度范围	-40		105	$^{\circ}\text{C}$
频率容差	晶体频率容差 ^{1 2 3}	-200		200	ppm
驱动电平			50	200	μW

- (1) 晶体制造商的规格必须满足此要求。
- (2) 包括晶体的初始容差、温漂、老化以及由于负载电容不正确而导致的频率牵引。
- (3) 晶体容差会影响雷达传感器精度。

3 系统设计原理

3.1 天线规格

3.1.1 天线要求

该参考设计使用单元贴片天线。对于 1D 天线型号，最大天线区域宽度小于 3mm (图 2-3)；而对于 2D 天线型号，最大天线区域宽度小于 5.5mm (图 2-2)。

较小的天线宽度符合参考设计的天线尺寸要求。

3.1.2 天线方向

天线贴片相对于垂直轴的角度为 60°。这一方向的优化考虑了相邻天线之间的隔离和方位角辐射。相对于垂直轴的旋转角度越大，方位角辐射越好，但会增加天线耦合。60° 的旋转可以实现天线耦合和方位角辐射之间的最佳权衡。

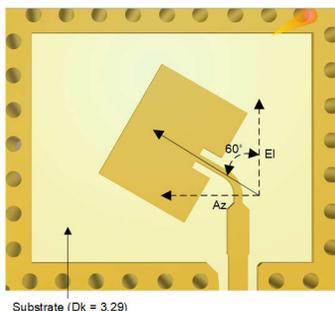


图 3-1. 天线方向

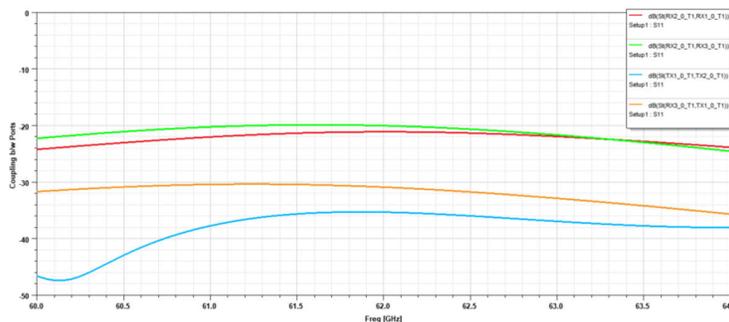


图 3-2. 天线之间的隔离 - 2D 天线

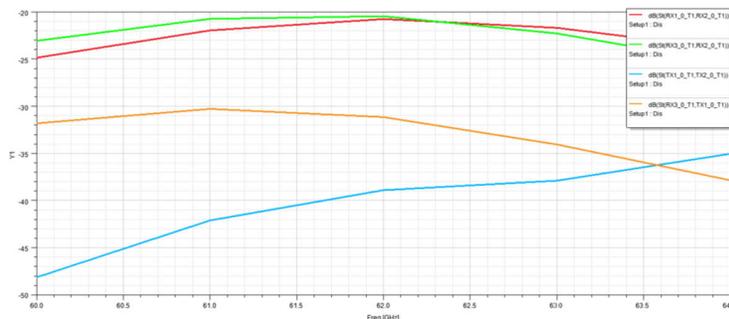


图 3-3. 天线之间的隔离 - 1D 天线

图 3-1 显示了天线贴片方向。1D 和 2D 天线型号的所有 RX 和 TX 天线都采用了相同的天线方向。由于在方位角平面上辐射的功率分量较大，天线在方位角平面上提供了更好的性能。对于包括存在检测、运动检测、生命体征监测等在内的目标应用配置文件，预计方位角平面上的性能会更好。

图 3-2 显示了相邻天线之间的隔离，例如 RX1-RX2、RX2-RX3、RX3-TX1 和 TX1-TX2。当旋转角度为 60° 时，相邻天线之间存在 -20dB 的最小隔离度。

3.1.3 带宽和回波损耗

在这两种参考设计天线型号，-8dB 带宽均为 3.5GHz，而 -10dB 带宽则均为 3GHz。图 3-4 和图 3-5 展示了不同频率（以 GHz 为单位）下的回波损耗图（以 dB 为单位）。

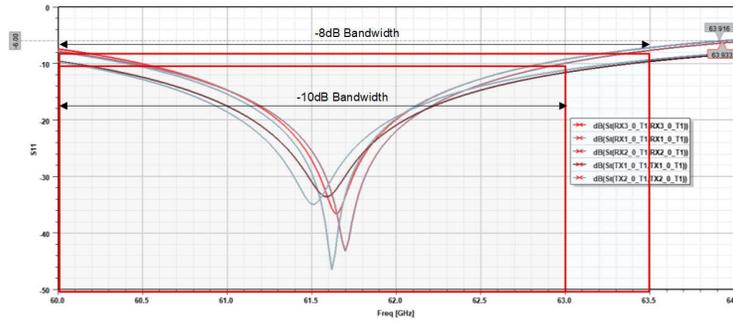


图 3-4. 2D 天线型号的 S11 图

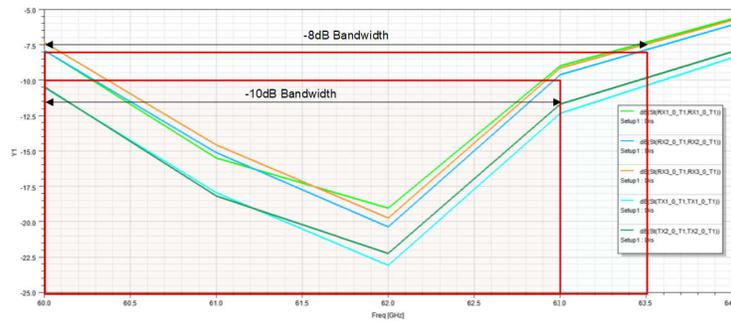
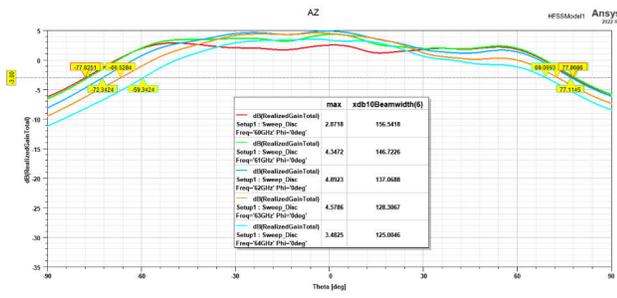


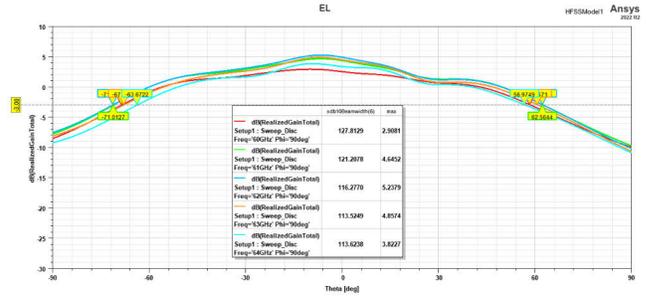
图 3-5. 1D 天线型号的 S11 图

3.1.4 天线增益图

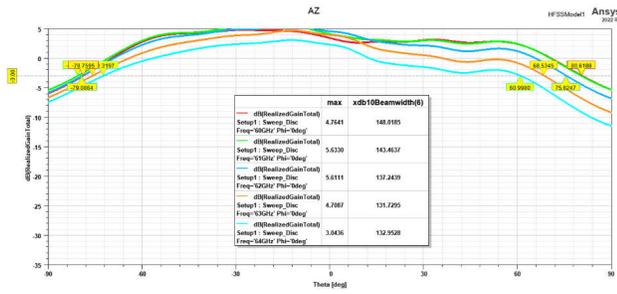
本节概述了 1D 和 2D 天线型号中所有三根 RX 天线和两根 TX 天线的增益图。



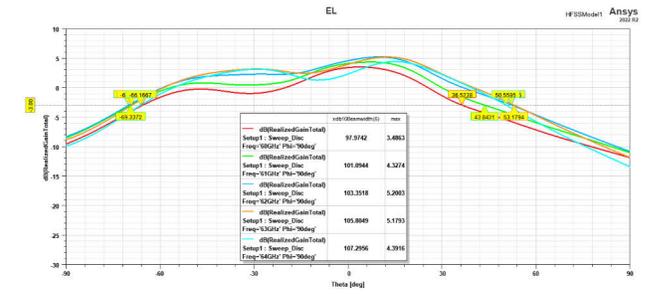
Realized Gain: RX1 (Azimuth plane)



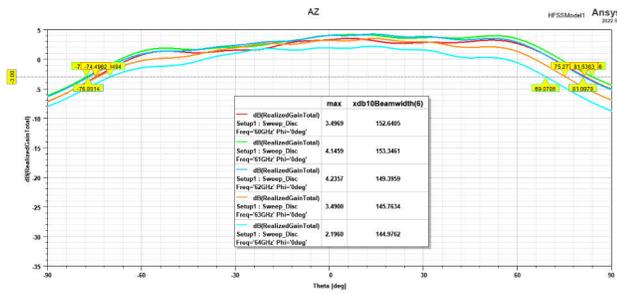
Realized Gain: RX1 (Elevation plane)



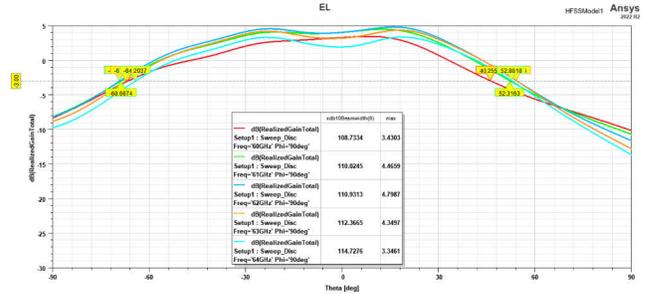
Realized Gain: RX2 (Azimuth plane)



Realized Gain: RX2 (Elevation plane)

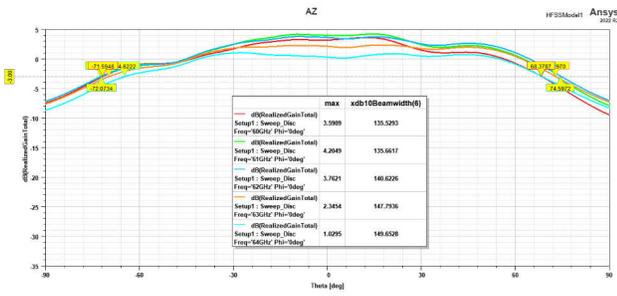


Realized Gain: RX3 (Azimuth plane)

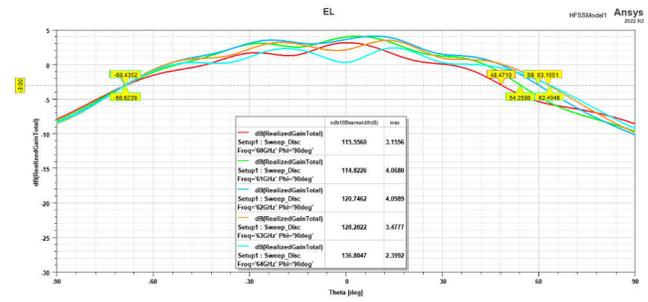


Realized Gain: RX3 (Elevation plane)

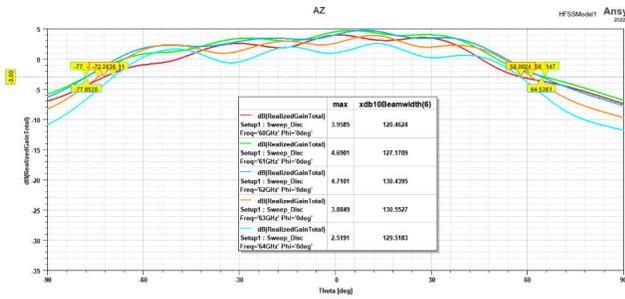
图 3-6. RX 天线实现的增益图 - 2D 天线型号



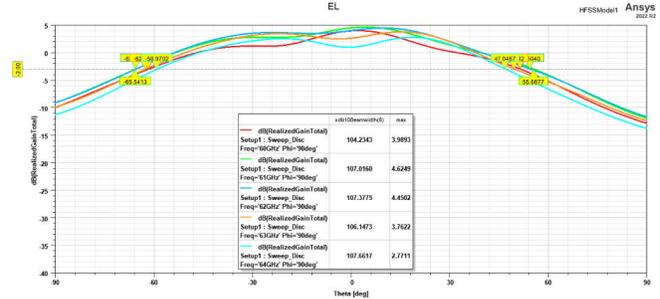
Realized Gain: TX1 (Azimuth plane)



Realized Gain: TX1 (Elevation plane)



Realized Gain: TX2 (Azimuth plane)



Realized Gain: TX2 (Elevation plane)

图 3-7. TX 天线实现的增益图 - 2D 天线型号

RX 天线实现的增益图 - 1D 天线型号

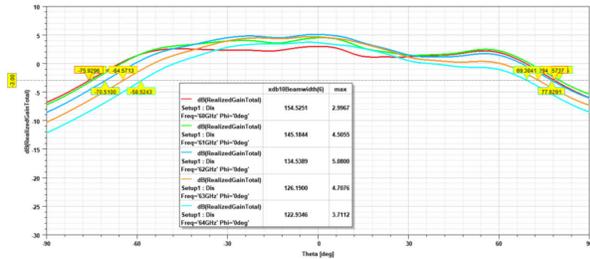


图 3-8. 实现的增益: Rx1 (方位角平面)

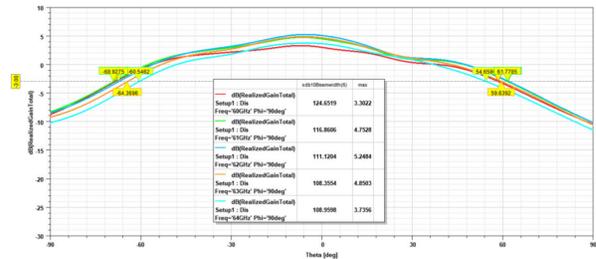


图 3-9. 实现的增益: Rx1 (仰角平面)

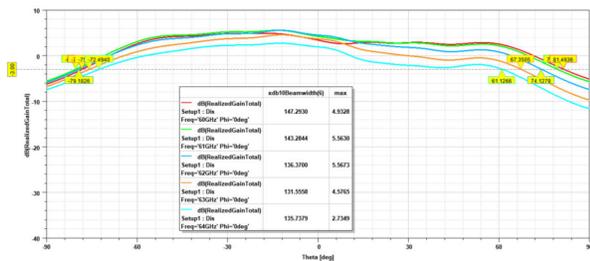


图 3-10. 实现的增益: Rx2 (方位角平面)

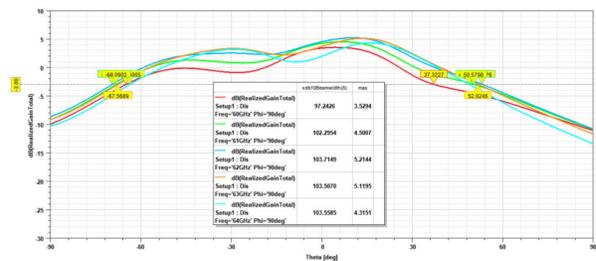


图 3-11. 实现的增益: Rx2 (仰角平面)

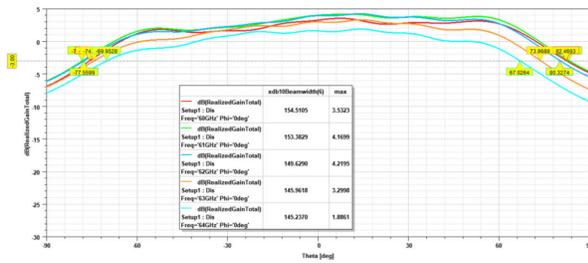


图 3-12. 实现的增益：Rx3 (方位角平面)

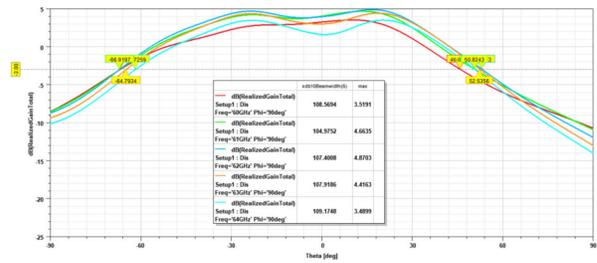


图 3-13. 实现的增益：Rx3 (仰角平面)

TX 天线实现的增益图 - 1D 天线型号

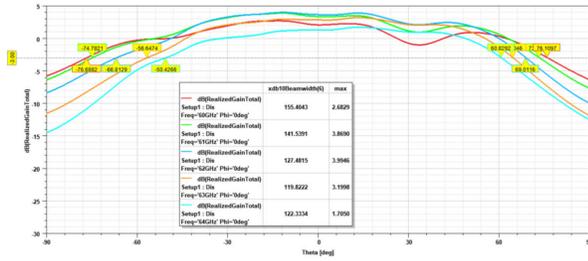


图 3-14. 实现的增益：Tx1 (方位角平面)

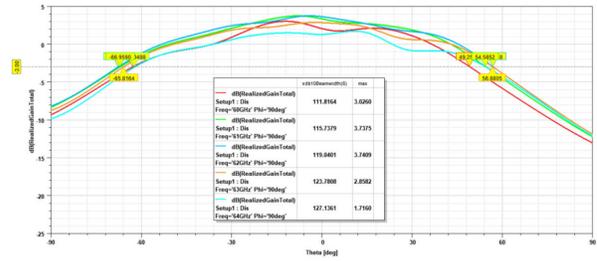


图 3-15. 实现的增益：Tx1 (仰角平面)

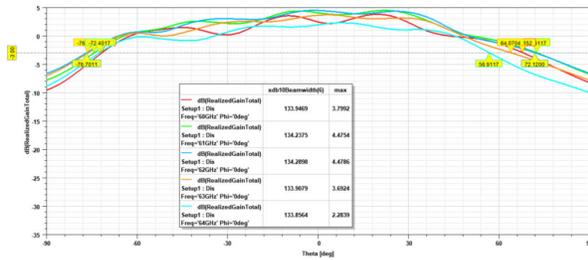


图 3-16. 实现的增益：Tx2 (方位角平面)

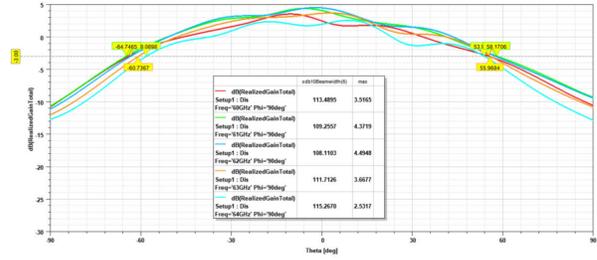


图 3-17. 实现的增益：Tx2 (仰角平面)

3.2 天线阵列

该参考设计使用单元贴片天线作为三根接收天线和两根发射天线。该天线阵列的设计旨在尽可能地提高方位角平面中的角分辨率。如前所述，该参考设计有 1D 和 2D 检测两种型号。这是通过调整其中一个 TX 天线相对于另一个 TX 天线的位置来实现的。

3.2.1 具有 3D 检测功能的 2D 天线阵列

第一种型号在仰角平面中将一个 Tx 天线放置另一个 Tx 天线的 $\lambda/2$ 下方，如图 3-18 所示。该天线几何结构形成了一个由两行六个元件组成的虚拟天线阵列，其中方位平面上有六个元件，仰角平面上有两个元件，如图 3-19 所示。该天线型号能够进行三维检测：方位角、仰角和距离。

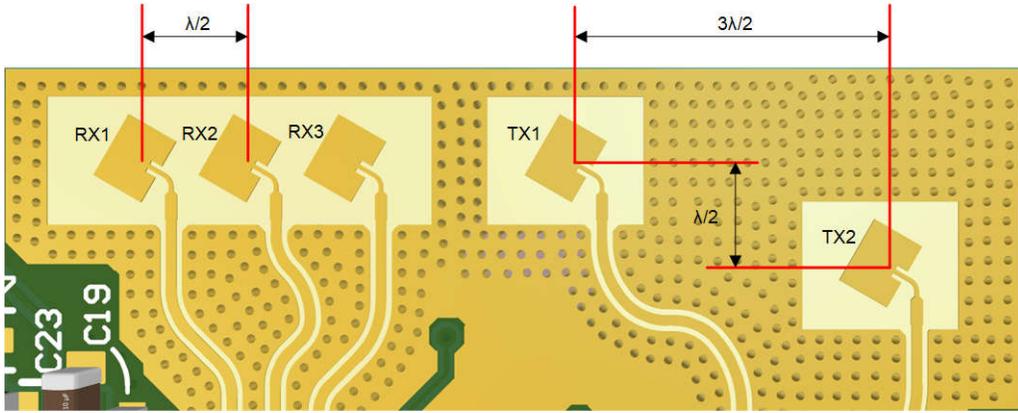


图 3-18. 2D 天线贴片阵列几何结构

图 3-19 显示了该虚拟天线阵列的几何结构，其中每个索引代表 $\lambda/2$ 的乘法因子。位置 0、1 和 2 表示虚拟天线的布置，这些天线由全部 3 个 Rx (Rx1、Rx2、Rx3) 和 Tx1 组合而成。位置 3、4 和 5 表示虚拟天线的布置，这些天线由全部 3 个 Rx (Rx1、Rx2、Rx3) 和 Tx2 组合而成。

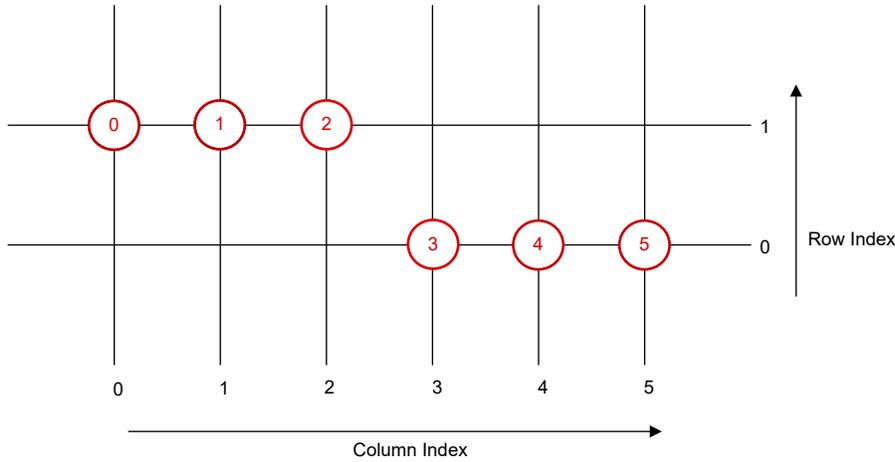


图 3-19. 2D 天线 - 虚拟阵列

虚拟天线形成一个二维阵列，其中方位角方向有 6 个元件，仰角方向有 2 个元件。方位角方向的六个元件与 1D 天线型号相似，在方位角方面提供了 19 度的角分辨率。然而，与 1D 天线型号不同，2D 天线型号在仰角方向上有两个元件，可在整个仰角范围内提供 58 度的角分辨率。这使得该参考设计的 2D 天线型号成为可能。

3.2.2 具有 2D 检测功能的 1D 天线阵列

1D 天线型号将所有 Tx 和 Rx 天线都排列在一条直线上。两根 Tx 天线的间隔为 $3\lambda/2$ ，而三根 Rx 天线的间隔为 $\lambda/2$ ，如图 3-20 所示。该几何结构形成了一个单行六元件的虚拟阵列。尽管在方位角方向上虚拟阵列有六个元件，但在仰角方向上阵列只有一个元件，如图 3-21 所示，这使得该天线型号在方位角平面上具有二维检测能力。这意味着在仰角方向上无法定位目标，也无法分辨仰角方向上的目标。仍在 FOV 中的物体都可以投影到 2D 空间中。

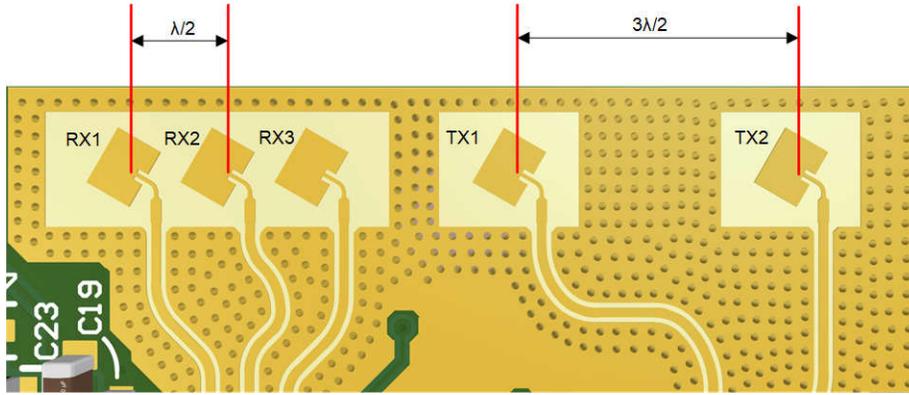


图 3-20. 1D 天线贴片阵列几何结构

图 3-21 显示了虚拟天线阵列的几何结构，每个索引代表 $\lambda/2$ 的间距因子。位置 0、1 和 2 表示虚拟天线的布置，这些天线由全部 3 个 Rx (Rx1、Rx2、Rx3) 和 Tx1 组合而成。位置 3、4 和 5 表示虚拟天线的布置，这些天线由全部 3 个 Rx (Rx1、Rx2、Rx3) 和 Tx2 组合而成。

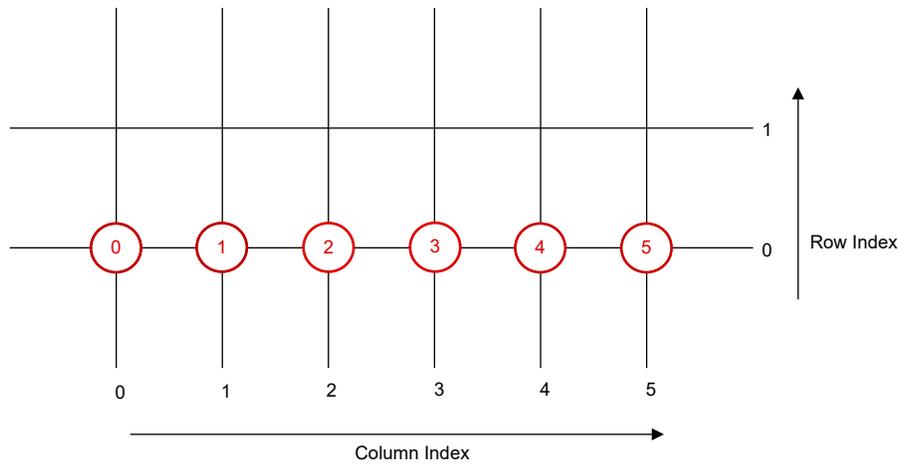


图 3-21. 1D 天线 - 虚拟阵列

虚拟天线形成一条包含六个元件的直线。在方位角方向上，6 个元件提供了 19 度的角分辨率。尽管 1D 天线在仰角方向上的角分辨率较差，但原因在于它仅在方位角方向上具有 2D 检测功能。

3.3 PCB

参考设计采用了 4 层堆叠的 PCB 设计。这种堆叠对于天线性能至关重要。本节详细介绍了现有的堆叠以及其中应用的几种布局相关成本降低技术。

图 3-22 显示了 PCB 的堆叠详细信息。

Lyr	Lyr Type	Image	Foil Wt	Thk (mm)	Cu Thk (mm)	Er	Generic Name	Construction	Material Family	TG
tcmp				0.020		3.9				
1	Sig		0.5	0.127	0.040	3.26	0.5OZ +plating	2X1067	FR408HR	185
2	Mix		1	0.258	0.031	4.25	Core 5mil 1/0.5 oz RTF	2116	370HR	170
						4.25	Prepreg	2116	370HR	170
3	Mix		1	1.016	0.031	4.4	Core 40mil 1/0.5 oz RTF	5x7628	370HR	170
4	Sig		0.5	0.127	0.040	3.9	0.5OZ +plating			
bsmp				0.020		3.9				
Over Solder mask on plating				1.583						

图 3-22. PCB 堆叠

天线位于 PCB 的顶层 (第 1 层)。该层采用 FR408HR 电介质材料。以下是电介质的一些关键特性：

1. 该电介质具有 2×10^{67} (双层) 扩散玻璃结构。这种结构有助于减弱玻璃编织效应，从而帮助减少损耗。
2. 电介质厚度为 5mil (127um)。此厚度值根据阻抗匹配进行调整。
3. 电介质的 Dk 值为 3.3。
4. 这是核心材料。

备注

- 电介质厚度必须保持不变，否则可能导致阻抗不匹配并增加辐射功率的反射。
- 天线层不得使用预浸材料。天线以外的其他层可以使用预浸材料。

本设计采用接地共面波导 (GCPW) 传输线路来将射频信号传输到天线。以下是天线层和接地层的一些关键设计注意事项：

1. 天线层上的覆铜厚度为 40um。
2. 接地层 (天线平面下方，第 2 层) 厚度为 1oz (如果没有 1oz，也可以使用 0.5oz)。
3. PCB 的表面处理采用 OSP 或沉银工艺。

备注

不建议使用 ENIG 表面处理，因为这可能会导致毫米波频率范围的插入损耗增加。

该参考设计的 PCB 总厚度为 1.6mm。

备注

我们建议按原样使用 TI 堆叠。如果需要不同的堆叠，则建议使用 3D EM 求解器，并需要进行天线优化。

以下是几种用于降低 PCB 设计成本的技术：

3.3.1 焊盘中的过孔消除

焊盘中的过孔已完全消除，并选择了狗骨扇出来处理 BGA 扇出。与焊盘中的过孔和过孔填充、电镀工艺相比，该做法可以降低 PCB 制造成本。图 3-23 展示了描绘 BGA 扇出的布局切口图像：

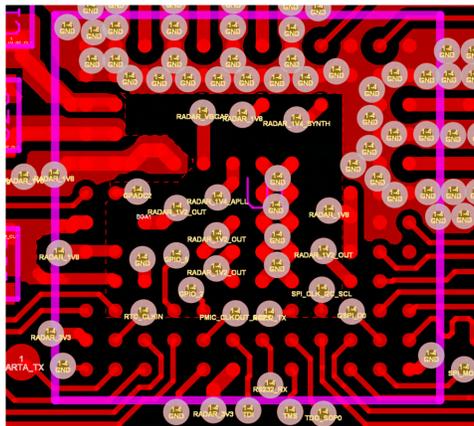


图 3-23. BGA 扇出没有焊盘中的过孔

3.3.2 微过孔工艺消除

参考设计中封装到 PCB 的转换不使用焊盘上的过孔、微过孔和盲孔。参考设计中的所有过孔均为穿孔过孔。此举有助于降低 PCB 设计成本。图 3-24 展示了包含穿孔过孔的布局示例。所有其他过孔也是穿孔 (1-4) 过孔。

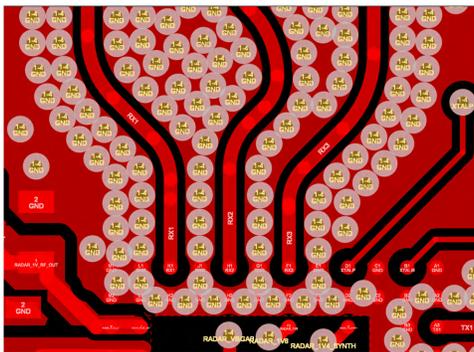


图 3-24. 穿孔过孔 (从第 1 层到第 4 层)

通过这两项措施，参考设计的 PCB 总成本已显著降低。

3.4 配置参数

使用特定于应用的二进制文件对 IWRL6432 的内核进行编程后，需要通过发送包含特定命令的配置文件来配置前端。有关每个命令的详细信息，请参阅 MMWAVE-L-SDK。本节讨论了一些因天线设计而异的具体命令。

3.4.1 天线几何结构

如节 3.2 中所述，Tx 和 Rx 天线的不同空间位置可以产生不同的虚拟天线阵列。这些虚拟天线元件的相对位置对于确定目标物体的到达角至关重要。因此，雷达器件的内部处理链需要获取虚拟天线的几何结构信息，才能提供检测空间的角度信息。

这些特定信息可以通过配置文件以某种格式馈送到处理链。配置文件中有一个名为 *antGeometryCfg* 的字段，用于指定天线几何结构信息。以下是该命令输入的格式，以及与该参考设计相关的两种天线配置的 *antGeometryCfg* 条目示例。

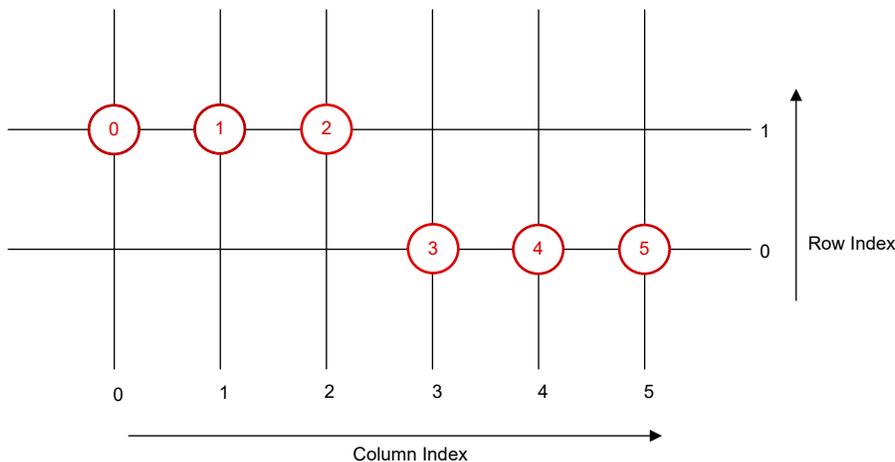


图 3-25. IWRL6432FCCSP 参考设计 2D 天线型号的虚拟天线索引

2D 天线型号的天线几何结构命令：`antGeometryCfg 1 0 1 1 1 2 0 3 0 4 0 5 2.418 2.418`

可将此行粘贴到配置文件中。

运动检测的配置示例：

```
sensorStop 0
antGeometryCfg 1 0 1 1 1 2 0 3 0 4 0 5 2.418 2.418
channelCfg 7 3 0
chirpComnCfg 8 0 0 256 4 28 0
```

```

chirpTimingCfg 6 63 0 75 60
frameCfg 2 0 200 64 250 0
guiMonitor 2 1 0 0 0 1 0 0 0 0 0
sigProcChainCfg 32 2 1 0 4 4 0 15
cfarCfg 2 8 4 3 0 12.0 0 0.5 0 1 1 1
aoaFovCfg -60 60 -40 40
rangeSelCfg 0.1 12.0
clutterRemoval 1
compRangeBiasAndRxChanPhase 0.0 1.00000 0.00000 -1.00000 0.00000 1.00000 0.00000 -1.00000 0.00000
1.00000 0.00000 -1.00000 0.00000
adcDataSource 0
adcLogging 0
lowPowerCfg 1
factoryCalibCfg 1 0 40 0 0x1ff000
mpdBoundaryBox 1 0 1.48 0 1.95 0 3
mpdBoundaryBox 2 0 1.48 1.95 3.9 0 3
mpdBoundaryBox 3 -1.48 0 0 1.95 0 3
mpdBoundaryBox 4 -1.48 0 1.95 3.9 0 3
sensorPosition 0 0 1.44 0 0
minorStateCfg 5 4 40 8 4 30 8 8
majorStateCfg 4 2 30 10 8 80 4 4
clusterCfg 1 0.5 2
baudRate 1250000
sensorStart 0 0 0 0
  
```

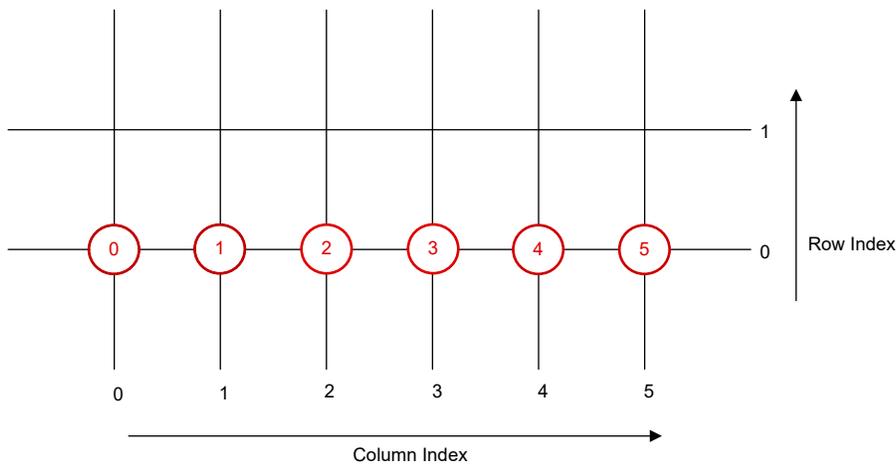


图 3-26. IWRL6432FCCSP 参考设计 1D 天线型号的虚拟天线索引

1D 天线型号的天线几何结构命令：**antGeometryCfg 0 0 0 1 0 2 0 3 0 4 0 5 2.418 2.418**

可将此行粘贴到配置文件中。

运动检测的配置示例：

```

sensorStop 0
antGeometryCfg 0 0 0 1 0 2 0 3 0 4 0 5 2.418 2.418
channelCfg 7 3 0
chirpComnCfg 8 0 0 256 4 28 0
chirpTimingCfg 6 63 0 75 60
frameCfg 2 0 200 64 250 0
guiMonitor 2 1 0 0 0 1 0 0 0 0 0
sigProcChainCfg 32 2 1 0 4 4 0 15
cfarCfg 2 8 4 3 0 12.0 0 0.5 0 1 1 1
aoaFovCfg -60 60 -40 40
rangeSelCfg 0.1 12.0
clutterRemoval 1
compRangeBiasAndRxChanPhase 0.0 1.00000 0.00000 -1.00000 0.00000 1.00000 0.00000 -1.00000 0.00000
1.00000 0.00000 -1.00000 0.00000
adcDataSource 0
adcLogging 0
lowPowerCfg 1
factoryCalibCfg 1 0 40 0 0x1ff000
mpdBoundaryBox 1 0 1.48 0 1.95 0 3
mpdBoundaryBox 2 0 1.48 1.95 3.9 0 3
mpdBoundaryBox 3 -1.48 0 0 1.95 0 3
mpdBoundaryBox 4 -1.48 0 1.95 3.9 0 3
sensorPosition 0 0 1.44 0 0
minorStateCfg 5 4 40 8 4 30 8 8
majorStateCfg 4 2 30 10 8 80 4 4
clusterCfg 1 0.5 2
baudRate 1250000
sensorStart 0 0 0 0

```

备注

在将配置文件发送到器件之前，必须在其中添加相应的命令行，否则处理链计算出的到达角可能是错误的。

命令 **antGeometryCfg** 中总共有 14 个条目。前 12 个条目按照各自的行索引和列索引，依次指定虚拟天线的空间位置，如图 3-26 所示。例如，考虑定义虚拟天线 0 位置的前两个条目。对于 2D 天线型号，虚拟天线 0 的行和列索引分别为“1”和“0”，而对于 1D 天线型号，虚拟天线 0 的行和列索引分别为“0”和“0”。这两种情况都反映在相应 **antGeometryCfg** 命令的前两个条目中。以此类推，其他五个虚拟天线的空间位置依次输入到接下来的条目中。

最后 2 个条目定义了虚拟天线阵列空间中的单位长度，例如，方位角列间的天线间距和仰角行之间的天线间距（单位为 mm）。在本例中，两个方向的天线间距等于 $\lambda/2$ ，即 2.418mm，其中 λ （波长）是根据 62GHz 作为线性调频脉冲配置的中心频率计算得出的。

3.4.2 距离和相位补偿

需要使用命令 `compRangeBiasAndRxChanPhase` 来补偿不同天线设计中的距离偏差和相位误差。MMWAVE-L-SDK 中的演示配置包含一些默认值。

如果天线发生翻转，则需要使用振幅和相位补偿 API 来校正相位。MMWAVE-L-SDK 中详细说明了此过程。

3.4.3 线性调频脉冲配置

根据应用要求，可以使用配置文件中的不同命令来更改线性调频脉冲属性。特定线性调频脉冲曲线的一些决定因素包括：最大检测距离要求、功耗、性能。有关线性调频脉冲配置的更多信息，请参阅[对 TI 雷达器件中的线性调频脉冲参数进行编程](#)和 [MIMO 雷达](#)

本节展示了两种线性调频脉冲曲线示例，一种用于 10 米和 15 米的人体检测，另一种侧重于高性能和低功耗。

备注

这些线性调频脉冲曲线是在特定的环境条件下进行测试的。因此，性能会根据环境条件的差异而变化。

表 3-1. 10m 和 15m 人体检测的线性调频脉冲配置

参数	10 米	15 米
ADC 采样速率 (MHz)	8	12.5
ADC 样本数	256	256
斜坡结束时间 (μs)	37	90
空闲时间 (μs)	50	138
跳过样本数量	24	40
频率斜率 (MHz/μs)	25	40
起始频率 (GHz)	61.5	59.75
突发中的线性调频脉冲数。	8	170
突发周期 (μs)	811	40000
每帧的突发数	1	1
帧周期 (ms)	250	200
有效带宽 (MHz)	768	819.2

表 3-2. 低功耗和高性能的线性调频脉冲配置

参数	低功耗	高性能
启用的 Rx 天线数	3	3
启用的 Tx 天线数	1	2
ADC 采样速率 (MHz)	8.3	12.5
ADC 样本数	64	256
MIMO 模式	TDM	BPM
斜坡结束时间 (μs)	12	90
空闲时间 (μs)	18	138
跳过样本数量	25	40
频率斜率 (MHz/μs)	60	40
起始频率 (GHz)	61	59.75
突发中的线性调频脉冲数。	2	170
突发周期 (μs)	180	40000
每帧的突发数	1	1

表 3-2. 低功耗和高性能的线性调频脉冲配置 (续)

参数	低功耗	高性能
帧周期 (ms)	1000	200
有效带宽 (MHz)	460.8	819.2
功耗 (mW)	1.5	254

线性调频脉冲配置可以进行优化。参数也可以根据用例要求进一步优化。

3.5 原理图和布局设计要求

本节介绍了一些原理图和布局设计要求。有关更多详细信息，请参阅[设计检查清单](#)。

3.5.1 BOM 优化型拓扑的内部 LDO 输出去耦电容器和布局条件

该小节介绍了去耦电容器的建议值以及内部 LDO 输出路径特定部分中允许的寄生电感和电阻范围。与所有低压降稳压器一样，内部 LDO 需要在 OUTPUT 和 GND 之间连接一个输出电容器，以稳定内部控制环路。[表 3-3](#) 至 [表 3-6](#) 中列出了电容器的最小值和最大值。这些表格包括给定电容器因直流偏置、容差和温度变化而导致的变化。

备注

1. 如果寄生值未保持在指定范围内，器件的性能可能会降低。
2. 建议使用去耦电容器的典型值。任何在范围边缘附近取值的电容值都可能会降低性能。所选电容器的工作范围不能超过指定范围。

有关最大允许寄生值的最新信息，请参阅 [IWRL6432 单芯片 57GHz 至 64GHz 工业雷达传感器](#) 数据表。

3.5.1.1 单电容器轨

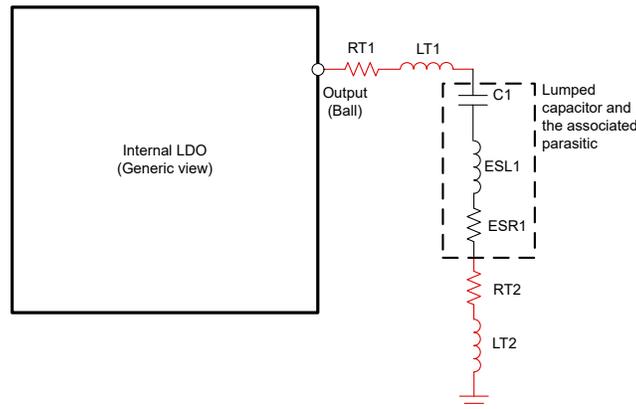


图 3-27. 输出路径不同部分提供的寄生效应 (对于一个电容器)

1.2V 数字 LDO 需要一个典型值为 4.7 μ F 的去耦电容器。建议使用随温度变化较小的 X7R 型电容器。输出路径不同部分提供的寄生效应如[图 3-27](#) 所示。 $RT1$ 和 $RT2$ 分别是焊球到电容器引线走线和接地走线提供的寄生电阻。同样， $LT1$ 和 $LT2$ 分别是焊球到电容器引线走线和接地走线提供的寄生电感。 $ESL1$ 和 $ESR1$ 是去耦电容器的有效串联电感和电阻。[表 3-3](#) 给出了电容和寄生电阻/电感的最小值、最大值和典型值。

备注

这些限制不适用于 APLL 和 SYNTH 等其他单电容器 LDO。

3.5.1.1.1 1.2V 数字 LDO

焊球名称：VDD

表 3-3. 1.2V 数字 LDO 输出

	最小值	典型值	最大值	单位
C 的建议值	3.6	4.7	5.2	uF
允许的输出寄生电感 L_p ¹	1	1.5	2	nH
允许的输出寄生电阻 R_p ²	15	20	35	mΩ

- (1) $L_p = LT1 + ESL1 + LT2$
 (2) $R_p = RT1 + ESR1 + RT2$

3.5.1.2 双电容器轨

1.2V RF LDO、1.2V SRAM LDO 和 1.0V RF LDO 需要两个典型值为 10 μF 和 2.2 μF 的去耦电容器。

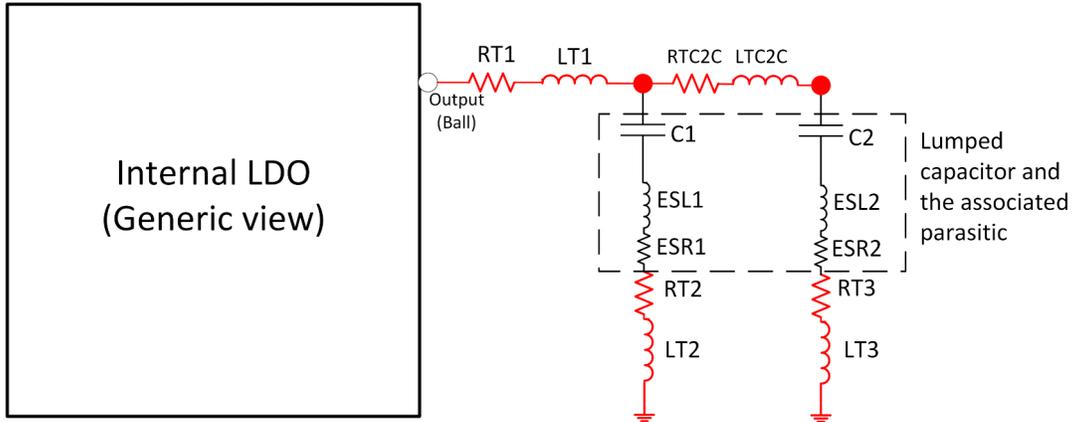


图 3-28. 输出路径不同部分提供的寄生效应 (对于两个电容器)

输出路径不同部分提供的寄生效应如图 3-28 所示。如图所示，输出路径可分为四个部分：

- 焊球到第一个电容器：RT1 和 LT1 是焊球到第一个电容器引线提供的寄生电阻和电感。
- 沿第一个电容器：ESL1 和 ESR1 是第一个去耦电容器的有效串联电感和电阻。RT2 和 LT2 分别是第一个电容器接地布线的接地布线电阻和电感。
- 第一个电容器引线连接到第二个电容器引线：RTC2C 和 LTC2C 是两个电容器之间布线的电阻和电感。
- 沿第二个电容器：ESL2 和 ESR2 是第二个去耦电容器的有效串联电感和电阻。RT3 和 LT3 分别是第二个电容器接地布线的接地布线电阻和电感。

备注

建议将这两个电容器靠近各自的焊球放置。

3.5.1.2.1 1.2V 射频 LDO

焊球名称：VDDA_12RF

表 3-4. 1.2V 射频 LDO 输出

		最小值	典型值	最大值	单位
C 的建议值	C1	4.9	10.0	11.0	uF
	C2	1.3	2.2	2.4	uF
允许的输出寄生电感	焊球到第 1 个电容器引线 (LT1)	0.3		0.6	nH
	沿第 1 个电容器 (ESL1 + LT2)	0.4		0.7	
	两个电容器引线之间 (LTC2C)	0.1		0.3	
	沿第 2 个电容器 (ESL2 + LT3)	0.4		0.7	

表 3-4. 1.2V 射频 LDO 输出 (续)

		最小值	典型值	最大值	单位
允许的输出寄生电阻	焊球到第 1 个电容器引线 (RT1)	1		5	mΩ
	沿第 1 个电容器 (ESR1 + RT2)	15		25	
	两个电容器引线之间 (RTC2C)	1		5	
	沿第 2 个电容器 (ESR2 + RT3)	15		25	

3.5.1.3 1.2V SRAM LDO

焊球名称 : VDD_SRAM

表 3-5. 1.2V SRAM LDO 输出

		最小值	典型值	最大值	单位
C 的建议值	C1	4.9	10.0	11.0	uF
	C2	1.3	2.2	2.4	uF
允许的输出寄生电感	焊球到第 1 个电容器引线 (LT1)	0.5		1.0	nH
	沿第 1 个电容器 (ESL1 + LT2)	1.0		1.5	
	两个电容器引线之间 (LTC2C)	0.5		1.0	
	沿第 2 个电容器 (ESL2 + LT3)	1.0		1.5	
允许的输出寄生电阻	焊球到第 1 个电容器引线 (RT1)			1	mΩ
	沿第 1 个电容器 (ESR1 + RT2)	15		35	
	两个电容器引线之间 (RTC2C)			1	
	沿第 2 个电容器 (ESR2 + RT3)	15		35	

3.5.1.4 1.0V 射频 LDO

焊球名称 : VDDA_10RF

表 3-6. 1.0V 射频 LDO 输出

		最小值	典型值	最大值	单位
C 的建议值	C1	4.9	10.0	11.0	uF
	C2	1.3	2.2	2.4	uF
允许的输出寄生电感	焊球到第 1 个电容器引线 (LT1)	0.3	0.3	0.6	nH
	沿第 1 个电容器 (ESL1 + LT2)	0.3		1.0	
	两个电容器引线之间 (LTC2C)	0.1		0.3	
	沿第 2 个电容器 (ESL2 + LT3)	0.3		1.0	
允许的输出寄生电阻	焊球到第 1 个电容器引线 (RT1)	1		5	mΩ
	沿第 1 个电容器 (ESR1 + RT2)	15		25	
	两个电容器引线之间 (RTC2C)	1		5	
	沿第 2 个电容器 (ESR2 + RT3)	15		25	

3.5.2 最佳和非最佳布局实践

本节重点介绍了可能会影响整体雷达性能的一些布局实践。

3.5.2.1 去耦电容器放置

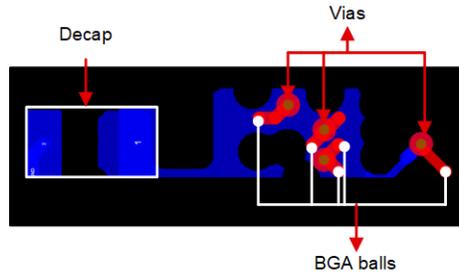


图 3-29. 去耦电容器放置：非最佳实践

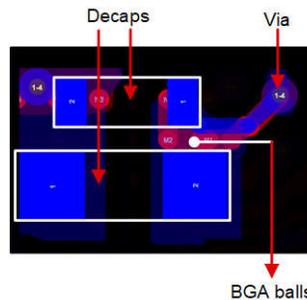


图 3-30. 去耦电容器放置：最佳实践

片上 LDO 需要外部电容器进行主极点补偿。因此，电容器放置和输出路径布线会受到 PCB 设计限制的影响。输出路径中的寄生元件在确定系统的稳定性方面发挥着至关重要的作用。在上一节中，我们列出了每个高带宽敏感型 LDO 的具体寄生电感和电阻值，以确保电源的稳定性。接下来我们将展示 PCB 布局设计中一些良好和不良做法的示例。

图 3-29 展示了一个设计示例，其中去耦电容器放置在距离相应 LDO 输出 BGA 焊球较远的位置。通过将以下各项相加来考虑将焊球连接到电容器引线的完整布线长度：

1. 将 BGA 焊球连接到顶层中相应过孔的布线（红色标记的布线位于 PCB 顶层）
2. 过孔长度
3. 将过孔连接到电容器引线的布线（蓝色标记的布线位于 PCB 的底层），我们会得到一条很长的路径。此类长路径的组合寄生可能会改变数据表中提供的寄生规格，从而影响 LDO 系统稳定性。

图 3-30 展示了一个设计示例，其中电容器放置在非常靠近 BGA 焊球的位置。考虑到上一个示例可能会导致系统不稳定，该设计要好得多，因为寄生值在数据表规格范围内。

3.5.2.2 接地返回路径

建议所有片上 LDO 输出都遵循这种设计实践，以保持最短的正向路径。

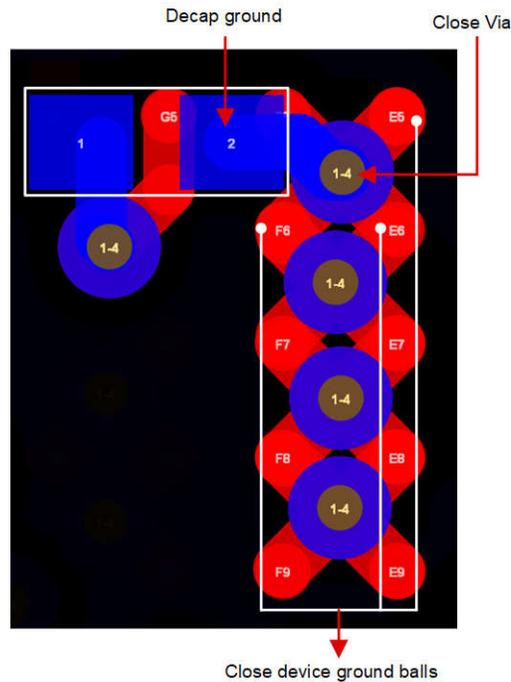


图 3-31. 接地返回路径

可能导致超出规格寄生值的输出路径由两个元素构成：

1. 正向路径，将 BGA 焊球连接到电容器引线
2. 将电容器接地连接到器件接地端以闭合环路的接地回路。图 3-31 是一个良好的接地回路示例。

如图 3-31 中所示，去耦电容器接地连接到一个过孔，该过孔非常靠近电容器的接地引线。此外，器件接地也非常接近过孔。这为信号提供了最短的接地返回路径。

3.5.2.3 高载流布线的布线宽度

对于所有片上 LDO 输出，都请遵循此设计实践，以保持最短的接地返回路径。

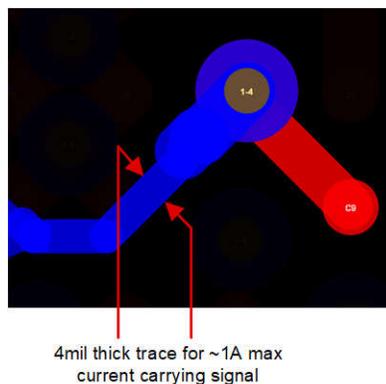


图 3-32. 布线宽度：非最佳实践

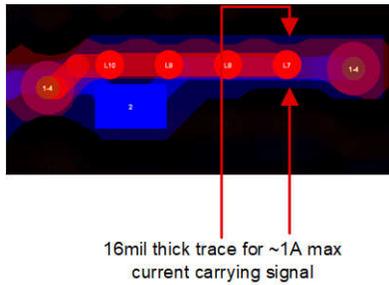


图 3-33. 布线宽度：最佳实践

PCB 布线宽度必须足以满足相应信号的最大电流要求。以下是承载高电流信号的布线的良好和不良设计实践示例。

图 3-32 展示了一条宽度为 4mil 的布线，用于承载最大 1A 电流的信号。该布线无法承载这么大的最大电流。

图 3-33 展示了一条宽度为 16mil 的布线，用于承载最大 1A 电流的信号。这是一个良好的设计，因为布线足够厚，可以承载该电流。

考虑最大电流并相应地选择布线厚度。通常，12mil 至 15mil 厚的布线足以承载 1A 最大电流。

3.5.2.4 接地平面分割

接地平面不得有分割。图 3-34 展示了没有分割的连续接地平面（第 2 层）。

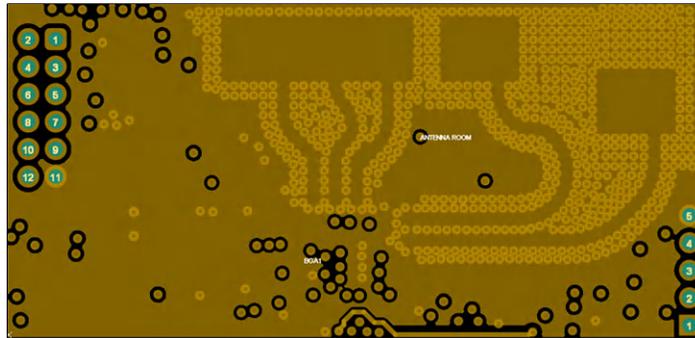


图 3-34. 接地平面：无分割

4 链路预算

可检测到人体的最大距离通过下面讨论的链路预算来计算，该范围取决于检测 SNR、物体的雷达截面、雷达器件的射频性能、天线增益和线性调频脉冲参数。根据具体应用要求，可以通过调整这些参数来改变最大检测距离。有关这方面的更多详细信息，请参阅 MMWAVE-L-SDK。

表 4-1. 链接预算 - 所选参数

参数	值	单位
发送信号功率 (最大值)	10	dBm
发送器/接收器天线增益	5	dBi
接收器的噪声系数	11	dB
雷达截面	1	m ²
总系统损耗	5	dB
所需的检测 SNR	9	dB
总虚拟天线	6	-
线性调频脉冲时间	25.6	us
线性调频脉冲重复周期	300	us
每帧的线性调频脉冲数	32	-
有效带宽	486	MHz
基于 SNR 的最大检测距离	28.78	m

5 硬件、软件、测试要求和测试结果

本节详细说明了该参考设计的测试以及将该参考设计与主机 PC 相连所涉及的过程。

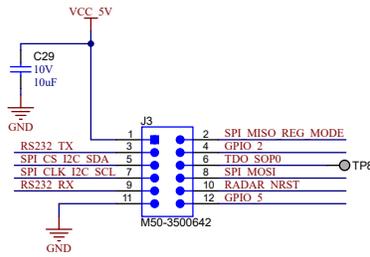


图 5-1. 12 引脚连接器

表 5-1. IWRL6432FCCSP 参考设计引脚排列

引脚编号	引脚名称	功能
1	VCC_5V	5V 电源
2	SPI_MISO_REG_MODE	SPI MISO 信号
3	RS232_TX	UART B (RS232) 发送
4	GPIO_2	GPIO
5	SPI_CS_I2C_SDA	I2C 的 SPI 芯片选择/SDA
6	TDO_SOP0	SOP0 控制
7	SPI_CLK_I2C_SCL	I2C 的 SPI 时钟/SCL
8	SPI_MOSI	SPI MISO 信号
9	RS232_RX	UART B (RS232) 接收
10	RADAR_NRST	NRESET 控制引脚
11	GPIO_5	GPIO
12	GND	接地

除了电源和通信接口外，还需要特别注意，在电源和 SOP 线路稳定后，SOP0 被正确置为有效（逻辑 0 用于刷写模式，逻辑 1（板载上拉）用于功能模式），并且 NRESET 被置为有效，然后再启动雷达操作。

5.1 硬件要求

本节讨论了将参考设计与用于验证和测试参考设计的主机 PC 相连的过程。

该参考设计通过 UART、SPI 和 I2C 接口与外界通信。UART 接口用于在参考设计和主机 PC 之间建立通信。为此，需要用到 USB 转 UART 转换器。以下是一些已用于测试的 USB 转 UART 转换器：

1. MSP-EXP432E401Y - 基于 XDS110 的 LaunchPad
2. LP-XDS110ET - 基于 XDS110 的 LaunchPad
3. FT232RL - 基于 FTDI 的 USB 转 UART 桥接器

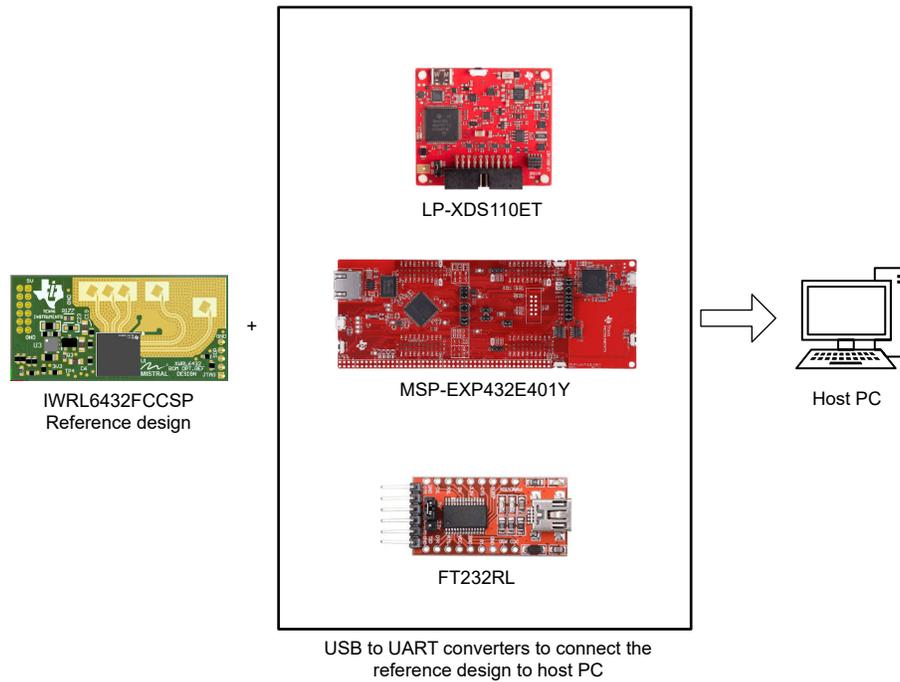


图 5-2. 参考设计与主机 PC 的连接

这三个 USB 转 UART 转换器中的任何一个均可用于在参考设计和主机 PC 之间建立通信。

该参考设计采用了 1.27mm 间距引脚来减小外形尺寸。然而，连接大多数 USB 转 UART 适配器时，需要使用 2.54mm 间距的跳线。因此，为了与 USB 桥接器连接，这里使用了间距转换器 DR127D254P20F。下图展示了这一情况：

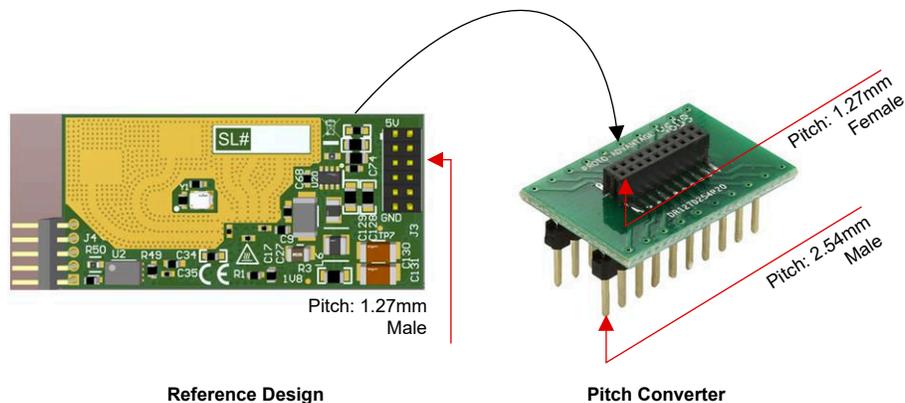


图 5-3. 使用间距转换器

在该过程中，参考设计与间距转换器进行配接，然后间距转换器的另一侧使用了 2.54mm 间距的公接头进行连接。以下是在建立连接时需要注意的一些事项：

5.1.1 与 USB 转 UART 桥接器的连接

此连接中：

1. 使用了跳线来支持电源引脚 (5V) 的最大峰值电流要求，例如 200mA - 300mA。
2. 使用了较小且长度相等的跳线，避免因引入较大的 DCR 而影响数据传输速度或导致信息丢失。
3. 使用了 IR 压降和电感较小的跳线，以防止电源和 GND 上出现振铃。

5.1.2 用于连接到主机 PC 的 USB 电缆

这里使用了长度为 1m (或更短) 的 USB 电缆。由于电缆的寄生效应，较长的电缆可能影响波特率的时序关系。

5.1.3 RS232 的 Rx-Tx 归属

Rx-Tx 注意事项会因为不同的 USB 转 UART 桥接器而有所不同。如果主机 PC 与参考设计之间无法建立连接，可以交换 Rx-Tx 引脚，从而可以重新建立连接。

5.2 软件要求

参考设计使用 [Uniflash](#) 进行了编程，并使用了 Matlab 中实现的算法来对捕获的原始数据进行后处理。行人检测测试则是使用 MMWAVE-L-SDK 执行的。

5.3 测试场景

此处展示了四组测试：

1. 15m 行人检测
2. 测量的天线辐射方向图
3. 整个 FoV 中的角度误差
4. 角分辨率

5.4 测试结果

5.4.1 在视轴方向上 15 米范围内进行人体检测

该传感器在开放空间中进行测试。[节 3.4.3](#) 中详细说明了用于此测试的线性调频脉冲配置。

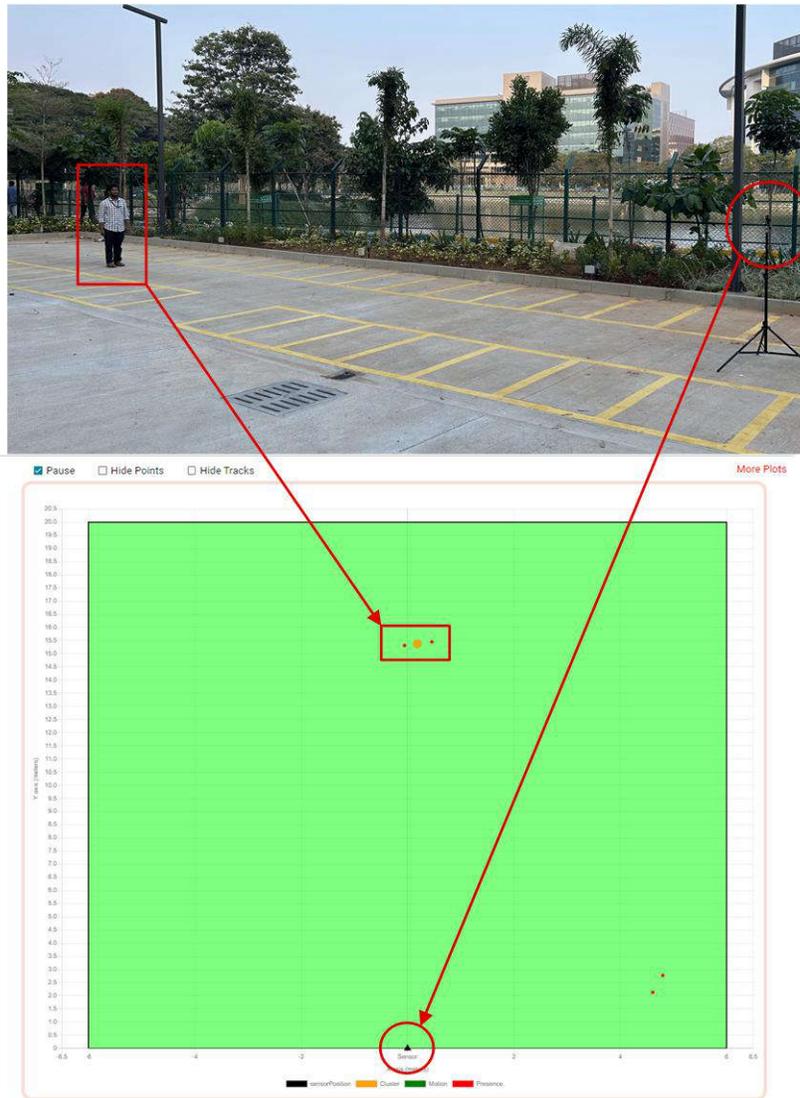


图 5-4. 15 米行人检测

5.4.2 天线辐射图

天线辐射图和视场内的角度误差是在 MATLAB 中处理的，而处理所用的原始数据是从消声室收集的。

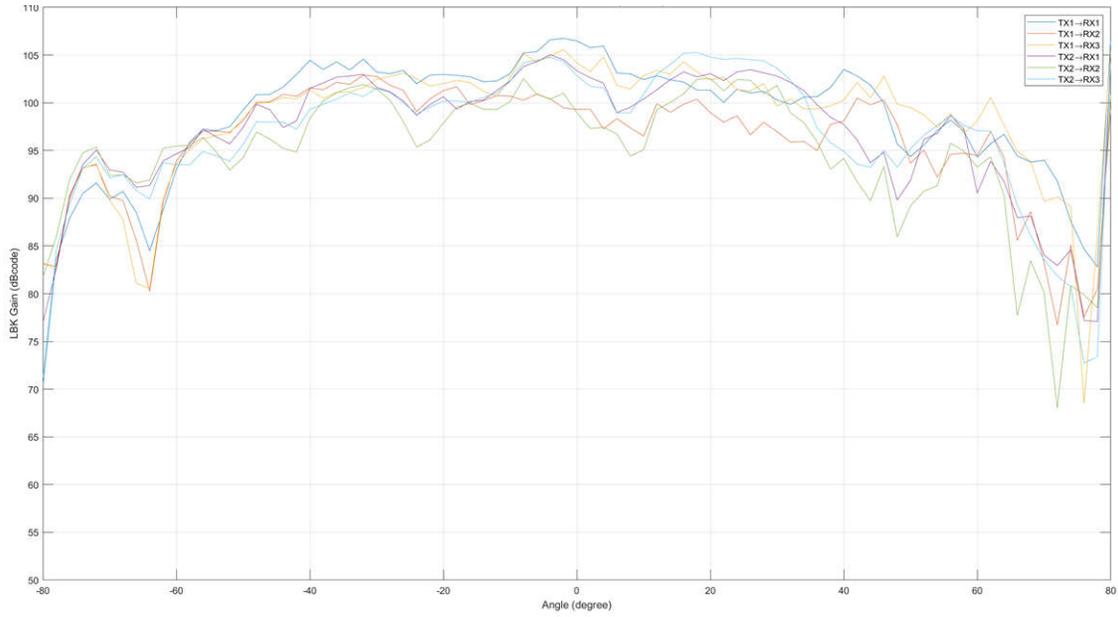


图 5-5. 测量得到的辐射图 - 2D 天线 (方位角)

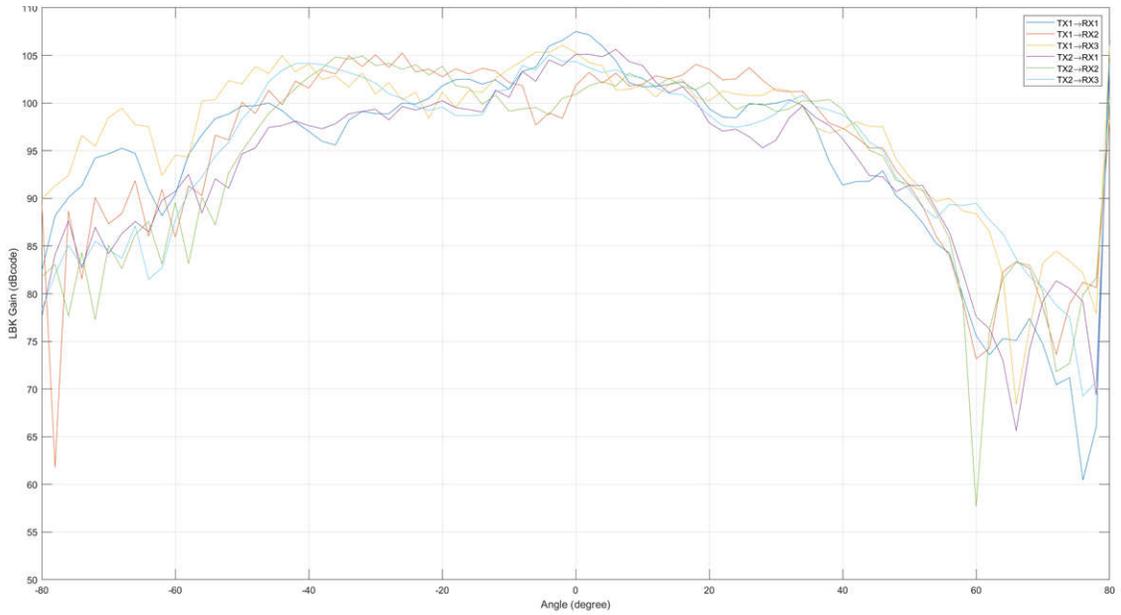


图 5-6. 测量得到的辐射图 - 2D 天线 (仰角)

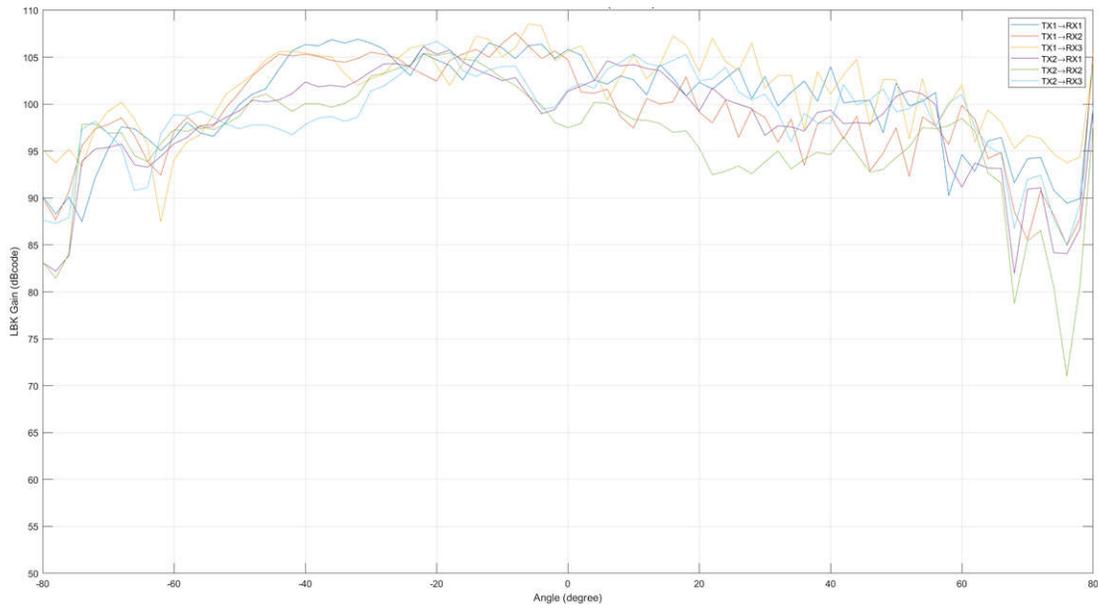


图 5-7. 测量得到的辐射图 - 1D 天线 (方位角)

5.4.3 方位角平面中的角度估算精度

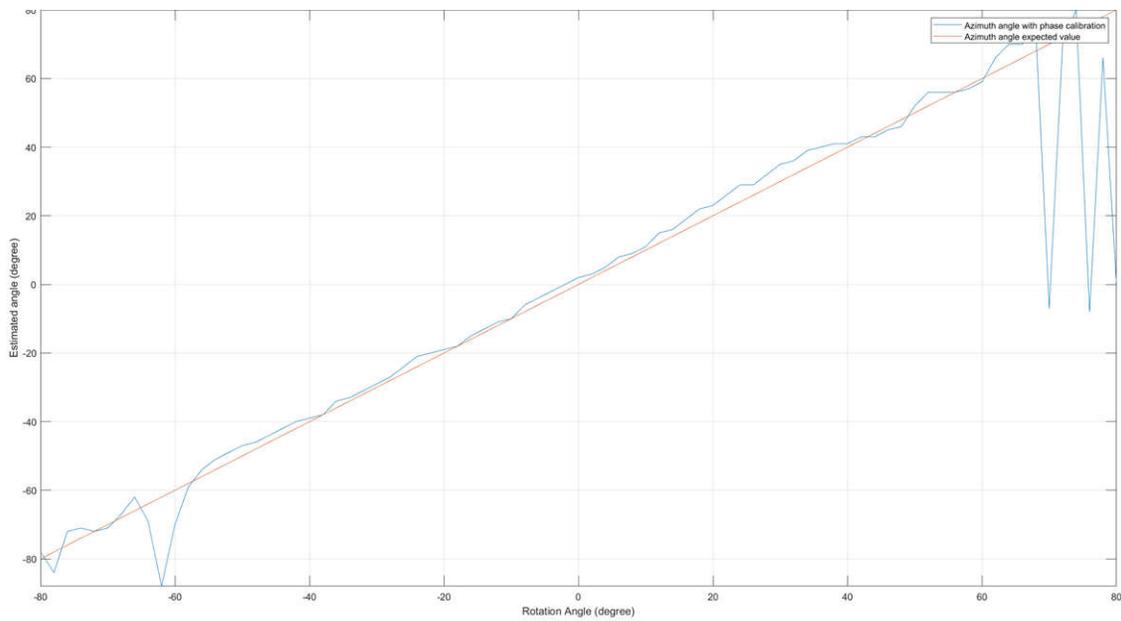


图 5-8. 方位角估算

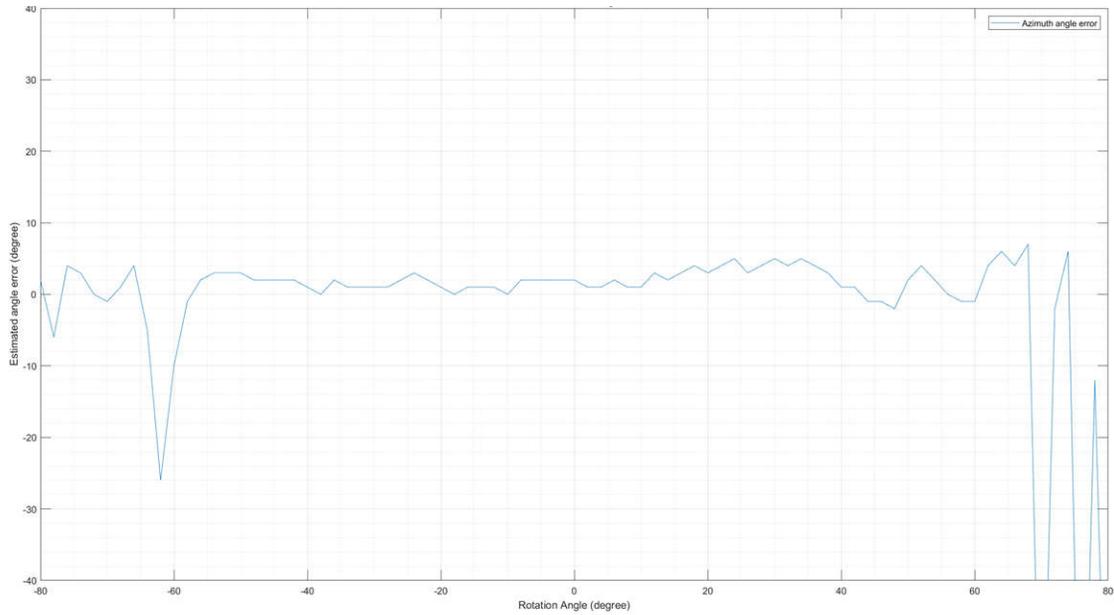


图 5-9. 方位角估算误差

5.4.4 角度分辨率

6 个天线元件在方位角平面上的理论角分辨率为 19° 。此测试中测试了两个与传感器成 20° 角度的人，并在角度图中观察到了两个明显的峰值。

该测量使用 2D 天线型号完成。目标人类与传感器相距 3 米，且两人之间相距 1 米，相对于传感器形成了 20° 角度。测试中观察到了两个峰值，彼此相距 21° ，对应于目标人类的位置。

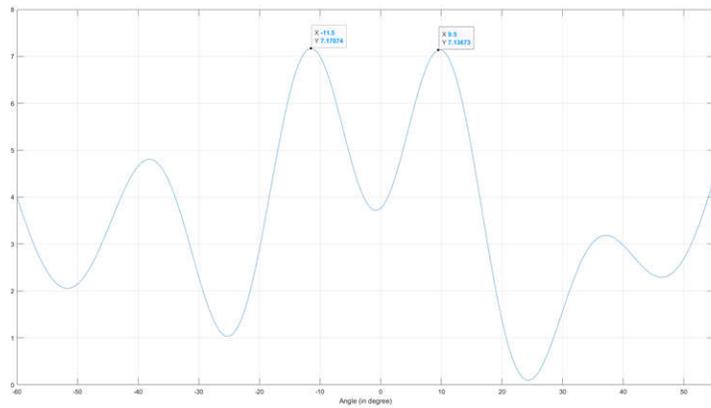


图 5-10. 角度分辨率测试

6 设计和文档支持

6.1 设计文件

6.1.1 原理图

要下载原理图，请参阅 [TIDEP-01033](#) 中的设计文件。

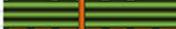
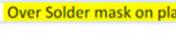
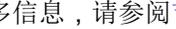
6.1.2 BOM

要下载物料清单 (BOM)，请参阅 [TIDEP-01033](#) 中的设计文件。

6.1.3 PCB 布局建议

节 3.5 中讨论了一些重要的布局建议。

6.1.3.1 布局图

Lyr	Lyr Type	Image	Foil Wt	Thk (mm)	Cu Thk (mm)	Er	Generic Name	Construction	Material Family	TG
tsmp				0.020		3.9				
1	Sig		0.5	0.127	0.040	3.26	0.5OZ +plating			
2	Mix		1	0.258	0.031	4.25	Core 5mil 1/0.5 oz RTF	2X1067	FR408HR	185
						4.25	Prepreg	2116	370HR	170
						4.25	Prepreg	2116	370HR	170
3	Mix		1	1.016	0.031	4.4	Core 40mil 1/0.5 oz RTF			
4	Sig		0.5	1.016	0.040	4.4	0.5OZ +plating	5x7628	370HR	170
bsmp				0.020		3.9				
Over Solder mask on plating					1.583					

有关堆叠的更多信息，请参阅 [节 3.3](#)。

图 6-1. 用于参考设计的 PCB 堆叠

6.2 工具与软件

工具

CCS Studio

Code Composer Studio 是适用于 TI 微控制器和处理器的集成开发环境 (IDE)。该工具包含一整套用于开发和调试嵌入式应用的工具。Code Composer Studio 可在 Windows®、Linux® 和 macOS® 桌面上下载。此外，可以通过访问 [TI 开发人员专区](#) 来在云中使用该工具。

软件

Uniflash

UniFlash 是一款软件工具，用于对 TI 微控制器和无线连接器件上的片上闪存以及 TI 处理器的板载闪存进行编程。UniFlash 提供图形界面和命令行界面。

6.3 文档支持

- 德州仪器 (TI), [IWRL6432 单芯片 57GHz 至 64GHz 工业雷达传感器](#) 数据表

6.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的 [使用条款](#)。

6.5 商标

E2E™ and TI E2E™ are trademarks of Texas Instruments.

Windows® is a registered trademark of Microsoft.

Linux® is a registered trademark of Linus Torvalds.

macOS® is a registered trademark of Apple, Inc.

所有商标均为其各自所有者的财产。

7 关于作者

CHETHAN KUMAR Y. B. 已在 TI 工作了 24 年。他拥有印度理学院的电子设计与技术硕士学位。他于 2000 年作为设计工程师加入 TI，后来在 TI 的模拟、无线和嵌入式处理部门内的多个团队内担任过多个职位。在过去 24 年里，他参与了多种混合信号产品的开发工作，涉及硅片、系统和应用领域。他在自己所在的领域发表了多项专利和论文，并在多个会议中分享。目前，Chethan 领导雷达小组中的硬件系统与应用团队，专注于毫米波无线系统。

SWARNENDU CHATTOPADHYAY 是工业雷达小组的硬件应用工程师。Swarnendu 于 2023 年加入 TI，目前仍然担任同一职位。Swarnendu 拥有印度工程科学与技术学院的 VLSI 设计硕士学位。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024，德州仪器 (TI) 公司