# User's Guide 连接 TI AFE7769DEVM 与 Altera Arria 10 FPGA

# TEXAS INSTRUMENTS

#### 摘要

本用户指南概述了两个评估模块 (EVM) 的硬件和软件设置:德州仪器 (TI) 的 AFE7769DEVM 收发器和 Altera 的 Arria<sup>™</sup> 10 现场可编程门控阵列 (FPGA)。此外,用户指南还概述了四个测试用例,所有这些测试用例都先介绍了 有关信号生成以及 TI 和 Altera<sup>™</sup> 软件连接的初始启动步骤。

1 引言	2
2 硬件和软件设置	2
2.1 硬件设置	. 2
2.2 软件设置	.3
2.3 测试用例	3

# 插图清单

图 2-1. AFE7769DEVM 和 Arria 10 FPGA	2
图 2-2. 初始设置,AFE77xxD	3
图 2-3. 硬件设置窗口	4
图 2-4. 自动检测窗口	5
图 2-5. 移除"1_BIT_TAP"	5
图 2-6. 更改"10AS066N2"	6
图 2-7. 插入 .sof 文件	6
图 2-8. 更新了方框图	7
图 2-9. "LMK Configured"指示器	7
图 2-10. 启用 TX TDD	<mark>8</mark>
图 2-11. 频谱分析仪结果 - 5MHz NCO	<mark>8</mark>
图 2-12. 频谱分析仪结果, 20MHz NCO	9
图 2-13. 启用 RX TDD	10
图 2-14. 信号发生器设置,测试用例 3	10
图 2-15. SignalTap 中的 rx_datalink	11
图 2-16. 信号发生器设置,测试用例 4	11

## 商标

Arria<sup>™</sup> and Altera<sup>™</sup> are trademarks of Intel Corporation in the U.S. and other countries. 所有商标均为其各自所有者的财产。

# 1 引言

本用户指南介绍了与 Altera 协作开发、使用德州仪器 (TI) AFE7769DEVM 的无线开发平台。Altera 是一家从 Intel 发展而来的硬件公司,为通信行业内的公司提供基于 FPGA 的评估模块。该参考解决方案旨在帮助客户提升模拟 前端 (AFE) 的系统集成能力,并提供用于 5G ORAN 和无线解决方案的快速评估和原型设计平台,包括小基站和 宏基站解决方案。

AFE7769D 是一款具有集成数字预失真 (DPD) 的 4T4R2F 射频采样收发器,可用于线性化功率放大器 (PA),以 提高终端客户的无线覆盖范围。无线开发平台采用器件的 EVM 版本,该器件通过 FPGA 夹层卡 (FMC+) 连接器 与 Altera 的解决方案元件相连。Arria 10 是一个 FPGA 模块,可通过 FMC+ 连接器与 AFE7769DEVM 连接。此 硬件基于 Intel Agilex® 5SoC FPGA。

# 2 硬件和软件设置

## 2.1 硬件设置

本节讨论了测试环境的初始设置以及必要的电源连接。

1. 将 AFE7769DEVM 的 FMC+ 连接器安装到 Arria 10 FPGA 上的接收器部分(标有 J19),如 图 2-1 所示。



## 图 2-1. AFE7769DEVM 和 Arria 10 FPGA

- 2. 确保对必要的电源/端口进行以下连接,并打开 Arria 10,如上方所示。开关位于上图的右下角。
  - a. USB-C 电缆:连接到用于启动 Latte GUI 的 PC。
  - b. AFE7769DEVM 电源线:连接到 @ 5.5V 的电源
  - c. 以太网电缆:连接到以太网端口
  - d. USB Blaster 电缆:连接到用于启动 Quartus Programmer 和 SignalTap 的 PC
  - e. Arria 10 电源线:连接到安全电源插座

有关 Arria 10 的所有其他硬件集成,请参阅 Intel® Arria® 10 SX SoC 开发套件。

# 2.2 软件设置

确保已安装以下软件:

- AFE77xxD Latte GUI (版本 1.1.1 或更高版本)
- Intel Quartus Programmer 和 SignalTap GUI (版本 22.2)

### 2.3 测试用例

### 2.3.1 所有测试用例的初始启动

- 1. 启动 AFE77xxD Latte GUI。
- 2. 将弹出一个包含设备设置信息的初始窗口;验证该窗口的设置是否与图 2-2 中所示完全相同。

🔡 Latte Mode			?	$\times$			
Open AFE77xxD Latte							
Device		AFE77xxD		•			
AFE_CHIP_ID		0x77D		•			
FPGA_Type		None		•			
AFE_Board_Type	AFE_Board_Type		EVM-1DeviceJ58				
AFE_CHIP_VERSION		0x10 🔻					
SetupType		Basic		•			
AFE_Board_USB_Handle AFE77	769D-D	C221C					
AFE EVM Card Detected. Couldn't Detect FPGA Reset FTDI. Please reset FPGA manually.							
Detect Hardware							
Continue							

## 图 2-2. 初始设置,AFE77xxD

- 4. 确保加载配置文件后"Log"(日志)窗口中显示以下消息:
  - a. 加载的配置: "AFE77xxD\_8.1\_9.1.xlsx"
    - b. 已刷新 GUI。
- 5. 先不要单击 Latte 中的"Run Device Bringup"(运行器件启动)。



- 6. 保持 Latte 打开;启动 Quartus Programmer。
- 7. 单击窗格顶部的"Hardware Setup"(硬件设置),并确保选中"USB-BlasterII [USB-1]"。

ardware Settings	JTAG S	Settings			
elect a programming ardware setup applies	hardwa s only t	are setup t o the curr	to use when ent program	programming de Imer window.	evices. This programming
urrently selected hard	dware:	USB-Bla	sterll [USB-	1]	
lardware frequency: 24000000					
		✓ Auto-	adjust freq	uency at chain sca	anning
vailable hardware iter	ms:				
vailable hardware iter Hardware	ms:		Server	Port	Add Hardware
Vailable hardware iter Hardware USB-BlasterII	ms:		Server Local	Port USB-1	Add Hardware Remove Hardware
Wailable hardware iter Hardware USB-BlasterII	ms:		Server Local	Port USB-1	Add Hardware Remove Hardware
Hardware Hardware USB-BlasterII	ms:		Server Local	Port USB-1	Add Hardware Remove Hardware
Hardware Hardware USB-BlasterII	ms:		Server Local	Port USB-1	Add Hardware Remove Hardware
Hardware Hardware USB-BlasterII	ms:		Server Local	Port USB-1	Add Hardware Remove Hardware

图 2-3. 硬件设置窗口

8. 单击 "Auto Detect" (自动检测),随后将弹出一个包含不同 FPGA 名称的窗口。选择 10AS066N2 并单击 "OK"。

ound devices with shared JTAG ID for device 1. Plea	se select your device
0 10AS066K3E2	
O 10AS066K4	
O 10AS066K4E2	
O 10AS066N1	
• 10AS066N2	
O 10AS066N3	
O 10AS066N3E2	
O 10AS066N4	

## 图 2-4. 自动检测窗口

9. 在中间窗格中,将显示一个由四个部分组成的方框图。参考"File"(文件)列中块的顺序,选择第三个块(也称为"1\_BIT\_TAP"块),然后单击"Delete"(删除)。



图 2-5. 移除 "1\_BIT\_TAP"



10. 接下来,选择同一"File"(文件)列中的第一个块,然后单击"Change File"(更改文件)。



#### 图 2-6. 更改 "10AS066N2"

11. 在文件资源管理器中,选择"j204b\_test.sof"文件并单击"Open"(打开)。

😃 Select New Prog	ramming File						×
Look in:	Z:\Users.fdr\Simran\Intel\rx_data	_Spectrum_Analysis	- 0	0	0 🕼	:: (	
S My Compute	r Name	* Size	Туре	Date Mo	odified		
ac-wi	j204b_test.sof	24MiE	sof File	1/11/2	:58 AM		
		1					

图 2-7. 插入 .sof 文件

## 12. 验证方框图是否与下图完全相同,尤其是在顺序方面。



### 图 2-8. 更新了方框图

- 13. 导航回 Latte, 然后单击"Run Device Bringup"(运行器件启动)。
- **14.** 监控"Log"(日志)窗口。看到"LMK Configured"(已配置 LMK)消息后,导航回 Quartus Programmer 并单击"Start"(开始)。

Log
Valia Comgaradon. nac
lanekatekx: 9830.4
laneRateRx1: 9830.4
laneRateFb: 9830.4
laneRateTx0: 9830.4
laneRateTx1: 9830.4
DONOT_OPEN_Afe77xxDPG1p0_FULL - Device registers reset.
chipType: 0xa
chipId: 0x77d
chipVersion: 0x10
LMK Clock Divider - Device registers reset.
LMK Clock Divider - Device registers reset.
REFCLOCK is used from LMK source, ensure board connections are ok to do the same
LMK Configured.

#### 图 2-9. "LMK Configured" 指示器

- **15**. 在 Quartus Programmer 中,监控窗口右上角的进度条。进度条将在一分钟内达到"100% (Successful)"(100%(成功))。
- 16. 返回 Latte GUI 并监控器件启动,直到完成。完成标志是"Log"(日志)窗口中显示"AFE configuration complete"(AFE 配置完成)的最终消息,以及错误和警告数量记录。
- 17. 启动结束时, "Log"(日志)窗口仅通知用户两个错误(无警告),其中包括两次"FPGA Reset device not found"(未找到 FPGA 复位器件)。这是正常现象,无需担心,因为 Latte 目前只能识别 TSW14J58EVM,即一款 TI FPGA。



1. 完成"所有测试用例的初始启动"部分中的步骤后,导航到 Latte 中的 Channel-Controls(通道-控制)选项 卡,在此窗口的第一部分中,单击 TX TDD 下的按钮将其变为绿色,然后单击"Set TDD"(设置 TDD)。



### 图 2-10. 启用 TX TDD

- 2. 监测连接到 AFE 的电源。当 TDD 启用时,电流应该从大约 1.2A 的器件后置电流增加至 2A。
- 3. 将 AFE7769DEVM 的任何 TX 端口 (TX1 = J7、TX2 = J8、TX3 = J9、TX4 = J10) 连接到频谱分析仪。
- 4. 图 2-11 表示该测试用例的预期结果。



图 2-11. 频谱分析仪结果 - 5MHz NCO

EXAS

**STRUMENTS** 

www.ti.com.cn

#### 2.3.1.2 测试用例 2:从 NCO @ 20MHz 生成正弦 TX\_DATA

- 1. 完成"所有测试用例的初始启动"部分中的步骤后,导航到 Latte 中的 Channel-Controls(通道-控制)选项 卡,在"Channel TDD"(通道 TDD)下,单击 TX 的按钮将其变为绿色,然后单击"Set TDD"(设置 TDD),如图 2-10 中所示。
- 2. 监测连接到 AFE 的电源。当 TDD 启用时,电流应该从大约 1.2A 的器件后置电流增加至 2A。
- 3. 将 AFE7769DEVM 的任何 TX 端口 (TX1 = J7、TX2 = J8、TX3 = J9、TX4 = J10) 连接到频谱分析仪。
- 4. 图 2-12 表示该测试用例的预期结果。



图 2-12. 频谱分析仪结果, 20MHz NCO



#### 2.3.1.3 测试用例 3:将信号发生器输出端口连接到 AFE7769DEVM 的 RX (输出功率为 -13dBm)

 完成"所有测试用例的初始启动"部分中的步骤后,导航到 Latte 中的 Channel-Controls(通道-控制)选项 卡,在"Channel TDD"(通道 TDD)下,单击 RX 的按钮将其变为绿色,然后单击"Set TDD"(设置 TDD)。



图 2-13. 启用 RX TDD

- 2.
- 3. 将 AFE7769DEVM 的任何 RX 端口 (RX1 = J1、RX2 = J2、RX3 = J3、TX4 = J4) 连接到信号发生器的射频 输出。
- 4. 确保将信号发生器的频率和输出功率分别设置为 1805.025MHz 和 -13dBm。

Freq	uency (25.0 to 6000 M	Hz):		
18	05.0250	00	• MHz	
25 MHz		6000 MHz	C GHz	Apply
•		▶	Incr Set	
Powe	er Out (-60 to +10 dBm	ı): ———		
	40.00		• dBm	
	-13.00		⊖ mW	RF ON
-60.00 dBm		+10.00 dBm	⊖uW	
•		Þ	Incr Set	
			IntRef	

图 2-14. 信号发生器设置,测试用例 3



- 5. 在文件资源管理器中,导航到"test1122\_TXZ\_rxz.stp"文件,然后双击以在 SignalTap 中将其打开。
- 6. 确保 "rx\_datalink" 是选定的选项卡和行; 单击框中的图标开始运行数据采集。

instance	Status	Enabled
式 auto_signaltap_0	Not running	
式 auto_signaltap_1	Not running	
式 auto_signaltap_2	Not running	
式 test	Not running	
式 rx_datalink	Not running	<b>v</b>
式 tx_datalink	Not running	~

### 图 2-15. SignalTap 中的 rx\_datalink

- 7. 采集清除后,使用相同的图标暂停仿真,图标此时为红色方形。
- 8. 右键单击中间窗格的 "uu00|jesd204\_rx\_link\_data" 部分,选择 "Create SignalTap List File" (创建 SignalTap 列表文件),然后保存为.txt 文件。
- 9. 使用提供的名为 "rx\_data\_test.m"的 MATLAB 脚本来解密数据,并使用上一步中新创建的.txt 文件替换示 例.txt 文件名。
- 10. 运行代码后,将显示一张包含四个图表的图。

#### 2.3.1.4 测试用例 4:将信号发生器输出端口连接到 AFE7769DEVM 的 RX (输出功率为 -23dBm )

- 1. 完成"所有测试用例的初始启动"部分中的步骤后,导航到 Latte 中的 Channel-Controls(通道-控制)选项 卡,在"Channel TDD"(通道 TDD)下,单击 RX 的按钮将其变为绿色,然后单击"Set TDD"(设置 TDD),如图 2-13 中所示。
- 2. 将 AFE7769DEVM 的任何 RX 端口 (RX1 = J1、RX2 = J2、RX3 = J3、TX4 = J4) 连接到信号发生器的射频 输出。
- 3. 确保将信号发生器的频率和输出功率分别设置为 1805.025MHz 和 -23dBm。

Frequ	ency (25.0 to 6000 l	MHz):		
25 MHz	)5.0250	000 MHz	⊙ MHz ⊂ GHz	Apply
•	1	Ð	Incr Set	
Powe	r Out (-60 to +10 dB	m):		
	22.00		● dBm	
	-23.00		⊂ mW	RF ON
-60.00 dBm		+10.00 dBm	⊖ uW	
<b>_</b>		Þ	Incr Set	
			IntRef	

#### 图 2-16. 信号发生器设置,测试用例 4



- 4. 在文件资源管理器中,导航到"test1122\_TXZ\_rxz.stp"文件,然后双击以在 SignalTap 中将其打开。
- 5. 确保 "rx\_datalink" 是选定的选项卡和行; 单击框中的图标 (如图 2-15 中所示) 开始运行数据采集。
- 6. 采集清除后,使用相同的图标暂停仿真,图标此时为红色方形。
- 7. 右键单击中间窗格的"uu00|jesd204\_rx\_link\_data"部分,选择"Create SignalTap List File"(创建 SignalTap 列表文件),然后保存为.txt 文件。
- 8. 使用提供的名为 "rx\_data\_test.m"的 MATLAB 脚本来解密数据,并使用上一步中新创建的.txt 文件替换示例.txt 文件名。
- 9. 运行代码后,将显示一张包含四个图表的图。

### 重要通知和免责声明

TI"按原样"提供技术和可靠性数据(包括数据表)、设计资源(包括参考设计)、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做出任何明示或暗示的担保,包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担 保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任:(1) 针对您的应用选择合适的 TI 产品,(2) 设计、验 证并测试您的应用,(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更,恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。 严禁以其他方式对这些资源进行 复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索 赔、损害、成本、损失和债务,TI 对此概不负责。

TI 提供的产品受 TI 的销售条款或 ti.com 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265 版权所有 © 2025,德州仪器 (TI) 公司