

Application Note

将 TX73L64 配置为 32 通道 2A 驱动的超声波发射器



Roshan Divakar, Shabbir Amjhera Wala

摘要

TX73L64 是德州仪器 (TI) 旗下新一代超声波产品之一。该器件集成了总共 64 个三级脉冲发生器电路，每个通道的驱动电流为 1A。该器件还集成了 32 个 LNA，从发射侧到接收器采用 2:1 多路复用。TX73L64 与 AFE5932/AFE59D32 结合使用，主要用于需要发射与接收通道比率为 2:1 的便携式超声波系统。

然而，某些系统和应用需要每通道超过 1A 的电流驱动，或者需要 1:1 的发射与接收通道连接，甚至可能同时需要这两者。对于此类系统，默认配置下的 TX73L64 并非理想的发射设计。本应用笔记探讨了如何将 TX73L64 配置为 32 通道 2A 驱动设计，并介绍了在需要 1:1 发射与接收多路复用以及 2A 更高电流驱动的超声波系统中所需的寄存器设置和系统级连接。

内容

1 简介.....	2
2 32 通道 2A 驱动模式的寄存器设置.....	3
3 新配置下的系统级连接.....	3
4 新配置中的存储器映射.....	5
5 新配置下的寄存器映射.....	7
6 新配置下的输出波形.....	8
7 总结.....	9
8 参考资料.....	9

商标

所有商标均为其各自所有者的财产。

1 简介

TX73L64 是一款高度集成的 64 通道 3 级脉冲发生器，并集成了 T/R 开关功能。该器件支持每条通道 1A 的电流驱动。图 1-1 展示了 TX73L64 脉冲发生器的输出级。如图所示，TX73L64 具有一个 3 级脉冲发生器，带有一组单一的高压电源，即 AVDDP_HV 和 AVDDM_HV。每个晶体管/电平的最大驱动电流为 1A，并且该器件设计为可在 1.5V 至 100V 的高压电源电压范围内运行。

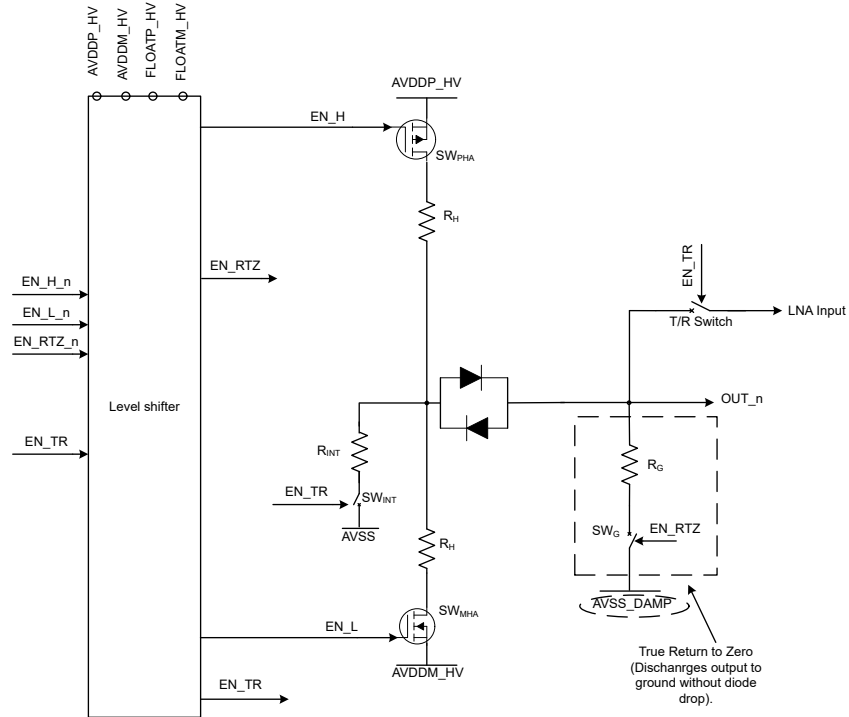


图 1-1. 脉冲发生器的输出级

在接收器侧，该器件包含 64 个 T/R 开关（每个通道一个）和 32 个 LNA。T/R 开关配置为 2:1 多路复用模式，将两个 TX 通道连接到一个 LNA，如图 1-2 所示。在这两个通道中，在任何时刻都只有 1 个 TX 通道可以连接到 LNA。

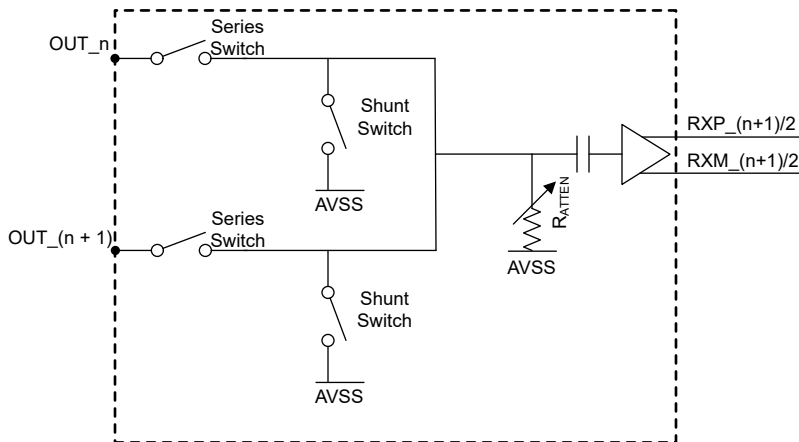


图 1-2. 接收器侧 2:1 多路复用

2 32 通道 2A 驱动模式的寄存器设置

表 2-1 提供了用于将器件配置为 32 通道发送器的寄存器设置，每通道具有 2A 电流驱动。

表 2-1. 32 通道、2A 驱动模式的寄存器配置

地址 (十进制)	数据 (十六进制)	注释
2	0x8000_0000	页选择操作
148	0xC	内部寄存器设置
2	0x0	页选择操作

表 2-1 中的寄存器设置可作为初始化序列的一部分，在硬件复位信号触发后写入器件。

3 新配置下的系统级连接

写入节 2 中提供的寄存器设置后，器件在发射侧实际上有 32 个通道，在接收器侧实际上有 32 个 LNA，在发射与接收之间形成 1:1 连接。

在这种新配置下，发射通道 $2n-1$ 与 $2n$ ($n=1$ 至 32) 的行为方式相同并且被视为单个通道。这些通道的脉冲发生器和 T/R 开关电路在新配置下采用统一控制，无法独立控制，因为两个通道在 PCB 上短接在一起以充当单个通道。有关寄存器控制的详细说明，请参阅节 5。因此，这些通道可以在靠近器件的位置短接并连接到单个传感器元件。表 3-1 提供了传感器、TX73L64 和 AFE 在新配置下的系统级连接。

表 3-1. 传感器、发射和 AFE 之间的系统级连接

传感器元件	TXL64 通道编号	新的 TX 通道编号	LNA 通道编号	AFE 通道编号	注释
1	1.2	1	RXP/M_1	AFE 通道 1	将原发射通道 1 和 2 短接，并将其命名为通道 1
2	3.4	2	RXP/M_2	AFE 通道 2	将原发射通道 3 和 4 短接，并将其命名为通道 2
3	5.6	3	RXP/M_3	AFE 通道 3	将原发射通道 5 和 6 短接，并将其命名为通道 3
4	7.8	4	RXP/M_4	AFE 通道 4	将原发射通道 7 和 8 短接，并将其命名为通道 4
5	9.10	5	RXP/M_5	AFE 通道 5	将原发射通道 9 和 10 短接，并将其命名为通道 5
6	11.12	6	RXP/M_6	AFE 通道 6	将原发射通道 11 和 12 短接，并将其命名为通道 6
7	13.14	7	RXP/M_7	AFE 通道 7	将原发射通道 13 和 14 短接，并将其命名为通道 7
8	15.16	8	RXP/M_8	AFE 通道 8	将原发射通道 15 和 16 短接，并将其命名为通道 8
9	17.18	9	RXP/M_9	AFE 通道 9	将原发射通道 17 和 18 短接，并将其命名为通道 9
10	19.20	10	RXP/M_10	AFE 通道 10	将原发射通道 19 和 20 短接，并将其命名为通道 10
11	21.22	11	RXP/M_11	AFE 通道 11	将原发射通道 21 和 22 短接，并将其命名为通道 11
12	23.24	12	RXP/M_12	AFE 通道 12	将原发射通道 23 和 24 短接，并将其命名为通道 12
13	25.26	13	RXP/M_13	AFE 通道 13	将原发射通道 25 和 26 短接，并将其命名为通道 13
14	27.28	14	RXP/M_14	AFE 通道 14	将原发射通道 27 和 28 短接，并将其命名为通道 14
15	29.30	15	RXP/M_15	AFE 通道 15	将原发射通道 29 和 30 短接，并将其命名为通道 15

表 3-1. 传感器、发射和 AFE 之间的系统级连接 (续)

传感器元件	TXL64 通道编号	新的 TX 通道编号	LNA 通道编号	AFE 通道编号	注释
16	31.32	16	RXP/M_16	AFE 通道 16	将原发射通道 31 和 32 短接, 并将其命名为通道 16
17	33.34	17	RXP/M_17	AFE 通道 17	将原发射通道 33 和 34 短接, 并将其命名为通道 17
18	35.36	18	RXP/M_18	AFE 通道 18	将原发射通道 35 和 36 短接, 并将其命名为通道 18
19	37.38	19	RXP/M_19	AFE 通道 19	将原发射通道 37 和 38 短接, 并将其命名为通道 19
20	39.40	20	RXP/M_20	AFE 通道 20	将原发射通道 39 和 40 短接, 并将其命名为通道 20
21	41.42	21	RXP/M_21	AFE 通道 21	将原发射通道 41 和 42 短接, 并将其命名为通道 21
22	43.44	22	RXP/M_22	AFE 通道 22	将原发射通道 43 和 44 短接, 并将其命名为通道 22
23	45.46	23	RXP/M_23	AFE 通道 23	将原发射通道 45 和 46 短接, 并将其命名为通道 23
24	47.48	24	RXP/M_24	AFE 通道 24	将原发射通道 47 和 48 短接, 并将其命名为通道 24
25	49.50	25	RXP/M_25	AFE 通道 25	将原发射通道 49 和 50 短接, 并将其命名为通道 25
26	51.52	26	RXP/M_26	AFE 通道 26	将原发射通道 51 和 52 短接, 并将其命名为通道 26
27	53.54	27	RXP/M_27	AFE 通道 27	将原发射通道 53 和 54 短接, 并将其命名为通道 27
28	55.56	28	RXP/M_28	AFE 通道 28	将原发射通道 55 和 56 短接, 并将其命名为通道 28
29	57.58	29	RXP/M_29	AFE 通道 29	将原发射通道 57 和 58 短接, 并将其命名为通道 29
30	59.60	30	RXP/M_30	AFE 通道 30	将原发射通道 59 和 60 短接, 并将其命名为通道 30
31	61.62	31	RXP/M_31	AFE 通道 31	将原发射通道 61 和 62 短接, 并将其命名为通道 31
32	63.64	32	RXP/M_32	AFE 通道 32	将原发射通道 63 和 64 短接, 并将其命名为通道 32

4 新配置中的存储器映射

该器件总计包含 16 个存储器块。表 4-1 提供了器件针对存储器块“N”（N = 1 至 16）的默认存储器配置。

表 4-1. 存储器块 N (N 可以是 1 到 16 之间的任意值)

地址 <8:0>	Data[31:24]	Data[23:16]	Data[15:8]	Data[7:0]	备注
0	通道 2N + 31 的 TR_SW_ON_DEL	通道 2N + 31 的 TR_SW_OFF_DEL	通道 2N - 1 的 TR_SW_ON_DEL	通道 2N - 1 的 TR_SW_OFF_DEL	存储器的第一个地址具有通道 2N + 31 和 2N - 1 的 T/R 开关关断和导通延迟信息。此地址已硬编码，因此没有任何与该地址关联的存储器指针
1	通道 2N + 32 的 TR_SW_ON_DEL	通道 2N + 32 的 TR_SW_OFF_DEL	通道 2N 的 TR_SW_ON_DEL	通道 2N 的 TR_SW_OFF_DEL	存储器的第二个地址具有通道 2N 和 2N + 32 的 T/R 开关关断和导通延迟信息。此地址已硬编码，因此没有任何与该地址关联的存储器指针
地址 <8:0>	Data <31:16>		Data <15:0>		备注
...					
K	通道 2N + 31 的通道延迟		通道 2N - 1 的通道延迟		延迟配置文件 0。(将 BF_PROF_SEL_n 编程为 K 即可使用该延迟信息。K 的取值范围为 2 至 510，且需为偶数)
K+1	通道 2N + 32 的通道延迟		通道 2N 的通道延迟		
K+2	通道 2N + 31 的通道延迟		通道 2N - 1 的通道延迟		延迟配置文件 1。(将 BF_PROF_SEL_n 编程为 K 即可使用该延迟信息。K 的取值范围为 2 至 510，且为偶数)
K+3	通道 2N + 32 的通道延迟		通道 2N 的通道延迟		
...					
模式起始地址 (M0)	模式配置文件 0 自此处起始				模式配置文件 0 (由寄存器 MEM_START_WORD 中编程的 9 位数值表示，且该数值必须为奇数)
M0+1					
...					
模式结束地址 (M0+L0)	模式配置文件 0 在此处结束				
...					
模式起始地址 (M1)	模式配置文件 1 自此处起始				模式配置文件 1 (由寄存器 MEM_START_WORD 中编程的 9 位数值表示，且该数值必须为奇数)
M1+1					
...					
模式结束地址 (M1+L1)	模式配置文件 1 在此处结束				
...					
511					

从该表可以看出，每个存储器块包含一组 4 个通道的信息。但在新配置下，该器件实际上有 32 个通道，因此每个存储器块包含一组 2 个通道的信息。表 4-2 中提供了新配置下器件的存储器映射。

表 4-2. 存储器块 N (N 可以是 1 到 16 之间的任意值)

地址 <8:0>	Data[31:24]	Data[23:16]	Data[15:8]	Data[7:0]	备注
0	通道 N+16 的 TR_SW_ON_DEL	通道 N+16 的 TR_SW_OFF_DEL	通道 N 的 TR_SW_ON_DEL	通道 N 的 TR_SW_OFF_DEL	存储器的第一个地址应始终具有通道 N 和 N+16 的 T/R 开关关断和导通延迟信息。此地址已硬编码，没有任何与之关联的存储器指针。
地址 <8:0>	Data <31:16>		Data <15:0>		备注
...					
K	通道 N+16 的通道延迟		通道 N 的通道延迟		延迟配置文件 0。(将 BF_PROF_SEL_n 编程为 K 即可使用该延迟信息。K 的取值范围为 1 至 511)

表 4-2. 存储器块 N (N 可以是 1 到 16 之间的任意值) (续)

地址 <8:0>	Data[31:24]	Data[23:16]	Data[15:8]	Data[7:0]	备注
K+1	通道 N+16 的通道延迟		通道 N 的通道延迟		延迟配置文件 1。(将 BF_PROF_SEL_n 编程为 K 即可使用该延迟信息。K 的取值范围为 1 至 511)
K+2	通道 N+16 的通道延迟		通道 N 的通道延迟		延迟配置文件 2。(将 BF_PROF_SEL_n 编程为 K 即可使用该延迟信息。K 的取值范围为 1 至 511)
K+3	通道 N+16 的通道延迟		通道 N 的通道延迟		延迟配置文件 3。(将 BF_PROF_SEL_n 编程为 K 即可使用该延迟信息。K 的取值范围为 1 至 511)
...					
模式起始地址 (M0)	模式配置文件 0 自此处起始				模式配置文件 0 (由寄存器 MEM_START_WORD 中编程的 9 位数值表示, 且该数值应为奇数)
M0+1					
...					
模式结束地址 (M0+L0)	模式配置文件 0 在此处结束				
...					
模式起始地址 (M1)	模式配置文件 1 自此处起始				模式配置文件 1 (由寄存器 MEM_START_WORD 中编程的 9 位数值表示, 且该数值应为奇数)
M1+1					
...					
模式结束地址 (M1+L1)	模式配置文件 1 在此处结束				
...					
511					

5 新配置下的寄存器映射

相较于默认配置下的原有功能，新配置下的寄存器控制方式存在细微差异。表 5-1 列出了 TX73L64 不能在新配置中使用的寄存器字段，而表 5-2 则列出了在新配置下功能发生变更的寄存器字段。

表 5-1. 新配置中无需使用的寄存器

寄存器地址 (十六进制)	寄存器字段名称	注释
0x16	TR_SW_EN_n (n = 2、4、6...64)	这些是器件偶数通道的 TR_SW_EN 位，在新配置下无需使用
0x1B	EN_AUTO_DIS_RX、 TR_SW_MUX_EN_1、 TR_SW_MUX_EN_2	这些控制 TX73L64 中的 T/R 开关多路复用，在新配置下无需使用。
0x2D	PDN_PUL_n (n = 2、4、6...64)	这些是器件的偶数通道的 PDN_PUL 位，在新配置下无需使用
0x2F	PAT_INV_CH_n (n = 2、4、6...64)	这些是器件偶数通道的 PAT_INV_CH 位，在新配置下无需使用

表 5-2. 在新配置下功能发生变更的寄存器

寄存器地址 (十六进制)	寄存器字段名称	注释
0x17	TR_SW_EN_n (n = 1、3、5...63)	这些是器件奇数通道的 TR_SW_EN 位。TR_SW_EN_n 位同时控制通道“n”和“n+1” (n = 1、3、5...63)。
0x18	TR_SW_DIS_n (n = 2、4、6...64)	寄存器 0x18 和 0x19 中写入的值必须相互匹配。不同的值可能会导致器件功能不正常。
0x19	TR_SW_DIS_n (n = 1、3、5...63)	寄存器 0x18 和 0x19 中写入的值必须相互匹配。不同的值可能会导致器件功能不正常。
0x2E	PDN_PUL_n (n = 1、3、5...63)	这些是器件奇数通道的 PDN_PUL 位。PDN_PUL_n 位同时控制通道“n”和“n+1” (n = 1、3、5...63)。
0x30	PAT_INV_CH_n (n = 1、3、5...63)	这些是器件奇数通道的 PAT_INV_CH 位。PAT_INV_CH_n 位同时控制通道“n”和“n+1” (n = 1、3、5...63)。

在新配置下使用该器件时，未使用的字段（如表 5-1 中所述）必须保持为“0”。

6 新配置下的输出波形

图 6-1 展示了默认配置与新配置下，脉冲发生器输出的 5MHz、5 周期波形。所用负载为 $220 \parallel 220\text{pF}$ 。在默认配置中，单个通道连接到负载，而在新配置中，两个脉冲发生器通道短接并连接到负载。

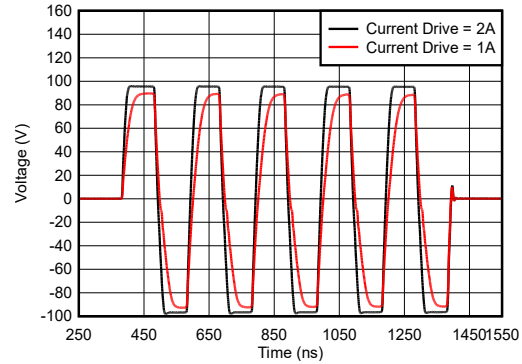


图 6-1. 1A 驱动和 2A 驱动模式下 5MHz 信号的时域波形

备注

如果寄存器设置未能写入节 2，器件将以 64 通道模式运行，如果为实现 32 通道配置而在硬件上短接 2 个通道，则可能会导致异常行为/器件损坏。

7 总结

本应用笔记介绍了 TX73L64，这是一款支持 2:1 T/R 开关多路复用的 64 通道 3 级 1A 驱动发射器。本应用笔记进一步阐述了如何将该器件配置为 32 通道、2A 驱动发射器，以满足高电流驱动及发射侧与接收侧 1:1 多路复用的应用需求。本应用笔记详细说明了 32 通道、2A 驱动配置所需的寄存器设置，并解释了新配置运行所需的系统级连接。最后，本应用笔记总结了在默认配置与新配置之间，将器件作为 32 通道、2A 驱动发射器并实现发射侧到接收侧的 1:1 多路复用时的用户控制差异。

8 参考资料

- 德州仪器 (TI)，[TX73L64 3 级 64 通道发射器，带片上波束成形器、T/R 开关、32 通道多路复用接收器 \(含 LNA\)](#) 数据表。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月