

Design Guide: TIDA-010962

自动测试设备 (ATE) 80V 分立式浮地 VI 参考设计



说明

此参考设计提供了一种四象限分立式浮地电压和电流 (VI) 设计。电压输出支持 $\pm 40V$ 和 $0V$ 至 $80V$ 范围，具有三个电流范围： $500mA$ 、 $10mA$ 和 $10\mu A$ 。该设计在强制电压 (FV)、强制电流 (FI)、缓冲器和并联模式下运行，具有模拟反馈环路。该参考设计采用 20 位强制数模转换器 (DAC)、18 位双通道模数转换器 (ADC) 和精密信号链，可在校准后实现 0.01% 的控制和测量精度。

资源

TIDA-010962	设计文件夹
TMS320F280039C	产品文件夹
DAC11001B 、 DAC80502	产品文件夹
PGA849 、 OPA2182 、 OPA182 、 OPA593	产品文件夹
OPA596 、 OPA454 、 THS4552 、 OPA397	产品文件夹
OPA4187 、 INA592 、 REF54 、 RES11A	产品文件夹
TLV1872 、 TMUX6219 、 TMUX6212 、 TMUX6221	产品文件夹
TMUX6236 、 TMUX6234 、 TCAL9539 、 TPSM63603	产品文件夹
TPSM82912 、 TPS7A9401 、 TPS7A2018	产品文件夹

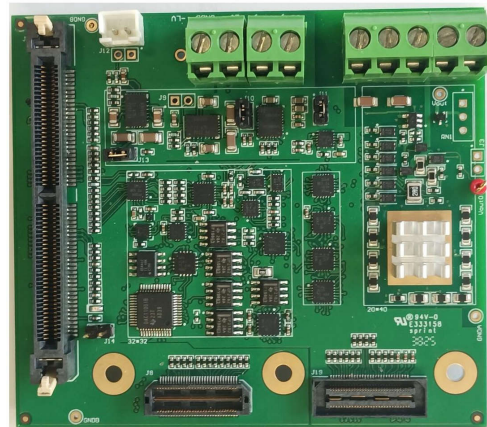
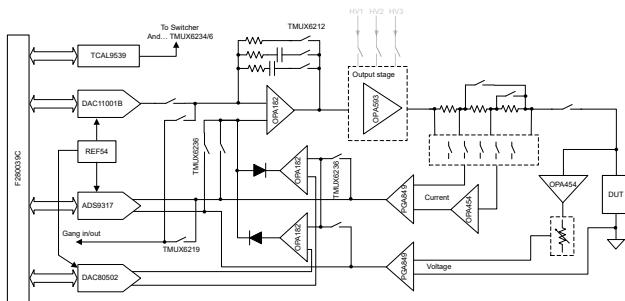


特性

- 支持 FV、FI、并联、缓冲输出和堆叠
- 强制 DAC：20 位、高达 1Msps。检测 ADC：18 位、高达 5Msps。钳位 DAC：15 位 ($\pm 40V$)、16 位 ($0V$ 至 $80V$)
- 电压输出范围： $0V$ 至 $80V$ 、 $\pm 40V$ 。电流范围： $10\mu A$ 、 $10mA$ 、 $500mA$
- 电压输出精度：在恒定电压 (CV)、 $\pm 40V$ 范围、室温下，满量程 (FS) 小于 25ppm
- 电流输出精度：在恒定电流 (CC)、 $\pm 500mA$ 、室温下，FS 小于 30ppm
- 上升时间：在开路负载、 $\pm 40V$ 范围、 $500mA$ 下，约为 $50\mu s$ ($-40V$ 至 $+40V$)。稳定时间：约为 $20\mu s$ (开路至满负载或反向)
- 支持电容负载： $> 100\mu F$
- 小尺寸：低电压信号链 $32mm \times 32mm$ ，高电压输出 $20mm \times 40mm$

应用

- 参数测量单元 (PMU)
- 源测量单元 (SMU)



1 系统说明

在半导体测试仪中，许多不同的功能卡用于实现不同的测试目的。这些卡包括器件电源 (DPS)、引脚电子 (PE)、参数测量单元 (PMU)、高压 (HV) PMU、数字转换器、任意波形发生器 (AWG) 等。每块电路板根据设计拓扑结构，具备单一或多种功能。DPS 为被测器件 (DUT) 供电。PE 集成了引脚驱动器和单引脚参数测量单元 (PPMU) 以及有源负载，用于测试多种功能。PE 可执行图案测试、开短路测试、引脚电平测试等。AWG 可生成任意波形，用于测量信噪比 (SNR) 和总计谐波失真 (THD) 等。PMU 可精确测试 DUT 参数，支持强制电压测量电流 (FVMI)、强制电流测量电压 (FIMV) 或仅测量电压 (MV)。PMU 能精确强制输出和测量 DUT 的电压和电流。PMU 卡包括用于不同 DUT 电压应用的低压 (LV) PMU 卡和高压 (HV) PMU 卡。低压 PMU 采用集成芯片设计，因为集成芯片尺寸更小，有助于提高通道设计密度。

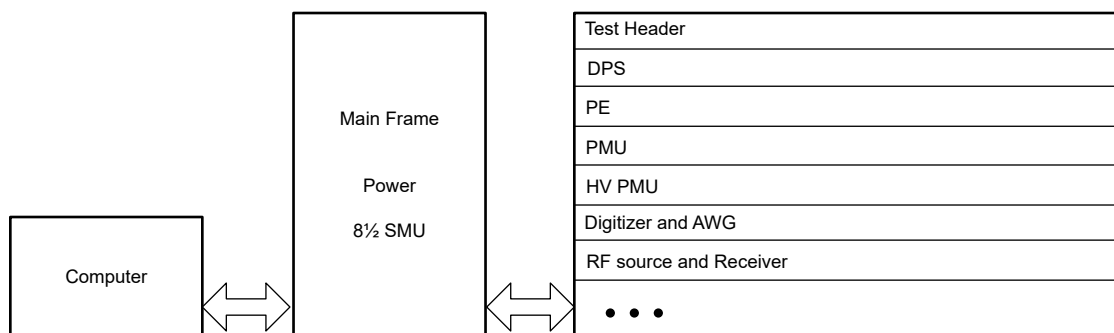


图 1-1. ATE 测试仪元件

高压 PMU 可实现高压和大电流的强制输出与测量。HV PMU 可满足汽车级芯片、电池管理系统 (BMS) 芯片或分立元件的测试需求。HV PMU 需要通过高分辨率 DAC 和 ADC 来实现更小的控制和测量电压步进。HV PMU 在小输出范围内仍保持精度要求。在本参考设计中，20 位高速 DAC 和 18 位高速 ADC 通过精密信号链实现了高精度的高速控制与测量。

1.1 主要系统规格

参数	规格
支持的工作模式	FV、FI、并联、缓冲输出、stacking_up
电压范围	0V-80V、±40V
电流范围	500mA、10mA、10 μA
电压输出精度	室温、CV 模式、500mA 条件下：< 25ppm
电流输出精度	室温、CC 模式、500mA 条件下：< 30ppm
ADC 读取电压精度	室温、CV 模式、500mA 条件下：< 20ppm
ADC 读取电流精度	室温、CC 模式、500mA 条件下：< 40ppm
ADC 读取电压摆幅 LSB	室温、CV 模式、500mA 条件下：约 3LSB
ADC 读取电流摆幅 LSB	室温、CC 模式、500mA 条件下：约 4LSB
上升时间	CV 模式、500mA、空载条件下，-40V 至 40V 阶跃：约 50 μs
趋稳时间	CV 模式、500mA 条件下，空载至满载：约 20 μs
电容负载	> 100 μF

警告

TI 建议，该参考设计仅在实验室环境中运行，不应将此参考设计作为成品供一般消费者使用。

TI 建议，该参考设计仅可由熟悉处理高压电子和机械部件、系统及子系统所存在相关风险的合格工程师和技术人员使用。

高压电！ 电路板中存在可接触到的高电压。如电路板的电压和电流处理不当或施加不正确，则可能导致电击、火灾或伤害事故。使用该设备时应特别小心，并采取相应的保护措施，以避免伤害自己或损坏财产。

表面高温！ 接触会导致烫伤。**请勿触摸！** 电路板上电后，某些元件可能会达到 55°C 以上的高温。由于存在高温，在使用过程中或使用刚结束时，用户不得触摸电路板。

小心

请勿在无人照看的情况下使该设计通电。

2 系统概述

2.1 方框图

图 2-1 显示了该参考设计的电源结构。

OPA593 的高压电源轨电源输出级。这两个电源轨需要隔离，低压轨接地连接到 OPA593 输出，使低压电路在高压输出级悬空，如图 2-1 的图所示。

电源轨包含两组电源轨。一个电压轨在低电压下工作，输入来自外部+15V。低压轨为 DAC、ADC 和信号链供电。另一个电源轨根据预期电压范围测试，通过外部+43V、-42V 或 +83V、-2V 的输入在高电压下运行。高压电源轨为 OPA593 的输出级供电。这两个电源轨需要隔离。低压轨接地连接到 OPA593 输出。图 2-1 显示了此连接如何使低压电路在高压输出级悬空。

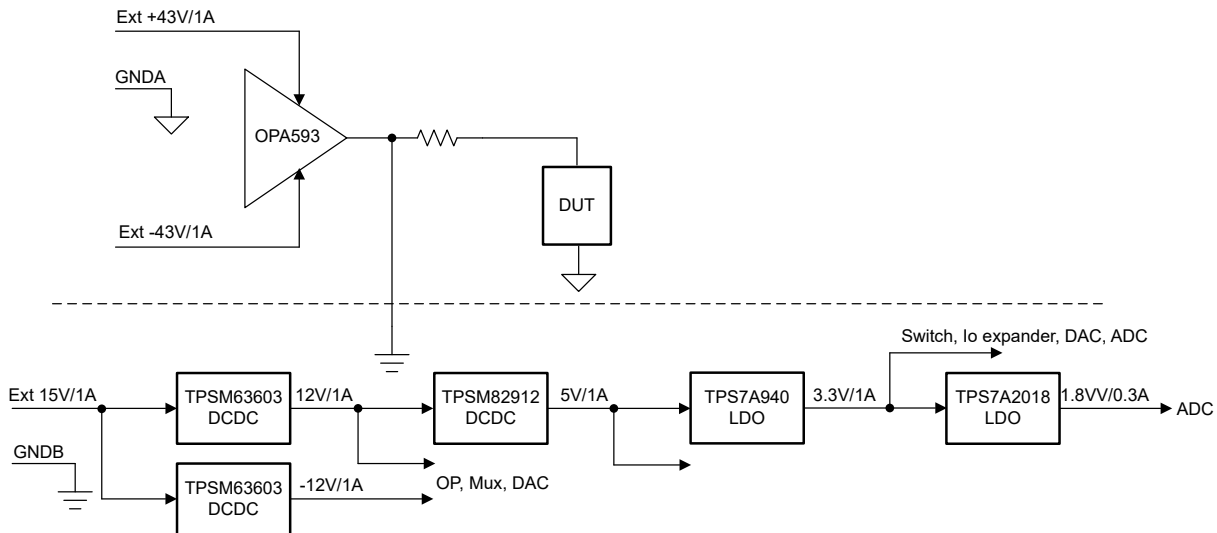


图 2-1. TIDA-010962 电源轨方框图

图 2-2 展示了该参考设计的信号链方框图。

在强制路径中，DAC11001B 在钳位不触发的情况下将强制电压或电流设置为强制路径。12 个补偿选项包括四个电阻器和三个电容器。在功率输出级中，四个并联的 OPA593 芯片在所有温度范围内都满足 500mA 的输出容量要求。三种电流范围选择使用串联拓扑设计。

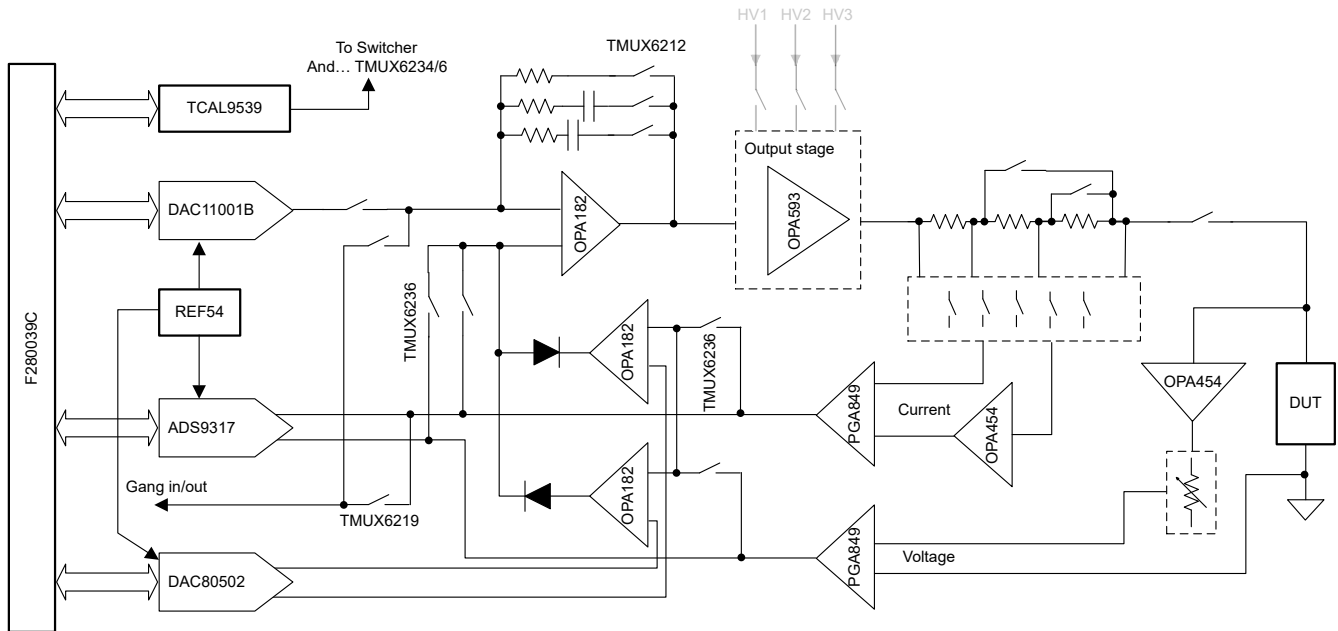


图 2-2. TIDA-010962 信号链方框图

在检测路径中，OPA454 充当低泄漏放大器并缓冲来自输出轨的电压。PGA849 可用作高精度可编程增益放大器来检测差分电流和远程 DUT 电压。差分 DUT 电压和电流信号在 PGA849 之后实现。这些信号根据恒定电压 (CV) 或恒定电流 (CC) 设置连接到强制环路或钳位环路。ADS9317 是一款高分辨率、高速数据转换器，具有双通道，用于对电压和电流进行采样。电流信号可以在外部输出或输入以实现并联功能模式。REF54 为 ADC、DAC 和偏置电压等所有相关元件生成低漂移 4.096V 基准电压。单一基准电压设计有利于长期漂移校准。

2.2 设计注意事项

此参考设计介绍了高精度模拟闭环设计。设计人员必须仔细考虑本节中提到的注意事项。

2.2.1 环路带宽

强制与检测路径的带宽会直接影响环路瞬态响应。无论采用何种补偿方式，强制与检测路径的带宽越大，瞬态响应就越快。OPA593 具有 10MHz 带宽和 45V/ μ s 压摆率，全功率带宽 (FPBW) 为 180kHz；OPAx182 具有 5MHz 带宽和 10V/ μ s 压摆率；PGA849 具有 10MHz 带宽和 35V/ μ s 压摆率。

2.2.2 快速建立与采样

DAC11001B 出现在该参考设计中。该元件具有一个 20 位、高精度、1Msps、1 μ s 趋稳 DAC。该元件可以使用各自的参考输入输出正负电压。最大积分非线性 (INL) 达到 1 个最低有效位 (LSB)。该元件具有出色的 THD；20kHz 时为 -118dB。

ADS9317 展示了 18 位 5Msps、2LSB INL 双通道 ADC。该元件集成了一个平均值计算功能，用于稳定数据输出。

2.2.3 低温度漂移与长期漂移

温度漂移设计会影响校准后的精度。OPAx182 最大温漂为 20nV/ $^{\circ}$ C，PGA849 最大温漂为 1 μ V/ $^{\circ}$ C (4V 输出)，最大增益漂移为 2ppm/ $^{\circ}$ C，REF54 为 0.5ppm/ $^{\circ}$ C，RES11A 最大 TCR 为 2ppm/ $^{\circ}$ C。另一个重要的温度漂移元件是大电流检测电阻。该元件直接影响精度和线性度。请选用额定功率为最大功耗 2 倍的检测电阻。

对于长期漂移，漂移主要来自基准元件。REF54410 前 2000 小时内的漂移为 32ppm。

2.2.4 输出能力

此参考设计可支持的最大输出为 500mA。单颗 OPA593 器件仅具备 250mA 输出能力。考虑到温度影响，本设计使用四颗并联的 OPA593 器件，如图 2-3 所示。2Ω 串联电阻用于均衡四颗 OPA593 放大器之间的电流。

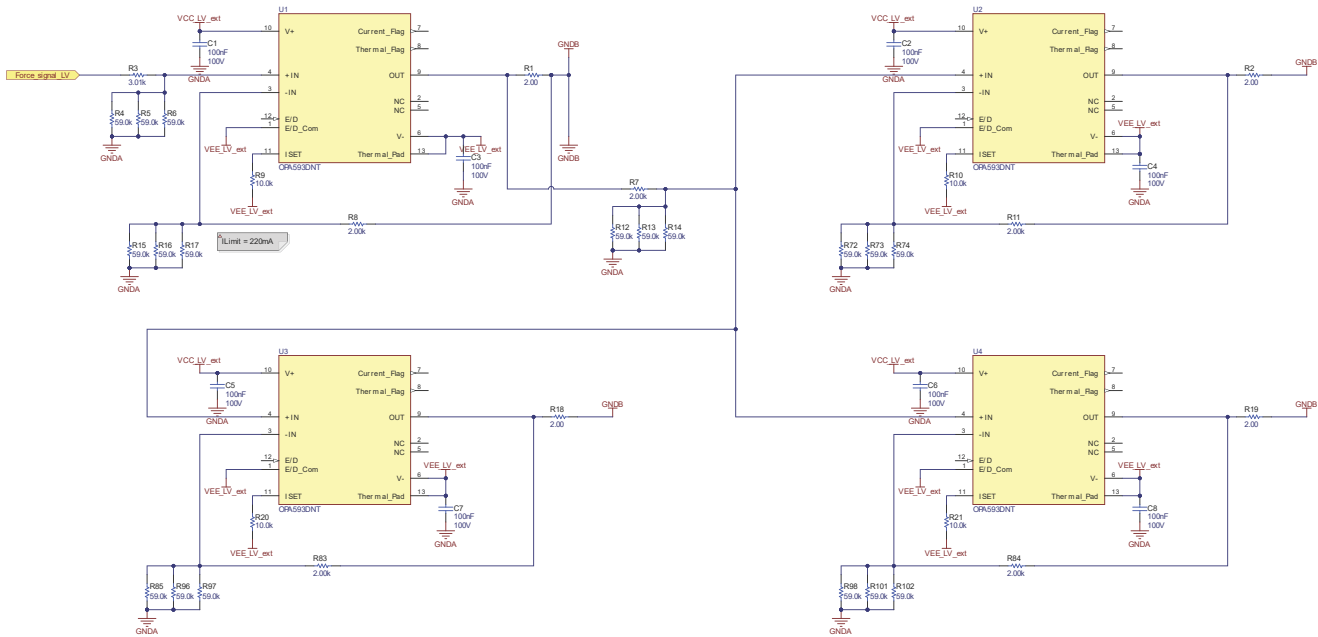


图 2-3. 4 × OPA593 输出，500mA 电流

2.2.5 线性度

影响输出线性度的因素有几点。其中一点涉及 OPA593 的电源。OPA593 作为轨到轨输出功率运算放大器工作，但在输出电流和温度变化下需要保留一定的余量（裕量）。图 2-4 显示了这种关系。本设计根据规格要求，为正电源提供 3V 裕量，为负电源提供 2V 裕量。

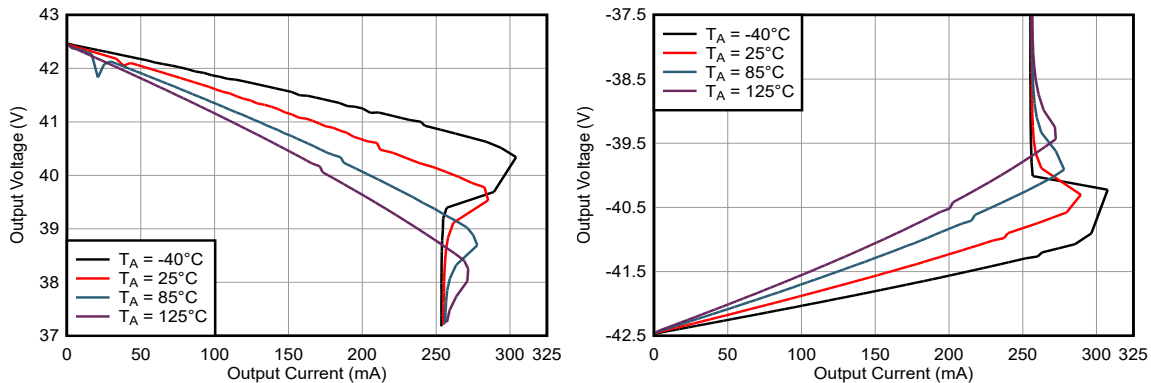


图 2-4. OPA593 输出电流与温度关系曲线

由于 OPA593 并非轨到轨输入功率运算放大器，输入电压需比正电源电压低 3.5V。图 2-5 显示了输入分压器的添加方式。

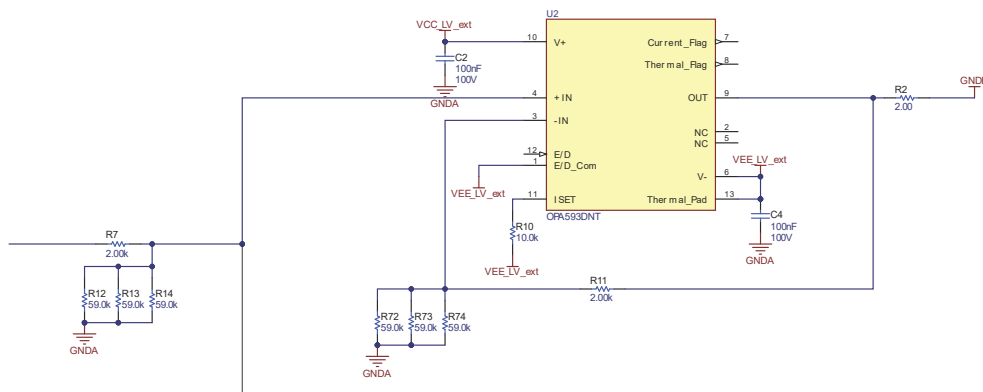


图 2-5. OPA593 输入分压器

在控制环路中，多路复用器和开关具有内阻，这些内阻可能会被引入精密比较电路中。使用运算放大器缓冲器可以消除此内阻的影响，否则线性度和温度漂移性能会下降。图 2-6 说明了强制输出与检测比较缓冲器的工作原理。

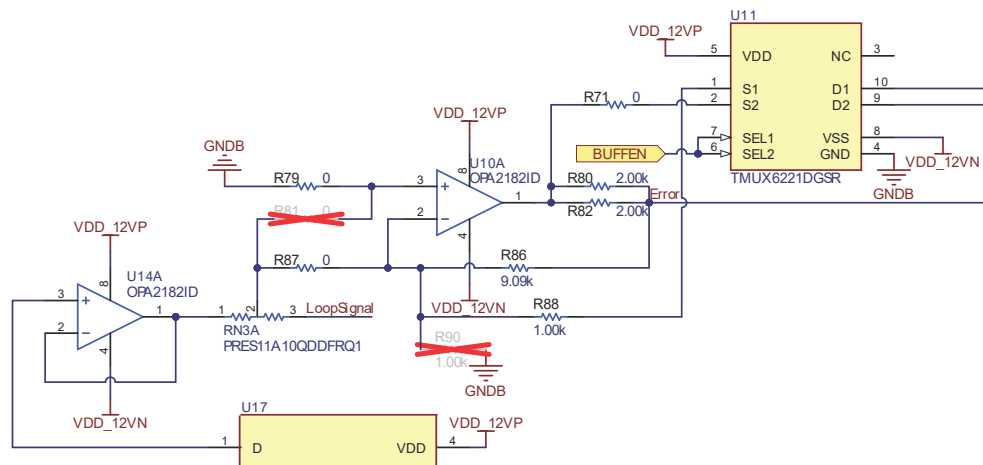


图 2-6. 比较缓冲器

热效应是重要的影响因素。选择合适的额定功率和封装的元件至关重要。应选用额定功率更高的检测电阻或分压电阻，并保持良好的散热条件。

2.2.6 漏电流

测量或将 μA 电流强制施加到 DUT 时，元件漏电流成为强制路径连接的关键因素。OPA454 的典型值为 $1.4pA$ ，并且在温度低于 $80^{\circ}C$ 时小于 $10pA$ 。当突然发生高压输出和 DUT 短路时，OPA454 有助于通过外部电路将高压转换为低电压范围，从而避免损坏低压电路。图 2-7 展示了该电路。

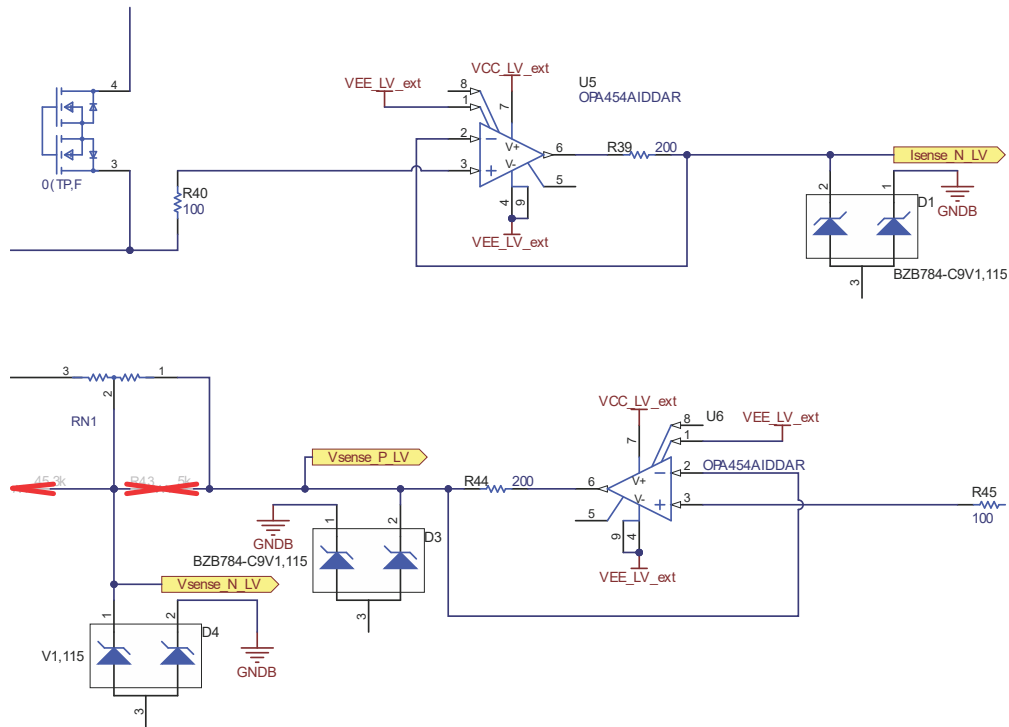


图 2-7. 电压和电流检测缓冲器

图 2-8 和图 2-9 显示了带输入电压的 OPA454 偏置电流。OPA454 非常适合 nA 级电流范围设计。

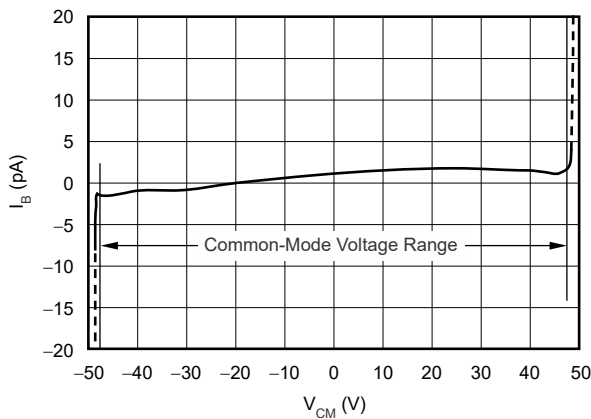


图 2-8. 检测缓冲器 OPA454 漏电流

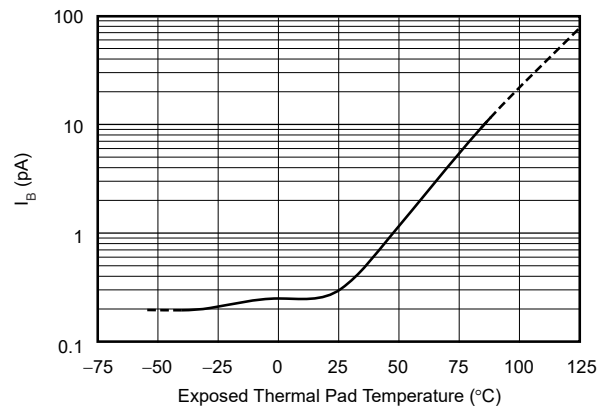


图 2-9. 需要唯一标题

2.2.7 降低噪声

主要的噪声源为电源。在本设计中，针对外部高压输入，采用了两个 π 型滤波器来降低噪声，如图 2-10 所示。综合考虑尺寸与压降，使用两个 $200\text{m}\Omega$ 电阻和一个 $4.7\ \mu\text{F}$ 电容可实现低于 50kHz 的带宽。当使用 $47\ \mu\text{F}$ 电容时，带宽会降至 5kHz 以下，如图 2-11 所示。

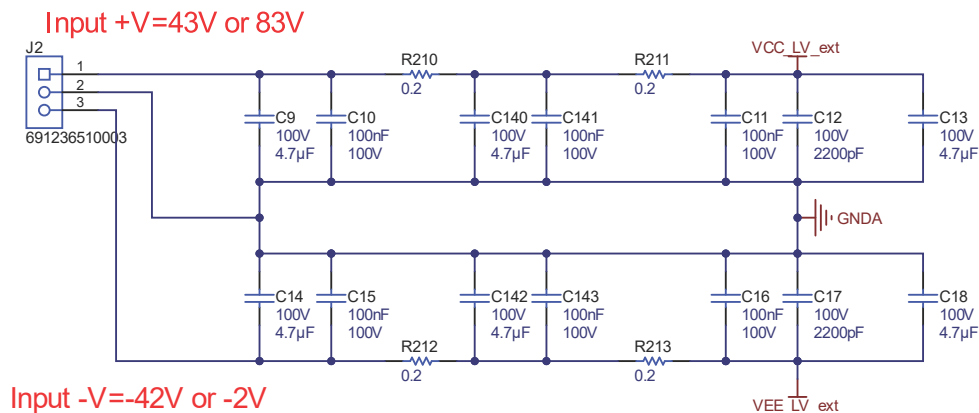


图 2-10. HV 输入滤波器

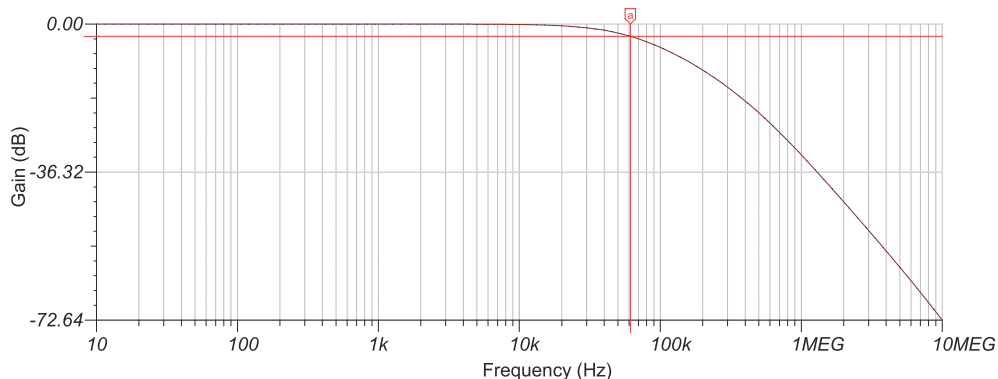


图 2-11. 高压输入滤波器带宽

对于低压电源轨，TPSM63603 电源模块在 1A 电流下的噪声纹波小于 14mV。该模块采用 IBB 拓扑产生 +12V 和 -12V 电源，为所有信号链元件供电。TPSM82912 是一款低噪声、低纹波的降压电源模块，其噪声纹波小于 $10 \mu V_{RMS}$ 。该模块可产生 5V 电源，为 DAC 和基准电源供电。TPS7A9401 用作超高电源抑制比 (PSRR) 低压降压稳压器 (LDO)，在 1kHz 频率下 PSRR 为 110dB，可产生 3.3V 电源为 ADC 和 DAC 供电。TPS7A2018 同样是一款超低噪声 LDO，在 1kHz 频率下 PSRR 为 95dB，可产生 1.8V 电源为 ADC 内核供电。

OPA593 器件具有最大 120dB 的 PSRR，在 10kHz 频率下仍保持 60dB 以上。其在 1kHz 频率下的输入噪声为 $10nV/\sqrt{Hz}$ ，可充分满足低输出噪声的性能要求。此配置可将输出噪声降至最低水平。

2.2.8 减小电流量程切换时的毛刺

图 2-12 显示了 TIDA-010962 如何采用串联电流检测电阻拓扑结构。当切换到不同电流量程时，串联阻抗不会瞬间变为 0Ω 。此外，通过优化切换逻辑和短钳位输入，可使切换更加平滑。

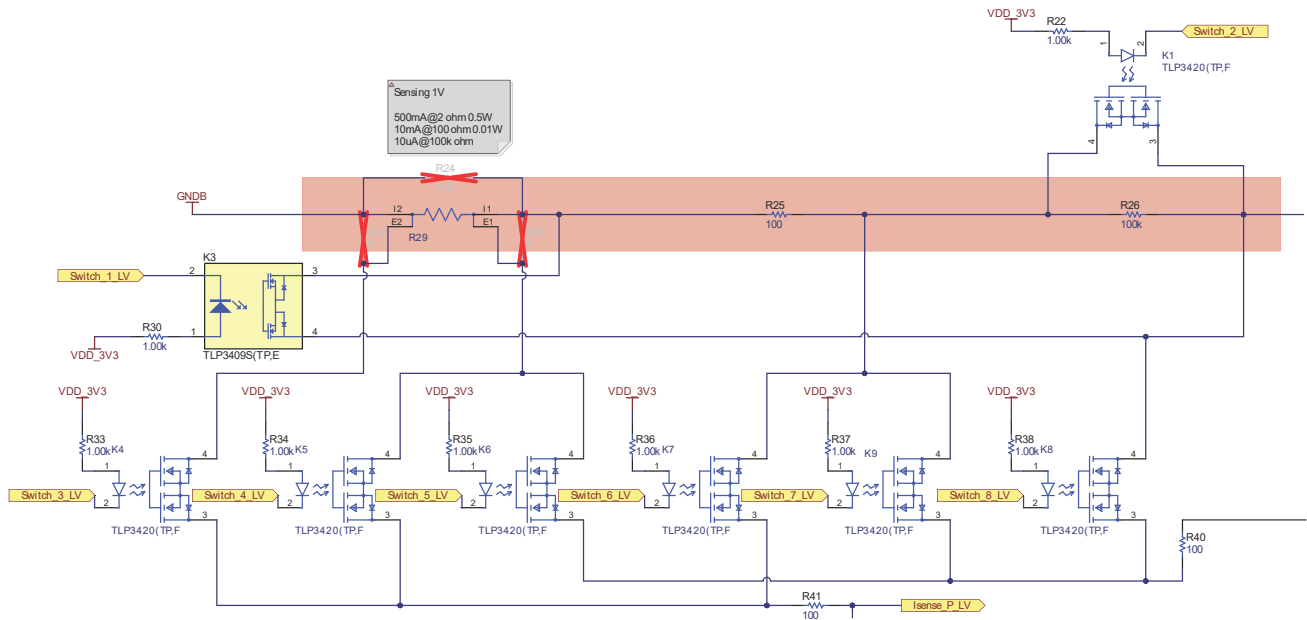


图 2-12. 串联电流检测电阻

2.2.9 热设计

热设计成为非常重要的设计要点，对线性和精度影响较大。

2.2.9.1 OPA593

由于 OPA593 作为线性输出运算放大器工作，当最大输出达到 500mA 时，每个 OPA593 器件均需输出 125mA。尽管其热阻低至 4.3°C/W，但若无良好的散热设计，温度仍会升高。散热板位于 OPA593 的底部。将四颗 OPA593 器件放置在电路板底部，并在对面一侧安装散热器，如图 2-13 所示。

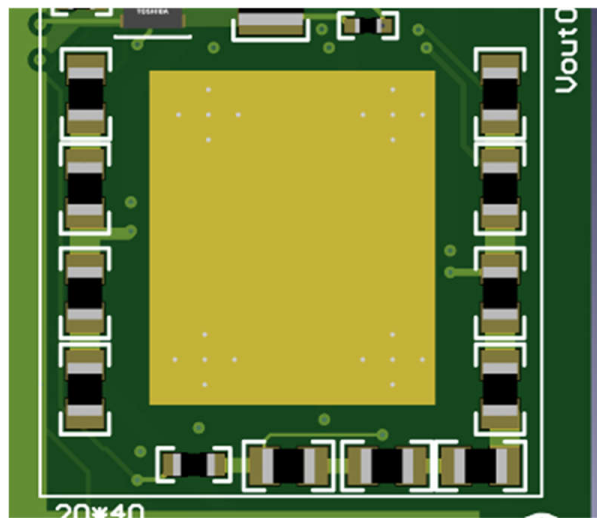


图 2-13. 四颗 OPA593 的散热焊盘

2.2.9.2 OPA593 分压电阻与串联电阻

分压电阻阻值过大会影响 OPA593 的带宽，而阻值过小则在输出达到高电平时无法承受功耗。OPA593 输入电压接近 83V，粗略计算功耗约为 0.3W。图 2-14 中的电路采用三颗 0805 封装、59kΩ 电阻并联，可耗散 0.25W 功耗。

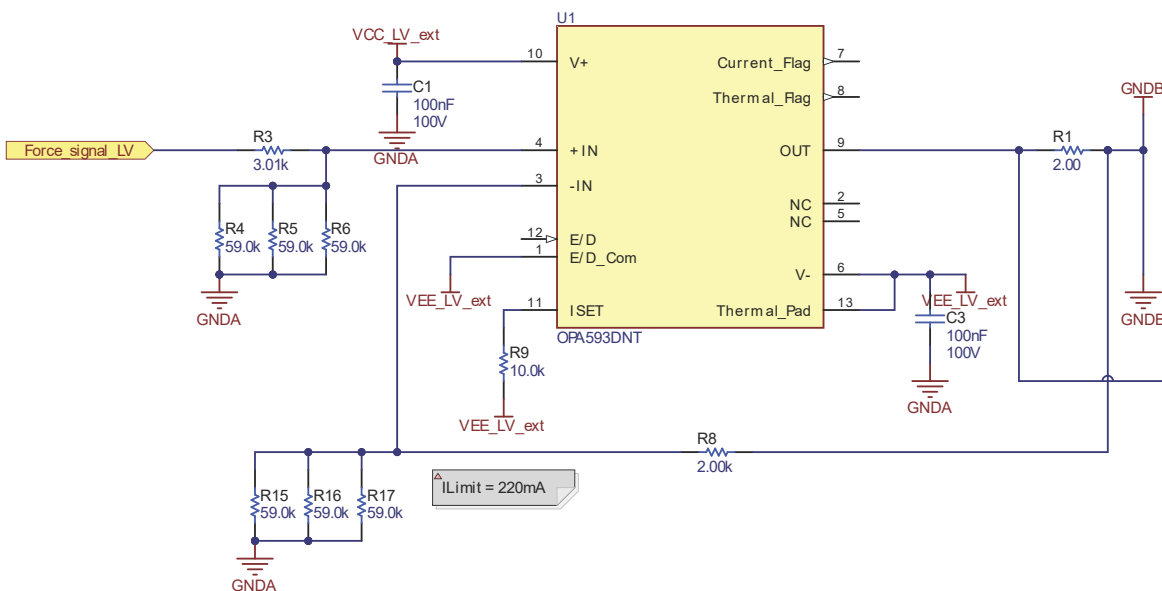


图 2-14. OPA593 输入端并联电阻

对于电流均衡串联电阻，电路需要至少承受 125mA 的电流。选用 0805 封装、2Ω 电阻，其最大功耗为 0.03W。

2.2.9.3 电流检测电阻器和反馈分压器

对于 500mA 电流范围，检测电阻测量值为 2Ω，总功率为 0.5W。工程师强烈建议选择 1W 额定值和低电阻温度系数 (TCR) 精密电阻器。在布局中放置散热区域以快速从电阻器散热，请参阅图 2-15。

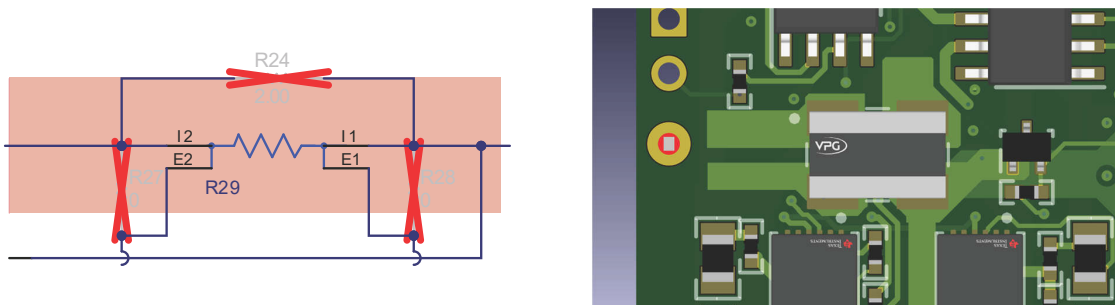


图 2-15. 500mA 电流检测电阻散热焊盘

对于分压器 (请参阅图 2-16)，最大输出达到 80V。与之前所述的原因类似，大电阻会影响环路带宽。选择 18kΩ/2kΩ 分压器时，TI 建议最低功率为 0.5W，并使用最低的 TCR 分压器电阻器。

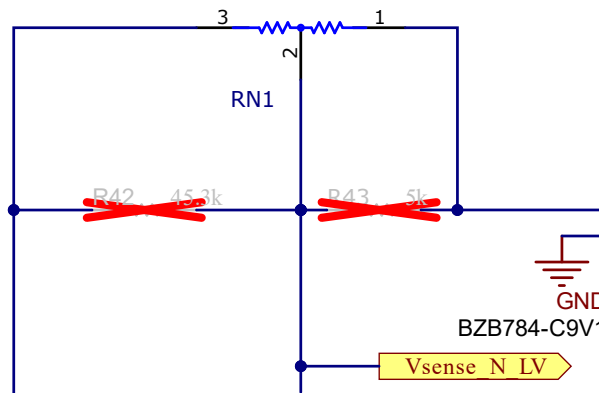


图 2-16. 精密分压器

2.2.9.4 钳位电阻器

当钳位激活时，钳位电路会接管环路控制，强制运算放大器输出达到 +12V 或 -12V 电源轨。该电阻器也会影响补偿和带宽，因此应选择两个并联 0805、2kΩ 电阻器来处理电流（请参阅图 2-17）。总功率达到 0.144W。

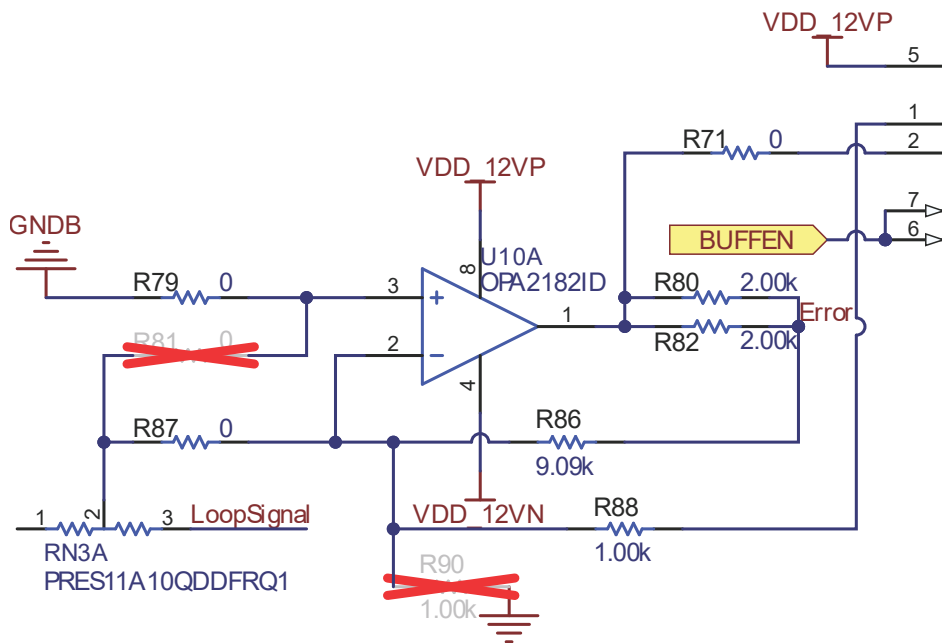


图 2-17. 用于钳位的并联电阻

2.3 重点产品

2.3.1 REF54

REF54 是一款高精度、低漂移、低电流消耗的串联电压基准器件。该器件实现了低温度漂移系数 (0.8ppm/°C)、低噪声 (0.11ppmp-p) 和高精度 ($\pm 0.02\%$)，但仅消耗 260 μA 电流。REF54 具有低长期漂移 (25ppm) 以及出色的负载和线路调整率，有助于满足高精度应用的严格性能要求。C 级温度范围为 0°C 至 70°C，Q 级温度范围为 -40°C 至 +125°C。

在本设计中，REF54410 为所有插座的基准输入提供 4.096V 电压，有利于长期漂移校准。

重要特性包括：

- 低温漂系数：0.8ppm/°C 最大值 (C 级)，1.5ppm/°C 最大值 (Q 级)
- 低噪声 (0.1Hz 至 10Hz)：0.11ppmp-p (CNR = 100 μF 时)，0.45ppmp-p (CNR = 开路时)

- 高精度： $\pm 0.02\%$ (最大值)
- 低静态电流： $380\ \mu\text{A}$ (最大值)
- 低的长期稳定性 (1000 小时)：25ppm
- 电压选项：2.5V、3V、4.096V、4.5V、5V

2.3.2 DAC11001B

20 位 DAC11001B 是一款高精度、低噪声、电压输出、单通道数模转换器 (DAC)，在所有输出范围均具有出色的线性度。非缓冲电压输出提供低噪声性能 ($7\text{nV}/\sqrt{\text{Hz}}$) 和快速趋稳时间 ($1\ \mu\text{s}$)。该器件集成了一个增强型抗尖峰脉冲电路以及独立于代码的超低干扰 ($1\text{nV}\cdot\text{s}$)，可实现干净的波形斜升和超低总谐波失真 (THD)。借助外部基准，可以实现从 V_{REFPF} 到 V_{REFNF} 的 DAC 输出范围，包括非对称输出范围。

重要特性包括：

- 20 位单调性：1-LSB DNL (最大值)
- 积分线性：1-LSB INL (最大值)
- 低噪声： $7\text{nV}/\sqrt{\text{Hz}}$
- 独立于代码的低干扰： $1\text{nV}\cdot\text{s}$
- 出色的共模抑制比 (THD)：20kHz f_{OUT} 、1MHz f_{DAC} 时为 -118dB
- 快速稳定： $1\ \mu\text{s}$
- 灵活的输出范围： V_{REFPF} 至 V_{REFNF} ，高达 $\pm 15\text{V}$

2.3.3 DAC80502

DAC80502 是一款双通道 16 位 DAC，可提供 $< 1\text{LSB}$ 的线性度和高精度，并采用微型封装 ($2.5\text{mm}\times 2.5\text{mm}$)。器件包含一个上电复位电路，可确保 DAC 输出根据 RSTSEL 引脚的状态在零刻度或中间刻度上电，并保持在该刻度，直到将有效代码写入器件。DACx0502 的数字接口可通过 SPI2C 引脚配置为 SPI 或 I2C 模式。

重要特性包括：

- 16 位性能：1LSB INL 和 DNL (最大值)
- 低毛刺脉冲能量： $4\text{nV}\cdot\text{s}$
- 宽电源：2.7V 至 5.5V
- 缓冲输出范围：5V、2.5V 或 1.25V
- 低功耗：5.5V 时每通道 1mA
- 集成 $5\text{ppm}/^\circ\text{C}$ (最大值)，2.5V 精密基准
- SPI 或 I2C 兼容

2.3.4 ADS9317

ADS931x 作为一款带有集成式基准和基准缓冲器的高速双通道同步采样 ADC。ADS931x 具有出色的交流性能。该器件具有集成的 128 次平均功能。该器件支持与串行编程接口 (SPI) 兼容的协议。这个接口使 ADS931x 易于与多种微控制器搭配使用。该器件针对每个 ADC 通道支持两个串行输出，或针对每个 ADC 通道支持一个串行输出，依此类推。

重要特性包括：

- 18 位 5MSPS/通道
- 两个全差分同步采样通道
- 支持 5V 和 3.3V 模拟电源运行
- SNR：5MSPS 时为 95dB
- INL： $\pm 2\ \text{LSB}$ ，DNL： $\pm 0.75\ \text{LSB}$
- 内部基准
- 用于外部基准输入的集成缓冲器
- 简单数据平均多达 128 个样本

2.3.5 OPA593

OPA593 是一款高压 (85V)、高精度、宽带宽 (10MHz)、高输出电流 (250mA)、单位增益稳定功率运算放大器。OPA593 采用激光修整技术来改善偏移电压 (20 μ V, 典型值) 和偏移电压温漂 (0.4 μ V/ $^{\circ}$ C, 典型值), 因此无需校准。可使用外接电阻以指定精度限制电流。

重要特性包括:

- 宽电源电压范围: 8V (\pm 4V) 至 85V (\pm 42.5V)
- 低失调电压: \pm 20 μ V
- 低失调电压漂移: \pm 0.4 μ V/ $^{\circ}$ C
- 高输出电流: 250mA
- 宽增益带宽: 10MHz
- 高压摆率: 45V/ μ s, 上升
- 低噪声: 10kHz 时为 7nV/ $\sqrt{\text{Hz}}$
- 轨到轨输出
- 静态电流: 启用: 3.25mA, 禁用状态: 250 μ A
- 额定电流限制精度

2.3.6 OPA596

OPA596 和 OPA2596 (OPAx596) 器件是高电压 (85V)、高压摆率 (100V/ μ s)、低功耗 (420 μ A)、单位增益稳定运算放大器。该器件具有低偏置电流、轨到轨输出和低噪声特性, 为高压应用提供了出色的缓冲方案。

重要特性包括:

- 高压摆率: 100V/ μ s
- 低功耗: 420 μ A
- 宽电源电压范围: \pm 4V 至 \pm 42.5V, 8V 至 85V
- 支持多路复用器的输入
- 低于负电源轨的输入
- 轨到轨输出
- 增益带宽: 3.75MHz
- 低噪声: 12.8nV/ $\sqrt{\text{Hz}}$
- 低输入偏置电流: 5pA
- 低输入失调电压: \pm 1mV
- 输出电流驱动: \pm 30mA

2.3.7 PGA849

PGA849 是一款宽带宽、低噪声、可编程增益仪表放大器, 适用于差分到单端转换。PGA849 具有八种二进制增益设置 (从 0.125V/V 的衰减增益到最大 16V/V), 可以通过三个数字增益选择引脚进行选择。超 β 输入晶体管提供超低的输入偏置电流, 进而提供 0.3pA/ $\sqrt{\text{Hz}}$ 的超低输入电流噪声密度。输入引脚上的集成保护电路可处理超出电源电压高达 \pm 40V 的过压。

重要特性包括:

- 差分至单端转换
- 八个引脚可编程二进制增益: G (V/V) = $\frac{1}{8}$ 、 $\frac{1}{4}$ 、 $\frac{1}{2}$ 、1、2、4、8 和 16
- 低增益误差温漂: \pm 2ppm/ $^{\circ}$ C (最大值)
- 高带宽: 在所有增益下均为 10MHz
- 高压摆率: $G \geq \frac{1}{2}$ V/V 时为 35V/ μ s
- 趋稳时间: 700ns 至 0.01%, 950ns 至 0.0015%
- 输入级噪声: $G = 16$ V/V 时为 8.6nV/ $\sqrt{\text{Hz}}$
- 可通过滤波器选项实现更好的 SNR
- 独立输入和输出电源引脚
- 在超过电源电压多达 \pm 40V 时提供输入过压保护
- 输入级电源电压范围: 8V 至 36V 或 \pm 4V 至 \pm 18V
- 独立输出电源引脚: 4.5V 至 36V 或 \pm 2.25V 至 \pm 18V

2.3.8 OPA454

OPA454 器件是一款低成本运算放大器，具有高电压 (100V) 和相对较大的电流驱动能力 (50mA)。该器件的特点是单位增益稳定，且具有 2.5MHz 增益带宽积。OPA454 在过热条件下以及电流过载时会受到内部保护。该器件在 $\pm 5V$ 至 $\pm 50V$ 的宽电源电压范围内或 10V 至 100V 的单电源供电下，均能保持完整性能规格。

重要特性包括：

- 宽电源电压范围： $\pm 5V$ (10V) 至 $\pm 50V$ (100V)
- 高输出负载驱动：输入/输出电流 $> \pm 50mA$
- 宽输出电压摆幅：距电源轨 1V
- 偏置电流：1.4pA (典型值)
- 共模电压： $(V^-) + 2.5V$ 至约 $(V^+) - 2.5V$

2.3.9 OPA4187

OPA4187 运算放大器采用自动调零技术，可同时实现低偏移电压 (1 μV) 以及近乎为零的随时间漂移和温度漂移。这些微型高精度低静态电流放大器具有高输入阻抗和轨到轨输出摆幅，在高阻抗负载下输出摆幅可达到距电源轨 5mV 以内。输入共模范围包含负电源轨。可使用 4.5V 至 36V ($\pm 2.25V$ 至 $\pm 18V$) 范围内的单电源或双电源供电。

重要特性包括：

- 低失调电压：10 μV (最大值)
- 零温漂：0.001 $\mu V/^{\circ}C$
- 低噪声：15nV/ \sqrt{Hz}
- PSRR：160dB
- 共模抑制比 (CMRR)：140dB
- 放大器开环 (AOL) 增益：160dB
- 静态电流：100 μA
- 宽电源电压： $\pm 2.25V$ 至 $\pm 18V$
- 轨到轨输出工作
- 输入包括负电源轨
- 低偏置电流：100pA (典型值)

2.3.10 THS4552

THS4552 全差分放大器可在单端源与差分输出之间提供一个简易的接口，从而满足各类高精度模数转换器 (ADC) 的需求。此器件兼具优异的直流精度、低噪声以及稳健的容性负载驱动能力，非常适合具有高精度要求的数据采集系统；同时组合使用放大器与 ADC 时，可获得出色的信噪比 (SNR) 与无杂散动态范围 (SFDR)。THS4552 具有所需的负电源轨输入，可用于将直流耦合、中心接地的源信号连接到单电源差分输入 ADC。该器件具有超低直流误差和漂移，能够满足新兴的 16 至 20 位逐次逼近寄存器 (SAR) 输入要求。

重要特性包括：

- 带宽：150MHz (G = 1V/V)
- 差分输出电压摆率：220V/μs
- 增益带宽积：135MHz
- 负轨输入 (NRI)、轨到轨输出 (RRO)
- 宽输出共模控制范围
- 单电源工作电压范围：2.7V 至 5.4V
- 25°C 输入失调电压：±175μV (最大值)
- 输入失调电压温漂：±2.0μV/°C (最大值)
- 差分输入电压噪声：3.3nV/√Hz
- HD2：-128dBc (2 VPP, 100kHz)
- HD3：-139dBc (2 VPP, 100kHz)
- 建立时间小于 50ns：4V 阶跃至 0.01%
- 18 位稳定时间：4V 阶跃，< 500ns

2.3.11 RES11A

RES11A 是一款匹配电阻分压器对，采用德州仪器 (TI) 的现代、高性能模拟 CMOS 工艺和薄膜 SiCr。该器件具有 1kΩ 的标称输入电阻，可实现低热噪声和电流噪声，并提供多种标称比率以满足各种系统需求。RES11A 系列具有高比率匹配精度，所测量的每个分压器的比率处于标称值的 ±0.05% (±500ppm) 以内。该精度可在整个温度范围内保持不变，最大比率偏移仅为 ±2ppm/°C。此外，器件的偏置长期稳定性已通过全面的表征得到证明。

重要特性包括：

- 宽温度范围：-40°C 至 +125°C
- 高精度比率容差：±0.05% (最大值)
- 低温漂：±2ppm/°C TCR 比率 (最大值)
- 小外形晶体管封装 (SOT-23)

3 系统设计原理

本参考设计支持以下工作模式：

- 强制电压和钳位电流
- 强制电流和钳位电压
- 电压缓冲输出，开环，无钳位功能
- 并联主机：在多板并联系统中作为主机，并联信号采用星型连接。工作于 **FV** 模式，具备电流钳位功能。
- 并联从机：在多板并联系统中作为从机。工作于 **FI** 模式，具备电压钳位功能，强制信号由主机电路板通过并联接口提供。

3.1 强制电压模式

对于电压路径，低偏置电流 **OPA454** 缓冲器充当 DUT 电压，DUT 上的精密 1:9 电阻分压器可实现 1/10 DUT 电压，然后低漂移和高带宽 **PGA849** 将差分信号转换为单端信号。DUT 电压信号通过精密 **RES11A** 网络电阻器与强制电压进行比较并驱动输出级。

对于与电压相同的电流路径，**OPA454** 可阻止电流泄漏，而相对的差分电流信号连接到 **PGA849**。然后，DUT 电流信号通过精密 **RES11A** 电阻器与钳位电压进行比较，以在发生这种情况时触发钳位环路。

在强制路径中放置多个一阶补偿选项，这样可以消除输出作为阶跃信号时的输出误差。图 3-1 和图 3-2 显示了 TINA 仿真与结果。

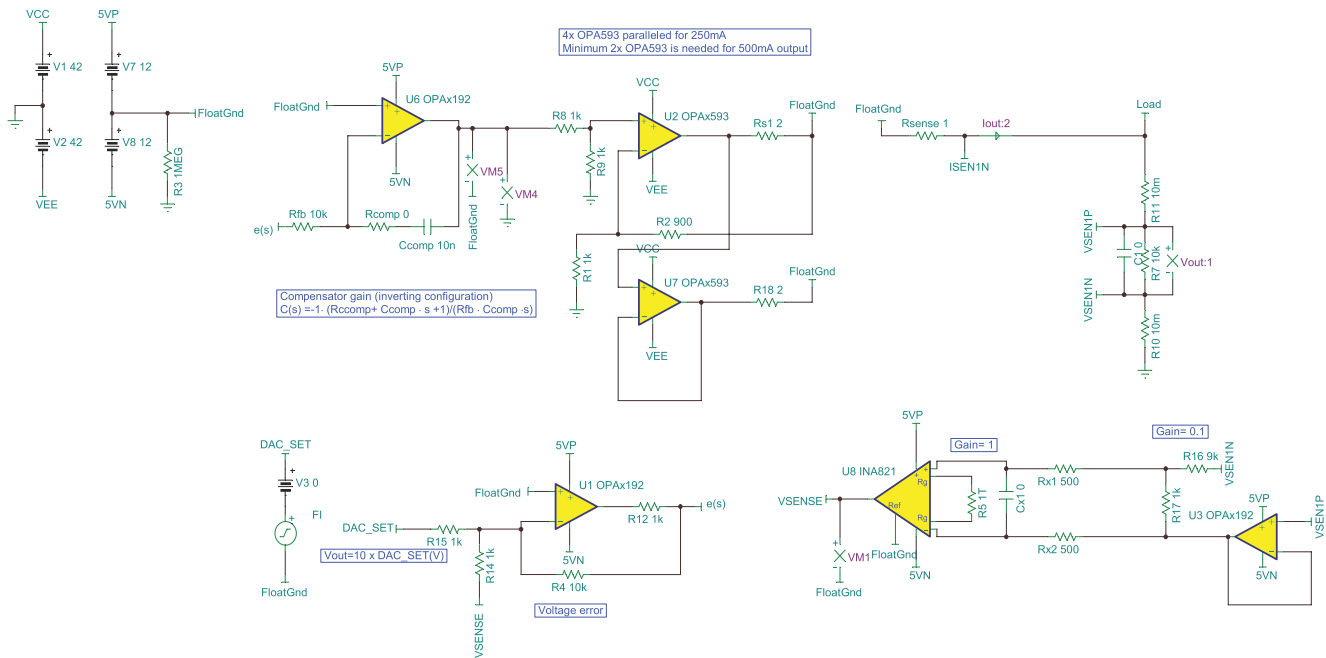


图 3-1. FV 模式 TINA 仿真

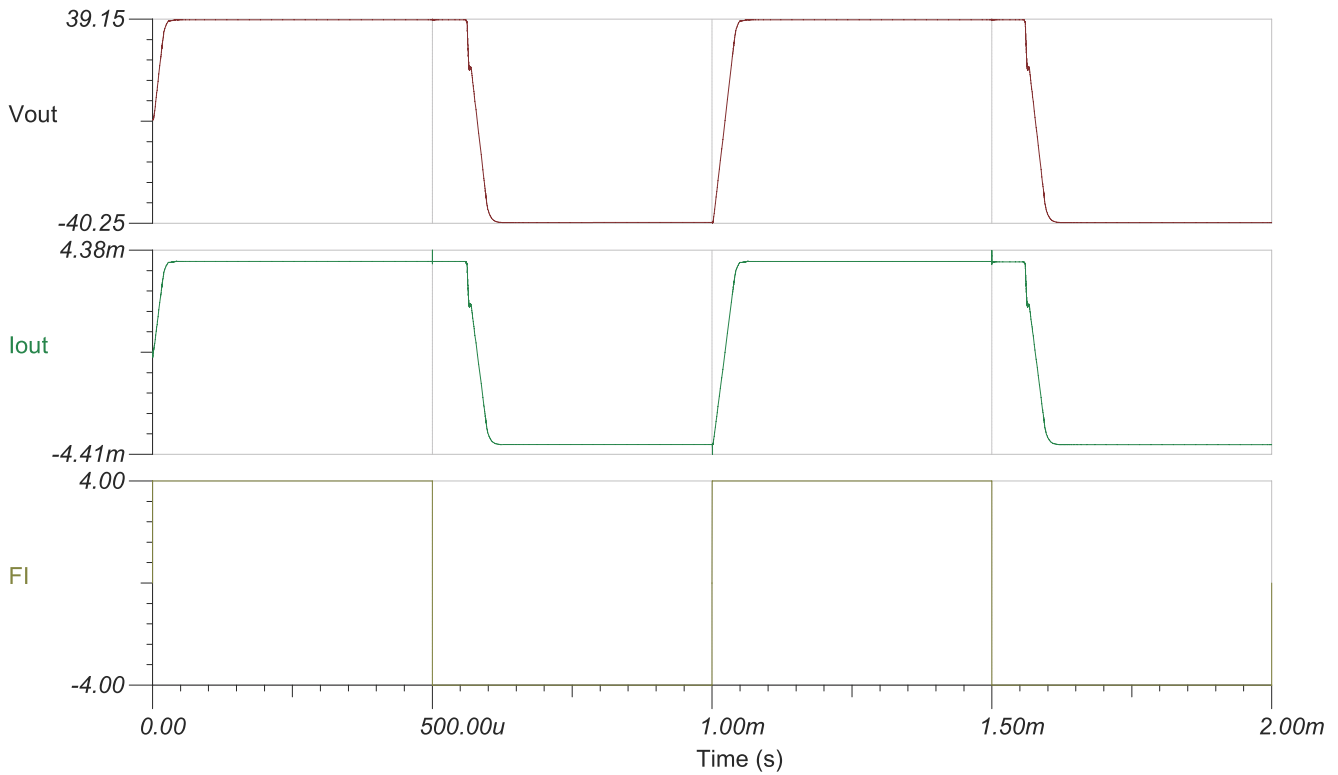


图 3-2. FV 模式 TINA 仿真结果

根据仿真，当强制设置达到 $\pm 4V$ 时，可实现 $\pm 40V$ 的电压。上升时间接近 $50 \mu s$ ，与实际电路测试匹配。

在图 3-3 中，红色箭头显示强制电压工作流程，蓝色箭头显示钳位工作流程。如果触发钳位条件，钳位环路会接管控制环路，强制电流对 DAC 设置进行钳位。

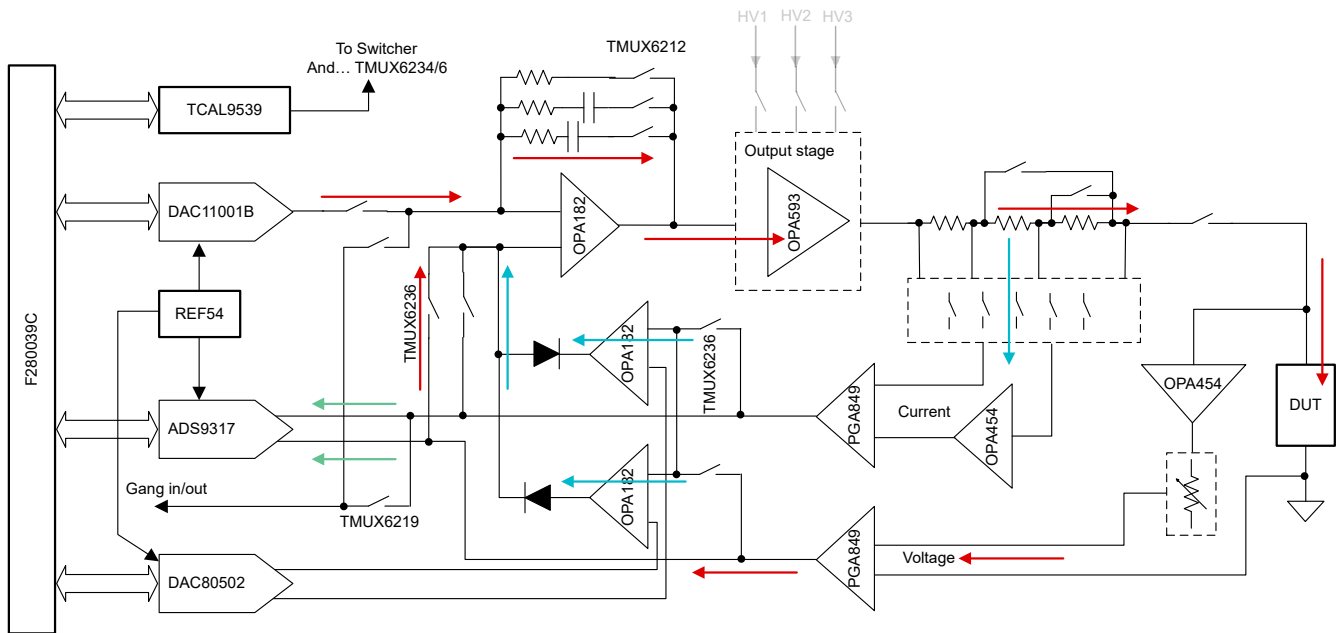


图 3-3. 强制电压和钳位电流工作流程

3.2 强制电流模式

在强制电流模式下，DAC11001B 强制向环路施加电压，电流信号连接在控制环路中，并且电流检测电阻器电压与强制电压进行比较，以确定输出电流。

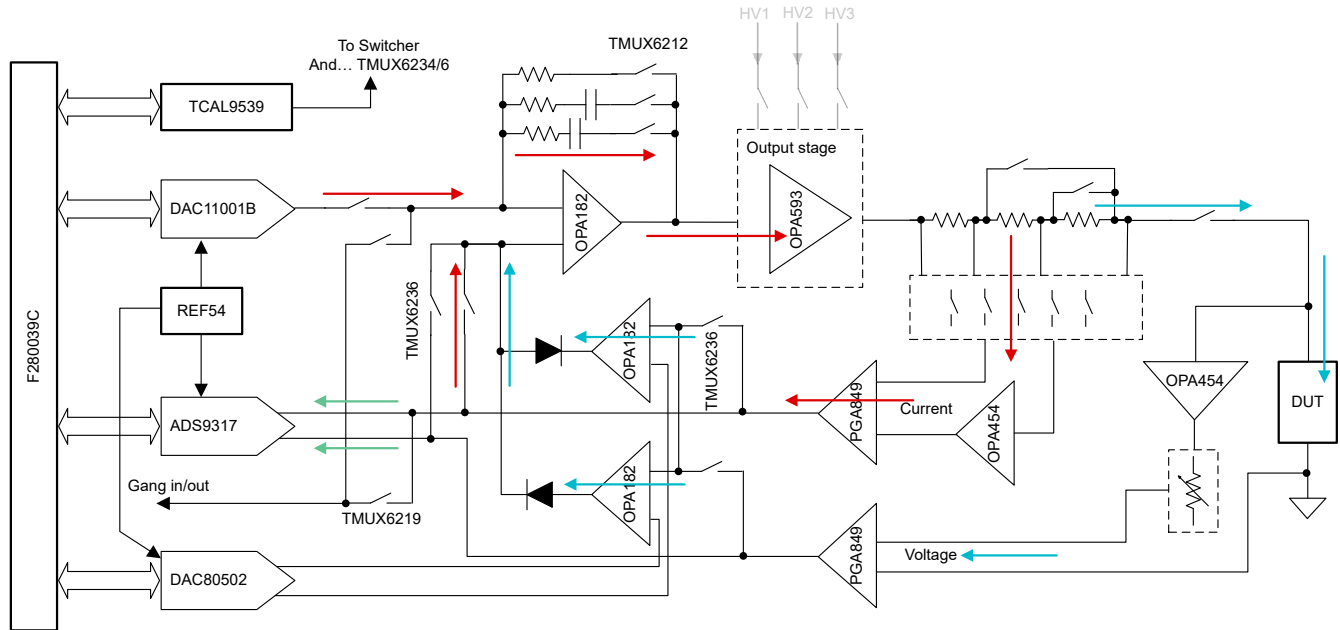
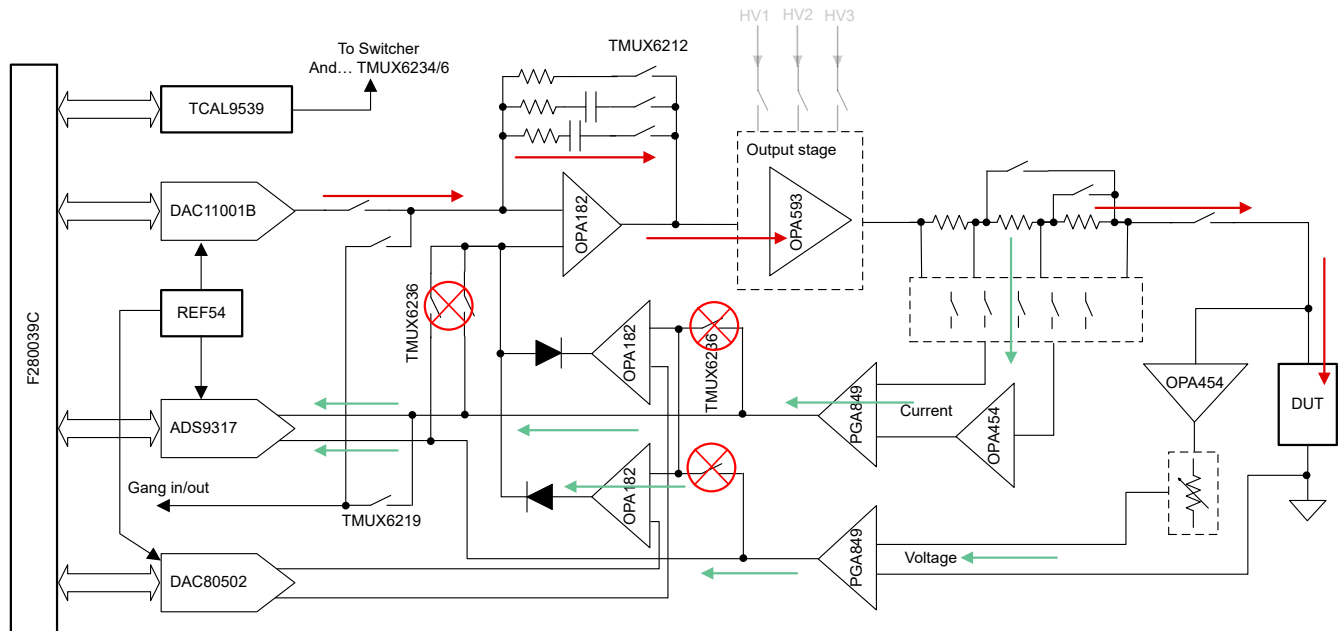


图 3-4. 强制电流和钳位电压工作流程

在图 3-4 中，红色箭头显示强制电流工作流程，蓝色箭头显示钳位电压工作流程。

3.3 缓冲器模式

在缓冲器模式下，无论 DUT 电压或电流如何，反馈电路中的闭环都会断开，请参阅图 3-5。输出路径增益设置为约 20 倍。缓冲器模式提供非常高带宽的输出路径和独立的检测路径。这有利于发送波形或数字控制环路实现。

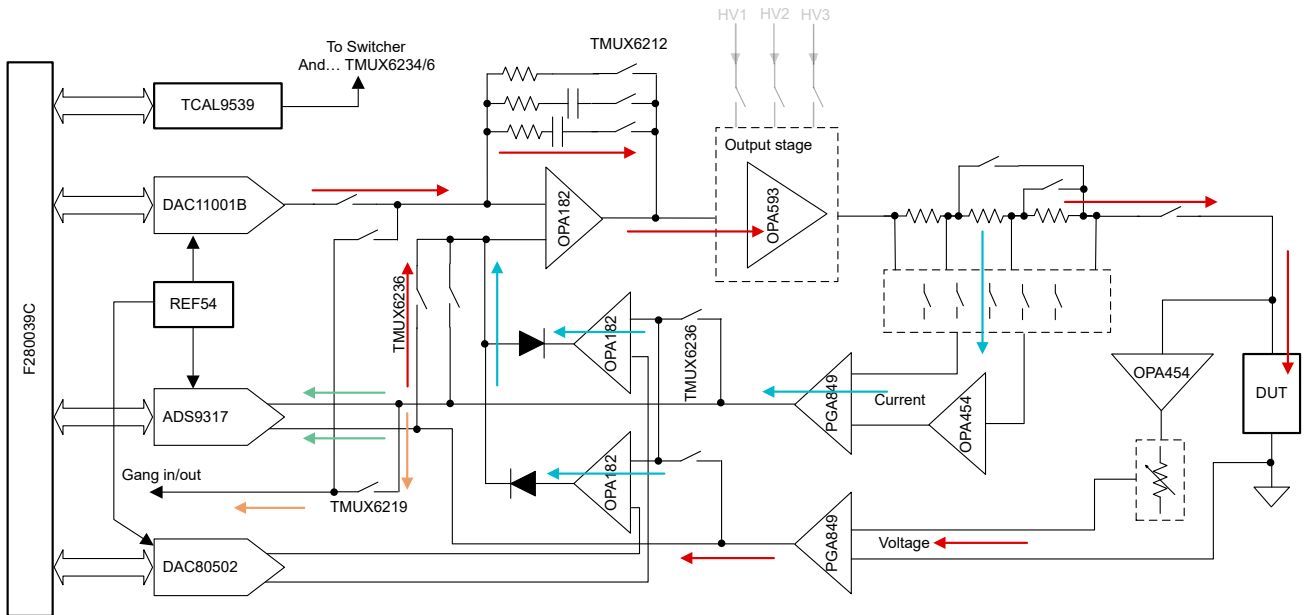


红色箭头表示强制路径。绿色箭头显示检测路径。

图 3-5. 缓冲模式工作流程

3.4 并联主机模式

并联主机模式的工作方式与强制电压模式非常相似，不同之处在于电流检测信号会发送给外部供从机使用。

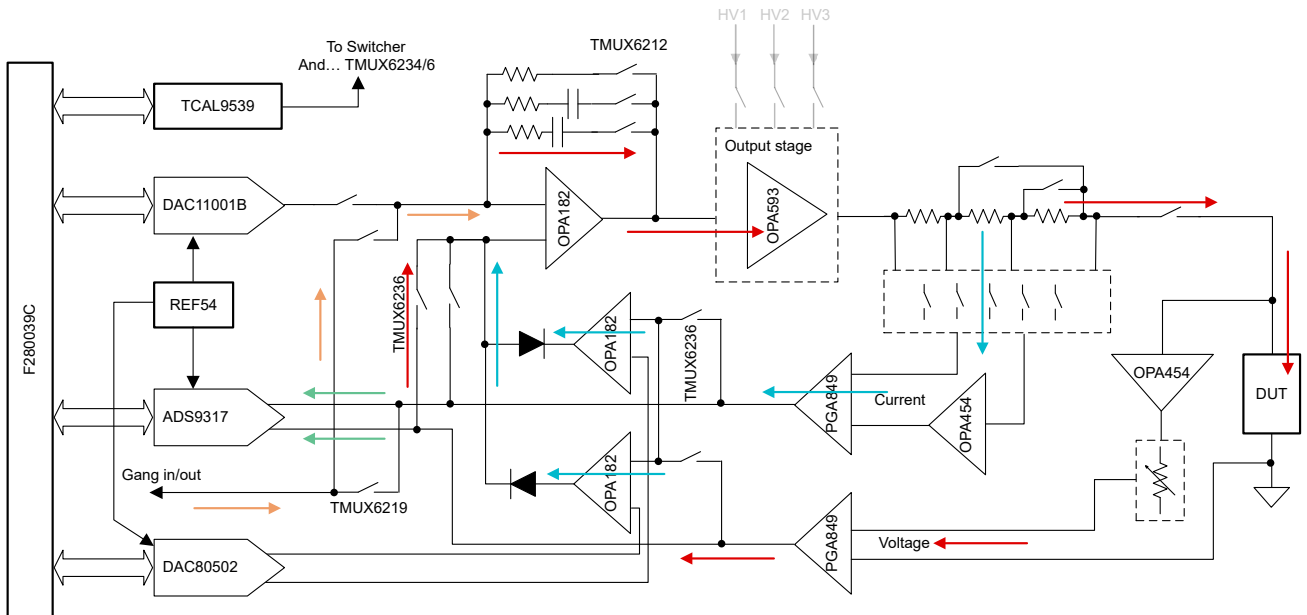


黄色路径为并联信号输出。

图 3-6. 并联主机模式工作流程

3.5 并联从机模式

并联从机模式的工作方式与强制电流模式类似，不同之处在于强制信号来自并联主机电路板。在此模式下，从机电路板的强制 DAC 不会工作，但电压钳位电路会继续工作。



黄色路径为来自主机电路板的并联信号。

图 3-7. 并联从机模式工作流程

图 3-8 说明了三个独立通道工作时的并联模式仿真。强制电压设置为 3.5V，意味着在 DUT 上施加 35V 电压。图 3-9 显示了每个通道的输出电流均达到 389mA。

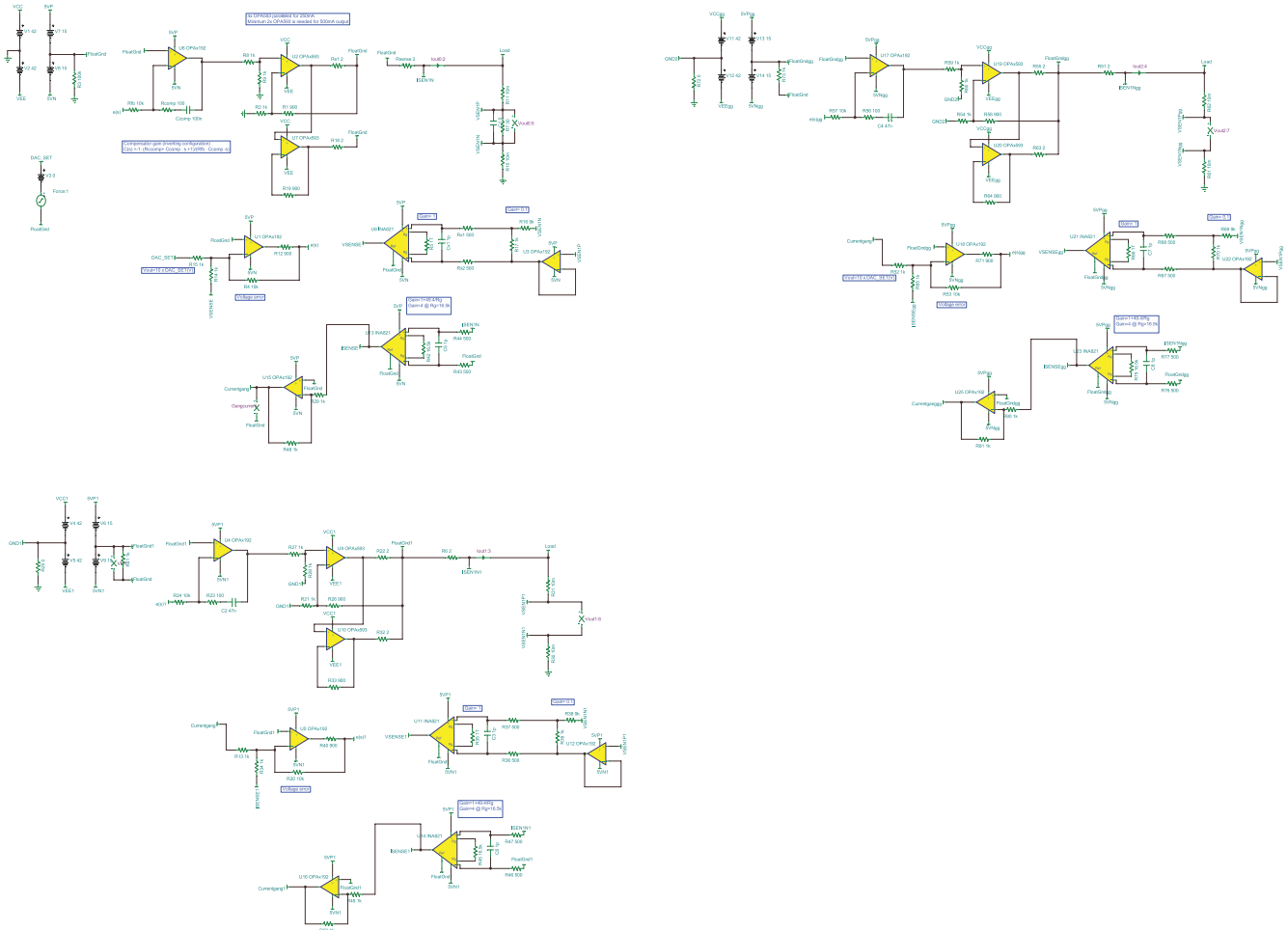


图 3-8. 并联模式 TINA 仿真原理图

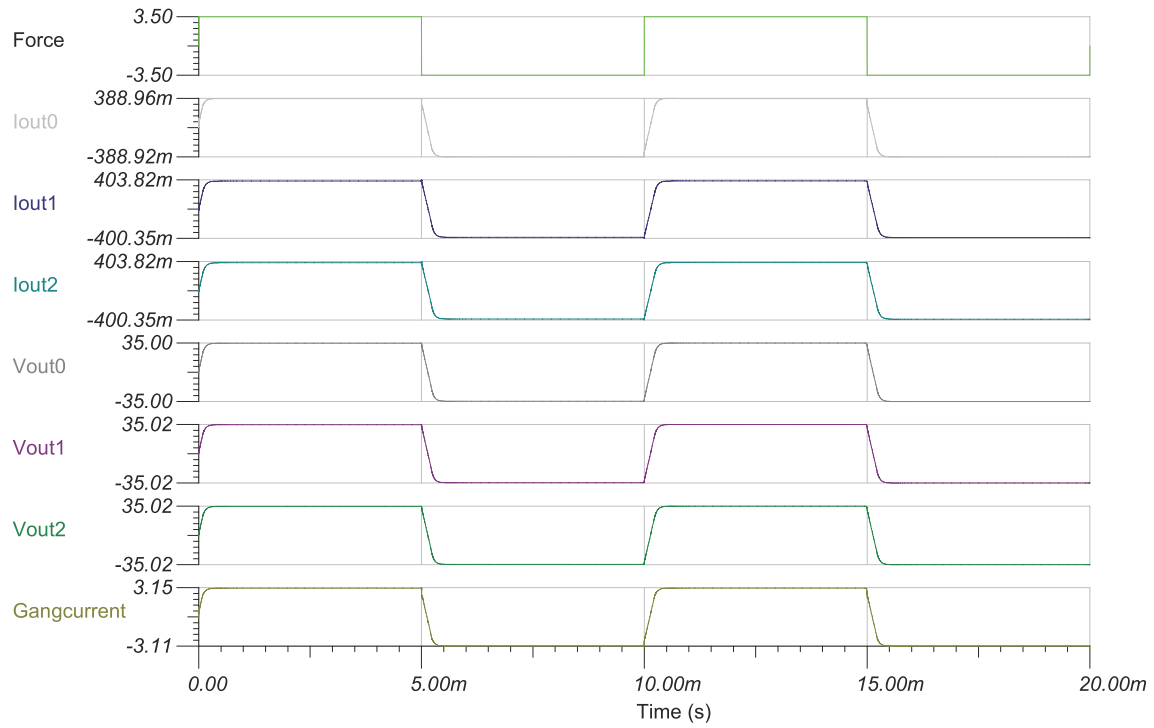


图 3-9. 并联模式 TINA 仿真输出

4 硬件、软件、测试要求和测试结果

4.1 硬件要求

4.1.1 支持的工作模式

TIDA-010962 是一款浮地型 VI 参考设计，提供两种电压范围和三种电流量程选项。表 4-1 显示了支持的模式。

表 4-1. TIDA-010962 支持的模式

电压范围	电流范围	CV	CC	BUFFER	并联主机	并联从机
±40V	±500mA	是	是	是	是	是
	±10mA	是	是	是	否	否
	±10 μA	是	是	是	否	否
0V - 80V	±500mA	是	是	否	否	否
	±10mA	是	是	否	否	否
	±10 μA	是	是	否	否	否

4.1.2 电源

TIDA-010962 需要两组隔离电源：一组为外部低压 +15V 电源，另一组为高压正负电源。高压电源可选择连接为 +43V 和 -42V，用于 ±40V 范围工作；或连接为 +83V 和 -2V，用于 0V 至 80V 范围工作。

表 4-2. TIDA-010962 电源

电源	电压 (V)	最小电流 (mA)	注释
高压电源 (±40V)	+43	800	选项 1：连接至高压连接器
	-42	800	
高压电源 (0V 至 80V)	+83	800	选项 2：连接至高压连接器
	-2	800	
低压电源	+15	500	连接至低压连接器
内部电源轨	-15	500	内部电压，无需连接，仅供参考
	5	200	
	3.3	100	
	1.8	100	

图 4-1 显示了 TIDA-010962 的 VI 特性图，说明了高压电源与输出电压和电流之间的电压差。

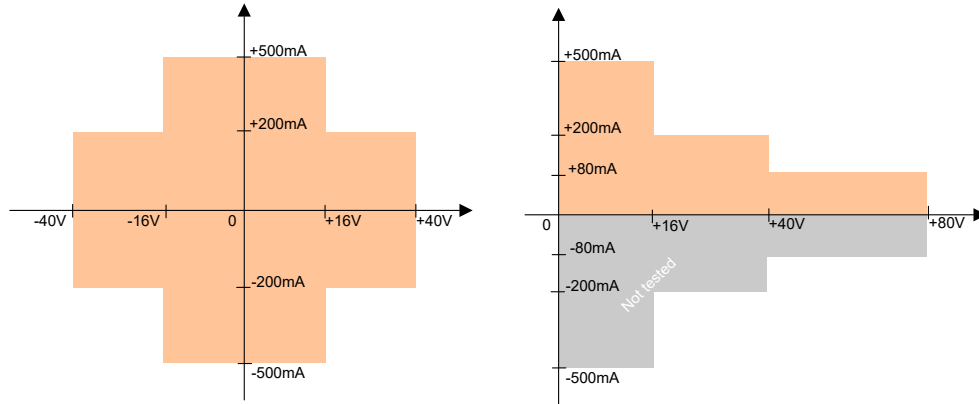


图 4-1. TIDA-010962 电路板 VI 特性图

4.1.3 硬件连接

警告

TI 建议，该参考设计仅在实验室环境中运行，不应将此参考设计作为成品供一般消费者使用。

TI 建议，该参考设计仅可由熟悉处理高压电子和机械部件、系统及子系统所存在相关风险的合格工程师和技术人员使用。

高电压！ 电路板中存在可接触到的高电压。如电路板的电压和电流处理不当或施加不正确，则可能导致电击、火灾或伤害事故。使用该设备时应特别小心，并采取相应的保护措施，以避免伤害自己或损坏财产。

表面高温！ 接触会导致烫伤。**请勿触摸！** 电路板上电后，某些元件可能会达到 55°C 以上的高温。由于存在高温，在使用过程中或使用刚结束时，用户不得触摸电路板。

小心

接口或内部电路未配备瞬态电压抑制器 (TVS) 或反向保护等保护电路。任何静电放电均可能损坏电路板。电路板电源连接错误或反接也可能损坏电路板。

TIDA-010962 参考设计电路板在任何时候均不支持热插拔。将 C2000 控制卡连接至基板或从基板断开时，请按以下顺序操作：首先断开 LV 和 HV 电源，然后断开 PC 端的 USB 线缆。

在评估测试期间，如需更改 DUT 数值或类型，请先将电路板设置为输出关闭状态。

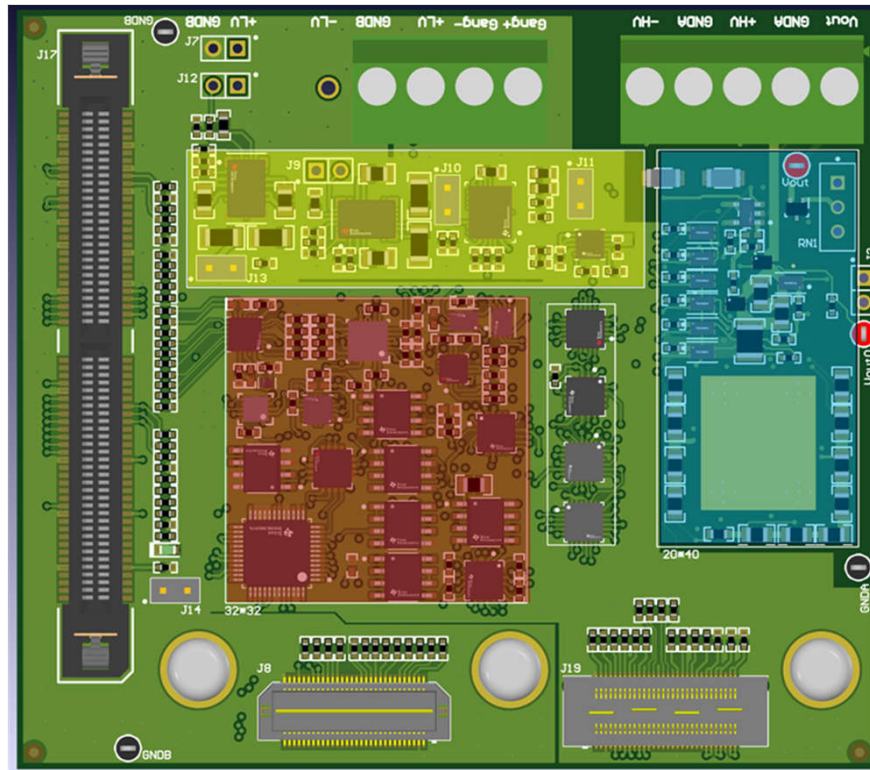


图 4-2. TIDA-010962 PCB 电路板功能区域

图 4-2 显示了参考设计硬件的顶视图。跳线 J10、J11 和 J13 分别为 $\pm 12V$ 和 $+5V$ 电源连接跳线，这些跳线在生产后已安装。请勿拆除这些跳线。发货前输出级已粘贴散热器。收到电路板后，请确认散热器仍牢固附着。

黄色区域为 LV 电源轨，用于为信号链提供 $\pm 12V$ 、 $+5V$ 和 $3.3V$ 电源。蓝色区域为高压 (HV) 电源区域，包含功率输出级以及电压和电流检测电路。红色区域为低压 (LV) 信号链，包含 ADC、DAC、闭环电路和钳位电路。

J17 连接器是 C2000 控制卡插座。此连接器的 LV+ 和 GNDB 引脚用于连接低压 $+15V$ 电源。 $+HV$ 、GNDA 和 $-HV$ 引脚用于连接高压电源，可选择 $+43V$ 、 $-42V$ 或 $+83V$ 、 $-2V$ 供电。Vout 引脚和相邻的 GNDA 引脚用于连接 DUT。J7 为风扇插接插座。

图 4-3 显示了完成后的线缆连接。

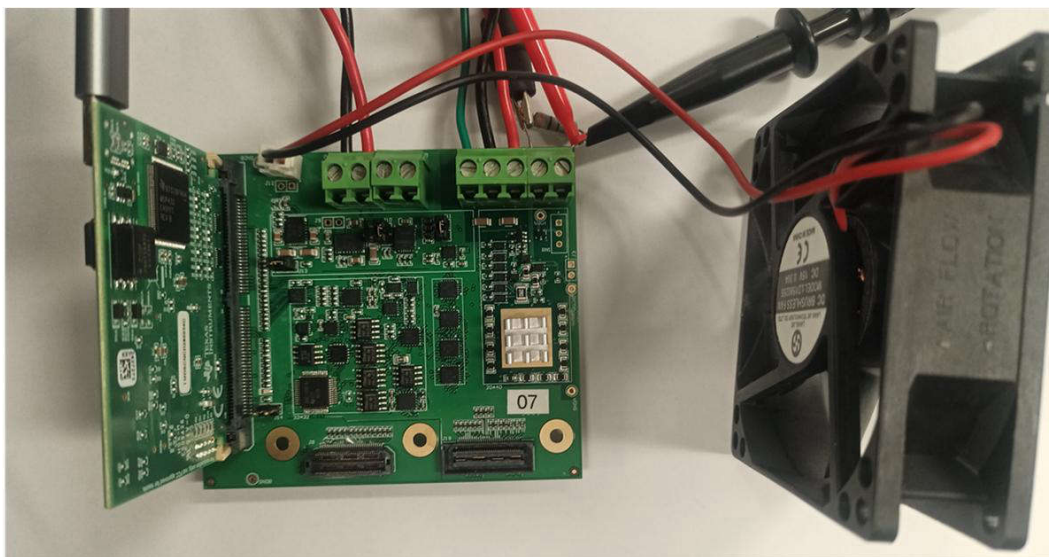


图 4-3. 测试设置

线缆与电源连接顺序：

1. 确认散热器是否正确安装在合适位置
2. 将 **TMDSCNCD280039C** 控制卡插入 J17 插槽，并将 USB 线缆的 Type-C® 端口连接至控制卡。此时请勿将 USB 线缆的 Type-A 端口连接至 PC。
3. 将一个风扇连接至 J7，以便为电路板提供散热
4. 连接低压电源：+15V 接至 LV+，LV GND 接至 GNDB。此时请勿上电。
5. 连接高压电源：+43V 接至 HV+，HV GND 接至 GNDA，-42V 接至 HV-（+83V、-2V 连接方式相同）。此时请勿上电。
6. 连接 DUT：Vout 为输出端，GNDA 为地端（可接电阻或电容）
7. 如需评估并联功能，请将两线制线缆连接至每块电路板的 Gang+ 和 Gang-。每块电路板必须使用相互隔离的低压和高压电源。
8. 将示波器或 6½ 位数字万用表连接至 DUT 进行测量

备注

为便于评估，控制环路反馈连接点位于输出开关之前。为精确测量输出电压，有两种方式可选：在输出开关之前测量 Vout 测试点，或通过连接远端反馈连接器 (J3) 至 DUT 来实现从 DUT 端的远端反馈（当前 BOM 中不支持该方式）。

9. 为电路板上电
 - a. 先接通低压电源 (+15V)
 - b. 然后接通高压电源 (+43V、-42V 或 +83V、-2V)。若高压电源为分开的独立电源，请先接通正高压电源，再接通负高压电源。
10. 待电路板上的 LED 闪烁后，将 USB 线缆的 Type-A 端口连接至 PC
11. 在 PC 上打开 **FVI80GUI.exe** 开始测试
12. 完成评估后，先关闭高压电源，再关闭低压电源，最后断开 PC 端的 USB 线缆。

备注

若在连接 USB 线缆之前已打开 GUI 工具，则 GUI 将无法检测到通信端口。

小心

将 C2000 控制卡从基板取下之前，必须先关闭电源并断开 USB 线缆，否则电路板可能会损坏。

4.2 软件要求

4.2.1 PC GUI

图 4-4 显示了在 Microsoft® Windows® 中运行 **FVI80GUI.exe** 后出现的图形用户界面 (GUI) 对话框。

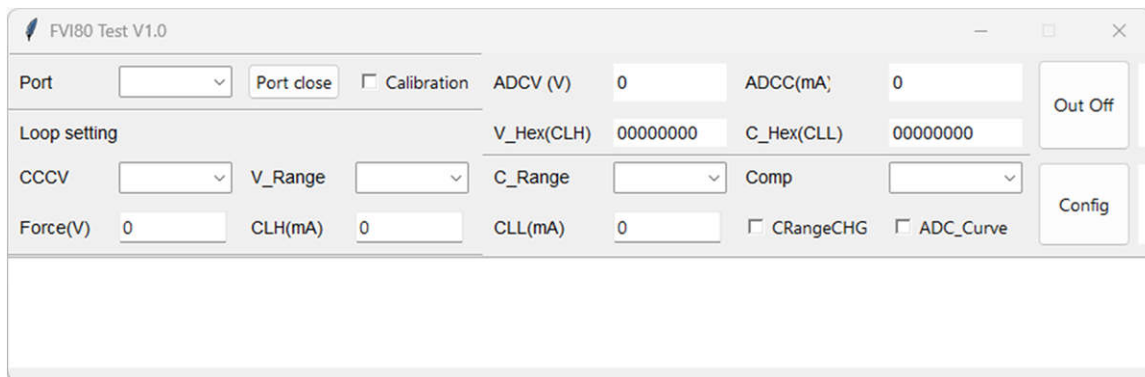


图 4-4. GUI 显示

4.2.1.1 控制窗口

端口列表框允许选择与 C2000 控制卡进行通信的串行端口。选择之前，请检查哪个串行端口号代表正确的端口。Microsoft Windows 中的设备管理器在图 4-5 中显示了此信息，其中红色框选的是与主板进行通信的端口。

备注

GUI 仅在启动时检测 PC 串行端口。如果软件找不到正确的串行端口，请关闭 GUI 并再次运行应用程序。

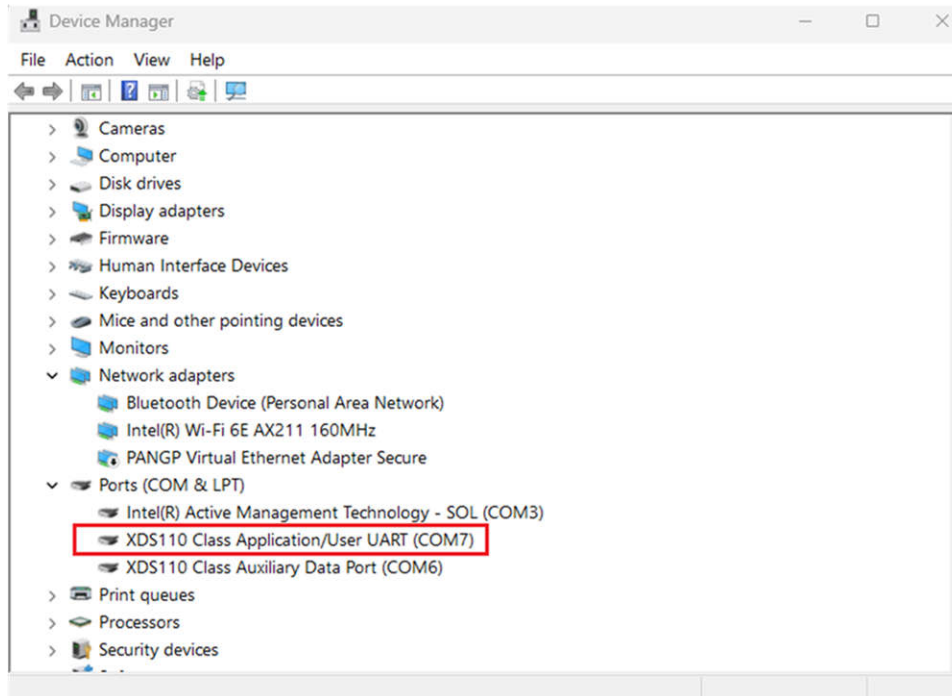


图 4-5. PC 设备管理器对话框

单击端口关闭按钮可打开所选的串行端口。然后可以在 *CCCV*、*V_Range*、*C_Range* 和 *Comp* 列表框中设置循环配置。当选定 $\pm 40V$ 范围时，在 *ForceV* 中输入 $-40V$ 至约 $40V$ 之间的强制电压值；当选定 $0V$ 至 $80V$ 范围时，输入 $0V$ 至约 $80V$ 之间的强制电压值。选择 $500mA$ 电流范围时，将 *CLH* 中的高钳位值从 $500mA$ 设置为大约 $0mA$ ，并将低钳位值 *CLL* 从 $-500mA$ 设置为大约 $0mA$ 。选择 $10mA$ 或 $10\mu A$ 电流范围时，将 *CLH* 中的高钳位值从 $10mA$ 设置为大约 $0mA$ ，并将低钳位值 *CLL* 从 $-10mA$ 设置为大约 $0mA$ 。完成配置后，单击配置按钮或输出关断，以将配置下载到电路板。

ADCV(V)、*ADCC(mA)*、*V_HEX(CLH)* 和 *C_HEX(CLL)* 显示 ADC 读取电压和电流值以及原始十六进制数据。*V_HEX(CLH)* 和 *C_HEX(CLL)* 有另一个指示钳位状态的函数。当背景颜色变为红色时，相应的钳位就会出现。

4.2.1.2 ADC 读取原始数据窗口

如果选中 *ADC_Curve*，将弹出一个显示 ADC 原始数据的绘图界面，请参阅图 4-6。两幅图显示了 ADC 读取电压和电流原始数据。每个绘图标题都包含一个显示采样中心数据的中心值。y 轴显示来自中央十六进制值的错误 LSB 数据。x 轴表示采样数据，总共显示 50 个样本，时间阶跃为 $0.5s$

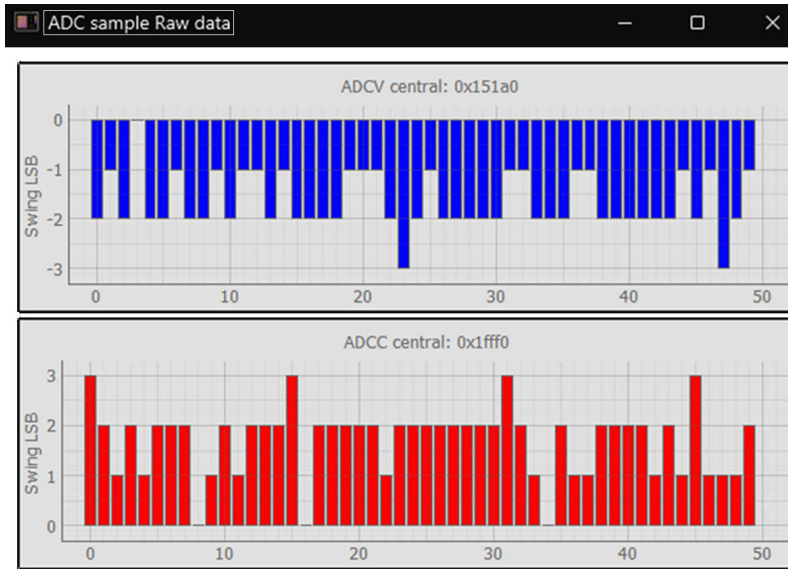


图 4-6. ADC 摆幅 LSB 窗口

4.2.1.3 校准窗口

如果选中校准，则会显示如图 4-7 所示的校准区域。

1st point	2nd point	3rd point	4th point	5th point	Unit	
Force_set	-40.0	-20.0	0.0	20.0	40.0	V
Force_x	-40.193	-20.0832	0.0385	20.159	40.268	V
Force_y	00003000	00041800	00080000	000be800	000fd000	Hex
CLH_set	0.0	125.0	250.0	375.0	500.0	mA
CLH_x	0.545	125.495	250.456	375.45	500.54	mA
CLH_y	00008000	00009f40	0000be80	0000dbf	0000fd00	Hex
CLL_set	-500.0	-375.0	-250.0	-125.0	0.0	mA
CLL_x	-550.85	-413.18	-275.62	-138.071	-0.560	mA
CLL_y	0000fd00	0000dbf	0000be80	00009f40	00008000	Hex
DUT_V	-40.0	-20.0	0.0	20.0	40.0	V
ADCV_x	00000d99	000106dd	0001fffe	0002f921	0003f269	Hex
ADCV_y	-40.0	-20.0	0.0	20.0	40.0	V
DUT_C	-500.0	-250.0	0.0	250.0	500.0	mA
ADCC_x	00000abb	00010540	0001fff3	0002faa0	0003f525	Hex
ADCC_y	-500.0	-250.0	0.0	250.0	500.0	mA

```

2025-12-19 11:24:04: Configuration downloaded
2025-12-19 11:24:47: upload calibration data from file
2025-12-19 11:24:50: download calibration data
2025-12-19 11:24:51: download xy finished <=DUT
2025-12-19 11:24:52: Configuration downloaded
11:26:32: aa 55 00 42 20 00 53 bd 9f 80 00 00 03 f2 6a 00 01 ff df 00 00 00
11:26:32: aa 55 00 42 20 00 01 bd 8f 80 00 00 03 f2 69 00 01 ff e1 00 00 00
11:26:33: aa 55 00 42 20 00 01 bd 97 80 00 00 03 f2 69 00 01 ff e0 00 00 00
11:26:33: aa 55 00 42 20 00 01 bd 97 80 00 00 03 f2 69 00 01 ff e0 00 00 00
11:26:34: aa 55 00 42 20 00 01 bd 9f 80 00 00 03 f2 69 00 01 ff df 00 00 00
    
```

图 4-7. 校准窗口

根据 CCCV、Vrange 和 Crange 选择，有 12 个校准选项。每个选项都有校准数据。

备注

缓冲器重复使用 CV、40V 和 500mA 数据。并联主机重复使用 CV 数据，并联从机重复使用 CC 数据。这意味着在缓冲器模式下更改校准数据会覆盖相应的 CV、40V 和 500mA 校准数据。

每个校准选项都有五个需要校准的设置或读取项：强制、高钳位、低钳位以及 ADC 电压和电流读数。但是，并非所有项目都需要在评估过程中一次性完成校准。对于每个设置或读数项目，执行校准时，五个校准点发生变化，所有五个校准点都需要一次完成。

对于每个校准项，存在三行。**_set** 在 *Force(V)*、*CLH* 或 *CLL* 中显示设置值。对于 ADC，这意味着首先在配置区域中设置相应的输出值。**_x** 表示输入校准后的 *x* 值，这是所有校准情况下的主要变化区域。从 DMM 读取 *Force(V)*、*CLH* 或 *CLL*。*ADCV_x* 和 *ADCC_x* 是从 *V_Hex(CLH)* 和 *C_Hex(CLL)* 的内容中读取的。**_y** 表示输入校准后的 *y* 值，该值是自动生成的，在大多数校准情况下很少更改，但输入和输出之间存在显著不匹配的缓冲器模式或小电流钳位情况除外。

[方程式 1](#) 展示了 $\pm 40V$ 和 500mA 的计算方法。如需了解其他计算选项，请联系 TI 现场团队或访问 [TI e2e](#)。

$$\text{Force}_y = \frac{4.096 - \frac{\text{Force}}{10}}{4.096} \times 2^{19}; \quad \text{CLH}_y = \frac{4.096 + \frac{\text{CLH} \times 8}{1000}}{4.096} \times 2^{15}; \quad \text{CLL}_y = \frac{4.096 - \frac{\text{CLL} \times 8}{1000}}{4.096} \times 2^{15} \quad (1)$$

完成至少五个点的校准后，单击 [下载校准数据](#) 按钮会将所选的校准选项下载到电路板上。

每当对校准选项开始新的校准时，通过单击 [设置默认校准数据](#) 按钮将电路板设置为默认的校准状态。

通过单击 [读取...](#) 或者 [保存...](#) 按钮，可以在 Microsoft Windows 中保存和读取校准数据。

4.3 测试设置

4.3.1 源模式连接

图 4-8 显示了用于测试源模式功能的设置。DUT 可以是电阻、电容或两者的组合。请注意电容的极性及其电阻的额定功率。对于电源而言，电压差必须符合图 4-1 中的要求，否则输出会因 OPA593 的热保护而发生振荡。

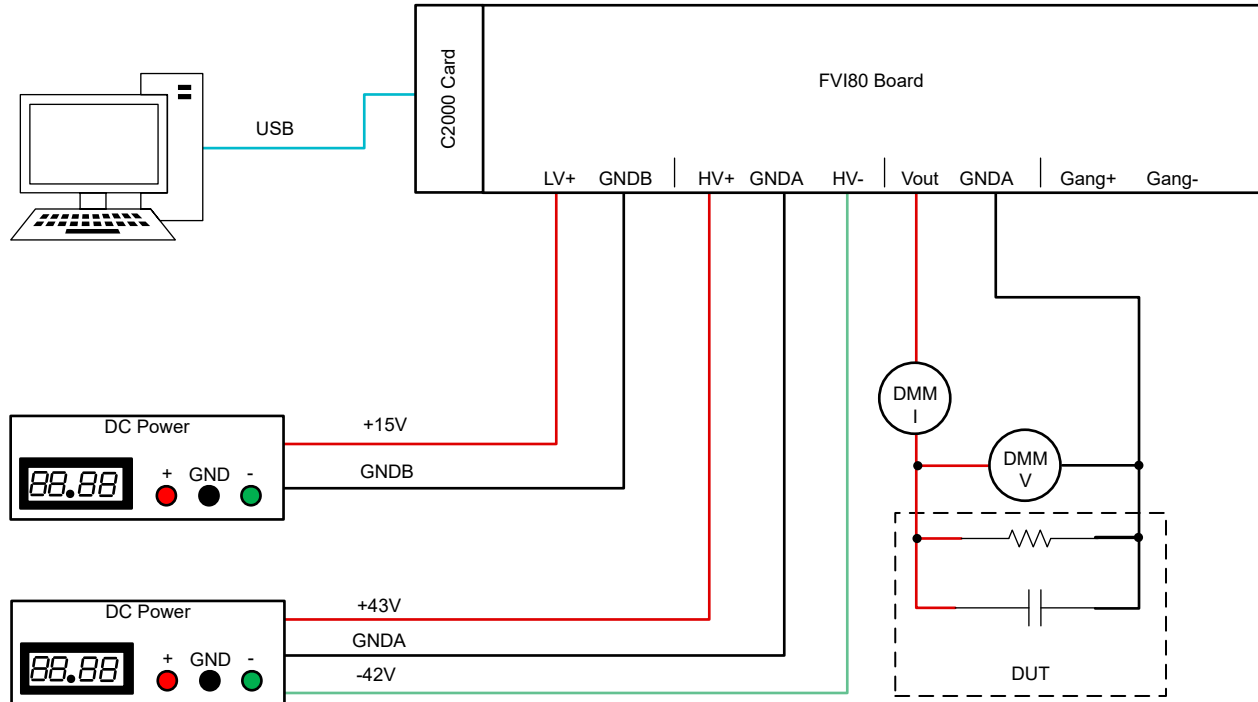


图 4-8. 源工作模式下 TIDA-010962 的连接方式

4.3.2 灌电流模式连接

图 4-9 显示了用于测试灌电流模式功能的设置。DUT 为直流电源，可设置输出电压和电流限制。TIDA-010962 电路板可设置为 FV 或 FI 模式。

例如，将直流电源设置为 15V，电流限制为 100mA。将 TIDA-010962 电路板设置为 FV 模式，设定强制输出电压 = 10V，CLH = 500，CLL = -500。ADC 读数或 DMM 将显示 10V 和 -100mA。若将 CLL 设置为 -50，则 ADC 读数或 DMM 将显示 15V 和 -50mA，因为触发了低侧钳位。若将 TIDA-010962 电路板设置为 FI 模式，设定强制输出 = -50，CLH = 40，CLL = -40，则 ADC 读数或 DMM 将显示 15V 和 -50mA。若将 CLH 设置为 10，则 ADC 读数或 DMM 将显示 10V 和 -100mA，因为触发了高侧钳位。此时，直流电源的电流限制必须设置在 TIDA-010962 的额定电流范围内，否则电路板可能损坏。

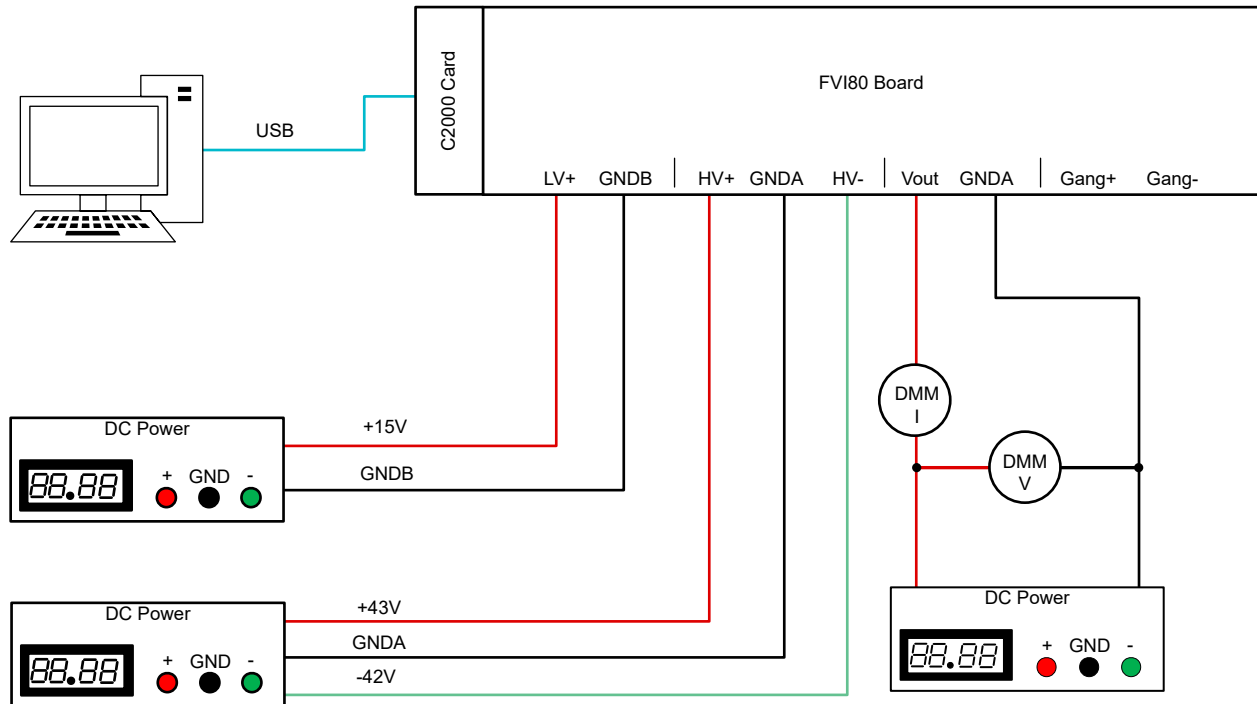


图 4-9. 灌电流工作模式下 TIDA-010962 的连接方式

4.3.3 并联模式连接

图 4-10 显示了用于测试的并联模式连接。其中一块电路板用作并联主机，其余电路板用作并联从机。所有电路板的电源均相互隔离。将 DUT 连接到所有电路板的 Vout+ 和 GNDA 上。将所有 Gang+ 连接在一起。将所有 Gang - 连接在一起。

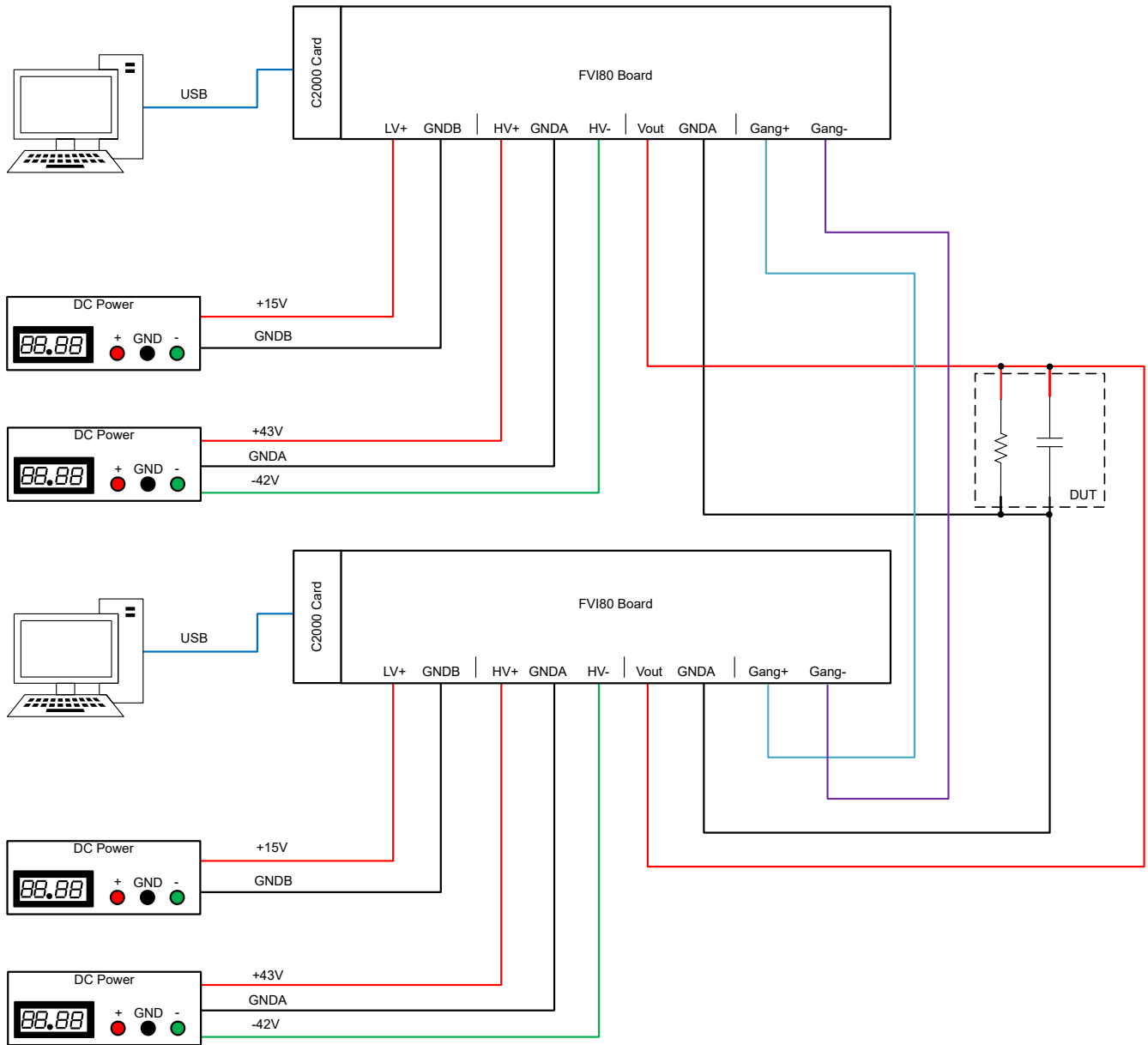


图 4-10. 并联工作模式下 TIDA-010962 的连接方式

4.4 测试结果

4.4.1 线性度和精度

4.4.1.1 FV±40V, 500mA, Comp = 10k+470nF, DUT = 3mΩ

由于 DUT 分压器与一对普通电阻（而非精密电阻）连接，因此分压器的 TCR 表现较差。由于温度升高，输出线性误差变得更差。如需进行更精确的测试，预留有精密分压器的位置。

图 4-11 和图 4-12 显示了校准前的强制输出电压、ADC 读取值和 DMM 读取值的数据误差。

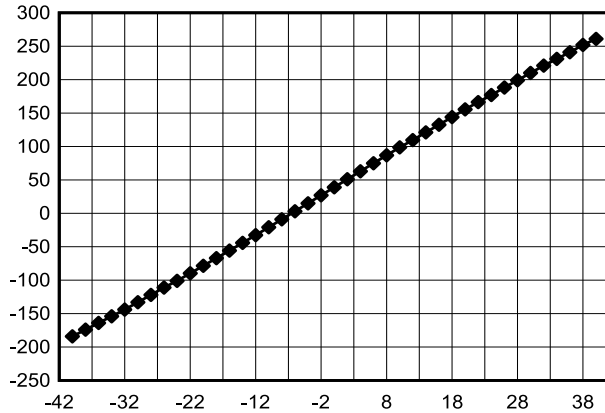


图 4-11. FV±40V、500mA 模式下校准前的电压输出误差 (y-mV、x-V)

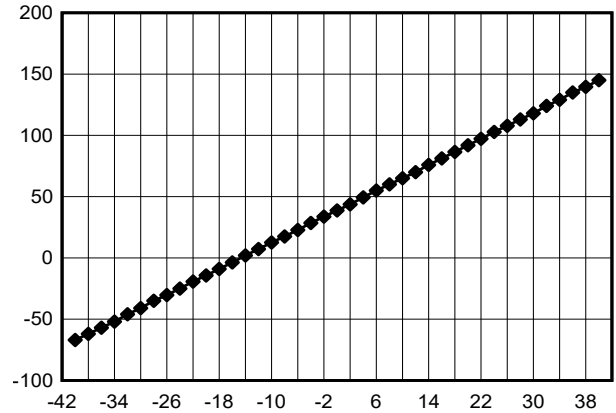


图 4-12. FV±40V、500mA 模式下校准前的 ADC 电压读取值误差 (y-mV、x-V)

图 4-13 和图 4-14 显示了校准后强制和 ADC 读取值的数据误差。

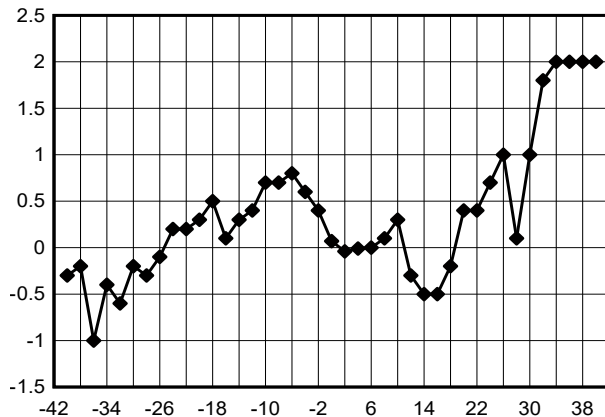


图 4-13. FV±40V、500mA 模式下校准后的电压输出误差 (y-mV、x-V)

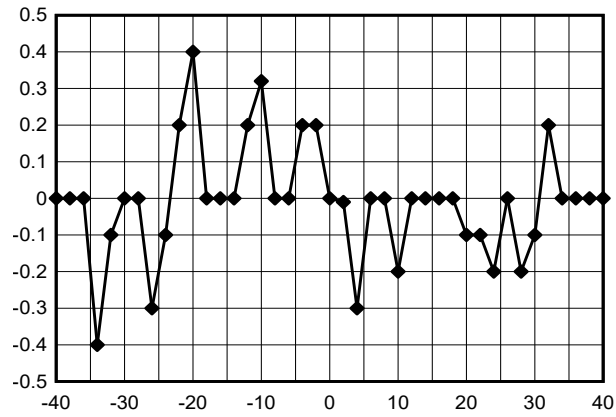


图 4-14. FV±40V、500mA 模式下校准后的 ADC 电压读取值误差 (y-mV、x-V)

表 4-3 显示了测量数据。

表 4-3. 测量数据

设定值 (V)	校准前				校准后			
	输出值 (V)	ADC 读取值 (V)	输出误差 (mV)	读取误差 (mV)	DMM 读取值 (V)	ADC 读取值 (V)	输出误差 (mV)	读取误差 (mV)
-40	-40.184	-40.067	-184	-67	-40.0003	-40	-0.3	0
-38	-38.174	-38.062	-174	-62	-38.0002	-38	-0.2	0
-36	-36.164	-36.057	-164	-57	-36.001	-36	-1	0
-34	-34.154	-34.052	-154	-52	-34.0004	-34.0004	-0.4	-0.4
-32	-32.144	-32.046	-144	-46	-32.0006	-32.0001	-0.6	-0.1
-30	-30.133	-30.041	-133	-41	-30.0002	-30	-0.2	0
-28	-28.122	-28.035	-122	-35	-28.0003	-28	-0.3	0
-26	-26.111	-26.0303	-111	-30.3	-26.0001	-26.0003	-0.1	-0.3
-24	-24.101	-24.025	-101	-25	-23.9998	-24.0001	0.2	-0.1
-22	-22.0897	-22.0193	-89.7	-19.3	-21.9998	-21.9998	0.2	0.2
-20	-20.0785	-20.0143	-78.5	-14.3	-19.9997	-19.9996	0.3	0.4
-18	-18.067	-18.009	-67	-9	-17.9995	-18.000	0.5	0
-16	-16.0557	-16.0037	-55.7	-3.7	-15.9999	-16	0.1	0
-14	-14.0442	-13.998	-44.2	2	-13.9997	-14	0.3	0
-12	-12.0326	-11.9928	-32.6	7.2	-11.9996	-11.9998	0.4	0.2
-10	-10.0209	-9.9874	-20.9	12.6	-9.9993	-9.99968	0.7	0.32
-8	-8.0089	-7.9825	-8.9	17.5	-7.9993	-8	0.7	0
-6	-5.9969	-5.9772	3.1	22.8	-5.9992	-6	0.8	0
-4	-3.985	-3.9715	15	28.5	-3.9994	-3.9998	0.6	0.2
-2	-1.973	-1.9663	27	33.7	-1.9996	-1.9998	0.4	0.2
0	0.03897	0.03875	38.97	38.75	0.00007	0	0.07	0
2	2.051	2.0437	51	43.7	1.99996	1.99999	-0.04	-0.01
4	4.0629	4.0494	62.9	49.4	3.99999	3.9997	-0.01	-0.3
6	6.0749	6.055	74.9	55	6	6	0	0
8	8.0868	8.06	86.8	60	8.0001	8	0.1	0
10	10.0987	10.065	98.7	65	10.0003	9.9998	0.3	-0.2
12	12.1095	12.07	109.5	70	11.9997	12	-0.3	0
14	14.1211	14.0759	121.1	75.9	13.9995	14	-0.5	0
16	16.1325	16.0812	132.5	81.2	15.9995	16	-0.5	0
18	18.144	18.0865	144	86.5	17.9998	18	-0.2	0
20	20.1555	20.0919	155.5	91.9	20.0004	19.9999	0.4	-0.1
22	22.1664	22.0972	166.4	97.2	22.0004	21.9999	0.4	-0.1
24	24.177	24.1028	177	102.8	24.0007	23.9998	0.7	-0.2
26	26.1882	26.1078	188.2	107.8	26.001	26	1	0
28	28.199	28.113	199	113	28.0001	27.9998	0.1	-0.2
30	30.21	30.118	210	118	30.001	29.9999	1	-0.1
32	32.221	32.124	221	124	32.0018	32.0002	1.8	0.2

表 4-3. 测量数据 (续)

设定值 (V)	校准前				校准后			
	输出值 (V)	ADC 读取值 (V)	输出误差 (mV)	读取误差 (mV)	DMM 读取值 (V)	ADC 读取值 (V)	输出误差 (mV)	读取误差 (mV)
34	34.231	34.129	231	129	34.002	34	2	0
36	36.241	36.135	241	135	36.002	36	2	0
38	38.252	38.1396	252	139.6	38.002	38	2	0
40	40.261	40.145	261	145	40.002	40	2	0

4.4.1.2 FV 0V-80V , 500mA , Comp = 10k+470nF , DUT = 3mΩ

图 4-15 和图 4-16 显示了校准前的误差。

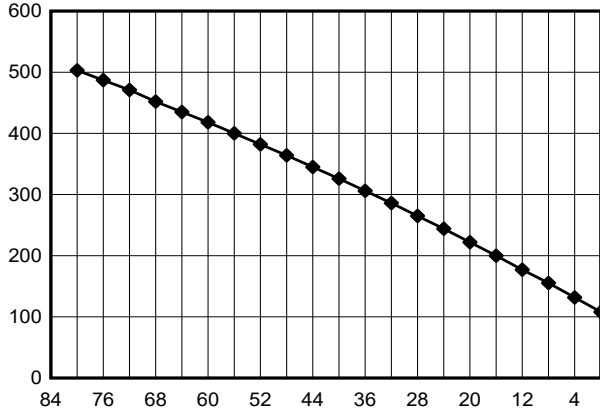


图 4-15. FV 0V-80V 500mA 模式下校准前的电压输出误差 (y-mV、x-V)

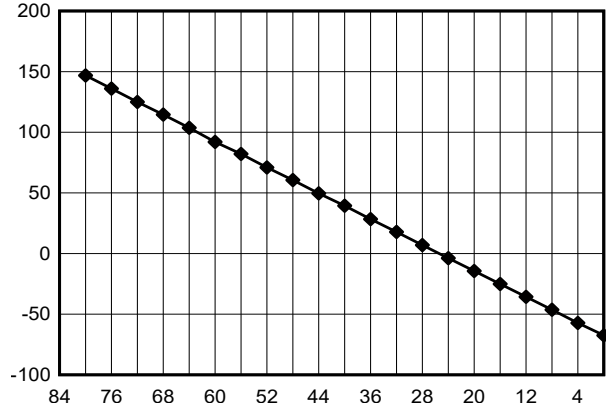


图 4-16. FV 0V-80V 量程模式下校准前的 ADC 电压读取误差 (y-mV、x-V)

图 4-17 和图 4-18 显示了校准后的误差。

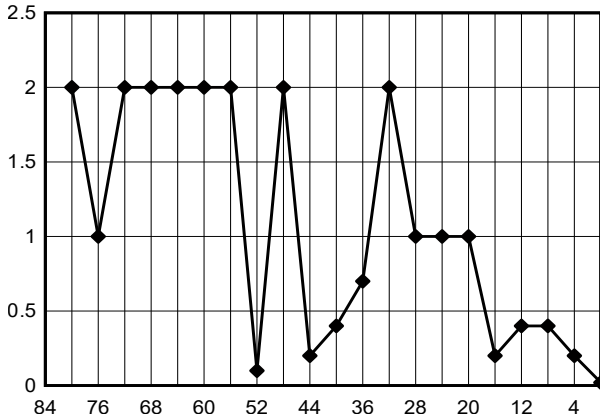


图 4-17. FV 0V-80V 500mA 模式下校准后的电压输出误差 (y-mV、x-V)

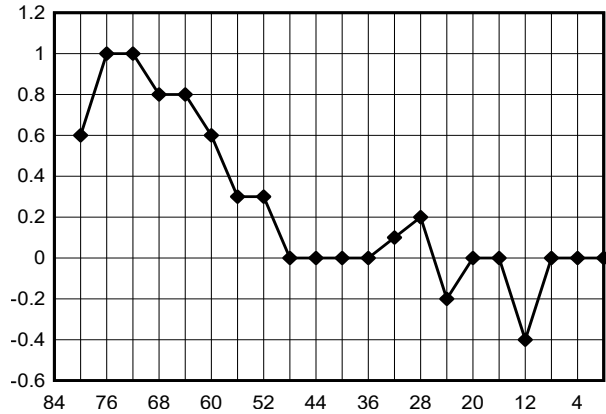


图 4-18. FV 0V-80V 500mA 模式下校准后的 ADC 电压读取误差 (y-mV、x-V)

4.4.1.3 FI、±40V、10mA、Comp = 10k + 470nF、DUT = 3MΩ

由于电流检测电阻器连接的是正常电阻器（而不是精密电阻器），因此输出电流线性误差会因温度上升而变得更严重。如果需要更精确的测试，则为精密检测电阻器提供了预留位置。

图 4-19 和 FV ±40V 10mA 模式下校准前的 ADC 电流读取误差 ($y-\mu A$ 、 $x-mA$) 显示了校准前的误差。

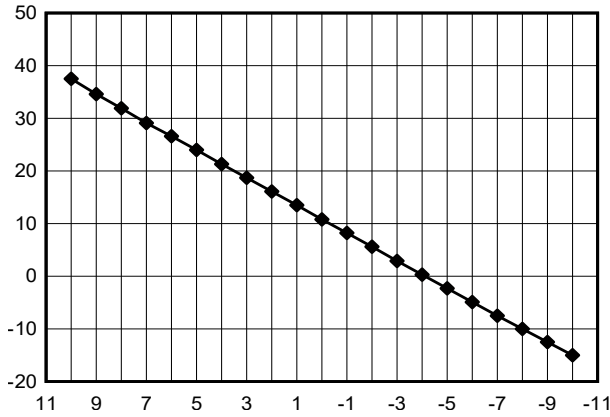


图 4-19. FV ±40V 10mA 模式下校准前的电流输出误差 ($y-\mu A$ 、 $x-mA$)

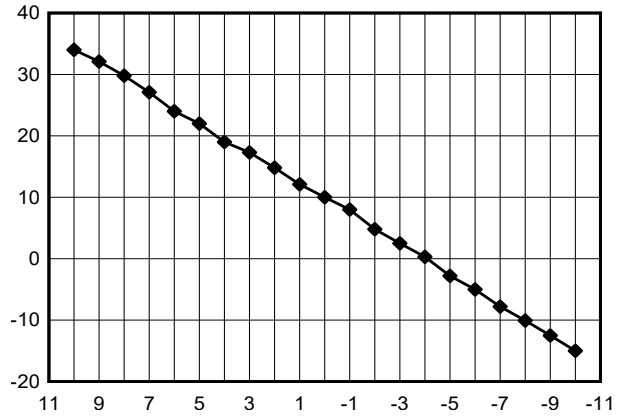


图 4-20. FV ±40V 10mA 模式下校准前的 ADC 电流读取误差 ($y-\mu A$ 、 $x-mA$)

图 4-21 和图 4-22 显示了校准后的误差。

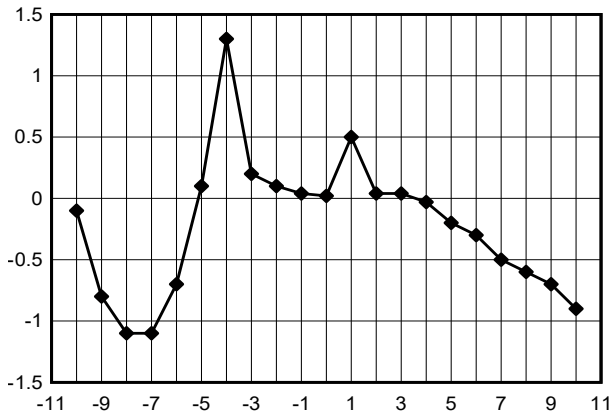


图 4-21. FV ±40V 10mA 模式下校准后的电流输出误差 ($y-\mu A$ 、 $x-mA$)

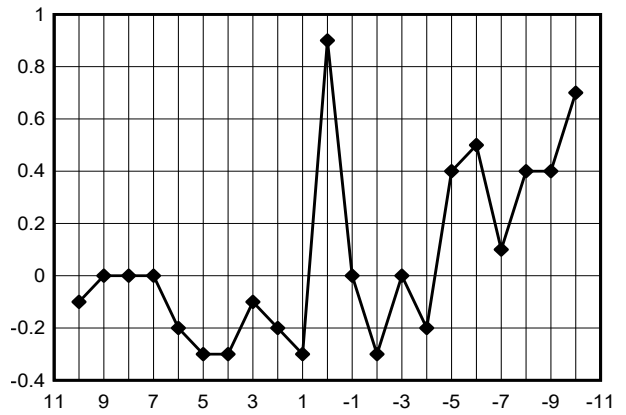


图 4-22. FV ±40V 10mA 模式下校准后的 ADC 电流读取误差 ($y-\mu A$ 、 $x-mA$)

4.4.1.4 缓冲器、 $\pm 40V$ 、 $10mA$ 、 $Comp = 10k + 470nF$ 、 $DUT = 3M\Omega$

图 4-23 和图 4-24 显示了校准前的误差。

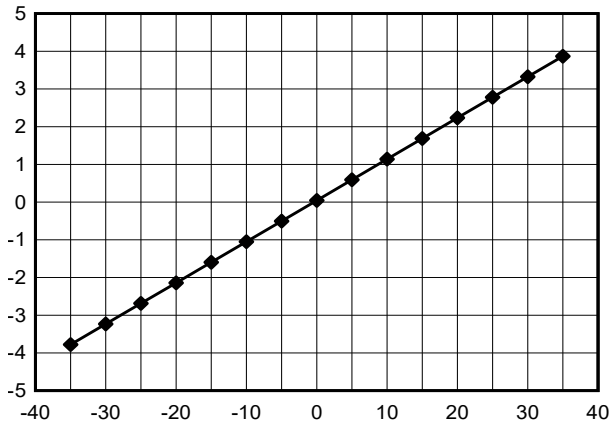


图 4-23. 缓冲器 $\pm 40V$ $500mA$ 模式下校准前的电压输出误差 (y-V、x-V)

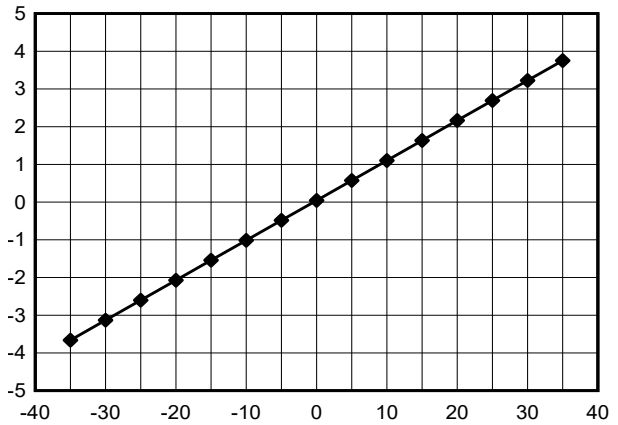


图 4-24. 缓冲器 $\pm 40V$ $500mA$ 模式下校准前的 ADC 电压读取误差 (y-V、x-V)

图 4-25 和图 4-26 显示了校准后的误差。

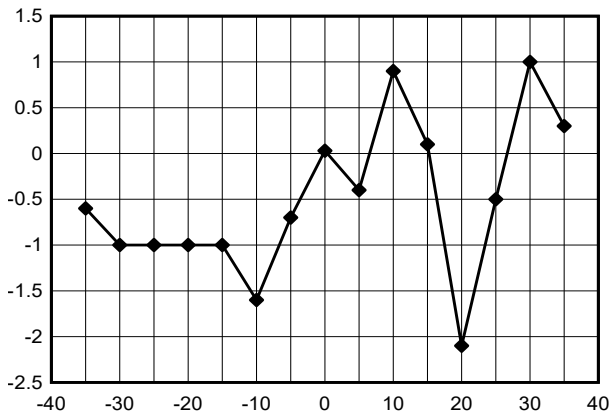


图 4-25. 缓冲器 $\pm 40V$ $500mA$ 模式下校准后的电压输出误差 (y-mV、x-V)

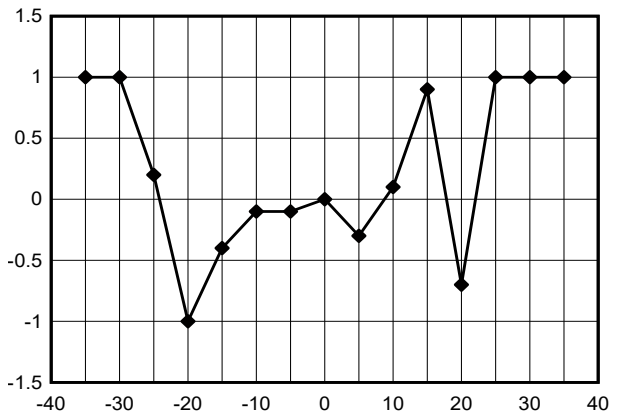


图 4-26. 缓冲器 $\pm 40V$ $500mA$ 模式下校准后的 ADC 电压读取误差 (y-mV、x-V)

4.4.2 瞬态

图 4-27 至图 4-32 显示了不同条件下的瞬变测试结果。

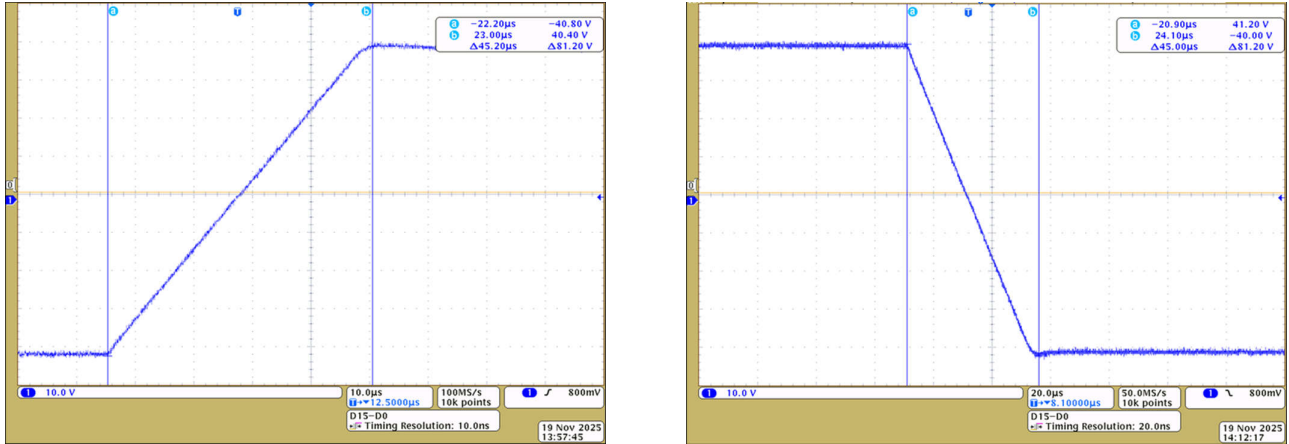


图 4-27. FV ±40V、500mA 瞬态特性，Comp = 10k+10nF，DUT = 3mΩ

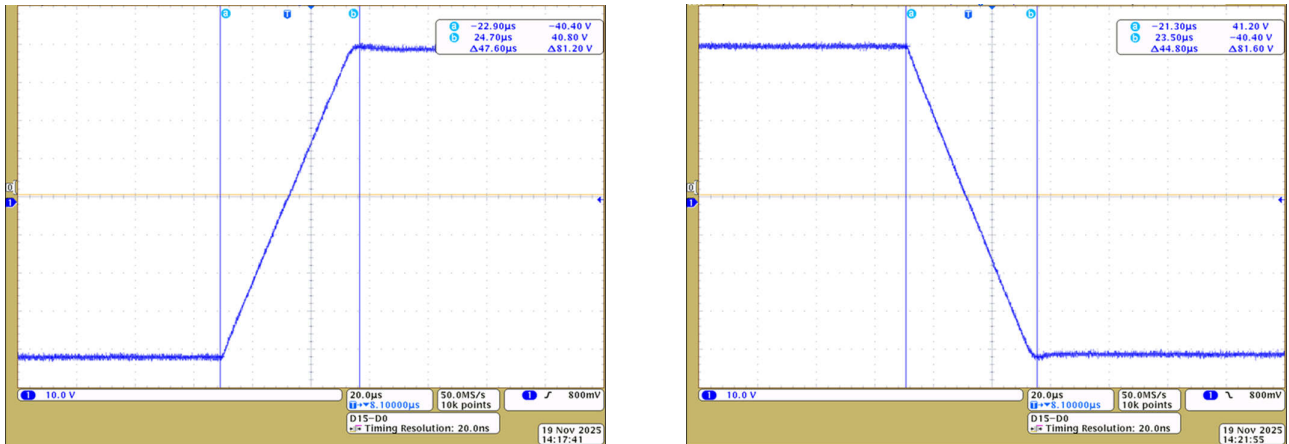


图 4-28. FV ±40V、10mA 瞬态特性，Comp = 10k+10nF，DUT = 3mΩ

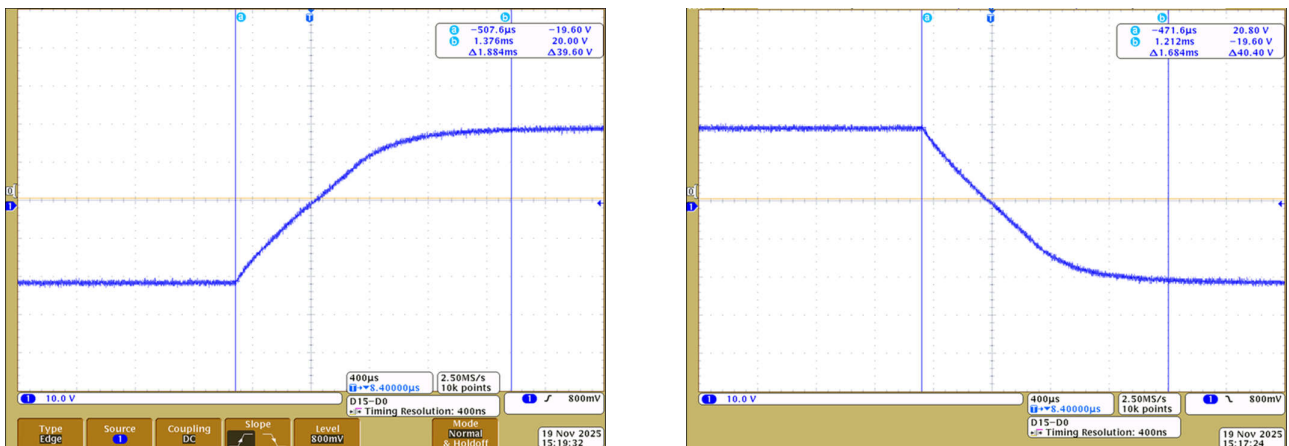


图 4-29. FV ±40V、10µA 瞬态特性，Comp = 10k+470nF，DUT = 示波器

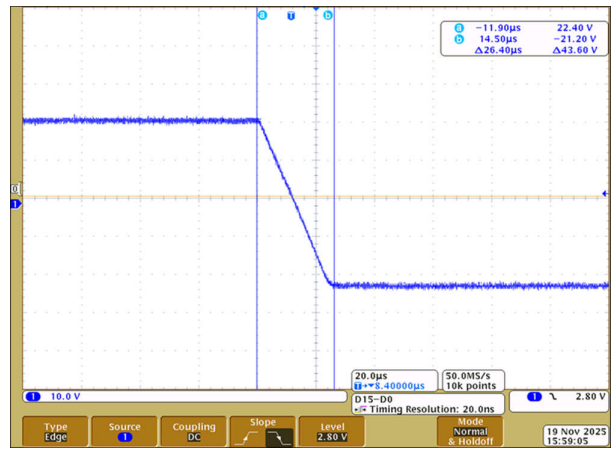
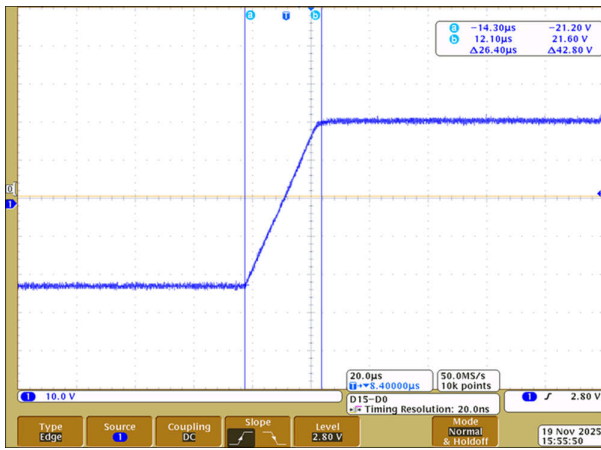


图 4-30. FI $\pm 40\text{V}$ 、 500mA 瞬态特性，Comp = $10\text{k}+10\text{nF}$ ，DUT = $43\ \Omega$

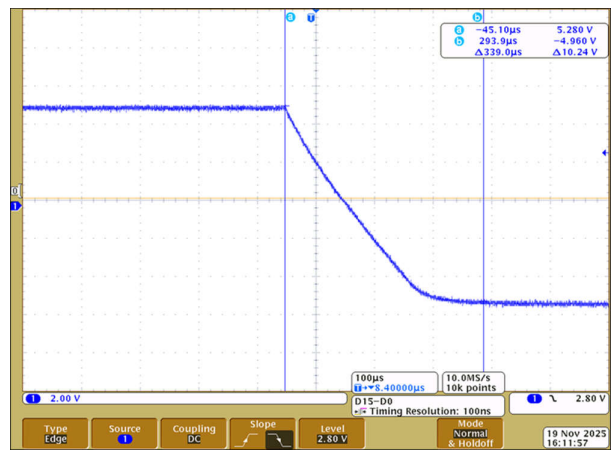
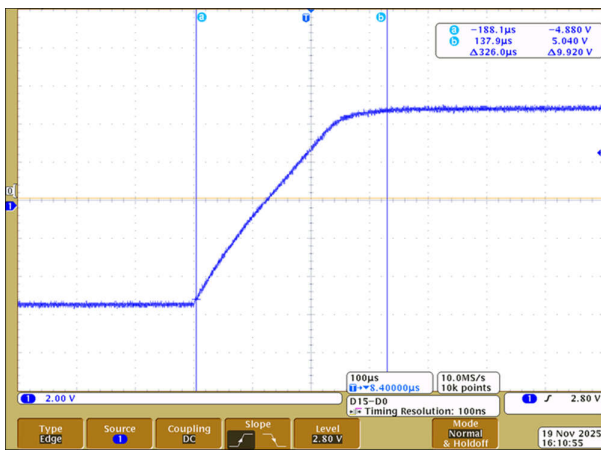


图 4-31. FI $\pm 40\text{V}$ 、 10mA 瞬态特性，Comp = $10\text{k}+470\text{nF}$ ，DUT = $510\ \Omega$

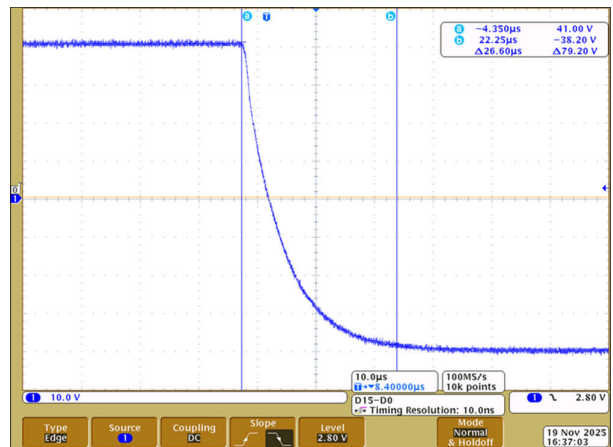
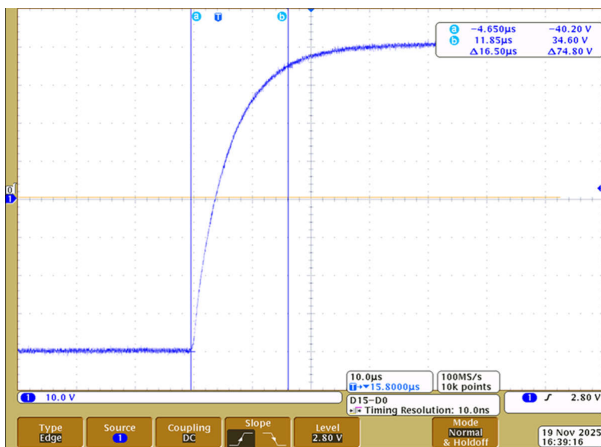


图 4-32. 缓冲模式 $\pm 40\text{V}$ 、 500mA 瞬态特性，Comp = $10\text{k}+5.6\text{k}||1\text{nF}$ ，DUT = $3\text{m}\ \Omega$

4.4.3 电容负载

图 4-33 和图 4-34 显示了不同条件下的电容负载测试结果。

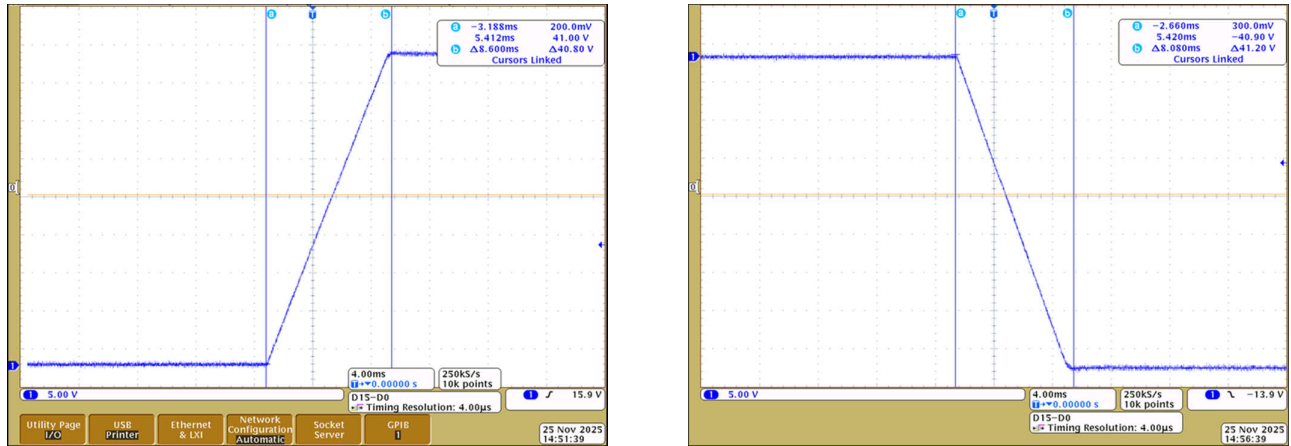


图 4-33. CV 的瞬态、±40V、500mA、Comp = 10k + 470nF、DUT = 3 × 33 μF (AL、400V 额定值)

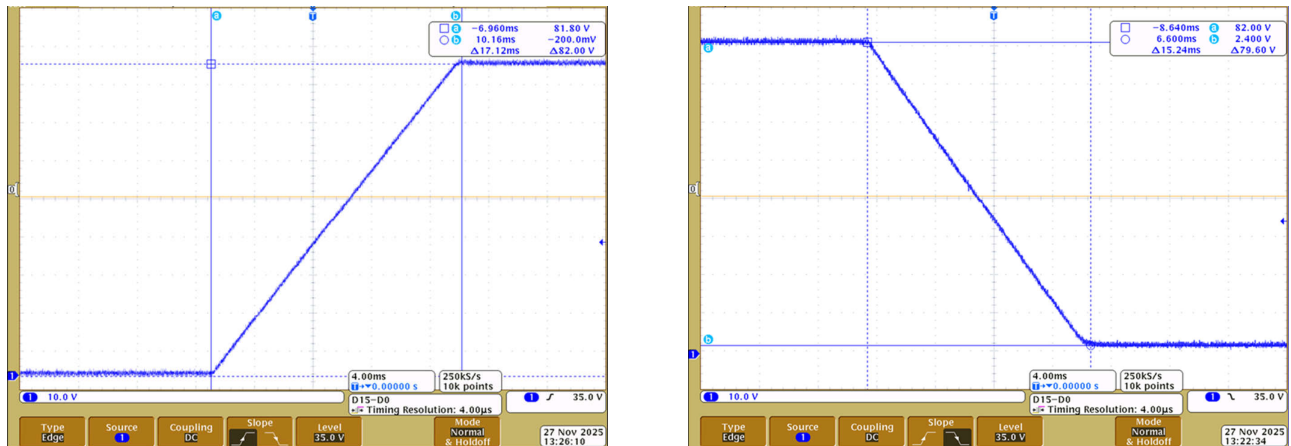
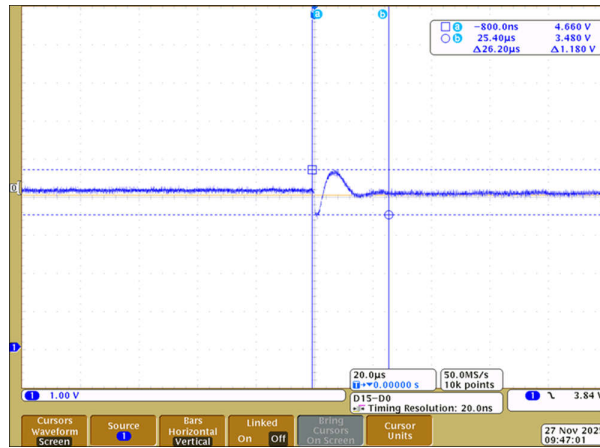


图 4-34. CV 的瞬态、0V 至 80V、500mA、Comp = 10k + 470nF、DUT = 3 × 33 μF (AL、400V 额定值)

4.4.4 毛刺

图 4-35 显示了仅在从 500mA 电流量程切换到 10mA 量程时出现的毛刺。从 10mA 切换到 500mA 时，毛刺较难观察到。



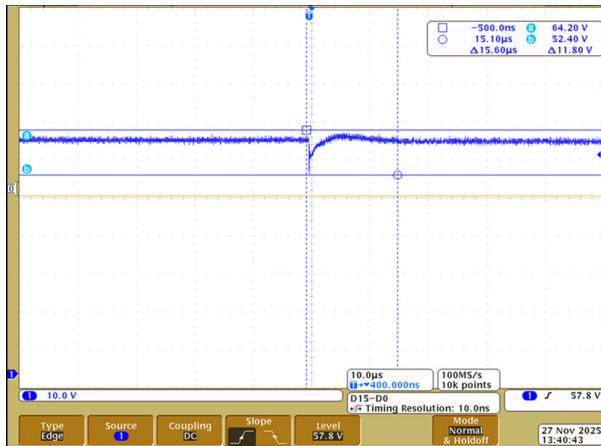
恒压模式，强制电压 = 4V，±40V，500mA，Comp = 10k+10nF，DUT = 510 Ω

图 4-35. 从 500mA 切换到 10mA 电流量程时的切换毛刺瞬态

从 500mA 量程切换到 10mA 量程时，将补偿网络改为 15k+10nF 可减少电压过冲。

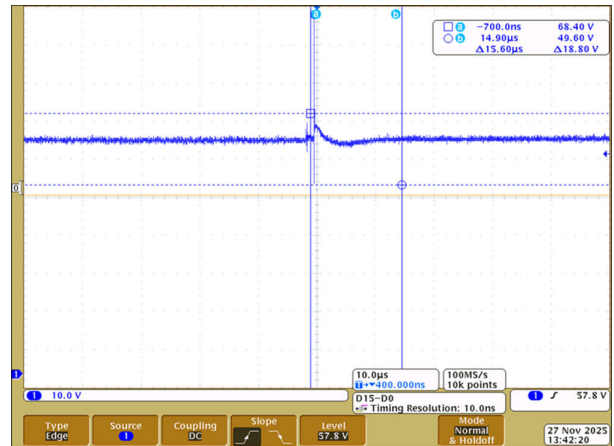
4.4.5 趋稳时间

图 4-36 显示了在 60V 恒压模式下，通过手动连接 DUT 线缆，电流从 0mA 切换到 470mA 的过程。图 4-37 显示了在 60V 恒压模式下，通过手动断开 DUT 线缆，电流从 470mA 切换到 0mA 的过程。



恒压模式，0V 至 80V 量程，500mA 量程，±500mA 钳位，
DUT = 128 Ω，Comp = 20k+10nF

图 4-36. 从空载到满载的趋稳瞬态

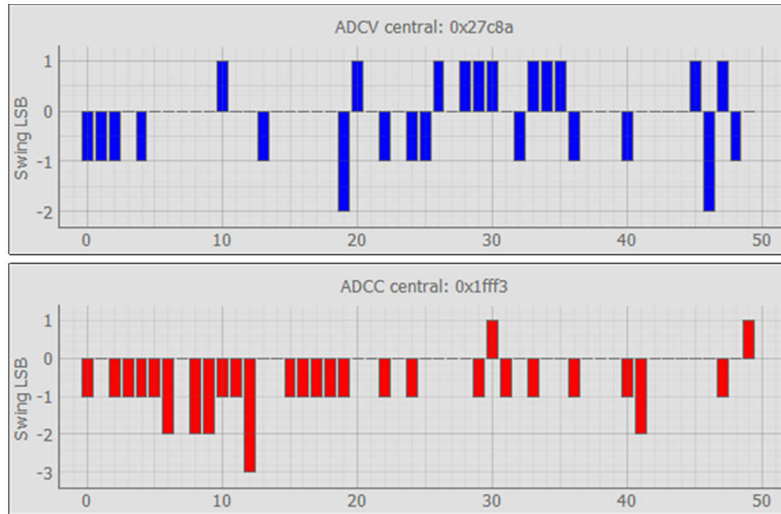


恒压模式，0V 至 80V 量程，500mA 量程，±500mA 钳位，
DUT = 128 Ω，Comp = 20k+10nF

图 4-37. 从满载到空载的趋稳瞬态

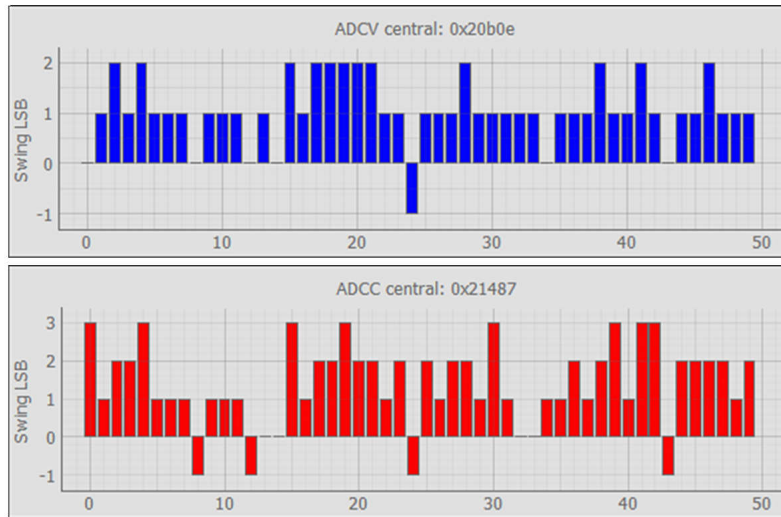
4.4.6 ADC 摆幅 LSB

图 4-38 和图 4-39 展示了 ADC 摆幅 LSB 强制电压和强制电流图表。



CV、500mA、Comp = 10k + 470nF、强制 = 10V、DUT = 开路

图 4-38. 强制电压下的摆幅 LSB



CC、500mA、Comp = 10k + 470nF、强制 = 20mA、DUT = 410 Ω

图 4-39. 强制电流下的摆幅 LSB

5 设计和文档支持

5.1 设计文件

5.1.1 原理图

要下载原理图，请参阅 [TIDA-010962](#) 中的设计文件。

5.1.2 BOM

要下载物料清单 (BOM)，请参阅 [TIDA-010962](#) 中的设计文件。

5.1.3 PCB 布局建议

5.1.3.1 布局图

要下载板层图，请参阅 [TIDA-010962](#) 中的设计文件。

5.2 工具与软件

工具

[TMDSCNCD280039C](#)

F280039C 控制卡评估模块

软件

[CCSTUDIO](#)

Code Composer Studio (CCS) 集成开发环境 (IDE)

[UNIFLASH](#)

UniFlash 闪存编程工具

[FVI80GUI](#)

TIDA-010962 PC 控制 GUI

5.3 文档支持

1. 德州仪器 (TI)，[DAC11001B 20 位低噪声、超低谐波失真、快速趋稳、高电压输出数模转换器 \(DAC\) 数据表](#)
2. 德州仪器 (TI)，[DACx0502 具有精密内部基准的 16 位、14 位和 12 位 1-LSB INL 电压输出 DAC 数据表](#)
3. 德州仪器 (TI)，[TCAL9539 具有中断输出、复位和配置寄存器的低电压 16 位 I2C 总线，SMBus I/O 扩展器数据表](#)
4. 德州仪器 (TI)，[TMS320F28003x 实时微控制器数据表](#)

5.4 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

5.5 商标

TI E2E™ is a trademark of Texas Instruments.

Type-C® is a registered trademark of USB Implementers Forum.

Microsoft® and Windows® are registered trademarks of Microsoft Corporation.

所有商标均为其各自所有者的财产。

6 作者简介

ZHU JINGQUAN 是德州仪器 (TI) 的系统工程师，负责开发面向测试和测量应用的参考设计。他拥有中国哈尔滨工业大学的学士和硕士学位。

7 致谢

特别感谢 **Anand Shaury** 在开发 TIDA-010962 参考设计期间提供的支持。

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 [TI 销售条款](#)、[TI 通用质量指南](#) 或 [ti.com](#) 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月