

ADS52J65 8チャンネル、16ビット、125MSPS、70mW/チャンネルのADC、JESD204Bインターフェイス搭載

1 特長

- 16ビットの分解能、アイドルSNR：80dBFS
- 125MSPS時70mW/チャンネル、レーンあたり4チャンネル
- 62.5MSPS時45mW/チャンネル、レーンあたり8チャンネル
- フルスケール入力：2V_{PP}
- フルスケールSNR：f_{in} = 10MHz時78dBFS
- フルスケールSFDR：f_{in} = 10MHz時-85dBc
- アナログ入力-3dB帯域幅= 250MHz
- 2V_{PP}入力での最大入力信号周波数= 130MHz
- 高速で安定した過負荷回復
- 高度なデジタル機能
 - 自動DCオフセット補正
 - デジタル平均
- デジタルI/Q復調器
 - フラクショナル間引きフィルタ：M = 1~63 (0.25刻み)
 - 間引き後のデータ出力レート低減
 - 80MSPSおよび間引き= 2で64mW/チャンネル
 - 32のプリセット・プロファイルを持つオンチップRAM
- JESD204Bサブクラス0、1、2
 - JESDレーンごとに2、4、8チャンネル
 - 10GbpsのJESDインターフェイス
 - 短いトレース(5インチ未満)で最高12.8Gbpsのレーン速度に対応
- 64ピン非磁性9x9mmパッケージ

2 アプリケーション

- 医用画像処理：超音波、MRI
- 高周波数超音波
- 非破壊試験(NDT)
- レーダー、LIDAR、分光計
- デジタル・オシロスコープおよびデータ収集

3 概要

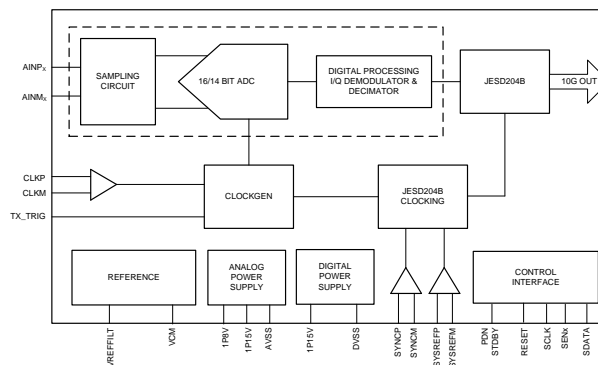
8チャンネル、16ビットのADS52J65 A/Dコンバータ(ADC)には、CMOSプロセスと革新的な回路技術が採用されています。低消費電力で動作するように設計されており、2V_{pp}のフルスケール入力で非常に優れた信号対雑音比(SNR)を実現します。5MHz時のアイドルSNRは80dBFS、フルスケールSNRは78dBFSです。入力帯域幅が250MHzと広いため、高周波数医用超音波、磁気共鳴画像診断、マルチ・チャンネル・データ収集といった幅広い用途に適しています。また、デバイス間で一致するように調整された内部基準電圧も備えています。

製品情報⁽¹⁾

型番	パッケージ	本体サイズ(公称)
ADS52J65	VQFN (64)	9.00mm×9.00mm

(1) 巻末の注文情報を参照してください。

ブロック図



目次

1	特長	1	6	デバイスおよびドキュメントのサポート	4
2	アプリケーション	1	6.1	関連資料	4
3	概要	1	6.2	商標	4
4	改訂履歴	2	6.3	静電気放電に関する注意事項	4
5	概要 (続き)	3	6.4	Glossary	4
			7	メカニカル、パッケージ、および注文情報	4

4 改訂履歴

日付	リビジョン	注
2018年12月	*	初版

5 概要（続き）

ADS52J65には、フラクショナル間引きフィルタによるデジタルI/Q復調器など、高度なデジタル機能が搭載されています。JESD204B規格に基づき、各チャンネルのADCデータは8B/10B方式で符号化され、電流モード・ロジック(CML)出力バッファによりSerDesデータ・ストリームとして送信されます。8つのチャンネル全部のADCデータを1つのCMLバッファ(1レーンSerDes)により、最大12.8Gbpsのデータ・レートで出力できます。SerDes出力の採用により、インターフェイス・ライン数が削減されています。加えて低消費電力設計であるため、8つのチャンネルを9mm×9mmのVQFNに封止して、集積密度の高いシステムを実現しています。また、すべてのADCデータを4つのCMLバッファ(4レーンSerDes)で送信するモードもサポートしており、1レーンあたりのSerDesデータ・レートを低減して、低コストのFPGAを実現しています。

ADS52J65は非磁性VQFNパッケージで供給されるため、磁気アーチファクトを生じることはありません。このデバイスは-40°C～+85°Cで仕様が規定されています。

6 デバイスおよびドキュメントのサポート

6.1 関連資料

関連資料については、以下を参照してください。

- 『[JESD204B概要](#)』
- 『[高速データ・コンバータのクロック供給](#)』
- 『[ADS52J90 10ビット、12ビット、14ビットのマルチチャンネル、低消費電力、LVDSおよびJESD出力搭載の高速ADC](#)』
- 『[ADS5263 クワッド・チャンネル、16ビット、100MSPS、高SNR ADC](#)』
- 『[AFE5818 16チャンネル、超音波アナログ・フロントエンド、電力140mW/チャンネル、ノイズ0.75nV/√Hz、14ビット/65MSPSまたは12ビット/80MSPS ADC、およびパッシブCWミキサー](#)』
- 『[ISO724x 高速、クワッド・チャンネルのデジタル・アイソレータ](#)』
- 『[LMK0482x 超低ノイズ、JESD204B準拠のクロック・ジッタ・クリーナ、デュアル・ループPLL搭載](#)』
- 『[SN74AUP1T04 低消費電力、1.8/2.5/3.3V入力、3.3V CMOS出力、シングル・インバータ・ゲート](#)』
- 『[THS413x 高速、低ノイズ、完全差動I/Oアンプ](#)』

6.2 商標

All trademarks are the property of their respective owners.

6.3 静電気放電に関する注意事項



これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時は、MOSゲートに対する静電破壊を防止するために、リード線同士をショートさせておくか、デバイスを導電フォームに入れる必要があります。

6.4 Glossary

[SLYZ022](#) — TI Glossary.

This glossary lists and explains terms, acronyms, and definitions.

7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件 (www.tij.co.jp/ja-jp/legal/termssofsale.html)、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

Copyright © 2019, Texas Instruments Incorporated

日本語版 日本テキサス・インスツルメンツ株式会社

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
ADS52J65IRGCR	ACTIVE	VQFN	RGC	64	2000	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 85	ADS52J65	Samples
ADS52J65IRGCT	ACTIVE	VQFN	RGC	64	250	RoHS & Green	SN	Level-3-260C-168 HR	-40 to 85	ADS52J65	Samples

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

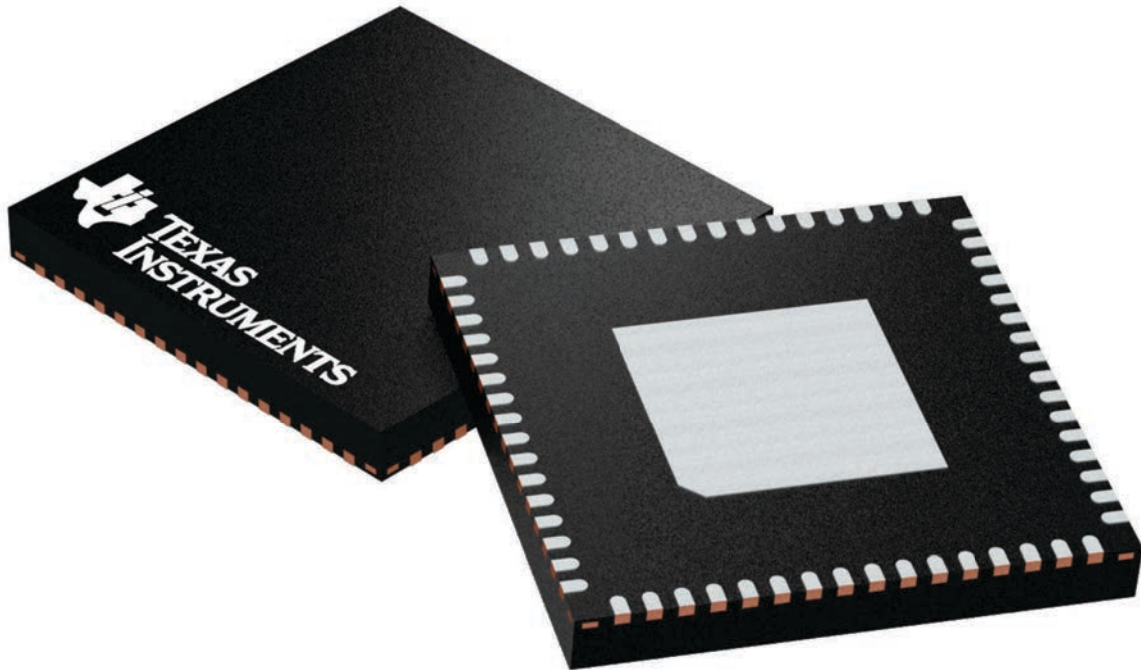
GENERIC PACKAGE VIEW

RGC 64

VQFN - 1 mm max height

9 x 9, 0.5 mm pitch

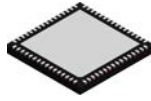
PLASTIC QUAD FLATPACK - NO LEAD



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

4224597/A

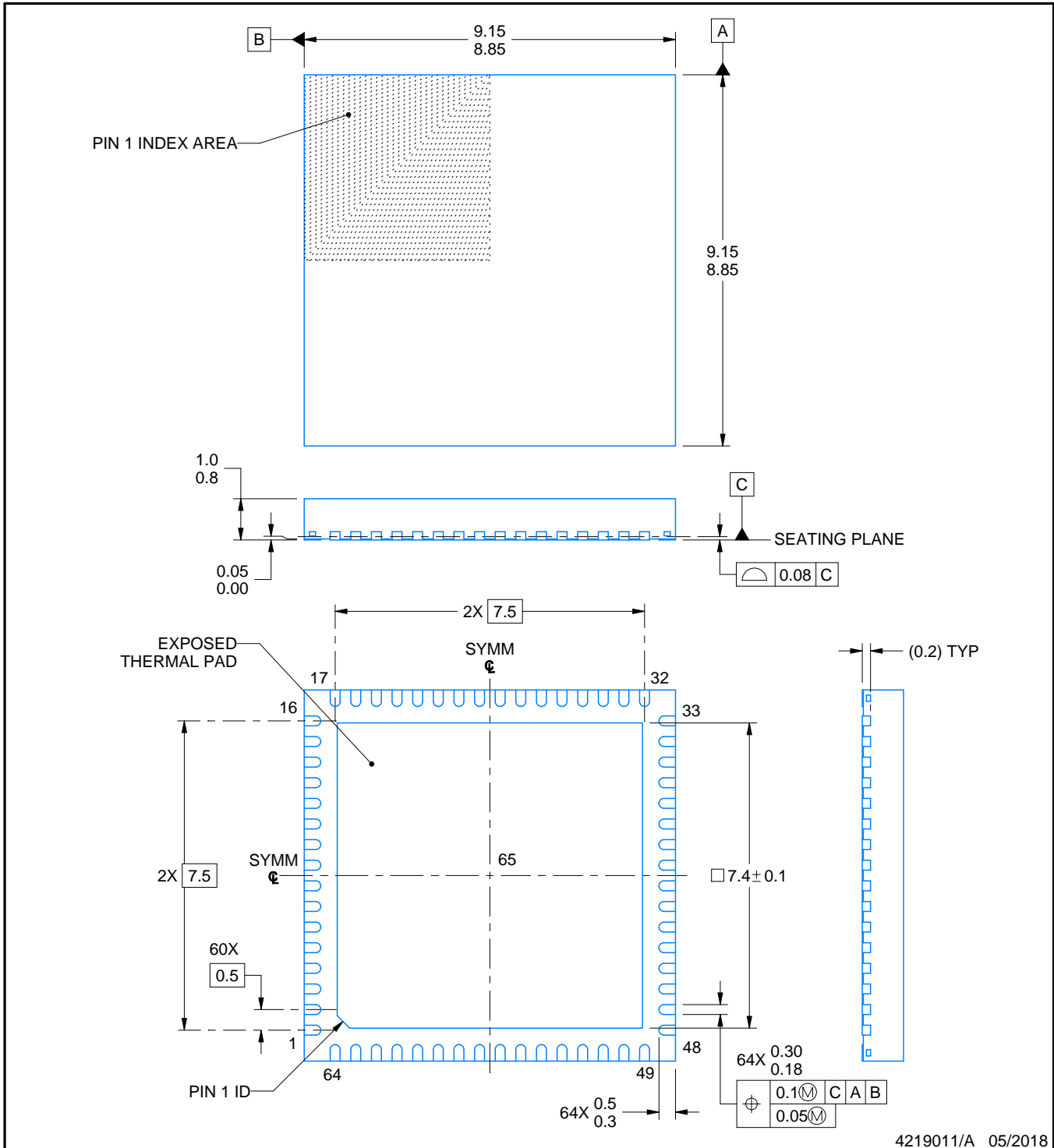
RGC0064H



PACKAGE OUTLINE

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4219011/A 05/2018

NOTES:

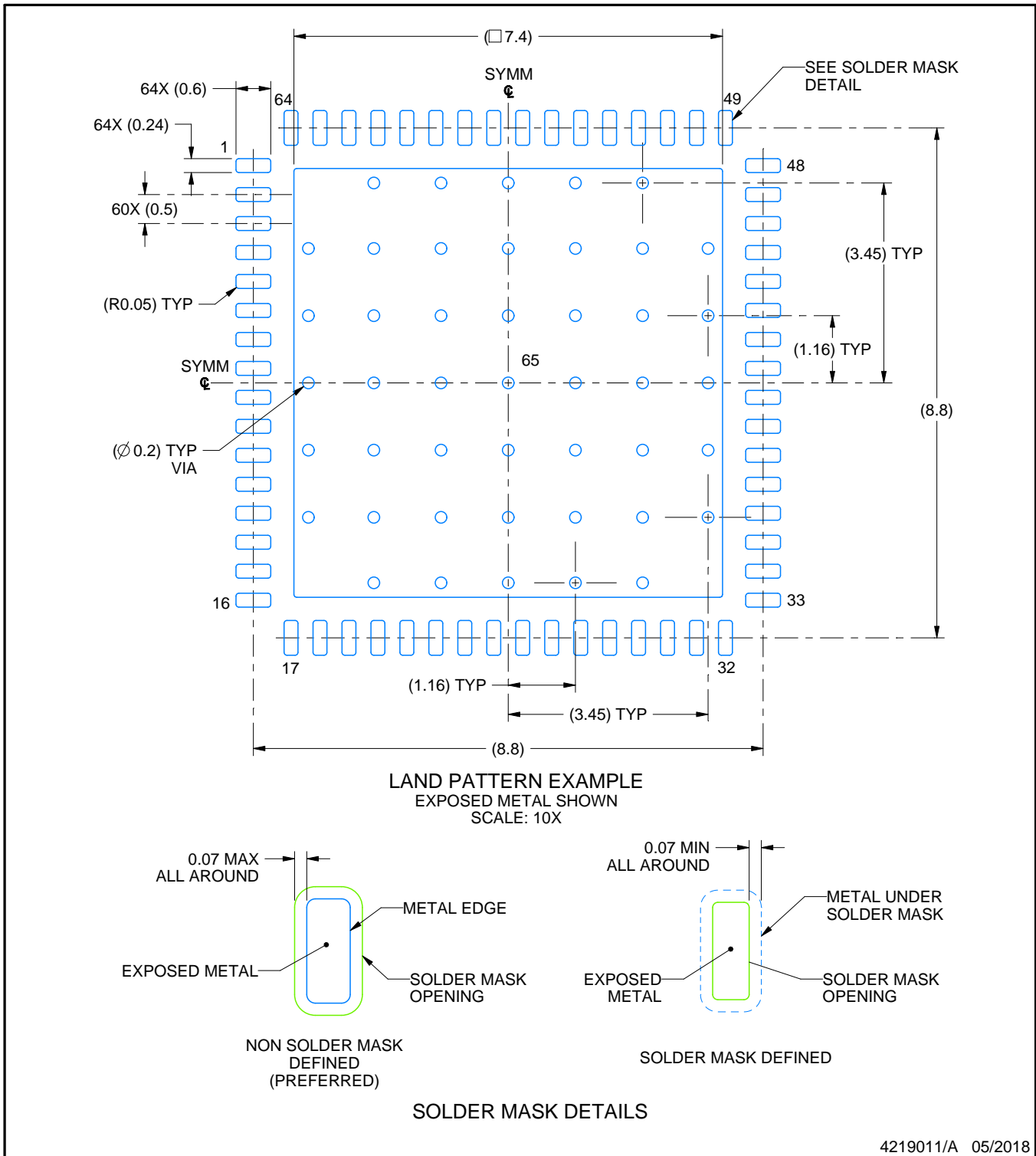
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RGC0064H

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4219011/A 05/2018

NOTES: (continued)

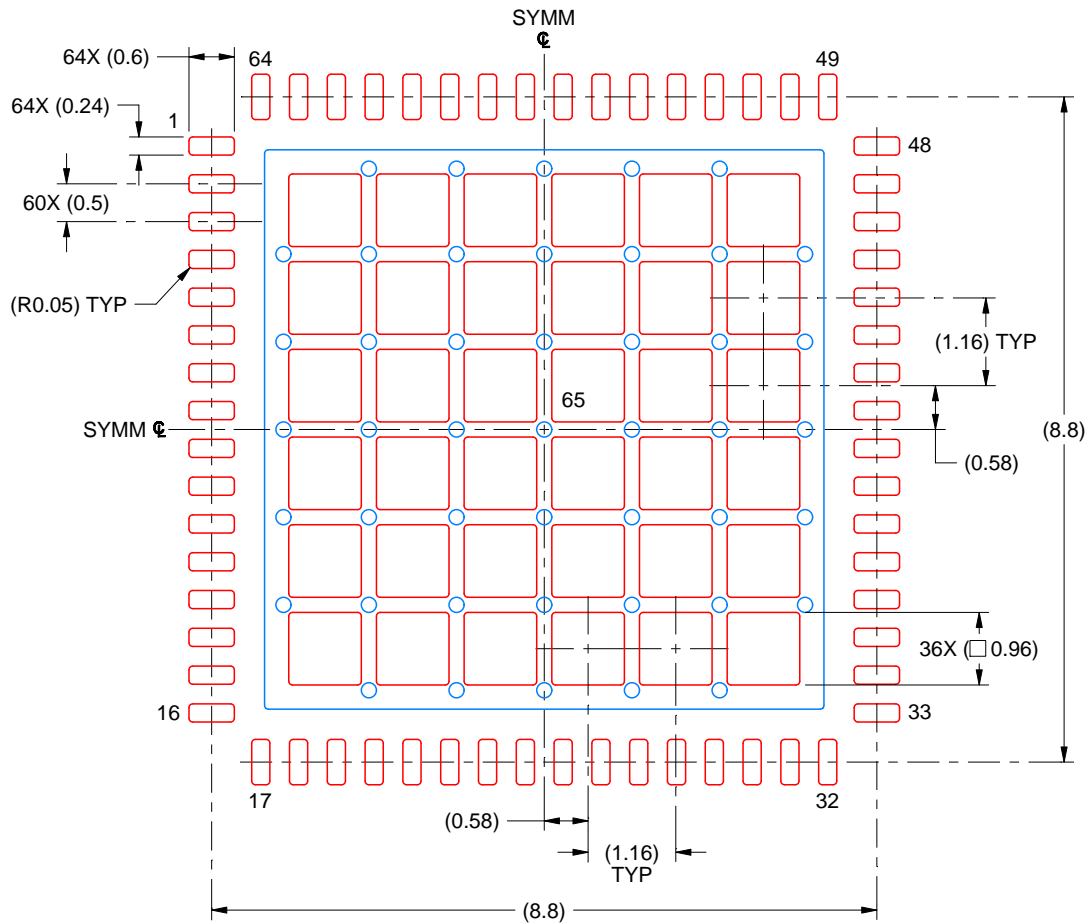
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RGC0064H

VQFN - 1 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
 BASED ON 0.125 MM THICK STENCIL
 SCALE: 10X

EXPOSED PAD 65
 61% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4219011/A 05/2018

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件 (www.tij.co.jp/ja-jp/legal/termsofsale.html)、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

Copyright © 2020, Texas Instruments Incorporated

日本語版 日本テキサス・インスツルメンツ株式会社