

# 12ビット、200kHz、マイクロパワー・サンプリング ADコンバータ

## 特長

- 200kHz サンプリング・レート
- マイクロパワー：
  - 1.6mW/200kHz時
  - 0.54mW/75kHz時
  - 0.06mW/7.5kHz時
- パワー・ダウン：3 $\mu$ A (Max)
- Mini-DIP-8、SO-8およびMSOP-8パッケージ
- 擬似差動入力
- シリアル・インターフェイス

## アプリケーション

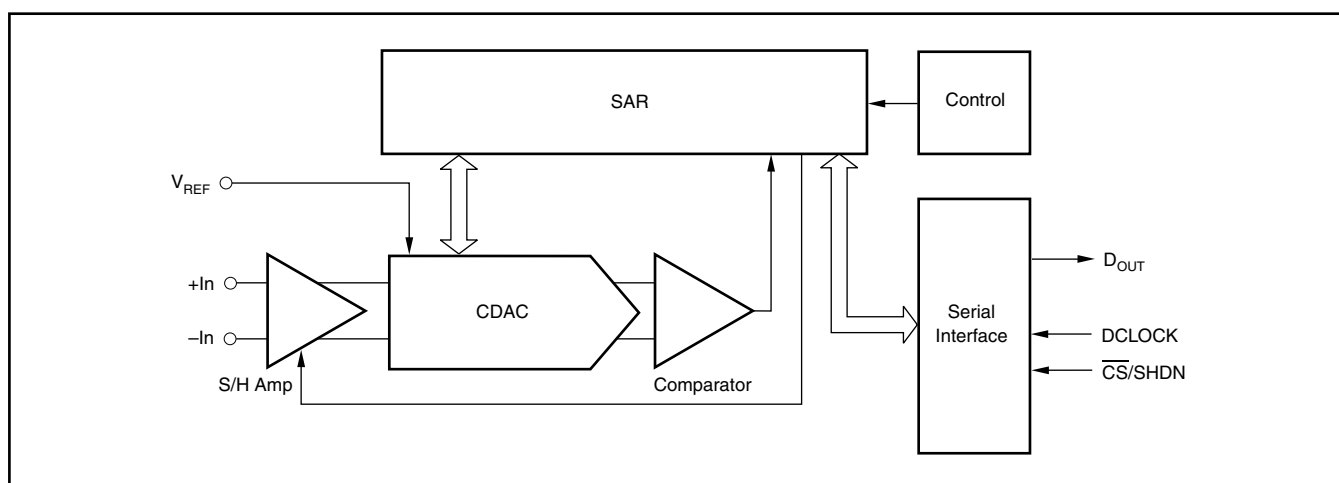
- バッテリー駆動システム
- リモート・データ・アキュイジション
- 絶縁型データ・アキュイジション
- 同時サンプリング、マルチチャネル・システム

## 概要

ADS7822は、2.7V~5.25Vの電源電圧範囲で動作する、12ビット・サンプリングADコンバータです。200kHzの最大変換レートで動作する場合でも、消費電力は非常に微小です。低速でのAD変換レートでは、高速動作のデバイスではパワーダウン・モードで動作する時間が長くなり、7.5kHzにおける消費電力は60 $\mu$ Wです。

ADS7822は、2.0V~5Vでの動作、同期シリアル・インターフェイスおよび擬似差動入力の特徴です。基準電圧は、50mV~ $V_{CC}$ の範囲で設定可能です。

超低消費電力および小型サイズのADS7822は、バッテリーで駆動するシステムに最適です。さらに、リモート・データ・アキュイジション・モジュール、同時サンプル・マルチチャネル・システムおよび絶縁型データ・アキュイジションにも最適です。ADS7822は、プラスチック製のmini-DIP-8、SO-8、またはMSOP-8パッケージで提供されます。



すべての商標および登録商標は、それぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



## 静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを伝導性のフォームに入れる必要があります。

### 製品情報<sup>(1)</sup>

製品名	最大積分直線性誤差 (LSB)	最大微分直線性誤差 (LSB)	パッケージ	パッケージ・コード	仕様温度範囲	パッケージ捺印 <sup>(2)</sup>	製品型番	出荷形態数量
ADS7822E	±2	±2	MSOP-8	DGK	-40°C ~ +85°C	A22	ADS7822E/250	テープ・リール 250
							ADS7822E/2K5	テープ・リール 2500
ADS7822EB	±1	±1	MSOP-8	DGK	-40°C ~ +85°C	A22	ADS7822EB/250	テープ・リール 250
							ADS7822EB/2K5	テープ・リール 2500
ADS7822EC	±0.75	±0.75	MSOP-8	DGK	-40°C ~ +85°C	A22	ADS7822EC/250	テープ・リール 250
							ADS7822EC/2K5	テープ・リール 2500
ADS7822P	±2	±2	プラスチック DIP-8	P	-40°C ~ +85°C	ADS7822P	ADS7822P	レール 50
ADS7822PB	±1	±1	プラスチック DIP-8	P	-40°C ~ +85°C	ADS7822PB	ADS7822PB	レール 50
ADS7822PC	±0.75	±0.75	プラスチック DIP-8	P	-40°C ~ +85°C	ADS7822PC	ADS7822PC	レール 50
ADS7822U	±2	±2	SO-8	D	-40°C ~ +85°C	ADS7822U	ADS7822U	レール 100
							ADS7822U/2K5	テープ・リール 2500
ADS7822UB	±1	±1	SO-8	D	-40°C ~ +85°C	ADS7822UB	ADS7822UB	レール 100
							ADS7822UB/2K5	テープ・リール 2500
ADS7822UC	±0.75	±0.75	SO-8	D	-40°C ~ +85°C	ADS7822UC	ADS7822UC	レール 100
							ADS7822UC/2K5	テープ・リール 2500

(1) 最新のパッケージ情報と発注情報については、このデータシートの末尾にある「追補：パッケージ・オプション」を参照するか、TIのWebサイトwww.ti.com、またはwww.tij.co.jpを参照してください。

(2) 性能のグレードに関する情報は、リール上に記されています。

### 絶対最大定格<sup>(1)</sup>

	ADS7822	単位
V <sub>CC</sub>	+6	V
アナログ入力	-0.3 ~ V <sub>CC</sub> + 0.3	V
ロジック入力	-0.3 ~ 6	V
ケース温度	+100	°C
ジャンクション温度	+150	°C
保存温度	+125	°C
外部基準電圧	+5.5	V

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて示しており、上記の値または推奨の動作条件を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態で長時間動作させると、本製品の信頼性に影響を及ぼす場合があります。

## 電気的特性：+V<sub>CC</sub> = +2.7V

特に記述のない限り、-40°C ~ +85°C、+V<sub>CC</sub>=+2.7V、V<sub>REF</sub> = +2.5V、f<sub>SAMPLE</sub> = 75kHzおよびf<sub>CLK</sub> = 16 × f<sub>SAMPLE</sub>

パラメータ	テスト条件	ADS7822			ADS7822B			ADS7822C			単位	
		MIN	TYP	MAX	MIN	TYP	MAX	MIN	TYP	MAX		
アナログ入力												
フルスケール入力範囲	+In - (-In)	0		V <sub>REF</sub>	0		V <sub>REF</sub>	0		V <sub>REF</sub>	V	
絶対入力範囲	+In - GND	-0.2		V <sub>CC</sub> + 0.2	-0.2		V <sub>CC</sub> + 0.2	-0.2		V <sub>CC</sub> + 0.2	V	
	-In - GND	-0.2		+1.0	-0.2		+1.0	-0.2		+1.0	V	
容量			25			25			25		pF	
リーク電流			±1			±1			±1		μA	
システム特性												
分解能			12			12			12		Bit	
ノー・ミッシング・コード		11			12			11			Bit	
積分直線性誤差		-2	±0.5	+2	-1	±0.5	+1	-0.75	±0.25	+0.75	LSB <sup>(1)</sup>	
微分直線性誤差		-2	±0.5	+2	-1	±0.5	+1	-0.75	±0.25	+0.75	LSB	
オフセット誤差		-3		+3	-3		+3	-1		+1	LSB	
ゲイン誤差		-3		+3	-3		+3	-1		+1	LSB	
ノイズ			33			33			33		μVrms	
電源除去			82			82			82		dB	
サンプリング・ダイナミック特性												
コンバージョン時間				12			12			12	Clk Cycles	
アキュイジション時間		1.5			1.5			1.5			Clk Cycles	
スループット・レート				75			75			75	kHz	
ダイナミック特性												
全高調波歪	V <sub>IN</sub> = 2.5V <sub>PP</sub> , 1kHz 時			-82			-82			-82	dB	
SINAD	V <sub>IN</sub> = 2.5V <sub>PP</sub> , 1kHz 時			71			71			71	dB	
スプリアス・フリー・ダイナミック・レンジ	V <sub>IN</sub> = 2.5V <sub>PP</sub> , 1kHz 時			86			86			86	dB	
リファレンス入力												
電圧範囲		0.05		V <sub>CC</sub>	0.05		V <sub>CC</sub>	0.05		V <sub>CC</sub>	V	
抵抗	$\overline{CS} = GND$ , f <sub>SAMPLE</sub> = 0Hz		5			5			5		GΩ	
	$\overline{CS} = V_{CC}$		5			5			5		GΩ	
電流	コード710h時		8	40		8	40		8	40	μA	
	f <sub>SAMPLE</sub> = 7.5kHz		0.8			0.8			0.8		μA	
	$\overline{CS} = V_{CC}$		0.001	3		0.001	3		0.001	3	μA	
デジタル入出力												
ロジック・ファミリ			CMOS			CMOS			CMOS			
ロジック・レベル	V <sub>IH</sub>	I <sub>IH</sub> = +5μA	2.0		5.5	2.0		5.5	2.0		5.5	V
	V <sub>IL</sub>	I <sub>IH</sub> = +5μA	-0.3		0.8	-0.3		0.8	-0.3		0.8	V
	V <sub>OH</sub>	I <sub>OH</sub> = -250μA		2.1		2.1		2.1		2.1		V
	V <sub>OL</sub>	I <sub>OL</sub> = 250μA			0.4			0.4			0.4	V
データ形式			ストレート・バイナリ			ストレート・バイナリ			ストレート・バイナリ			
電源												
V <sub>CC</sub>	規定性能		2.7		3.6	2.7		3.6	2.7		3.6	V
	注 <sup>(2)</sup> および注 <sup>(3)</sup> を参照		2.0		2.7	2.0		2.7	2.0		2.7	V
	注 <sup>(3)</sup> を参照		2.7		3.6	2.7		3.6	2.7		3.6	V
静止電流	f <sub>SAMPLE</sub> = 7.5kHz <sup>(4)(5)</sup>		20			20			20			μA
	f <sub>SAMPLE</sub> = 75kHz <sup>(5)</sup>		200	325		200	325		200	325		μA
パワー・ダウン	$\overline{CS} = V_{CC}$			3			3			3	μA	
温度範囲												
規定			-40		+85	-40		+85	-40		+85	°C

(1) LSBは「least significant bit」の略で、最下位ビットに相当します。V<sub>REF</sub>が+2.5Vの場合、LSBは0.61mVです。

(2) この電源電圧の範囲において、ADS7822の最大クロック・レートは1.2MHz未満です。

(3) 詳細については、「代表的特性」を参照してください。

(4) 160クロック・サイクルごとの145クロック・サイクルに対して、f<sub>CLK</sub> = 1.2MHz、 $\overline{CS} = V_{CC}$ 。

(5) これより低いサンプル・レートの詳細については「消費電力」を参照してください。

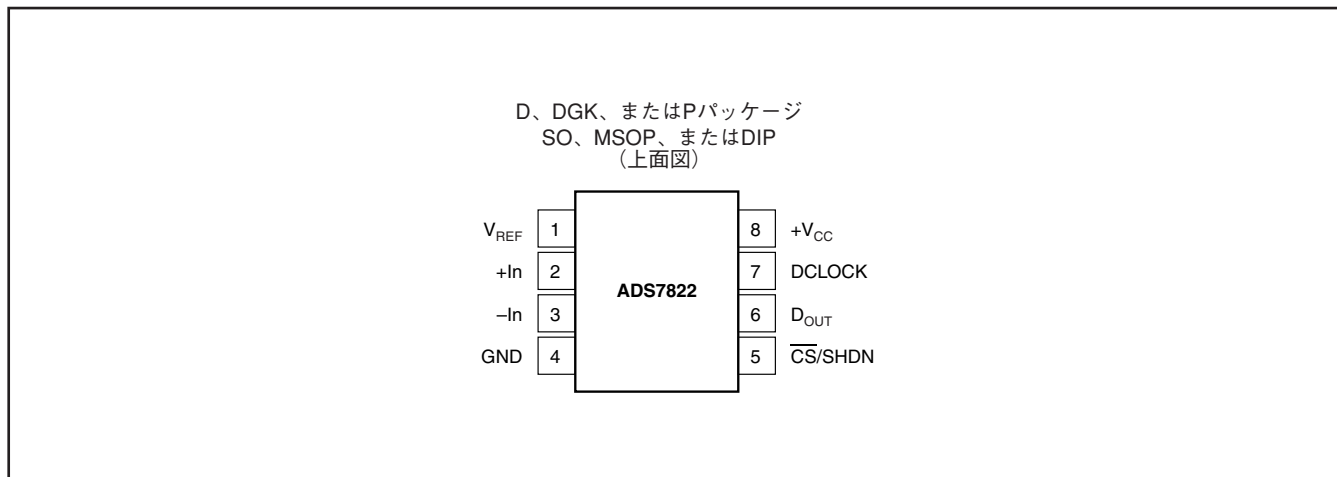
## 電気的特性：+V<sub>CC</sub> = +5V

特に記述のない限り、-40°C ~ +85°C、+V<sub>CC</sub>=+5V、V<sub>REF</sub> = +5V、f<sub>SAMPLE</sub> = 200kHzおよびf<sub>CLK</sub> = 16 × f<sub>SAMPLE</sub>

パラメータ	テスト条件	ADS7822			ADS7822B			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
<b>アナログ入力</b>								
フルスケール入力範囲	+In - (-In)	0		V <sub>REF</sub>	0		V <sub>REF</sub>	V
絶対入力範囲	+In - GND	-0.2		V <sub>CC</sub> + 0.2	-0.2		V <sub>CC</sub> + 0.2	V
	-In - GND	-0.2		+1.0	-0.2		+1.0	V
容量			25			25		pF
リーク電流			±1			±1		μA
<b>システム特性</b>								
分解能			12			12		Bit
ノー・ミッシング・コード		11			12			Bit
積分直線性誤差		-2		+2	-1		+1	LSB <sup>(1)</sup>
微分直線性誤差			±0.8		-1	±0.5	+1	LSB
オフセット誤差		-3		+3	-3		+3	LSB
ゲイン誤差		-4		+4	-3		+3	LSB
ノイズ			33			33		μVrms
電源除去			70			70		dB
<b>サンプリング・ダイナミック特性</b>								
コンバージョン時間				12			12	Clk Cycles
アキュイジション時間		1.5			1.5			Clk Cycles
スループット・レート				200			200	kHz
<b>ダイナミック特性</b>								
全高調波歪	V <sub>IN</sub> = 5V <sub>PP</sub> 、10kHz 時		-78		-78			dB
SINAD	V <sub>IN</sub> = 5V <sub>PP</sub> 、10kHz 時		71		71			dB
スプリアス・フリー・ダイナミック・レンジ	V <sub>IN</sub> = 5V <sub>PP</sub> 、10kHz 時		79		79			dB
<b>リファレンス入力</b>								
電圧範囲		0.05		V <sub>CC</sub>	0.05		V <sub>CC</sub>	V
抵抗	$\overline{CS}$ = GND、f <sub>SAMPLE</sub> = 0Hz		5		5			GΩ
	$\overline{CS}$ = V <sub>CC</sub>		5		5			GΩ
電流	コード 710h 時		40	100	40	100		μA
	f <sub>SAMPLE</sub> = 12.5kHz		2.5		2.5			μA
	$\overline{CS}$ = V <sub>CC</sub>		0.001	3	0.001	3		μA
<b>デジタル入出力</b>								
ロジック・ファミリ			CMOS			CMOS		
ロジック・レベル	V <sub>IH</sub>	I <sub>IH</sub> = +5μA	3.0	5.5	3.0	5.5		V
	V <sub>IL</sub>	I <sub>IL</sub> = +5μA	-0.3	0.8	-0.3	0.8		V
	V <sub>OH</sub>	I <sub>OH</sub> = -250μA	3.5		3.5			V
	V <sub>OL</sub>	I <sub>OL</sub> = 250μA		0.4		0.4		V
データ形式		ストレート・バイナリ			ストレート・バイナリ			
<b>電源要件</b>								
V <sub>CC</sub>	規定性能	4.75		5.25	4.75		5.25	V
静止電流	f <sub>SAMPLE</sub> = 200kHz		320	550	320	550		μA
パワー・ダウン	$\overline{CS}$ = V <sub>CC</sub>			3			3	μA
<b>温度範囲</b>								
規定性能		-40		+85	-40		+85	°C

(1) LSBは「least significant bit」の略で、最下位ビットに相当します。V<sub>REF</sub>が+5Vの場合、LSBは1.22mVです。

## ピン配置

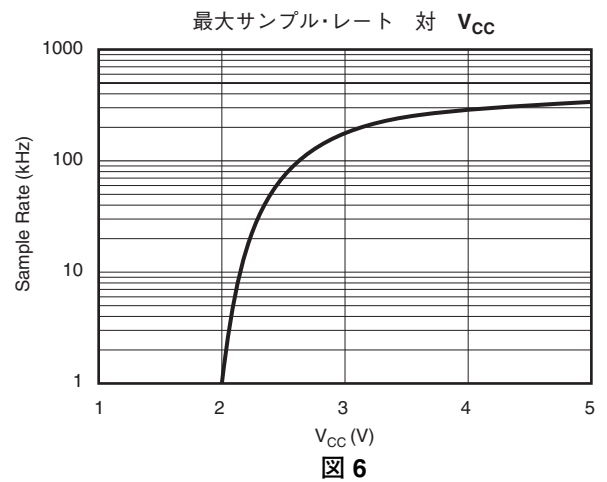
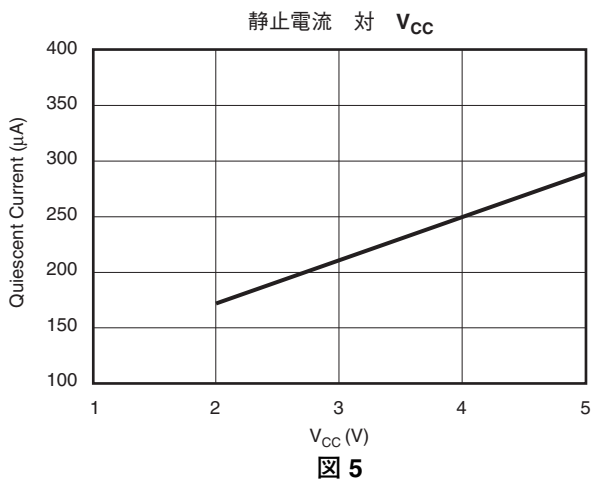
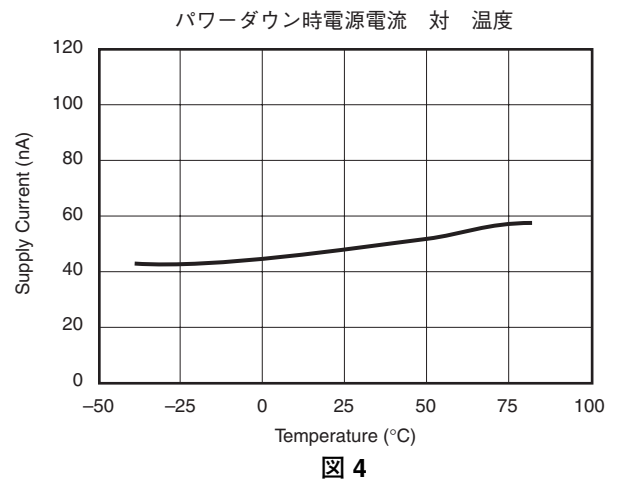
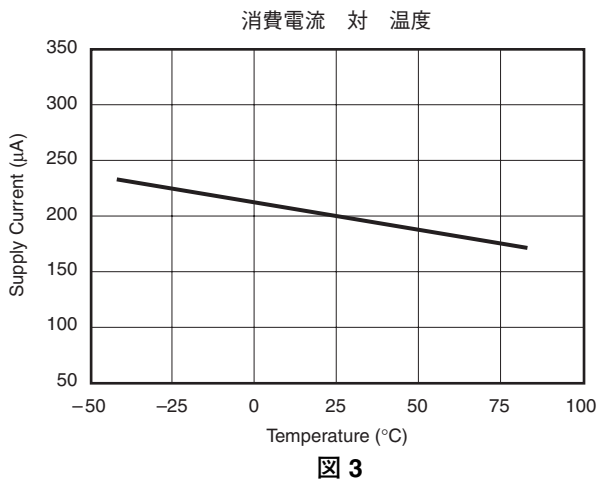
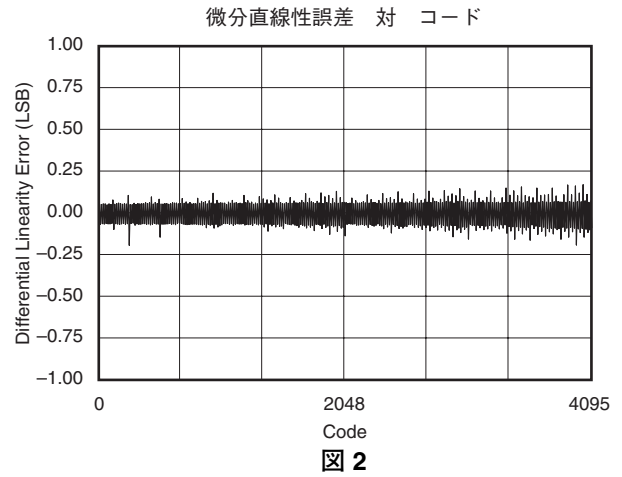
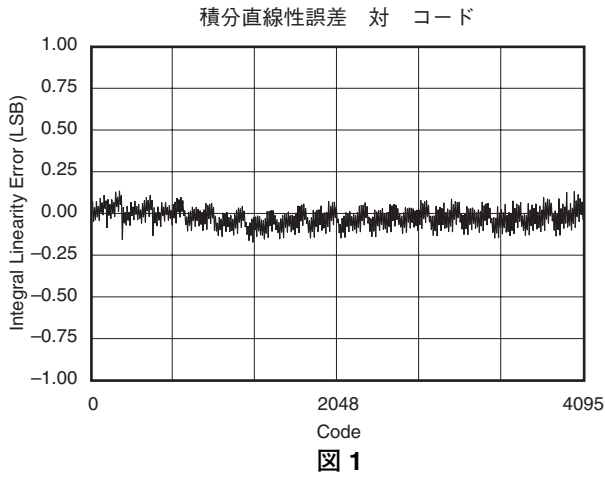


## ピン構成

端子		説明
名称	ピン番号	
V <sub>REF</sub>	1	リファレンス入力
+In	2	非反転入力
-In	3	反転入力をGNDまたはリモートGNDセンス・ポイントに接続します。
GND	4	GND
$\overline{\text{CS}}/\text{SHDN}$	5	“Low”の場合はチップ・セレクト、“High”の場合はシャットダウン・モード
D <sub>OUT</sub>	6	シリアル出力のデータ・ワードは、12ビットのデータで構成されています。動作中、DCLOCKの立ち下がりエッジのデータが有効です。CSの立ち下がりエッジの後に続く2番目のクロック・パルスによって、シリアル出力が有効になります。1つのヌル・ビットが出力された後、次のエッジが発生するまでデータは有効です。
DCLOCK	7	データ・クロックはシリアル・データを同期転送し、変換速度を決定します。
+V <sub>CC</sub>	8	電源

## 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +2.7\text{V}$ 、 $V_{REF} = +2.5\text{V}$ 、 $f_{\text{SAMPLE}} = 75\text{kHz}$ 、 $f_{\text{CLK}} = 16 \times f_{\text{SAMPLE}}$



# 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +2.7\text{V}$ 、 $V_{REF} = +2.5\text{V}$ 、 $f_{\text{SAMPLE}} = 75\text{kHz}$ 、 $f_{\text{CLK}} = 16 \times f_{\text{SAMPLE}}$

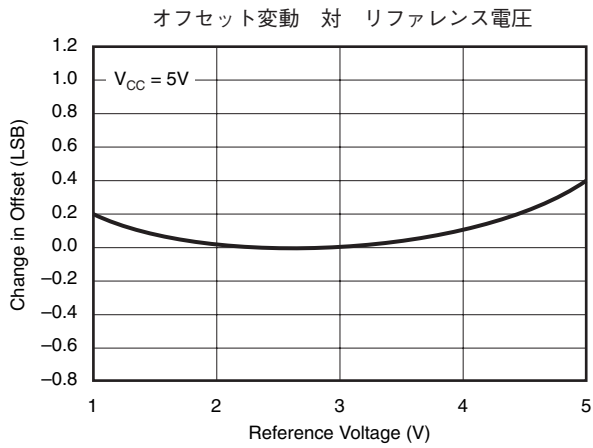


図 7

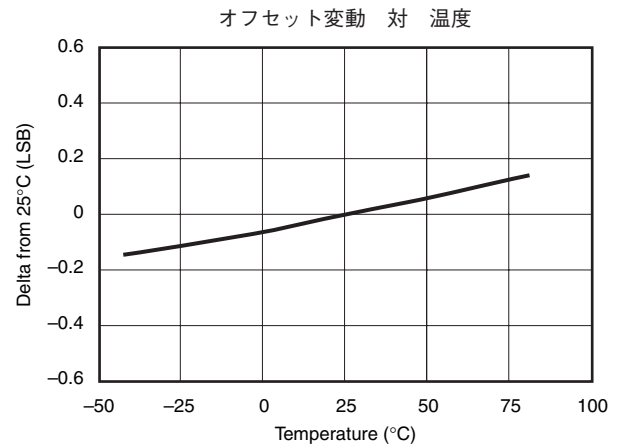


図 8

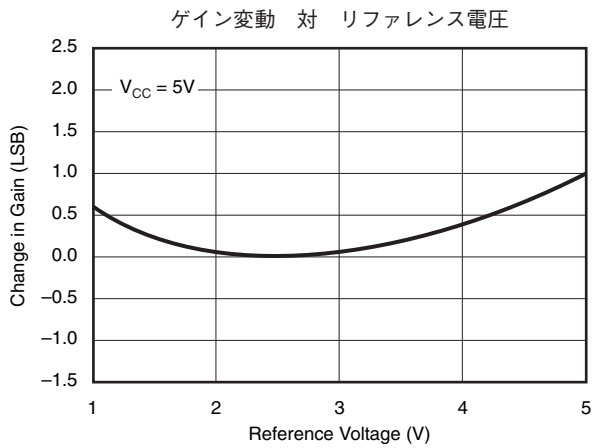


図 9

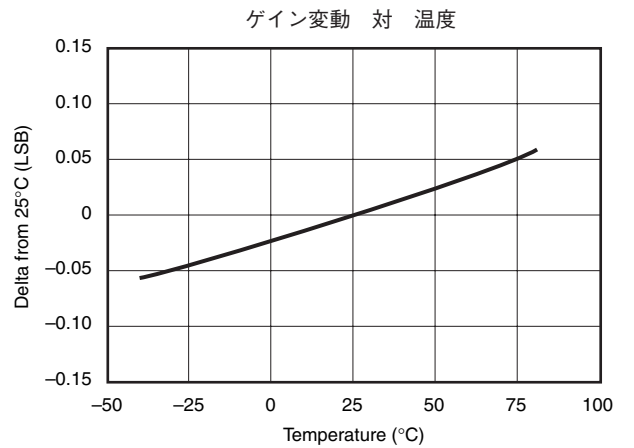


図 10

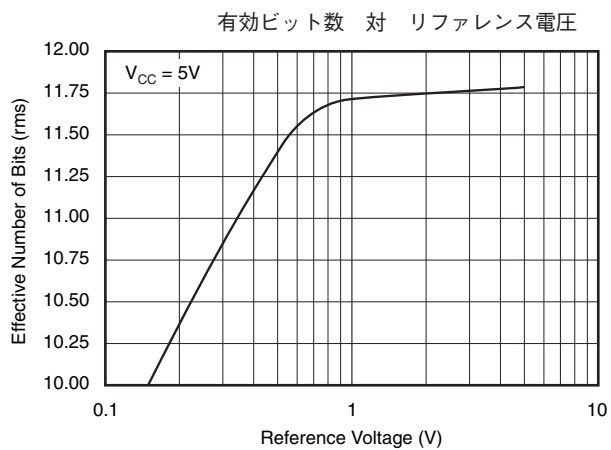


図 11

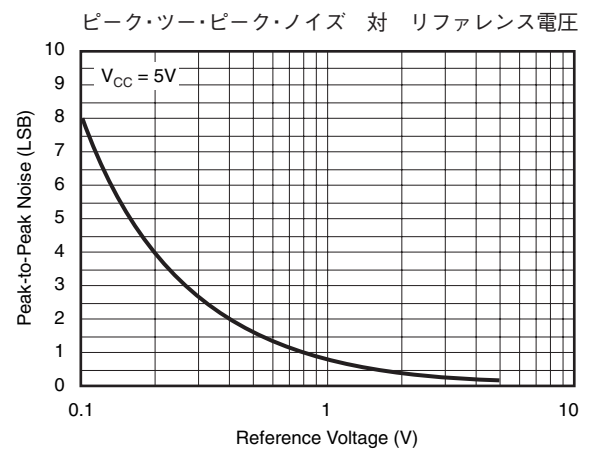


図 12

# 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +2.7\text{V}$ 、 $V_{REF} = +2.5\text{V}$ 、 $f_{\text{SAMPLE}} = 75\text{kHz}$ 、 $f_{\text{CLK}} = 16 \times f_{\text{SAMPLE}}$

スプリアス・フリー・ダイナミック・レンジと信号/雑音比  
対  
周波数

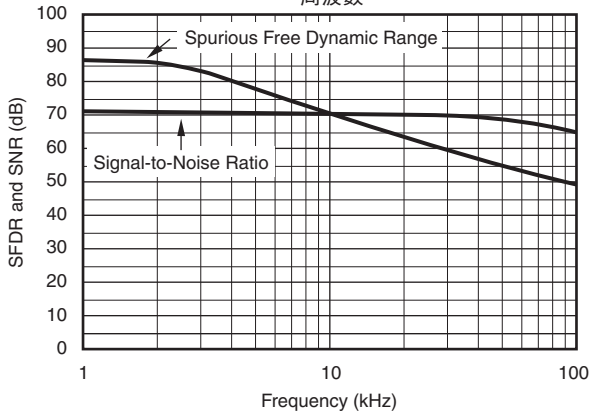


図 13

全高調波歪(THD) 対 周波数

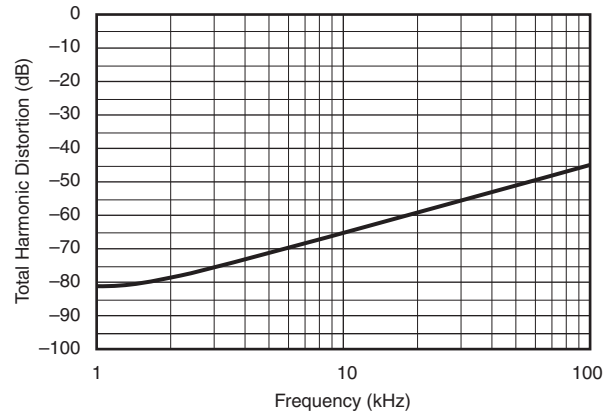


図 14

信号/(雑音+歪)比 対 周波数

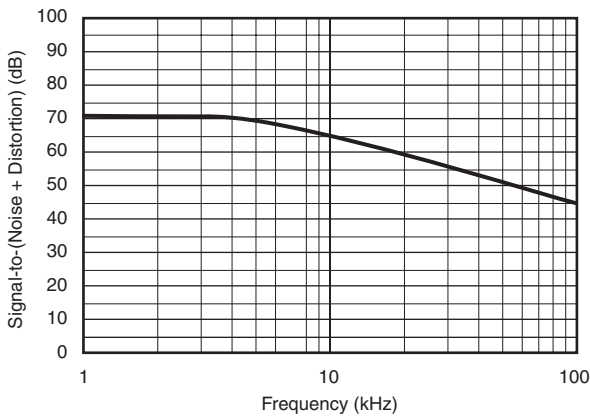


図 15

信号/(雑音+歪)比 対 入力レベル

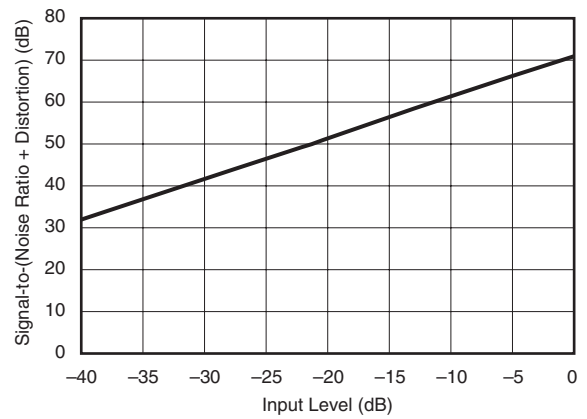


図 16

リファレンス電流 対 サンプル・レート

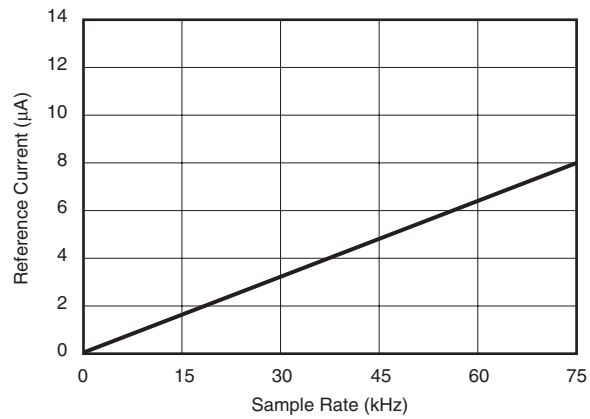


図 17

リファレンス電流 対 温度  
(コード = 710h)

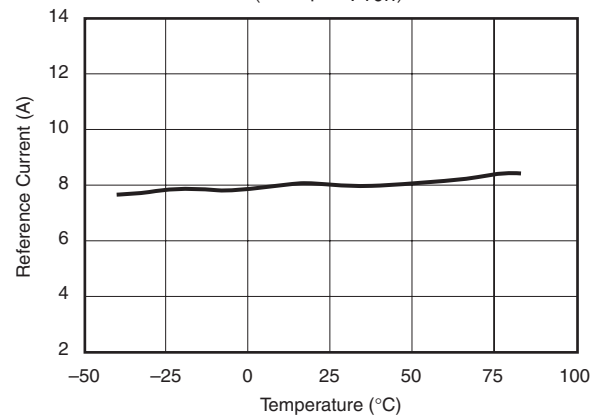


図 18



## 代表的特性

特に記述のない限り、 $T_A = +25^\circ\text{C}$ 、 $V_{CC} = +2.7\text{V}$ 、 $V_{REF} = +2.5\text{V}$ 、 $f_{\text{SAMPLE}} = 75\text{kHz}$ 、 $f_{\text{CLK}} = 16 \times f_{\text{SAMPLE}}$

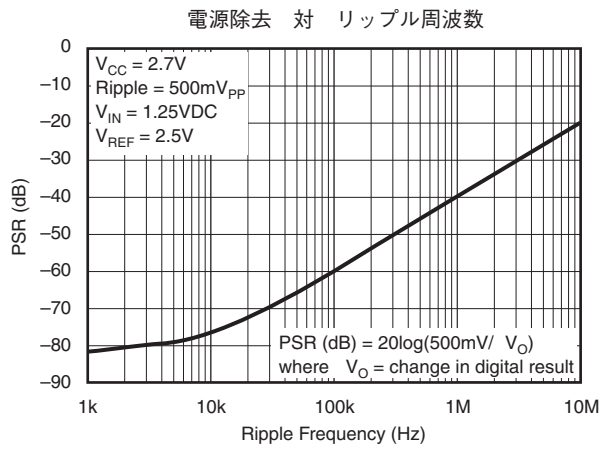


図 19

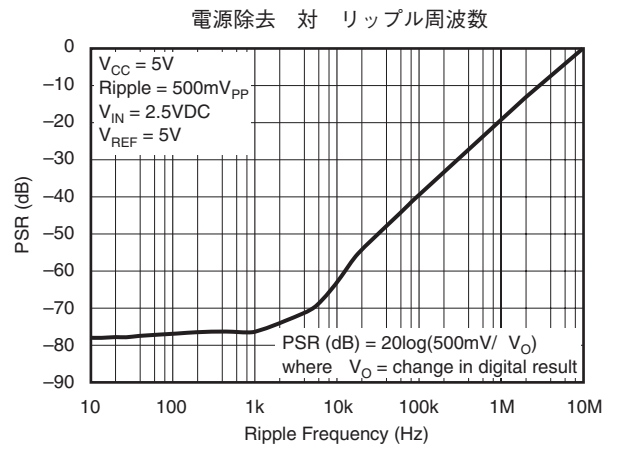


図 20

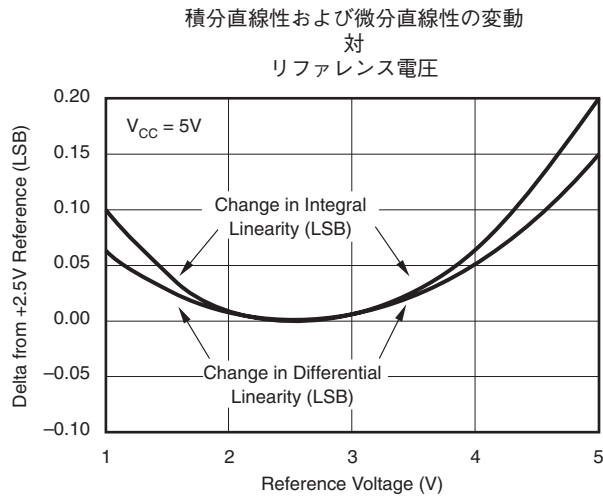


図 21

## 動作原理

ADS7822は、標準的なSAR(逐次比較レジスタ)ADコンバータです。ADS7822のアーキテクチャは、サンプル/ホールド機能を内蔵した、電荷再分配方式です。このコンバータは、0.6μm CMOSプロセスによって製造されています。このアーキテクチャとプロセスを使用することにより、ADS7822は1秒間あたりのアナログ信号変換レートを最大200,000Hzにまで向上させ、消費電力を最小限に抑える事が出来ました。

ADS7822を使用するには、外部リファレンス、外部クロック、および単電源(V<sub>CC</sub>)が必要です。外部リファレンスには、50mV~V<sub>CC</sub>の範囲にある任意の電圧を使用できます。リファレンス電圧の値により、アナログ入力の範囲が決定されます。リファレンス電源からの電流値は、ADS7822の変換レートによって異なります。

外部クロックの周波数は、10kHz(625Hz スループット)から3.2MHz(200kHz スループット)で使用可能です。クロックの“High”または“Low”の最小時間は、2.7V~3.6Vの電源電圧の場合に400ns以上、または4.75V~5.25Vの電源電圧に対して125ns以上である場合、外部クロックのデューティ・サイクルはあまり重要ではありません。最低クロック周波数は、ADS7822の内部コンデンサのリーク電流によって規定されます。

アナログ入力は2つの入力ピン+Inおよび-Inに供給されます。変換が開始された時点で、これらのピンに対する差動入力は内部キャパシタ・アレイにサンプリングされます。変換動作中は、両入力は内部機能から切り離されます。

変換の結果として得られたデジタル値は、DCLOCKに同期して、最上位ビット(MSB)から、D<sub>OUT</sub>ピンよりシリアル出力されます。D<sub>OUT</sub>ピンから出力されるデジタル・データは、現在進行中の変換に対応するものです。パイプライン遅延はありません。変換完了した後もADS7822にクロックの供給を続ける事により、最下位ビットが先頭のシリアル・データを取得することもできます。これより低いサンプル・レートの詳細については「デジタル・インターフェイス」を参照してください。

## アナログ入力

+Inと-Inの各入力ピンに、擬似差動入力信号を供給します。類似のコンバータとは異なり、変換サイクル中に-In入力が再度サンプリングされることはありません。コンバータがホールド・モードに移行すると、+Inと-Inの間の電圧差は、内部キャパシタ・アレイにキャプチャされます。

-In入力の範囲は、-0.2V~+1Vに制限されています。この為、少レベルのコモンモードノイズ等の除去のために、差動入力を使用可能です。したがって、ローカル・グラウンドの電位に対してわずかに変動する可能性のあるリモート・シグナルのグラウンドを検出するには、-In入力が最適です。

アナログ入力に必要な入力電流は、サンプル・レート、入力電圧、ソース・インピーダンス、およびパワーダウン・モードなど、多数の要素に依存します。特にサンプリング中にはADS7822に

流入する電流によって、内部キャパシタ・アレイが充電されます。このコンデンサが完全に充電された後は、その後の入力電流はありません。アナログ入力ソースの電圧は、1.5クロック・サイクル内で、入力容量(25pF)を12ビットのセトリング・レベルに充電できなくてはなりません。コンバータがホールド・モードに移行した場合、またはパワーダウン・モードにある場合、入力インピーダンスは1GΩ以上です。

アナログ入力電圧の絶対値に関して注意を払う必要があります。コンバータの直線性を維持するには、-IN入力をGND - 200mVを下回る値、またはGND + 1Vを上回る値に設定しないでください。+In入力は、常にGND - 200mV~V<sub>CC</sub> + 200mVの範囲内に維持する必要があります。これらの範囲を超えると、コンバータの直線性が仕様を満足しない場合があります。

## リファレンス入力

外部リファレンスにより、アナログ入力範囲が設定されます。ADS7822は、50mV~V<sub>CC</sub>のリファレンス電圧で動作します。これに関連して、いくつかの重要な意味があります。

リファレンス電圧を低くするに従って、各デジタル出力コードに対応するアナログ電圧の重みも小さくなります。通常、アナログ電圧の重みは、LSB(最下位ビット)サイズと呼ばれ、リファレンス電圧を1/4096に相当します。これは、リファレンス電圧を低くするに従って、LSBサイズで表わしたADコンバータ固有のオフセットまたはゲイン誤差が増加するように見えることを意味します。

1LSBの重み値が小さいほど、コンバータに固有のノイズは増加するように見えます。2.5Vのリファレンス電圧を使用する場合、コンバータの内部ノイズが出力コードに及ぼす影響は、潜在的な誤差のわずか0.32 LSBピーク・ツー・ピークにとどまります。外部リファレンス電圧が50mVの場合、誤差に対する内部ノイズの影響は、50倍大きい16 LSBになります。内部ノイズに起因する誤差は、ガウス曲線で表現され、連続する変換結果を平均化することにより削減できます。

ノイズの詳細については、有効ビット数 対 リファレンス電圧 および ピーク・ツー・ピーク・ノイズ 対 リファレンス電圧を参照して下さい。有効ビット数(ENOB)は、1kHz時、0dBの入力シグナルに対するコンバータの信号/(雑音 + 歪)比に基づいて計算されます。SINADは、次のようにENOBに関連付けられます。

$$\text{SINAD} = 6.02 \cdot \text{ENOB} + 1.76$$

リファレンス電圧が低い場合は、適切なバイパス、クリーンな電源、低ノイズのリファレンス、低ノイズの入力信号を含む、クリーンなレイアウトを準備することに特別な注意を払う必要があります。この場合、LSBサイズが小さくなるので、近くにあるデジタル・信号や電磁波干渉などの外部的な誤差の要因に対して、コンバータがより敏感になります。

## デジタル・インターフェイス

### 信号レベル

ADS7822のデジタル入力は、 $V_{CC}$ の値に関係なく、最大6Vのロジック・レベルに対応できます。つまり、3Vで動作しているADS7822に、5Vで動作しているロジックからの信号を入力することができます。

CMOSデジタル出力 ( $D_{OUT}$ ) は、 $0V \sim V_{CC}$ の間で振幅します。 $V_{CC}$ が3Vで、この出力が5V CMOSのロジック入力に接続されている場合、ICは通常よりも値の大きな供給電流を必要とします。また、伝達遅延がわずかに大きくなる場合があります。

## シリアル・インターフェイス

ADS7822は、同期型3線式のシリアル・インターフェイスを経由して、マイクロプロセッサおよび他のデジタル・システムと通信します。図22および表1を参照下さい。DCLOCK信号は、立ち下がりエッジでデータの各ビットの転送を行い、データ転送を同期化します。ほとんどの受け側のシステムは、DCLOCKの立ち上がりエッジでビットストリームをキャプチャします。ただし、 $D_{OUT}$ の最小ホールド時間が受け入れ許容範囲にあればDCLOCKの立ち下がりエッジを使用して各ビットをキャプチャすることもできます。

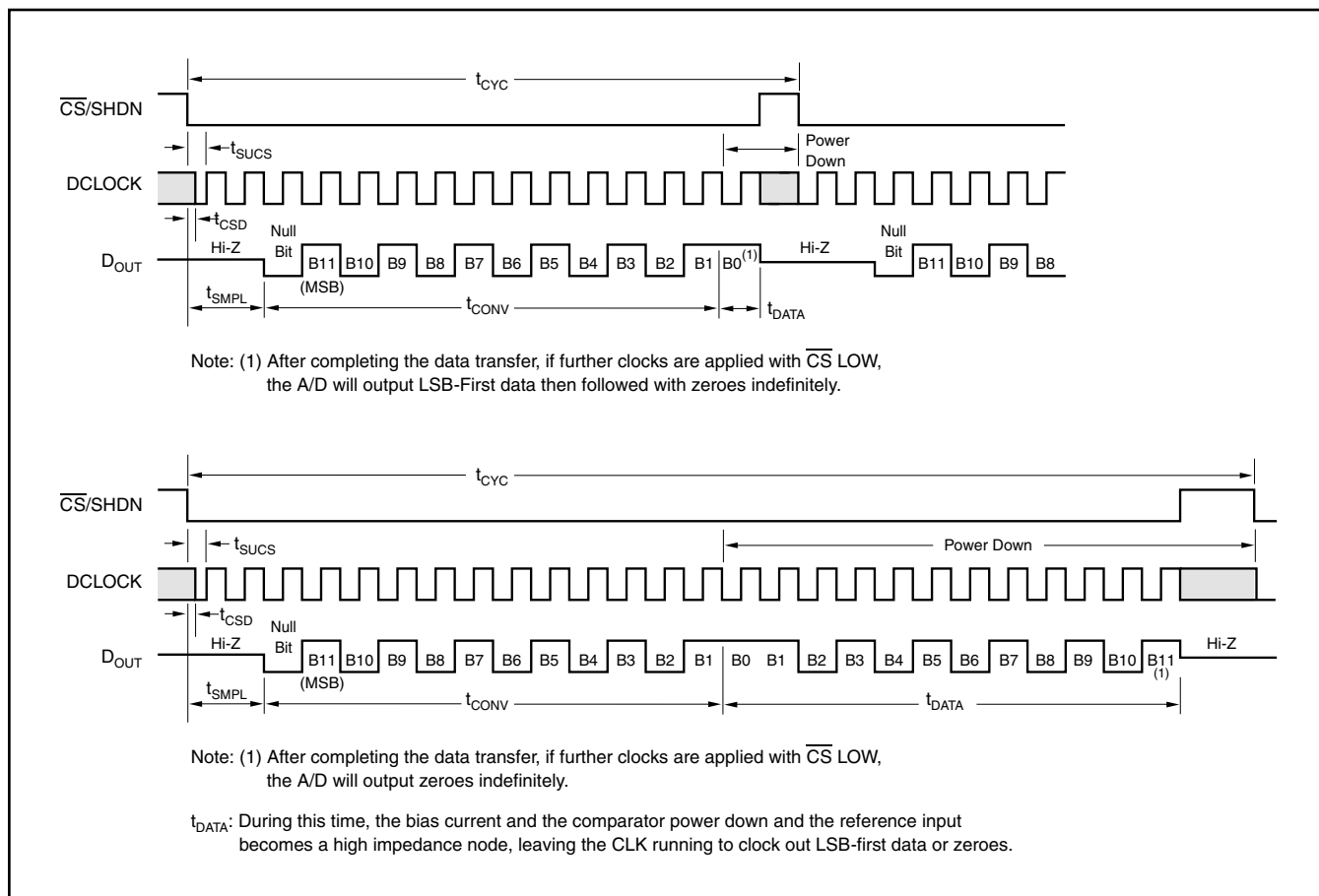


図 22. 基本タイミング図

シンボル	概要	$V_{CC} = 2.7V$			$V_{CC} = 5V$			単位
		MIN	TYP	MAX	MIN	TYP	MAX	
$t_{SMPL}$	アナログ入力サンプリング時間	1.5		2.0	1.5		2.0	クロック・サイクル
$t_{CONV}$	変換時間		12			12		クロック・サイクル
$t_{CYC}$	サイクル時間	16			16			クロック・サイクル
$t_{CSD}$	$\overline{CS}$ 立ち下がりから DCLOCK “Low” まで			0			0	ns
$t_{SUCS}$	$\overline{CS}$ 立ち下がりから DCLOCK 立ち上がりまで	0.03		1000	0.03		1000	$\mu s$
$t_{HDO}$	DCLOCK 立ち下がりから現在の $D_{OUT}$ が無効になるまで	15			15			ns
$t_{DDO}$	DCLOCK 立ち下がりから次の有効な $D_{OUT}$ まで		130	200		85	150	ns
$t_{DIS}$	$\overline{CS}$ 立ち上がりから $D_{OUT}$ 3 ステート出力まで		40	80		25	50	ns
$t_{EN}$	DCLOCK 立ち下がりから $D_{OUT}$ イネーブルまで		75	175		50	100	ns
$t_f$	$D_{OUT}$ 立ち下がり時間		90	200		70	100	ns
$t_r$	$D_{OUT}$ 立ち上がり時間		110	200		60	100	ns

表 1. タイミング仕様 ( $-40^{\circ}C \sim +85^{\circ}C$ )

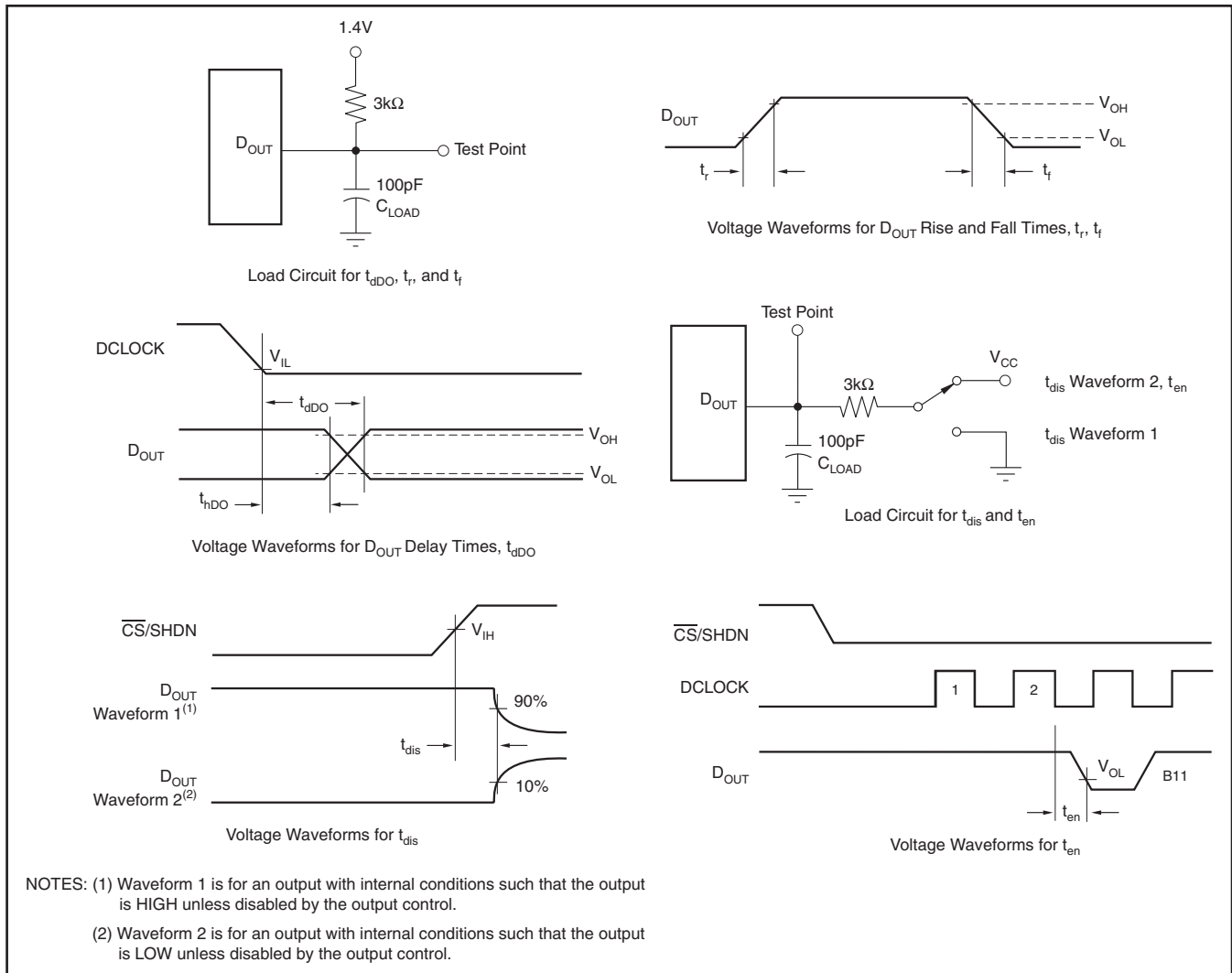


図 23. 表1のパラメータに対するタイミング図とテスト回路

$\overline{CS}$ 信号の立ち下がりにより、変換とデータ転送が開始されます。変換サイクルの最初の1.5~2.0クロック期間は、入力信号をサンプリングするために使用されます。DCLOCKエッジの2番目の立ち下がりが発生した後、 $D_{OUT}$ がイネーブルになり、1クロック期間にわたって“Low”の値が出力されます。これに続く12個のDCLOCK期間にわたって、 $D_{OUT}$ は最上位ビット(MSB)を先頭とした変換結果を出力します。

最下位ビット(B0)が出力された後、それ以降のクロックに対応して、最下位ビット(B0)を先頭とした出力データが繰り返し出力されます。最上位ビット(B11)まで繰り返した後、 $D_{OUT}$ はスリー・ステート出力になります。それ以降のクロックは、コンバータに対して何の影響も与えません。CSを“High”に設定してから“Low”に戻した場合のみ、新しい変換が開始されます。

## データ形式

ADS7822からの出力データは、表2に示されているように、ストレート・バイナリ形式で表記されます。この表は、入力電圧に対する理想的な出力コードを示します。ただし、オフセット、ゲイン誤差および雑音などの影響は含みません。

概要	アナログ値	デジタル出力 ストレート・バイナリ	
フルスケール範囲	$V_{REF}$		
最下位ビット(LSB)	$V_{REF}/4096$	バイナリ・コード	16進コード
フルスケール	$V_{REF} - 1 \text{ LSB}$	1111 1111 1111	FFF
ミッドスケール	$V_{REF}/2$	1000 0000 0000	800
ミッドスケール - 1 LSB	$V_{REF}/2 - 1 \text{ LSB}$	0111 1111 1111	7FF
ゼロ	0V	0000 0000 0000	000

表 2. 理想的な入力電圧および出力コード

## 消費電力

コンバータのアーキテクチャ、半導体の製造プロセスに加えて、設計に細心の注意を払うことで、ADS7822は最大75kHzのレートで変換を実行し、消費電力を最小限に抑えることができます。ただし、消費電力の絶対最小値を達成するには、いくつかの点に注意する必要があります。

ADS7822の消費電力は、変換レートに直接関連します。したがって、最小の消費電力を達成するには、まずシステムの要件を満たす変換レートの最小値を見つけてください。

さらに、変換が完了した場合と $\overline{CS}$ が“High”の場合、ADS7822は、パワーダウン・モードに移行します。(図22参照)。各変換は、できるだけ迅速に実行してください。1.2MHzのクロック・レートで実行するのが理想的です。この方法によって、コンバータを可能な限り長い時間にわたってパワーダウン・モードにとどめることができます。非常に重要なことは、DCLOCKの遷移ごとに、コンバータが電力を消費する(デジタルCMOSコンポーネントの一般的な特性)だけでなく、コンパレータのようなアナログ回路もある程度の電流を消費するということです。パワーダウン・モードに移行するまで、アナログ・セクションは継続的に電力を消費します。

図24に、ADS7822の電流消費とサンプル・レートの関係を示します。このグラフでは、コンバータはサンプル・レートに関係なく、1.2MHzでクロックされます。残りのサンプル期間にわたって、 $\overline{CS}$ は“High”に維持されます。図25にも、電流消費とサンプル・レートの関係を示します。ただし、このグラフでは、DCLOCK 期間はサンプル期間の1/16に設定されています。DCLOCKの16サイクルごとの1サイクルに対して、 $\overline{CS}$ は“High”に維持されます。

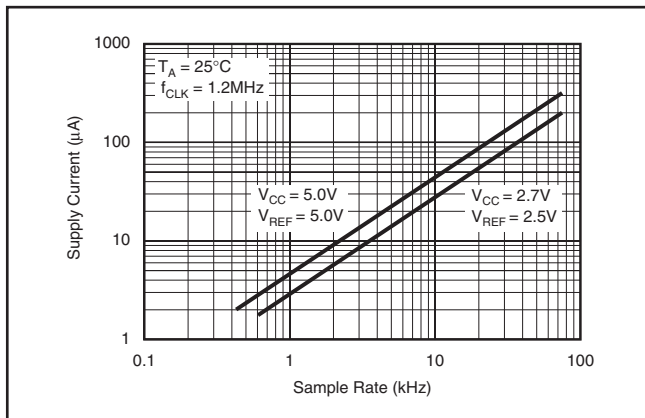


図 24.  $f_{CLK}$ を最大値に維持することにより、サンプル・レートに対して直線的に電源電流が減少します。

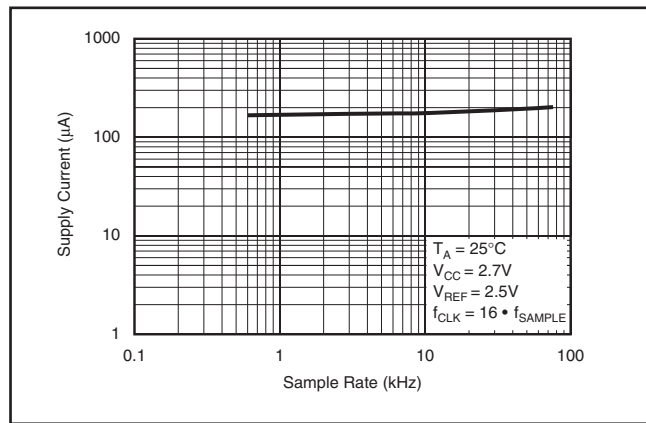


図 25.  $f_{CLK}$ をスケールリングすることにより、サンプル・レートを低くしても電源電流はあまり減少しません。

変換が完了した後に自動的に移行するパワーダウン・モードと、 $\overline{CS}$ を“High”にした場合のフル・パワーダウン・モードの間には、重要な違いがあります。アナログ・セクションは、どちらの場合でもシャットダウンされますが、デジタル・セクションが完全にシャットダウンされるのは、 $\overline{CS}$ を“High”にした場合のみです。したがって、変換が終わった後、 $\overline{CS}$ を“Low”に維持し、コンバータに継続してクロックを供給し続けた場合、 $\overline{CS}$ を“High”にした場合ほど消費電力は低下しません。詳細については、図26を参照してください。

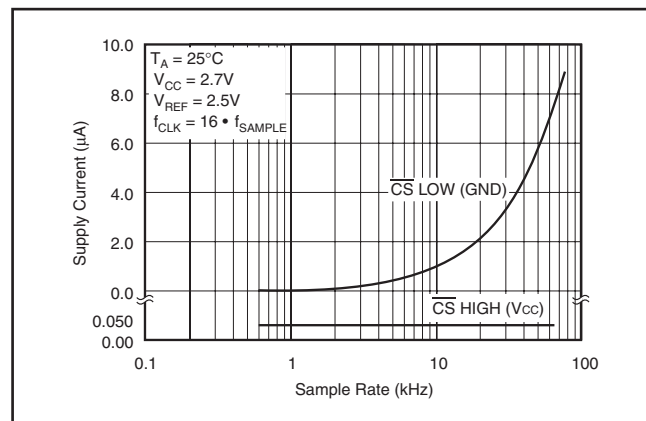


図 26.  $\overline{CS}$ が“High”の場合、シャットダウン電流は、クロックに関係なく、通常50nAです。 $\overline{CS}$ が“Low”の場合、シャットダウン電流は、サンプル・レートによって変化します。

消費電力は、電源電圧と基準電圧を低下させる事でも削減することができます。ADS7822は、2.0V~5.25Vの $V_{CC}$ 範囲で動作します。また、4.75V~5.25Vの動作範囲で、最大200kHzのスループット・レートで動作します。つまり、クロックは最大3.2MHzです。ただし、電圧が2.7Vを下回る場合、75kHzのサンプル・レートでは動作出来ません。電源電圧と最大サンプル・レートに関する詳細については、「代表的特性」の曲線を参照してください。

## サイクル短縮

消費電力を節約する方法として他に $\overline{CS}$ シグナルを使用して、変換サイクルを短縮することができます。ADS7822は、最新のデータ・ビットが生成された時点で $D_{OUT}$ ライン上にそのビットを出力するので、コンバータは、サイクルを簡単に短縮できます。これは、任意の時点で変換を終了できることを意味します。例えば、変換結果のうち上位8ビットのみが必要な場合、8番目のビットがクロック出力された後、変換を終了( $\overline{CS}$ を“High”)する事ができます。

何らかの条件が成立するまでアナログ信号を監視するアプリケーションでは、この手法を使用して消費電力を低減する(または変換レートを高める)ことができます。例えば、シグナルがあらかじめ定義された範囲を超過した場合は、12ビット全体の変換が不要になる場合があります。その場合は、最初のnビットの変換が終わった後で、変換を終了できます。ここで、nは3または4のように小さな値でも構いません。この結果、コンバータおよびシステムの残りの部分の両方がパワーダウン・モードにとどまる時間が長くなるため、消費電力は低下します。

## レイアウト

性能を最適化するため、ADS7822回路の物理的なレイアウトに注意を払う必要があります。リファレンス電圧が低い場合、または変換レートが高い場合は、特に注意を払う必要があります。ADS7822は、75kHzの変換レートにおいて、830nsごとにビット判断を行います。電源電圧範囲が4.75V~5.25Vの場合、最大 200kHzの変換レートを使用することができます。これにより、ビット判断の周期が 312nsに短縮されます。つまり、それ以降のビット判断を行うたびに、直前のビット判断の結果を使用してデジタル出力を更新し、キャパシタ・アレイを適切にスイッチングおよび充電し、コンパレータへの入力を12ビット・レベルに設定する作業のすべてを1クロックのうちに実行する必要があります。

基本的なSARアーキテクチャは、電源、リファレンス、およびグランドに対し、コンパレータ出力をラッチする直前に発生するスパイクに対して敏感です。したがって、nビットのSARコンバータによって実行される任意の変換には、n個の時間枠が存在します。これらの時間枠の間に、外部で大きな過渡電圧が発生すると、変換結果に影響を及ぼす場合があります。そのようなスパイクの発生源として、スイッチング電源、デジタル・ロジック、大電力デバイスなど、いくつかを挙げることができます。グリッチがコンバータのDCLOCKシグナルにほぼ同期している場合、誤差の原因の特定が非常に困難になります。これは、時間と温度の2つの変化の間の位相の相違によって、散発的な誤動作が発生するためです。

この点に注意し、ADS7822に対する電源には、ノイズが少なく、適切にバイパスされたものを使用する必要があります。ADS7822パッケージの近くに、0.1 $\mu$ Fのセラミック・バイパス・コンデンサを1個配置する必要があります。さらに、1 $\mu$ F~10 $\mu$ Fのコンデンサおよび5 $\Omega$ または10 $\Omega$ の直列抵抗を使用して、ノイズの多い電源に対するローパス・フィルタを実現することもできます。

同様に、リファレンス電圧も、0.1 $\mu$ Fのコンデンサを使用してバイパスする必要があります。ここでも、直列抵抗および容量の大きなコンデンサを使用して、リファレンス電圧に対するローパス・フィルタを実現することができます。オペアンプからリファレンス電圧を供給している場合、そのオペアンプを発振せずに、バイパス・コンデンサを駆動できることを確認してください(この場合、直列抵抗が役に立ちます)。ADS7822は、平均してリファレンス電圧回路からごくわずかな電流しか流れませんが、外部リファレンス回路上で瞬間的な電流の需要が発生することを考慮してください。

また、ADS7822は、リファレンス電圧入力に対して、ノイズまたは電圧変動の除去機能を内蔵していないことも考慮してください。リファレンス入力が電源に直結している場合は、これは特に重要な注意事項になります。電源からのあらゆるノイズやリップルは、デジタル変換結果に直結します。これまで説明したように、高周波ノイズはフィルタによって除去できますが、電源ラインの周波数(50Hzまたは60Hz)に起因する電圧変動を除去するのは困難な場合があります。

ADS7822のGNDピンは、ノイズの少ないグランド・ポイントに接続する必要があります。たいいていの場合、GNDピンは、アナログ・グランドに接続されます。GNDピンを、マイクロプロセッサ、マイクロコントローラ、またはデジタル・シグナル・プロセッサのグランド・ポイントのすぐ近くに接続することを避けてください。必要な場合は、コンバータから電源接続ポイントまで、グランド・トレース(パターン)で直接接続してください。理想的なレイアウトは、コンバータと関連するアナログ回路に対して、アナログ・グランド・プレーンを用意することです。

## アプリケーション回路

図27および図28に、ADS7822の代表的なアプリケーション回路を示します。図27は、ADS7822とマルチプレクサを使用した、フレキシブルなデータ・アキュイジション回路です。抵抗列は、マルチプレクサ入力に各種の電圧を供給します。選択された電圧は、バッファされ、 $V_{REF}$ を駆動します。図27に示すように、ADS7822の入力範囲は、100mV、200mV、300mV、または400mVにプログラム可能です。ここに示されている熱電対などのセンサには、100mVの範囲を使用すると便利です。

図28に、基本的なデータ・アキュイジション・システムを示します。リファレンス入力が電源に直接接続されているため、ADS7822の入力範囲は、0V~ $V_{CC}$ です。5 $\Omega$ の抵抗および1 $\mu$ F~10 $\mu$ Fのコンデンサは、電源から混入するマイクロコントローラのノイズ、および電源自体から発生する高周波ノイズを除去するフィルタとして機能します。フィルタが適切にノイズを除去できるように、正確な値の抵抗またはコンデンサを選択する必要があります。

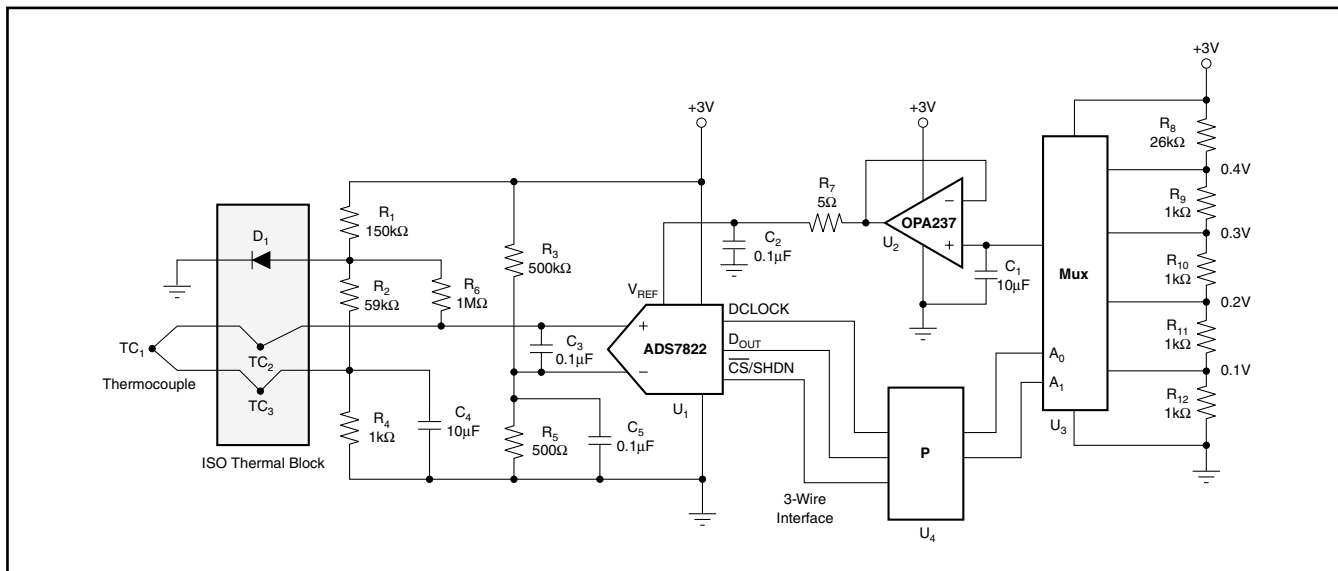


図 27. ADS7822の入力範囲をスケールングするために、Muxを使用した熱電対アプリケーション

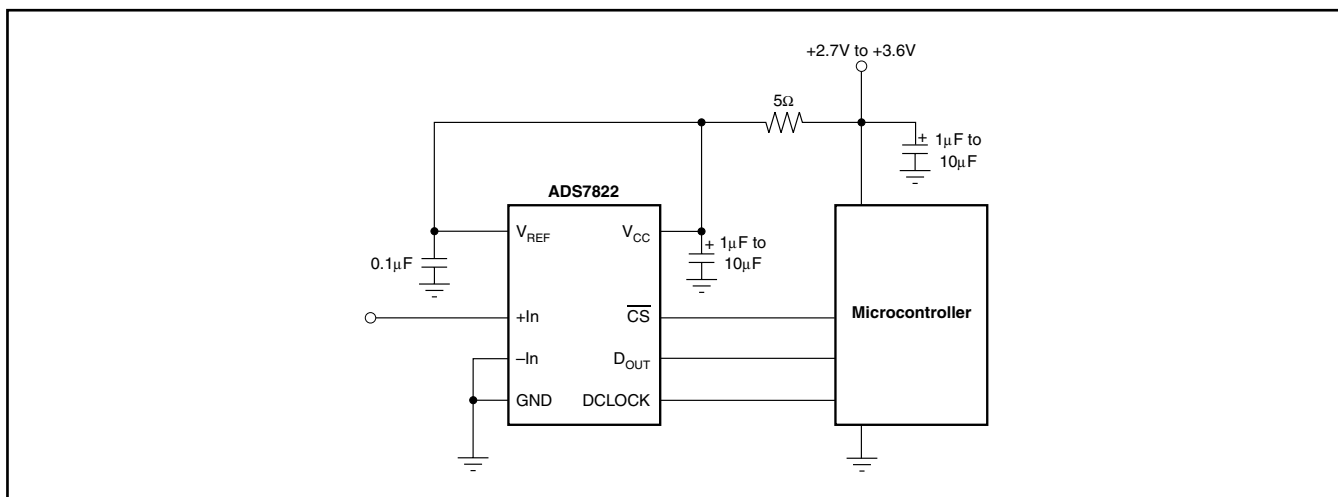


図 28. 基本的なデータ・アキュイジション・システム

# パッケージ・オプション

## 製品情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
ADS7822E/250	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822E/250G4	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822E/2K5	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822E/2K5G4	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EB/250	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EB/250G4	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EB/2K5	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EB/2K5G4	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EC/250	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EC/250G4	ACTIVE	MSOP	DGK	8	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EC/2K5	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822EC/2K5G4	ACTIVE	MSOP	DGK	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822P	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	N / A for Pkg Type
ADS7822PB	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	N / A for Pkg Type
ADS7822PBG4	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	N / A for Pkg Type
ADS7822PC	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	N / A for Pkg Type
ADS7822PG4	ACTIVE	PDIP	P	8	50	Green (RoHS & no Sb/Br)	CU NIPDAU	N / A for Pkg Type
ADS7822U	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822U/2K5	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822U/2K5G4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UB	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UB/2K5	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UB/2K5G4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UBG4	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UC	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR



Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
ADS7822UC/2K5	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UC/2K5G4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UCG4	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
ADS7822UG4	ACTIVE	SOIC	D	8	100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

**TBD**：Pb-Free/Green変換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”（鉛フリー）は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

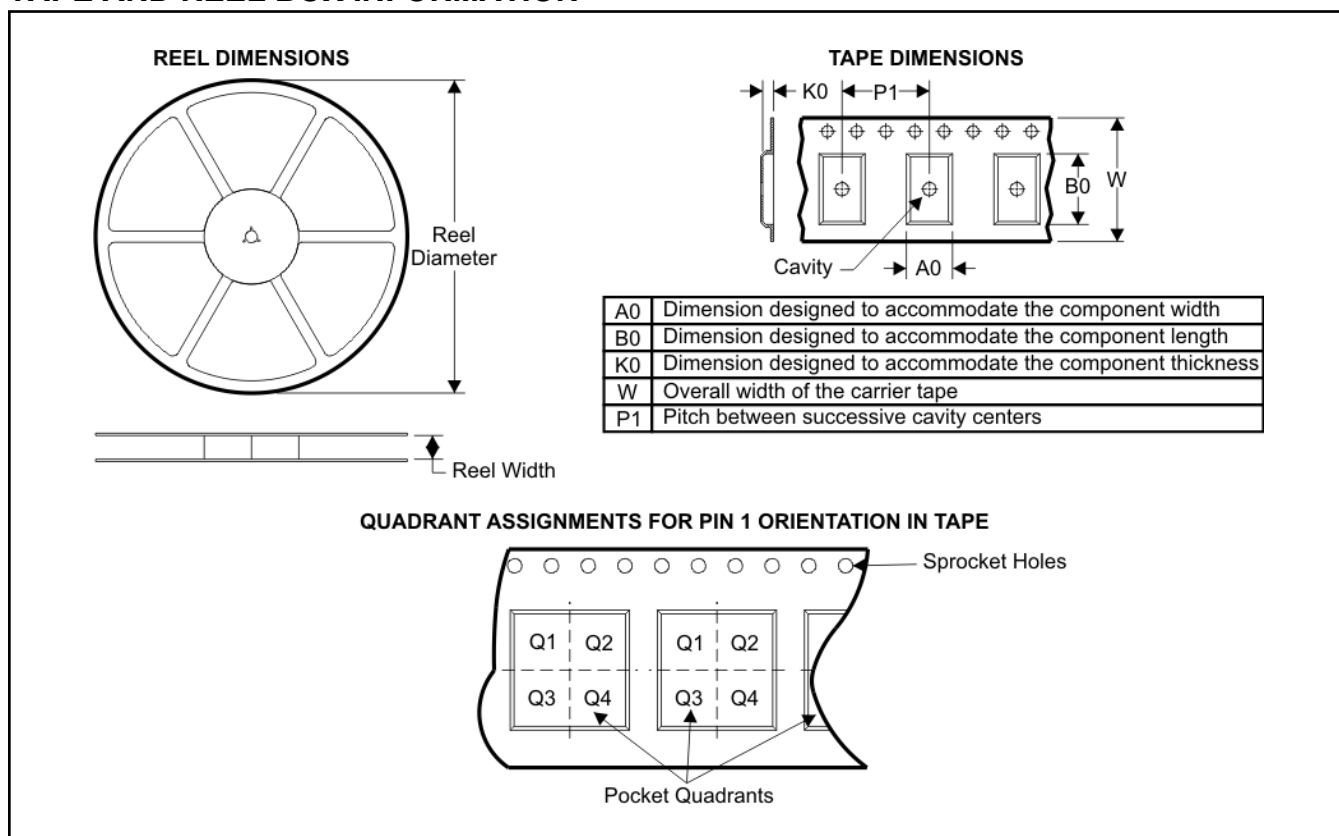
**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

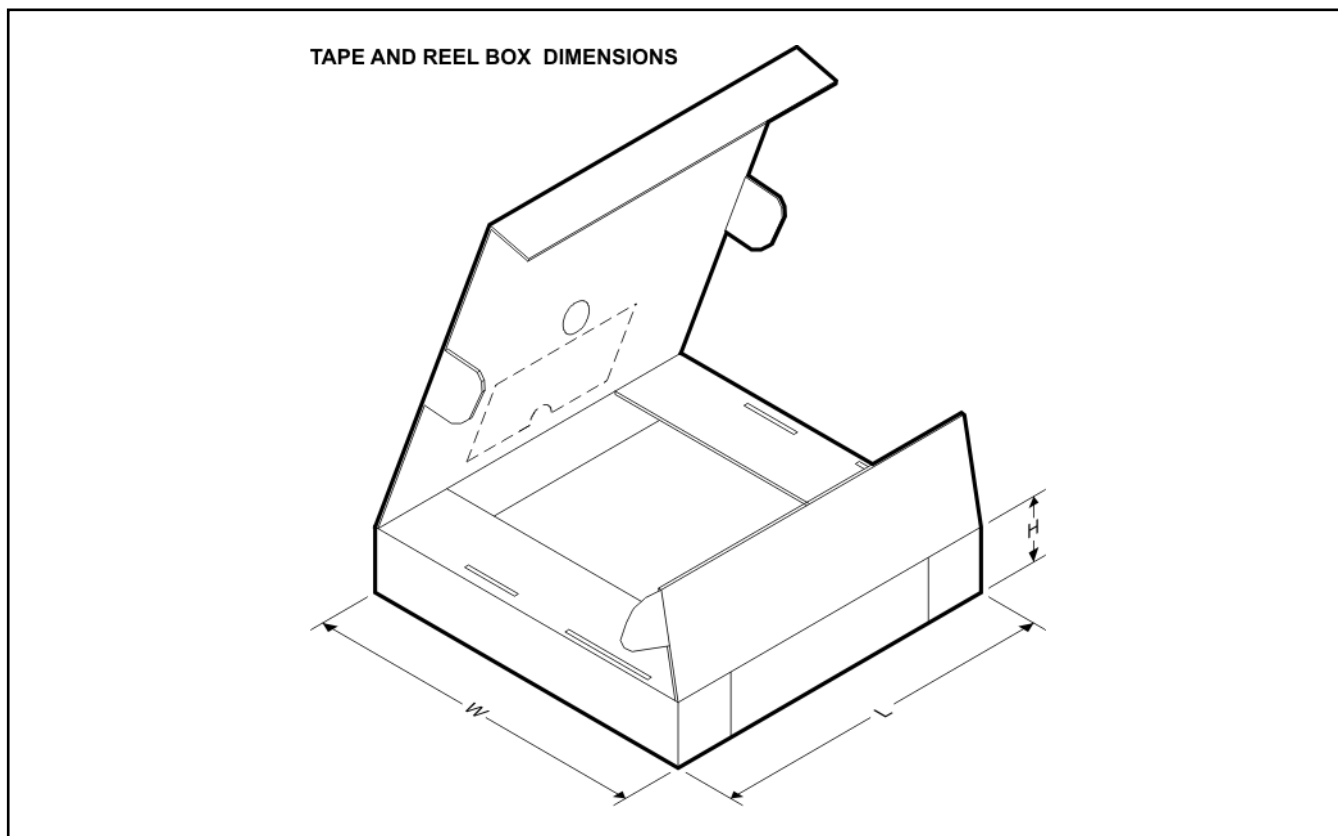
# PACKAGE MATERIALS INFORMATION

## TAPE AND REEL BOX INFORMATION

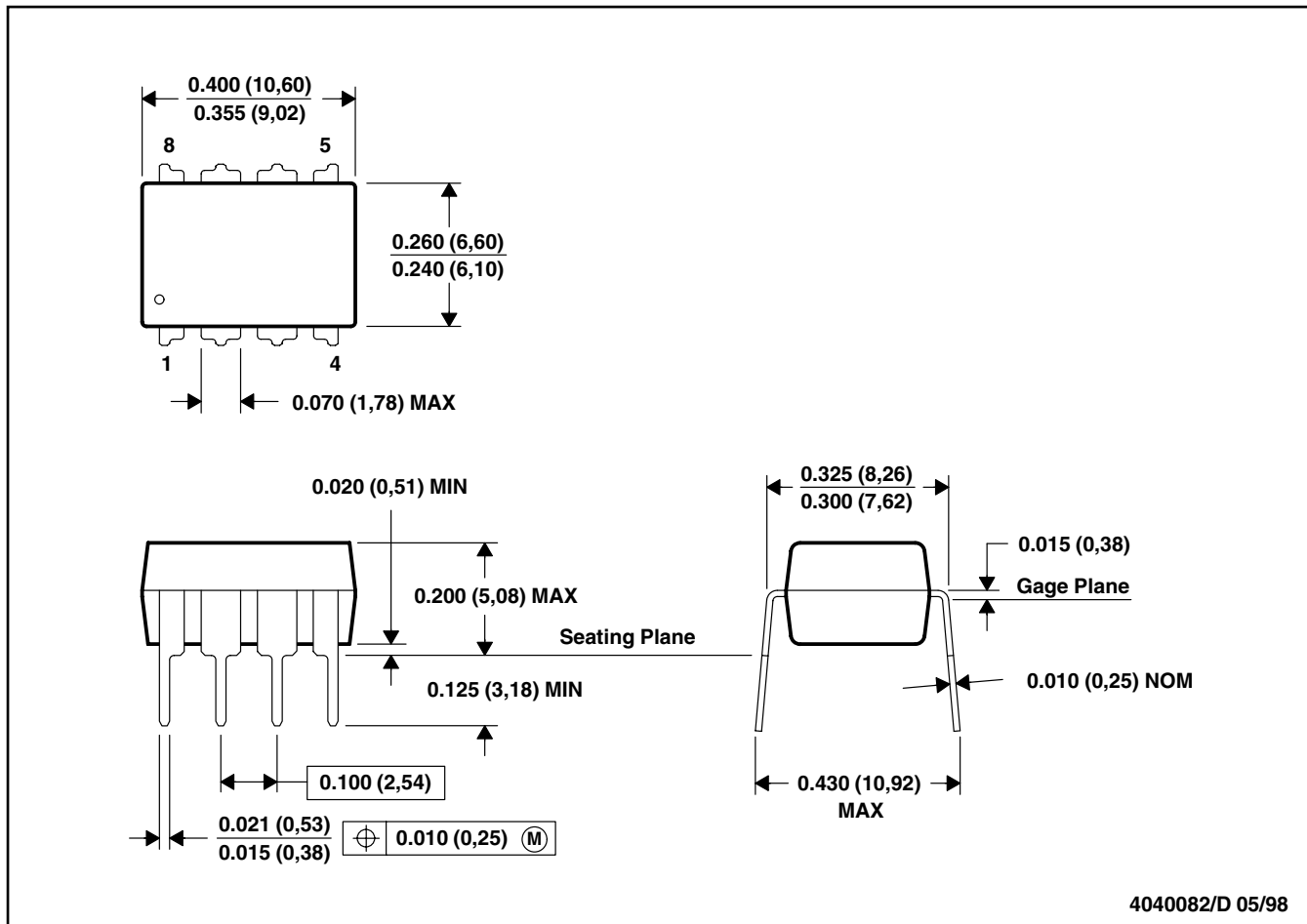


Device	Package	Pins	Site	Reel Diameter (mm)	Reel Width (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
ADS7822E/250	DGK	8	SITE 60	330	12	5.3	3.4	1.4	8	12	Q1
ADS7822E/2K5	DGK	8	SITE 60	330	12	5.3	3.4	1.4	8	12	Q1
ADS7822EB/250	DGK	8	SITE 60	330	12	5.3	3.4	1.4	8	12	Q1
ADS7822EB/2K5	DGK	8	SITE 60	330	12	5.3	3.4	1.4	8	12	Q1
ADS7822EC/250	DGK	8	SITE 60	330	12	5.3	3.4	1.4	8	12	Q1
ADS7822EC/2K5	DGK	8	SITE 60	330	12	5.3	3.4	1.4	8	12	Q1
ADS7822U/2K5	D	8	SITE 41	330	12	6.9	5.4	2.0	8	12	Q1
ADS7822UB/2K5	D	8	SITE 41	330	12	6.9	5.4	2.0	8	12	Q1
ADS7822UC/2K5	D	8	SITE 41	330	12	6.9	5.4	2.0	8	12	Q1

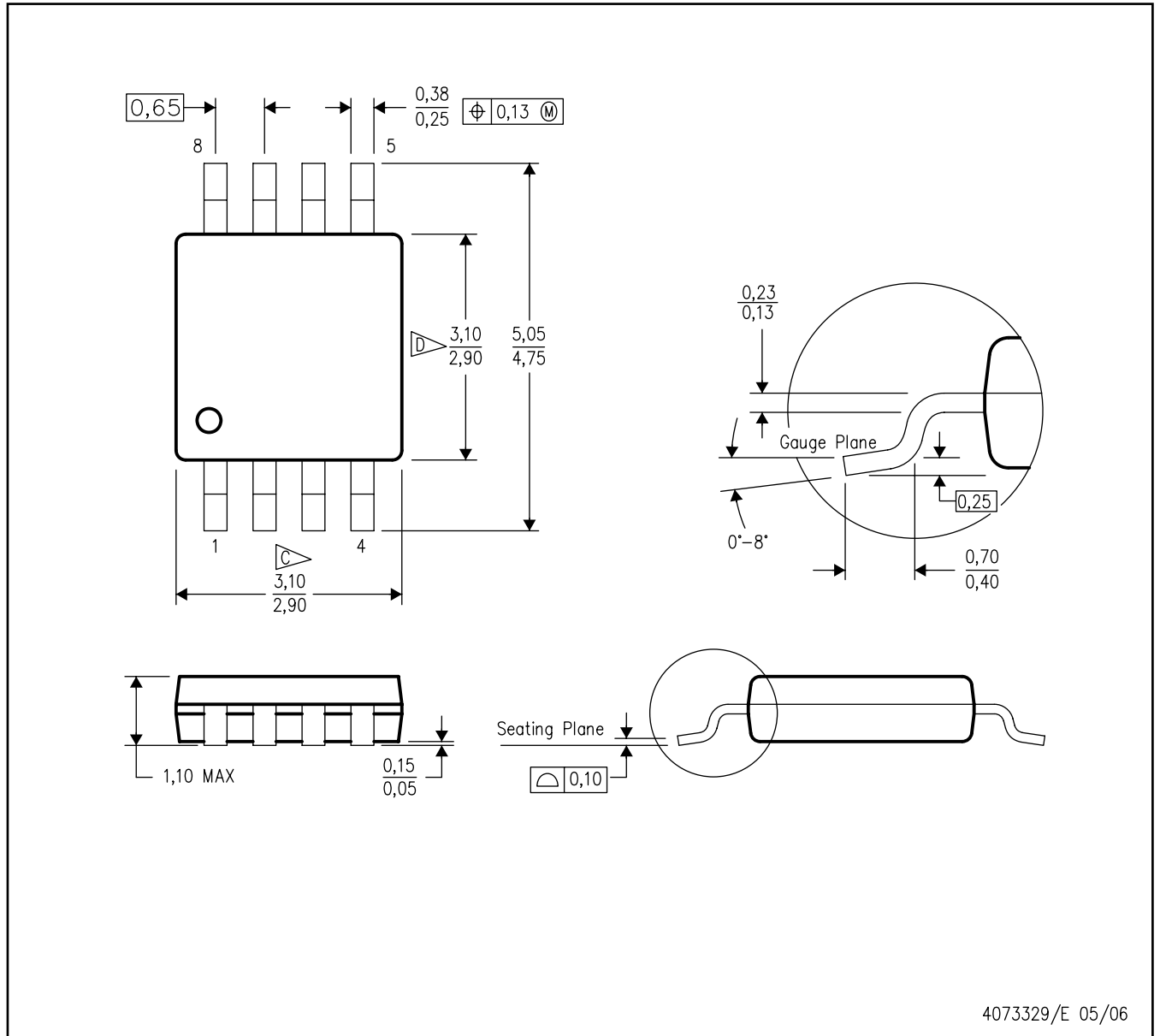
# PACKAGE MATERIALS INFORMATION



Device	Package	Pins	Site	Length (mm)	Width (mm)	Height (mm)
ADS7822E/250	DGK	8	SITE 60	346.0	346.0	29.0
ADS7822E/2K5	DGK	8	SITE 60	346.0	346.0	29.0
ADS7822EB/250	DGK	8	SITE 60	346.0	346.0	29.0
ADS7822EB/2K5	DGK	8	SITE 60	346.0	346.0	29.0
ADS7822EC/250	DGK	8	SITE 60	346.0	346.0	29.0
ADS7822EC/2K5	DGK	8	SITE 60	346.0	346.0	29.0
ADS7822U/2K5	D	8	SITE 41	346.0	346.0	29.0
ADS7822UB/2K5	D	8	SITE 41	346.0	346.0	29.0
ADS7822UC/2K5	D	8	SITE 41	346.0	346.0	29.0

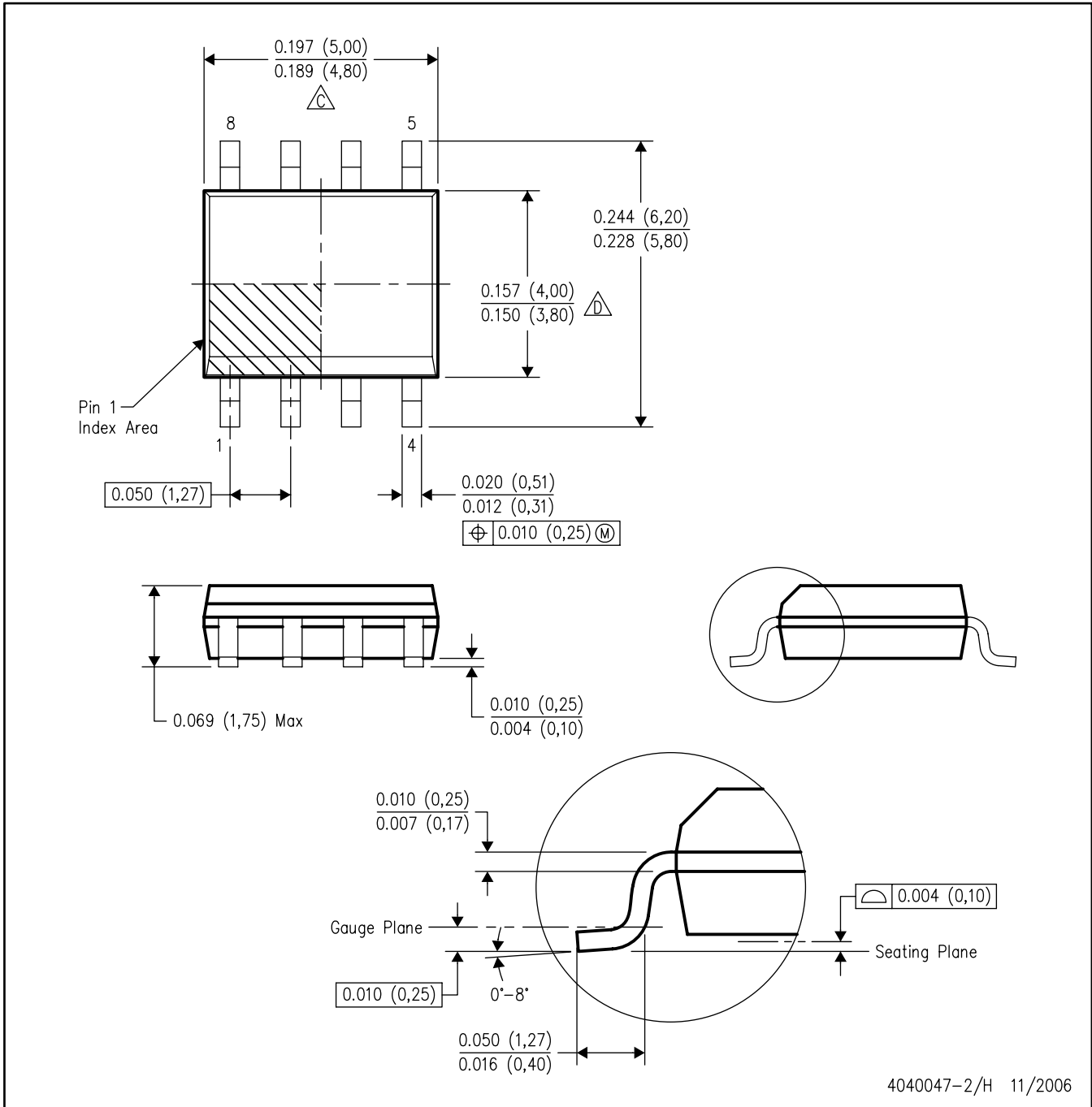


- NOTES: A. All linear dimensions are in inches (millimeters).  
 B. This drawing is subject to change without notice.  
 C. Falls within JEDEC MS-001



4073329/E 05/06

- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 per end.
  - D. Body width does not include interlead flash. Interlead flash shall not exceed 0.50 per side.
  - E. Falls within JEDEC MO-187 variation AA, except interlead flash.



- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - $\triangle C$  Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 (0,15) per end.
  - $\triangle D$  Body width does not include interlead flash. Interlead flash shall not exceed .017 (0,43) per side.
  - E. Reference JEDEC MS-012 variation AA.

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負ひません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIJが特別に指定した製品である場合は除きます。TIJが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIJが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIJがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TIJ指定品以外のTI製品を自動車用アプリケーションに使用しても、TIJは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上