

AFE7700 クワッド・チャンネル汎用 RF トランシーバ

1 特長

- ダイレクト・アップコンバージョン・アーキテクチャに基づくクワッド・トランスミッタ
 - チェーンごとに最大 600MHz の RF 送信帯域幅
- ゼロ IF ダウンコンバージョン・アーキテクチャに基づくクワッド・レシーバ
 - チェーンごとに最大 200MHz の RF 受信帯域幅
- RF サンプリング ADC に基づくフィードバック・チェーン
 - 最大 600MHz の RF 受信帯域幅
- RF 周波数範囲：600MHz～6GHz
- TX および RX LO 用の 4 つの広帯域フラクショナル N PLL、VCO
- データ・コンバータ・クロック生成専用の整数 N PLL、VCO
- JESD204B および JESD204C SerDes インターフェイスに対応
 - 8 つの SerDes トランシーバ (最高 29.5Gbps)
 - 8b/10b および 64b/66b エンコード
 - 16 ビット、12 ビット、24 ビット、32 ビットのフォーマット
 - サブクラス 1 のマルチデバイス同期
- パッケージ：17mm x 17mm FCBGA、0.8mm ピッチ

2 アプリケーション

- フェーズド・アレイ・レーダー
- 防衛無線
- ワイヤレス通信テスト
- ベクトル信号トランシーバ (VST)
- 電子戦

3 概要

AFE7700 は高性能のマルチチャンネル・トランシーバであり、4 つのダイレクト・アップコンバージョン・トランスミッタ・チェーン、4 つのダイレクト・ダウンコンバージョン・レシーバ・チェーン、2 つの広帯域 RF サンプリング・デジタイジング補助チェーン (フィードバック・パス) を統合しています。トランスミッタおよびレシーバ・チェーンのダイナミック・レンジが大きいこと、高性能のワイヤレス・トランシーバ・システムを実現します。

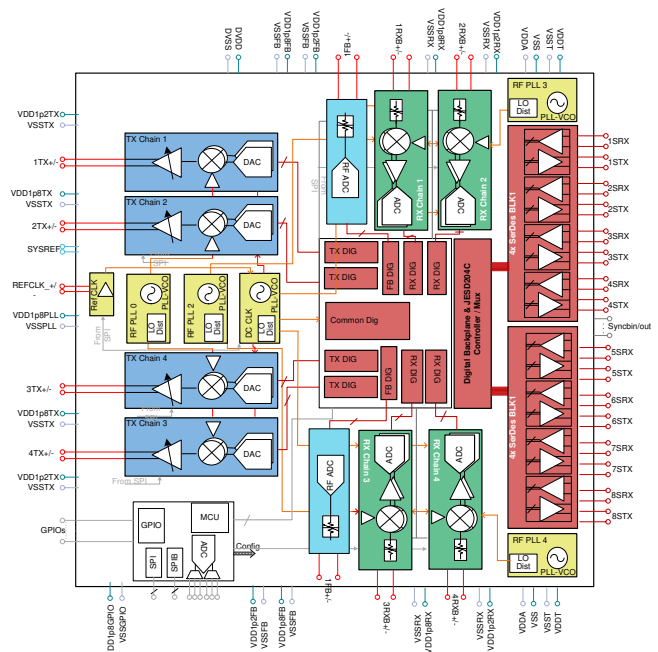
AFE7700 は消費電力が低く、多くのチャンネルを統合できるため、消費電力とサイズの制約が厳しいマルチアンテナおよびフェーズド・アレイ・システムにも対応できます。広帯域でダイナミック・レンジが大きいフィードバック・パスは、トランスミッタ・チェーンにおけるパワー・アンプのデジタル・プリディストーション (DPD) と IQ 補正に役立ちます。SerDes が高速なため、データの入出力に必要なレーン数を減らすことができます。

製品情報⁽¹⁾

型番	パッケージ	本体サイズ(公称)
AFE7700	FCBGA (400)	17.00mmx17.00mm

(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にある注文情報を参照してください。

AFE7700 のブロック図



4 概要 (続き)

AFE7700 の各レシーバ・チェーンには、広帯域パッシブ IQ 復調器を接続した 28dB レンジのデジタル・ステップ・アッテネータ (DSA) と、プログラム可能なアンチ・エイリアス・ローパス・フィルタ付きベースバンド・アンプが含まれ、連続時間型シグマ・デルタ ADC を駆動します。RX チェーンは最大 200MHz の瞬時帯域幅 (IBW) を受信できます。レシーバの各チャンネルには 2 つのアナログ・ピーク電力検出器と、各種のデジタル電力検出器が搭載されており、レシーバ・チャンネルを外部または内部から自律的に AGC 制御するのに役立ちます。また、デバイスの信頼性を確保するための RF 過負荷検出器も搭載されています。内蔵の QMC (直交ミスマッチ補償) アルゴリズムは、特定の信号の注入もオフラインでの較正も行わずに、RX チェーンの I と Q の不均衡によるミスマッチ (不整合) を連続的に監視および補正できます。

トランスミッタの各チェーンには、2 つの 14 ビット、3Gsps IQ DAC に続き、プログラマブル再構成および DAC イメージ除去フィルタと、39dB レンジのゲイン制御付き広帯域 RF アンプを駆動する IQ 変調器が含まれます。TX チェーンには QMC および LO リーク・キャンセル・アルゴリズムが統合されているため、FB パスを利用して TX チェーンの IQ ミスマッチと LO リークを常時追跡および修正できます。

各 FB パスは RF サンプリング・アーキテクチャに基づいており、14 ビット、3Gsps の RF ADC を駆動する入力 RF DSA を内蔵しています。このダイレクト・サンプリング・アーキテクチャにより、本質的に広帯域なレシーバ・チェーンを実現し、TX チェーンの性能低下を簡単に較正できます。各 FB パスは、観測する 2 つの RF 入力バンドを高速に切り替えることができる 2 つの独立した NCO を内蔵しています。

シンセサイザ・セクションは、4 つの異なる RF LO を生成できる 4 つのフラクショナル N RF PLL を内蔵しているため、本デバイスは最大 2 つの異なるバンド (各バンドを 2 つのトランスミッタ、2 つのレシーバ、1 つのフィードバック・パスとして構成) をサポートできます。

5 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

2019年10月発行のものから更新

Page

• デバイス・ステータスを事前情報から量産データに変更	1
-----------------------------------	---

6 デバイスおよびドキュメントのサポート

6.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.comのデバイス製品フォルダを開いてください。右上の「アラートを受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

6.2 サポート・リソース

[TI E2E™ support forums](#) are an engineer's go-to source for fast, verified answers and design help — straight from the experts. Search existing answers or ask your own question to get the quick design help you need.

Linked content is provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

6.3 商標

E2E is a trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

6.4 静電気放電に関する注意事項



すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

6.5 Glossary


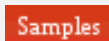
[SLYZ022](#) — *TI Glossary*.

This glossary lists and explains terms, acronyms, and definitions.

7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
AFE7700IABJ	ACTIVE	FCBGA	ABJ	400	90	RoHS & Green	SNAGCU	Level-3-260C-168 HR	-40 to 85	AFE7700	
AFE7700IALK	ACTIVE	FCBGA	ALK	400	90	Non-RoHS & Green	Call TI	Level-3-220C-168 HR	-40 to 85	AFE7700 SNPB	

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "-" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TRAY


Chamfer on Tray corner indicates Pin 1 orientation of packed units.

*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	Unit array matrix	Max temperature (°C)	L (mm)	W (mm)	K0 (µm)	P1 (mm)	CL (mm)	CW (mm)
AFE7700IABJ	ABJ	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2
AFE7700IALK	ALK	FCBGA	400	90	6 x 15	150	315	135.9	7620	19.5	21	19.2

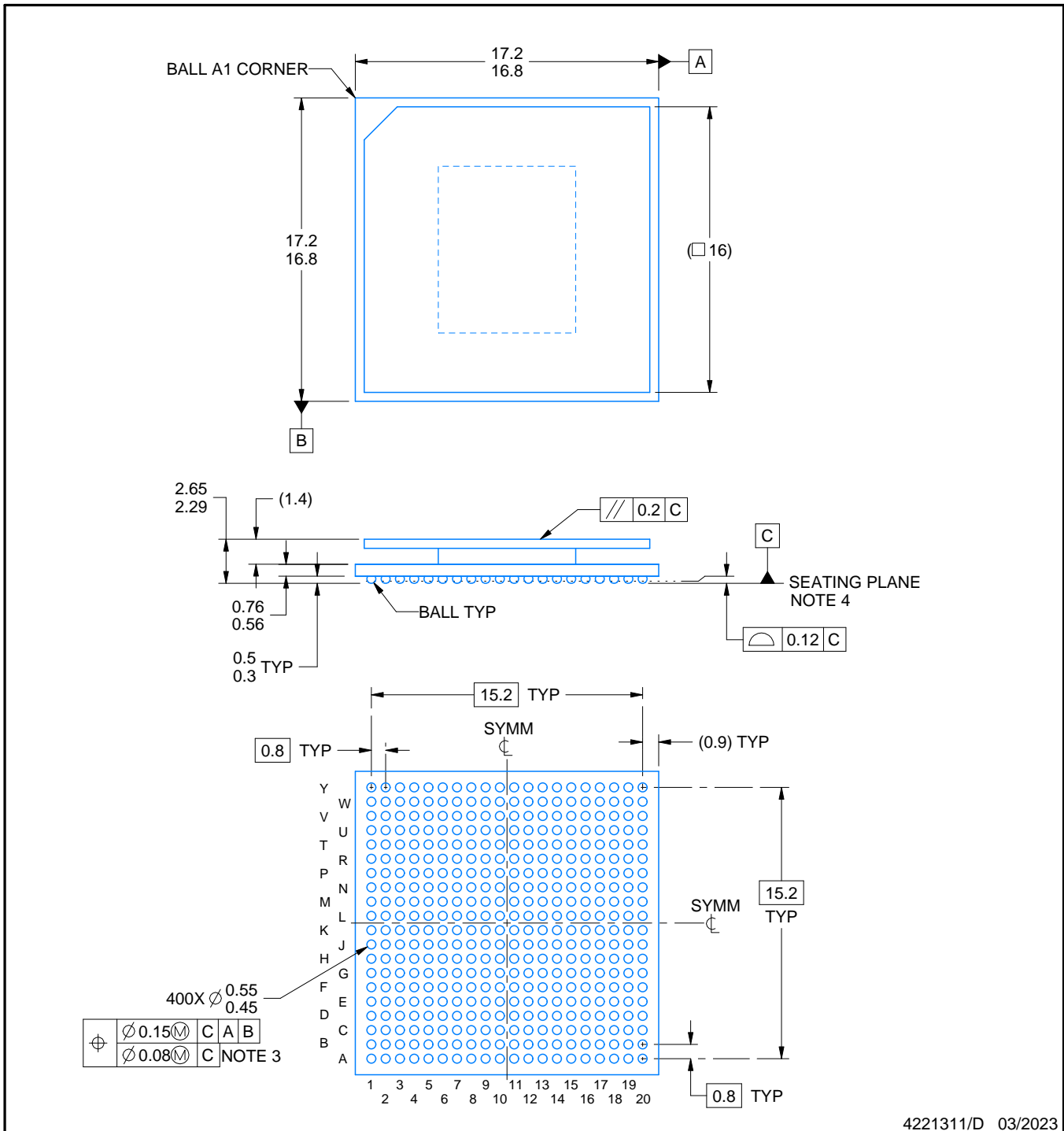
ABJ0400A



PACKAGE OUTLINE

FCBGA - 2.65 mm max height

BALL GRID ARRAY



4221311/D 03/2023

NOTES:

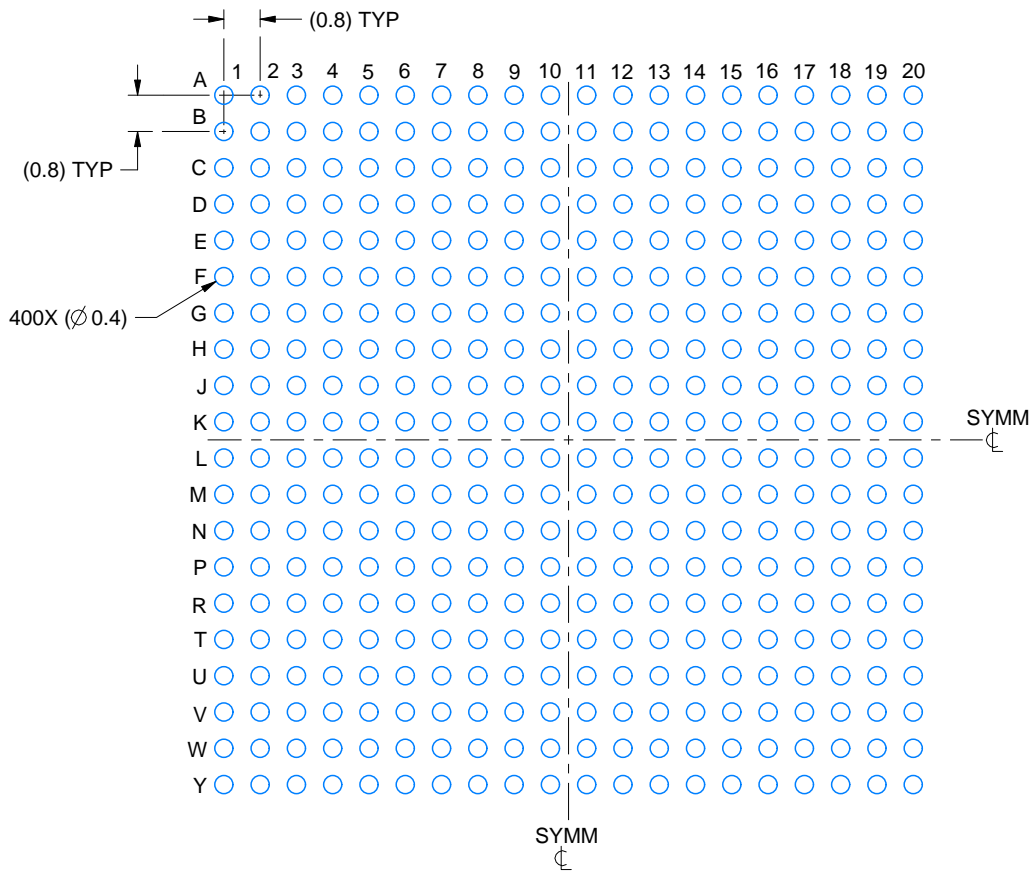
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Dimension is measured at the maximum solder ball diameter, parallel to primary datum C.
4. Primary datum C and seating plane are defined by the spherical crowns of the solder balls.
5. The lids are electrically floating (e.g. not tied to GND).

EXAMPLE BOARD LAYOUT

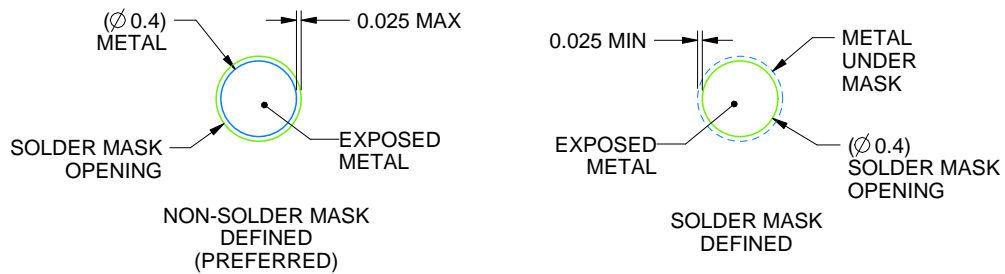
ABJ0400A

FCBGA - 2.65 mm max height

BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



SOLDER MASK DETAILS
NOT TO SCALE

4221311/D 03/2023

NOTES: (continued)

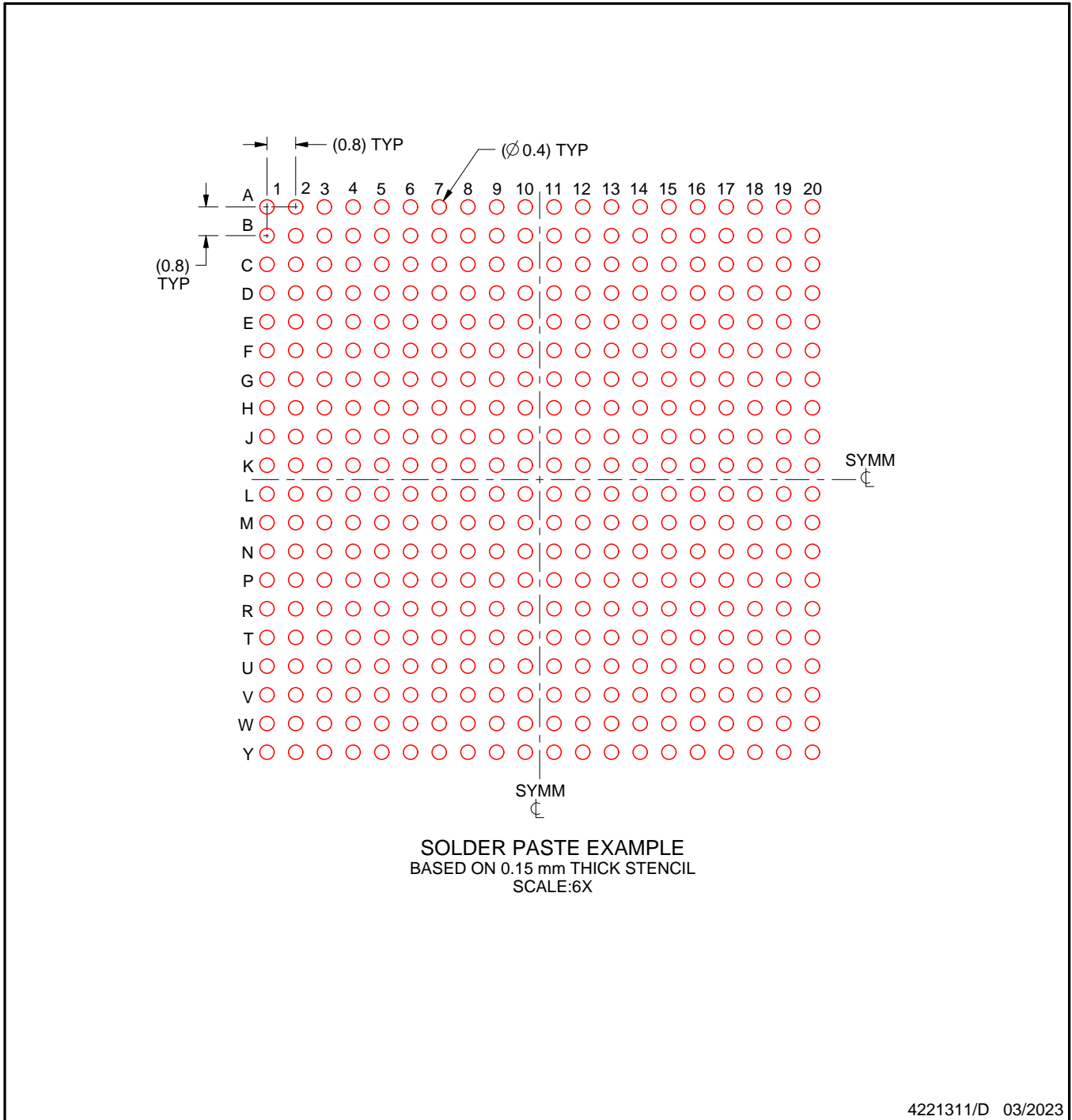
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SPRU811 (www.ti.com/lit/spru811).

EXAMPLE STENCIL DESIGN

ABJ0400A

FCBGA - 2.65 mm max height

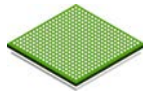
BALL GRID ARRAY



NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

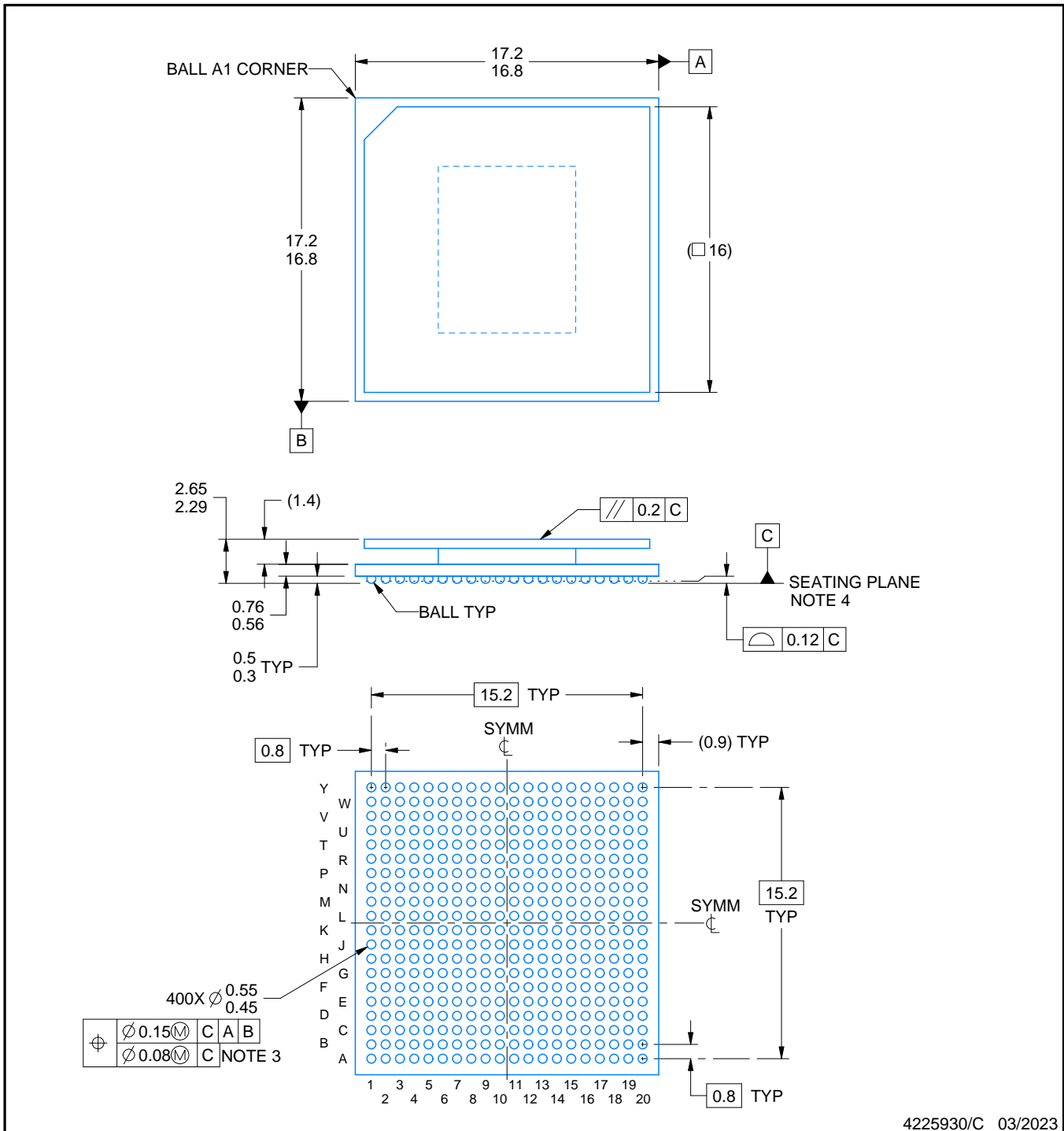
ALK0400A



PACKAGE OUTLINE

FCBGA - 2.65 mm max height

BALL GRID ARRAY



4225930/C 03/2023

NOTES:

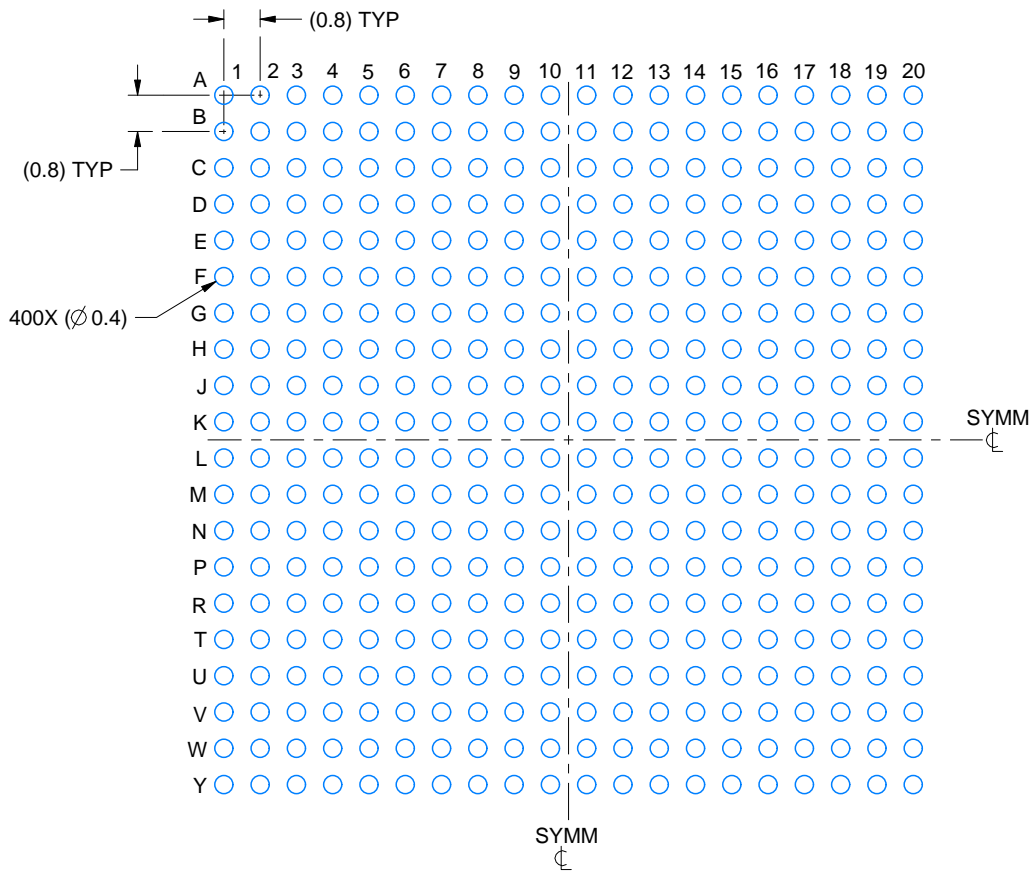
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Dimension is measured at the maximum solder ball diameter, parallel to primary datum C.
4. Primary datum C and seating plane are defined by the spherical crowns of the solder balls.
5. Pb-Free die bump and SnPb solder ball.
6. The lids are electrically floating (e.g. not tied to GND).

EXAMPLE BOARD LAYOUT

ALK0400A

FCBGA - 2.65 mm max height

BALL GRID ARRAY



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:6X



SOLDER MASK DETAILS
NOT TO SCALE

4225930/C 03/2023

NOTES: (continued)

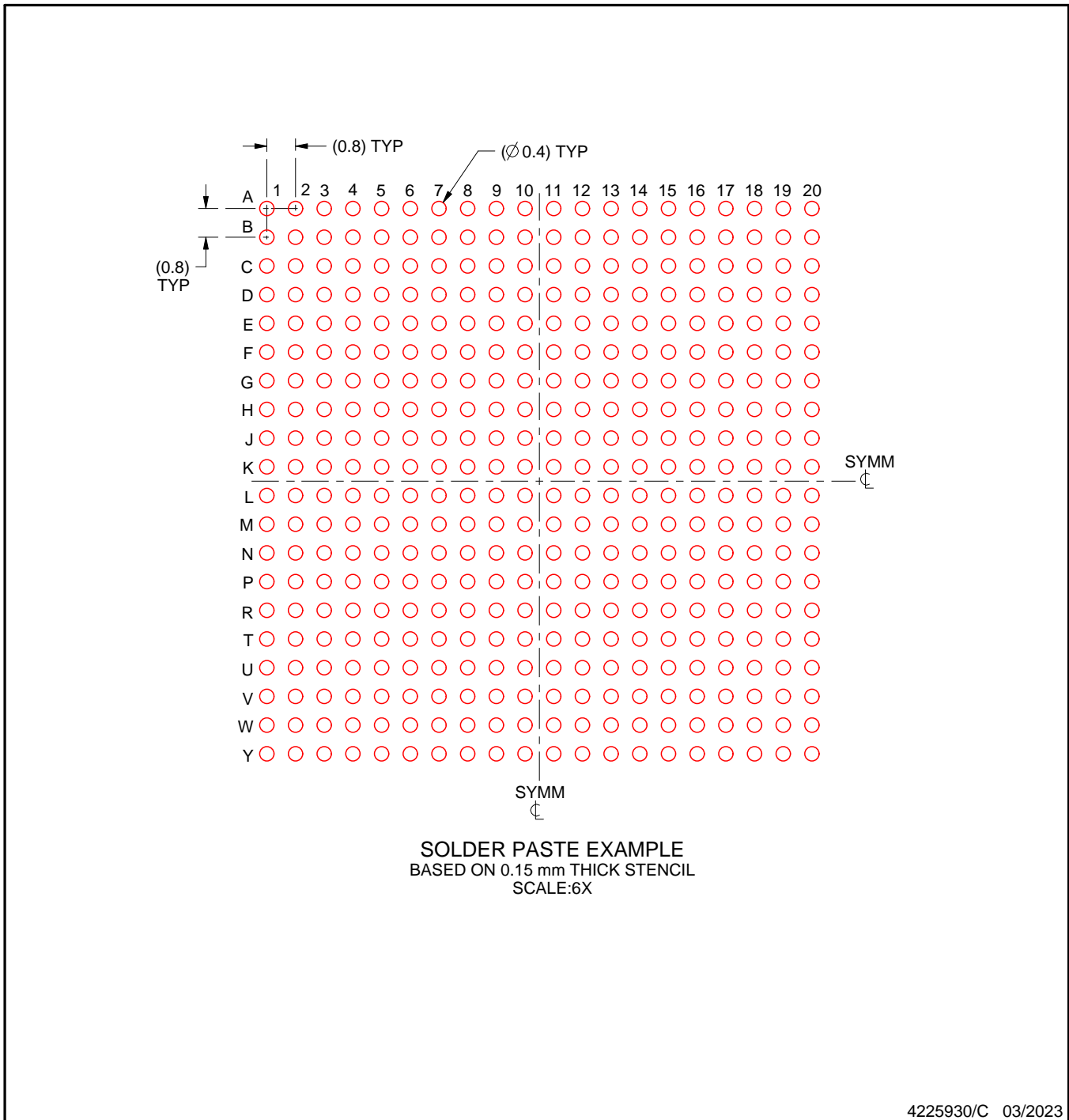
- Final dimensions may vary due to manufacturing tolerance considerations and also routing constraints. For more information, see Texas Instruments literature number SPRU811 (www.ti.com/lit/spru811).

EXAMPLE STENCIL DESIGN

ALK0400A

FCBGA - 2.65 mm max height

BALL GRID ARRAY



NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated