

# BQ25785 40V、SMBus、2～5セル、ナロー VDC 疑似デュアル位相昇降圧バッテリー充電コントローラ、システム電力モニタおよびプロセッサ過熱モニタ搭載

## 1 特長

- **USB-C 拡張電力範囲 (EPR)** インターフェイス プラットフォーム向け、テキサス・インスツルメンツ特許取得済みの疑似 2 相昇降圧ナロー電圧 DC (NVDC) チャージャ
  - 2 セル ~ 5 セル バッテリーを充電するための 3.5V ~ 40V 入力範囲
  - 5mΩ/2mΩ センシング抵抗で、最大 16.3A または 30A の充電電流
  - 10mΩ/5mΩ センシング抵抗で、最大 8.2A/16.4A の入力電流制限
  - USB 2.0、USB 3.0、USB 3.1、USB 3.2、USB-C パワー デリバリ、拡張電力範囲の入力電流設定をサポート
  - 入力電流オプティマイザ (ICO) により、アダプタの過負荷を引き起こさずに最大入力電力を抽出
  - USB-PD 仕様に準拠した統合型高速ロール スワップ (FRS) 機能
  - 疑似 2 相降圧、昇降圧、および昇圧動作間のシームレスな遷移
  - MODE ピンの構成による単相昇降圧の柔軟性
  - ソース過負荷に対する入力電流および電圧のレギュレーション (IINDPM および VINDPM)
  - アダプタの全負荷時にバッテリーでシステムを補完
- **IEC-CISPR 32 EMI 仕様に適合する**、テキサス インスツルメンツ特許申請中のデュアル ランダム スペクトラム 拡散 (DRSS)
- **99% を超える電力効率を達成し**、バッテリーの高速充電をサポートするためテキサス インスツルメンツ特許申請中のパススルー モード (PTM)
- **Intel プラットフォーム向けの IMVP8/IMVP9 準拠システム機能**
  - 拡張 Vmin アクティブ保護 (VAP) モードは、最新の Intel 仕様に準拠したシステム ピーク電力スパイク時に入力コンデンサからバッテリーを補完します
  - 包括的な PROCHOT プロファイル
  - バッテリーの摩耗故障を防止する 2 レベルの放電電流制限 PROCHOT プロファイル
  - システム電力モニタ (PSYS)
- 専用ピンによる入力およびバッテリー電流モニタ
- 内蔵 16 ビット ADC により電圧、電流、電力を監視
- 補完モードでのバッテリー MOSFET の理想ダイオード動作
- バッテリーから USB ポートへ電源供給 (USB OTG)

- 3V ~ 38V OTG
- 10mΩ センシング抵抗で、最大 8.2A の出力電流制限
- 2.2μH または 1.5μH インダクタ付きの 600kHz または 800kHz プログラマブル スイッチング周波数
- **SMBus** ホスト制御インターフェイスによる柔軟なシステム構成
- 高精度のレギュレーションと監視
  - ±0.5% の充電電圧レギュレーション
  - ±2.5% の充電電流レギュレーション
  - ±2% の入力電流レギュレーション
  - ±2% の入力 / 充電電流監視
- **安全**
  - サーマル レギュレーションおよびサーマル シャットダウン
  - 入力、システム、バッテリーの過電圧保護
  - 入力、MOSFET、インダクタの過電流保護
- **パッケージ: 36 ピン、4.0mm × 5.0mm WQFN**

## 2 アプリケーション

- **標準のノート PC、Chromebook および WOA**
- **家電製品: バッテリー チャージャ、酸素濃縮器**

## 3 説明

BQ25785 は、同期整流 NVDC 昇降圧バッテリー充電コントローラであり、USB アダプタ、拡張電力範囲 (EPR) USB-C パワー デリバリ (PD) 電源、標準電力範囲 (SPR) USB-C パワー デリバリ (PD) 電源、従来型のアダプタなど多様な入力電源から 2 セル ~ 5 セル バッテリーを充電します。スペースに制約のある 2 セル ~ 5 セルのバッテリー充電アプリケーション向けに、部品点数が少なく高効率の設計を実現します。

NVDC 構成により、システムをバッテリーの電圧に応じてレギュレートしながら、システムの最低電圧を下回らないように維持できます。バッテリーが完全に放電した場合や取り外された場合でも、システムは動作を続けられます。負荷電力が入力電源の定格を超過すると、バッテリーは補完モードに移行し、システムの故障を防止します。

### パッケージ情報

部品番号	パッケージ <sup>(1)</sup>	パッケージサイズ <sup>(2)</sup>	本体サイズ (公称)
BQ25785	REE (WQFN, 36)	4.00mm × 5.00mm	4.00mm × 5.00mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



- (2) パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。

電源投入時に、充電器は入力電源およびバッテリーの状況に基づいてコンバータを降圧、昇圧、昇降圧型のいずれかの構成に設定します。充電器はホストの制御なしに、降圧、昇圧、昇降圧型の動作モードをシームレスに遷移します。テキサスインスツルメンツが特許申請中の疑似 2 相コンバータは、大電力降圧モードで 2 相をインターリーブできるため、放熱を向上し、各インダクタを小型化できます。同時に、このデバイスは昇圧側スイッチング MOSFET を 2 個しか必要としないため、昇圧モードでの電力動作が制限され、システム全体の面積とコストを節約できます。

入力電源がない場合、BQ25785 は USB On-the-Go (OTG) 機能をサポートします。

バッテリーのみをシステム電源とし、USB OTG ポートに外部負荷を接続していない場合、BQ25785 は最新の Intel® Vmin アクティブ保護 (VAP) 機能を実装しているため、バッテリーから VBUS 電圧を充電して、入力デカップリング コンデンサに蓄電できます。システム ピーク電力スパイク中に、入力コンデンサに蓄えられた電力がシステムを補完することにより、システム電圧が最低値を下回り、システムが故障するのを防止できます。

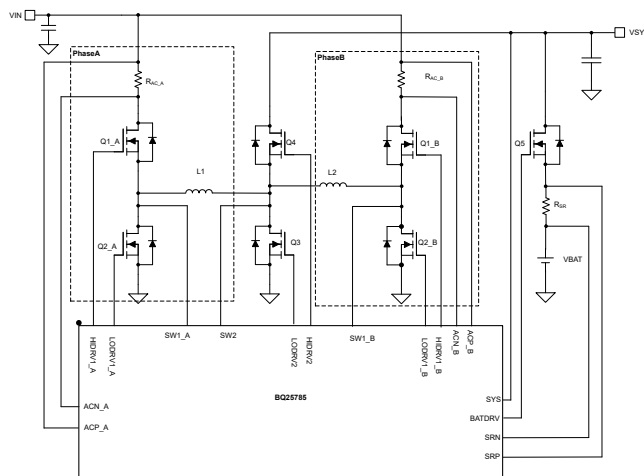
BQ25785 は、アダプタ電流、バッテリー電流、システム電力を監視します。柔軟にプログラム可能な PROCHOT 出力は、必要に応じてスロットルバックするために CPU ホストに直接送られます。

USB-C PD 仕様の最新バージョンには、電源ロールのスイッチングが適切なタイミングで行われるようにする高速ロール スワップ (FRS) 機能が搭載されており、ドックに接続されたデバイスで瞬時電力損失やグリッチが発生することを回避できます。このデバイスには、PD 仕様に準拠した FRS が統合されています。

テキサス インスツルメンツが特許申請中のスイッチング周波数ディザリング パターンを使用すると、伝導性 EMI の周波数範囲全体 (150kHz ~ 30MHz) で EMI ノイズを大幅に低減できます。複数のディザリング スケール オプションが利用可能で、さまざまなアプリケーションに柔軟に対応できます。ディザリング機能により、EMI ノイズ フィルタの設計が大幅に簡素化されます。

充電器は、テキサス インスツルメンツが特許申請中のパス スルー モード (PTM) で動作し、全負荷範囲にわたって効率を向上させることができます。PTM では、入力電力は充電器からシステムに直接供給されます。MOSFET のスイッチング損失とインダクタのコア損失を抑えることができるため、高効率な動作が可能になります。

BQ25785 は、36 ピン 4mm × 5mm WQFN パッケージで供給されます。



アプリケーション図

## 目次

1 特長.....	1	7.5 プログラミング.....	54
2 アプリケーション.....	1	7.6 BQ25785 レジスタ マップ.....	58
3 説明.....	1	7.7 BQ25785 のレジスタ.....	60
4 デバイス比較表.....	4	8 アプリケーションと実装.....	116
5 ピン構成および機能.....	5	8.1 使用上の注意.....	116
6 仕様.....	8	8.2 代表的なアプリケーション.....	116
6.1 絶対最大定格.....	8	8.3 電源に関する推奨事項.....	127
6.2 ESD 定格.....	8	8.4 レイアウト.....	127
6.3 推奨動作条件.....	9	9 デバイスおよびドキュメントのサポート.....	131
6.4 熱に関する情報.....	9	9.1 デバイス サポート.....	131
6.5 電気的特性.....	9	9.2 ドキュメントのサポート.....	131
6.6 タイミング要件.....	21	9.3 サポート・リソース.....	131
6.7 代表的特性 BQ2578X.....	22	9.4 商標.....	131
7 詳細説明.....	26	9.5 静電気放電に関する注意事項.....	131
7.1 概要.....	26	9.6 用語集.....	131
7.2 機能ブロック図.....	27	10 改訂履歴.....	131
7.3 機能説明.....	28	11 メカニカル、パッケージ、および注文情報.....	132
7.4 デバイスの機能モード.....	53		

## 4 デバイス比較表

	BQ25770	BQ25773	BQ25775	BQ25785
インターフェイス	SMBus	I <sup>2</sup> C	SMBus	SMBus
デバイス アドレス	09h	6Bh	09h	09h
入力電圧範囲	3.5V ~ 40V	3.5V ~ 40V	3.5V ~ 40V	3.5V ~ 40V
最大充電電流 (RSR = 5mΩ)	16.320A	16.320A	16.320A	16.320A
スイッチング周波数 (Hz)	600k/800k	600k/800k	600k/800k	600k/800k
セル数	2s~5s	2s~5s	2s~5s	2s~5s
入力電流センス抵抗	10mΩ/5mΩ	10mΩ/5mΩ	10mΩ/5mΩ	10mΩ/5mΩ
充電電流センス抵抗	5mΩ/2mΩ	5mΩ/2mΩ	5mΩ/2mΩ	5mΩ/2mΩ
OTG 電圧範囲	3.0V ~ 28V	3.0V ~ 5V	3.0V ~ 5V	3.0V ~ 38V
周波数ディザリング	あり	あり	あり	あり
擬似デュアル位相	あり	あり	あり	あり
単相	なし	なし	なし	あり

## 5 ピン構成および機能

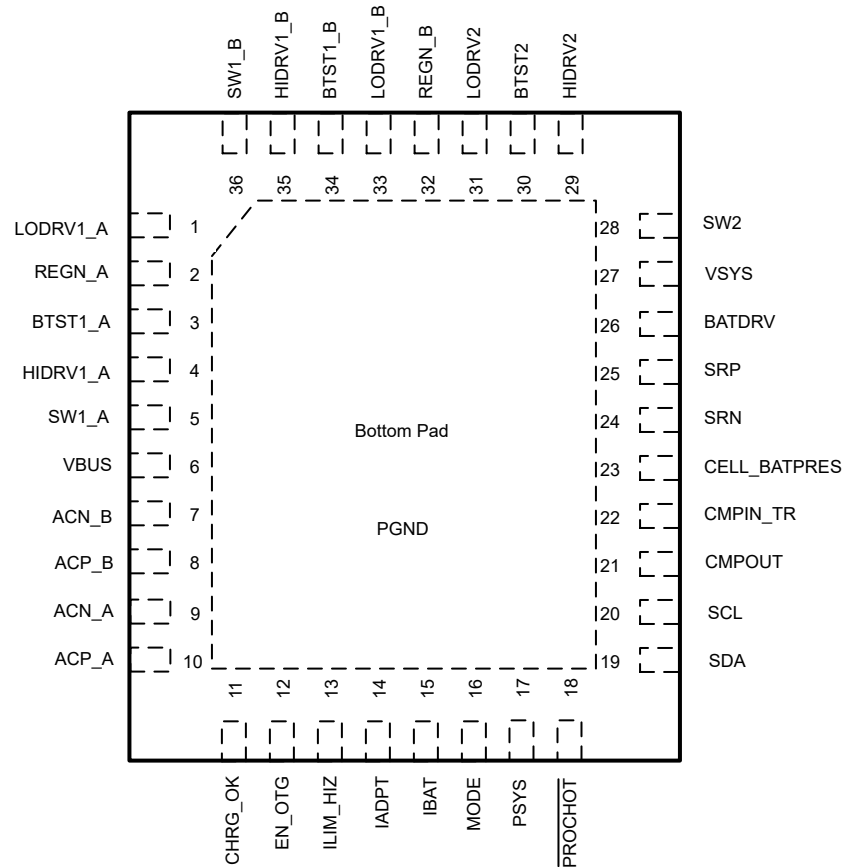


図 5-1. BQ25785 36 ピン WQFN 上面図

表 5-1. ピンの機能

ピン		タイプ <sup>(1)</sup>	説明
名称	番号		
LODRV1_A	1	AO	降圧位相 A ローサイド電力デバイス (Q2_A) ドライバ。ローサイド電力デバイスのゲートに接続します。
REGN_A	2	PWR	VBUS または VSYS から供給される 5V リニアレギュレータの出力。VBUS が $V_{VBUS\_CONVEN}$ を上回ると、LDO が有効になります。REGN_A と電源グランドの間に、2.2 $\mu$ F または 3.3 $\mu$ F のセラミックコンデンサを接続します。REGN_A ピンの出力は、電力段のゲート駆動およびプルアップ電圧源として使用されます。
BTST1_A	3	PWR	降圧位相 A ハイサイド電力デバイスドライバ電源。SW1_A と BTST1_A の間に 0.1 $\mu$ F のコンデンサを接続します。REGN_A と BTST1_A 間のブートストラップ ダイオードが内蔵されています。
HIDRV1_A	4	AO	降圧位相 A ハイサイド電力デバイス (Q1_A) ドライバ。ハイサイド電力デバイス ゲートに接続します。
SW1_A	5	PWR	降圧位相 A のスイッチ ノード。位相 A の降圧ハーフブリッジにおけるハイサイド電力デバイスのソースに接続します。
VBUS	6	PWR	充電器の入力電圧。1 $\Omega$ と 0.47 $\mu$ F (最小) の入力ローパスフィルタを使用することを推奨します。
ACN_B	7	PWR	位相 B 入力電流検出アンプの負入力。入力電流信号の高周波ノイズを抑えるため、センス抵抗と ACN_B ピンの間に RC ローパスフィルタを配置する必要があります。フィルタ設計については、 <a href="#">セクション 8.2.2.2</a> を参照してください。
ACP_B	8	PWR	位相 B 入力電流センスアンプの正入力。入力電流信号の高周波ノイズを抑えるため、センス抵抗と ACP_B ピンの間に RC ローパスフィルタを配置する必要があります。フィルタ設計については、 <a href="#">セクション 8.2.2.2</a> を参照してください。

表 5-1. ピンの機能 (続き)

ピン		タイプ <sup>(1)</sup>	説明
名称	番号		
ACN_A	9	PWR	位相 A 入力電流センス アンプの負入力。入力電流信号の高周波ノイズを抑えるため、センス抵抗と ACN_A ピンの間に RC ローパスフィルタを配置する必要があります。フィルタ設計については、 <a href="#">セクション 8.2.2.2</a> を参照してください。
ACP_A	10	PWR	位相 A 入力電流センス アンプの正入力。入力電流信号の高周波ノイズを抑えるため、センス抵抗と ACP_A ピンの間に RC ローパスフィルタを配置する必要があります。フィルタ設計については、 <a href="#">セクション 8.2.2.2</a> を参照してください。
CHRG_OK	11	DO	適切な電源が充電器入力に接続されていることをシステムに通知する、オープンドレインのアクティブ high 信号。10kΩ の抵抗を使用してプルアップ電源に接続します。VBUS が 3.5V を超え、かつ V <sub>ACOV_FALL</sub> 未満である場合、50ms のグリッチ除去時間後に CHRG_OK は high になります。VBUS が 3.2V を下回るか、または V <sub>ACOV_RISE</sub> を上回ると、CHRG_OK は LOW になります。特定の故障が発生すると、CHRG_OK は LOW にアサートされます。ユーザー レジスタ CHRG_OK_INT = 1b に設定すると、CHRG_STAT が変化した場合に、このピンを割り込みソースとして使用できます。
EN_OTG	12	DI	アクティブ HIGH で、OTG、VAP、FRS モードがイネーブルになります。1) OTG_VAP_MODE = 1b かつ EN_OTG = 1b の場合、このピンを high にすると OTG モードを有効にできます。2) OTG_VAP_MODE = 1b かつ EN_FRS = 1b の場合、このピンを high にすると順送り動作で FRS モードを有効にできます。3) OTG_VAP_MODE = 0b の場合、EN_OTG ピンを high にすると VAP モードが有効になります。詳細については、 <a href="#">表 7-5</a> を参照してください。
ILIM_HIZ	13	AI	入力電流制限設定ピン。REGN_A 電源レールとグラウンドの間に抵抗分圧回路を接続して、ILIM_HIZ 電圧を設定します。ピン電圧は次のように計算されます: $V_{ILIM\_HIZ} = 1V + 40 \times IINDPM \times Rac$ 。この場合、IIN_DPM は目標入力電流制限です。ピンの電圧が V <sub>ILIM_ENZ</sub> スレッシュホールドを上回ると、EN_EXTILIM ビットの状態に関係なく、外部電流制限機能は無効になります。ピンの電圧が V <sub>ILIM_EN</sub> スレッシュホールドを下回ると、外部電流制限は EN_EXTILIM ビットの状態に従います。EN_EXTILIM = 1b の場合、充電器で使用される入力電流制限は、ILIM_HIZ ピンと IIN_HOST レジスタの設定値のうち、より低い方になります。EN_EXTILIM = 0b の場合、入力電流制限は IIN_HOST レジスタによってのみ決定されます。ピン電圧が 0.4V 未満になると、デバイスは低静止電流のハイ インピーダンス (HIZ) モードに入ります。ピン電圧が 0.8V を超えると、デバイスは HIZ モードから解除されます。ILIM_HIZ ピンの電圧は継続的に読み取られ、(EN_EXTILIM = 1b の場合) 電流制限設定の更新に使用されます。これにより、このピン電圧を調整することで入力電流制限を動的に変更できます。
IADPT	14	AO	アダプタの電流監視出力ピン。V <sub>IADPT</sub> = 20 または $40 \times (V_{ACP\_B} - V_{ACN\_B} + V_{ACP\_A} - V_{ACN\_A})$ で、比率は IADPT_GAIN ビットで選択可能。IADPT ピンとグラウンドの間に、100pF 以下のセラミック デカップリング コンデンサを接続します。使用しない場合、このピンをフローティングにできます。IADPT の出力電圧は 3.2V 以下にクランプされます。
IBAT	15	AO	バッテリー電流監視出力ピン。充電電流の場合、V <sub>IBAT</sub> = 8 または $64 \times (V_{SRP} - V_{SRN})$ 、または放電電流の場合、V <sub>IBAT</sub> = 8 または $64 \times (V_{SRN} - V_{SRP})$ 、この倍率は IBAT_GAIN ビットによって選択されます。IBAT ピンとグラウンドの間に、100pF 以下のセラミック デカップリング コンデンサを接続します。使用しない場合、このピンをフローティングにできます。出力電圧は 3.2V 以下にクランプされます。
モード	16	AI	充電器動作モードピン。この MODE ピンには、 <a href="#">MODE ピン検出</a> の MODE ピンのプログラミング表を参照してプルダウン抵抗が必要です。
PSYS	17	DO	電流モードのシステム電力モニタ。出力電流は、アダプタとバッテリーから供給される総電力に比例します。ゲインは、ホスト通信インターフェイスを介して選択できます。PSYS ピンからグラウンドへ抵抗を接続して、出力電圧を生成します。使用しない場合、このピンをフローティングにできます。出力電圧は 3.2V にクランプされます。フィルタリングのために、抵抗と並列にコンデンサを配置します。
PROCHOT	18	DO	アクティブ low オープンドレイン出力インジケータ。このピンは、アダプタ入力電流、バッテリー放電電流、およびシステム電圧を監視します。PROCHOT プロファイルのいずれかのイベントがトリガーされると、パルスがアサートされます。最小パルス幅は、PROCHOT_WIDTH ビットで調整できます。
SDA	19	DI/O	SMBus オープンドレイン データ I/O。ホストコントローラまたはスマート バッテリーのデータラインに接続します。SMBus 仕様に従って、10kΩ プルアップ抵抗を接続します。通信周波数を 1Mhz に上げる場合、ライン容量に応じてプルアップ抵抗をそれに合わせて小さくする必要があります。
SCL	20	DI	SMBus クロック入力。ホストコントローラまたはスマート バッテリーからクロックラインに接続します。仕様に従って、10kΩ プルアップ抵抗を接続します。通信周波数を 1Mhz に上げる場合、ライン容量に応じてプルアップ抵抗をそれに合わせて小さくする必要があります。

表 5-1. ピンの機能 (続き)

ピン		タイプ <sup>(1)</sup>	説明
名称	番号		
CMPOUT	21	DO	独立コンパレータのオープンドレイン出力。CMPOUT ピンとプルアップ電源レールの間にプルアップ抵抗を接続します。コンパレータの極性とグリッチ除去時間は、ユーザーレジスタにより選択できます。
CMPIN_TR	22	AI	独立コンパレータの入力です。独立コンパレータは、CMPIN_TR ピンで検出された電圧を内部基準電圧と比較し、その結果を CMPOUT ピンに出力します。コンパレータの極性とグリッチ除去時間は、ホストにより選択できます。極性が HIGH (CMP_POL = 1b) のとき、ヒステリシスを設定するため、CMPIN_TR と CMPOUT の間に抵抗を接続します (A を参照)。極性が LOW (CMP_POL = 0b) の場合、内部ヒステリシスは 100mV です。独立コンパレータを使用しない場合は、CMPIN_TR をグランドに接続します。CMPIN_TR_SELECT = 1b の場合、このピンは内部補償された温度レギュレーション ループの温度フィードバックピンになります。
CELL_BATPRES	23	AI	2 ~ 5 セル バッテリー設定用バッテリーセル選択ピン。CELL_BATPRES ピンは、REGN_A から抵抗分圧を介してバイアスする必要があります (40% で 2s、55% で 3s、75% で 4s、100% で 5s)。CELL_BATPRES ピンは、SYSOVP のスレッシュホールドも設定します。2 個のセルで 12V、3 個のセルで 17V、4 個のセルで 22V、5 個のセルで 27V となります。CELL_BATPRES ピンの電圧が V <sub>CELL_BATPRES_FALL</sub> 未満にプルダウンされると、バッテリーが取り外されたことを示します。CELL_BATPRES ピンに外部コンデンサは使用できません。CELL_BATPRES ピンから GND に接続される外部プルダウンの合成インピーダンスは、1MΩ 以下である必要があります。
SRN	24	PWR	充電器の電流検出アンプの負入力。SRN ピンは、バッテリー電圧の検出にも使用されます。バッテリー充電電流検出抵抗の両端に 0.1μF のフィルタコンデンサを接続し、SRN ピンとバッテリー充電電流検出抵抗の間には 10Ω のコンタクト抵抗を使用します。
SRP	25	PWR	充電器の電流検出アンプの正入力。バッテリー充電電流検出抵抗の両端に 0.1μF のフィルタコンデンサを接続し、SRP ピンとバッテリー充電電流検出抵抗の間に 10Ω のコンタクト抵抗を挿入します。
BATDRV	26	O	N チャネル バッテリー FET (BATFET) のゲートドライバ出力。BATFET をオフにするため、出力は SRP に短絡されます。BATFET を完全にオンにするため、出力は SRP より 5V 高くなります。バッテリー電圧が VSYS_MIN () の設定値より低くなると、BATFET はリニアモードで動作し、VSYS を VSYS_MIN () にレギュレーションします。高速充電中は BATFET は完全にオンになり、サブリメントモードでは理想ダイオードとして動作します。
VSYS	27	PWR	充電器のシステム電圧検出ピン。
SW2	28	PWR	昇圧側スイッチング ノード。昇圧ハーフブリッジのハイサイド電力デバイスのソースに接続します。
HIDRV2	29	AO	昇圧ハイサイド電力デバイス (Q4) ドライバ。ハイサイド電力デバイス ゲートに接続します。
BTST2	30	PWR	昇圧ハイサイド電力デバイスドライバ電源。SW2 と BTST2 の間に 0.1μF のコンデンサを接続します。REGN_B と BTST2 の間のブートストラップ ダイオードは内蔵されています。
LODRV2	31	AO	昇圧ローサイド電力デバイス (Q3) ドライバ。ローサイド電力デバイスのゲートに接続します。
REGN_B	32	PWR	VBUS または VSYS から供給される 5V リニアレギュレータの出力。VBUS が V <sub>VBUS_CONVEN</sub> を上回ると、LDO がアクティブになります。REGN_B と電源グランドの間に 2.2μF または 3.3μF のセラミックコンデンサを接続します。REGN_B ピン出力は電力段のゲートドライバです。REGN_A に内部接続。
LODRV1_B	33	AO	降圧位相 B ローサイド電力デバイス (Q2_B) ドライバ。ローサイド電力デバイスのゲートに接続します。
BTST1_B	34	PWR	降圧位相 B ハイサイド電力デバイスドライバ電源。SW1_B と BTST1_B の間に 0.1μF のコンデンサを接続します。REGN_B と BTST1_B の間のブートストラップ ダイオードは内蔵されています。
HIDRV1_B	35	AO	降圧位相 B ハイサイド電力デバイス (Q1_B) ドライバ。ハイサイド電力デバイス ゲートに接続します。
SW1_B	36	PWR	降圧側位相 B のスイッチングノード。位相 B 降圧ハーフブリッジ ハイサイド電力デバイスのソースに接続します。
底面パッド (PGND)	-	PWR	IC 下部の露出パッドは共通 PGND として使用します。特に記述のない限り、信号は PGND ピンを基準とします。底面パッドを放熱用のサーマルパッドとして使用します。サーマルパッド面には複数のビアを配置し、電力グランドプレーンに接続します。

(1) AO = アナログ出力、AI = アナログ入力、PWR = 電源、DI = デジタル入力、DO = デジタル出力、O = 出力、および I/O とマークされたピンは入出力です。

## 6 仕様

### 6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

		最小値	最大値	単位
電圧	ACN_A, ACP_A, ACN_B, ACP_B, VBUS, VSYS	-0.3	45	V
	SW1_A, SW1_B, SW2	-2	45	
	SRN, SRP	-0.3	30	
	BATDRV	-0.3	35	
	BTST1_A, BTST1_B, HIDRV1_A, HIDRV1_B	-0.3	50	
	BTST2, HIDRV2	-0.3	50	
	LODRV1_A, LODRV1_B, LODRV2 (25nS)	-4	5.5	
	HIDRV1_A, HIDRV1_B (25nS)	-4	50	
	HIDRV2 (25nS)	-4	50	
	SW1_A, SW1_B (25nS)	-4	45	
	SW2 (25nS)	-4	45	
	SDA, SCL, REGN_A, REGN_B, CHRNG_OK, CELL_BATPRES, ILIM_HIZ, LODRV1_A, LODRV1_B, LODRV2, CMPIN_TR, CMPOUT, MODE, EN_OTG	-0.3	5.5	
	/PROCHOT	-0.3	5.5	
IADPT, IBAT, PSYS	-0.3	3.6		
差動電圧	BTST1_A-SW1_A, BTST1_B-SW1_B, BTST2-SW2, HIDRV1_A-SW1_A, HIDRV1_B-SW1_B, HIDRV2-SW2, BATDRV-SRP	-0.3	5.5	V
	SRP-SRN, ACP_A-ACN_A, ACP_B-ACN_B	-0.3	0.3	
温度	接合部温度範囲、T <sub>J</sub>	-40	150	°C
温度	保管温度、T <sub>stg</sub>	-55	150	

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

### 6.2 ESD 定格

		値	単位
V <sub>(ESD)</sub>	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン <sup>(1)</sup>	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22C101 に準拠、すべてのピン <sup>(2)</sup>	

(1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

### 6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
電圧	ACP_A, ACN_A, ACP_B, ACN_B, VBUS	3.5		40	V
	VSYS	0		23	
	SRP, SRN	0		23	
	SW1_A, SW1_B	-2		40	
	SW2	-2		23	
	BTST1_A, BTST1_B, HIDRV1_A, HIDRV1_B	0		45	
	BTST2, HIDRV2, BATDRV	0		28	
	SDA, SCL, REGN_A, REGN_B, CHRГ_OK, CELL_BATPRES, ILIM_HIZ, LODRV1_A, LODRV1_B, LODRV2, CMPIN_TR, CMPOUT, MODE, EN_OTG	0		5.3	
	/PROCHOT	0		5	
	IADPT, IBAT, PSYS	0		3.3	
差動電圧	BTST1_A-SW1_A, BTST1_B-SW1_B, BTST2-SW2, HIDRV1_A-SW1_A, HIDRV1_B-SW1_B, HIDRV2-SW2, BATDRV-SRP	0		5	V
	SRP-SRN, ACP_A-ACN_A, ACP_B-ACN_B	-0.2		0.2	
温度	接合部温度範囲、T <sub>J</sub>	-40		125	°C
	保管温度、T <sub>stg</sub>	-40		85	

### 6.4 熱に関する情報

熱評価基準 <sup>(1)</sup>		BQ2578x	単位
		REE (WQFN)	
		36ピン	
R <sub>θJA</sub>	接合部から周囲への熱抵抗 (JEDEC <sup>(1)</sup> )	35.6	°C/W
R <sub>θJC(top)</sub>	接合部からケース (上面) への熱抵抗	22.5	°C/W
R <sub>θJB</sub>	接合部から基板への熱抵抗	13.7	°C/W
Ψ <sub>JT</sub>	接合部から上面への特性パラメータ	0.2	°C/W
Ψ <sub>JB</sub>	接合部から基板への特性パラメータ	13.7	°C/W
R <sub>θJC(bot)</sub>	接合部からケース (底面) への熱抵抗	3.2	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

### 6.5 電気的特性

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ 、T<sub>J</sub> = -40°C ~ +125°C、標準値は T<sub>J</sub> = 25°C (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V <sub>INPUT_OP</sub>	入力電圧動作範囲		3.5		40.00	V
<b>最大システム電圧レギュレーション</b>						
V <sub>SYSMAX_RNG</sub>	システム電圧レギュレーション、V <sub>SYS</sub> で測定 (充電無効)		5.16		23.16	V

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{\text{SYSMAX\_ACC}}$	システム電圧レギュレーション精度 (充電無効)	CHARGE_VOLTAGE() = 0x1482 (21.000V)		$V_{\text{SRN}} + 350\text{mV}$		V
			-0.6%		0.6%	
		CHARGE_VOLTAGE() = 0x1068H (16.800V)		$V_{\text{SRN}} + 350\text{mV}$		V
			-0.6%		0.6%	
		CHARGE_VOLTAGE() = 0x0C4EH (12.600V)		$V_{\text{SRN}} + 350\text{mV}$		V
			-0.6%		0.6%	
		CHARGE_VOLTAGE() = 0x0834H (8.400V)		$V_{\text{SRN}} + 350\text{mV}$		V
			-1%		1%	
<b>最小システム電圧レギュレーション</b>						
$V_{\text{SYSMIN\_RNG}}$	システム電圧レギュレーション、 $V_{\text{SYS}}$ で測定		5.00		23.00	V
$V_{\text{SYSMIN\_REG\_ACC}}$	最小システム電圧レギュレーション精度 (VBAT が REG0x3E() 設定未済)	VSYS_MIN() = 0x0C08H		15.40		V
			-0.9%		0.9%	
		VSYS_MIN() = 0x099CH		12.30		V
			-0.9%		0.9%	
		VSYS_MIN() = 0x0730H		9.20		V
			-1.3%		1.1%	
		VSYS_MIN() = 0x0528H		6.60		V
			-1.5%		1.50%	
<b>充電電圧レギュレーション</b>						
$V_{\text{BAT\_RNG}}$	バッテリー電圧レギュレーション		5.00		23.00	V
$V_{\text{BAT\_REG\_ACC}}$	バッテリー電圧レギュレーション精度 (充電有効) ( $0^{\circ}\text{C} \sim 85^{\circ}\text{C}$ )	CHARGE_VOLTAGE() = 0x1482H		21.0		V
			-0.6%		0.5%	
		CHARGE_VOLTAGE() = 0x1068H		16.8		V
			-0.6%		0.5%	
		CHARGE_VOLTAGE() = 0x0C4EH		12.6		V
			-0.6%		0.5%	
		CHARGE_VOLTAGE() = 0x0834H		8.4		V
			-0.6%		0.5%	
<b>高速充電時の充電電流レギュレーション</b>						
$V_{\text{IREG\_CHG\_RNG}}$	5m $\Omega$ センス抵抗を使用した充電電流レギュレーションの差動電圧範囲	$V_{\text{IREG\_CHG}} = V_{\text{SRP}} - V_{\text{SRN}}$	128		16320	mA
$I_{\text{CHRG\_REG\_ACC}}$	充電電流レギュレーション精度 5m $\Omega$ センス抵抗、VBAT が VSYS_MIN() 設定を上回る ( $0^{\circ}\text{C} \sim 85^{\circ}\text{C}$ )	CHARGE_CURRENT() = 0x600H、VBAT = 7.4V / 11.1V / 14.8V / 18.5V		12288		mA
			-1.5%		2.5%	
		CHARGE_CURRENT() = 0x400H、VBAT = 7.4V / 11.1V / 14.8V / 18.5V		8192		mA
			-2.0%		3.5%	
		CHARGE_CURRENT() = 0x200H、VBAT = 7.4V / 11.1V / 14.8V / 18.5V		4096		mA
			-3.0%		5.0%	
		CHARGE_CURRENT() = 0x100H、VBAT = 7.4V / 11.1V / 14.8V / 18.5V		2048		mA
			-5.0%		10.0%	
		CHARGE_CURRENT() = 0x080H、VBAT = 7.4V / 11.1V / 14.8V / 18.5V		1024		mA
			-8.0%		15.0%	

$V_{V_{BUS\_UVLOZ}} < V_{V_{BUS}} < V_{V_{ACOV\_FALL}}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ , 標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>プリチャージ時の充電電流レギュレーション (LDO モード)</b>						
$V_{PRECHG\_RANGE}$	プリチャージ電流範囲 $5\text{m}\Omega$ SRP/SRN 直列抵抗、VBAT が REG0x3E() 設定未満 ( $0^{\circ}\text{C} \sim 85^{\circ}\text{C}$ )	$V_{I_{REG\_PRECHG}} = V_{SRP} - V_{SRN}$ 、 $I_{PRECHG}() = 0x10H \sim 0xFCH$	128		2016	mA
$I_{PRECHRG\_REG\_ACC}$	5mΩ SRP/SRN 直列抵抗によるプリチャージ電流レギュレーション精度、VBAT が VSYS_MIN() 設定未満 ( $0^{\circ}\text{C} \sim 85^{\circ}\text{C}$ ) RSNS_RSR = 0b	$I_{PRECHG}() = 0x80H$ 、 $CHARGE\_CURRENT() = 0x100H$		1024		mA
			-10.0%		10.0%	
		$I_{PRECHG}() = 0x40H$ 、 $CHARGE\_CURRENT() = 0x100H$		512		mA
			-15.0%		15.0%	
		$I_{PRECHG}() = 0x20H$ 、 $CHARGE\_CURRENT() = 0x100H$		256		mA
			-25.0%		30.0%	
	$I_{PRECHG}() = 0x10H$ 、 $CHARGE\_CURRENT() = 0x100H$		128		mA	
			-50.0%		40.0%	
<b>終止電流と再充電 (自律充電)</b>						
$V_{TERM\_RANGE}$	終止電流範囲 $5\text{m}\Omega$ SRP/SRN 直列抵抗、VBAT が REG0x3E() 設定未満 ( $0^{\circ}\text{C} \sim 85^{\circ}\text{C}$ )	$V_{I_{REG\_TERM}} = V_{SRP} - V_{SRN}$ 、 $I_{TERM}() = 0x10H \sim 0xFCH$	128		2016	mA
$V_{RECHG}$	バッテリー自動再充電スレッシュヨルド ( $0^{\circ}\text{C} \sim 85^{\circ}\text{C}$ )	$CHARGE\_VOLTAGE() = 12.6\text{V}$ 、 $V_{RECHG}() = 1111b$ に基づく負のオフセットとしての VSRN 立ち下がりスレッシュヨルド		800.0		mV
		$CHARGE\_VOLTAGE() = 12.6\text{V}$ 、 $V_{RECHG}() = 0111b$ に基づく負のオフセットとしての VSRN 立ち下がりスレッシュヨルド		400.0		mV
		$CHARGE\_VOLTAGE() = 12.6\text{V}$ 、 $V_{RECHG}() = 0011b$ に基づく負のオフセットとしての VSRN 立ち下がりスレッシュヨルド		200.0		mV
		$CHARGE\_VOLTAGE() = 12.6\text{V}$ 、 $V_{RECHG}() = 0001b$ に基づく負のオフセットとしての VSRN 立ち下がりスレッシュヨルド		100.0		mV
<b>入力電流レギュレーション</b>						
$V_{I_{REG\_DPM\_RNG}}$	$10\text{m}\Omega$ ACP/ACN 直列抵抗による入力電流レギュレーション範囲	$V_{I_{REG\_DPM}} = V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B}$	400		8200	mA
$I_{IIN\_DPM\_REG\_ACC}$	$10\text{m}\Omega$ ACP/ACN 直列抵抗による入力電流レギュレーション精度	$IIN\_HOST() = 0x0C4H$	4750	4900	5000	mA
		$IIN\_HOST() = 0x074H$	2800	2900	3000	mA
		$IIN\_HOST() = 0x024H$	800	900	1000	mA
		$IIN\_HOST() = 0x010H$	300	400	510	mA
$V_{I_{REG\_DPM\_RNG\_ILIM}}$	入力電流レギュレーションの電圧範囲 (ILIM_HIZ ピン)		1.15		4.0	V
$I_{IIN\_DPM\_REG\_ACC\_ILIM}$	ILIM_HIZ ピンの入力電流レギュレーション精度 $V_{ILIM\_HIZ} = 1\text{V} + 40 \times I_{IIN\_DPM} \times R_{AC}$ 、 $10\text{m}\Omega$ ACP/ACN 直列抵抗を使用	$V_{ILIM\_HIZ} = 3.0\text{V}$	4700	5000	5200	mA
		$V_{ILIM\_HIZ} = 2.2\text{V}$	2700	3000	3250	mA
		$V_{ILIM\_HIZ} = 1.4\text{V}$	700	1000	1250	mA
		$V_{ILIM\_HIZ} = 1.2\text{V}$	200	500	750	mA
$I_{LEAK\_ILIM}$	ILIM_HIZ ピンリーク電流		-1		1	$\mu\text{A}$

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>入力電圧レギュレーション</b>						
$V_{REG\_VINDPM\_RNG}$	入力電圧レギュレーション範囲	VBUS の電圧	3.2		38.00	V
$V_{VINPM\_REG\_ACC}$	入力電圧レギュレーション精度	$V_{INDPM}() = 0x6A4H$		34000		mV
			-1%		1%	
		$V_{INDPM}() = 0x514H$		26000		mV
			-1%		1%	
		$V_{INDPM}() = 0x384H$		18000		mV
			-1.0%		1.0%	
		$V_{INDPM}() = 0x0E0H$		4480		mV
			-3%		3%	
<b>OTG 電流レギュレーション</b>						
$V_{IOTG\_REG\_RNG}$	10mΩ ACP/ACN 直列抵抗による OTG 出力電流レギュレーション範囲	$V_{IOTG\_REG} = V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B}$	100		8200	mA
$V_{IOTG\_REG\_RNG}$	10mΩ ACP/ACN 直列抵抗による OTG 出力電流レギュレーション範囲	$V_{IOTG\_REG} = V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B}$	100		3000	mA
$I_{OTG\_ACC}$	25mA LSB と 10mΩ ACP/ACN 直列抵抗による OTG 出力電流レギュレーション精度	$OTG\_Current() = 0x0C8H$	4850	5000	5150	mA
$I_{OTG\_ACC}$	25mA LSB と 10mΩ ACP/ACN 直列抵抗による OTG 出力電流レギュレーション精度	$OTG\_Current() = 0x0C8H$	4850	5000	5150	mA
		$OTG\_Current() = 0x078H$	2850	3000	3150	mA
		$OTG\_Current() = 0x03CH$	1350	1500	1650	mA
		$OTG\_Current() = 0x014H$	350	500	650	mA
<b>OTG 電圧レギュレーション</b>						
$V_{OTG\_REG\_RNG}$	OTG 電圧レギュレーション範囲	VBUS の電圧	3		38	V
$V_{OTG\_REG\_ACC}$	OTG 電圧レギュレーション精度	$OTG\_Voltage() = 0x47EH$		23.00		V
			-1.5%		1.5%	
		$OTG\_Voltage() = 0x258H$		12.00		V
			-1.5%		1.5%	
		$OTG\_Voltage() = 0x0FAH$		5.00		V
			-3%		3%	
<b>REGN レギュレータ</b>						
$V_{REGN\_REG}$	REGN レギュレータ電圧	VBUS = 10V、REGN_EXT = 0b	4.80	5.00	5.10	V
$V_{REGN\_REG\_EXT}$	外部オーバードライブによる REGN レギュレータ電圧	VBUS = 10V、REGN_EXT = 1b	4.35	4.50	4.65	V
$I_{REGN\_LIM\_CHARGING}$	コンバータが有効化されたときの REGN 電流制限	VBUS = 10V、 $V_{REGN} = 4V$	150.00	191.00		mA
$I_{REGN\_LIM\_LWPPWR}$	バッテリーのみの低消費電力モードでの REGN 電流制限	VBUS = 0V、 $V_{VBAT} = 18V$ 、 $V_{REGN} = 4V$ を強制、EN_LWPPWR = 1b、EN_REGN_LWPPWR = 1b、	3.00	12.00		mA
$V_{REGN\_OK\_FALL}$	REGN レギュレータ電圧の有効立ち下がりがスレッシュホールド		2.8	3.20		V
$V_{REGN\_OK\_RISE}$	REGN レギュレータ電圧の有効立ち上がりがスレッシュホールド		3.10	3.40	3.60	V
$V_{REGN\_OV\_RISE}$	REGN レギュレータ電圧の過電圧立ち上がりがスレッシュホールド		5.30	5.50	5.60	V
$V_{REGN\_OV\_FALL}$	REGN レギュレータ電圧の過電圧立ち下がりがスレッシュホールド		5.10	5.30	5.50	V

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位	
<b>静止時電流</b>						
$I_{SD\_BAT}$	バッテリーで動作するシステム。 $I_{SRN} + I_{SRP} + I_{V_{SYS}}$	VBAT = 18V、低消費電力モード (EN_LWPWR = 1b)、コンパレータ オフ (EN_LWPWR_CMP = 0b、CMP_EN = 1b)、BATDRV がオフ (BATFET_ENZ = 1b)、REGN がオフ (EN_REGN_LWPWR = 0b)、PSYS がオフ (PSYS_CONFIG = 11b)、連続 ADC がオフ (ADC_RATE = 1b)		12.0	20.0	$\mu\text{A}$
$I_{Q\_BAT1}$	バッテリーで動作するシステム。 $I_{SRN} + I_{SRP} + I_{SW2} + I_{BTST2} + I_{SW1\_A\&B} + I_{BTST1\_A\&B} + I_{ACP\_A\&B} + I_{ACN\_A\&B} + I_{V_{BUS}} + I_{V_{SYS}}$	VBAT = 18V、低消費電力モード (EN_LWPWR = 1b)、コンパレータ オフ (EN_LWPWR_CMP = 0b)、BATDRV がオン (BATFET_ENZ = 0b、CMP_EN = 1b)、REGN がオフ (EN_REGN_LWPWR = 0b)、PSYS がオフ (PSYS_CONFIG = 11b)、IBAT がオフ (EN_IBAT = 0b)、連続 ADC がオフ (ADC_RATE = 1b)		20	30	$\mu\text{A}$
$I_{Q\_BAT2}$	バッテリーで動作するシステム。 $I_{SRN} + I_{SRP} + I_{SW2} + I_{BTST2} + I_{SW1\_A\&B} + I_{BTST1\_A\&B} + I_{ACP\_A\&B} + I_{ACN\_A\&B} + I_{V_{BUS}} + I_{V_{SYS}}$	VBAT = 18V、低消費電力モード (EN_LWPWR = 1b)、コンパレータ オン (EN_LWPWR_CMP = 1b、CMP_EN = 1b)、BATDRV がオン (BATFET_ENZ = 0b)、REGN がオフ (EN_REGN_LWPWR = 0b)、PSYS がオフ (PSYS_CONFIG = 11b)、IBAT がオフ (EN_IBAT = 0b)、連続 ADC がオフ (ADC_RATE = 1b)		30	45	$\mu\text{A}$
$I_{Q\_BAT3}$	バッテリーで動作するシステム。 $I_{SRN} + I_{SRP} + I_{SW2} + I_{BTST2} + I_{SW1\_A\&B} + I_{BTST1\_A\&B} + I_{ACP\_A\&B} + I_{ACN\_A\&B} + I_{V_{BUS}} + I_{V_{SYS}}$	VBAT = 18V、低消費電力モード (EN_LWPWR = 1b、CMP_EN = 1b)、コンパレータ オン (EN_LWPWR_CMP = 1b)、BATDRV がオン (BATFET_ENZ = 0b)、REGN は 5mA にスケールダウン (EN_REGN_LWPWR = 1b)、PSYS がオフ (PSYS_CONFIG = 11b)、IBAT がオフ (EN_IBAT = 0b)、連続 ADC がオフ (ADC_RATE = 1b)。		110	150	$\mu\text{A}$
$I_{Q\_BAT4}$	バッテリーで動作するシステム。 $I_{SRN} + I_{SRP} + I_{SW2} + I_{BTST2} + I_{SW1\_A\&B} + I_{BTST1\_A\&B} + I_{ACP\_A\&B} + I_{ACN\_A\&B} + I_{V_{BUS}} + I_{V_{SYS}}$	VBAT = 18V、パフォーマンス モード (EN_LWPWR = 0b、CMP_EN = 1b)、コンパレータ オン (EN_LWPWR_CMP = 1b)、BATDRV がオン (BATFET_ENZ = 0b)、REGN が最大出力、PSYS がオン (PSYS_CONFIG = 00b)、IBAT がオン (EN_IBAT = 1b)、連続 ADC がオフ (ADC_RATE = 1b)		800	1000	$\mu\text{A}$
$I_{Q\_BAT5}$	バッテリーで動作するシステム。 $I_{SRN} + I_{SRP} + I_{V_{SYS}}$	VBAT = 18V、パフォーマンス モード (EN_LWPWR = 0b)、コンパレータ オン (EN_LWPWR_CMP = 1b、CMP_EN = 1b)、BATDRV がオン (BATFET_ENZ = 0b)、REGN が最大出力、PSYS がオン (PSYS_CONFIG = 00b)、IBAT がオン (EN_IBAT = 1b)、連続 ADC がオン (ADC_RATE = 0b、ADC_EN = 1b、少なくとも 1 チャネルを有効化 EN_ADC_VBAT = 1b)		950	1100	$\mu\text{A}$
$I_{Q\_HIZ}$	コンバータは高インピーダンス モードで、システムはバッテリーから電力供給されます。 $I_{ACP\_A\&B} + I_{ACN\_A\&B} + I_{V_{BUS}}$	VIN = 28V、VBAT = 12.6V、3s、EN_HIZ = 1b、HIZ モード		1000	1150	$\mu\text{A}$

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ , 標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$I_{Q\_VAC}$	降圧モードでの入力電流、無負荷、 $I_{ACP\_A\&B} + I_{ACN\_A\&B} + I_{VBUS}$	$VIN = 28\text{V}$ , $VBAT = 12.6\text{V}$ , $3\text{s}$ , $EN\_LEARN = 1\text{b}$ , スイッチングなし		1000	1150	$\mu\text{A}$
		$VIN = 28\text{V}$ , $VBAT = 12.6\text{V}$ , $3\text{s}$ , $EN\_OOA = 0\text{b}$ , ゼロ負荷でスイッチング		2.50		$\text{mA}$
<b>電流検出アンプ</b>						
$V_{IADPT\_CLAMP}$	$I_{ADPT}$ 出力クランプ電圧		3.1	3.2	3.3	V
$I_{IADPT}$	$I_{ADPT}$ 出力電流		1		2.5	$\text{mA}$
$A_{IADPT}$	入力電流検出ゲイン	$V_{(IADPT)} / (V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B})$ , $IADPT\_GAIN = 0$		20		V/V
		$V_{(IADPT)} / (V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B})$ , $IADPT\_GAIN = 1$		40		V/V
$V_{IADPT\_ACC}$	入力電流モニターの精度	$V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B} = 61.44\text{mV}$ , $IADPT\_GAIN = 0$	-2.5%		1.5%	
		$V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B} = 40.96\text{mV}$ , $IADPT\_GAIN = 0$	-3.5%		2%	
		$IADPT\_GAIN = 0$ , $V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B} = 20.48\text{mV}$ , $IADPT\_GAIN = 0$	-7%		3.5%	
		$V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B} = 10.24\text{mV}$ , $IADPT\_GAIN = 0$	-15%		7%	
		$V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B} = 5.12\text{mV}$ , $IADPT\_GAIN = 0$	-27%		13%	
$C_{IADPT\_MAX}$	$IADPT$ ピンの最大容量				100	$\text{pF}$
$V_{IBAT\_CLAMP}$	$IBAT$ 出力クランプ電圧		3.1	3.2	3.3	V
$I_{IBAT}$	$IBAT$ 出力電流		1		2.5	$\text{mA}$
$A_{IBAT}$	$IBAT$ ピンの充電および放電電流検出ゲイン	$V_{(IBAT)} / V_{(SRN-SRP)}$ , $IBAT\_GAIN = 0$ ,		8		V/V
		$V_{(IBAT)} / V_{(SRN-SRP)}$ , $IBAT\_GAIN = 1$ ,		64		V/V
$I_{IBAT\_CHG\_ACC}$	$IBAT$ ピンの充電および放電電流モニターの精度	$V_{SRN} - V_{SRP} = 61.44\text{mV}$ , $IBAT\_GAIN = 0\text{b}$	-1.5%		2%	
		$V_{SRN} - V_{SRP} = 40.96\text{mV}$ , $IBAT\_GAIN = 0\text{b}$	-2%		3%	
		$V_{SRN} - V_{SRP} = 20.48\text{mV}$ , $IBAT\_GAIN = 0\text{b}$	-3%		7%	
		$V_{SRN} - V_{SRP} = 10.24\text{mV}$ , $IBAT\_GAIN = 0\text{b}$	-6%		13%	
		$V_{SRN} - V_{SRP} = 5.12\text{mV}$ , $IBAT\_GAIN = 0\text{b}$	-12%		27%	
$C_{IBAT\_MAX}$	$IBAT$ ピンの最大容量				100	$\text{pF}$
<b>システム電力検出アンプ</b>						
$V_{PSYS}$	$PSYS$ の出力電圧範囲		0		3.3	V
$I_{PSYS}$	$PSYS$ 出力電流		0		260.00	$\mu\text{A}$
$A_{PSYS}$	$PSYS$ システム ゲイン	$I_{(PSYS)} / (P_{(IN)} + P_{(BAT)})$ , $PSYS\_CONFIG = 00\text{b}$ , $PSYS\_RATIO = 1\text{b}$		1		$\mu\text{A/W}$
$V_{PSYS\_ACC\_ADPT}$	$PSYS$ ゲイン精度 ( $PSYS\_CONFIG = 00\text{b}$ )	アダプタのみでシステム電力を監視: $VBUS = 28\text{V}$ $IBUS = 3.6\text{A}$ (100W), $TA = 0 \sim 85^{\circ}\text{C}$ , $PSYS\_RATIO = 1\text{b}$ , $RAC = 10\text{m}\Omega$ , $RSR = 5\text{m}\Omega$ .	-4.5%		4.5%	

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{PSYS\_ACC\_BAT}$	PSYS ゲイン精度 (PSYS_CONFIG = 00b)	バッテリーのみでシステム電力を監視: VBAT = 11.1V IBAT = 9.1A (100W)、TA = 0 ~ 85°C、PSYS_RATIO = 1b、RAC = 10mΩ、RSR = 5mΩ。	-2.5%		3%	
$V_{PSYS\_CLAMP}$	PSYS クランプ電圧		3.15		3.35	V
<b>内蔵 A/D 変換 (ADC)</b>						
ADC_RES	ADC の有効分解能	ADC_SAMPLE[1:0] = 00b	14	15		ビット
ADC_RES	ADC の有効分解能	ADC_SAMPLE[1:0] = 01b	13	14		ビット
ADC_RES	ADC の有効分解能	ADC_SAMPLE[1:0] = 10b	12	13		ビット
ADC_VBUS	ADC_VBUS() レジスタでの ADC 入力電圧の読み取り値	範囲	0		65534	mV
		LSB		2		mV
		VIN = 28V での精度	-2		2	%
ADC_IBAT	ADC_IBAT() レジスタでの ADC 入力電圧の読み取り値	範囲	-32767		32767	mA
		5mΩ RSR に基づく LSB		1		mA
		VSRN - VSRP = 40.96mV での精度	-2		2	%
ADC_IIN	ADC_IIN() レジスタでの ADC 入力電圧の読み取り値	範囲	-16383.5		16383.5	mA
		10mΩ RAC に基づく LSB		0.5		mA
		VACP_A - VACN_A + VACP_B - VACN_B = 50mV での精度	-4		2.5	%
ADC_VSYS	ADC_VSYS() レジスタでの ADC 入力電圧の読み取り値	範囲	0		65534	mV
		LSB		2		mV
		VSYS = 9V での精度	-2		2	%
ADC_VBAT	ADC_VBAT() レジスタでの ADC 入力電圧の読み取り値	範囲	0		32767	mV
		LSB		1		mV
		VBAT = 9V での精度	-2		1	%
ADC_PSYS	ADC_PSYS() レジスタでの ADC 入力電圧の読み取り値	範囲	0		4095	mV
		LSB		1		mV
		V_PSYS = 2V での精度	-2		2	%
ADC_CMPIN_TR	ADC_CMPIN_TR() レジスタでの ADC 入力電圧の読み取り値	範囲	0		4095	mV
		LSB		1		mV
		V_CMPIN_TR = 2V での精度	-2		2	%
<b>温度レギュレーション (TREG) での CMPIN_TR ピン電圧</b>						
$V_{TREG}$	温度レギュレーションで下の CMPIN_TR ピン電圧			1.200		V
$V_{TREG\_ACC}$	温度レギュレーションでの CMPIN_TR ピン電圧精度		-2.0%		2.0%	
$V_{TREG\_PP}$	TREG PROCHOT プロファイルのスレッショルドレベル		1.07	1.100	1.13	V
<b>VBUS と ACP_A 間の順方向モード用スリープ コンパレータ (SC_VBUSACP)</b>						
$V_{SC\_VBUSACP\_rising}$	Efuse/PFET が完全にオンではない場合に、スリープ コンパレータの VBUS-ACP_A 立ち上がりスレッショルドによりコンパレータをシャットダウン		700	850	1000	mV

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{SC\_VBUSACP\_falling}$	Efuse/PFET が完全にオンになった後にコンバータのスイッチングを回復させるための、スリープ コンパレータの $VBUS\_ACP\_A$ 立ち下がりスレッシュヨルド		650	800	950	mV
<b>高デューティ降圧終了コンパレータ (HDBCP)</b>						
$V_{HDBCP\_VSY\_RISE}$	HIGH_DUTY_BUCK = 0b を強制的に設定することでコンパレータが高デューティの降圧モードを終了するための $VSY\_S$ 立ち上がり / $VBUS$ 立ち下がりスレッシュヨルド		97.2%	97.7%	98.2%	
$V_{HDBCP\_HYS}$	97.5% * $VBUS$ スレッシュヨルドに基づく $VSY\_S$ 立ち下がり / $VBUS$ 立ち上がり時ヒステリシスにより、HIGH_DUTY_BUCK ビットに 1b を書き込むことを許可			200.0		mV
$t_{HDBCP\_VSY\_DEG}$	立ち上がりエッジと立ち下がりエッジの両方のコンパレータのグリッチ除去時間			15.0		us
<b>Vmin アクティブ保護 (VAP) PROCHOT コンパレータ</b>						
$V_{SY\_TH1Z}$	VAP $VSY\_S$ 立ち上がりスレッシュヨルド 1	$VSY\_S\_TH1() = 001110b$	6.4	6.55	6.7	V
$V_{SY\_TH1}$	VAP $VSY\_S$ 立ち下がりスレッシュヨルド 1	$VSY\_S\_TH1() = 001110b$	6.25	6.4	6.55	V
$V_{SY\_TH1\_HYST}$	VAP $VSY\_S$ スレッシュヨルド 1 のヒステリシス			150		mV
$V_{SY\_TH2Z}$	VAP $VSY\_S$ 立ち上がりスレッシュヨルド 2	$VSY\_S\_TH2() = 001001b$	5.9	6.05	6.20	V
$V_{SY\_TH2}$	VAP $VSY\_S$ 立ち下がりスレッシュヨルド 2	$VSY\_S\_TH2() = 001001b$	5.75	5.9	6.05	V
$V_{SY\_TH2\_HYST}$	VAP $VSY\_S$ スレッシュヨルド 2 のヒステリシス			150		mV
$V_{BUS\_VAP\_THZ}$	保守的な VAP $VBUS$ 立ち上がりスレッシュヨルド	$VBUS\_VAP\_TH() = 0000000b$	3.35	3.5	3.65	V
$V_{BUS\_VAP\_TH}$	保守的な VAP $VBUS$ 立ち下がりスレッシュヨルド	$VBUS\_VAP\_TH() = 0000000b$	3.05	3.2	3.35	V
$V_{BUS\_VAP\_TH\_HYST}$	保守的な VAP $VBUS$ スレッシュヨルドのヒステリシス			300		mV
<b>ピーク電力モード LEVEL2 アダプタ電流制限 (ILIM2)</b>						
$I_{LIM2\_VTH}$	IINDPM (ILIM1) レベルのパーセンテージに基づく	$ILIM2\_VTH = 01001b$		150%		
$V_{LIM2\_CEILING}$	2 相総入力電流検出電圧 $ACP\_A - ACN\_A + ACP\_B - ACN\_B$ に基づく $ILIM2$ High クランプ	IIN_HOST() を最大値に設定し、 $ILIM2\_VTH = 11110b$ に設定します	240	258	275	mV
<b>ピーク電力モードのシステム電圧 SAG コンパレータ (SYS_SAG)</b>						
$V_{SY\_S\_SAG}$	ピーク電力モード $ILIM2$ をトリガするための $VSY\_S$ アンダーシュートコンパレータスレッシュヨルド ( $VSY\_S\_MIN()$ に対するパーセンテージ)	$EN\_PKPWR\_VSY\_S = 1b$	91.4%	93.25%	95.0%	
$V_{SY\_S\_SAG\_HYST}$	$VSY\_S$ 低電圧ヒステリシス			100		mV
<b><math>VSY\_S</math> 低電圧保護コンパレータ (<math>VSY\_S\_UVP</math>)</b>						
$V_{SY\_S\_UVLOZ}$	$VSY\_S$ 低電圧立ち上がりスレッシュヨルド	$VSY\_S$ 立ち上がり	2.35	2.55	2.75	V
$V_{SY\_S\_UVLO}$	$VSY\_S$ 低電圧立ち下がりスレッシュヨルド	$VSY\_S$ 立ち下がり $VSY\_S\_UVP() = 000b$	2.2	2.4	2.6	V
$V_{SY\_S\_UVLOZ}$	$VSY\_S$ 低電圧立ち上がりスレッシュヨルド	$VSY\_S$ 立ち上がり	4.75	4.95	5.15	V
$V_{SY\_S\_UVLO}$	$VSY\_S$ 低電圧立ち下がりスレッシュヨルド	$VSY\_S$ 立ち下がり $VSY\_S\_UVP() = 011b$	4.6	4.8	5.0	V
$V_{SY\_S\_UVLOZ}$	$VSY\_S$ 低電圧立ち上がりスレッシュヨルド	$VSY\_S$ 立ち上がり	7.15	7.35	7.55	V

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{SYS\_UVLO}$	VSYS 低電圧立ち下がりスレッシュヨルド	VSYS 立ち下がり $VSYS\_UVP() = 110b$	7.0	7.2	7.4	V
<b>VBUS 低電圧ロックアウト コンパレータ (VBUS_UVLO)</b>						
$V_{VBUS\_UVLOZ}$	VBUS 低電圧立ち上がりスレッシュヨルド	VBUS 立ち上がり	2.5	2.7	2.9	V
$V_{VBUS\_UVLO}$	VBUS 低電圧立ち下がりスレッシュヨルド	VBUS 立ち下がり	2.3	2.6	2.8	V
$V_{VBUS\_CONVEN}$	VBUS コンバータ有効立ち上がりスレッシュヨルド	VBUS 立ち上がり	3.1	3.4	3.7	V
$V_{VBUS\_CONVENZ}$	VBUS コンバータ有効立ち下がりスレッシュヨルド	VBUS 立ち下がり	2.9	3.2	3.5	V
<b>VBAT 低電圧ロックアウト コンパレータ (VBAT_UVLO)</b>						
$V_{VBAT\_UVLOZ}$	VBAT 低電圧立ち上がりスレッシュヨルド	VSRN 立ち上がり	3.3	3.5	3.9	V
$V_{VBAT\_UVLO}$	VBAT 低電圧立ち下がりスレッシュヨルド	VSRN 立ち下がり	2.9	3.3	3.7	V
$V_{VBAT\_UVLO\_HYST}$	VBAT 低電圧ヒステリシス			200		mV
$V_{VBAT\_OTGEN}$	VBAT OTG 有効立ち上がりスレッシュヨルド	VSRN 立ち上がり	4.80	5.0	5.20	V
$V_{VBAT\_OTGENZ}$	VBAT OTG 有効立ち下がりスレッシュヨルド	VSRN 立ち下がり	4.45	4.65	4.85	V
$V_{VBAT\_OTGEN\_HYST}$	VBAT OTG 有効ヒステリシス			350		mV
<b>VBUS 低電圧保護コンパレータ (OTG モード)</b>						
$V_{VBUS\_OTG\_UV}$	VBUS 低電圧立ち下がりスレッシュヨルド	OTG_VOLTAGE() 設定に対するパーセンテージ	65%	75%	85%	
$V_{VBUS\_OTG\_UVZ}$	立ち下がりスレッシュヨルドに基づく VBUS 低電圧立ち上がりスレッシュヨルド ヒステリシス			100		mV
<b>VBUS 過電圧保護コンパレータ (OTG モード)</b>						
$V_{VBUS\_OTG\_OV}$	VBUS 過電圧立ち上がりスレッシュヨルド	OTG_VOLTAGE() の設定 = 12V に対するパーセンテージ	110%	118%	125%	
$V_{VBUS\_OTG\_OVZ}$	VBUS 過電圧立ち下がりスレッシュヨルド	OTG_VOLTAGE() の設定 = 12V に対するパーセンテージ	100%	105%	110%	
<b>充電前から高速充電へのコンパレータ</b>						
$V_{BAT\_PRECHG\_Z}$	VBAT 立ち上がりスレッシュヨルド	$VSYS\_MIN()$ の負のオフセットとしての VBAT 立ち上がり	-50	100	200	mV
$V_{BAT\_PRECHG}$	VBAT 立ち下がりスレッシュヨルド	$VSYS\_MIN()$ の負のオフセットとしての VBAT 立ち下がり	50	200	300	mV
$V_{BAT\_PRECHG\_HYST}$	VBAT ヒステリシス			100		mV
<b>トリクル充電からプリチャージへの遷移</b>						
$V_{BAT\_SHORT\_Z}$	VBAT 短絡立ち上がりしきい値	VBAT 立ち上がり	2.9	3.0	3.1	V
$V_{BAT\_SHORT}$	VBAT 短絡立ち下がりしきい値	VBAT 立ち下がり	2.80	2.9	3.0	V
$V_{BAT\_SHORT\_HYST}$	VBAT 短絡ヒステリシス			100.0		mV
$I_{BAT\_SHORT}$	VBAT 短絡トリクル充電電流最大クランプ			128.0		mA
<b>入力過電圧コンパレータ (ACOV)</b>						
$V_{ACOV\_RISE\_20SPR}$	VBUS 過電圧立ち上がりスレッシュヨルド、20V SPR	VBUS 上昇 (ACOV_ADJ = 01b)	26.25	27.00	27.75	V
$V_{ACOV\_FALL\_20SPR}$	VBUS 過電圧立ち下がりスレッシュヨルド、20V SPR	VBUS 立ち下がり (ACOV_ADJ = 01b)	25.25	26.00	26.75	V
$V_{ACOV\_RISE\_28EPR}$	VBUS 過電圧立ち上がりスレッシュヨルド、28V EPR	VBUS 立ち上がり (ACOV_ADJ = 10b デフォルト)	32.25	33.00	33.75	V

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{ACOV\_FALL\_28EPR}$	VBUS 過電圧立ち下がりスレッシュホールド、28V EPR	VBUS 立ち下がり (ACOV_ADJ = 10b デフォルト)	31.25	32.00	32.75	V
$V_{ACOV\_RISE\_36EPR}$	VBUS 過電圧立ち上がりスレッシュホールド、36V EPR	VBUS 上昇 (ACOV_ADJ = 11b)	40.25	41.00	41.75	V
$V_{ACOV\_FALL\_36EPR}$	VBUS 過電圧立ち下がりスレッシュホールド、36V EPR	VBUS 立ち下がり (ACOV_ADJ = 11b)	39.25	40.00	40.75	V
$V_{ACOV\_HYST}$	VBUS 過電圧ヒステリシス			1.00		V
<b>入力過電流コンパレータ (ACOC)</b>						
$V_{ACOC}$	REG0x33[15:11] の ILIM2 を基準とした ACP から ACN への立ち上がりスレッシュホールド	入力センス抵抗立ち上がりの間の電圧、Reg0x31[2] = 1	170	200	230	%
$V_{ACOC\_FLOOR}$	2 相総入力電流検出 ACP_A - ACN_A + ACP_B - ACN_B に基づく ACOC Low クランプ	IIN_HOST() を最小値に設定	46	50	54	mV
$V_{ACOC\_CEILING}$	2 相総入力電流検出 ACP_A - ACN_A + ACP_B - ACN_B に基づく ACOC High クランプ	IIN_HOST() を最大値に設定	174	180	184	mV
<b>システム過電圧コンパレータ (SYSOVP)</b>						
$V_{SYSOVP\_RISE}$	コンバータをオフにするシステム過電圧立ち上がりスレッシュホールド	2s	11.85	12.15	12.35	V
		3s	16.8	17.15	17.4	V
		4s	21.90	22.3	22.60	V
		5s	26.90	27.3	27.70	V
$V_{SYSOVP\_FALL}$	システム過電圧立ち下がりスレッシュホールド	2s		11.6		V
		3s		16.60		V
		4s		21.7		V
		5s		27.1		V
$I_{SYSOVP}$	SYSOVP 時の放電電流	VSYS ピン経由		20		mA
<b>BAT 過電圧コンパレータ (BATOVP)</b>						
$V_{BATOVP\_RISE}$	過電圧立ち上がりスレッシュホールド (CHARGE_VOLTAGE() に対するパーセンテージ)	2s~5s	107.8%	108.8%	109.6%	
$V_{BATOVP\_FALL}$	過電圧立ち下がりスレッシュホールド (CHARGE_VOLTAGE() に対するパーセンテージ)	2s~5s	104.4%	105.5%	106.5%	
$V_{BATOVP\_HYST}$	過電圧ヒステリシス (CHARGE_VOLTAGE() に対するパーセンテージ)	2s~5s		3.3%		
$I_{BATOVP}$	BATOVP 時の放電電流	VSYS ピン経由		20		mA
<b>コンバータ過電流コンパレータ (OCP_SW2)</b>						
$V_{OCP\_LIMIT\_SW2}$	Q4 VDS によるコンバータ過電流制限	OCP_SW2HIGH RANGE=0		150		mV
		OCP_SW2HIGH RANGE=1		260		mV
$V_{OCP\_LIMIT}>>>UNBALANCED<<<SYSSHORT\_SW2$	OTG_UVP での Q4 VDS によるコンバータ過電流制限	OCP_SW2HIGH RANGE=0		90		mV
		OCP_SW2HIGH RANGE=1		150		mV
<b>コンバータ過電流コンパレータ (OCP_SW1X)</b>						
$V_{OCP\_LIMIT\_SW1X\_RAC}$	RAC によるコンバータ過電流制限	OCP_SW1XHIGH RANGE=0		150		mV
		OCP_SW1XHIGH RANGE=1		260		mV

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
V <sub>OCP_LIMIT_SYSSHO</sub> RT_SW1X_RAC	SYS_UVP での RAC によるコンパレータ 過電流制限	OCP_SW1XHIGHRANGE=0		90		mV
		OCP_SW1XHIGHRANGE=1		150		mV
<b>サーマル シャットダウン コンパレータ</b>						
T <sub>SHUT_RISE</sub>	サーマル シャットダウン立ち上がり温度	温度上昇		155		°C
T <sub>SHUT_FALL</sub>	サーマル シャットダウン立ち下がり温度	温度低下		135		°C
T <sub>SHUT_HYS</sub>	サーマル シャットダウン ヒステリシス			20		°C
<b>ICRIT PROCHOT コンパレータ</b>						
V <sub>ICRIT_PRO</sub>	スロットリングの入力電流立ち上がりスレッシュ ホールドが ILIM2_VTH() より 10% 上回る	ILIM2 の設定が 4A より高い場合のみ	104.5%	110%	117.5%	
<b>INOM PROCHOT コンパレータ</b>						
V <sub>INOM_PRO</sub>	INOM 立ち上がりスレッシュホールドが IIN_DPM() および EN_EXTILIM = 0b より 10% 上回る	精度は、IIN_DPM() が 2A 以上の場合に のみ提供されます。500mA で最小クラン プがあります。500mA と 2A の間の精度 は低下する場合があります。	104%	110%	117%	
<b>バッテリー放電電流制限 PROCHOT コンパレータ (IDCHG_TH1 および IDCHG_TH2)</b>						
I <sub>DCHG_TH1</sub>	CPU スロットリング用の SRN ピンと SRP ピン間の IDCHG スレッシュホールド 1 電圧	IDCHG_TH1()=010000b		47.5		mV
				-3.0%	3.2%	
I <sub>DCHG_DGLT1</sub>	IDCHG スレッシュホールド 1 グリッチ除去時 間	IDCHG_DEG1()=01b		1.25		秒
I <sub>DCHG_TH2</sub>	SRN ピンと SRP ピン間の IDCHG スレッシュ ホールド 2 電圧	IDCHG_TH1() = 010000b、 IDCHG_TH2() = 001b		71.25		mV
				-3.0%	3.2%	
I <sub>DCHG_DGLT2</sub>	IDCHG スレッシュホールド 2 グリッチ除去時 間	IDCHG_DEG2()=01b		1.6		ms
<b>独立コンパレータ</b>						
V <sub>INDEP_CMP</sub>	独立コンパレータのスレッシュホールド	CMPOUT のプルダウンをトリガするための コンパレータ CMPIN_TR スレッシュホ ールド、負極性 CMP_POL = 0b。	1.18	1.2	1.23	V
V <sub>INDEP_CMP_HYS</sub>	独立コンパレータ ヒステリシス	コンパレータ CMPIN_TR のヒステリシス スレッシュホールド		100		mV
<b>PWM 発振器およびランプ</b>						
F <sub>SW</sub>	PWM スイッチング周波数	PWM_FREQ = 0	755	780	805	kHz
F <sub>SW</sub>	PWM スイッチング周波数	PWM_FREQ = 1	575	600	625	kHz
<b>BATFET ゲートドライバ (NFET 用 BATDRV)</b>						
V <sub>BATDRV_ON</sub>	NMOS BATFET のゲートドライブ電圧		4.70	5.00	5.40	V
V <sub>BATDRV_SUPPLEMEN T</sub>	補完モードでの理想ダイオードレギュレ ーション時の BATFET ソースドレイン電 圧			30.00		mV
I <sub>BATDRV_ON</sub>	BATDRV オン、VBATDRV = VBAT + 2V		30	40		μA
I <sub>BATDRV_OFF</sub>	BATDRV オフ、BATDRV = VBAT + 2V		0.54	0.85		mA
<b>PWM ハイサイドドライバ (Q1_A は HIDRV1_A、Q1_B は HIDRV1_B)</b>						
R <sub>DS_HI_ON_Q1</sub>	ハイサイドドライバ (HSD) オン抵抗	V <sub>BTST1</sub> - V <sub>SW1</sub> = 4.5V		1.00		Ω
R <sub>DS_HI_OFF_Q1</sub>	ハイサイドドライバのオフ抵抗	V <sub>BTST1</sub> - V <sub>SW1</sub> = 4.5V		0.4	0.6	Ω
V <sub>BTST1_REFRESH</sub>	ブートストラップリフレッシュコンパレータ の立ち下がりスレッシュホールド電圧	ローサイドリフレッシュパルスが要求され た場合、V <sub>BTST1</sub> - V <sub>SW1</sub>	3.0	3.3	3.6	V
<b>PWM ローサイドドライバ (Q2_A は LODRV1_A、Q2_B は LODRV1_B)</b>						
R <sub>DS_LO_ON_Q2</sub>	ローサイドドライバ (LSD) のオン抵抗	V <sub>BTST1</sub> - V <sub>SW1</sub> = 4.5V		1.0		Ω

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ 、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$R_{DS\_LO\_OFF\_Q2}$	ローサイドドライバのオフ抵抗	$V_{BTST1} - V_{SW1} = 4.5\text{V}$		0.4	0.6	$\Omega$
<b>PWM ハイサイドドライバ (Q4 は HIDRV2)</b>						
$R_{DS\_HI\_ON\_Q4}$	ハイサイドドライバ (HSD) オン抵抗	$V_{BTST2} - V_{SW2} = 4.5\text{V}$		1.50		$\Omega$
$R_{DS\_HI\_OFF\_Q4}$	ハイサイドドライバのオフ抵抗	$V_{BTST2} - V_{SW2} = 4.5\text{V}$		0.50	0.80	$\Omega$
$V_{BTST2\_REFRESH}$	ブートストラップ リフレッシュ コンパレータの立ち下がりスレッシュホールド電圧	ローサイドリフレッシュパルスが要求された場合、 $V_{BTST2} - V_{SW2}$	3.0	3.3	3.6	V
<b>PWM ローサイドドライバ (Q3 は LODRV2)</b>						
$R_{DS\_LO\_ON\_Q3}$	ローサイドドライバ (LSD) のオン抵抗	$V_{BTST2} - V_{SW2} = 4.5\text{V}$		1.10		$\Omega$
$R_{DS\_LO\_OFF\_Q3}$	ローサイドドライバのオフ抵抗	$V_{BTST2} - V_{SW2} = 4.5\text{V}$		0.40	0.70	$\Omega$
<b>充電有効時の内部ソフトスタート</b>						
$SS_{STEP\_DAC}$	ソフトスタートのステップ サイズ			8		mA
<b>BTST ダイオードを内蔵 (D1_X)</b>						
$V_{F\_D1}$	順方向バイアス電圧	$25^{\circ}\text{C}$ で $IF = 20\text{mA}$		0.8		V
<b>BTST ダイオードを内蔵 (D2)</b>						
$V_{F\_D2}$	順方向バイアス電圧	$25^{\circ}\text{C}$ で $IF = 20\text{mA}$		0.8		V
<b>インターフェイス</b>						
<b>ロジック入力 (SDA、SCL、EN_OTG)</b>						
$V_{IN\_LO\_EN\_OTG}$	EN_OTG ピンの入力 Low レベル				0.8	V
$V_{IN\_HI\_EN\_OTG}$	EN_OTG ピンの入力 High レベル		1.35			V
$V_{IN\_LO}$	SCL/SDA の入力 Low レベル	SMBus (1.8V ~ 5V の VDD プルアップ)			0.8	V
$V_{IN\_HI}$	SCL/SDA の入力 High レベル	SMBus (1.8V ~ 5V の VDD プルアップ)	1.35			V
<b>ロジック出力オープンドレイン SDA</b>						
$V_{OUT\_LO\_SDA}$	出力飽和電圧	5mA ドレイン電流			0.3	V
$V_{OUT\_LEAK\_SDA}$	リーク電流	$V = 5.5\text{V}$	-1		1	$\mu\text{A}$
<b>ロジック出力オープンドレイン CHRG_OK</b>						
$V_{OUT\_LO\_CHRG\_OK}$	出力飽和電圧	5mA ドレイン電流			0.4	V
$V_{OUT\_LEAK\_CHRG\_OK}$	リーク電流	$V = 5.5\text{V}$	-1		1	$\mu\text{A}$
<b>ロジック出力オープンドレイン CMPOUT</b>						
$V_{OUT\_LO\_CMPOUT}$	出力飽和電圧	5mA ドレイン電流			0.4	V
$V_{OUT\_LEAK\_CMPOUT}$	リーク電流	$V = 5.5\text{V}$	-1		1	$\mu\text{A}$
<b>ロジック出力オープンドレイン (PROCHOT)</b>						
$V_{OUT\_LO\_PROCHOT}$	出力飽和電圧	1.05V / 5mA に 50 $\Omega$ プルアップ			0.4	V
$V_{OUT\_LEAK\_PROCHOT}$	リーク電流	$V = 5.5\text{V}$	-1		1	$\mu\text{A}$
<b>アナログ入力 (ILIM_HIZ)</b>						
$V_{HIZ\_LOW}$	HIZ モードから復帰するための電圧	ILIM_HIZ ピンの立ち上がり		0.7	0.8	V
$V_{HIZ\_HIGH}$	HIZ モードを有効にするための電圧	ILIM_HIZ ピンの立ち下がり	0.4	0.5		V
$V_{ILIM\_ENZ}$	ILIM_HIZ ピンの外部電流制限機能を無効化するための電圧 (EN_EXTLIM = 1b)	ILIM_HIZ ピンの立ち上がり		4.1	4.2	V

$V_{VBUS\_UVLOZ} < V_{VBUS} < V_{ACOV\_FALL}$ ,  $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、標準値は  $T_J = 25^{\circ}\text{C}$  (特に記述がない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{ILIM\_EN}$	ILIM_HIZ ピンの外部電流制限機能を有効にするための電圧 (EN_EXTLIM = 1b)	ILIM_HIZ ピンの立ち上がり	3.9	4.0		V
<b>アナログ入力 (CELL_BATPRES)</b>						
$V_{CELL\_5S}$	5S	CELL_BATPRES ピンの電圧 (REGN = 5V に対するパーセンテージ)	90.0%	100.0%		
$V_{CELL\_4S}$	4S	CELL_BATPRES ピンの電圧 (REGN = 5V に対するパーセンテージ)	68.4%	75.0%	81.5%	
$V_{CELL\_3S}$	3S	CELL_BATPRES ピンの電圧 (REGN = 5V に対するパーセンテージ)	51.7%	55.0%	65.0%	
$V_{CELL\_2S}$	2S	CELL_BATPRES ピンの電圧 (REGN = 5V に対するパーセンテージ)	18.4%	40.0%	48.5%	
$V_{CELL\_BATPRES\_RISE}$	バッテリーが存在する	CELL_BATPRES 立ち上がり	18.0%			
$V_{CELL\_BATPRES\_FALL}$	バッテリーが取り外された	CELL_BATPRES 下降			14.7%	

## 6.6 タイミング要件

		最小値	公称値	最大値	単位
<b>SMBus タイミングの特性</b>					
$t_R$	SCL/SDA 立ち上がり時間 ( $F_{SCL} = 1\text{MHz}$ )			120	ns
$t_R$	SCL/SDA 立ち上がり時間 ( $F_{SCL} = 400\text{kHz}$ )			300	ns
$t_R$	SCL/SDA 立ち上がり時間 ( $F_{SCL} = 100\text{kHz}$ )			1000	ns
$F_{SCL}$	クロック周波数	10		1000	kHz
$C_b$	SCL および SDA ラインの容量			400	pF
<b>コンパレータおよびバッテリー充電器のタイミング</b>					
$t_{TRANS\_CHG}$	充電電流がプリチャージレベルから高速充電レベルに遷移するまでの時間		6.2		ms
<b>ホスト通信障害</b>					
$t_{TIMEOUT\_SMBUS}$	SMBus バス解放タイムアウト	31		43.4	ms
$t_{BOOT}$	ウォッチドッグ リセット信号のグリッチ除去	12.4			ms
$t_{WDI}$	ウォッチドッグ タイムアウト期間、REG0x12[14:13] = 01	4.96	6.82	8.68	s
$t_{WDI}$	ウォッチドッグ タイムアウト期間、REG0x12[14:13] = 10	86.8	109.12	130.2	s
$t_{WDI}$	ウォッチドッグ タイムアウト期間、REG0x12[14:13] = 11	173.6	217	260.4	s

## 6.7 代表的特性 BQ2578X

$R_{AC} = 10m\Omega$ ,  $R_{SR} = 5m\Omega$ , インダクタンス =  $3.3\mu H$ , CCM 周波数 = 600kHz

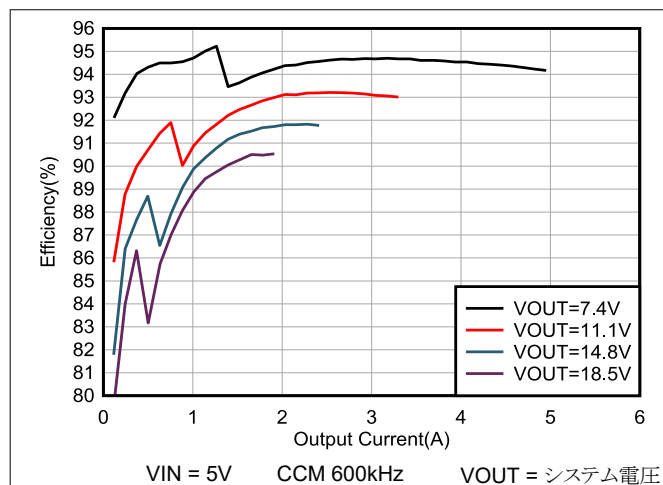


図 6-1. システム効率

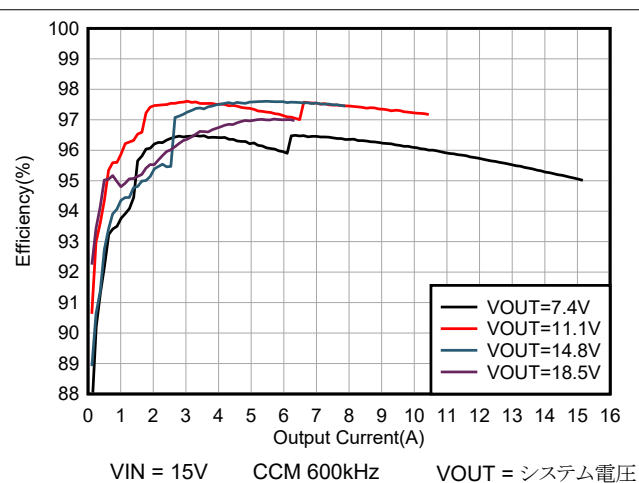


図 6-2. システム効率

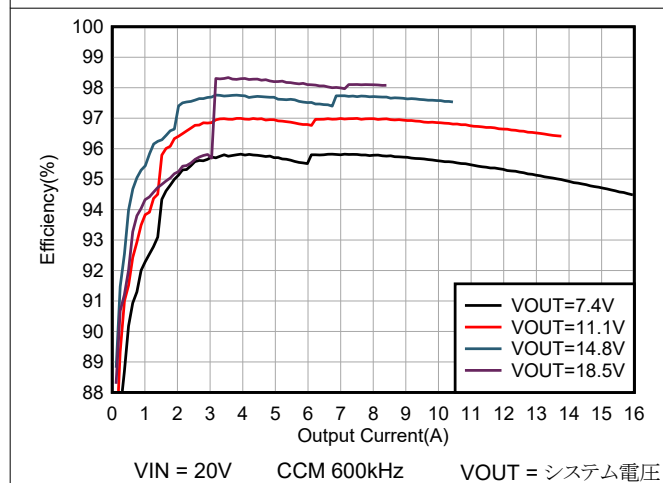


図 6-3. システム効率

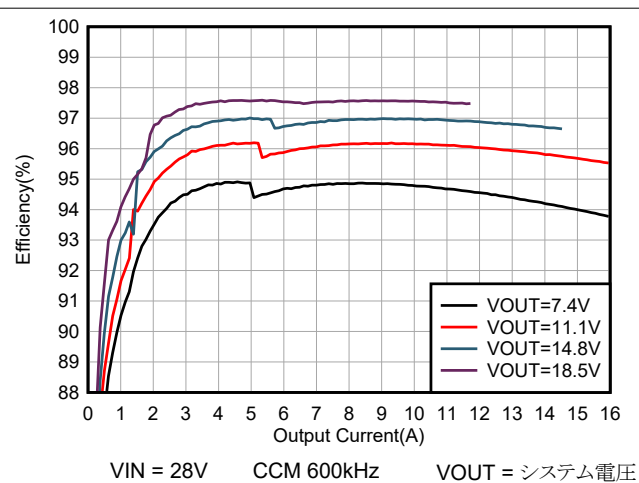
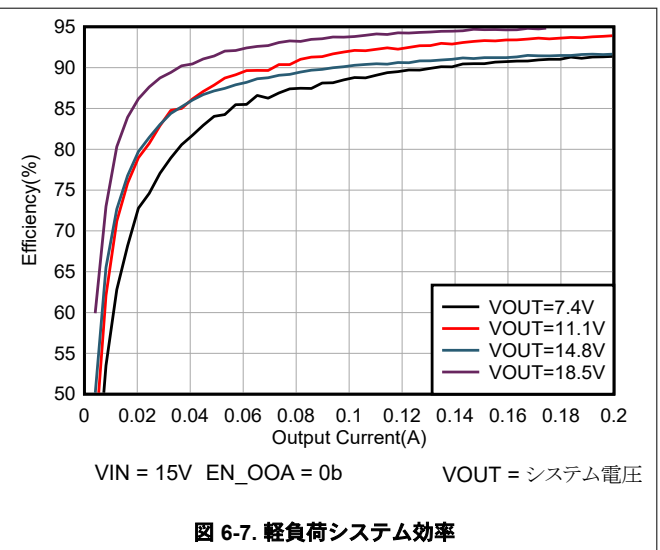
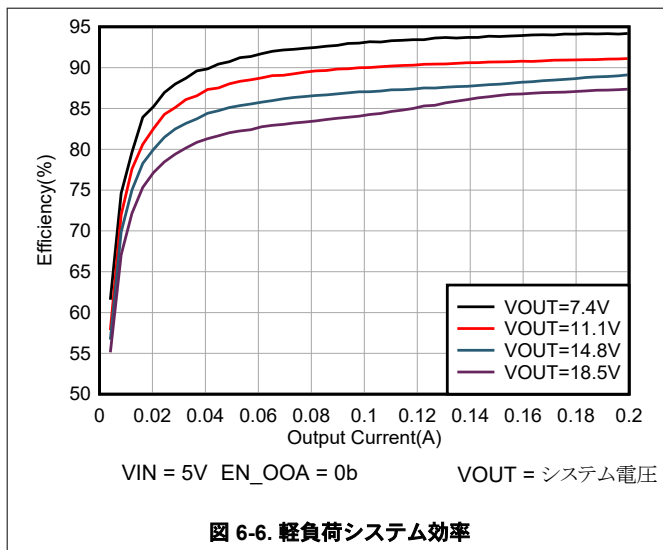
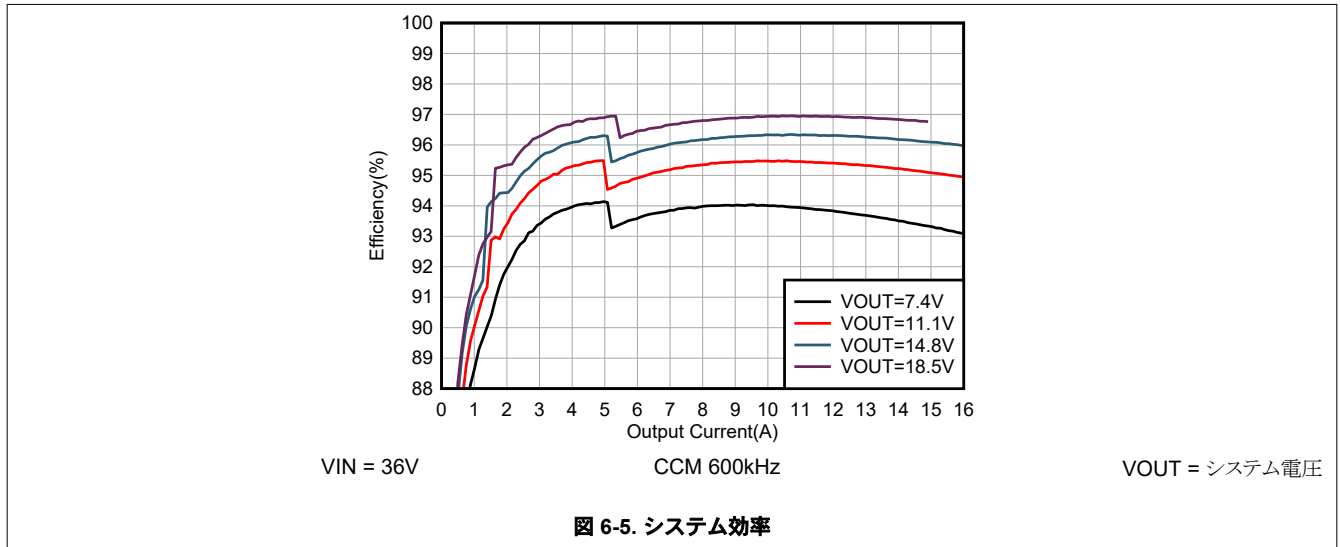


図 6-4. システム効率

## 6.7 代表的特性 BQ2578X (続き)



### 6.7 代表的特性 BQ2578X (続き)

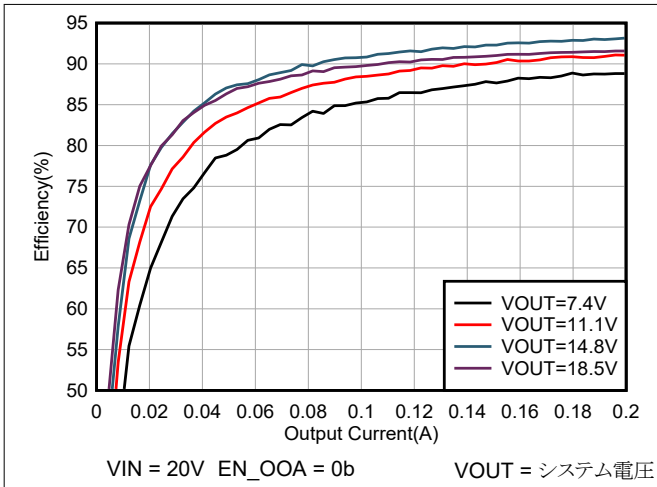


図 6-8. 軽負荷システム効率

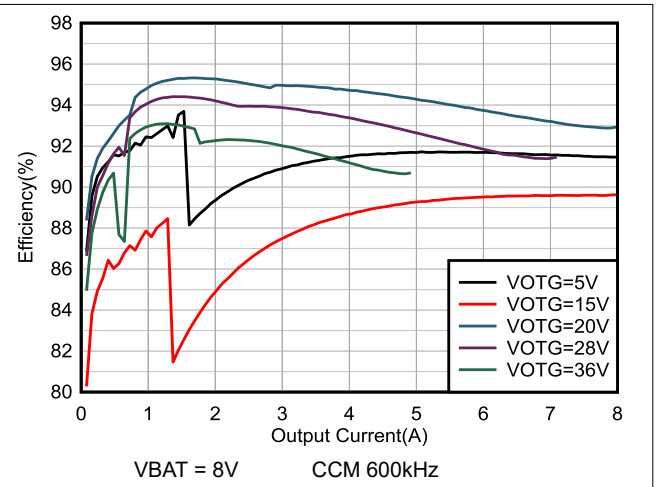


図 6-9. 2s バッテリによる OTG 効率

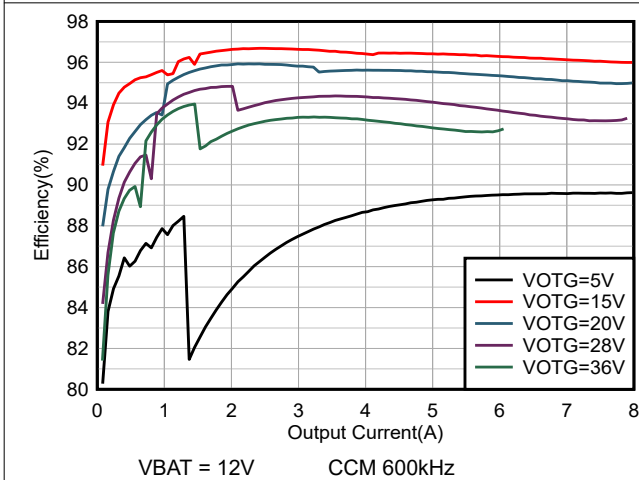


図 6-10. 3S バッテリによる OTG 効率

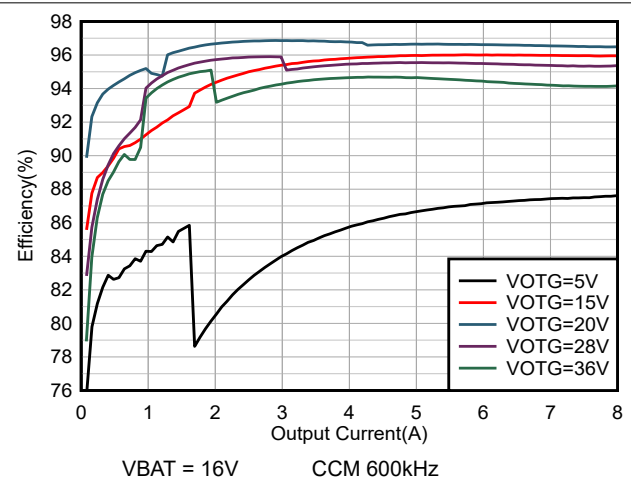


図 6-11. 4S バッテリによる OTG 効率

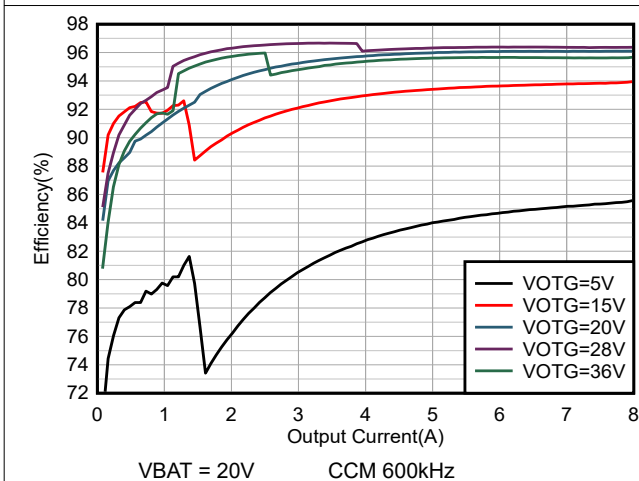


図 6-12. 5S バッテリによる OTG 効率

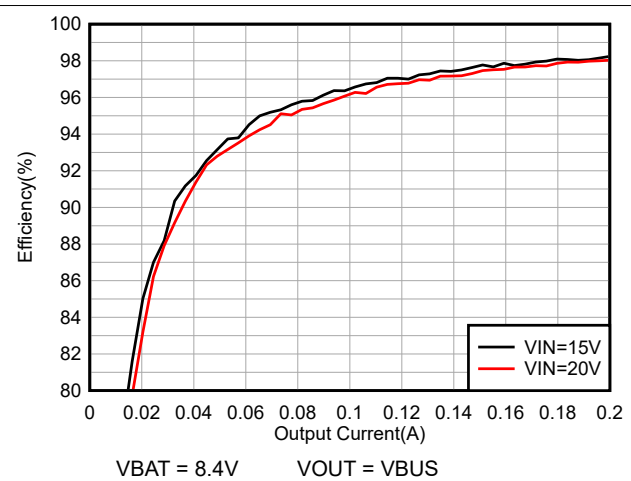


図 6-13. PTM モードの軽負荷システム効率

## 6.7 代表的特性 BQ2578X (続き)

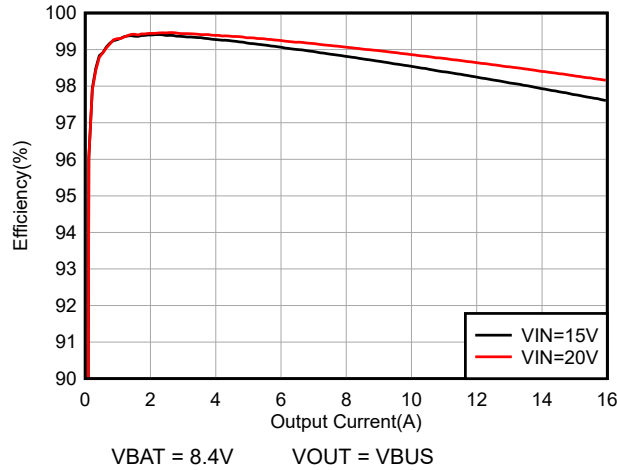


図 6-14. PTM モードの重負荷システム効率

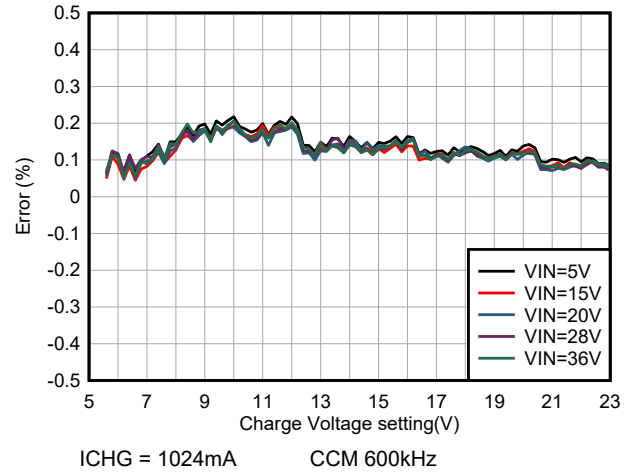


図 6-15. バッテリ電圧レギュレーション精度

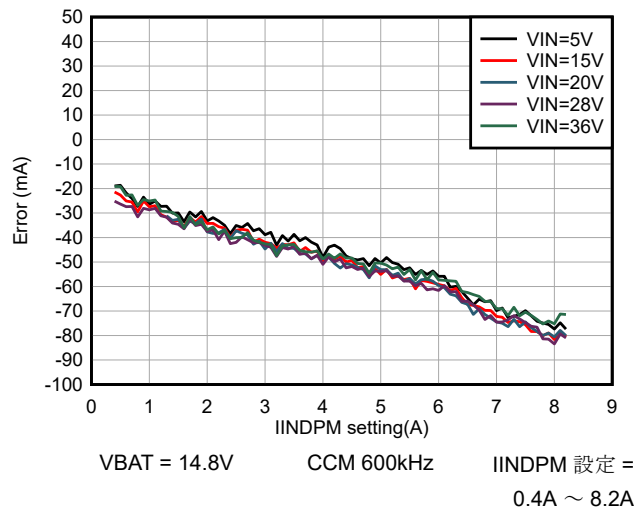


図 6-16. 入力電流レギュレーション精度 (IIN\_DPM)

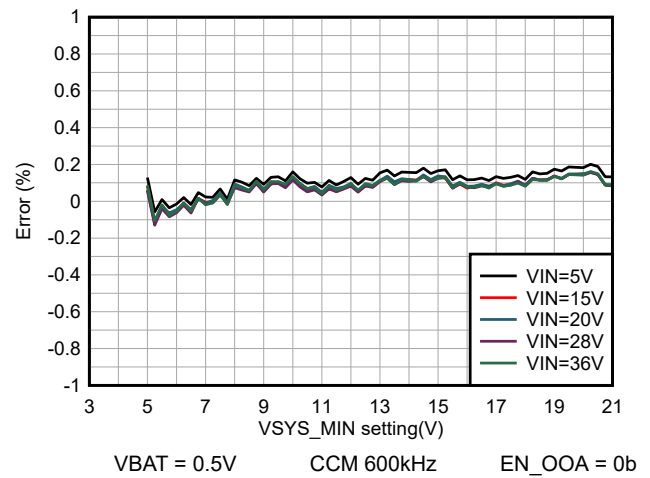


図 6-17. 最小システム電圧レギュレーション精度

## 7 詳細説明

### 7.1 概要

BQ25783BQ25785 は、Narrow VDC 昇降圧充電器コントローラで、再充電可能なバッテリーを搭載したノート PC、取り外し可能デバイス、Ultrabook、タブレット、その他のモバイルデバイス、用です。このデバイスは、各種のコンバータ動作モード (降圧、昇圧、昇降圧) 間のシームレスな移行、高速過渡応答、軽負荷時の効率向上を実現します。

BQ25785 は、USB-C PD EPR ポート、レガシー USB ポート、従来型の AC/DC アダプタなど、幅広い電源をサポートしています。このデバイスは、3.5V ~ 40V の入力電圧で動作し、2 セル ~ 5 セルを直列接続したバッテリーを充電します。入力電源がない場合、BQ25785 は 2 セル ~ 5 セル バッテリーによる USB On-the-Go (OTG) 機能をサポートし、20mV 分解能で USB に調整可能な 3V ~ 38V の出力を生成します。

バッテリーのみをシステム電源とし、USB OTG ポートに外部負荷を接続していない場合、BQ25785 は  $V_{min}$  アクティブ保護 (VAP) 機能を提供します。VAP 動作では、BQ25785 はまず VBUS で入力デカップリング コンデンサの電圧を充電して、特定の量の電力を格納します。システムのピーク電力スパイク時には、バッテリーから大電流が引き出されるため、バッテリーからシステムへのインピーダンスによる電圧降下が大きくなります。入力コンデンサに蓄えられた電力がシステムを補完することにより、システム電圧が最低値を下回り、システム画面が暗転するのを防止できます。この VAP は、高電力要求期間においてシステムのピーク電力を吸収してシステムのターボ パフォーマンスを向上するように設計されているため、Intel では 2S バッテリー搭載プラットフォーム用に強く推奨しています。

BQ25785 は、入力電力を制限し、AC アダプタの過負荷を回避するための動的なパワー マネージメント (DPM) 機能を備えています。バッテリー充電中、システムの電力が増加するにつれて、総入力電流をアダプタの定格未満に維持するため、充電電流が減少します。システムの電力要求が一時的にアダプタ定格を超える場合、BQ25785 は NVDC アーキテクチャをサポートしているため、バッテリー放電のエネルギーがシステムの電力に補完されます。

BQ25785 は、アダプタ電流、バッテリー電流、システム電力を監視します。柔軟にプログラム可能な  $\overline{\text{PROCHOT}}$  出力は、必要に応じてスロットルバックするために CPU へ直接送られます。

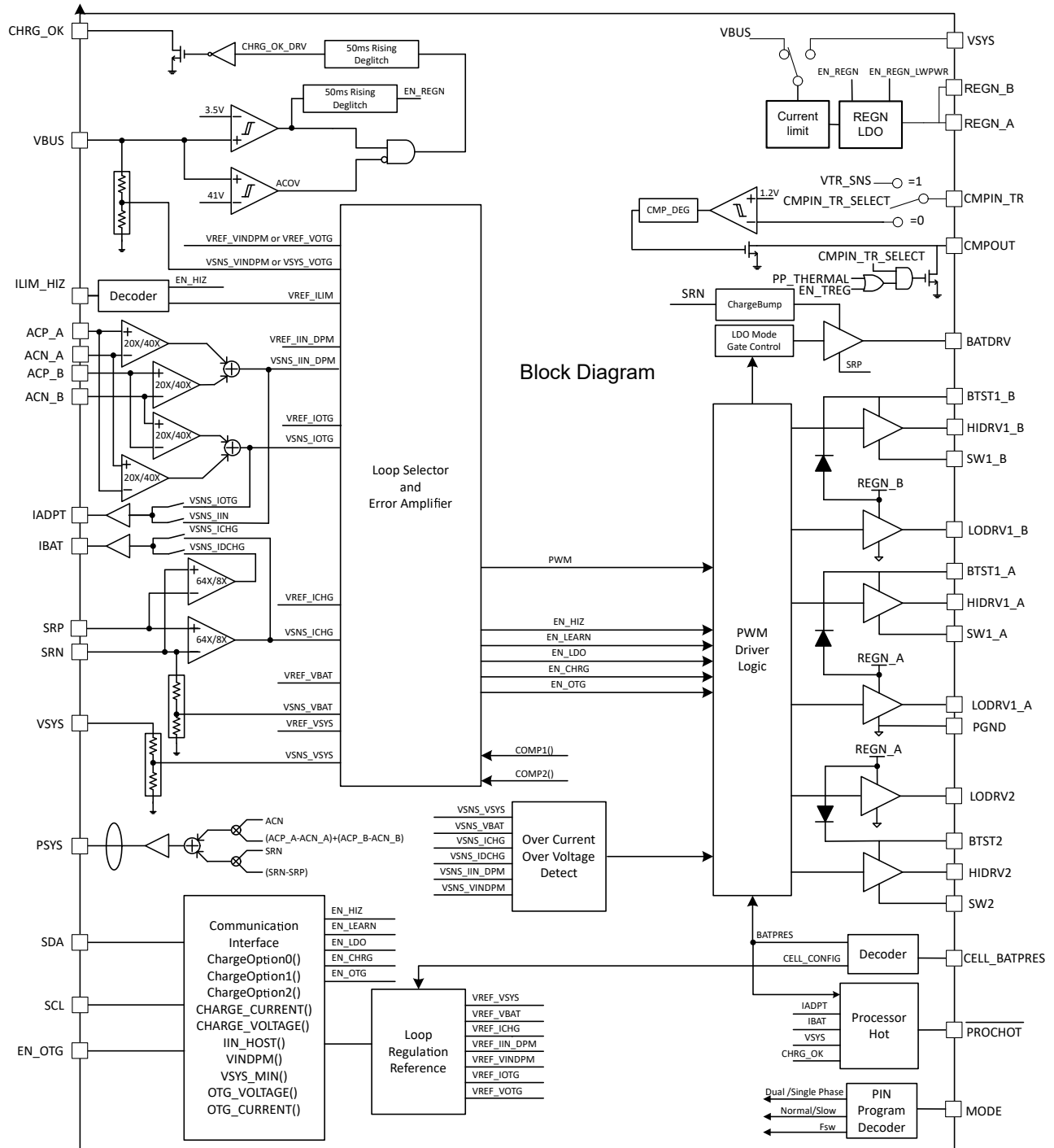
USB-C PD 仕様の最新バージョンには、電源ロールのスイッチングが適切なタイミングで行われていることを検証する高速ロール スワップ (FRS) 機能が搭載されており、ドックに接続された 1 つまたは複数のデバイスで瞬時電力損失やグリッチが発生することを回避できます。このデバイスには、USB-C PD 仕様に準拠した FRS が統合されています。

TI が特許取得済みのスイッチング周波数ディザリング パターンを使用すると、伝導性 EMI の周波数範囲全体 (150kHz ~ 30MHz) で EMI ノイズを大幅に低減できます。複数のディザリング スケール オプションを使用してさまざまなアプリケーションに柔軟に対応することで、EMI ノイズフィルタの設計を簡略化できます。

Intel IMVP8/IMVP9 に準拠するために、BQ25785 は PSYS 機能を搭載しており、アダプタとバッテリーからのプラットフォーム全体の電力を監視できます。PSYS 以外にも、このデバイスは高精度の電流センス アンプにより独立した入力電流バッファ (IADPT) とバッテリー電流バッファ (IBAT) の両方を備えています。プラットフォームの電力がアダプタとバッテリーから利用可能な電力を超えると、 $\overline{\text{PROCHOT}}$  信号が CPU にアサートされ、システムに利用可能な電力のパフォーマンスを CPU が最適化します。

SMBus ホストは、入力電流、充電電流、充電電圧レジスタを高分解能、高精度のレギュレーション制限で制御します。また、このインターフェイスでは、システム要件を満たす  $\overline{\text{PROCHOT}}$  タイミングおよびスレッショルド プロファイルも設定します。

## 7.2 機能ブロック図



## 7.3 機能説明

### 7.3.1 パワーアップシーケンス

デバイスは、内部電源セレクタを介して VBUS または VBAT の高い電圧からパワーアップします。VBUS が  $V_{VBUS\_UVLOZ}$  を上回るか、VBAT が  $V_{VBAT\_UVLOZ}$  を 5ms の間上回ると、充電器が起動します。POR (パワーオンリセット) 時に、充電器はすべてのレジスタをデフォルト状態にリセットします。さらに 5ms 後に、ユーザー レジスタはホストにアクセスできるようになります。VBAT > VBAT\_UVLO の場合:VBUS が VBUS\_UVLO を下回ると、アダプタの取り外しが検出され、バッテリー専用低消費電力モードに移行します。VBAT < VBAT\_UVLO の場合:VBUS が VBUS\_UVLO を下回ると、デバイスはインターフェイス通信なしでオフになり、VBUS が VBUS\_UVLOZ を上回ると、デバイスは POR を実行します。

VBUS から充電器に電源が投入されるときのパワーアップ シーケンス:

- VBUS が  $V_{VBUS\_UVLOZ}$  を上回ると、グリッチ除去時間は 50ms になります。この 50ms のグリッチ除去時間の後、充電器は REGN\_A/B LDO を有効にします。REGN\_A/B 電圧が上昇すると、CHRG\_OK ピンは High になり、STAT\_AC は 1b に設定されます。EN\_LWPWR が 0b に設定されている場合、デバイスはパフォーマンス モードになります。VBUS が接続される前にバッテリーが存在する場合、REGN\_A/B はオンに保持されます。
- デバイス POR の後に MODE ピン検出を実行して、コンバータのトポロジー、コンバータの補償オプション、コンバータのスイッチング周波数を判定します。
- その後で VBUS 認定が実行されます。VBUS 認定プロセス中、VBUS ピンには 100ms の内部 20mA 電流シンクがあり、入力ソースが認定に合格するのに十分な強度を持つことを確認します。この 100ms の間、 $V_{VBUS\_CONVEN} < VBUS < V_{ACOV\_RISE}$  の場合、充電器は VBUS の認定に合格し、次のステップに進みます。ただし、 $V_{VBUS\_UVLOZ} < VBUS < V_{VBUS\_CONVEN}$ 、または  $VBUS > V_{ACOV\_RISE}$  の場合、充電器は VBUS の認定に失敗すると、充電器は 2 秒ごとに VBUS を再認定します。この 2 秒の間、VBUS が  $V_{VBUS\_CONVEN}$  を上回っても、最初は VBUS 認定に失敗するため、コンバータはシャットダウンされます。
- VBUS 認定中、バッテリーセルの構成は CELL\_BATPRES ピン電圧で読み取られ、REGN\_A/B と比較してセルの構成を判定します。CHARGE\_VOLTAGE(), CHARGE\_CURRENT(), VRECHG(), VSYS\_MIN(), SYSOVP スレッショルドのデフォルト値がそれぞれロードされます。また、ILIM\_HIZ ピンの定常状態電圧で IINDPM も検出されます。
- 認定後、無負荷の VBUS 電圧を読み取り、その値を ADC\_VBUS() レジスタに保存するために VBUS ADC が 1 回だけ実行されます。
- VBUS と ACP\_A (VBUS-ACP\_A) の間の電圧が  $V_{SC\_VBUSACP\_FALLING}$  を下回っていることを確認し、eFuse または PFET が完全にオンになっていることを確認します。オンになっていない場合は、SC\_VBUSACP がトリガされなくなるまでコンバータの起動を保留します。
- 通常 226ms 後、VBUS が  $V_{VBUS\_CONVEN}$  を上回ると、コンバータが起動します。SC\_VBUSACP が引き続きトリガされている場合、コンバータの電源はオンであり、これがクリアされるまで待機する可能性があります。

VBAT から充電器に電源が投入されるときのパワーアップ シーケンス:

- バッテリーのみが存在し、電圧が  $V_{VBAT\_UVLOZ}$  を上回っている場合、充電器がウェークアップし、BATFET がオンになり、バッテリーがシステムに接続されます。
- MODE ピンの検出は、デバイスの POR の直後に実行され、コンバータのトポロジー、コンバータの補償オプション、コンバータのスイッチング周波数を判定します。
- デフォルトでは、充電器は最小の静止電流で低消費電力モード (EN\_LWPWR = 1b) になっています。REGN\_A/B LDO はデフォルトでオフになっていますが、EN\_LWPWR = 1 の場合、LDO がオンになり、LDO 電流制限は 5mA に減少して静止電流を最小化します。
- アダプタ存在コンバータがアクティブになり、VBUS 電圧を監視します。
- SDA ラインと SDL ラインは、ホストコマンドを待機します。
- EN\_LWPWR = 0b に設定することで、本デバイスはパフォーマンス モードに移行できます。ホストは、EN\_IBAT = 1b を設定することで IBAT バッファを有効にし、放電電流を監視できます。PSYS は、ホストによって有効にすることもできます。CELL\_BATPRES ピンがプルアップされるか、または REGN\_A/B が GND から定常状態値に上昇すると、CELL\_BATPRES ピン検出が 1 回実行されます。バッテリー専用低消費電力モードでは、CELL\_BATPRES 検出が実行されないことに注意してください。

- パフォーマンス モードでは、コンバータに正確なリファレンスとゲート駆動電圧を供給するため、REGN\_A/B LDO が常に利用可能です。

### 7.3.2 MODE ピン検出

充電器のマルチ ファンクション プログラミングのために、MODE ピンに固定プル ダウン抵抗が必要です。各プログラミング コードに対応する標準抵抗については、「MODE ピンのプログラミング表」を参照してください。ここでは、E96 (±1%) と E48 (±2%) の公差抵抗を両方使用できます。次の 2 つのプログラミング項目があります。

- トポロジー: このデバイスは、単相昇降圧トポロジーと、疑似 2 相昇降圧トポロジーの両方をサポートします。
- 補償調整: このデバイスは、極端なアプリケーション シナリオで、通常の補償と低速帯域幅補償の両方をサポートできます。入力 VBUS の実効容量が 10 $\mu$ F より大きい場合は、最高の過渡性能を達成するため、「通常」オプションを採用することを推奨します。入力 VBUS 容量が 10 $\mu$ F より小さい場合は、コンバータの動作安定性を検証するために「低速」オプションを適用することを推奨します。
- スイッチング周波数: このデバイスは、600kHz (PWM\_FREQ = 1b) と 800kHz (PWM\_FREQ = 0b) の両方のスイッチング周波数をサポートしています。

表 7-1. MODE ピンのプログラミング表

MODE_STAT ビット	最小抵抗	標準値の抵抗	最大抵抗	トポロジー	補正調整	PWM_FREQ ビット
000b	0k $\Omega$	3.57k $\Omega$	3.79k $\Omega$	疑似 2 相昇降圧	正常	1b (600kHz)
001b	4.42k $\Omega$	4.64k $\Omega$	4.87k $\Omega$	疑似 2 相昇降圧	正常	0b (800kHz)
010b	5.76k $\Omega$	6.04k $\Omega$	6.34k $\Omega$	疑似 2 相昇降圧	低速	1b (600kHz)
011b	7.87k $\Omega$	8.25k $\Omega$	8.66k $\Omega$	疑似 2 相昇降圧	低速	0b (800kHz)
100b	10.0k $\Omega$	10.5k $\Omega$	11.0k $\Omega$	単相	正常	1b (600kHz)
101b	13k $\Omega$	13.7k $\Omega$	14.3k $\Omega$	単相	正常	0b (800kHz)
110b	16.9k $\Omega$	17.8k $\Omega$	18.7k $\Omega$	単相	低速	1b (600kHz)
111b	26.1k $\Omega$	27.4k $\Omega$	28.7k $\Omega$	単相	低速	0b (800kHz)
High フォルト (000b)	47.5k $\Omega$	--	開路	疑似 2 相昇降圧	正常	1b (600kHz)

### 7.3.3 REGN レギュレータ (REGN LDO)

REGN LDO レギュレータは、IC および外部プル アップに対して安定化されたバイアス電源を供給します。また、REGN 電圧は、昇降圧スイッチング FET の駆動にも使用されます。CELL\_BATPRES ピンと ILIM\_HIZ ピンのプル アップ レールも、REGN に接続できます。システムで有効な外部 5V 電圧源が利用できない場合、REGN LDO には VBUS ピンまたは VSYS ピンから電力が供給されます。REGN 電源セレクトは、VBUS と VSYS のどちらも 6V を超える場合、そのどちらか低い方を選択します。セレクトは VBUS と VSYS の両方が 6V を下回る場合は VBUS と VSYS のうち高い方を選択し、6V を上回るものが 1 つだけ存在する場合は、6V を上回る方を選択します。REGN\_A ピンと REGN\_B ピンは両方とも REGN LDO に内部で接続されており、REGN\_A と REGN\_B の間の外部接続は必要ありませんが、REGN\_A ピンと REGN\_B ピンの両方に対して 2.2 $\mu$ F のローカル デカップリング容量が必要です。

システムに認定された 5V 電源がある場合、その電源を REGN ソースとして利用できます。これにより、特に VBUS と VSYS の両方が 5V をはるかに上回っている場合に、内部 LDO による電力損失を低減できます。LDO は、外部 5V 電源によってオーバードライブされるように構成できます。その後、REGN ピンはアナログ出力ピンからアナログ入力ピンに変化します。REGN\_EXT ビットは、以下の方法で設定するために使用されます。

- 適格な外部 5V 電源がない場合、ホストは REGN\_EXT = 0b (デフォルト ステータス) を設定できます。これにより、内部 REGN LDO レギュレーション出力電圧は 5V で、内部バイアスとスイッチング MOSFET ゲート駆動を通常どおりサポートします。LDO の過負荷を防止するため、内部電流制限機能があります。電流制限レベルは I<sub>REGN\_LIM\_CHARGING</sub> で、電流制限 1 としてマークされています。
- 専用の適格な外部 5V 電源 (4.8V を上回り V<sub>REGN\_OV\_RISE</sub> 未満) があり、REGN が外部電源の唯一の負荷である場合、ホストは REGN\_EXT = 1b に設定します。これにより、内部 REGN LDO レギュレーション出力電圧は V<sub>REGN\_REG\_EXT</sub> (4.5V) に低下し、外部 5V レギュレータは内部 LDO をオーバードライブできます。内部ブートストラ

ップダイオードの過電流による損傷を防止するため、外部電源には最大 500mA の電流制限が必要です。図 7-1 にアプリケーション図を示します。

- 外部 5V 電源 (4.8V を上回り  $V_{\text{REGN\_OV\_RISE}}$  未滿) が REGN 以外の他の負荷もサポートしている場合、外部 5V 降圧コンバータが立ち上がる前に、REGN 電流が外部負荷に流れ込むのを防止するための専用ブロッキング回路が必要です (図 7-2 を参照)。外部 5V レギュレータのパワーグッド (PG) がアクティブになる前に、 $Q_{\text{BLK}}$  は REGN\_A ピンへの外部負荷の影響をブロックする役割を果たします。外部 5V が立ち上がった後、外部 5V レギュレーション PG がアクティブになり、 $Q_{\text{BLK}}$  がオンになって、5V が REGN\_A ピンに分配されます。ホストは、内部 REGN LDO レギュレーション出力電圧を  $V_{\text{REGN\_REG\_EXT}}$  (4.5V) に減らすために REGN\_EXT = 1b を設定します。これにより、外部 5V レギュレータは内部 LDO に自動的にオーバードライブできます。
- 外部 5V 電源が  $V_{\text{REGN\_OV\_RISE}}$  を上回ると、充電器はスイッチングを停止し、CHRG\_OK ピンをプルダウンし、FAULT\_REGN ステータスビットをトリガします。セクション 7.3.26.11 も参照してください。

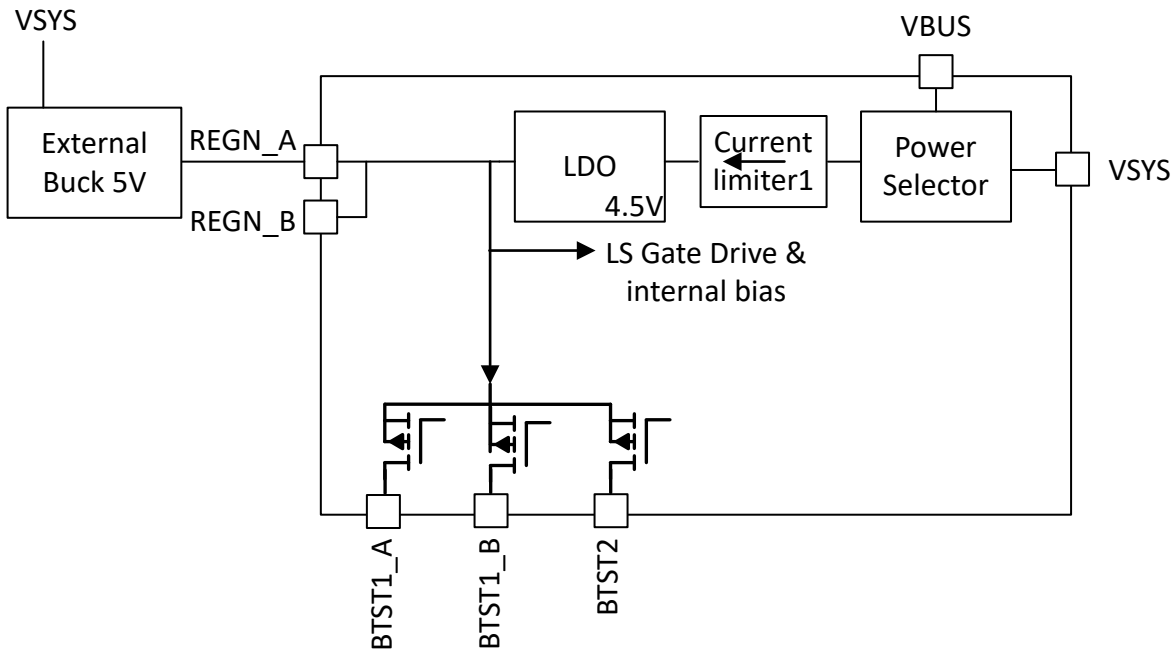


図 7-1. 外部専用 5V 電源オーバードライブ REGN

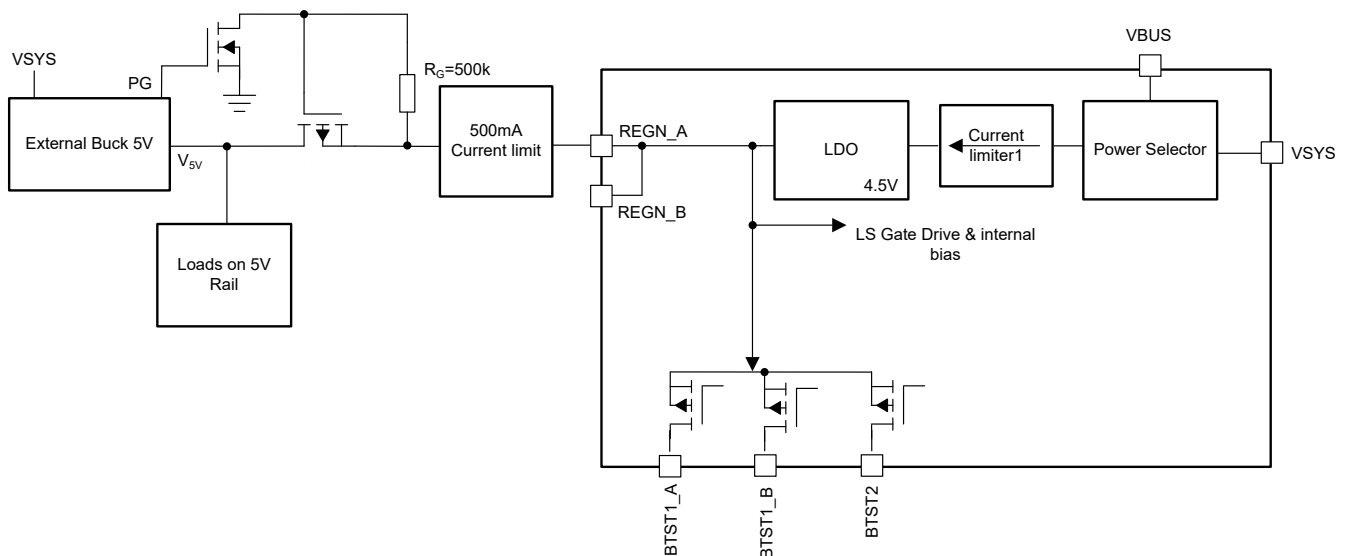


図 7-2. 負荷オーバードライブ REGN 付き外部 5V 電源

REGN LDO を経由してゲートを駆動するための消費電力は次のとおりです。  $P_{REGN} = (V_{AC} - V_{REGN}) Q_{G(TOT)} \cdot f_{SW}$  ここで、 $Q_{G(TOT)}$  は実際のスイッチング FET (1A、1B、2A、2B、3、4) のすべての総ゲート電荷の合計であり、 $f_{SW}$  はプログラムされたスイッチング周波数です。

バッテリーのみの状態では、次の方法を使用して REGN のオン / オフを柔軟に設定できます。

- 充電器が低消費電力モード (EN\_LWPWR = 1b) に構成されている場合、デフォルトで REGN はオフ (EN\_REGN\_LWPWR = 0b) になります。設計者が回路に REGN 電圧を供給する必要がある場合、充電器は EN\_REGN\_LWPWR = 1b を設定することで REGN が有効になります。低消費電力モードでの静止電流を節約するため、REGN 電流容量は 5mA (標準値) および 3mA (最小値) にまでスケールダウンされます。REGN がコンバータを起動するためのホストコマンドを受信すると (例えば OTG モードや VAP モードが有効化されている場合)、EN\_LWPWR = 1b の場合でも、大電流ゲート駆動の要求に対応するため、REGN は自動的にフルスケールに回復します。
- 充電器がパフォーマンスモード (EN\_LWPWR = 0b) に設定されている場合、EN\_REGN\_LWPWR の設定を無視してフルスケール能力で REGN がオンになります。これは、OTG、VAP、PSYS、IBAT、PROCHOT、ADC 機能をサポートするために必要です。

### 7.3.4 独立したコンパレータ機能

CMPIN\_TR\_SELECT = 0b に設定することで、独立したコンパレータ入力用に CMPIN\_TR ピンが多重化されると、コンパレータ出力は実質的に Low になり、EN\_CMP\_LATCH = 1b を設定することにより出力をラッチできます。ホストは、EN\_CMP\_LATCH ビットを切り替えることでコンパレータ出力をクリアできます。コンパレータの極性は CMP\_POL ビットによって決定されます。コンパレータ出力のグリッチ除去時間は CMP\_DEG ビットにより調整できます。極性が High (CMP\_POL = 1b) の場合、内部ヒステリシスは無いため、ユーザーは 2 つの抵抗 ( $R_{CMP1}$ 、 $R_{CMP2}$ ) を配置して、外部でヒステリシスを設定できます (図 7-3 を参照)。極性が Low (CMP\_POL = 0b) の場合、内部ヒステリシスは 100mV に固定されます。

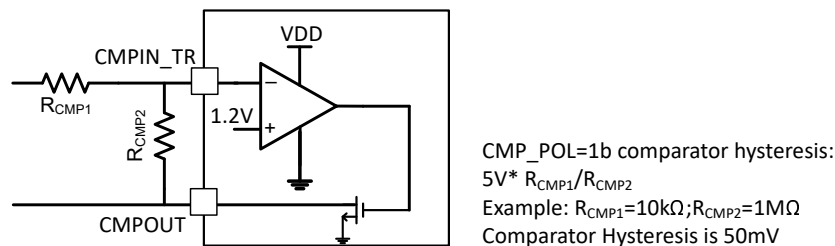


図 7-3. CMP\_POL = 1b でのコンパレータ ヒステリシスの外部調整

このコンパレータには専用の強制コンバータ オフ保護機能があり、外部システム回路経由でトリガすることができます。この機能を有効にするには、FRC\_CONV\_OFF = 1b に設定します。その後、コンパレータ出力が Low になると、コンバータがオフになり、FAULT\_FRC\_CONV\_OFF は 1b に設定され、CHRG\_OK ピンが Low にプルされてホスト EC に通知します。コンパレータ出力が High に戻ると、FAULT\_FRC\_OFF ビットがクリアされ、コンバータは自動的にスイッチングを再開します。アダプタを取り外したとき、コンバータを強制的にオフにする故障を 1 回クリアする必要があります。コンパレータが Low のままトリガされている場合、コンバータを無効に維持するには、故障を再度トリガする必要があります。

CMPIN\_TR ピン機能の選択にかかわらず、常に専用の ADC チャンネルが存在し、EN\_ADC\_CMPIN = 1b を設定することで有効にできます。

バッテリーのみの低消費電力モード (EN\_LWPWR = 1b) では、専用のユーザー レジスタ ビット EN\_LWPWR\_CMP が存在し、静止電流の消費を最小に抑えた独立コンパレータを有効にできます。EN\_LWPWR\_CMP = 1b のとき、独立コンパレータが有効になります。

### 7.3.5 バッテリ充電管理

本デバイスは、2 セル ~ 5 セルのリチウムイオン バッテリを充電します。充電サイクルはホストによって完全に制御することも、自律充電を使用することもできます。

### 7.3.5.1 自律的充電サイクル

自律的なバッテリー充電が有効 (EN\_AUTO\_CHG = 1b、CHRG\_INHIBIT = 0b、かつ CHARGE\_CURRENT() レジスタが 0mA でない) 場合、デバイスはホストの関与なしに充電サイクルを自律的に完了します。バッテリー充電パラメータは、CHARGE\_VOLTAGE() および CHARGE\_CURRENT() によってプログラムできます。ホストは常に充電動作を制御し、対応するレジスタに書き込むことで、充電パラメータを最適化できます。

**表 7-2. リチウムイオン充電パラメータのデフォルト設定**

デフォルト モード	充電器
充電段	プレ充電 → 高速充電 (CC) → テーパ充電 (CV) → 充電終了 → 再充電
セル数 (n_Cell)	CELL_BATPRES ピンで設定
充電電圧 (CHARGE_VOLTAGE())	4.2V / セル
充電電流 (CHARGE_CURRENT())	0A (ホスト構成が必要)
終止電流 (ITERM)	256mA
再充電電圧 (VRECHG)	CHARGE_VOLTAGE() - (CELL_BATPRES ピンで設定)
プリチャージ電流 (IPRECHG)	384mA
安全タイマ	12 時間

次の条件が有効になると、自律的な充電サイクルが開始されます。

- コンバータが起動している
- バッテリー自律充電が有効化 (EN\_AUTO\_CHG = 1b)
- CHARGE\_CURRENT() レジスタが 0mA ではない
- CHRG\_INHIBIT が 1b ではない
- SYSOVP / VSYS\_UVP / ACOC / TSHUT / BATOVP / BATDOC / SC\_VBUSACP / 強制コンバータ オフの障害が発生していない
- 安全タイマに故障がありません

充電電流が終了スレッシュホールド未満で、充電電圧が再充電スレッシュホールドを上回り、かつデバイスが DPM モードでない場合、デバイスは自動的に充電サイクルを終了します。十分に充電されたバッテリー電圧が再充電スレッシュホールド (VRECHG[3:0] ビットで選択可能なスレッシュホールド) を下回ると、デバイスは自動的に新しい充電サイクルを開始します。充電が自動的に終了した後、CHRG\_INHIBIT ビットを 1b から 0b に、または CHARGE\_CURRENT() を 0A からゼロでない値に変更すると、新しい充電サイクルが開始される可能性があります。

ステータスレジスタ (CHRG\_STAT) は、次のようなさまざまな充電フェーズを示します。

- 000 – 充電していません
- 001 – トリクル充電 ( $V_{BAT} < V_{BAT\_SHORT}$ )
- 010 – プリチャージ ( $V_{BAT\_SHORT} < V_{BAT} < V_{SYS\_MIN}()$  の設定)
- 011 – 高速充電 (CC モード)
- 100 – テーパー充電 (CV モード)
- 101 = 予約済み
- 110 = 予約済み
- 111 – 充電終了完了

### 7.3.5.2 バッテリー充電プロファイル

このデバイスは、トリクル充電、プリチャージ、定電流、定電圧の 4 つの位相でバッテリーを充電します。充電サイクルの開始時に、このデバイスはバッテリー電圧を確認し、それに応じて電流と電圧を制御します。自律充電が有効な場合、自動終了が実現し、VBAT が CHARGE\_VOLTAGE() の特定の値を下回ると自動的に再充電が開始されます。バッテリー再充電スレッシュホールドはユーザー レジスタ VRECHG ビットを使用して設定します。

充電器がトリクル充電ステータス ( $V_{BAT} < V_{BAT\_SHORT}$ ) で、EN\_LDO = 1b の場合、バッテリーの過電流充電を防止し、バッテリー パックをウェークアップするため、充電電流は  $I_{BAT\_SHORT}$  によって上限が制限されます。実際の充電電流は、

CHARGE\_CURRENT() と  $I_{BAT\_SHORT}$  のうち低い方の値である必要があります。これにより、EC はバッテリー パッケージの要求に応じてトリクル充電電流を柔軟に設定できます。EN\_LDO = 0b の場合、 $I_{BAT\_SHORT}$  による電流クランプは有効にならず、EC は CHARGE\_CURRENT() レジスタを介して充電電流を柔軟にプログラムできます。

充電器がプリチャージ ステータス ( $V_{BAT\_SHORT} < V_{BAT} < V_{SYS\_MIN}()$ ) かつ EN\_LDO = 1b の場合、充電電流は IPRECHG() と CHARGE\_CURRENT() 設定のうち小さい方の値となります。また、BATFET での過熱を防止するため、最大充電電流は IPRECHG() の最大設定値である 2048mA に制限されます。この条件では、 $V_{SYS\_MIN}()$  から VBAT デルタを引いた値が大きいほど、また充電電流が大きいほど、BATFET での熱損失が増加するので、安全に動作させるためには適切に制限する必要があります。このため、デバイスには 2 レベルの電流クランプが追加され、VBAT と  $V_{SYS\_MIN}()$  の設定値の関係に基づいて、BATFET の消費損失が 2W 未満になるようにします。「LDO レギュレーション モードにおける BATFET 充電電流クランプ保護」も参照してください。EN\_LDO = 0b の場合、プリチャージ電流制限 (IPRECHG()) は有効にならず、EC は CHARGE\_CURRENT() レジスタを介して充電電流を柔軟にプログラムできます。

表 7-3. デフォルトの充電電流設定

VBAT 条件	充電電流	デフォルト設定	CHRG_STAT
$V_{BAT} < V_{BAT\_SHORT}$	$I_{BAT\_SHORT}$	128mA	001
$V_{BAT\_SHORT} < V_{BAT} < V_{SYS\_MIN}()$	$I_{PRECHG}$	384mA	010
$V_{SYS\_MIN}() < V_{BAT} < CHARGE\_VOLTAGE()$	CHARGE_CURRENT()	0A (バッテリーの要求に基づいてホストが設定する必要があります)	011

充電中に充電器デバイスが DPM レギュレーション状態にある場合、実際の充電電流は設定値よりも小さくなります。この場合、「充電安全タイマ」セクションに説明されているように、充電終了は一時的に無効化され、充電安全タイマはクロックレートの半分でカウントされます。

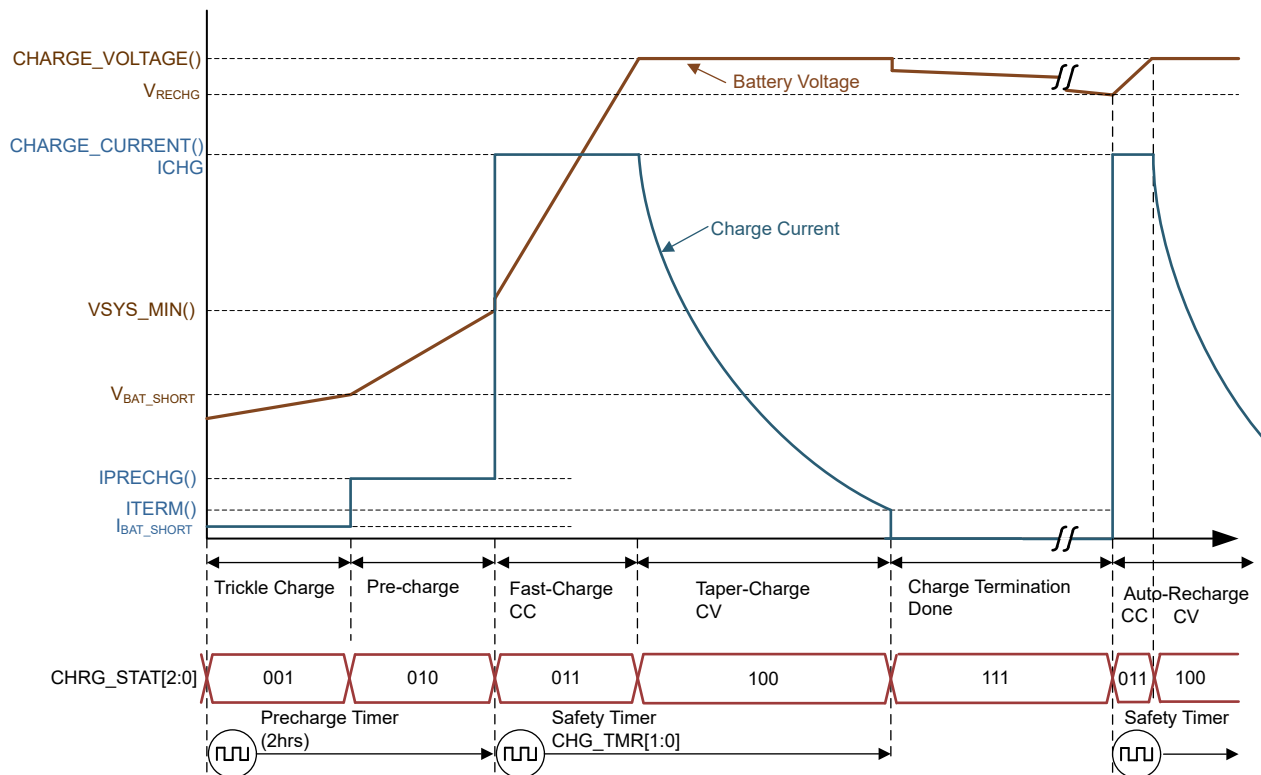


図 7-4. 標準的なリチウムイオンバッテリー充電プロファイル

### 7.3.5.3 充電終了

自律充電が有効でない場合 ( $EN\_AUTO\_CHG = 0b$ )、ホストが  $CHARGE\_CURRENT()$  レジスタを  $0A$  に書き込んだとき、またはバッテリー ゲージ デバイスの要求に基づいて  $CHRG\_INHIBIT = 1b$  を設定したときに、バッテリー充電の終了を実行できます。

自律充電が有効の場合 ( $EN\_AUTO\_CHG = 1b$ )、バッテリー電圧が再充電スレッシュホールドを上回ると、デバイスは充電サイクルを終了します。コンバータはバッテリー定電圧レギュレーション ループで動作し、電流は終端電流スレッシュホールド ( $ITERM()$  レジスタ設定) を下回ります。充電サイクルが完了すると、 $CHARGE\_CURRENT()$  レジスタを  $0A$  に設定して充電を終了し、 $BATFET$  はオフになります。元の  $CHARGE\_CURRENT()$  レジスタ設定は内部でログに記録され、充電を再開するために再充電条件が検出されると、その設定を  $CHARGE\_CURRENT()$  にリロードします。コンバータは動作を継続してシステムに電力を供給し、 $BATFET$  は補完モードがトリガされると、再度オンになります。

終端が完了すると、ステータスレジスタ  $CHRG\_STAT$  が  $111b$  に設定されます。充電器は、 $CHRG\_OK\_INT$  ビットが  $1b$  に設定されたときに、充電の終了をホストに通知するために、最低  $256\mu s$  の間  $CHRG\_OK$  ピンをプル ダウンするように構成できます。充電器デバイスが入力電流 ( $IINDPM$ )、入力電圧 ( $VINDPM$ )、 $TREG$  サーマル レギュレーションになると、終端は一時的に無効化されます。 $IINDPM$  アクティブおよび  $VINDPM$  アクティブを決定するためのグリッチ除去時間は  $1ms$ 、 $TREG$  アクティブを決定するためのグリッチ除去時間は  $10ms$  です。

### 7.3.5.4 充電安全タイマ

このデバイスには、バッテリーの異常状態による過度に長い充電サイクルを防止するための高速充電安全タイマが内蔵されています。ユーザーは、 $CHG\_TMR$  レジスタ ビットを使用して高速充電安全タイマをプログラムできます。安全タイマが期限切れになると、 $CHARGE\_CURRENT()$  が  $0A$  に設定され、充電が停止します。ステータス レジスタ  $CHG\_TMR\_STAT$  ビットは  $1$  に設定され、 $CHRG\_STAT$  ビットは  $000b$  (充電なし) に設定されます。 $CHRG\_OK\_INT = 1b$  の場合、 $CHRG\_OK$  ピンを最低  $256\mu s$  の間 Low レベルにプル ダウンすることでホストに通知できるよう構成できます。 $CHG\_TMR\_STAT$  ビットは、安全タイマがリセットされるまで  $1b$  ステータスを維持します。安全タイマ機能は、 $EN\_CHG\_TMR$  ビットをクリアすることで無効化できます。

$IINDPM$  および  $VINDPM$  レギュレーション、または  $TREG$  サーマル レギュレーション中は、実際の充電電流が設定値を下回る可能性があるため、安全タイマはクロック レートの半分の速度でカウントします。たとえば、充電器が充電サイクル全体を通して入力電流レギュレーション状態にあり、安全タイマが  $5$  時間に設定されている場合、タイマは  $10$  時間後に期限切れとなります。このハーフ クロックレート機能は、 $EN\_TMR2X = 0$  を設定することで無効化できます。デバイス動作中に  $EN\_TMR2X$  ビットを変更しても、安全タイマのカウントには影響しません。ただし、事前に規定された条件下ではタイマが半分の速度でカウントされるよう強制されます。 $IINDPM$  アクティブおよび  $VINDPM$  アクティブを決定するためのグリッチ除去時間は  $1ms$ 、 $TREG$  アクティブを決定するためのグリッチ除去時間は  $10ms$  です。

充電を無効化するフォルト中、タイマは一時停止します。この状態ではタイマがカウントしていないため、 $EN\_TMR2X$  ビットを変更しても影響はありません。故障が解消されると、安全タイマは再開します。充電サイクルが停止して再度開始すると、タイマがリセットされます ( $CHRG\_INHIBIT$  ビットをトグルするとタイマが再起動する、または  $CHARGE\_CURRENT()$  レジスタをゼロでない値からゼロに、その後ゼロでない値に変更する、あるいは 充電終了後に充電されたバッテリーが再充電スレッシュホールドを下回る)。

次のイベントが発生すると、安全タイマがリセットされます：

1. 充電サイクルの停止と再起動 ( $CHRG\_INHIBIT$  ビットをトグルする、充電終了後に充電終了バッテリーが再充電スレッシュホールドを下回る、または  $CHARGE\_CURRENT()$  レジスタをゼロに、その後ゼロでない値に変更する)
2.  $BAT$  電圧が、プリチャージから高速充電に、または逆に高速充電からプリチャージに変化する
3. 安全タイマ ( $CHG\_TMR[1:0]$ ) レジスタ ビットが変更される
4.  $EN\_CHG\_TMR$  ビットをトグルする。 $EN\_CHG\_TMR$  が  $0b$  になると、安全タイマはリセットされ、再度有効になる ( $EN\_CHG\_TMR = 1b$ ) と、最初からカウントされます

プリチャージ安全タイマ ( $V_{BAT} < V_{SYS\_MIN}()$  で実行される固定  $2$  時間カウンタ) は、中断、リセット、および  $EN\_TMR2X$  が設定されているときに半分の速度でカウントすることに関して、高速充電安全タイマと同じルールに従います。プリチャージ安全タイマは、プリチャージ位相とトリクル充電位相の両方に適用されることに注意してください。

### 7.3.6 温度レギュレーション (TREG)

大電力アプリケーションでは、外付け部品温度の監視および制御により、特定のシナリオでコンバータの合計電力を制限することで、信頼性を向上できます。CMPIN\_TR\_SELECT = 1b のとき、CMPIN\_TR ピンは、温度レギュレーション帰還センシング ピンとして設定できます。これは温度帰還ピンの温度レギュレーションループです。図 7-5 に、 $R_S$  と NTC 抵抗  $R_{TH}$  で構成される外付け分圧器回路を示します。外部 NTC は、温度が安定している場所 (充電器の電力段など) に配置され、温度変化に応じて CMPIN\_TR ピンに帰還電圧を生成します。温度がターゲットより低い場合、電圧が 1.2V を上回る必要があり、温度レギュレーションは有効ではなく、TREG\_STAT = 0b になります。温度が上昇すると、CMPIN\_TR ピンの電圧は  $V_{TREG} = 1.2V$  以下に低下し、コンバータはコンバータ電流を減らしはじめ、CMPIN\_TR 電圧を 1.2V に維持するようレギュレートし、ホストの読み取りまたは REG\_RESET ビット アクションまでロックされる TREG\_STAT = 1b を設定します。

温度レギュレーション機能を有効化するには:

- CMPIN\_TR\_SELECT = 1b を設定して、CMPIN\_TR\_SELECT ピンを温度レギュレーション帰還ピンとして構成します。
- AC が接続され、充電が有効になっていることを確認します (CHARGE\_CURRENT() がゼロ以外で、CHRG\_INHIBIT = 0b)。
- EN\_TREG = 1b を設定して、温度レギュレーションを有効にし、CMPOUT ピンを GND にプルします。

$R_S$  と NTC 抵抗  $R_{TH}$  ネットワークにより、一定の静止電流を生成しますが、これは軽負荷時に常に無視できるものとは限りません。軽負荷時の静止電流を低減するには、出力段でローカルに  $R_{TH}$  を GND にプルダウンする代わりに、図 7-5 に示すように CMPOUT ピンでプルダウンすることができます。TREG が有効 (CMPIN\_TR\_SELECT = 1b かつ EN\_TREG = 1b) か、サーマル PROCHOT チャンネルが有効 (CMPIN\_TR\_SELECT = 1b かつ PP\_THERMAL = 1b) の場合、CMPOUT ピンが GND にプルダウンされて、CMPIN\_TR ピンにセンス電圧を生成します。ただし、軽負荷の TREG と PP\_THERMAL の両方を無効 (CMPIN\_TR\_SELECT = 1b かつ EN\_TREG = 0b かつ PP\_THERMAL = 0b) にできる場合、デバイスは CMPOUT ピンのハイインピーダンスを維持し、分圧回路を流れる静止電流を低減します。

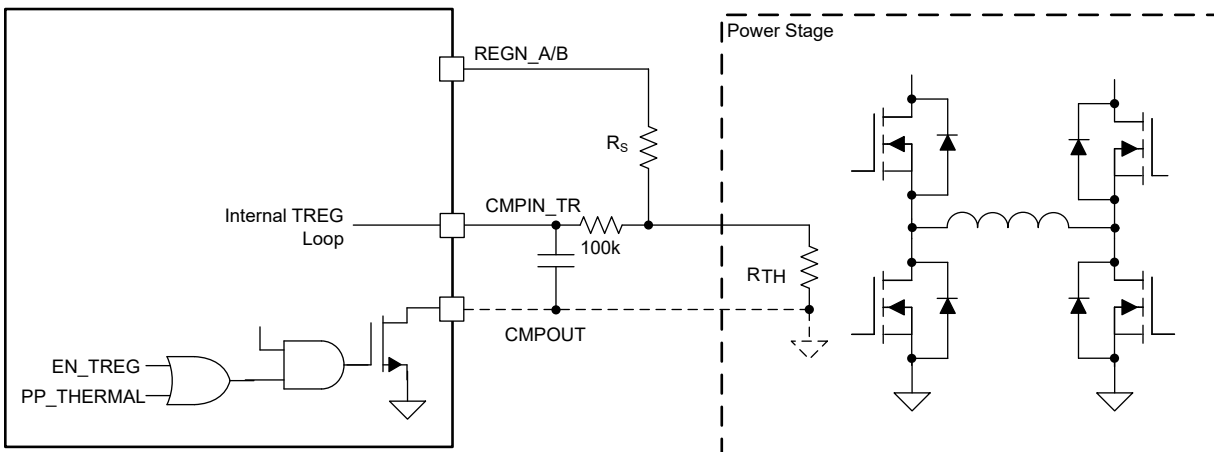


図 7-5. CMPIN\_TR 温度レギュレーションの推奨設定

ターゲット温度レギュレーション値は、 $R_S$  固定抵抗の設定により選択できます。このアプリケーションでは 10k NTC サーミスタ (ERTJ0EG103FA) を推奨します。対応する  $R_S$  固定値は次の式で計算できます。60°C/80°C/100°C TREG における  $R_S$  の対応する値は、表 7-4 を参照してください。掃引温度が 60°C/80°C/100°C TREG 構成において、対応する CMPIN\_TR ピン電圧については、図 7-6 を参照してください。このグラフに基づくと、温度レギュレーション機能に加えて、NTC 温度は CMPIN\_TR ピン電圧からも測定できます。このデバイスには専用の CMPIN\_TR ピン電圧の ADC チャンネルがあり、EN\_ADC\_CMPIN = 1b を設定することで有効化できます。

レギュレーションのターゲットが TREG ターゲットよりも過熱する場合に備えて、専用の PROCHOT プロファイルが用意されています。このプロファイルは、PP\_THERMAL = 1b を設定することで有効化できます。PROCHOT プロファイルを参照してください。

$$R_S = \frac{5V - 1.2V}{1.2V} R_{NTC} \text{ at } T_{REG} \quad (1)$$

表 7-4. ERTJ0EG103FA NTC に基づく CMPIN\_TR ピン RC ネットワーク構成リファレンス

$R_S$	TREG 温度
9.53k $\Omega$	60°C
5.23k $\Omega$	80°C
3.01k $\Omega$	100°C

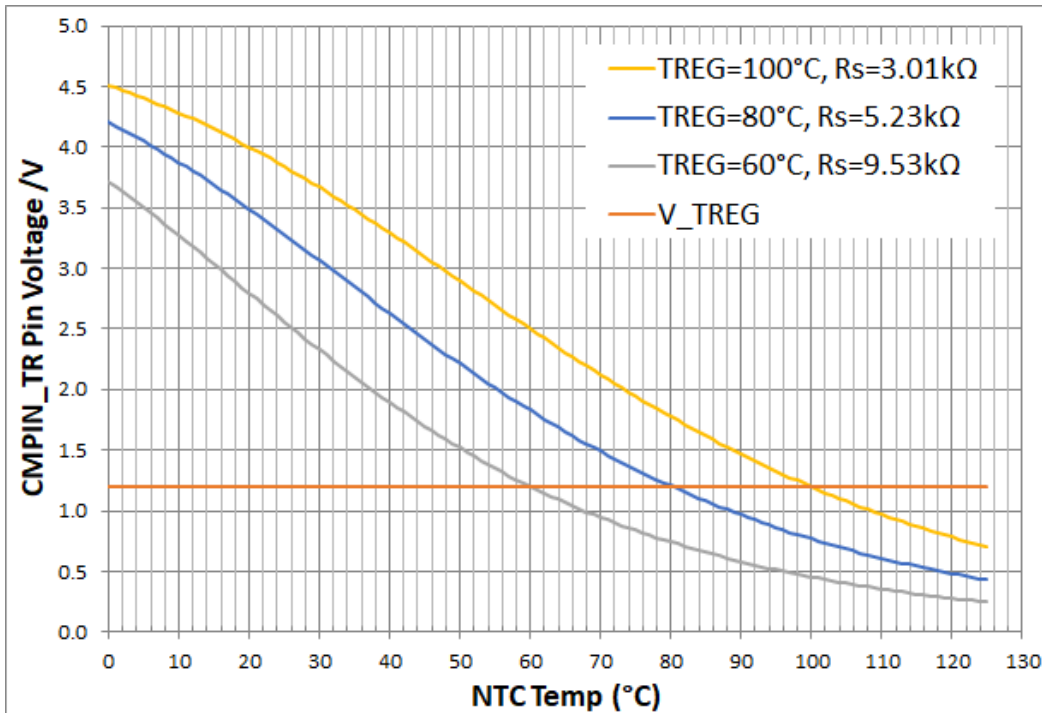


図 7-6. さまざまなレギュレーションターゲット (60°C、80°C、100°C) における CMPIN\_TR ピンの電圧と温度との関係

### 7.3.7 バッテリー専用モードでの Vmin アクティブ保護 (VAP)

バッテリーのみを接続してアダプタを取り外した状態のとき、2S または 3S システムのシステム ピーク電力パルスは、SoC とマザーボードのシステム スパイクが一致すると非常に高くなる可能性があります。これらのスパイクは非常にまれですが、発生するの可能性があります。こうした大電力スパイクの間、BATFET のインピーダンス、充電センス抵抗、バッテリーパックの内部抵抗を考慮すると、VSYS 電圧は最小システム電圧よりも低くなり、システムがクラッシュする可能性があります。VAP モードでは、充電器はまず VBUS で入力デカップリング コンデンサの電圧を充電して、特定の量の電力を蓄積します。こうした高い大電力スパイクの間、入力コンデンサに蓄えられたエネルギーがシステムを補完することにより、システム電圧が最低システム電圧を下回り、システム画面が暗転するのを防止できます。VAP モードは、Intel CPU の優れたターボ パフォーマンスの実現に役立ちます。全体的な VAP モードは、システム電圧が最小動作電圧以下に低下しないようにする保護メカニズムであり、Intel CPU がバッテリーの能力よりも高いピーク電力を設定できるようにしてターボ パフォーマンスを向上させる手法でもあります。

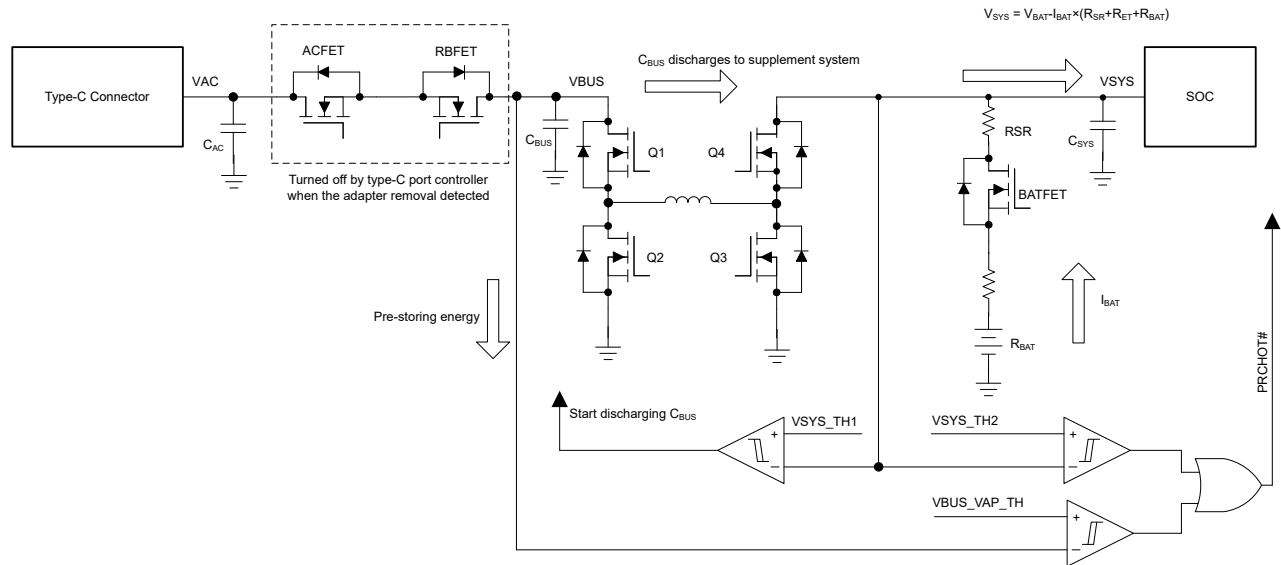


図 7-7. Vmin アクティブ保護 (VAP) モードの動作図

VAP モードに移行するには、次の手順に従います。

- OTG\_VOLTAGE() で VAP 入力コンデンサの電圧レギュレーションターゲットを設定します。
- OTG\_CURRENT() で VAP モードの負荷電流を設定します。
- VAP シューティングを開始する VSYS スレッシュホールドとして VSYS\_TH1 を設定します。
- VSYS スレッシュホールドとして VSYS\_TH2 を設定し、 $\overline{\text{PROCHOT}}$  をトリガします。
- VBUS スレッシュホールドとして VBUS\_VAP\_TH を設定し、 $\overline{\text{PROCHOT}}$  をトリガします。
- OTG\_VAP\_MODE = 0b に設定し、EN\_OTG ピンを使用して VAP モードを有効化 / 無効化します。
- アダプタを取り外し、EN\_OTG ピンをプル アップして VAP モードに移行します。

アダプタが接続された場合、または CPU がスリープ モードになった場合、ホストは次の手順に従って VAP モードを終了できます。

- EN\_OTG ピンをプル ダウンすると、VAP モードが無効になります。
- OTG\_VAP\_MODE = 1b に設定し、EN\_OTG ピンを使用して OTG モードを有効化 / 無効化します。

EN\_OTG ピンをマルチファンクションピンとして使用し、OTG、VAP、FRS モードを有効にします。VAP モードに正常に移行するには、表 7-5 のケース 7 を参照してください。EN\_OTG ピンを High にプルする前に、OTG\_VAP\_MODE = 0b を構成する必要があることに注意してください。EN\_OTG ピンのプル アップ後は、OTG\_VAP\_MODE ビットの値を変更しないでください。

### 7.3.8.2 レベル バッテリ放電電流制限

バッテリ過電流保護のトリガを防止し、バッテリの摩耗故障を防止するために、2 つのバッテリ電流制限レベル (IDCHG\_TH1 および IDCHG\_TH2) の  $\overline{\text{PROCHOT}}$  プロファイルを推奨します。IDCHG\_TH1 は REG0x34h[15:10] を介して定義され、IDCHG\_TH2 は IDCHG\_TH1 の固定パーセンテージとして REG0x36[5:3] を介して設定されます。IDCHG\_TH1 と IDCHG\_TH2 の両方に専用のグリッチ除去時間設定レジスタ (IDCHG\_DEG1 および IDCHG\_DEG2) があります。

- バッテリ放電電流が IDCHG\_DEG1 グリッチ除去時間よりも長い間 IDCHG\_TH1 を上回ると、 $\overline{\text{PROCHOT}}$  が即座にアサートされます。放電電流が IDCHG\_TH1 を下回ると、IDCHG\_DEG1 グリッチ除去時間カウンタは自動的にリセットされます。 $\overline{\text{PROCHOT}}$  がトリガされると、STAT\_IDCHG1 ビットは 1 に設定されます。

PP\_IDCHG1 = 1b を設定すると、 $\overline{\text{PROCHOT}}$  をトリガするために IDCHG\_TH1 が有効になります。

- バッテリ放電電流が IDCHG\_DEG2 グリッチ除去時間より長い間 IDCHG\_TH2 を上回ると、 $\overline{\text{PROCHOT}}$  が即座にアサートされます。放電電流が IDCHG\_TH2 を下回ると、IDCHG\_DEG2 グリッチ除去時間カウンタは自動的にリセットされます。 $\overline{\text{PROCHOT}}$  がトリガされると、STAT\_IDCHG2 ビットは 1 に設定されます。

PP\_IDCHG2 = 1b を設定すると、 $\overline{\text{PROCHOT}}$  をトリガするために IDCHG\_TH2 が有効になります。

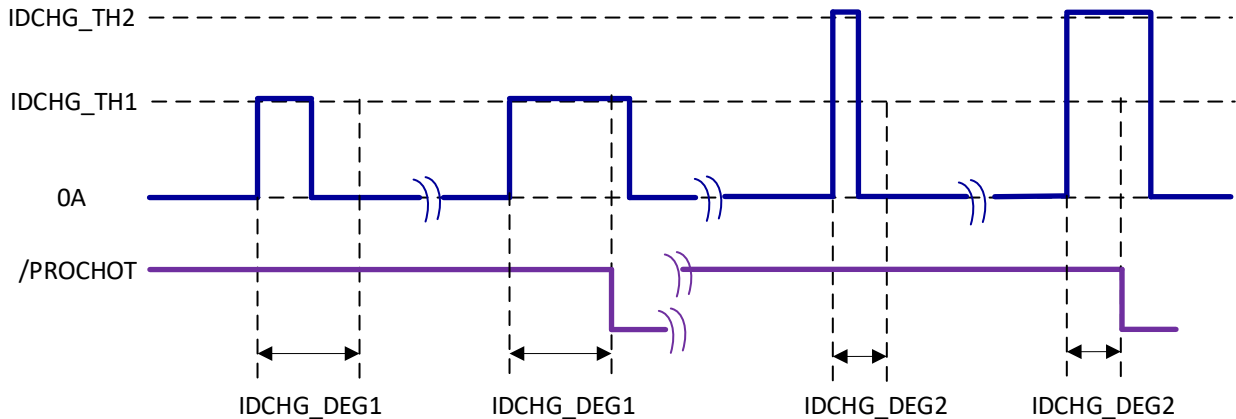


図 7-8. 2 レベル バッテリ放電電流トリガ  $\overline{\text{PROCHOT}}$  の図

### 7.3.9 高速ロール スワップ機能

高速ロール スワップ (FRS) とは、元の電源が切り離された際、アクセサリに OTG 出力電圧を供給するために、充電器がパワー シンクの役割から電源供給の役割にすばやく切り替わる機能です。この機能では、USB-C PD 仕様要件に従い VBUS 電圧を低下させずに、充電器を順方向モードから OTG モードに迅速に転送することが定義されています。

FRS を有効化するには、EN\_FRS ビットを 1 に設定する必要があります。FRS が有効 (EN\_FRS = 1) の場合、EN\_OTG ビットとコンバータ OTG モードは、ハードウェア EN\_OTG ピンがプル アップされた後でのみ有効化されます。EN\_FRS が 0 にリセットされると、EN\_OTG ビットは自動的にリセットされないことに注意してください。OTG モード動作を完全に終了するには、ホストによって EN\_OTG ビットをリセットする必要があります。FRS 機能動作の手順は以下のとおりです。

- OTG\_CURRENT() にターゲット IOTG 電流制限を設定します
- OTG\_VOLTAGE() にターゲット VOTG 電圧を設定します
- OTG\_VAP\_MODE = 1 に設定します
- EN\_FRS = 1 を設定することで、FRS 機能を有効にします。
- アダプタと VBUS の電圧が低下し始めます
- USB Type-C ポート PD コントローラは EN\_OTG ピンをプル アップして OTG モードを有効にします。最初に VBUS > VOTG である場合、コンバータはシャットダウンし、VBUS が VOTG に低下するまで待機します。VBUS ≤ VOTG である限り、コンバータはスイッチングを再開し、VOTG (CV/CC) ループが処理を引き継ぎます。

次の表は、VAP、OTG、FRS の機能構成を比較したものです。EN\_OTG ピンをプル アップする前に、充電器をターゲットモードに正しく構成してください。EN\_OTG ピンのプル アップ後は、OTG\_VAP\_MODE ビットと EN\_FRS ビットの値を変更しないでください。

表 7-5. VAP/OTG/FRS 構成の比較

状況 #	構成				バッテリー/アダプタの構成	充電器のステータス
	EN_OTG ピン	OTG_VAP_MODE ビット	EN_OTG ビット	EN_FRS ビット		
1	0	X	X	X	バッテリー専用	バッテリー専用放電とコンバータがオフ
2	0	0	X	X	アダプタ + バッテリー	順方向モード (FRS なし)

表 7-5. VAP/OTG/FRS 構成の比較 (続き)

状況 #	構成					充電器のステータス
	EN_OTG ピン	OTG_VAP_MOD E ビット	EN_OTG ビット	EN_FRS ビット	バッテリー / アダプタの構成	
3	0	1	X	0	アダプタ + バッテリー	順方向モード (FRS なし)
4	0	1	X	1	アダプタ + バッテリー	順方向モード (FRS スタンバイあり)
5	1	1	0	X	バッテリー専用	バッテリー専用放電とコンバータがオフ
6	1	1	1	X	バッテリー専用	OTG モード
7	1	0	X	X	バッテリー専用	VAP モード

### 7.3.10 CHRG\_OK インジケータ

CHRG\_OK はアクティブ High のオープンドレイン インジケータです。順方向モードで VBUS が  $V_{VBUS\_CONVEN}$  を上回っている場合の CHRG\_OK ピンの動作を以下にまとめます。

- ラッチなしのフォルト ACOV / ACOC / TSHUT (充電が有効のときのみ) の場合、BATDOC / REGN\_PG / 強制コンバータをオフにすると、CHRG\_OK は最小パルスの  $256\mu\text{s}$  の間プルダウンされます。 $256\mu\text{s}$  が満了する前にフォルトが解消されても、 $256\mu\text{s}$  タイマが満了するまで CHRG\_OK ピンはプルダウンされます。 $256\mu\text{s}$  タイマが満了したときに、フォルトが依然として存在する場合は、CHRG\_OK ピンを Low に維持する必要があります。
- ラッチなしのフォルト BATOVP イベントで、BATOVP\_NO\_CHRG\_OK = 0b の場合、BATOVP コンパレータが  $t_{BATOVP\_CHRG\_OK\_DGL} 100\text{ms}$  のグリッチ除去時間の間トリガされた後、 $256\mu\text{s}$  の間 CHRG\_OK ピンがプルされません。BATOVP\_NO\_CHRG\_OK = 1b の場合、BATOVP イベント下で CHRG\_OK ピンをプルダウンしないでください。
- ラッチされたフォルト SYSOVP / VSYS\_UVP では、CHRG\_OK はプルダウンされ、FAULT\_SYSOVP / FAULT\_VSYS\_UVP ビットに EC が 0b を書き込むまでラッチされます。
- CHRG\_OK ピンは、CHRG\_STAT ビットの変化をホストに通知する割り込みソースとして構成することもできます。これを有効にするには、ホストは CHRG\_OK\_INT ビットを 1b に設定する必要があります。CHRG\_STAT ビットが変更されると常に、 $256\mu\text{s}$  の間 CHRG\_OK ピンがプルダウンされ、ホストに通知されます。注: 安全タイマは、トリガされると CHRG\_STAT ステータスも変更するため、CHRG\_OK\_INT ビットが 1b に設定されている場合、安全タイマがトリガされると CHRG\_OK ピンが  $256\mu\text{s}$  の間プルダウンされます。

バッテリー専用 OTG モードでは、OTG\_ON\_CHRGOK = 1b の場合、コンバータが SYSOVP / VSYS\_UVP / OTG\_UVP / OTG\_OVP / TSHUT / BATDOC / REGN\_PG / 強制コンバータ オフの故障によりシャットダウンする際、CHRG\_OK ピンは Low になる必要があります。OTG\_ON\_CHRGOK = 0b の場合、CHRG\_OK ピンは常にプルダウンする必要があります。

### 7.3.11 入力電流と充電電流の検出

この充電器は、入力電流検出に  $10\text{m}\Omega$  と  $5\text{m}\Omega$  をサポートしています。デフォルトでは、POR を RSNS\_RAC = 0b に設定することで、 $10\text{m}\Omega$  が有効になります。 $5\text{m}\Omega$  の検出を使用する場合は、RSNS\_RAC = 1b に設定します。電流検出抵抗が小さいと、特に重負荷時に、全体的な充電効率の向上につながります。同時に、PSYS/IADPT のピン精度と IINDPM/IOTG のレギュレーション精度は、誤差信号成分と比較した有効信号の減少により悪化します。

この充電器は、充電電流検出に  $5\text{m}\Omega$  と  $2\text{m}\Omega$  をサポートしています。デフォルトでは、POR が RSNS\_RSR = 0b に設定することで、 $5\text{m}\Omega$  が有効になります。 $2\text{m}\Omega$  の検出を使用する場合は、RSNS\_RSR = 1b に設定します。電流検出抵抗が小さいと、特に重負荷時に、全体的な充電効率の向上につながります。同時に、PSYS/IBAT のピン精度と ICHG/IPRECHG のレギュレーション精度は、誤差信号成分と比較した有効信号の減少により低下します。

RSNS\_RAC = RSNS\_RSR = 0b の場合、10mΩ は入力電流検出に、5mΩ は充電電流検出に使用され、プリチャージ電流の上限値は IPRECHG() レジスタを通じて 2016mA にクランプされ、最大 IIN\_HOST 設定は 8.2A にクランプされ、最大充電電流は 16.32A にクランプされます。

RSNS\_RAC = RSNS\_RSR = 1b の場合、5mΩ は入力電流検出に、2mΩ は充電電流検出に使用され、最大 IIN\_HOST 設定は 16.4A にクランプされます。最大充電電流は 30A にクランプされます (20mA LSB、CHARGE\_CURRENT[13:3] の場合 5DCh)。

PSYS 機能が必要な場合、実用的な入力電流検出および充電電流検出は、RSNS\_RSR および RSNS\_RAC 構成と一貫している必要があります。これは、式 2 に示す PSYS 計算方法に必要です。

### 7.3.12 入力電流および電圧制限の設定

デバイスによって採用される実際の入力電流制限は、IIN\_DPM および ILIM\_HIZ ピンのうち小さい方の値となります。レジスタ IIN\_DPM 入力電流制限値は、以下のシナリオで更新されます。

- IIN\_DPM() は、以下に示す ICO が実行される場合を除き、IIN\_HOST() の値に基づいて更新されます。
- アダプタが取り外されると、IIN\_HOST は 5A にリセットされます。ホストはバッテリー駆動時のみ、リセット後に IIN\_HOST を新しい値に書き換えることができます。アダプタが再び接続され、CHRG\_OK がプルアップされても、IIN\_HOST は再度リセットされません。このシナリオでは、IIN\_DPM は IIN\_HOST の値に従います。
- 入力電流最適化 (ICO) が実行されると (EN\_ICO\_MODE = 1b)、アダプタの出力特性に基づいて、充電器は最適化された入力電流制限を自動的に検出します。最終的な IIN\_DPM レジスタ設定は、ICO 後の IIN\_HOST とは異なる場合があります。

入力電流制限機能は、デフォルトで (EN\_IIN\_DPM = 1b) により有効化されます。EN\_IIN\_DPM = 0b に設定することで、この機能を無効化できます。ステータスビット IN\_IIN\_DPM は、IIN\_DPM() レギュレーション下での入力電流を通知するために使用されます。

入力電圧制限は、VINDPM() レジスタ ビットにより設定できます。POR 時、VINDPM() のデフォルト設定は A0h (3.2V) です。EC ホストは POR 後、ターゲット値に書き換えることができます。また、VBUS の測定結果から 1.28V を差し引いた値に基づいて VINDPM を検出するための DETECT\_VINDPM ビットも用意されています。DETECT\_VINDPM ビットに 1b を書き込むとプロセスが開始され、コンバータは VBUS を測定するためにシャット オフします。VBUS 測定が完了すると、VINDPM() に VBUS-1.28V の値が書き込まれ、DETECT\_VINDPM ビットは 0 に戻り、コンバータは再度起動します。ステータスビット IN\_VINDPM は、入力電圧が VINDPM レギュレーション下にあることを通知するために使用されます。

### 7.3.13 バッテリー セルの構成

CELL\_BATPRES ピンは、REGN\_A/B から GND までの抵抗分圧器でバイアスされます。REGN\_A/B のランプアップ、または CELL\_BATPRES ピンの電圧が上昇した後、デバイスは、2ms の遅延時間後に CELL\_BATPRES ピンのバイアス電圧によってバッテリー構成を検出します。CELL\_BATPRES ピンには外付けコンデンサは使用できません。デバイスの起動プロセスを開始して CELL\_BATPRES ピンが GND にプルダウンされると、CHARGE\_VOLTAGE()、SYSOVP、VSY\_MIN()、および VRECHG() は、[バッテリーセルの構成](#) のバッテリー取り外し行に従います。

デバイスが起動し、バッテリーが取り外された際、アプリケーション図に示すように、CELL\_BATPRES ピンは外付け MOSFET で Low にプルする必要があります。CELL\_BATPRES ピンが  $V_{CELL\_BATPRES\_FALL}$  よりも低くグリッチ除去時間 1ms にわたってプルされると、デバイスは CHARGE\_CURRENT() = 000h および EN\_AUTO\_CHG = 0b をリセットすることで、充電を無効化します。一方で、CHARGE\_VOLTAGE()、SYSOVSVSYS\_MIN()、VRECHG() は変更されません。REGN\_A/B の電圧が上昇するか、CELL\_BATPRES ピンが  $V_{CELL\_BATPRES\_RISE}$  よりも高くなった場合、デバイスは 2ms の遅延時間でセル構成を再度読み取る必要があります。CHARGE\_VOLTAGE()、SYSOVP、VSY\_MIN()、および VRECHG() は、EC によって事前に変更されていない場合、対応するセル設定のデフォルト値に再検出する必要があります。CHARGE\_VOLTAGE()、SYSOVP、VSY\_MIN()、VRECHG() のいずれかがこの再検出前に EC によって変更された場合、その値は新しい検出プロセスによって影響を受けないようにしてください。これは、EC がターゲット値を前後に書き込むことを避けるために必要なことです。掃引セル数の CELL\_BATPRES ピン構成の代表的な電圧については、[表 7-6](#) を参照してください。デバイスが学習モード (EN\_LEARN = 1b) になっているかどうか

意します。CELL\_BATPRES ピンを Low にプルすると、EN\_LEARN ビットが 0b にクリアされ、デバイスは強制的に学習モードを終了します。

CELL\_BATPRES ピンがグラウンドにプルされると、バッテリーの取り外しが示されます。バッテリー補完がないため、充電器は EN\_IIN\_DPM を 0 に設定することで IIN\_DPM を自動的に無効にし、VSYS の電圧降下を最小限に抑えます。この機能は、IIN\_DPM\_AUTO\_DISABLE = 1b を設定することにより有効化できます。ホストは EN\_IIN\_DPM ビットを 1 に書き込むことで、後から IIN\_DPM 機能を再度有効にできます。

**表 7-6. バッテリー セルの構成**

CELL 数	REGN_A/B を基準とするピン電圧	CHARGE_VOLTAGE()	SYSOVP	VSYS_MIN	VRECHG
5S	100%	21.000V	27V	15.4V	500mV
4S	75%	16.800V	22V	12.3V	400mV
3S	55%	12.600V	17V	9.2V	300mV
2S	40%	8.400V	12V	6.6V	200mV
バッテリーの取り外し	0%	8.400V	27V	6.6V	200mV

### 7.3.14 デバイスの高インピーダンス状態

入力電源が存在する場合、ILIM\_HIZ ピンの電圧が 0.4V を下回るか、EN\_HIZ が 1b に設定されると、充電器は高インピーダンス モードに移行します。高インピーダンス モード中はコンバータがシャットオフされ、BATFETOFF\_HIZ = 0b の場合、BATFET がオンになり、バッテリーからシステムを補完します。BATFETOFF\_HIZ = 1b を設定することで、高インピーダンス モード中に BATFET をオフにすることもできます。高インピーダンス モードを終了するには、ILIM\_HIZ ピンの電圧を 0.8V より高くし、EN\_HIZ ビットを 0b に設定する必要があります。ホストが高インピーダンス モードをクリアすると、コンバータはスイッチングを再開し、BATFET は再度オフになります。

### 7.3.15 USB On-The-Go (OTG)

このデバイスは USB OTG 動作をサポートしており、USB ポート経由でバッテリーから他のポータブル機器に電力を供給できます。OTG の出力電圧は、OTG\_VOLTAGE() レジスタで設定されます。LSB は 20mV で、設定範囲は 3.0V ~ 38V です。OTG 出力電流制限は OTG\_CURRENT() レジスタで設定されます。10mΩ 入力電流検出において LSB は 50mA で、設定範囲は 0A ~ 8.2A です。ステータス ビット IN\_IIN\_DPM は、出力電流が OTG\_CURRENT() レギュレーション下にあることを通知するために使用されます。ステータス ビット IN\_VINDPM は、出力電圧が OTG\_VOLTAGE() レギュレーション下にあることを通知するために使用されます。OTG 電圧と OTG 電流はどちらも、分解能と精度の点から USB-PD プログラマブル電源 (PPS) 仕様に適合しています。OTG 動作は、次の条件が有効な場合に有効化できます。

- ターゲット OTG 電流制限を OTG\_CURRENT() レジスタに設定する。
- ターゲット OTG 電圧を OTG\_VOLTAGE() レジスタに設定する。
- VBUS が V<sub>VBUS\_CONVENZ</sub> を下回っている。
- VBAT が V<sub>BAT\_OTGEN</sub> レベルを上回っている。
- EN\_OTG ピンが High で、EN\_OTG = 1b、および OTG\_VAP\_MODE = 1b である。
- 上記の条件が有効になってから 15ms 後、コンバータが起動し、VBUS はターゲット電圧まで上昇します。OTG\_ON\_CHRGOK = 1b の場合、CHRG\_OK ピンは High になります。

EN\_OTG ピンは、OTG、VAP、FRS モードを有効にするためのマルチファンクションとして使用されます。OTG モードを正しく有効にするには、表 7-5 の事例 6 を参照してください。EN\_OTG ピンを High にプルする前に、OTG\_VAP\_MODE = 1b を設定する必要があります。EN\_OTG ピンのプル アップ後は、OTG\_VAP\_MODE ビットの値を変更しないでください。

デバイスが 20V VBUS 出力電圧を超える OTG 昇圧モードで動作している場合、昇圧モードの大電流および大きなデューティ サイクルにおいて右半面ゼロを考慮した十分な安定性マージンを確保するため、以下に示すさまざまなバッテリー電圧についてバッテリー放電電流制限 (IDCHG\_TH2) を推奨します。

表 7-7. OTG 昇圧モード IDCHG\_TH2 と IL\_AVG の最大設定値

VBAT (インピーダンス 150m)	VOTG	最大 IDCHG_TH2 の設定	最大 IL_AVG の設定
6.0V	20V	15.0A	18A (IL_AVG = 01b)
6.0V	38V	8A	10A (IL_AVG = 00b)

### 7.3.16 疑似 2 相コンバータ動作

このコンバータは、MODE ピンにより、疑似 2 位相昇降圧動作で構成できます。MODE ピン検出の「モード ピン プログラミング」表を参照してください。この充電器は、異なる VBUS と VSYS の組み合わせの下で、降圧、昇降圧、昇圧の各モードで動作します。この昇降圧コンバータは、3 つの動作モードにわたってシームレスに動作できます。連続導通モード (CCM) で 6 つのメイン スイッチの動作ステータスを参照用に以下に示します。

- 降圧モード動作: 昇圧ハイサイド MOSFET Q4 は常時オンであり、2 つの降圧位相は両方とも PWM\_FREQ ビットで設定された周波数でスイッチングします。インダクタの総リップルを最小限に抑え、最終的に VBUS と VSYS の電圧リップルを低減するために、位相 A と B の間に 180 度のインターリーブがあります。対応する位相シェディング機能により、コンバータは軽負荷時に自動的に A 相単相動作へ移行します。遷移スレッシュホールドは、SINGLE\_DUAL\_TRANS\_TH ビットの構成に基づいています。
- 昇降圧モード動作: 疑似 2 相構成では、 $2 \times F_{sw}$  のスイッチング周波数が 2 つの降圧位相と 1 つの昇圧位相の間で分配されます。たとえば、切り替えシーケンスは SW1\_A -> SW2 -> SW1\_A -> SW1\_B -> SW2 -> SW1\_B -> SW1\_A -> SW2 -> SW1\_A です。各相の等価周波数は  $2 \times F_{sw} / 3$  で計算できます。たとえば、PWM\_FREQ = 1b (600kHz) の場合、位相 A、位相 B、昇圧位相レグは 400kHz でスイッチングします。
- 昇圧モード動作: Q1\_A と Q1\_B は常にオンになっている必要があり、昇圧ハーフブリッジは PWM\_FREQ ビットで設定された周波数でスイッチングを継続します。2 つの降圧位相インダクタを並列にすると、総インダクタ電流リップルが低減され、昇圧モードではスイッチング周波数が 2 倍 ( $2 \times F_{sw}$ ) になります (MODE ピンは疑似 2 位相として構成されます)。特定の負荷範囲 (約 2.5A ~ 3A) の下で、一定の CCM/PFM バウンスおよび力が発生することがあります。このバウンスによって入力側に負の入力電流が発生することはありませんが、充電電流リップルが発生することはありません。負荷がこの危険範囲を上回っている場合、あるいは下回っている場合、この問題は解消されます。

表 7-8. MOSFET 動作

モード	降圧	昇降圧	昇圧
Q1_A	Fsw でのスイッチング (Q1_B とのインターリーブ)	スイッチング (Q1_B および Q4 によるシーケンス)	ON
Q2_A	Fsw でのスイッチング (Q2_B とのインターリーブ)	スイッチング (Q2_B および Q3 によるシーケンス)	OFF
Q1_B	Fsw でのスイッチング (Q1_A とのインターリーブ)	スイッチング (Q1_A および Q4 によるシーケンス)	ON
Q2_B	Fsw でのスイッチング (Q2_A とのインターリーブ)	スイッチング (Q2_A および Q3 によるシーケンス)	OFF
Q3	OFF	スイッチング (Q2_A および Q2_B によるシーケンス)	$2 \times f_{sw}$ でスイッチング
Q4	ON	スイッチング (Q1_A および Q1_B によるシーケンス)	$2 \times F_{sw}$ でスイッチング

### 7.3.17 連続導通モード (CCM)

十分な充電またはシステム電流を供給すると、コンバータは CCM で動作します。デッドタイム中に両方の MOSFET がオフになると、ローサイド パワー MOSFET のボディダイオードがインダクタ電流を導通します。

CCM 中、インダクタ電流は常に流れます。HSFET がオフのときに LSFET をオンにすることで、消費電力を低く保ち、大電流時に安全に充電できます。

### 7.3.18 パルス周波数変調 (PFM)

コンバータの軽負荷効率を改善するため、軽負荷時にはデバイスが PFM 動作に切り替わります。システム負荷が減少すると、それに応じて実効スイッチング周波数も低下します。OOA 機能が有効 (EN\_OOA = 1b) な場合、最小周波数は 20kHz に制限されます。

### 7.3.19 スwitchング周波数およびディザリング機能

通常、IC は固定周波数でスイッチングし、PWM\_FREQ レジスタ ビットを使用して調整できます。また、この充電器は周波数ディザリング機能をサポートしており、EMI 特性を向上させ、IEC-CISPR 32 仕様を満たすのにも役立ちます。この機能は、EN\_DITHER = 00b を設定することでデフォルトで無効化されます。この機能は、EN\_DITHER = 01/10/11b を設定することで有効化できます。ディザリングが有効の場合、スイッチング周波数は固定されておらず、EN\_DITHER の設定 (01/10/11b) によって決定される範囲内で変動します。これは、±2% / 4% / 6% のスイッチング周波数に対応します。選択されるディザリング範囲が大きいほど、EMI ノイズのピークは小さくなります。同時に、VBUS/VSYS コンデンサの電圧リップルは、やや大きくなります。したがって、ディザリング周波数範囲の選択は、EMI ノイズ ピークと VSYS/VBUS 電圧リップルとの間のトレードオフとなります。TI は、IEC-CISPR 32 仕様を満たす最小ディザリング範囲を選択することを推奨します。特許取得済みのディザリング パターンにより、スイッチング周波数から最大 30MHz の高周波範囲まで EMI 性能が向上し、伝導性 EMI ノイズ範囲全体がカバーされます。

### 7.3.20 電流、電力の監視

#### 7.3.20.1 高精度の電流センス アンブ (IADPT および IBAT)

高精度の電流センス アンブ (CSA) は、順方向充電時の入力電流、OTG (IADPT) 時の出力電流、および充電 / 放電電流 (IBAT) 時の出力電流を監視するために使用されます。IADPT 電圧は、ACP\_A と ACN\_A、ACP\_B と ACN\_B の間の差動電圧の 20 倍 (IADPT\_GAIN = 0b) または 40 倍 (IADPT\_GAIN = 1b) です。IBAT 電圧は、SRP と SRN の間の差動電圧の 8 倍 (IBAT\_GAIN = 0b) または 64 倍 (IBAT\_GAIN = 1b) です。電流監視の電圧を低減するには、IADPT/IBAT 出力から GND までの分圧抵抗を使用し、温度範囲全体にわたる精度を維持することができます。TI では、IADPT/IBAT ピン電圧のクラッシュを防止するため、分圧回路の合計抵抗値は少なくとも 100kΩ にすることを推奨します。

- 順方向モード動作時の  $V_{IADPT} = 20$  または  $40 \times (V_{ACP\_A} - V_{ACN\_A} + V_{ACP\_B} - V_{ACN\_B})$  と極性は、逆方向 OTG モード動作中に、 $V_{IADPT} = 20$  または  $40 \times (V_{ACN\_A} - V_{ACP\_A} + V_{ACN\_B} - V_{ACP\_B})$  を自動的に反転します。
- 順方向モード充電時の  $V_{IBAT} = 8$  または  $64 \times (V_{SRP} - V_{SRN})$ 。EN\_IBAT = 1b および EN\_ICHG\_IDCHG = 1b に設定する必要があります。
- 順方向補完モード、逆方向 OTG モード、バッテリーのみの放電シナリオ時の  $V_{IBAT} = 8$  または  $64 \times (V_{SRN} - V_{SRP})$ 。EN\_IBAT = 1b および EN\_ICHG\_IDCHG = 0b に設定する必要があります。

出力に接続して、高周波ノイズをデカップリングするため、最大 100pF のコンデンサを推奨します。追加の RC フィルタはオプションです。RC フィルタリングには追加の応答遅延があることに注意してください。IADPT および IBAT の出力電圧は 3.2V にクランプされます。

#### 7.3.20.2 高精度パワー センス アンブ (PSYS)

充電器はシステムの合計電力を監視します。順方向モードでは、入力アダプタがシステムに電力を供給します。逆方向の OTG モードとバッテリーのみの放電シナリオでは、バッテリーがシステムと VBUS 出力に電力を供給します。PSYS ピンの出力電流と合計システム消費電力の比率  $K_{PSYS}$  は、PSYS\_RATIO レジスタ ビットにおいてプログラムできます (デフォルトでは  $1\mu A/W$ )。入力および充電センス抵抗 (RAC および RSR) は、RSNS\_RAC ビットと RSNS\_RSR ビットで選択します。PSYS\_CONFIG = 00b の場合、PSYS 電圧は 式 2 で計算できます。ここで、充電器が順方向充電中のときは  $I_{IN\_A} / I_{IN\_B} > 0$ 、充電器が OTG 動作のときは  $I_{IN\_A} / I_{IN\_B} < 0$ 、バッテリーが充電中のときは  $I_{BAT} < 0$ 、バッテリー放電中のときは  $I_{BAT} > 0$  です。

$$V_{PSYS} = R_{PSYS} \cdot K_{PSYS} (V_{ACP\_A} \cdot I_{IN\_A} + V_{ACP\_B} \cdot I_{IN\_B} + V_{SYS} \cdot I_{BAT}) \quad (2)$$

PSYS を適切に機能させるには、RAC の実用的な値を  $10\text{m}\Omega$  または  $5\text{m}\Omega$  に制限し、RSNS\_RAC レジスタ設定と整合させる必要があります。RSR の実用的な値を  $5\text{m}\Omega$  または  $2\text{m}\Omega$  に制限し、RSNS\_RSR レジスタ設定と整合性させる必要があります。

充電器は、順方向モードで PSYS\_CONFIG = 01b に設定することで、上記の式への IBAT の寄与をブロックし、PSYS\_OTG\_IDCHG = 1b を設定することで、上記の式に IBUS が寄与するのをブロックできます。

静止電流を最小化するために、PSYS 機能は、デフォルトの PSYS\_CONFIG = 11b で無効になります。

表 7-9. PSYS 構成表

状況 #	PSYS_CONFIG ビット	PSYS_OTG_IDCHG ビット	順方向モード PSYS 構成	OTG モード PSYS 構成
1	00b	0b	PSYS= PBUS + PBAT	PSYS= PBUS + PBAT
2	00b	1b	PSYS= PBUS + PBAT	PSYS = PBAT
3	01b	0b	PSYS = PBUS	PSYS=0
4	01b	1b	PSYS = PBUS	PSYS=0
5	11b	Xb	PSYS = 0 (無効化)	PSYS = 0 (無効化)

### 7.3.21 入力電源の動的なパワー マネージメント

この充電器は、動的なパワー マネージメント (DPM) をサポートしています。通常、入力電源はシステム負荷またはバッテリーの充電に電力を供給します。入力電流が入力電流設定 (IIN\_DPM) を上回るか、入力電圧が入力電圧設定 (VINDPM) を下回ると、充電器は充電電流を低減し、システム負荷を優先します。システム電流が増加すると、それに応じて利用可能な充電電流はゼロに低下します。充電電流がゼロまで低下してもシステム負荷が増加し続けると、システム電圧は低下を開始します。システム電圧がバッテリー電圧を下回ると、バッテリーは放電され、大きなシステム負荷に電力を供給します。

### 7.3.22 監視用の内蔵 16 ビット ADC

このデバイスには、動作モードに基づいてシステムの重要な情報を監視するための 16 ビット ADC が搭載されています。ADC の制御は、ADCOption レジスタを介して行います。ADCOption レジスタ [7:0] ビットを使用して個別に有効にできる合計 7 つの ADC チャンネルがあります。ADC\_RATE ビットを使用して、連続変換とワンショット変換のどちらかを選択できます。連続変換が選択されている場合、有効な各 ADC チャンネルが 1 つずつ連続して実行されます。ADC のサイクルリフレッシュ時間は、有効な ADC チャンネル数 (ADCOption レジスタ [7:0] の設定) と ADC\_SAMPLE 構成 (24ms、12ms、6ms) の積によって計算できます。ワンショット変換を選択した場合、ADC\_EN を使用してワンショット変換を開始し、1 ショット変換の完了後、ADC\_EN ビットはクリアされ、新しい変換を開始するには再度アサートする必要があります。ADC が連続モードの場合、ADC\_EN を使用して ADC 連続動作を有効にします。各チャンネル ADC を有効にするには、ADC\_EN を 1b に構成するだけでなく、ADCOption レジスタ [7:0] ビットの専用チャンネルを有効にする必要もあります。すべての ADC チャンネルが無効化されると、デバイスは直ちに ADC\_EN を 0b にリセットします。

$V_{BUS} > V_{V_{BUS\_CONVEN}}$ 、 $V_{BAT} > V_{V_{BAT\_UVLOZ}}$  のいずれかが有効な場合、ADC は動作できます。アダプタが存在せず ( $V_{BUS} < V_{V_{BUS\_CONVENZ}}$ )、かつ  $V_{BAT}$  が  $V_{V_{BAT\_UVLO}}$  を下回る場合、デバイスは ADC 測定を実行せず、ADC 読み戻し値の更新もしません。さらに、このデバイスは ADC\_EN を直ちに 0b にリセットします。ADC 変換の実行中に充電器のモードが変更されると (たとえば、アダプタが接続される場合)、変換は中断されます。モード変更が完了すると、ADC は変換が中断されたチャンネルから変換を再開します。

ADC\_SAMPLE ビットは ADC の分解能を制御し、分解能に基づいて  $t_{ADC\_CONV}$  の変換時間を決定します。有効なすべてのチャンネルの 1 サイクル ADC の合計変換時間は、チャンネル数に、ADC\_SAMPLE 設定で決定される該当の  $t_{ADC\_CONV}$  を乗算した値を使って推定できます。対応するビットを設定して ADC チャンネルを無効にした場合、対応するレジスタで読み出される値は、最後に有効だった ADC 変換値、またはデフォルトの POR 値 (変換が行われていない場合はすべて 0) になります。ADC 測定サイクルの途中で、ADC パラメータが無効になっている場合、デバイスはパラメータの変換を完了しますが、次の変換サイクルを開始するときにパラメータは変換されません。すべての ADC 測定パラメータ

が無効のときは変換は行われませんが、ADC 回路はアクティブになり、ADCOption レジスタ [7:0] のビットの 1 つが「1」に設定されるとすぐに変換を開始できます。

ADC 変換は、デバイスに存在する故障とは無関係に動作します。ADC 変換は、故障が発生した (電力段の無効化の原因になるものなど) 後も継続し、ホストは ADC\_EN を「0b」に設定して ADC を無効化する必要があります。ADC 変換は、アダプタ プラグイン時に中断され、REGN レギュレータが入力から有効化されるまでのみ再開されます。ADC の読み取り値は DC 状態に対してのみ有効であり、過渡に対しては有効ではありません。ホストが ADC\_EN = 0b を設定して ADC を無効にすると、ADC は直ちに停止し、ADC 測定値は最後の有効な ADC 読み取り値に対応します。

ホストが連続 ADC をより安全に終了したい場合、次の方法が考えられます。

1. ADC\_RATE をワンショットに書き込むと、ADC は変換サイクル全体の終了時に停止します。
2. または、すべての ADC 変換チャンネルを無効化すると、電流測定 of 終了時に ADC が停止します。

バッテリーからシステム負荷に電力が供給されるとき (入力電源が取り外されるか、デバイスが HIZ モード)、ADC を有効にすると REGN が自動的に起動し、静止電流が増加します。バッテリーのリーク電流を低く維持するため、ADC をデューティサイクルまたは完全な無効にしてください。

### 7.3.23 入力電流オプティマイザ (ICO)

IINDPM および VINDPM 機能は、アダプタの制限に達したときにシステム負荷を動作させ続けるために役立ちます。ただし、電流および電圧制限で長時間動作させ続けると、アダプタが過熱します。そのため、電流定格でアダプタを動作させることを推奨します。

この充電器は、優れた自動入力電流オプティマイザ (ICO) を内蔵しており、入力電流制限が 500mA を上回る入力電源の電力を最大化できます。ICO 機能を実行する手順は次のとおりです。

- アダプタからシステムに電源を供給でき、バッテリーを CC 位相で充電できることを確認します
- 全負荷仕様では、VINDPM() レジスタ値をアダプタ電圧よりわずかに低い値に設定します
- IIN\_HOST() レジスタの値を、ユーザーが VBUS でシンクする入力電流制限の最大値に設定します
- EN\_EXTILIM = 0b を設定することで、外部 ILIM\_HIZ を無効化します ICO が無効化されている場合、IIN\_DPM レジスタ値は IIN\_HOST と同じになります。
- CHARGE\_CURRENT レジスタの充電電流を設計仕様に設定します。この電流は、ICO 評価をサポートするのに十分な大きさでなければなりません
- EN\_ICO\_MODE = 1b を設定して ICO テストを有効にし、約 2 秒間待機してから、ICO\_DONE ステータス ビットを確認します。このビットが 1 になると、ICO は完了します
- ICO\_DONE = 1b になった後で、現在のアダプタの ICO 結果を IIN\_DPM レジスタに読み戻します。IIN\_HOST レジスタの値は、ICO によって変更されません。ホストが EN\_ICO\_MODE ビットをゼロに戻すと、IIN\_DPM は IIN\_HOST の設定に戻ります。続行するには、ICO で識別される最適な入力電流制限を使用します。ICO が完了した後に IIN\_DPM レジスタを読み取り、この値を IIN\_HOST に書き戻します。

### 7.3.24 2 レベル アダプタの電流制限 (ピーク電力モード)

通常、アダプタは数ミリ秒から数十ミリ秒の間、DC 定格よりも大きい電流を供給できます。この充電器は、2 レベルの入力電流制限 (ピーク電力モード) を使用して、過負荷機能を最大限に活用し、CPU ターボ モード中のバッテリー放電を最小限に抑えます。レベル 1 の電流制限 ( $I_{LIM1}$ ) は、IIN\_DPM レジスタで設定されるアダプタ DC 電流と同じです。レベル 2 の過負荷電流 ( $I_{LIM2}$ ) は、 $I_{LIM1}$  のパーセンテージとして ILIM2\_VTH で設定されます。

負荷過渡 (アダプタとバッテリーの両方がシステムをサポート) により入力電流のサージとバッテリー放電を充電器が検出するとき、または負荷過渡 (アダプタのみがシステムをサポート) によりシステム電圧が VSYS\_MIN レジスタ設定より低くなり始めたことを充電器が検出するとき、充電器は最初に  $T_{OVLD}$  (PKPWR\_TOVLD\_DEG レジスタ ビット) に  $I_{LIM2}$  を適用し、最大  $T_{MAX} - T_{OVLD}$  まで  $I_{LIM1}$  を適用します。 $T_{MAX}$  は、PKPWR\_TMAX レジスタ ビットでプログラムされます。 $T_{MAX}$  が経過すると、負荷がまだ高い場合は、別のピーク パワー サイクルが開始されます。 $T_{MAX}$  の間、充電は無効化されます。 $T_{MAX}$  が経過すると、充電が継続されます。 $T_{OVLD}$  の間、PP\_INOM = 1b かつ入力電流が  $110\% * I_{LIM1}$  を超える場合、

INOM\_DEG グリッチ除去時間が経過した後に  $\overline{\text{PROCHOT}}$  ピンをプル ダウンする必要があります。詳細については、[図 7-9](#) をご覧ください。

ピーク電力の入力を準備するには、次の手順に従います。

- EN\_IIN\_DPM = 1b に設定し、入力電流の動的なパワー マネージメントを有効にします。
- EN\_EXTILIM = 0b に設定し、外部電流制限を無効にします。
- レベル 1 の電流制限 ( $I_{LIM1}$ ) としてアダプタの出力電流定格に基づくレジスタ IIN\_HOST を設定します。
- レベル 2 の電流制限 ( $I_{LIM2}$ ) としてアダプタの過負荷機能に応じたレジスタビット ILIM2\_VTH を設定します。
- アダプタ機能に基づく各ピーク電力モード動作サイクルの有効時間  $I_{LIM2}$  としてレジスタビット PKPWR\_TOVLD\_DEG を設定します。
- アダプタ機能に基づく各ピーク電力モード動作のサイクル時間としてレジスタ ビット PKPWR\_TMAX を設定します。

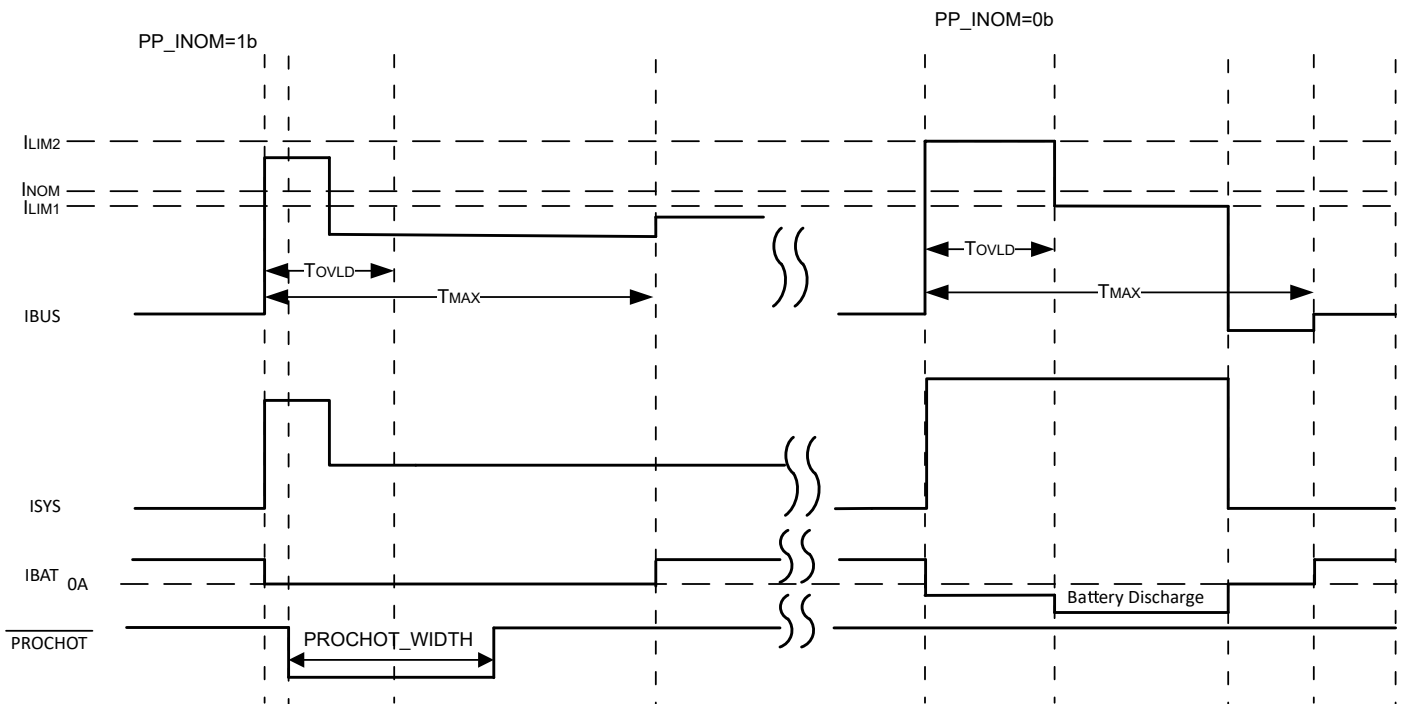


図 7-9. 2 レベル アダプタの電流制限のタイミング図

### 7.3.25 プロセッサのホット表示

CPU がターボ モードで動作しているとき、システムのピーク電力がアダプタとバッテリーを合わせた供給可能電力を超える場合があります。アダプタ電流の増加、バッテリー放電のピーク電流、またはシステム電圧の低下は、システム電力が高すぎることを示しています。チャージャ プロセッサのホット機能はこれらのイベントを監視し、システム電力が過度に高い場合は  $\overline{\text{PROCHOT}}$  パルスがアサートされます。CPU がチャージャから  $\overline{\text{PROCHOT}}$  パルスを受信すると、CPU が低速になり、システムの電力が低減します。プロセッサのホット機能によって監視されるイベントには、次のものが含まれます：

- ICRT: アダプタのピーク電流、 $I_{LIM2}$  の 110%
- INOM: アダプタの平均電流 (IIN\_DPM の 110%)
- IDCHG1: バッテリー放電電流レベル 1
- IDCHG2: バッテリー放電電流レベル 2。IDCHG2 スレッシュホールドは、IDCHG\_TH2 レジスタ設定によって決定される IDCHG1 スレッシュホールドより常に大きいことに注意します。
- VBUS\_VAP: VAP モードで  $\overline{\text{PROCHOT}}$  をトリガするための VBUS スレッシュホールド
- VSYS: VSYS のシステム電圧。
- アダプタの取り外し: (アダプタが取り外されると、VBUS が  $V_{VBUS\_CONVENZ}$  を下回り、グリッチ除去時間が  $1\mu\text{s}$  以内になると、 $\overline{\text{prochot}}$  ピン  $\overline{\text{PROCHOT}}$  は単一の立ち下がりエッジトリガをアクティブにします。このイベントが発生する

と、STAT\_ADAPTER\_REMOVAL ビットは 1b に設定されます。このビットは、ホストによる読み取りまたは REG\_RESET ビットによるリセットが行われるまで High のまま保持されます。ステータスビットはレベルトリガです。つまり、ステータスビットがクリアされたときに VBUS がまだ  $V_{VBUS\_CONVENZ}$  を下回っている場合、ステータスビットは直ちにトリガされる必要があります)

- バッテリーの取り外し:(バッテリーが取り外されると、CELL\_BATPRES ピンの電圧が  $V_{CELL\_BATPRES\_FALL}$  のスレッシュホールドを下回り、グリッチ除去時間が  $1\mu s$  以内である場合、prochot ピン (PROCHOT) は単一の立ち下がりエッジトリガを発生させます。このイベントが発生すると、STAT\_BATTERY\_REMOVAL ビットは 1b に設定されます。このビットは、ホストによる読み取りまたは REG\_RESET ビットによるリセットによってクリアされるまでロックされた状態になります。このステータスビットは立ち下がりエッジトリガでもあります。つまり、ステータスビットがクリアされた時点で CELL\_BATPRES ピンが  $V_{CELL\_BATPRES\_FALL}$  未満のままであっても、このステータスビットは 0b のまま保持されます)
- CMPOUT: 独立したコンパレータ出力 (CMPOUT ピン HIGH から LOW)
- VINDPM: VBUS が VINDPM 設定値の 83%/91%/100% 未満。有効なスレッシュホールド PROCHOT\_VINDPM は、PROCHOT\_VINDPM\_80\_90 ビットと LOWER\_PROCHOT\_VINDPM ビットの組み合わせによって決定されます:
  - PROCHOT\_VINDPM = VINDPM レジスタ設定: LOWER\_PROCHOT\_VINDPM = 0b、
  - PROCHOT = VINDPM = 83% VINDPM レジスタ設定: LOWER\_PROCHOT\_VINDPM = 1b、PROCHOT\_VINDPM\_80\_90 = 0b、
  - PROCHOT = VINDPM = 91% VINDPM レジスタ設定: LOWER\_PROCHOT\_VINDPM = 1b、PROCHOT\_VINDPM\_80\_90 = 1b、
- EXIT\_VAP: 充電器が VAP モードを終了するたび。
- 熱特性: PP\_THERMAL = 1b の場合、CMPIN\_TR ピンの電圧が  $V_{TREG\_PP}$  未満の状態が 1 秒または 100ms (THERMAL\_DEG ビットで設定可能) のグリッチ除去時間続くと、条件がトリガされます。その後、STAT\_THERMAL はホストによる読み取りまたは REG\_RESET ビットによってクリアされるまでラッチされます。

ICRIT、IDCHG1、IDCHG2、VSYSS または VINDPM のスレッシュホールドと、ICRIT、INOM、IDCHG1、IDCHG2、CMPOUT のグリッチ除去時間はプログラマブルです。常に有効な PROCHOT\_EXIT\_VAP を除き、その他のトリガ イベントは ProchotOption1[7:0]、PP\_IDCHG2、および PP\_VBUS\_VAP によって個別に有効化できます。PROCHOT プロファイルで有効化されているイベントのいずれかがトリガされると、PROCHOT は Low の単一パルスとしてアサートされます。パルスの最小幅は PROCHOT\_WIDTH レジスタ ビットで設定できます。単一パルスの終わりに、PROCHOT イベントが引き続きアクティブである場合、イベントが解消されるまでパルスは延長されます。

EN\_PROCHOT\_EXT = 1b に設定して PROCHOT パルス拡張モードを有効にすると、トリガ イベントが解消された場合でも、ホストが PROCHOT\_CLEAR = 1b を書き込むまで PROCHOT ピンは Low の状態に保持されます。

PROCHOT\_VINDPM または PROCHOT\_EXIT\_VAP がトリガされると、PROCHOT がワンパルス モードであっても拡張モードであっても、ホストがピンをクリアするまで PROCHOT ピンは常に low のままになります。PROCHOT\_VINDPM をクリアするには、ホストは STAT\_VINDPM に 0 を書き込む必要があります。PROCHOT\_EXIT\_VAP をクリアするには、ホストは STAT\_EXIT\_VAP に 0 を書き込む必要があります。



- EN\_LWPWR\_CMP = 1b、CMP\_POL = 1b、PP\_CMP = 1b に設定し、充電器はシステム電圧を監視します。CMPIN をシステム電圧に比例する電圧に接続します。VSYS が特定のスレッショルドを下回った状態でコンパレータが Low にトリガされると  $\overline{\text{PROCHOT}}$  は High から Low にトリガされます。

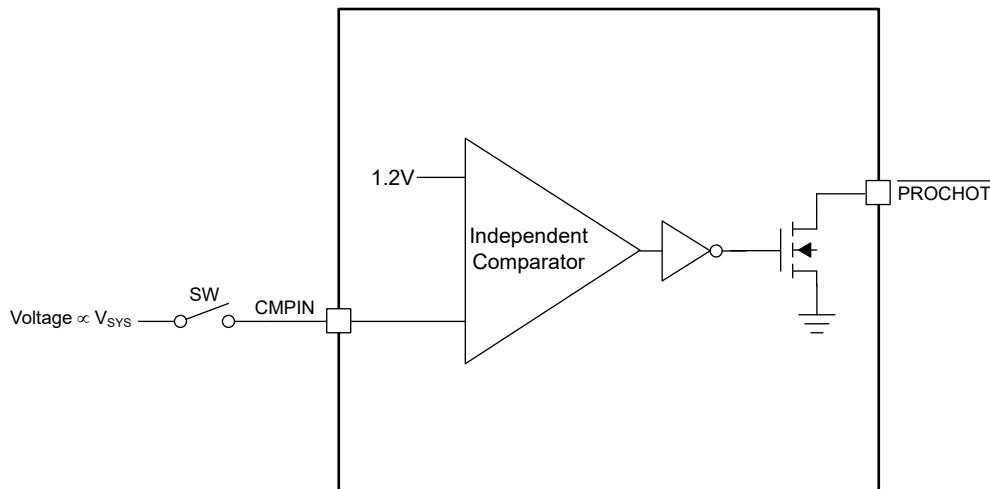


図 7-11.  $\overline{\text{PROCHOT}}$  低消費電力モードの実装

### 7.3.25.2 $\overline{\text{PROCHOT}}$ ステータス

REG0x21[8:0] は、対応するビットが 1 に設定されている場合に、プロファイル内のどのイベントが  $\overline{\text{PROCHOT}}$  をトリガするかを報告します。現在の  $\overline{\text{PROCHOT}}$  イベントがさらにアクティブでない場合、ホストがビットを読み取った後、ステータスビットは 0 に戻すことができます。

2 つの  $\overline{\text{PROCHOT}}$  イベント (イベント A およびイベント B) があると仮定します。イベント A は  $\overline{\text{PROCHOT}}$  を最初にトリガしますが、イベント B もアクティブです。どちらのステータス ビットも High です。10ms の  $\overline{\text{PROCHOT}}$  パルスの終了時に、 $\overline{\text{PROCHOT}}$  イベントのいずれかがまだアクティブ (A または B) の場合、 $\overline{\text{PROCHOT}}$  パルスは延長されます。

### 7.3.26 デバイスの保護

#### 7.3.26.1 ウォッチドッグ タイマ (WD)

この充電器にはウォッチドッグ タイマ 175s (デフォルト値、WDTMR\_ADJ で調整可能) が搭載されており、以下に示す一部のレジスタをリセットできます。

- CHARGE\_CURRENT() を 0A にリセットして充電を無効化します。
- EN\_CHG\_TMR ビットを 1b にリセットして、CHG タイマを再度有効にします。タイマが既に有効になっている場合は、変更はありません。
- EN\_OTG ビットを 0b にリセットして、OTG 動作を無効化します。
- ADC\_EN ビット 0b をリセットすると、ADC を無効化して静止電流を節約できます。

ウォッチドッグ タイマの満了を防止するためのリセット方法は 4 つあります。以下のいずれかを実行すると、ウォッチドッグ タイマはリセットされます。

- CHARGE\_VOLTAGE() レジスタを書き込む。
- CHARGE\_CURRENT() レジスタを書き込む。
- WD\_RST ビットを 1b に書き込む。ウォッチドッグ タイマがリセットされると、このビットは自動的に 0b に戻ります。
- WDTMR\_ADJ ビットで新しいウォッチドッグ タイマ値を更新する。タイマは新しい値でリセットされます。

WDTMR\_ADJ = 00b を書き込むと、ウォッチドッグ タイマが無効になります。ウォッチドッグ タイマの満了後に充電を再開するには、充電電流レジスタ CHARGE\_CURRENT() にゼロ以外の新しい充電電流値を書き込む必要があります。

### 7.3.26.2 入力過電圧保護 (ACOV)

この充電器は入力過電圧保護に対応しており、ヒステリシス付きの ACOV スレッシュホールドで保護動作を維持します。VBUS ピンの電圧が  $V_{ACOV\_RISE}$  を  $100\mu s$  より高くすると、これはアダプタの過電圧と見なされます。CHRG\_OK ピンは充電器によって Low にプルされ、コンバータはシャットダウンします。システムがバッテリー電圧を下回ると、BATFET がオンになります。VBUS ピンの電圧が  $1ms$  以上にわたって  $V_{ACOV\_FALL}$  を下回ると、アダプタ電圧が正常な電圧に戻ったと判断されます。CHRG\_OK ピンは、外付けプルアップ抵抗によって High にプルアップされます。イネーブル条件が有効な場合、コンバータは再開します。ACOV がトリガされると、対応するステータスビット FAULT\_ACOV がセットされ、ホストによる読み取りによってクリアできます。

### 7.3.26.3 入力過電流保護 (ACOC)

入力電流が、ILIM2\_VTH 設定点 ACOC\_TH (ACOC\_VTH で調整可能) の 1.33 倍または 2 倍を超えると、 $250\mu s$  立ち上がりエッジのグリッチ除去時間の後、入力過電流保護 (ACOC) によりスイッチングが停止します。CHRG\_OK ピンは、トリガされると充電器によって Low にプルされます。ACOC は非ラッチ フォルトです。入力電流が設定点を下回ると、 $250ms$  の立ち下がりエッジのグリッチ除去時間が経過した後、コンバータが再度スイッチングを開始し、CHRG\_OK ピンのプルダウンが解除されます。ACOC はデフォルトで無効化されているため、EN\_ACOC = 1b を設定して有効化する必要があります。ACOC がトリガされると、対応するステータスビット FAULT\_ACOC が設定され、ホスト読み出しによってクリアできます。

### 7.3.26.4 システム過電圧保護 (SYSOVP)

コンバータ起動時、デバイスは CELL\_BATPRES ピン構成を読み取り、CHARGE\_VOLTAGE() および SYSOVP スレッシュホールド (2 秒: 12V、3 秒: 17V、4 秒: 22V、5 秒: 27V) を設定します。SYSOVP\_MAX = 1b に設定すると、CELL\_BATPRES ピンの設定を無視して、SYSOVP スレッシュホールドを強制的に最大 27V にすることができます。ホストが CHARGE\_VOLTAGE() を書き込む前は、バッテリーの構成は CELL\_BATPRES ピンの設定に従います。SYSOVP が発生すると、デバイスはコンバータをシャットオフします。FAULT\_SYSOVP ステータスビットが 1 に設定され、1b にラッチされます。これに応じて、CHRG\_OK ピンは Low にラッチされ、ホストがステータスビットをクリアするまで維持されます。ユーザーは、FAULT\_SYSOVP ステータスビットに 0 を書き込むか、アダプタを取り外して再度接続することで、このステータスラッチオフをクリアできます。ラッチオフがクリアされると、コンバータは再度開始します。

降圧 HS MOSFET の短絡時に、SYSOVP は次段の VR 電力段への高入力電圧を防ぐための重要な保護機能です。これは SYSOVP トリガ後に CHRG\_OK ピンをプルダウンして入力電源を遮断することで実装されます。

### 7.3.26.5 システム電圧最大レギュレーション (SYS\_MAX)

システム電圧最大レギュレーション (SYS\_MAX) は、コンバータ起動時に有効となります。VSYSMAX\_CLAMP\_EN = 1b の場合、システム電圧は、 $V_{BAT} > V_{SYS\_MIN}$  のときに、 $V_{BAT} + 350mV$  にレギュレートされます。 $V_{BAT} < V_{SYS\_MIN}$  のとき、システム電圧は  $V_{SYS\_MIN}$  にレギュレートされます。システム過電圧が発生した場合、VSYSMAX\_CLAMP はシステム電圧を  $V_{BATREG} + 350mV$  に制限します。VBATREG とは、ChargeVoltage() で設定されたバッテリーレギュレーション電圧です。VSYSMAX\_CLAMP\_EN = 0b の場合、電源投入時および大きな過渡負荷ステップ時に高電圧スパイクが発生する可能性があります。SYSOVP がトリガされてコンバータがシャットダウンするため、これは推奨されません。

### 7.3.26.6 バッテリー過電圧保護 (BATOVP)

バッテリーが接続され、充電が順方向モードでイネーブルになっている場合、バッテリー過電圧保護 (BATOVP) をイネーブルにできます。BATOVP の有効性は、表 7-10 に示すように、EN\_BATOVP および BATOVP\_EXTEND ビットによって表すことができます。BATOVP の立ち上がりスレッシュホールドは CHARGE\_VOLTAGE() レジスタで設定されたレギュレーション電圧の 108% で、立ち下がりスレッシュホールドは CHARGE\_VOLTAGE() レジスタで設定されたレギュレーション電圧の 106% です。BATOVP 保護は、ラッチなし故障であり、デフォルトでイネーブル (EN\_BATOVP = 1b および BATOVP\_EXTEND = 0b) になっています。ステータスを監視する専用のユーザー ステータスビット FAULT\_BATOVP があります。 $t_{BATOVP\_CHRG\_OK\_DGL}$  のグリッチ除去時間  $100ms$  がトリガされると、CHRG\_OK ピンは  $256\mu s$  パルスの間プルされます。ホストがビットを読み取りクリアできるまで、FAULT\_BATOVP ステータスビットは 1b に設定されます。

BATOVP 検出に使用される VBAT 電圧は、SRN ピンの測定に基づいていることに注意してください。BATOVP がトリガされると、バッテリー電圧の放電をサポートするために VSYS ピンに 20mA の放電電流が追加されます。20mA の放電電流は、DIS\_BATOVP\_20MA = 1b を設定することでディスエーブルできます。

表 7-10. BATOVP 構成表

EN_BATOV P ビット	BATOVP_E XTEND ビット	有効な AC および充電がイ ネーブル (BATFET オン)	有効な AC および充電がデ イスエーブル (BATFET オ フ)	有効な AC およびバッテリーが 補完モード (BATFET オン)	バッテリー専用 (BATFET オ ン)
0b	xb	非アクティブ	非アクティブ	非アクティブ	非アクティブ
1b	0b	アクティブ	非アクティブ	アクティブ	非アクティブ
1b	1b	アクティブ	アクティブ	アクティブ	アクティブ

### 7.3.26.7 バッテリー充電過電流保護 (BATCOC)

この充電器は、バッテリーの充電電流を監視し、SRP と SRN の間の電圧を通じたバッテリー過電流充電保護 (BATCOC) を実現します。BATCOC は、デフォルトで無効化されています (BATCOC\_CONFIG = 00b)。BATCOC\_CONFIG = 01b/10b/11b (それぞれ 50mV/75mV/100mV スレッシュホールド) を設定することで有効化できます。

1 $\mu$ s のグリッチ除去時間後に充電電流がスレッシュホールドを上回ると、BATCOC フォルトがトリガされ、CHARGE\_CURRENT() レジスタは 0A にリセットされ、それに応じて BATFET がオフになります。ステータス ビット (FAULT\_BATCOC) が設定され、1 秒ラッチ時間後にホスト読み取りによってのみクリアできます。これらのアクションは、トリガされてから 1 回のみ実行されます。この 1 秒のラッチ時間中は、ゼロでない値を CHARGE\_CURRENT() に書き込むことはできません。充電を回復するには、トリガされてから 1 秒後に、ホストが CHARGE\_CURRENT() レジスタにゼロでない値を再度書き込む必要があります。この保護機能は、充電を無効化するために BATFET をオフにするのみで、BATFET の補助モードがオン状態のマシンには影響を与えないことに注意してください。また、システムへの不必要な干渉を避けるために、BATCOC フォルト時に CHRГ\_OK ピンは影響を受けません。

### 7.3.26.8 バッテリー放電過電流保護 (BATDOC)

バッテリー専用 OTG 動作では、充電器はバッテリー放電電流を監視し、SRN と SRP の両端間の電圧を通じたバッテリー過電流保護 (BATDOC) を実現します。BATDOC は、EN\_BATDOC = 1b を設定することで有効化できます。BATDOC スレッシュホールドは、BATDOC\_VTH ビットで IDCHG\_TH2 の 200%、または 300% を選択します。BATDOC スレッシュホールドの Low および High クランプもあります。IDCHG\_TH2 の 200% または 300% に対応する SRN-SRP 電圧が 50mV を下回ると、SRN-SRP = 50mV に対応する電流で BATDOC スレッシュホールドが Low にクランプされます。同様に、IDCHG\_TH2 の 200% または 300% に対応する SRN-SRP 電圧が 180mV を超えると、SRN-SRP = 180mV で BATDOC スレッシュホールドが High にクランプされます。

250 $\mu$ s グリッチ除去時間の後に放電電流がスレッシュホールドを上回ると、BATDOC フォルトがトリガされ、ステータス ビット FAULT\_BATDOC がそれに応じて設定されます。BATDOC がアサートされると、コンバータはシャット ダウンして OTG 動作を無効化し、放電電流を低減します。システムの電源を補完する必要がある場合、BATFET のステータスは影響を受けません。

BATDOC はラッチ フォルトではないため、BATDOC フォルトが解消された後、250ms 緩和時間で、コンバータは自動的にスイッチングを再開します。ただし、ステータス ビット FAULT\_BATDOC は、ホスト読み出しによってのみクリアされません。

### 7.3.26.9 LDO レギュレーション モードでの BATFET 充電電流クランプ保護

充電中に、充電器の LDO モードが有効 (EN\_LDO = 1b) で VBAT 電圧が VSYS\_MIN() を下回ると、充電器は VSYS\_MIN() に固定されたシステム出力電圧をレギュレートし、バッテリー充電電流は BATFET ゲート電圧によってレギュレートされ、LDO モード動作を実現できます。この LDO モード動作で、充電器のプリチャージとトリクル充電の両方のステータスが実装されます。プリチャージとトリクル充電の両方において、[バッテリー充電プロファイル](#) を参照した対応する電流制限があります。LDO モードでは、より大きい VSYS\_MIN () から VBAT デルタを減算し、より大きい充電電流では BATFET での放熱が大きくなり、安全な動作を確保するために適切に制限する必要があります。そのため、上述したプリ

チャージおよびトリクル充電電流クランプのほかに、VBAT と VSYS\_MIN() の設定との関係に基づいて、BATFET の最大消費損失が 2W を下回るよう、追加の 2 レベルの電流クランプも用意されています。表 7-11 も参照してください。低い電流のクランプは、IPRECHG() ユーザー レジスタの上限クランプ、バッテリー短絡トリクル充電電流クランプ (128mA)、および以下の 2 レベル BATFET 電流クランプを考慮して、最終的な最大充電電流制限の支配的な要素になります。

**表 7-11. LDO モードでの BATFET 充電電流クランプ**

名称	VBAT VS VSYS_MIN()	最大充電電流クランプ
I <sub>BATFET_CLAMP1</sub>	1V < VSYS_MIN() - VBAT < 4V	512mA (内部クランプ、IPRECHG() レジスタに影響なし)
I <sub>BATFET_CLAMP2</sub>	4V < VSYS_MIN() - VBAT	128mA (内部クランプ、IPRECHG() レジスタに影響なし)

充電器 LDO モードがディスエーブル (EN\_LDO = 0b) のとき、BATFET は完全オンまたは完全オフのステータスになります。充電がディスエーブルになっているとき、システム電圧は 5V (VBAT < 5V) または VBAT + 160mV (VBAT > 5V) にレギュレートされます。ただし、充電が有効化されると、VSYS は VBAT に近くなるように制御されて目標充電電流を実装するため、VSYS\_MIN レギュレーションは効果的ではありません。

#### 7.3.26.10 VBUS と ACP\_A 間のスリープ コンパレータ保護 (SC\_VBUSACP)

順方向モードでは、VBUS と ACP\_A ピンの間にオプションの PFET または eFuse を追加することで、Q1\_A または Q1\_B にデッド短絡が発生した場合にコンバータをシャット オフすることができます。PFET と eFuse のターンオン遅延は固定されていないため、スリープ コンパレータ保護を使用して、コンバータの起動時に PFET または eFuse がオンになっていることを検証します。このスリープ コンパレータはデフォルトで有効 (EN\_SC\_VBUS\_ACP = 1b) になっており、EN\_SC\_VBUS\_ACP = 0b で無効化できます。スリープ コンパレータが有効になると、充電器は VBUS と ACP\_A の間のデルタ電圧を監視し、VBUS-ACP\_A が  $V_{SC\_VBUSACP\_rising}$  より大きい場合は、コンバータのシャット オフをトリガします。フォルトはラッチされないため、スイッチング VBUS-ACP\_A を再開するには、 $V_{SC\_VBUSACP\_falling}$  未満になる必要があります。コンパレータのグリッチ除去時間は、立ち上がりトリガと立ち下がり復帰の両方について  $t_{SC\_VBUSACP\_DEG}$  です。保護がトリガされると、コンバータがシャット オフされ、FAULT\_SC\_VBUSACP ビットが適宜設定され、ホスト読み取りによってクリアされます。PFET または eFuse をオンにするには CHRГ\_OK ピンを High にする必要があるため、この故障中 CHRГ\_OK ピンはプル ダウンされないことに注意してください。

#### 7.3.26.11 REGN パワー グッド保護 (REGN\_PG)

専用の REGN パワー グッド保護機能があり、コンバータが望ましいゲートドライブ電圧範囲内でスイッチングしているかどうかを検証できます。REGN 電圧が  $V_{REGN\_OK\_FALL}$  を下回るか、 $V_{REGN\_OV\_RISE}$  を上回ると、100 $\mu$ s のグリッチ除去時間にわたって、FAULT\_REGN ステータス ビットが 0b から 1b に設定された後、コンバータはオフになり、CHRГ\_OK ピンがプル ダウンされてホストに通知します。REGN が  $V_{REGN\_OK\_RISE}$  を上回り、かつ  $V_{REGN\_OV\_FALL}$  を下回る状態が 100 $\mu$ s を超えると、CHRГ\_OK ピンも解放され、コンバータは自動的にスイッチングを再開します。FAULT\_REGN ステータス ビットは、フォルト条件が解消されている限り、ホストの読み出し後にクリアできます。

#### 7.3.26.12 システム低電圧ロックアウト (VSYS\_UVP) とヒカップ モード

充電器の VSYS\_UVP はデフォルトで有効になり (VSYS\_UVP\_ENZ = 0b)、VSYS\_UVP\_ENZ = 1b を書き込むことで無効化できます。この保護は、起動時と定常状態の両方のプロセスでシステム短絡からコンバータを保護するために主に定義されています。VSYS ピンを使用して、システム電圧を監視できます。システムの低電圧ロックアウト スレッショルドは、VSYS\_UVP レジスタ ビット (POR 時 2.4V) により設定できます。短絡電流を制限するため、2ms のグリッチ除去時間があり、IIN\_DPM は 0.5A (VBUS < 14.4V) / 0.3A (VBUS > 14.4V) にクランプされます。ヒカップ モードを有効にするかどうかによって、詳細な保護プロセスがわずかに異なります。

ヒカップ モードが有効の場合 (VSYS\_UVP\_NO\_HICCUP = 0b)、グリッチ除去時間 2ms の後、充電器は 500ms の間シャット ダウンする必要があります。充電器が 10ms の間再起動し、VSYS がまだ 2.4V を下回っている場合、充電器は再度シャット ダウンする必要があります。このヒカップ モードは連続的に試行されます。充電器の再起動が 90 秒間に 7 回失敗すると、充電器はラッチオフされます。FAULT\_VSYS\_UVP ビットが 1 に設定され、システム短絡障害が通知され、それに応じて CHRГ\_OK ピンがプルされます。充電器は、FAULT\_VSYS\_UVP ビットを 0b に書き込むことでのみ再度有効にできます。その後、CHRГ\_OK ピンを解放できます。システム電圧が VSYS\_UVP スレッショルドを下回って

いる限り、短絡を制限するため、IIN\_DPM も内部的に  $0.5A (VBUS < 14.4V) / 0.3A (VBUS > 14.4V)$  にクランプされることに注意してください。

ヒックアップモードが無効化されている場合、VSYS\_UVP\_NO\_HICCUP = 1b です。グリッチ除去時間 2ms の後、充電器はシャットダウンし、ラッチオフする必要があります。FAULT\_VSYS\_UVP ビットが 1 に設定され、システム短絡障害が通知され、それに応じて CHRГ\_OK ピンがプルされます。ホストが FAULT\_VSYS\_UVP ビットを 0b に書き込んだ場合のみ、充電器を再度有効にできます。その後、CHRГ\_OK ピンを解放できます。

### 7.3.26.13 OTG モード過電圧保護 (OTG\_OVP)

逆方向の動作中、このデバイスは VBUS 電圧を監視します。VBUS が  $V_{VBUS\_OTG\_OV}$  を上回ると、20mA 放電電流が VBUS ピンを流れます。VBUS が 10ms のグリッチ除去時間にわたって  $V_{VBUS\_OTG\_OV}$  を上回ると、デバイスはスイッチングを停止し、EN\_OTG ビットを 0b にクリアして、OTG モードを終了します。このイベントがトリガされると、FAULT\_OTG\_OVP 読み取り専用ビットがトリガされ、OTG\_ON\_CHRGOK = 1b の場合、CHRГ\_OK ピンは Low にプルされます。FAULT\_OTG\_OVP ビットは、EC ホスト読み取りによってクリアできます。OTG モードを再起動するには、EC ホストは EN\_OTG ビットを 1b に設定して、OTG モードを再有効化する必要があります。

### 7.3.26.14 OTG モード低電圧保護 (OTG\_UVP)

逆方向の動作中、このデバイスは VBUS 電圧を監視します。過負荷が原因で VBUS が 10ms のグリッチ除去時間にわたって  $V_{VBUS\_OTG\_UV}$  を下回ると、デバイスはスイッチングを停止し、EN\_OTG ビットを 0b にクリアして、OTG モードを終了します。このイベントがトリガされると、FAULT\_OTG\_UVP 読み取り専用ビットがトリガされ、OTG\_ON\_CHRGOK = 1b の場合、CHRГ\_OK ピンは Low にプルされます。FAULT\_OTG\_UVP ビットは、EC ホスト読み取りによってクリアできます。OTG モードを再起動するには、EC ホストは EN\_OTG ビットを 1b に設定して、OTG モードを再有効化する必要があります。

### 7.3.26.15 サーマル シャットダウン (TSHUT)

WQFN パッケージは熱インピーダンスが低いいため、シリコンから周囲に熱を伝え、接合部温度が低く保たれます。保護レベルが強化されているため、接合部温度が  $155^{\circ}\text{C}$  に達すると、充電器コンバータはオフになり、自己保護が行われます。接合部温度が  $135^{\circ}\text{C}$  を下回るまで、充電器はオフ状態を維持します。サーマル シャットダウン中、REGN LDO は 35mA までスケールダウンされ、オンのままになります。TSHUT はラッチなしのフォルトで、温度が  $135^{\circ}\text{C}$  を下回ると、充電はソフトスタートで再開できます。

サーマル シャットダウンがトリガされると、TSHUT ステータス ビットがトリガされます。このステータス ビットは、ホストがビットを読み取りクリアするまでトリガを継続します。ホストの読み取り中に TSHUT がまだ存在する場合、ホストが読み取ったときにこのビットはクリアを試みますが、TSHUT がまだ存在しているため最終的にトリガを続けます。

## 7.4 デバイスの機能モード

### 7.4.1 フォワードモード

入力ソースを VBUS に接続すると、BQ25785 はフォワードモードになり、システムとバッテリーをレギュレートします。

#### 7.4.1.1 Narrow VDC アーキテクチャによるシステム電圧レギュレーション

このデバイスは、BATFET によってシステムとバッテリーを分離する Narrow VDC アーキテクチャ (NVDC) を採用しています。最小システム電圧は VSYS\_MIN () によって設定されます。バッテリーが放電している場合でも、システム電圧は VSYS\_MIN () の設定値に制御されます。入力側からの突入電流を防ぐため、VSYS\_MIN () に新しい値が書き込まれて電圧がステップアップする場合、本デバイスは  $6.25\text{mV}/\mu\text{s}$ 、 $3.125\text{mV}/\mu\text{s}$ 、 $1.5625\text{mV}/\mu\text{s}$  のソフトな正方向スルーレートによる DAC 遷移をサポートします。これらは EN\_VSYS\_MIN\_SOFT\_SR ビットの設定によって選択されます。ソフトスルーレート機能は、下降方向では効果的ではありません。デフォルトでは、EN\_VSYS\_MIN\_SOFT\_SR = 0b では、昇圧方向と降圧方向の両方に対してソフト遷移制御はありません。

バッテリー電圧が最小システム電圧設定より低い場合、BATFET は直線モード (LDO モード) で動作し、システム電圧は VSYS\_MIN レジスタの設定値に制御されます。バッテリー電圧が最小システム電圧を上回ると、BATFET が完全にオンになります。充電モードまたは補完モードでは、システム電圧とバッテリー電圧の差は BATFET の  $V_{DS}$  になります。BATFET

がオフのとき (充電も補完電流もない場合)、システム電圧はバッテリー電圧より 200mV 高くなるように制御されます。VSYSMAX\_CLAMP\_EN = 1b の場合、このシステム電圧制御目標には最大クランプが設定され、その値は CHARGE\_VOLTAGE () × 102% に等しくなります。

#### 7.4.1.2 バッテリー充電

BQ25785 は、トリクル充電、プリチャージ、定電流 (CC)、定電圧 (CV) モードで セル バッテリーを充電します。CELL\_BATPREZ ピンの設定に基づいて、充電器はデフォルトのバッテリー電圧 4.2V/セルを CHARGE\_VOLTAGE() に設定します。バッテリー容量に応じて、ホストは CHARGE\_CURRENT() レジスタに適切な充電電流をプログラムします。バッテリーが満充電の場合、またはバッテリーが充電に適した状態でない場合、ホストは CHRГ\_INHIBIT ビットを 1b に設定するか、CHARGE\_CURRENT() をゼロに設定して充電を終了します。

#### 7.4.2 USB On-The-Go (OTG) モード

このデバイスは USB OTG 機能をサポートしており、USB ポート経由でバッテリーから他のポータブル機器に電力を供給できます (逆方向モード)。OTG 出力電圧は、5V ~ 38V を含む USB PD 仕様に準拠しています。出力電流レギュレーションは、500mA、1.5A、3A、5A などを含む USB Type-C および PD 仕様に準拠しています。

順方向動作と同様に、このデバイスは軽負荷時に効率向上のため、PWM 動作から PFM 動作に切り替えます。

#### 7.4.3 パススルーモード (PTM) - 特許申請中のテクノロジー

この充電器はパススルーモード (PTM) で動作し、効率を向上させることができます。PTM では、昇降圧回路のハイサイド FET (Q1 および Q4) がオンになり、ローサイド FET はどちらもオフになります。入力電力は充電器からシステムに直接供給されます。MOSFET のスイッチング損失とインダクタのコア損失は抑えることができます。また、PTM モードでの充電器の静止電流も最小限 (2.5mA) に抑えられ、軽負荷時の効率を向上させます。

プログラマブル電源 (PPS) を入力アダプタとして使用する場合、バッテリーの急速充電期間中にバッテリーフラッシュ充電を実現する PTM モードを活用することも可能です。フラッシュ充電をイネーブルにすることで、充電電流が大きくなり、充電効率をさらに向上させることができます。充電開始前および終了時、充電器は昇降圧モードに戻ることができます。

充電器は、PTM を終了して昇降圧動作に移行し、特定の保護シナリオが発生すると自動的に PTM に戻ります (TI 特許)。

アダプタ取り外し前に充電器が PTM 動作状態にある場合、アダプタ取り外し後の逆昇圧バックを防止するためです。軽負荷 PTM 自動終了機能が搭載されており、PTM\_EXIT\_LIGHT\_LOAD = 1b に設定することで有効化できます。

充電器は、EN\_PTМ = 1b に設定することで、通常の昇降圧動作から PTM 動作に遷移し、EN\_PTМ = 0b に設定することで、ホスト制御による PTM モードから復帰します。

#### 7.4.4 学習モード

VBUS と VBAT の両方が存在する場合、EN\_LEARN = 1b を設定すると学習モードが有効になり、デバイスはコンバータをシャットオフしてバッテリーを放電し、システムをサポートします。このようにして、デバイスは放電および充電サイクル全体でバッテリー残量計のキャリブレーションを行うことができます。バッテリー電圧がバッテリー消耗スレッシュホールドを下回ると、EC ホストは EN\_LEARN ビットを再び 0b に設定してデバイスを順方向モードに戻します。デバイスが学習モード中に、CELL\_BATPRES ピンが 1ms のグリッチ除去時間にわたって V<sub>CELL\_BATPRES\_FALL</sub> よりも低くなると、デバイスは学習モードを終了し、EN\_LEARN ビットを自動的に 0 にリセットします。

### 7.5 プログラミング

この充電器は、セクション 7.5.1.1 に示すように、書き込みワードまたは読み取りワード プロトコルを使用するバッテリーチャージャコマンドをサポートしています。SMBus アドレスは 7 ビット 09h (0001001b) で、8 ビット SMBus コマンドの場合、最後のビットは読み取り (1b) / 書き込み (0b) ビットです。したがって、8 ビット SMBus アドレス コマンドは 0b0001001\_X (書き込み用 0x12H、読み取り用 0x13H) として統合されます。ManufacturerID レジスタと DeviceID レジスタは、充電器デバイスを識別するために割り当てられます。ManufacturerID レジスタ コマンドは、常に 40h を返します。

### 7.5.1 SMBus インターフェイス

このデバイスはターゲットとして動作し、SMBus インターフェイスを介して組込みコントローラ ホストから制御入力を受信します。このデバイスは、「System Management Bus Specification V1.1」に記載されているコマンドの簡略化されたサブセットを使用します。これは [www.smbus.org](http://www.smbus.org) からダウンロードできます。このデバイスは SMBus 読み取りワードおよび書き込みワード プロトコル (表 7-12 および 表 7-13 を参照) を使用して、スマート バッテリとの通信を行います。このデバイスは、アドレス 0b0001001\_X (書き込み用 0x12H、読み取り用 0x13H) を持つ SMBus ターゲット デバイスとしてのみ実行され、バス上での通信は開始されません。また、このデバイスには 2 つの識別レジスタ (16 ビットのデバイス ID レジスタ (0xFFH) と 16 ビットのメーカー ID レジスタ (0xFEH)) があります。

VBUS が  $V_{VBUS\_UVLO}$  を上回るか、VBAT が  $V_{VBAT\_UVLO}$  を上回ると、SMBus 通信が開始されます。

データ (SDA) ピンとクロック (SCL) ピンには、低速エッジに対応できるシュミットトリガ入力があります。SMBus 仕様に従って立ち上がり時間を達成するように、SDA と SCL にプル アップ抵抗 (10kΩ) を選択します。通信は、ホストが開始条件を通知すると開始されます。開始条件とは、SCL が High の状態で SDA が High から Low に遷移することです。ホストが通信を完了すると、ホストは停止条件を発行します。停止条件とは、SCL が High の状態で SDA が Low から High に遷移することです。その後、バスは別の送信のために解放されます。タイムアウト条件が発生した場合、たとえば開始条件が 35ms 以上続いても停止条件がトリガされない場合、充電器の SMBus 通信は自動的にリセットされ、通信ラインは次の送信のために解放されます。図 7-12 と図 7-13 に、SMBus インターフェイス上の信号のタイミング図を示します。アドレス バイト、コマンド バイト、データ バイトは、開始条件と停止条件の間で送信されます。SDA の状態は、開始条件と停止条件を除いて、SCL が Low の間のみ変化します。データは 8 ビット バイトで送信され、SCL の立ち上がりエッジでサンプリングされます。各バイトをデバイスに入出力するには 9 クロック サイクルが必要です。これは、ホストまたはターゲットのいずれかが、9 回目のクロック サイクルの間に正しいバイトの受信をアクノリッジするためです。このデバイスは、表 7-12 にリストされた充電器のコマンドをサポートします。

### 7.5.1.1 SMBus 書き込みワードと読み取りワードの Protokol

表 7-12. 書き込みワード形式

S (1) (2)	ターゲット アドレス(1)	W (1) (3)	ACK (4) (5)	コマンド バイト(1)	ACK (4) (5)	Low データ バイト(1)	ACK (4) (5)	High データ バイト (1)	ACK (4) (5)	P (1) (6)
	7 ビット	1b	1b	8 ビット	1b	8 ビット	1b	8 ビット	1b	
	MSB LSB	0	0	MSB LSB	0	MSB LSB	0	MSB LSB	0	

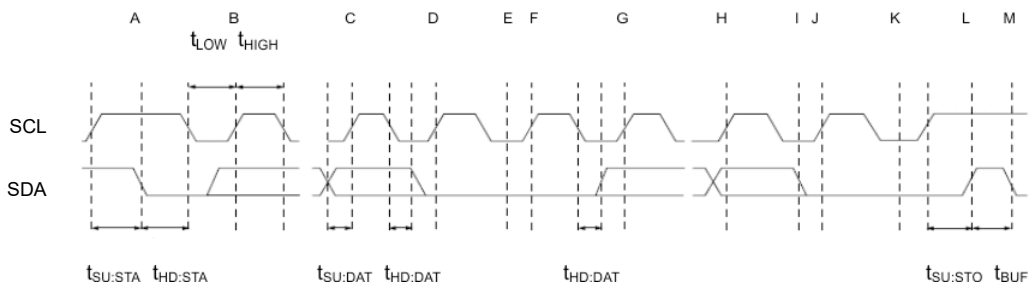
- (1) コントローラからターゲットへ  
 (2) S = 開始条件または繰り返し開始条件  
 (3) W = 書き込みビット (ロジック Low)  
 (4) ターゲットからコントローラへ (灰色で網掛け)  
 (5) ACK = アクノリッジ (ロジック Low)  
 (6) P = 停止条件

表 7-13. 読み取りワード形式

S <sup>(1)</sup> (2)	ターゲット アドレス(1)	W (1) (3)	ACK (4) (5)	コマンド バイト (1)	ACK (4) (5)	S <sup>(1)</sup> (2)	ターゲット アドレス(1)	R <sup>(1)</sup> (6)	ACK (4) (5)	Low データ バイト(4)	ACK (1) (5)	High データ バイト(4)	NACK (1) (7)	P (1) (8)
	7 ビット	1b	1b	8 ビット	1b		7 ビット	1b	1b	8 ビット	1b	8 ビット	1b	
	MSB LSB	0	0	MSB LSB	0		MSB LSB	1	0	MSB LSB	0	MSB LSB	1	

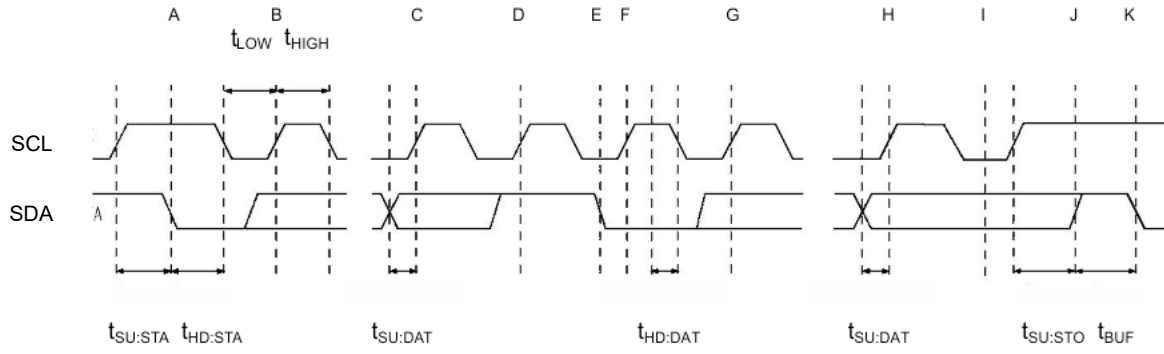
- (1) コントローラからターゲットへ  
 (2) S = 開始条件または繰り返し開始条件  
 (3) W = 書き込みビット (ロジック Low)  
 (4) ターゲットからコントローラへ (灰色で網掛け)  
 (5) ACK = アクノリッジ (ロジック Low)  
 (6) R = 読み取りビット (ロジック High)  
 (7) NACK = アクノリッジなし (ロジック High)  
 (8) P = 停止条件

### 7.5.1.2 タイミング図



- A = 開始条件  
 B = ターゲットにクロック入力されるアドレスの MSB  
 C = ターゲットにクロック入力されるアドレスの LSB  
 D = ターゲットにクロック入力される R/W ビット  
 E = ターゲットが SMBDATA ラインを Low にプル  
 F = コントローラにクロック入力されるアクノリッジ ビット  
 G = ターゲットにクロック入力されるデータの MSB  
 H = ターゲットにクロック入力されるデータの LSB  
 I = ターゲットが SMBDATA ラインを Low にプル  
 J = コントローラにクロック入力されるアクノリッジ  
 K = アクノリッジ クロック パルス  
 L = ストップ条件、データはターゲットによって実行  
 M = 新しいスタート条件

図 7-12. SMBus の書き込みのタイミング



- |                                 |                              |
|---------------------------------|------------------------------|
| A = 開始条件                        | G = コントローラにクロック入力されるデータの MSB |
| B = ターゲットにクロック入力されるアドレスの MSB    | H = コントローラにクロック入力されるデータの LSB |
| C = ターゲットにクロック入力されるアドレスの LSB    | I = アクノリッジ クロック パルス          |
| D = ターゲットにクロック入力される R/W ビット     | J = 停止条件                     |
| E = ターゲットが SMBDATA ラインを Low にプル | K = 新しい開始条件                  |
| F = コントローラにクロック入力されるアクノレッジ ビット  |                              |

**図 7-13. SMBus の読み取りのタイミング**

## 7.6 BQ25785 レジスタ マップ

BQ25785 レジスタのメモリマップされたレジスタを、表 7-14 に示します。表 7-14 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 7-14. レジスタ マップ

オフセット (16 進法)	レジスタ名	ビット																		
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0			
12h	REG0x12_ChargeOption0	EN_LWPPER	WDTMR_ADJ		IIN_DPM_AUTO_DISABLER	OTG_ON_CHRGOK	EN_OOA	PWM_FREQ	EN_BATOVP	EN_CMP_LATCH	VSYS_UVP_ENZ	EN_LEARN	IADPT_GAIN	IBAT_GAIN	EN_LDO	EN_IIN_DPM	CHRG_IINHIBIT			
14h	REG0x14_CHARGE_CURRENT	RES			CHARGE_CURRENT										RES					
15h	REG0x15_CHARGE_VOLTAGE	RES	CHARGE_VOLTAGE														RES			
17h	REG0x17_ChargeProfile	IPRECHG								ITERM										
18h	REG0x18_GateDrive	HIDRV1_STAT				LODRV1_STAT				RES	BATOVP_EXTEND	HIDRV2_STAT				LODRV2_STAT			VSYS_REGSLOW	RES
19h	REG0x19_ChargeOption5	PTM_EXIT_LIGHT_LOAD	WD_RST	CMPIN_TR_SELECT	REGN_EX_T	EN_REGN_LWPPER	BATCOC_CONFIG			RES	SINGLE_DUAL_TRANS_TH			FORCE_SINGL	PH_ADD_DEG		PH_DROP_DEG			
1Ah	REG0x1A_AutoCharge	EN_AUTO_CHG	CHRG_OK_INT	VRECHG				CHG_TMR			EN_TMR2_X	EN_CHG_TMR	EN_TREG	PP_THERMAL	STAT_THERMAL	THERMAL_DEG	ACOV_ADJ			
1Bh	REG0x1B_ChargerStatus0	CHRG_STAT			CHG_TMR_STAT	TREG_STAT	MODE_STAT				FAULT_BATOV	RES	FAULT_OC_P	RES	FAULT_REGN	RES				
20h	REG0x20_ChargerStatus1	STAT_AC	ICO_DONE	IN_VAP	IN_VINDPM	IN_IIN_DPM	FAULT_SC_VBUSAC_P	FAULT_BATCOC	IN_OTG	FAULT_AC_OV	FAULT_BATDOC	FAULT_AC_OC	FAULT_SYSOVP	FAULT_VSYS_UVP	FAULT_FRC_CONV_OFF	FAULT_OTG_OVP	FAULT_OTG_UVP			
21h	REG0x21_Prochot_Status_Register	RES	EN_PROCHOT_EXT	PROCHOT_WIDTH		PROCHOT_CLEAR	TSHUT	STAT_VAP_FAIL	STAT_EXIT_VAP	STAT_VINDPM	STAT_COMP	STAT_ICRIT	STAT_INOM	STAT_IDCHG1	STAT_VSYS	STAT_BATTERY_REMOVAL	STAT_ADAPTER_REMOVAL			
22h	REG0x22_IIN_DPM	RES					IIN_DPM										RES			
23h	REG0x23_ADC_VBUS	ADC_VBUS																		
24h	REG0x24_ADC_IBAT	ADC_IBAT																		
25h	REG0x25_ADC_IIN	ADC_IIN																		
26h	REG0x26_ADC_VSYS	ADC_VSYS																		
27h	REG0x27_ADC_VBAT	ADC_VBAT																		
28h	REG0x28_ADC_PSYS	ADC_PSYS																		
29h	REG0x29_ADC_CMPIN_TR	ADC_CMPIN_TR																		
30h	REG0x30_ChargeOption1	EN_IBAT	EN_LWPPER_CMP	PSYS_CONFIG		RSNS_RAC	RSNS_RSR	PSYS_RATIO	EN_OTG_BIGCAP	SYSOVP_MAX	CMP_POL	CMP_DEG		FRC_CONVOFF	EN_PTM	EN_SHIPDCHG	EN_SC_VBUSACP			
31h	REG0x31_ChargeOption2	PKPWR_TOVLD_DEG		EN_PKPWR_IIN_DPM	EN_PKPWR_VSYS	STAT_PKPWR_OVLD	STAT_PKPWR_RELAX	PKPWR_TMAX		EN_EXITILIM	EN_ICHG_IDCHG	OCPSW2_HIGH_RANG	OCPSW1_HIGH_RANG	EN_ACOC	ACOC_VTH	EN_BATDOC	BATDOC_VTH			
32h	REG0x32_ChargeOption3	EN_HIZ	REG_RES	EN_DETECT_VINDPM	EN_OTG	EN_ICODE	EN_PORT_CTRL	EN_VSYS_MIN_SOFT_SR	BATFET_ENZ	VSYSMAX_CLAMP_EN	OTG_VAP_MODE	IL_AVG		CMP_EN	BATFETOFF_HIZ	PSYS_OTG_IDCHG				

表 7-14. レジスタ マップ (続き)

オフセット (16 進法)	レジスタ 名	ビット																			
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0				
33h	REG0x33_ProchotOption0_Register	ILIM2_VTH				ICRIT_DEG		PROCHOT_VINDPM_80_90	VSYS_TH1							INOM_DEG	LOWER_PROCHOT_VINDPM				
34h	REG0x34_ProchotOption1	IDCHG_TH1					IDCHG_DEG1		PP_VINDPM	PP_CMP	PP_ICRIT	PP_INOM	PP_IDCHG1	PP_VSYS	PP_BATPRES	PP_ACOK					
35h	REG0x35_ADCOption	ADC_RATE	ADC_EN	ADC_SAMPLE		ADC_AVG	ADC_AVG_INIT	RES		EN_ADC_CMPIN	EN_ADC_VBUS	EN_ADC_PSYS	EN_ADC_IIN	RES	EN_ADC_BAT	EN_ADC_VSYS	EN_ADC_VBAT				
36h	REG0x36_ChargeOption4	VSYS_UVP			EN_DITHER		VSYS_UVP_NO_HICUP	PP_VBUS_VAP	STAT_VBUS_VAP	IDCHG_DEG2		IDCHG_TH2		PP_IDCHG2	STAT_IDCHG2	STAT_PTM					
37h	REG0x37_Vmin_Active_Protection	VBUS_VAP_TH						DIS_BATOV_P20MA	VSYS_TH2						EN_VSYS_TH2_FOLLOW_VSYS_TH1	EN_FRS					
3Bh	REG0x3B_OTG_VOLTAGE	RES			OTG_VOLTAGE									RES							
3Ch	REG0x3C_OTG_CURRENT	RES						OTG_CURRENT									RES				
3Dh	REG0x3D_VINDPM	RES			VINDPM													RES			
3Eh	REG0x3E_VSYS_MIN	RES			VSYS_MIN													RES			
3Fh	REG0x3F_IIN_HOST	RES						IIN_HOST									RES				
60h	REG0x60_AUTOTUNE_READ	AUTOTUNE_A								AUTOTUNE_B								RES			
61h	REG0x61_AUTOTUNE_FORCE	FORCE_AUTOTUNE_A								FORCE_AUTOTUNE_B								RES			
62h	REG0x62_GM_ADJUST_FORCE	GM_ADJUST					FORCE_UPDATE	RES	FORCE_GM_ADJUST						FORCE_GM_ADJUST_EN	FORCE_AUTOTUNE_EN					
FDh	REG0xFD_VIRTUAL_CONTROL	EN_AUTO_CHG	RES					EN_OTG	REG_RET	RES		EN_EXTIM	RES	WD_RST	WDTMR_ADJ						
FEh	REG0xFE_Manufacture_ID	RES								MANUFACTURE_ID								RES			
FFh	REG0xFF_Device_ID	RES								DEVICE_ID								RES			

## 7.7 BQ25785 のレジスタ

BQ25785 レジスタのメモリマップされたレジスタを、表 7-15 に示します。表 7-15 にないレジスタ オフセット アドレスはすべて予約済みと見なして、レジスタの内容は変更しないでください。

表 7-15. BQ25785 のレジスタ

オフセット	略称	レジスタ名	セクション
12h	REG0x12_ChargeOption0	ChargeOption0()	<a href="#">セクション 7.7.1</a>
14h	REG0x14_CHARGE_CURRENT	CHARGE_CURRENT()	<a href="#">セクション 7.7.2</a>
15h	REG0x15_CHARGE_VOLTAGE	CHARGE_VOLTAGE()	<a href="#">セクション 7.7.3</a>
17h	REG0x17_ChargeProfile	ChargeProfile ()	<a href="#">セクション 7.7.4</a>
18h	REG0x18_GateDrive	GateDrive ()	<a href="#">セクション 7.7.5</a>
19h	REG0x19_ChargeOption5	ChargeOption5()	<a href="#">セクション 7.7.6</a>
1Ah	REG0x1A_AutoCharge	AutoCharge ()	<a href="#">セクション 7.7.7</a>
1Bh	REG0x1B_ChargerStatus0	ChargerStatus0()	<a href="#">セクション 7.7.8</a>
20h	REG0x20_ChargerStatus1	ChargerStatus1()	<a href="#">セクション 7.7.9</a>
21h	REG0x21_Prochot_Status_Register	Prochot ステータス レジスタ	<a href="#">セクション 7.7.10</a>
22h	REG0x22_IIN_DPM	IIN_DPM ()	<a href="#">セクション 7.7.11</a>
23h	REG0x23_ADC_VBUS	ADC_VBUS ()	<a href="#">セクション 7.7.12</a>
24h	REG0x24_ADC_IBAT	ADC_IBAT ()	<a href="#">セクション 7.7.13</a>
25h	REG0x25_ADC_IIN	ADC_IIN ()	<a href="#">セクション 7.7.14</a>
26h	REG0x26_ADC_VSYS	ADC_VSYS ()	<a href="#">セクション 7.7.15</a>
27h	REG0x27_ADC_VBAT	ADC_VBAT ()	<a href="#">セクション 7.7.16</a>
28h	REG0x28_ADC_PSYS	ADC_PSYS ()	<a href="#">セクション 7.7.17</a>
29h	REG0x29_ADC_CMPIN_TR	ADC_CMPIN_TR ()	<a href="#">セクション 7.7.18</a>
30h	REG0x30_ChargeOption1	ChargeOption1()	<a href="#">セクション 7.7.19</a>
31h	REG0x31_ChargeOption2	ChargeOption2()	<a href="#">セクション 7.7.20</a>
32h	REG0x32_ChargeOption3	ChargeOption3()	<a href="#">セクション 7.7.21</a>
33h	REG0x33_ProchotOption0_Register	ProchotOption0 レジスタ	<a href="#">セクション 7.7.22</a>
34h	REG0x34_ProchotOption1	ProchotOption1()	<a href="#">セクション 7.7.23</a>
35h	REG0x35_ADCAOption	ADCAOption ()	<a href="#">セクション 7.7.24</a>
36h	REG0x36_ChargeOption4	ChargeOption4()	<a href="#">セクション 7.7.25</a>
37h	REG0x37_Vmin_Active_Protection	Vmin アクティブ保護 ()	<a href="#">セクション 7.7.26</a>
3Bh	REG0x3B_OTG_VOLTAGE	OTG_VOLTAGE()	<a href="#">セクション 7.7.27</a>
3Ch	REG0x3C_OTG_CURRENT	OTG_CURRENT()	<a href="#">セクション 7.7.28</a>
3Dh	REG0x3D_VINDPM	VINDPM()	<a href="#">セクション 7.7.29</a>
3Eh	REG0x3E_VSYS_MIN	VSYS_MIN ()	<a href="#">セクション 7.7.30</a>
3Fh	REG0x3F_IIN_HOST	IIN_HOST()	<a href="#">セクション 7.7.31</a>
60h	REG0x60_AUTOTUNE_READ	AUTOTUNE_READ ()	<a href="#">セクション 7.7.32</a>
61h	REG0x61_AUTOTUNE_FORCE	AUTOTUNE_FORCE ()	<a href="#">セクション 7.7.33</a>
62h	REG0x62_GM_ADJUST_FORCE	GM_ADJUST_FORCE ()	<a href="#">セクション 7.7.34</a>
FDh	REG0xFD_VIRTUAL_CONTROL	VIRTUAL_CONTROL ()	<a href="#">セクション 7.7.35</a>
FEh	REG0xFE_Manufacture_ID	メーカー ID	<a href="#">セクション 7.7.36</a>
FFh	REG0xFF_Device_ID	デバイス ID	<a href="#">セクション 7.7.37</a>

表の小さなセルに収まるように、複雑なビット アクセス タイプを記号で表記しています。表 7-16 に、このセクションでアクセス タイプに使用しているコードを示します。

**表 7-16. BQ25785 のアクセス タイプ コード**

アクセス タイプ	コード	説明
読み取りタイプ		
R	R	読み出し
書き込みタイプ		
W	W	書き込み
リセットまたはデフォルト値		
-n		リセット後の値またはデフォルト値

### 7.7.1 REG0x12\_ChargeOption0 レジスタ (オフセット = 12h) [リセット = E70Eh]

図 7-14 に、REG0x12\_ChargeOption0 を示し、表 7-17 に、その説明を示します。

概略表に戻ります。

図 7-14. REG0x12\_ChargeOption0 レジスタ

15	14	13	12	11	10	9	8
EN_LWPPWR	WDTMR_ADJ		IIN_DPM_AUTO_DISABLE	OTG_ON_CHRGOK	EN_OOA	PWM_FREQ	EN_BATOVPP
R/W-1h	R/W-3h		R/W-0h	R/W-0h	R/W-1h	R/W-1h	R/W-1h
7	6	5	4	3	2	1	0
EN_CMP_LATCH	VSYS_UVP_ENZ	EN_LEARN	IADPT_GAIN	IBAT_GAIN	EN_LDO	EN_IIN_DPM	CHRG_INHIBIT
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	R/W-1h	R/W-1h	R/W-0h

表 7-17. REG0x12\_ChargeOption0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	EN_LWPPWR	R/W	1h	<p>低消費電力モードを有効化</p> <p>0b = 低消費電力モードを無効化。バッテリーのみ使用時のパフォーマンスモードでのデバイス。PROCHOT、IADPT/IBAT/PSYS、およびコンパレータは、それぞれ対応するレジスタ設定に従って動作し、REGN はフル容量でオンになります。</p> <p>1b = 低消費電力モードを有効化。最低の静止電流を実現するため、バッテリーのみで低消費電力モードで動作するデバイス。PROCHOT、放電電流監視バッファ、電力監視バッファ、および独立コンパレータは無効化されます。低消費電力モードでは ADC を使用できません。</p> <p>EN_LWPPWR_CMP を 1b に設定すると、独立コンパレータを有効にできます。EN_REGN_LWPPWR = 1b に設定すると、REGN を有効にできます。静止電流を抑えるため、電流供給能力は 5mA です。</p>
14-13	WDTMR_ADJ	R/W	3h	<p>ウォッチドッグ タイマの調整</p> <p>充電電圧または充電電流コマンドを EC ホストが連続して書き込む際の最大遅延時間を設定します。</p> <p>ウォッチドッグ時間内に CHARGE_VOLTAGE () または CHARGE_CURRENT () への書き込みが行われない場合、CHARGE_CURRENT () を 0mA に設定して充電器は停止します。タイマが満了した後は、CHARGE_CURRENT (), CHARGE_VOLTAGE (), WDTMR_ADJ への書き込み、または WD_RST = 1b の設定によってタイマが再開します。値が有効な場合、充電器は再開します。</p> <p>00b = 無効化 01b = 5 秒 10b = 88 秒 11b = 175 秒</p>
12	IIN_DPM_AUTO_DISABLE	R/W	0h	<p>IIN_DPM 自動無効化</p> <p>CELL_BATPRES ピンが LOW の場合、充電器は EN_IIN_DPM を 0 に設定することで、IIN_DPM 機能を自動的に無効にします。ホストは、EN_IIN_DPM ビットに 1 を書き込むことで、後から IIN_DPM 機能を有効にすることができます。</p> <p>0b = 無効化 1b = 有効化</p>
11	OTG_ON_CHRGOK	R/W	0h	<p>OTG を CHRG_OK に追加</p> <p>デバイスが OTG モードのとき、CHRG_OK ピンを HIGH に駆動します。</p> <p>0b = 無効化 1b = 有効化</p>

表 7-17. REG0x12\_ChargeOption0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
10	EN_OOA	R/W	1h	オーディオ範囲外有効化 0b = 無制限 1b = オーディオ ノイズを回避するため、PFM の最小周波数を 20kHz 以上に設定します
9	PWM_FREQ	R/W	1h	スイッチング周波数の選択: 2.2μH の場合は 600kHz、1.5μH の場合は 800kHz を推奨します。チャージャの POR 後、MODE ピンによる設定プロセスにより、周波数選択が一度だけ変更されます。 注: 周波数は動作中に変更することはできません。コンバータが HIZ のときに変更する必要があります。 0b = 800kHz 1b = 600kHz
8	EN_BATOVP	R/W	1h	BATOVP 保護の有効化: 0b = 無効化 1b = 有効化
7	EN_CMP_LATCH	R/W	0h	独立コンバータのラッチを有効化。有効 Low のコンバータ出力。PROCHOT プロファイルで PP_CMP = 1b が有効な場合、コンバータがトリガされると STAT_COMP ビットは 1b を保持し、ホストが読み取ってクリアするまでその状態を維持します。ホストは EN_CMP_LATCH ビットをトグルすることで CMPOUT ピンをクリアできます 0b = ラッチなし 1b = ラッチあり
6	VSYS_UVP_ENZ	R/W	0h	システム低電圧保護を無効化する。 0b = イネーブル 1b = ディスエーブル
5	EN_LEARN	R/W	0h	学習モード機能の有効化: 0b = 無効化 1b = 有効化
4	IADPT_GAIN	R/W	0h	IADPT アンプ比 IADPT の電圧と ACP – ACN 間の電圧との比率。 0b = 20x 1b = 40x
3	IBAT_GAIN	R/W	1h	IBAT アンプのゲイン比 IBAT の電圧と、SRP – SRN 間の電圧との比率 0b = 8x 1b = 64x
2	EN_LDO	R/W	1h	LDO モードの有効化 バッテリー電圧が VSYS_MIN () 未満の場合、チャージャはプリチャージ状態となり、LDO モードが有効になります。 0b = LDO モードの無効化。充電が有効な場合、BATFET は完全に ON になります。また、VBAT < 5V の場合を除き、VSYS_MIN () のレギュレーションは有効にならず、システムは 5V にレギュレーションされます。充電が無効な場合、BATFET は完全に OFF となり、システムは VBAT + 160mV にレギュレーションされます。 1b = LDO モード有効。プリチャージ電流は CHARGE_CURRENT () と IPRECHG () のうち、より低い設定値によって決まります。システム電圧は VSYS_MIN () レジスタによって制御されます。

表 7-17. REG0x12\_ChargeOption0 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
1	EN_IIN_DPM	R/W	1h	<p>IIN_DPM 有効化            ホストはこのビットを書き込むことで、IIN_DPM レギュレーション ループを有効にします。充電器によって IIN_DPM が無効になっている場合 (IIN_DPM_AUTO_DISABLE を参照)、このビットは LOW になります。OTG モードでは、このビットは IOTG レギュレーションの有効 / 無効を設定するためにも使用されます。</p> <p>0b = 無効化            1b = 有効化</p>
0	CHRG_INHIBIT	R/W	0h	<p>充電禁止            このビットが 0 の場合、CHARGE_VOLTAGE () と CHARGE_CURRENT () に有効な値が設定されていれば、バッテリー充電が開始されます。</p> <p>0b = 有効化            1b = 禁止</p>

### 7.7.2 REG0x14\_CHARGE\_CURRENT レジスタ (オフセット = 14h) [リセット = 0000h]

図 7-15 に、REG0x14\_CHARGE\_CURRENT を示し、表 7-18 に、その説明を示します。

概略表に戻ります。

図 7-15. REG0x14\_CHARGE\_CURRENT レジスタ

15	14	13	12	11	10	9	8
予約済み			CHARGE_CURRENT				
R-0h			R/W-0h				
7	6	5	4	3	2	1	0
CHARGE_CURRENT					予約済み		
R/W-0h					R-0h		

表 7-18. REG0x14\_CHARGE\_CURRENT レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-14	予約済み	R	0h	予約済み
13-3	CHARGE_CURRENT	R/W	0h	<p>5mΩ のセンス抵抗を使用した場合の充電電流設定 (0 以外で 128mA 未満の値は 128mA として扱われます):RSNS_RSR = 1b で 2mΩ のセンス抵抗を選択した場合、最大充電電流は 5DCh にクランプされたことに注意してください (LSB が 20mA の場合、30A)。以下のシナリオでは、CHARGE_CURRENT は 0A にリセットされます:</p> <ol style="list-style-type: none"> <li>1) BATCOC の故障。</li> <li>2) Charge Voltage () に 0V が書き込まれた場合</li> <li>3) CELL_BATPRES が LOW になった場合 (バッテリーの取り外し)</li> <li>4) STAT_AC が無効になった場合 (アダプタの取り外し)</li> <li>5) ウォッチドッグ イベントがトリガされた場合</li> <li>6) 自律充電が終了した場合 (CHRG_STAT = 111b)</li> <li>7) 安全タイマがトリガされた場合</li> </ol> <p>注:クランプ上限値または下限値を超える値を書き込むと、レジスタには実際にはそのクランプ上限値または下限値が設定されます。</p> <p>POR:0mA (0h)            範囲:0mA-16320mA (0h-7F8h)            クランプ High            ビットステップ:8mA</p>
2-0	予約済み	R	0h	予約済み

### 7.7.3 REG0x15\_CHARGE\_VOLTAGE レジスタ (オフセット = 15h) [リセット = 0000h]

図 7-16 に、REG0x15\_CHARGE\_VOLTAGE を示し、表 7-19 に、その説明を示します。

概略表に戻ります。

図 7-16. REG0x15\_CHARGE\_VOLTAGE レジスタ

15	14	13	12	11	10	9	8
予約済み	CHARGE_VOLTAGE						
R-0h			R/W-0h				
7	6	5	4	3	2	1	0
CHARGE_VOLTAGE						予約済み	
R/W-0h						R-0h	

表 7-19. REG0x15\_CHARGE\_VOLTAGE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み
14-2	CHARGE_VOLTAGE	R/W	0h	充電電圧設定 注: クランプ上限値または下限値を超える値を書き込むと、レジスタには実際にはそのクランプ上限値または下限値が設定されます。0V を書き込んでも CHARGE_VOLTAGE () は変更されませんが、CHARGE_CURRENT () は 0A にリセットされます  POR: 0mV (0h) 範囲: 5000mV – 23000mV (4E2h – 1676h) クランプ Low クランプ High ビットステップ: 4mV モード: 2s 8400mV POR: 8400mV (834h)  モード: 3s 12600mV POR: 12600mV (C4Eh)  モード: 4s 16800mV POR: 16800mV (1068h)  モード: 5s 21000mV POR: 21000mV (1482h)
1-0	予約済み	R	0h	予約済み

### 7.7.4 REG0x17\_ChargeProfile レジスタ (オフセット = 17h) [リセット = 3020h]

図 7-17 に、REG0x17\_ChargeProfile を示し、表 7-20 に、その説明を示します。

概略表に戻ります。

図 7-17. REG0x17\_ChargeProfile レジスタ

15	14	13	12	11	10	9	8
IPRECHG							
R/W-30h							
7	6	5	4	3	2	1	0
ITERM							
R/W-20h							

表 7-20. REG0x17\_ChargeProfile レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-8	IPRECHG	R/W	30h	<p>5mΩ のセンス抵抗使用時の最大プリチャージ電流クランプ設定 (VBAT &lt; VSYS_MIN () の場合、実際のプリチャージ電流は CHARGE_CURRENT () と IPRECHG のうち、より低い設定値によって決まります): RSNS_RSR = 1b に設定して 2mΩ のセンス抵抗を選択した場合、BATFET の熱損失を制限するため、IPRECHG () の上限クランプは 66H になることに注意してください。</p> <p>注: クランプ上限値または下限値を超える値を書き込むと、レジスタには実際にはそのクランプ上限値または下限値が設定されます。</p> <p>POR: 384mA (30h)            範囲: 128mA ~ 2016mA (10h-FCh)            クランプ Low            クランプ High            ビット ステップ: 8mA</p>
7-0	ITERM	R/W	20h	<p>5mΩ のセンス抵抗使用時の充電終止電流設定:</p> <p>注: クランプ上限または下限を超える値を書き込んだ場合、レジスタにはクランプ上限または下限の値が設定されます。</p> <p>POR: 256mA (20h)            範囲: 128mA ~ 2016mA (10h-FCh)            クランプ Low            クランプ High            ビット ステップ: 8mA</p>

### 7.7.5 REG0x18\_GateDrive レジスタ (オフセット = 18h) [リセット = 6C6Ch]

図 7-18 に、REG0x18\_GateDrive を示し、表 7-21 に、その説明を示します。

概略表に戻ります。

図 7-18. REG0x18\_GateDrive レジスタ

15	14	13	12	11	10	9	8
HIDRV1_STAT			LODRV1_STAT			予約済み	BATOVP_EXTEND
R/W-3h			R/W-3h			R-0h	R/W-0h
7	6	5	4	3	2	1	0
HIDRV2_STAT			LODRV2_STAT			VSYS_REG_SLOW	予約済み
R/W-3h			R/W-3h			R/W-0h	R-0h

表 7-21. REG0x18\_GateDrive レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-13	HIDRV1_STAT	R/W	3h	<p>HIDRV1_A および HIDRV1_B の HS MOSFET ゲート駆動強度 (ターンオン/ターンオフ両方) の推奨調整: (注: バッテリのみモードで REGN が ON の場合、このゲート駆動強度を下げることで VBUS へのリークを低減できます (コード 000b を使用するとリーク経路を完全に抑制できます))</p> <p>000b = Scale0 (Vgs = 4.5V (標準値)、Qg 範囲: 0 ~ 5nC)            001b = Scale1 (Vgs = 4.5V (標準値)、Qg 範囲: 5 ~ 13nC)            010b = Scale2 (Vgs = 4.5V (標準値)、Qg 範囲: 13 ~ 21nC)            011b = Scale3 (Vgs = 4.5V (標準値)、Qg 範囲: 21 ~ 29nC)            100b = Scale4 (Vgs = 4.5V (標準値)、Qg 範囲: 29 ~ 37nC)            101b = Scale5 (Vgs = 4.5V (標準値)、Qg 範囲: 37 ~ 45nC)            110b = Scale6 (Vgs = 4.5V (標準値)、Qg 範囲: 45 ~ 53nC)            111b = Scale7 (Vgs = 4.5V (標準値)、Qg 範囲: &gt;53nC)</p>
12-10	LODRV1_STAT	R/W	3h	<p>LODRV1_A および LODRV1_B の LS MOSFET ゲート駆動強度 (ターンオン/ターンオフ両方) の推奨調整:</p> <p>000b = Scale0 (Vgs = 4.5V (標準値)、Qg 範囲: 0 ~ 5nC)            001b = Scale1 (Vgs = 4.5V (標準値)、Qg 範囲: 5 ~ 13nC)            010b = Scale2 (Vgs = 4.5V (標準値)、Qg 範囲: 13 ~ 21nC)            011b = Scale3 (Vgs = 4.5V (標準値)、Qg 範囲: 21 ~ 29nC)            100b = Scale4 (Vgs = 4.5V (標準値)、Qg 範囲: 29 ~ 37nC)            101b = Scale5 (Vgs = 4.5V (標準値)、Qg 範囲: 37 ~ 45nC)            110b = Scale6 (Vgs = 4.5V (標準値)、Qg 範囲: 45 ~ 53nC)            111b = Scale7 (Vgs = 4.5V (標準値)、Qg 範囲: &gt;53nC)</p>
9	予約済み	R	0h	予約済み
8	BATOVP_EXTEND	R/W	0h	<p>充電の有効/無効に関係なく、AC+ バッテリ時およびバッテリのみ時の両方の条件で BATOVP を有効にします。</p> <p>0b: EN_BATOVP = 1b の場合、BATOVP は充電が有効なとき (BATFET が ON のとき) にのみ動作します</p> <p>1b: EN_BATOVP = 1b の場合、充電が有効かどうか (BATFET が ON か OFF か) に関係なく、BATOVP は常に有効になります</p> <p>0b = 無効化            1b = 有効化</p>

表 7-21. REG0x18\_GateDrive レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
7-5	HIDRV2_STAT	R/W	3h	<p>HIDRV2 の HS MOSFET ゲート駆動強度 (ターンオン/ターンオフ) の推奨設定: (注: バッテリのみモードで REGN が ON の場合、このゲート駆動強度を下げることで VBUS へのリークを低減できます (コード 000b を使用するとリーク経路を完全に抑制できます))</p> <p>000b = Scale0 (Vgs = 4.5V (標準値)、Qg 範囲: 0 ~ 5nC)            001b = Scale1 (Vgs = 4.5V (標準値)、Qg 範囲: 5 ~ 13nC)            010b = Scale2 (Vgs = 4.5V (標準値)、Qg 範囲: 13 ~ 21nC)            011b = Scale3 (Vgs = 4.5V (標準値)、Qg 範囲: 21 ~ 29nC)            100b = Scale4 (Vgs = 4.5V (標準値)、Qg 範囲: 29 ~ 37nC)            101b = Scale5 (Vgs = 4.5V (標準値)、Qg 範囲: 37 ~ 45nC)            110b = Scale6 (Vgs = 4.5V (標準値)、Qg 範囲: 45 ~ 53nC)            111b = Scale7 (Vgs = 4.5V (標準値)、Qg 範囲: &gt;53nC)</p>
4-2	LODRV2_STAT	R/W	3h	<p>LODRV2 の LS MOSFET ゲート駆動強度 (ターンオン/ターンオフ) の推奨設定:</p> <p>000b = Scale0 (Vgs = 4.5V (標準値)、Qg 範囲: 0 ~ 5nC)            001b = Scale1 (Vgs = 4.5V (標準値)、Qg 範囲: 5 ~ 13nC)            010b = Scale2 (Vgs = 4.5V (標準値)、Qg 範囲: 13 ~ 21nC)            011b = Scale3 (Vgs = 4.5V (標準値)、Qg 範囲: 21 ~ 29nC)            100b = Scale4 (Vgs = 4.5V (標準値)、Qg 範囲: 29 ~ 37nC)            101b = Scale5 (Vgs = 4.5V (標準値)、Qg 範囲: 37 ~ 45nC)            110b = Scale6 (Vgs = 4.5V (標準値)、Qg 範囲: 45 ~ 53nC)            111b = Scale7 (Vgs = 4.5V (標準値)、Qg 範囲: &gt;53nC)</p>
1	VSYS_REG_SLOW	R/W	0h	<p>負荷過渡時の入力電流オーバーシュートを低減するため、システムレギュレーションループ帯域幅を低減します:</p> <p>0b = 無効化            1b = 有効化</p>
0	予約済み	R	0h	予約済み

### 7.7.6 REG0x19\_ChargeOption5 レジスタ (オフセット = 19h) [リセット = 0685h]

図 7-19 に、REG0x19\_ChargeOption5 を示し、表 7-22 に、その説明を示します。

概略表に戻ります。

図 7-19. REG0x19\_ChargeOption5 レジスタ

15	14	13	12	11	10	9	8
PTM_EXIT_LIG HT_LOAD	WD_RST	CMPIN_TR_SE LECT	REGN_EXT	EN_REGN_LW PWR	BATCOC_CONFIG		予約済み
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-3h		R-0h
7	6	5	4	3	2	1	0
SINGLE_DUAL_TRANS_TH			FORCE_SINGL E	PH_ADD_DEG		PH_DROP_DEG	
R/W-4h			R/W-0h	R/W-1h		R/W-1h	

表 7-22. REG0x19\_ChargeOption5 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	PTM_EXIT_LIGHT_LOAD	R/W	0h	軽負荷時の PTM 自動終了を有効化: 0b = 無効化 1b = 有効化
14	WD_RST	R/W	0h	ウォッチドッグ タイマ リセット制御: 0b = 通常 1b = リセット (タイマ リセット後、ビットは 0 に戻ります)
13	CMPIN_TR_SELECT	R/W	0h	CPMIN_TS ピンの機能選択: 0b = CPMIN 機能 1b = TREG 機能
12	REGN_EXT	R/W	0h	REGN 用の外部 5V オーバードライブを有効化: 0b = 外部 5V オーバードライブを無効化 1b = 外部 5V オーバードライブを有効化
11	EN_REGN_LWPWR	R/W	0h	バッテリーのみモードおよび低電力モード時に、電流能力を 5mA にスケールダウンした REGN を有効化: 0b = バッテリーのみの低電力モードでは REGN を無効化 1b = バッテリーのみの低消費電力モードで REGN を有効化
10-9	BATCOC_CONFIG	R/W	3h	BATCOC を無効にし、SRP – SRN 間の BATCOC スレッシュホールドを設定: 00b = 無効化 01b = 50mV 10b = 75mV 11b = 100mV
8	予約済み	R	0h	予約済み
7-5	SINGLE_DUAL_TRANS_TH	R/W	4h	出力負荷電流に基づく降圧モードのシングル位相からデュアル位相への遷移スレッシュホールド調整:(MODE ピン設定で準デュアル位相が選択されている場合) デュアル位相からシングル位相への遷移時の負荷電流スレッシュホールドは、ヒステリシスとしてこの設定値より 1A 低くなります。  000b = デュアル位相動作の強制 001b = 3A 010b = 4A 011b = 5A 100b = 6A 101b = 7A 110b = 8A 111b = 9A

**表 7-22. REG0x19\_ChargeOption5 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
4	FORCE_SINGLE	R/W	0h	MODE ビン設定で準デュアル位相が選択されている場合、降圧モードでシングル位相動作を強制: 0b = SINGLE_DUAL_TRANS_TH のスレッシュホールドの設定に基づき、自動的にデュアル位相へ遷移 1b = 降圧モードでシングル位相を強制
3-2	PH_ADD_DEG	R/W	1h	シングル位相からデュアル位相への (位相追加遷移) グリッチ除去時間を調整します: 00b = 0.727 $\mu$ s (Min)/1.7 $\mu$ s (Typ)/2.67 $\mu$ s (Max) 01b = 2.91 $\mu$ s (Min)/5.5 $\mu$ s (Typ)/8 $\mu$ s (Max) 10b = 11.6 $\mu$ s (Min)/20 $\mu$ s (Typ)/29.3 $\mu$ s (Max) 11b = 46.6 $\mu$ s (Min)/86 $\mu$ s (Typ)/115 $\mu$ s (Max)
1-0	PH_DROP_DEG	R/W	1h	デュアル位相からシングル位相への移行 (位相ドロップ遷移) のグリッチ除去時間を調整: 00b = 70 $\mu$ s (Min)/93 $\mu$ s (Typ)/115 $\mu$ s (Max) 01b = 1.12ms (Min)/1.5ms (Typ)/1.82ms (Max) 10b = 8.94ms (Min)/11ms (Typ)/1.46ms (Max) 11b = 71.5ms (Min)/94ms (Typ)/117ms (Max)

### 7.7.7 REG0x1A\_AutoCharge レジスタ (オフセット = 1Ah) [リセット = 01C2h]

図 7-20 に、REG0x1A\_AutoCharge を示し、表 7-23 に、その説明を示します。

概略表に戻ります。

図 7-20. REG0x1A\_AutoCharge レジスタ

15	14	13	12	11	10	9	8
EN_AUTO_CHG	CHRG_OK_INT	VRECHG				CHG_TMR	
R/W-0h	R/W-0h	R/W-0h				R/W-1h	
7	6	5	4	3	2	1	0
EN_TMR2X	EN_CHG_TMR	EN_TREG	PP_THERMAL	STAT_THERMAL	THERMAL_DEG	ACOV_ADJ	
R/W-1h	R/W-1h	R/W-0h	R/W-0h	R-0h	R/W-0h	R/W-2h	

表 7-23. REG0x1A\_AutoCharge レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	EN_AUTO_CHG	R/W	0h	自動充電制御 (バッテリー充電の再充電および終了を自動的に制御): 0b = 無効化 1b = 有効化
14	CHRG_OK_INT	R/W	0h	CHRG_OK ピンの割り込み機能を有効化: 0b = 無効 (CHRG_STAT ビットが変化しても CHRG_OK ピンは Low にプルされません) 1b = 有効 (CHRG_STAT ビットが変化したとき、CHRG_OK ピンは最小 256us の間 Low にプルされます)
13-10	VRECHG	R/W	0h	CHARGE_VOLTAGE () より下のバッテリー自動再充電スレッショルド: POR: 50mV (0h) 範囲: 50mV ~ 800mV (0h ~ Fh) ビット ステップ: 50mV オフセット: 50mV モード: 2s 200mV POR: 200mV (3h) モード: 3s 300mV POR: 300mV (5h) モード: 4s 400mV POR: 400mV (7h) モード: 5s 500mV POR: 500mV (9h)
9-8	CHG_TMR	R/W	1h	自動充電安全タイマ制御: 00b = 5hr 01b = 8hr 10b = 12hr 11b = 24hr
7	EN_TMR2X	R/W	1h	充電安全タイマ速度制御: (EN_TMR2X の状態を変更しても、カウンタのカウンタ速度にのみ影響し、既に累積されているカウンタ値には影響しないことに注意してください) 0b = タイマは常に通常にカウントします 1b = VINDPM/IINDPM/TREG レギュレーション時、タイマは 2 倍遅くなります

表 7-23. REG0x1A\_AutoCharge レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
6	EN_CHG_TMR	R/W	1h	充電セーフティタイマを有効にする: 0b = 無効化 1b = 有効化
5	EN_TREG	R/W	0h	温度レギュレーション機能を有効化し、CMPIN_TR_SELECT = 1b の場合は CMPOUT ピンを GND にプルダウンします。CMPIN_TR_SELECT = 0b の場合、EN_TREG は有効になりません。 0b = 温度レギュレーション機能を無効化 1b = 温度レギュレーション機能を有効化
4	PP_THERMAL	R/W	0h	PROCHOT プロファイルの温度レギュレーション (TREG) を有効にします。 0b = 無効化 1b = 有効化
3	STAT_THERMAL	R	0h	TREG サーマル過熱 (CMPIN_TR < 1.1V) に対する PROCHOT プロファイルのステータスビット。このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり
2	THERMAL_DEG	R/W	0h	prochot プロファイルのプルダウン パルスをトリガするための TREG サーマル グリッチ除去時間を調整します。 0b = 0.76sec (min)/0.965sec (Typ.)/1.17sec (max) 1b = 95.3ms (min)/121ms (Typ.)/146ms (max)
1-0	ACOV_ADJ	R/W	2h	ACOV 保護スレッシュホールドの調整: 00b = 予約済み 01b = 27V (20V SPR) 10b = 33V (28V EPR) 11b = 41V (36V EPR)

### 7.7.8 REG0x1B\_ChargerStatus0 レジスタ (オフセット = 1Bh) [リセット = 0000h]

図 7-21 に、REG0x1B\_ChargerStatus0 を示し、表 7-24 に、その説明を示します。

概略表に戻ります。

ChargeStatus0()

図 7-21. REG0x1B\_ChargerStatus0 レジスタ

15	14	13	12	11	10	9	8
CHRG_STAT			CHG_TMR_STAT	TREG_STAT	MODE_STAT		
R-0h			R-0h	R-0h	R-0h		
7	6	5	4	3	2	1	0
FAULT_BATOV P	予約済み	FAULT_OCP	予約済み	FAULT_REGN	予約済み		
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h		

表 7-24. REG0x1B\_ChargerStatus0 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-13	CHRG_STAT	R	0h	充電サイクル ステータス 000b = 充電なし 001b = トリクル充電 (VBAT < VBAT_SHORT) 010b = プリチャージ (VBAT < VSYS_MIN) 011b = 急速充電 (CC モード) 100b = 急速充電 (CV モード) 101b = 予約 1 110b = 予約 2 111b = 充電終了
12	CHG_TMR_STAT	R	0h	充電安全タイム ステータス 0b = 通常 1b = 充電安全タイムは期限切れ
11	TREG_STAT	R	0h	温度レギュレーション ステータス 0b = 温度レギュレーションなし (TREG) 1b = 温度レギュレーション中 (TREG)
10-8	MODE_STAT	R	0h	MODE ピン設定 ステータス 000b = 準デュアル位相 / 通常補償 / Fsw = 600kHz 001b = 準デュアル位相 / 通常補償 / Fsw = 800kHz 010b = 準デュアル位相 / 低速補償 / Fsw = 600kHz 011b = 準デュアル位相 / 低速補償 / Fsw = 800kHz 100b = NA / 通常補償 / Fsw = 600kHz 101b = NA / 通常補償 / Fsw = 800kHz 110b = NA / 低速補償 / Fsw = 600kHz 111b = NA / 低速補償 / Fsw = 800kHz
7	FAULT_BATOV P	R	0h	このステータスはホストが読み取るまでラッチされます。ホストがこのビットを読み取る時点で故障がまだ存在する場合、このビットは 1b のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。 0b = 故障なし 1b = 故障あり
6	予約済み	R	0h	予約済み

**表 7-24. REG0x1B\_ChargerStatus0 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
5	FAULT_OCP	R	0h	<p>このステータスはホストが読み取るまでラッチされます。ホストがこのビットを読み取る時点で故障がまだ存在する場合は、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。</p> <p>0b = 故障なし 1b = 故障あり</p>
4	予約済み	R	0h	予約済み
3	FAULT_REGN	R	0h	<p>このステータスはホストが読み取るまでラッチされます。ホストがこのビットを読み取る時点で故障がまだ存在する場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。</p> <p>0b = 故障なし 1b = 故障あり</p>
2-0	予約済み	R	0h	予約済み

### 7.7.9 REG0x20\_ChargerStatus1 レジスタ (オフセット = 20h) [リセット = 0000h]

図 7-22 に、REG0x20\_ChargerStatus1 を示し、表 7-25 に、その説明を示します。

概略表に戻ります。

図 7-22. REG0x20\_ChargerStatus1 レジスタ

15	14	13	12	11	10	9	8
STAT_AC	ICO_DONE	IN_VAP	IN_VINDPM	IN_IIN_DPM	FAULT_SC_VB USACP	FAULT_BATCO C	IN_OTG
R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h
7	6	5	4	3	2	1	0
FAULT_ACOV	FAULT_BATDO C	FAULT_ACOC	FAULT_SYSOV P	FAULT_VSYS_ UVP	FAULT_FRC_C ONV_OFF	FAULT_OTG_O VP	FAULT_OTG_U VP
R-0h	R-0h	R-0h	R/W-0h	R/W-0h	R-0h	R-0h	R-0h

表 7-25. REG0x20\_ChargerStatus1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	STAT_AC	R	0h	入力ソース ステータス、STAT_AC は、有効な VBUS 電源が存在する限りアクティブになります  0b = 存在しません 1b = 存在します
14	ICO_DONE	R	0h	ICO ルーチンが正常に実行されると、ビットは 1 になります。  0b = 未完了 1b = 完了
13	IN_VAP	R	0h	VAP が有効 (1) か無効 (0) かを示すデジタル ステータス ビット。VAP モードの有効化はホストのコマンドのみに従い、/PROCHOT のいかなるステータスによってもブロックされません。VAP モードの終了もホスト コマンドに従います。ただし、故障が発生した場合は VAP モードが自動的に終了します。STAT_EXIT_VAP が 1 になると /PROCHOT が Low にプルされ、その状態はホストがクリアするまで保持されます。 ホストは、EN_OTG ピンを high に設定し OTG_VAP_MODE = 0b とすることで VAP を有効にできます。VAP を無効にするには、EN_OTG ピンを low に設定するか、または OTG_VAP_MOD = 1b に設定します。 IN_VAP ビットが 0 → 1 に変化すると、充電器は VinDPM、IIN_DPM、ILIM ピンを無効化します。また、PP_ACOK が有効になっている場合は無効化し、PP_VSYS が無効になっている場合は有効化します。IN_VAP ビットが 1 → 0 に遷移すると、充電器は VinDPM、IIN_DPM、ILIM ピンを有効化します  0b = 動作しません 1b = 動作します
12	IN_VINDPM	R	0h	VINDPM/VOTG ステータス  0b = 順送りモードでは充電器が VINDPM 状態ではない、または OTG モードでは電圧レギュレーション状態ではないことを示します  1b = 順送りモードでは充電器が VINDPM 状態にある、または OTG モードでは電圧レギュレーション状態にあることを示します
11	IN_IIN_DPM	R	0h	IIN_DPM/IOTG ステータス  0b = IIN_DPM 状態ではありません 1b = IIN_DPM 状態です

**表 7-25. REG0x20\_ChargerStatus1 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
10	FAULT_SC_VBUSACP	R	0h	<p>故障はホストが読み取るまでラッチされます。ホストが読み取った時点で故障が継続している場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。</p> <p>0b = 故障なし 1b = 故障あり</p>
9	FAULT_BATCOC	R	0h	<p>故障は発生後 1 秒経過してからホストが読み取るまでラッチされます。充電を再開するには、EC は CHARGE_CURRENT () レジスタに 0 以外の値を書き込む必要があります。</p> <p>0b = 故障なし 1b = 故障あり</p>
8	IN_OTG	R	0h	<p>OTG</p> <p>0b = OTG 状態ではない 1b = OTG 状態</p>
7	FAULT_ACOV	R	0h	<p>故障はホストが読み取るまでラッチされます。ホストが読み取った時点で故障が継続している場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。</p> <p>0b = 故障なし 1b = 故障あり</p>
6	FAULT_BATDOC	R	0h	<p>故障はホストが読み取るまでラッチされます。ホストが読み取った時点で故障が継続している場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。</p> <p>0b = 故障なし 1b = 故障あり</p>
5	FAULT_ACOC	R	0h	<p>故障はホストが読み取るまでラッチされます。ホストが読み取った時点で故障が継続している場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。</p> <p>0b = 故障なし 1b = 故障あり</p>
4	FAULT_SYSOVP	R/W	0h	<p>SYSOVP 故障ステータスおよびクリア</p> <p>SYSOVP が発生すると、このビットは <b>HIGH</b> にセットされます。このビットが <b>high</b> の間、コンバータは無効になります。SYSOVP が解除された後、コンバータを再度有効にするには、ユーザーはこのビットに <b>0</b> を書き込むか、アダプタを抜いて SYSOVP 状態をクリアする必要があります。</p> <p>0b = 故障なし 1b = 故障あり</p>
3	FAULT_VSYS_UVP	R/W	0h	<p>VSYS_UVP 故障ステータスは、このビットに <b>0</b> を書き込んでホストがクリアするまでラッチされます。</p> <p>このビットが <b>high</b> の間、コンバータは無効になります。VSYS_UVP が解除された後、コンバータを再度有効にするには、ユーザーはこのビットに <b>0</b> を書き込むか、アダプタを抜いて VSYS_UVP 状態をクリアする必要があります。</p> <p>0b = 故障なし 1b = 故障あり</p>

表 7-25. REG0x20\_ChargerStatus1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
2	FAULT_FRC_CONV_OFF	R	0h	<p>独立コンバータが Low が有効でトリガされた場合、コンバータを強制的にオフにします。故障はホストが読み取るまでラッチされます。ホストが読み取った時点で故障が継続している場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。</p> <p>0b = 故障なし 1b = 故障あり</p>
1	FAULT_OTG_OVP	R	0h	<p>故障はホストが読み取るまでラッチされます。ホストが読み取った時点で故障が継続している場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。この方法により、ホストは次のようになります：</p> <p>0b = 故障なし 1b = 故障あり</p>
0	FAULT_OTG_UVP	R	0h	<p>故障はホストが読み取るまでラッチされます。ホストが読み取った時点で故障が継続している場合、このビットは <b>1b</b> のまま保持されます。ただし、ホストが故障ステータスを一度読み取った後は、元の故障が解消されるとこのビットは自動的にリセットされます。このため、故障が解消された後に、この故障ビットをクリアするためにホストが再度読み取る必要はありません。</p> <p>0b = 故障なし 1b = 故障あり</p>

### 7.7.10 REG0x21\_Prochot\_Status\_Register (オフセット = 21h) [リセット = 3800h]

図 7-23 に、REG0x21\_Prochot\_Status\_Register を示し、表 7-26 に、その説明を示します。

概略表に戻ります。

図 7-23. REG0x21\_Prochot\_Status\_Register

15	14	13	12	11	10	9	8
予約済み	EN_PROCHOT_EXT	PROCHOT_WIDTH		PROCHOT_CLEAR	TSHUT	STAT_VAP_FAIL	STAT_EXIT_VAP
R-0h	R/W-0h	R/W-3h		R/W-1h	R-0h	R/W-0h	R/W-0h
7	6	5	4	3	2	1	0
STAT_VINDPM	STAT_COMP	STAT_ICRIT	STAT_INOM	STAT_IDCHG1	STAT_VSYS	STAT_BATTERY_REMOVAL	STAT_ADAPTE_R_REMOVAL
R/W-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h	R-0h

表 7-26. REG0x21\_Prochot\_Status\_Register のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15	予約済み	R	0h	予約済み
14	EN_PROCHOT_EXT	R/W	0h	PROCHOT パルス拡張が有効。パルス拡張が有効な場合、ホストが PROCHOT_CLEAR = 0b を書き込むまで PROCHOT ピンの電圧を LOW に保持します。  0b = 無効化 1b = 有効化
13-12	PROCHOT_WIDTH	R/W	3h	以下の場合の PROCHOT パルス幅： EN_PROCHOT_EXT = 0b  00b = 83ms (min)/100ms (Typ.)/117ms (max) 01b = 42ms (min)/50ms (Typ.)/58ms (max) 10b = 5ms (min)/6.15ms (Typ.)/7.3ms (max) 11b = 10ms (min)/12.5ms (Typ.)/15ms (max)
11	PROCHOT_CLEAR	R/W	1h	PROCHOT パルスクリア。 EN_PROCHOT_EXT = 0b のとき、PROCHOT パルスをクリアします。  0b = PROCHOT パルスをクリアし、/PROCHOT ピンを HIGH に駆動 1b = アイドル
10	TSHUT	R	0h	TSHUT トリガ  0b = トリガなし 1b = トリガあり
9	STAT_VAP_FAIL	R/W	0h	このステータスビットは、VAP モードで VBUS の負荷投入に 7 回連続して失敗したことを示します。これは、バッテリー電圧が VAP モードに入るのに十分高くない場合、または VAP の負荷電流設定が高すぎる場合に発生します。  0b = VAP 故障状態ではない 1b = VAP 故障が発生すると、充電器は VAP モードを終了し、ホストがこのビットに 0 を書き込むまでラッチ オフ状態になります。
8	STAT_EXIT_VAP	R/W	0h	ホストは、このビットを 0 に設定することで VAP モードを終了できます。または、故障が発生した場合にも終了します。  0b = PROCHOT_EXIT_VAP はアクティブではありません 1b = PROCHOT_EXIT_VAP がアクティブになると、ホストがこのステータスビットに 0 を書き込むまで PROCHOT ピンは Low のままになります
7	STAT_VINDPM	R/W	0h	PROCHOT プロファイルの VINDPM ステータスビット。PP_VINDPM = 1b の場合、このビットが一度 1b にトリガされると、ホストがこのステータスビットに 0b を書き込むまで PROCHOT ピンは Low のままになります。  0b = トリガなし 1b = トリガあり

表 7-26. REG0x21\_Prochot\_Status\_Register のフィールド説明 (続き)

ビット	フィールド	タイプ	リセット	説明
6	STAT_COMP	R	0h	このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり
5	STAT_ICRIT	R	0h	このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり
4	STAT_INOM	R	0h	このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり
3	STAT_IDCHG1	R	0h	このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり
2	STAT_VSYS	R	0h	このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり
1	STAT_BATTERY_REMOVAL	R	0h	このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり
0	STAT_ADAPTER_REMOVAL	R	0h	このステータスは、ホストが読み取るまでラッチされます。 0b = トリガなし 1b = トリガあり

### 7.7.11 REG0x22\_IIN\_DPM レジスタ (オフセット = 22h) [リセット = 0320h]

図 7-24 に、REG0x22\_IIN\_DPM を示し、表 7-27 に、その説明を示します。

概略表に戻ります。

図 7-24. REG0x22\_IIN\_DPM レジスタ

15	14	13	12	11	10	9	8
予約済み					IIN_DPM		
R-0h					R-C8h		
7	6	5	4	3	2	1	0
IIN_DPM					予約済み		
R-C8h					R-0h		

表 7-27. REG0x22\_IIN\_DPM レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-11	予約済み	R	0h	予約済み
10-2	IIN_DPM	R	C8h	10mΩ センス抵抗使用時の入力電流設定: POR: 5000mA (C8h) 範囲: 400mA-8200mA (10h-148h) クランプ Low クランプ High ビットステップ: 25mA
1-0	予約済み	R	0h	予約済み

### 7.7.12 REG0x23\_ADC\_VBUS レジスタ (オフセット = 23h) [リセット = 0000h]

図 7-25 に、REG0x23\_ADC\_VBUS を示し、表 7-28 に、その説明を示します。

概略表に戻ります。

図 7-25. REG0x23\_ADC\_VBUS レジスタ

15	14	13	12	11	10	9	8
ADC_VBUS							
R-0h							
7	6	5	4	3	2	1	0
ADC_VBUS							
R-0h							

表 7-28. REG0x23\_ADC\_VBUS レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	ADC_VBUS	R	0h	VBUS ADC 読み取り値: (注:コンバータが起動する前に VBUS が接続されると、VBUS ADC チャネルが一回実行され、無負荷時の VBUS 電圧を読み取って ADC_VBUS () に保存します  POR:0mV (0h) フォーマット:2 の補数 範囲:0mV ~ 65534mV (0h~7FFFh) クランプ Low ビット ステップ:2mV

### 7.7.13 REG0x24\_ADC\_IBAT レジスタ (オフセット = 24h) [リセット = 0000h]

図 7-26 に、REG0x24\_ADC\_IBAT を示し、表 7-29 に、その説明を示します。

概略表に戻ります。

図 7-26. REG0x24\_ADC\_IBAT レジスタ

15	14	13	12	11	10	9	8
ADC_IBAT							
R-0h							
7	6	5	4	3	2	1	0
ADC_IBAT							
R-0h							

表 7-29. REG0x24\_ADC\_IBAT レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	ADC_IBAT	R	0h	5mΩ センス抵抗使用時の IBAT ADC 読み取り値: この充電器は、バッテリーのみモードまたは OTG モードでは放電電流 (負電圧) のみを測定し、有効なアダプタが接続されている場合にのみ充電電流 (正電圧) を測定します  POR: 0mA (0h) フォーマット: 2 の補数 範囲: -32768mA ~ 32767mA (8000h - 7FFFh) ビット ステップ: 1mA

### 7.7.14 REG0x25\_ADC\_IIN レジスタ (オフセット = 25h) [リセット = 0000h]

図 7-27 に、REG0x25\_ADC\_IIN を示し、表 7-30 に、その説明を示します。

概略表に戻ります。

図 7-27. REG0x25\_ADC\_IIN レジスタ

15	14	13	12	11	10	9	8
ADC_IIN							
R-0h							
7	6	5	4	3	2	1	0
ADC_IIN							
R-0h							

表 7-30. REG0x25\_ADC\_IIN レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	ADC_IIN	R	0h	<p>10mΩ センス抵抗使用時の IIN ADC 読み取り:アダプタからコンバータへ流れる電流 (順送りモードなど) は正の値で表され、アダプタへ流れる電流 (OTG モードなど) は負の値で表されます。</p> <p>POR: 0mA (0h)            フォーマット: 2 の補数            範囲: -16384mA ~ 16383.5mA (8000h - 7FFFh)            ビット ステップ: 0.5mA</p>

### 7.7.15 REG0x26\_ADC\_VSYS レジスタ (オフセット = 26h) [リセット = 0000h]

図 7-28 に、REG0x26\_ADC\_VSYS を示し、表 7-31 に、その説明を示します。

概略表に戻ります。

図 7-28. REG0x26\_ADC\_VSYS レジスタ

15	14	13	12	11	10	9	8
ADC_VSYS							
R-0h							
7	6	5	4	3	2	1	0
ADC_VSYS							
R-0h							

表 7-31. REG0x26\_ADC\_VSYS レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	ADC_VSYS	R	0h	VSYS ADC 読み取り値: POR: 0mV (0h) フォーマット: 2 の補数 範囲: 0mV ~ 65534mV (0h-7FFFh) クランプ Low ビット ステップ: 2mV

### 7.7.16 REG0x27\_ADC\_VBAT レジスタ (オフセット = 27h) [リセット = 0000h]

図 7-29 に、REG0x27\_ADC\_VBAT を示し、表 7-32 に、その説明を示します。

概略表に戻ります。

図 7-29. REG0x27\_ADC\_VBAT レジスタ

15	14	13	12	11	10	9	8
ADC_VBAT							
R-0h							
7	6	5	4	3	2	1	0
ADC_VBAT							
R-0h							

表 7-32. REG0x27\_ADC\_VBAT レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	ADC_VBAT	R	0h	VBAT ADC 読み取り値: POR: 0mV (0h) フォーマット: 2 の補数 範囲: 0mV ~ 32767mV (0h-7FFFh) クランプ Low ビット ステップ: 1mV

### 7.7.17 REG0x28\_ADC\_PSYS レジスタ (オフセット = 28h) [リセット = 0000h]

図 7-30 に、REG0x28\_ADC\_PSYS を示し、表 7-33 に、その説明を示します。

概略表に戻ります。

図 7-30. REG0x28\_ADC\_PSYS レジスタ

15	14	13	12	11	10	9	8
ADC_PSYS							
R-0h							
7	6	5	4	3	2	1	0
ADC_PSYS							
R-0h							

表 7-33. REG0x28\_ADC\_PSYS レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	ADC_PSYS	R	0h	システム電力 PSYS ADC 読み取り: POR:0mV (0h) 範囲:0mV ~ 8191mV (0h-1FFFh) クランプ High ビット ステップ:1mV

### 7.7.18 REG0x29\_ADC\_CMPIN\_TR レジスタ (オフセット = 29h) [リセット = 0000h]

図 7-31 に、REG0x29\_ADC\_CMPIN\_TR を示し、表 7-34 に、その説明を示します。

概略表に戻ります。

図 7-31. REG0x29\_ADC\_CMPIN\_TR レジスタ

15	14	13	12	11	10	9	8
ADC_CMPIN_TR							
R-0h							
7	6	5	4	3	2	1	0
ADC_CMPIN_TR							
R-0h							

表 7-34. REG0x29\_ADC\_CMPIN\_TR レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-0	ADC_CMPIN_TR	R	0h	CMPIN_TR ピン電圧 ADC 読み取り値: POR: 0mV (0h) 範囲: 0mV ~ 8191mV (0h-1FFFh) クランプ High ビット ステップ: 1mV

### 7.7.19 REG0x30\_ChargeOption1 レジスタ (オフセット = 30h) [リセット = 3201h]

図 7-32 に、REG0x30\_ChargeOption1 を示し、表 7-35 に、その説明を示します。

概略表に戻ります。

図 7-32. REG0x30\_ChargeOption1 レジスタ

15		14		13		12		11		10		9		8	
EN_IBAT		EN_LWPWR_CMP		PSYS_CONFIG		RSNS_RAC		RSNS_RSR		PSYS_RATIO		EN_OTG_BIG_CAP			
R/W-0h		R/W-0h		R/W-3h		R/W-0h		R/W-0h		R/W-1h		R/W-0h			
7		6		5		4		3		2		1		0	
SYSOVP_MAX		CMP_POL		CMP_DEG		FRC_CONV_OFF		EN_PTM		EN_SHIP_DCHG		EN_SC_VBUS_ACP			
R/W-0h		R/W-0h		R/W-0h		R/W-0h		R/W-0h		R/W-0h		R/W-0h		R/W-1h	

表 7-35. REG0x30\_ChargeOption1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	EN_IBAT	R/W	0h	IBAT を有効化 IBAT 出力バッファを有効にします。低電力モード (EN_LWPWR = 1b) では、このビットの値に関係なく IBAT バッファは常に無効になります。  0b = 無効化 1b = 有効化
14	EN_LWPWR_CMP	R/W	0h	独立コンパレータを有効化 バッテリーのみの低電力モード (EN_LWPWR = 1b) で独立コンパレータを有効化  0b = 無効化 1b = 有効化
13-12	PSYS_CONFIG	R/W	3h	PSYS 有効化および定義レジスタ PSYS センシング回路および出力バッファ (PSYS 回路全体) を有効にします。低電力モード (EN_LWPWR = 1b) では、このビットの値に関係なく PSYS センシング回路およびバッファは常に無効になります。  00b = PBUS + PBAT 01b = PBUS 10b = 予約済み 11b = オフ
11	RSNS_RAC	R/W	0h	入力センス抵抗 RAC。IINDPM/IOTG レギュレーション中にこの値を変更することは推奨されません:アダプタ接続時:コンバータ起動直後の軽負荷状態で、充電が有効になる前に変更を行ってください。 バッテリーのみの場合:EN_OTG ピンがプルアップされる前に変更を加えます。  0b = 10mW 1b = 5mW
10	RSNS_RSR	R/W	0h	充電検出抵抗 RSR。ICHG/IPRECHG/BATFET_CLAMP1/BATFET_CLAMP2/BAT_SHORT のレギュレーション中にこの値を変更することは推奨されません: アダプタ接続時:コンバータ起動直後の軽負荷状態で、充電が有効になる前に変更を行ってください。 バッテリーのみの場合:EN_OTG ピンがプルアップされる前に変更を加えます。  0b = 5mW 1b = 2mW

表 7-35. REG0x30\_ChargeOption1 レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
9	PSYS_RATIO	R/W	1h	PSYS ゲイン 合計入力電力およびバッテリー電力に対する PSYS 出力電流の比率。 0b = 0p25uAperW 1b = 1p00uAperW
8	EN_OTG_BIG_CAP	R/W	0h	VBUS の有効容量が 60mF を超える場合の OTG 補償を有効化 0b = OTG の大容量 VBUS 補償を無効 (VBUS の有効容量が 60mF 未満の場合に推奨) 1b = OTG の大容量 VBUS 補償を有効 (VBUS の有効容量が 60mF を超える場合に推奨)
7	SYSOVP_MAX	R/W	0h	CELL_BATPRES ピンの設定に関係なく、SYSOVP 保護スレッショルドを 27V に強制設定します 0b = 無効化 1b = 有効化
6	CMP_POL	R/W	0h	独立コンバータ出力極性 0b = CMPIN_TR が内部スレッショルドを超えると、CMPOUT は LOW になります (内部ヒステリシス) 1b = CMPIN_TR が内部スレッショルド未満の場合、CMPOUT は LOW になります (外部ヒステリシス)
5-4	CMP_DEG	R/W	0h	独立したコンバータのグリッチ除去時間は CMPOUT の立ち下がりエッジにのみ適用されます (HIGH から LOW)。 00b = 1us (バッテリーのみの低消費電力モードではない) / 40us (バッテリーのみの低消費電力モード) 01b = 2.05ms ~ 2.73ms 10b = 20.85ms ~ 27.31ms 11b = 5.34s ~ 6.99s
3	FRC_CONV_OFF	R/W	0h	電源バスを強制的にオフ AC 接続時の順送りモード、またはバッテリーのみのパフォーマンス モードにおいて独立コンバータがトリガされると、充電器は Q1 と Q4 をオフにします (コンバータを無効にした場合と同じ)。これにより、システムは入力電源から切り離されます。 同時に、CHRG_OK 信号が LOW になり、システムに通知されます。この機能を有効にするには、FRC_CONV_OFF と CMP_EN の両方を 1b に設定します。バッテリーのみの低消費電力モードで使用される、EN_LWPWR、EN_LWPWR_CMP を high にする必要はありません。 0b = 無効化 1b = 有効化
2	EN_PTM	R/W	0h	PTM イネーブルレジスタは、デフォルトで 0 に設定されています 0b = 無効化 1b = 有効化

**表 7-35. REG0x30\_ChargeOption1 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
1	EN_SHIP_DCHG	R/W	0h	<p>出荷モード用放電 SRN            バッテリ ゲージ デバイスの SHIPPING モードに必要な、SRN ピンのコンデンサ電圧を放電するために使用します。このビットが 1 の場合、VSYS ピンを通して約 20mA の電流を流し、約 340ms で SRN ピンを放電します。340ms が経過すると、このビットは自動的に 0 にリセットされます。340ms が経過する前にホストがこのビットを 0b に書き込んだ場合、VSYS ピンの放電は直ちに停止します。SRN が 0V まで放電されると、SRN ピンに負電圧が発生しないよう、放電電流は自動的に停止します。340ms 経過後も SRN 電圧がバッテリ ゲージ デバイスの SHIPPING モード移行に十分なレベルまで低下していない場合、ホストはこのビットを再度 1b に書き込んで、新しい 340ms の放電サイクルを開始する必要があることに注意してください。</p> <p>0b = 無効化            1b = 有効化</p>
0	EN_SC_VBUSACP	R/W	1h	<p>SC_VBUSACP 保護イネーブル レジスタ ビット</p> <p>0b = 無効化            1b = 有効化</p>

## 7.7.20 REG0x31\_ChargeOption2 レジスタ (オフセット = 31h) [リセット = 00B7h]

図 7-33 に、REG0x31\_ChargeOption2 を示し、表 7-36 に、その説明を示します。

概略表に戻ります。

図 7-33. REG0x31\_ChargeOption2 レジスタ

15	14	13	12	11	10	9	8
PKPWR_TOVLD_DEG		EN_PKPWR_IIN_DPM	EN_PKPWR_VSYS	STAT_PKPWR_OVLD	STAT_PKPWR_RELAX		PKPWR_TMAX
R/W-0h		R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	
7	6	5	4	3	2	1	0
EN_EXTILIM	EN_ICHG_IDC_HG	OCP_SW2_HIGH_RANGE	OCP_SW1X_HIGH_RANGE	EN_ACOC	ACOC_VTH	EN_BATDOC	BATDOC_VTH
R/W-1h	R/W-0h	R/W-1h	R/W-1h	R/W-0h	R/W-1h	R/W-1h	R/W-1h

表 7-36. REG0x31\_ChargeOption2 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-14	PKPWR_TOVLD_DEG	R/W	0h	ピーク電力モードでの入力過負荷時間 00b = 1ms 01b = 2ms 10b = 5ms 11b = 10ms
13	EN_PKPWR_IIN_DPM	R/W	0h	入力電流オーバーシュートによってトリガされるピーク電力モードを有効にします。EN_PKPWR_IIN_DPM と EN_PKPWR_VSYS が 0b の場合、ピーク電力モードは無効化されます。アダプタを取り外すと、このビットは 0b にリセットされます。 0b = 無効化 1b = 有効化
12	EN_PKPWR_VSYS	R/W	0h	システム電圧アンダーシュートによってトリガされるピーク電力モードを有効にします。EN_PKPWR_IIN_DPM と EN_PKPWR_VSYS が 0b の場合、ピーク電力モードは無効化されます。アダプタを取り外すと、このビットは 0b にリセットされます。 0b = 無効化 1b = 有効化
11	STAT_PKPWR_OVLD	R/W	0h	デバイスが過負荷サイクル中であることを示します。過負荷サイクルを解消するには、0 を書き込みます。 0b = ピーク内ではない 1b = ピーク内
10	STAT_PKPWR_RELAX	R/W	0h	デバイスがリラクゼーション サイクル状態であることを示すインジケータ。リラクゼーション サイクルを終了するには、0 を書き込みます。 0b = リラクゼーション 中ではありません 1b = リラクゼーション中
9-8	PKPWR_TMAX	R/W	0h	ピーク電力モードの過負荷とリラクゼーション サイクル時間。 00b = 20ms 01b = 40ms 10b = 80ms 11b = 1s
7	EN_EXTILIM	R/W	1h	ILIM_HIZ ピンを有効にして入力電流制限を設定 0b = 無効 (入力電流制限は IIN_HOST () によって設定されます) 1b = 有効 (入力電流制限は ILIM_HIZ ピンと IIN_HOST () のうち、より低い値によって設定されます)

**表 7-36. REG0x31\_ChargeOption2 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
6	EN_ICHG_IDCHG	R/W	0h	放電電流と充電電流の IBAT ピン モニタの選択 0b = 放電電流としての IBAT ピン 1b = 充電電流としての IBAT ピン
5	OCP_SW2_HIGH_RANGE	R/W	1h	Q4 Vds を検出することによる過電流保護スレッシュホールド。この故障がスイッチング 1 サイクルの間連続して発生すると、コンバータはラッチオフされます。コンバータを再度有効にするには、EN_HIZ ビットを 0 → 1 → 0 にトグルする必要があります。 0b = 150mV 1b = 260mV
4	OCP_SW1X_HIGH_RANGE	R/W	1h	RAC 抵抗の両端電圧を検出して行う過電流保護スレッシュホールド。この故障が 1 スwitching サイクルの間連続して発生すると、コンバータはラッチオフされます。コンバータを再度有効にするには、EN_HIZ ビットを 0 → 1 → 0 にトグルする必要があります。 0b = 300mV (VSYS_UVP 時は 150mV) (Q1_A および Q1_B) 1b = 450mV (VSYS_UVP 時は 300mV) (Q1_A および Q1_B)
3	EN_ACOC	R/W	0h	ACOC の有効化 ACP_A と ACN_A、および ACP_B と ACN_B 間の電圧を検出して行う入力過電流 (ACOC) 保護。ACOC が発生すると (250µs のブランキング時間後)、コンバータは無効になります。 0b = 無効化 1b = 有効化
2	ACOC_VTH	R/W	1h	ACOC 制限 RAC から検出される電流を基準として、ACOC スレッシュホールドを ILIM2_VTH の割合で設定します。 0b = 1.33 1b = 2
1	EN_BATDOC	R/W	1h	BATDOC の有効化 SRN と SRP 間の電圧を検出して行うバッテリー放電過電流 (BATDOC) 保護。BATDOC 時、コンバータは無効になります。 0b = 無効化 1b = 有効化
0	BATDOC_VTH	R/W	1h	バッテリー放電過電流スレッシュホールドを、PROCHOT バッテリー放電電流制限の割合として設定します。 0b = 2 1b = 3

### 7.7.21 REG0x32\_ChargeOption3 レジスタ (オフセット = 32h) [リセット = 0574h]

図 7-34 に、REG0x32\_ChargeOption3 を示し、表 7-37 に、その説明を示します。

概略表に戻ります。

図 7-34. REG0x32\_ChargeOption3 レジスタ

15	14	13	12	11	10	9	8
EN_HIZ	REG_RESET	DETECT_VIND PM	EN_OTG	EN_ICO_MOD E	EN_PORT_CT RL	EN_VSYS_MIN_SOFT_SR	
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-1h	R/W-1h	
7	6	5	4	3	2	1	0
BATFET_ENZ	VSYSMAX_CL AMP_EN	OTG_VAP_MO DE	IL_AVG		CMP_EN	BATFETOFF_H IZ	PSYS_OTG_ID CHG
R/W-0h	R/W-1h	R/W-1h	R/W-2h		R/W-1h	R/W-0h	R/W-0h

表 7-37. REG0x32\_ChargeOption3 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	EN_HIZ	R/W	0h	デバイス Hi-Z モードの有効化 充電器がハイインピーダンスモードのとき、デバイスは最小の静止電流を消費します。VBUS が UVLO 以上の場合。REGN LDO はオンのままで、システムにバッテリーから電力が供給されます。  0b = 無効化 1b = 有効化
14	REG_RESET	R/W	0h	リセットレジスタ 以下を除き、すべての R/W レジスタおよび R レジスタはデフォルト設定に戻ります: CHRG_STAT、MODE_STAT、HIDRV1_STAT、LODRV1_STAT、HIDRV2_STAT、LODRV2_STAT、PWM_FREQ  0b = アイドル 1b = リセット
13	DETECT_VINDPM	R/W	0h	VINDPM スレッシュホールドは、VBUS 測定結果から 1.28V を引いた値を基準に設定されます。VBUS を測定するため、コンバータは無効化されます。VBUS の測定が完了した後、VINDPM () には VBUS - 1.28V の値が書き込まれます。その後、このビットは 0 に戻り、コンバータが開始します。  0b = アイドル 1b = VIN を測定、VIN- 1.28V を VINDPM に書き込みます
12	EN_OTG	R/W	0h	OTG モードを有効化 EN_OTG ピンが HIGH のとき、デバイスは OTG モードで動作します。  0b = 無効化 1b = 有効化
11	EN_ICO_MODE	R/W	0h	ICO アルゴリズムを有効化  0b = 無効化 1b = 有効化
10	EN_PORT_CTRL	R/W	1h	デュアルポートアプリケーション用に BATFET 制御を有効化:  0b = HIZ BATDRV ピンによる BATFET 制御を無効化 1b = アクティブ BATDRV ピンによる BATFET 制御を有効化
9-8	EN_VSYS_MIN_SOFT_SR	R/W	1h	VSYS_MIN のステップアップ遷移時における VSYS_MIN のソフトスローレート制御。ステップダウンの場合、ソフト遷移は必要ありません。  00b = 無効化 01b = 6.25mV/us 10b = 3.125mV/us 11b = 1.5625mV/us

**表 7-37. REG0x32\_ChargeOption3 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
7	BATFET_ENZ	R/W	0h	バッテリーのみの低電力モードでは BATFET をオフにします。OTG モード時や AC 接続時など、低電力モードでない場合、このビット設定は無視され、無効になります。 0b = BATFET を強制的にオフにしません 1b = BATFET を強制的にオフにします
6	VSYSMAX_CLAMP_EN	R/W	1h	バッテリーが接続されていない場合に、VBAT とともに VSYS が上昇するのを防ぐため、VSYSMAX のレギュレーション目標値をクランプします。 0b = 無効化 1b = 有効化
5	OTG_VAP_MODE	R/W	1h	外部 EN_OTG ピンの選択により制御されます。 0b = VAP モード 1b = OTG モード
4-3	IL_AVG	R/W	2h	4 レベルのインダクタ平均電流クランプ。 00b = 10A 01b = 18A 10b = 24A 11b = 無効化 (内部 30A 制限値)
2	CMP_EN	R/W	1h	Low 有効の独立コンパレータを有効化。 0b = 無効化 1b = 有効化
1	BATFETOFF_HIZ	R/W	0h	HIZ モード中に BATFET をオフにします。 0b = オン 1b = オフ
0	PSYS_OTG_IDCHG	R/W	0h	OTG モードでの PSYS 定義。 0b = PSYS は、バッテリー放電電力から OTG 出力電力を差し引いた値です 1b = PSYS はバッテリーの放電電力のみとします

### 7.7.22 REG0x33\_ProchotOption0\_Register (オフセット = 33h) [リセット = 4A39h]

図 7-35 に、REG0x33\_ProchotOption0\_Register を示し、表 7-38 に、その説明を示します。

概略表に戻ります。

図 7-35. REG0x33\_ProchotOption0\_Register

15	14	13	12	11	10	9	8
ILIM2_VTH				ICRIT_DEG		PROCHOT_VIN DPM_80_90	
R/W-9h				R/W-1h		R/W-0h	
7	6	5	4	3	2	1	0
VSYS_TH1					INOM_DEG		LOWER_PROC HOT_VINDPM
R/W-Eh					R/W-0h		R/W-1h

表 7-38. REG0x33\_ProchotOption0\_Register のフィールド説明

ビット	フィールド	タイプ	リセット	説明
15-11	ILIM2_VTH	R/W	9h	ILIM2 スレッシュホールド 00000b = OutOfRange_0x00 00001b = 110_percent 00010b = 115_percent 00011b = 120_percent 00100b = 125_percent 00101b = 130_percent 00110b = 135_percent 00111b = 140_percent 01000b = 145_percent 01001b = 150_percent 01010b = 155_percent 01011b = 160_percent 01100b = 165_percent 01101b = 170_percent 01110b = 175_percent 01111b = 180_percent 10000b = 185_percent 10001b = 190_percent 10010b = 195_percent 10011b = 200_percent 10100b = 205_percent 10101b = 210_percent 10110b = 215_percent 10111b = 220_percent 11000b = 225_percent 11001b = 230_percent 11010b = 250_percent 11011b = 300_percent 11100b = 350_percent 11101b = 400_percent 11110b = 450_percent 11111b = OutOfRange_0x1F
10-9	ICRIT_DEG	R/W	1h	PROCHOT をトリガするための ICRIT のグリッチ除去時間 00b = 12us (Min)/14.5us (Typ.)/17us (Max) 01b = 93us (Min)/111us (Typ.)/129us (Max) 10b = 372us (Min)/443us (Typ.)/513us (Max) 11b = 745us (Min)/873us (Typ.)/1000us (Max)

**表 7-38. REG0x33\_ProchotOption0\_Register のフィールド説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
8	PROCHOT_VINDPM_80_90	R/W	0h	PROCHOT_VINDPM コンパレータの下側スレッショルド。 LOWER_PROCHOT_VINDPM = 1 の場合、PROCHOT_VINDPM の スレッショルドはこの設定によって決まります。  0b = VINDPM の 83% 1b = VINDPM の 91%
7-2	VSYS_TH1	R/W	Eh	VAP モードで VBUS 放電をトリガする VSYS のスレッショルド。  POR: 6400mV (Eh) 範囲: 5000mV ~ 11300mV (0h – 3Fh) ビット ステップ: 100mV オフセット: 5000mV
1	INOM_DEG	R/W	0h	INOM グリッチ除去時間  0b = 0.84ms (min)/0.988ms (typ.)/1.14ms (max) 1b = 54ms (min)/64ms (typ.)/73ms (max)
0	LOWER_PROCHOT_VINDPM	R/W	1h	PROCHOT_VINDPM コンパレータの下限スレッショルドを有効にします:  0b = PROCHOT_VINDPM は VINDPM REG0x3D 設定に従います 1b = PROCHOT_VINDPM が低下し、PROCHOT_VINDPM_80_90 ビット 設定によって決定されます

### 7.7.23 REG0x34\_ProchotOption1 レジスタ (オフセット = 34h) [リセット = 41A0h]

図 7-36 に、REG0x34\_ProchotOption1 を示し、表 7-39 に、その説明を示します。

概略表に戻ります。

図 7-36. REG0x34\_ProchotOption1 レジスタ

15		14		13		12		11		10		9		8	
IDCHG_TH1										IDCHG_DEG1					
R/W-10h										R/W-1h					
7		6		5		4		3		2		1		0	
PP_VINDPM	PP_CMP	PP_ICRIT	PP_INOM	PP_IDCHG1	PP_VSYS	PP_BATPRES	PP_ACOK								
R/W-1h	R/W-0h	R/W-1h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h								

表 7-39. REG0x34\_ProchotOption1 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-10	IDCHG_TH1	R/W	10h	IDCHG レベル 1 スレッショルド 6 ビット、範囲、1500A ~ 33A (5mΩ RSR)、ステップ 500mA。すべてのコードに対して 1500mA のオフセットがあります SRN と SRP の間の電流を測定します。 放電電流がスレッショルドを超えたときにトリガされます。 値が 000000b にプログラムされている場合、PROCHOT は常にトリガされます。 デフォルト: 9500mA または 010000b  POR: 9500mA (10h) 範囲: 1500mA ~ 33000mA (0h ~ 3Fh) ビット ステップ: 500mA オフセット: 1500mA
9-8	IDCHG_DEG1	R/W	1h	IDCHG グリッチ除去時間  00b = 69ms (min)/78ms (Typ.)/93.6ms (max) 01b = 1.1sec (min)/1.25sec (Typ.)/1.4sec (max) 10b = 4.4sec (min)/5sec (Typ.)/5.6sec (max) 11b = 17.5sec (min)/20sec (Typ.)/22.3sec (max)
7	PP_VINDPM	R/W	1h	VINDPM PROCHOT プロファイルの有効化  0b = 無効化 1b = 有効化
6	PP_CMP	R/W	0h	COMP PROCHOT プロファイルの有効化  0b = 無効化 1b = 有効化
5	PP_ICRIT	R/W	1h	ICRIT PROCHOT プロファイルの有効化  0b = 無効化 1b = 有効化
4	PP_INOM	R/W	0h	INOM PROCHOT プロファイルの有効化  0b = 無効化 1b = 有効化
3	PP_IDCHG1	R/W	0h	IDCHG1 PROCHOT プロファイルの有効化  0b = 無効化 1b = 有効化
2	PP_VSYS	R/W	0h	VSYS PROCHOT プロファイルの有効化  0b = 無効化 1b = 有効化

**表 7-39. REG0x34\_ProchotOption1 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
1	PP_BATPRES	R/W	0h	バッテリ取り外し PROCHOT プロファイルの有効化 バッテリが取り外された後、PROCHOT において PP_BATPRES が有効になっている場合、PROCHOT ピンは一回だけ立ち下がりパルスを出力します。  0b = 無効化 1b = 有効化
0	PP_ACOK	R/W	0h	アダプタ取り外し PROCHOT プロファイルを有効化。 アダプタが取り外された後、PROCHOT において PP_ACOK が有効になっている場合、PROCHOT ピンは 1 回だけ立ち下がりパルスを出力します。  0b = 無効化 1b = 有効化

## 7.7.24 REG0x35\_ADCOption レジスタ (オフセット = 35h) [リセット = 9000h]

図 7-37 に、REG0x35\_ADCOption を示し、表 7-40 に、その説明を示します。

概略表に戻ります。

図 7-37. REG0x35\_ADCOption レジスタ

15	14	13	12	11	10	9	8
ADC_RATE	ADC_EN	ADC_SAMPLE		ADC_AVG	ADC_AVG_INIT	予約済み	
R/W-1h	R/W-0h	R/W-1h		R/W-0h	R/W-0h	R-0h	
7	6	5	4	3	2	1	0
EN_ADC_CMPIN	EN_ADC_VBUS	EN_ADC_PSY	EN_ADC_IIN	予約済み	EN_ADC_IBAT	EN_ADC_VSY	EN_ADC_VBAT
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R-0h	R/W-0h	R/W-0h	R/W-0h

表 7-40. REG0x35\_ADCOption レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	ADC_RATE	R/W	1h	ADC 変換タイプの選択 標準変換時間は、分解能の精度によって決定されます。 0b = 連続更新。変換結果の更新が、ADC レジスタに対して途切れることなく順次繰り返されます。セット全体の総周期は、有効になっている ADC チャンネル数と、ADC_SAMPLE 設定で決まる各チャンネルの変換時間によって決まります。 1b = ワンショット更新。ADC_START = 1 の後、ADC レジスタへの変換結果の更新を 1 セット実行します。セット全体の総周期は、有効になっている ADC チャンネル数と、ADC_SAMPLE 設定で決まる各チャンネルの変換時間によって決まります。
14	ADC_EN	R/W	0h	ADC 変換イネーブル コマンド。 ADC_RATE = 0b のワンショット ADC 設定では、ワンショット更新が完了すると、このビットは自動的に 0 にリセットされます 0b = アイドル 1b = スタート
13-12	ADC_SAMPLE	R/W	1h	ADC サンプル分解能の選択では、各チャンネルの変換時間も分解能に基づいて決定されます。 00b = 15 ビットの有効分解能 (チャンネルごとに 24ms の変換時間) 01b = 14 ビットの有効分解能 (チャンネルごとに 12ms の変換時間) 10b = 13 ビットの有効分解能 (チャンネルごとに 6ms の変換時間) 11b = 予約済み
11	ADC_AVG	R/W	0h	ADC 平均制御 0b = 単一値 1b = 移動平均
10	ADC_AVG_INIT	R/W	0h	ADC 平均初期値制御 0b = 既存のレジスタ値を使用して平均を開始 1b = 新しい ADC 変換を使用して平均を開始
9-8	予約済み	R	0h	予約済み
7	EN_ADC_CMPIN	R/W	0h	CMPIN_TR ピン電圧 ADC チャンネルを有効化 0b = 無効化 1b = 有効化
6	EN_ADC_VBUS	R/W	0h	VBUS ピン電圧 ADC チャンネルを有効化 0b = 無効化 1b = 有効化

**表 7-40. REG0x35\_ADCAOption レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
5	EN_ADC_PSYS	R/W	0h	PSYS ピン電圧 ADC チャンネルを有効化 0b = 無効化 1b = 有効化
4	EN_ADC_IIN	R/W	0h	IIN ADC を有効化 0b = 無効化 1b = 有効化
3	予約済み	R	0h	予約済み
2	EN_ADC_IBAT	R/W	0h	ICHG ADC を有効化 0b = 無効化 1b = 有効化
1	EN_ADC_VSYS	R/W	0h	VSYS ピン電圧 ADC チャンネルを有効化 0b = 無効化 1b = 有効化
0	EN_ADC_VBAT	R/W	0h	SRN ピン電圧 ADC チャンネルを有効化 0b = 無効化 1b = 有効化

### 7.7.25 REG0x36\_ChargeOption4 レジスタ (オフセット = 36h) [リセット = 0048h]

図 7-38 に、REG0x36\_ChargeOption4 を示し、表 7-41 に、その説明を示します。

概略表に戻ります。

図 7-38. REG0x36\_ChargeOption4 レジスタ

15	14	13	12	11	10	9	8
VSYS_UVP			EN_DITHER		VSYS_UVP_NO_HICCUP	PP_VBUS_VAP	STAT_VBUS_VAP
R/W-0h			R/W-0h		R/W-0h	R/W-0h	R-0h
7	6	5	4	3	2	1	0
IDCHG_DEG2		IDCHG_TH2			PP_IDCHG2	STAT_IDCHG2	STAT_PTM
R/W-1h		R/W-1h			R/W-0h	R-0h	R-0h

表 7-41. REG0x36\_ChargeOption4 レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-13	VSYS_UVP	R/W	0h	VSYS の低電圧ロックアウト:UVP がトリガされると、充電器はヒカップモードに入ります。その後、90 秒以内に再起動が 7 回失敗すると、充電器はラッチオフされます。UVP 中のヒカップモードは、VSYS_UVP_NO_HICCUP = 1b に設定することで無効にできます。 000b = 2.4V 001b = 3.2V 010b = 4.0V 011b = 4.8V 100b = 5.6V 101b = 6.4V 110b = 7.2V 111b = 8.0V
12-11	EN_DITHER	R/W	0h	周波数ディザリング設定 00b = 無効化 01b = 1X 10b = 2X 11b = 3X
10	VSYS_UVP_NO_HICCUP	R/W	0h	VSYS_UVP ヒカップモード動作を無効化します: 0b = ヒカップモードを有効化 1b = ヒカップモードを無効化
9	PP_VBUS_VAP	R/W	0h	VBUS_VAP PROCHOT プロファイルを有効化 0b = 無効化 1b = 有効化
8	STAT_VBUS_VAP	R	0h	STAT_VBUS_VAP 0b = トリガなし 1b = トリガあり
7-6	IDCHG_DEG2	R/W	1h	バッテリー放電電流制限 2 のグリッチ除去時間 00b = 81us (min)/98us (Typ.)/115us (max) 01b = 1.3ms (min)/1.55ms (Typ.)/1.8ms (max) 10b = 5.2ms (min)/6.25ms (Typ.)/7.3ms (max) 11b = 10.4ms (min)/12.5ms (Typ.)/14.6ms (max)

**表 7-41. REG0x36\_ChargeOption4 レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
5-3	IDCHG_TH2	R/W	1h	バッテリ放電電流制限 2 は、IDCHG_TH1 のパーセンテージに基づいています。IDCHG_TH2 を 40A より大きく設定すると、精度が低下します。  000b = 125%*IDCHG_TH1 001b = 150%*IDCHG_TH1 010b = 175%*IDCHG_TH1 011b = 200%*IDCHG_TH1 100b = 250%*IDCHG_TH1 101b = 300%*IDCHG_TH1 110b = 350%*IDCHG_TH1 111b = 400%*IDCHG_TH1
2	PP_IDCHG2	R/W	0h	IDCHG_TH2 PROCHOT プロファイルを有効化  0b = 無効化 1b = 有効化
1	STAT_IDCHG2	R	0h	このステータスは、ホストが読み取るまでラッチされます。  0b = トリガなし 1b = トリガあり
0	STAT_PTM	R	0h	PTM 動作ステータス ビット モニタ  0b = アクティブではない 1b = アクティブ

### 7.7.26 REG0x37\_Vmin\_Active\_Protection レジスタ (オフセット = 37h) [リセット = 0024h]

図 7-39 に、REG0x37\_Vmin\_Active\_Protection を示し、表 7-42 に、その説明を示します。

概略表に戻ります。

図 7-39. REG0x37\_Vmin\_Active\_Protection レジスタ

15	14	13	12	11	10	9	8
VBUS_VAP_TH							DIS_BATOVP_20MA
R/W-0h							R/W-0h
7	6	5	4	3	2	1	0
VSYS_TH2						EN_VSYSTH2_FOLLOW_VSYSTH1	EN_FRS
R/W-9h						R/W-0h	R/W-0h

表 7-42. REG0x37\_Vmin\_Active\_Protection レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-9	VBUS_VAP_TH	R/W	0h	VAP Mode2 VBUS/PROCHOT トリガ電圧スレッシュホールド POR: 3200mV (0h) 範囲: 3200mV ~ 15900mV (0h – 7Fh) ビット ステップ: 100mV オフセット: 3200mV
8	DIS_BATOVP_20MA	R/W	0h	VSYS ピンを流れる BATOVP 20mA 放電電流を無効化 0b = BATOVP 時に 20mA で放電 1b = BATOVP 時に 20mA で放電しません
7-2	VSYS_TH2	R/W	9h	VAP Mode2 VBUS/PROCHOT トリガ電圧スレッシュホールド POR: 5900mV (9h) 範囲: 5000mV ~ 11300mV (0h – 3Fh) ビット ステップ: 100mV オフセット: 5000mV
1	EN_VSYSTH2_FOLLOW_VSYSTH1	R/W	0h	内部の VSYS_TH2 を VSYS_TH1 の設定に従わせ、VSYS_TH2 レジスタの設定を無視します 0b = 無効化 1b = 有効化
0	EN_FRS	R/W	0h	高速ロール スワップ機能の有効化 0b = 無効化 1b = 有効化

### 7.7.27 REG0x3B\_OTG\_VOLTAGE レジスタ (オフセット = 3Bh) [リセット = 03E8h]

図 7-40 に、REG0x3B\_OTG\_VOLTAGE を示し、表 7-43 に、その説明を示します。

概略表に戻ります。

図 7-40. REG0x3B\_OTG\_VOLTAGE レジスタ

15	14	13	12	11	10	9	8
予約済み			OTG_VOLTAGE				
R-0h			R/W-FAh				
7	6	5	4	3	2	1	0
OTG_VOLTAGE						予約済み	
R/W-FAh						R-0h	

表 7-43. REG0x3B\_OTG\_VOLTAGE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-13	予約済み	R	0h	予約済み
12-2	OTG_VOLTAGE	R/W	FAh	OTG 出力電圧レギュレーション: 注: クランプ 上限値または下限値を超える値を書き込むと、レジスタには実際にはそのクランプ 上限値または下限値が設定されます。  POR: 5000mV (FAh) 範囲: 3000mV – 38000mV (96h – 76Ch) クランプ Low クランプ High ビットステップ: 20mV
1-0	予約済み	R	0h	予約済み

### 7.7.28 REG0x3C\_OTG\_CURRENT レジスタ (オフセット = 3Ch) [リセット = 01E0h]

図 7-41 に、REG0x3C\_OTG\_CURRENT を示し、表 7-44 に、その説明を示します。

概略表に戻ります。

図 7-41. REG0x3C\_OTG\_CURRENT レジスタ

15	14	13	12	11	10	9	8
予約済み					OTG_CURRENT		
R-0h					R/W-78h		
7	6	5	4	3	2	1	0
OTG_CURRENT						予約済み	
R/W-78h						R-0h	

表 7-44. REG0x3C\_OTG\_CURRENT レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-11	予約済み	R	0h	予約済み
10-2	OTG_CURRENT	R/W	78h	10mΩ Rac 電流センスによる OTG 出力電流制限: 注: クランプ 上限値または下限値を超える値を書き込むと、レジスタには実際にはそのクランプ 上限値または下限値が設定されます。  POR: 3000mA (78h) 範囲: 100mA-8200mA (4h-148h) クランプ Low クランプ High ビットステップ: 25mA
1-0	予約済み	R	0h	予約済み

### 7.7.29 REG0x3D\_VINDPM レジスタ (オフセット = 3Dh) [リセット = 0280h]

図 7-42 に、REG0x3D\_VINDPM を示し、表 7-45 に、その説明を示します。

概略表に戻ります。

図 7-42. REG0x3D\_VINDPM レジスタ

15	14	13	12	11	10	9	8
予約済み				VINDPM			
R-0h				R/W-A0h			
7	6	5	4	3	2	1	0
VINDPM						予約済み	
R/W-A0h						R-0h	

表 7-45. REG0x3D\_VINDPM レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-13	予約済み	R	0h	予約済み
12-2	VINDPM	R/W	A0h	入力電圧制限: 注: クランプ上限または下限を超える値を書き込んだ場合、レジスタにはクランプ上限または下限の値が設定されます。  POR: 3200mV (A0h) 範囲: 3200mV – 38000mV (A0h – 76Ch) クランプ Low クランプ High ビットステップ: 20mV
1-0	予約済み	R	0h	予約済み

### 7.7.30 REG0x3E\_VSYS\_MIN レジスタ (オフセット = 3Eh) [リセット = 0528h]

図 7-43 に、REG0x3E\_VSYS\_MIN を示し、表 7-46 に、その説明を示します。

概略表に戻ります。

図 7-43. REG0x3E\_VSYS\_MIN レジスタ

15	14	13	12	11	10	9	8
予約済み				VSYS_MIN			
R-0h				R/W-528h			
7	6	5	4	3	2	1	0
VSYS_MIN							
R/W-528h							

表 7-46. REG0x3E\_VSYS\_MIN レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-13	予約済み	R	0h	予約済み
12-0	VSYS_MIN	R/W	528h	<p>最小システム電圧構成レジスタ 注: クランプ上限または下限を超える値を書き込んだ場合、レジスタにはクランプ上限または下限の値が設定されます。</p> <p>POR: 6600mV (528h) 範囲: 5000mV – 21000mV (3E8h – 1068h) クランプ Low クランプ High ビットステップ: 5mV モード: 2s 6600mV</p> <p>モード: 3s 9200mV POR: 9200mV (730h)</p> <p>モード: 4s 12300mV POR: 12300mV (99Ch)</p> <p>モード: 5s 15400mV POR: 15400mV (C08h)</p>

### 7.7.31 REG0x3F\_IIN\_HOST レジスタ (オフセット = 3Fh) [リセット = 0320h]

図 7-44 に、REG0x3F\_IIN\_HOST を示し、表 7-47 に、その説明を示します。

概略表に戻ります。

図 7-44. REG0x3F\_IIN\_HOST レジスタ

15	14	13	12	11	10	9	8
予約済み					IIN_HOST		
R-0h					R/W-C8h		
7	6	5	4	3	2	1	0
IIN_HOST					予約済み		
R/W-C8h					R-0h		

表 7-47. REG0x3F\_IIN\_HOST レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-11	予約済み	R	0h	予約済み
10-2	IIN_HOST	R/W	C8h	10mΩ 検出抵抗による最大入力電流制限: 注: クランプ上限または下限を超える値を書き込んだ場合、レジスタにはクランプ上限または下限の値が設定されます。  POR: 5000mA (C8h) 範囲: 400mA-8200mA (10h-148h) クランプ Low クランプ High ビットステップ: 25mA
1-0	予約済み	R	0h	予約済み

### 7.7.32 REG0x60\_AUTOTUNE\_READ レジスタ (オフセット = 60h) [リセット = 0000h]

図 7-45 に、REG0x60\_AUTOTUNE\_READ を示し、表 7-48 に、その説明を示します。

概略表に戻ります。

図 7-45. REG0x60\_AUTOTUNE\_READ レジスタ

15	14	13	12	11	10	9	8
AUTOTUNE_A							
R-0h							
7	6	5	4	3	2	1	0
AUTOTUNE_B							
R-0h							

表 7-48. REG0x60\_AUTOTUNE\_READ レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-8	AUTOTUNE_A	R	0h	位相 A インダクタ時定数 L ( $\mu\text{H}$ )/DCR ( $\text{m}\Omega$ ) の値: $\text{AUTOTUNE\_A} = 256 - 265 * L (\mu\text{H}) / \text{DCR} (\text{m}\Omega)$ 。コンバータがシャットオフされると、これらのビットは 0 に戻ります。
7-0	AUTOTUNE_B	R	0h	位相 B インダクタ時定数 L ( $\mu\text{H}$ )/DCR ( $\text{m}\Omega$ ) の値: $\text{AUTOTUNE\_A} = 256 - 265 * L (\mu\text{H}) / \text{DCR} (\text{m}\Omega)$ 。コンバータがシャットオフされると、これらのビットは 0 に戻ります。

### 7.7.33 REG0x61\_AUTOTUNE\_FORCE レジスタ (オフセット = 61h) [リセット = C8C8h]

図 7-46 に、REG0x61\_AUTOTUNE\_FORCE を示し、表 7-49 に、その説明を示します。

概略表に戻ります。

図 7-46. REG0x61\_AUTOTUNE\_FORCE レジスタ

15	14	13	12	11	10	9	8
FORCE_AUTOTUNE_A							
R/W-C8h							
7	6	5	4	3	2	1	0
FORCE_AUTOTUNE_B							
R/W-C8h							

表 7-49. REG0x61\_AUTOTUNE\_FORCE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-8	FORCE_AUTOTUNE_A	R/W	C8h	位相 A のインダクタ時定数 L (μH)/DCR (mΩ) の強制定定値: FORCE_AUTOTUNE_A = 256 - 265 * L (μH)/DCR (mΩ)。デフォルト値 0xC8 は、0.211μH/mΩ を表します
7-0	FORCE_AUTOTUNE_B	R/W	C8h	位相 B のインダクタ時定数 L (μH)/DCR (mΩ) の強制定定値: FORCE_AUTOTUNE_B = 256 - 265 * L (μH)/DCR (mΩ)、デフォルト値 0xC8 は 0.211μH/mΩ を表します

### 7.7.34 REG0x62\_GM\_ADJUST\_FORCE レジスタ (オフセット = 62h) [リセット = 00C5h]

図 7-47 に、REG0x62\_GM\_ADJUST\_FORCE を示し、表 7-50 に、その説明を示します。

概略表に戻ります。

図 7-47. REG0x62\_GM\_ADJUST\_FORCE レジスタ

15	14	13	12	11	10	9	8
GM_ADJUST						FORCE_UPDATE	予約済み
R-0h						R/W-0h	R-0h
7	6	5	4	3	2	1	0
FORCE_GM_ADJUST						FORCE_GM_ADJUST_EN	FORCE_AUTOTUNE_EN
R/W-31h						R/W-0h	R/W-1h

表 7-50. REG0x62\_GM\_ADJUST\_FORCE レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-10	GM_ADJUST	R	0h	インダクタ DCR の自動適応調整値。コンバータがシャットオフすると、この値は 0 になります。コンバータがスイッチングを開始し、FORCE_GM_ADJUST_EN = 1b の場合、GM_ADJUST は FORCE_GM_ADJUST + 1 の固定値に設定されます。
9	FORCE_UPDATE	R/W	0h	インダクタの DCR 電流センシングで有効にするため、FORCE_AUTOTUNE_A、FORCE_AUTOTUNE_B、FORCE_GM_ADJUST の値を更新します。このビットを 0b から 1b に書き込むと、新しい強制設定値を反映するためにコンバータは自動的に停止し、その後再起動します。一回の更新が完了すると、コンバータは自動的にスイッチングを再開し、このビットは 0b にリセットされます。  0b = アイドル 1b = FORCE_AUTOTUNE_A、FORCE_AUTOTUNE_B、および FORCE_GM_ADJUST の値をコンバータに反映させます
8	予約済み	R	0h	予約済み
7-2	FORCE_GM_ADJUST	R/W	31h	インダクタ DCR 用の GM 調整値を強制設定します: GM_ADJUST = 71.25 - 272/DCR (mΩ)、デフォルト値 0x31 は 12.2mΩ に対応します
1	FORCE_GM_ADJUST_EN	R/W	0h	インダクタの DCR 電流検出に対して FORCE_GM_ADJUST を有効にします。FORCE_UPDATE ビットを 0b から 1b に書き込むと、これらの強制設定値を更新するため、コンバータは自動的に停止して再起動します。他の理由でコンバータが再起動した場合でも、このビットが 1b である限り、コンバータは GM_ADJUST を FORCE_GM_ADJUST + 1 の固定値として設定します  0b = FORCE_GM_ADJUST を無効化します 1b = FORCE_GM_ADJUST を有効化します
0	FORCE_AUTOTUNE_EN	R/W	1h	インダクタ DCR 電流検出に対して、FORCE_AUTOTUNE_A および FORCE_AUTOTUNE_B を有効にします。FORCE_UPDATE ビットを 0b から 1b に書き込むと、これらの強制設定値を更新するため、コンバータは自動的に停止して再起動します。他の理由でコンバータが再起動した場合でも、このビットが 1b である限り、コンバータは FORCE_AUTO_TUNE_A/B の値に従い、起動時の自動キャリブレーションは行われません。  0b = Disable FORCE_AUTOTUNE_A、FORCE_AUTOTUNE_B 1b = FORCE_AUTOTUNE_A、FORCE_AUTOTUNE_B を有効化します

### 7.7.35 REG0xFD\_VIRTUAL\_CONTROL レジスタ (オフセット = FDh) [リセット = 0013h]

図 7-48 に、REG0xFD\_VIRTUAL\_CONTROL を示し、表 7-51 に、その説明を示します。

概略表に戻ります。

図 7-48. REG0xFD\_VIRTUAL\_CONTROL レジスタ

15	14	13	12	11	10	9	8
EN_AUTO_CHG	予約済み						EN_OTG
R/W-0h	R-0h						R/W-0h
7	6	5	4	3	2	1	0
REG_RESET	予約済み		EN_EXTILIM	予約済み		WD_RST	WDTMR_ADJ
R/W-0h	R-0h		R/W-1h	R-0h		R/W-0h	R/W-3h

表 7-51. REG0xFD\_VIRTUAL\_CONTROL レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15	EN_AUTO_CHG	R/W	0h	自動充電制御 (バッテリー充電を自動的に再充電および終了): 0b = 無効化 1b = 有効化
14-9	予約済み	R	0h	予約済み
8	EN_OTG	R/W	0h	OTG モードを有効化 EN_OTG ピンが HIGH のとき、デバイスは OTG モードで動作します。 0b = 無効化 1b = 有効化
7	REG_RESET	R/W	0h	リセットレジスタ 以下を除き、すべての R/W レジスタおよび R レジスタはデフォルト設定に戻ります: CHRG_STAT、MODE_STAT、HIDRV1_STAT、LODRV1_STAT、HIDRV2_STAT、LODRV2_STAT 0b = アイドル 1b = リセット
6-5	予約済み	R	0h	予約済み
4	EN_EXTILIM	R/W	1h	ILIM_HIZ ピンを有効にして入力電流制限を設定 0b = 無効 (入力電流制限は IIN_HOST () によって設定されます) 1b = 有効 (入力電流制限は ILIM_HIZ ピンと IIN_HOST () のうち、より低い値によって設定されます)
3	予約済み	R	0h	予約済み
2	WD_RST	R/W	0h	ウォッチドッグ タイマリセット制御: 0b = 通常 1b = リセット (タイマリセット後、ビットは 0 に戻ります)
1-0	WDTMR_ADJ	R/W	3h	ウォッチドッグ タイマの調整 充電電圧または充電電流コマンドを EC ホストが連続して書き込む際の最大遅延時間を設定します。 ウォッチドッグ時間内に CHARGE_VOLTAGE () または CHARGE_CURRENT () への書き込みが行われない場合、CHARGE_CURRENT () を 0mA に設定して充電器は停止します。タイマが満了した後は、CHARGE_CURRENT ()、CHARGE_VOLTAGE ()、WDTMR_ADJ への書き込み、または WD_RST = 1b の設定によりタイマが再開します。値が有効な場合、充電器は再開されます。 00b = 無効化 01b = 5 秒 10b = 88 秒 11b = 175 秒

### 7.7.36 REG0xFE\_Manufacture\_ID レジスタ (オフセット = FEh) [リセット = 0040h]

図 7-49 に、REG0xFE\_Manufacture\_ID を示し、表 7-52 に、その説明を示します。

概略表に戻ります。

図 7-49. REG0xFE\_Manufacture\_ID レジスタ

15	14	13	12	11	10	9	8
予約済み							
R-0h							
7	6	5	4	3	2	1	0
MANUFACTURE_ID							
R-40h							

表 7-52. REG0xFE\_Manufacture\_ID レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-8	予約済み	R	0h	予約済み
7-0	MANUFACTURE_ID	R	40h	メーカー ID: 40h

### 7.7.37 REG0xFF\_Device\_ID レジスタ (オフセット = FFh) [リセット = 0000h]

図 7-50 に、REG0xFF\_Device\_ID を示し、表 7-53 に、その説明を示します。

概略表に戻ります。

図 7-50. REG0xFF\_Device\_ID レジスタ

15	14	13	12	11	10	9	8
予約済み							
R-0h							
7	6	5	4	3	2	1	0
DEVICE_ID							
R-0h							

表 7-53. REG0xFF\_Device\_ID レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
15-8	予約済み	R	0h	予約済み
7-0	DEVICE_ID	R	0h	デバイス ID BQ25785:00 000 000 (0h)



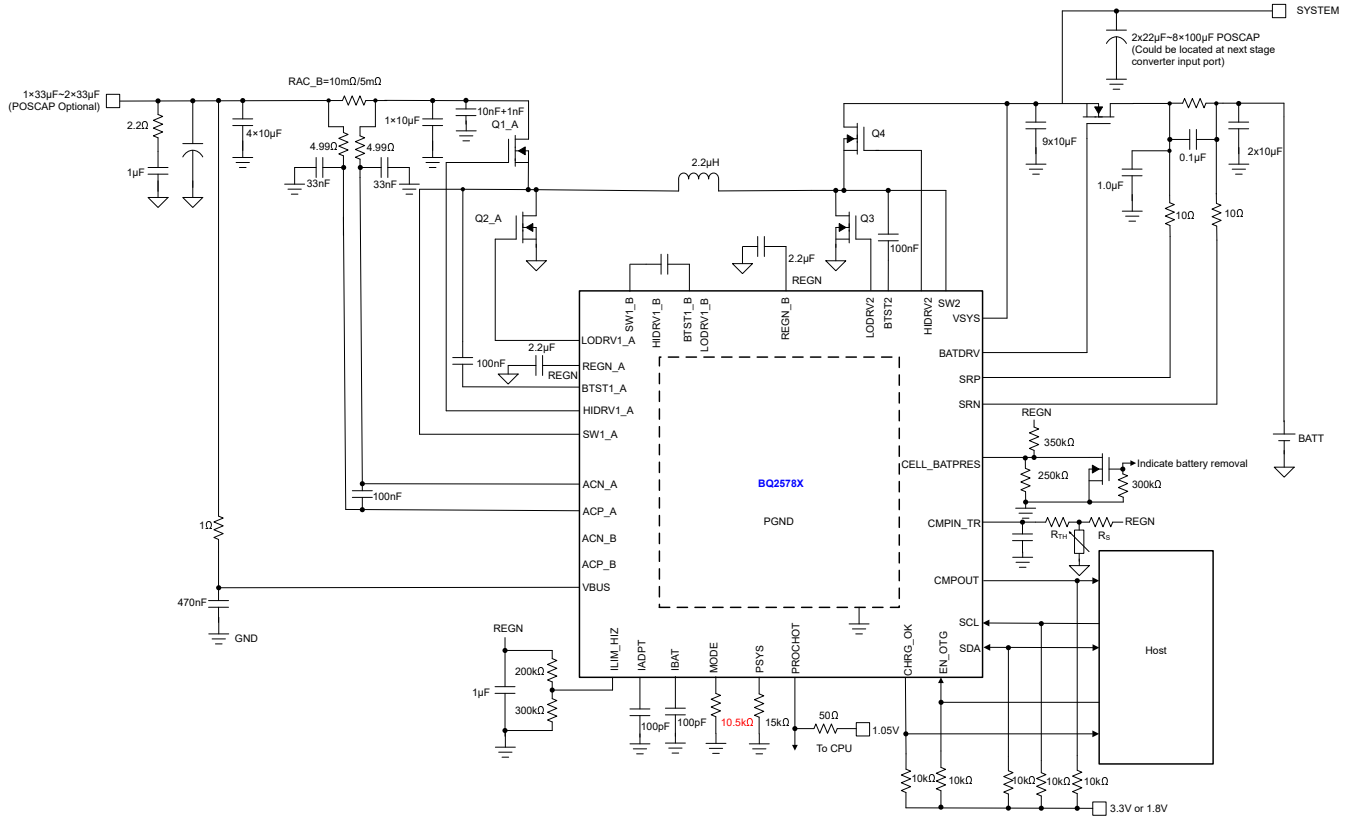


図 8-2. 単相昇降圧コンバータのアプリケーション図

### 8.2.1 設計要件

設計パラメータ	数値の例
入力電圧 <sup>(2)</sup>	3.5V < アダプタ電圧 < 40V
入力電流制限 <sup>(2)</sup>	5A
バッテリー充電電圧 <sup>(1)</sup>	4s バッテリーの場合は 16800mV
バッテリー充電電流 <sup>(1)</sup>	4s バッテリー用 8192mA
最小システム動作電圧 <sup>(1)</sup>	4s バッテリーの場合は 12300mV

- (1) 設定については、バッテリー仕様を参照してください。  
 (2) 入力電圧と入力電流制限の設定については、アダプタの仕様を参照してください。

### 8.2.2 詳細な設計手順

これらのパラメータは、評価ソフトウェアを使用して構成できます。概略アプリケーション回路図 (図 8-1 を参照) に、部品の最小要件を示します。インダクタ、コンデンサ、および MOSFET の選定については、このセクションの残りの部分で説明します。完全なアプリケーション回路図については、評価基板のユーザー ガイドを参照してください。

#### 8.2.2.1 電圧スパイク抑制のための入力スナバおよびフィルタ

アダプタをホット プラグインした際、アダプタ ケーブルの寄生インダクタンスと入力容量によって二次系が形成されます。VBUS ピンで発生する電圧スパイクが IC の最大定格電圧を超えると、IC が損傷する可能性があります。VBUS ピンで過電圧が発生しないようにするため、入力フィルタは慎重に設計し、テストする必要があります。

アダプタのホットプラグイン時に発生する過電圧スパイクを減衰または制限する方法はいくつかあります。入力コンデンサとして ESR の高い電解コンデンサを使用すると、過電圧スパイクを IC の最大ピン定格電圧より十分低いレベルまで効果的に減衰させることができます。高電流耐量の TVS ツェナー ダイオードを使用することで、過電圧レベルを IC にとって

安全なレベルに制限することもできます。しかし、これら 2 つの設計では、低コスト化や小型化を実現することができません。

コスト効率の優れた小型サイズ設計を、[図 8-3](#) に示します。R1 と C1 は、ホットプラグイン時の発振を減衰させるためのダンピング RC ネットワークを構成します。その結果、過電圧スパイクは安全なレベルに制限されます。D1 は VBUS ピンの逆電圧保護のために使用されます。C2 は VBUS ピンのデカップリング コンデンサであり、VBUS ピンのできるだけ近くに配置する必要があります。十分な減衰効果を得るために、R1 が等価 ESR を支配できるよう、C2 の値は C1 の値より小さくする必要があります。R2 は、アダプタのホット プラグイン時に発生する D1 の突入電流を制限し、D1 が損傷するのを防ぐために使用されます。R2 と C2 は、アダプタのホット プラグイン時に VBUS ピンの  $dv/dt$  を制限して突入電流を低減するため、時定数が  $10\mu s$  になるように設定する必要があります。R1 には大きな突入電流が流れます。R1 のパッケージサイズは、抵抗メーカーのデータシートに従い、突入電流による電力損失に十分耐えられるものを選定する必要があります。フィルタ部品の値は、実際のアプリケーションで必ず検証する必要があり、実際の回路に適合させるために微調整が必要になる場合があります。

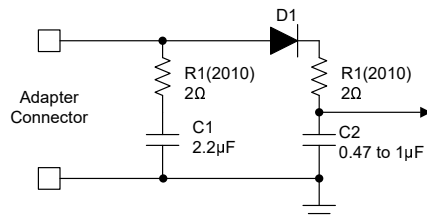


図 8-3. 入力フィルタ

### 8.2.2.2 ACP-ACN 入力フィルタ

BQ25785 では、ACP\_A-ACN\_A および ACP\_B-ACN\_B を用いた入力電流検出が、IINDPM/IOTG レギュレーションの安定性を確保するうえで重要です。基板上の寄生インダクタンスによって ACP\_A-ACN\_A および ACP\_B-ACN\_B に高周波リングが発生し、コンバータが検出するインダクタ電流情報に大きな影響を与える可能性があります。寄生インダクタンスが大きいほど電流検出のリングングも大きくなり、その結果、平均電流制御ループが発振状態になる可能性があります。したがって、ACP\_A-ACN\_A および ACP\_B-ACN\_B の検出情報を条件調整する必要があります。

実際のシステム基板条件では、最良の結果を得るため、また PCB のさまざまな寄生成分によって誘起されるノイズをフィルタするために、以下の回路設計を使用することを推奨します。フィルタは有効で、検出された信号の遅延が小さいため、平均電流モード制御の心配はありません。ACN\_A および ACN\_B 側では、最大容量は下図に示す  $1 \times 10\mu F$  の MLCC です。 $10nF + 1nF$  の EMI フィルタ用コンデンサは、 $10\mu F$  MLCC と比較すると無視できます。ACN\_A および ACN\_B に  $10\mu F$  の MLCC を使用する場合、RAC を介したパルス状の逆電流を防ぐため、ACP\_A-ACN\_A および ACP\_B-ACN\_B 間に  $100nF \sim 220nF$  の差動フィルタ コンデンサを推奨します。

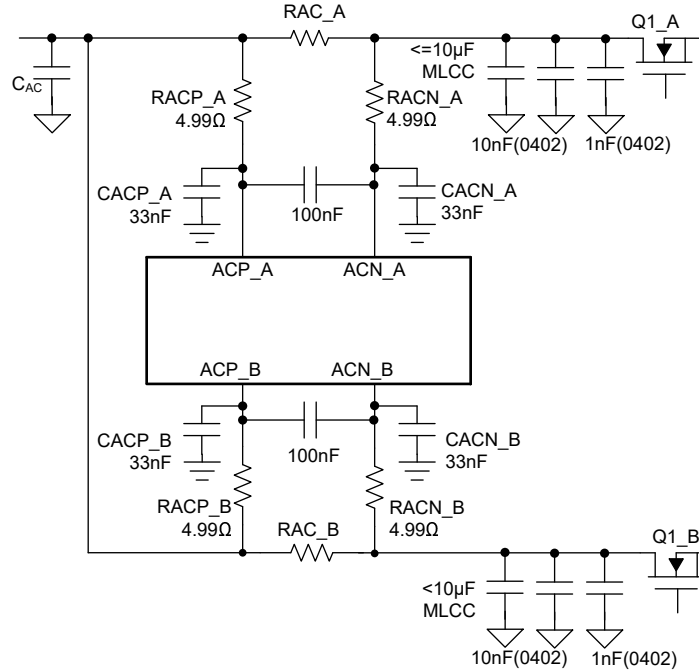


図 8-4. ACN-ACP 入力フィルタ

### 8.2.2.3 インダクタの選択

BQ25785 には、選択可能な固定スイッチング周波数として、600kHz/800kHz の二種類があります。スイッチング周波数を高くすると、より小さなインダクタンスを使用できます。インダクタの飽和電流は、充電電流 ( $I_{CHG}$ ) にリップル電流 ( $I_{RIPPLE}$ ) の半分を加えた値よりも大きくする必要があります：

$$I_{SAT} \geq I_{CHG} + \frac{1}{2}I_{RIPPLE} \quad (3)$$

降圧動作時のインダクタのリップル電流は、入力電圧 ( $V_{IN}$ )、デューティ比 ( $D_{BUCK} = V_{OUT}/V_{IN}$ )、スイッチング周波数 ( $f_s$ )、およびインダクタンス ( $L$ ) に依存します：

$$I_{RIPPLE\_BUCK} = V_{IN} \times D_{BUCK} \times (1 - D_{BUCK}) / (f_s \times L) \quad (4)$$

昇圧動作時のデューティ サイクルは次のようになります：

$$D_{BOOST} = 1 - (V_{IN}/V_{BAT}) \quad (5)$$

また、リップル電流は次のようになります：

$$I_{RIPPLE\_BOOST} = (V_{IN} \times D_{BOOST}) / (f_s \times L) \quad (6)$$

インダクタのリップル電流が最大になるのは、 $D = 0.5$  または  $0.5$  付近のときです。例えば、4 セルのバッテリー パックでは、バッテリー充電電圧の範囲は 12V ~ 16.8V です。28V のアダプタ電圧の場合、バッテリー電圧が 14V のときにインダクタリップル電流が最大になります。

推奨されるインダクタの DCR 範囲は、位相あたり約 5mΩ ~ 25mΩ です。この範囲を超えるインダクタ DCR を使用すると、システムの安定性にリスクが生じる可能性があるため、推奨されません。異なるスイッチング周波数と VBUS 入力電圧を使用する場合の推奨インダクタンスを表 8-1 にまとめます。推奨値より小さいインダクタンスを使用すると、インダクタリップル電流が大きくなり、インダクタ コア損失が増加する可能性があるため、望ましくありません。

**表 8-1. インダクタンスの選択に関する推奨事項**

	VBUS = 20V	VBUS = 28V	VBUS = 36V
Fsw = 600kHz	2.2μH	2.2μH	3.3μH
Fsw = 800kHz	1.5μH	1.5μH	2.2μH

### 8.2.2.4 入力コンデンサ

入力コンデンサは、入力スイッチングによるリップル電流を吸収できる十分なリップル電流定格を備えている必要があります。降圧モードでデューティサイクルが 0.5 の場合、最悪条件での RMS リップル電流は充電電流の半分 (システム負荷がある場合はシステム電流を加えた値) の半分になります。コンバータがデューティ比 50% で動作しない場合でも、デューティサイクルが 50% に最も近いときにコンデンサの RMS 電流が最大となり、その値は 式 7 によって近似できます：

$$I_{CIN} = I_{CHG} \times \sqrt{D \times (1 - D)} \quad (7)$$

入力デカップリングコンデンサには、X7R や X5R などの低 ESR セラミック コンデンサを使用することが推奨されます。このコンデンサは RAC 電流検出の前段に配置し、電力段のハーフブリッジ MOSFET にできるだけ近づけて配置する必要があります。RAC より後の電力段のハーフブリッジより前の容量は、図 8-4 図に示すように、10μF + 10nF + 1nF に制限する必要があります。コンデンサの耐圧定格は、通常の入力電圧レベルより高くする必要があります。入力電圧が 28V の場合は、35V 以上の定格電圧を持つコンデンサを使用することが推奨されます。28V/140W アダプタ設計では、10μF の 0603 サイズのコンデンサを最低 10 個使用することが推奨されます。36V の入力電圧に対しては、50V 以上の定格電圧を持つコンデンサを使用することが推奨されます。電力が 36V/180W に達する場合、10μF 0805 サイズのコンデンサを最低 10 個使用する必要があります。入力電圧が異なる場合の最小入力容量の要件は、以下の対応する表にまとめられています。疑似デュアル位相の場合、RAC\_A と RAC\_B の前に MLCC コンデンサを拡散します。EMI フィルタ目的として、1 × 10nF + 1nF の 0402 パッケージ MLCC コンデンサを位相 A および位相 B の両方のハーフブリッジ MOSFET にできるだけ近い位置に配置することを推奨します。

セラミックコンデンサは DC バイアス効果を示します。この影響により、セラミックコンデンサに DC バイアス電圧が印加されると、実効容量が低下します。これは、充電器の入力コンデンサでも同様に発生します。この影響により、特に入力電圧が高い場合やコンデンサのパッケージサイズが小さい場合に、容量が大幅に低下する可能性があります。DC バイアス電圧印加時のデレイトング特性については、コンデンサメーカーのデータシートを参照してください。動作条件に必要な容量を確保するために、より高い定格電圧のコンデンサや、より大きい公称容量のコンデンサを選択する必要があります。タンタルコンデンサ (POSCAP) は、DC バイアスの影響や温度変動の影響を受けにくいいため、特に 28V ~ 48V の高電力アプリケーションでは推奨されます。

**表 8-2. 28V/140W システムの入力容量要件**

28V/140W システム	最小	標準値	最大
実効入力容量	6μF (MLCC) OTG は不要です 8μF (MLCC) OTG が必要です	6μF (MLCC) + 15μF (POSCAP)	6μF (MLCC) + 2×33μF (POSCAP)
実用的な入力コンデンサ構成	10 × 10μF OTG は不要です (0603 35V の MLCC は、28V のバイアス電圧で実効容量がおおよそ 6% まで低下する場合があります)	10 × 10μF (28V バイアス電圧において 0603 35V MLCC のデレイトングは約 6%) 1 × 15μF (2917 35V POSCAP)	10 × 10μF (28V バイアス電圧において 0603 35V MLCC のデレイトングは約 6%) 2 × 33μF (2917 35V POSCAP)

**表 8-3. 36V/180W システムの入力容量要件**

36V/180W システム	最小	標準値	最大
実効入力容量	8μF (MLCC)	8μF (MLCC) + 15μF (POSCAP)	8μF (MLCC) + 2×33μF (POSCAP)
実用的な入力コンデンサ構成	10 × 10μF (0805 50V MLCC は 36V バイアス電圧において約 8% までデレイトング)	10 × 10μF (0805 50V MLCC は 36V バイアス電圧において約 8% までデレイトング) 1 × 15μF (2917 50V POSCAP)	10 × 10μF (0805 50V MLCC は 36V バイアス電圧において約 8% までデレイトング) 2 × 33μF (2917 50V POSCAP)

### 8.2.2.5 出力コンデンサ

出力コンデンサも通常、出力スイッチングによるリップル電流を吸収できる十分なリップル電流定格を備えています。出力コンデンサとしては、35V 定格の X7R または X5R のセラミックコンデンサが推奨されます。Q3 と Q4 のハーフブリッジ (Q4 のドレイン端子と Q3 のソース端子の間) のできるだけ近くに、10 $\mu$ F 0603 サイズのコンデンサを最低 7 個配置することを推奨します。出力電力が 140W/180W に達する場合、システム出力に 0603 サイズの MLCC をさらに 2 個追加することを推奨します。安定性を確保するため、充電電流検出抵抗の後段に 10 $\mu$ F のコンデンサを少なくとも 2 個配置することを推奨します。VSYS の実効容量の合計は、最低でも 50 $\mu$ F が必要です。これには、次段の入力コンデンサなど、VSYS 出力ラインに分散して配置されているすべての容量が含まれます (表 8-4 を参照)。

セラミックコンデンサは DC バイアス効果を示します。この影響により、セラミックコンデンサに DC バイアス電圧が印加されると実効容量が低下します。これは、充電器の出力コンデンサでも同様に発生します。この影響により、特に出力電圧が高い場合やコンデンサのパッケージサイズが小さい場合に、容量が大幅に低下する可能性があります。DC バイアス電圧が印加された場合のデレーティング特性については、コンデンサメーカーのデータシートを参照してください。動作点で必要な容量を確保するために、より高い定格電圧またはより大きい公称容量のコンデンサを選択する必要がある場合があります。

表 8-4. 最小出力キャパシタンス要件

出力コンデンサと合計入力電力との関係	100W	140W
最小実効出力容量	50 $\mu$ F	50 $\mu$ F
充電器 VSYS 出力端子に必要な最小出力コンデンサ	7 $\times$ 10 $\mu$ F (0603 35V MLCC)	9 $\times$ 10 $\mu$ F (0603 35V MLCC)
VSYS 配電ライン上に必要な最小追加出力コンデンサは、次段コンバータの入力コンデンサもカウントできます。	2 $\times$ 22 $\mu$ F (2917 サイズ、35V POSCAP、各コンデンサの ESR は 100m $\Omega$ 未満)	2 $\times$ 22 $\mu$ F (2917 サイズ、35V POSCAP、各コンデンサの ESR は 100m $\Omega$ 未満)

システム電力が高くなる場合には、次段 (Vcore) の入力容量をそれに応じて増やすことができます。これらの容量は、充電器システムの出力容量としてもカウントされます。これらの容量が大きすぎる場合、コントローラの安定性や最大実効出力容量にも影響を与える可能性があります。詳細は以下の表を参照してください。

表 8-5. 最大出力容量要件

出力コンデンサと合計入力電力との関係	100W	140W
最大実効出力容量	500 $\mu$ F	800 $\mu$ F
VSYS 配電ラインにおける最大出力コンデンサ。次段コンバータの入力コンデンサも計算に含めることができます。	5 $\times$ 100 $\mu$ F (2917 サイズ、35V POSCAP、各コンデンサの ESR は 100m $\Omega$ 未満)	8 $\times$ 100 $\mu$ F (2917 サイズ、35V POSCAP、各コンデンサの ESR は 100m $\Omega$ 未満)

### 8.2.2.6 パワー MOSFET の選択

同期スイッチング式バッテリー充電器には、6 個の外付け N チャネル MOSFET が使用されます。ゲートドライバは IC に内蔵されており、5V のゲート駆動電圧を供給します。MOSFET の耐圧 (BV<sub>DSS</sub>) 定格は、入力電圧およびアプリケーションでの配置位置に応じて表 8-6 を参照してください。より優れた熱特性を得るためには 5mm  $\times$  6mm パッケージの MOSFET を推奨します。また、より高い電力密度設計には 3.3mm  $\times$  3.3mm パッケージの MOSFET を推奨します。

表 8-6. MOSFET 電圧定格に関する推奨事項

	20V/100W	28V/140W	36V/180W
降圧ハーフブリッジ (Q1_A、Q2_A、Q1_B、Q2_B)	BV <sub>DSS</sub> = 30V 以上	BV <sub>DSS</sub> = 40V 以上	BV <sub>DSS</sub> = 60V 以上
昇圧ハーフブリッジ (Q3) と BATFET (Q5)	BV <sub>DSS</sub> = 30V 以上	BV <sub>DSS</sub> = 30V 以上	BV <sub>DSS</sub> = 40V 以上 (降圧 HS 短絡故障時の安全対策用)
昇圧ハーフブリッジ (Q4) (降圧 HS 短絡時にボディダイオードが導通し)	BV <sub>DSS</sub> = 30V 以上	BV <sub>DSS</sub> = 30V 以上	BV <sub>DSS</sub> = 30V 以上

導通損失とスイッチング損失の間のトレードオフに基づき、適切な MOSFET を選定するために、性能指数 (FOM) が通常使用されます。上部 MOSFET については、FOM は MOSFET のオン抵抗  $R_{DS(ON)}$  とゲートドレイン間電荷  $Q_{GD}$  の積として定義されます。下側 MOSFET の場合、FOM は MOSFET のオン抵抗  $R_{DS(ON)}$  と合計ゲート電荷  $Q_G$  の積として定義されます。

$$FOM_{top} = R_{DS(on)} \cdot Q_{GD}; FOM_{bottom} = R_{DS(on)} \cdot Q_G \quad (8)$$

FOM 値が小さいほど、総電力損失は小さくなります。通常、 $R_{DS(ON)}$  が小さいほど、同じパッケージ サイズでコストが高くなります。

上側 MOSFET の損失には、導通損失とスイッチング損失が含まれます。降圧モード動作を例にとると電力損失は、デューティ サイクル ( $D = V_{OUT}/V_{IN}$ )、充電電流 ( $I_{CHG}$ )、MOSFET のオン抵抗 ( $R_{DS(ON\_top)}$ )、入力電圧 ( $V_{IN}$ )、スイッチング周波数 ( $f_S$ )、ターンオン時間 ( $t_{on}$ )、ターンオフ時間 ( $t_{off}$ ) の関数です：

$$P_{top} = P_{con\_top} + P_{sw\_top} \quad (9)$$

$$P_{con\_top} = D \cdot I_{L\_RMS}^2 \cdot R_{DS(on\_top)}; \quad (10)$$

$$I_{L\_RMS}^2 = I_{L\_DC}^2 + I_{ripple}^2/12 \quad (11)$$

- $I_{L\_DC}$  は、降圧モード時のインダクタの平均 DC 電流です：
- $I_{ripple}$  は、インダクタの電流リップルのピーク ツー ピークの値です：

$$P_{sw\_top} = P_{IV\_top} + P_{Qoss\_top} + P_{Gate\_top}; \quad (12)$$

最初の項目  $P_{con\_top}$  は、順方向の導通損失を表しています。2 番目の項  $P_{sw\_top}$  は、電圧と電流のオーバーラップ損失 ( $P_{IV\_top}$ )、MOSFET の寄生出力容量の損失 ( $P_{Qoss\_top}$ )、ゲート駆動損失 ( $P_{Gate\_top}$ ) など、上側の MOSFET の複数のスイッチング損失の要素を表します。電圧と電流のオーバーラップ損失 ( $P_{IV\_top}$ ) を計算するには、次の手順に従います：

$$P_{IV\_top} = 0.5 \times V_{IN} \cdot I_{valley} \cdot t_{on} \cdot f_S + 0.5 \times V_{IN} \cdot I_{peak} \cdot t_{off} \cdot f_S \quad (13)$$

$$I_{valley} = I_{L\_DC} - 0.5 \cdot I_{ripple} \text{ (inductor current valley value);} \quad (14)$$

$$I_{peak} = I_{L\_DC} + 0.5 \cdot I_{ripple} \text{ (inductor current peak value);} \quad (15)$$

- $t_{on}$  は、 $V_{IN}$  からほぼゼロまでの  $V_{DS}$  立ち下がり時間 (MOSFET のターンオン導通電圧) である MOSFET のターンオン時間です：
- $t_{off}$  は、 $I_{DS}$  立ち下がり時間が  $I_{peak}$  からゼロまでの MOSFET のターンオフ時間です：

MOSFET のターンオン時間とターンオフ時間は、次の式で求められます：

$$t_{on} = \frac{Q_{sw}}{I_{on}}, \quad t_{off} = \frac{Q_{sw}}{I_{off}} \quad (16)$$

ここで、 $Q_{sw}$  はスイッチング電荷、 $I_{ON}$  はターンオン ゲート駆動電流、 $I_{OFF}$  はターンオフ ゲート駆動電流です。MOSFET のデータシートにスイッチング電荷が記載されていない場合、スイッチング電荷はゲートドレイン電荷 ( $Q_{GD}$ ) とゲートソース電荷 ( $Q_{GS}$ ) から推定できます：

$$Q_{sw} = Q_{GD} + Q_{GS} \quad (17)$$

ゲート駆動電流は、ゲートドライバの REGN 電圧 ( $V_{REGN}$ )、MOSFET プラトー電圧 ( $V_{pit}$ )、合計ターンオン ゲート抵抗 ( $R_{ON}$ )、ターンオフ ゲート抵抗 ( $R_{OFF}$ ) により推定できます。

$$I_{on} = \frac{V_{REGN} - V_{plt}}{R_{on}}, \quad I_{off} = \frac{V_{plt}}{R_{off}} \quad (18)$$

上側の MOSFET の寄生出力容量損失 ( $P_{Qoss\_top}$ ) を計算するには、次の手順に従います:

$$P_{Qoss\_top} = 0.5 \cdot V_{IN} \cdot Q_{oss} \cdot f_s \quad (19)$$

- $Q_{oss}$  は MOSFET の寄生出力電荷で、MOSFET のデータシートに記載されています:

上側の MOSFET ゲート駆動損失 ( $P_{Gate\_top}$ ) を計算するには、次の手順を実行します:

$$P_{Gate\_top} = V_{IN} \cdot Q_{Gate\_top} \cdot f_s \quad (20)$$

- $Q_{Gate\_top}$  は、MOSFET のデータシートに記載されている上側の MOSFET ゲート電荷です:
- ここでは、実際のゲート駆動電圧である  $6V$  ではなく  $V_{IN}$  を使用しています。これは、バック モード時にゲート駆動電圧  $6V$  が  $V_{IN}$  から LDO によって生成されるためであり、 $V_{IN}$  を用いてゲート駆動損失を計算することで、ゲート駆動に関連するすべての損失を考慮できるためです。

底面 MOSFET 損失には、導通損失とスイッチング損失も含まれます。

$$P_{bottom} = P_{con\_bottom} + P_{sw\_bottom} \quad (21)$$

$$P_{con\_bottom} = (1 - D) \cdot I_{L\_RMS}^2 \cdot R_{DS(on)\_bottom} \quad (22)$$

$$P_{sw\_bottom} = P_{RR\_bottom} + P_{Dead\_bottom} + P_{Gate\_bottom} \quad (23)$$

最初の項目  $P_{con\_bottom}$  は、順方向の導通損失を表します。2 番目の用語  $P_{sw\_bottom}$  は、逆方向回復損失 ( $P_{RR\_bottom}$ )、デッドタイム ボディ ダイオードの導通損失 ( $P_{Dead\_bottom}$ )、ゲート駆動損失 ( $P_{Gate\_bottom}$ ) を含む、下側 MOSFET の複数のスイッチング損失項目を表します。詳細な計算は、以下のとおりです:

$$P_{RR\_bottom} = V_{IN} \cdot Q_{rr} \cdot f_s \quad (24)$$

- $Q_{rr}$  は、下側 MOSFET の逆回復電荷であり、MOSFET のデータシートで確認できます:

$$P_{Dead\_bottom} = V_F \cdot I_{valley} \cdot f_s \cdot t_{dead\_rise} + V_F \cdot I_{peak} \cdot f_s \cdot t_{dead\_fall} \quad (25)$$

- $V_F$  はブートストラップ ダイオードの順方向電圧降下です:
- $t_{dead\_rise}$  は、上側と下側の MOSFET の間の SW 立ち上がりエッジデッドタイムで、約 20ns です:
- $t_{dead\_fall}$  は、上側と下側の MOSFET の間の SW 立ち下がりエッジのデッドタイムで、約 20ns です:

$P_{Gate\_bottom}$  は、上側の MOSFET ゲート駆動損失の計算手法と同じ方法に従うことができます。式 20 を参照してください。

バッテリー充電用の BATFET として、N チャネル MOSFET が使用されます。ゲートドライバは IC 内部に統合されており、ゲート駆動電圧は  $5V$  です。また、N チャネル MOSFET の  $C_{iss}$  は  $6nF$  未満となるよう選択する必要があります。

### 8.2.3 アプリケーション曲線

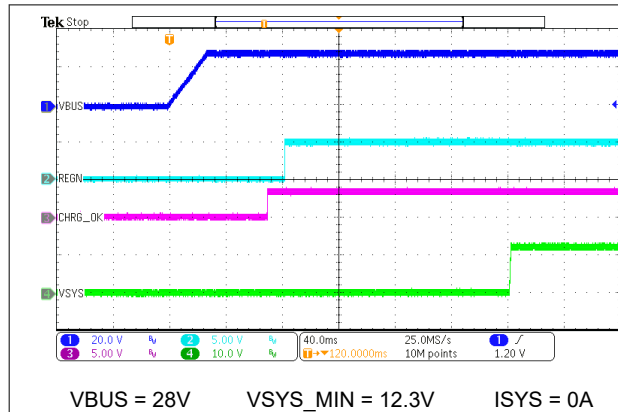


図 8-5. 28V からの電源投入

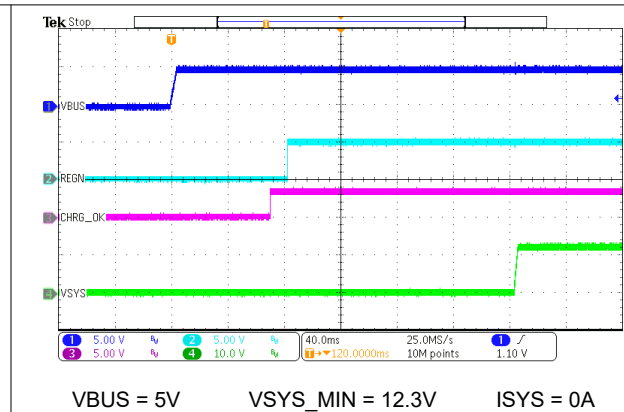


図 8-6. 5V からの電源投入

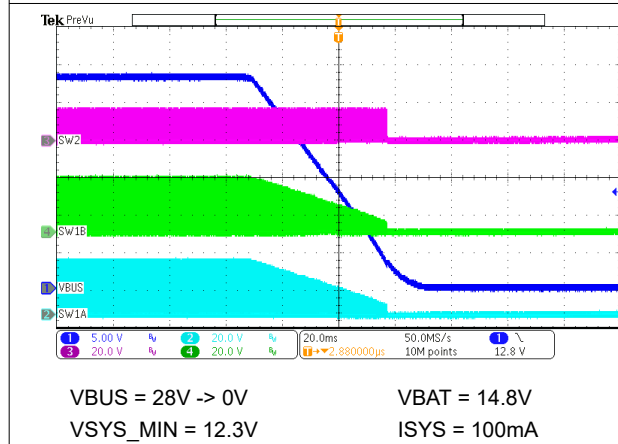


図 8-7. 28V からの電源オフ

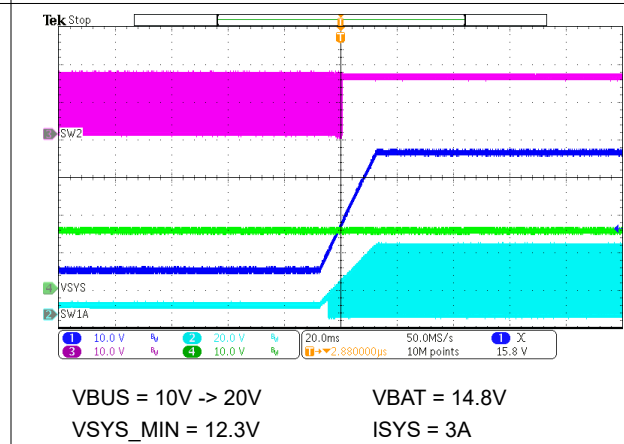


図 8-8. ラインレギュレーション

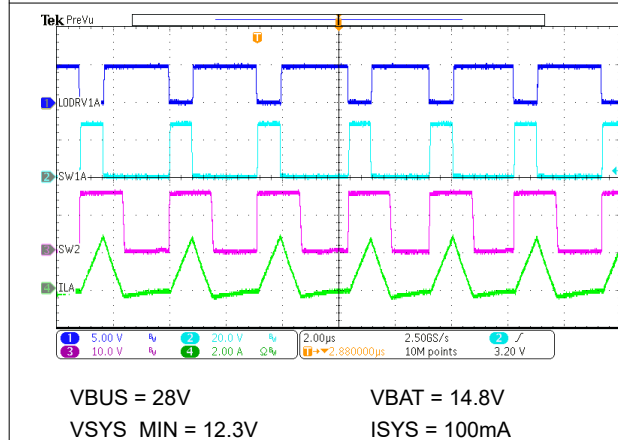


図 8-9. PFM 動作

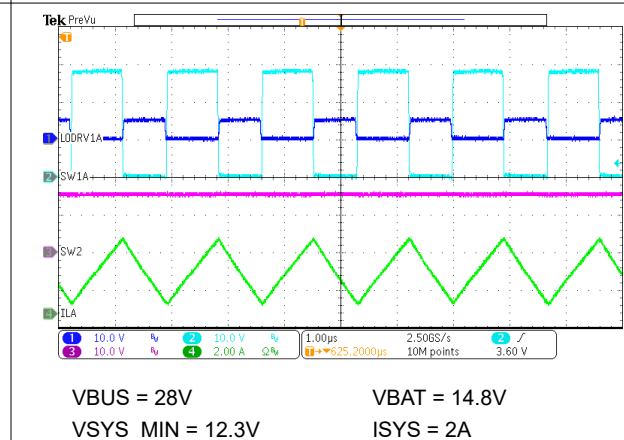
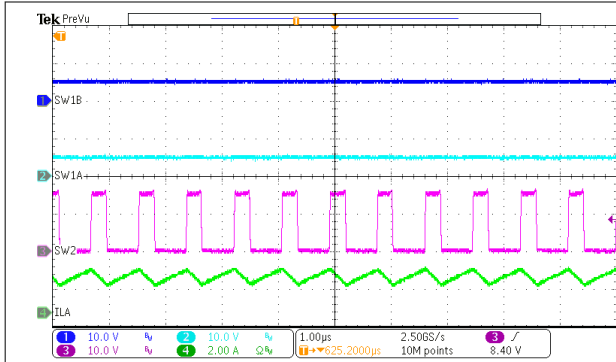
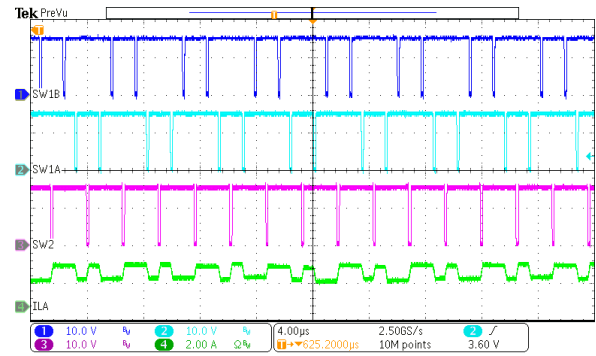


図 8-10. PWM 動作



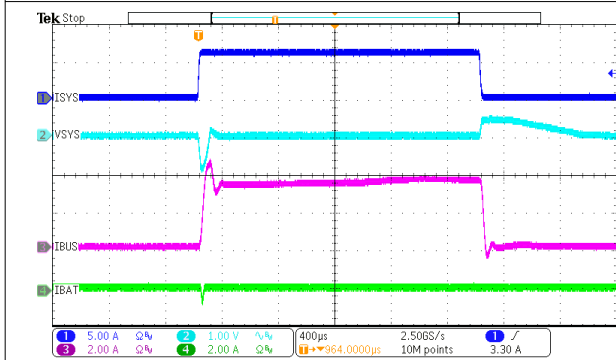
VBUS = 5V                      VBAT = 14.8V  
VSYS\_MIN = 12.3V            ISYS = 1A

図 8-11. 昇圧モードでのスイッチング



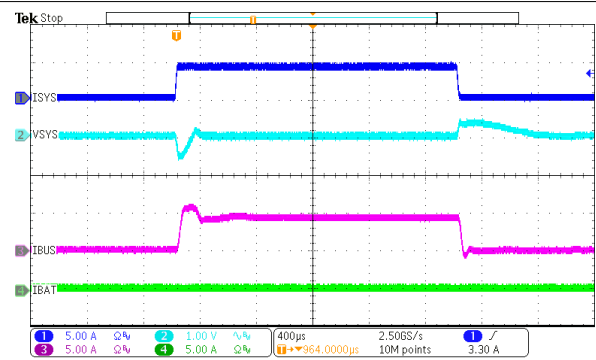
VBUS = 15V                    VBAT = 14.8V  
VSYS\_MIN = 12.3V            ISYS = 3A

図 8-12. 昇降圧モード時のスイッチング



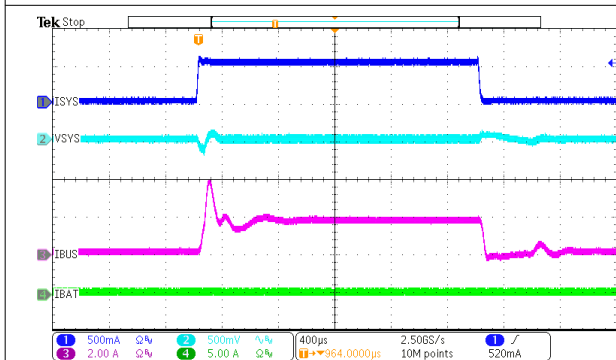
VBUS = 28V                    VBAT = 14.8V            ISYS = 0A ~ 6A

図 8-13. 降圧モードでのシステム レギュレーション



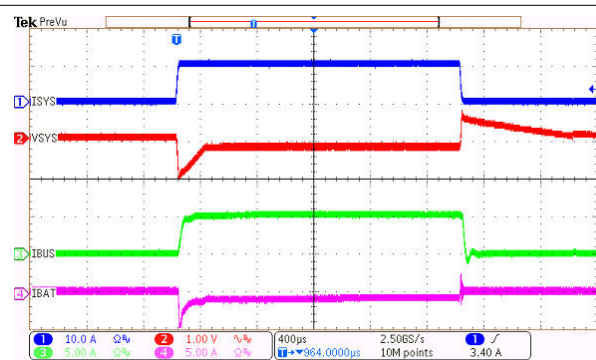
VBUS = 15V                    VBAT = 14.8V            ISYS = 0A ~ 4A

図 8-14. 昇降圧モードでのシステム レギュレーション



VBUS = 5V                      VBAT = 14.8V            ISYS = 0A ~ 0.5A

図 8-15. 昇圧モードでのシステム レギュレーション



VBUS = 28V                    VBAT = 14.8V            IINDPM = 5A    ISYS = 0A ~ 10A

図 8-16. 降圧モードでの入力電流レギュレーション

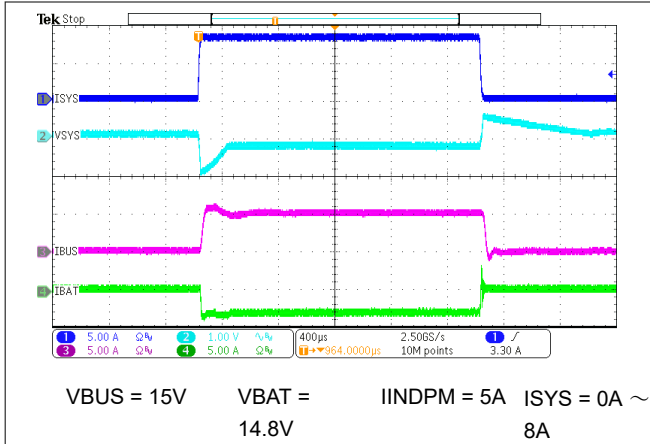


図 8-17. 昇降圧モードでの入力電流

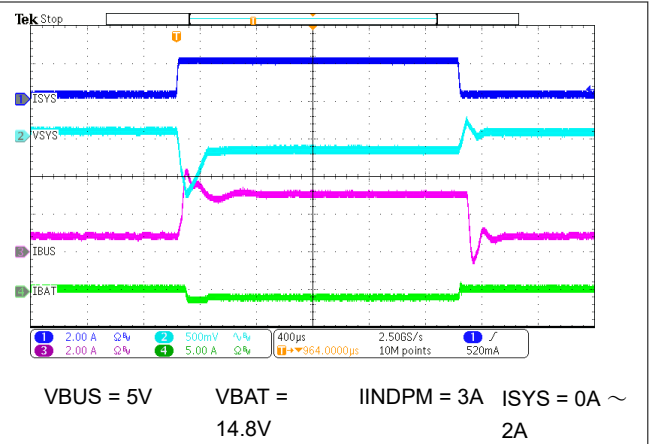


図 8-18. 昇圧モードでの入力電流

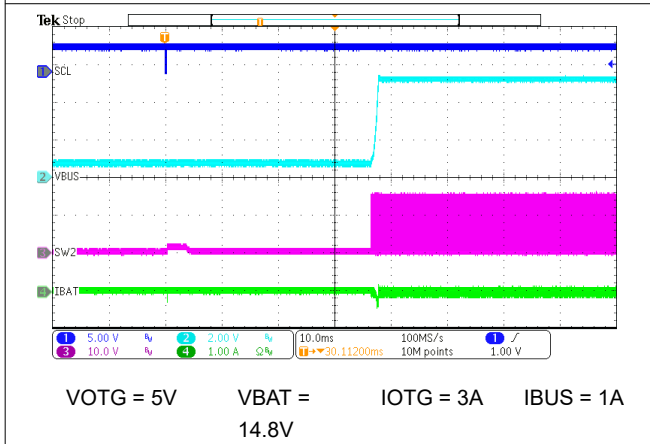


図 8-19. イネーブル後に OTG 電圧ランプアップ

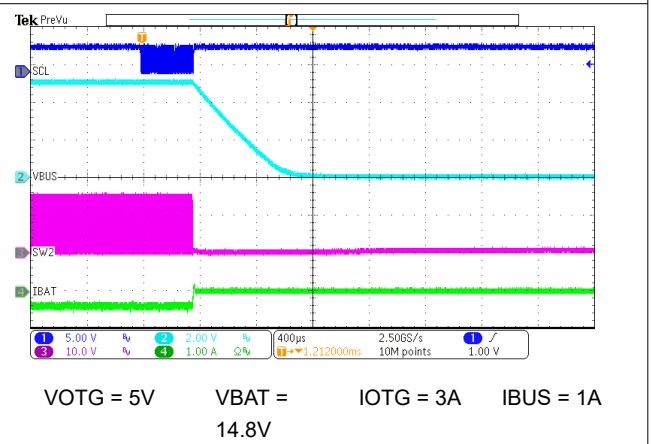


図 8-20. ディスエーブル後の OTG 電圧電源オフ

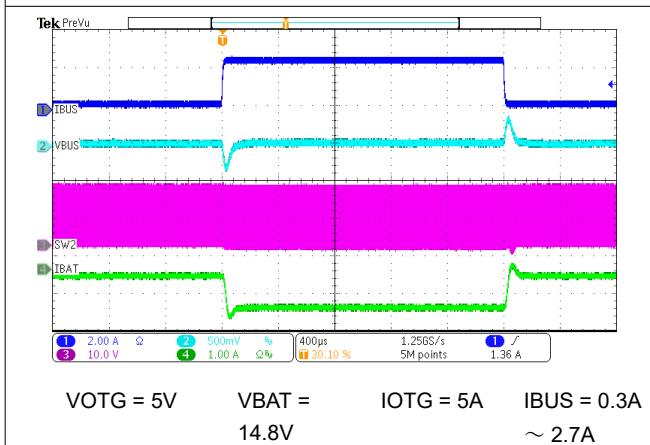


図 8-21. OTG の負荷過渡応答

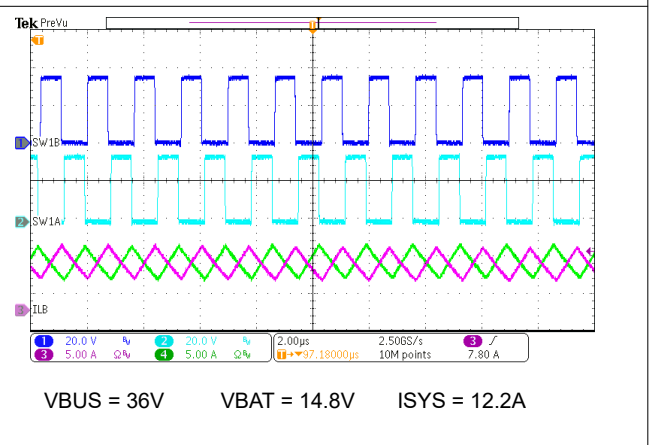


図 8-22. 36V 180W でのデュアル位相電流バランス

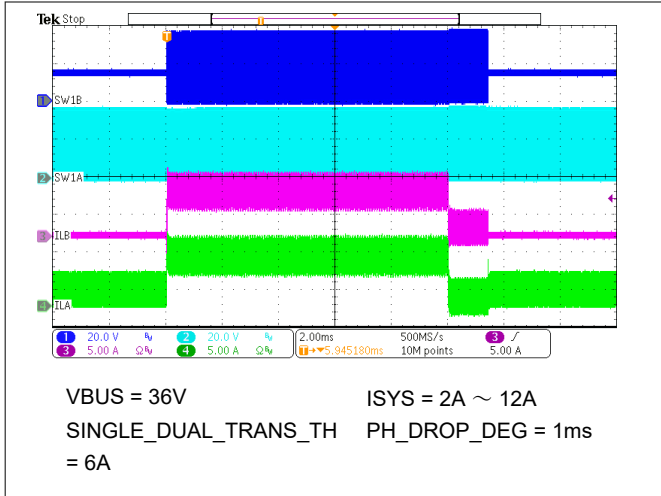


図 8-23. 36V VBUS 条件下での第 2 位相の自動追加および削除

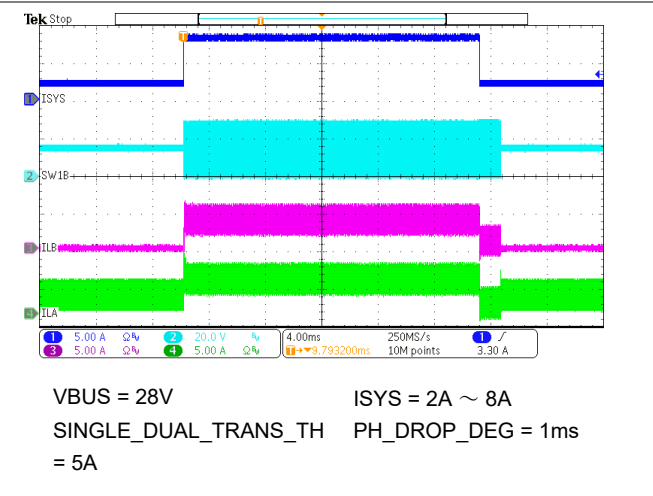


図 8-24. 28V VBUS 条件下での第 2 位相の自動追加および削除

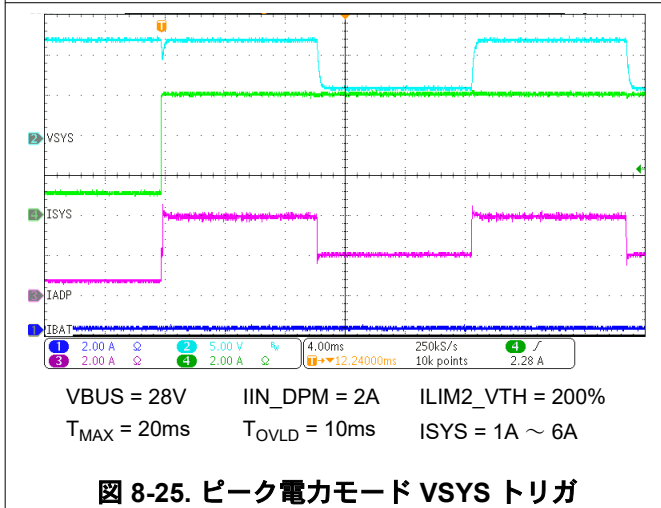


図 8-25. ピーク電力モード VSYS トリガ

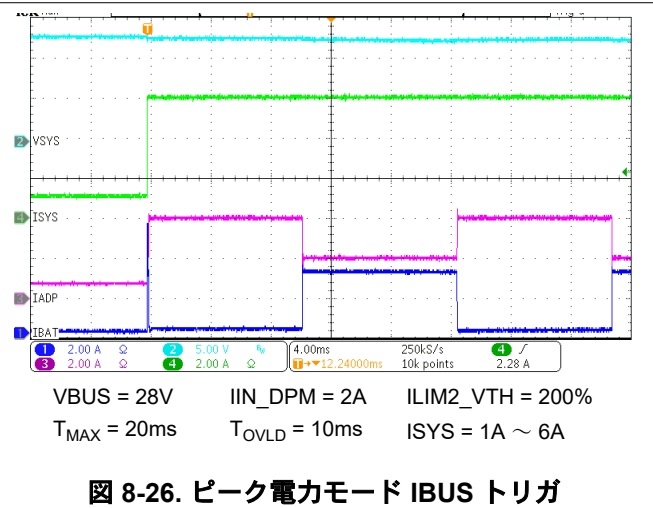


図 8-26. ピーク電力モード IBUS トリガ

### 8.3 電源に関する推奨事項

アダプタの有効な範囲は、3.5V ( $V_{VBUS\_CONVEN}$ ) ~ 40V であり、500mA 以上の電流定格です。CHRG\_OK が HIGH になると、システムは充電器を介してアダプタから給電されます。アダプタが取り外されたとき、このシステムは BATFET 経由でバッテリーに接続されます。通常、最大のバッテリー駆動時間を確保するために、バッテリー容量を十分に活用できるよう、バッテリー枯渇スレッシュホールドは VSYS\_MIN より大きく設定する必要があります。

### 8.4 レイアウト

#### 8.4.1 レイアウトのガイドライン

高周波電流の経路ループを最小限に抑えるように部品を適切に配置すること (セクション 8.4.2 を参照) は、電界および磁界の放射や高周波共振の問題を防ぐため重要です。以下の表に、適切なレイアウトに使用できる PCB レイアウトの優先順位リストを示します。

表 8-7. PCB のレイアウト ガイドライン

ルール	部品	機能	影響	ガイドライン
1		PCB 層構成	放熱、効率、信号インテグリティ	多層 PCB を推奨します。少なくとも 1 つのグランド層を配置します。BQ2_A、Q2_B577XEV M は、6 層 PCB (最上層、グランド層、グランド層、信号層、最下層) を使用しています。

表 8-7. PCB のレイアウト ガイドライン (続き)

ルール	部品	機能	影響	ガイドライン
2	CBUS、RAC_A、RAC_B、Q1_A、Q1_B、Q2_A、Q2_B	入力ループ	高周波ノイズ、リップル	VBUS コンデンサ、RAC_A、RAC_B、Q1_A、Q1_B、Q2_A、Q2_B は 2 つの小さなループ 1 と 2 を形成します。コンデンサを同じ側に配置します。寄生抵抗を減らすため、コンデンサを大きな銅箔で接続します。高密度設計のため、CBUS の一部を PCB の反対側に移動します。RAC_A、RAC_B の後、Q1_A、Q1_B および Q2_A、Q2_B の電力段の前には、10 $\mu$ F (0603/0805 パッケージ) + 10nF + 1nF (0402 パッケージ) のデカップリング コンデンサを IC にできるだけ近づけて配置し、スイッチング ループの高周波ノイズをデカップリングすることを推奨します。
3	RAC_A、RAC_B、Q1_A、Q1_B、L1、Q4	電流パス	効率	VBUS から VSYS への電流パス、RAC_A、RAC_B、Q1_A、Q1_B、L1、Q4 は低インピーダンスです。ピア抵抗が同じ側でない場合は、ピア抵抗に注意してください。ピアの数は、1 オンスの銅箔厚で 10mil のピアの場合、ピアあたり 1A ~ 2A と推定できます。
4	CSYS、Q3、Q4	出力ループ	高周波ノイズ、リップル	VSYS コンデンサ、Q3、Q4 は、小さいループ 3 を形成します。コンデンサを同じ側に配置します。寄生抵抗を減らすため、コンデンサを大きな銅箔で接続します。高密度設計のため、CSYS の一部を PCB の反対側に移動します。
5	QBAT、RSR	電流パス	効率、バッテリー電圧検出	QBAT と RSR はバッテリー端子の近くに配置します。VBAT から VSYS への RSR および QBAT を経由する電流パスは、低インピーダンスです。ピア抵抗が同じ側でない場合は、ピア抵抗に注意してください。このデバイスは、バッテリー端子近くの SRN を介してバッテリー電圧を検出します。
6	Q1_A、Q1_B、Q2_A、Q2_B、L1、Q3、Q4	電力段	放熱、効率	Q1_A と Q2_A、Q1_B と Q2_B、L1、Q3 と Q4 を互いに隣に配置します。銅の面積を増やすと、放熱が改善されます。銅の面積は、パッドのサイズの 2 ~ 4 倍にすることを推奨します。複数のサーマル ピアを使用して、より多くの銅層を接続し、放熱性能を高めることができます。
7	RAC_A、RAC_B、RSR	電流センス	レギュレーション精度	RAC_A、RAC_B、RSR の電流センス抵抗にはケルビン センシング 技術を使用します。電流センス用 RAC_A、RAC_B をパッドの中央に接続し、電流センス パターンを差動ペアとして配線します。
8	小型コンデンサ	IC バイパス コンデンサ	ノイズ、ジッタ、リップル	VBUS コンデンサ、VCC コンデンサ、REGN コンデンサは、IC の近くに配置します。
9	BTST コンデンサ	HS ゲートドライブ	高周波ノイズ、リップル	HS MOSFET 昇圧ストラップ回路コンデンサは、IC の近く、PCB 基板の同じ側に配置します。コンデンサ SW1_A/SW1_B/2 ノードは、電力段に接続するために広い銅ポリゴンを使用することを推奨します。また、コンデンサ BTST1_A/BTST1_B/BTST2 ノードは、IC BTST1_A/BTST1_B/BTST2 ピンに接続する際、8mil 以上のパターンを使用することを推奨します。

表 8-7. PCB のレイアウト ガイドライン (続き)

ルール	部品	機能	影響	ガイドライン
10		グラウンド分割	測定精度、レギュレーション精度、ジッタ、リップル	個別のアナログ グラウンド (AGND) と電源グラウンド (PGND) が推奨されます。PGND は、電力段に関連するすべてのグラウンド ネットに使用する必要があります。AGND は、すべての検出、補償、および制御ネットワーク グラウンド (たとえば、ACP_A/ACN_A/ACP_B/ACN_B/CMPIN_TR/CMPOUT/IADPT/IBAT/PSYS) に使用する必要があります。すべてのアナログ グラウンドは、専用の低インピーダンス銅プレーンに接続します。このプレーンは、IC の露出パッドの下の電源グラウンドに接続されています。可能であれば、専用の AGND パターンを使用します。単一のグラウンド接続ポイントとしてパワー パッドを使用して、アナログ グラウンドと電源グラウンドを互いに接続します。

## 8.4.2 レイアウト例

### 8.4.2.1 レイアウト例参照上面図

上記のレイアウト ガイドラインに基づき、主要な電源コンポーネントをすべて含む擬似デュアル位相充電器のレイアウト例 (上面図) を以下に示します。また、最上層 PCB については、上層 PCB の配線、主な電力フロー、および最適化すべき主要な寄生ループ 1 ~ 3 を示すために、個別に表示しています。

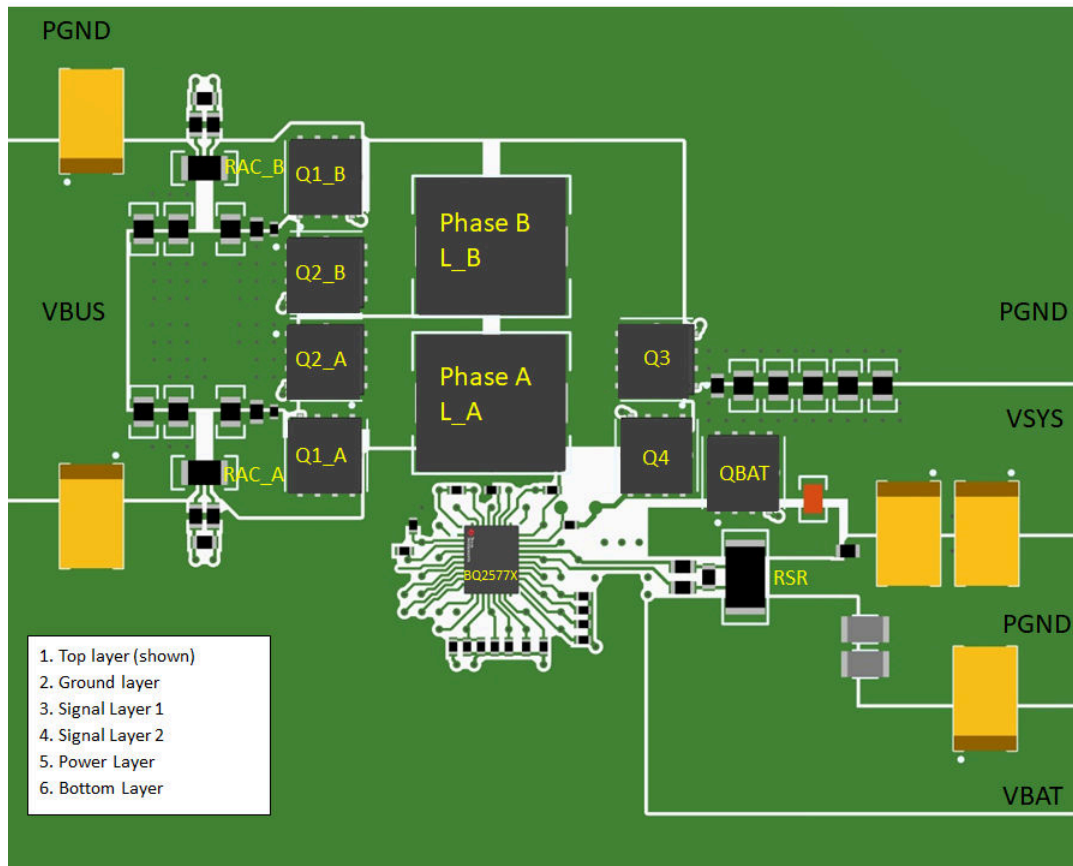


図 8-27. 擬似デュアル位相昇降圧充電器のレイアウト参照例の上面図

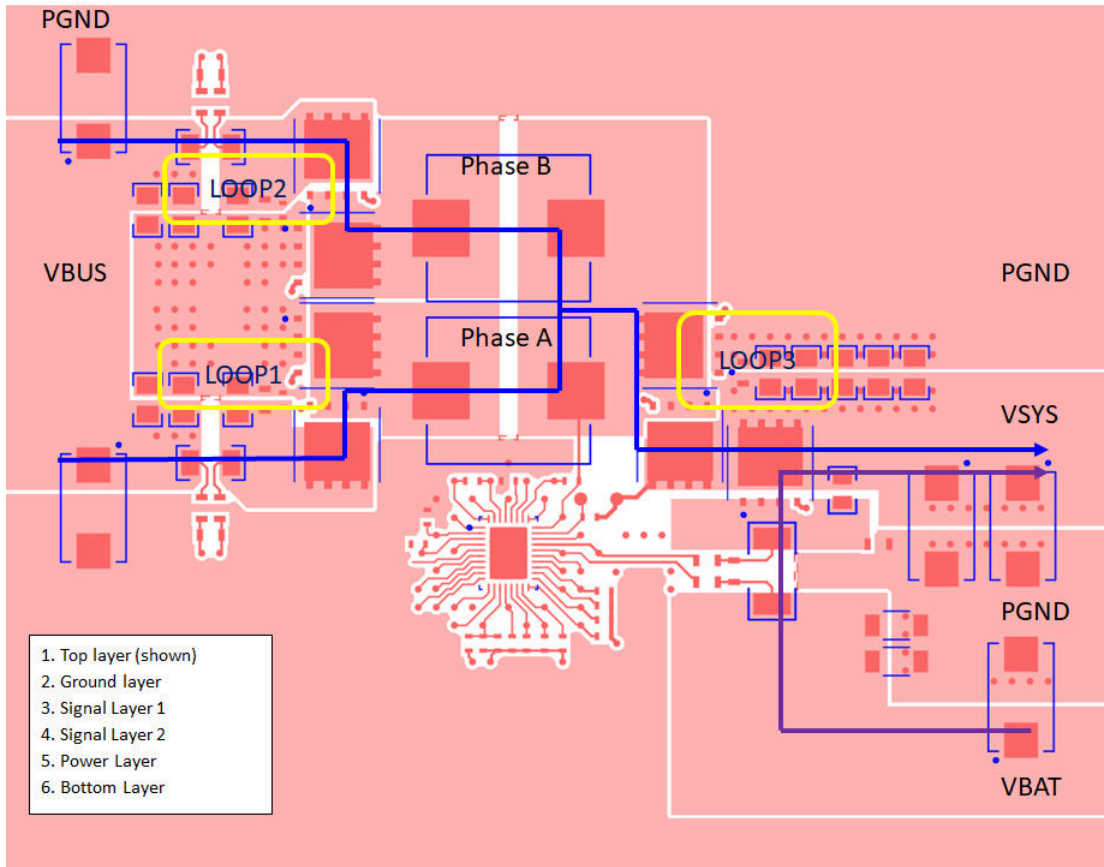


図 8-28. 疑似デュアル位相昇降圧充電器の最上層 PCB の概要

## 9 デバイスおよびドキュメントのサポート

### 9.1 デバイス サポート

#### 9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

### 9.2 ドキュメントのサポート

#### 9.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[BQ2571x 評価基板 ユーザー ガイド](#)』
- テキサス・インスツルメンツ、『[QFN/SON の PCB 実装](#)』アプリケーション ノート

### 9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

Intel® is a registered trademark of Intel Corporation.

すべての商標は、それぞれの所有者に帰属します。

### 9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
March 2026	*	初版リリース

## 11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">BQ25785REER</a>	Active	Production	WQFN (REE)   36	3000   LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	BQ25785

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

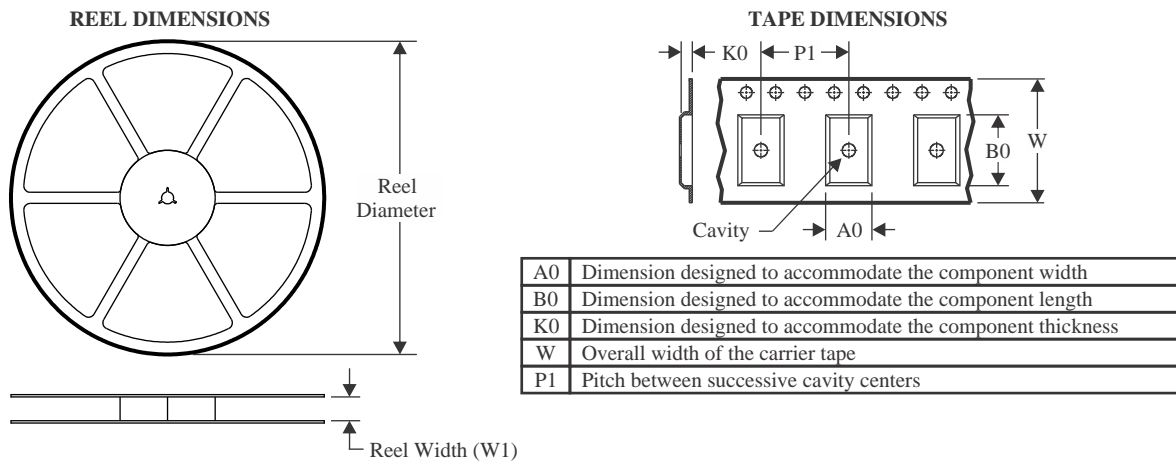
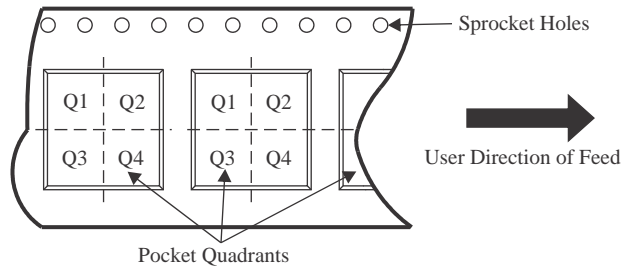
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

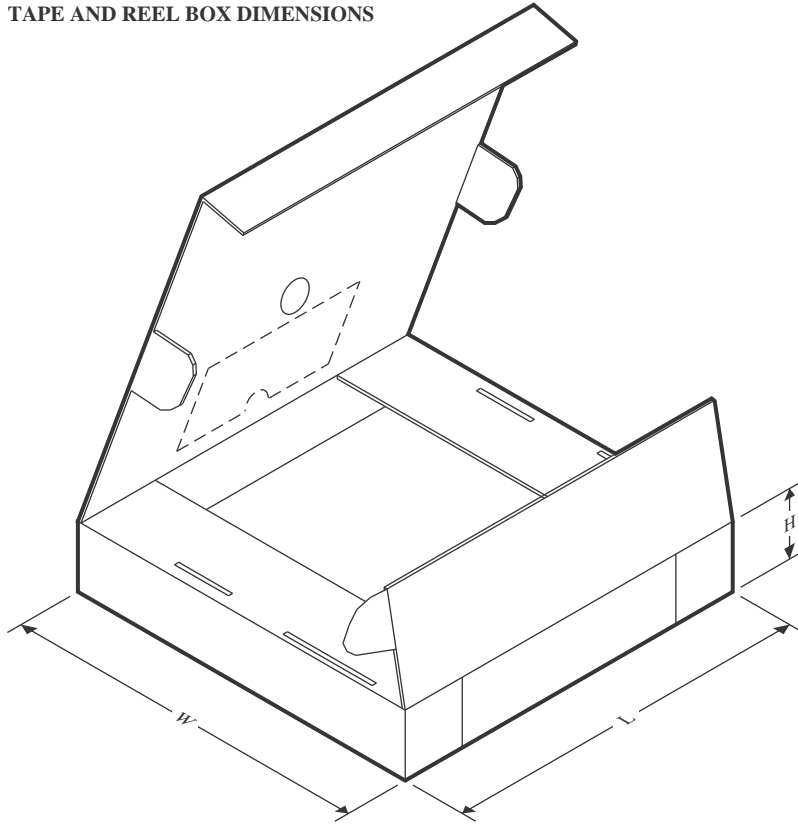
**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

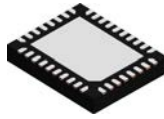
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
BQ25785REER	WQFN	REE	36	3000	330.0	12.4	4.3	5.3	1.3	8.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
BQ25785REER	WQFN	REE	36	3000	360.0	360.0	36.0

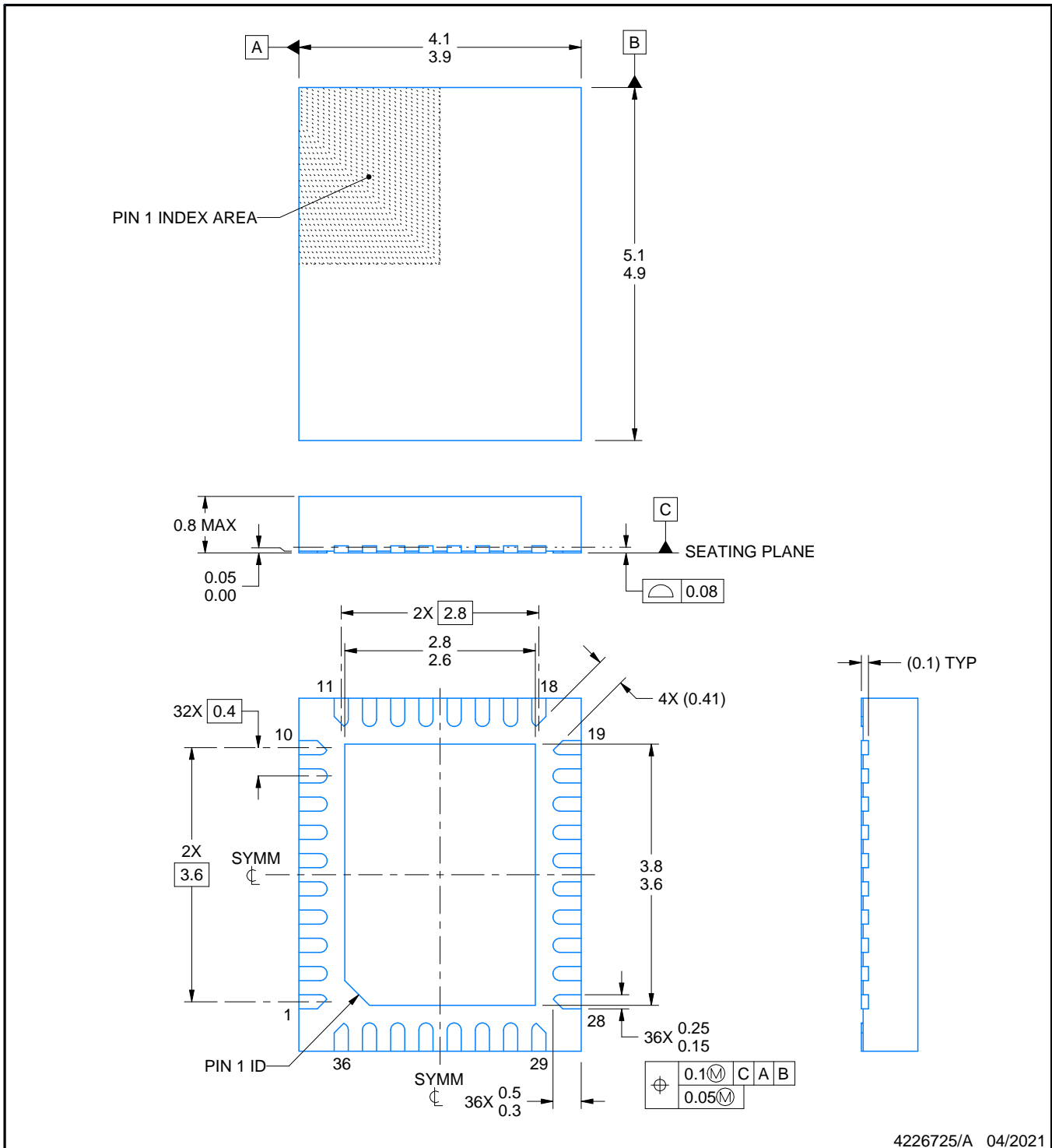
REE0036A



PACKAGE OUTLINE

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4226725/A 04/2021

NOTES:

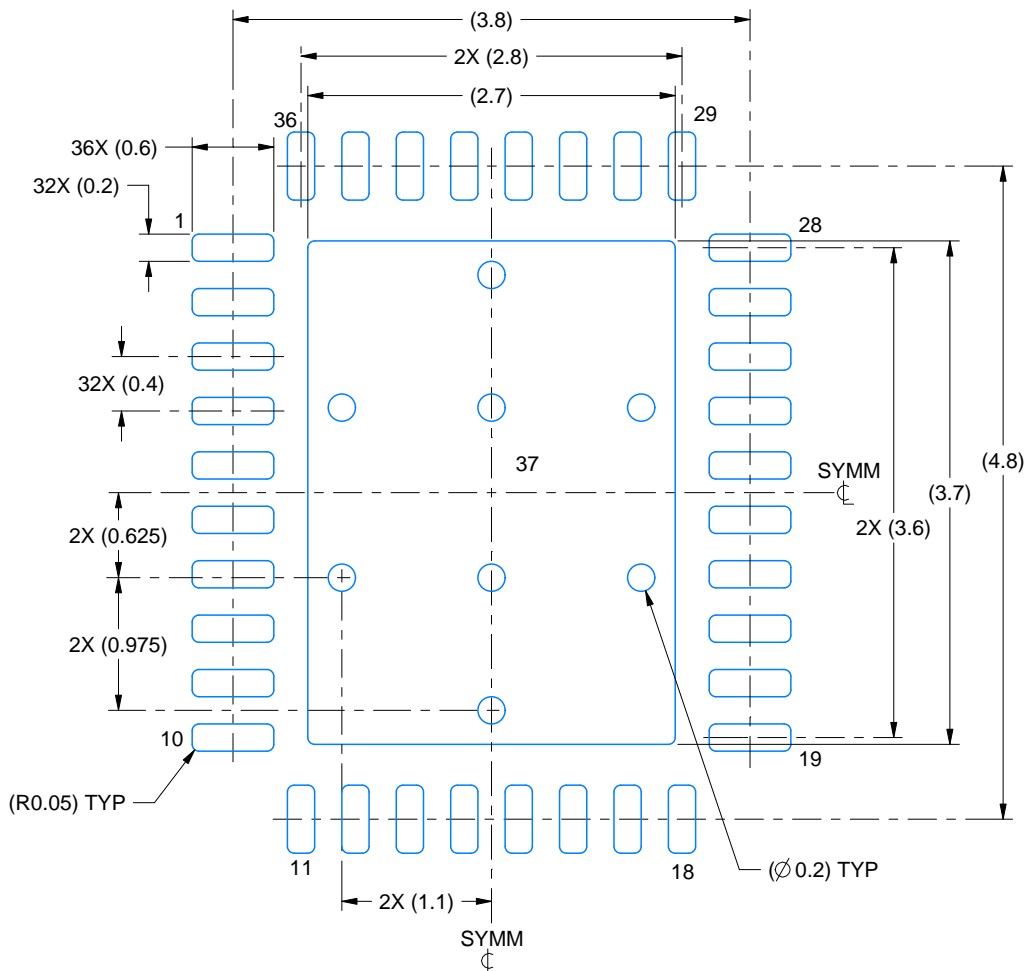
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

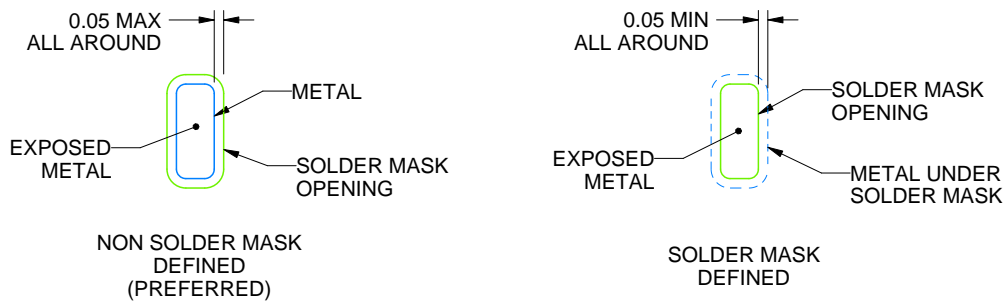
REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**LAND PATTERN EXAMPLE**  
EXPOSED METAL SHOWN  
SCALE:18X



**SOLDER MASK DETAILS**

4226725/A 04/2021

NOTES: (continued)

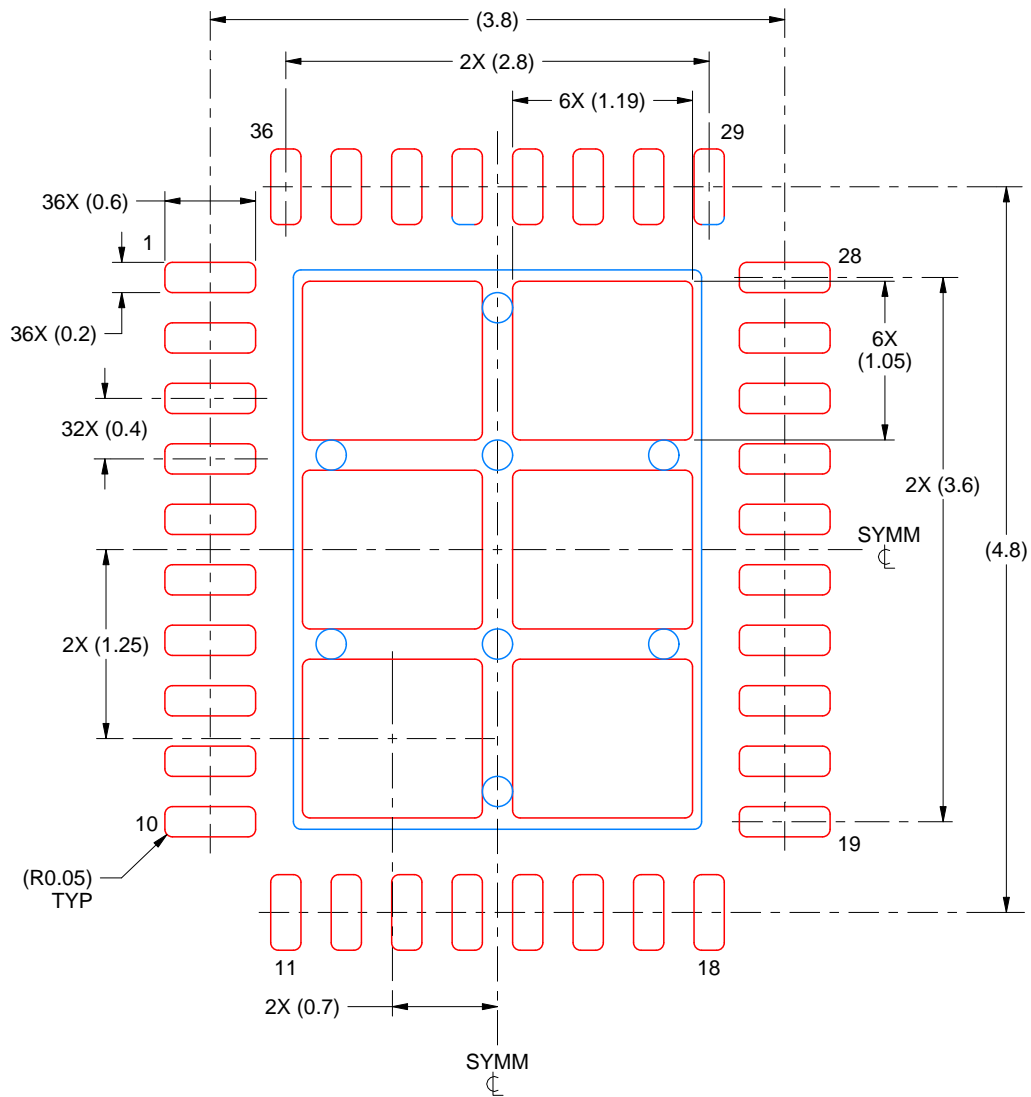
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).

# EXAMPLE STENCIL DESIGN

REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



**SOLDER PASTE EXAMPLE**  
BASED ON 0.125 mm THICK STENCIL  
EXPOSED PAD  
75% PRINTED SOLDER COVERAGE BY AREA  
SCALE:20X

4226725/A 04/2021

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月