CSD17308Q3 30V N チャネル NexFET™ パワー MOSFET

1 特長

- 5V ゲートの駆動に最適化
- 非常に低い Q_g および Q_{gd}
- 低い熱抵抗
- アバランシェ定格
- 鉛フリーの端子メッキ処理
- RoHS に準拠
- ハロゲン不使用
- VSON 3.3mm × 3.3mm プラスチック・パッケージ

2 アプリケーション

- ノートブック・ポイント・オブ・ロード
- ネットワーク、テレコム、およびコンピューティング・システムのポイント・オブ・ロード同期整流降圧

3 概要

この 30V、8.2mΩ、3.3mm × 3.3mm VSON NexFET™ パワーMOSFETは、電力変換アプリケーションでの損失を最小限に抑えるよう設計され、5Vのゲート駆動アプリケーション向けに最適化されています。

製品概要

T_A = 25°C		値		単位
V_{DS}	ドレイン-ソース間電圧	30		V
Q_g	総ゲート電荷量(4.5 V)	3.9		nC
Q_{gd}	ゲート電荷、ゲート-ドレイン間	0.8		nC
$R_{DS(on)}$	ドレイン-ソース間オン抵抗	V_{GS} = 3 V	12.5	mΩ
		V_{GS} = 4.5V	9.4	
		V_{GS} = 8V	8.2	
$V_{GS(th)}$	スレッショルド電圧	1.3		V

製品情報(1)

デバイス	数量	メディア	パッケージ	出荷
CSD17308Q3	2500	13インチ・リール	SON 3.30mm × 3.30mm プラスチック・パッケージ	テープ・アンド・リール

(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にある注文情報を参照してください。

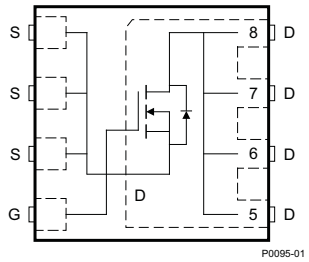
絶対最大定格

T_A = 25℃ (特に記述のない限り)		値	単位
V_{DS}	ドレイン-ソース間電圧	30	V
V_{GS}	ゲート-ソース間電圧	+10 / –8	V
I_D	連続ドレイン電流(パッケージ制限)	50	A
	連続ドレイン電流、T_C = 25℃	44	
	連続ドレイン電流(1)	14	
I_{DM}	パルス・ドレイン電流、T_A = 25℃(2)	167	A
P_D	消費電力(1)	2.7	W
	消費電力、T_C = 25℃	28	
T_J、T_{stg}	動作時の接合部および保存温度	–55～150	°C
E_{AS}	アバランシェ・エネルギー、単一パルス I_D = 36A、L = 0.1mH、R_G = 25Ω	65	mJ

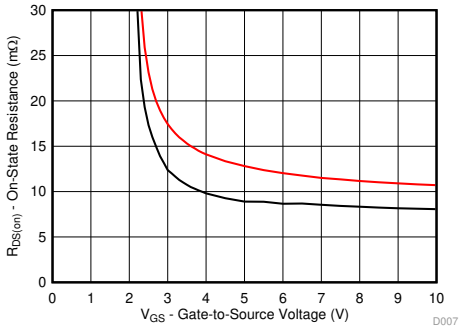
(1) 0.06in (1.52mm)厚のFR4 PCB上の面積1in^2 (6.45cm^2)、2oz (0.071mm)厚のCuパッドで、標準$R_{\theta JA}$ = 46°C/Wの場合

(2) 最大 $R_{\theta JC}$ = 4.5℃/W、パルス期間 ≤ 100µs、デューティ・サイクル ≤ 1%。

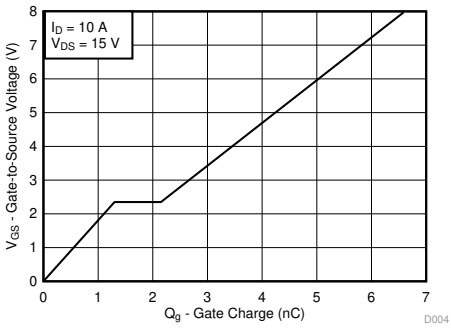
上面図



$R_{DS(on)}$とV_{GS}との関係



ゲート電荷



英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.comで閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長 1
2 アプリケーション 1
3 概要 1
4 改訂履歴 2
5 **Specifications** 3
5.1 Electrical Characteristics 3
5.2 Thermal Information 3
5.3 Typical MOSFET Characteristics 5
6 デバイスおよびドキュメントのサポート 8
6.1 サポート・リソース 8
6.2 商標 8
6.3 静電気放電に関する注意事項 8
6.4 Glossary 8
7 メカニカル、パッケージ、および注文情報 9
7.1 Q3パッケージの寸法 9
7.2 推奨のPCBパターン 10
7.3 推奨されるステンシル開口部 10
7.4 Q3のテープ・アンド・リール情報 11

4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Revision B (October 2015) から Revision C に変更 **Page**

- Changed $V_{GS(th)}$ MAX specification in the *Electrical Characteristics* table, From 1.8 V : To 1.6 V 3

Revision A (February 2010) から Revision B に変更 **Page**

- タイトルに型番を 追加 1
- 「連続ドレイン電流 (パッケージ制限)」を 追加 1
- 「*絶対最大定格*」表に「消費電力、T_C = 25℃」の行を 追加 1
- パルス電流の条件を更新 1
- Updated Figure 1 to show $R_{\theta JC}$ curves 5
- Added 4.5 V curve in Figure 8 6
- Updated Figure 10 7
- 追加「*デバイスおよびドキュメントのサポート*」セクションを 8
- 「メカニカル、パッケージ、および注文情報」セクションを更新 9

2010年2月発行のものから更新 **Page**

- 削除「パッケージ・マーキング情報」セクションを 11

Copyright © 2010–2019, Texas Instruments Incorporated

5 Specifications

5.1 Electrical Characteristics

T_A = 25°C unless otherwise stated

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
STATIC CHARACTERISTICS						
BV_{DSS}	Drain-to-source voltage	V_{GS} = 0 V, I_D = 250 μA	30			V
I_{DSS}	Drain-to-source leakage current	V_{GS} = 0 V, V_{DS} = 24 V			1	μA
I_{GSS}	Gate-to-source leakage current	V_{DS} = 0 V, V_{GS} = +10 / –8 V			100	nA
$V_{GS(th)}$	Gate-to-source threshold voltage	V_{DS} = V_{GS}, I_D = 250 μA	0.9	1.3	1.6	V
$R_{DS(on)}$	Drain-to-source on-resistance	V_{GS} = 3 V, I_D = 10 A		12.5	16.5	mΩ
		V_{GS} = 4.5 V, I_D = 10 A		9.4	11.8	
		V_{GS} = 8 V, I_D = 10 A		8.2	10.3	
g_{fs}	Transconductance	V_{DS} = 15 V, I_D = 10 A		37		S
DYNAMIC CHARACTERISTICS						
C_{ISS}	Input capacitance	V_{GS} = 0 V, V_{DS} = 15 V, f = 1 MHz		540	700	pF
C_{OSS}	Output capacitance			280	365	pF
C_{RSS}	Reverse transfer capacitance			27	35	pF
R_g	Series gate resistance			0.9	1.8	Ω
Q_g	Gate charge total (4.5 V)	V_{DS} = 15 V, I_D = 10 A		3.9	5.1	nC
Q_{gd}	Gate charge gate-to-drain			0.8		nC
Q_{gs}	Gate charge gate-to-source			1.3		nC
$Q_{g(th)}$	Gate charge at V_{th}			0.7		nC
Q_{OSS}	Output charge	V_{DS} = 13 V, V_{GS} = 0 V		7.4		nC
$t_{d(on)}$	Turnon delay time	V_{DS} = 15 V, V_{GS} = 4.5 V, I_D = 10 A, R_G = 2 Ω		4.5		ns
t_r	Rise time			5.7		ns
$t_{d(off)}$	Turnoff delay time			9.9		ns
t_f	Fall time			2.3		ns
DIODE CHARACTERISTICS						
V_{SD}	Diode forward voltage	I_{DS} = 10 A, V_{GS} = 0 V		0.85	1	V
Q_{rr}	Reverse recovery charge	V_{DD} = 13 V, I_F = 10 A, di/dt = 300 A/μs		9.3		nC
t_{rr}	Reverse recovery time			14.3		ns

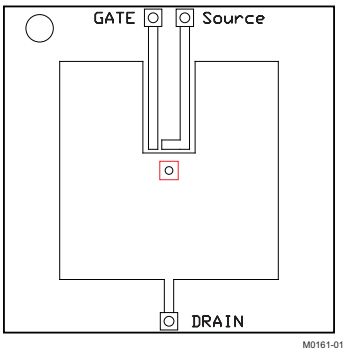
5.2 Thermal Information

T_A = 25°C unless otherwise stated

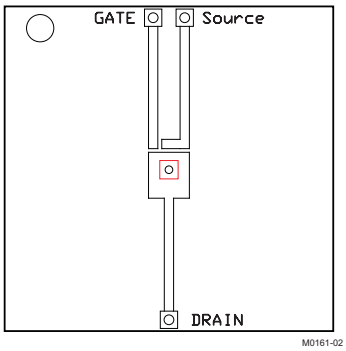
THERMAL METRIC		MIN	TYP	MAX	UNIT
$R_{\theta JC}$	Junction-to-case thermal resistance (1)			4.5	°C/W
$R_{\theta JA}$	Junction-to-ambient thermal resistance (1) (2)			58	°C/W

(1) $R_{\theta JC}$ is determined with the device mounted on a 1-in^2 (6.45-cm^2), 2-oz (0.071-mm) thick Cu pad on a 1.5-in × 1.5-in (3.81-cm × 3.81-cm), 0.06-in (1.52-mm) thick FR4 PCB. $R_{\theta JC}$ is specified by design, whereas $R_{\theta JA}$ is determined by the user's board design.
(2) Device mounted on FR4 material with 1-in^2 (6.45-cm^2), 2-oz (0.071-mm) thick Cu.

Copyright © 2010–2019, Texas Instruments Incorporated



Max $R_{\theta JA}$ = 58°C/W when mounted on 1 in^2 (6.45 cm^2) of 2-oz (0.071-mm) thick Cu.



Max $R_{\theta JA}$ = 165°C/W when mounted on a minimum pad area of 2-oz (0.071-mm) thick) Cu.

Copyright © 2010–2019, Texas Instruments Incorporated

5.3 Typical MOSFET Characteristics

T_A = 25°C unless otherwise stated

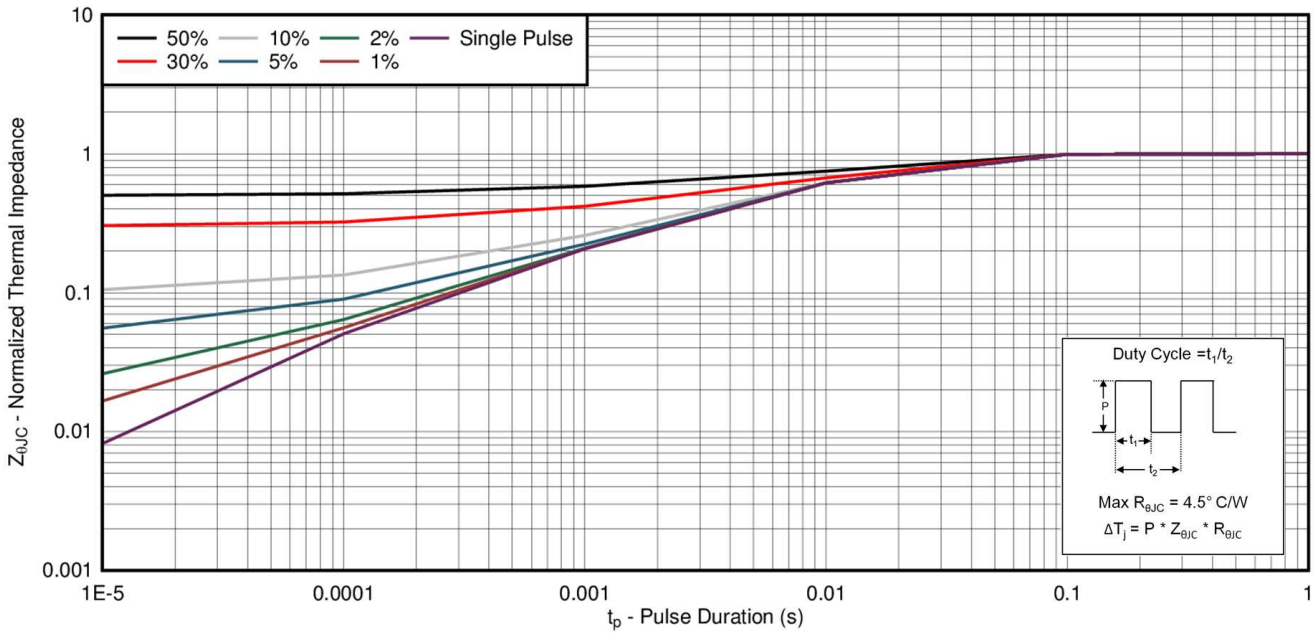


Figure 1. Transient Thermal Impedance

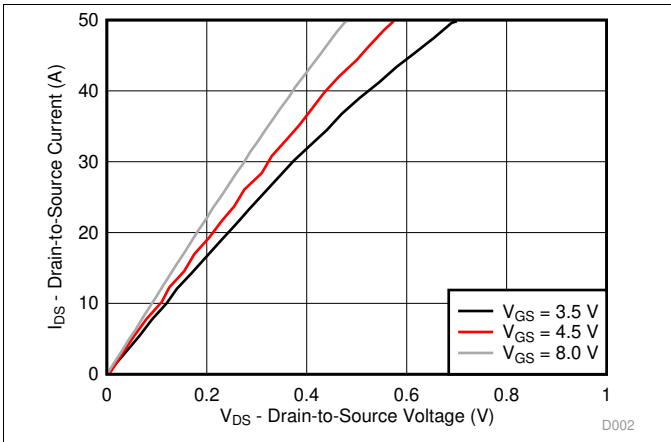


Figure 2. Saturation Characteristics

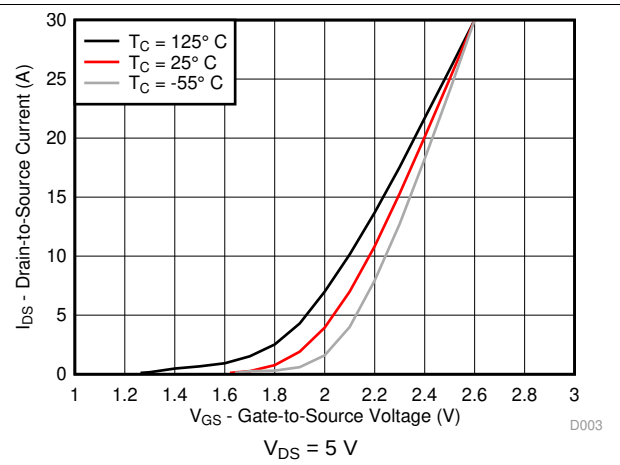


Figure 3. Transfer Characteristics

Typical MOSFET Characteristics (continued)

T_A = 25°C unless otherwise stated

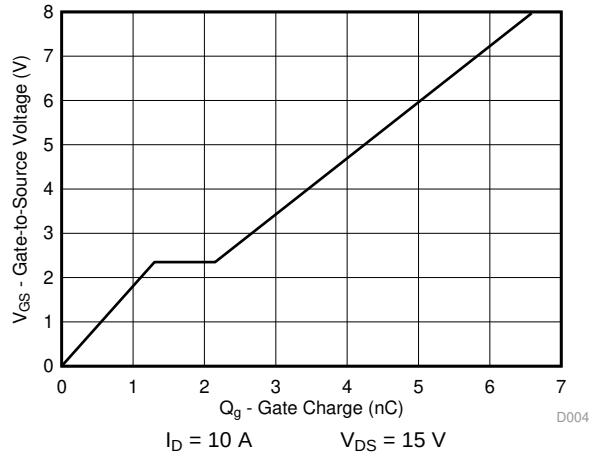


Figure 4. Gate Charge

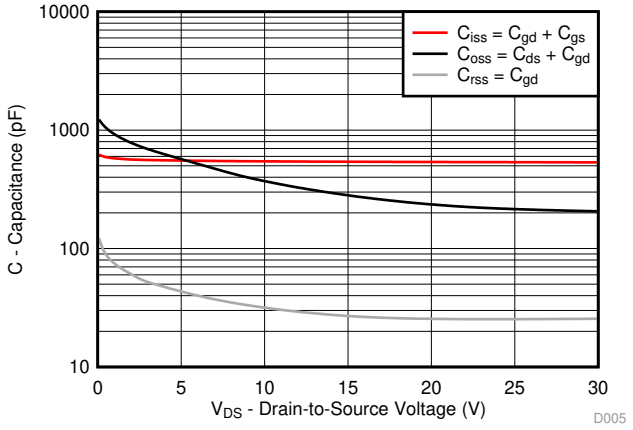


Figure 5. Capacitance

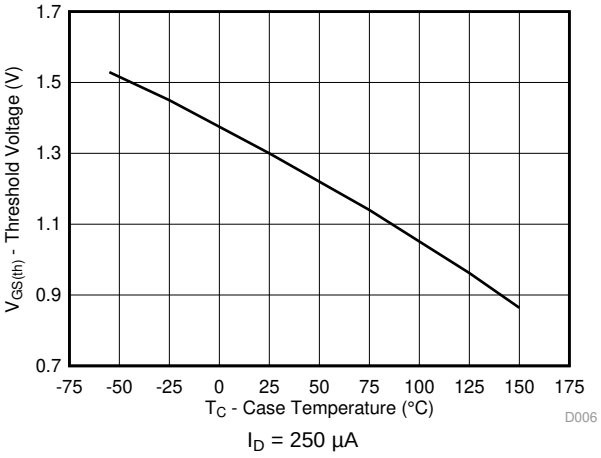


Figure 6. Threshold Voltage vs Temperature

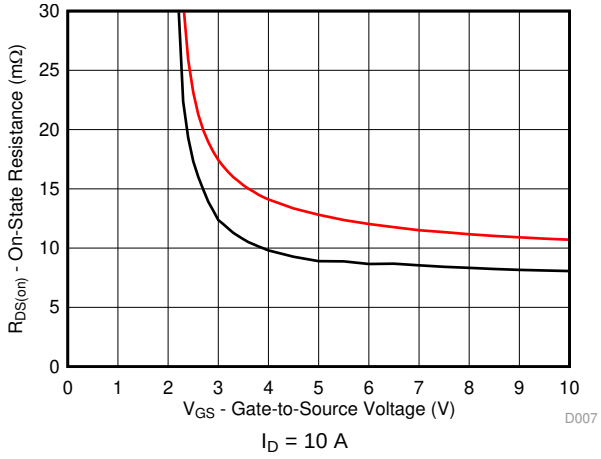


Figure 7. On-State Resistance vs Gate-to-Source Voltage

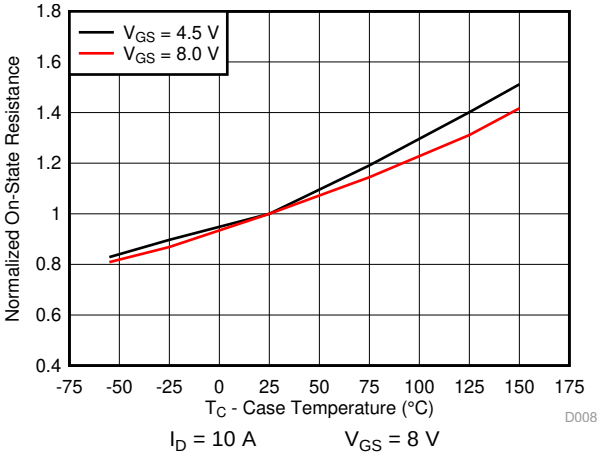


Figure 8. Normalized On-State Resistance vs Temperature

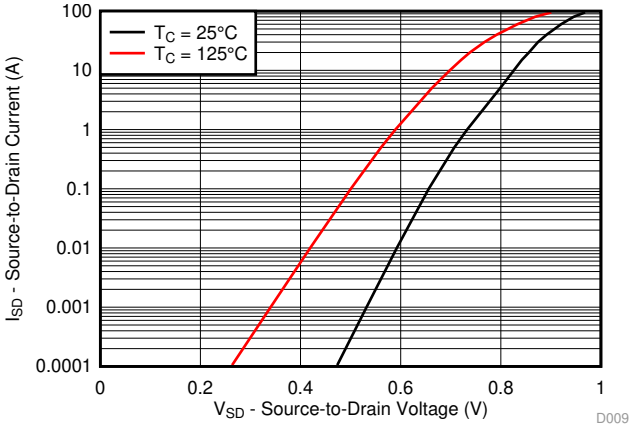
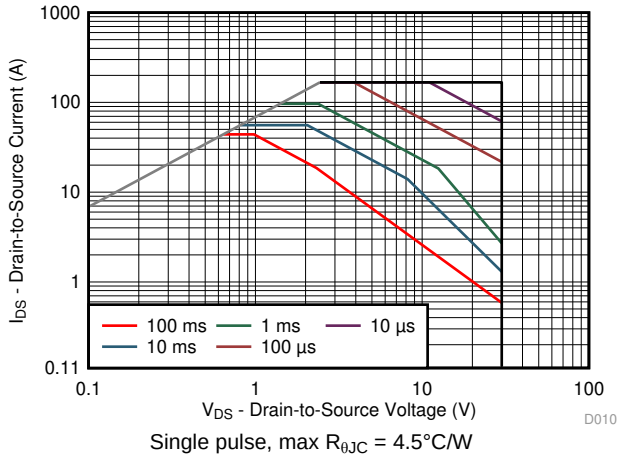


Figure 9. Typical Diode Forward Voltage

Copyright © 2010–2019, Texas Instruments Incorporated

Typical MOSFET Characteristics (continued)

T_A = 25°C unless otherwise stated



Single pulse, max $R_{\theta JC}$ = 4.5°C/W

Figure 10. Maximum Safe Operating Area

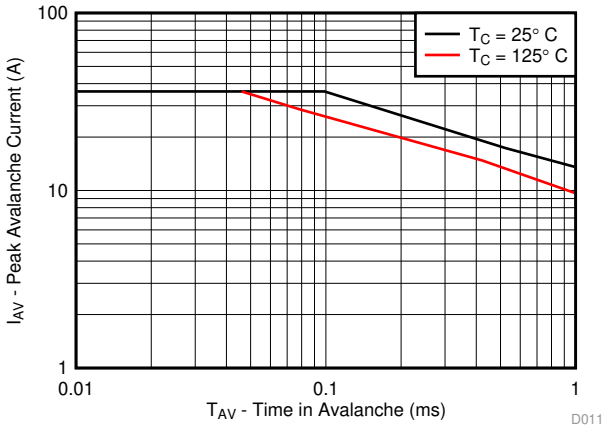


Figure 11. Single Pulse Unclamped Inductive Switching

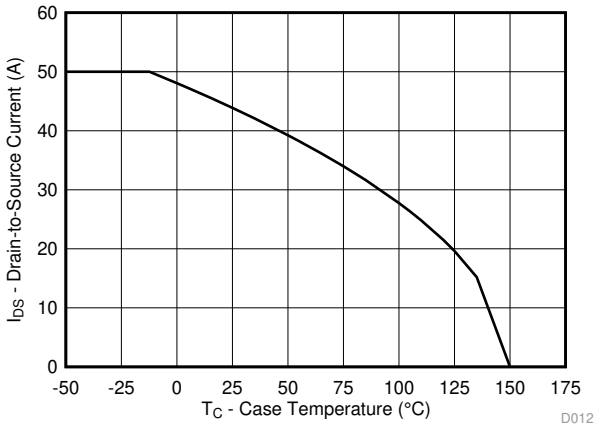


Figure 12. Maximum Drain Current vs Temperature

6 デバイスおよびドキュメントのサポート

6.1 サポート・リソース

TI E2E™ support forums are an engineer's go-to source for fast, verified answers and design help — straight from the experts. Search existing answers or ask your own question to get the quick design help you need.

Linked content is provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's Terms of Use.

6.2 商標

NexFET, E2E are trademarks of Texas Instruments.
All other trademarks are the property of their respective owners.

6.3 静電気放電に関する注意事項

これらのデバイスは、限定的なESD（静電破壊）保護機能を内 蔵しています。保存時または取り扱い時は、MOSゲートに対す る静電破壊を防止するために、リード線同士をショートさせて おくか、デバイスを導電フォームに入れる必要があります。

6.4 Glossary

SLYZ022 — *TI Glossary*.

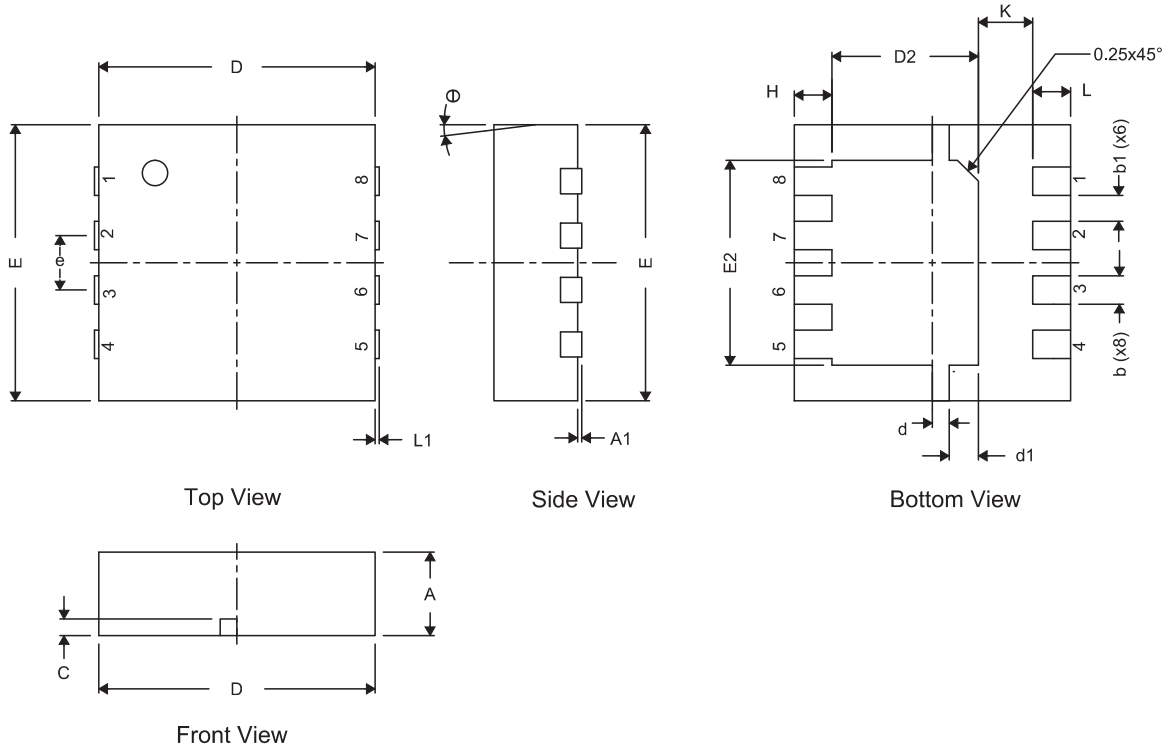
This glossary lists and explains terms, acronyms, and definitions.

Copyright © 2010–2019, Texas Instruments Incorporated

7 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

7.1 Q3パッケージの寸法

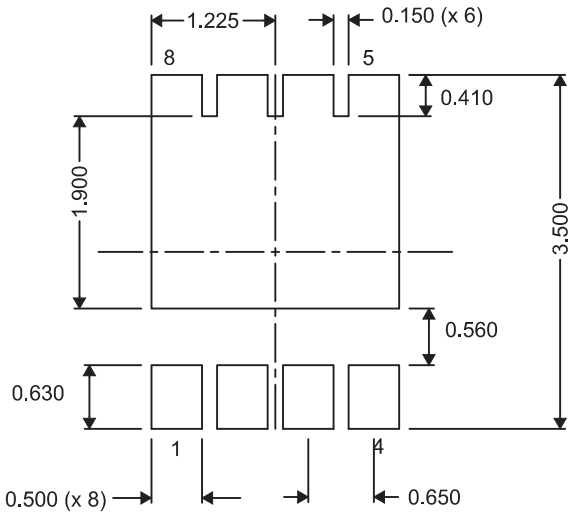


寸法	ミリメートル			インチ		
	最小	公称	最大	最小	公称	最大
A	0.950	1.000	1.100	0.037	0.039	0.043
A1	0.000	0.000	0.050	0.000	0.000	0.002
b	0.280	0.340	0.400	0.011	0.013	0.016
b1		0.310 (公称値)			0.012 (公称値)	
c	0.150	0.200	0.250	0.006	0.008	0.010
D	3.200	3.300	3.400	0.126	0.130	0.134
D2	1.650	1.750	1.800	0.065	0.069	0.071
d	0.150	0.200	0.250	0.006	0.008	0.010
d1	0.300	0.350	0.400	0.012	0.014	0.016
E	3.200	3.300	3.400	0.126	0.130	0.134
E2	2.350	2.450	2.550	0.093	0.096	0.100
e		0.650 (標準値)			0.026 (標準値)	
H	0.35	0.450	0.550	0.014	0.018	0.022
K		0.650 (標準値)			0.026 (標準値)	
L	0.35	0.450	0.550	0.014	0.018	0.022
L1	0	—	0	0	—	0

Copyright © 2010–2019, Texas Instruments Incorporated

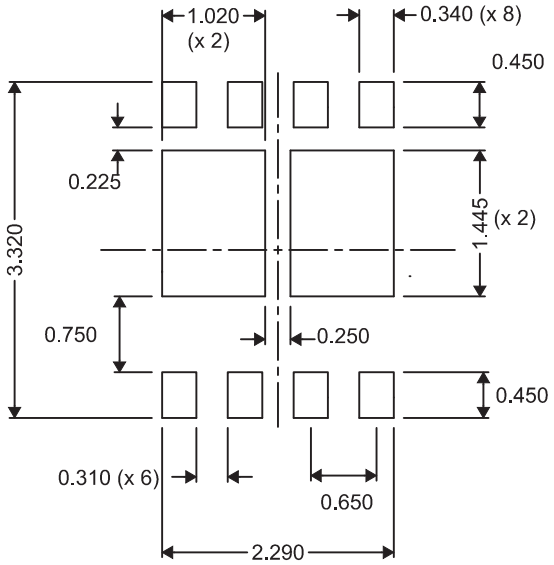
寸法	ミリメートル			インチ		
	最小	公称	最大	最小	公称	最大
θ	0	—	0	0	—	0

7.2 推奨のPCBパターン



PCBデザインの推奨回路レイアウトについては、アプリケーション・ノートSLPA005『*PCBレイアウト技法によるリンギングの低減*』を参照してください。

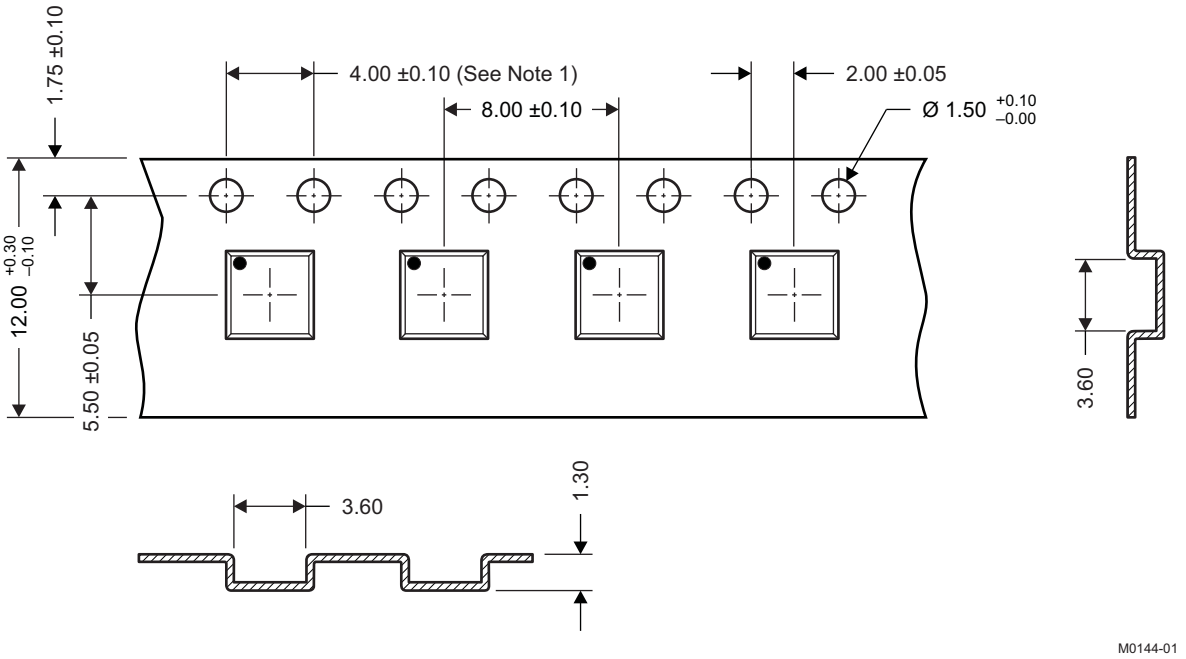
7.3 推奨されるステンシル開口部



すべての寸法は、特記されていない限りmm単位

Copyright © 2010–2019, Texas Instruments Incorporated

7.4 Q3のテープ・アンド・リール情報



注:

1. スプロケット穴のピッチ10個分の累積許容誤差±0.2
2. キャンバーは100mm内に1mmを超えないこと(250mm以上では累積しない)
3. 材質: 黒色の静電放電性ポリスチレン
4. すべての寸法は、特記されていない限りmm単位です。
5. 厚さ: 0.30±0.05mm
6. MSL1 260℃ (IRおよび対流方式) PbFリフロー互換

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
CSD17308Q3	Active	Production	VSON-CLIP (DQG) | 8	2500 | LARGE T&R	ROHS Exempt	SN	Level-1-260C-UNLIM	-55 to 150	CSD17308
CSD17308Q3.B	Active	Production	VSON-CLIP (DQG) | 8	2500 | LARGE T&R	ROHS Exempt	SN	Level-1-260C-UNLIM	-55 to 150	CSD17308
CSD17308Q3T	Active	Production	VSON-CLIP (DQG) | 8	250 | SMALL T&R	ROHS Exempt	SN	Level-1-260C-UNLIM	-55 to 150	CSD17308
CSD17308Q3T.B	Active	Production	VSON-CLIP (DQG) | 8	250 | SMALL T&R	ROHS Exempt	SN	Level-1-260C-UNLIM	-55 to 150	CSD17308

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月