

## DLP390TP 0.39 インチ 4K UHD デジタルマイクロミラー デバイス

### 1 特長

- 対角 0.39 インチ (0.99cm) のマイクロミラー アレイ
  - ディスプレイ解像度: 4K UHD (3840 × 2160)
  - 4.5 $\mu$ m のマイクロミラー ピッチ
  - マイクロミラー傾斜角:  $\pm 14.5^\circ$  (平面に対して)
  - サイド照明
- SubLVDS 入力データバス
- 4K UHD、60Hz (60fps) の動画をサポート
- 1080p、最大 240Hz をサポート
- DLPC8445V ディスプレイコントローラ、DLPA3085/DLPA3082 パワー マネージメント IC (PMIC) および照明ドライバにより、LED の動作をサポート

### 2 アプリケーション

- モバイル スマート TV
- モバイル プロジェクタ
- デジタル サイネージ

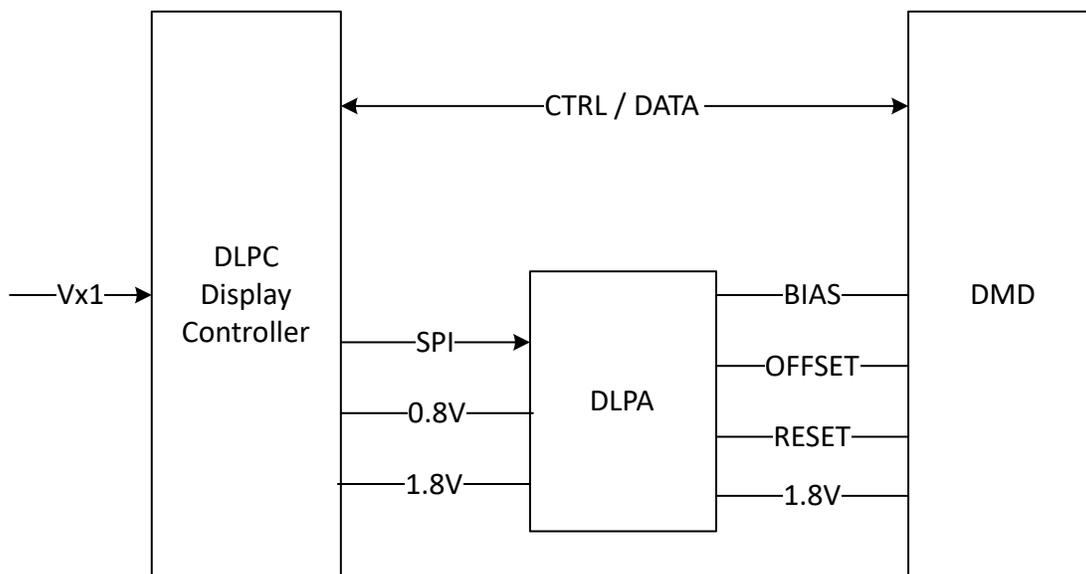
### 3 説明

DLP390TP デジタル マイクロミラー デバイス (DMD) は、デジタル制御型の MEMS (micro-electromechanical system) 空間光変調器 (SLM) で、色鮮やかな 4K UHD ディスプレイシステムを実現します。テキサス インストルメンツの DLP® 製品である 0.39 インチ (0.99cm) 4K UHD チップセットは、DMD、DLPC8445V ディスプレイコントローラ、DLPA3085/DLPA3082 PMIC および照明ドライバで構成されています。このコンパクトなチップセットは、小型の 4K UHD ディスプレイを実現する完全なシステム ソリューションを提供します。

#### 製品情報

部品番号	パッケージ <sup>(1)</sup>	パッケージ サイズ
DLP390TP	FQZ (159)	19.25mm × 10.08mm

(1) 詳細については、「メカニカル、パッケージ、および注文情報」を参照してください。



アプリケーション概略図



## 目次

<b>1 特長</b> .....	1	6.7 マイクロミラーの電力密度の計算.....	26
<b>2 アプリケーション</b> .....	1	6.8 ウィンドウ アパーチャイル ミネーション オーバーフィ ル計算.....	28
<b>3 説明</b> .....	1	6.9 マイクロミラーのランデッド オン/ランデッド オフ デ ューティ サイクル.....	29
<b>4 ピン構成および機能</b> .....	3	<b>7 アプリケーションと実装</b> .....	32
<b>5 仕様</b> .....	7	7.1 アプリケーション情報.....	32
5.1 絶対最大定格.....	7	7.2 代表的なアプリケーション.....	32
5.2 保存条件.....	8	7.3 温度センサ ダイオード.....	33
5.3 ESD 定格.....	8	<b>8 電源に関する推奨事項</b> .....	34
5.4 推奨動作条件.....	9	8.1 DMD 電源のパワーアップ手順.....	34
5.5 熱に関する情報.....	12	8.2 DMD 電源のパワーダウン手順.....	34
5.6 電気的特性.....	13	<b>9 レイアウト</b> .....	36
5.7 スイッチング特性.....	14	9.1 レイアウトのガイドライン.....	36
5.8 タイミング要件.....	14	<b>10 デバイスおよびドキュメントのサポート</b> .....	37
5.9 システム実装インターフェイスの荷重.....	19	10.1 サード・パーティ製品に関する免責事項.....	37
5.10 マイクロミラー アレイの物理特性.....	20	10.2 デバイス サポート.....	37
5.11 マイクロミラー アレイの光学特性.....	21	10.3 ドキュメントのサポート.....	38
5.12 ウィンドウの特性.....	22	10.4 ドキュメントの更新通知を受け取る方法.....	38
5.13 チップセット コンポーネントの使用法の仕様.....	22	10.5 サポート・リソース.....	38
<b>6 詳細説明</b> .....	23	10.6 商標.....	38
6.1 概要.....	23	10.7 静電気放電に関する注意事項.....	38
6.2 機能ブロック図.....	23	10.8 用語集.....	38
6.3 機能説明.....	24	<b>11 改訂履歴</b> .....	38
6.4 デバイスの機能モード.....	24	<b>12 メカニカル、パッケージ、および注文情報</b> .....	39
6.5 光学インターフェイスおよびシステムの画質に関す る検討事項.....	24		
6.6 マイクロミラー アレイ温度の計算.....	25		

## 4 ピン構成および機能

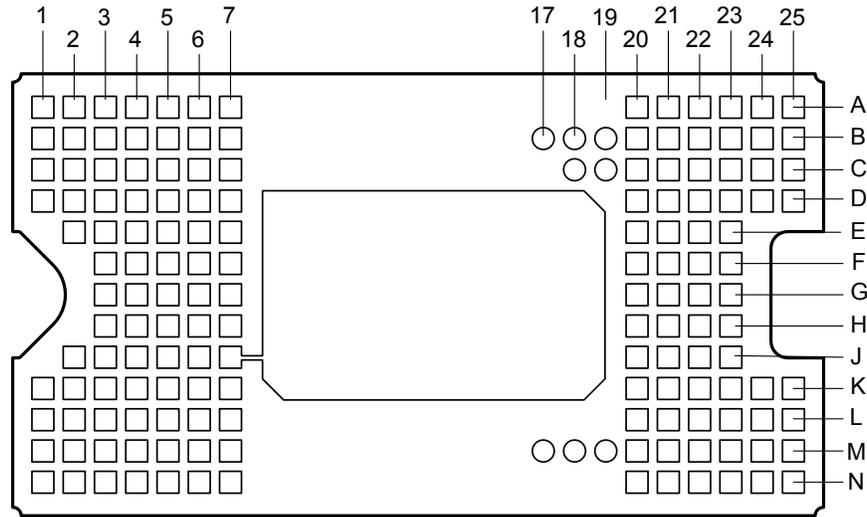


図 4-1. FQZ パッケージ、159 ピン LGA (底面図)

表 4-1. ピンの機能

ピン <sup>(2)</sup>		タイプ <sup>(1)</sup>	説明	終端	パターン長 (mm)
名称	パッド ID				
D_AP (0)	C7	I	高速差動データ ペア レーン A0	差動 100Ω	3.927
D_AN (0)	D7	I	高速差動データ ペア レーン A0	差動 100Ω	4.265
D_AP (1)	D5	I	高速差動データ ペア レーン A1	差動 100Ω	2.565
D_AN (1)	D6	I	高速差動データ ペア レーン A1	差動 100Ω	2.902
D_AP (2)	E3	I	高速差動データ ペア レーン A2	差動 100Ω	0.543
D_AN (2)	E4	I	高速差動データ ペア レーン A2	差動 100Ω	0.881
D_AP (3)	D1	I	高速差動データ ペア レーン A3	差動 100Ω	2.015
D_AN (3)	D2	I	高速差動データ ペア レーン A3	差動 100Ω	2.352
D_AP (4)	F6	I	高速差動データ ペア レーン A4	差動 100Ω	3.19
D_AN (4)	F7	I	高速差動データ ペア レーン A4	差動 100Ω	3.526
D_AP (5)	F5	I	高速差動データ ペア レーン A5	差動 100Ω	2.123
D_AN (5)	G5	I	高速差動データ ペア レーン A5	差動 100Ω	2.456
D_AP (6)	G3	I	高速差動データ ペア レーン A6	差動 100Ω	0.829
D_AN (6)	G4	I	高速差動データ ペア レーン A6	差動 100Ω	1.162
D_AP (7)	H7	I	高速差動データ ペア レーン A7	差動 100Ω	3.856
D_AN (7)	G7	I	高速差動データ ペア レーン A7	差動 100Ω	4.189
DCLK_AP	E5	I	高速差動クロック A	差動 100Ω	2.23
DCLK_AN	E6	I	高速差動クロック A	差動 100Ω	2.562
D_BP (0)	B25	I	高速差動データ ペア レーン B0	差動 100Ω	2.825
D_BN (0)	B24	I	高速差動データ ペア レーン B0	差動 100Ω	3.158
D_BP (1)	D25	I	高速差動データ ペア レーン B1	差動 100Ω	1.636
D_BN (1)	D24	I	高速差動データ ペア レーン B1	差動 100Ω	1.972
D_BP (2)	D21	I	高速差動データ ペア レーン B2	差動 100Ω	2.278

表 4-1. ピンの機能 (続き)

ピン <sup>(2)</sup>		タイプ <sup>(1)</sup>	説明	終端	パターン長 (mm)
名称	パッド ID				
D_BN (2)	D20	I	高速差動データ ペア レーン B2	差動 100Ω	2.611
D_BP (3)	C24	I	高速差動データ ペア レーン B3	差動 100Ω	3.099
D_BN (3)	C23	I	高速差動データ ペア レーン B3	差動 100Ω	3.439
D_BP (4)	E21	I	高速差動データ ペア レーン B4	差動 100Ω	2.687
D_BN (4)	E20	I	高速差動データ ペア レーン B4	差動 100Ω	3.022
D_BP (5)	F22	I	高速差動データ ペア レーン B5	差動 100Ω	1.323
D_BN (5)	F21	I	高速差動データ ペア レーン B5	差動 100Ω	1.658
D_BP (6)	G23	I	高速差動データ ペア レーン B6	差動 100Ω	0.821
D_BN (6)	G22	I	高速差動データ ペア レーン B6	差動 100Ω	1.162
D_BP (7)	G21	I	高速差動データ ペア レーン B7	差動 100Ω	2.173
D_BN (7)	G20	I	高速差動データ ペア レーン B7	差動 100Ω	2.506
DCLK_BP	E23	I	高速差動クロック B	差動 100Ω	0.865
DCLK_BN	E22	I	高速差動クロック B	差動 100Ω	1.202
D_CP (0)	J6	I	高速差動データ ペア レーン C0	差動 100Ω	3.463
D_CN (0)	H6	I	高速差動データ ペア レーン C0	差動 100Ω	3.795
D_CP (1)	K6	I	高速差動データ ペア レーン C1	差動 100Ω	3.703
D_CN (1)	K7	I	高速差動データ ペア レーン C1	差動 100Ω	4.035
D_CP (2)	J2	I	高速差動データ ペア レーン C2	差動 100Ω	1.461
D_CN (2)	J3	I	高速差動データ ペア レーン C2	差動 100Ω	1.759
D_CP (3)	L1	I	高速差動データ ペア レーン C3	差動 100Ω	2.409
D_CN (3)	K1	I	高速差動データ ペア レーン C3	差動 100Ω	2.742
D_CP (4)	L6	I	高速差動データ ペア レーン C4	差動 100Ω	3.15
D_CN (4)	L7	I	高速差動データ ペア レーン C4	差動 100Ω	3.492
D_CP (5)	N1	I	高速差動データ ペア レーン C5	差動 100Ω	3.341
D_CN (5)	N2	I	高速差動データ ペア レーン C5	差動 100Ω	3.679
D_CP (6)	N6	I	高速差動データ ペア レーン C6	差動 100Ω	3.564
D_CN (6)	N7	I	高速差動データ ペア レーン C6	差動 100Ω	3.898
D_CP (7)	K2	I	高速差動データ ペア レーン C7	差動 100Ω	1.022
D_CN (7)	K3	I	高速差動データ ペア レーン C7	差動 100Ω	1.361
DCLK_CP	M5	I	高速差動クロック C	差動 100Ω	3.428
DCLK_CN	L5	I	高速差動クロック C	差動 100Ω	3.82
D_DP (0)	H21	I	高速差動データ ペア レーン D0	差動 100Ω	3.035
D_DN (0)	H20	I	高速差動データ ペア レーン D0	差動 100Ω	3.369
D_DP (1)	H23	I	高速差動データ ペア レーン D1	差動 100Ω	0.894
D_DN (1)	H22	I	高速差動データ ペア レーン D1	差動 100Ω	1.231
D_DP (2)	J22	I	高速差動データ ペア レーン D2	差動 100Ω	1.791
D_DN (2)	J21	I	高速差動データ ペア レーン D2	差動 100Ω	2.13
D_DP (3)	K25	I	高速差動データ ペア レーン D3	差動 100Ω	2.037
D_DN (3)	K24	I	高速差動データ ペア レーン D3	差動 100Ω	2.372
D_DP (4)	K21	I	高速差動データ ペア レーン D4	差動 100Ω	2.203
D_DN (4)	K20	I	高速差動データ ペア レーン D4	差動 100Ω	2.543

表 4-1. ピンの機能 (続き)

ピン <sup>(2)</sup>		タイプ <sup>(1)</sup>	説明	終端	パターン長 (mm)
名称	パッド ID				
D_DP (5)	L25	I	高速差動データ ペア レーン D5	差動 100Ω	2.72
D_DN (5)	M25	I	高速差動データ ペア レーン D5	差動 100Ω	3.052
D_DP (6)	N24	I	高速差動データ ペア レーン D6	差動 100Ω	2.997
D_DN (6)	N23	I	高速差動データ ペア レーン D6	差動 100Ω	3.335
D_DP (7)	N21	I	高速差動データ ペア レーン D7	差動 100Ω	4.046
D_DN (7)	N20	I	高速差動データ ペア レーン D7	差動 100Ω	4.338
DCLK_DP	L21	I	高速差動クロック D	差動 100Ω	3.658
DCLK_DN	L20	I	高速差動クロック D	差動 100Ω	4.045
MBRST(0)		NC	リセット ブロック 0 のマイクロミラー電圧		6.16289
MBRST(1)		NC	リセット ブロック 1 のマイクロミラー電圧		3.93281
MBRST(2)		NC	リセット ブロック 2 のマイクロミラー電圧		6.10819
MBRST(3)		NC	リセット ブロック 3 のマイクロミラー電圧		3.42259
MBRST(4)		NC	リセット ブロック 4 のマイクロミラー電圧		4.31038
TP0	K23	I	10 HVia チェーン		5.71246
TP1	L23	I	2 MVia チェーン		4.99283
TP2	M23	I	湿度センサ		4.82511
TEMP_N	N4	I	温度ダイオード N		1.70894
TEMP_P	N3	I	温度ダイオード P		1.7438
LS_RDATA_D	C3	O	LPSDR 出力		0.55459
LS_RDATA_C	C1	O	LPSDR 出力		1.39057
LS_WDATA	B5	I	LPSDR 入力		1.97914
LS_RDATA_B	B2	O	LPSDR 出力		0.98339
LS_RDATA_A	A3	O	LPSDR 出力		1.42875
LS_CLK	A4	I	LPSDR 入力		1.55589
DMD_DEN_ARSTZ	D3	I	ARSTZ	17.5kΩ プルダウン	0.9734
VDD	A2、A5、 A7、 A21、A23、 A25、B1、 B20、B22、 C4、C5、 C22、E2、 F4、J5、 K4、 K22、L3、 L23、M4、 M6、M21、 M22、N25	P	デジタル コア電源電圧		平面
VBIAS	A6、B21	P	マイクロミラーのリセット信号用の正のバイアスの供給電圧		平面
VRESET	B6、C21	P	マイクロミラーのリセット信号用の負のバイアスの供給電圧		平面

表 4-1. ピンの機能 (続き)

ピン <sup>(2)</sup>		タイプ <sup>(1)</sup>		説明	終端	パターン長 (mm)
名称	パッド ID					
VOFFSET	C6、L22	P		HVCMOS ロジック用の供給電圧、昇圧されたロジックレベル		平面
VDDI	B3、B23、 K23、M1、 M3、M24	P				平面
VSS	A1、A20、 A22、A24、 B4、B7、 C2、 C20、C25、 D4、D22、 D23、E7、 F3、F20、 F23、G6、 H3、H4、 H5、 J4、J7、 J20、 J23、K5、 L2、L4、 L24、M2、 M7、M20、 M23、N5、 N22	G		グラウンド		平面
N/C	B17、C18、 B18、C19、 B19、M17、 M19、M18	NC		未接続ピン		なし

(1) I = 入力、O = 出力、P = 電源、G = グラウンド、NC = 未接続

(2) 機能的に使用される電氣的接続は 143 ピンのみ。

## 5 仕様

### 5.1 絶対最大定格

パラメータ	説明	最小値 <sup>(1)</sup>	最大値 <sup>(1)</sup>	単位
<b>電源電圧</b>				
V <sub>DD</sub>	LVC MOS コア ロジックと LPSDR 低速インターフェイス (LSIF) の電源電圧 <sup>(2)</sup>	-0.5	2.3	V
V <sub>DDI</sub>	SubLVDS レシーバの電源電圧 <sup>(2)</sup>	-0.5	2.3	V
V <sub>OFFSET</sub>	HVC MOS およびマイクロミラー電極の電源電圧 <sup>(2) (3)</sup>	-0.5	11	V
V <sub>BIAS</sub>	マイクロミラー電極の電源電圧 <sup>(2)</sup>	-0.5	19	V
V <sub>RESET</sub>	マイクロミラー電極の電源電圧 <sup>(2)</sup>	-15	0.5	V
V <sub>DDI</sub> - V <sub>DD</sub>	電源電圧差 (絶対値) <sup>(4)</sup>		0.3	V
V <sub>BIAS</sub> - V <sub>OFFSET</sub>	電源電圧差 (絶対値) <sup>(5)</sup>		11	V
V <sub>BIAS</sub> - V <sub>RESET</sub>	電源電圧差 (絶対値) <sup>(6)</sup>		34	V
<b>入力電圧</b>				
	その他入力の入力電圧 - LSIF および LVC MOS <sup>(2)</sup>	-0.5	V <sub>DD</sub> +0.5	V
	その他入力の入力電圧 - SubLVDS <sup>(2) (7)</sup>	-0.5	V <sub>DDI</sub> +0.5	V
<b>SUBLVDS インターフェイス(HSIF)</b>				
V <sub>ID</sub>	SubLVDS 差動入力電圧 (絶対値) <sup>(7)</sup>		810	mV
I <sub>ID</sub>	SubLVDS 入力差動電流 <sup>(7)</sup>		10	mA
<b>クロック周波数</b>				
f <sub>CLOCK</sub>	LSIF クロック周波数 (LS_CLK)	100	130	MHz
<b>温度ダイオード</b>				
I <sub>TEMP_DIODE</sub>	温度ダイオードへの最大電流ソース		120	μA
<b>環境</b>				
T <sub>ARRAY</sub>	温度、動作時 <sup>(8)</sup>	0	90	°C
	温度、非動作時 <sup>(8)</sup>	-40	90	°C
T <sub>DP</sub>	露点温度、動作時および非動作時 (結露なし)		81	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外の場合、本デバイスは完全に機能するとは限らず、デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) すべての電圧値は、グラウンド端子 (V<sub>SS</sub>) を基準としています。DMD を適切に動作させるには、以下に示す必要な電源を接続する必要があります: V<sub>DD</sub>、V<sub>DDI</sub>、V<sub>OFFSET</sub>、V<sub>BIAS</sub>、V<sub>RESET</sub> すべての V<sub>SS</sub> 接続も必要です。
- (3) V<sub>OFFSET</sub> 電源過渡電圧は、規定電圧内に収まる必要があります。
- (4) V<sub>DDI</sub> と V<sub>DD</sub> の間の許容される絶対電圧差を超えると、過剰な電流が流れる可能性があります。
- (5) V<sub>BIAS</sub> と V<sub>OFFSET</sub> の間の許容される絶対電圧差を超えると、過剰な電流が流れる可能性があります。
- (6) V<sub>BIAS</sub> と V<sub>RESET</sub> の間の許容される絶対電圧差を超えると、過剰な電流が流れる可能性があります。
- (7) この最大入力電圧定格は、差動ペアの各入力電圧が同じ電位のときに適用されます。SubLVDS 差動入力、指定限界値を超えないようにする必要があります。さもなければ、内部終端抵抗が損傷する場合があります。
- (8) アレイ温度は直接測定することはできず、図 6-2 に示すテストポイント 1 (TP1) で測定した温度から、マイクロミラー アレイ温度計算を用いて解析的に算出する必要があります。

## 5.2 保存条件

部品としての DMD、またはシステムで動作していない DMD に適用できます。

パラメータ	説明	最小値	最大値	単位
$T_{DMD}$	DMD 温度	-40	85	°C
$T_{DP-AVG}$	平均露点温度、結露なし <sup>(1)</sup>		28	°C
$T_{DP-ELR}$	高温の露点温度範囲、結露なし <sup>(2)</sup>	28	36	°C
$CT_{ELR}$	高温の露点温度範囲における累積時間		24	毎月

- (1) デバイスが高温の露点温度範囲にない経時的な平均温度 (保存温度や動作温度を含む)。  
 (2) 保存時および動作時の高温範囲で露点温度への曝露は、 $CT_{ELR}$  の合計累積時間未満に制限する必要があります。

## 5.3 ESD 定格

パラメータの説明		値	単位	
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 <sup>(1)</sup>	±1000	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22C101 準拠 <sup>(2)</sup>	±250	V

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。  
 (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

## 5.4 推奨動作条件

自由気流での動作温度範囲および電源電圧内 (特に記述のない限り) このデータシートに規定されているデバイスの機能性能は、「推奨動作条件」で定義された制限内でデバイスを動作させたときに達成されます。推奨動作条件の範囲を超えてまたは下回ってデバイスを動作させる場合には、いかなる性能レベルも保証されません

パラメータ	説明	最小値	標準値	最大値	単位
<b>電源電圧範囲</b>					
V <sub>DD</sub>	LVC MOS コア ロジックの電源電圧 <sup>(1) (2)</sup> LPSDR 低速インターフェイスの電源電圧	1.71	1.8	1.95	V
V <sub>DDI</sub>	SubLVDS レシーバの電源電圧 <sup>(1) (2)</sup>	1.71	1.8	1.95	V
V <sub>OFFSET</sub>	HVCMOS およびマイクロミラー電極の電源電圧 <sup>(1) (2) (3)</sup>	9.5	10	10.5	V
V <sub>BIAS</sub>	ミラー電極の電源電圧 <sup>(1) (2)</sup>	17.5	18	18.5	V
V <sub>RESET</sub>	マイクロミラー電極の電源電圧 <sup>(1) (2)</sup>	-14.5	-14	-13.5	V
V <sub>DDI</sub> - V <sub>DD</sub>	電源電圧差 (絶対値) <sup>(1) (2) (4)</sup>			0.3	V
V <sub>BIAS</sub> - V <sub>OFFSET</sub>	電源電圧差 (絶対値) <sup>(1) (2) (5)</sup>			10.5	V
V <sub>BIAS</sub> - V <sub>RESET</sub>	電源電圧差 (絶対値) <sup>(1) (2) (6)</sup>			33	V
<b>LPSDR インターフェイス</b>					
V <sub>IH</sub>	High レベル入力電圧	0.7 × V <sub>DD</sub>			V
V <sub>IL</sub>	Low レベル入力電圧			0.3 × V <sub>DD</sub>	V
V <sub>IH</sub> (AC)	AC 入力高電圧	0.8 × V <sub>DD</sub>		V <sub>DD</sub> + 0.3	V
V <sub>IL</sub> (AC)	AC 入力低電圧	-0.3		0.2 × V <sub>DD</sub>	V
V <sub>Hyst</sub>	入力ヒステリシス	0.1 × V <sub>DD</sub>		0.4 × V <sub>DD</sub>	V
f <sub>max_LS</sub>	低速インターフェイス LS_CLK のクロック周波数 <sup>(7)</sup>	108		130	MHz
DCD <sub>IN</sub>	LSIF デューティ サイクル歪み (LS_CLK) <sup>(7)</sup>	44		56	%
<b>SUBLVDS インターフェイス</b>					
V <sub>ID</sub>	LVDS 差動入力電圧の振幅 <sup>(8)</sup>	150	250	350	mV
V <sub>CM</sub>	同相電圧 <sup>(8)</sup>	700	900	1100	mV
V <sub>SUBLVDS</sub>	SubLVDS 電圧 <sup>(8)</sup>	525		1275	mV
Z <sub>LINE</sub>	ライン差動インピーダンス (PWB / パターン)	90	100	110	Ω
Z <sub>IN</sub>	内部差動終端抵抗 <sup>(10)</sup>	80	100	120	Ω
<b>温度ダイオード</b>					
I <sub>TEMP_DIODE</sub>	温度ダイオードへの最大電流ソース			120	μA
<b>環境</b>					
T <sub>ARRAY</sub>	アレイ温度、長期動作 <sup>(9) (10) (11) (12)</sup>	0		40~70	°C
T <sub>DP-AVG</sub>	平均露点温度、(結露なし) <sup>(13)</sup>			28	°C
T <sub>DP-ELR</sub>	高温の露点温度範囲、(結露なし) <sup>(14)</sup>		28	36	°C
CT <sub>ELR</sub>	高温の露点温度範囲における累積時間			24	毎月
Q <sub>AP-LL</sub>	ウィンドウ開口部照明オーバーフィル <sup>(15) (16) (17)</sup>			17	W/cm <sup>2</sup>
<b>照明 LPCW、RGB レーザー、LED</b>					
ILL <sub>UV</sub>	照明、波長 410nm 未満 <sup>(9) (19)</sup>			10	mW/cm <sup>2</sup>
ILL <sub>VIS</sub>	410nm 以上 800nm 以下の波長における照明の電力密度 <sup>(18) (19)</sup>			40	W/cm <sup>2</sup>
ILL <sub>IR</sub>	照明、波長 800nm 超 <sup>(19)</sup>			10	mW/cm <sup>2</sup>
ILL <sub>BLU</sub>	410nm 以上 475nm 以下の波長における照明の電力密度 <sup>(18) (19)</sup>			12.8	W/cm <sup>2</sup>
ILL <sub>BLU1</sub>	410nm 以上 440nm 以下の波長における照明の電力密度 <sup>(18) (19)</sup>			2.0	W/cm <sup>2</sup>

(1) DMD の動作には、以下の電源装置が必要です。V<sub>DD</sub>、V<sub>DDI</sub>、V<sub>OFFSET</sub>、V<sub>BIAS</sub>、V<sub>RESET</sub> DMD を動作させるには、すべての V<sub>SS</sub> 接続が必要です。

- (2) すべての電圧値は、 $V_{SS}$  グランド ピンを基準としたものです。
- (3)  $V_{OFFSET}$  電源過渡電圧は、規定最大電圧内に収まる必要があります。
- (4) 過剰な電流を防止するため、電源電圧のデルタ  $|V_{DDI} - V_{DD}|$  は、指定限界値よりも小さい必要があります。
- (5) 過剰な電流を防止するため、電源電圧のデルタ  $|V_{BIAS} - V_{OFFSET}|$  は、指定限界値よりも小さい必要があります。
- (6) 過剰な電流を防止するため、電源電圧のデルタ  $|V_{BIAS} - V_{RESET}|$  は、指定限界値よりも小さい必要があります。
- (7) リセット波形コマンドの内部 DMD タイミングを確保するため、指定されたとおりに  $LS\_CLK$  を実行する必要があります。
- (8) タイミング要件の SubLVDS タイミング要件を参照してください。
- (9) DMD を最大推奨動作条件の温度および UV 照明に同時に曝露すると、デバイスの寿命が短くなります。
- (10) アレイ温度を直接測定することはできず、[図 6-2](#) に示すテスト ポイント (TP1) で測定された温度と [マイクロミラー アレイ温度計算](#) を使用したパッケージの熱抵抗から、解析的に計算する必要があります。
- (11) 長期は、デバイスの使用可能寿命と定義されます。
- (12) [図 5-1](#) に示すように、最大動作アレイ温度は、最終アプリケーションにおいて DMD が受けるマイクロミラーの着地デューティサイクルに基づいてディレーティングする必要があります。マイクロミラーのランデッド デューティ サイクルの定義については、[マイクロミラーのランデッド オン/ランデッド オフ デューティ サイクル](#) を参照してください。
- (13) デバイスが高温の露点温度範囲にない経時的な平均値 (保存や動作を含む)。
- (14) 保存時および動作時の高露点温度範囲への曝露は、 $CT_{ELR}$  の合計累積時間未満に制限されます。
- (15) [図 5-2](#) で定義されている領域に適用されます
- (16) DMD のアクティブ領域は、DMD ウィンドウ表面の内部にある開口によって取り囲まれており、DMD デバイスアセンブリの構造を正常な表示のためにマスクします。開口部は、いくつかの光学条件を想定した大きさになっています。アクティブ アレイの外側を照らすオーバーフィル光は散乱し、DMD を使用する最終アプリケーションの性能に悪影響を及ぼす可能性があります。アクティブ アレイの外部に入射する光の光束を最小限に抑えることが、照明光学システム的设计要件となっています。システムの光学アーキテクチャとアセンブリ許容誤差によっては、アクティブ アレイの外側のオーバーフィル光量がシステム性能の劣化を引き起こす可能性があります。
- (17) 計算方法については、「[ウィンドウ開口照度オーバーフィル計算](#)」を参照してください。
- (18) DMD に入射する最大許容光出力は、規定された各波長範囲における最大光出力密度とマイクロミラー アレイ温度 ( $T_{ARRAY}$ ) によって制限されます。
- (19) 計算については、「[マイクロミラー電力密度の計算](#)」を参照してください。

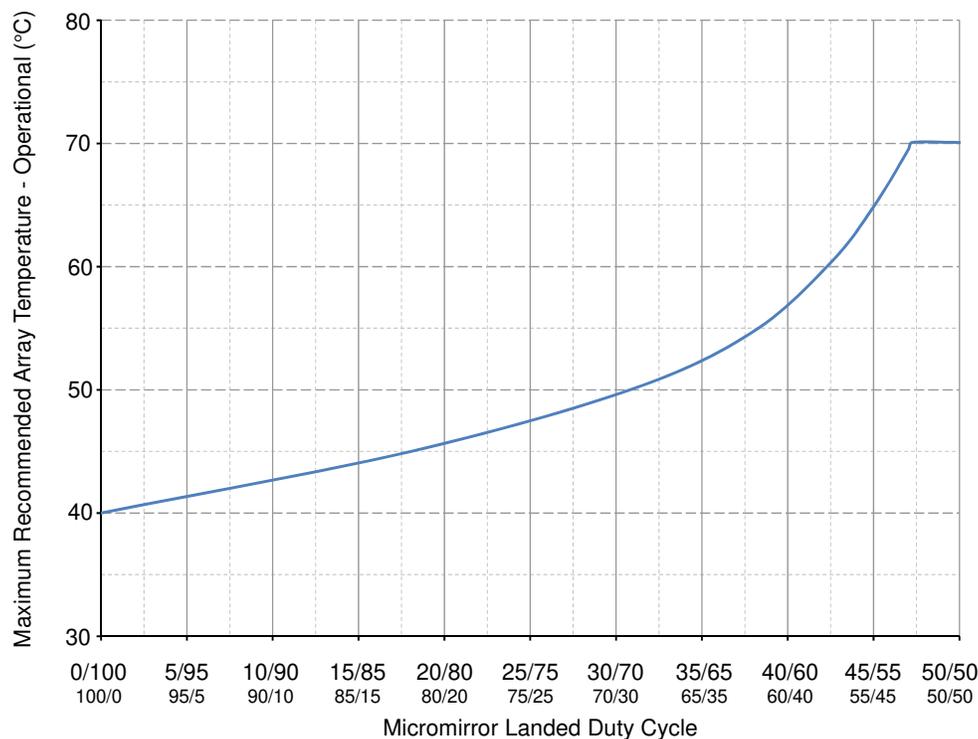


図 5-1. 推奨最大アレイ温度—ディレーティング曲線

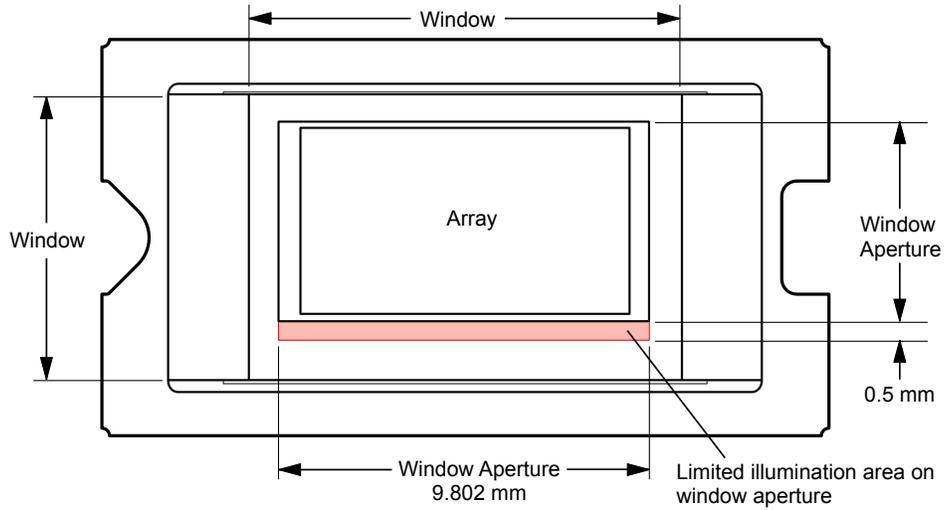


図 5-2. イルミネーション オーバーフィル ダイアグラム - クリティカル エリア

## 5.5 熱に関する情報

熱評価基準	DLP390TP	単位
	FQZ	
	159 PIN	
<b>熱に関する情報</b>		
熱抵抗 <sup>(1)</sup>	2	°C/W

- (1) DMD は、吸収および放散された熱をパッケージの裏面に伝導するよう設計されています。冷却システムは、「推奨動作条件」に規定されている温度範囲内に DMD を維持できる必要があります。DMD の合計熱負荷は、主にアクティブ領域によって吸収される入射光によって決まりますが、その他の寄与としてウインドウ開口部によって吸収される光エネルギーやアレイの消費電力があります。光学システムは、ウインドウの開放口から外れた光エネルギーを最小限に抑えるよう設計する必要があります。これは、この領域に熱負荷が増大すると、デバイスの信頼性が大幅に低下する可能性があるためです。

## 5.6 電気的特性

自由空気での動作温度範囲内 (特に記述のない限り)<sup>(1)</sup>

パラメータ <sup>(6)</sup>		テスト条件 <sup>(2)</sup>	最小値	標準値	最大値	単位
<b>CURRENT</b>						
I <sub>DD</sub>	消費電流: V <sub>DD</sub> <sup>(3) (4)</sup>	標準値			140	mA
I <sub>DDI</sub>	消費電流: V <sub>DDI</sub> <sup>(3) (4)</sup>	標準値			45	mA
I <sub>OFFSET</sub>	消費電流: V <sub>OFFSET</sub> <sup>(5)</sup>	標準値			6	mA
I <sub>BIAS</sub>	消費電流: V <sub>BIAS</sub> <sup>(5)</sup>	標準値			0.6	mA
I <sub>RESET</sub>	消費電流: V <sub>RESET</sub>	標準値			1.8	mA
<b>電源</b>						
P <sub>DD</sub>	電源の消費電力: V <sub>DD</sub> <sup>(3) (4)</sup>	標準値			252	mW
P <sub>DDI</sub>	電源の消費電力: V <sub>DDI</sub> <sup>(3) (4)</sup>	標準値			81	mW
P <sub>OFFSET</sub>	電源の消費電力: V <sub>OFFSET</sub> <sup>(5)</sup>	標準値			60	mW
P <sub>BIAS</sub>	電源の消費電力: V <sub>BIAS</sub> <sup>(5)</sup>	標準値			1.08	mW
P <sub>RESET</sub>	電源の消費電力: V <sub>RESET</sub>	標準値			25.2	mW
P <sub>TOTAL</sub>	電源の合計消費電力	標準値			419.28	mW
<b>LPSDR 入力</b>						
I <sub>IL</sub>	Low レベル入力電流	V <sub>DD</sub> = 1.95 V、V <sub>I</sub> = 0V	-100			nA
I <sub>IH</sub>	High レベル入力電流	V <sub>DD</sub> = 1.95 V、V <sub>I</sub> = 1.95V			135	μA
<b>LPSDR 出力</b>						
V <sub>OH</sub>	DC 出力高電圧 <sup>(7) (8) (9)</sup>	I <sub>OH</sub> = -2mA	0.8 × V <sub>DD</sub>			X V <sub>DD</sub>
V <sub>OL</sub>	DC 出力低電圧 <sup>(7) (8) (9)</sup>	I <sub>OL</sub> = 2mA			0.2 × V <sub>DD</sub>	X V <sub>DD</sub>
<b>CAPACTIANCE</b>						
C <sub>IN</sub>	入力容量 LVCMOS	F = 1MHz			10	pF
C <sub>IN</sub>	入力容量 SubLVDS	F = 1MHz			20	pF
C <sub>OUT</sub>	出力容量	F = 1MHz			10	pF
C <sub>TEMP</sub>	温度センスダイオード容量	F=1MHz			20	pF

- (1) デバイスの電気的特性は、特に記述のない限りセクション 5.4 以上です。
- (2) すべての電圧値は、グランドピン (V<sub>SS</sub>) を基準としたものです。
- (3) 過剰な電流を防止するため、電源電圧のデルタ |V<sub>DDI</sub> - V<sub>DD</sub>| は、指定限界値よりも小さい必要があります。
- (4) 非圧縮のコマンドとデータに基づく電源消費電力。
- (5) 過剰な電流を防止するため、電源電圧のデルタ |V<sub>BIAS</sub> - V<sub>OFFSET</sub>| は、指定限界値よりも小さい必要があります。
- (6) DMD を動作させるには、すべての電源接続が必要です。V<sub>DD</sub>、V<sub>DDI</sub>、V<sub>OFFSET</sub>、V<sub>BIAS</sub>、V<sub>RESET</sub> すべての V<sub>SS</sub> 接続も必要です。
- (7) LPSDR 仕様は、LS\_CLK ピンと LS\_WDATA ピン用です。
- (8) 低速インターフェイスは LPSDR であり、JEDEC 規格 No. 209B、低消費電力ダブル データレート (LPDDR) JESD209B の「電気的特性」および「AC/DC 動作条件」表に準拠しています。
- (9) LPSDR 出力仕様は、LS\_RDATA\_A、LS\_RDATA\_B、LS\_RDATA\_C、LS\_RDATA\_D ピン用です。

## 5.7 スイッチング特性

自由気流での動作温度範囲および電源電圧内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
$t_{PD}$	出力伝搬、クロックから Q まで、LS_CLK 入力の立ち上がりエッジから LS_RDATA 出力まで <sup>(1)</sup>	$C_L = 45pF$			15	ns
	スルーレート、LS_RDATA		0.3			V/ns
	出力デューティ サイクル歪み、LS_RDATA_A および LS_RDATA_B		40%		60%	

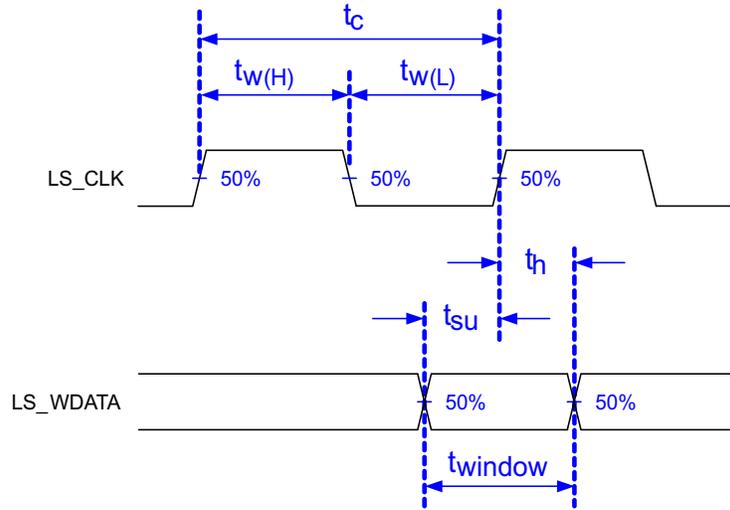
(1) 特に注記がない限り、デバイスの電気的特性は **推奨動作条件下での値** です。

## 5.8 タイミング要件

自由気流での動作温度範囲および電源電圧内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>LPSDR</b>						
$t_r$	立ち上がりスルーレート <sup>(2)</sup>	$(20\% \sim 80\%) \times V_{DD}$ <sup>(5)</sup>	0.25			V/ns
$t_f$	立ち下がりスルーレート <sup>(2)</sup>	$(80\% \sim 20\%) \times V_{DD}$ <sup>(5)</sup>	0.25			V/ns
$t_r$	立ち上がりスルーレート <sup>(1)</sup>	$(30\% \sim 80\%) \times V_{DD}$ <sup>(5)</sup>	1		3	V/ns
$t_f$	立ち下がりスルーレート <sup>(1)</sup>	$(70\% \sim 20\%) \times V_{DD}$ <sup>(5)</sup>	1		3	V/ns
$t_{W(H)}$	パルス幅 LS_CLK High	50% ~ 50%のリファレンス ポイント <sup>(4)</sup>	4.2			ns
$t_{W(L)}$	パルス幅 LS_CLK Low	50% ~ 50%のリファレンス ポイント <sup>(4)</sup>	4.2			ns
$t_{su}$	セットアップ時間	LS_WDATA は LS_CLK の前に有効 <sup>(4)</sup>			1.5	ns
$t_h$	ホールド時間	LS_WDATA は LS_CLK の後に有効 <sup>(4)</sup>			1.5	ns
<b>SubLVDS</b>						
$t_r$	立ち上がりスルーレート	20% ~ 80%のリファレンス ポイント <sup>(6)</sup>	0.7	1		V/ns
$t_f$	立ち下がりスルーレート	80% ~ 20%のリファレンス ポイント <sup>(6)</sup>	0.7	1		V/ns
$t_{W(H)}$	パルス幅 DCLK High	50% ~ 50%のリファレンス ポイント <sup>(7)</sup>	0.7			ns
$t_{W(L)}$	パルス幅 DCLK Low	50% ~ 50%のリファレンス ポイント <sup>(7)</sup>	0.7			ns
$t_{su}$	セットアップ時間	D_CLK の前にデータ有効 <sup>(7)</sup>			0.17	ns
$t_h$	ホールド時間	D_CLK の後にデータ有効 <sup>(7)</sup>			0.17	ns
$t_{POWER}$	パワーアップ レシーバ <sup>(3)</sup>				200	ns

- (1) 仕様は、DMD\_DEN\_ARSTZ ピンのものです。図 5-4 の LPSDR 入力の立ち上がりおよび立ち下がりスルーレートを参照。  
(2) 仕様は LS\_CLK ピンと LS\_WDATA ピンのものです。図 5-4 の LPSDR 入力の立ち上がりおよび立ち下がりスルーレートを参照。  
(3) この仕様は SubLVDS レシーバ時間のみを対象としており、コマンド送信やコマンド送信後のレイテンシは考慮されていません。  
(4) 図 5-3 を参照。  
(5) 図 5-4 を参照。  
(6) 図 5-5 を参照。  
(7) 図 5-7 を参照。



低速インターフェイスは LPSDR であり、JEDEC 規格 No. 209B、低消費電力ダブル データレート (LPDDR) JESD209B の「電気的特性」および「AC/DC 動作条件」表に準拠しています。

図 5-3. LPSDR スイッチング パラメータ

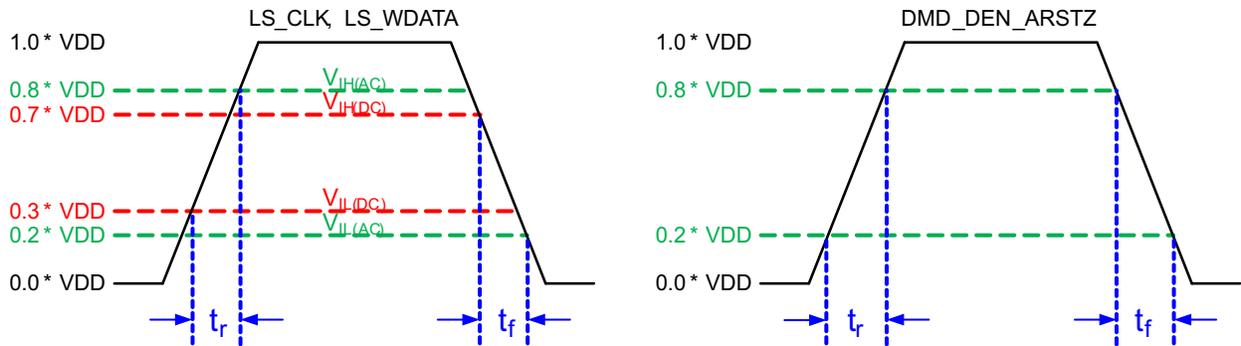


図 5-4. LPSDR 入力の立ち上がりおよび立ち下がりスルーレート

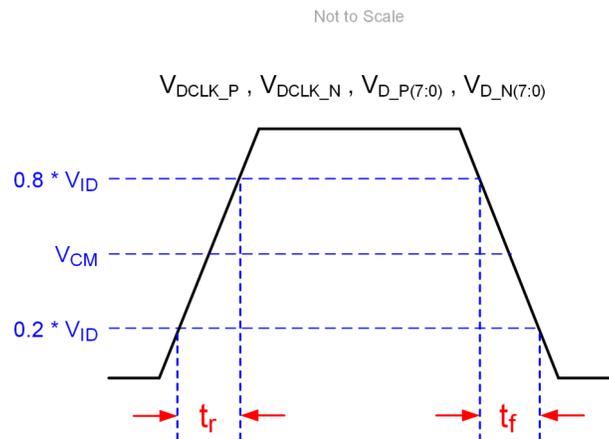


図 5-5. SubLVDS 入力の立ち上がりおよび立ち下がりスルーレート

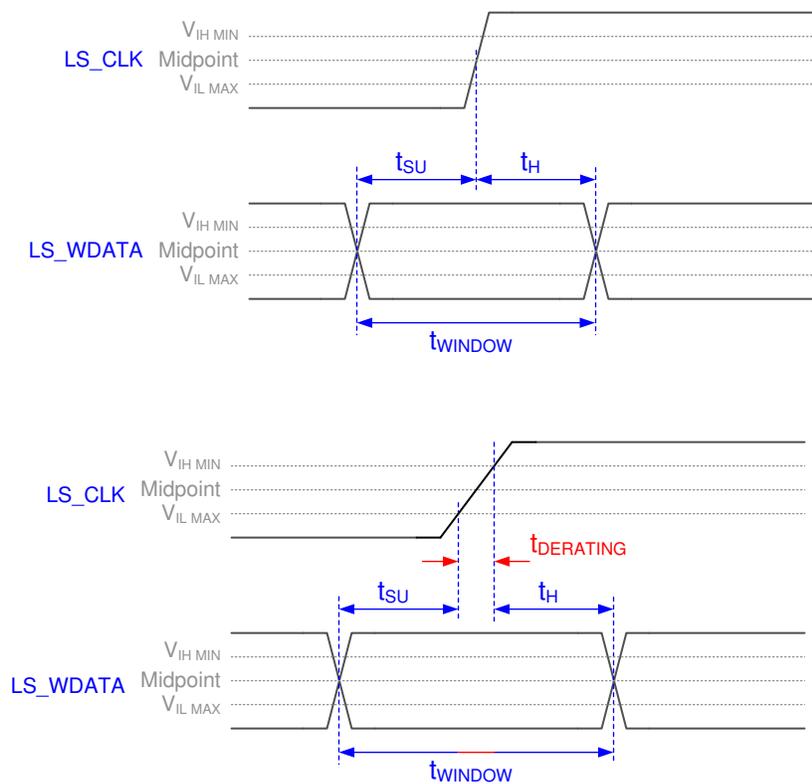


図 5-6. ウィンドウ時間ディレーティングの概念

Not to Scale

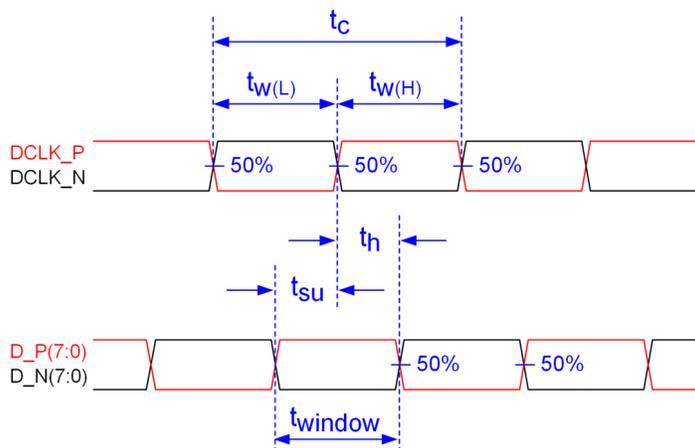
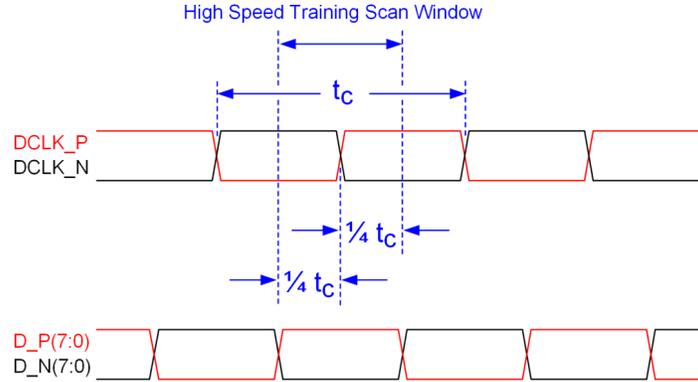


図 5-7. SubLVDS スイッチング パラメータ



詳細については、「タイミング要件」を参照してください。

図 5-8. 高速トレーニング スキャン ウィンドウ

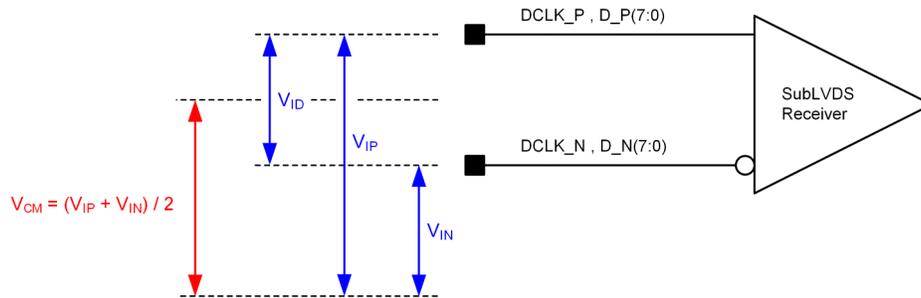


図 5-9. SubLVDS 電圧パラメータ

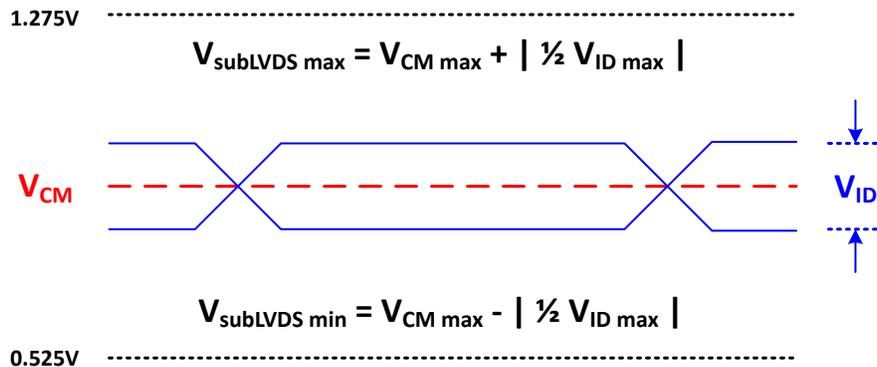


図 5-10. SubLVDS 波形パラメータ

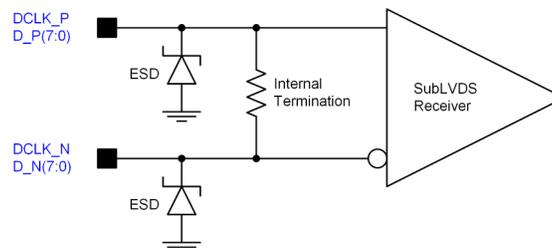


図 5-11. SubLVDS 等価入力回路

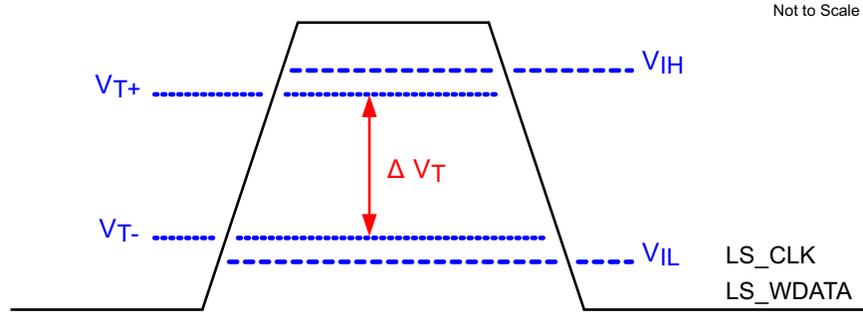


図 5-12. LPSDR 入力ヒステリシス

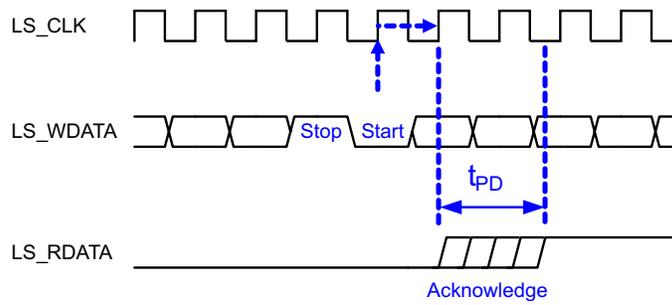
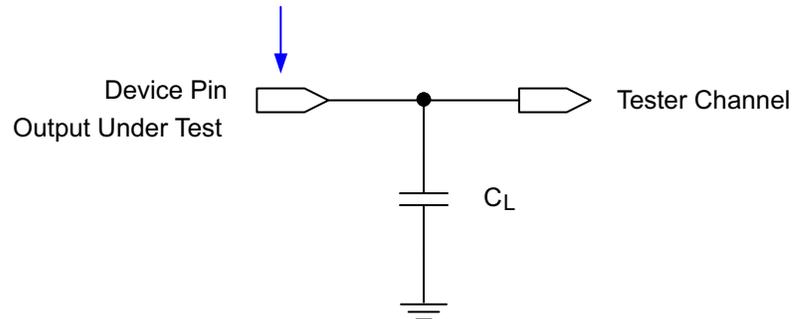


図 5-13. LPSDR 読み出し

Data Sheet Timing Reference Point



詳細については、[セクション 6.3.4](#) を参照してください。

図 5-14. 出力伝搬測定用のテスト負荷回路

## 5.9 システム実装インターフェイスの荷重

パラメータ	条件	最小値	標準値	最大値	単位
サーマル インターフェイス領域	各領域に均等に分配される最大負荷 <sup>(1)</sup>			50	N
電気的インターフェイス領域	各領域に均等に分配される最大負荷 <sup>(1)</sup>			143	

(1) [図 5-15](#) をご覧ください。

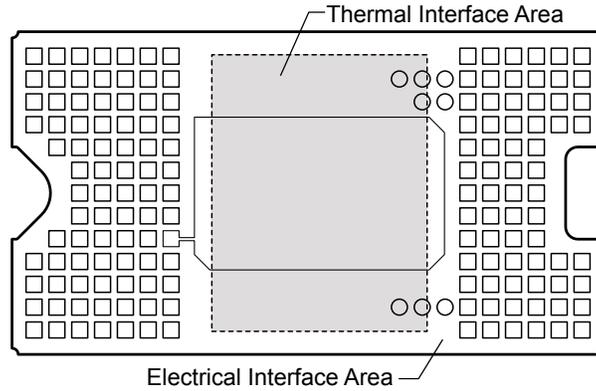


図 5-15. システム実装インターフェイスの荷重

### 5.10 マイクロミラー アレイの物理特性

パラメータ	説明	値	単位	
M	アクティブな列の数 (1) (2)	1360	マイクロミラー	
N	アクティブな行の数 (1) (2)	1536	マイクロミラー	
$\epsilon$	マイクロミラー ピッチ、対角線(1)	4.525	$\mu\text{m}$	
P	マイクロミラー ピッチ、垂直、水平 (1)	6.4	$\mu\text{m}$	
	マイクロミラーのアクティブ アレイの幅 (1)	$(P \times M) + (P / 2)$	mm	
	マイクロミラーのアクティブ アレイの高さ (1)	$(P \times N) / 2 + (P / 2)$	mm	
	マイクロミラーのアクティブ境界 (3)	マイクロミラーの池 (POM)	15	マイクロミラー / サイド

- (1) [図 5-16](#) をご覧ください。
- (2) DMD マイクロミラーの高速なスイッチング速度と、高度な DLP 画像処理アルゴリズムとの組み合わせにより、各マイクロミラーは各フレーム中に画面上に 4 つの個別のピクセルを表示でき、その結果、 $3840 \times 2160$  ピクセルの画像全体を表示できます。
- (3) アクティブ アレイの周囲にある境界の構造と品質には、マイクロミラーの池 (POM) と呼ばれる、部分的に機能するマイクロミラーのバンドが含まれています。これらのマイクロミラーは構造のおよび / または電気的に、明るい状態またはオン状態へ傾けることを防止しますが、オフ状態へ傾けるには電気的バイアスが必要です。

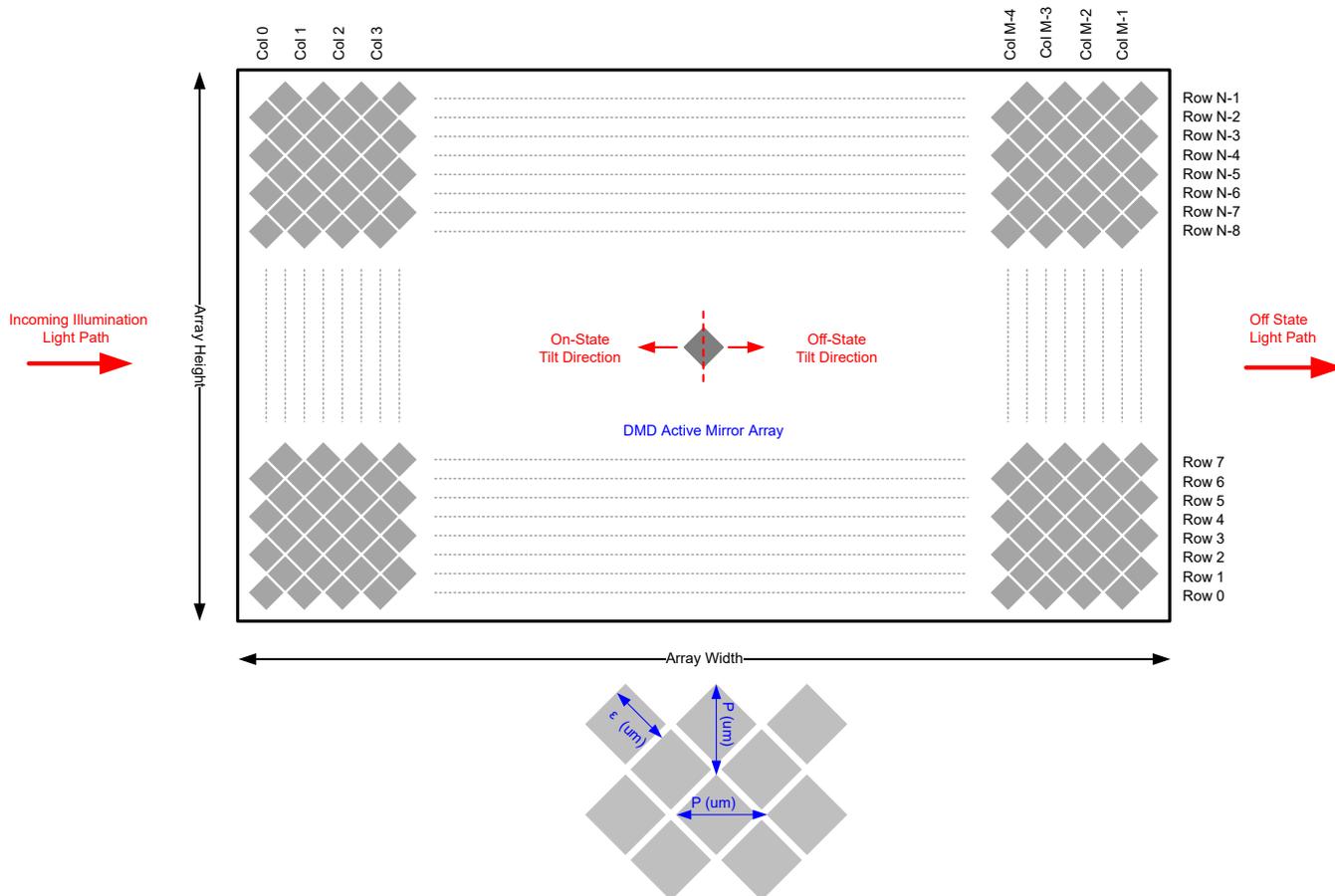


図 5-16. マイクロミラー アレイの物理特性

## 5.11 マイクロミラー アレイの光学特性

パラメータ		テスト条件	最小値	標準値	最大値	単位
マイクロミラーの傾斜角		DMD の着地状態 (1) (2) (3) (4)	13.5	14.5	15.5	度
マイクロミラーのクロスオーバー時間(5)				1	3	μs
マイクロミラーのスウィッチング時間(6)			6			μs
画像性能(7)	アクティブ領域の明るいピクセル(8)	グレイの 10 画面(9)			0	マイクロミラー
	POM 内の明るいピクセル(10)	グレイの 10 画面(9)			1	
	アクティブ領域の暗いピクセル(11)	白い画面			4	
	隣接ピクセル(12)	任意の画面			0	
	アクティブ領域の不安定なピクセル(13)	任意の画面			0	

- (1) マイクロミラー アレイ全体から形成されるプレーンを基準として測定されます。
- (2) マイクロミラー アレイとパッケージのデータ間には、さらに大きな変動があります。
- (3) 同じデバイス上または異なるデバイス上に配置された任意の 2 つの個別マイクロミラー間で発生する可能性のある変動を表しています。
- (4) 一部のアプリケーションでは、システム全体の光学設計においてマイクロミラーの傾斜角の変動を考慮することが重要です。一部のシステム光学設計では、デバイス内のマイクロミラーの傾斜角が変動すると、マイクロミラー アレイから反射された光磁界では不均一性が認識される場合があります。一部のシステム光学設計では、デバイス間でマイクロミラーの傾斜角が変動すると、色測定のバラツキ、システム効率のバラツキ、またはシステムコントラストのバラツキが生じる場合があります。
- (5) マイクロミラーがある着地状態から反対側の着地状態に公称遷移するために必要な時間。
- (6) マイクロミラーの連続する遷移間の最小時間
- (7) 受け入れの条件:すべての DMD 画像品質リターンは、次の投影画像テスト条件を使用して評価されます:  
 テストセット degamma はリニアにする  
 テストセット輝度とコントラストを公称に設定する  
 投影画像の対角線サイズは最小 20 インチにする  
 投影スクリーンを 1 倍ゲインにする  
 投影画像を最低視聴距離 38 インチ (96.52cm) から検査する  
 すべての画質テスト中に画像の焦点が合っている必要があります。
- (8) 明るいピクセルの定義:シングルピクセルまたはミラーがオン位置に固定され、周囲のピクセルよりも目に見えて明るいこと。
- (9) グレイの 10 画面の定義:画面のすべての領域には、  
 赤 = 10/255  
 緑 = 10/255  
 青 = 10/255 の設定で色分けされます
- (10) POM の定義:アクティブ領域を取り囲むオフ状態ミラーの長方形境界線
- (11) 暗いピクセルの定義:シングルピクセルまたはミラーがオフ位置に固定され、周囲のピクセルよりも目に見えて暗いこと。
- (12) 隣接ピクセルの定義:共通の境界または共通のポイントを共有する 2 つ以上のスタックピクセル (クラスタとも呼ばれます)。
- (13) 不安定なピクセルの定義:パラメータをメモリにロードした順序で動作しないシングルピクセルまたはミラー。不安定なピクセルは、画像と非同期にちらつきがあるように見える。

## 5.12 ウィンドウの特性

説明 <sup>(1)</sup>		最小値	標準値	最大値
ウィンドウ材質			Corning Eagle XG	
ウィンドウ屈折率	波長 546.1nm の場合		1.5119	
ウィンドウ開口部 <sup>(1)</sup>				
オーバーフィル照射			セクション 6.5 を参照	

(1) ウィンドウ開口部のサイズと位置の詳細については、機械的パッケージの ICD を参照してください。

## 5.13 チップセット コンポーネントの使用法の仕様

DLP390TP DMD の信頼性の高い機能と動作を実現するには、TI の DMD 制御テクノロジーを採用または実装する部品など、該当する DLP チップセットの他の部品と組み合わせて使用する必要があります。TI の DMD 制御テクノロジーは、DLP DMD の動作または制御に使用される TI のテクノロジーとデバイスで構成されています。

### 注

TI は、前述の制限を超える光学システムの動作条件によって発生する画質のアーティファクトまたは DMD の故障については、一切責任を負いません。

## 6 詳細説明

### 6.1 概要

DLP390TP デジタル マイクロミラー デバイス(DMD) は、対角 0.39 インチ (0.99cm) インチの空間光変調器で、高反射率のアルミニウム製マイクロミラーのアレイで構成されています。DMD は、電気入力、光出力の光マイクロマシン (MOEMS) です。DMD マイクロミラーの高速なスイッチング速度と、高度な DLP 画像処理アルゴリズムとの組み合わせにより、各マイクロミラーは各フレーム中に画面上に 4 つの個別のピクセルを表示でき、その結果、3840×2160 ピクセルの画像全体を表示できます。電氣的インターフェイスは、低電圧差動信号伝送 (LVDS) です。DMD は、1 ビット CMOS メモリセルの 2 次元アレイで構成されます。アレイは、M 個のメモリセル列と N 個のメモリセル行の格子状に編成されます。セクション 6.2 を参照してください。マイクロミラーの偏向 (正または負) は、基礎となる CMOS アドレス指定回路のアドレス電圧とマイクロミラーリセット信号 (MBRST) を変更することによって個別に制御されます。

DLP 0.39 インチ (0.99cm) 4K UHD チップセットは、DLP390TP DMD、DLPC8445V ディスプレイ コントローラ、DLPA3085/DLPA3082 PMIC および LED ドライバで構成されています。信頼性の高い動作のため、DLP390TP DMD は、DLP ディスプレイ コントローラおよびチップセットで指定されている PMIC と常に一緒に使う必要があります。

### 6.2 機能ブロック図

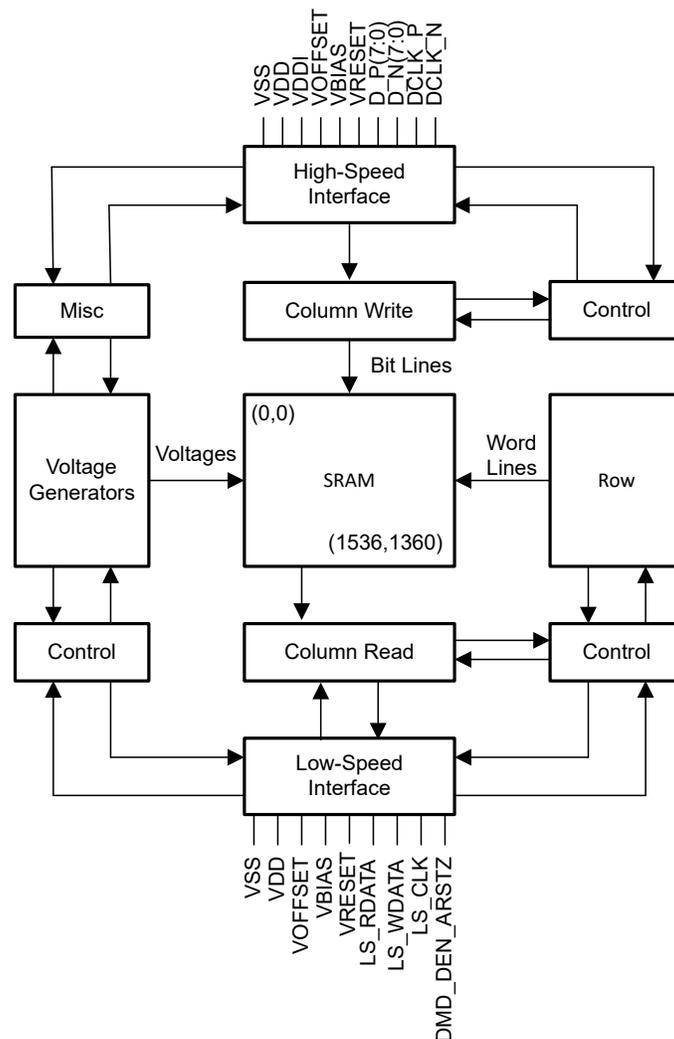


図 6-1. 機能ブロック図

## 6.3 機能説明

### 6.3.1 電源インターフェイス

DMD は次の 4 つの DC 電圧を必要とします。1.8V ソース ( $V_{DD}$  および  $V_{DDI}$ )、 $V_{OFFSET}$ 、 $V_{RESET}$  および  $V_{BIAS}$ 。一般的な LED ベースのシステムでは、1.8V、 $V_{OFFSET}$ 、 $V_{RESET}$ 、および  $V_{BIAS}$  は、DLPA3085/DLPA3082 PMIC および LED ドライバによって管理されます。

### 6.3.2 LPSDR 低速インターフェイス

低速インターフェイスは、DMD を構成し、リセット動作を制御する命令を処理します。LS\_CLK は低速クロック、LS\_WDATA は低速データ入力です。

### 6.3.3 高速インターフェイス

高速インターフェイスの目的は、ピクセル データを迅速かつ効率的に転送することであり、高速 DDR 転送および圧縮技術を使用して電力と時間を節約することです。高速インターフェイスは、専用クロックを備えた入力用の差動 SubLVDS レシーバーで構成されています。

### 6.3.4 タイミング

データシートには、デバイス ピンでのタイミングが記載されています。出力タイミング解析では、テストのピン エレクトロニクスとその伝送ラインの影響を考慮に入れる必要があります。図 5-14 に、テスト対象の出力の等価テスト負荷回路を示します。タイミング基準負荷は、特定のシステム環境を精密に表現したり、製造試験で示される実際の負荷を表現したりすることを意図したものではありません。システム設計者は、IBIS または他のシミュレーション ツールを使用して、タイミング基準負荷をシステム環境に関連付ける必要があります。記載されている負荷容量値は、AC タイミング信号の特性評価と測定のみを目的としています。この負荷容量の値は、デバイスが駆動可能な最大負荷を示しているわけではありません。

## 6.4 デバイスの機能モード

DMD の機能モードは、DLPC8445V ディスプレイ コントローラによって制御されます。DLPC8445V ディスプレイ コントローラのデータシートを参照するか、TI アプリケーション エンジニアにお問い合わせください。

## 6.5 光学インターフェイスおよびシステムの画質に関する検討事項

TI は、最終製品の光学性能について一切責任を負いません。目的の最終製品の光学性能を実現するには、多数の部品とシステム設計パラメータとの間でトレードオフを決定する必要があります。システムの光学性能と画像品質の最適化は、光学システム設計のパラメータのトレードオフに大きく関係しています。想定可能なすべてのアプリケーションを予測できるわけではありませんが、プロジェクタの画質と光学性能は、以下のセクションに示す光学システムの動作条件への準拠によって決まります。

### 6.5.1 開口数および迷光制御

DMD の光学領域における照明と投影光学素子の開口数で定義される角度は同じである必要があります。この角度は、照明および投影瞳孔に適切な開口部を追加して、投影レンズからの平面光および迷光をブロックする場合を除いて、公称デバイスのマイクロミラー傾斜角を超えないようにする必要があります。マイクロミラーの傾斜角により、DMD の「オン」光路をその他のライトパスから分離できます。これには、DMD ウィンドウからの望ましくない平面状態の反射、DMD の境界構造、または DMD 付近にあるプリズムやレンズ表面などのその他のシステム表面などが含まれます。開口数がマイクロミラーの傾斜角を超える場合、または投影開口数角度が照明開口数角度より 2 度以上大きい場合 (その逆も同様)、コントラストが低下し、表示境界やアクティブ領域に望ましくないアーティファクトが発生する可能性があります。

### 6.5.2 瞳孔一致

光学的品質および画質に関する TI の仕様は、照明用光学素子の射出瞳が公称値として投影光学素子の入射瞳から 2° 以内の位置を中心としておりと仮定しています。瞳孔のずれは、ディスプレイ境界 またはアクティブ領域に不快なアーティファクトを発生させる可能性があり、特にシステムの開口数がピクセル チルト角度を超える場合は、制御するために追加のシステム開口部が必要になる場合があります。

### 6.5.3 オーバーフィル照射

デバイスのアクティブ領域は、DMD チップ アセンブリの構造を通常の視界から覆い隠す、DMD ウィンドウ面の内側にある開口部で囲まれ、複数の光学動作条件を想定したサイズとなっています。ウィンドウ開口部を照らすオーバーフィル光は、ウィンドウ開口部の端からアーチファクトが発生したり、その他の表面異常が画面に表示されたりする可能性があります。照明光学システムは、ウィンドウ開口部上の任意の場所に入射する光束が、アクティブ領域の平均光束レベルの約 10% を超えないように設計する必要があります。特定のシステムの光学的アーキテクチャによっては、ウィンドウ開口部上のオーバーフィル光を推奨される 10% 未満にさらに低減して、許容可能な範囲にする必要があります。

### 6.6 マイクロミラー アレイ温度の計算

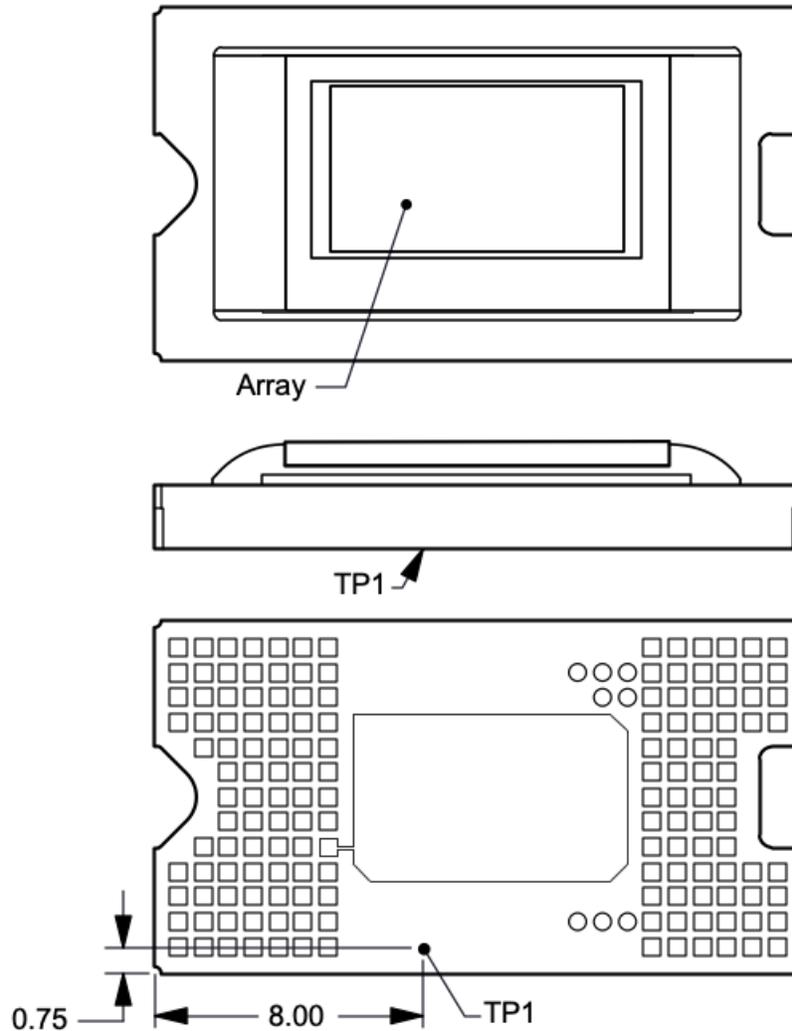


図 6-2. DMD の温度テスト ポイント

マイクロミラー アレイの温度は直接測定できないため、パッケージ外部の測定ポイント、パッケージの熱抵抗、電力、照明の熱負荷から、解析的に計算する必要があります。アレイ温度と基準セラミック温度 (図 6-2 の熱テスト TP1) の関係は、以下の式で計算します。

$$T_{\text{ARRAY}} = T_{\text{CERAMIC}} + (Q_{\text{ARRAY}} \times R_{\text{ARRAY-TO-CERAMIC}})$$

$$Q_{\text{ARRAY}} = Q_{\text{ELECTRICAL}} + Q_{\text{ILLUMINATION}}$$

ここで、

- $T_{\text{ARRAY}}$  = 算出されたアレイ温度 (°C)
- $T_{\text{CERAMIC}}$  = 測定されたアレイ温度 (°C) (TP1 の場所)
- $R_{\text{ARRAY-TO-CERAMIC}}$  = アレイからセラミック TP1 までの、「セクション 5.5」で規定するパッケージの熱抵抗 (°C/ワット)
- $Q_{\text{ARRAY}}$  = アレイ上の (電力 + 吸収光) DMD 全体の消費電力 (ワット)
- $Q_{\text{ELECTRICAL}}$  = 公称電力 (ワット)
- $Q_{\text{INCIDENT}}$  = インシデント照明光出力 (ワット)
- DMD の平均熱吸収率 =  $(0.5559 \times OV_{\text{ILL}}) + 0.448 = 0.5397$
- $Q_{\text{ILLUMINATION}}$  = (DMD 平均熱吸収率 ×  $Q_{\text{INCIDENT}}$ ) (ワット)

DMD の消費電力は変数で、電圧、データレート、動作周波数に依存します。アレイ温度の計算時に使用する公称消費電力量は 0.5W です。照射用光源から吸収される電力は変数で、マイクロミラーの動作状態と光源の強度に依存します。上記の式は、シングル チップまたはマルチチップの DMD システムに有効です。

標準的な投影アプリケーションの計算例は次のとおりです。

$$Q_{\text{INCIDENT}} = 5.8 \text{ W (measured)} \quad (1)$$

$$T_{\text{CERAMIC}} = 55.0^\circ\text{C (measured)} \quad (2)$$

$$OV_{\text{ILL}} = 16.3\% \quad (3)$$

$$Q_{\text{ELECTRICAL}} = 0.5 \text{ W} \quad (4)$$

$$\text{DMD average thermal absorptivity} = (0.5559 \times 0.163) + 0.4481 \quad (5)$$

$$Q_{\text{ARRAY}} = 0.5 \text{ W} + (0.5397 \text{ W/lm} \times 5.8 \text{ W}) = 3.62 \text{ W} \quad (6)$$

$$T_{\text{ARRAY}} = 55.0^\circ\text{C} + (3.62 \text{ W} \times 2^\circ\text{C/W}) = 62.2^\circ\text{C} \quad (7)$$

## 6.7 マイクロミラーの電力密度の計算

さまざまな波長帯域で DMD 上の照明の光出力密度を計算するには、DMD で測定された合計光出力、照明のオーバーフィル率、アクティブ アレイの面積、目的の波長帯域でのスペクトルの合計光出力に対する比率を使用します。

- $ILL_{\text{UV}} = [OP_{\text{UV-RATIO}} \times Q_{\text{INCIDENT}}] \times 1000 \text{ mW/W} \div A_{\text{ILL}} \text{ (mW/cm}^2\text{)}$
- $ILL_{\text{VIS}} = [OP_{\text{VIS-RATIO}} \times Q_{\text{INCIDENT}}] \div A_{\text{ILL}} \text{ (W/cm}^2\text{)}$
- $ILL_{\text{IR}} = [OP_{\text{IR-RATIO}} \times Q_{\text{INCIDENT}}] \times 1000 \text{ mW/W} \div A_{\text{ILL}} \text{ (mW/cm}^2\text{)}$
- $ILL_{\text{BLU}} = [OP_{\text{BLU-RATIO}} \times Q_{\text{INCIDENT}}] \div A_{\text{ILL}} \text{ (W/cm}^2\text{)}$
- $ILL_{\text{BLU1}} = [OP_{\text{BLU1-RATIO}} \times Q_{\text{INCIDENT}}] \div A_{\text{ILL}} \text{ (W/cm}^2\text{)}$
- $A_{\text{ILL}} = A_{\text{ARRAY}} \div (1 - OV_{\text{ILL}}) \text{ (cm}^2\text{)}$

ここで

- $ILL_{\text{UV}}$  = DMD での UV 照明の電力密度 (mW/cm<sup>2</sup>)

- $ILL_{VIS}$  = DMD での VIS 照明の電力密度 ( $W/cm^2$ )
- $ILL_{IR}$  = DMD での IR 照明の電力密度 ( $mW/cm^2$ )
- $ILL_{BLU}$  = DMD での BLU 照明の電力密度 ( $W/cm^2$ )
- $ILL_{BLU1}$  = DMD での BLU1 照明の電力密度 ( $W/cm^2$ )
- $A_{ILL}$  = DMD での照明領域 ( $cm^2$ )
- $Q_{INCIDENT}$  = DMD での総入射光パワー (W) (測定値)
- $A_{ARRAY}$  = アレイの面積 ( $cm^2$ ) (データシート)
- $OV_{ILL}$  = アレイ外の DMD の総照明パーセント (%) (光学モデル)
- $OP_{UV-RATIO}$  = 照明スペクトルの総光出力に対する、波長が 410nm 未満の場合の光出力比 (スペクトル測定)
- $OP_{VIS-RATIO}$  = 照明スペクトルの総光出力に対する、波長が 410nm 以上 800nm 以下の場合の光出力比 (スペクトル測定)
- $OP_{IR-RATIO}$  = 照明スペクトルの総光出力に対する、波長が 800nm 超の場合の光出力比 (スペクトル測定)
- $OP_{BLU-RATIO}$  = 照明スペクトルの総光出力に対する、波長が 410nm 以上 475nm 以下の場合の光出力比 (スペクトル測定)
- $OP_{BLU1-RATIO}$  = 照明スペクトルの総光出力に対する、波長が 410nm 以上 445nm 以下の場合の光出力比 (スペクトル測定)

照明領域は、照明オーバーフィルによって異なります。DMD 上の総照明領域は、アレイ領域と、アレイの周囲のオーバーフィル領域です。光学モデルを使用して、アレイの外部にある DMD 上の全照明の割合 ( $OV_{ILL}$ ) と、アクティブ アレイ上にある全照明の割合を決定します。これらの値から、照明領域 ( $A_{ILL}$ ) が計算されます。照明は、アレイ全体で一様であると仮定します。

測定された照明スペクトルから、総光出力に対する、対象の波長帯域における光出力との比が計算されます。

計算例:

$$Q_{INCIDENT} = 5.8 \text{ W (measured)}$$

$$A_{ARRAY} = ((8.7072\text{mm} \times 4.9184\text{mm}) \div 100\text{mm}^2/\text{cm}^2) = 0.4283\text{cm}^2 \text{ (data sheet)}$$

$$OV_{ILL} = 16.3\% \text{ (optical model)}$$

$$OP_{UV-RATIO} = 0.00021 \text{ (spectral measurement)}$$

$$OP_{VIS-RATIO} = 0.99977 \text{ (spectral measurement)}$$

$$OP_{IR-RATIO} = 0.00002 \text{ (spectral measurement)}$$

$$OP_{BLU-RATIO} = 0.28100 \text{ (spectral measurement)}$$

$$OP_{BLU1-RATIO} = 0.03200 \text{ (spectral measurement)}$$

$$A_{ILL} = 0.4283\text{cm}^2 \div (1 - 0.163) = 0.5117\text{cm}^2$$

$$ILL_{UV} = [0.00021 \times 5.8 \text{ W}] \times 1000\text{mW}/\text{W} \div 0.5117\text{cm}^2 = 2.381\text{mW}/\text{cm}^2$$

$$ILL_{VIS} = [0.99977 \times 5.8 \text{ W}] \div 0.5117\text{cm}^2 = 11.33\text{W}/\text{cm}^2$$

$$ILL_{IR} = [0.00002 \times 5.8 \text{ W}] \times 1000\text{mW}/\text{W} \div 0.5117\text{cm}^2 = 0.227\text{mW}/\text{cm}^2$$

$$ILL_{BLU} = [0.28100 \times 5.8 \text{ W}] \div 0.5117\text{cm}^2 = 3.19\text{W/cm}^2$$

$$ILL_{BLU1} = [0.03200 \times 5.8 \text{ W}] \div 0.5117\text{cm}^2 = 0.36\text{W/cm}^2$$

## 6.8 ウィンドウ アパーチャイル ミネーション オーバーフィル計算

ウィンドウ開口部のクリティカル領域の光学的オーバーフィルの量は直接測定できません。アレイ上で照射が均一なシステムの場合、この量は、DMD の入射光パワーの合計測定値と、定義された重要領域における DMD の総光パワーの比率を使用して決定されます。この光学モデルを使用して、ウィンドウ開口部臨界面積の光出力の割合を決定し、面積のサイズを推定します。

$$Q_{AP-ILL} = [Q_{INCIDENT} \times OP_{AP\_ILL\_RATIO}] \div [A_{AP\_ILL} \times OP_{CA\_RATIO}](\text{W/cm}^2)$$

ここで

- $Q_{AP-ILL}$  = ウィンドウ開口部照明オーバーフィル ( $\text{W/cm}^2$ )
- $Q_{INCIDENT}$  = DMD での総入射光パワー (ワット) (測定値)
- $OP_{AP\_ILL\_RATIO}$  = ウィンドウ開口部の重要領域の光出力と DMD の合計光出力との比率 (光学モデル)
- $A_{AP-ILL}$  = ウィンドウ開口部臨界面積 ( $\text{cm}^2$ ) (データシート)
- $OP_{CA\_RATIO}$  = 入射光パワー (%) (光学モデル) を持つウィンドウ開口重要領域のパーセンテージ

計算例:

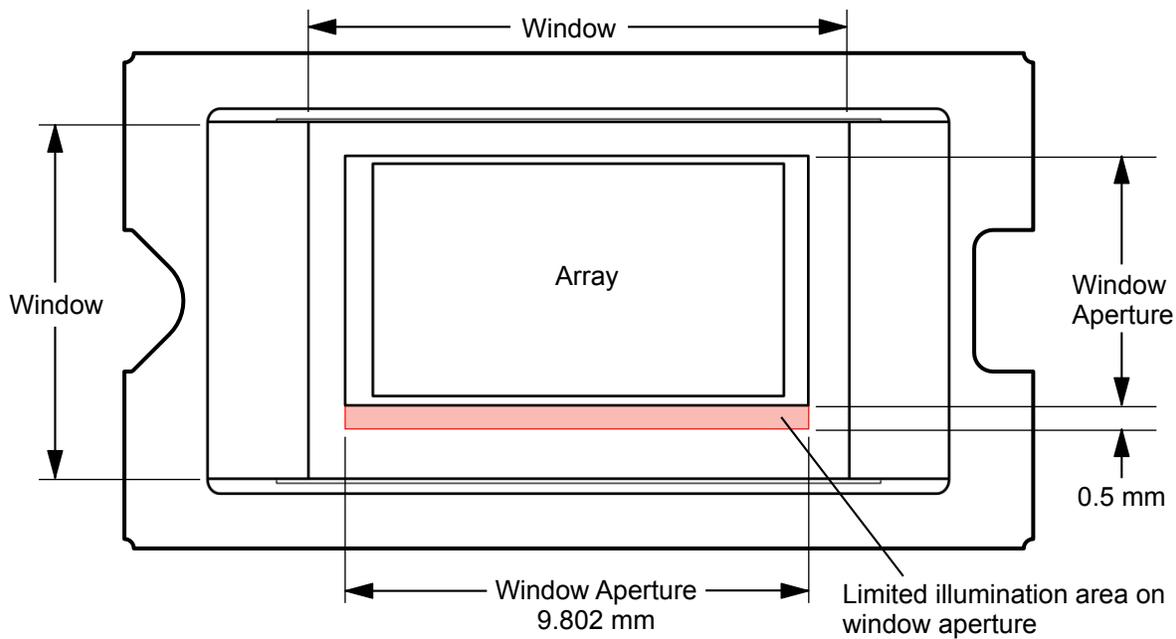


図 6-3. ウィンドウ アパーチャのオーバーフィルの例

クリティカル アパーチャの長さについては、上の図を参照してください。

$$Q_{INCIDENT} = 5.8 \text{ W (measured)} \quad (8)$$

$$OP_{AP\_ILL\_RATIO} = 0.312\% \text{ (optical model)} \quad (9)$$

$$OP_{CA\_RATIO} = 25\% \text{ (optical model)} \quad (10)$$

$$\text{Length of the window aperture for critical area} = 0.9802\text{cm (data sheet)} \quad (11)$$

$$\text{Width of critical area} = 0.050 \text{ cm (data sheet)} \quad (12)$$

$$A_{\text{AP-ILL}} = 0.9802\text{cm} \times 0.050 \text{ cm} = 0.04901\text{cm}^2 \quad (13)$$

$$Q_{\text{AP-ILL}} = (5.8 \text{ W} \times 0.00312) \div (0.04901\text{cm}^2 \times 0.25) = 1.48\text{W/cm}^2 \text{ (W/cm}^2\text{)} \quad (14)$$

## 6.9 マイクロミラーのランデッド オン/ランデッド オフ デューティ サイクル

### 6.9.1 マイクロミラーのランデッド オン/ランデッド オフ デューティ サイクルの定義

マイクロミラーのランデッド オン/ランデッド オフ デューティ サイクル (ランデッド デューティ サイクル) は、個々のマイクロミラーがオン状態で着地している時間の割合を、同じマイクロミラーがオフ状態で着地している時間に対する割合として示します。

たとえば、100/0 のランデッド デューティ サイクルは、基準のピクセルがオン状態の時間 100% (オフ状態の時間 0%) であることを示しています。一方、0/100 は、ピクセルがオフ状態の時間 100% であることを示しています。同様に、50/50 はピクセルがオン状態の時間 50% (オフ状態の時間 50%) になっていることを示します。

なお、ランデッド デューティ サイクルを評価する際、一方の状態 (オンまたはオフ) から他方の状態 (オフまたはオン) に切り替わるのに要する時間は無視できるものと見なされます。

マイクロミラーはどちらか一方の状態 (オンまたはオフ) でしか着地できないため、2 つの数値 (パーセンテージ) の合計は必ず 100 になります。

### 6.9.2 DMD のランデッド デューティ サイクルと有効寿命

(最終製品またはアプリケーションの) 長期平均ランデッド デューティ サイクルを把握することが重要です。DMD マイクロミラー アレイ (アクティブ アレイとも呼ばれます) のすべて (または一部) を非対称ランデッド デューティ サイクルに長時間適用すると、DMD の有効寿命が短くなるためです。

ランデッド デューティ サイクルの対称性 / 非対称性が関連することに注意してください。ランデッド デューティ サイクルの対称性は、2 つの数値 (パーセンテージ) がどれだけ等しいかによって決まります。例えば、50/50 のランデッド デューティ サイクルは完全に対称ですが、100/0 または 0/100 のランデッド デューティ サイクルは完全に非対称です。

### 6.9.3 ランデッド デューティ サイクルと動作時の DMD 温度

DMD の動作温度とランデッド デューティ サイクルは DMD の耐用年数に影響を及ぼします。この相互作用を利用すると、非対称ランデッド デューティ サイクルが DMD の耐用年数に及ぼす影響を低減できます。これは、「推奨動作条件」に示すディレーティング曲線で定量化されています。この曲線の重要性は次のとおりです。

- この曲線に沿ったすべてのポイントは、同じ耐用年数を表します。
- この曲線より上のすべてのポイントは、より短い耐用年数を表します (そして、曲線から離れているほど、耐用年数は短くなります)。
- この曲線より下のすべてのポイントは、より長い耐用年数を表します (そして、曲線から離れているほど、耐用年数は長くなります)。

この曲線は、所定の長期平均ランデッド デューティ サイクルに対して、DMD が動作すべき最大 DMD 動作温度を規定しています。

### 6.9.4 製品またはアプリケーションの長期平均ランデッド デューティ サイクルの推定

所定の期間中、特定のピクセルのランデッド デューティサイクルは、そのピクセルによって表示される画像内容から追従します。

たとえば、最も単純なケースでは、ある一定の期間、あるピクセルに純粋な白を表示する場合、そのピクセルはその期間中に 100/0 ランデッド デューティサイクル下で動作します。同様に、純粋な黒を表示する場合、ピクセルは 0/100 ランデッド デューティサイクル下で動作します。

この 2 つの極端な値の間 (入力画像に適用される色と画像処理をとりあえず無視します)、ランデッド デューティ サイクルは、表 6-1 に示すように、グレイスケール値で 1 対 1 を追跡します。

**表 6-1. グレイスケール値とランデッド デューティ サイクル**

グレイスケール値	ランデッド デューティ サイクル
0%	0/100
10%	10/90
20%	20/80
30%	30/70
40%	40/60
50%	50/50
60%	60/40
70%	70/30
80%	80/20
90%	90/10
100%	100/0

演色を考慮 (ただしここでも画像処理を無視します) するには、特定のピクセルの各構成原色 (赤、緑、青) のカラー強度 (0% から 100%) と、各原色のカラー サイクル時間 (「カラー サイクル時間」は、目的のホワイト ポイントを達成するために特定の原色が表示されるフレーム時間の合計割合) の両方を知る必要があります。

特定の期間内に、特定のピクセルのランデッド デューティ サイクルを計算するには、式 15 を使用します。

$$\text{Landed Duty Cycle} = (\text{Red\_Cycle\_}\% \times \text{Red\_Scale\_Value}) + (\text{Green\_Cycle\_}\% \times \text{Green\_Scale\_Value}) + (\text{Blue\_Cycle\_}\% \times \text{Blue\_Scale\_Value})$$

(15)

ここで、

- RED\_Cycle\_% は、目的のホワイト ポイントを達成するために赤で表示されるフレーム時間の割合を表します
- Green\_Cycle\_% は、目的のホワイト ポイントを達成するために緑で表示されるフレーム時間の割合を表します
- BLUE\_Cycle\_% は、目的のホワイト ポイントを達成するために青で表示されるフレーム時間の割合を表します。

たとえば、赤、緑、青のカラー サイクル時間がそれぞれ 30%、50%、20% であると仮定し、(目的のホワイト ポイントを達成するために) 赤、緑、青の強度のさまざまな組み合わせに対するランデッド デューティ サイクルは、表 6-2 と表 6-3 に示すようになります。

**表 6-2. フルカラー、カラー パーセンテージに対するランデッド デューティ サイクルの例**

サイクル パーセンテージ		
緑色	青色	赤色
50%	20%	30%

**表 6-3. フルカラーのランデッド デューティ サイクルの例**

スケール値			ランデッド デューティ サイクル
緑色	青色	赤色	
0%	0%	0%	0/100
100%	0%	0%	50/50
0%	100%	0%	20/80
0%	0%	100%	30/70

表 6-3. フルカラーのランデッド デューティ サイクルの例 (続き)

スケール値			ランデッド デューティ サイクル
緑色	青色	赤色	
12%	0%	0%	6/94
0%	35%	0%	7/93
0%	0%	60%	18/82
100%	100%	0%	70/30
0%	100%	100%	50/50
100%	0%	100%	80/20
12%	35%	0%	13/87
0%	35%	60%	25/75
12%	0%	60%	24/76
100%	100%	100%	100/0

ランデッド デューティ サイクルを推定する際に考慮すべき最後の要因は、適用されている画像処理です。コントローラ内では、ガンマ機能はランデッド デューティサイクルに影響を与えます。

ガンマは、 $Output\_Level = A \times Input\_Level^{Gamma}$  という形式の電力関数です。ここで、A は通常 1 に設定されるスケール係数です。

コントローラでは、ピクセル単位で入力画像データにガンマが適用されます。一般的なガンマ係数は 2.2 で、図 6-4 に示すように入力データが変換されます。

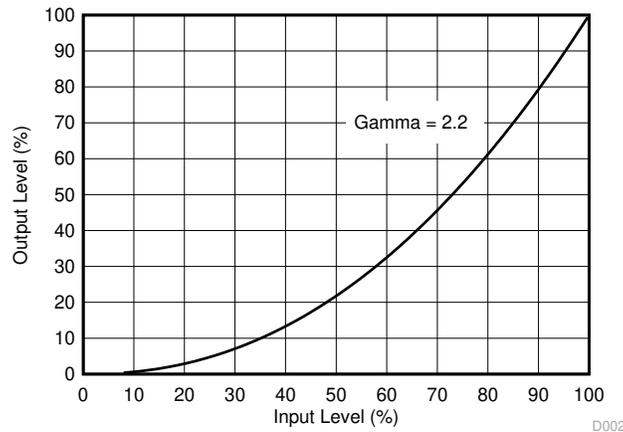


図 6-4. ガンマ= 2.2 の例

図 6-4 から、指定された入力ピクセルのグレイスケール値が 40% の場合 (ガンマが適用される前)、ガンマが適用された後でグレイスケール値は 13% になります。したがって、ガンマは表示されるピクセルのグレイスケール レベルに直接影響するため、ピクセルのランデッド デューティ サイクルにも直接的な影響を与えることがわかります。

コントローラの前に発生する画像処理についても考慮する必要があります。

## 7 アプリケーションと実装

### 注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 7.1 アプリケーション情報

DMD は空間光変調器であり、照射用光源から受け入れた光を 2 方向のいずれかに反射します。主な方向は、プロジェクションまたは集光光学系です。各アプリケーションは、主にシステムの光学アーキテクチャと、DLPC8445V コントローラが受け入れるデータ形式の違いで派生するものです。底面照度の高い DMD の高傾斜ピクセルにより、輝度性能が向上し、厚さに制約のあるアプリケーション向けにシステムのフットプリントを小型化できます。DLP390TP を使用する代表的なアプリケーションには、モバイル スマート TV とデジタル サイネージが含まれます。

DMD のパワーアップ / パワーダウン シーケンシングは、DLPA3085/DLPA3082 によって厳密に制御されます。電源オンと電源オフの仕様については「電源に関する推奨事項」を参照してください。信頼性の高い動作のため、DLP390TP DMD は常に、DLPC8445V コントローラおよび DLPA3085/DLPA3082 PMIC とともに使用する必要があります。

### 7.2 代表的なアプリケーション

DLP390TP DMD は、DLPC8445V デジタル コントローラやパワー マネージメント デバイスと組み合わせることにより、高輝度で色鮮やかなディスプレイ用途に最適なフル 4K UHD 解像度を実現します。図 7-1 に、DLP 0.39 インチ (0.99cm) 4K UHD チップセットの LED 構成と必要なシステム部品を示します。この部品には、DLP390TP DMD、DLPC8445V ディスプレイコントローラ、DLPA3085/DLPA3082 PMIC および LED ドライバが含まれています。

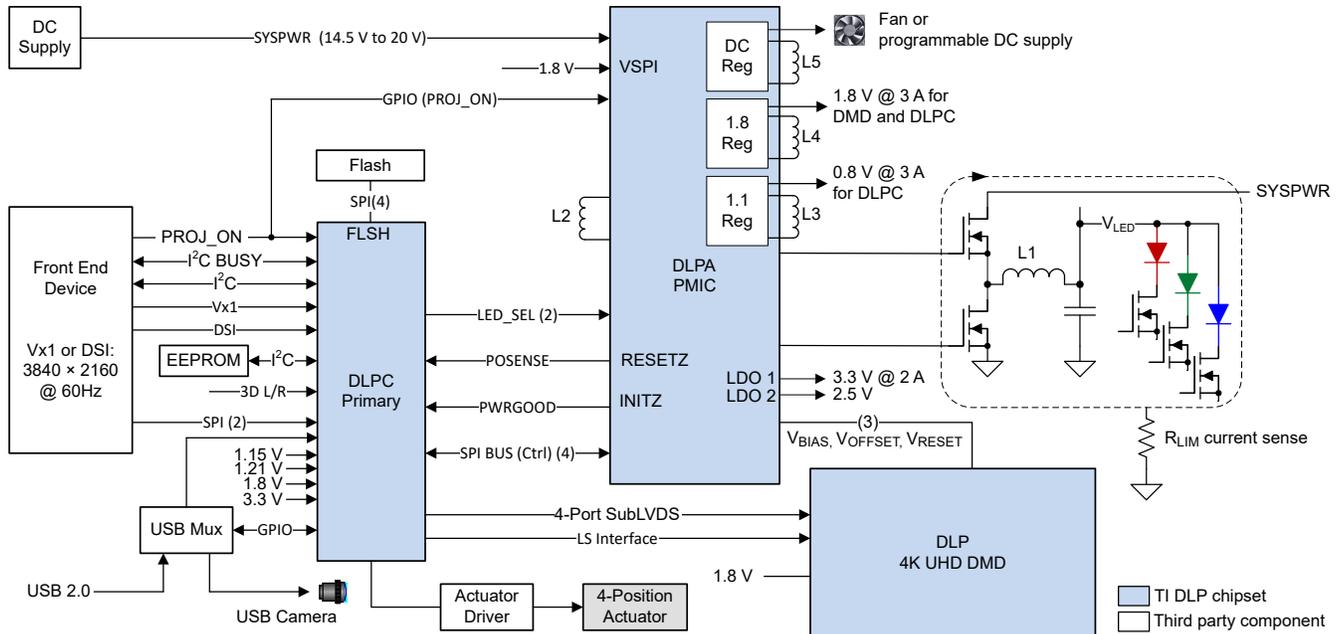


図 7-1. 代表的な 4K UHD LED アプリケーション図

### 7.2.1 設計要件

ディスプレイシステムのその他の中核部品としては、照射用光源、照明および投影光学系用の光学エンジン、その他の電気部品および機械部品、ソフトウェアがあります。使用する照明の種類と目的の輝度は、システム全体の設計とサイズに大きな影響を及ぼします。

ディスプレイシステムは DLP390TP をコア画像処理デバイスとして使用し、0.39 インチ (0.99cm) のマイクロミラー アレイを搭載しています。DLPC8445V コントローラは、DMD とシステムの他の部分との間のデジタル インターフェイスであり、フロント エンド レシーバからデジタル入力を取得し、高速インターフェイスで DMD を駆動します。DLPA3085/DLPA3082 PMIC は、DMD、コントローラ、LED 照明機能用電圧レギュレータとして機能します。

### 7.2.2 詳細な設計手順

包括的な DLP システムを実現するには、DLP390TP DMD、関連する照射用光源、光学素子、必要な機械部品を含む光学モジュールまたは光学エンジンが必要です。

信頼性の高い動作のため、DMD は常に DLPC8445V ディスプレイ コントローラおよび DLPA3085/DLPA3082 PMIC ドライバと一緒に使用する必要があります。

### 7.2.3 アプリケーション曲線

LED 照明を使用するときの LED 電流と輝度の代表的な関係を図 7-2 に示します。

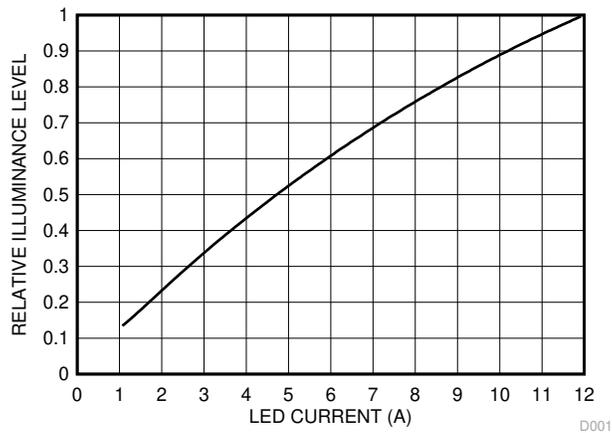


図 7-2. 輝度と電流との関係

## 7.3 温度センサ ダイオード

このソフトウェア アプリケーションは、DLP390TP DMD 温度センサ ダイオードを読み取るように TMP411 を構成する機能を備えています。このデータを使用して、照明やファン速度の調整など、システム設計全体に追加機能を組み込むことができます。I<sup>2</sup>C インターフェイスを使用して、TMP411 と DLPC8445V コントローラ間のすべての通信を完了します。TMP411 は、セクション 4 に示すピンを経由して DMD に接続されます。

## 8 電源に関する推奨事項

DMD の動作には、以下の電源装置がすべて必要です。

- $V_{SS}$
- $V_{BIAS}$
- $V_{DD}$
- $V_{DDI}$
- $V_{OFFSET}$
- $V_{RESET}$

DMD のパワーアップ / パワーダウン シーケンシングは、DLP ディスプレイ コントローラによって厳密に制御されます。

### 注意

DMD を確実に動作させるには、以下の電源シーケンシング要件に従う必要があります。規定されたパワーアップおよびパワーダウン要件のいずれかに準拠しない場合、デバイスの信頼性に影響を及ぼす可能性があります。図 8-1 の DMD 電源シーケンシング要件を参照してください。

$V_{BIAS}$ 、 $V_{DD}$ 、 $V_{DDI}$ 、 $V_{OFFSET}$ 、 $V_{RESET}$  電源をパワーアップおよびパワーダウン動作時に調整する必要があります。以下の各要件のいずれかに適合していない場合、DMD の信頼性と寿命が大幅に低下します。共通のグランド  $V_{SS}$  も接続する必要があります。

表 8-1. DMD 電源シーケンシング要件

記号	パラメータ	説明	最小値	標準値	最大値	単位
$t_{DELAY1}$ <sup>(1)</sup>	電源オン遅延の要件	$V_{OFFSET}$ が推奨動作電圧で安定してから、 $V_{BIAS}$ および $V_{RESET}$ のパワーアップまで	2			ms
$t_{DELAY2}$ <sup>(1)</sup>	パワーダウン遅延の要件	$V_{OFFSET}$ 、 $V_{BIAS}$ 、および $V_{RESET}$ のパワーダウンから遅延 $V_{DD}$ を High に保持する必要があります。	50			us
$V_{OFFSET}$	電源電圧レベル	パワーアップ シーケンスの遅延の開始時			6	V
$V_{BIAS}$	電源電圧レベル	パワーアップ シーケンスの遅延の終了時			6	V

(1) 図 8-1 を参照してください。

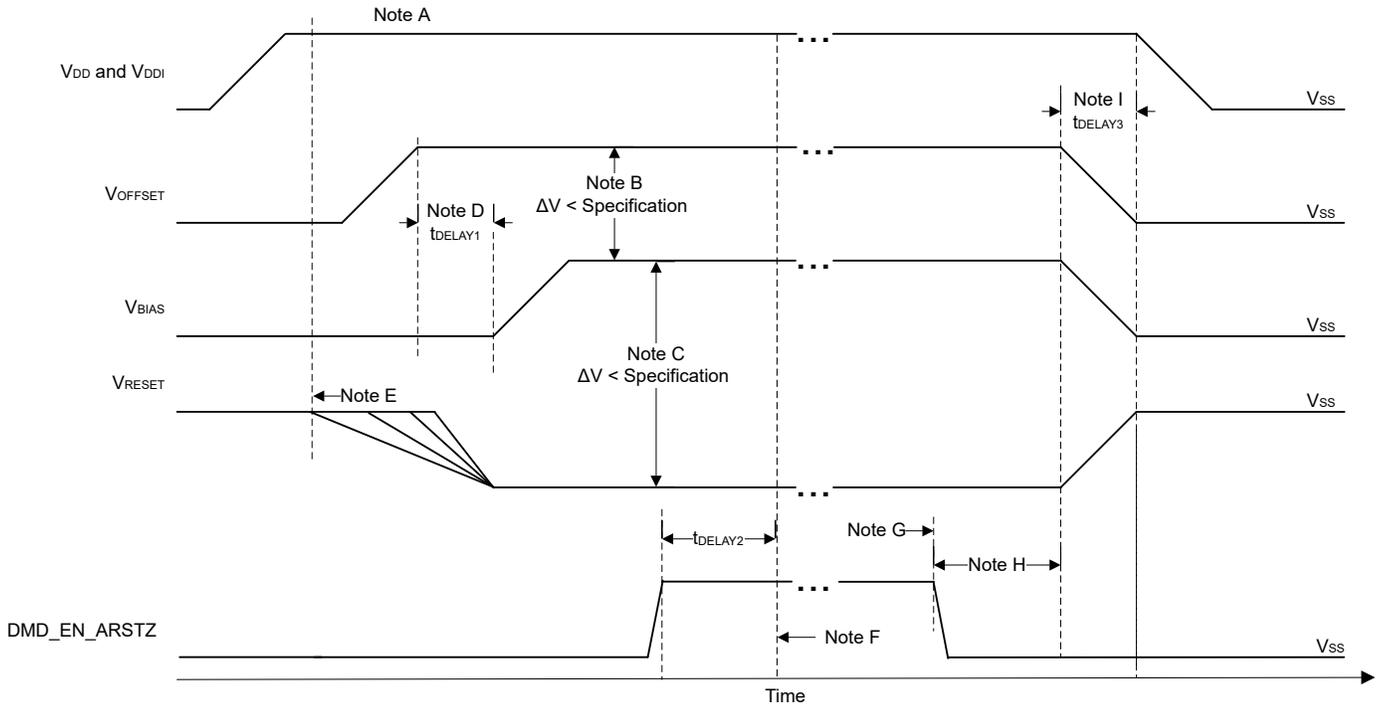
### 8.1 DMD 電源のパワーアップ手順

- パワーアップ時には常に、 $V_{OFFSET}$  に指定された Delay1 を加えた電圧、 $V_{BIAS}$ 、および  $V_{RESET}$  電圧が DMD に印加される前に、 $V_{DD}$  および  $V_{DDI}$  が起動および安定する必要があります。
- パワーアップ時には、 $V_{BIAS}$  と  $V_{OFFSET}$  の電圧差が、セクション 5.4 に示される指定限界内でなければならないという厳しい要件があります。
- パワーアップ中、 $V_{BIAS}$  を基準とした  $V_{RESET}$  の相対タイミングは不要です。
- 過渡電圧レベルが、セクション 5.1、セクション 5.4、図 8-1 で規定されている要件に従えば、パワーアップ時の電源スルーレートを柔軟に設定できます。
- パワーアップ時、セクション 5.4 に示す動作電圧で  $V_{DD}$  が安定するまで、LVCMOS 入力ピンを High に駆動しないでください。

### 8.2 DMD 電源のパワーダウン手順

- パワーダウン時には、 $V_{BIAS}$ 、 $V_{RESET}$ 、および  $V_{OFFSET}$  がグランドの指定限界内で放電されるまで、 $V_{DD}$  および  $V_{DDI}$  を供給する必要があります。
- パワーダウン時には、 $V_{BIAS}$  と  $V_{OFFSET}$  の電圧差が、セクション 5.4 に示される指定限界内でなければならないという厳しい要件があります。
- パワーダウン中、 $V_{BIAS}$  を基準とした  $V_{RESET}$  の相対タイミングは不要です。

- 過渡電圧レベルが[セクション 5.1](#)、[セクション 5.4](#)、[図 8-1](#) で規定されている要件に従えば、パワーダウン時の電源スルーレートを柔軟に設定できます。
- パワーダウン時は、LVCMOS 入力ピンを[セクション 5.4](#) で規定されている値未満にする必要があります。



- 「ピンの機能」表については、[セクション 4](#) を参照してください。
- 過剰な電流を防止するため、電源電圧の差  $|V_{\text{OFFSET}} - V_{\text{BIAS}}|$  は、[セクション 5.4](#) の指定限界値よりも小さい必要があります。
- 過剰な電流を防止するため、電源差  $|V_{\text{BIAS}} - V_{\text{RESET}}|$  は、[セクション 5.4](#) の指定限界値よりも小さい必要があります。
- V<sub>BIAS</sub> は、V<sub>OFFSET</sub> がパワーアップした後に、t<sub>DELAY1</sub> 仕様に従ってパワーアップする必要があります。
- DLP コントローラソフトウェアにより、グローバル V<sub>BIAS</sub> コマンドが開始されます。
- DMD のマイクロミラー パークシーケンスの完了後、DLP コントローラソフトウェアはハードウェアパワーダウンを開始し、DMD\_EN\_ARSTZ を有効にして、V<sub>BIAS</sub>、V<sub>RESET</sub>、V<sub>OFFSET</sub> を無効化します。
- 電力損失条件下で、DLP コントローラのハードウェア DMD\_EN\_ARSTZ によって緊急 DMD マイクロミラー パーク手順が実行されている場合は、low になります。
- Delay2 仕様に準拠して、V<sub>OFFSET</sub>、V<sub>BIAS</sub>、および V<sub>RESET</sub> が low になるまで、V<sub>DD</sub> は high に維持する必要があります。
- 過剰な電流を防止するため、電源電圧のデルタ  $|V_{\text{DD1}} - V_{\text{DD}}|$  は、[セクション 5.4](#) の指定限界値よりも小さい必要があります。

**図 8-1. DMD 電源要件**

## 9 レイアウト

### 9.1 レイアウトのガイドライン

DLP390TP DMD は、インターポーザを使用して PCB またはフレックス回路に接続します。長さの一致やインピーダンスなどのレイアウトのガイドラインの詳細については、DLPC8445V コントローラのデータシートを参照してください。詳細なレイアウト例については、レイアウト設計ファイルを参照してください。DLP390TP DMD に配線するためのレイアウトのガイドラインを以下に示します。

- DLPC8445V コントローラのデータシートに規定されている LS\_WDATA 信号と LS\_CLK 信号の長さを一致させます。
- DLPC8445V コントローラのデータシートに規定されている HS\_BUS 差動信号の長さを一致させます。
- HS バス信号のビア、層変更、巻線を最小限に抑えます。
- 必要な電源容量は、設計ごとに異なります。一般的な指針については、レイアウト設計ファイルを参照してください。設計上のすべての電源が、DMD の推奨動作範囲内で動作していることを確認します。

## 10 デバイスおよびドキュメントのサポート

### 10.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

### 10.2 デバイス サポート

#### 10.2.1 デバイスの命名規則

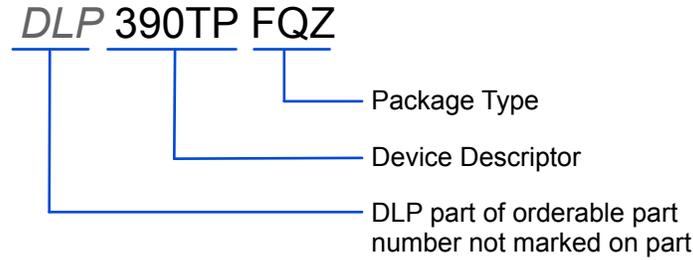


図 10-1. 部品番号の説明

#### 10.2.2 デバイスのマーキング

デバイスのマーキングには、人間が読める情報と 2 次元マトリクス コードの両方を使用しています。人間が読める情報は 図 10-2 に示されており、判読可能な文字列 GHJJJK DLP390TPFQZ が含まれています。GHJJJK はロットのトレースコードで、DLP390TPFQZ はデバイスのマーキングです。

例: GHJJJK DLP390TPFQZ

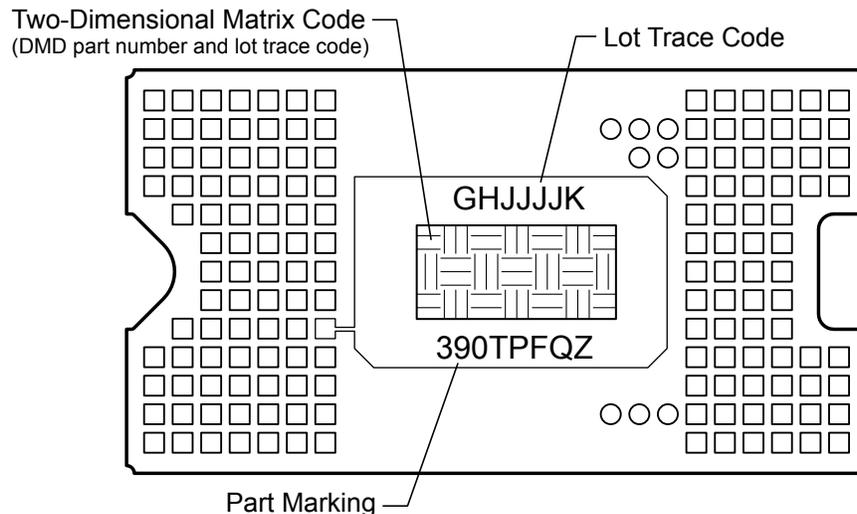


図 10-2. DMD のマーキング位置

## 10.3 ドキュメントのサポート

### 10.4 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 10.5 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 10.6 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

DLP® is a registered trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 10.7 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

## 10.8 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
2026 年 2 月	*	初版リリース

## 12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">DLP390TPFQZ</a>	Active	Production	CLGA (FQZ)   159	96   JEDEC TRAY (5+1)	Yes	NIAU	N/A for Pkg Type	0 to 70	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

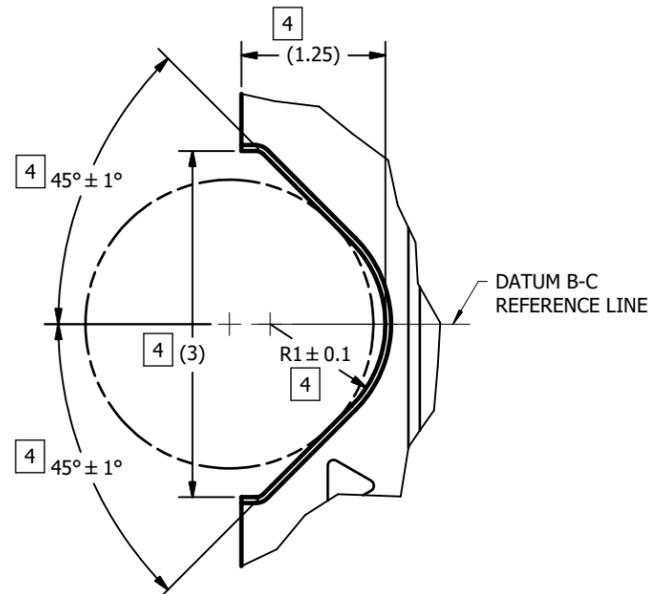
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

© COPYRIGHT 2023 TEXAS INSTRUMENTS  
UN-PUBLISHED. ALL RIGHTS RESERVED.

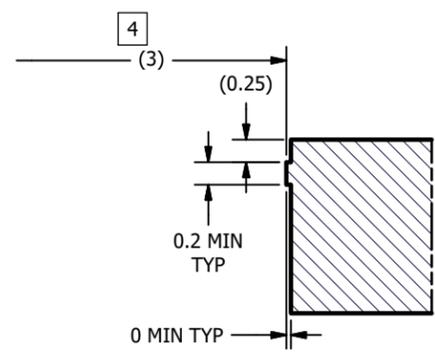
REV		DESCRIPTION	DATE	BY
A	ECO 2204226:	INITIAL RELEASE	5/1/2023	BMH

NOTES UNLESS OTHERWISE SPECIFIED:

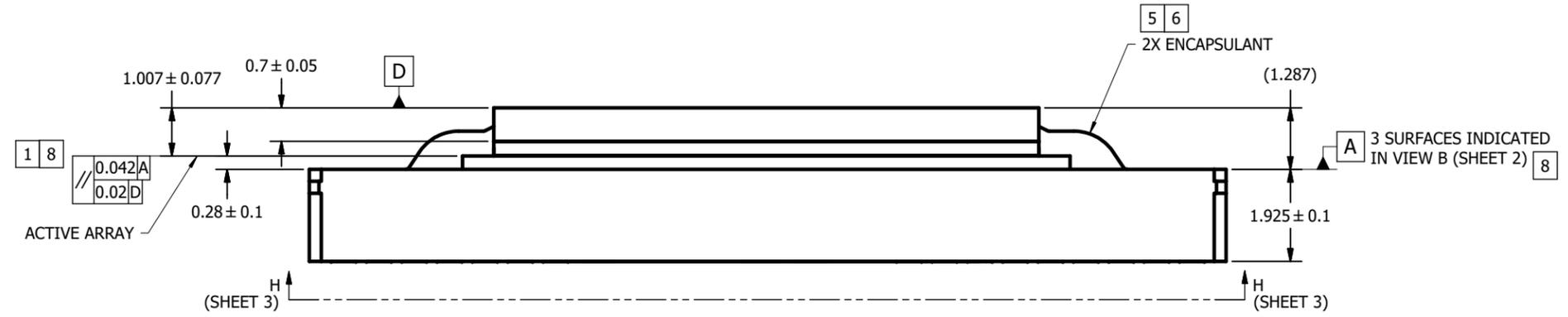
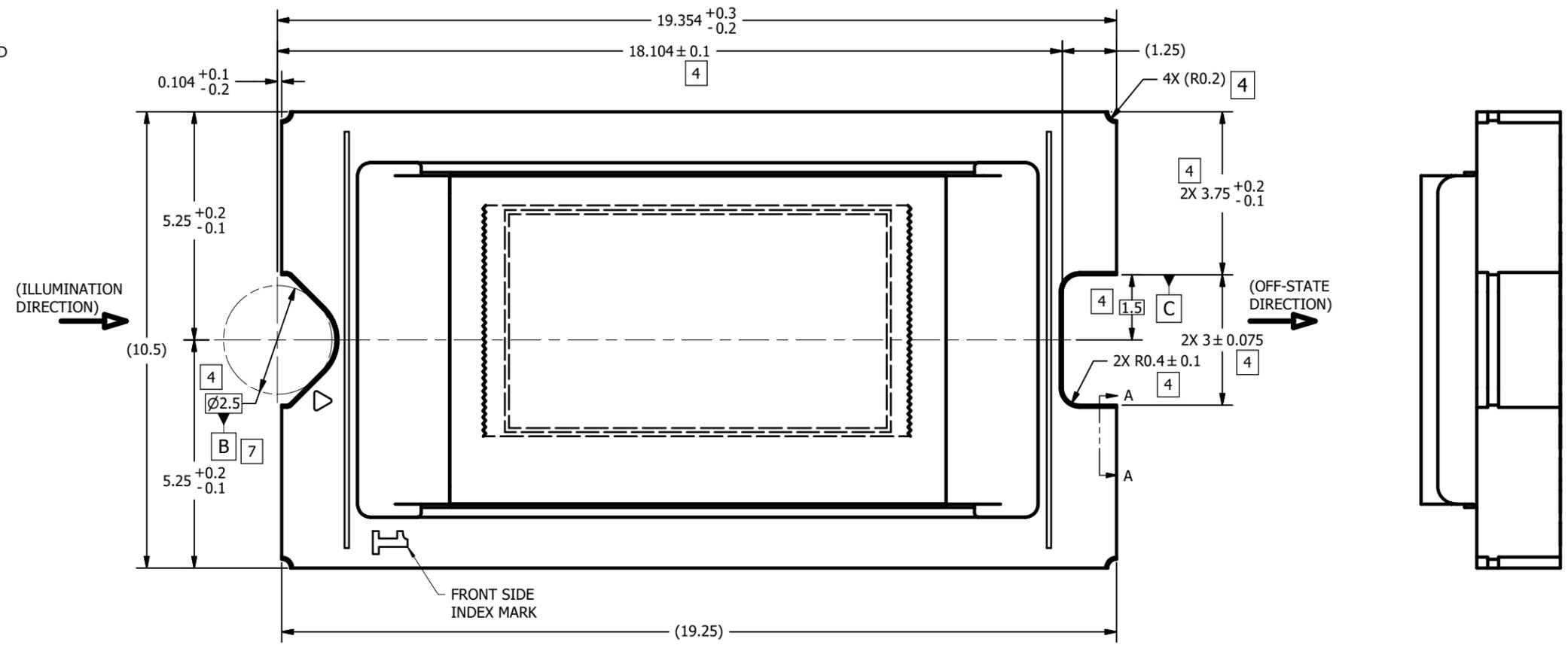
- 1 DIE PARALLELISM TOLERANCE APPLIES TO DMD ACTIVE ARRAY ONLY.
- 2 ROTATION ANGLE OF DMD ACTIVE ARRAY IS A REFINEMENT OF THE LOCATION TOLERANCE AND HAS A MAXIMUM ALLOWED VALUE OF 0.6 DEGREES.
- 3 BOUNDARY MIRRORS SURROUNDING THE DMD ACTIVE ARRAY.
- 4 NOTCH DIMENSIONS ARE DEFINED BY SECOND LAYER OF CERAMIC, AS SHOWN IN SECTION A-A.
- 5 ENCAPSULANT TO BE CONTAINED WITHIN DIMENSIONS SHOWN IN VIEW D (SHEET 3). NO ENCAPSULANT IS ALLOWED ON TOP OF THE WINDOW.
- 6 ENCAPSULANT NOT TO EXCEED THE HEIGHT OF THE WINDOW.
- 7 SEE DETAIL B FOR "V-NOTCH" DIMENSIONS.
- 8 WHILE ONLY THE THREE DATUM A TARGET AREAS A1, A2, AND A3 ARE USED FOR MEASUREMENT, ALL 4 CORNERS SHOULD BE CONTACTED, INCLUDING E1, TO SUPPORT MECHANICAL LOADS.
- 9 SHORTING TEST PADS AND SYMBOLIZATION PAD TO EACH OTHER AND/OR TO VSS IS ACCEPTABLE.



DETAIL B  
V-NOTCH  
SCALE 32 : 1



SECTION A-A  
NOTCH OFFSETS  
SCALE 25 : 1  
(ROTATED 90°)



APPLICATION	0314DA
NEXT ASSY	USED ON

UNLESS OTHERWISE SPECIFIED  
 ● DIMENSIONS ARE IN MILLIMETERS  
 ● TOLERANCES:  
 ANGLES ± 1'  
 2 PLACE DECIMALS ± 0.25  
 1 PLACE DECIMALS ± 0.50  
 ● DIMENSIONAL LIMITS APPLY BEFORE PROCEEDING  
 ● INTERPRET DIMENSIONS IN ACCORDANCE WITH ASME Y14.5M-1994  
 ● REMOVE ALL BURRS AND SHARP EDGES  
 ● PARENTHETICAL INFORMATION FOR REFERENCE ONLY

DRAWN	B. HASKETT	DATE	5/1/2023
ENGINEER	B. HASKETT	DATE	5/1/2023
QA/CE	P. KONRAD	DATE	5/2/2023
CM	J. MCKINLEY	DATE	5/1/2023
APPROVED	HERMOSILLO	DATE	5/1/2023

TITLE ICD, MECHANICAL, DMD, .39 4K SERIES 322 (FQZ PACKAGE)	
SIZE	D
DWG NO	2518600
REV	A
SCALE	16:1
SHEET	1 OF 5

8

7

6

5

4

3

DWG NO. 2518600 SH 2

1

D

D

C

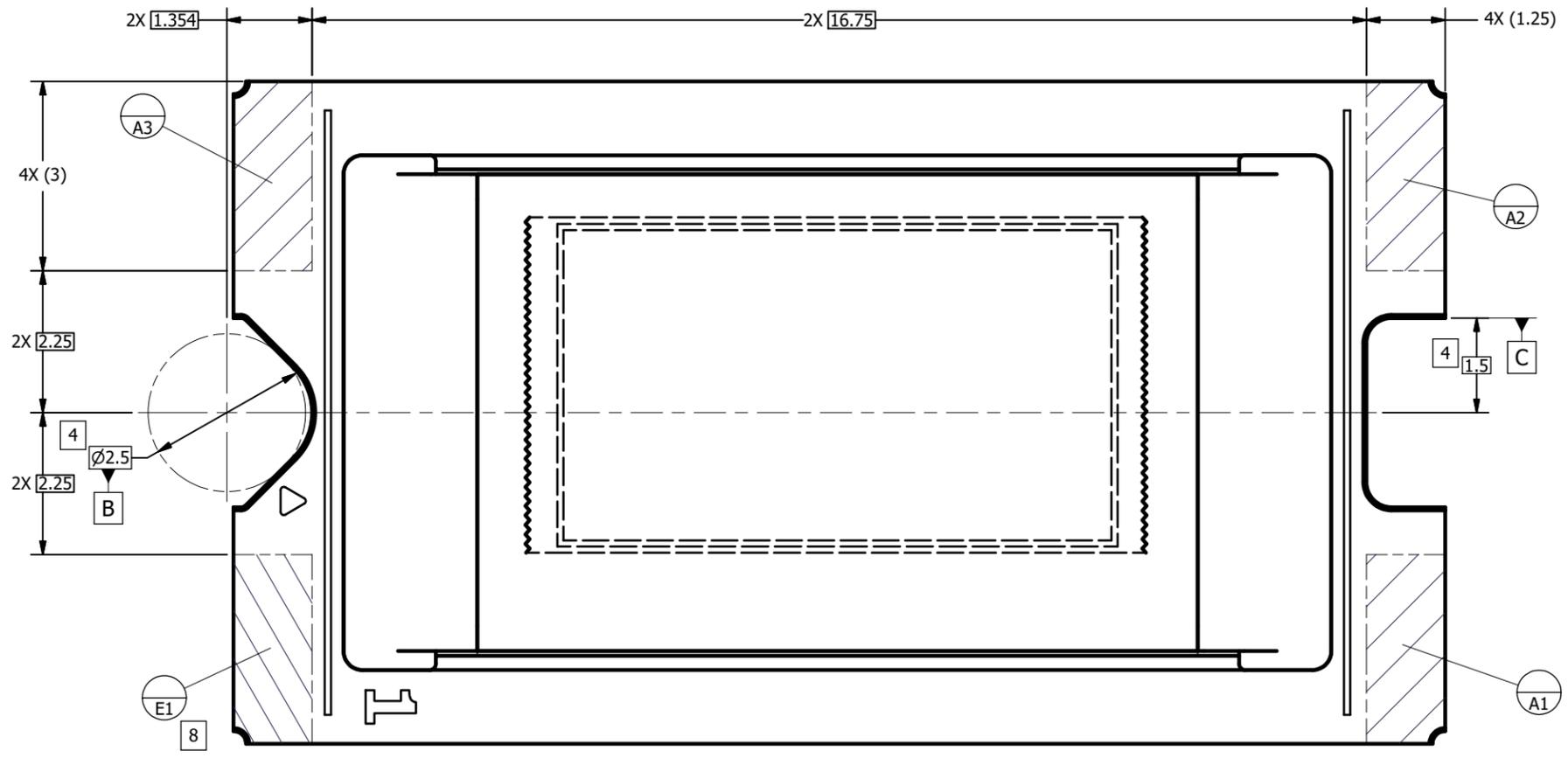
C

B

B

A

A



VIEW C  
 DATUMS A AND E  
 SCALE 20 : 1  
 (FROM SHEET 1)

 TEXAS INSTRUMENTS <small>Dallas Texas</small>	DRAWN B. HASKETT	DATE 5/1/2023	SIZE D	DWG NO. 2518600	REV A
	SCALE			SHEET 2 OF 5	

8

7

6

5

4

3

2

1

D

D

C

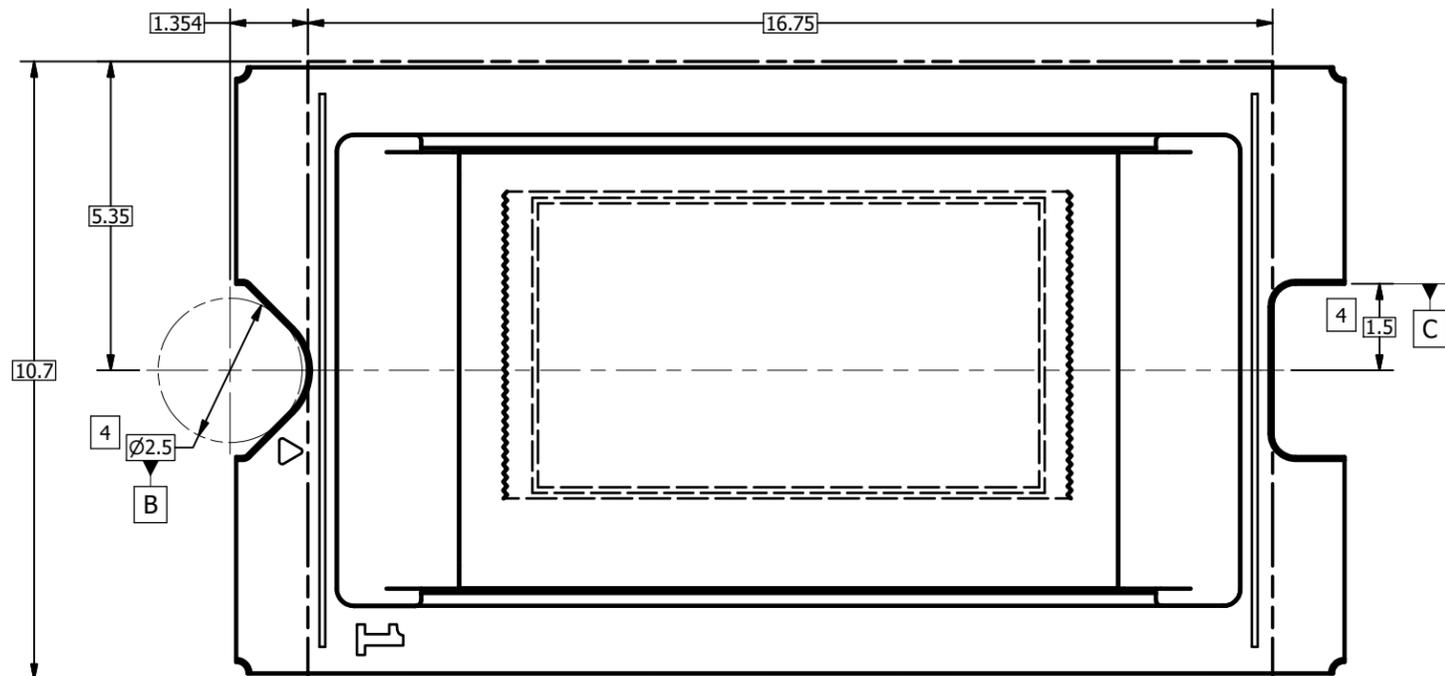
C

B

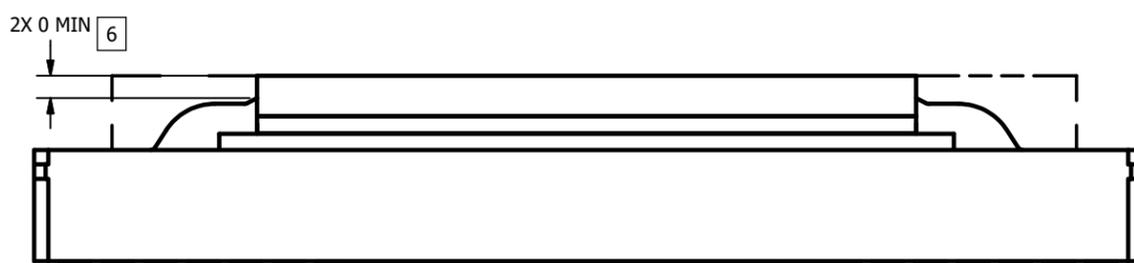
B

A

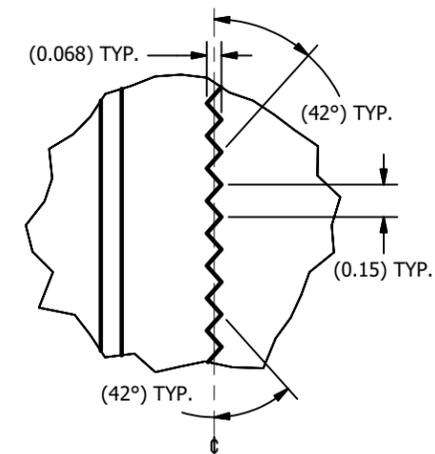
A



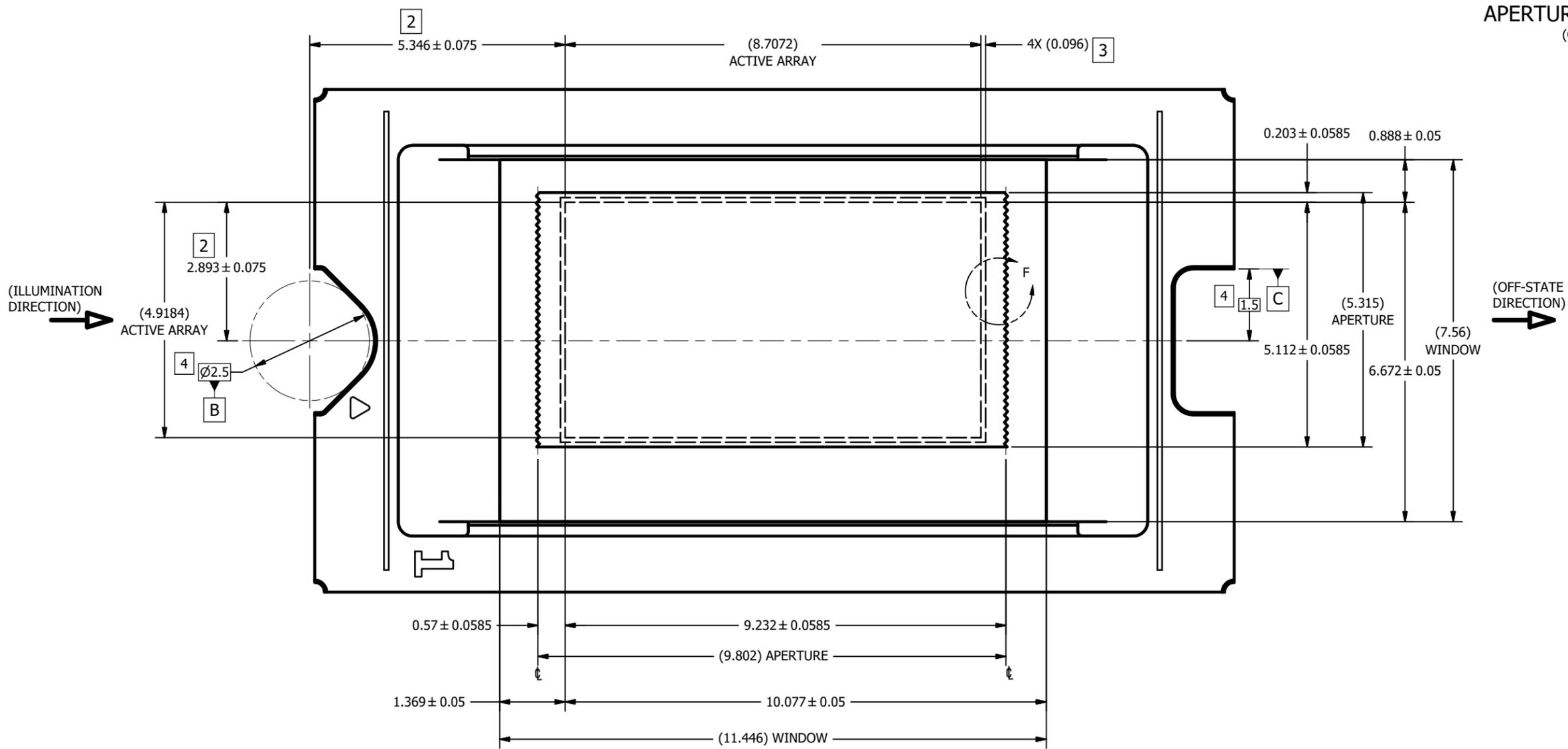
VIEW D  
ENCAPSULANT MAXIMUM X/Y DIMENSIONS [5]  
(FROM SHEET 1)



VIEW E  
ENCAPSULANT MAXIMUM HEIGHT



**DETAIL F**  
**APERTURE LEFT AND RIGHT EDGES**  
 (GLASS OMITTED FOR CLARITY)  
 SCALE 60 : 1



**VIEW E**  
**WINDOW AND ACTIVE ARRAY**  
 SCALE 20 : 1  
 (FROM SHEET 1)

D

D

C

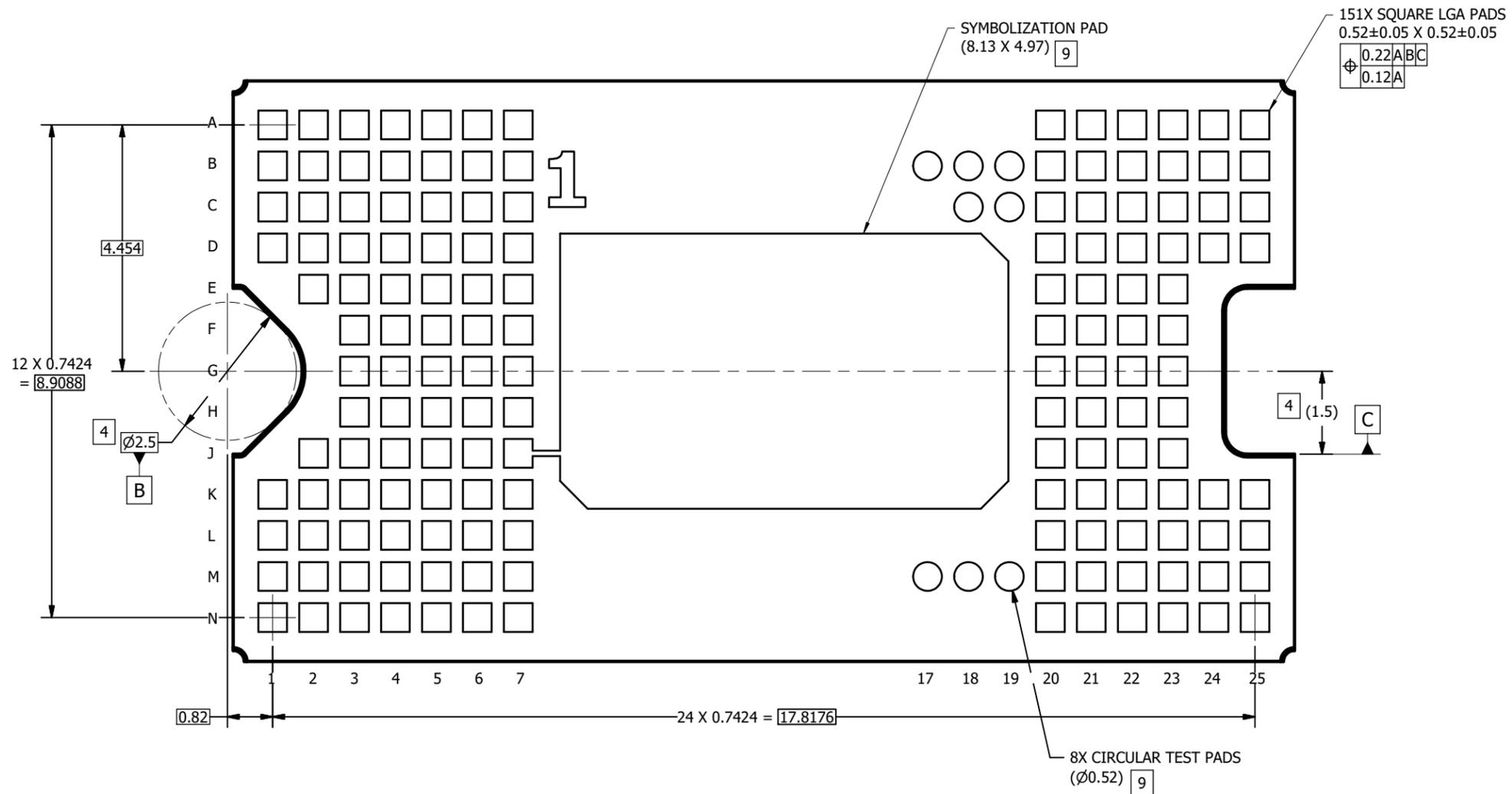
C

B

B

A

A



VIEW H-H  
BACK SIDE METALLIZATION  
SCALE 20 : 1

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月