

# DRV8231A 3.7A ブラシ付き DC モーター・ドライバ、電流検出およびレギュレーション内蔵

## 1 特長

- N チャネル、H ブリッジ、ブラシ付き DC モーター・ドライバ
- 4.5V~33V の動作電源電圧範囲
- $R_{DS(on)}$ 、電圧、電流検出 / レギュレーションのピン互換バリエーション (外部シャント抵抗と内蔵電流ミラー)
  - DRV8870: 6.5V~45V、565m $\Omega$ 、シャント
  - DRV8251: 4.5V~48V、450m $\Omega$ 、シャント
  - DRV8251A: 4.5V~48V、450m $\Omega$ 、ミラー
  - DRV8231: 4.5V~33V、600m $\Omega$ 、シャント
  - DRV8231A: 4.5V~33V、600m $\Omega$ 、ミラー
- 高い出力電流能力: 3.7A ピーク
- PWM 制御インターフェイス
- 1.8V、3.3V、5V のロジック入力電圧に対応
- ストール検出および電流レギュレーションのための IPROPI 電流検出機能を内蔵
- 低消費電力のスリープ・モード
  - $V_{VM} = 24V$ 、 $T_J = 25^\circ C$  で 1 $\mu A$  未満
- 小さなパッケージと占有面積
  - PowerPAD™ 付き 8 ピン WSON、2.0 × 2.0mm
  - PowerPAD™ 付き 8 ピン HSOP、4.9 × 6.0mm
- 保護機能内蔵
  - VM 低電圧誤動作防止 (UVLO)
  - 自動リトライ過電流保護 (OCP)
  - サーマル・シャットダウン (TSD)

## 2 アプリケーション

- プリンタ
- ロボット掃除機
- 洗濯機 / 乾燥機
- コーヒーメーカー
- POS プリンタ
- 電気メーター
- ATM (現金自動預け払い機)
- 呼吸補助装置
- 外科用機器
- 電動病院用ベッド / ベッド制御
- フィットネス機器

## 3 説明

DRV8231A デバイスは、N チャネル H ブリッジ、チャージポンプ、電流検出フィードバック、電流レギュレーション、保護回路を備えた統合型モータードライバです。チャージポンプは、N チャネル MOSFET ハーフブリッジと 100% デューティ サイクル駆動に対応することで効率を向上させています。

IPROPI ピンの内部電流ミラーアーキテクチャは電流検出およびレギュレーションを実装しています。そのため、大電力シャント抵抗を使う必要がなく、基板面積を節約しシステムコストを低減できます。IPROPI 電流検出出力を使うと、マイクロコントローラはモータのストールまたは負荷条件の変化を検出できます。外部電圧リファレンスピン (VREF) は、マイクロコントローラからの相互作用なしに、起動および停止時の電流レギュレーションスレッショルドを決定します。

低消費電力スリープモードは、内部回路の多くをシャットダウンすることで非常に小さい静止電流を実現します。内部保護機能には、電源低電圧誤動作防止、出力過電流、デバイス過熱が含まれます。

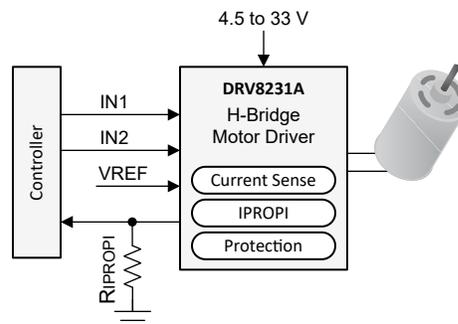
DRV8231A は、各種の負荷と電源レールに最小限の設計変更で対応するため、スケラブルな  $R_{DS(on)}$  と電源電圧の選択肢を取り揃えたピン互換デバイスファミリの一部です。このファミリのデバイスの詳細は、[セクション 4](#) をご覧ください。ポートフォリオ全体については、[ti.com](#) の [ブラシ付きモータードライバ](#) をご覧ください。

### 製品情報 (1)

部品番号	パッケージ	本体サイズ (公称)
DRV8231A	HSOP (8)	4.90mm × 6.00mm
	WSON (8)	2.00mm × 2.00mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。

### 概略回路図



## 目次

<b>1 特長</b> .....	1	7.4 機能説明.....	11
<b>2 アプリケーション</b> .....	1	7.5 デバイスの機能モード.....	17
<b>3 説明</b> .....	1	7.6 ピン配置図.....	18
<b>4 デバイスの比較</b> .....	3	<b>8 アプリケーションと実装</b> .....	19
<b>5 ピン構成および機能</b> .....	3	8.1 使用上の注意.....	19
<b>6 仕様</b> .....	4	8.2 代表的なアプリケーション.....	19
6.1 絶対最大定格.....	4	8.3 電流能力と熱性能.....	26
6.2 ESD 定格.....	4	8.4 電源に関する推奨事項.....	32
6.3 推奨動作条件.....	4	8.5 レイアウト.....	33
6.4 熱に関する情報.....	5	<b>9 デバイスおよびドキュメントのサポート</b> .....	35
6.5 電気的特性.....	5	9.1 ドキュメントのサポート.....	35
6.6 代表的特性.....	6	9.2 ドキュメントの更新通知を受け取る方法.....	35
6.7 タイミング図.....	8	9.3 コミュニティリソース.....	35
<b>7 詳細説明</b> .....	9	9.4 商標.....	35
7.1 概要.....	9	<b>10 改訂履歴</b> .....	35
7.2 機能ブロック図.....	9	<b>11 メカニカル、パッケージ、および注文情報</b> .....	35
7.3 外付け部品.....	9		

## 4 デバイスの比較

表 4-1. デバイス比較表

デバイス名	電源電圧 (V)	R <sub>DS(on)</sub> (mΩ)	電流レギュレーション	電流検出フィードバック	過電流保護応答	パッケージ	ピン互換デバイス
DRV8870	6.5~45	565	外部シャント抵抗	外部アンプ	自動リトライ	HSOP (4.9x6)	DRV8870、 DRV8251、 DRV8231
DRV8251	4.5~48	450			ラッチによる無効化	HSOP (4.9x6)	
DRV8231	4.5~33	600			自動リトライ	HSOP (4.9x6) WSON (2x2)	
DRV8251A	4.5~48	450	内部電流ミラー (IPROPI)		自動リトライ	HSOP (4.9x6)	DRV8251A
DRV8231A	4.5~33	600			自動リトライ	HSOP (4.9x6) WSON (2x2)	DRV8231A

## 5 ピン構成および機能

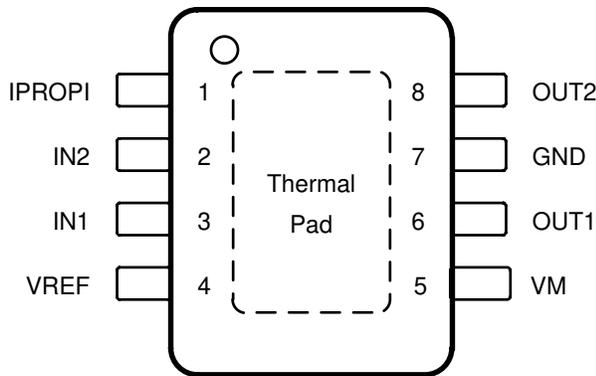


図 5-1. DDA パッケージ 8 ピン HSOP 上面図

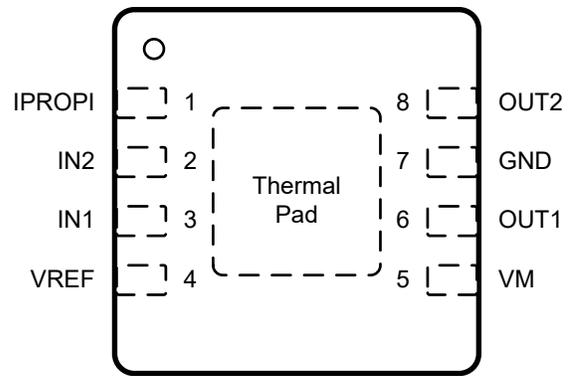


図 5-2. DSG パッケージ 8 ピン WSON 上面図

表 5-1. ピンの機能

ピン		タイプ	説明
名称	番号		
GND	7	PWR	デバイスの電源グラウンド。システムグラウンドに接続。
IN1	3	I	ロジック入力。Hブリッジ出力を制御します。内部プルダウンを備えています。表 7-2 を参照してください。
IN2	2	I	ロジック入力。Hブリッジ出力を制御します。内部プルダウンを備えています。表 7-2 を参照してください。
IPROPI	1	PWR	負荷電流に比例するアナログ電流出力。セクション 7.4.2.1 を参照してください。
OUT1	6	O	Hブリッジ出力。モーターまたはその他の誘導性負荷に直接接続します。
OUT2	8	O	Hブリッジ出力。モーターまたはその他の誘導性負荷に直接接続します。
VM	5	PWR	4.5V ~ 48V 電源。0.1μF のバイパスコンデンサをグラウンドに接続するとともに、VM 電圧定格の十分なバルク容量を接続します。
VREF	4	I	アナログ入力。0 ~ 5V の範囲の電圧を印加。電流レギュレーションの詳細についてはセクション 7.4.2.1 を参照してください。
PAD		—	サーマルパッド。基板のグラウンドに接続します。良好な放熱を実現するために、複数の層に大きなグラウンドプレーンを使用し、近くにある複数のビアでそれらのプレーンを接続します。

## 6 仕様

### 6.1 絶対最大定格

動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

		最小値	最大値	単位
電源ピン電圧	VM	-0.3	35	V
電源過渡電圧ランプ	VM	0	2	V/μs
ロジックピン電圧	INx	-0.3	7	V
基準電圧入力ピン電圧	VREF	-0.3	6	V
出力ピン電圧	OUTx	-0.7	VM + 0.7	V
電流センス入力ピン電圧	IPROPI	-0.3	5.75	V
出力電流	OUTx	内部的に制限	内部的に制限	A
周囲温度、T <sub>A</sub>		-40	125	°C
接合部温度、T <sub>J</sub>		-40	150	°C
保管温度、T <sub>stg</sub>		-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

### 6.2 ESD 定格

		値	単位
V <sub>(ESD)</sub>	静電放電	人体モデル (HBM) ANSI/ESDA/JEDEC JS-001 準拠 <sup>(1)</sup>	V
		荷電デバイスモデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 <sup>(2)</sup>	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。±2000V と記載されたピンは、実際にはそれよりも高い性能を持つ場合があります。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。±500V と記載されたピンは、実際にはそれよりも高い性能を持つ場合があります。

### 6.3 推奨動作条件

動作温度範囲内 (特に記述のない限り)

			最小値	公称値	最大値	単位
V <sub>VM</sub>	電源電圧	VM	4.5		33	V
V <sub>VREF</sub>	リファレンス電圧	VREF	0		3.6	V
V <sub>IN</sub>	ロジック入力電圧	INx	0		5.5	V
f <sub>PWM</sub>	PWM 周波数	INx	0		200	kHz
I <sub>OUT</sub> <sup>(1)</sup>	ピーク出力電流	OUTx	0		3.7	A
I <sub>IPROPI</sub>	ピーク出力電流	IPROPI	0		3	mA
T <sub>A</sub>	動作時周囲温度	動作時周囲温度	-40		125	°C
T <sub>J</sub>	動作時接合部温度		-40		150	°C

- (1) 消費電力および温度の制限に従う必要があります。

## 6.4 熱に関する情報

熱評価基準 <sup>(1)</sup>		DRV8231A	DRV8231A	単位
		DDA (HSOP)	DSG (WSON)	
		8ピン	8ピン	
R <sub>θJA</sub>	接合部から周囲への熱抵抗	42.8	66.5	°C/W
R <sub>θJC(top)</sub>	接合部からケース (上面) への熱抵抗	57.6	77.8	°C/W
R <sub>θJB</sub>	接合部から基板への熱抵抗	16.8	32.8	°C/W
Ψ <sub>JT</sub>	接合部から上面への特性パラメータ	5.4	2.2	°C/W
Ψ <sub>JB</sub>	接合部から基板への特性パラメータ	16.8	32.7	°C/W
R <sub>θJC(bot)</sub>	接合部からケース (底面) への熱抵抗	6.2	12.2	°C/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーションレポートを参照してください。

## 6.5 電気的特性

4.5V ≤ V<sub>VM</sub> ≤ 33V、-40°C ≤ T<sub>J</sub> ≤ 150°C (特に記述のない限り)標準値は T<sub>J</sub> = 25 °C、V<sub>VM</sub> = 24 V の場合

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>電源 (VM)</b>						
I <sub>VMQ</sub>	VM スリープ モード電流	V <sub>VM</sub> = 24V, IN1 = IN2 = 0, T <sub>J</sub> = 25°C			1	μA
I <sub>VM</sub>	VM アクティブ モード電流	V <sub>VM</sub> = 24V, IN1 = IN2 = 1		3	4	mA
t <sub>WAKE</sub>	ターンオン時間	制御信号からアクティブ モード			250	μs
t <sub>SLEEP</sub>	ターンオフ時間	スリープ モードから制御信号	0.8		1.5	ms
<b>ロジックレベル入力 (INx)</b>						
V <sub>IL</sub>	入力ロジック Low 電圧				0.5	V
V <sub>IH</sub>	入力ロジック High 電圧		1.5			V
V <sub>HYS</sub>	入力ヒステリシス			200		mV
I <sub>IL</sub>	入力ロジック Low 電流	V <sub>IN</sub> = 0V	-1		1	μA
I <sub>IH</sub>	入力ロジック High 電流	V <sub>IN</sub> = 3.3V		33	100	μA
R <sub>PD</sub>	入力プルダウン抵抗	対 GND		100		kΩ
<b>ドライブ出力 (OUTx)</b>						
R <sub>DS(on)_HS</sub>	ハイサイド MOSFET オン抵抗	V <sub>VM</sub> = 24V, I = 1A, f <sub>PWM</sub> = 25kHz		300		mΩ
R <sub>DS(on)_LS</sub>	ローサイド MOSFET オン抵抗	V <sub>VM</sub> = 24V, I = 1A, f <sub>PWM</sub> = 25kHz		300		mΩ
V <sub>SD</sub>	ボディ ダイオード順方向電圧	I <sub>OUT</sub> = 1A		0.8		V
t <sub>RISE</sub>	出力立ち上がり時間	V <sub>VM</sub> = 24V, OUTx 10% から 90% への立ち上がり		220		ns
t <sub>FALL</sub>	出力立ち下がり時間	V <sub>VM</sub> = 24V, OUTx 90% から 10% への立ち下がり		220		ns
t <sub>PD</sub>	入力から出力までの伝搬遅延	INx から OUTx		0.7	1	μs
t <sub>DEAD</sub>	出力デッドタイム			200		ns
<b>電流検出およびレギュレーション内蔵 (IPROPI, VREF)</b>						
A <sub>IPROPI</sub>	電流ミラー スケーリング係数			1500		μA/A
A <sub>ERR</sub>	電流ミラーの合計誤差	I <sub>OUT</sub> = 1A, V <sub>VM</sub> ≥ 6.5V, V <sub>IPROPI</sub> ≤ 3.0V	-6		6	%
t <sub>OFF</sub>	電流レギュレーション オフ時間			25		μs
t <sub>BLK</sub>	電流レギュレーション ブランキング時間			1.4		μs
t <sub>DELAY</sub>	電流センス遅延時間			1.1		μs
t <sub>DEG</sub>	電流レギュレーション グリッチ除去時間			0.7		μs
<b>保護回路</b>						

4.5V ≤ V<sub>VM</sub> ≤ 33V、-40°C ≤ T<sub>J</sub> ≤ 150°C (特に記述のない限り)標準値は T<sub>J</sub> = 25 °C、V<sub>VM</sub> = 24 V の場合

パラメータ		テスト条件	最小値	標準値	最大値	単位
V <sub>UVLO</sub>	電源低電圧誤動作防止 (UVLO)	電源立ち上がり	4.15	4.3	4.45	V
		電源立ち下がり	4.05	4.2	4.35	V
V <sub>UVLO_HYS</sub>	電源 UVLO ヒステリシス	立ち上がりから立ち下がりへのスレッショルド		100		mV
t <sub>UVLO</sub>	電源低電圧グリッチ除去時間			10		μs
I <sub>OC</sub>	過電流保護トリップ ポイント		3.7			A
t <sub>OC</sub>	過電流保護グリッチ除去時間			1.5		μs
t <sub>RETRY</sub>	過電流保護リトライ時間			3		ms
T <sub>TSD</sub>	サーマル シャットダウン温度		150	175		°C
T <sub>HYS</sub>	サーマル シャットダウン ヒステリシス			40		°C

### 6.6 代表的特性

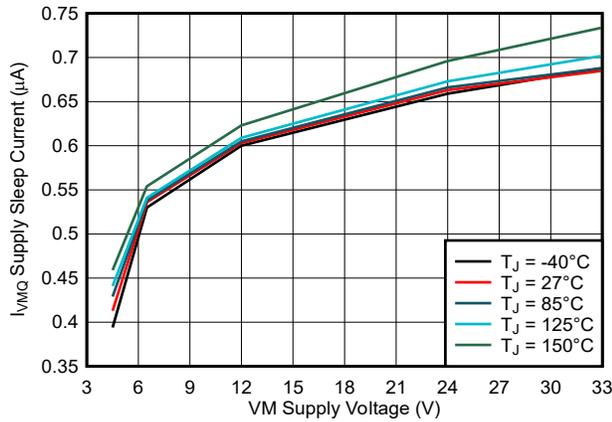


図 6-1. スリープ電流 (I<sub>VMQ</sub>) と電源電圧 (V<sub>VM</sub>) との関係

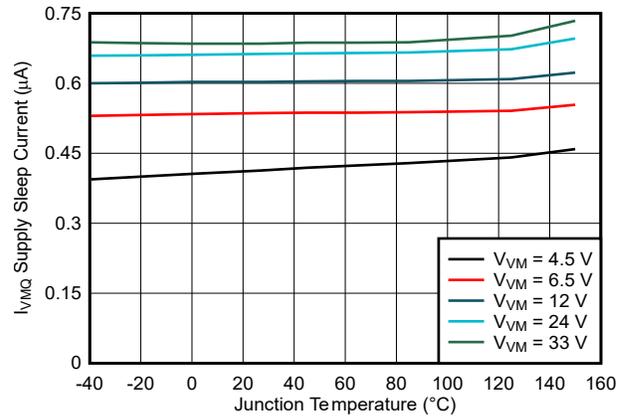


図 6-2. スリープ電流 (I<sub>VMQ</sub>) と接合部温度 (T<sub>J</sub>) との関係

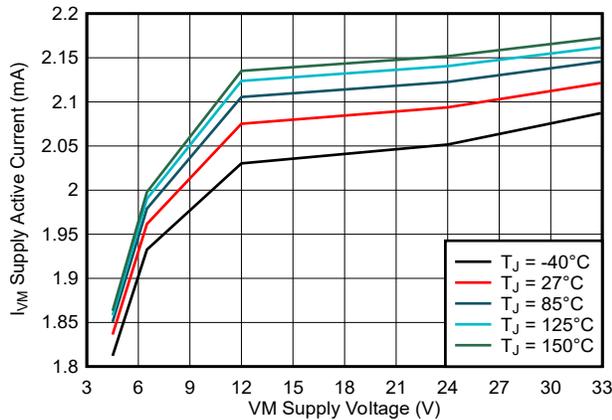


図 6-3. アクティブ電流 (I<sub>VM</sub>) と電源電圧 (V<sub>VM</sub>) との関係

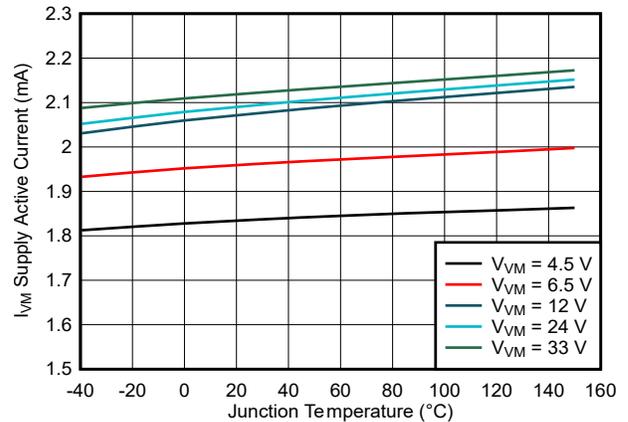


図 6-4. アクティブ電流 (I<sub>VM</sub>) と接合部温度 (T<sub>J</sub>) との関係

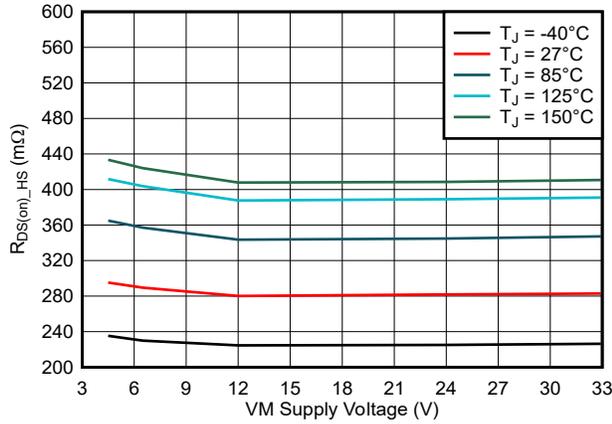


図 6-5. ハイサイド  $R_{DS(on)}$  と VM 電源電圧との関係

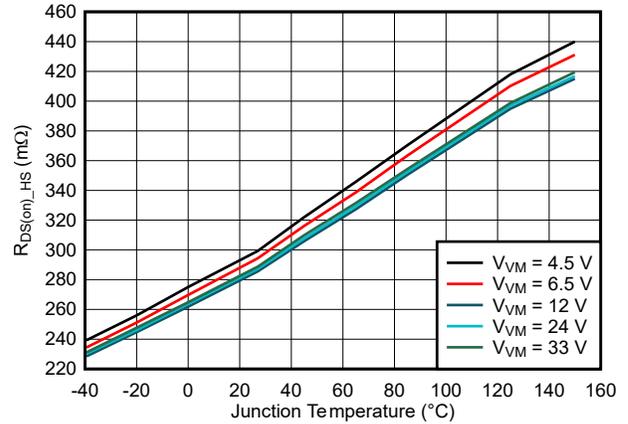


図 6-6. ハイサイド  $R_{DS(on)}$  と接合部温度 ( $T_J$ ) との関係

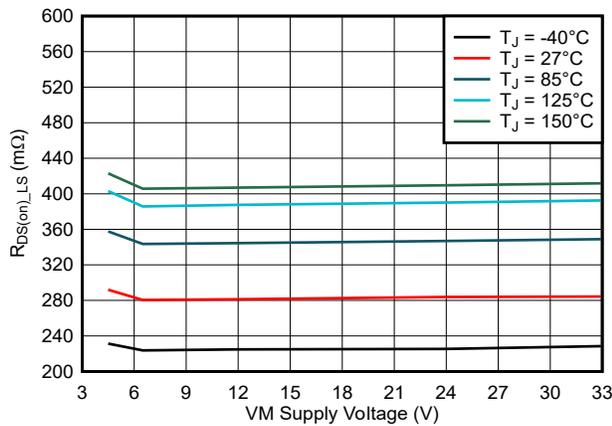


図 6-7. ローサイド  $R_{DS(on)}$  と VM 電源電圧との関係

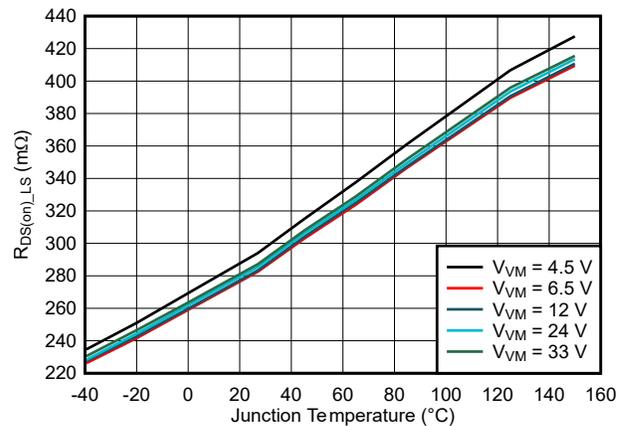
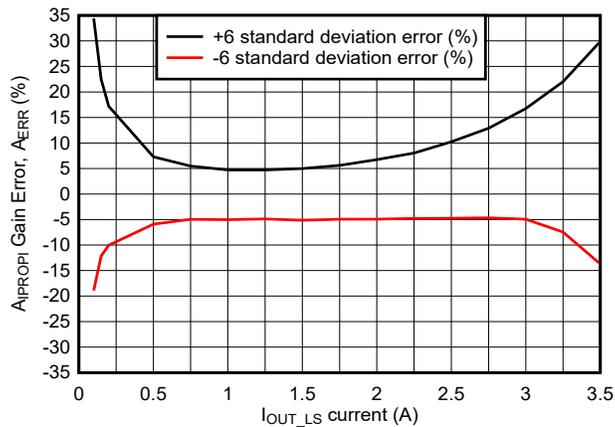


図 6-8. ローサイド  $R_{DS(on)}$  と接合部温度 ( $T_J$ ) との関係



$6.5\text{ V} \leq V_{VM} \leq 33\text{ V}$

$0\text{ V} \leq V_{I\text{PROPI}} \leq 3\text{ V}$

$-40^\circ\text{C} \leq T_J \leq 150^\circ\text{C}$

図 6-9. AIPROPI のゲイン誤差とモーター電流との関係

6.7 タイミング図

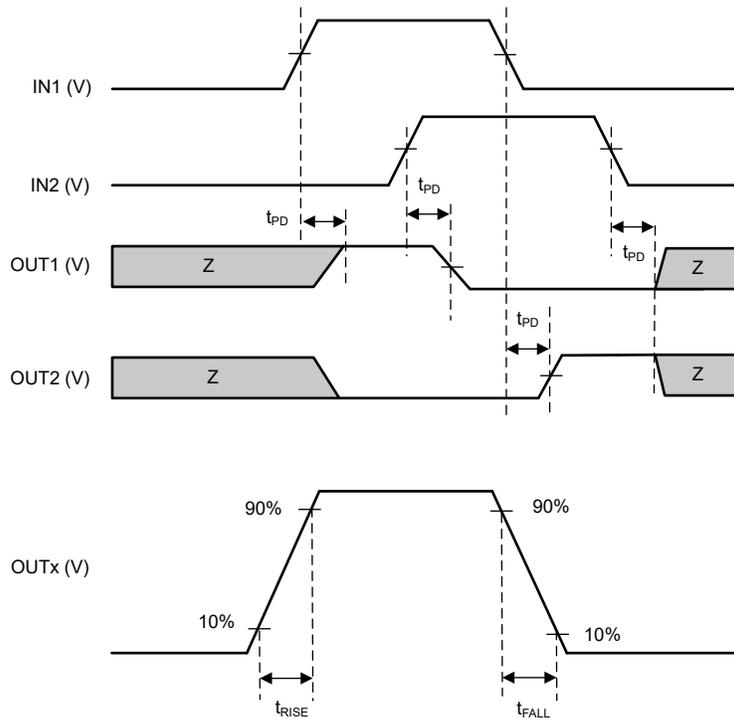


図 6-10. 入力と出力のタイミング



表 7-1. 推奨の外付け部品

部品	ピン 1	ピン 2	推奨
C <sub>VM1</sub>	VM	GND	0.1 $\mu$ F、低 ESR セラミック コンデンサ、VM 定格。
C <sub>VM2</sub>	VM	GND	<a href="#">セクション 8.4.1</a> 、VM 定格。

## 7.4 機能説明

### 7.4.1 ブリッジ制御

DRV8231A の出力は、大電流を駆動するように設計された 4 つの N チャンネル MOSFET で構成されています。これらの出力は、表 7-2 に示すように、2 つのロジック入力 IN1 および IN2 によって制御されます。

表 7-2. H ブリッジ制御

IN1	IN2	OUT1	OUT2	説明
0	0	ハイ インピーダンス	ハイ インピーダンス	コースト、H ブリッジを無効化してハイ インピーダンス (1ms 後にスリープモードに移行)
0	1	L	H	逆方向 (電流 OUT2 → OUT1)
1	0	H	L	順方向 (電流 OUT1 → OUT2)
1	1	L	L	ブレーキ、ローサイド スロー ディケイ

入力は、100% のデューティ サイクル駆動用に静的電圧に設定するか、可変モーター速度用にパルス幅変調 (PWM) に設定できます。PWM を使用する場合、通常は駆動状態とブレーキ状態を切り換えるのが最適です。たとえば、最大 RPM の 50% でモーターを順方向に駆動するには、駆動中は IN1 = 1、IN2 = 0 にし、それ以外の期間中は IN1 = 1、IN2 = 1 にします。または、高速電流減衰用にコーストモード (IN1 = 0、IN2 = 0) も使用できます。図 7-1 に、H ブリッジを流れるモーター電流を示します。VM を印加する前に、入力ピンに電力を供給しても問題ありません。

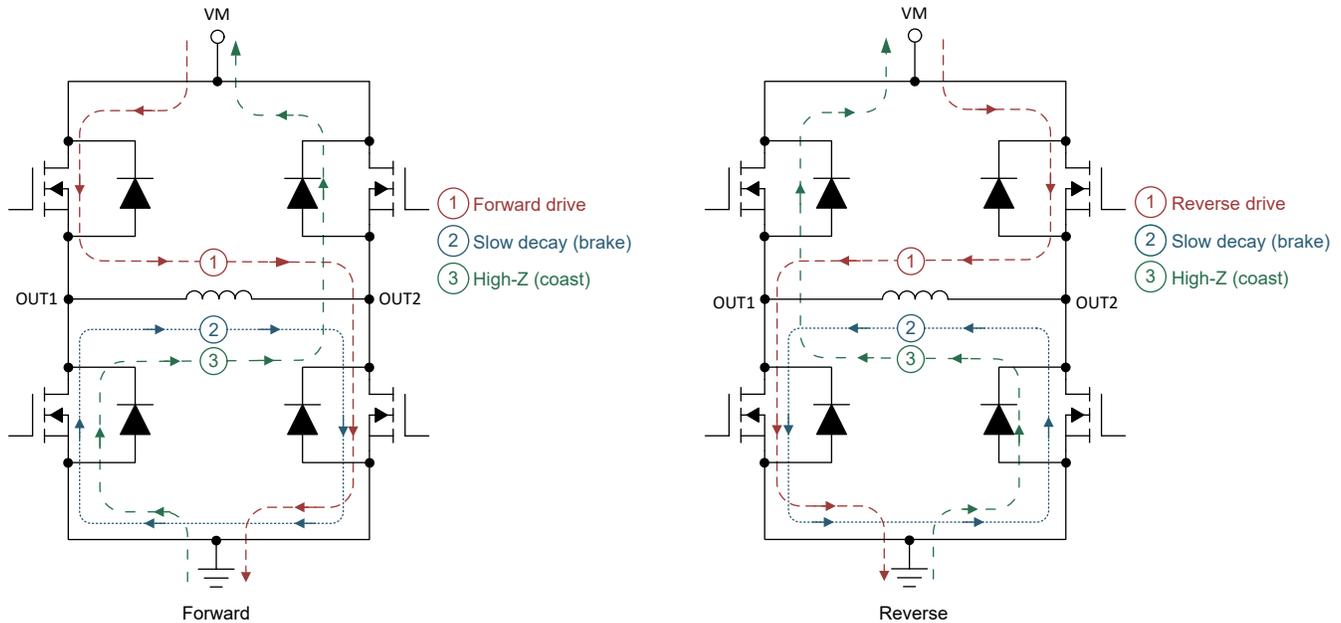


図 7-1. H ブリッジの電流パス

出力が High から Low、または Low から High に変化すると、貫通電流を防止するためにデッドタイムが自動的に挿入されます。t<sub>DEAD</sub> 時間はその間の時間で、出力はハイ インピーダンスになります。t<sub>DEAD</sub> 中に出力ピンを測定すると、電圧は電流の方向によります。電流がピンから出ている場合、電圧はグラウンドよりダイオード降下分低い値になります。電流がピンに入力される場合、電圧は VM よりダイオード降下分高い値になります。このダイオードは、ハイサイドまたはローサイド FET のボディダイオードです。

伝搬遅延時間 (t<sub>PD</sub>) は入力エッジから出力が変化するまでの時間として測定されます。この時間には、入力グリッチ除去時間とその他の内部ロジック伝搬遅延が含まれます。入力グリッチ除去時間は、入力ピンのノイズが出力状態に影響することを防止します。追加の出力スルー遅延タイミングには、FET のオン/オフ時間 (t<sub>RISE</sub> および t<sub>FALL</sub>) が含まれます。

図 7-2 に、モータードライバの入力と出力のタイミングを示します。

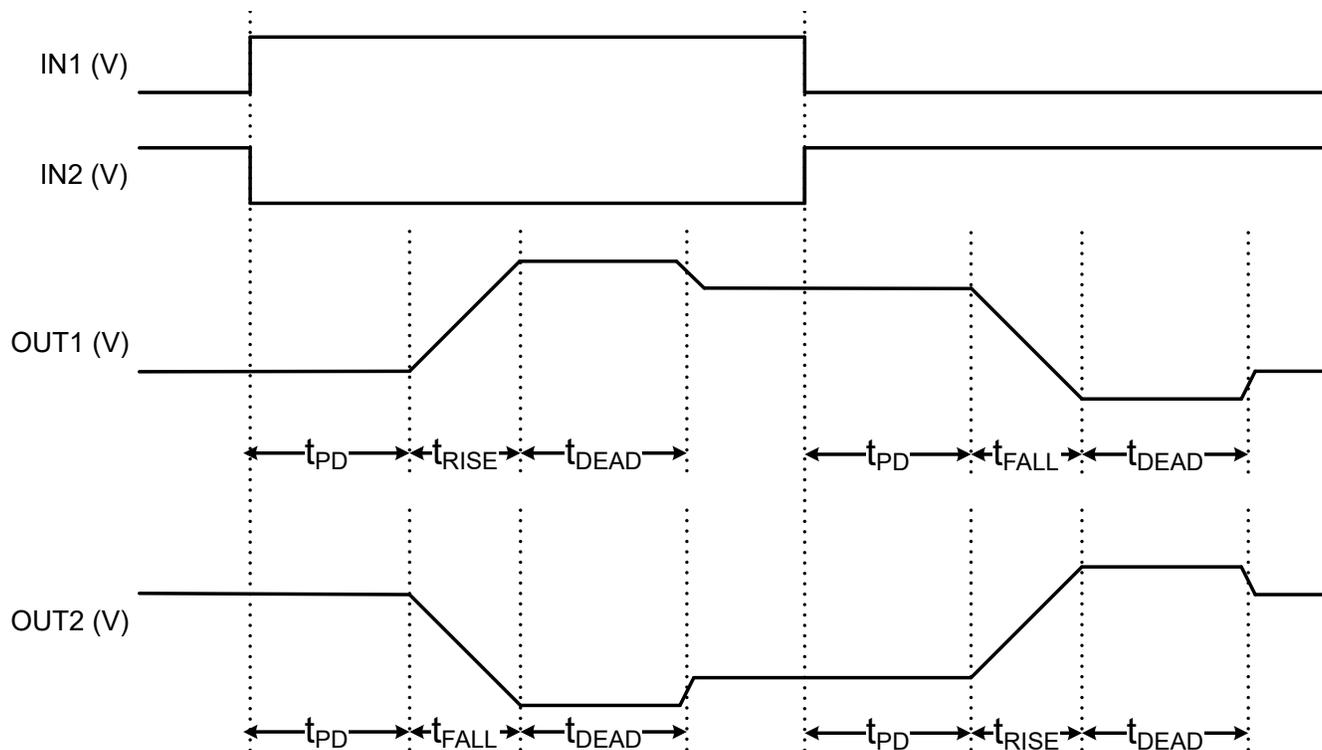


図 7-2. H ブリッジのタイミング図

## 7.4.2 電流検出およびレギュレーション (IPROPI)

DRV8231A デバイスは、IPROPI 機能の一部として電流検出、レギュレーション、帰還を搭載しています。これらの機能により、デバイスでは外付けセンス抵抗または検出回路なしで出力電流を検出できるため、システムのサイズ、コスト、複雑さを低減できます。また、モータストールや高トルクの発生時には出力電流を制限し、電流比例出力により負荷電流に関する詳細な帰還をコントローラに提供することもできます。図 7-3 に、電気的特性の表に規定されている IPROPI のタイミングを示します。

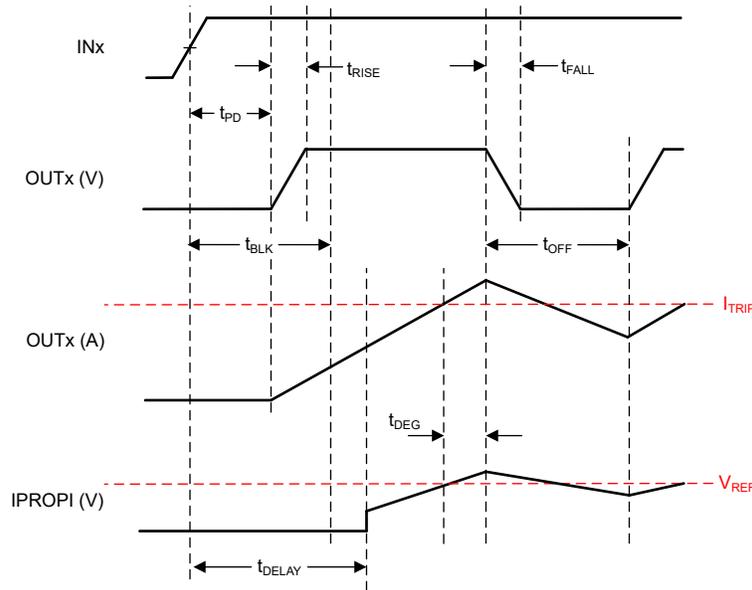


図 7-3. IPROPI の詳細なタイミング図

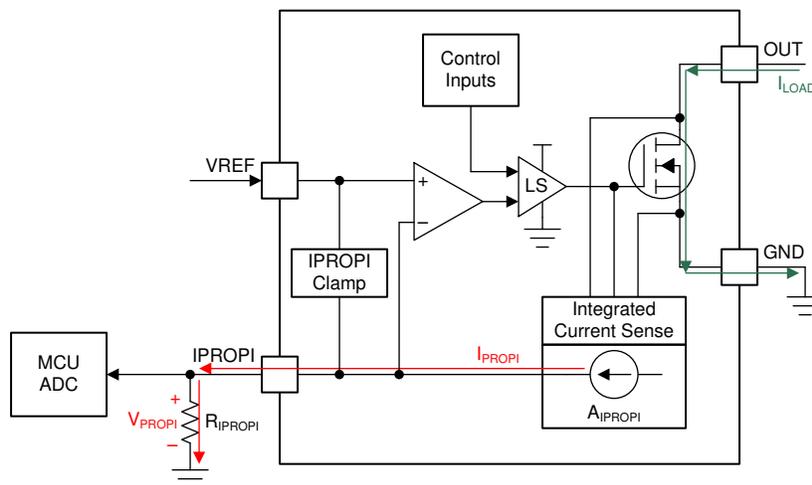
### 7.4.2.1 電流検出

IPROPI ピンは、 $A_{IPROPI}$  でスケールされる H ブリッジのローサイド パワー MOSFET を流れる電流に比例したアナログ電流を出力します。IPROPI の出力電流は式 1 で計算できます。式 1 の  $I_{LSx}$  は、ローサイド MOSFET のドレインからソースに電流が流れるときのみ有効です。ソースからドレインまたはボディダイオードを介して電流が流れる場合、そのチャンネルの  $I_{LSx}$  の値はゼロです。たとえば、ブリッジにブレーキがかかっている場合 (スロー ディケイ状態)、IPROPI から流れ出る電流はローサイド MOSFET のうちの 1 つの電流にのみ比例します。

$$I_{PROPI} (\mu A) = (I_{LS1} + I_{LS2}) (A) \times A_{IPROPI} (\mu A/A) \quad (1)$$

「電気的特性」表の  $A_{ERR}$  パラメータは、 $A_{IPROPI}$  ゲインに関連する誤差です。 $A_{ERR}$  パラメータは、 $I_{OUT}$  電流に加算されたオフセット誤差とゲイン誤差の複合的な影響を示しています。

モーター電流は、図 7-4 に示すように、ローサイド FET の内部電流ミラー アーキテクチャによって測定されるため、外付けの電力センス抵抗は不要になります。電流ミラー アーキテクチャにより、ドライブ期間とブレーキ (ローサイド スロー ディケイ) 期間の両方でモーター巻線電流を検出できるため、一般的な双方向ブラシ付き DC モーター用途で電流を常時監視できます。コーストモードでは、電流が還流するため、電流はソースからドレインに流れ、検出することができません。しかし、ドライブモードまたはスロー ディケイモードでドライバを短い間有効にして電流を測定した後、コーストモードに戻すことで、その電流をサンプリングできます。



Copyright © 2017, Texas Instruments Incorporated

図 7-4. 内蔵電流検出回路

$I_{IPROPI}$  アナログ電流出力により  $I_{PROPI}$  ピンで比例電圧 ( $V_{IPROPI}$ ) を生成するには、各  $I_{PROPI}$  ピンを外付け抵抗 ( $R_{IPROPI}$ ) を介してグラウンドに接続します。これにより、標準のアナログ / デジタル コンバータ (ADC) を使用して、 $R_{IPROPI}$  抵抗両端の電圧降下として負荷電流を測定できます。 $R_{IPROPI}$  抵抗は、すべてのコントローラ ADC を利用できるように、そのアプリケーションの負荷電流の期待値に基づいて値を調整できます。また、DRV8251A デバイスは  $I_{PROPI}$  電圧クランプ回路を備えているため、 $V_{REF}$  ピンの  $V_{VREF}$  を基準として  $V_{IPROPI}$  電圧を制限し、出力過電流または想定外の大電流イベント時に外部 ADC を保護できます。

出力電流に対応する  $I_{PROPI}$  電圧は、式 2 で計算できます。

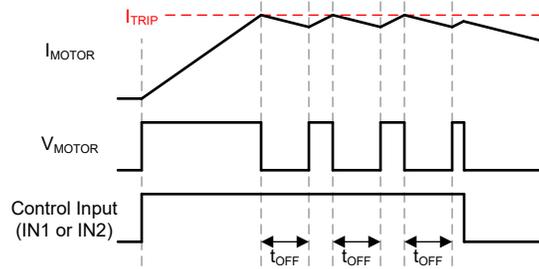
$$V_{IPROPI} (V) = I_{PROPI} (A) \times R_{IPROPI} (\Omega) \quad (2)$$

$I_{PROPI}$  出力の帯域幅は、内部電流検出回路の検出遅延時間 ( $t_{DELAY}$ ) によって制限されます。この時間は、ローサイド MOSFET イネーブル コマンド ( $INx$  ピン) から  $I_{PROPI}$  出力準備完了までの遅延に相当します。

デバイスが H ブリッジ PWM パターンで駆動とスロー ディケイ (ブレーキ) を繰り返している場合、電流を検出するローサイド MOSFET は連続的にオンし、検出遅延時間は  $I_{PROPI}$  出力に影響を与えません。 $INx$  ピンのコマンドがセクション 7.4.1 の論理表に従ってローサイド MOSFET を無効化すると、 $I_{PROPI}$  出力は入力ロジック信号によって無効化されます。ローサイド MOSFET は無効化する際に、本デバイスのスルーレートに従って電流を流し続けようとする場合がありますが (電気的特性表に  $t_{RISE}$  時間として記載)、このターンオフ時間中のローサイド MOSFET の電流は  $I_{PROPI}$  に反映されません。

#### 7.4.2.2 電流レギュレーション

DRV8231A デバイスには、固定オフ時間電流チョッピング方式を使用した電流レギュレーションが内蔵されています。これにより、図 7-5 に示すように、モーターのストール、高トルク、またはその他の大電流負荷イベントが発生した場合でも、外部コントローラを使用せずにデバイスの出力電流を制限できます。



**図 7-5. オフ時間電流レギュレーション**

電流チョッピング スレッショルド ( $I_{TRIP}$ ) は、 $V_{REF}$  電圧 ( $V_{VREF}$ ) と  $I_{PROPI}$  出力抵抗 ( $R_{IPROPI}$ ) の組み合わせにより設定されます。具体的には、内蔵のコンパレータを使用して、外付け  $R_{IPROPI}$  抵抗両端の電圧降下を  $V_{VREF}$  と比較します。

$$I_{TRIP} \text{ (A)} \times A_{IPROPI} \text{ (\mu A/A)} = V_{VREF} \text{ (V)} / R_{IPROPI} \text{ (\Omega)} \quad (3)$$

たとえば、 $V_{VREF} = 3.3\text{V}$ 、 $R_{IPROPI} = 1375\Omega$ 、 $A_{IPROPI} = 1500\mu\text{A/A}$  の場合、 $I_{TRIP}$  は約  $1.6\text{A}$  となります。

固定オフ時間電流チョッピング方式では、H ブリッジが  $t_{OFF}$  時間後に自動的にイネーブルになり、出力をリセットするのに  $INx$  ピンの新しい制御入力エッジを必要としないので、最大 100% のデューティ サイクル電流レギュレーションがサポートされます。モーター電流が  $I_{TRIP}$  スレッショルドを超えると、出力は固定オフ時間 ( $t_{OFF}$ ) で電流チョッピング モードに移行します。 $t_{OFF}$  の間は、 $I_{OUT}$  が  $I_{TRIP}$  を超過すると、 $t_{OFF}$  の間 H ブリッジがブレーキ / ローサイド スロー ディケイ状態 (両方のローサイド MOSFET がオン) に移行します。 $t_{OFF}$  が経過すると、 $I_{OUT}$  が  $I_{TRIP}$  未満であれば、制御入力に従って出力が再イネーブルされます。 $I_{OUT}$  が  $I_{TRIP}$  を超過したままの場合、H ブリッジは  $t_{OFF}$  の間、ブレーキ / ローサイド スロー ディケイ状態に再度移行します。 $INx$  制御ピン入力の状態が  $t_{OFF}$  時間の途中に変化すると、 $t_{OFF}$  の残りの時間は無視され、出力は再び入力に追従するようになります。

$I_{TRIP}$  コンパレータには、ブランキング時間 ( $t_{BLK}$ ) とグリッチ除去時間 ( $t_{DEG}$ ) があります。内部ブランキング時間は、出力スイッチング時の電圧および電流過渡が電流レギュレーションに影響を与えるのを防ぐためのものです。これらの過渡現象は、モーター内部のコンデンサや、モーター端子への接続部に配置されたコンデンサによって発生することがあります。内部グリッチ除去時間により、過渡条件が電流レギュレーションを通常より早くトリガすることを防止します。過渡条件がグリッチ除去時間より長く続く場合、 $10\text{nF}$  のコンデンサを  $I_{PROPI}$  ピンに (デバイスに近付けて) 接続することで、 $I_{PROPI}$  出力の過渡現象をフィルタ処理し、電流レギュレーションが通常より早くトリガされるのを防止できます。コンデンサの値は必要に応じて調整できますが、コンデンサの値が大きいと、電流レギュレーション回路の応答が遅くなる場合があります。

$I_{PROPI}$  を  $GND$  に接続し、 $V_{REF}$  ピンの電圧を  $GND$  より高く設定することで、内部電流レギュレーションと電流帰還が無効にできます。電流帰還が必要でありかつ電流レギュレーションが不要である場合、 $V_{IPROPI}$  が  $V_{VREF}$  スレッショルドに到達することがないように  $V_{VREF}$  と  $R_{IPROPI}$  を設定します。電流レギュレーション回路を正常に動作させるには、「推奨動作条件」表に規定されている  $V_{REF}$  ピン電圧の範囲内に  $V_{VREF}$  が入っている必要があります。

### 7.4.3 保護回路

DRV8231A デバイスは、VM 低電圧、過電流、過熱イベントに対して包括的な保護機能を備えています。

#### 7.4.3.1 過電流保護 (OCP)

各 FET のアナログ電流制限回路は、ゲート駆動を制限することにより FET に流れる電流を制限します。このアナログ電流制限が OCP グリッチ除去時間 ( $t_{OCP}$ ) よりも長く持続する場合は、H ブリッジのすべての FET が無効化されます。OCP の再試行期間 ( $t_{RETRY}$ ) が経過すると、ドライバは再度有効になります。フォルト条件が解消しない場合、[図 7-6](#) に示すように、このサイクルが繰り返されます。

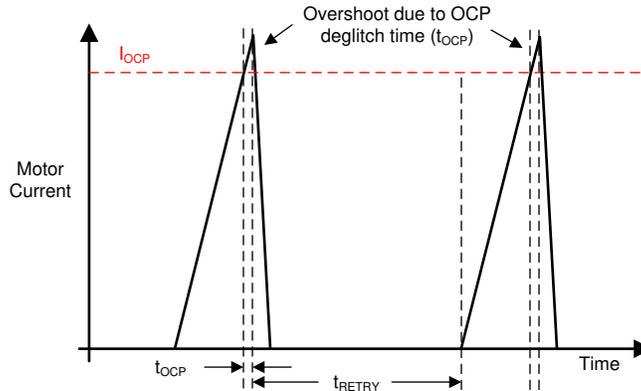


図 7-6. OCP 動作

過電流状態は、ハイサイド FET とローサイド FET の両方で個別に検出されます。つまり、グラウンド、電源、またはモーター巻線の両端への短絡が発生すると、過電流シャットダウンが作動します。過電流保護では、電流レギュレーションに使用される電流センス回路が使用されないため、過電流保護は VREF と IPROPI の設定に関係なく機能します。

#### 7.4.3.2 サーマル シャットダウン (TSD)

ダイ温度が安全制限を超えると、H ブリッジ内のすべての FET が無効化されます。ダイ温度が安全なレベルまで下がった後、動作が自動的に再開されます。

#### 7.4.3.3 VM 低電圧誤動作防止 (UVLO)

VM ピンの電圧が UVLO の立ち下がりスレッショルド電圧  $V_{UVLO}$  を下回ると、デバイスのすべての回路がディセーブルされ、出力 FETs がディセーブルされて、すべての内部ロジックがリセットされます。[図 7-7](#) に示すように、 $V_{VM}$  電圧が UVLO の立ち上がりスレッショルドを上回ると、動作が再開されます。

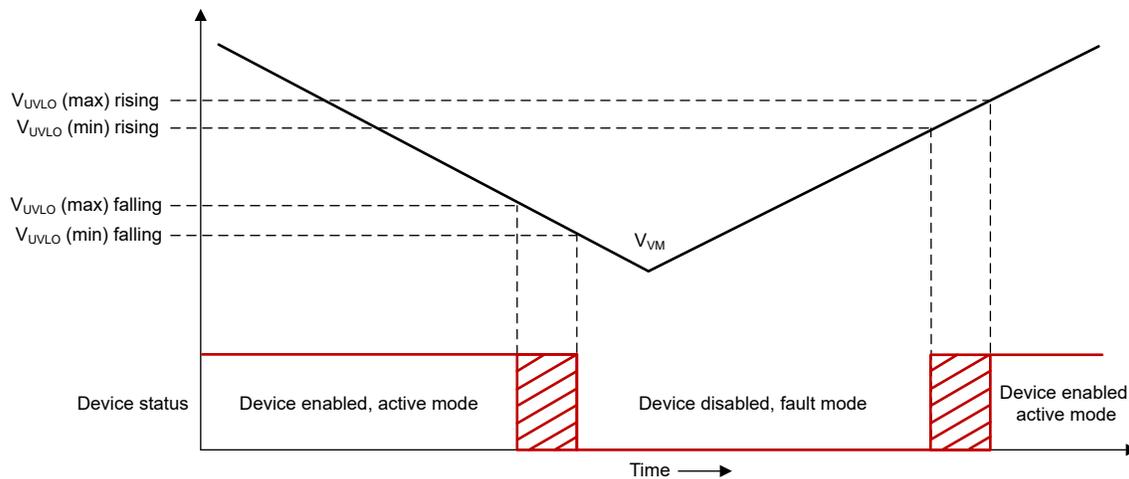


図 7-7. VM UVLO の動作

## 7.5 デバイスの機能モード

表 7-3 に、このセクションで説明する DRV8231A の機能モードをまとめます。

表 7-3. 動作モード

モード	条件	H ブリッジ	内部回路
アクティブ モード	IN1 または IN2 = ロジック High	動作	動作
低消費電力スリープ モード	IN1 = IN2 = ロジック Low	無効化	無効化
フォルト モード	いずれかのフォルト条件が満たされる	無効化	表 7-4 を参照

### 7.5.1 アクティブモード

VM ピンの電源電圧が低電圧スレッシュホールド  $V_{UVLO}$  を超え、INx ピンが  $IN1 = 0$  および  $IN2 = 0$  以外の状態になり、 $t_{WAKE}$  が経過すると、デバイスはアクティブ モードに移行します。このモードでは、H ブリッジ、チャージ ポンプ、内部論理回路がアクティブになり、本デバイスはいつでも入力を受信できます。

### 7.5.2 低消費電力スリープモード

IN1 および IN2 ピンの両方が  $t_{SLEEP}$  の間 Low になると、DRV8231A デバイスは低消費電力スリープ モードに移行します。スリープ モードでは、出力はハイインピーダンスに維持され、デバイスは電源ピン ( $I_{VMQ}$ ) から最小限の電流を引き込みます。すべての入力が Low の間にデバイスの電源がオンになると、デバイスはすぐにスリープ モードに移行します。いずれかの入力ピンが  $t_{WAKE}$  より長い時間 High に設定されると、デバイスは完全に動作します。図 7-8 に、スリープ モードの開始と終了に関するタイミング図の例を示します。

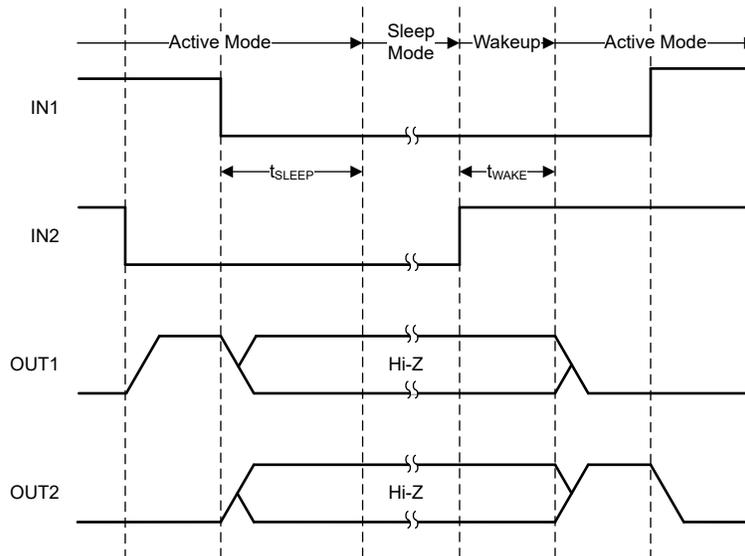


図 7-8. スリープモードへの移行とウェークアップのタイミング図

### 7.5.3 フォルトモード

DRV8231A デバイスは、フォルトが発生するとフォルト モードに移行します。これにより、デバイスと出力負荷が保護されます。フォルト モードでの本デバイスの動作は、表 7-4 に示すようにフォルト条件で決まります。復帰条件を満たすと、本デバイスはフォルト モードからアクティブ モードに戻ります。

表 7-4. フォルト条件のまとめ

フォルト	条件	H ブリッジ	内部回路	復帰
VM 低電圧 (UVLO)	$V_M < V_{UVLO,falling}$	無効化	無効化	$V_M > V_{UVLO,rising}$
過電流 (OCP)	$I_{OUT} > I_{OCP}$	無効化	動作	$I_{OUT} < I_{OCP}$

表 7-4. フォルト条件のまとめ (続き)

フォルト	条件	Hブリッジ	内部回路	復帰
サーマル シャットダウン (TSD)	$T_J > T_{TSD}$	無効化	動作	$T_J < T_{TSD} - T_{HYS}$

## 7.6 ピン配置図

### 7.6.1 ロジックレベル入力

ロジックレベル入力ピン IN1、IN2、PH/IN1、EN/IN2 の入力構造を [図 7-9](#) に示します。

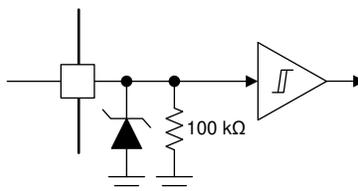


図 7-9. ロジックレベル入力

## 8 アプリケーションと実装

### 注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 8.1 使用上の注意

DRV8231A デバイスは通常、1 つのブラシ付き DC モーターの駆動に使用されます。

### 8.2 代表的なアプリケーション

#### 8.2.1 ブラシ付き DC モーター

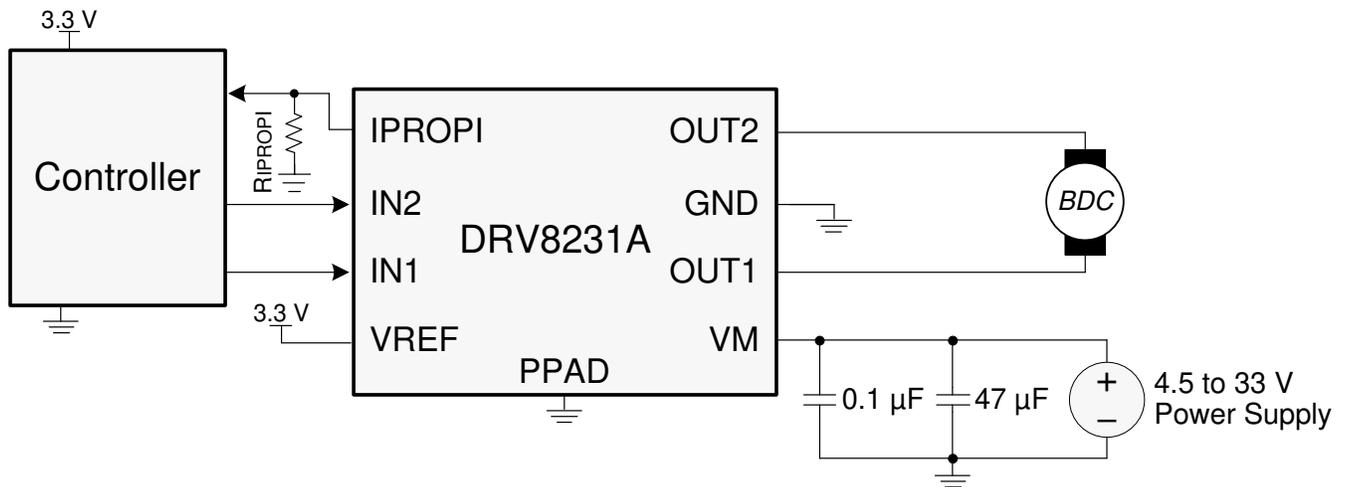


図 8-1. 代表的な接続

#### 8.2.1.1 設計要件

次の表に、設計パラメータを示します。

表 8-1. 設計パラメータ

設計パラメータ	リファレンス	数値の例
モーター電圧	$V_{VM}$	12V
平均モーター電流	$I_{AVG}$	0.8A
モーター突入 (起動) 電流	$I_{INRUSH}$	2.1A
モーターのストール電流	$I_{STALL}$	2.1A
モーター電流トリップ ポイント	$I_{TRIP}$	1.46A
VREF 電圧	VREF	3.3V
IPROPI センス抵抗	$R_{IPROPI}$	1.5k $\Omega$
PWM 周波数	$f_{PWM}$	50kHz

DRV8231A

JAJSKK9A – NOVEMBER 2021 – REVISED JANUARY 2026

8.2.1.2 詳細な設計手順

8.2.1.2.1 モーター電圧

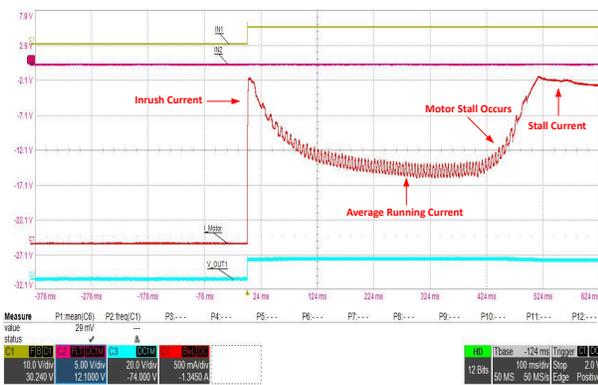
使用するモーター電圧は、選択したモーターの定格および要求される RPM によって決まります。電圧がより高ければ、パワー FET に印加されているのと同じ PWM デューティサイクルで、ブラシ付き DC モータをより高速に回転させることができます。また、電圧が高いと、誘導モータの巻線を通る電流の変化率が大きくなります。

8.2.1.2.2 モーター電流

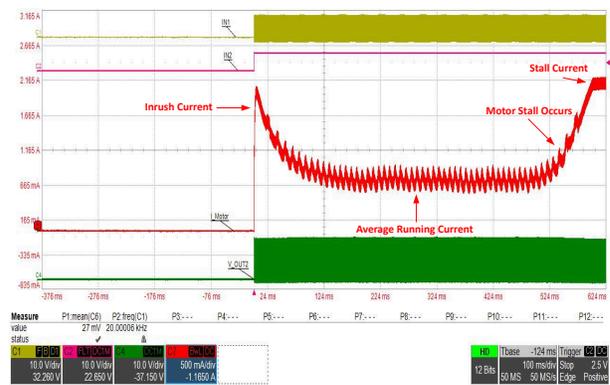
モーターでは、低速、初期起動、回転子ストールの各条件で大きな電流が発生します。モーター起動時の大きな電流は、突入電流と呼ばれることもあります。DRV8231A の電流レギュレーション機能は、このような大きな電流の制限に役立ちます。図 8-4 および図 8-5 に、突入電流の制限の例を示します。

マイコンで、スタートアップ時に PWM のデューティサイクルを上昇させることによって、突入電流を制限することもできます。

8.2.1.3 アプリケーション曲線



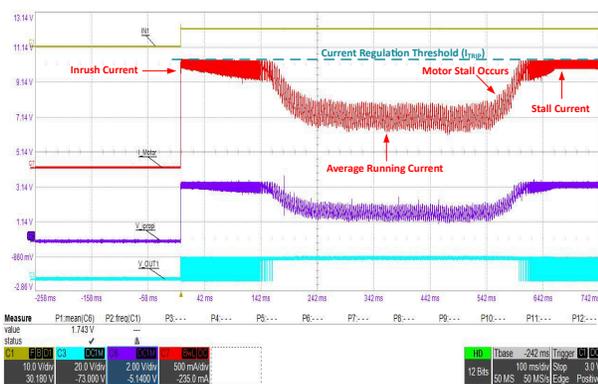
Ch 1 (黄) = IN1 信号  
Ch 2 (マゼンタ) = IN2 信号  
Ch 3 (青) = OUT1 電圧  
Ch 7 (赤) = モーター電流



Ch 1 (黄) = IN1 信号  
Ch 2 (マゼンタ) = IN2 信号  
Ch 4 (緑) = OUT2 電圧  
Ch 7 (赤) = モーター電流

図 8-2. 100% のデューティ サイクルでモーターを起動

図 8-3. 50% のデューティ サイクルでモーターを起動



Ch 1 (黄) = IN1 信号  
Ch 3 (青) = OUT1 電圧  
Ch 6 (紫) = IPROPI 信号  
Ch 7 (赤) = モーター電流



Ch 1 (黄) = IN1 信号  
Ch 4 (緑) = OUT2 電圧  
Ch 6 (紫) = IPROPI 信号  
Ch 7 (赤) = モーター電流

図 8-4. 電流レギュレーションにより 100% のデューティ サイクルでモーターを起動

図 8-5. 電流レギュレーションにより 50% のデューティ サイクルでモーターを起動

## 8.2.2 ストール検出

一部のアプリケーションでは、回転子ロックの状態をマイコンに通知するためにストール検出機能が必要です。ストールは、意図しない機械的障害、または負荷が限られた移動経路でエンドストップに達していることの原因で発生する可能性があります。DRV8231A の IPROPI アナログ電流検出フィードバックを使用することで、システムに単純なストール検出方式を実装できます。

このストール検出方式の原理は、図 8-6 に示すように、ストール状態ではモーター電流が増加するという事実依存しています。ストール検出を実装するには、マイコンで ADC を使用して IPROPI ピンの電圧を読み取り、ファームウェアで設定されたストール スレッシュホールドとその電圧を比較します。コンパレータ ペリフェラルを使用して、このスレッシュホールドを設定することもできます。

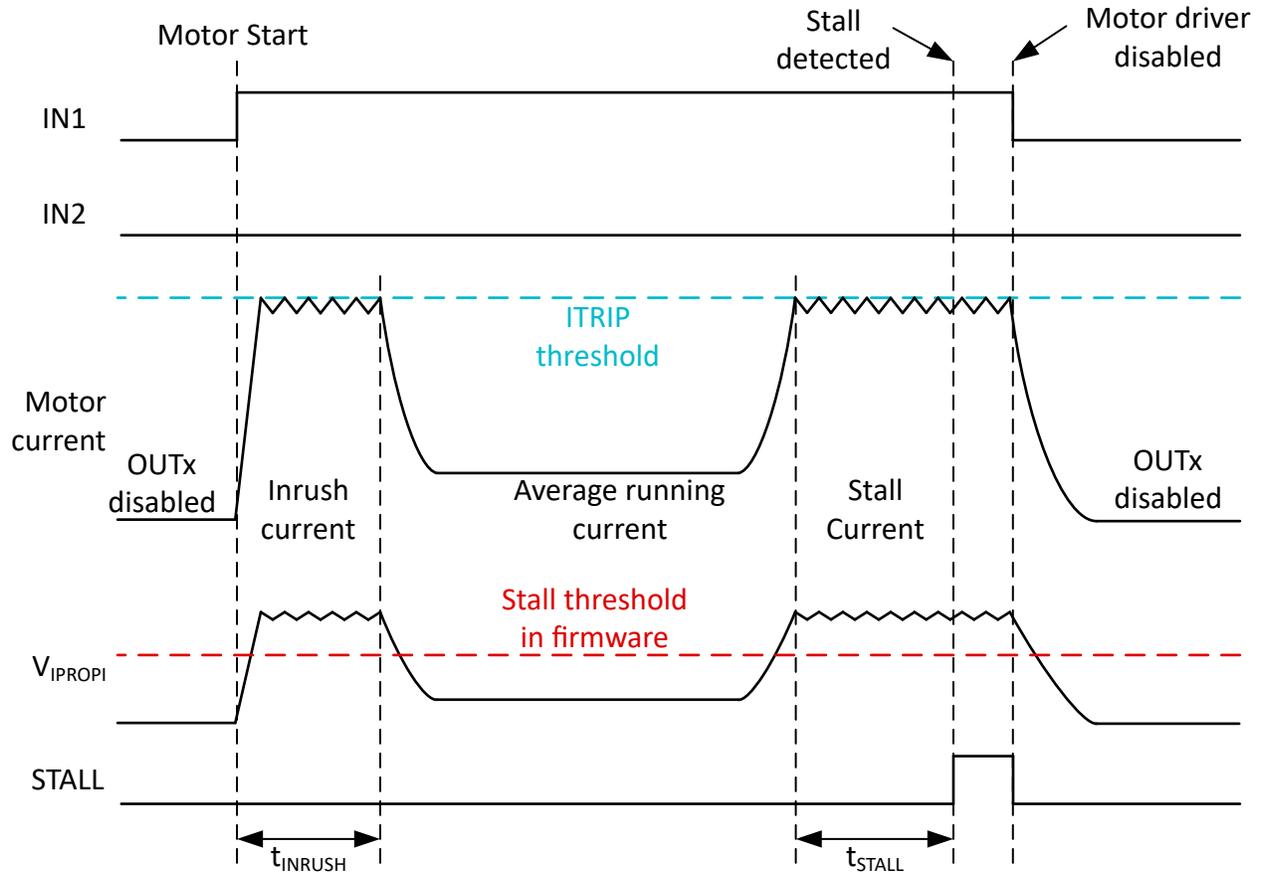


図 8-6. モーター電流プロファイルと STALL 信号

### 8.2.2.1 設計の要件

次の表に、設計パラメータを示します。

表 8-2. 設計パラメータ

設計パラメータ	リファレンス	数値の例
モーター電圧	$V_M$	14.4V
モーター電流トリップ ポイント	$I_{TRIP}$	900mA
VREF 電圧	VREF	2V
IPROPI 抵抗	$R_{IPROPI}$	1.5k $\Omega$
ストール電流トリップ ポイント	$I_{STALL}$	500mA
ストール IPROPI 電圧トリップ ポイント	$V_{IPROPI,STALL}$	1V
突入電流の無視時間	$t_{INRUSH}$	65ms

表 8-2. 設計パラメータ (続き)

設計パラメータ	リファレンス	数値の例
ストール検出のタイミング	$t_{STALL}$	65ms

### 8.2.2.2 詳細な設計手順

#### 8.2.2.2.1 ストール検出のタイミング

マイコンでは、IPROPI 信号がモーター ストールを示しているかどうかを判断する必要があります。モーターの起動時には、モーター速度が遅いことが原因で大きな突入電流が発生します。モーターが加速すると、モーターの逆起電力 (EMF) が速度とともに増加するため、モーター電流は平均レベルまで低下します。突入電流をストール状態と誤判定することはできません。誤った判断を回避する方法の 1 つは、起動時の突入電流  $t_{INRUSH}$  の間、マイコンでファームウェアのストール スレッシュホールドを上回る IPROPI 信号を無視することです。 $t_{INRUSH}$  のタイミングはモーターのパラメータ、電源電圧、機械的負荷の応答時間に応じて異なるため、 $t_{INRUSH}$  のタイミングは試験的に決定します。

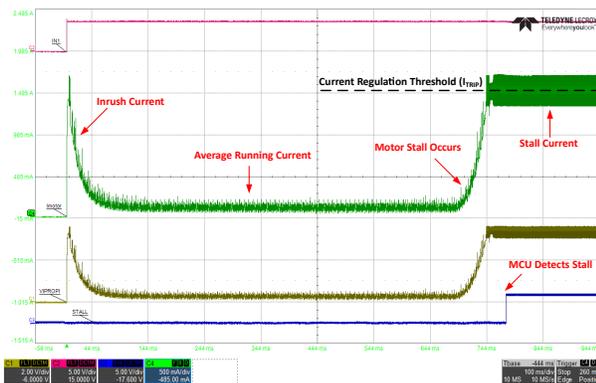
ストール条件が発生すると、逆起電力が 0V になるため、モーター電流が平均的な動作電流レベルから増加します。モーターが障害を解消できる可能性がある場合には、一定時間ストール電流で駆動することが望ましいこともあります。これは、モーターの意図しないストールや高トルク状態で役立つ場合があります。この場合、システム設計者は、マイコンがアクションの実行を決定する前に、長いストール検出時間  $t_{STALL}$  を選択できます。エンドストップ検出のように、電力を低減するため、またはギアやエンドストップの強力なモーター トルクを最小化するために、より高速な応答が求められる場合もあります。これは、マイコンでの  $t_{STALL}$  時間を短く設定することに対応しています。

図 8-6 に、 $t_{INRUSH}$  および  $t_{STALL}$  のタイミングと、 $t_{INRUSH}$  および  $t_{STALL}$  のタイミングとモーター電流波形との関係を示します。

#### 8.2.2.2.2 ストール スレッシュホールドの選択

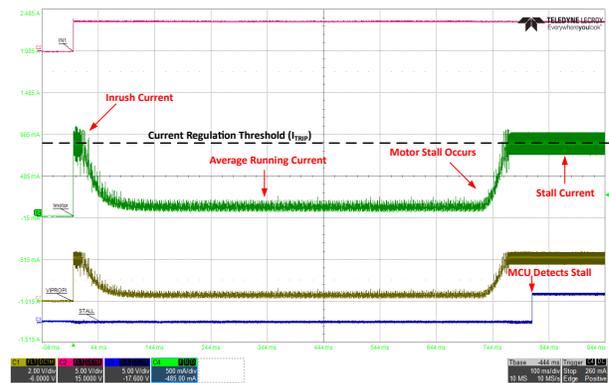
ファームウェアのストール検出スレッシュホールドは、図 8-6 に示すように、モーターの最大ストール電流と平均動作電流との間の電流レベルで選択できます。

#### 8.2.2.3 アプリケーション曲線



Ch 1 (黄) =  $V_{IPROPI}$       Ch 2 (マゼンタ) = IN1 信号  
Ch 3 (青) = ストール表示      Ch 4 (緑) = モーター電流

図 8-7. ストール検出の波形の例



Ch 1 (黄) =  $V_{IPROPI}$       Ch 2 (マゼンタ) = IN1 信号  
Ch 3 (青) = ストール表示      Ch 4 (緑) = モーター電流

図 8-8. 電流レギュレーション時に IPROPI でストールを検出し、突入電流およびストール電流を制限

### 8.2.3 リレー駆動

以下の図に示すように、PWM インターフェイスを使用してシングルコイルおよびデュアルコイルのラッチ リレーを駆動することもできます。

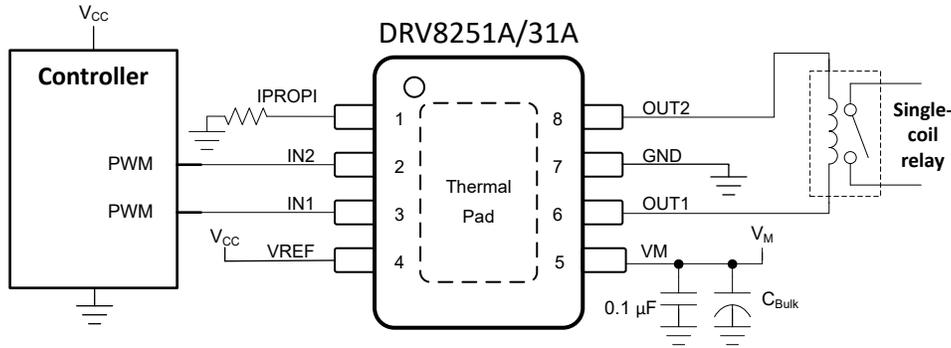


図 8-9. シングルコイル リレーの駆動

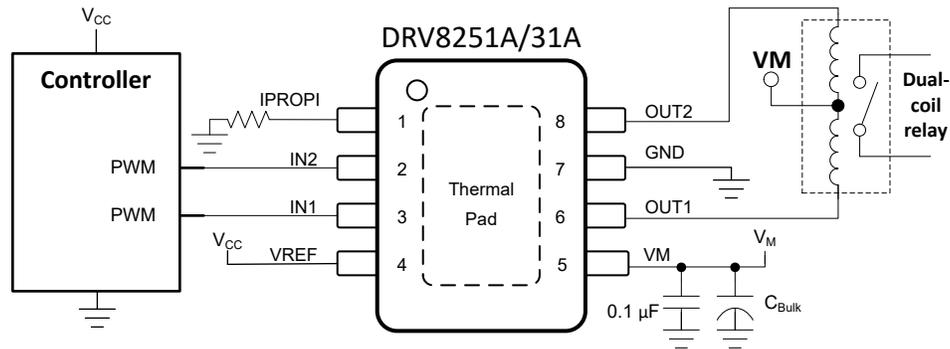


図 8-10. デュアルコイル リレーの駆動

### 8.2.3.1 設計要件

シングルコイルまたはデュアルコイル リレー アプリケーションの要件の例を、表 8-3 に示します。電流レギュレーションを構成して、リレー電流をリレー仕様内に維持することもできます。これは、VM 電源電圧がリレーの電圧定格よりも高い場合に重要です。

表 8-3. システム設計要件

設計パラメータ	リファレンス	数値の例
モータ電源電圧	$V_M$	12V
マイコンの電源電圧	$V_{CC}$	3.3V
シングルコイル リレー電流	$I_{Relay}$	200ms にわたって 500mA のパルス
デュアルコイル リレー電流	$I_{OUT1}, I_{OUT2}$	200ms にわたって 100mA のパルス

### 8.2.3.2 詳細な設計手順

#### 8.2.3.2.1 シングルコイル リレーの制御インターフェイス

PWM インターフェイスは、シングルコイル リレーの駆動に使用できます。リレーを作動させるために、ドライバは PWM テーブルで順方向または逆方向の状態でも電流を駆動する必要があります。リレーを駆動した後、出力をディスエーブル ( $IN1=IN2=0$ ) にしてドライバをスリープ状態にして、エネルギーを節約できます。または、作動後に出力を短時間ブレーキモードに移行させ、リレーからの逆起電力の影響を回避したり、リレーから VM 電源ノードへ電流が逆流するのを防ぐこともできます。

#### 8.2.3.2.2 デュアルコイル リレーの制御インターフェイス

センター タップが VM に接続されている場合、デュアルコイル リレーは 2 つのローサイドドライバのみを必要とします。未使用の FET のボディ ダイオードはフリーホイール ダイオードとして機能するため、DRV8231A を使用してデュアルコイ

ルリレーを駆動する場合、追加のフリーホイールダイオードは不要です。PWM インターフェイスは、デュアルコイルリレーの制御に使用できます。以下の図に、デュアルコイルリレーの駆動の回路図とタイミング図を示します。

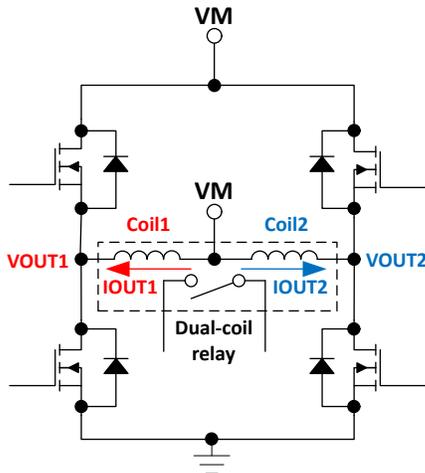


図 8-11. OUTx Hブリッジで駆動するデュアルコイルリレーの回路図

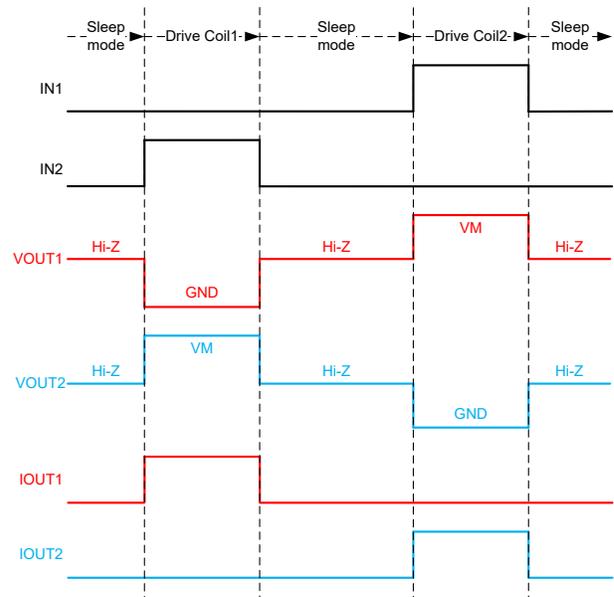


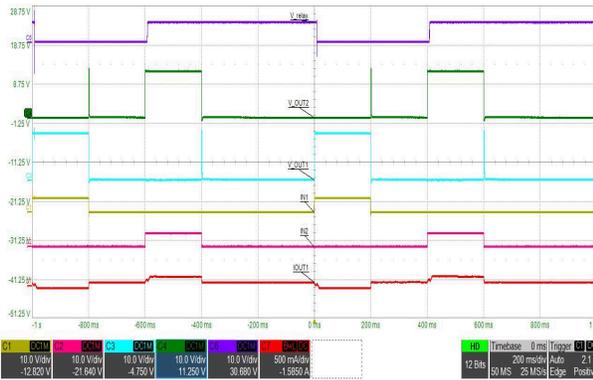
図 8-12. PWM インターフェイスを使用したデュアルコイルリレーの駆動タイミング図

PWM インターフェイスの真理値表を [表 8-4](#) に示します。この表の説明は、入力と出力の状態によってデュアルコイルリレーを駆動する方法を反映しています。Coil1 が駆動される時 (OUT1 電圧が GND のとき)、OUT2 の電圧は VM になります。リレーのセンタータップも VM なので、電流は Coil2 を流れません。Coil2 が駆動される場合も同様で、Coil1 は VM に短絡します。ハイサイド FET のボディダイオードはフリーホイールダイオードとして機能するため、追加の外部ダイオードは不要です。このアプリケーションのオシロスコープのパターンを、[図 8-15](#) に示します。

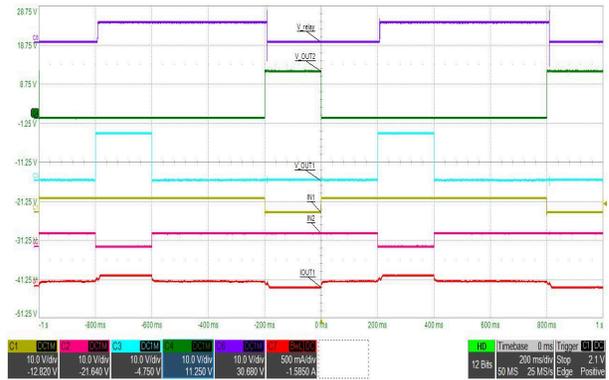
表 8-4. デュアルコイルリレー駆動用の PWM 制御表

IN1	IN2	OUT1	OUT2	説明
0	0	ハイインピーダンス	ハイインピーダンス	出力ディセーブル (Hブリッジ Hi-Z)
0	1	L	H	Coil1 の駆動
1	0	H	L	Coil2 の駆動
1	1	L	L	Coil1 と Coil2 の駆動 (デュアルコイルラッチリレーでは無効な状態)

### 8.2.3.3 アプリケーション曲線



A. Ch 1 = IN1 Ch 2 = IN2 Ch 3 = V<sub>OUT1</sub>  
Ch 4 = V<sub>OUT2</sub> Ch 6 = リレー スイッチ  
Ch 7 = リレー コイル  
電流



A. Ch 1 = IN1 Ch 2 = IN2 Ch 3 = V<sub>OUT1</sub>  
Ch 4 = V<sub>OUT2</sub> Ch 6 = リレー スイッチ  
Ch 7 = リレー コイル  
電流

図 8-13. 単一コイルのラッチリレーによる PWM 駆動、駆動プロファイル FORWARD → COAST → REVERSE → COAST

図 8-14. 単一コイルのラッチリレーによる PWM 駆動、駆動プロファイル FORWARD → BRAKE → REVERSE → BRAKE



A. Ch 1 = IN1 Ch 2 = IN2 Ch 3 = V<sub>OUT1</sub>  
Ch 4 = V<sub>OUT2</sub> Ch 6 = リレー スイッチ  
Ch 7 = リレー Coil1 電流  
Ch 8 = リレー Coil2 電流

図 8-15. デュアルコイル リレーの PWM 駆動

### 8.2.4 標準的なモータ ドライバのピン配置によるマルチソーシング

DRV8870、DRV8251、および DRV8231 デバイスは、DDA パッケージにより業界標準のパッケージ フットプリントで提供されます。システムで電流検出が必要な場合は、R<sub>SENSE</sub> 抵抗の両端に電流検出アンプを接続して、図 8-16 に示すように増幅された信号をマイコンの ADC に戻すことができます。システムの部品表のサイズとコストを削減するために、DRV8231A/51A の IPROPI 機能を電流検出アンプの代わりに使用できます。基板設計プロセスでは、図 8-17 に示すように、部品を配置または非配置 (DNP) することで、IPROPI デバイスと業界標準のシャント デバイスの両方を同一基板レイアウトに収容できます。これにより、DRV8231A/51A を使用してコストを最小にしたり、DRV8870、DRV8231、DRV8251 と同じピン配置を持つ 2 番目のソース デバイスと組み合わせて使用したり、柔軟に対応できます。

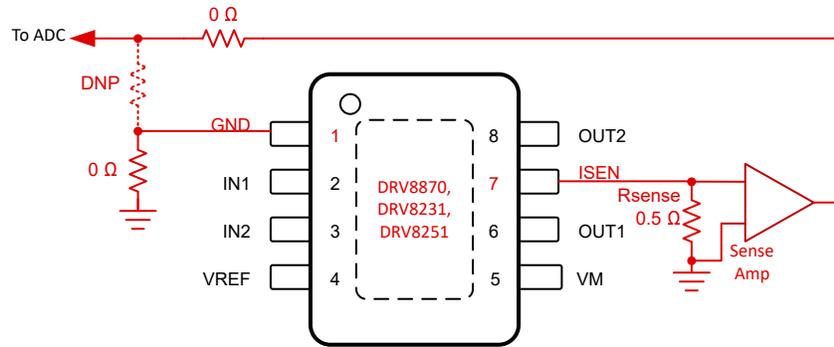


図 8-16. 電流検出アンプを使用した標準のピン配置

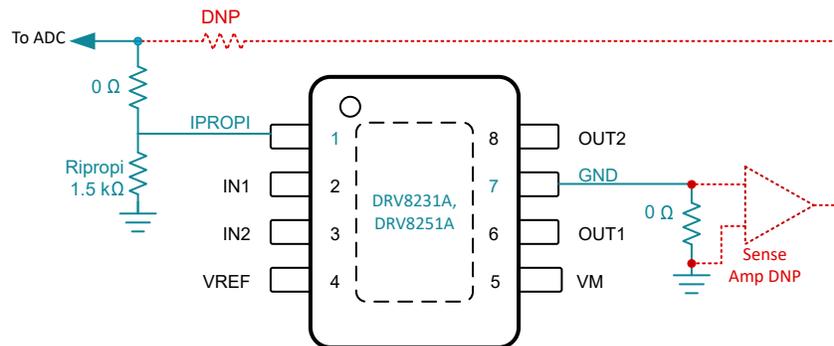


図 8-17. IPROPI を使用して電流検出機能をモーター ドライバに統合した DRV8231A/51A デバイス

### 8.3 電流能力と熱性能

ドライバの出力電流および消費電力能力は、PCB の設計と外部システムの条件に大きく依存します。このセクションでは、このような値を計算するためのガイドラインをいくつか説明します。

#### 8.3.1 消費電力および出力電流特性

本デバイスの総消費電力は、静止消費電流 ( $P_{VM}$ )、パワー MOSFET のスイッチング損失 ( $P_{SW}$ )、およびパワー MOSFET の  $R_{DS(on)}$  (伝導) 損失 ( $P_{RDS}$ ) の 3 つの主要な成分に分けられます。それ以外の要素が消費電力の増加に影響することもあります。この 3 つの主要な要素に比べると通常はわずかです。

$$P_{TOT} = P_{VM} + P_{SW} + P_{RDS} \quad (4)$$

$P_{VM}$  は、公称モーター電源電圧 ( $V_{VM}$ ) と、 $I_{VM}$  アクティブ モード電流の仕様から計算できます。

$$P_{VM} = V_{VM} \times I_{VM} \quad (5)$$

$$P_{VM} = 96 \text{ mW} = 24 \text{ V} \times 4 \text{ mA} \quad (6)$$

$P_{SW}$  は、公称モーター電源電圧 ( $V_{VM}$ )、平均出力電流 ( $I_{AVG}$ )、スイッチング周波数 ( $f_{PWM}$ )、デバイス出力立ち上がり ( $t_{RISE}$ ) および立ち下がり ( $t_{FALL}$ ) 時間の仕様から計算できます。

$$P_{SW} = P_{SW\_RISE} + P_{SW\_FALL} \quad (7)$$

$$P_{SW\_RISE} = 0.5 \times V_{VM} \times I_{AVG} \times t_{RISE} \times f_{PWM} \quad (8)$$

$$P_{SW\_FALL} = 0.5 \times V_{VM} \times I_{AVG} \times t_{FALL} \times f_{PWM} \quad (9)$$

$$P_{SW\_RISE} = 26.4 \text{ mW} = 0.5 \times 24 \text{ V} \times 0.5 \text{ A} \times 220 \text{ ns} \times 20 \text{ kHz} \quad (10)$$

$$P_{SW\_FALL} = 26.4 \text{ mW} = 0.5 \text{ V} \times 0.5 \text{ A} \times 220 \text{ ns} \times 20 \text{ kHz} \quad (11)$$

$$P_{SW} = 53 \text{ mW} = 26.4 \text{ mW} + 26.4 \text{ mW} \quad (12)$$

$P_{RDS}$  は、デバイスの  $R_{DS(on)}$  と平均出力電流 ( $I_{AVG}$ ) から計算できます。

$$P_{RDS} = I_{AVG}^2 \times (R_{DS(ON)\_HS} + R_{DS(ON)\_LS}) \quad (13)$$

$R_{DS(ON)}$  はデバイス温度と強い相関があります。デバイスの接合部温度を  $85^\circ\text{C}$  と仮定すると、正規化した温度データに基づき、 $R_{DS(on)}$  は約 1.5 倍に増大する可能性があります。下の計算は、このディレーティング係数を示しています。または、[セクション 6.6](#) に  $R_{DS(on)}$  が温度に応じてどのように変化するかを示す曲線が記されています。

$$P_{RDS} = 225 \text{ mW} = (0.5 \text{ A})^2 \times (300 \text{ m}\Omega \times 1.5 + 300 \text{ m}\Omega \times 1.5) \quad (14)$$

上記の計算例に基づき、以下の式でデバイスの予想される消費電力の合計を計算します。

$$P_{TOT} = P_{VM} + P_{SW} + P_{RDS} \quad (15)$$

$$P_{TOT} = 374 \text{ mW} = 96 \text{ mW} + 53 \text{ mW} + 225 \text{ mW} \quad (16)$$

デバイス接合部温度は、 $P_{TOT}$ 、デバイス周囲温度 ( $T_A$ )、パッケージ熱抵抗 ( $R_{\theta JA}$ ) を使って推定できます。 $R_{\theta JA}$  の値は、PCB 設計と、デバイス周りの銅のヒートシンクに大きく依存します。[セクション 8.3.2](#) に、この依存関係を詳細に説明します。

$$T_J = (P_{TOT} \times R_{\theta JA}) + T_A \quad (17)$$

$$T_J = 100^\circ\text{C} = (0.374 \text{ W} \times 40.4^\circ\text{C/W}) + 85^\circ\text{C} \quad (18)$$

デバイスの接合部温度は、システムのすべての動作条件において、絶対最大定格より低く維持することができます。このセクションの計算では、接合部温度の妥当な推定値を示します。ただし、システム動作中の温度測定に基づくその他の方法は、より現実的で信頼性の高いものになります。モータードライバの定格電流と消費電力の詳細については、「[セクション 8.3.2](#)」および「[セクション 9.1.1](#)」を参照してください。

### 8.3.2 熱性能

データシートに規定された接合部から周囲への熱抵抗  $R_{\theta JA}$  は、主に各種ドライバの比較や放熱性能の概算に役立ちます。ただし、実際のシステム性能は、PCB 層形成 (スタックアップ)、配線、ビア数、サーマルパッド周りの銅面積に応じて、この値よりも良くなったり、悪くなったりする場合があります。ドライバが特定の電流を駆動する時間の長さもまた、消費電力や放熱性能に影響を与えます。ここでは、定常状態および過渡熱条件での設計方法について考察します。

このセクションのデータは、次の条件に従ってシミュレーションしたものです。

#### HSOP (DDA パッケージ)

表 8-5. HSOP パッケージのシミュレーション PCB のスタックアップの概要

基板面	2 層	4 層
上層	1 オンスまたは 2 オンスの銅厚の HSOP のフットプリント。シミュレーションでの銅面積の変化については、 <a href="#">表 8-6</a> を参照。HSOP サーマルパッドから下層および内部グランドプレーン (4 層のみ) に、ビア (2 個のビア、1.2mm 間隔、0.3mm 直径、0.025mm 銅メッキ) を経由して熱的に接続。	
第 2 層、内部グランドプレーン	該当なし	1 オンスの銅厚、74.2mm × 74.2mm の銅面積、ビアを経由して HSOP サーマルパッドに熱的に接続。
第 3 層、内部電源プレーン	該当なし	1 オンスの銅厚、74.2mm × 74.2mm の銅面積。他層との接続なし。
下層	1 オンスまたは 2 オンスの銅厚のグランドプレーン。シミュレーションでの銅面積の変化については、 <a href="#">表 8-6</a> を参照。ビアを経由して HSOP サーマルパッドに熱的に接続。	1 オンスまたは 2 オンスの銅厚。シミュレーションでは 4.90mm × 6.00mm に固定されている銅面積。ビアを経由して HSOP サーマルパッドに熱的に接続。

HSOP パッケージについてシミュレーションした基板の例を [図 8-18](#) に示します。[表 8-6](#) に、各シミュレーションで変化させた基板の寸法を示します。

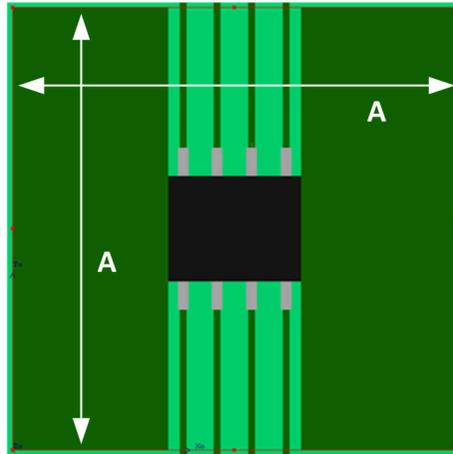


図 8-18. HSOP の PCB モデルの上層

表 8-6. 8 ピン HSOP (DDA) パッケージの寸法 A

銅 (Cu) 面積 (cm <sup>2</sup> )	寸法 A (mm)
0.069	パッケージのサーマルパッドの寸法
2	16.40
4	22.32
8	30.64
16	42.38

## WSON (DSG パッケージ)

表 8-7. WSON パッケージのシミュレーション PCB のスタックアップの概要

基板面	2 層	4 層
上層	1 オンスまたは 2 オンスの銅厚の WSON のフットプリント。シミュレーションでの銅面積の変化については、 <a href="#">表 8-8</a> を参照。WSON サーマルパッドから下層および内部グランドプレーン (4 層のみ) に、ビア (2 個のビア、1.2mm 間隔、0.3mm 直径、0.025mm 銅メッキ) を経由して熱的に接続。	
第 2 層、内部グランドプレーン	該当なし	1 オンスの銅厚、74.2mm × 74.2mm の銅面積、ビアを經由して HSOP サーマルパッドに熱的に接続。
第 3 層、内部電源プレーン	該当なし	1 オンスの銅厚、74.2mm × 74.2mm の銅面積。他層との接続なし。
下層	1 オンスまたは 2 オンスの銅厚のグランドプレーン。シミュレーションでの銅面積の変化については、 <a href="#">表 8-8</a> を参照。ビアを經由して WSON サーマルパッドに熱的に接続。	1 オンスまたは 2 オンスの銅厚。シミュレーションでは 2.00mm × 2.00mm に固定されている銅面積。ビアを經由して WSON サーマルパッドに熱的に接続。

WSON パッケージについてシミュレーションした基板の例を [図 8-19](#) に示します。[表 8-8](#) に、各シミュレーションで変化させた基板の寸法を示します。

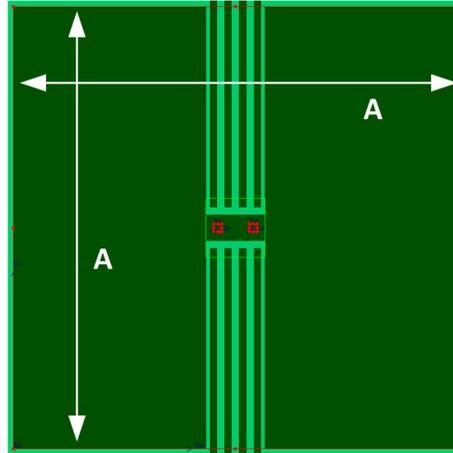


図 8-19. WSON の PCB モデルの上層

表 8-8. 8 ピン WSON パッケージの寸法 A

銅 (Cu) 面積 (mm <sup>2</sup> )	寸法 A (mm)
0.015	パッケージのサーマルパッドの寸法
2	15.11
4	20.98
8	29.27
16	40.99

### 8.3.2.1 定常状態熱性能

「定常状態」条件とは、モータードライバが長時間にわたって一定の平均電流で動作することを指します。このセクションの図は、銅面積、銅厚、PCB 層数に応じた  $R_{\theta JA}$  と  $\Psi_{JB}$  (接合部から基板への熱特性) の変化を示しています。銅面積が大きく、層数が多く、銅プレーンが厚いほど、 $R_{\theta JA}$  と  $\Psi_{JB}$  は小さくなり、PCB レイアウトの熱性能が高くなることを示しています。

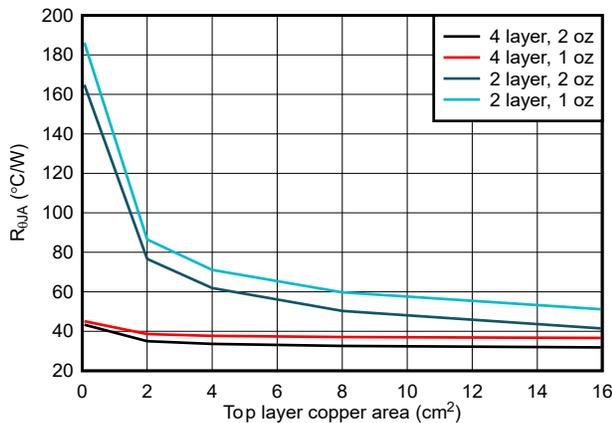


図 8-20. HSOP、PCB の接合部から周囲への熱抵抗と銅面積との関係

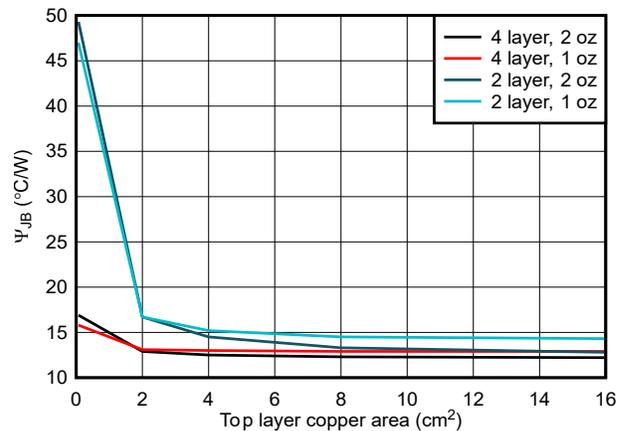


図 8-21. HSOP、接合部から基板への特性パラメータと銅面積との関係

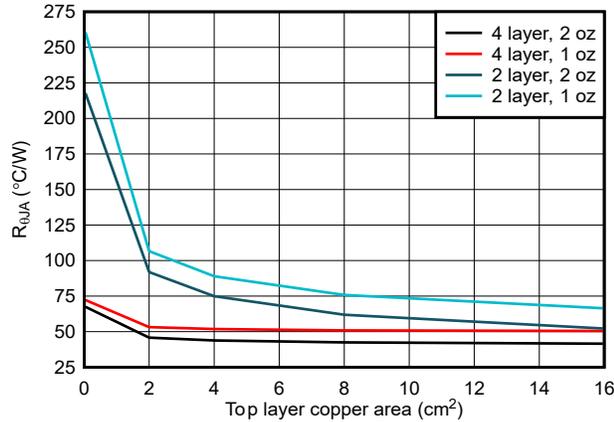


図 8-22. WSON、PCB の接合部から周囲への熱抵抗と銅面積との関係

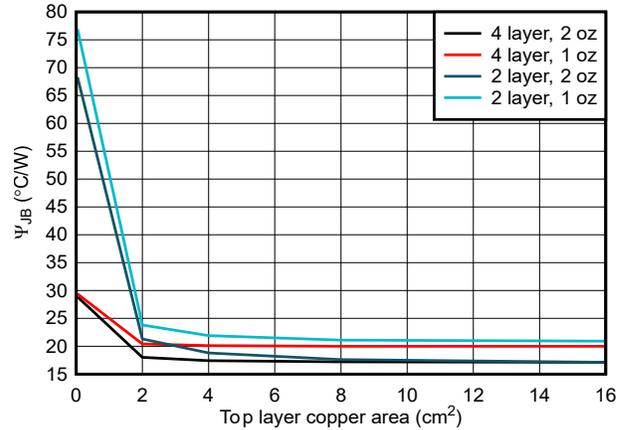


図 8-23. WSON、接合部から基板への特特性パラメータと銅面積との関係

8.3.2.2 過渡熱性能

モータードライバでは、短時間に大きな電流が流れるさまざまな過渡駆動条件が発生します。以下に例を上げます。

- ローターが最初に静止しているときのモータ起動。
- 電源またはグラウンドがモータの出力のいずれかに短絡し、過電流保護がトリガされるフォルト条件。
- モータまたはソレノイドが短時間駆動された後、解放される。

このような過渡条件では、銅箔部分の面積や厚さに加えて、駆動時間も熱性能に影響を与えます。過渡条件の場合、熱インピーダンスパラメータ ( $Z_{\theta JA}$ ) は、接合部から周囲への熱性能を示します。このセクションの図は、HSOP と WSON パッケージ用の 1oz および 2oz の銅のレイアウトをシミュレートしたものです。これらのグラフは、短い電流パルスで熱性能が高くなることを示しています。駆動時間が短い場合、本デバイスのダイ サイズとパッケージが熱性能を支配します。より長いドライブ パルスの場合、基板レイアウトが熱性能により大きな影響を与えます。どちらのグラフの熱インピーダンス曲線も、ドライブ パルス期間が長くなるに従って層数と銅面積に応じた差が観測されることを示しています。長いパルスの場合、定常状態の性能になるとみなすことができます。

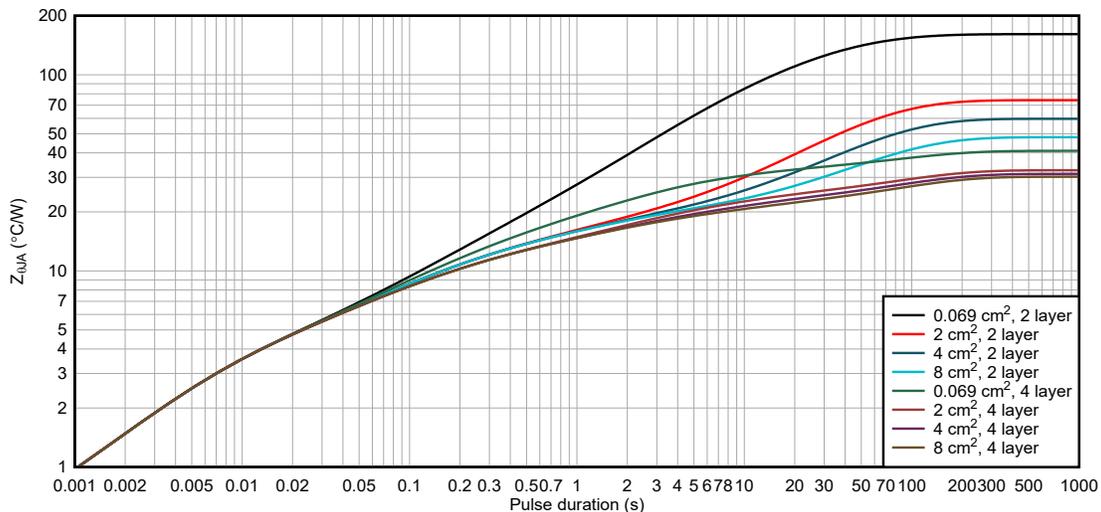


図 8-24. HSOP パッケージと 1 オンス銅レイアウトでの、接合部から周囲への熱インピーダンス

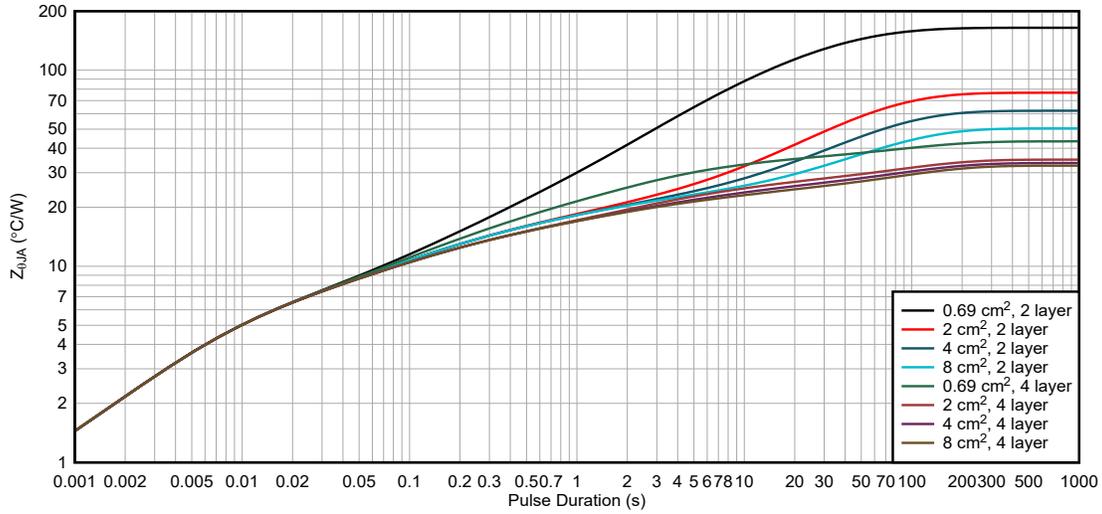


図 8-25. HSOP パッケージと 2 オンス銅レイアウトでの、接合部から周囲への熱インピーダンス

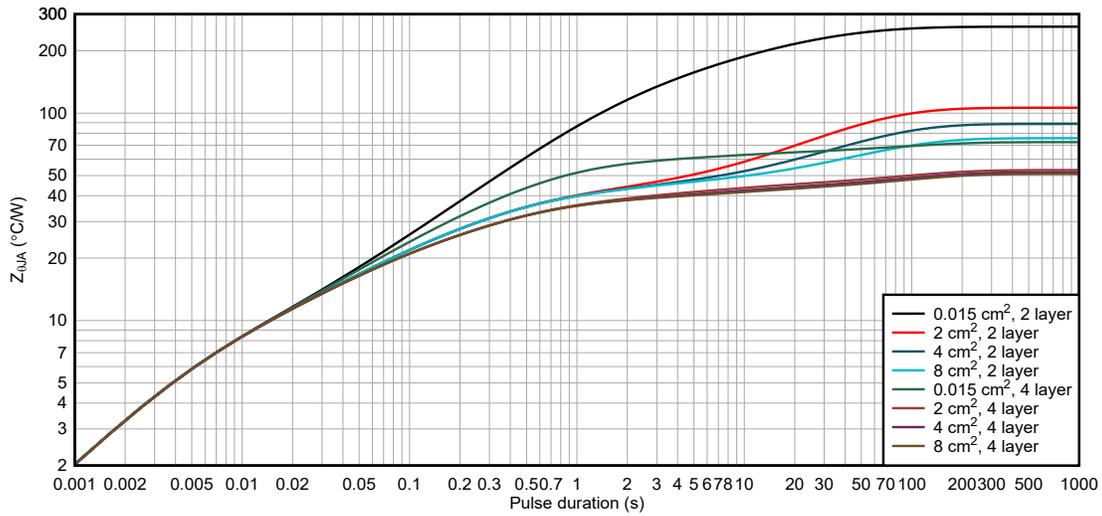


図 8-26. WSON パッケージと 1 オンス銅レイアウトでの、接合部から周囲への熱インピーダンス

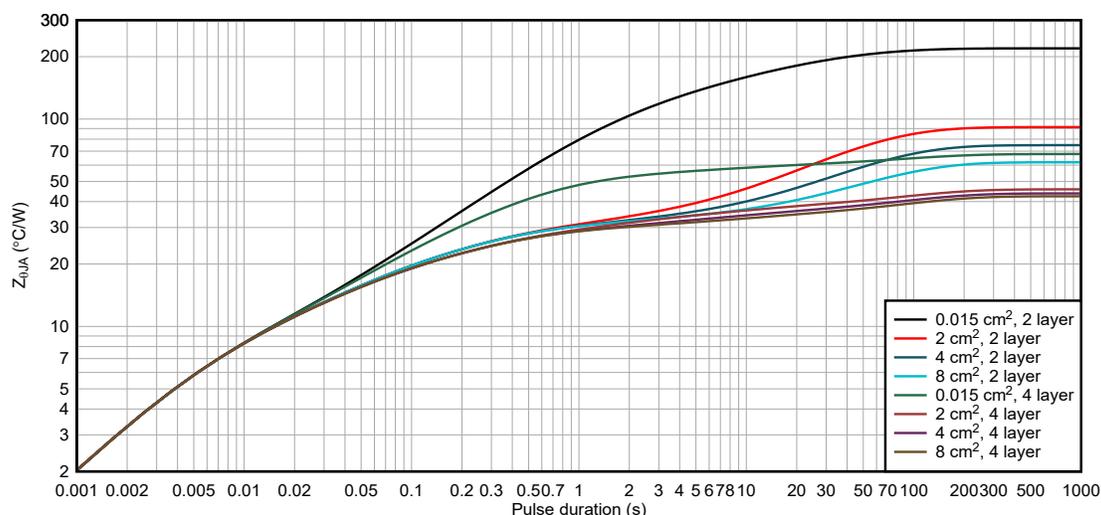


図 8-27. WSON パッケージと 2 オンス銅レイアウトでの、接合部から周囲への熱インピーダンス

## 8.4 電源に関する推奨事項

### 8.4.1 バルク コンデンサ

適切なローカル バルク容量の確保は、モーター駆動システムの設計において重要な要素です。一般的に、バルク容量が大きいことは有益ですが、コストと物理的なサイズが大きくなるというデメリットもあります。

必要なローカル容量は、次のようなさまざまな要因で決まります。

- モーター システムが必要とする最大電流
- 電源容量と電流供給能力
- 電源とモーター システムの間の寄生インダクタンスの大きさ
- 許容される電圧リップル
- 使用するモーターの種類 (ブラシ付き DC、ブラシレス DC、ステップ)
- モーターのブレーキ方式

電源とモーター ドライブ システムの間のインダクタンスにより、電源からの電流が変化する速度が制限されます。ローカル バルク容量が小さすぎると、モーターに大電流を供給しようとする場合、または負荷ダンブが発生した場合、システムの電圧が変動します。十分なバルク容量を備えることで、モーターの電圧は安定し、大電流を素早く供給できます。

データシートには一般に、推奨値が記載されていますが、バルク コンデンサの容量が適切かどうかを判断するには、システムレベルのテストが必要です。

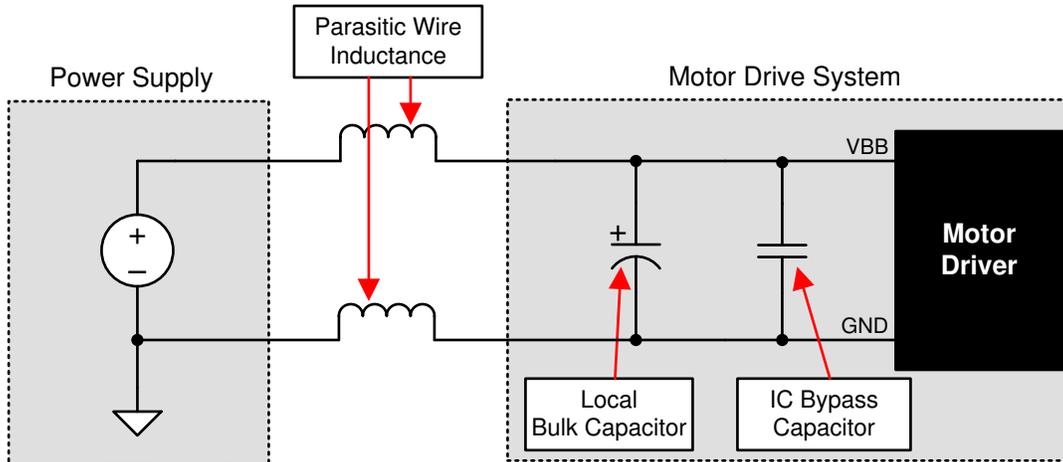


図 8-28. 外部電源を使用したモーター駆動システムの構成例

モータが電源にエネルギーを伝達する場合のマージンを確保するため、バルク コンデンサの定格電圧は動作電圧より高くする必要があります。

## 8.5 レイアウト

### 8.5.1 レイアウトのガイドライン

DRV8231A にはパワー MOSFET が内蔵されており、大電流を駆動できるため、レイアウト設計と外部コンポーネントの配置には細心の注意を払う必要があります。設計とレイアウトのガイドラインの一部を以下に示します。

- VM から GND へのバイパス コンデンサには、低 ESR のセラミック コンデンサを使用する必要があります。X5R と X7R の各タイプを推奨します。
- VM 電源コンデンサをデバイスのできるだけ近くに配置して、ループ インダクタンスを最小限に抑えることができます。
- VM 電源バルク キャパシタはセラミックまたは電解タイプを使用できますが、これもデバイスのできるだけ近くに配置することによって、ループ インダクタンスを最小限に抑えることができます。
- VM、OUT1、OUT2、GND は電源から出力へ大電流を供給し、グラウンドに戻します。これらのトレースには、太い金属配線を使用できます (可能な場合)。
- 本デバイスのサーマル パッドは、サーマル ビアを使用して PCB 上層のグラウンド プレーンおよび内部グラウンド プレーン (利用可能な場合) に取り付けて、PCB のヒート シンクを最大限に確保することができます。
- サーマル ビアの推奨ランド パターンは、パッケージ図面のセクションに記載しています。
- サーマル パッドを取り付ける銅プレーンの面積をできるだけ大きくして、望ましいヒート シンクを維持できます。

8.5.2 レイアウト例

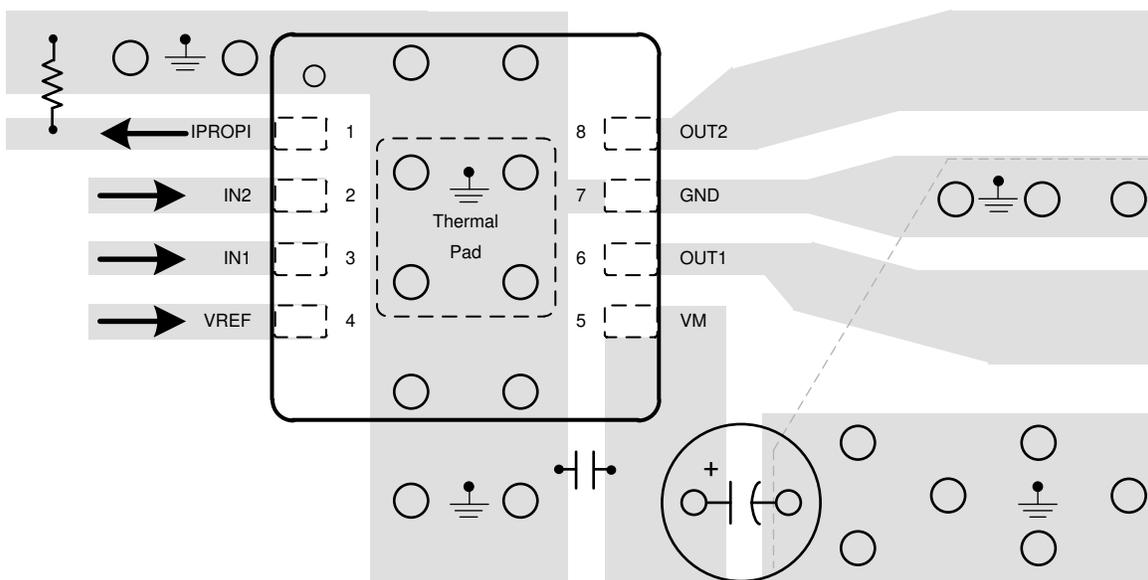


図 8-29. DSG パッケージの推奨レイアウト

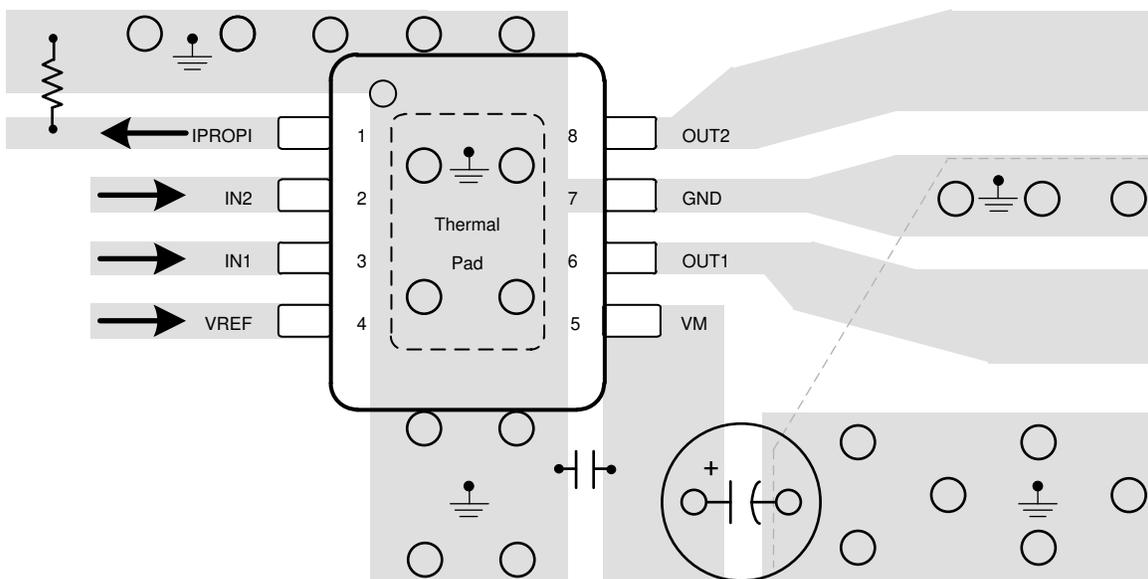


図 8-30. DDA パッケージの推奨レイアウト

## 9 デバイスおよびドキュメントのサポート

### 9.1 ドキュメントのサポート

#### 9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『モータードライバ消費電力の計算』アプリケーションレポート
- テキサス・インスツルメンツ、『電流再循環および減衰モード』アプリケーションレポート
- テキサス・インスツルメンツ、『PowerPAD™ 入門』アプリケーションレポート
- テキサス・インスツルメンツ、『熱特性強化型パッケージ PowerPAD™』アプリケーションレポート
- テキサス・インスツルメンツ、『モータードライバの電流定格の理解』アプリケーションレポート

### 9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。右上のアラートを受け取るをクリックして登録すると、製品情報の更新に関する週次ダイジェストを受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

### 9.3 コミュニティ リソース

#### 9.4 商標

PowerPAD™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

## 10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

### Changes from Revision \* (November 2021) to Revision A (January 2026)

Page

- | Changes from Revision * (November 2021) to Revision A (January 2026) | Page |
|--|------|
| • 表 8-1 のモーター電流トリップ ポイントの例示値を更新。.....                                | 19   |

## 11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">DRV8231ADDAR</a>	Active	Production	SO PowerPAD (DDA)   8	3000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	DRV8231A
DRV8231ADDAR.A	Active	Production	SO PowerPAD (DDA)   8	3000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	DRV8231A
<a href="#">DRV8231ADSGR</a>	Active	Production	WSON (DSG)   8	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	31A
DRV8231ADSGR.A	Active	Production	WSON (DSG)   8	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 150	31A

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

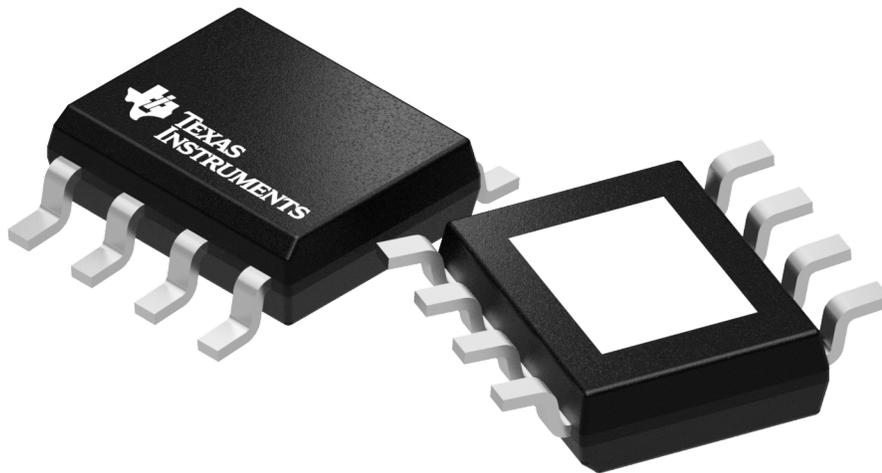
(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

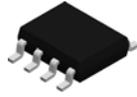
**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



Images above are just a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.

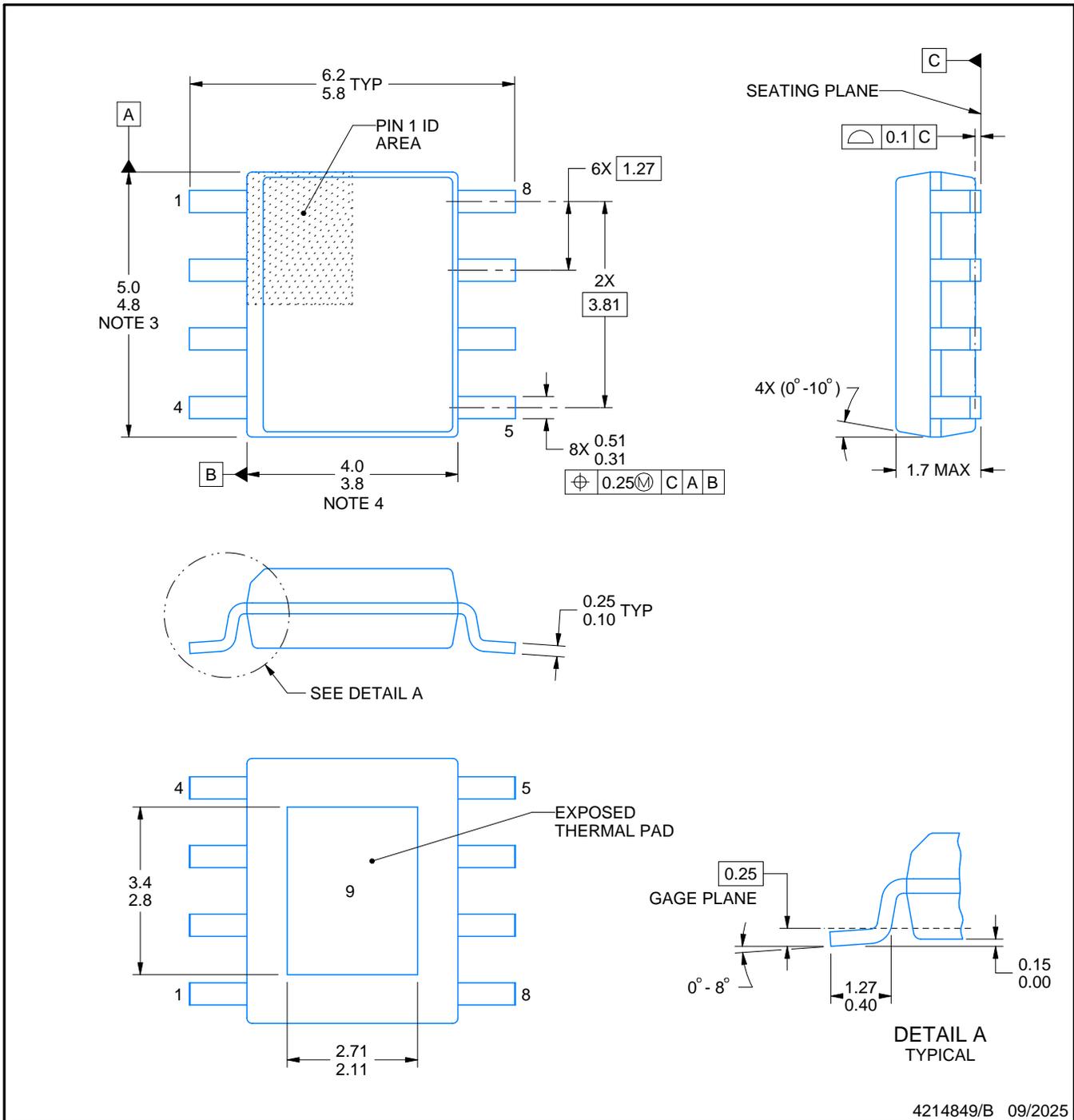
# DDA0008B



# PACKAGE OUTLINE

## PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



4214849/B 09/2025

### NOTES:

PowerPAD is a trademark of Texas Instruments.

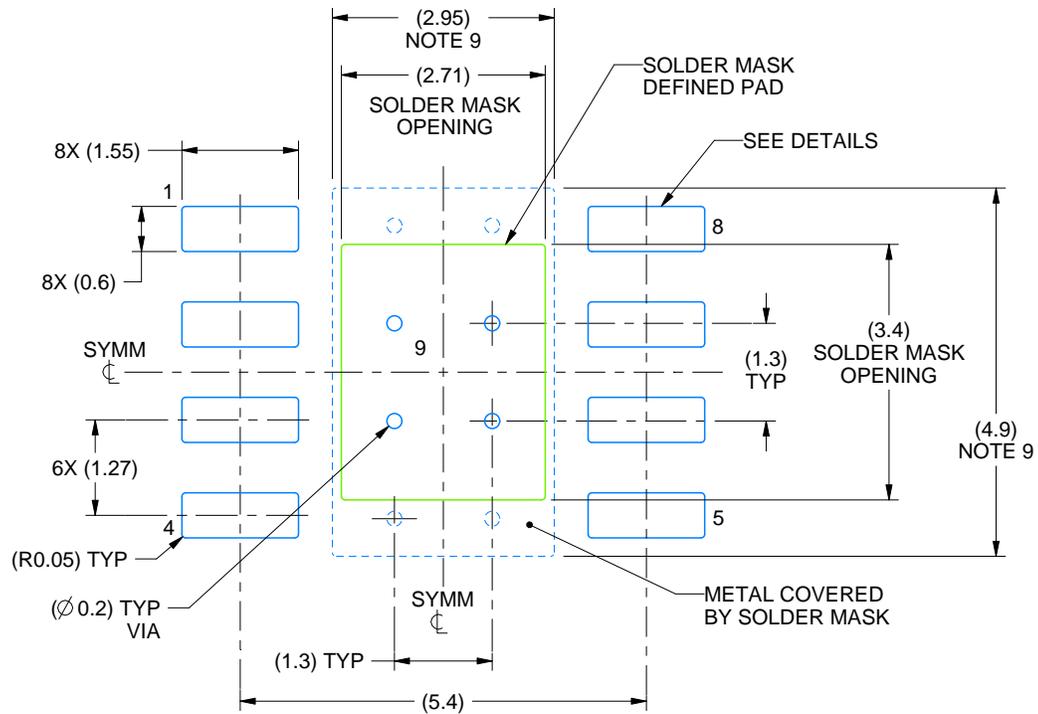
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MS-012.

# EXAMPLE BOARD LAYOUT

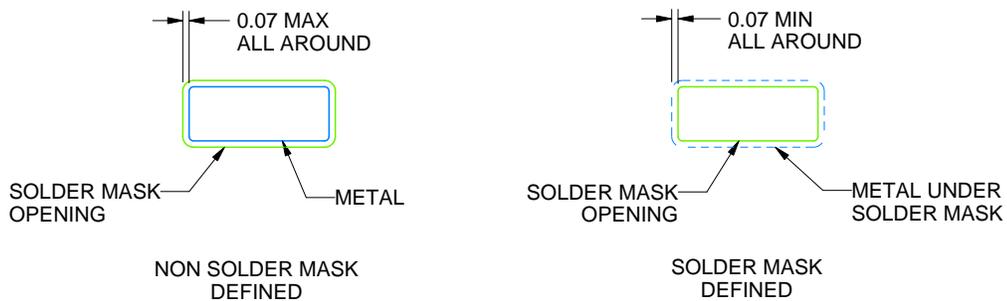
DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE  
SCALE:10X



SOLDER MASK DETAILS  
PADS 1-8

4214849/B 09/2025

NOTES: (continued)

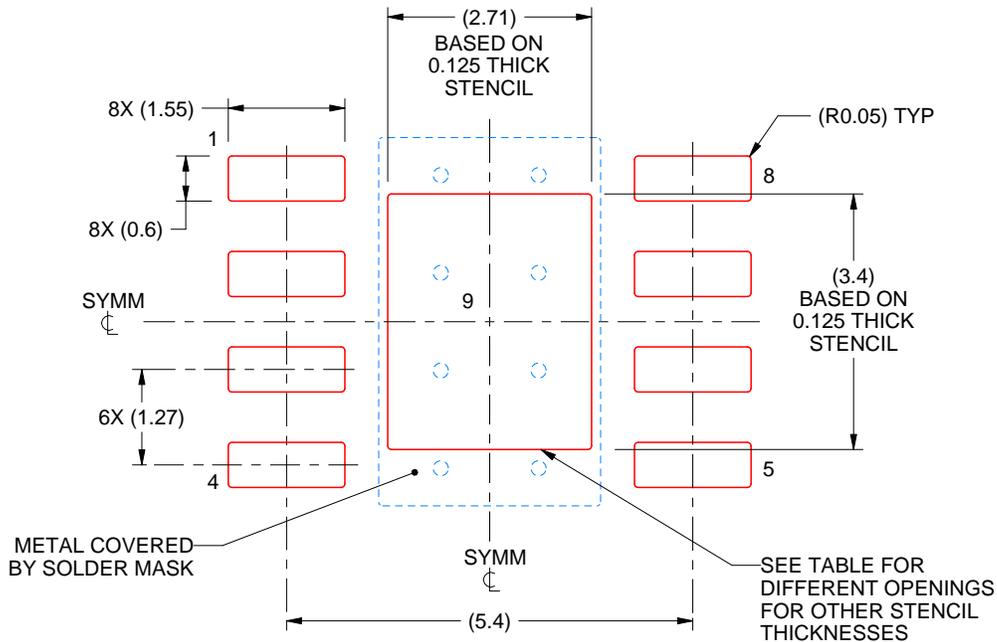
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 ([www.ti.com/lit/slma002](http://www.ti.com/lit/slma002)) and SLMA004 ([www.ti.com/lit/slma004](http://www.ti.com/lit/slma004)).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

# EXAMPLE STENCIL DESIGN

DDA0008B

PowerPAD™ SOIC - 1.7 mm max height

PLASTIC SMALL OUTLINE



SOLDER PASTE EXAMPLE  
EXPOSED PAD  
100% PRINTED SOLDER COVERAGE BY AREA  
SCALE:10X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.03 X 3.80
0.125	2.71 X 3.40 (SHOWN)
0.150	2.47 X 3.10
0.175	2.29 X 2.87

4214849/B 09/2025

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

## GENERIC PACKAGE VIEW

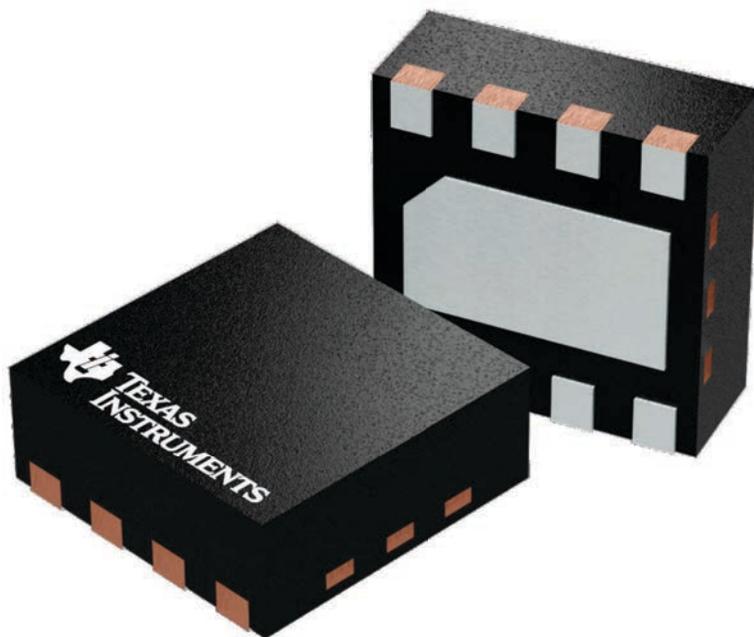
**DSG 8**

**WSON - 0.8 mm max height**

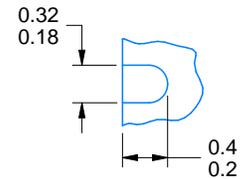
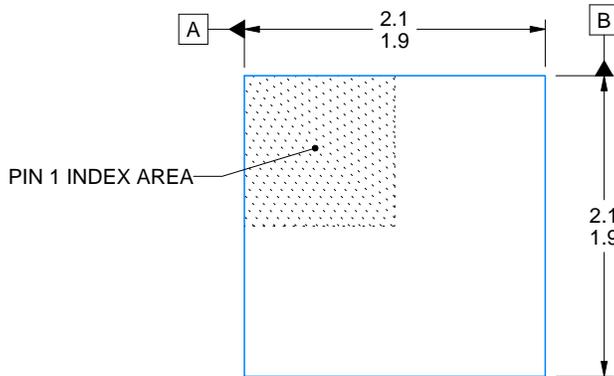
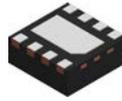
2 x 2, 0.5 mm pitch

PLASTIC SMALL OUTLINE - NO LEAD

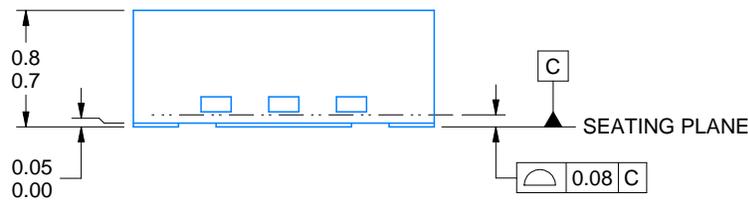
This image is a representation of the package family, actual package may vary.  
Refer to the product data sheet for package details.



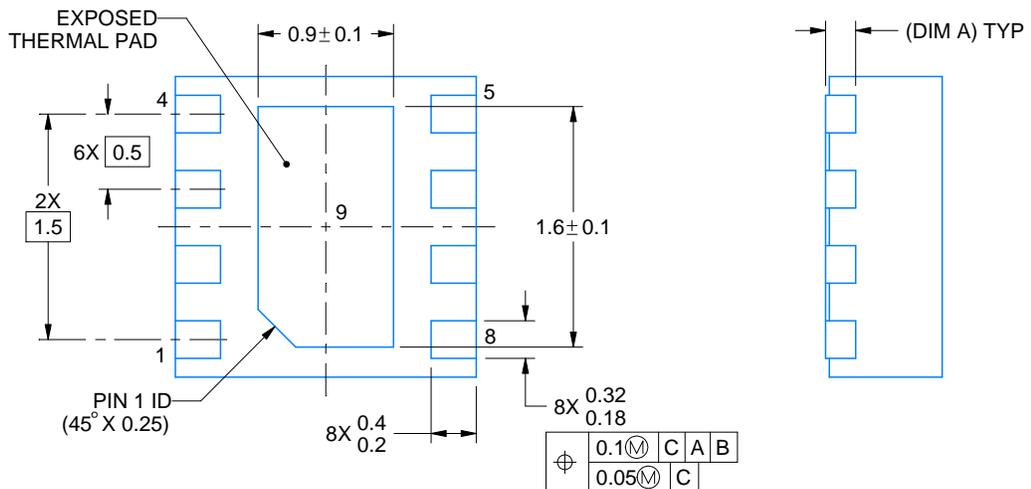
4224783/A



ALTERNATIVE TERMINAL SHAPE TYPICAL



SIDE WALL METAL THICKNESS DIM A	
OPTION 1	OPTION 2
0.1	0.2



4218900/E 08/2022

NOTES:

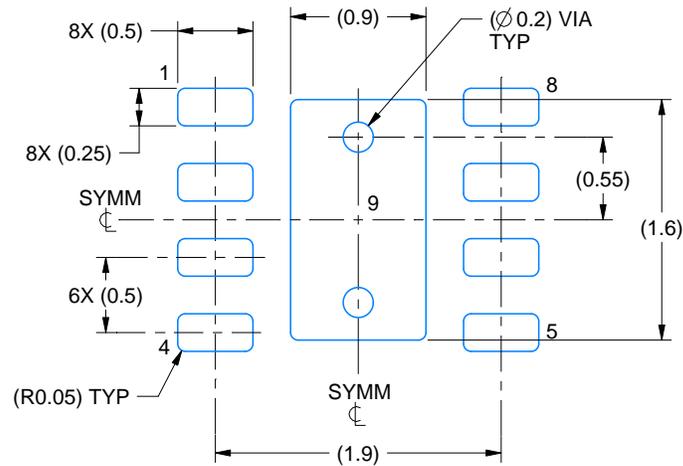
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

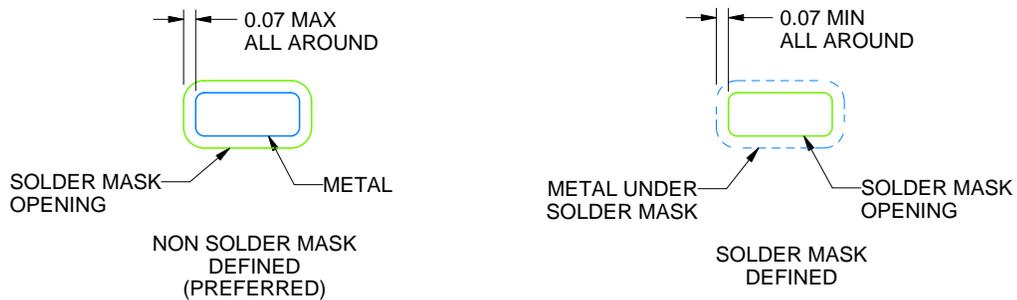
DSG0008A

WSON - 0.8 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE  
SCALE:20X



SOLDER MASK DETAILS

4218900/E 08/2022

NOTES: (continued)

4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.



## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月