

DS90C402

DS90C402 Dual Low Voltage Differential Signaling (LVDS) Receiver



Literature Number: JAJ542

DS90C402

LVDS 2 回路入り CMOS 差動入力ライン・レシーバ

概要

DS90C402 は平衡伝送ラインでのデジタル・データ伝送用に設計された Low Voltage Differential Signaling (LVDS) 形態の 2 回路入り CMOS 差動入力ライン・レシーバです。

DS90C402 は、ANSI/TIA/EIA-644 及び IEEE1596.3 (SCI LVDS) 規格に適合しており、同規格である DS90C401 と組み合わせることにより、ポイント・ツー・ポイント構成の低消費、高速 (155.5Mbps 以上) のデジタル伝送が可能です。特にチャンネル間スキューが 1.5ns (最大) と少ないため、同期転送の平行インタフェースに最適です。

DS90C402 はフェイルセーフ機能が充実しており、終端されたバスライン上でも、バスが短絡、開放、及びハイ・インピーダンスになった場合、レシーバの出力が論理 “H” に固定されます。(通常のデバイスでは終端抵抗が接続されている場合、上記の機能は働きません。)

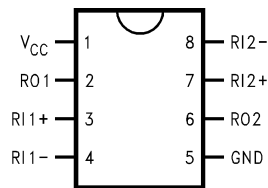
DS90C402 は、低い電圧 (350mV) の LVDS 入力信号を CMOS レベルに変換し出力します。

DS90C402 は、EIA-422 規格以上の高速伝送を必要とするアプリケーションや、消費電力の大きい疑似 ECL (PECL) と置き換えて使用することが可能です。

特長

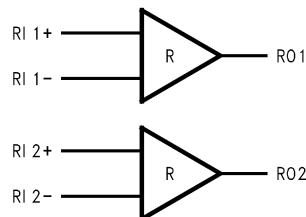
5.0V 単一電源	
IEEE1596.3 (SCI LVDS) 規格に適合	
ANSI/TIA/EIA -644 規格に適合	
> 155.5Mbps (77.7MHz) の転送レート	
差動入力スレッショルド電圧	± 100mV (最大)
低消費電力設計	
差動入力スキュー	1.2ns (最大)
チャンネル間スキュー	1.5ns (最大)
デバイス間スキュー	5.0ns (最大)
伝搬遅延時間	6.0ns (最大)
動作周囲温度範囲 (T _A)	- 40 ~ + 85

ピン配置図



Order Number DS90C402M
See NS Package Number M08A

機能図



絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

最大電源電圧 (V_{CC}) - 0.3V ~ + 6V

最大入力電圧 (R_{IN+} , R_{IN-}) - 0.3V ~ ($V_{CC} + 0.3V$)

最大出力耐圧 (R_{OUT}) - 0.3V ~ ($V_{CC} + 0.3V$)

最大パッケージ許容損失 (PD) (周囲温度 25 °C において)

SOIC "M" パッケージ 1025mW

25 °C 以上の周囲温度で使用される場合は、
M パッケージ 8.2mW/
を減じてください。

保存温度範囲 (TSTG) - 65 °C ~ + 150 °C

許容リード温度 (ハンダ付け 4 秒) + 260 °C

PN 接合温度 + 150 °C

ESD 耐圧 (Note 7)

HBM, 1.5 kV, 100pF 3500V

EIAJ, 0V, 200pF 250V

推奨動作条件

	最小値	最大値	単位
電源電圧 (V_{CC})	+ 4.5	+ 5.5	V
入力電圧	GND	2.4	V
動作周囲温度 (T_A)	- 40	+ 85	

DC 電気的特性

特記のない限り、推奨動作条件に記載の電源電圧及び動作周囲温度に対して適用。(Note 2)

Symbol	Parameter	Conditions	Pin	Min	Typ	Max	Units
V_{TH}	Differential Input High Threshold	$V_{CM} = + 1.2V$	R_{IN+} , R_{IN-}			+100	mV
V_{TL}	Differential Input Low Threshold			-100			mV
I_{IN}	Input Current	$V_{IN} = +2.4V$	$V_{CC} = 5.5V$	-10	± 1	+10	μA
		$V_{IN} = 0V$		-10	± 1	+10	μA
V_{OH}	Output High Voltage	$I_{OH} = -0.4 mA$, $V_{ID} = +200 mV$	R_{OUT}	3.8	4.9		V
		$I_{OH} = -0.4mA$, Inputs terminated		3.8	4.9		V
		$I_{OH} = -0.4mA$, Inputs Open		3.8	4.9		V
		$I_{OH} = -0.4mA$, Inputs Shorted			4.9		V
V_{OL}	Output Low Voltage	$I_{OL} = 2 mA$, $V_{ID} = -200 mV$		0.07	0.3	V	
I_{OS}	Output Short Circuit Current	$V_{OUT} = 0V$ (Note 8)		-15	-60	-100	mA
I_{CC}	No Load Supply Current	Inputs Open	V_{CC}		3.5	10	mA

スイッチング特性

$V_{CC} = + 5.0V \pm 10\%$, $T_A = - 40 \sim + 85$ (Note 3, 4, 5, 6, 9)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
t_{PHLD}	Differential Propagation Delay High to Low	$C_L = 5 pF$, $V_{ID} = 200 mV$ (Figure 1 and Figure 2)	1.0	3.40	6.0	ns
t_{PLHD}	Differential Propagation Delay Low to High		1.0	3.48	6.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $		0	0.08	1.2	ns
t_{SK1}	Channel-to-Channel Skew (Note 5)		0	0.6	1.5	ns
t_{SK2}	Chip to Chip Skew (Note 6)				5.0	ns
t_{TLH}	Rise Time			0.5	2.5	ns
t_{THL}	Fall Time			0.5	2.5	ns

Parameter Measurement Information

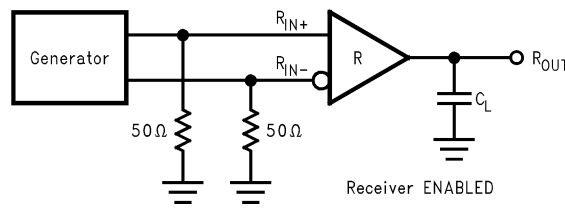


FIGURE 1. Receiver Propagation Delay and Transition Time Test Circuit

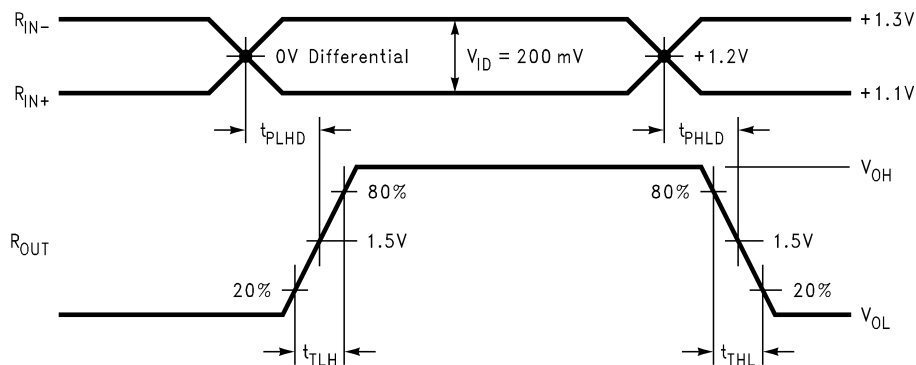


FIGURE 2. Receiver Propagation Delay and Transition Time Waveforms

代表的なアプリケーション

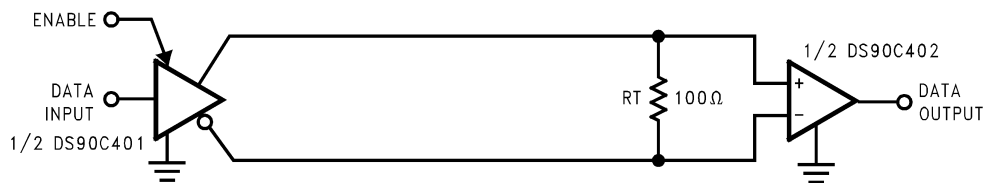


FIGURE 3. Point-to-Point Application

アプリケーション情報

LVDSドライバとレシーバは、まず、Figure 3 に示したような、複雑でない、ポイント・ツー・ポイント（一組のドライバとレシーバ）構成での使用を目的としています。この構成は、ドライバの速いエッジレートのためのクリーンな信号の環境を提供します。レシーバは、標準的なツイストペアケーブル、パラレルペアケーブル、または簡単なPCBのパターン等の平衡伝送経路を通してドライバに接続されます。標準的には、メディアのインピーダンス特性は100のレンジにあります。100の終端抵抗は、メディアに適応するように選択され、そして可能な限りレシーバの入力の近くに配置されるべきです。終端抵抗は、ドライバの電流ソースをレシーバによって検出し電圧に変換します。その他の構成として、マルチレシーバ構成等が可能です、しかしミッドストリームコネクタ、ケーブルスタブ、その他のグラウンドのシフト等によるインピーダンスの不連続、ノイズマージンの制限等の影響、そして、終端の負荷の総計等が考慮されなければなりません。

DS90C402は、中心が+1.2V付近にある±1Vのコモンモードレンジで、±100mV程の低い信号を検出できる差動入力ラインレシーバです。このことは、ドライバのオフセット電圧が標準で+1.2Vであることに関連しています。伝送される信号の中心はこの電圧

付近にあり、そしてこの中心から±1V程度変動するかもしれません。また、この±1Vの変動は、ドライバとレシーバ間のグラウンドの基準とグラウンド電位の違い、カプラーノイズのコモンモードへの影響、または、その両方の組み合わせによるものかもしれません。レシーバの両方の入力へは、規定されている0Vから+2.4V（それぞれの端子とグラウンド間の電圧）の動作入力電圧範囲が加えられるべきです。これらの制限値を越えた場合は、バスの電圧をクランプするESD保護回路をターンオンさせるかもしれません。

フェイルセーフ動作

LVDSレシーバは小さい差動入力電圧(20mV)をCMOSロジックに変換する高利得、ハイスピードのアンプです。このように高利得、低い差動入力のため有効信号からノイズなどの発生については注意を払います。

DS90C402はフェイルセーフ機能を備えています。次に述べるいずれかの状態にいたるとレシーバの出力が論理"High"に固定します。

アプリケーション情報 (つぎ)

1. 入力端子が開放の場合
もし使用しない場合は差動入力端子を開放しておきます。電源やグラウンドに接続しないでください。各入力には内部回路において抵抗によりバイアスされていて出力を "High" に固定するように設計されています。
2. 差動入力端子が終端された状態
ドライバがディセーブル、または電源 OFF 時におけるトリスレート状態のとき、あるいはコネクタが外れた場合、100 Ω の終端抵抗が接続された状態でもレシーバの出力を "High" に固定します。送信側と受信側を接続しているコネクタが、送信側で外れて受信側にぶら下がっている場合、ケーブルがフローティングアンテナになりノイズ等を拾うことがあります。もしレシーバにこの浮いた状態のコネクタが接続されていて、10mV 以上の差動ノイズをコネクタが拾うとレシーバが感知することがありますが、平衡接続された使用では同相ノイズや差動以外のノイズに関してはレシーバで除去できるため誤動作はしません。
3. 差動入力端子が短絡した状態
もし入力に接続されたツイステッド・ペア線が何らかの原因で短絡した場合、フェイルセーフ回路が動作し、レシーバ出力を論理 "High" に固定します。この短絡時のフェイルセーフは外部から同相電圧が印加されていない状態で働きます。外部ノイズが強い場合、レシーバの差動入力端子にプルアップ抵抗 (+ 側) プルダウン (- 側) を接続し外部からバイアスを

かけてやります。ドライバの駆動能力によりますが、抵抗値はそれぞれ 5k Ω ~ 15k Ω の間で設定します。各入力のオフセット電圧 (同相電圧) を約 1.2V (1.75V 以内) になるように抵抗を調整すると内部回路と同等になります。

ピン配置図

Pin No.	Name	Description
2, 6	R _{OUT}	Receiver output pin
3, 7	R _{IN+}	Positive receiver input pin
4, 8	R _{IN-}	Negative receiver input pin
5	GND	Ground pin
1	V _{CC}	Positive power supply pin, +5V ± 10%

製品情報

Operating Temperature	Package Type/Number	Order Number
-40°C to +85°C	SOP/M08A	DS90C402M

RECEIVE MODE

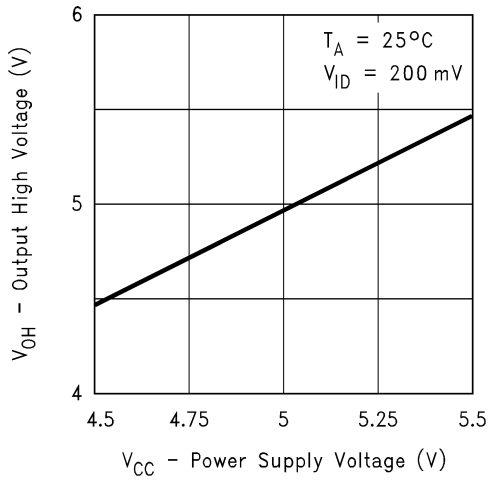
R _{IN+} - R _{IN-}	R _{OUT}
> +100 mV	H
< -100 mV	L
100 mV > & > -100 mV	X

H = Logic High Level
L = Logic Low level
X = Indeterminant State

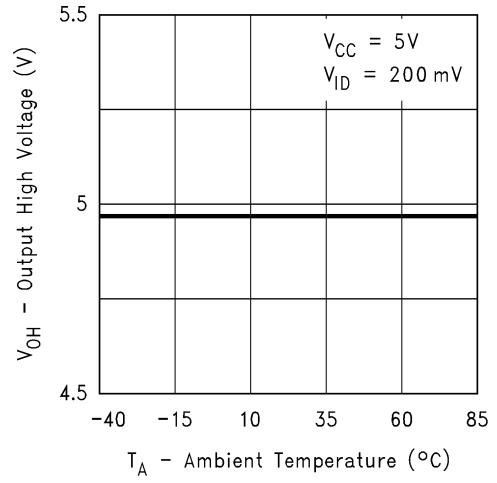
- Note 1:** 「絶対最大定格」とは、この値を超えるとデバイスの安全を保障できない値です。デバイスがこの規格値で動作する事を意味しているわけではありません。「電気的特性」の表にデバイスの実際の動作条件が示されています。
- Note 2:** デバイスのピンに流れ込む電流はすべて正、デバイスのピンから流れ出す電流は負と示されています。特記のない限り、すべての電圧はグラウンドを基準としています。
- Note 3:** すべての標準値は、V_{CC} = + 5.0V、T_A = + 25 °C の値です。
- Note 4:** 特記のない限り、パルスゼネレータの波形は、f = 1MHz、Z_O = 50 Ω、t_r = t_f = 6ns。
- Note 5:** チャネル間スキューは、同一チップ上におけるチャネル間の伝搬遅延時間の差として定義しています。
- Note 6:** チップ間のスキューは、最大、最小間の差動伝搬遅延時間の差として定義しています。
- Note 7:** ESD 耐圧: HBM(1.5K、100pF) 3500V
EIAJ(0、200pF) 250V
- Note 8:** 出力短絡電流 (I_{OS}) は大きさを表し、マイナス符号は電流の流れる方向を表しています。測定に当たっては一度につき一回路とし、接合温度 (T_J) を越えないようにしてください。
- Note 9:** C_L はプローブ容量と治具容量を含んでいます。

代表的な性能特性

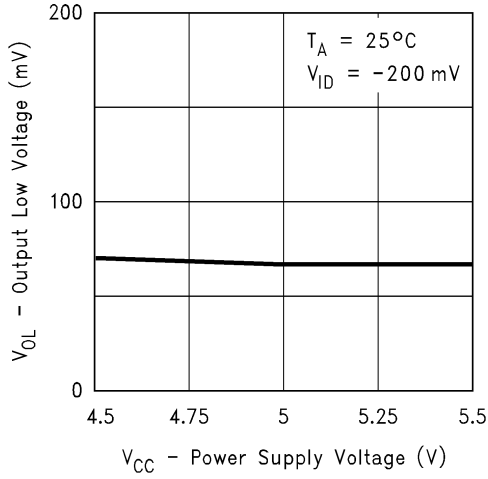
Output High Voltage vs Power Supply Voltage



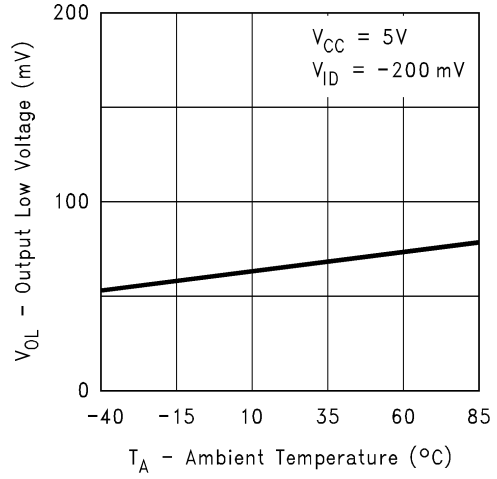
Output High Voltage vs Ambient Temperature



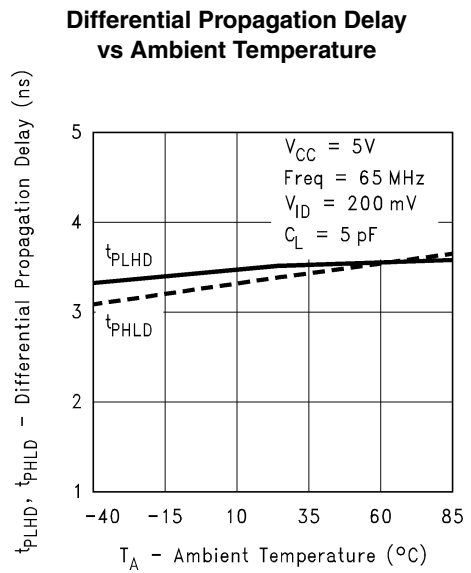
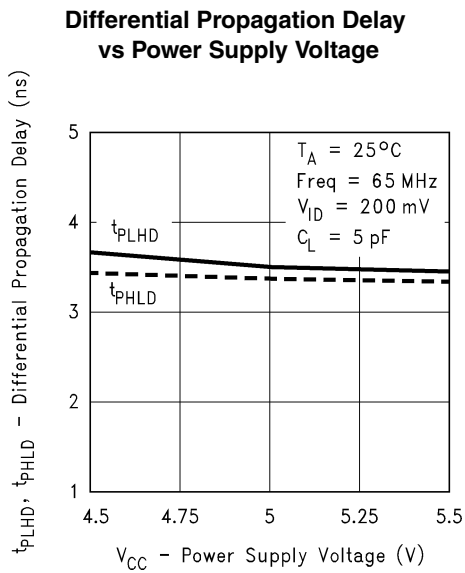
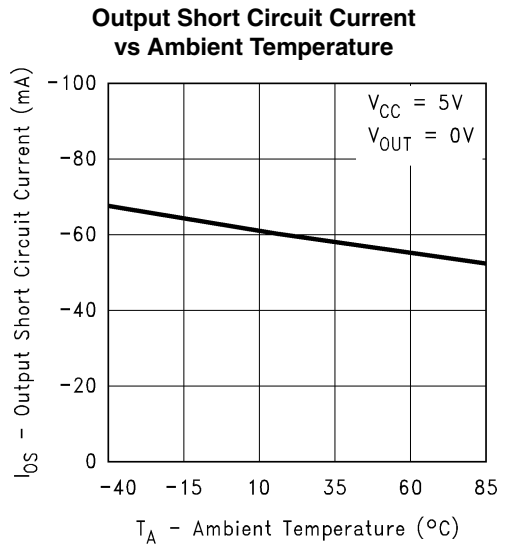
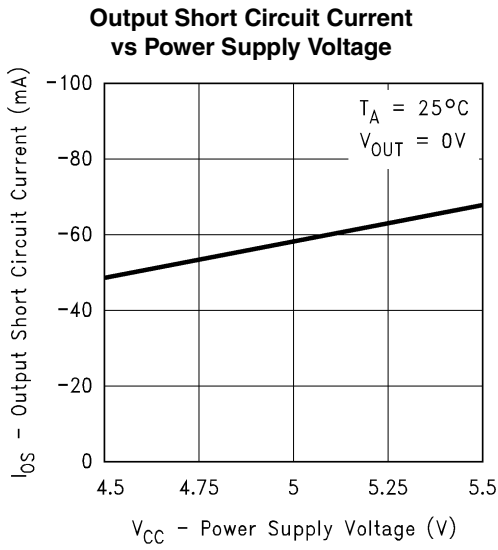
Output Low Voltage vs Power Supply Voltage



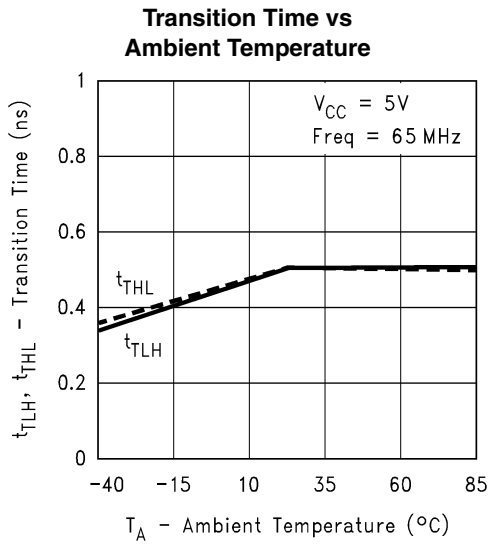
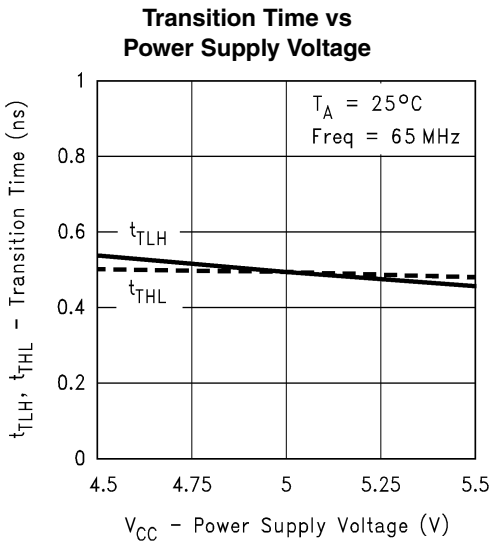
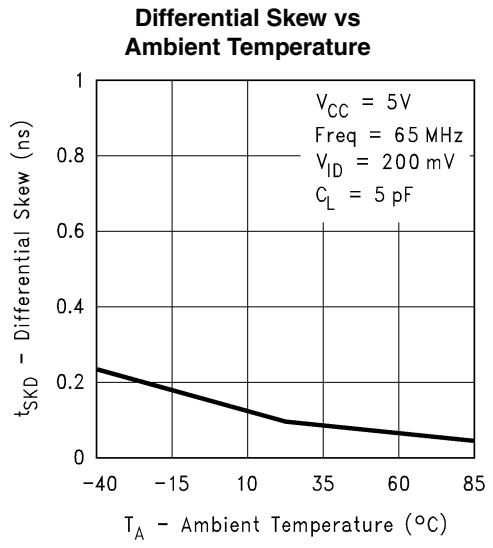
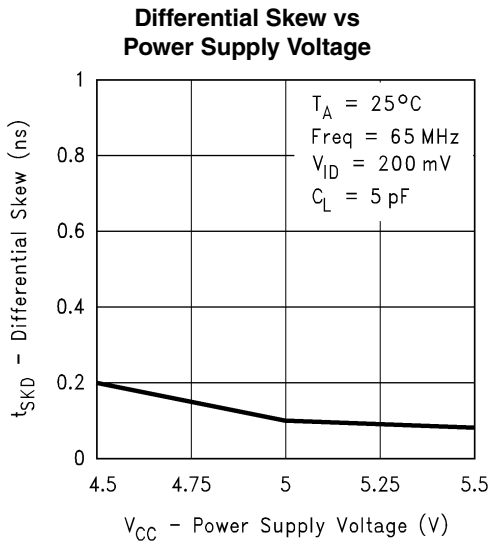
Output Low Voltage vs Ambient Temperature



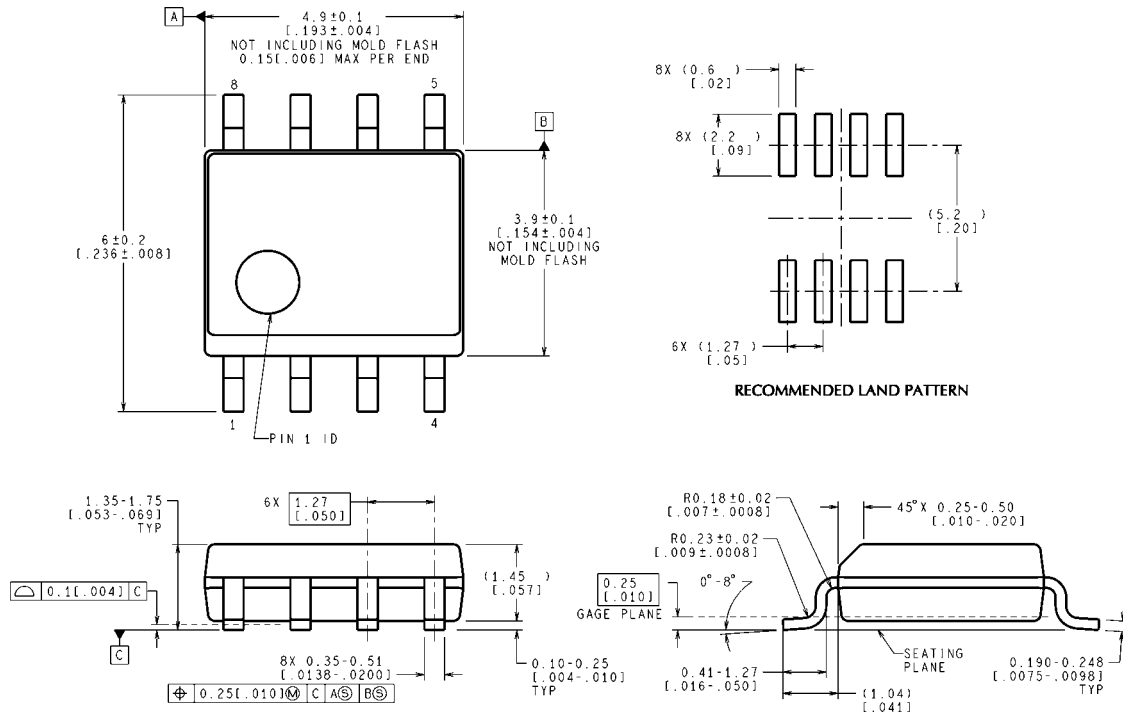
代表的な性能特性 (つづき)



代表的な性能特性 (つづき)



外形寸法図 単位は millimeters



CONTROLLING DIMENSION IS MILLIMETER
VALUES IN [] ARE INCHES
DIMENSIONS IN () FOR REFERENCE ONLY

M08A (Rev L)

**8-Lead (0.150" Wide) Molded Small Outline Package, JEDEC
Order Number DS90C402M
NS Package Number M08A**

このドキュメントの内容はナショナル セミコンダクター 社製品の関連情報として提供されます。ナショナル セミコンダクター 社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター 社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター 社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター 社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター 社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター 社との取引条件で規定される場合を除き、ナショナル セミコンダクター 社は一切の義務を負わないものとし、また、ナショナル セミコンダクター 社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター 社の製品は、ナショナル セミコンダクター 社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクター のロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2006 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上