

# LM3485

*LM3485 Hysteretic PFET Buck Controller*



Literature Number: JAJSA01

## LM3485

### ヒステリシス制御 PFET 降圧型コントローラ

#### 概要

LM3485 は高効率の PFET スイッチング・レギュレータ・コントローラで、様々なアプリケーションに対して小型で低コストの降圧型スイッチング・レギュレータを迅速かつ容易に開発できます。ヒステリシス制御方式は、制御ループの安定性を気にせずに簡単な設計を提供します。PFET を使用することにより、少ない部品数で超低ドロップアウトの 100% デューティ・サイクルの動作も可能です。その他にも、出力リップルを増加させずに、軽負荷で高効率な動作を行う利点があります。

電流制限保護は電流検出抵抗を用いた方法か、検出抵抗のかわりに PFET の  $R_{DS(ON)}$  にて測定されます。サイクルごとの電流制限を行うことにより、広範囲の出力電流に対して安全な動作が保証されます。

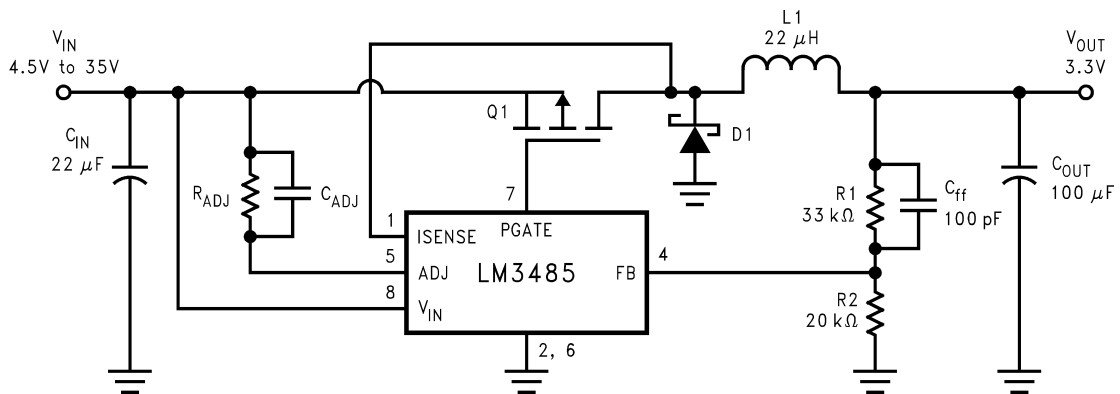
#### 特長

- 容易に使用できる制御方式
- 制御ループ補償回路不要
- 幅広い入力電圧範囲 4.5V ~ 35V
- 調整可能出力電圧範囲 1.242V ~  $V_{IN}$
- 高効率 93%
- $\pm 1.3\%$  ( $\pm 2\%$  温度範囲) の内蔵リファレンス
- 100% デューティ・サイクル
- 最高動作周波数 > 1MHz
- 電流制限保護
- MSOP-8

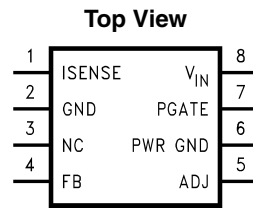
#### アプリケーション

- セットトップ・ボックス
- DSL/ ケーブルモデム
- PC/IA
- TFT モニタ
- バッテリー駆動の携帯アプリケーション
- 分散型の電源装置
- 常時オン電源

#### 代表的なアプリケーション回路



## ピン配置図



**8 Lead Plastic MSOP-8**  
**NS package Number MUA08A**

## パッケージのマーキングおよび製品情報

Order Number	Package Type	Package Marking	Supplied As:
LM3485MM	MSOP-8	S29B	1000 units on Tape and Reel
LM3485MMX	MSOP-8	S29B	3500 units on Tape and Reel

## ピン説明

ピン名	ピン番号	説明
ISENSE	1	電流検出用入力ピン。外付け PFET のドレイン・ノードに接続してください。
GND	2	信号グラウンド
NC	3	内部接続なし
FB	4	フィードバック入力。FB を出力とグラウンド間の抵抗分圧器に接続して出力電圧を調整します。
ADJ	5	電流制限スレッシュホールドの調整。内蔵 5.5 $\mu$ A の電流源に接続しています。このピンと入力電源の間に 1 個の抵抗を接続します。抵抗の両端間の電圧が外付け PFET の V <sub>DS</sub> と比較されて、過電流状態の発生が検出されます。
PWR GND	6	電源グラウンド
PGATE	7	外付け PFET 用のゲート駆動出力。PGATE は V <sub>IN</sub> と V <sub>IN</sub> - 5V の間で変化します。
VIN	8	電源入力ピン

## 絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電気的信頼性試験方法の規格を参照ください。

VIN 電圧	- 0.3V ~ 36V
PGATE 電圧	- 0.3V ~ 36V
FB 電圧	- 0.3V ~ 5V
ISENSE 電圧	- 1.0V ~ 36V
ADJ 電圧	- 0.3V ~ 36V
最大接合部温度	150
定格消費電力	417mW @ T <sub>A</sub> = 25

## ESD 耐圧

人体モデル (Note 3) 2kV

## リード温度

ペーパ・フェーズ (60 秒) 215

赤外線 (15 秒) 220

保存温度 - 65 ~ + 150

## 動作定格 (Note 1)

電源電圧 4.5V ~ 35V

接合部動作温度範囲 - 40 ~ + 125

## 電気的特性

標準書体の規格値は T<sub>J</sub> = 25 に対して適用され、太字は全動作温度範囲 (T<sub>J</sub> = - 40 ~ + 125 ) で適用されます。特記のない限り、V<sub>IN</sub> = 12V、V<sub>ISNS</sub> = V<sub>IN</sub> - 1V、V<sub>ADJ</sub> = V<sub>IN</sub> - 1.1V です。データシートの Min/Max 値は、設計、試験、または統計的解析によって保証されています。

Symbol	Parameter	Conditions	Min (Note 4)	Typ (Note 5)	Max (Note 4)	Unit
I <sub>Q</sub>	Quiescent Current at ground pin	FB = 1.5V (Not Switching)		250	<b>400</b>	μA
V <sub>FB</sub>	Feedback Voltage (Note 6)		1.226 <b>1.217</b>	1.242	1.258 <b>1.267</b>	V
V <sub>HYST</sub>	Comparator Hysteresis			10 <b>14</b>	15 <b>20</b>	mV
V <sub>CL</sub> (Note 7)	Current limit comparator trip voltage	R <sub>ADJ</sub> = 20kΩ R <sub>ADJ</sub> = 160kΩ		110 880		mV
V <sub>CL_OFFSET</sub>	Current limit comparator offset	V <sub>FB</sub> = 1.5V	<b>-20</b>	0	<b>+20</b>	mV
I <sub>CL_ADJ</sub>	Current limit ADJ current source	V <sub>FB</sub> = 1.5V	<b>3.0</b>	5.5	<b>7.0</b>	μA
T <sub>CL</sub>	Current limit one shot off time	V <sub>ADJ</sub> = 11.5V V <sub>ISNS</sub> = 11.0V V <sub>FB</sub> = 1.0V	<b>6</b>	9	<b>14</b>	μs
R <sub>PGATE</sub>	Driver resistance	Source I <sub>SOURCE</sub> = 100mA Sink I <sub>SINK</sub> = 100mA		5.5 8.5		Ω
I <sub>PGATE</sub>	Driver Output current	Source V <sub>IN</sub> = 7V, P <sub>GATE</sub> = 3.5V Sink V <sub>IN</sub> = 7V, P <sub>GATE</sub> = 3.5V		0.44 0.32		A
I <sub>FB</sub>	FB pin Bias Current (Note 8)	V <sub>FB</sub> = 1.0V		300	<b>750</b>	nA
T <sub>ONMIN_NOR</sub>	Minimum on time in normal operation	V <sub>ISNS</sub> = V <sub>ADJ</sub> +0.1V C <sub>load</sub> on OUT = 1000pF (Note 9)		100		ns
T <sub>ONMIN_CL</sub>	Minimum on time in current limit	V <sub>ISNS</sub> = V <sub>ADJ</sub> +0.1V V <sub>FB</sub> = 1.0V C <sub>load</sub> on OUT = 1000pF (Note 9)		175		ns

## 電気的特性 (つづき)

標準書体の規格値は  $T_J = 25$  に対して適用され、太字は全動作温度範囲 ( $T_J = -40 \sim +125$ ) で適用されます。特記のない限り、 $V_{IN} = 12V$ 、 $V_{ISNS} = V_{IN} - 1V$ 、 $V_{ADJ} = V_{IN} - 1.1V$  です。データシートの Min/Max 値は、設計、試験、または統計的解析によって保証されています。

Symbol	Parameter	Conditions	Min (Note 4)	Typ (Note 5)	Max (Note 4)	Unit
$\%V_{FB}/\Delta V_{IN}$	Feedback Voltage Line Regulation	$4.5 \leq V_{IN} \leq 35V$		0.010		%/V

**Note 1:** 絶対最大定格とは、デバイスに破壊を生じさせる可能性がある上限または下限値のことです。動作定格はデバイスが機能する条件を示していますが、デバイスの仕様パラメータは保証されない場合があります。保証されている仕様および試験条件については、「電気的特性」を参照してください。

**Note 2:** 最大許容消費電力は、最大接合部温度  $T_{J\_MAX}$ 、接合部 - 周囲間熱抵抗  $\theta_{JA} = 240$  /W、周囲温度  $T_A$  の関数です。任意の周囲温度での最大許容消費電力は次式から求めます。

$$P_D = (T_{J(MAX)} - T_A) / \theta_{JA}$$

最大許容消費電力を超えると、ダイの温度が過大に上昇します。

**Note 3:** 人体モデルでは、100pF コンデンサから 1.5k 抵抗を介して各ピンに放電させます。

**Note 4:** すべてのリミット値は、室温 (標準書体) および全温度範囲 (太字) で保証されます。室温でのリミット値は全数テストされます。温度の上下限におけるリミット値はすべて、標準の統計的品質管理 (SQC) 法に従う相関によって保証されています。すべてのリミット値は、平均出荷品質レベル (AOQL) の計算に使用されます。

**Note 5:** 標準値は 25 での値であり、最も代表的な値です。

**Note 6:**  $V_{FB}$  は PGATE が High から Low に切り替わったときの FB ピンのトリップ電圧です。

**Note 7:**  $V_{CL} = I_{CL\_ADJ} \times R_{ADJ}$

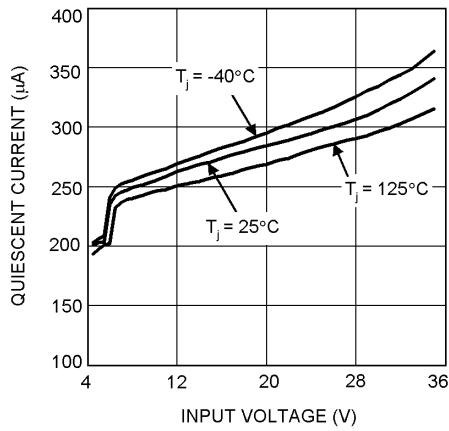
**Note 8:** バイアス電流は FB ピンから流出します。

**Note 9:** 1000pF のコンデンサが  $V_{IN}$  と PGATE の間に接続されます。

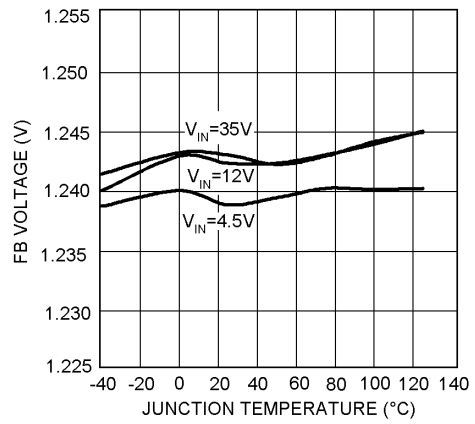
代表的な性能特性

特記のない限り、 $T_J = 25^\circ\text{C}$ 。

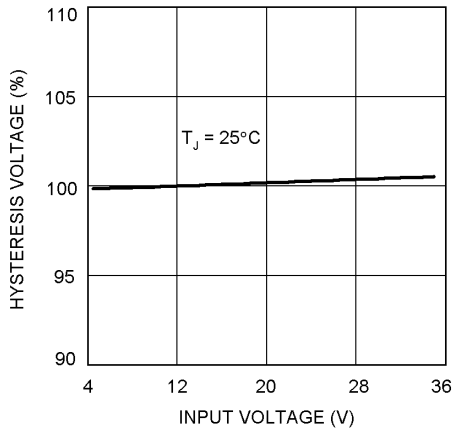
**Quiescent Current vs Input Voltage  
(FB = 1.5V)**



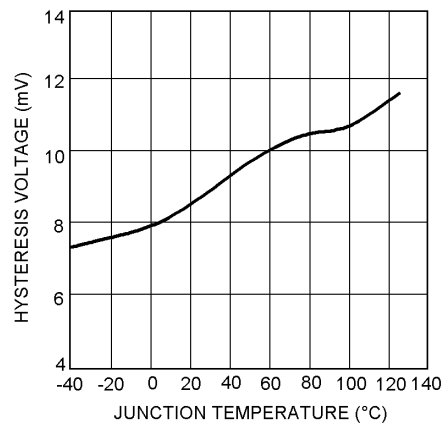
**Feedback Voltage vs Temperature**



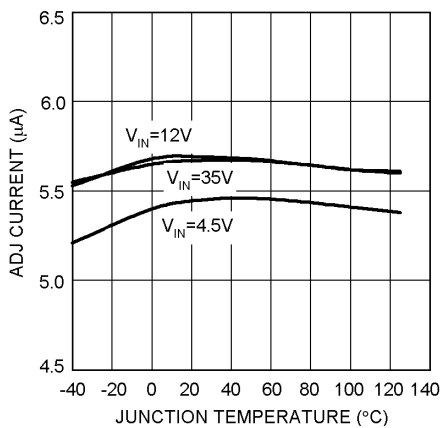
**Hysteresis Voltage vs Input Voltage**



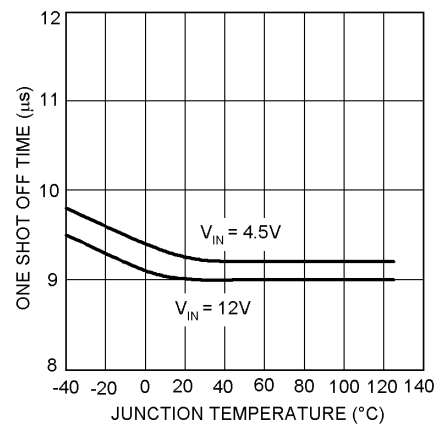
**Hysteresis Voltage vs Temperature**



**Current Limit ADJ Current vs Temperature**



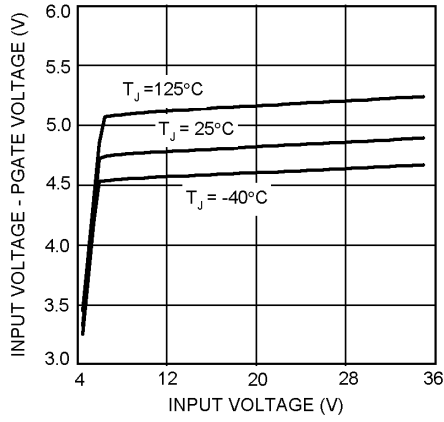
**Current Limit One Shot OFF Time vs. Temperature**



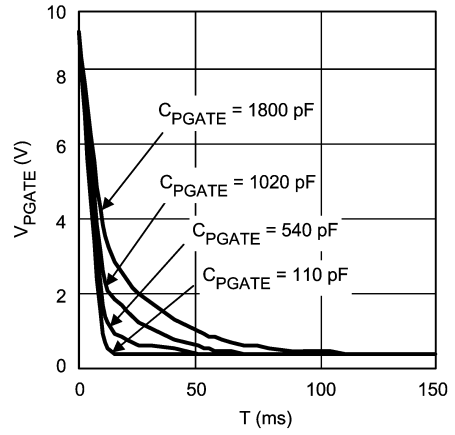
代表的な性能特性

特記のない限り、 $T_J = 25^\circ\text{C}$ 。(つづき)

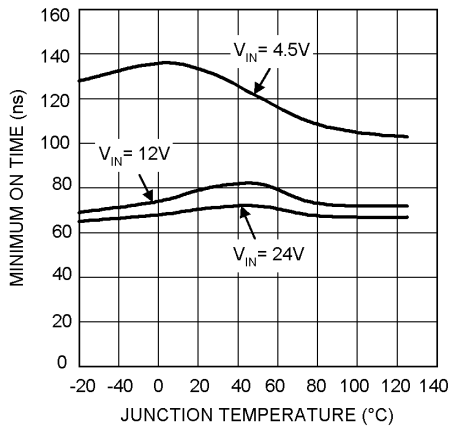
PGATE Voltage vs Input Voltage



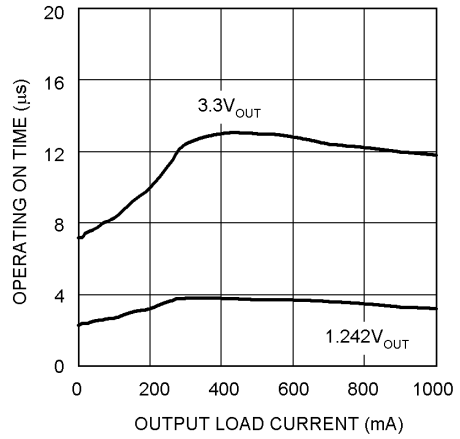
Typical  $V_{PGATE}$  vs Time  
 $V_{IN} = 9V$



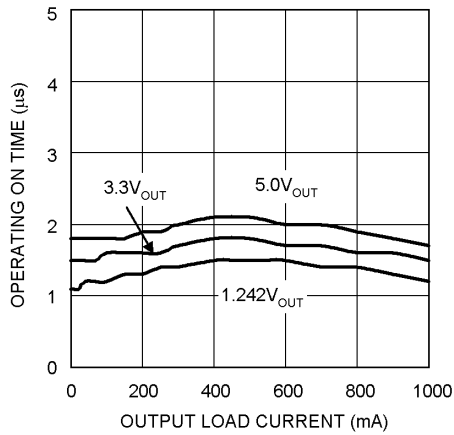
Minimum ON Time vs. Temperature



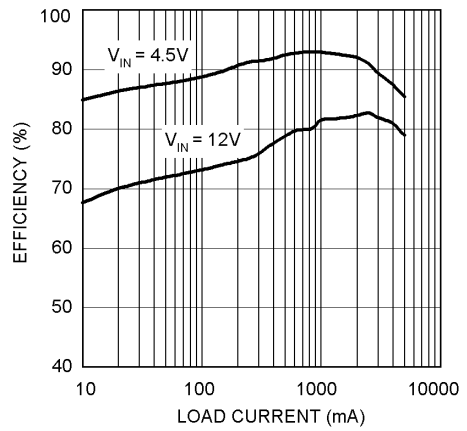
Operating ON Time vs  
Output Load Current  
( $V_{IN} = 4.5V$ )



Operating ON Time vs  
Output Load Current  
( $V_{IN} = 12V$ )



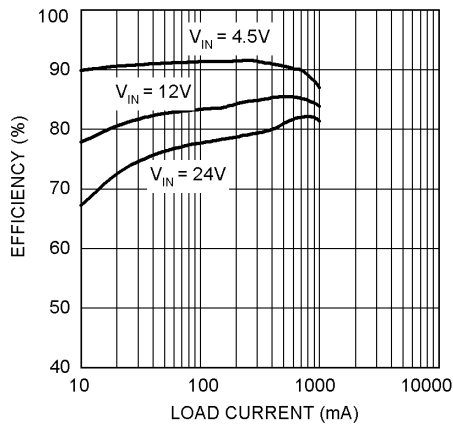
Efficiency vs Load Current  
( $V_{OUT} = 3.3V, L = 6.8\mu H$ )



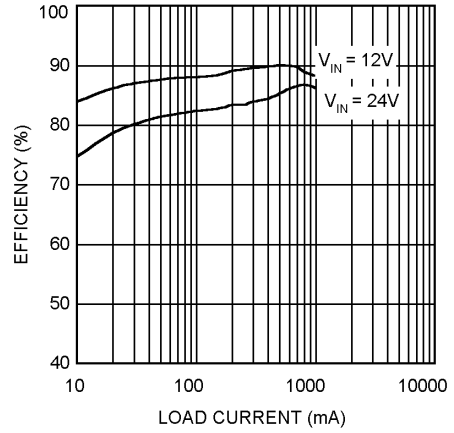
代表的な性能特性

特記のない限り、 $T_J = 25^\circ\text{C}$ 。(つづき)

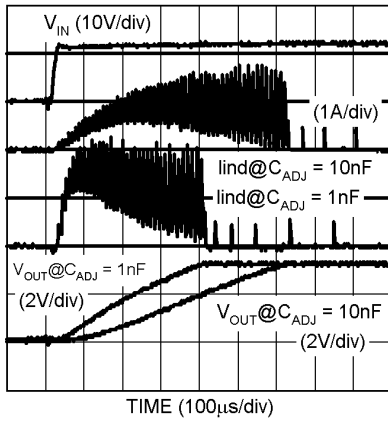
Efficiency vs Load Current  
( $V_{OUT} = 3.3\text{V}$ ,  $L = 22\mu\text{H}$ )



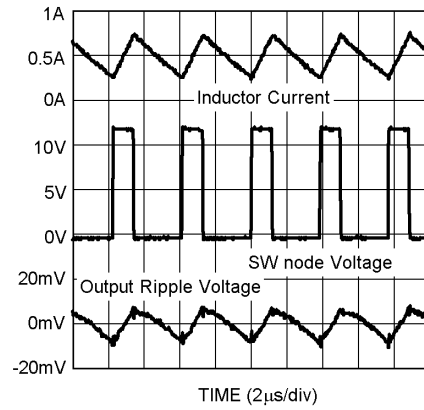
Efficiency vs Load Current  
( $V_{OUT} = 5.0\text{V}$ ,  $L = 22\mu\text{H}$ )



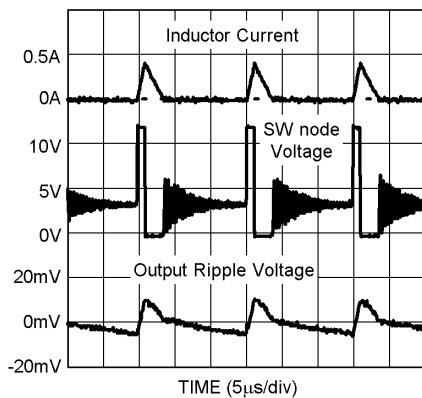
Start Up



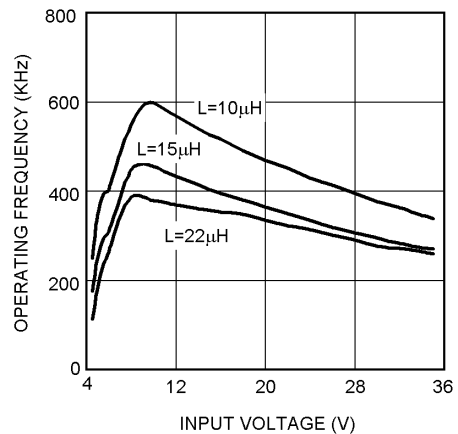
Continuous Mode Operation  
( $V_{IN} = 12\text{V}$ ,  $V_{OUT} = 3.3\text{V}$ ,  $I_{OUT} = 500\text{mA}$ ,  $L = 22\mu\text{H}$ )



Discontinuous Mode Operation  
( $V_{IN} = 12\text{V}$ ,  $V_{OUT} = 3.3\text{V}$ ,  $I_{OUT} = 50\text{mA}$ ,  $L = 22\mu\text{H}$ )



Operating Frequency vs Input Voltage  
( $V_{OUT} = 3.3\text{V}$ ,  $I_{OUT} = 1\text{A}$ ,  $C_{OUT(ESR)} = 80\text{m}$ ,  $C_{ff} = 100\text{pF}$ )

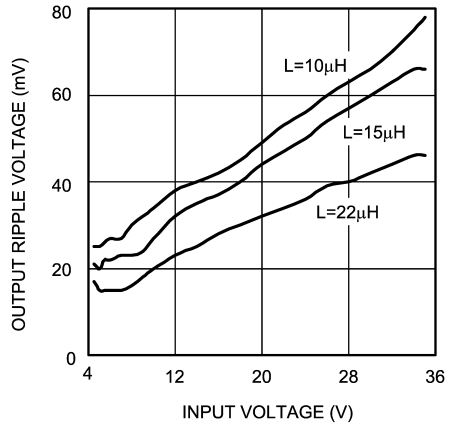




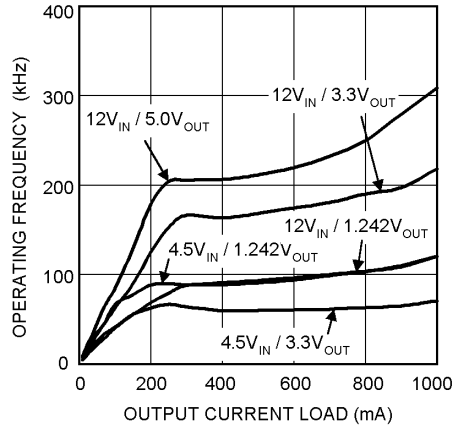
代表的な性能特性

特記のない限り、 $T_J = 25$ 。(つづき)

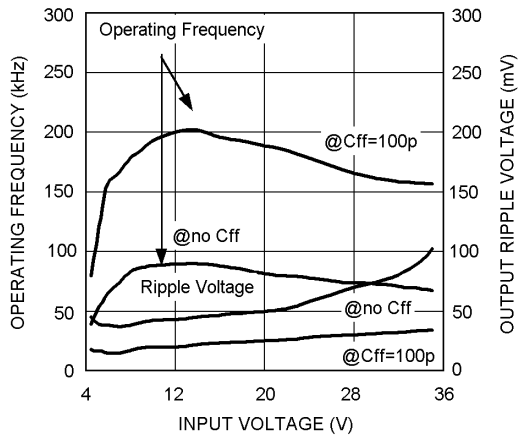
**Output Ripple Voltage vs Input Voltage**  
 ( $V_{OUT} = 3.3V, I_{OUT} = 1A, C_{OUT(ESR)} = 80m, C_{ff} = 100pF$ )



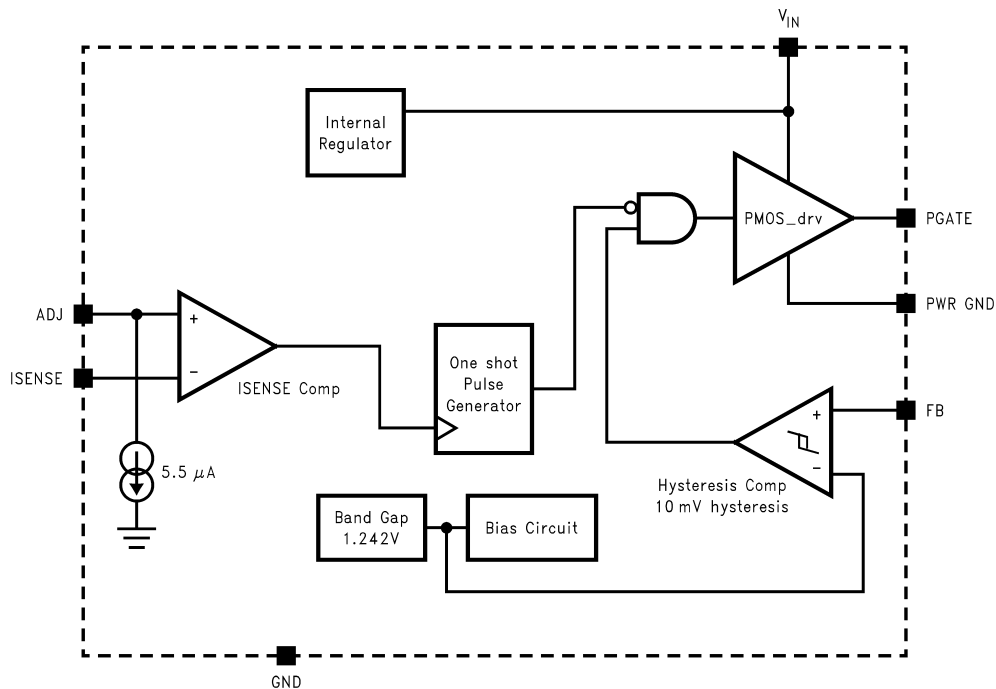
**Operating Frequency vs Output Load Current**  
 ( $L = 22\mu H, C_{OUT(ESR)} = 45m, C_{ff} = 100pF$ )



**Feed-Forward Capacitor (Cff) Effect**  
 ( $V_{OUT} = 3.3V, L = 22\mu H, I_{OUT} = 500mA$ )



## ブロック図



## 機能ブロック図

## 概要

LM3485はヒステリシス制御方式を使用した降圧型(ステップダウン)DC/DCコントローラです。コンバータはおよそ10mVのヒステリシスで設計されています。FBピンの電圧にตอบสนองして、ゲート駆動(PGATEピン)は外付けPFETをオンまたはオフにします。インダクタ電流が過剰になると、電流制限保護回路が動作して、PFETを約9μ秒間オフにします。

ヒステリシス制御に内蔵発振器は不要です。スイッチング周波数は外付け部品と動作条件に依存します。軽負荷では動作周波数が低下し、その結果、他の方式より優れた効率が得られます。

出力電圧は、2つの外付け抵抗によって、1.242V(代表値)~ $V_{IN}$ の広範囲で容易に設定できます。

## ヒステリシス制御回路

LM3485はコンバータをベースとした電圧制御ループを使用します。フィードバックされた値は1.242Vのリファレンスと比較され、ノイズの影響のない動作を保証するために、10mVのヒステリシスで設計されています。

コンバータへのFB入力がリファレンス電圧未満に低下すると、コンバータの出力はLow状態に移ります。この結果、駆動出力のPGATEはPFETをLowとし、PFETをオンにします。PFETがオンになると、入力電源は $C_{out}$ を充電し、PFETとインダクタからなる直列経路を通して負荷に電流を供給します。インダクタを通る電流はリニアに漸増して、出力電圧が増加します。FB電圧が上限スレッショルドの内部リファレンスが+10mVに達すると、コンバータ出力はLowからHighに変化して、PGATEはそれにตอบสนองしてPFETをオフにします。PFETがオフになるにつれて、インダクタ電圧が反転し、キャッチ・ダイオードがオンになり、インダクタ電流は漸減します。出力電圧が再び内部リファレンスに達すると、次のサイクルが始まります。

LM3485は、軽負荷電流では不連続モードで動作し、重負荷電流では連続モードで動作します。不連続モードでは、インダクタの電流はゼロからそのピーク値まで上昇し、その後ゼロに下がります。FB電圧が内部電圧に達すると、次のサイクルが始まります。それまでは、インダクタ電流はゼロのままです。動作周波数は低くなり、スイッチング損失は減少します。連続モードの場合は、インダクタを通して一定の電流が流れ、ゼロまで低下することはありません。

出力電圧( $V_{OUT}$ )は、2個の外付け抵抗で設定できます。次の式で計算できます。

$$V_{OUT} = 1.242V \times (R1 + R2) / R2$$

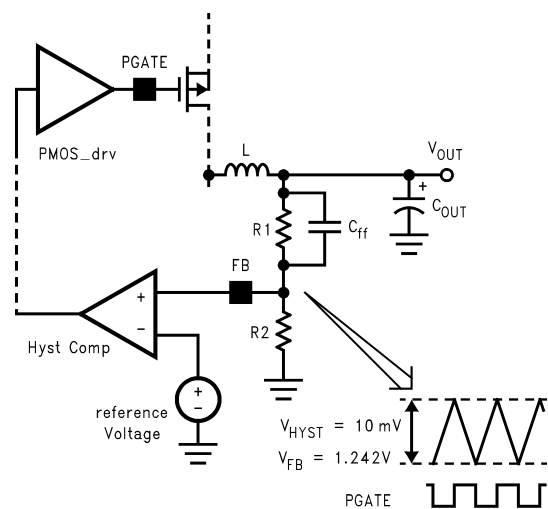


FIGURE 1. Hysteretic Window

## 機能ブロック図 (つづき)

最小出力電圧リップル ( $V_{OUT\_PP}$ ) も同じように計算できます。

$$V_{OUT\_PP} = V_{HYST} (R1 + R2) / R2$$

例えば、 $V_{OUT}$  を 3.3V に設定すると、 $V_{OUT\_PP}$  は 26.6mV となります。

$$V_{OUT\_PP} = 0.01 \times (33K + 20K) / 20K = 0.0266V$$

動作周波数 (F) は、入力電圧、出力電圧、インダクタ、 $V_{HYST}$ 、出力コンデンサの ESR (等価直列抵抗)、delay (遅延) により決まります。次の式で近似的に計算できます。

$$F = \frac{V_{OUT}}{V_{IN}} * \frac{(V_{IN} - V_{OUT}) * ESR}{(V_{HYST} * \alpha * L) + (V_{IN} * delay * ESR)}$$

ここで、

$$\alpha = (R1 + R2) / R2$$

delay: これには、LM3485 の伝播遅延時間と PFET の遅延時間が含まれています。伝播遅延は代表値で 90ns です (以下の Propagation Delay 曲線を参照)。

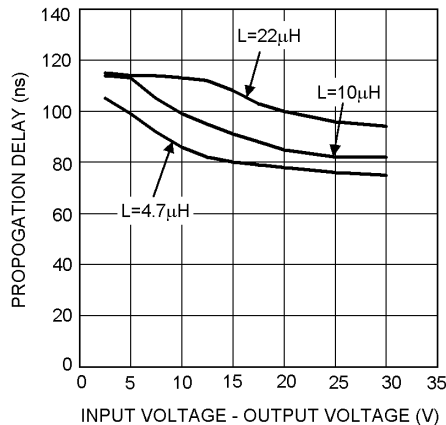


FIGURE 2. Propagation Delay

動作周波数と出力リップル電圧はスピードアップ・コンデンサ ( $C_{ff}$ ) にも大きく影響されます。 $C_{ff}$  はハイサイドのフィードバック抵抗  $R1$  と並列に接続されます。このコンデンサの位置は PWM 制御方式において、フィード・フォワード・コンデンサが置かれる位置に似ています。しかし、そのヒステリシス動作に及ぼす効果は大きく異なります。出力電圧リップルがこのコンデンサを通して電流をシンクまたはソースさせる原因となります。この電流は基本的には矩形波です。フィードバック・ピンの FB はハイ・インピーダンスなので、電流は  $R2$  を通して流れます。この結果、出力リップルが小さくなり、動作周波数は高くなります。 $C_{ff}$  を加える場合は、上式で  $\alpha = 1$  とします。 $C_{ff}$  の値は所定の動作周波数と  $R2$  の値に依存します。100kHz では 470pF のセラミックが有効で、動作周波数を高くすると、それに反比例して小さくなります。また、出力電圧が 2.5V 未満に設定されると、 $C_{ff}$  の影響が著しく小さくなります。

## 電流制限動作

LM3485 はサイクルごとの電流制限を有します。電流制限は PFET の  $V_{DS}$  または外付けの電流検出抵抗の両端間で検出されます。電流制限がアクティブになると、LM3485 は  $9\mu s$  (代表値) の間、外部の PFET をオフにします。電流制限値は外付け抵抗  $R_{ADJ}$  によって調整されます。

電流制限回路は ISENSE コンパレータとワンショットのパルス発生器から構成されています。ISENSE コンパレータの正入力には ADJ ピンです。内部の  $5.5\mu A$  の電流シンクは外付け抵抗  $R_{ADJ}$  両端間に電圧を生成します。この電圧は PFET または電流検出抵抗両端間の電圧と比較されます。ADJ の電圧は次のように計算できます。

$$V_{ADJ} = V_{IN} - (R_{ADJ} \times 3.0\mu A)$$

$3.0\mu A$  は最小の  $I_{CL\_ADJ}$  値です。

ISENSE コンパレータの負入力は、外付け PFET のドレインに接続される ISENSE ピンです。インダクタ電流は  $V_{DS}$  を検出して測定されます。次のように計算します。

$$V_{ISENSE} = V_{IN} - (R_{DS(on)} \times I_{IND\_PEAK}) = V_{IN} - V_{DS}$$

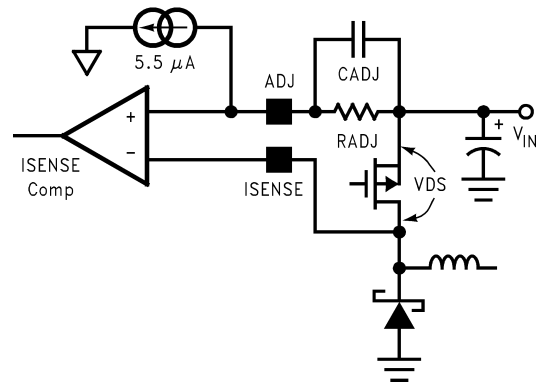


FIGURE 3. Current Sensing by  $V_{DS}$

電流制限は ADJ ピンの電圧が ISENSE ピンの電圧を超える時にアクティブになります。ISENSE コンパレータが  $9\mu s$  のワンショット・パルス発生器をトリガして PFET がオフとなるように、ドライバを制御します。ドライバは  $9\mu s$  後には PFET をオンに戻します。電流が設定したスレッシュホールド未満に減少しない場合は、このサイクルが連続して繰り返されます。

フィルタ用のコンデンサの  $C_{ADJ}$  を Figure 3 に示すように配置してください。 $C_{ADJ}$  は ISENSE コンパレータが誤ってトリガされないように、不要なノイズをフィルタします。ほとんどのアプリケーションで  $100pF \sim 1nF$  の値のコンデンサを推奨します。この値を大きくすると、ソフト・スタート機能として使用できます (「スタートアップ」セクションを参照)。

電流制限コンパレータはおよそ 100ns のブランキング時間を備えています。これにより電流が検出されると、PFET は完全にオンになることが保証されます。しかし、低温度といった極限状態では、PFET によって、ブランキング時間内で完全にオンにならない時があります。この場合は、電流制限スレッシュホールドを大きくします。電流制限機能が使用されると、オン時間は 100ns より大きくしなければなりません。デューティ・サイクルが小さいと、最高動作周波数は最小のオン時間によって制限されます。

電流制限動作の間、出力電圧は著しく低下し動作周波数も低くなります。負荷電流が減少すると、出力は設定した電圧に復帰します。しかし、この電流制限方式には、特有の電流フォールド・バック現象があります。Figure 4 を参照してください。

## 機能ブロック図 (つづき)

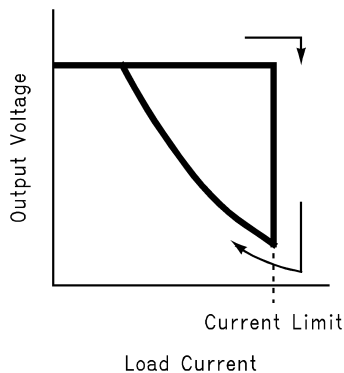


FIGURE 4. Current Limit Fold Back Phenomenon

高入力電圧 ( $> 28V$ ) ではスイッチ・ノードでアンダーシュートが増加して、電流制限スレッシュホールドが大きくなる可能性があります。この問題を避けるためには、 $V_f$  の小さなショットキ・キャッチ・ダイオードを使わなければなりません (「キャッチ・ダイオードの選択」を参照)。また、ISENSE とスイッチ・ノードの間に 1 個の抵抗を追加する方法もあります。抵抗は最大  $600\ \Omega$  を推奨します。

## スタートアップ

電流制限回路はスタートアップの間、動作しています。スタートアップの間、電流制限またはフィードバック・コンパレータがトリップするまで、PFET はオンのままです。

電流制限コンパレータが最初にトリップする場合、フォールドバック特性を考慮しなければなりません。最大負荷でスタートアップするためには、電流制限の設定点を大きくするか、またはスタートアップ後に負荷を印加しなければなりません。

電流制限値を高くする問題の 1 つに、スタートアップ時に突入電流が大きくなるのが挙げられます。 $R_{ADJ}$  と並列のコンデンサ ( $C_{ADJ}$ ) を大きくすると、ソフトスタートになります。 $C_{ADJ}$  と  $R_{ADJ}$  により RC 時定数が生成され、電流制限が低電流で生じます。ソフトスタートの機能を使用すると、出力電圧はさらに緩慢に増加します。「代表的な性能特性」には、 $C_{ADJ}$  を  $1nF$  や  $10nF$  としたスタートアップ例の図を示しています。 $C_{ADJ}$  の値が小さいと、ソフトスタートには、ほとんど影響はありません。

## 外付け検出抵抗

PFET の  $V_{DS}$  は温度で大きく変わる傾向にあります。これにより、電流制限が変化したのと同じ効果があります。電流制限の正確さを改善するために、外付けの検出抵抗を  $V_{IN}$  と PFET のソース間に接続する方法があり、Figure 5 に示しています。

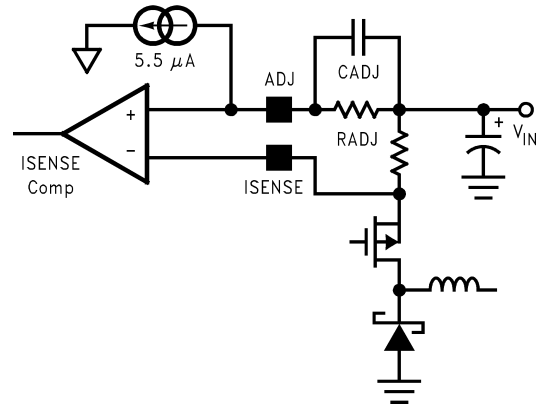


FIGURE 5. Current Sensing by External Resistor

## PGATE

スイッチングしているとき、PGATE ピンは  $V_{IN}$  (off) と  $V_{IN}$  より低いある電圧 (on) との間で変化します。PGATE の変化値はゲート容量、オン時間、入力電圧などのいくつかの要素に依存します。

「代表的な性能特性」に示すように、PGATE 電圧の振幅はゲート容量を減らすと大きくなります。PGATE の電圧は代表値で  $V_{IN} - 5V$  程度ですが、ゲート容量が小さいと代表値で最大  $V_{IN} - 8.3V$  まで大きくなります。

さらに、PGATE の振幅電圧はオン時間を増加すると大きくなります。100% のデューティ・サイクルで動作している場合、オン時間が長いと、PGATE の電圧は PFET のゲート容量にかかわらず、最大電圧  $V_{IN} - 8.3V$  (代表値) に最終的に落ち着きます。

PGATE の電圧は  $0.4V$  (代表値) 未満に低下することはありません。したがって、入力電圧がおよそ  $9V$  未満に低下すると、PGATE の振幅電圧範囲は減少します。例えば入力電圧が  $7V$  であれば、PGATE は  $7V$  と最低の  $0.4V$  の間で変化します。

## 設計情報

ヒステリシス制御は簡単な制御方式です。しかし、動作周波数とその他の性能特性は、外部条件や部品に大きく依存します。インダクタンス、出力コンデンサ、ESR、 $V_{IN}$ 、または  $C_{IN}$  のいずれかが変化すると、動作周波数と出力リップルが変わります。最も良い方法はアプリケーションで望ましい動作周波数を決定して、その後インダクタ、 $C_{OUT}$  の ESR の選択から始めることです。

### インダクタの選択 (L1)

インダクタの重要なパラメータはインダクタンス値と電流定格です。LM3485 は広範囲の周波数で動作するため、幅広いインダクタ値を使用できます。ナショナル セミコンダクターの **Simple Switchers**<sup>®</sup> で使用されている式を利用するとよいでしょう。出力電流 ( $I_{OUT}$ ) の関数としてのインダクタのリップル ( $i$ ) に対する式は次のようになります。

$I_{out} < 2.0\text{Amps}$  に対して

$$i = I_{out} \times 0.386827 \times I_{out}^{-0.366726}$$

$I_{out} > 2.0\text{Amps}$  に対して

$$i = I_{out} \times 0.3$$

インダクタンスは所望のスイッチング周波数に対して次式で計算できます。

$$L = \frac{V_{IN} - V_{DS} - V_{OUT}}{\Delta i} * \frac{D}{F}$$

および

$$D = \frac{V_{OUT} + V_D}{V_{IN} - V_{DS} + V_D}$$

$D$  はデューティ・サイクル、 $V_D$  はダイオードの順方向電圧、 $V_{DS}$  は PFET の電圧降下です。

インダクタは次の定格としてください。

$$I_{pk} = (I_{out} + i/2) \times 1.1$$

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta i^2}{3}}$$

インダクタの値とその結果のリップルは動作周波数を制御する重要なパラメータの 1 つです。2 番目に重要なのは ESR です。

### 出力コンデンサの選択 ( $C_{OUT}$ )

出力コンデンサの ESR とインダクタのリップル電流の積は、レギュレータの出力リップルに等しくなります。しかし、 $V_{HYST}$  によってこのリップルの最初の桁が設定されます。インダクタンスを固定して ESR を増加すると、動作周波数も高くなります。ESR が小さくなると、動作周波数も下がります。

電源設計者の多くがセラミック・コンデンサを使用していますが、しかし、セラミック・コンデンサは非常に ESR が小さく、出力リップル電圧に 90 度の位相シフトが起こります。この結果、動作周波数が低くなり出力リップルが増大します。この問題に対処するため、小さな値の抵抗をセラミック出力コンデンサと直列に入れてください。逆の組み合わせに見えますが、セラミック・コンデンサと外付けの直列抵抗の組み合わせにより、出力リップル電圧は高精度の制御が可能となります。三洋製 POS CAP と OS-CON、パナソニック製 SP CAP、ニチコン製 "NA" シリーズなどが推奨され、直列抵抗を追加しないで使用できます。

実際には、どのような出力コンデンサも適切な回路検証を行えば、使用可能になります。

### 入力コンデンサの選択 ( $C_{IN}$ )

入力源とグラウンド間には、バイパス・コンデンサが必要です。外付け PFET のソース・ピンの近くに配置しなければなりません。入力コンデンサにより、入力での大きな電圧過渡が防止され、PFET がオンとなる時の瞬時電流を供給します。

入力コンデンサの重要なパラメータは定格電圧と RMS 電流定格です。メーカーの推奨する電圧デレーティングに従ってください。高い入力電圧のアプリケーションでは、ESR の小さい電解コンデンサのニチコン "UD" シリーズまたはパナソニック "FK" シリーズが利用可能です。入力コンデンサの RMS 電流は計算できます。

$$I_{RMS\_CIN} = I_{OUT} * \frac{(V_{OUT} * (V_{IN} - V_{OUT}))^{1/2}}{V_{IN}}$$

入力コンデンサの電力消費は次式で計算できます。

$$P_{D(CIN)} = I_{RMS\_CIN}^2 * ESR_{CIN}$$

入力コンデンサは RMS 電流と  $P_D$  に対応できなければなりません。より大きな RMS 電流を処理するためには、いくつかの入力コンデンサを並列に接続します。OS-CON やタンタルのような 1 個の低 ESR で高性能のコンデンサよりも、多数の電解コンデンサを使用した方が低コストの場合があります。コンデンサの値は、コンデンサの放電と充電によるリップル電圧がコンデンサの両端間の総合リップルの 10% 以内となるように選択してください。

### 電流制限値の設定 ( $R_{ADJ}$ )

電流制限値は抵抗 ( $R_{ADJ}$ ) を入力電圧と ADJ ピンの間に接続して、決定します。

$$R_{ADJ} = I_{IND\_PEAK} * R_{DSON} / I_{CL\_ADJ}$$

ここで、

$R_{DSON}$ : 外付け PFET のドレインとソース間のオン抵抗

$I_{CL\_ADJ}$ : 3.0  $\mu\text{A}$  (最小値)

$$I_{IND\_PEAK} = I_{LOAD} + I_{RIPPLE}/2$$

$I_{CL\_ADJ}$  (3.0  $\mu\text{A}$ ) の最小値を用いて、電流制限スレッシュホールドがインダクタのピーク電流よりも必ず大きくなるようにしてください。

$R_{ADJ}$  の値は ADJ ピンの電圧が 3.5V 未満に下がらないように選択しなければなりません。これを考慮した上で、 $R_{ADJ\_MAX} = (V_{IN} - 3.5)/7\mu\text{A}$  とします。電流制限値を設定するために、さらに大きな  $R_{ADJ}$  値が必要な場合は、より小さな  $R_{DSON}$  を持つ PFET を使用するか、または Figure 5 に示す電流検出抵抗を使用してください。

電流制限機能は ADJ ピンをグラウンドに接続するか、または ISENSE を  $V_{IN}$  に接続すると、ディスエーブルできます。

### キャッチ・ダイオードの選択 (D1)

キャッチ・ダイオードの重要なパラメータは、ピーク電流、ピーク逆方向電圧、平均消費電力です。キャッチ・ダイオードを流れる平均電流は次式で計算できます。

$$I_{D\_AVG} = I_{OUT} * (1 - D)$$

## 設計情報 (つづき)

キャッチ・ダイオードの両端間のオフ状態電圧は入力電圧とほぼ等しくなります。ピークの逆電圧定格は入力電圧より大きくなければなりません。ほぼすべてにおいて、ショットキ・ダイオードを推奨します。出力電圧が小さなアプリケーションでは、順方向電圧が小さいと効率が改善されます。高温のアプリケーションでは、ダイオードの漏れ電流が大きくなり、また許容できる性能を達成するためには、より大きな逆電圧定格が必要です。

### P チャネル MOSFET の選択 (Q1)

PFET の重要なパラメータは最大ドレイン・ソース間電圧 ( $V_{DS}$ )、オン抵抗 ( $R_{DS(ON)}$ )、電流定格、入力容量です。

オフになったときの PFET の両端間電圧は入力電圧とダイオードの順方向電圧の和に等しくなります。 $V_{DS}$  は入力電圧より大きくなり、マーキングがあるものを選択しなければなりません。

PFET のドレイン電流の  $I_d$  はピーク・インダクタ電流の  $I_{IND-PEAK}$  より大きくなければなりません。

動作条件によりますが、PGATE の電圧は  $V_{IN} - 8.3V$  まで低下する場合があります。したがって、 $V_{GS}$  が PGATE の変化振幅電圧より大きい PFET を選択しなければなりません。

入力電圧が 9V 未満に低下するにつれて、PGATE の振幅電圧も低下します。5.0V の入力では、PGATE は  $V_{IN}$  から  $V_{IN} - 4.6V$  まで変化します。PFET が速く完全にオンとなることを保証するために、入力電圧が 7V 未満になる場合は、小さいスレッショルドの PFET を使用してください。

しかし、 $V_{GS}$  スレッショルドが小さくなるにつれて、PFET のスイッチング損失は増加します。したがって、可能な限り大きいスレッショルドの PFET を選択してください。FET の電力損失は次の式で近似できます。

$PD_{switch} = R_{DS(ON)} \times I_{OUT}^2 \times D + F \times I_{OUT} \times V_{IN} \times (t_{on} + t_{off})/2$   
ここで、

$t_{on}$  = FET がオンになる時間

$t_{off}$  = FET がオフになる時間

$t_{on}$  と  $t_{off}$  の代表値は 10 ~ 20ns です。

PFET はターンオン時の立ち上がり時間が 100ns 未満のものを選択してください。立ち上がり時間が長いと、効率が低下し、誤った電流制限が起こり、極端な場合は、PGATE ピンに異常なスパイクが発生します。

$R_{DS(ON)}$  は電流制限抵抗の  $R_{ADJ}$  の値を決定するために使用されます。 $R_{DS(ON)}$  は正の温度係数を持つことに注意してください。100 で  $R_{DS(ON)}$  は 25 の値の 150% の大きくなります。 $R_{DS(ON)}$  が大きくなると、広温度範囲のアプリケーションで  $R_{ADJ}$  を決定する際に考慮しなければなりません。電流制限を 25 の仕様値で設定した場合、高温では誤った電流制限が起こる可能性があります。

スイッチング損失と遷移時間を小さくするためには、ゲート容量を 2000pF 未満にすることを推奨します。これにより PFET の駆動電流を小さくし、効率が改善され、コントローラ内の電力消費を下げることができます。

ゲート容量の大きな FET を使用する場合は動作周波数を下げてください。ゲート容量が小さいと動作周波数を高くできます。

### プリント基板レイアウト

すべてのスイッチング・レギュレータの設計において、プリント基板のレイアウトは非常に重要です。レイアウトが適切でないと、スイッチング・ノイズがフィードバック信号に入り込み、また EMI 問題を起こします。インダクタンスを最小にするために、太線で示された配線は可能な限り太く短くしてください。入力コンデンサのグラウンド・ピンはダイオードのアノードに可能な限り近づけてください。この経路には大電流が流れます。スイッチング・ノード、ダイオードのカソードのノード、インダクタ、FET のドレインは短くしてください。このノードはスイッチング周波数の AC 電圧のため、EMI 放射の主なソースの 1 つになります。設計、特に大電流では、グラウンド・プレーンを使用するとよいでしょう。

2 つのグラウンド・ピン、PWR GND と GND はデバイスの下で接続でき、可能な限り短いトレースとしてください。これらのピンは内部でおおよそ 50 の抵抗で接続されています。グラウンド・ピンはグラウンド・プレーンへ接続するか、または FB の分圧器と  $C_{OUT}$  のグラウンドに近い大きなグラウンド・トレースに接続してください。

外付け PFET のゲートピンは PGATE ピンの近くに配置してください。しかし、非常に小さな FET を使う場合、PGATE と FET のゲートとの間に抵抗を配置して高周波のリングングを減少させる必要があります。この抵抗は PFET の立ち上がり時間を遅くするため、電流制限のブランキング時間を考慮してください (「電流制限動作」を参照)。

フィードバック電圧信号のラインはノイズに敏感になっています。インダクタまたはスイッチング・ノードの領域から FB トレースを遠ざけて、これらに誘導性結合が生じないようにしてください。

アプリケーション・ノート AN-1149、AN-1229 (いずれも和文あり) に記載されているパターン設計のガイドラインをご参照ください。

プリント基板レイアウト (つづき)

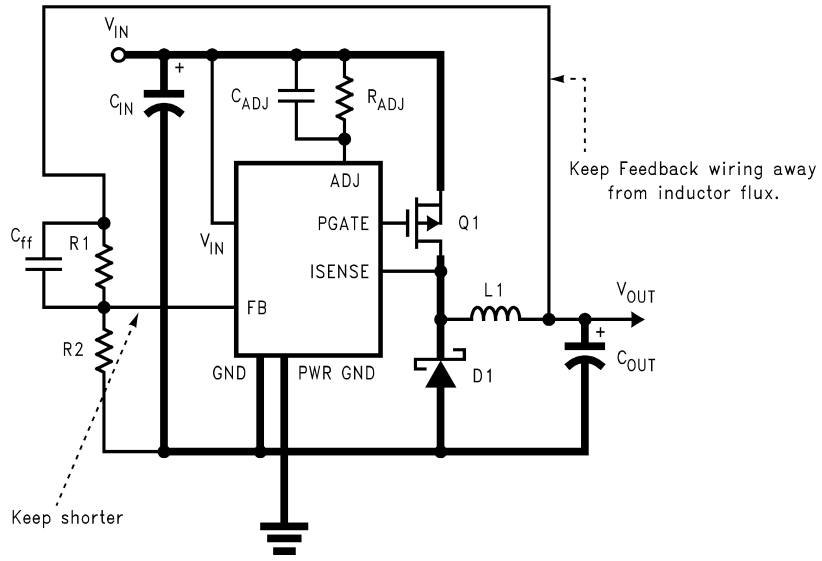
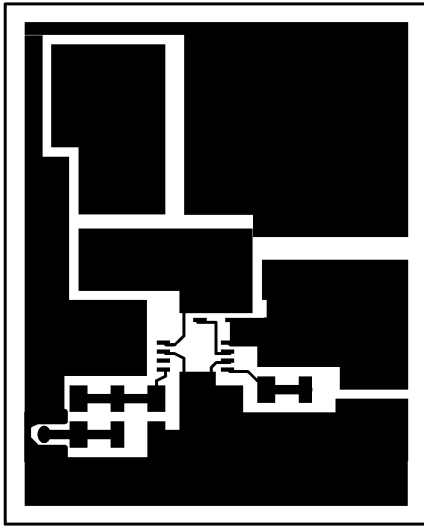
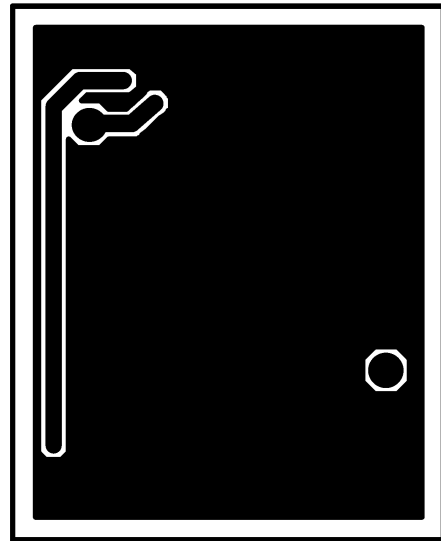


FIGURE 6. Typical PCB Layout Schematic (3.3V output)

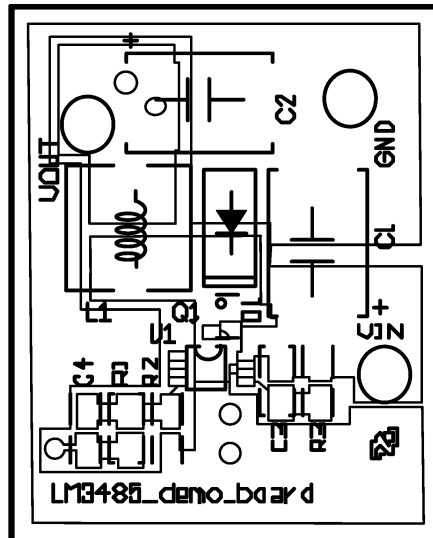
## プリント基板レイアウト (つづき)



Top Layer



Bottom Layer



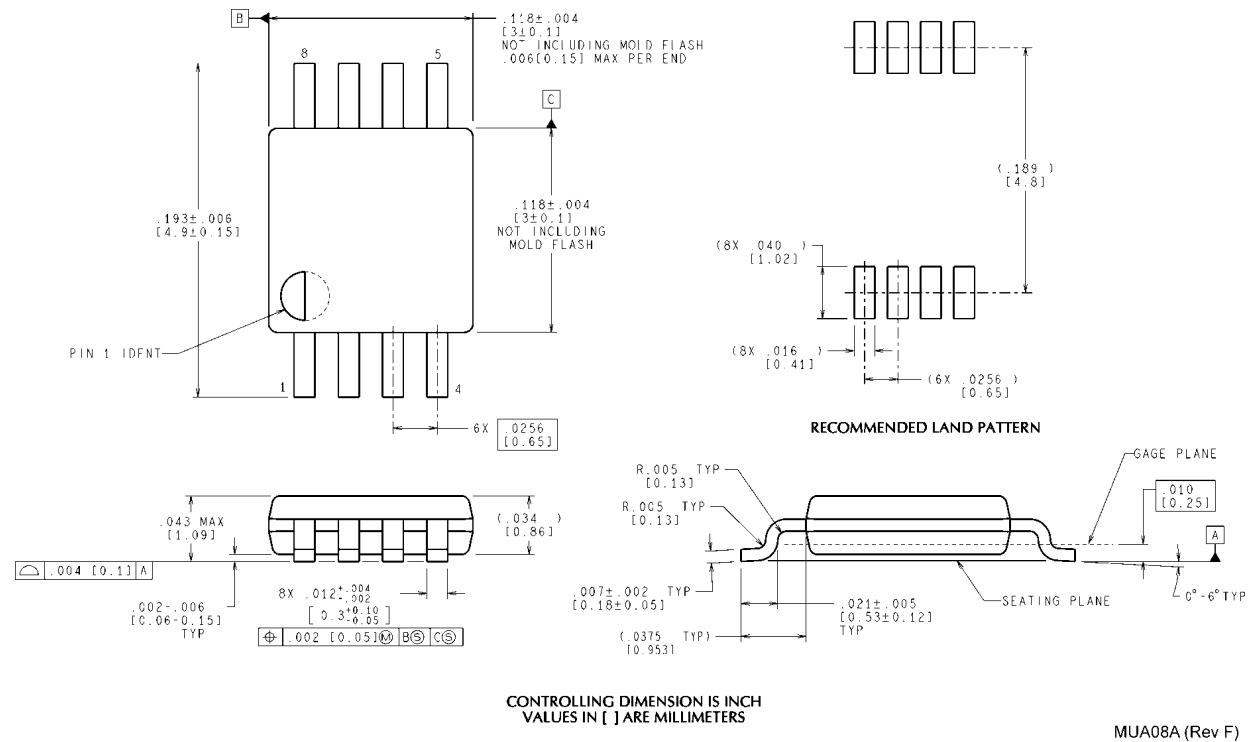
Silk Screen

- C1:  $C_{IN}$  22 $\mu$ F/35V EEJL1VD226R (パナソニック)  
 C2:  $C_{OUT}$  100 $\mu$ F/6.3V 6TPC100M (三洋)  
 C3:  $C_{ADJ}$  1nF のセラミック・チップ・コンデンサ  
 C4:  $C_{ADJ}$  100pF のセラミック・チップ・コンデンサ  
 D1: 1A/40V MBRS140T3 (On セミコンダクター)  
 L1: 22 $\mu$ H :QH66SN220M01L (村田)  
 Q1: FDC5614P (フェアチャイルド)  
 R1: 33K チップ抵抗  
 R2: 20K チップ抵抗  
 R3:  $R_{ADJ}$  24K チップ抵抗

FIGURE 7. Typical PCB Layout (3.3V Output)



外形寸法図 単位は millimeters



8 Lead Plastic MSOP-8  
NS package Number MUA08A

このドキュメントの内容はナショナル セミコンダクター 社製品の関連情報として提供されます。ナショナル セミコンダクター 社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター 社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター 社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター 社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター 社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター 社との取引条件で規定される場合を除き、ナショナル セミコンダクター 社は一切の義務を負わないものとし、また、ナショナル セミコンダクター 社の製品の販売が使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

#### 生命維持装置への使用について

ナショナル セミコンダクター 社の製品は、ナショナル セミコンダクター 社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクター のロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2007 National Semiconductor Corporation  
製品の最新情報については [www.national.com](http://www.national.com) をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承ください。

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超過してなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもありません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもありません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上