

LM5066Hx 5.5V ~ 90V、I/V/P 監視および PMBus® インターフェイス搭載、先進 ホットスワップコントローラ

1 特長

- 動作入力電圧範囲: 5.5V ~ 90V
 - 100V 絶対最大定格
 - 出力側で最大 -5V の負電圧に対応
- 調整可能な電流制限スレッシュホールド: 10 mV ~ 最大 50mV
- プログラマブルな FET の SOA 保護
- デジタル タイマを使用したプログラマブルな過電流ブランキング
- 高速ターンオフを実現する強力なゲート プルダウン (1.5A)
- 堅牢な短絡保護機能
 - 高速トリップ応答 (270ns)
 - 電源ライン過渡への耐性
- 追加機能を備えた LM5066H2
 - 大電力アプリケーション向けのデュアル ゲートドライバ
 - 並列コントローラ動作の SYNC ピン
 - ソフトスタートコンデンサの切断
- FET の失敗検出
- プログラム可能な UV、OV、 t_{FAULT} のスレッシュホールド
- 外部 FET 温度センシング
- FET の失敗検出
- 遠隔測定、制御、構成、デバッグ用の PMBus® インターフェイス
 - 構成用のオンチップ EEPROM 不揮発性メモリ
 - 高精度 V_{IN} 、 V_{OUT} 、 I_{IN} 、 P_{IN} 、 V_{AUX} 監視 V ($< \pm 1\%$)、 I ($< \pm 1\%$)、 P ($< \pm 1.75\%$)
 - 単一のコマンドでパワー サイクルを実行
 - 相対タイムスタンプおよび外付け EEPROM に保存するオプション付き複数イベントのブラックボックスフォルト記録
- サンプリングレート 250kHz の 12 ビット ADC
- READ_EIN コマンドによるエネルギー監視をサポート
- 外部 FET 温度センシング

2 アプリケーション

- サーバーおよび高性能コンピューティング
- ネットワーク インターフェイス カード
- グラフィックスおよびハードウェア アクセラレータ カード
- データセンター スイッチおよびルータ
- 入力ホットスワップおよびホットプラグ
- PLC パワー マネージメント
- 24V ~ 48V の産業用システム

3 説明

LM5066Hx は、12V、24V、48V システム向けに、プログラム可能な UV、OV、ILIM、および高速短絡保護を備え、カスタム入力電源アプリケーションに対して堅牢な保護機能と高精度監視を提供します。プログラム可能な電力制限スレッシュホールドおよび可変フォルトタイマ (t_{FAULT}) により、最大電力損失を制限し、起動やフォルトイベントを含むすべての動作条件で FET の SOA 保護を確保します。デジタル タイマを用いた 2 レベル過電流ブランキングにより、高負荷トランジェントの通過を許容し、低電流制限設定を可能にするとともに、高 SOA 耐量 MOSFET の必要条件を低減します。

内蔵 PMBus® インターフェイスにより、システムのリモート監視、制御、お構成をリアルタイムで実現します。主要パラメータはテレメトリ用にリモートアクセスが可能であり、各種スレッシュホールドは PMBus 経由で構成することも、内部 EEPROM に保存することもできます。高速・高精度のアナログ負荷電流モニタは、Intel PSYS および PROCHOT 機能を含む予知保全および動的電力管理をサポートし、サーバ性能を最適化します。ブラックボックスフォルト記録機能は、フィールド障害のデバッグに役立ちます。

LM5066H2 はデュアルゲートドライバアーキテクチャを採用し、スタートアップおよびフォルト条件時の電力ストレスを 1 つの強力な SOA FET で処理し、通常動作では複数の低 $R_{DS(on)}$ 小型 FET を使用することで、ソリューション全体のサイズを縮小できます。これらのデバイスは、 -40°C ~ $+125^{\circ}\text{C}$ の接合部温度範囲で動作が規定されています。

製品情報

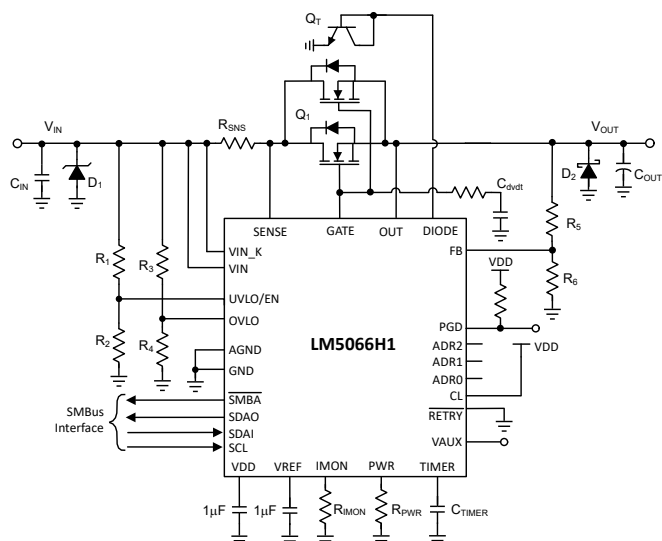
部品番号	パッケージ ⁽¹⁾	本体サイズ (公称)
LM5066H1PWPR	PWP (TSSOP 28)	9.70mm × 4.40mm
LM5066H2NLPR	NLP (QFN 35)	5.00mm × 7.00mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。

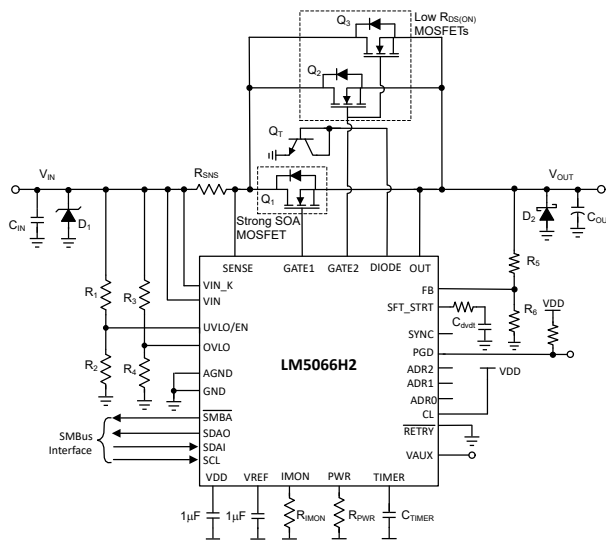


LM5066H

JAJSXD7A – OCTOBER 2025 – REVISED DECEMBER 2025



LM5066H1 の概略回路図



LM5066H2 の概略回路図

目次

1 特長	1	7.3 機能説明	26
2 アプリケーション	1	7.4 デバイスの機能モード	32
3 説明	1	7.5 プログラミング	38
4 デバイス比較表	4	8 アプリケーションと実装	92
5 ピン構成および機能	5	8.1 アプリケーション情報	92
6 仕様	7	8.2 代表的なアプリケーション	92
6.1 絶対最大定格.....	7	8.3 電源に関する推奨事項	104
6.2 ESD 定格.....	7	8.4 レイアウト	104
6.3 推奨動作条件.....	7	9 デバイスおよびドキュメントのサポート	107
6.4 熱に関する情報.....	8	9.1 サード・パーティ製品に関する免責事項	107
6.5 電気的特性.....	8	9.2 ドキュメントの更新通知を受け取る方法	107
6.6 タイミング要件.....	19	9.3 サポート・リソース	107
6.7 PMBus インターフェイスのタイミング特性.....	20	9.4 商標	107
6.8 代表的特性.....	21	9.5 静電気放電に関する注意事項	107
7 詳細説明	25	9.6 用語集	107
7.1 概要.....	25	10 改訂履歴	107
7.2 機能ブロック図.....	26	11 メカニカル、パッケージ、および注文情報	107

4 デバイス比較表

表 4-1 に、LM5066H1 と LM5066H2 の違いを示します。

表 4-1. LM5066H1 と LM5066H2 の比較

主な機能	LM5066H1	LM5066H2
GATE2		✓
IMON	✓	✓
SYNC		✓
SFT_STRT		✓

5 ピン構成および機能

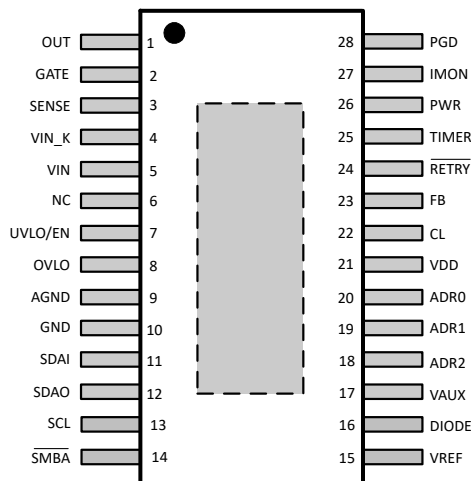
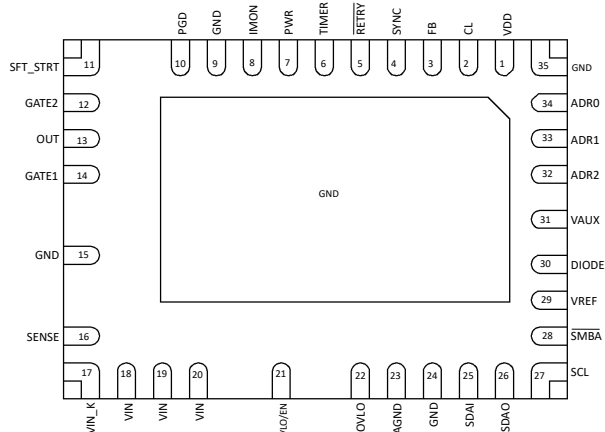


図 5-1. LM5066H1 PWP パッケージ (上面図)



露出したパッドをグラウンドに半田付けします。

図 5-2. LM5066H2 QFN パッケージ (上面図)

表 5-1. ピンの機能

ピン名	ピン番号		説明
	LM5066H1	LM5066H2	
露出パッド付き	パッド	パッド	パッケージの露出パッド 熱抵抗を低減するために、グラウンド プレーンに半田付けします。
OUT	1	13	出力帰還 出力レール (外部 MOSFET ソース) に接続します。電力制限と出力電圧監視を行う、MOSFET の V_{DS} 電圧を算出するために内部で使用されます。
GATE1	2	14	ゲート駆動出力 外部 MOSFET のゲートに接続します。LM5066H2 用に、単一の強力な SOA 対応 MOSFET ゲートに接続します。
SENSE	3	16	電流センス入力 電流センス抵抗 (R_{SNS}) の両端電圧を VIN_K からこのピンまで測定します。 R_{SNS} の両端電圧が過電流スレッショルドに達すると、負荷電流が制限され、フォルト タイマがアクティブになります。
VIN_K	4	17	正電源ケルビン ピン 入力電圧はこのピンで測定します。
VIN	5	18、19、20	正電源入力 このピンは、デバイスの入力電源接続です。VIN と入力電源の間に 10Ω の抵抗を接続できます。バイパスのために、このピンに $100nF$ のコンデンサを接続してください。
N/C	6	-	内部接続なし。
UVLO/EN	7	21	低電圧誤動作防止 システム入力電圧からの外部抵抗分圧によって、低電圧ターンオン スレッショルドが設定されます。
OVLO	8	22	過電圧誤動作防止 システム入力電圧からの外部抵抗分圧によって、過電圧ターンオフ スレッショルドが設定されます。
AGND	9	23	回路グラウンド アナログ デバイス グラウンド。このピンで GND に接続。
GND	10	9、15、24、35	回路グラウンド
SDAI	11	25	SMBus データ入力ピン SMBus 用データ入力ピン。アプリケーションで単方向の絶縁デバイスが必要ない場合は、SDAO に接続。

表 5-1. ピンの機能 (続き)

ピン名	ピン番号		説明
	LM5066H1	LM5066H2	
SDAO	12	26	SMBus データ出力ピン SMBus 用データ出力ピン。アプリケーションで単方向の絶縁デバイスが必要ない場合は、SDAI に接続。
SCL	13	27	SMBus クロック SMBus 用クロックピン
SMB _A	14	28	SMBus アラートライン SMBus 用アラートピン、アクティブ Low
VREF	15	29	内部リファレンス 内部で生成された高精度リファレンス。アナログ / デジタル変換に使用されます。バイパスのために、このピンに 1 μ F のコンデンサを接続してください。
DIODE	16	30	外部ダイオード ダイオード構成の MMBT3904 NPN トランジスタに接続して温度監視。
VAUX	17	31	補助電圧入力 補助ピンにより、外部信号源からの電圧遠隔測定が可能。2.97V のフルスケール入力。
ADR2	18	32	SMBUS アドレスライン 2 トライステート アドレスライン。ピンを GND、VDD に接続するか、フローティングのままにする。
ADR1	19	33	SMBUS アドレスライン 1 トライステート アドレスライン。ピンを GND、VDD に接続するか、フローティングのままにする。
ADR0	20	34	SMBUS アドレスライン 0 トライステート アドレスライン。ピンを GND、VDD に接続するか、フローティングのままにする。
VDD	21	1	内部サブレギュレータの出力 内部でサブレギュレートされた 4.85V バイアス電源。バイパスのために、このピンに 1 μ F のコンデンサを接続してください。
CL	22	2	電流制限範囲 このピンを GND に接続するか、フローティングのままにして、過電流スレッショルドを公称値の 50mV に設定。CL を VDD に接続すると、過電流スレッショルドが 25mV に設定される。
FB	23	3	パワーグッド フィードバック 出力からの外部抵抗分圧により、PGD ピンのスイッチング対象となる出力電圧が設定される。
SYNC	-	4	パラレル コントローラの同期ターンオン / ターンオフ 同期動作には、すべてのパラレル コントローラのこのピンを接続。
RETRY	24	5	フォルトリトライ入力 このピンで起動フォルトリトライ動作を設定する。このピンを GND に接続するか、フローティングのままにすると、デバイスはフォルト中も継続的に電力を供給しようとします。このピンが VDD に接続されている場合、本デバイスはフォルト中にラッチオフされます。
TIMER	25	6	タイミング コンデンサ このピンに接続された外付けコンデンサにより、挿入時間遅延、故障タイムアウト期間、再起動タイミングが設定されます。
PWR	26	7	電力制限このピンに接続される外付け抵抗を電流センス抵抗 (R_{SNS}) と組み合わせて設定し、外付けの直列バス MOSFET で許容される最大消費電力を設定します。
IMON	27	8	負荷電流監視このピンと GND との間に外付け抵抗を接続する必要がある。IMON ピンは、負荷電流に比例した電流を出力します。
PGD	28	10	パワーグッド インジケータ オープンドレイン出力。FB ピンの電圧が V_{FBTH} を上回り、 V_{GS1} 、 V_{GS2} が HIGH になると、この出力は High になります。

表 5-1. ピンの機能 (続き)

ピン名	ピン番号		説明
	LM5066H1	LM5066H2	
SFT_STRT	-	11	突入電流を制限するためのソフトスタートコンデンサ切斷 dvdt コンデンサ (Cdvdt) は、このピンから GND 電流に接続する必要があります内部スイッチは、スタートアップ / 再試行中に Cdvdt を Gate1 に接続します。起動が成功すると、Cdvdt コンデンサは OUT に接続されます
GATE2	-	12	GATE2 駆動出力外部の低 R _{DS (ON)} MOSFET ゲートに接続します。

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
入力電圧	VIN、VIN_K、SENSE、UVLO/EN、PGD から GND へ	-0.3	100	V
入力電圧	VIN_K、SENSE から GND へ (10μs、25°C ≤ T _J ≤ 125°C、GATE1 = GATE2 = オフ)	-0.3	105	V
	OVLO、FB、TIMER、PWR、SYNC、SCL、SDAI、SDAO、CL、ADR0、ADR1、ADR2、VDD、VAUX、DIODE、RETRY、IMON、SMB _A 、VREF から GND へ	-0.3	6	
	Gate1、GATE2、SFT_STRT から GND へ	-5	115	
	VIN_K から SENSE、AGND から GND へ	-0.3	0.3	
	Gate1、GATE2、SFT_STRT から OUT へ	-0.3	15	V
出力電圧	OUT から GND へ	-5	100	V
動作時の接合部温度、T _J ⁽²⁾		-40	150	°C
保管温度、T _{stg}		-65	150	

- (1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これはストレスの定格のみについて言及して、絶対最大定格において、またはこのデータシートの推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。絶対最大定格の状態が長時間続くと、デバイスの信頼性に影響を与える可能性があります。
- (2) 接合部温度が高くなると、動作寿命が短くなります。接合部温度が 125°C を超えると、動作寿命が短くなります。

6.2 ESD 定格

			値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠、すべてのピン ⁽¹⁾	±2000	V
		デバイス帯電モデル (CDM) は、JEDEC 仕様 JESD22- C101 に準拠、すべてのピン ⁽²⁾ に対して適用	±500	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	公称値	最大値	単位
入力電圧	VIN、VIN_K、SENSE、OUT、UVLO/EN、PGD から GND へ	5.5		90	V
	OVLO、CL、RETRY、ADR0、ADR1、ADR2、SYNC から GND へ			V _{VDD}	
入力電圧	VAUX から GND へ			3	V
出力電圧	OUT から GND へ			V _{VIN}	V
出力電圧	IMON ~ GND			3.3	V

6.3 推奨動作条件 (続き)

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	公称値	最大値	単位
プルアップ 電圧	SCL, SDAI, SDAO, $\overline{\text{SMBA}}$	1.8		5	V
外部容量	VDD, VREF から GND へ	1			μF
外部抵抗	PWR から GND へ			120	k Ω
T _J	動作時接合部温度 ⁽²⁾	-40		125	°C

(1) 推奨動作条件は、デバイスが機能すると想定されている条件を示します。仕様およびテスト条件については、「電気的特性」を参照してください。

(2) 接合部温度が高くなると、動作寿命が短くなります。接合部温度が 125°C を超えると、動作寿命が短くなります。

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		LM5066H	単位
		PWP	
		28 ピン	
R _{θJA}	接合部から周囲への熱抵抗	35.6	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	19.9	°C/W
R _{θJB}	接合部から基板への熱抵抗	16.8	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.5	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	16.7	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	2.9	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

6.5 電気的特性

特に記述のない限り、次の条件が適用されます。V_{VIN} = 48V、-40°C < T_J < 125°C、V_{UVLO/EN} = 3V、V_{OVLO} = 0V、R_{PWR} = 20k Ω

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力 (VIN ピン)						
V _{VIN}	動作時入力電圧範囲		5.5	90	V	
I _(VIN)	VIN ピン電流	V _{VIN} = 48V、V _{UVLO/EN} = 3V、V _{OVLO} = 2V	4	7.8	mA	
I _(Q)	システム全体の静止電流、I _(GND)	V _{VIN} = 48V、V _{UVLO/EN} = 3V、V _{OVLO} = 2V	-4.3	-8	mA	
		V _{VIN} = 12V、V _{UVLO/EN} = 3V、V _{OVLO} = 2V	-4.2	-8	mA	
I _{SHDN}	システム全体の静止電流、I _(GND)	V _{VIN} = 48V、V _{UVLO/EN} = 0V	-4.4	-8	mA	
POR _R	すべての機能をイネーブルにして挿入タイマをトリガする、V _{VIN} のパワーオンリセット立ち上がりスレッシュホールド	V _{VIN} が増加	4.6	4.8	V	
POR _F	すべての機能をディセーブルにする、V _{VIN} のパワーオンリセット立ち下がりスレッシュホールド	V _{VIN} 低下	4.2	4.26	V	
VDD レギュレータ (VDD ピン)						
V _{VDD}		I _{VDD} = 0mA	4.8	4.9	5	V
		I _{VDD} = 10mA、V _{VIN} > 8V	4.8	4.9	5	V
I _{VDDILIM}	VDD 電流制限		-20	-35	-42	mA
V _{VDD-PORR}	VDD 電圧リセット スレッシュホールド	V _{VDD} 立ち上がり	4.32	4.5	V	

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
$V_{VDD-PORF}$	VDD 電圧リセット スレッショルド	V_{VDD} 立ち下がり	3.75	3.87		V
UVLO/EN、OVLO ピン						
$UVLO_{TH}$	UVLO スレッショルド	V_{UVLO} 立ち下がり	2.38	2.48	2.60	V
$UVLO_{HYS}$	UVLO ヒステリシス電流	$V_{UVLO} = 1V$	18	21	23	μA
$UVLO_{BIAS}$	UVLO バイアス電流	$V_{UVLO} = 3V$			1	μA
$OVLO_{TH}$	OVLO スレッショルド	V_{OVLO} 立ち上がり	2.38	2.48	2.60	V
$OVLO_{HYS}$	OVLO ヒステリシス電流	$V_{OVLO} = 3V$	-18	-21	-23	μA
$OVLO_{BIAS}$	OVLO バイアス電流	$V_{OVLO} = 1V$			1	μA

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{IN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
電力制限 (PWR ピン)						
$V_{SNS,PLIM}$	電力制限検出電圧 ($V_{VIN_K} - V_{SENSE}$)	$V_{SENSE} - V_{OUT} = 48V$, $R_{PWR} = 60k\Omega$	7.4	8.5	9.5	mV
		$V_{SENSE} - V_{OUT} = 48V$, $R_{PWR} = 20k\Omega$	2.1	2.8	3.5	
		$V_{SENSE} - V_{OUT} = 48V$, $R_{PWR} = 20k\Omega$, $0^{\circ}C \leq T_J \leq 85^{\circ}C$	2.2	2.8	3.38	
		$V_{SENSE} - V_{OUT} = 12V$, $R_{PWR} = 60k\Omega$	30	34.2	38	
		$V_{SENSE} - V_{OUT} = 12V$, $R_{PWR} = 20k\Omega$	9.8	11.33	13.25	
		$V_{SENSE} - V_{OUT} = 12V$, $R_{PWR} = 20k\Omega$, $0^{\circ}C \leq T_J \leq 85^{\circ}C$	10.15	11.33	12.43	
I_{PWR}	PWR ピンからのソース電流	$V_{PWR} = 2.5V$	-19.6	-20	-20.4	μA
$R_{SAT(PWR)}$	ディセーブル時は PWR ピンをブルダウ ンする	$V_{UVLO} = 0V$		96		Ω
ゲート制御 (GATE ピン)						
I_{GATE1}	ソース電流	通常動作、 $V_{GATE1} - V_{OUT} = 5V$	-19.6	-21	-23.6	μA
	フォルトシンク電流	$V_{UVLO} = 2V$	7.5	10	13.4	mA
	POR サークットブレーカ シンク電流	$V_{VIN_K} - V_{SENSE} = 60mV$ 、 $V_{GATE1} - V_{OUT} = 5V$ 、 CB/CL 比ビット = 0, CL = VDD		1.5		A
	レギュレーション シンク電流 (最大値)	$V_{VINK} - V_{SENSE} = 30mV$, CL = VDD	175	252		μA
I_{GATE2}	ソース電流	通常動作、 $V_{GATE2} - V_{OUT} = 5V$		-130		μA
	フォルトシンク電流	$V_{UVLO} = 2V$		10		mA
	POR サークットブレーカ シンク電流	$V_{VIN_K} - V_{SENSE} = 60mV$ 、 $V_{GATE2} - V_{OUT} = 5V$ 、 CB/CL 比ビット = 0, CL = VDD		1.5		A
V_{GATE1Z}	ゲートから OUT ツェナー ダイオードへの 逆バイアス電圧、 $I_Z = -100\mu A$	$V_{GATE1} - V_{OUT}$ 、 $V_{OUT} = 0V$	11	15.4	18.8	V
V_{GATECP}	通常動作時のピークチャージポンプ電圧 ($V_{VIN} = V_{OUT}$)	$V_{GATE1} - V_{OUT}$ 、 $V_{GATE2} - V_{OUT}$, $V_{OUT} = 48V$	11	12.5	14	V
OUT ピン						
I_{OUT-EN}	OUT BIAS 電流、イネーブル	$V_{VIN} = V_{OUT}$ 、通常動作、 $V_{VIN} = 5.5V$ 、 48V, 90V	-50	2	20	μA
$I_{OUT-DIS}$	OUT バイアス電流、ディセーブル	$V_{UVLO/EN} = 0V$, $V_{VIN_K} = V_{SENSE} =$ V_{OUT} , $V_{VIN} = 5.5V$, 48V, 90V		40	55	μA
	OUT バイアス電流、ディセーブル	$V_{UVLO/EN} = 0V$, $V_{OUT} = -5V$, $V_{VIN_K} =$ V_{SENSE}	-290	-340	-400	
	OUT バイアス電流、ディセーブル	$V_{UVLO/EN} = 0V$, $V_{OUT} = 0V$, $V_{VIN_K} =$ V_{SENSE} , $V_{VIN} = 5.5V$, 48V, 90V		-30	-44	
$V_{OUT-DIS}$	OUT 電圧、ディセーブル	$V_{UVLO/EN} = 0V$, $V_{VIN_K} = V_{SENSE}$		0.8	1.1	V

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
電流制限						
V _{CL}	電流制限スレッショルド電圧: V _{VIN_K} - V _{SENSE})	DEVICE_SETUP1 [2] = 1; DEVICE_SETUP2 [5:3] = 001	9.2	10	11.4	mV
		DEVICE_SETUP1 [2] = 1; DEVICE_SETUP2 [5:3] = 010	12.5			
		DEVICE_SETUP1 [2] = 1; DEVICE_SETUP2 [5:3] = 100	15			
		DEVICE_SETUP1 [2] = 1; DEVICE_SETUP2 [5:3] = 100	15.65	17.5	19.4	
		DEVICE_SETUP1 [2] = 1; DEVICE_SETUP2 [5:3] = 101	20			
		DEVICE_SETUP1 [2] = 1; DEVICE_SETUP2 [5:3] = 110	22.5			
		DEVICE_SETUP1 [2] = 0; CL = VDD	23	25	27.2	
		DEVICE_SETUP1 [2] = 0; CL = GND	46	50	54	
V _{FBCL}	フォールドバック電流制限比: V _{VIN_K} - V _{SENSE})FBCL/V _{CL}	V _{CL} = 10mV; DEVICE_SETUP3 [5:4] = 01	0.02	0.05	0.09	mV/mV
		V _{CL} = 10mV; DEVICE_SETUP3 [5:4] = 10	0.07	0.1	0.14	
		V _{CL} = 25mV; DEVICE_SETUP3 [5:4] = 01	0.03	0.05	0.07	
		V _{CL} = 25mV; DEVICE_SETUP3 [5:4] = 10	0.08	0.1	0.12	
V _{CBL1}	過電流ブランキング 1 スレッショルド比: (V _{VIN_K} - V _{SENSE})CBL1/V _{CL}	V _{CL} = 10mV; DEVICE_SETUP3 [1:0] = 00	1.14	1.25	1.4	mV/mV
		V _{CL} = 10mV; DEVICE_SETUP3 [1:0]= 01	1.39	1.5	1.67	
		V _{CL} = 10mV; DEVICE_SETUP3 [1:0] = 10	1.64	1.75	1.93	
		V _{CL} = 10mV; DEVICE_SETUP3 [1:0] = 11	1.87	2	2.2	
	過電流ブランキング 1 スレッショルド比: (V _{VIN_K} - V _{SENSE})CBL1/V _{CL}	V _{CL} = 25mV; DEVICE_SETUP3 [1:0] = 00	1.2	1.25	1.37	
		V _{CL} = 25mV; DEVICE_SETUP3 [1:0] = 01	1.43	1.5	1.63	
		V _{CL} = 25mV; DEVICE_SETUP3 [1:0] = 10	1.68	1.75	1.9	
		V _{CL} = 25mV; DEVICE_SETUP3 [1:0] = 11	1.9	2	2.15	

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
V _{CBL2}	過電流ブランキング 2 スレッシュホルド比: (V _{VIN_K} - V _{SENSE})/CBL2/V _{CL}	V _{CL} = 10mV; DEVICE_SETUP3 [3:2] = 00	1.38	1.5	1.66	mV/mV
		V _{CL} = 10mV; DEVICE_SETUP3 [3:2] = 01	1.62	1.75	1.94	
		V _{CL} = 10mV; DEVICE_SETUP3 [3:2] = 10	1.85	2	2.22	
		V _{CL} = 10mV; DEVICE_SETUP3 [3:2] = 11	2	2.25	2.5	
	過電流ブランキング 2 スレッシュホルド比: (V _{VIN_K} - V _{SENSE})/CBL2/V _{CL}	V _{CL} = 25mV; DEVICE_SETUP3 [3:2] = 00	1.4	1.5	1.7	
		V _{CL} = 25mV; DEVICE_SETUP3 [3:2] = 01	1.65	1.75	1.92	
		V _{CL} = 25mV; DEVICE_SETUP3 [3:2] = 10	1.9	2	2.2	
		V _{CL} = 25mV; DEVICE_SETUP3 [3:2] = 11	2.1	2.25	2.5	
I _{SENSE}	センス ピン電流	イネーブル、 V _{OUT} = V _{VIN} = V _{VIN_K} = V _{SENSE} = 48V		10	12.2	μA
		イネーブル、 V _{OUT} = 0V、V _{VIN} = V _{VIN_K} = V _{SENSE} = 48V		26	30	
		V _{UVLO/EN} = 0V、V _{OUT} = 0V、 V _{VIN} = V _{VIN_K} = V _{SENSE} = 48V		27	30	
I _{VIN_K}	VIN_K ピンの電流	イネーブル、V _{VIN_K} = 48V、V _{CL} = 25mV V _{VIN_K} - V _{SENSE} = 25mV		285	330	μA
		イネーブル、V _{VIN_K} = 48V、V _{CL} = 25mV V _{VIN_K} - V _{SENSE} = 5mV		265	320	μA
サーキット ブレーカ						
V _{CB}	サーキット ブレーカ スレッシュホルド電圧: (V _{VIN_K} - V _{SENSE})	V _{CL} = 10 mV DEVICE_SETUP2 [7:6] = 01	10	12	15.4	mV
		V _{CL} = 10 mV DEVICE_SETUP1 [3] = 0 DEVICE_SETUP2 [7:6] = 00	17.5	20	24	
		V _{CL} = 10 mV DEVICE_SETUP2 [7:6] = 11	27.9	30	34.3	
		V _{CL} = 10 mV DEVICE_SETUP1 [3] = 1 DEVICE_SETUP2 [7:6] = 00	37.7	40	44.8	
		V _{CL} = 25 mV DEVICE_SETUP2 [7:6] = 01	27.65	30	33.97	
		V _{CL} = 25 mV DEVICE_SETUP1 [3] = 0 DEVICE_SETUP2 [7:6] = 00	47.18	50	55	
		V _{CL} = 25 mV DEVICE_SETUP2 [7:6] = 11	71	75	81.5	
		V _{CL} = 25 mV DEVICE_SETUP1 [3] = 1 DEVICE_SETUP2 [7:6] = 00	95.2	100	107.9	

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{IN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
R_{TCB}	サーキットブ レーカと電流制限比率: $(V_{IN_K} - V_{SENSE})_{CB}/V_{CL}$	$V_{CL} = 10\text{ mV}$ DEVICE_SETUP2 [7:6] = 01	0.92	1.2	1.52	mV/mV
		$V_{CL} = 10\text{ mV}$ DEVICE_SETUP1 [3] = 0 DEVICE_SETUP2 [7:6] = 00	1.67	2	2.37	
		$V_{CL} = 10\text{ mV}$ DEVICE_SETUP2 [7:6] = 11	2.57	3	3.45	
		$V_{CL} = 10\text{ mV}$ DEVICE_SETUP1 [3] = 1 DEVICE_SETUP2 [7:6] = 00	3.47	4	4.53	
	サーキットブ レーカと電流制限比率: $(V_{IN_K} - V_{SENSE})_{CB}/V_{CL}$	$V_{CL} = 25\text{ mV}$ DEVICE_SETUP2 [7:6] = 01	1	1.2	1.39	
		$V_{CL} = 25\text{ mV}$ DEVICE_SETUP1 [3] = 0 DEVICE_SETUP2 [7:6] = 00	1.79	2	2.25	
		$V_{CL} = 25\text{ mV}$ DEVICE_SETUP2 [7:6] = 11	2.72	3	3.34	
		$V_{CL} = 25\text{ mV}$ DEVICE_SETUP1 [3] = 1 DEVICE_SETUP2 [7:6] = 00	3.64	4	4.42	
R_{TSCP}	短絡保護スレッシュホールド比: $(V_{IN_K} - V_{SENSE})_{SCP}/V_{CB}$			1.5		mV/mV
FB ピン						
FB_{TH}	FB スレッシュホールド立ち下がり	$V_{UVLO} = 3V$ 、 $V_{OVLO} = 0V$	2.34	2.48	2.61	V
FB_{HYS}	FB ヒステリシス電流		-19	-21	-23	μA
FB_{LEAK}	オフリーク電流	$V_{FB} = 2.3\text{ V}$			1	μA
TIMER (TIMER ピン)						
V_{TMRH}	上限スレッシュホールド		3.74	3.9	4.1	V
V_{TMRL}	下限スレッシュホールド	再起動サイクル	1.05	1.2	1.3	V
		8 サイクル目終了時の再イネーブル スレッシュホールド		0.3		
I_{TIMER}	挿入時間電流	TIMER ピン = 2V	-4.5	-5	-5.5	μA
	シンク電流、挿入終了時	TIMER ピン = 2V	0.9	1.5	2.1	mA
	フォルト検出電流、定電流タイマ	TIMER ピン = 2V	-69	-75	-83	μA
	フォルトシンク電流、定電流タイマ	TIMER ピン = 2V; DEVICE_SETUP4 [6] = 0	2	2.5	3	μA
		TIMER ピン = 2V; DEVICE_SETUP4 [6] = 1	70	75	83	
	フォルト検出電流、 P^2T タイマ	TIMER ピン = 0.5V、 $(V_{SENSE} - V_{OUT}) \times V_{SENSE} = 20V \times 25mV$; DEVICE_SETUP4 [3:2] = 10 または 11		-62		μA
		TIMER ピン = 0.5V、 $V_{DS} \times V_{SENSE} = 48V \times 5mV$ 。 DEVICE_SETUP4 [3:2] = 10 または 11		-13.8		

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
P ² t スレッシュヨルド	P ² t タイマ スレッシュヨルド電圧	$(V_{SENSE} - V_{OUT}) \times V_{SENSE} = 48V \times 5mV$; DEVICE_SETUP4 [3:2] = 10 または 11	0.9	1	1.1	V

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{IN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
SYNC						
I_{SYNC_LEAK}	SYNC ピンのリーク電流	$V_{SYNC} = V_{VDD}$ 、通常動作		800		nA
I_{SYNC}	シンク電流	$V_{SYNC} = 0.1V$ 、フォルト状態、OVLO high		20		mA
V_{SYNC}	定常状態通知電圧	定常状態、PGD High		V_{VDD}		V
	フォルト通知電圧	フォルト状態、OVLO High		200		mV
パワー グッド (PGD ピン)						
PGD_{VOL}	出力低電圧	$I_{SINK} = 2mA$		120	200	mV
PGD_{IOH}	オフ リーク電流	$V_{PGD} = 90V$			2.5	μA
		$V_{PGD} = V_{VDD}$			1	μA
V_{GS1_PGDH}	PGD high アサート時の $V_{GATE1} - V_{OUT}$ スレッシュホールド		7.5	8.1	8.55	V
V_{GS1_G2L}	GATE2 プルダウン時の $V_{GATE1} - V_{OUT}$ 立ち下がりスレッシュホールド			7.85		V
V_{GS2_PGDH}	PGD high アサート時の $V_{GATE2} - V_{OUT}$ スレッシュホールド			8.1		V
V_{DS_PGDH}	PGD High アサートの時の V_{DS} スレッシュホールド	$V_{SENSE} - V_{OUT}$	1.3	1.9	2.5	V
V_{DS_G2L}	G2 プルダウン時の V_{DS} スレッシュホールド	$V_{SENSE} - V_{OUT}$		2.5		V
SFT_STRT						
$I_{(SFT_STRT, GATE1)}$	ゲート 1 から SFT_STRT への充電電流	$V_{OUT} = V_{SFT_STRT} = 0V$		-22		μA
$R_{(SFT_STRT, OUT)}$	SFT_STRT と OUT の間のスイッチの抵抗	$V_{SFT_STRT} = V_{OUT} + 0.1V$		2		Ω
IMON						
G_{IMON}	トランス コンダクタンス アンプのゲイン ($I_{IMON} : V_{VIN_K} - V_{SENSE}$)	$V_{CL} = 10mV$ 、 $V_{VIN_K} - V_{SENSE} = 10mV$	9.78	10	10.2	$\mu A/mV$
G_{IMON}	トランス コンダクタンス アンプのゲイン ($I_{IMON} : V_{VIN_K} - V_{SENSE}$)	$V_{CL} = 25mV$ 、 $V_{VIN_K} - V_{SENSE} = 25mV$	9.8	10	10.2	$\mu A/mV$
$I_{LKG(IMON)}$	IMON ピンのリーク電流	$V_{IMON} = 3.3V$	-0.35		0.35	μA
FET_FAIL						
V_{GS1_FFTH}	FET_FAIL 検出時の GATE1 V_{GS} スレッシュホールド		3.3	4.1	4.7	V
V_{GS2_FFTH}	FET_FAIL 検出時の GATE2 V_{GS} スレッシュホールド			4.1		V
V_{DS_FFTH}	FET_FAIL 検出時の V_{DS} スレッシュホールド			2		V
V_{SNS_FFTH}	FET_FAIL 検出時の V_{SNS} スレッシュホールド		1.9	2.5	3.2	mV
内部リファレンス						
V_{REF}	リファレンス電圧		2.96	2.97	2.98	V
ADC と AUX						
	分解能			12		ビット
DNL	微分非直線性	ADC のみ	-0.67		1.5	LSB
INL	積分非直線性	ADC のみ	-2.1		2.4	LSB
サンプリング レート	秒あたりのサンプル数	すべてのチャネル		250		kHz
$t_{ACQUIRE}$	アキュイジション時間と変換時間の合計	すべてのチャネル		4		μs

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
t_{RR}	アクイジション ラウンドロビン時間	全チャネルのサイクル動作		20		us
I_{AUX_LK}	AUX のリーク電流	$V_{AUX} = 3V$ 、通常動作			500	nA

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{IN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
テレメトリ (遠隔測定) の精度						
I _{IN-ACC}	入力電流の絶対精度	V _{CL} = 10mV、V _{VIN_K} - V _{SENSE} = 10mV	-3		3	%
		V _{CL} = 10mV、V _{VIN_K} - V _{SENSE} = 10mV、0°C ≤ T _J ≤ 85°C	-2.5		2.5	
		V _{CL} = 10mV、V _{VIN_K} - V _{SENSE} = 20mV、ADC フル スケール = 2xV _{CL}	-2		2	
		V _{CL} = 10mV、V _{VIN_K} - V _{SENSE} = 20mV、ADC フル スケール = 2xV _{CL} 、0°C ≤ T _J ≤ 85°C	-1.5		1.5	
		V _{CL} = 25mV、V _{VIN_K} - V _{SENSE} = 25mV	-1.22		1.22	
		V _{CL} = 25mV、V _{VIN_K} - V _{SENSE} = 25mV、0°C ≤ T _J ≤ 85°C	-0.95		0.95	
		V _{CL} = 25mV、V _{VIN_K} - V _{SENSE} = 5mV、0°C ≤ T _J ≤ 85°C	-4.7		4.7	
		V _{CL} = 25mV、V _{VIN_K} - V _{SENSE} = 50mV、ADC フル スケール = 2xV _{CL}	-1.4		1.4	
		V _{CL} = 25mV、V _{VIN_K} - V _{SENSE} = 50mV、ADC フル スケール = 2xV _{CL} 、0°C ≤ T _J ≤ 85°C	-1.2		1.2	
		V _{ACC}	VIN、VOUT の絶対精度	V _{VIN} 、V _{VOUT} = 48V	-1.18	
V _{VIN} 、V _{VOUT} = 48V、0°C ≤ T _J ≤ 85°C	-1				1	
V _{VIN} 、V _{VOUT} = 12V	-1.64				1.64	
Vaux の絶対精度	VAUX = 2.8V		-0.47		0.47	
	VAUX = 2.8V、0°C ≤ T _J ≤ 85°C		-0.36		0.36	
P _{IN-ACC}	入力電力精度、V _{CL} = 10mV、ADC フル スケール = 1xV _{CL}	V _{VIN} = 48V、V _{CL} = 10mV、V _{VIN_K} - V _{SENSE} = 10mV、	-3.62		3.62	%
		V _{VIN} = 48V、V _{CL} = 10mV、V _{VIN_K} - V _{SENSE} = 10mV、0°C ≤ T _J ≤ 85°C	-3		3	
	入力電力精度、V _{CL} = 25mV、ADC フル スケール = 1xV _{CL}	V _{VIN} = 48V、V _{CL} = 25mV、V _{VIN_K} - V _{SENSE} = 25mV、	-2		2	
		V _{VIN} = 48V、V _{CL} = 25mV、V _{VIN_K} - V _{SENSE} = 25mV、0°C ≤ T _J ≤ 85°C	-1.65		1.65	
E _{IN} 絶対エラー	5ms 間隔での累算エネルギー	V _{CL} = 10mV、V _{VIN} = 48V、V _{VIN_K} - V _{SENSE} = 10mV、ADC フル スケール = 1xV _{CL} 、0°C ≤ T _J ≤ 85°C		±3		%
		V _{CL} = 25mV、V _{VIN} = 48V、V _{VIN_K} - V _{SENSE} = 25mV、ADC フル スケール = 1xV _{CL} 、0°C ≤ T _J ≤ 85°C		±2		
リモート ダイオード温度センサ						

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{VIN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
T_{ACC}	ローカル ダイオード使用時の温度精度	$25^{\circ}C \leq T_A \leq 85^{\circ}C$	2			$^{\circ}C$
	リモート ダイオードの分解能		12			ビット
I_{DIODE}	外部ダイオードの電流ソース	High レベル	-228	-250	-325	μA
		Low レベル	-9	-10	-12.5	μA
	ダイオードの電流比		23	25	27	

6.5 電気的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $V_{IN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
PMBus ピンのスレッショルド (SMBA、SDA、SCL)						
V _{PULLUP_PMBus}	PMBus インターフェイスのプルアップ		1.62		5	V
C _{PMB_BUS}	PMBus ピン容量- SCL				10	pF
	PMBus ピン容量- SDAI				10	
	PMBus ピン容量- SDAO				10	
V _{IL}	SCL 入力ロジック low				0.85	V
V _{IH}	SCL 入力ロジック high		1.25			V
V _{IL}	SDAI 入力ロジック low				0.85	V
V _{IH}	SDAI 入力ロジック high		1.25			V
V _{OL}	Low レベル出力電圧 - SDAO	電源からの I _{OL} = 20mA			0.4	V
I _{LEAK}	入力リーク電流 (SCL)	SCL = 5V			1	μA
	入力リーク電流 (SDAI)	SDAI = 5V			1	
	入力リーク電流 (SDAO)	SDAO = 5V			1	
	入力リーク電流 (SMBA)	SMBA = 5V			1	
アドレス選択 (ADR0 / ADR1 / ADR2)						
V _{ADRx}	ADR0、ADR1、ADR2 ピンの電圧	ADRx ピンのフローティング		1.63		V
構成ピンのスレッショルド (CL、RETRY)						
CL _{TH}	スレッショルド電圧			2.6		V
RETRY _{TH}	スレッショルド電圧			2.6		V
I _{LEAK}	入力リーク電流	CL、RETRY = 5V		0.06	0.15	μA

6.6 タイミング要件

特に記述のない限り、次の条件が適用されます。 $V_{IN} = 48V$ 、 $-40^{\circ}C < T_J < 125^{\circ}C$ 、 $V_{UVLO/EN} = 3V$ 、 $V_{OVLO} = 0V$ 、 $R_{PWR} = 20k\Omega$

パラメータ		テスト条件	最小値	標準値	最大値	単位
$UVLO_{DEL}$	UVLO 遅延	$V_{UVLO/EN} > UVLO_{TH}$ から GATE high へ	20	28	35	μs
		$V_{UVLO/EN} < UVLO_{TH}$ から GATE low へ	4	7	10	μs
$OVLO_{DEL}$	OVLO 遅延	$V_{OVLO} < OVLO_{TH}$ から GATE high へ	20	28	35	μs
		$V_{OVLO} > OVLO_{TH}$ から GATE low へ	4	7	10	μs
PGD_{DEL}	パワー グッド アサーション遅延、 $V_{GS2} \uparrow$ から PGD \uparrow	$V_{GS1} > 8V$ 、 $V_{FB} = 3V$ 、 $V_{DS} < 2V$ 、 $V_{GS2} > 8V \sim PGD$ high		5		μs
	パワー グッド アサーション遅延、 $V_{FB} \uparrow$ から PGD \uparrow	$V_{GS1} > 8V$ 、 $V_{GS2} > 8V$ 、 $V_{DS} < 2V$ 、 $V_{FB} > V_{FBTH}$ から PGD high へ		0.75	3	
	V_{FB} low から PGD デアサートまでの遅延	$V_{FB} < V_{FBTH}$ から PGD low まで		0.6	1	
$t_{GATE2DEL}$	GATE2 ターン オン遅延	$V_{DS} < 2V$ から GATE2 High まで		22		μs
	GATE2 ターン オフ遅延	$V_{DS} > 2V$ から GATE2 low まで		2.5		
t_{CL}	電流制限の応答時間	t_{CBL1} および t_{CBL2} ブランキング タイマは満了、 $V_{IN} - V_{SENSE}$ は 0 \sim 80mV に変化、 $V_{CL} = 50mV$		12	30	μs

6.6 タイミング要件 (続き)

特に記述のない限り、次の条件が適用されます。V_{VIN} = 48V、-40°C < T_J < 125°C、V_{UVLO/EN} = 3V、V_{OVLO} = 0V、R_{PWR} = 20kΩ

パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{CB}	サーキット ブレーカの応答時間	V _{VIN_K} - V _{SENSE} を 0mV から 150mV にステップアップし、GATE low、V _{CL} = 50mV、DEVICE_SETUP2 [0] = 0、DEVICE_SETUP1 [3] = 0		0.27	0.8	μs
t _{SCP}	SCP 応答時間	V _{VIN_K} - V _{SENSE} を 0mV から 225mV にステップアップし、GATE low、V _{CL} = 25mV、DEVICE_SETUP1 [3] = 0		0.45	0.8	μs
t _{FAULT_DELAY}	フォルトから GATE low の遅延	V _{TIMER} > V _{TMRH} から GATE low まで		10	14	μs
t _{SYNC}	VDD ~ 0V	C _{SYNC} = 0nF、V _{OVLO} > OVLO _{TH} から SYNC low へ		5.5		μs
t _{SYNC}	0V ~ VDD	C _{SYNC} = 0nF、V _{OVLO} < OVLO _{TH} から SYNC high へ		5		μs
t _{BLTIMER1}	ブランキング タイマ 1 範囲		0		95	ms
t _{BLTIMER2}	ブランキング タイマ 2 範囲		0		95	ms
t _{WD}	ウォッチドッグ タイマ 範囲		9.5		9500	ms
t _{RETRY}	デジタル再試行遅延範囲		9.5		95000	ms
t _{INSDLE}	デジタル挿入遅延範囲		0.95		950	ms

6.7 PMBus インターフェイスのタイミング特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
PMBus タイミング特性						
PMB _{CLKR}	PMBus クロック周波数範囲	PMBus クロック要件	0.05		1	MHz
t _{PMB-BUF}	STOP 条件と START 条件間の PM バス開放時間		0.5			μs
t _{PMB-HD-STA}	(繰り返し) START 条件の後のホールド時間		0.26			μs
t _{PMB-SU-STO}	STOP 条件のセットアップ時間		0.26			μs
t _{PMB-HD-DAT}	SDA のホールド時間		0			μs
t _{PMB-SU-DAT}	SDA のセットアップ時間		50			ns
t _{PMB-TIMEOUT}	SCLK low タイムアウト		25		35	ms
t _{PMB-LOW}	SCLK Low 時間		0.5			μs
t _{PMB-HIGH}	SCLK High 時間		0.26		50	μs
t _{R-PMB}	SDA/SCLK 立ち上がり時間 (V _{IL(MAX)} - 150 mV ~ V _{IH(MIN)} + 150 mV)	100 kHz クラス			300	ns
		400 kHz クラス			300	ns
		1000 kHz クラス			120	ns
t _{F-PMB}	SDA/SCLK 立ち下がり時間、 (V _{IH(MIN)} + 150 mV ~ V _{IL(MAX)} + 150 mV)	100 kHz クラス			1000	ns
		400 kHz クラス			300	ns
		1000 kHz クラス			120	ns

6.8 代表的特性

特に記述のない限り、次の条件が適用されます。T_J = 25°C、V_{IN} = 48V。すべてのグラフは接合部温度を示しています。

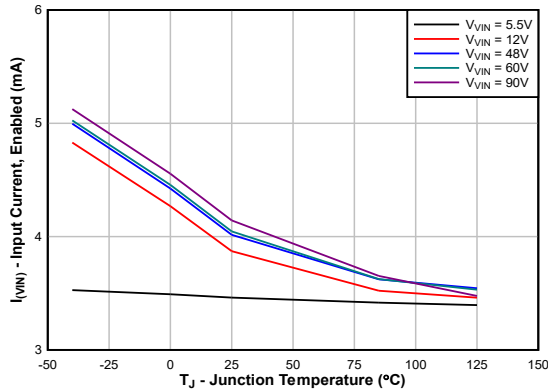


図 6-1. VIN ピン電流と V_{VIN} および T_J との関係

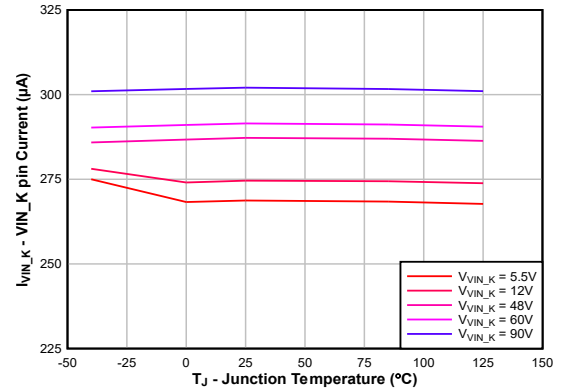


図 6-2. VIN_K ピン電流と V_{VIN} および T_J との関係

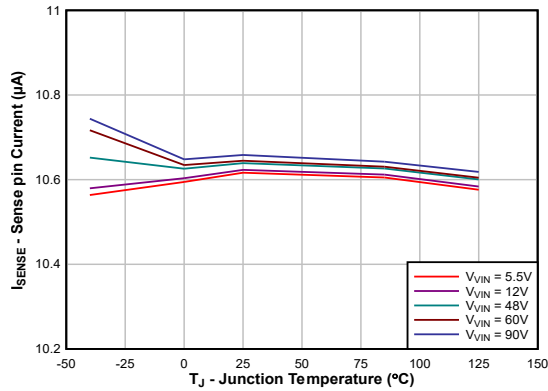


図 6-3. SENSE ピン電流と V_{VIN} および T_J との関係

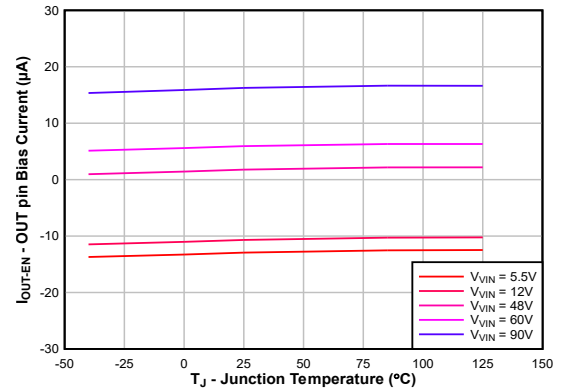


図 6-4. OUT バイアス ピン電流、有効と V_{VIN} および T_J との関係

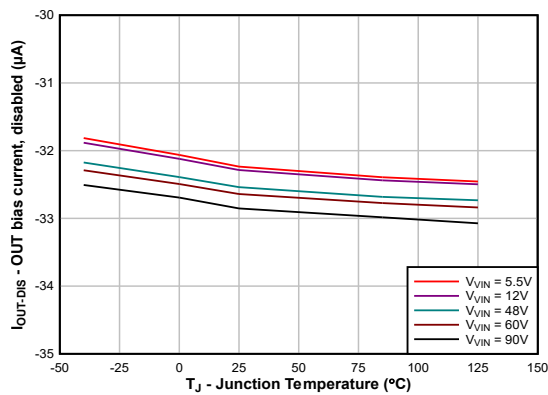


図 6-5. OUT バイアス 電流、無効と V_{VIN} および T_J との関係

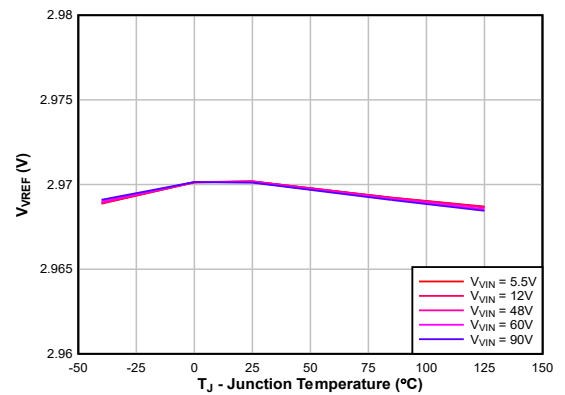


図 6-6. VREF 電圧と V_{VIN} および T_J との関係

6.8 代表的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 48\text{V}$ 。すべてのグラフは接合部温度を示しています。

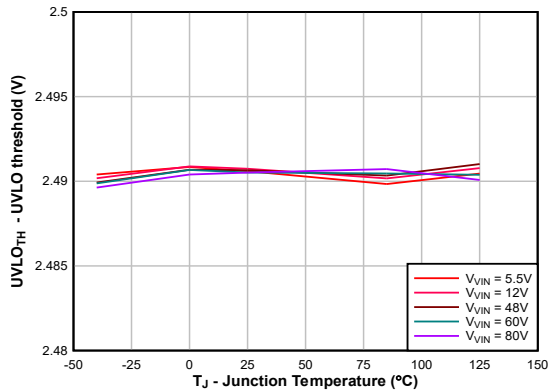


図 6-7. UVLO スレッシュホールドと V_{IN} および T_J との関係

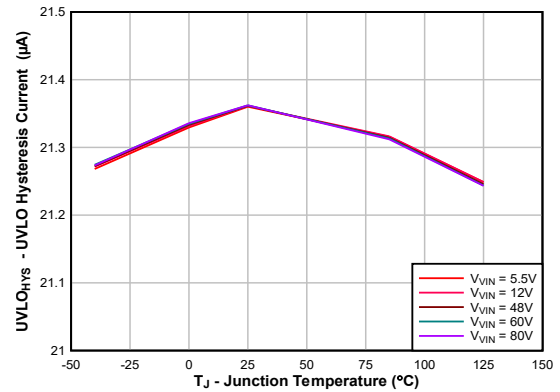


図 6-8. UVLO ヒステリシス電流と V_{IN} および T_J との関係

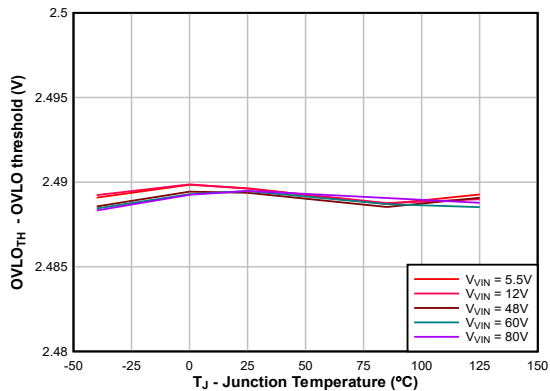


図 6-9. OVLO スレッシュホールドと V_{IN} および T_J との関係

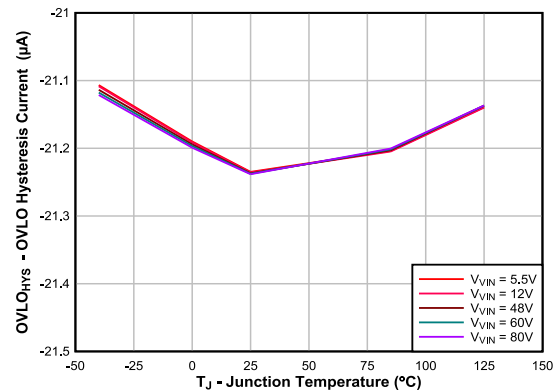


図 6-10. OVLO ヒステリシス電流と V_{IN} および T_J との関係

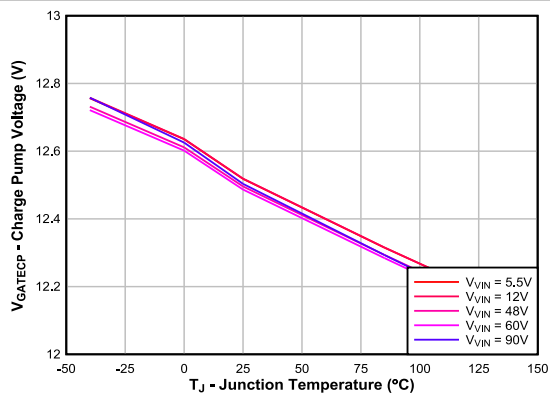


図 6-11. GATE1 電圧と V_{IN} および T_J との関係

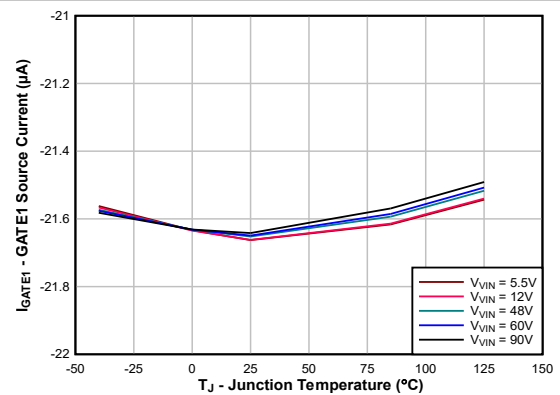


図 6-12. GATE1 ソース電流と V_{IN} および T_J との関係

6.8 代表的特性 (続き)

特に記述のない限り、次の条件が適用されます。T_J = 25°C、V_{IN} = 48V。すべてのグラフは接合部温度を示しています。

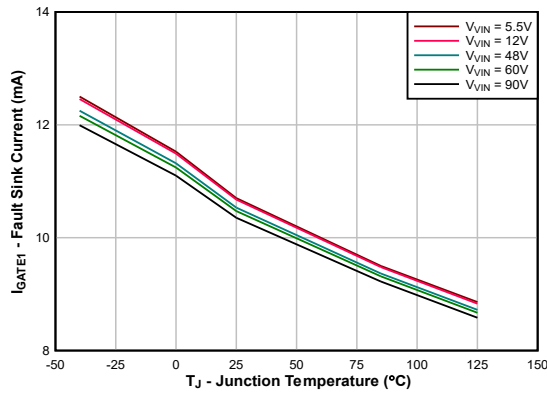


図 6-13. GATE1 シンク電流と V_{IN} および T_J との関係

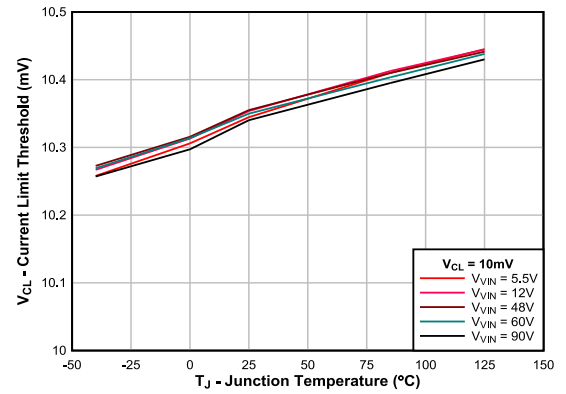


図 6-14. 電流制限スレッシュホールドと V_{IN} および T_J との関係

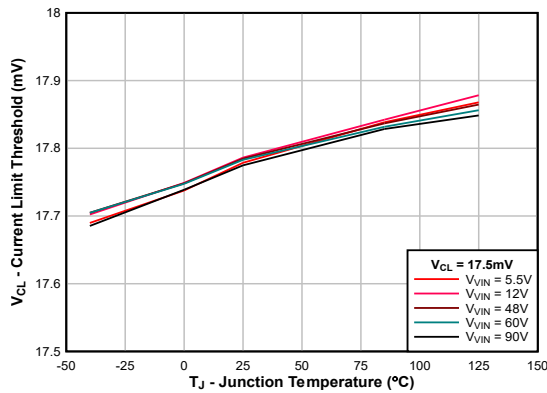


図 6-15. 電流制限スレッシュホールドと V_{IN} および T_J との関係

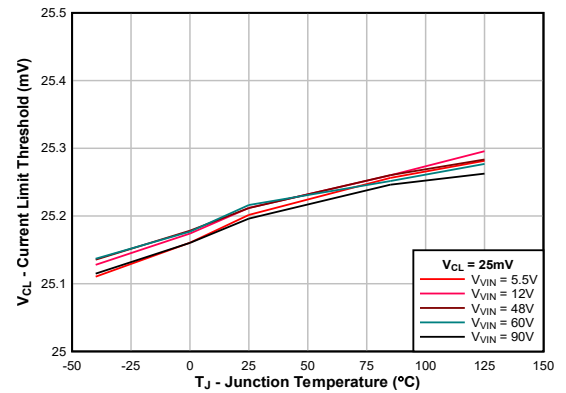


図 6-16. 電流制限スレッシュホールドと V_{IN} および T_J との関係

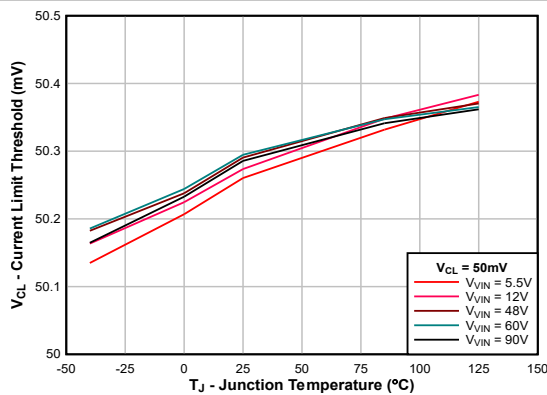


図 6-17. 電流制限スレッシュホールドと V_{IN} および T_J との関係

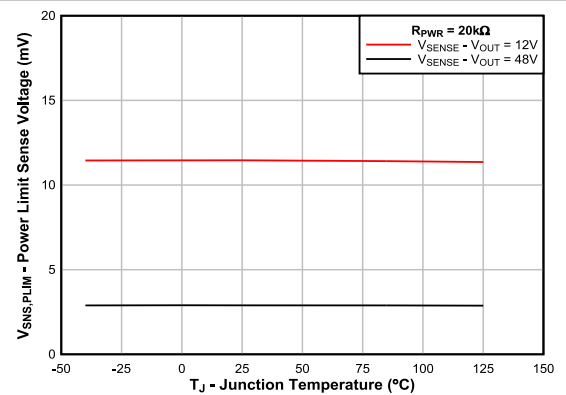


図 6-18. 電力制限スレッシュホールドと V_{IN} および T_J との関係

6.8 代表的特性 (続き)

特に記述のない限り、次の条件が適用されます。 $T_J = 25^\circ\text{C}$ 、 $V_{IN} = 48\text{V}$ 。すべてのグラフは接合部温度を示しています。

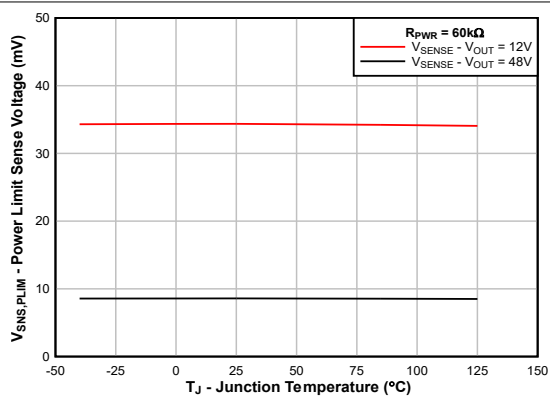


図 6-19. 電力制限スレッシュホールドと V_{IN} および T_J の関係

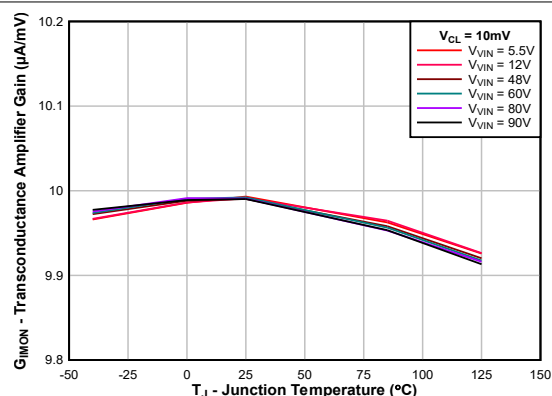


図 6-20. G_{IMON} と V_{IN} および T_J の関係

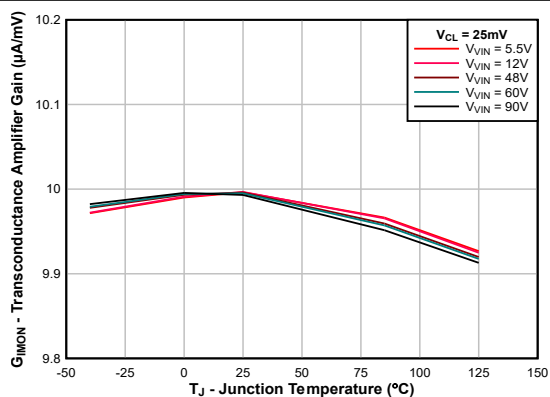


図 6-21. G_{IMON} と V_{IN} および T_J の関係

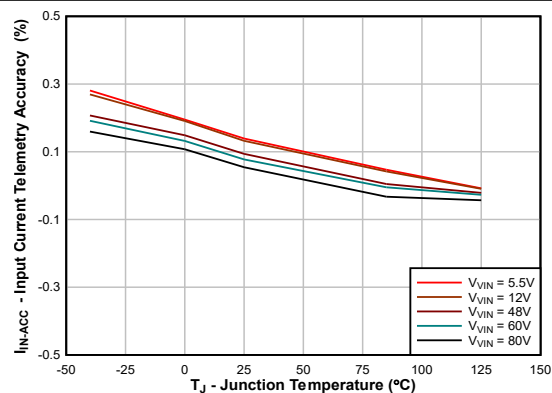


図 6-22. 入力電流遠隔測定精度と V_{IN} および T_J の関係

7 詳細説明

7.1 概要

LM5066Hx は、12V、24V、48V のシステムに対し、包括的なホットスワップ制御と電力監視機能を提供します。インライン保護回路は、稼働中のバックプレーンにカードを挿入した際の突入電流を制限し、電圧の低下を防ぎ、接続されている負荷への dV/dt の制御を行います。これにより、意図しないリセットを回避し、他のシステムコンポーネントへの影響を最小限に抑えます。本デバイスでは、カードを取り外した際の制御されたシャットダウンも可能になります。

LM5066Hx は、プログラム可能な電流制限に加えて、MOSFET の最大消費電力を監視および制限して、デバイスの安全動作領域 (SOA) 内での動作を保ちます。拡張された電流または電力制限条件により MOSFET デバイスのシャットダウンがトリガされます。トリガの再試行オプションを構成できます (なし、1、2、4、8、16、または無限回)。サーキットブレーカ機能により、重大な過電流状態を検出した際に MOSFET を迅速にシャットダウンできます。プログラマブルな低電圧誤動作防止 (UVLO) および過電圧誤動作防止 (OVLO) 回路により、システム入力電圧が目的の動作範囲外になると、LM5066Hx はシャットダウンされます。

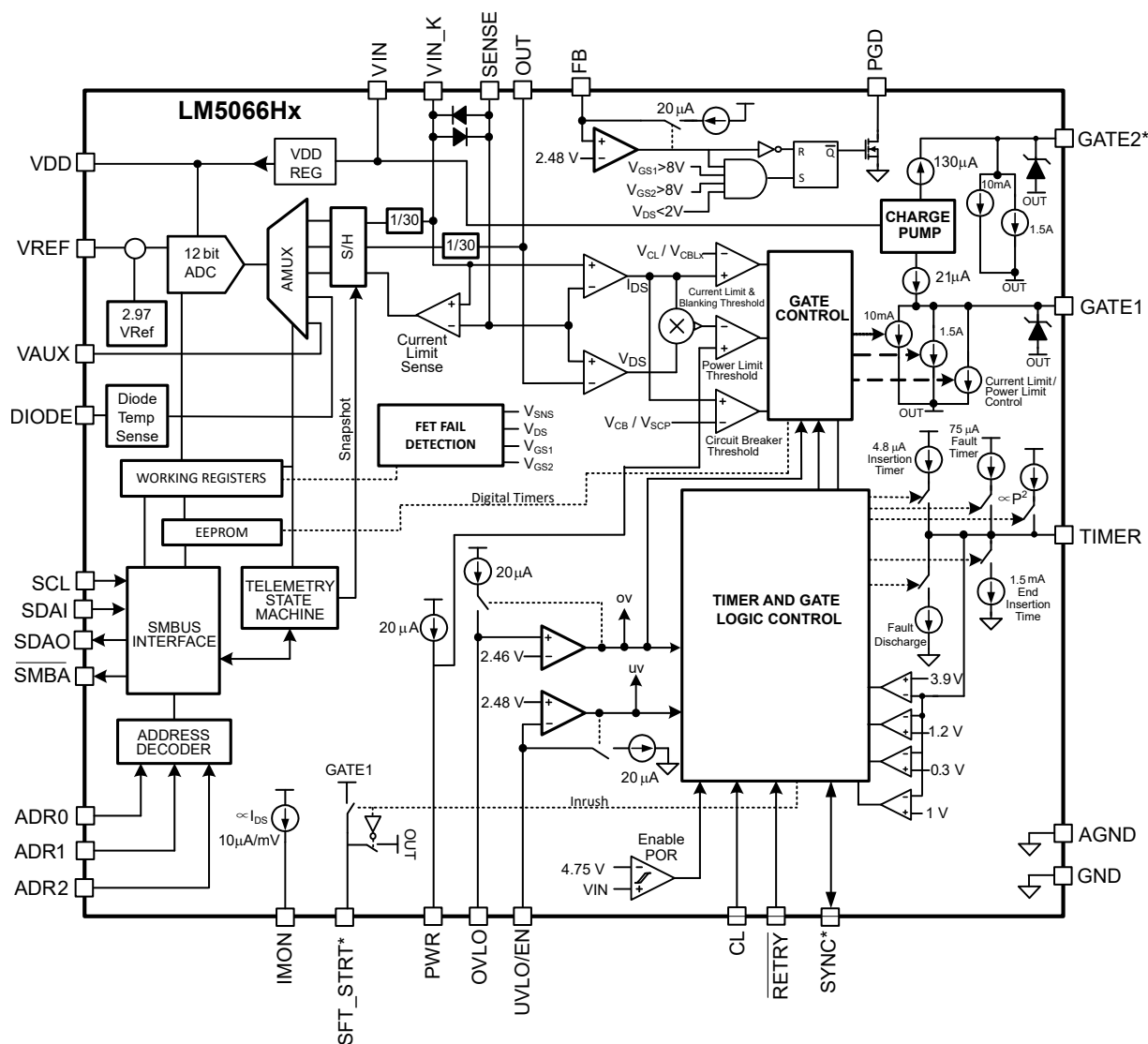
包括的な構成オプションは、PMBus®インターフェイスを介して利用することも、内部の EEPROM に保存して電源投入時にホストの介入なしで自律動作として実現することもできます。包括的なテレメトリ機能として、入力電圧、出力電圧、入力電流、入力電力、温度、補助入力 of 監視が備わっています。このデバイスは、入力電圧、電流、電力、温度ピークを特長としており、主要パラメータの平均化機能をプログラム可能です。監視対象のパラメータに対する警告スレッシュホールドはプログラム可能であり、PMBus インターフェイス経由で SMBA ピンをトリガできます。高度なテレメトリ機能には、高速 ADC サンプルバッファリング (「デジタルオシロスコープ」) やブラックボックス フォルト記録が含まれ、デバッグが簡素化され、予防保守が可能になります。

内蔵の高精度高帯域幅アナログ負荷電流モニタにより、定常状態と過渡状態の両方で負荷電流を高精度で測定できるため、Intel PSYS などの高度な動的プラットフォーム電力管理手法の利用が容易になり、安全性を損なうことなくシステムの電力使用量とスループットを最適化できます。

LM5066H2 ではデュアルゲートドライバアーキテクチャが採用されており、複数のホットスワップ FET を必要とする大電力アプリケーションにおいて、基板面積を最適化し、部品コストを低減できます。1 次側ゲートドライバ (GATE1) は、フォルトイベント中の起動、電流制限、電力制限など要求の厳しい条件に対応できるように特別に設計された、単一の堅牢な SOA FET を制御します。2 次側ゲートドライバ (GATE2) は、メイン FET が完全強化に達した後のみアクティブになるため、システム設計者は広範な SOA 機能を必要とせずに、低 $R_{DS(ON)}$ 特性のみに基づいて 2 次側 FET を選択できます。このアーキテクチャにより、部品点数とボード面積が大幅に低減され、信頼性の高いシステム保護が維持されます。このデバイスの $100\mu A$ のソース電流能力により、過渡条件が発生したときに迅速に回復し、隣接カードが取り外されたときなどのシステムリセットを防止できます。

LM5066H2 には高度なソフトスタートコンデンサ切断機能が組み込まれており、制御されたスタートアップシーケンシングと、通常動作時にソフトスタートコンデンサを自動的に接続解除します。この機能により、過渡応答性能を犠牲にせずに、より小型のホットスワップ FET を使用することができ、システム設計のいっそうの最適化が可能になります。本デバイスは、Gate1 ピンと GATE2 ピンの両方に接続された外部 MOSFET の損傷を検出するための包括的な診断機能を備えているため、システムの信頼性が向上し、トラブルシューティングが容易になります。

7.2 機能ブロック図



* Pin available in LM5066H2 only

7.3 機能説明

7.3.1 電流制限

LM5066Hx は、10mV ～ 50mV の範囲の 8 つのプログラム可能なスレッシュホールドを使用して電流制限保護を提供します。センス抵抗 R_{SNS} の両端 (VIN_K ピンと SENSE ピンの間) の電圧が選択したスレッシュホールドを超えると、電流制限がアクティブになります。CL ピンを使用して 2 つのスレッシュホールドを直接設定できます。CL が VDD に接続されているときは 25mV、CL が GND に接続されているときは 50mV に設定されます。すべての 8 つ (8) のスレッシュホールドは、PMBus インターフェイスを介して DEVICE_SETUP1 および DEVICE_SETUP2 レジスタをプログラムすることで利用できます。

過電流イベント中、このデバイスでは過電流ブランキングと電流制限の 2 つの保護モードが提供されます。これらのモードでは、構成に基づいて個別または連続的な動作が可能です。

過電流ブランキング モードでは、サーキット ブレーカ スレッシュホールド (V_{CB}) を下回っている場合に、設定時間を制限することなく負荷電流の通過が許されます。LM5066Hx は、2 つの過電流ブランキング スレッシュホールドと、個別のタイマ機能を備えています。

- 中程度の過電流に対して、 V_{CBI1} とタイマ t_{CBI1} の組み合わせ

- 大きい過電流に対して、 V_{CBL2} とタイマ t_{CBL2} の組み合わせ

これらのスレッシュホールドとタイマは、**DEVICE_SETUP3** および **OC_BLANKING_TIMERS** レジスタで構成します。通常、 V_{CBL1} を V_{CL} より高く、 V_{CBL2} を V_{CBL1} より高く設定します。 V_{CL} と V_{CBL2} の間の負荷電流の場合、 t_{CBL1} タイマがアクティブになります。 V_{CBL1} と V_{CBL2} の間の負荷電流の場合、 t_{CBL2} タイマがアクティブになります。

電流が期限切れになる前にそれぞれのスレッシュホールドを下回ると、タイマがリセットされます。過負荷が長時間続いていずれかのタイマが満了すると、デバイスは電流制限モードに遷移します。LM5066H2 の場合は、いずれかのタイマが満了すると **GATE2** が直ちにオフになります。 t_{CBL1} と t_{CBL2} を $0\mu s$ に設定すると、過電流ブランキングモードを無効化できます。

電流制限モードでは、**GATE1** によって駆動される MOSFET を流れる電流が設定された電流制限スレッシュホールドに制限されるように、ゲート電圧が制御されます。電流制限中にフォルトタイマがアクティブになります。フォルトタイマがタイムアウトする前に、負荷電流が電流制限スレッシュホールドを下回ると、通常動作が再開されます。**C_{TMR}** で設定されたフォルト タイマアウト時間を超えても電流制限が持続する場合、**GATE1** がオフになります。電流制限は、**DEVICE_SETUP3** のビット 7 を設定することで無効化できます。ディセーブルの場合、いずれかのブランキング タイマが満了すると、ブランキング フェーズの後に、**GATE1** と **GATE2** の両方がオフになります。電流制限フォルトが発生すると、デバイスは **STATUS_INPUT** (7Ch)、**STATUS_WORD** (79h)、および **DIAGNOSTIC_WORD** (E1h) レジスタのフォルトフラグを設定し、**SMBA** ピンをアサートします。**SMBA** 信号は、**ALERT_MASK** (D8h) レジスタを使用してディセーブルできます。信頼性の高い動作を確保するため、電流制限制御ループの不安定性を避けるため、**R_{SNS}** 抵抗の値が $200m\Omega$ を超えないようにする必要があります。

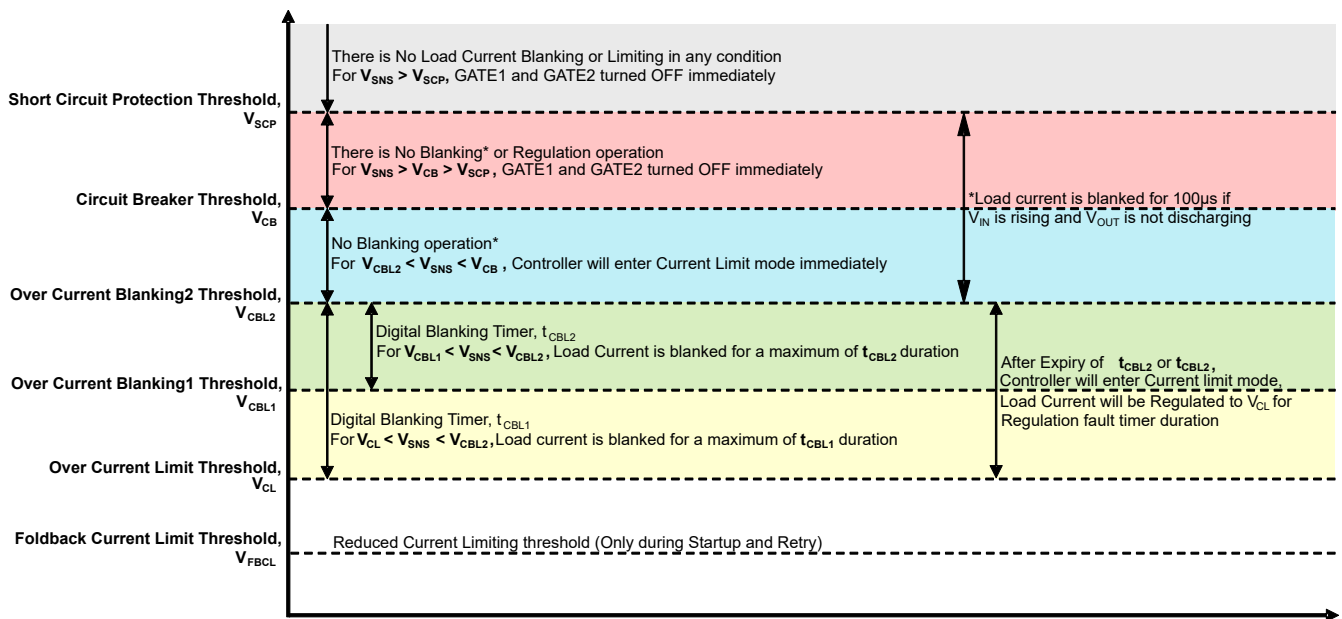


図 7-1. 電流制限、ブランキング、サーキット ブレーカ スレッシュホールド

表 7-1. 電流制限、フォールドバック電流制限、過電流ブランキング、サーキット ブレーカ、およびその他のスレッシュホールド設定

パラメータ	構成可能なスレッシュホールド数	スレッシュホールドの値	アナログ / デジタル
過電流制限スレッシュホールド、 V_{CL}	8	10mV、12.5mV、15mV、17.5mV、20mV、22.5mV および 25mV、50mV	アナログ
過電流ブランキング 1 スレッシュホールド、 V_{CBL1}	4	$1.25 \times V_{CL}$ 、 $1.5 \times V_{CL}$ 、 $1.75 \times V_{CL}$ 、 $2 \times V_{CL}$	アナログ
過電流ブランキング 2 スレッシュホールド、 V_{CBL2}	4	$1.5 \times V_{CL}$ 、 $1.75 \times V_{CL}$ 、 $2 \times V_{CL}$ 、 $2.25 \times V_{CL}$	アナログ

表 7-1. 電流制限、フォールドバック電流制限、過電流ブランキング、サーキット ブレーカ、およびその他のスレッショルド設定 (続き)

パラメータ	構成可能なスレッショルド数	スレッショルドの値	アナログ / デジタル
サーキット ブレーカ スレッショルド (V_{CB})	4	$1.2 \times V_{CL}$, $2 \times V_{CL}$, $3 \times V_{CL}$, $4 \times V_{CL}$	アナログ
短絡保護スレッショルド、 V_{SCP}	1	$1.5 \times V_{CB}$	アナログ
スタートアップ時のフォールドバック係数	3	$0.05 \times V_{CL}$, $0.1 \times V_{CL}$	アナログ
過電流ブランキング Timer1	16	0ms ~ 95ms	デジタル
過電流ブランキング Timer2	16	0ms ~ 9.5ms, 95ms	デジタル
サーキット ブレーカのブランキング時間	1	100us	アナログ
レギュレーション タイマ (定電流タイマ / P^2t タイマ)	TIMER ピンで設定	C_{TIMER} を使用して構成可能 最大値: 0ms ~ 95ms	アナログ
P^2t タイマ — 挿入タイマ	4	0.95ms ~ 950ms	デジタル
P^2t タイマ — 再試行タイマ	16	9.5ms ~ 95s	デジタル
起動 / 再試行中のウォッチドッグ タイマー	16	9.5ms ~ 9.5s	デジタル

7.3.2 フォールドバック電流制限

LM5066Hx は、起動時の電流フォールドバック機能を備えており、電流を通常の電流制限スレッショルドの 5% または 10% に制限します。この機能により、GATE1 ピンまたは SFT_STRT ピンに外付け dV/dt コンデンサを追加することなく、容量性負荷への安全な起動が可能です。フォールドバック係数は、DEVICE_Setup3 レジスタのビット 4:5 を使用して選択でき、不要な場合は同じレジスタでこの機能を無効化できます。

ウォッチドッグ タイマ機能は、ホット スワップが所定時間内に起動するかどうかを監視します。タイマの期間は WD_CONFIG レジスタを介して 10ms ~ 10s の範囲でプログラム可能で、想定される起動時間よりも長く設定する必要があります。GATE1 に接続された MOSFET は、起動時の安定動作を確保するため、ウォッチドッグ タイマ期間全体にわたってフォールドバック電流を処理できるように選択する必要があります。

7.3.3 ソフト スタート切断 (SFT_STRT)

LM5066H2 は、SFT_STRT ピンと GND の間に接続されたコンデンサを使用して出力コンデンサへの突入電流を制御する、高度なソフト スタート メカニズムを備えています。この構成では、次の式に基づいてスタートアップ電流を精密に制御できます。

LM5066H2 では、 dV/dt コンデンサをゲートに直接接続する従来型のホットスワップ コントローラとは異なり、GATE1 ピンと SFT_STRT ピンの間のスイッチング アーキテクチャが実装されています。この設計には、GATE1 と SFT_STRT の間の切断スイッチと、SFT_STRT と OUT の間の放電スイッチが含まれます。初期のホット プラグおよび挿入遅延中の場合、SFT_STRT から OUT へのスイッチが閉じている間は、GATE1 から SFT_STRT へのスイッチは開放状態のままになります。スタートアップ中は、SFT_STRT ピンを GATE1 に接続してスルーレートを制御します。通常動作が開始すると、SFT_STRT ピンは GATE1 から切断され、OUT に接続されます。

このアーキテクチャは、従来の設計に存在する複数の問題を解決します。定常状態での電流または電力制限時の低速応答を防止し、サーキット ブレーカや短絡保護イベント時のゲートターンオフの遅延を回避し、出力電圧をさらに押し下げる可能性のある誤ったサーキット ブレーカ障害が発生した後の即時再試行による低速ターンオンを排除します。

7.3.4 サーキット ブレーカ

LM5066Hx は、複数のスレッショルド オプションを備えたプログラマブルなサーキット ブレーカ (CB) 保護を実現しています。サーキット ブレーカ スレッショルドは、DEVICE_SETUP1 および DEVICE_SETUP2 レジスタをプログラムすることにより、電流制限のしきい値として 1.2x、2x、3x、または 4x に構成できます。この機能は、短絡などにより、センス抵抗

(R_{SNS}) を通る電流が電流制限ループの応答前にサーキット ブレーカのスレッシュホールドを超える可能性がある場合について、急激な電流増加に対する保護を提供します。

サーキットブレーカのスレッシュホールドを上回る値になると、1.5A の強いプルダウン電流によって、GATE1 と GATE2 の両方が素早くオフになります。必要に応じて、プルダウン電流を解放したうえで GATE1 をイネーブルにすることにより、DEVICE_SETUP4 レジスタのビット 7 を使用して、30 μ s グリッチ除去時間の直後に再試行するようにデバイスを構成できます。この即時の再試行中ゲート電圧は、必要に応じて、dV/dt、電流制限、または電力制限機能により制御されます。過電流または電力制限が継続する場合は、レギュレーション タイマが作動します。制限条件が解消する前にタイマが 3.9V に達した場合、10mA または 1.5A のプルダウン電流を使用して GATE1 がオフになります。即時再試行中、制限された 21 μ A のソース電流と、GATE1 または SFT_STRT ピンに接続された外部 dV/dt コンデンサによって、GATE1 のターンオンを遅くすることができます。サーキット ブレーカの誤トリップ後に出力電圧回復速度を向上させるため、本デバイスには高速回復機能が搭載されており、dV/dt コンデンサ接続をディセーブルにしたり、GATE1 とともに GATE2 をイネーブルにしたりできます。この高速回復ロジックは、DEVICE_SETUP2 レジスタのビット 1 を使用してイネーブルまたはディセーブルできます。

共通のバックプレーン (ブレードサーバーや通信機器など) に複数のホットプラグ対応カードが搭載されているシステムの場合、電源過渡により、サーキットブレーカが誤ってトリガされるほどの大きさの電流スパイクが発生する可能性があります。不要なトリップを防止するために、LM5066Hx には保護アルゴリズムが実装されており、100 μ s のサーキットブレーカスレッシュホールドをブランクにします。これにより、システムをシャットダウンせずに過渡電圧を安定化できます。このブランピング期間の間、固定の短絡保護 (SCP) スレッシュホールド (サーキットブレーカ スレッシュホールドの 1.5 倍) はアクティブのままになり、深刻な過電流イベントからの保護が提供されます。この SCP スレッシュホールドを超えると、デバイスは 1.5A プルダウンで両方のゲートをオフにします。この電源過渡ブランピング機能は、DEVICE_SETUP2 レジスタのビット 0 を使用してイネーブルまたはディセーブルできます。

サーキットブレーカ イベントは、ALERT_MASK (D8h) レジスタによる無効化がない限り、STATUS_OTHER (7Fh)、STATUS_MFR_SPECIFIC (80h)、および DIAGNOSTIC_WORD (E1h) レジスタのフォルトフラグを設定し、SMBA ピンをアサートします。サーキットブレーカの構成は、DEVICE_SETUP (D9h) レジスタを使用して変更できます。

7.3.5 電力制限

LM5066Hx は、外部 FET が安全動作領域 (SOA) を超えて動作しないように保護する、MOSFET パワーリミット機能を備えています。この機能は、Gate1 によって駆動される MOSFET のドレインソース間電圧 (SENSE から OUT へ) と、センス抵抗 R_{SNS} (VIN_K から SENSE へ) を流れるドレイン電流の両方を測定することで、消費電力を監視します。電力制限スレッシュホールドは、PWR ピンの抵抗を使用して設定します。

電力損失がスレッシュホールドに達すると、デバイスは GATE2 をオフにして GATE1 電圧を調整し、Q1 電流をレギュレートします。電力制限中は、フォルトレギュレーション タイマが作動します。C_{TMR} コンデンサにより設定されたフォルトタイムアウト期間を超えても電力制限状態が続いた場合、Gate1 はオフになります。このイベントにより、STATUS_INPUT (7Ch) レジスタの IIN_OC フォルトビット、STATUS_WORD (79h) レジスタの入力ビット、および DIAGNOSTIC_WORD (E1h) レジスタの IIN_OC / PFET_OP_FAULT ビットが設定されます。SMBA ピンは、ALERT_MASK (D8h) レジスタによってディセーブルになっていない限り、アサートされます。

入力電圧がステップ変化する可能性のあるアプリケーション (45V ~ 55V など) 向けに、このデバイスには電力制限ブランピングモードが搭載されています。通常動作中、V_{DS} が上昇するにつれて、定電力制限プロファイルでは電流制限スレッシュホールドが低下します。これにより、高負荷時はフォルトタイム期間全体にわたってデバイスが電力制限モードに維持され、FET がシャットダウンされる可能性があります。電力制限ブランピングは、V_{DS} が V_{PLIM,BL} スレッシュホールドを下回ったときに、一定の電力制限に基づく電流フォールドバックを無効化することで、この問題に対処します。この機能により、負荷供給中に多くの電流が流れ、出力コンデンサが充電され、MOSFET がシャットダウンせずに出力電圧が入力電圧まで上昇します。V_{PLIM,BL} スレッシュホールドは、DEVICE_SETUP4 レジスタの 0:1 ビットで構成できます。

電力制限ブランピング モードでは、電流制限フォールドバックが無効化されるため、V_{DS} が V_{PLIM,BL} 未満の領域では、FET の電力損失が PLIM を上回ります。この機能は、定常状態 (PG = High のとき) でのみ動作し、起動条件または再試行条件では利用できません。FET の動作を SOA 内に維持するため、電力制限ブランピング モード中にデジタルタイ

マが作動します。このタイマは、設計者が設定する必要があり、通常はレギュレーション タイマの期間よりも短い値に設定します。

このデバイスは、さまざまな動作条件に対して柔軟な構成オプションを備えており、システム要件に応じて SFT_STRT から GATE1 への接続、電流制限、電力制限ブランキング モード、過電流ブランキング、フォールドバック電流制限を選択的に有効にできます。

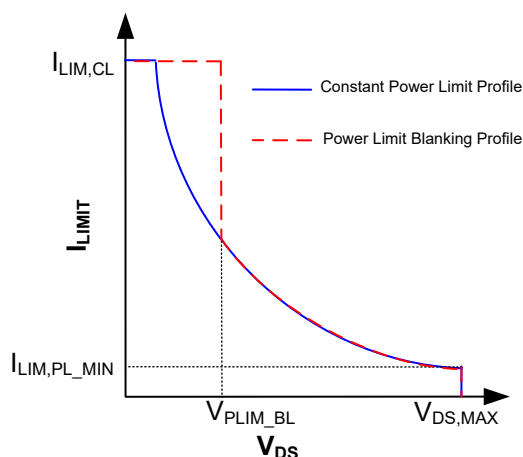


図 7-2. 電力制限プロファイル

7.3.6 UVLO

LM5066Hx は、入力電源電圧がプログラム可能な低電圧誤動作防止 (UVLO) および過電圧誤動作防止 (OVLO) レベルで定義された動作範囲内の場合のみ MOSFET を有効にします。VIN の UVLO スレッショルドは通常、分圧抵抗回路を使用して設定されます。VIN が UVLO スレッショルドを下回ると、OVLO の電流源がオフのまま、UVLO ピンの内部 20 μ A 電流ソースがアクティブになります。この状況では、GATEX ピンと OUT ピンの間に強いプルダウン電流 (10mA または 1.5A) によって MOSFET はオフに保持されます。VIN が上昇して UVLO ピンの電圧がスレッショルドより高くなると、UVLO の 21 μ A の電流源がオフになります。この動作により UVLO ピンの電圧が上昇し、安定したスレッショルド動作のためのヒステリシスが生じます。

UVLO/EN ピンがスレッショルドを超え、挿入時間遅延が経過すると、20 μ A の電流源で Gate1 がオンになります。GATE1 の V_{GS} が 8V を超え、FET の電圧 (V_{DS}) が 2V を下回ると、GATE2 が起動します。

「アプリケーションと実装」セクションでは、スレッショルド設定抵抗の値を計算するための詳細な手順を示しています。最小 UVLO レベルの構成では、UVLO/EN ピンを VIN に直接接続し、VIN がパワーオンリセット (POR) スレッショルドに達したときに挿入時間後に MOSFET をアクティブ化できます。パワーアップ後、UVLO 条件により複数のステータスフラグが設定されます。これには、STATUS_WORD (79h) レジスタの INPUT ビット、STATUS_INPUT (7Ch) レジスタの VIN_UV_FAULT ビット、および DIAGNOSTIC_WORD (E1h) レジスタの VIN_UNDERVOLTAGE_FAULT ビットが含まれます。この状態の間、SMBA ピンは、ALERT_MASK (D8h) レジスタによってディスエーブルにされない限り、Low にプルされます。

7.3.7 OVLO

VIN によって OVLO ピンの電圧がスレッショルドを超えた場合、GATE ピンの強いプルダウン電流 (10mA または 1.5A) により MOSFET がオフになり、負荷が電源から切断されます。OVLO 状態の間は、OVLO ピンで内部の 21 μ A 電流源がアクティブになり、電圧を上昇させて、安定動作のためのスレッショルドヒステリシスを生成します。

VIN が OVLO スレッショルドを下回ると、GATE1 が先に再度アクティブになり、その後 GATE2 がオンになります。ただし、この動作は、GATE1 のゲートソース電圧が 8V を超え、ドレインソース電圧が 2V 未満となった後のみ実行されます。OVLO イベントにより、複数のステータスフラグが設定されます。STATUS_INPUT (7Ch) レジスタの VIN_OV_FAULT ビット、STATUS_WORD (79h) レジスタの INPUT ビット、および DIAGNOSTIC_WORD (E1h) レジ

スタの VIN_OVERVOLTAGE_FAULT ビットです。この状態の間、SMBA ピンは、ALERT_MASK (D8h) レジスタによってディセーブルにされない限り、Low にプルされます。

「アプリケーションと実装」セクションでは、適切なスレッシュホールド設定抵抗値を計算する手順を説明しています。

7.3.8 パワー グッド

LM5066Hx は、外付けプルアップ抵抗を必要とするパワーグッド インジケータ ピン (PGD) を備えており、下流回路に向けて状態を通知します。PGD ピンのオフ状態の電圧は、VIN および OUT の電圧よりも高い状態でも低い状態でも動作できます。

以下の条件がすべて満たされると、PGD 信号は High にアサートされます。

- FB ピンの電圧が PGD スレッシュホールドを超えている
- GATE1 出力、GATE2 出力の両方の電圧がフル エンハンスメントを示している ($V_{GS1} > 8V$ かつ $V_{GS2} > 8V$)
- FET の両端の電圧 (V_{DS}) が 2V 未満

以下の場合に、PGD 信号は Low にプルされます。

- FB ピンの電圧が PGD 立ち下がりスレッシュホールドを下回っている

出力電圧スレッシュホールドは通常、出力とフィードバックピンとの間の抵抗分圧回路を使用して設定されます。ただし、FB ピンの電圧が最大定格内に維持されている限り、他の電圧を監視できます。スレッシュホールド ヒステリシスについて、本デバイスは FB ピンに 21 μ A の電流ソースを内蔵しています。FB 電圧がスレッシュホールドを下回るとき、この電流ソースはディセーブルを継続します。出力電圧が上昇して FB がスレッシュホールドを上回ると、電流源がアクティブになり、ピンから電流供給がされて FB 電圧が上昇します。PGD ピンの状態は、PMBus インターフェイス経由で STATUS_WORD (79h) または DIAGNOSTIC_WORD (E1h) レジスタを介して読み取ることができます。

7.3.9 VDD サプレギュレータ

LM5066Hx には内部リニアサプレギュレータが内蔵されており、入力電圧を 4.9V の電源レールに変換して、低電圧回路に電力を供給します。この VDD 出力は、CL、RETRY、ADR2、ADR1、ADR0 ピンが High に接続されている場合、CL ピン、RETRY ピン、ADR0 ピンのプルアップ電源として機能します。また、PGD ピンと SMBus 信号 (SDA、SCL、SMBA) のプルアップ電源としても機能します。

VDD サプレギュレータは軽負荷アプリケーション用に設計されているため、他の IC への電力供給には利用しないでください。デバイス保護のため VDD ピンには、短絡状態時の損傷を防止するために 30mA に設定された電流制限が備わっています。適切に動作させるには、1 μ F 以上のセラミック バイパス コンデンサを VDD ピンのできるだけ近くに接続する必要があります。

7.3.10 リモート温度センシング

LM5066Hx は、外部 MMBT3904 NPN トランジスタを使用するリモート温度検出を特長としています。トランジスタのベースとコレクタを DIODE ピンに、エミッタを LM5066Hx グランドに接続します。ホットスワップパス MOSFET (Q1) など、温度監視が必要な部品の近くにトランジスタを配置します。温度測定は、DIODE ピンからの電流ステップに応答してダイオード電圧の変化を検出することで機能します。このピンは、一定の 10 μ A を供給し、周期的に 250 μ A のパルスで 50 μ s ごとに供給して、温度を測定します。正確な読み取りを行うため、DIODE ピンとトランジスタの間の寄生抵抗を最小限に抑え、トランジスタのエミッタからデバイスのグランドへケルビン接続を実装し、トランジスタと並列に 1nF のバイパスコンデンサを配置してノイズを低減します。

温度の読み取り値には、READ_TEMPERATURE_1 PMBus コマンド (8Dh) を介してアクセスできます。デフォルトの温度フォルトおよび警告スレッシュホールドは、OT_WARN_LIMIT (51h) および OT_FAULT_LIMIT (4Fh) コマンドを使用して PMBus インターフェイス経由で設定できます。温度センシング機能を使用しない場合は、DIODE ピンを接地します。入力電圧が最小動作レベル (5.5V) を下回ると、VREF が電圧公称値の 2.97V を下回るため、温度読み取り値が不正確になる可能性があることに注意してください。周囲温度が高いと、この条件により OT_FAULT_LIMIT を超える読み取り値が

発生し、Q1 をディスエーブルにするフォルトがトリガされる可能性があります。回復するには、フォルトをクリアし、その後に 0h を書き込んでから OPERATION (03h) レジスタに 80h を書き込んでデバイスをリセットします。

7.3.11 MOSFET の損傷検出

LM5066Hx には、特定の条件下で損傷した外部 MOSFET を検出するフォルト検出機能が搭載されています。このデバイスは、2 種類の主なフォルトタイプを監視します。

ドレイン・ソース間またはドレイン・ゲート間のフォルトが、以下の条件で検出されます。

- 挿入時、センス抵抗の両端電圧が 2 mV を超える場合 ($V_{SNS} > 2\text{mV}$)、または FET の両端電圧が 2 V を下回る場合 ($V_{DS} < 2\text{V}$)
- 起動後、フォルトによって GATE がオフになり、1ms 経過後もセンス抵抗両端電圧が 2mV を超える場合

以下の場合、ゲート・ソース間、またはドレイン・ゲート間の障害が検出されます。

- GATE1 が High にセットされた後、500ms 以上にわたって V_{GS1} が 4V を下回る状態に維持される場合
- GATE2 が High にセットされた後、500ms 以上にわたって V_{GS2} が 4V を下回る状態に維持される場合

ドレインフォルトが検出されると、複数のステータスレジスタが更新され、STATUS_WORD の FET FAIL ビット (79h)、STATUS_MFR_SPECIFIC (80h) と DIAGNOSTIC_WORD (E1h) の EXT_MOSFET_SHORTED ビット、および STATUS_MFR_SPECIFIC の FET_FAULT_DRAIN ビットが更新されます。SMBA ピンは、ALERT_MASK レジスタ (D8h) でディセーブルされていない場合にアサートされます。動作オフコマンドが実行されるまで、または UVLO/EN トグルまたは POWER_CYCLE コマンドが発行されるか、または電源サイクル イベントが発生するまで、本デバイスはラッチオフ状態を維持します。

ゲートフォルト時、デバイスは STATUS_WORD (79h) の FET_FAIL ビット、STATUS_MFR_SPECIFIC (80h) の EXT_MOSFET_SHORTED ビット、および DIAGNOSTIC_WORD (E1h) を設定します。GATE1 フォルト時には STATUS_MFR_SPECIFIC の FET_FAULT_GATE1 ビットが設定され、GATE2 フォルト時には FET_FAULT_GATE2 ビットが設定されます。GATE フォルト検出後、GATE_MASK (D7h) レジスタのビット 6 を設定することで、GATE1 と GATE2 をオフにするように構成できます。ゲートタイプ障害後にオフにするように設定されている場合、デバイスは構成設定に従って再試行します。

7.3.12 アナログ電流モニタ (IMON)

LM5066Hx には高精度のアナログ電流モニタが内蔵されており、外部 MOSFET を介して負荷電流に比例した電流を出力します。電流モード出力は、センス抵抗 (R_{SNS}) の両端電圧に対して $10\mu\text{A/mV}$ のゲインで IMON ピンに現れます。

電流出力の利点は、隣接するトレースからの電圧降下やノイズの結合による誤差を発生させずに、信号を基板全体に配線できることです。並列ホットスワップ構成では、複数の IMON ピンを接続して、システム全体の電流を表す加算電流測定値を出力できます。

測定のため、IMON ピンからグラウンドに抵抗 (R_{IMON}) を接続すると、IMON 電流を電圧に変換できます。得られる電圧 (V_{IMON}) は、次の式に従って負荷電流を正確に示します。

IMON 回路は、基板レイアウトやシステム動作条件に関係なく、負荷や温度の条件にわたって高帯域と高精度を実現するように設計されています。この性能は、Intel PSYS や PROCHOT などの高度な動的プラットフォーム電力管理に最適であり、システムが安全性と信頼性を維持したまま電力使用量とスループットを最大化できます。IMON 機能を使用しない場合は、このピンをフローティングのままにしてもデバイス動作に影響しません。

7.4 デバイスの機能モード

7.4.1 パワーアップシーケンス

LM5066Hx は、5.5V ~ 80V の入力範囲で動作し、100V の過渡電圧に対応します。最初の電源投入時に、GATEx ピンと OUT ピンの間に 10 mA のプルダウン電流を加えることにより、ミラー効果の影響による MOSFET の誤動作を防止します。TIMER ピンはグラウンド電位から開始します。VIN がパワー オンリセット (POR) スレッショルドに達すると、挿入遅延シーケンスが開始します。この期間中は、5 μA の電流源が外部タイミング コンデンサ (C_{TMR}) を充電し、10mA プル

ダウンによって MOSFET がオフ状態に保たれます。この遅延によって、パス デバイスを有効にする前に入力電圧過渡が安定します。挿入遅延は **TIMER** ピンが **3.9V** に達すると終了し、この時点で、**C_{TMR}** が内部 **1.5mA** 電流シンクを通して急速に放電します。

挿入遅延の後、**V_{IN}** が **UVLO** スレッシュホルドを超えると、**GATE1** ピンが **21 μ A** の電流源として動作し、MOSFET のゲートを充電します。内蔵の **16.5V** ツェナー ダイオードが最大ゲート ソース間電圧を制限します。LM5066H2 の場合は、**Gate1 V_{GS}** が **8V** を超え、**V_{DS}** が **2V** 未満になると、**130 μ A** のソース電流により **GATE2** がオンになります。出力電圧が上昇すると、デバイスは MOSFET を流れる電流と電力損失を監視します。突入電流または電力制限中、**75 μ A** のフォルト タイマ電流によって **C_{TMR}** が充電されます。**TIMER** が **3.9V** に達する前に制限条件が解消されると、電流源がオフになり、**C_{TMR}** は **2.5 μ A** の電流シンクを介して放電されます。制限状態であっても **TIMER** が **3.9V** に達した場合、フォルトがアサートされ、**GATE1** がオフになります。

STATUS_MFR_SPECIFIC レジスタ (80h) の **CONFIG_PRESET** ビットは、**CLEAR_FAULTS** コマンドによってクリアされるまでセットされたまま維持されます。構成可能なウォッチドッグ タイマ (**10ms ~ 10s**) により、電源オンの進行状況を監視します。このタイマは、**GATE1** が有効化されたときに開始され、設定された期間内に **PGD** がアサートされない場合に、**WD** タイマ フォルトが **STATUS_MFR_SPECIFIC_2** レジスタに示されます。このフォルトは、**GATE_MASK** レジスタを介して **GATE1** と **GATE2** の両方をオフにするように構成できます。

デバイスの **SMBus** アドレスは、パワーアップ時の **ADR0**、**ADR1**、**ADR2** ピンの状態によって決定され、**VDD** が **4.3V** の **POR** スレッシュホルドを超えた後にラッチされます。アドレス キャプチャは、**VREF** ピンを **Low** に保持することで延期できます。これにより、ロジックがリセットされ、動作中のメモリがクリアされます。解放時に **VREF** が **2.55V** を超えるとアドレスがラッチされます。カスタムアドレッシングの場合、アドレスピンをフローティングのままにして **PMBUS_ADDR** レジスタをプログラムすることで、ハードウェア セット アドレスをオーバーライドできます。

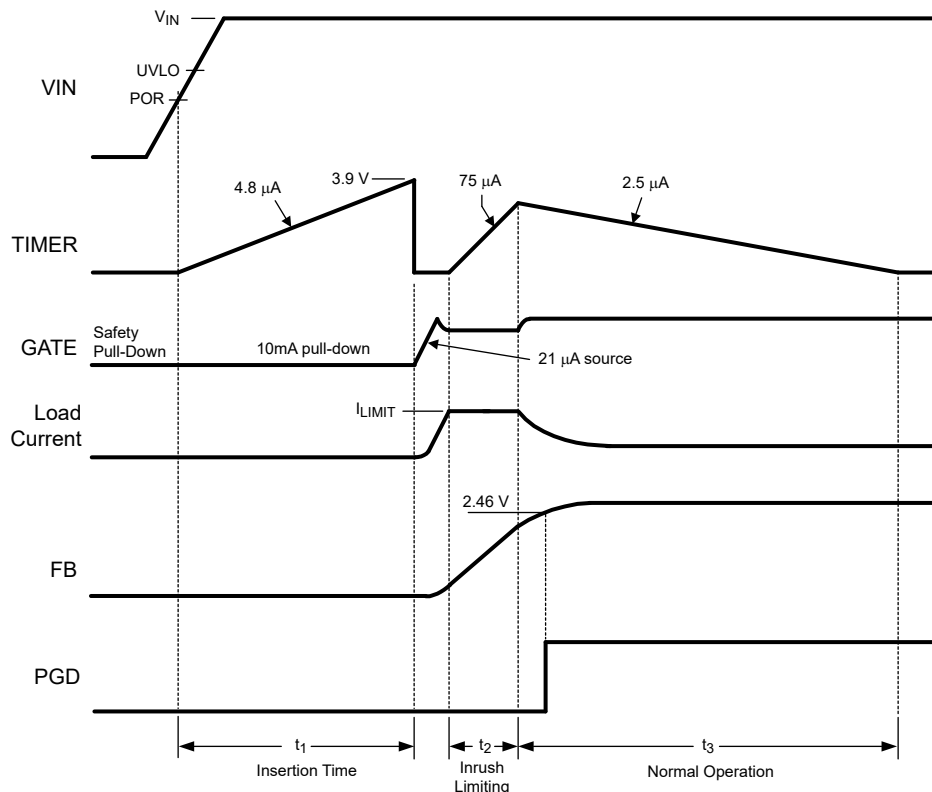


図 7-3. パワーアップ シーケンス (電流制限のみ)

7.4.2 ゲート制御

LM5066H1 は、並列接続した複数の MOSFET を駆動できるシングル ゲートドライバ機能を備えています。LM5066H2 は、大電力のホット スワップ アプリケーション向けに MOSFET の選択を最適化する、デュアルゲートドライブ アーキテクチャを備えています。Gate1 は、デュアル ゲート構成で単一の堅牢な SOA 対応 MOSFET、またはシングル ゲート モードで複数の MOSFET を駆動できます。GATE1 は、21 μ A のゲートソース電流により、突入電流を効果的に制限するか、電力制限ベースの起動を行うための制御ターンオンを提供します。dV/dt コンデンサは、LM5066H1 の場合は GATE1 から GND へ、LM5066H2 の場合は SFT_STRT から GND へ直接接続することで、突入電流をさらに制御できます。電流制限または電力制限状態では、デバイスは GATE2 をオフのままにしながら GATE1 をレギュレートします。

デュアル ゲート動作では、GATE2 は複数の低 $R_{DS(on)}$ MOSFET を駆動して通常動作を行います。これらの MOSFET を保護するため、 V_{DS} が 2V を超えると GATE2 がオフになり、起動時、短絡状態、電流/電力制限イベント時の電力ストレスを防止します。GATE2 は、GATE1 の V_{GS} が 8V を超え、 V_{DS} が 2V を下回った後のみアクティブになります。ゲートソース電流が高い (130 μ A) ため、複数の並列 MOSFET を高速にオンにできます。

以下のいずれかのイベントが発生した場合、LM5066Hx では GATE1 と GATE2 がオフになります。

- 過電流ブランキングとレギュレーション フォルト タイマが終了後に、電流が電流制限スレッショルドを超えます
- MOSFET の消費電力が電力制限スレッショルドを超え、レギュレーションフォルトタイマが満了
- 過電圧または低電圧の状態
- サーキット ブレーカまたは短絡保護
- 過熱、MOSFET の損傷検出、ウォッチドッグの期限切れ故障
- PMBus のコマンド、OPERATION コマンド、または POWER CYCLE コマンドにより、出力がディセーブルに設定

以下のいずれかの条件が発生したときに、定常状態では、GATE2 がオフになり、GATE1 はオンまたはレギュレーション中の状態になります。

- 何らかの理由で V_{DS} が 2V を上回る
- 電流制限または電力制限動作の開始

内部チャージポンプは、両方の出力にゲート電圧を供給し、通常動作時にゲートに約 13.5V を生成します。最初のパワーアップ時に、10mA プルダウンにより、ミラー効果による望ましくない MOSFET のアクティブ化が防止されます。

挿入時間中、10mA プルダウン電流によって両方のゲートが Low に保持されます。挿入後、GATE1 電圧が制御され、TIMER コンデンサ充電中の電流と電力が設定値内に維持されます。TIMER が 3.9V に達する前に制限条件が解消されると、コンデンサが放電し、通常動作が開始します。TIMER が 3.9V に達するまで制限が続いた場合、再試行が発生するまで、Gate1 は Low にプルされます。

LM5066Hx は、各種のフォルト条件に対応するようにゲート プルダウン強度 (10mA または 1.5A) を設定可能であり、システム要件を柔軟に満たすことができます。

パラメータ	条件	GATE1	GATE2
ソース電流	通常動作	21 μ A	130 μ A

パラメータ	条件	GATE1	GATE2
シンク電流	$V_{UVLO} < V_{UVLOTH}$	10mA ~ 1.5A DEVICE_SETUP5 レジスタのビット 0 で選択可能	
	$V_{OVLO} > V_{OVLOTH}$	10mA ~ 1.5A DEVICE_SETUP5 レジスタのビット 1 で選択可能	
	過電流 / FET の電力制限フォルト レギュレーション タイマー満了後	10mA ~ 1.5A DEVICE_SETUP5 レジスタのビット 4 で選択可能	x
	ブランキング タイマの期限切れ デバイスの入力電流 / 電力制限	x	10mA ~ 1.5A DEVICE_SETUP5 レジスタのビット 3 で選択可能
	デジタル障害 / コマンド (過温、FET_FAIL、通常動作、パワ ー サイクル、WD 満了)	10mA ~ 1.5A DEVICE_SETUP5 レジスタのビット 2 で選択可能	
	CB / SCP	1.5A	
	VIN < POR 挿入時間	10mA	
レギュレーション シンク電流 (最大 値)	過電流 / FET の電力制限フォルト	235µA	x

7.4.3 フォルト タイマと再起動

起動時や他のフォルトイベント中に電流または電力制限スレッショルドを超過すると、デバイスは **GATE1** の電圧をレギュレートして負荷電流を制御し、1 次側 FET (Q1) の電力損失を制限します。これらのレギュレーション期間中は、75µA の電流源によって、TIMER ピンに接続された外部フォルト タイマ コンデンサ (C_{TMR}) が充電され、LM5066H2 の場合は **GATE2** は完全にオフのままになります。TIMER ピンの電圧が 3.9V に達する前に制限状態が解消された場合、デバイスは通常動作に戻り、 C_{TMR} は 10mA 電流シンクを通して放電されます。ただし、制限モード中に **TIMER** ピンの電圧が 3.9V に達すると、10mA または 1.5A のプルダウン電流によって **GATE1** がオフになります。その後の再起動動作は、選択した再試行の構成によって異なります。

RETRY ピンが High の場合、フォルト タイムアウト期間の後、デバイスは **GATE Low** にラッチされます。その後、タイミング コンデンサが 2.5µA の電流シンクを介してグラウンドに放電されます。**GATE** は、入力電圧をサイクルするか、またはオープン コレクタまたはオープン ドレインのデバイスを使用して **UVLO/EN** ピンをそのスレッショルド未満に瞬間的にプルすることによってパワーアップ シーケンスが外部から開始されるまで、**Low** に維持されます。再起動に成功するには、**TIMER** ピンの電圧を 0.3V 未満にする必要があります。このラッチオフ状態では、**DIAGNOSTIC_WORD** (E1h) レジスタの **TIMER_LATCHED_OFF** ビットが設定されたままです。

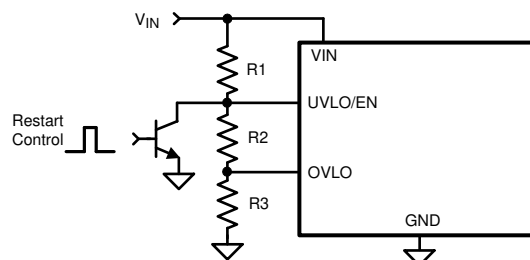


図 7-4. ラッチフォルト再起動制御

LM5066Hx は、フォルト回復のための構成可能な自動再試行メカニズムを備えています。フォルトのタイムアウト期間の後、デバイスは自動再起動シーケンスを開始し、**TIMER** ピンは 3.9V ~ 1.2V の間を 7 回繰り返します。各サイクルの持続時間は、外付けタイマコンデンサ (C_{TMR}) の値、および内部の 75µA 充電電流と 2.5µA の放電電流によって異なります。

す。8 番目の High から Low への遷移中に TIMER ピンの電圧が 0.3V に達すると、デバイスは GATE ピンの 21 μ A 電流ソースをアクティブにして、外部 MOSFET (Q1) をオンにします。フォルト条件が解消されない場合は、プログラムされた再試行設定に従ってフォルトタイムアウト期間と再起動シーケンスが繰り返されます。基本リトライ動作は **RETRY** ピンにより選択でき、リトライなし (ラッチオフモード) と無限回のリトライが可能です。より正確な制御を実現するため、**DEVICE_SETUP** レジスタ (D9h) を使用すると、リトライカウントを以下の中から選択できます: 0、1、2、4、8、16、または無限大。このプログラム可能性により、システム設計者はアプリケーションの要件に基づいて障害回復の動作を最適化できます。ラッチオフモードでは、**OPERATION OFF** コマンド後に **OPERATION ON** コマンドが発行されるか、**UVLO/EN** トグルまたは **POWER_CYCLE** コマンドが発行されるか、または電源サイクルイベントが発生するまで、デバイスは FET を OFF 状態に維持します。

タイマの放電電流は、**DEVICE_Setup4** レジスタのビット 6 により 2.5 μ A または 75 μ A に設定できます。再試行遅延タイミングには、外付けコンデンサを備えたアナログフォルトタイマまたはデジタルタイマのいずれかを使用できます。これらのタイマは、**DEVICE_SETUP4** の 2:3 ビットで選択できます。デジタルタイミングを使用する場合、**DELAY_CONFIG** レジスタのビット 4:7 を使用して、再試行遅延期間を 10ms ~ 10s の範囲でプログラムできます。

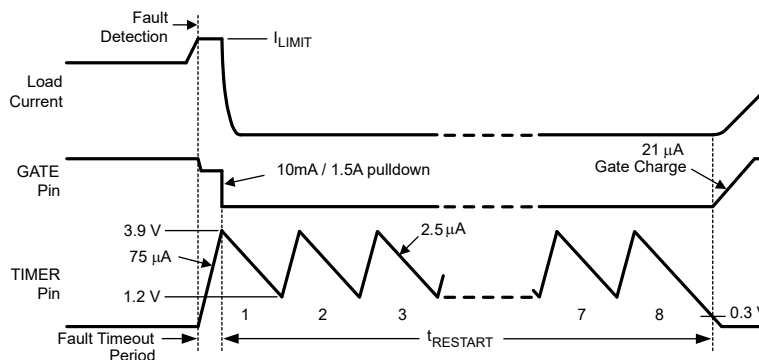


図 7-5. シーケンスを再起動します

7.4.4 シャットダウン制御

図 7-6 に示すように、**UVLO/EN** ピンをオープンコレクタまたはオープンドレインのデバイスでスレッシュホールド未満にすることで、負荷電流をリモートでオフにできます。**UVLO/EN** ピンが解放されると、**LM5066Hx** は突入電流および電力制限により FET をオンにします。**OPERATION** (03h) レジスタに 80h または 0h を書き込むことで、出力をイネーブルまたはディスエーブルすることもできます。

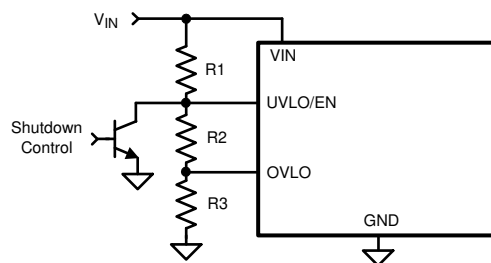


図 7-6. シャットダウン制御

7.4.5 イネーブル/ディスエーブルおよびリセット

LM5066Hx 出力は、**UVLO/EN** ピンをスレッシュホールドより低くするか、**OVLO** ピンをスレッシュホールドより高くして、10mA または 1.5A のプルダウン強度でゲート電圧を強制的に Low にすることにより、通常動作中に無効にできます。また、**UVLO/EN** をトグルすると、過電流または過電力条件時に最大リトライ回数を超えることが原因で、ラッチオフ状態からデバイスがリセットされます。**UVLO/EN** および **OVLO** ピンが出力状態を制御していますが、これらのピンはデバイスのメモリには影響しません。アドレス、動作設定、フォルトスレッシュホールドについてユーザーがプログラムした値は、これらのピンの

状態に関係なく、動作メモリと内部 EEPROM の両方に保存されたままになります。出力は、PMBus インターフェイスを介して、OPERATION レジスタに 80h (イネーブル) または 0h (ディセーブル) を書き込むことにより制御することもできます。フォルト条件の後、このレジスタに 0h を書き込んでから 80h を書き込むことで、本デバイスを再度イネーブルにできます。POWER_CYCLE コマンドは、RETRY_CONFIG レジスタで設定された構成可能な遅延時間の経過後に、制御された出力サイクル、パワーダウン、そしてパワーアップを実行します。

7.5 プログラミング

7.5.1 PMBus コマンドのサポート

このデバイスは、SMBus インターフェイスを備えており、PMBus コマンドを使用して警告レベルやエラーマスクを設定し、 V_{IN} 、 V_{OUT} 、 I_{IN} 、 V_{AUX} 、 P_{IN} に関するテレメトリ情報を取得できます。サポートされている PMBus コマンドを [表 7-2](#) に示します。

表 7-2. サポートされている PMBus コマンド

S 番号	コード	名称	機能	タイプ	R/W	データ バイト数	デフォルト値	内蔵 EEPROM に格納
1	01h	動作	動作状態を取得または保存する	制御	R/W	1	80h	なし
2	03h	CLEAR_FAULTS	ステータス レジスタをクリアし、更新のためにブラックボックス レジスタをリアームする	制御	送信バイト	0	該当なし	なし
3	10h	WRITE_PROTECT	OPERATION、構成レジスタ、EEPROM の書き込み保護を有効化/無効化する	制御	R/W	1	00h	あり
4	12h	RESTORE_FACTORY_DEFAULTS	すべての構成レジスタを工場出荷時のデフォルト値に初期化/リセットする	制御	送信バイト	0	該当なし	なし
5	15h	STORE_USER_ALL	構成値を内蔵 EEPROM に保存する	制御	送信バイト	0	該当なし	なし
6	16h	RESTORE_USER_ALL	EEPROM に保存されているユーザーがプログラムした値を使用して、すべての構成レジスタを初期化する	制御	送信バイト	0	該当なし	なし
7	19h	CAPABILITY	サポートされる PMBus® 機能	遠隔測定	R	1	D0h	なし
8	43h	VOUT_UV_WARN_LIMIT	出力低電圧警告制限スレッショルドを取得または保存する	構成	R/W	2	0000h	あり
9	4Fh	OT_FAULT_LIMIT	過熱障害制限スレッショルドを取得または保存する	構成	R/W	2	0FFFh (255°C)	あり
10	51h	OT_WARN_LIMIT	過熱警告制限スレッショルドを取得または保存する	構成	R/W	2	0FFFh (255°C)	あり
11	57h	VIN_OV_WARN_LIMIT	入力過電圧警告制限スレッショルドを取得または保存する	構成	R/W	2	0FFFh	あり
12	58h	VIN_UV_WARN_LIMIT	入力低電圧警告制限しきい値を取得または保存する	構成	R/W	2	0000h	あり

表 7-2. サポートされている PMBus コマンド (続き)

S 番号	コード	名称	機能	タイプ	R/W	データ バイ ト数	デフォルト 値	内蔵 EEPROM に格納
13	5Dh	IIN_OC_WARN_LIMIT	入力電流警告制限スレ ッショルドを取得または 格納する (D3h、F8h のミラー)	構成	R/W	2	0FFFh	あり
14	78h	STATUS_BYTE	パーツの動作ステー タスに関する情報を取得 する	遠隔測定	R	1	01h	なし
15	79h	STATUS_WORD	パーツの動作ステー タスに関する情報を取得 する	遠隔測定	R	2	0801h	なし
16	7Ah	STATUS_VOUT	出力電圧ステータスに 関する情報を取得する	遠隔測定	R	1	00h	なし
17	7Ch	STATUS_INPUT	入力ステータスに関す る情報を取得する	遠隔測定	R	1	00h	なし
18	7Dh	STATUS_TEMPERATURE	温度ステータスに関す る情報を取得する	遠隔測定	R	1	00h	なし
19	7Eh	STATUS_CML	通信、メモリ、ロジックの ステータス	遠隔測定	R	1	00h	なし
20	7Fh	STATUS_OTHER	その他のステータス情 報を取得する	遠隔測定	R	1	00h	なし
21	80h	STATUS_MFR_SPECIFIC	サーキットブレーカおよ び MOSFET 短絡ステ ータスに関する情報を 取得します	遠隔測定	R	1	10h	
22	86h	READ_EIN	エネルギー メーターの 測定値を取得する	遠隔測定	ブロック 読み取り	6	00h 00h 00h 00h 00h 00h	なし
23	88h	READ_VIN	平均入力電圧の測定 値を取得する	遠隔測定	R	2	0000h	なし
24	89h	READ_IIN	入力電流の測定値 (D1h でミラー) を取得 する	遠隔測定	R	2	0000h	なし
25	8Bh	READ_VOUT	平均出力電圧の測定 値を取得する	遠隔測定	R	2	0000h	なし
26	8Ch	READ_IOUT	出力電流の測定値を 取得する	遠隔測定	R	2	0000h	なし
27	8Dh	READ_TEMPERATURE_1	温度測定値を取得する	遠隔測定	R	2	0000h	なし
28	96h	READ_POUT	出力電力の測定値を 取得する	遠隔測定	R	2	0000h	なし
29	97h	READ_PIN	平均入力電力測定値 を取得する (DFh でミラ ーリング)。	遠隔測定	R	2	0000h	なし

表 7-2. サポートされている PMBus コマンド (続き)

S 番号	コード	名称	機能	タイプ	R/W	データ バイト数	デフォルト値	内蔵 EEPROM に格納
30	98h	PMBUS_Revision	PMBus®仕様パート I および II (改訂 1.3)	遠隔測定	R	1	33h	なし
31	99h	MFR_ID	ASCII 文字でメーカー ID を取得する (TI)	遠隔測定	ブロック読み取り	3	54h 49h 0h	金属
32	9Ah	MFR_MODEL	型番を ASCII 文字で取得する。(LM5066H)	遠隔測定	ブロック読み取り	8	4Ch 4Dh 35h 30h 36h 36h 48h 0h	金属
33	9Bh	MFR_REVISION	ASCII で部品リビジョン文字または番号を取得する (AA など)	遠隔測定	ブロック読み取り	2	41h 41h	金属
34	A0h	READ_VIN_MIN	最小入力電圧	遠隔測定	R	2	0FFFh	なし
35	A1h	READ_VIN_PEAK	ピーク入力電圧	遠隔測定	R	2	0000h	なし
36	A2h	READ_IIN_PEAK	ピーク入力電流	遠隔測定	R	2	0000h	なし
37	A3h	MFR_SPECIFIC_05 READ_PIN_PEAK	測定されたピーク入力電力の測定値を取得する	遠隔測定	R	2	0000h	なし
38	A4h	READ_VOUT_MIN	最小出力電圧	遠隔測定	R	2	0FFFh	なし
39	BCh	USER_DATA	一般ユーザー プログラマブル データ	構成	R/W	1	00h	あり
40	C7h	READ_TEMP_AVG	デバイスの平均温度	遠隔測定	R	2	0000h	なし
41	C8h	READ_TEMP_PEAK	デバイスのピーク温度	遠隔測定	R	2	0000h	なし
42	C9h	READ_SAMPLE_BUF	ADC サンプル バッファ	遠隔測定	ブロック読み取り	64	0000h	なし
43	CAh	POWER_CYCLE	出力をパワーダウンし、RETRY_CONFIG レジスタでプログラムされた遅延時間の経過後に再起動する	制御	送信バイト	0	未定義	なし
44	CCh	DEVICE_SETUP1	再試行回数に関する情報を取得または保存する	構成	R/W	1	0000h	あり
45	CDh	DEVICE_SETUP4	デバイス構成	構成	R/W	1	91h	あり
46	CEh	DEVICE_SETUP5	デバイス構成	構成	R/W	1	00h	あり
47	D0h	READ_VAUX	補助電圧の測定値を取得する	遠隔測定	R	2	0000h	なし
48	D1h	MFR_READ_IIN	入力電流の測定値を取得する (89h でミラーリング)	遠隔測定	R	2	0000h	なし
49	D2h	MFR_READ_PIN	入力電力の測定値を取得する	遠隔測定	R	2	0000h	なし

表 7-2. サポートされている PMBus コマンド (続き)

S 番号	コード	名称	機能	タイプ	R/W	データ バイト数	デフォルト値	内蔵 EEPROM に格納
50	D3h	MFR_IIN_OC_WARN_LIMIT	入力電流制限警告スレッショルドを取得または保存する (5Dh、F8h でミラーリング)	構成	R/W	2	0FFFh	あり
51	D4h	MFR_PIN_OP_WARN_LIMIT	入力電力制限警告スレッショルドを取得または保存する	構成	R/W	2	0FFFh	あり
52	D6h	CLEAR_PIN_PEAK	ピーク入力電源レジスタの内容を 0 にリセットする	制御	送信バイト	0	未定義	なし
53	D7h	GATE_MASK	さまざまなフォルト条件に対する MOSFET ゲートシャットダウンのユーザーによる無効化を可能にする	構成	R/W	1	42h	あり
54	D8h	ALERT_MASK	ユーザー SMBA フォルト マスクを取得または保存する	構成	R/W	2	FD20h	あり
55	D9h	READ_VAUX_AVG	Vaux の測定値 (平均値) を取得する	遠隔測定	R	2	0000h	なし
56	DAh	BLOCK_READ	1 つのトランザクションで最新の診断情報とテレメトリ情報を取得する	遠隔測定	ブロック読み取り	12	0880h 0000h 0000h 0000h 0000h 0000h	なし
57	DBh	SAMPLES_FOR_AVG	サンプル数の平均値の算出に使用する (N = 2 AVGN) の指数値 AVGN、範囲 = 00h ~ 0Ch	構成	R/W	1	08h	あり
58	DCh	READ_AVG_VIN	入力電圧の測定値 (平均値) を取得する	遠隔測定	R	2	0000h	なし
59	DDh	READ_AVG_VOUT	出力電圧の測定値 (平均値) を取得する	遠隔測定	R	2	0000h	なし
60	DEh	READ_AVG_IIN	入力電流の測定値 (平均値) を取得する	遠隔測定	R	2	0000h	なし
61	DFh	READ_AVG_PIN	入力電力の測定値 (平均値) を取得する	遠隔測定	R	2	0000h	なし
62	E0h	BB_CLEAR	READ_BB_RAM データをクリアする	制御	送信バイト	0	未定義	なし

表 7-2. サポートされている PMBus コマンド (続き)

S 番号	コード	名称	機能	タイプ	R/W	データ バイト数	デフォルト値	内蔵 EEPROM に格納
63	E1h	DIAGNOSTIC_WORD_READ	1 回のトランザクションで全 FAULT / WARN 情報を取得させる STATUS_WORD に対するメーカー独自の並列レジスタ	遠隔測定	R	2	0880h	なし
64	E2h	AVG_BLOCK_READ	1 回のトランザクションで最新のテレメトリ (平均値) と診断情報を取得する	遠隔測定	ブロック読み取り	12	0880h 0000h 0000h 0000h 0000h 0000h	なし
65	E3h	BB_ERASE	内蔵 EEPROM のブラックボックス データを消去する	制御	送信バイト	0	未定義	なし
66	E4h	BB_CONFIG	ブラックボックス構成	構成	R/W	1	00h	あり
67	E5h	OC_BLANKING_TIMERS	過渡過電流ブランキング タイマ 1 および 2	構成	R/W	1	75h	あり
68	E7h	DELAY_CONFIG	SOA Timer Profile の挿入および再試行遅延	構成	R/W	1	84h	あり
69	E8h	WD_PLB_TIMER	ウォッチドッグおよび電力制限ブランキング タイマ構成	構成	R/W	1	BFh	あり
70	E9h	PK_MIN_AVG	ピーク / 最小 / 平均構成	構成	R/W	1	00h	あり
71	EAh	P ² t タイマ	P ² t タイマ 構成	構成	R/W	1	0Ch	あり
72	EBh	FETCH_BB_EEPROM	ブラックボックス EEPROM の内容を内部シャドウ レジスタにフェッチする	制御	送信バイト	0	未定義	なし
73	ECh	READ_BB_RAM	ブラックボックス RAM / ワーキングレジスタ	遠隔測定	ブロック読み取り	7	00h	あり
74	EDh	ADC_CONFIG_1	ADC の構成	構成	R/W	1	00h	あり
75	EEh	ADC_CONFIG_2	ADC の構成	構成	R/W	1	00h	あり
76	EFh	DEVICE_SETUP2	デバイス構成	構成	R/W	1	00h	あり
77	F0h	DEVICE_SETUP3	デバイス構成	構成	R/W	1	00h	あり
78	F2h	IIN オフセット キャリブレーション	IIN オフセットの構成	構成	R/W	1	00h	あり
79	F3h	STATUS_MFR_SPECIFIC_2	追加のメーカー固有故障ステータス	遠隔測定	R	2	0000h	なし

表 7-2. サポートされている PMBus コマンド (続き)

S 番号	コード	名称	機能	タイプ	R/W	データ バイト数	デフォルト値	内蔵 EEPROM に格納
80	F4h	READ_BB_EEPROM	ブラックボックス EEPROM の内容	遠隔測定	ブロック読み取り	16	未定義	なし
81	F6h	BB_TIMER	ブラックボックス ティック タイマ	遠隔測定	R	1	00h	なし
82	F7h	PMBUS_ADDR	ADR0 = ADR1 = ADR2 = Open 設定時のデバイス アドレス	構成	R/W	1	40h	あり
83	F8h	OC_WARN_LIMIT	入力電流警告制限スレッショルドを取得または格納する (5Dh、F8h のミラー)	構成	R/W	2	0FFFh	あり

7.5.2 PMBus コマンドの詳細説明

7.5.2.1 OPERATION (01h、読み取り / 書き込みバイト)

OPERATION コマンドは、MOSFET スイッチを制御する標準の PMBus コマンドです。このコマンドを使用すると、ホスト制御下で、MOSFET の ON/OFF を切り替えられます。また、フォルトによるシャットダウンが発生した後、MOSFET を再度イネーブルにするためにも使用されます。OFF コマンドを書き込み、その後に ON コマンドを実行して、フォルト条件がクリアされた後で、ステータスレジスタのすべてのフォルトおよび警告ビットがクリアされ、デバイスが再度イネーブルになります。フォルトトリガによるシャットダウン後に ON デマンドのみを書き込むと、フォルトレジスタはクリアされず、デバイスは再度イネーブルになりません。OPERATION コマンドは、書き込みバイト プロトコルとともに発行されます。

表 7-3. 認識された OPERATION コマンドの値

名称	説明	デフォルト
80h	スイッチ オン	80h
00h	スイッチ オフ	

7.5.2.2 CLEAR_FAULTS (03h、送信バイト)

CLEAR_FAULTS コマンドは、保存されたすべての警告フラグ、故障フラグ、および $\overline{\text{SMBA}}$ 信号をリセットする、標準の PMBus コマンドです。CLEAR_FAULTS コマンドが発行された時点でフォルトまたは警告状態が引き続き存在する場合、 $\overline{\text{SMBA}}$ 信号はクリアされないか、ほぼ直ちに再アサートされる可能性があります。CLEAR_FAULTS コマンドを発行しても、障害によるターンオフの際に MOSFET が再びオンになることはありません。これは、障害状態がクリアされた後に OPERATION OFF コマンドに続いて OPERATION ON コマンドまたは POWER_CYCLE コマンドを発行するか、自動再試行シーケンスを実行することによって実行する必要があります。また、このコマンドは BB_RAM の内容もクリアされ、BB_TIMER レジスタが (0) ゼロにリセットされます。このコマンドは、ブラックボックス EEPROM メモリの内容には影響しません。このコマンドは PMBus 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

注

TI は、デバイスの電源投入が成功するたびに CLEAR_FAULTS コマンドを送信して、初期化中にステータスレジスタに設定された警告ビットおよびフォルト ビットがある場合にクリアすることを推奨します。これにより、 $\overline{\text{SMBA}}$ が確実にデアサートされるようになります。

7.5.2.3 WRITE_PROTECT (10h、読み取り/書き込みバイト)

WRITE_PROTECT コマンドは、PMBus デバイスへの書き込みを制御するために使用される標準の PMBus コマンドです。このコマンドの目的は、意図しない変更を防止することです。このコマンドは、デバイスの設定や動作に対する意図的な変更および悪意のある変更に対する保護を提供するものではありません。WRITE_PROTECT の設定に関係なく、サポートされているすべてのコマンドはパラメータを読み取ることができます。WRITE_PROTECT で書き込みがディセーブルされたコマンドは、読み出し専用として扱われます。書き込み保護されているコマンドに書き込みを試みた場合、デバイスはこれを無効データとして扱い、通信エラーを宣言します。

以下の表に示すように、このコマンドには 1 つのデータ バイトがあります。

表 7-4. WRITE_PROTECT レジスタの説明

データ バイトの値	意味	デフォルト
1000 0000	WRITE_PROTECT コマンド以外の書き込みをすべて無効化します	0000 0000
0100 0000	WRITE_PROTECT、OPERATION コマンドを除くすべての書き込みを無効化します	
0010 0000		
0000 0011	すべての書き込みを無効にし、ロックを解除するには VDD/VIN リサイクルが必要です	
0000 0010	すべての書き込みを永続的に無効化 STORE_USER_ALL コマンドを使用してこのバイトが内部 EEPROM に保存され、その後 RESTORE_USER_ALL コマンドと DEVICE_SETUP1 のビット 1 を設定してこのバイトが保存されるまで、デバイスはロックされていません。	
0000 0001	予約済み	
0000 0000	すべてのコマンドへの書き込みを有効にします。	

7.5.2.4 RESTORE_FACTORY_DEFAULTS (12h、送信バイト)

RESTORE_FACTORY_DEFAULTS は、すべての動作メモリレジスタを初期化またはリセットする標準の PMBus コマンドです。このコマンドは PMBus 送信バイト プロトコルを使用します。このコマンドは書き込み専用で、データ バイトは不要です。

7.5.2.5 STORE_USER_ALL (15h、送信バイト)

STORE_USER_ALL は、動作メモリの内容をそれぞれの内部 EEPROM 構成メモリに書き込む標準の PMBus コマンドです。

このコマンドは PMBus 送信バイト プロトコルを使用します。このコマンドは書き込み専用で、データ バイトは不要です。

7.5.2.6 RESTORE_USER_ALL (16h、送信バイト)

RESTORE_USER_ALL は、内部 EEPROM メモリの構成レジスタを動作メモリ内の一致する位置にコピーする標準の PMBus コマンドです。

このコマンドは PMBus 送信バイト プロトコルを使用します。このコマンドは書き込み専用で、データ バイトは不要です。

7.5.2.7 CAPABILITY (19h、読み取りバイト)

Capability コマンドは、LM5066Hx でサポートされている PMBus 機能に関する情報を返す標準の PMBus コマンドです。このコマンドは、PMBus 読み取りバイト プロトコルを使用して読み取られます。

表 7-5. 機能レジスタの説明

ビット	名称	値	説明	デフォルト
7	PEC サポート	1	パケット エラー訂正 (PEC) をサポートしています PEC をサポート	1
		0	PEC はサポートされていません	
6:5	バス速度	00	最大バス インターフェイス速度 100kHz	10
		01	400kHz	
		10	1MHz	
		11	将来使用のため予約済み	
4	SMBA/ARA	1	SMB アラート/アラート応答 アドレスのサポート SMBA/ARA がサポートされています	1
		0	SMBA/ARA はサポートされていません	
3:0	予約済み	0000	予約済み	0000

7.5.2.8 VOUT_UV_WARN_LIMIT (43h、読み取り/書き込みワード)

VOUT_UV_WARN_LIMIT コマンドは、VOUT 低電圧警告検出のスレッシュホールドを構成または読み出しできる標準の PMBus コマンドです。このレジスタの読み取りと書き込みには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りまたは書き込みワード プロトコルを使用する必要があります。VOUT の測定値がこのレジスタの値を下回ると、VOUT_UV_WARN フラグが設定され、SMBA 信号がアサートされます。出力電圧が VOUT_UV_WARN スレッシュホールドを上回るレベルに回復し、CLEAR_FAULTS コマンドが発行された後、警告フラグと関連するアラート信号はクリアされます。

表 7-6. VOUT_UV_WARN_LIMIT レジスタ

ビット	名称	説明	最小値	最大値	デフォルト
0	VOUT_UV_WARN_LIMIT	出力低電圧警告スレッシュホールド	0x0000h (0 V)	0x0FFFh (89.1 V)	0x0000h (0 V)

出力低電圧警告が検出された場合、デバイスは次のようになります。

- STATUS_BYTE レジスタの NONE_OF_THE_ABOVE/UNKNOWN ビットを設定します
- STATUS_WORD レジスタの上位バイト内の OUT_STATUS ビットを設定します。
- STATUS_OUT レジスタの VOUT_UV_WARN ビットを設定します
- ALERT_MASK レジスタの STATUS_OUT ビットを設定してマスクされていない場合、SMBA をアサートしてホストに通知します。

7.5.2.9 OT_FAULT_LIMIT (4Fh、読み取り/書き込みワード)

OT_FAULT_LIMIT コマンドは、過熱フォルト検出のスレッシュホールドを構成または読み出しできる標準の PMBus コマンドです。このレジスタの読み取りと書き込みには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りまたは書き込みワード プロトコルを使用する必要があります。測定された温度がこの値を超えると、過熱フォルトがトリガされ、MOSFET がオフになり、OT_FAULT フラグが設定されて、SMBA 信号がアサートされます。測定された温度がこのレジスタの値を下回った後、OPERATION OFF コマンドで MOSFET を再度オンにした後、フォル

ト条件がクリアされた後、ON コマンドまたは POWER_CYCLE コマンドで動作を続けるか、自動再試行シーケンスによって再度オンにできます。

表 7-7. OT_FAULT_LIMIT レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト
15:0	OT_FAULT_LIMIT	デバイス過熱故障スレッシュホルド	0x0000h (-256 °C)	0x01FFh (255 °C)	0x0FFFh (255°C)

7.5.2.10 OT_WARN_LIMIT (51h、読み取り/書き込みワード)

OT_WARN_LIMIT コマンドは、過熱警告検出のスレッシュホルドを構成または読み出しできる、標準の PMBus コマンドです。このレジスタの読み取りと書き込みには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りまたは書き込みワード プロトコルを使用する必要があります。測定された温度がこの値を超えると、過熱警告がトリガされ、それぞれのレジスタに設定された OT_WARN フラグと SMBA 信号がアサートされます。

表 7-8. OT_WARN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト
15:0	OT_WARN_LIMIT	デバイス過熱警告スレッシュホルド	0x0000h (-256°C)	0x01FFh (255°C)	0x0FFFh (255°C)

7.5.2.11 VIN_OV_WARN_LIMIT (57h、読み取り/書き込みワード)

VIN_OV_WARN_LIMIT コマンドは、VIN 過電圧警告検出のスレッシュホルドを構成または読み取りできる標準の PMBus コマンドです。このレジスタの読み取りと書き込みには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りまたは書き込みワード プロトコルを使用する必要があります。VIN の測定値がこのレジスタの値を上回ると、VIN_OV_WARN フラグがそれぞれのレジスタに設定され、SMBA 信号がアサートされます。

表 7-9. VIN_OV_WARN_LIMIT レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト
15:0	VIN_OV_WARN_LIMIT	入力過電圧警告スレッシュホルド	0x0000 (0 V)	0x0FFF (89.1 V)	0x0FFF (89.1 V)

7.5.2.12 IIN_OC_WARN_LIMIT (5Dh、読み取り/書き込みワード)

MFR_IIN_OC_WARN_LIMIT PMBus コマンドは、入力過電流警告スレッシュホルドを設定します。入力電流がこのレジスタで設定された値を上回ると、IIN 過電流フラグがそれぞれのレジスタに設定され、SMBA がアサートされます。MFR_IIN_OC_WARN_LIMIT レジスタにアクセスするには、PMBus 読み取り / 書き込みワード プロトコルを使用します。このレジスタの読み取りと書き込みには、表 7-72 に示す係数を使用する必要があります。この値も (D3h、F8h) でミラーリングされます。

表 7-10. IIN_OC_WARN_LIMIT レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト
15:0	IIN_OC_WARN_LIMIT	入力過電流警告スレッシュホルド	0x0000h (0A)	0x0FFFh (1.08xV _{CL} /R _{SNS} A)	0x0FFFh (1.08xV _{CL} /R _{SNS} A)

7.5.2.13 STATUS_BYTE (78h、読み取りバイト)

STATUS_BYTE は、LM5066Hx の状態を示す数々のフラグの値を返す標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、システムで基盤となるフォルトを削除し、CLEAR_FAULTS コマンドを発行する必要があります。

表 7-11. STATUS_BYTE レジスタの説明

ビット	名称	値	説明	デフォルト
7	予約済み	0	予約済み	0
6	OFF	1	FET ドライブ ステータス FET ゲートドライバがディセーブル	0
		0	FET ゲートドライブのイネーブル	
5:4	予約済み	00	予約済み	00
3	VIN_UV_FLT	1	VIN 低電圧 VIN UV フォルト検出	0
		0	VIN UV フォルト未検出	
2	STATUS_TEMP	1	過熱故障 STATUS_TEMPERATURE レジスタのアクティブ ビットが 設定されます	0
		0	STATUS_TEMPERATURE レジスタに、アクティブ ビット は設定されていません	
1	CML_ERR	1	通信、メモリまたはロジック エラー STATUS_CML レジスタのア クティブ ビットが設定されま す	0
		0	STATUS_CML レジスタにア クティブ ビットは設定されて いません	
0	NONE_OF_THE_ABOVE	1	ビット 7:1 に記載されている イベント以外のイベントが発 生しました	1
		0	ビット 7:1 に示されているイ ベント以外のイベントは発生 していません	

7.5.2.14 STATUS_WORD (79h、読み取りワード)

STATUS_WORD コマンドは、LM5066Hx の状態を示すフラグ数を返す標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。このレジスタのビットをクリアするには、基礎となるフォルトを削除し、clear_faults コマンドを発行する必要があります。INPUT および VIN UV フラグは、スタートアップ時にはデフォルトで 1 になりますが、入力電圧が抵抗によってプログラムされた UVLO スレッシュホールド値を初めて超えた後、0 にクリアされます。

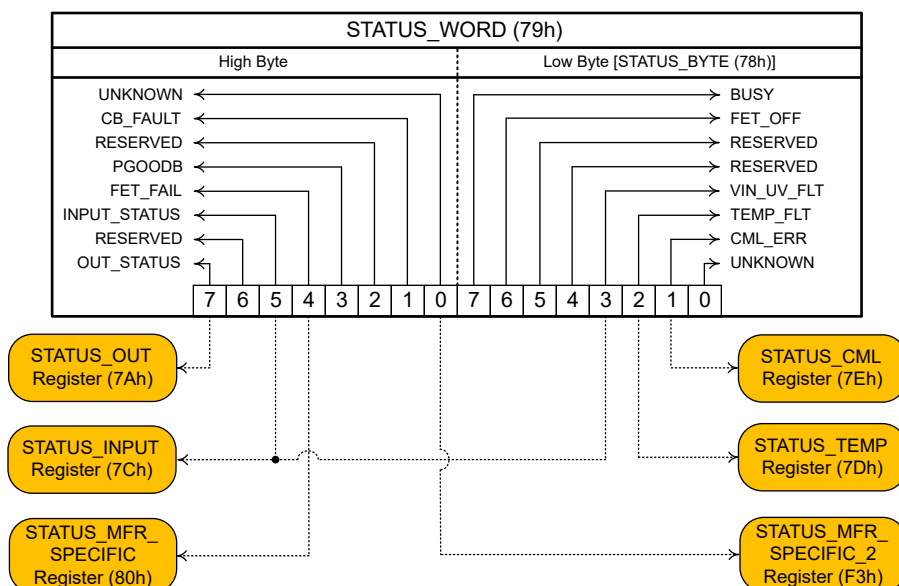


図 7-7. ステータス レジスタ ビット マップ

表 7-12. STATUS_WORD レジスタの説明

ビット	名称	値	説明	デフォルト
15	OUT_STATUS	1	出力フォルト ステータス STATUS_OUT レジスタのアクティブ ビットが設定されます	0
		0	STATUS_OUT レジスタに、アクティブ ビットは設定されていません	
14	予約済み	0	予約済み	0
13	INPUT_STATUS	1	入力フォルト ステータス STATUS_INPUT レジスタのアクティブ ビットが設定されます	0
		0	STATUS_INPUT レジスタに、アクティブなビットは設定されていません	
12	FET_FAIL	1	FET 失敗ステータス FET 障害検出	0
		0	FET 障害未検出	
11	PGOODB	1	パワー グッド ステータス PGOOD がアサート解除されます	1
		0	PGOOD がアサートされました	
10	予約済み	0	予約済み	0

表 7-12. STATUS_WORD レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
9	CB_FAULT		サーキット ブレーカ のフォ ルトが発生しました	0
		1	サーキット ブレーカ フォルト をトリガ	
		0	サーキット ブレーカ フォルト は発生していません	
8	不明	1	ビット 15:1 に記載されてい るイベント以外のイベントが 発生しました	0
		0	ビット 15:1 に示されているイ ベント以外のイベントは発生 していません	
7:0	STATUS_BYTE レジスタと同じです			

7.5.2.15 STATUS_VOUT (7Ah、読み取りバイト)

STATUS_VOUT コマンドは、VOUT UV 警告フラグの値を返す標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、基礎となるフォルトをクリアし、CLEAR_FAULTS コマンドを発行します。

表 7-13. STATUS_VOUT レジスタの説明

ビット	名称	値	説明	デフォルト
7:6	予約済み	00	予約済み	00
5	VOUT_UV_WARN	1	VOUT 低電圧警告 VOUT UV 警告が発生しま した	0
		0	VOUT UV 警告が発生しま した	
4:0	予約済み	00	予約済み	00

7.5.2.16 STATUS_INPUT (7Ch、読み取りバイト)

STATUS_INPUT コマンドは、入力電圧、電流、電力に関連するフラグの数を返す標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、基礎となるフォルトをクリアし、CLEAR_FAULTS コマンドを発行します。

表 7-14. STATUS_INPUT レジスタの説明

ビット	名称	値	説明	デフォルト
7	VIN_OV_FLT	1	VIN 過電圧フォルト VIN OV フォルトが発生しました	0
		0	VIN OV フォルトは発生していません	
6	VIN_OV_WARN	1	VIN 過電圧計画 VIN OV 警告が発生しました	0
		0	VIN OV 警告は発生していません	

表 7-14. STATUS_INPUT レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
5	VIN_UV_WARN	1	VIN 低電圧警告 VIN UV 警告が発生しました	0
		0	VIN UV 警告は発生していません	
4	VIN_UV_FLT	1	VIN 低電圧フォルト VIN UV フォルトが発生しました	0
		0	VIN UV フォルトは発生していません	
3	予約済み	0	予約済み	0
2	OC_FLT		定常状態での過電流により、レギュレーション タイムの満了	0
		1	入力過電流フォルトが発生しました	
		0	出力過電流フォルトが発生していません	

表 7-14. STATUS_INPUT レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
1	OC_WARN	1	過電流警告 入力電流が過電流警告スレッシュホールドを超えました	0
		0	入力電流が過電流警告スレッシュホールドを下回っています	
0	IN_OP_WARN	1	過電力警告 入力電力が過電力警告スレッシュホールドを超えました	0
		0	入力電力が過電力警告スレッシュホールドを超えていません	

7.5.2.17 STATUS_TEMPERATURE (7Dh、読み取りバイト)

STATUS_TEMPERATURE は、温度遠隔測定値に関連する複数のフラグの値を返す標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、基礎となるフォルトをクリアし、CLEAR_FAULTS コマンドを発行します。

表 7-15. STATUS_TEMP レジスタの説明

ビット	名称	値	説明	デフォルト
7	OT_FLT	1	過熱故障 デバイス温度が過熱故障スレッシュホールドを超えました	0
		0	デバイス温度が過熱故障スレッシュホールドを下回っています	
6	OT_WARN	1	過熱警告 デバイス温度が過熱警告スレッシュホールドを超えました	0
		0	デバイス温度が過熱警告スレッシュホールドを下回っています	
5:0	予約済み	000000	予約済み	000000

7.5.2.18 STATUS_CML (7Eh、読み取りバイト)

STATUS_CML は、通信フォルトに関連する多数のフラグの値を返す標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、CLEAR_FAULTS コマンドを発行する必要があります。

表 7-16. STATUS_CML レジスタの説明

ビット	名称	値	説明	デフォルト
7	INV_CMD	1	コマンド ステータス 無効/サポートされていない コマンドが受信されました	0
		0	有効/サポートされているコマンドが受信されました	

表 7-16. STATUS_CML レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
6	INV_DATA	1	データ ステータス 無効/サポートされていない データが受信されました	0
		0	有効/サポートされているデ ータが受信されました	
5	INV_PEC	1	パケット エラー チェック ステ ータス PEC 失敗	0
		0	PEC 合格	
4	MEMORY_FLT	1	メモリ障害ステータス メモリ関連の障害 — 構成メ モリ コンテンツが無効 (空ま たは破損) または STORE_USER_ALL また は RESTORE_USER_ALL コマンドが失敗しました	0
		0	メモリ関連の障害なし	
3:2	予約済み	000	予約済み	000
1	NONE_OF_ABOVE	1	表に記載されている以外の 通信障害が発生しました	0
		0	表に記載されている以外の 通信障害は発生していません	
0	予約済み	0	予約済み	0

7.5.2.19 STATUS_OTHER (7Fh、読み取りバイト)

STATUS_OTHER は、LM5066Hx の状態を示すフラグ数を返す標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、システムで基盤となるフォルトを削除し、CLEAR_FAULTS コマンドを発行する必要があります。

表 7-17. STATUS_VOUT レジスタの説明

ビット	名称	値	説明	デフォルト
7:6	予約済み	00	予約済み	00
5	CB_FAULT	1	サーキット ブレーカ のフォ ルトが発生しました	0
		0	サーキット ブレーカ フォルト をトリガ	
4:1	予約済み	0000	予約済み	0000

表 7-17. STATUS_VOUT レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
0	最初に $\overline{\text{SMBA}}$ をアサートします		最初に $\overline{\text{SMBA}}$ をアサートします	0
		1	このデバイスは $\overline{\text{SMBA}}$ をアサートした最初のデバイスです	
		0	このデバイスは、 $\overline{\text{SMBA}}$ をアサートした最初のデバイスではありません	

7.5.2.20 STATUS_MFR_SPECIFIC (80h)

STATUS_MFR_SPECIFIC コマンドは、メーカー固有のステータス情報を含む標準の PMBus コマンドです。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、基盤となるフォルトを削除し、CLEAR_FAULTS コマンドを発行する必要があります。

表 7-18. STATUS_MFR_SPECIFIC レジスタの説明

ビット	名称	値	説明	デフォルト
7	CB_FAULT	1	サーキット ブレーカ のフォルトが発生しました サーキット ブレーカ フォルトをトリガ	0
		0	サーキット ブレーカ フォルトは発生していません	
6	FET_FAIL	1	<i>FET</i> 失敗ステータス FET 障害検出	0
		0	FET 障害未検出	
5	予約済み	0	予約済み	0
4	DEFAULTS_LOADED	1	デフォルトのロード済みステータス デフォルトは、内部 EEPROM からロードされます	1
		0	故障または警告検出	
3	BB_RAM_FULL	1	<i>BB RAM</i> フィル ステータス 7 つ (7) のイベントが記録されています	0
		0	7 つ (7) のイベントはまだ記録されていません	
2	FET_FAULT_GATE2	1	<i>FET</i> 失敗タイプ GATE2 で FET 障害検出	0
		0	GATE2 で FET 障害未検出	
1	FET_FAULT_GATE1	1	<i>FET</i> 失敗タイプ GATE1 で FET 障害検出	0
		0	GATE1 で FET 障害未検出	
0	FET_FAULT_DRAIN	1	<i>FET</i> 失敗タイプ FET DRAIN フォルト検出	0
		0	FET ドレイン障害は検出されていません	

起動中または RESTORE_USER_ALL コマンド後のいずれかで、デフォルト構成設定およびスレッシュホールドが作業レジスタに正常にロードされると、STATUS_MFR_SPECIFIC レジスタの DEFAULTS_LOADED ビットが設定され、このビットは CLEAR_FAULTS コマンドを受信するまで設定されたまま維持されます。

7.5.2.21 READ_EIN (86h、ブロック読み取り)

READ_EIN コマンドは、標準の PMBus® コマンドであり、eFuse によって電力供給されるシステムによって蓄積エネルギーと平均消費電力を計算するために情報をホストに返します。このコマンドで提供される情報は、デバイス固有の平均算出期間、サンプリング周波数、または計算アルゴリズムには依存しません。

このコマンドは、ブロック サイズ 6 の PMBus® ブロック読み取りプロトコルを使用します。

このコマンドは、6 バイトのデータを返します。最初の 2 バイトは、瞬時入力電力 (入力電圧と入力電流のサンプルの積) のサンプリングを連続的に加算するアキュムレータの 2 の補数と符号付き出力です。これら 2 つのデータ バイトは、表 7-72 で説明されているように、DIRECT 形式でエンコードされます。アキュムレータの値は、単位が「ワットサンプル」になるようにスケーリングされます。「ワットサンプル」でのこの値に、有効な ADC サンプリング期間を掛けて、実際のエネルギー蓄積値をジュール単位で求める必要があります。

3 番目のデータ バイト ROLLOVER_COUNT は、アキュムレータのロールオーバー イベントの数です。このバイトは符号なし整数で、アキュムレータが最大の正の値 7FFFh から 0 にロールオーバーした回数を示します。ROLLOVER_COUNT は、正の最大値からゼロに定期的にロールオーバーします。ROLLOVER_COUNT の状態を追跡し、ロールオーバーを考慮するのはホストの責任です。

他の 3 つのデータ バイトは、現在まで蓄積された瞬時入力電力のサンプル数をカウントする 24 ビットの符号なし整数です。また、この値は、正の最大値から 0 に定期的にロールオーバーされます。

アキュムレータとローラーカウントの組み合わせは、数秒後にオーバーフローすることがあります。このオーバーフローを検出して適切に処理するために、ホストソフトウェアに残されます。同様に、サンプル カウント値はオーバーフローします。

表 7-19. READ_EIN レジスタの説明

バイト	説明	デフォルト
0	パワー アキュムレータの下位バイト	0x00
1	パワー アキュムレータの上位バイト	0x00
2	パワー アキュムレータのロールオーバー カウント	0x00
3	サンプル カウントの下位バイト	0x00
4	サンプル カウントの中位バイト	0x00
5	サンプル カウントの上位バイト	0x00

ホストはアキュムレータ値とロールオーバー カウントを使用して、式 1 を使用して「ワットサンプル」の現在の「エネルギー カウント」を計算します。

$$Energy_Count = (Rollover_Count \times Accumulator_Roll_Over_Value) + Accumulator_Value \quad (1)$$

ここで、Accumulator_Roll_Over_Value はアキュムレータの正の最大値に (1) を加えた値です。平均電力の計算を正しく行うには、最大アキュムレータ値に 1 を追加する必要があります。Accumulator_Roll_Over_Value は、式 2 を使用して計算されます。

$$Accumulator_Roll_Over_Value = \frac{1}{m} \left[\{ (Y_{MAX} + 1) \times 10^{-R} \} - b \right] = \frac{1}{m} \left[\{ (2^{15}) \times 10^{-R} \} - b \right] \quad (2)$$

表 7-72 は、式 2 で使用する「m、b、R」係数が含まれています。アキュムレータの値は、表 7-72 と式 6 の係数を使用して取得されます。ジュール単位のエネルギー蓄積の現実世界の値は式 3 を使用して計算されます。

$$Accumulated_Energy = Energy_Count \times Effective_ADC_Sampling_Period \quad (3)$$

ホストは、式 4 を使用して、最後の読み取り以降の平均電力をワット単位で計算します。

$$Average_Power = \frac{Current_Energy_Count - Last_Energy_Count}{Current_Sample_Count - Last_Sample_Count} \quad (4)$$

7.5.2.22 READ_VIN (88h、読み取りワード)

READ_VIN コマンドは、入力電圧の測定値 12 ビットを返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値は、VIN 過電圧および低電圧警告の検出にも内部的に使用されます。

表 7-20. READ_VIN レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_VIN	入力電圧について測定された値	0x0000 (0 V)	0x0FFF (89.1 V)

7.5.2.23 READ_IIN (89h、読み取りワード)

READ_IIN コマンドは、入力電流の測定値 12 ビットを返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値も (D1h) でミラーリングされます。

表 7-21. READ_IIN レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	READ_IIN	入力電流について測定された値	0x0000 (0A)	0x0FFF (1.08xV _{CL} /R _{SNS} A)	0x0000 (0A)	0x0FFF (2.16xV _{CL} /R _{SNS} A)

7.5.2.24 READ_VOUT (8Bh、読み取りワード)

READ_VOUT コマンドは、出力電圧の測定値 12 ビットを返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値は、VOUT 低電圧警告の検出にも内部的に使用されます。

表 7-22. READ_VOUT レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_VOUT	出力電圧について測定された値	0x0000 (0 V)	0x0FFF (89.1 V)

7.5.2.25 READ_IOUT (8Ch、読み取りワード)

READ_IOUT コマンドは、入力電流の測定値 12 ビットを返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値は READ_IIN (89h) と同じです。

表 7-23. READ_IOUT レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	READ_IOUT	入力電流について測定された値	0x0000 (0A)	0x0FFF (1.08xV _{CL} /R _{SNS} A)	0x0000 (0A)	0x0FFF (2.16xV _{CL} /R _{SNS} A)

7.5.2.26 READ_TEMPERATURE_1 (8Dh、読み取りワード)

READ_TEMPERATURE_1 コマンドは、外付け温度検出ダイオードによって測定された温度の符号付き値を返す標準 PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値は、過熱フォルトおよび警告の検出にも内部的に使用されます。この係数が適用された後のこのデータの範囲は、 -256°C ~ 255°C になります。

表 7-24. READ_TEMPERATURE_1 レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_TEMPERATURE_1	TEMPERATURE の測定値	0x0000 (-256°C)	0x01FF (255°C)

7.5.2.27 READ_POUT (96h、読み取りワード)

READ_POUT コマンドは、入力電力の測定値を 12 ビットで返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。

表 7-25. READ_POUT レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	READ_POUT	入力電力用に測定された値	0x0000 (0W)	0x0FFF ($96.23 \times V_{\text{CL}}/R_{\text{SNS}}$ W)	0x0000 (0W)	0x0FFF ($192.45 \times V_{\text{CL}}/R_{\text{SNS}}$ W)

7.5.2.28 READ_PIN (97h、読み取りワード)

READ_PIN コマンドは、入力電力の測定値を 12 ビットで返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値も (D2h) でミラーリングされます。

表 7-26. READ_PIN レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	READ_PIN	入力電力用に測定された値	0x0000 (0W)	0x0FFF ($96.23 \times V_{\text{CL}}/R_{\text{SNS}}$ W)	0x0000 (0W)	0x0FFF ($192.45 \times V_{\text{CL}}/R_{\text{SNS}}$ W)

7.5.2.29 PMBUS_REVISION (98h、読み取りバイト)

PMBUS_REVISION は、デバイスが準拠する PMBus 標準のレビジョンを返す標準 PMBus コマンドです。

このコマンドには 1 つのデータ バイトがあります。ビット[7:4]は、デバイスが準拠している PMBus 仕様パート I のレビジョンを示します。ビット[3:0]は、デバイスが準拠している PMBus 仕様パート II のレビジョンを示します。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用します。

このコマンドは LM5066Hx ホットスワップから 0x33h を返します。これは、本デバイスが Part I rev 1.3 と Part II rev 1.3 に準拠していることを意味します。

7.5.2.30 MFR_ID (99h、ブロック読み取り)

MFR_ID コマンドは、メーカーの識別情報を返す標準の PMBus コマンドです。MFR_ID を読み取るには、PMBus ブロック読み取りプロトコルを使用します。

表 7-27. MFR_ID レジスタ

バイト	名称	値
1	MFR ID-1	54h 'T'
2	MFR ID-2	49h 'I'
3	MFR ID-3	00h

7.5.2.31 MFR_MODEL (9Ah、ブロック読み取り)

MFR_MODEL コマンドは、チップの型番を返す標準の PMBus コマンドです。MFR_MODEL を読み取るには、PMBus ブロック読み取りプロトコルを使用します。

表 7-28. MFR_MODEL レジスタ

バイト	名称	値
1	MFR ID-1	4Ch 'L'
2	MFR ID-2	4Dh 'M'
3	MFR ID-3	35h '5'
4	MFR ID-4	30h '0'
5	MFR ID-5	36h '6'
6	MFR ID-6	36h '6'
7	MFR ID-7	48h 'H'
8	MFR ID-8	00h

7.5.2.32 MFR_REVISION (9Bh、ブロック読み取り)

MFR_REVISION コマンドは、部品のリビジョンレベルを返す標準の PMBus コマンドです。MFR_REVISION を読み取るには、PMBus ブロック読み取りプロトコルを使用します。

表 7-29. MFR_REVISION レジスタ

バイト	名称	値
1	MFR ID-1	41h 'A'
2	MFR ID-2	41h 'A'

7.5.2.33 USER_DATA (BCh、読み取り/書き込みバイト)

このレジスタは、ユーザー アプリケーション用に提供されています。このレジスタに書き込まれた値は、読み戻すことができます。この値は、チップの内部動作または構成には影響しません。

表 7-30. USER_DATA レジスタ

ビット	名称	デフォルト
7:0	USER_DATA	0x00h

7.5.2.34 READ_VIN_MIN (A0h、読み取りワード)

READ_VIN_MIN コマンドは、標準の PMBus コマンドであり、パワーオン リセットまたは最後の RESET_MIN (PK_MIN_AVG レジスタのビット [5]) が high になってから測定された最小入力電圧 12 ビットを返します。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワードプロトコルを使用する必要があります。

表 7-31. READ_VIN_MIN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト
15:0	READ_VIN_MIN	リセットまたは最後のクリア後に最小入力電圧の測定値	0x0000 (0 V)	0x0FFF (89.1 V)	0x0FFF (89.1 V)

7.5.2.35 READ_VIN_PEAK (A1h、読み取りワード)

READ_VIN_PEAK コマンドは、標準の PMBus コマンドであり、パワーオン リセットまたは最後の RESET_PEAK (PK_MIN_AVG レジスタのビット [7]) が high になった後に測定された 12 ビットのピーク入力電圧を返します。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。

表 7-32. READ_VIN_PEAK レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト
15:0	READ_VIN_PEAK	リセットまたは最後のクリア後にピーク入力電圧の測定値	0x0000 (0 V)	0x0FFF (89.1 V)	0x0000 (0 V)

7.5.2.36 READ_IIN_PEAK (A2h、読み取りワード)

READ_IIN_PEAK コマンドは標準的な PMBus コマンドで、パワーオン リセットまたは最後に RESET_PEAK (PK_MIN_AVG レジスタのビット [7]) が High になった後に測定された 12 ビットのピーク入力電流を返します。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。

表 7-33. READ_IIN_PEAK レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	READ_IIN_PEAK	リセットまたは最後のクリア後に最大入力電流の測定値	0x0000 (0A)	0x0FFF ($1.08 \times V_{CL} / R_{SNS}$ A)	0x0000 (0A)	0x0FFF ($2.16 \times V_{CL} / R_{SNS}$ A)

7.5.2.37 READ_PIN_PEAK (A3h)

READ_PIN_PEAK コマンドは、パワーオン リセット、最後の CLEAR_PIN_PEAK コマンド、または最後の RESET_PEAK (PK_MIN_AVG (E9h) レジスタのビット [7]) が high になってから測定された最大入力電力を通知します。READ_PIN_PEAK コマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用します。表 7-72 に示す係数を使用してください。

表 7-34. READ_PIN_PEAK レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_PIN_PEAK	リセットまたは最後のクリア後に最大入力電力の測定値	0x0000 (0W)	0x0FFF ($96.23 \times V_{CL} / R_{SNS}$ W)

7.5.2.38 READ_VOUT_MIN (A4h、読み取りワード)

READ_VOUT_MIN コマンドは標準的な PMBus コマンドでは、パワーオン リセットまたは最後の RESET_MIN (PK_MIN_AVG レジスタのビット [5]) が high になってから測定された最小入力電圧 12 ビットを返します。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値は、VOUT 低電圧警告の検出にも内部的に使用されます。

表 7-35. READ_VOUT_MIN レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト
15:0	READ_VOUT_MIN	リセットまたは最後のクリア後に最小出力電圧の測定値	0x0000 (0 V)	0x0FFF (89.1 V)	0x0FFF (89.1 V)

7.5.2.39 READ_TEMP_AVG (C7h、読み取りワード)

READ_TEMP_AVG コマンドは、外部温度検出ダイオードから符号付き温度値の 12 ビット ADC 測定平均を通知します。平均数は、SAMPLES_FOR_AVG レジスタによりプログラムできます。READ_TEMP_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を high にセットすることで、ゼロ (0x0000h) にリセットできます。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドは PMBus 読み取りワード プロトコルを使用します。

表 7-36. READ_TEMP_AVG レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_TEMP_AVG	リセットまたは最後のクリア以降の平均温度の測定値	0x0000 (–256°C)	0x01FF (255°C)

7.5.2.40 READ_TEMP_PEAK (C8h、読み取りワード)

READ_TEMP_PEAK コマンドは、パワーオン リセットまたは最後の RESET_PEAK (PK_MIN_AVG レジスタのビット [7]) が high になったために、外部温度センサ ダイオードによって測定された温度の符号付き値を返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値は、過熱フォルトおよび警告の検出にも内部的に使用されます。この係数が適用された後のこのデータの範囲は、–256°C ~ 255°C になります。

表 7-37. READ_TEMP_PEAK レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_TEMP_PEAK	リセットまたは最後のクリア以降のピーク温度の測定値	0x0000 (–256°C)	0x01FF (255°C)

7.5.2.41 READ_SAMPLE_BUF (C9h、ブロック読み取り)

READ_SAMPLE_BUF は、デバイス RAM 内で使用可能なラウンドロビン ADC バッファから特定のパラメータの最新 64 個の (64) サンプルを読み取るために使用されるメーカー固有のコマンドです。これにより、複数の ADC サンプルを高速でキャプチャして、PMBus シリアル インターフェイス経由で個別のサンプルを順に読み取るボトルネックなしで、外出中に読み出すことができます。これにより、システム設計者は、特定の時間間隔でそのパラメータの時間ドメイン プロファイル/波形を再構築できます。これは、内蔵の「デジタル オシロスコープ」のように機能することで、設計またはシステムのデバッグ時に役立ちます。バッファ内で ADC サンプルが更新されるレートは、実効 ADC サンプルング期間とデシメーションレート/サンプル スキップ カウントによって異なります。バッファリング目的でサンプリングする ADC チャンネルと、デシメーションレート/サンプルスキップ数は、ADC_CONFIG_2 レジスタを通じて構成できます。さまざまなデシメーション レートを選択することで、「微細な時間分解能と短いアパーチャ」、「粗い時間分解能および広いアパーチャ」のいずれかを選択できます。

このコマンドは、ブロック サイズ 64 の PMBus ブロック読み取りプロトコルを使用します。

表 7-72 の係数を使用した PMBus 直接形式変換に従い、バイトを適切なユニットの実際の値に変換します。

ADC サンプル バッファは、デバイスの電源がオンになるとすぐにバッファリングを開始します。バッファリングは、次の 2 つの異なる条件下で一時停止されます。

1. 即座に READ_SAMPLE_BUF コマンドが発行されます。これにより、ホストが以前の値セットを読み出している間に、サンプル バッファが新しい値で上書きされないようになります。64 バイトのが読み出された後、再び新しいサンプルのバッファリングを開始します。

2. 障害が発生した場合、サンプル バッファのデータが内部でラッチされます。これにより、ホストからサンプル バッファの読み出しに遅延が発生しても、フォルト イベント前のサンプルのスナップショットが確実に保持されます。
CLEAR_FAULTS コマンドを発行した後、または **OPERATION OFF** コマンドの書き込み後に **ON** コマンドを発行するか、**EN/UVLO** ピンを切り替えた後、新しいサンプルのバッファが再度開始されます。

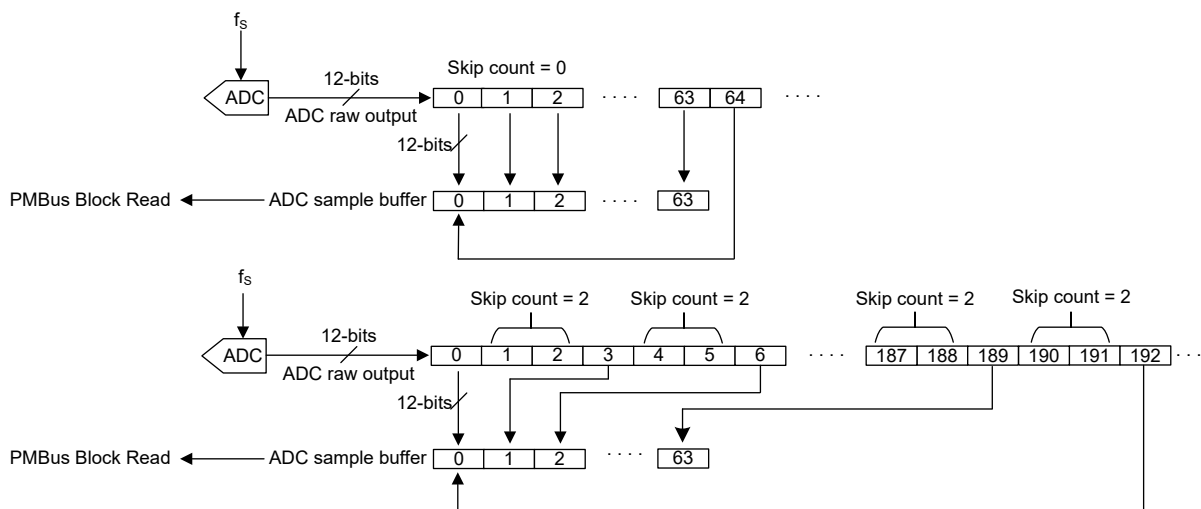


図 7-8. ADC サンプル バッファの例

7.5.2.42 POWER_CYCLE (CAh、送信バイト)

POWER_CYCLE は、遅延後に出力をパワーダウンし、パワーオンするために使用されるメーカー固有のコマンドです。遅延は、**DELAY_CONFIG** レジスタのビット (7:4) を使って設定できます。このコマンドの実行により、パワー パスのリセットが開始されます。

このコマンドは **PMBus®** 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

注

フォルトが原因でデバイスがオフになった場合でも、**POWER_CYCLE** コマンドを発行しても、デバイスの状態は変更されません。このコマンドの前には、**CLEAR_FAULTS** コマンドを指定します。

7.5.2.43 READ_VAUX (D0h、読み取りワード)

READ_VAUX コマンドは、12 ビット ADC で測定された補助電圧を報告します。グラウンドに対して 2.97V 以上の電圧は、フルスケール (0FFFh) の正の値で報告されます。グラウンドを基準として 0V 以下の電圧は、0 (0000h) として報告されます。**READ_Vaux** コマンドからデータを読み取るには、**PMBus** 読み取りワード プロトコルを使用します。

表 7-38. **READ_VAUX** レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_VAUX	VAUX ピンに接続された補助電圧源の測定値	0x0000 (0 V)	0x0FFF (2.97 V)

7.5.2.44 MFR_READ_IIN (D1h、読み取りワード)

MFR_READ_IIN コマンドは、入力電流の測定値 12 ビットを返す **PMBus** コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、**PMBus** 読み取りワード プロトコルを使用する必要があります。この値も (89h) でミラーリングされます。

表 7-39. READ_IIN レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	MFR_READ_IIN	入力電流について測定された値	0x0000 (0A)	0x0FFF (1.08xV _{CL} /R _{SNS} A)	0x0000 (0A)	0x0FFF (2.16xV _{CL} /R _{SNS} A)

7.5.2.45 MFR_READ_PIN (D2h)

MFR_READ_PIN コマンドは、入力電力の測定値を 12 ビットで返す標準の PMBus コマンドです。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りワード プロトコルを使用する必要があります。この値も (97h) でミラーリングされます。

表 7-40. READ_PIN レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	MFR_READ_PIN	入力電力用に測定された値	0x0000 (0W)	0x0FFF (96.23xV _{CL} /R _{SNS} W)	0x0000 (0W)	0x0FFF (192.45xV _{CL} /R _{SNS} W)

7.5.2.46 MFR_IIN_OC_WARN_LIMIT (D3h、F8h、読み取り/書き込みワード)

MFR_IIN_OC_WARN_LIMIT PMBus コマンドは、入力過電流警告スレッシュホールドを設定します。入力電流がこのレジスタで設定された値を上回ると、IIN 過電流フラグがそれぞれのレジスタに設定され、SMBA がアサートされます。MFR_IIN_OC_WARN_LIMIT レジスタにアクセスするには、PMBus 読み取り / 書き込みワード プロトコルを使用します。このレジスタの読み取りと書き込みには、表 7-72 に示す係数を使用する必要があります。この値も (5Dh、F8h) でミラーリングされます。

表 7-41. MFR_IIN_OC_WARN_LIMIT レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値
15:0	MFR_IIN_OC_WARN_LIMIT	入力過電流警告スレッシュホールド	0x0000h (0A)	0x0FFFh (1.08xV _{CL} /R _{SNS} A)	0x0FFFh (1.08xV _{CL} /R _{SNS} A)

7.5.2.47 MFR_PIN_OP_WARN_LIMIT (D4h、読み取り/書き込みワード)

MFR_PIN_OP_WARN_LIMIT PMBus コマンドは、入力過電力警告スレッシュホールドを設定します。入力電源がこのレジスタで設定された値を上回ると、PIN 過電力フラグがそれぞれのレジスタに設定され、SMBA がアサートされます。MFR_PIN_OP_WARN_LIMIT レジスタにアクセスするには、PMBus 読み取り / 書き込みワード プロトコルを使用します。このレジスタの読み取りと書き込みには、表 7-72 に示す係数を使用する必要があります。

表 7-42. PIN_OP_WARN_LIMIT レジスタの説明

ビット	名称	説明	最小値	最大値	デフォルト値
15:0	PIN_OP_WARN_LIMIT	入力過電力警告スレッシュホールド	0x0000h (0 W)	0x0FFFh (96.23xV _{CL} /R _{SNS} W)	0x0FFFh (96.23xV _{CL} /R _{SNS} W)

7.5.2.48 CLEAR_PIN_PEAK (D6h、送信バイト)

CLEAR_PIN_PEAK コマンドは、READ_PIN_PEAK (A3h) レジスタをクリアします。このコマンドは PMBus 送信バイト プロトコルを使用します。

7.5.2.49 GATE_MASK (D7h、読み取り/書き込みバイト)

GATE_MASK レジスタは、フォルト状態によって MOSFET がオフになるのをハードウェアで防ぐことを可能にします。ビットが High のとき、対応する FAULT は MOSFET ゲートの制御を失います。すべてのステータス レジスタは引き続き更

新され (STATUS、DIAGNOSTIC)、 $\overline{\text{SMBA}}$ が引き続きアサートされます。このレジスタには、PMBUS の読み取り / 書き込みバイトプロトコルでアクセスします。

注意

過電流状態またはサーキットブレーカ フォルト状態に 응답して MOSFET のスイッチをオフにできないと、MOSFET が破壊される可能性が高くなります。この機能は、細心の注意を払い監視を行って使用する必要があります。

表 7-43. GATE_MASK レジスタの説明

ビット	説明	デフォルト
7	SCP の故障	0
6	FET_FAIL	1
5	VIN UV FAULT	0
4	VIN OV FAULT	0
3	IIN/PFET FAULT	0
2	OVERTEMP FAULT	0
1	ウォッチドッグの不具合	1
0	CIRCUIT BREAKER FAULT	0

IIN/PFET FAULT とは、入力電流フォルトと MOSFET 電力損失フォルトのことです。入力電源フォルト検出はなく、入力電力警告検出のみです。

7.5.2.50 ALERT_MASK (D8h、読み取り/書き込みワード)

ALERT_MASK コマンドは、特定のフォルトまたは警告が発生したときに $\overline{\text{SMBA}}$ をマスクするために使用されます。各ビットは、通常は $\overline{\text{SMBA}}$ がアサートされる 16 の異なるアナログおよびデジタルのフォルトまたは警告のいずれかに対応しています。対応するビットが High のとき、この条件では $\overline{\text{SMBA}}$ はアサートされません。この条件においては、この条件をキャプチャしたレジスタが引き続き更新され (STATUS レジスタ、DIAGNOSTIC_WORD)、外部 MOSFET ゲート制御は引き続きアクティブになります (VIN_OV_FAULT、VIN_UV_FAULT、IIN/PFET_FAULT、CB_FAULT、SCP_FAULT、OT_FAULT)。このレジスタは、PMBus 読み出し / 書き込みワード プロトコルを使用してアクセスします。

表 7-44. ALERT_MASK レジスタの説明

ビット	説明	デフォルト
15	VOUT UNDERVOLTAGE WARN	1
14	IIN LIMIT WARN	1
13	VIN UNDERVOLTAGE WARN	1
12	VIN OVERVOLTAGE WARN	1
11	POWER GOOD	1
10	過熱警告	1
9	ウォッチドッグ フォルト	0
8	OVERPOWER LIMIT WARN	1
7	SCP の故障	0
6	FET_FAIL 故障	0
5	VIN UNDERVOLTAGE FAULT	1
4	VIN OVERVOLTAGE FAULT	0
3	IIN/PFET FAULT	0
2	OVERTEMPERATURE FAULT	0
1	CML FAULT (通信障害)	0

表 7-44. ALERT_MASK レジスタの説明 (続き)

ビット	説明	デフォルト
0	CIRCUIT BREAKER FAULT	0

7.5.2.51 READ_VAUX_AVG (D9h、読み取りワード)

READ_VAUX_AVG コマンドは、12 ビット ADC で測定された平均補助電圧を報告します。データの準備ができていない場合、戻り値は前回の戻り値 (平均値) になります。ただし、前回の平均値のデータがない場合は、デフォルト値 (0000h) が返されます。平均数は、SAMPLES_FOR_AVG レジスタによりプログラムできます。READ_VAUX_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を high にセットすることで、ゼロ (0x0000h) にリセットできます。このデータは、PMBus 読み出しワード プロトコルで読み取られます。このレジスタは、表 7-72 に示す係数を使用する必要があります。

表 7-45. READ_VAUX レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_VAUX_AVG	リセットまたは最後のクリア後に VAUX ピンに接続された平均補助電圧源の測定値	0x0000 (0 V)	0x0FFF (2.97 V)

7.5.2.52 BLOCK_READ (DAh、ブロック読み取り)

BLOCK_READ コマンドは、DIAGNOSTIC_WORD を、入力および出力の遠隔測定情報 (IIN、VOUT、VIN、PIN) および TEMPERATURE と連結して、LM5066Hx のすべての動作情報を単一の SMBus トランザクションでキャプチャします。ブロックは 12 バイト長で、個別の READ_XXX コマンドが発行された場合と同じ方法で、テレメトリ情報が送信されます (表 7-46 を参照)。ブロック読み出しレジスタの内容は、SMBus インターフェイスがアイドルである限り、クロックサイクルごとに更新されます。BLOCK_READ は、VIN、VOUT、IIN、PIN の測定値をすべて時間整合させることも規定しています。別々のコマンドを使用する場合は、通信プロトコルに必要な遅延が原因で、個別のサンプルが時間整合できない可能性があります。

ブロック読み出しコマンドは、PMBus ブロック読み出しプロトコルを介して読み取られます。

表 7-46. BLOCK_READ レジスタのフォーマット

登録	サイズ	デフォルト
DIAGNOSTIC_WORD	1 語	0880h
READ_IIN	1 語	0000h
READ_VOUT	1 語	0000h
READ_VIN	1 語	0000h
READ_PIN	1 語	0000h
READ_TEMPERATURE_1	1 語	0000h

7.5.2.53 SAMPLES_FOR_AVG (DBh、読み取り/書き込みバイト)

SAMPLES_FOR_AVG コマンドは、IIN、VIN、VOUT、PIN および TEMPERATURE の平均値の計算に使用されるサンプル数を設定するためのメーカー固有のコマンドです。この AVGN ニブルの 10 進表記の値は、2 のべき乗のサンプル数です (たとえば、AVGN = 12 の場合、平均値を計算する際に使用されるサンプル数は $N = 4096$ 個になります)。LM5066Hx は、1、2、4、8、16、32、64、128、256、512、1024、2048、4096 個に対する平均値をサポートしています。SAMPLES_FOR_AVG の値は、IIN、VIN、VOUT、PIN の平均値の算出に対して同じく適用されます。LM5066Hx は、単純平均を使用します。これは、連続した結果をプログラムされた値まで合計し、サンプル数で除算することで実現されます。平均は、次のシーケンスに従って計算されます。

$$Y = (X_{(N)} + X_{(N-1)} + \dots + X_{(0)}) / N \quad (5)$$

平均の計算がシーケンスの終了に達すると (たとえば、4096 個のサンプルの平均が計算される)、同数のサンプル (この例では 4096 個) を取得して新しい平均を計算する、新しいシーケンスが開始されます。

表 7-47. SAMPLES_FOR_AVG レジスタの説明

AVGN (b)	N = 2 ^{AVGN}	平均の計算 / レジスタ更新期間 (ms)
0000b	1	0.02
0001b	2	0.04
0010b	4	0.08
0011b	8	0.16
0100b	16	0.32
0101b	32	0.64
0110b	64	1.28
0111b	128	2.56
1000b	256	5.12
1001b	512	10.24
1010b	1024	20.48
1011b	2048	40.96
1100b	4096	81.92

SAMPLES_FOR_AVG レジスタの変更は、現在の平均の計算間隔が完了するまで、平均テレメトリ測定に反映されないことに注意してください。AVGN のデフォルト設定は、1000b (08h) です。

SAMPLES_FOR_AVG レジスタには、PMBus の読み取り / 書き込みバイト プロトコルでアクセスします。

表 7-48. SAMPLES_FOR_AVG レジスタ

値	意味	デフォルト
00h~0Ch	平均の計算に使用するサンプル数の指数 (AVGN)	08h

7.5.2.54 READ_VIN_AVG (DCh、読み取りワード)

READ_VIN_AVG コマンドは、12 ビット ADC の測定された入力平均電圧を報告します。データの準備ができていない場合、戻り値は前回の戻り値 (平均値) になります。ただし、前回の平均値のデータがない場合は、デフォルト値 (0000h) が返されます。平均数は、SAMPLES_FOR_AVG レジスタによりプログラムできます。READ_VIN_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を high にセットすることで、ゼロ (0x0000h) にリセットできます。このデータは、PMBus 読み出しワード プロトコルで読み取られます。このレジスタは、表 7-72 に示す係数を使用する必要があります。

表 7-49. READ_VIN_AVG レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_VIN_AVG	リセットまたは最後のクリア後に平均入力電圧の測定値	0x0000 (0 V)	0x0FFF (89.1 V)

7.5.2.55 READ_VOUT_AVG (DDh、読み取りワード)

READ_VOUT_AVG コマンドは、ADC により測定された電流検出電圧の 12 ビットの平均値を報告します。平均の計算が完了していない場合、デフォルト値 (0000h) または前回のデータが戻り値になります。平均数は、SAMPLES_FOR_AVG レジスタによりプログラムできます。READ_VOUT_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を high にセットすることで、ゼロ (0x0000h) にリセットできます。このデータは、PMBus 読み出しワード プロトコルで読み取られます。このレジスタは、表 7-72 に示す係数を使用する必要があります。

表 7-50. READ_VOUT_AVG レジスタの説明

ビット	名称	説明	最小値	最大値
15:0	READ_VOUT_AVG	リセットまたは最後のクリア後に平均出力電圧の測定値	0x0000 (0 V)	0x0FFF (89.1 V)

7.5.2.56 READ_IIN_AVG (DEh、読み取りワード)

READ_IIN_AVG コマンドは、ADC により測定された電流検出電圧の 12 ビットの平均値を報告します。平均の計算が完了していない場合、デフォルト値 (0000h) または前回のデータが戻り値になります。平均数は、SAMPLES_FOR_AVG レジスタによりプログラムできます。READ_IIN_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を high にセットすることで、ゼロ (0x0000h) にリセットできます。このデータは、PMBus 読み出しワード プロトコルで読み取られます。このレジスタは、表 7-72 に示す係数を使用する必要があります。

表 7-51. READ_IIN_AVG レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	READ_IIN_AVG	リセットまたは最後のクリア後に平均入力電流の測定値	0x0000 (0A)	0x0FFF ($1.08 \times V_{CL}/R_{SNS}$ A)	0x0000 (0A)	0x0FFF ($2.16 \times V_{CL}/R_{SNS}$ A)

7.5.2.57 READ_PIN_AVG (DFh、読み取りワード)

READ_AVG_PIN コマンドは、ADC により測定された VIN と IIN の積の 12 ビットの値を報告します。平均の計算が完了していない場合、デフォルト値 (0000h) または前回のデータが戻り値になります。平均数は、SAMPLES_FOR_AVG レジスタによりプログラムできます。READ_PIN_AVG レジスタの内容は、PK_MIN_AVG レジスタのビット [6] を high にセットすることで、ゼロ (0x0000h) にリセットできます。このデータは、PMBus 読み出しワード プロトコルで読み取られます。このレジスタは、表 7-72 に示す係数を使用する必要があります。

表 7-52. READ_PIN_AVG レジスタの説明

ビット	名称	説明	ADC_CONFIG_2 [6] = 0		ADC_CONFIG_2 [6] = 1	
			最小値	最大値	最小値	最大値
15:0	READ_PIN_AVG	リセットまたは最後のクリア後に平均入力電力の測定値	0x0000 (0W)	0x0FFF ($96.23 \times V_{CL}/R_{SNS}$ W)	0x0000 (0W)	0x0FFF ($192.45 \times V_{CL}/R_{SNS}$ W)

7.5.2.58 CLEAR_BB_RAM (E0h、送信バイト)

CLEAR_BB_RAM コマンドは、ブラックボックス RAM をクリアし、その内容をデフォルト値に復元するメーカー固有のコマンドです。PMBus 送信バイト プロトコルを使用して実装されており、データ バイトは含まれていません。このコマンドは書き込み専用です。

7.5.2.59 READ_DIAGNOSTIC_WORD (E1h、読み取りワード)

READ_DIAGNOSTIC_WORD PMBus コマンドは、すべての LM5066Hx フォルトおよび警告を 1 回の読み取り動作で報告します。各種ステータス レジスタに複数の読み取り要求を発行する SMBA 信号のアサートに対する標準応答は、DIAGNOSTIC_WORD レジスタから読み取られる 1 ワードに置き換えることができます。READ_DIAGNOSTIC_WORD コマンドは、PMBus 読み取りワード プロトコルを使用し読み取る必要があります。READ_DIAGNOSTIC_WORD は、BLOCK_READ、BLACK_BOX_READ、および AVG_BLOCK_READ の動作でも返されます。なお、FET をシャットオフするために UVLO を Low にプルすると、診断ワードとして 08E0h が返されます。

表 7-53. DIAGNOSTIC_WORD レジスタの説明

ビット	説明	デフォルト
15	VOUT_UNDERVOLTAGE_WARN	0
14	IIN_OP_WARN	0
13	VIN_UNDERVOLTAGE_WARN	0
12	VIN_OVERVOLTAGE_WARN	0
11	POWER_GOOD	1
10	OVER_TEMPERATURE_WARN	0

表 7-53. DIAGNOSTIC_WORD レジスタの説明 (続き)

ビット	説明	デフォルト
9	TIMER_LATCHED_OFF	0
8	FET_FAIL	0
7	CONFIG_PRESET	1
6	DEVICE_OFF	0
5	VIN_UNDERVOLTAGE_FAULT	0
4	VIN_OVERVOLTAGE_FAULT	0
3	IIN_OC/PFET_OP_FAULT	0
2	OVER_TEMPERATURE_FAULT	0
1	CML_FAULT	0
0	CIRCUIT_BREAKER_FAULT	0

7.5.2.60 AVG_BLOCK_READ (E2h、ブロック読み取り)

AVG_BLOCK_READ コマンドは、DIAGNOSTIC_WORD と、入力および出力平均の遠隔測定情報 (IIN、VOUT、VIN、PIN) および温度を連結して、部品のすべての動作情報を 1 回の PMBus トランザクションでキャプチャします。このブロックは 12 バイト長で、個別の READ_XXX_AVG コマンドが発行された場合と同じ方法で、テレメトリ情報が送信されます (表 7-54 を参照)。また、AVG_BLOCK_READ については、VIN、VOUT、IIN および TEMP の測定値の時間がすべて整合すると規定されていますが、個別の PMBus コマンドから読み取った場合はそうならない可能性があります。AVG_BLOCK_READ コマンドからのデータの読み取りには、SMBus ブロック読み出しプロトコルを使用します。

表 7-54. AVG_BLOCK_READ レジスタのフォーマット

登録	サイズ	デフォルト
DIAGNOSTIC_WORD	1 語	0880h
READ_IIN_AVG	1 語	0000h
READ_VOUT_AVG	1 語	0000h
READ_VIN_AVG	1 語	0000h
READ_PIN_AVG	1 語	0000h
READ_TEMP_AVG	1 語	0000h

7.5.2.61 BB_ERASE (E3h、送信バイト)

BB_ERASE は、EEPROM (ブラックボックス情報が保存されている場所) にオールゼロの (0) を入力するメーカー固有のコマンドです。

このコマンドは PMBus® 送信バイト プロトコルを使用します。このコマンドに関連するデータ バイトはありません。このコマンドは書き込み専用です。

7.5.2.62 BB_CONFIG (E4h、読み取り / 書き込みバイト)

BB_CONFIG は、「ブラックボックス フォルト記録」セクションで説明されている、ブラックボックス機能の動作を設定または読み取りするためのメーカー固有のコマンドです。

このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

表 7-55. BB_CONFIG レジスタの説明

ビット	名称	値	説明	デフォルト
7	FET_OFF_WR	1	BB EEPROM 書き込みトリガ GATE1 がオフになると、BB EEPROM への書き込みがトリガーされます	0
		0	GATE1 の電源をオフにしても、BB EEPROM への書き込みはトリガされません	
6	FLT_WR	1	BB EEPROM 書き込みトリガ PGD が Low で、BB EEPROM への書き込みがトリガーされます	0
		0	PGD が Low では、BB EEPROM への書き込みはトリガされません	

表 7-55. BB_CONFIG レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
5	ALERT_WR	1	BB EEPROM 書き込みトリガ SMB \overline{A} のアサートにより、BB EEPROM への書き込みがトリガされます	0
		0	SMB \overline{A} のアサートでは、BB EEPROM への書き込みはトリガされません	
4:2	予約済み	000	予約済み	000
1:0	BB_TICK		ブラックボックス タイムスタン プ ティック間隔	00
		11	3200 μ s	
		10	800 μ s	
		01	200 μ s	
		00	10 μ s	

BB_CONFIG[5] は、外部 EEPROM へのブラックボックス書き込みをトリガするイベントを決定するため、ALERT_MASK レジスタと組み合わせて使用する必要があります。

7.5.2.63 OC_BLANKING_TIMERS (E5h、読み取り/書き込みバイト)

OC_BLANKING_TIMERS レジスタは、LM5066Hx デバイスの過電流ブランキング タイマの設定情報を設定または読み出しするために使用されるメーカー固有のコマンドです。

このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

表 7-56. OC_BLANKING_TIMERS レジスタの説明

ビット	名称	値	過電流ブランキング タイマ 期間 (ms)	デフォルト
7:4	過電流ブランキング 2 タイマ	0xFh	95	0x7h
		0xEh	9.5	
		0xDh	4.75	
		0Ch	3.8	
		0Bh	2.85	
		0Ah	1.9	
		0x9h	0.95	
		0x8h	0.76	
		0x7h	0.57	
		0x6h	0.38	
		0x5h	0.285	
		0x4h	0.19	
		0x3h	0.095	
		0x2h	0.057	
		0x1h	0.038	
		0x0h	0	

表 7-56. OC_BLANKING_TIMERS レジスタの説明 (続き)

ビット	名称	値	過電流ブランキング タイマ 期間 (ms)	デフォルト
3:0	過電流ブランキング 1 タイマ	0xFh	95	0x5h
		0xEh	76	
		0xDh	57	
		0xCh	38	
		0xBh	19	
		0xAh	14.25	
		0x9h	9.5	
		0x8h	7.6	
		0x7h	3.8	
		0x6h	1.9	
		0x5h	0.95	
		0x4h	0.7125	
		0x3h	0.475	
		0x2h	0.095	
		0x1h	0.019	
		0x0h	0	

7.5.2.64 DELAY_CONFIG (E7h、読み取り/書き込みバイト)

DELAY_CONFIG レジスタは、LM5066Hx デバイスのデジタル挿入およびデジタル再試行構成の遅延時間を設定するために使用されるメーカー固有のコマンドです。このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

表 7-57. DELAY_CONFIG レジスタの説明

ビット	名称	値	遅延時間の長さ	デフォルト
7:4	再試行遅延時間	0xFh	95s	0x8h
		0xEh	47.5s	
		0xDh	19s	
		0xCh	9.5s	
		0xBh	4.75s	
		0xAh	2.85s	
		0x9h	1.9s	
		0x8h	0.95s	
		0x7h	712.5ms	
		0x6h	475ms	
		0x5h	285ms	
		0x4h	190ms	
		0x3h	95ms	
		0x2h	47.5ms	
		0x1h	19ms	
		0x0h	9.5ms	

表 7-57. DELAY_CONFIG レジスタの説明 (続き)

ビット	名称	値	遅延時間の長さ	デフォルト
3:0	挿入遅延時間	0xFh	0.95s	0x4h
		0xEh	665ms	
		0xDh	475ms	
		0xCh	285ms	
		0xBh	95ms	
		0xAh	85.5ms	
		0x9h	66.5ms	
		0x8h	47.5ms	
		0x7h	38ms	
		0x6h	28.5ms	
		0x5h	19ms	
		0x4h	9.5ms	
		0x3h	6.65ms	
		0x2h	4.75ms	
		0x1h	1.9ms	
		0x0h	0.95ms	

7.5.2.65 WD_PLB_TIMER (E8h、読み取り/書き込みバイト)

WD_PLB_TIMER レジスタは、LM5066Hx デバイスのウォッチドッグ タイマと最大電力制限ブランキング タイマ スレッシュホールドを設定するために使用されるメーカー固有のコマンドです。このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

表 7-58. WD_PLB_TIMER レジスタの説明

ビット	名称	値	タイマ期間 (ms)	工場出荷時のデフォルト設定	EEPROM のデフォルト
7:4	ウォッチドッグ タイマ	0xFh	9500	0x6Fh	0xBFh
		0xEh	4750		
		0xDh	2850		
		0xCh	1900		
		0xBh	950		
		0xAh	712.5		
		0x9h	475		
		0x8h	237.5		
		0x7h	190		
		0x6h	142.5		
		0x5h	95		
		0x4h	47.5		
		0x3h	38		
		0x2h	28.5		
		0x1h	19		
		0x0h	9.5		

表 7-58. WD_PLB_TIMER レジスタの説明 (続き)

ビット	名称	値	タイマ期間 (ms)	工場出荷時のデフォルト設定	EEPROM のデフォルト
3:0	最大電力制限ブランキ ング タイマー	0xFh	95	0xFh	0xFh
		0xEh	47.5		
		0xDh	19		
		0xCh	9.5		
		0xBh	4.75		
		0xAh	1.9		
		0x9h	0.95		
		0x8h	0.7125		
		0x7h	0.475		
		0x6h	0.38		
		0x5h	0.285		
		0x4h	0.19		
		0x3h	0.095		
		0x2h	0.057		
		0x1h	0.038		
		0x0h	0		

7.5.2.66 PK_MIN_AVG (E9h、読み取り/書き込みバイト)

PK_MIN_AVG は、READ_VIN_PEAK、READ_IIN_PEAK、READ_TEMP_PEAK、READ_PIN_PEAK、READ_VIN_MIN、READ_VOUT_MIN、READ_VIN_AVG、READ_VOUT_AVG、READ_IIN_AVG、READ_TEMP_AVG、READ_PIN_AVG などのすべての最大、最小、平均テレメトリ レジスタをリセットするメーカー固有のコマンドです。このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

PK_MIN_AVG コマンドを実行して、ピーク、最小、平均レジスタをクリアするとすぐに、RESET_PEAK、READ_MIN、および READ_AVG ビットは、ゼロ (0) に自動的にクリアされます。

表 7-59. PK_MIN_AVG レジスタの説明

ビット	名称	値	説明	デフォルト
7	RESET_PEAK	1	すべてのピークレジスタを 0 にリセットします	0
		0	動作なし	
6	RESET_AVG	1	すべての平均レジスタを 0 にリセットします	0
		0	動作なし	
5	RESET_MIN	1	すべての最小レジスタを 0 にリセットします	0
		0	動作なし	
4:0	予約済み	0000	予約済み	0000

7.5.2.67 P²t タイマ (EAh、読み取り/書き込みバイト)

P²t タイマ レジスタは、LM5066Hx デバイスで P²t レギュレーション タイマ モードと最大タイマ期間を設定するために使用するコマンドです。このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

表 7-60. P^{2t} タイマ スレッシュホールドの説明

ビット	名称	値	説明	デフォルト
7:5	予約済み	000	予約済み	000
4	P ^{2t} タイマ モード	1	結合部絶対温度、 $T_{J,ABS} = T_C + \Delta T_J$	0
		0	接合部温度の変更、 ΔT_J タイマ	
3:0	P ^{2t} タイマの最大期間	0xFh	95ms	0xCh
		0xEh	47.5ms	
		0xDh	19ms	
		0xCh	9.5ms	
		0xBh	6.65ms	
		0xAh	4.75ms	
		0x9h	1.9ms	
		0x8h	0.95ms	
		0x7h	855μs	
		0x6h	760μs	
		0x5h	665μs	
		0x4h	475μs	
		0x3h	380μs	
		0x2h	285μs	
		0x1h	190μs	
		0x0h	95μs	

7.5.2.68 FETCH_BB_EEPROM (EBh、送信バイト)

FETCH_BB_EEPROM は、内部 EEPROM からデバイス内部のブラックボックス シャドウ レジスタにブラックボックスの内容をロードするメーカー固有のコマンドです。その後、READ_BB_EEPROM コマンドを使用して、PMBus からこれらの値を読み戻すことができます。

このコマンドは PMBus 送信バイト プロトコルを使用します。このコマンドは書き込み専用で、データ バイトは不要です。

7.5.2.69 READ_BB_RAM (ECh、ブロック読み取り)

READ_BB_RAM は、ブラックボックス バッファ RAM の内容を読み取るために使用されるメーカー固有のコマンドです。このコマンドは、「ブラックボックス フォルト記録」に記載されている 7 バイトです。

このコマンドは、ブロックサイズ 7 の PMBus ブロック読み取りプロトコルを使用します。

表 7-61 に、ブラックボックス RAM レジスタの詳細を示します。7 つ (7) のブラックボックス RAM レジスタがあり、BB_RAM_0 から BB_RAM_6 までです。7 つ (7) のレジスタ (BB_RAM_0 ~ BB_RAM_6) の説明はすべて同一です。

表 7-61. BB_RAM レジスタの説明

ビット	名称	値	説明	デフォルト
7:5	EVENT_ID	111	イベント識別子 VIN_UV_WARN	000
		110	VIN_OV_WARN	
		101	OC_WARN	
		100	OT_WARN	
		011	OC_DET	
		010	VIN_TRAN	
		001	IN_OP_WARN	
		000	なし	
4	BB_TMR_EXP	1	ブラックボックス タイマーの 期限が切れます ブラックボックス タイマーは、 最後のイベント以降に少なく とも 1 回オーバーフローしま した	0
		0	ブラックボックス タイマーが オーバーフローしていません	
3:0	BB_TICK	0000	ブラックボックス ティック タイ マ	0000

ブラックボックス RAM の内容は、次のイベントでリセットされます。

- VIN または VDD ピンでの入力電源のリサイクル
- CLEAR_FAULTS コマンド
- OPERATION OFF コマンドに続いて OPERATION ON コマンド
- BB_CLEAR コマンド

7.5.2.70 ADC_CONFIG_1 (EDh、読み取り/書き込みバイト)

ADC_CONFIG_1 は、ADC サンプリングのためのチャンネル選択とモードを設定または読み出しするためのメーカー固有のコマンドです。このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

このレジスタの詳細は 表 7-62 に示します。

表 7-62. ADC_CONFIG_1 レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	EOC	1	変換終了表示 (アクティ ブ Low) ADC がビジー (変換が 進行中)	0	読み出し
		0	変換が完了しました		

表 7-62. ADC_CONFIG_1 レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト	アクセス権
6	CONVST	1	ソフトウェア変換開始制御 (MODE = 01 で使用) 変換の開始	0	読み出し / 書き込み
		0	変換を開始しないでください		
5:4	モード	11	ADC サンプリング モード 連続変換 — シングル	00	
		10	チャンネル		
		01	シングル チャンネル シングル変換 — ソフトウェア制御		
		00	連続変換 — 自動シーケンス制御		
3:0	CONV_CH_SEL	1010-1111	サンプリング用のパラメータ/ADC チャンネル選択 (MODE = 01、10 または 11) 予約済み	0000	
		1001	ADDR2 (MODE = 01 でのみ適用可能)		
		1000	GND (MODE = 01 の場合のみ適用可能)		
		0111	VREF		
		0110	ADDR1 (MODE = 01 でのみ適用可能)		
		0101	ADDR0 (MODE = 01 でのみ適用可能)		
		0100	VAUX		
		0011	VTEMP		
		0010	IIN		
		0001	VOUT		
		0000	VIN		

注

MODE = 10 または 01 はデバッグ専用モードであり、遠隔測定と保護に必要なすべての信号を ADC がサンプリングできないため、通常動作中に使用することは推奨しません。

7.5.2.71 ADC_CONFIG_2 (EEh、読み取り/書き込みバイト)

ADC_CONFIG_2 は、[READ_SAMPLE_BUF \(C9h、ブロック読み取り\)](#) に示すように、高速 ADC サンプル バッファリングのためのパラメータ選択とデシメーション レート (サンプル スキップ カウント) を構成または読み出しするためのメーカー固有のコマンドです。

このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

このレジスタの詳細は [ADC_CONFIG_2 レジスタの説明](#) に示します。

表 7-63. ADC_CONFIG_2 レジスタの説明

ビット	名称	値	説明	デフォルト
7	予約済み	0	予約済み	0
6	ADC フル スケール	1	ADC フルスケールは 2xV _{CL} です	0
		0	ADC フルスケールは 1xV _{CL} です	
5:3	BUF_CH_SEL	111	バッファリングのためのパラメータ選択	000
		110	予約済み (デフォルトは IIN)	
		101		
		100	VAUX	
		011	VTEMP	
		010	IIN	
		001	VOUT	
		000	VIN	
2:0	DEC_RATE	111	ADC サンプル バッファリング用のデシメーション レート (サンプル スキップ カウント) デシメーション レート (サンプル スキップ カウント) = 7	0000
		110	デシメーション レート (サンプル スキップ カウント) = 6	
		101	デシメーション レート (サンプル スキップ カウント) = 5	
		100	デシメーション レート (サンプル スキップ カウント) = 4	
		011	デシメーション レート (サンプル スキップ カウント) = 3	
		010	デシメーション レート (サンプル スキップ カウント) = 2	
		001	デシメーション レート (サンプル スキップ カウント) = 1	
		000	デシメーション レート (サンプル スキップ カウント) = 0	

7.5.2.72 DEVICE_SETUP1 (CCh、読み取り/書き込みバイト)

DEVICE_SETUP1 コマンドを使用すると、ピン設定をオーバーライドして、ホスト制御下での LM5066Hx の動作を定義できます。このコマンドには、PMBus の読み出し / 書き込みバイト プロトコルを使用してアクセスします。

表 7-64. DEVICE_SETUP1 レジスタの説明

ビット	名称	値	説明	デフォルト
7:5	再試行設定	111	再試行回数は無制限です	000
		110	16 回再試行します	
		101	8 回再試行します	
		100	4 回再試行します	
		011	2 回再試行します	
		010	1 回再試行します	
		001	再試行はありません	
		000	ピン設定再試行	
4	電流制限の設定	1	低設定 (25mV)	0
		0	高設定 (50mV)	
3	CB/CL 比	1	高設定 (4x)	0
		0	低設定 (2x)	
2	電流制限構成	1	SMBus 設定を使用します	0
		0	ピン設定を使用します	
1	予約済み	0	予約済み	0
0	永続的書き込み無効化	1	永続的な書き込み無効化オン:WRITE_PROTECT (10h) レジスタに 02h を書き込むと、デバイスへの書き込みは永続的に無効化されます	0
		0	常時書き込み無効化オフ:WRITE_PROTECT (10h) レジスタに書き込まれた値に関係なく、永続的な書き込み無効化機能は実装されません	

レジスタ設定で電流制限設定を構成するには、レジスタが電流制限機能を制御し、DEVICE_SETUP1 ビット(4)と DEVICE_SETUP2 ビット (3:5) が目的の設定を選択できるようにするために、電流制限構成ビット (2) を 1 に設定する必要があります。電流制限構成ビットが設定されていない場合、ピン設定が使用されます。サーキットブレーカと電流制限比の値は、DEVICE_SETUP1 ビット (3) と DEVICE_SETUP2 ビット (6:7) によって設定されます。電流制限構成が変更された場合、遠隔測定平均化機能のサンプルはリセットされないことに注意します。TI では、平均化されたデータを処理する前に、新しい電流制限構成で完全な平均化更新期間を許容することを推奨します。

電流制限の構成は、電流および電力の測定レジスタと警告レジスタに使用される係数に影響を及ぼすことに注意してください。

7.5.2.73 DEVICE_SETUP2 (EFh、読み取り/書き込みバイト)

DEVICE_SETUP2 コマンドを使用すると、ピン設定をオーバーライドして、ホスト制御下での LM5066Hx の動作を定義できます。このコマンドには、PMBus の読み出し / 書き込みバイト プロトコルを使用してアクセスします。

表 7-65. DEVICE_SETUP2 レジスタの説明

ビット	名称	値	説明	デフォルト
7:6	CB/CL Ratio2	11	3x	00
		10	1.5x	
		01	1.2x	
		00	DEVICE_SETUP1 レジスタの (3) ビットに従って設定されます	

表 7-65. DEVICE_SETUP2 レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
5:3	電流制限 Setting2	111	22.5mV	000
		110		
		101	20mV	
		100	17.5mV	
		011	15mV	
		010	12.5mV	
		001	10mV	
		000	DEVICE_SETUP1 レジスタの (4) ビットに従って設定されます	
2	予約済み			
1	CB 障害後に高速回復	1	有効	0
		0	無効	
0	VIN_TRAN_Enable	1	入力過渡ブランキング制御イネーブル	0
		0	入力過渡ブランキング制御ディセーブル	

7.5.2.74 DEVICE_SETUP3 (F0h、読み取り / 書き込みバイト)

DEVICE_SETUP3 コマンドを使用すると、ホスト制御下での LM5066Hx の動作を設定できます。このコマンドには、PMBus の読み出し / 書き込みバイト プロトコルを使用してアクセスします。

表 7-66. DEVICE_SETUP3 レジスタの説明

ビット	名称	値	説明	デフォルト
7	電流制限モードがディセーブル	1	起動後の電流制限を無効にします	0
		0	あらゆる条件で電流制限を有効にします	
6	電力制限プロファイル	1	電力制限のブランキング	0
		0	定電力制限プロファイル	
5:4	フォールドバック電流制限	11	0.1x V _{CL}	00
		10		
		01	0.05x V _{CL}	
		00	起動時、フォールドバックは行われません	
3:2	過電流ブランキング 2 スレッシュホルド	11	2.25x V _{CL}	00
		10	2x V _{CL}	
		01	1.75x V _{CL}	
		00	1.5x V _{CL}	
1:0	過電流ブランキング 1 スレッシュホルド	11	2x V _{CL}	00
		10	1.75x V _{CL}	
		01	1.5x V _{CL}	
		00	1.25x V _{CL}	

7.5.2.75 DEVICE_SETUP4 (CDh、読み取り/書き込みバイト)

DEVICE_SETUP4 コマンドを使用すると、ピン設定をオーバーライドして、ホスト制御下での LM5066Hx の動作を定義できます。このコマンドには、PMBus の読み出し / 書き込みバイト プロトコルを使用してアクセスします。

表 7-67. DEVICE_SETUP4 レジスタの説明

ビット	名称	値	説明	ファクトリ デフォルト	EEPROM のデフォ ルト
7	サーキット ブレーカ イベント後は即時再 試行	1	30μs の後は即時再試行は行われません	0	1
		0	30μs 後の即時再試行		
6	CCT モードでのレ ギュレーション タイ マの放電電流	1	75μA	0	0
		0	2.5μA		
5	同期ピンの機能	1	有効	0	0
		0	無効		
4	SFT_STRT ピンの 機能 (LM5066H2)	1	有効	1	1
		0	無効		
3:2	レギュレーション タ イマと挿入、再試行 遅延設定		レギュレーション タ イマ設定	00	00
		11	挿入および再試行 遅延設定		
		10	p2t タイマ		
		01	デジタル挿入とデジ タル再試行タイマ		
		00	デジタル挿入とデジ タル再試行 タイマ		
1:0	電力制限ブランキン グ V _{DS} スレッショル ド	11	定電流タイマ	01	01
		10	アナログ定電流タイ マ		
		01	20V		
		00	15V		

7.5.2.76 DEVICE_SETUP5 (CEh、読み取り/書き込みバイト)

DEVICE_SETUP5 コマンドを使用すると、ピン設定をオーバーライドして、ホスト制御下での LM5066Hx の動作を定義できます。このコマンドには、PMBus の読み出し / 書き込みバイト プロトコルを使用してアクセスします。

表 7-68. DEVICE_SETUP5 レジスタの説明

ビット	名称	値	説明	デフォルト
7:5	予約済み	000	予約済み	000
4	レギュレーション タイマ 満了後の過電流フォ ルトのための GATE1 プ ルダウン	1	1.5A	0
		0	10mA	
3	レギュレーション タイマ 満了後の過電流ブラン キングのための GATE2 プルダウン または V _{DS} > 2V	1	1.5A	0
		0	10mA	
2	GATE1 と GATE2 のプ ルダウンによる過熱、 FET_FAIL、動作オフ、 パワー サイクル、ウォッ チドッグの満了	1	1.5A	0
		0	10mA	
1	OVLO フォルトのため の GATE1 と GATE2 プルダウン	1	1.5A	0
		0	10mA	

表 7-68. DEVICE_SETUP5 レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト
0	UVLO フォルトのための GATE1 と GATE2 プルダウン	1	1.5A	0
		0	10mA	

7.5.2.77 IIN OFFSET CALIBRATION (F2h、読み取り/書き込みバイト)

IMON オフセット キャリブレーションは、ADC がキャプチャした IIN 読み取り値のキャリブレーション用にオフセット係数を保存できるメーカー固有のレジスタです。これらのキャリブレーション係数は、PMBus 経由でのレポート用の IIN、PIN、EIN パラメータの計算に適用されます。このレジスタを読み取るには、表 7-72 に示す係数を使用する必要があります。このコマンドにアクセスするには、PMBus 読み取りまたは書き込みバイト プロトコルを使用する必要があります。

表 7-69. IMON オフセット校正レジスタの説明

ビット	名称	値	説明	デフォルト	アクセス権
7	SIGN	1	IIN オフセット補正係数の 符号 負のオフセット係数	0	R/W
		0	正のオフセット係数		
6:0	OFFSET_FACTOR	0~127	オフセット誤差を補正 するために、IIN ADC の読み取り値から加算 または減算されるオフ セット係数。	000	R/W

7.5.2.78 STATUS_MFR_SPECIFIC_2 (F3h、読み取りワード)

STATUS_MFR_SPECIFIC_2 コマンドには、メーカー固有のステータス情報が含まれています。このコマンドにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。このレジスタのビットをクリアするには、基盤となるフォルトを削除し、CLEAR_FAULTS コマンドを発行する必要があります。STATUS_MFR_SPECIFIC_2 コマンドは、PMBus 読み取りワード プロトコルを使用し読み取る必要があります。

ビット	名称	値	説明	デフォルト
15:13	予約済み	000	予約済み	000
12	ウォッチドッグ フォルト	1	ウォッチドッグ故障が発生しました	0
		0	ウォッチドッグ故障は発生していません	
11	SC_FLT	1	短絡フォルト スレッショルドを超えました	0
		0	短絡フォルト スレッショルドを超えていません	
10	予約済み	0	予約済み	0
9	EIN_OF_WARN	1	EIN レジスタがオーバーフローしました	0
		0	EIN レジスタがオーバーフローしていません	
8	VIN_TRAN	1	VIN 過渡検出	0
		0	VIN 過渡未検出	
7	予約済み	0	予約済み	0

ビット	名称	値	説明	デフォルト
6	EE_PROG	1	内蔵 EEPROM プログラム 済み	0
		0	内部 EEPROM がプログラムされていません	
5	AVG_DONE	1	平均計算が完了しました	0
		0	平均計算が進行中です	
4	予約済み	0	予約済み	0
3	RETRY_REC	1	本デバイスは自動再試行後に故障から回復しました	0
		0	通常の電源投入時、またはデバイスが自動リトライ後にフォルトから回復していません	
2	POWER_CYCLE_REC (アナログからデジタルへの移行)	1	パワー サイクル コマンド後、デバイスが起動に成功しました	0
		0	通常の電源投入または電源再投入コマンド後の起動に失敗しました	
1	INIT_DONE	1	レジスタの初期化が完了し、動作メモリにロードされたすべてのデフォルト構成値	0
		0	レジスタの初期化が未完了です	
0	予約済み	0	予約済み	0

EE_PROG ビットは、オフ/オン、CLEAR_FAULTS コマンドによりクリアされます。

7.5.2.79 READ_BB_EEPROM (F4h、ブロック読み取り)

READ_BB_EEPROM は、デバイス内部のブラックボックス シャドウ レジスタに格納された内容を読み取るために使用されるメーカー指定のコマンドです。このコマンドを発行する前に、内部 EEPROM からブラックボックスの内容をロードするため、FETCH_BB_EEPROM コマンドを送信する必要があります。READ_BB_EEPROM は、以下に示すように、EEPROM に保存されている 22 バイトのブラックボックス情報を取得します。

- BB_RAM_0 ~ BB_RAM_6 [7 バイト]
- BB_TIMER [1 バイト]
- STATUS_WORD [2 バイト]
- STATUS_MFR_SPECIFIC [1 バイト]
- STATUS_MFR_SPECIFIC_2 [2 バイト]
- STATUS_INPUT [1 バイト]
- VIN_PEAK [2 バイト]
- IIN_PEAK [2 バイト]
- PIN_PEAK [2 バイト]
- TEMPERATURE_PEAK [2 バイト]

このコマンドは、ブロック サイズ 22 の PMBus® ブロック読み取りプロトコルを使用します

7.5.2.80 BB_TIMER (F6h、読み取りバイト)

BB_TIMER は、以下を読み取るために使用されるメーカー固有のコマンドです。

- ブラックボックス RAM アドレスポインタ。これまでにどのブラックボックス RAM が埋められたかを示します。7 つ (7) のブラックボックス RAM の位置すべてを埋めると、ゼロにリセットされます。

- ブラックボックス タイマーの有効期限ビットは、最後のイベント以降にブラックボックス ティック タイマが少なくとも 1 回オーバーフローしたかどうかを示します。このビットは、ブラックボックス RAM 内のイベント エントリが比較的新しいものか古いものかを示します。このビットは、タイマがオーバーフローするとラッチされ、次のイベントが発生すると、フリーランニング タイマと一緒にゼロにリセットされます。
- ブラックボックス ティック タイマは、イベントごとにゼロにリセットされるフリーランニング タイマです。タイマ更新レートは、BB_CONFIG レジスタを通じて設定できます。これにより、ユーザーはデバッグのニーズに応じて、優れた分解能と、長い時間スパンとのトレードオフを行うことができます。

BB_TIMER トリガーにアクセスするには、PMBus 読み取りバイト プロトコルを使用します。CLEAR_FAULTS コマンドが発行されると、このレジスタの内容全体がゼロ (0) にリセットされます。BB_TIMER レジスタの詳細を、[BB_TIMER レジスタの説明](#)に示します。

表 7-70. BB_TIMER レジスタの説明

ビット	名称	値	説明	デフォルト	ライブラッチ
7:5	BB_PTR	000	BB RAM アドレス ポインタ 7 つ (7) のブラックボックス RAM レジスタがすべて空になるか、日付まですべて埋まっています	000	Live
		001	BB_RAM_0 が日付までいっぱいになりました		
		010	BB_RAM_0 と BB_RAM_1 が更新まで埋まっていました		
		011	BB_RAM_0、BB_RAM_1、BB_RAM_2 が更新されました		
		100	BB_RAM_0、BB_RAM_1、BB_RAM_2、BB_RAM_3 が更新されています		
		101	BB_RAM_0、BB_RAM_1、BB_RAM_2、BB_RAM_3、BB_RAM_4 がこれまで補充されました		
		110	BB_RAM_0、BB_RAM_1、BB_RAM_2、BB_RAM_3、BB_RAM_4、そして BB_RAM_5 が日付までいっぱいになりました		
		111	予約済み		

表 7-70. BB_TIMER レジスタの説明 (続き)

ビット	名称	値	説明	デフォルト	ライブラッチ
4	BB_TMR_EXP	1	ブラックボックス タイマーの期限が切れます ブラックボックス タイマーは、最後のイベント以降に少なくとも 1 回オーバーフローしました	0	ラッチ
		0	ブラックボックス タイマーがオーバーフローしていません		
3:0	BB_TICK	ブラックボックス タイマー		0000	Live

7.5.2.81 PMBUS_ADDR (F7h、読み取り/書き込みバイト)

PMBUS_ADDR は、[セクション 7.5.6](#) に記載されているアドレスとは異なるユーザー固有のデバイス アドレスの読み取りと構成に使用されるメーカー固有のコマンドです。デバイスは、ADDR0、ADDR1、ADDR2 ピンがオープンするとき、デフォルト値 (0x40) の代わりにこのアドレスを I2C 通信に使用します。この更新されたデバイス アドレスは内部 EEPROM に保存でき、デバイスは、次に電源投入するとこの変更されたアドレスに応答します。

このコマンドは PMBus 読み取りまたは書き込みバイト プロトコルを使用します。

7.5.3 テレメトリ データと警告スレッシュホールドの読み取りと書き込み

すべてのテレメトリ測定データおよびユーザー設定の警告スレッシュホールドは、『*PMBus Power System Management Protocol Specification 1.1 (Part II)*』の 8.3.3 節に記載のダイレクト フォーマットに準拠し、2 バイト単位で読み書きされる 12 ビットの 2 の補数バイナリ数で通信されます。テレメトリまたは警告ワードのビットの構成を[表 7-71](#)に示します。ここで、Bit_11 は最上位ビット (MSB)、Bit_0 は最下位ビット (LSB) です。すべての警告ワードとテレメトリ ワードの値は、温度ワードを除いて、10 進表記で 0 ～ 4095 の範囲に制限されています。温度ワードの範囲は、10 進表記で 0 ～ 65535 です。

表 7-71. テレメトリ ワードおよび警告ワードのフォーマット

バイト	B7	B6	B5	B4	B3	B2	B1	B0
1	Bit_7	Bit_6	Bit_5	Bit_4	Bit_3	Bit_2	Bit_1	Bit_0
2	0	0	0	0	Bit_11	Bit_10	Bit_9	Bit_8

電流、電圧、電力、および温度を実際の単位に変換するには、『*PMBus Power System Management Protocol Specification 1.1*』(Part II) の 7.2.1 節の記載を参照して、適切な係数を決定します。この仕様に従って、ホストシステムは、受信した値を次の式により、ボルト、アンペア、ワットなどの単位に変換します。

$$x = \frac{1}{m} (Y \times 10^{-R} - b) \quad (6)$$

ここで、

- **X** = 計算された実際の値 (V、A、W など)
- **M** = 勾配係数
- **Y** = デバイスから受信した 2 バイトの 2 の補数整数
- **b** = オフセット、2 バイトの 2 の補数整数
- **R** = 指数、1 バイトの 2 の補数整数

R は、m が整数である必要があるシステムでのみ必要です (たとえば、m が IC 内のレジスタに格納される場合など)。このような場合、R は、目的の精度を得るのに十分な大きさにする必要があります。

表 7-72. 電流および電力のテレメトリおよび警告変換係数 (R_{SNS} 、m Ω)

カテゴリ	レジスタ名	ADC フルスケールレンジ	電流制限電圧 (mV)	m	b	R
VAUX	READ_VAUX (D0h) READ_VAUX_AVG (D9h)	該当なし	該当なし	13788	23	-1
VIN	READ_VIN (88h) READ_VIN_MIN (A0h) READ_VIN_PEAK (A1h) VIN_UV_WARN_LIMIT (58h) VIN_OV_WARN_LIMIT (57h)			4596	255	-2
	READ_VIN_AVG (DCh)			4596	233	-2
VOUT	READ_VOUT (8Bh) READ_VOUT_MIN (A4h) VOUT_UV_WARN_LIMIT (43h)			4596	455	-2
	READ_VOUT_AVG (DDh)			4596	417	-2
TEMP	READ_TEMPERATURE_1 (8Dh) READ_TEMP_PEAK (C8h) OT_FAULT_LIMIT (4Fh) OT_WARN_LIMIT (51h)			100	26437	-2
	READ_TEMP_AVG (C7h)			100	26437	-2

表 7-72. 電流および電力のテレメトリおよび警告変換係数 (R_{SNS} 、m Ω) (続き)

カテゴリ	レジスタ名	ADC フルスケールレンジ	電流制限電圧 (mV)	m	b	R
IIN	READ_IIN (89h) MFR_READ_IIN (D1h) READ_IIN_PEAK (A2h) IIN_OC_WARN_LIMIT (5Dh) OC_WARN_LIMIT (F8h) MFR_IIN_OC_WARN_LIMIT (D3h)	1xV _{CL}	10	$3791.7 \times R_{SNS}$	10.25	-1
			12.5	$30333.3 \times R_{SNS}$	395.57	-2
			15	$25277.8 \times R_{SNS}$	-209	-2
			17.5	$21666.8 \times R_{SNS}$	4.23	-2
			20	$18958.3 \times R_{SNS}$	-246.36	-2
			22.5	$16851.9 \times R_{SNS}$	-54.93	-2
			25	$15166.7 \times R_{SNS}$	63.89	-2
			50	$7583.3 \times R_{SNS}$	237.03	-2
		2xV _{CL}	10	$18958.3 \times R_{SNS}$	461.02	-2
			12.5	$15166.7 \times R_{SNS}$	621.66	-2
			15	$12638.9 \times R_{SNS}$	121.11	-2
			17.5	$10833.3 \times R_{SNS}$	250.83	-2
			20	$9479.2 \times R_{SNS}$	58.24	-2
			22.5	$8425.9 \times R_{SNS}$	193.76	-2
			25	$7583.3 \times R_{SNS}$	281.86	-2
			50	$3791.7 \times R_{SNS}$	414.51	-2
	READ_IIN_AVG (DEh)	1xV _{CL}	10	$3791.7 \times R_{SNS}$	18.78	-1
			12.5	$30333.3 \times R_{SNS}$	441.95	-2
			15	$25277.8 \times R_{SNS}$	-150.06	-2
			17.5	$21666.7 \times R_{SNS}$	27.64	-2
			20	$18958.3 \times R_{SNS}$	-240.23	-2
			22.5	$16851.9 \times R_{SNS}$	-51.31	-2
			25	$15166.7 \times R_{SNS}$	58.36	-2
			50	$7583.3 \times R_{SNS}$	220.65	-2
		2xV _{CL}	10	$18958.3 \times R_{SNS}$	457.6	-2
			12.5	$15166.7 \times R_{SNS}$	614.42	-2
			15	$12638.9 \times R_{SNS}$	103.87	-2
			17.5	$10833.3 \times R_{SNS}$	259.76	-2
			20	$9479.2 \times R_{SNS}$	53.34	-2
			22.5	$8425.9 \times R_{SNS}$	178.01	-2
			25	$7583.3 \times R_{SNS}$	333.99	-2
			50	$3791.7 \times R_{SNS}$	401.74	-2

表 7-72. 電流および電力のテレメトリおよび警告変換係数 (R_{SNS} 、 $m\Omega$) (続き)

カテゴリ	レジスタ名	ADC フルスケールレンジ	電流制限電圧 (mV)	m	b	R
IOUT	READ_IOUT (8Ch)	1xV _{CL}	10	$3791.7 \times R_{SNS}$	18.78	-1
			12.5	$30333.3 \times R_{SNS}$	441.95	-2
			15	$25277.8 \times R_{SNS}$	-150.06	-2
			17.5	$21666.7 \times R_{SNS}$	27.64	-2
			20	$18958.3 \times R_{SNS}$	-240.23	-2
			22.5	$16851.9 \times R_{SNS}$	-51.31	-2
			25	$15166.7 \times R_{SNS}$	58.36	-2
			50	$7583.3 \times R_{SNS}$	220.65	-2
		2xV _{CL}	10	$18958.3 \times R_{SNS}$	457.6	-2
			12.5	$15166.7 \times R_{SNS}$	614.42	-2
			15	$12638.9 \times R_{SNS}$	103.87	-2
			17.5	$10833.3 \times R_{SNS}$	259.76	-2
			20	$9479.2 \times R_{SNS}$	53.34	-2
			22.5	$8425.9 \times R_{SNS}$	178.01	-2
			25	$7583.3 \times R_{SNS}$	333.99	-2
			50	$3791.7 \times R_{SNS}$	401.74	-2
POUT	READ_POUT (96h)	1xV _{CL}	10	$4255.5 \times R_{SNS}$	6690	-3
			12.5	$3404.4 \times R_{SNS}$	8003	-3
			15	$28370.1 \times R_{SNS}$	4699	-4
			17.5	$24317.2 \times R_{SNS}$	5764	-4
			20	$21277.6 \times R_{SNS}$	4422	-4
			22.5	$18913.4 \times R_{SNS}$	5378	-4
			25	$17022.1 \times R_{SNS}$	6005	-4
			50	$8511.0 \times R_{SNS}$	6868	-4
		2xV _{CL}	10	$22979.8 \times R_{SNS}$	6692	-4
			12.5	$18383.8 \times R_{SNS}$	7998	-4
			15	$15319.9 \times R_{SNS}$	4711	-4
			17.5	$13131.3 \times R_{SNS}$	5779	-4
			20	$11489.9 \times R_{SNS}$	4418	-4
			22.5	$10213.2 \times R_{SNS}$	5387	-4
			25	$9191.9 \times R_{SNS}$	6026	-4
			50	$4596 \times R_{SNS}$	6871	-4

表 7-72. 電流および電力のテレメトリおよび警告変換係数 (R_{SNS} 、m Ω) (続き)

カテゴリ	レジスタ名	ADC フルスケールレンジ	電流制限電圧 (mV)	m	b	R
ピン	READ_PIN (97h) MFR_READ_PIN (D2h) READ_PIN_PEAK (A3h) MFR_PIN_OP_WARN_LIMIT (D4h)	1xV _{CL}	10	$4255.5 \times R_{SNS}$	6690	-3
			12.5	$3404.4 \times R_{SNS}$	8003	-3
			15	$28370.1 \times R_{SNS}$	4699	-4
			17.5	$24317.2 \times R_{SNS}$	5764	-4
			20	$21277.6 \times R_{SNS}$	4422	-4
			22.5	$18913.4 \times R_{SNS}$	5378	-4
			25	$17022.1 \times R_{SNS}$	6005	-4
			50	$8511 \times R_{SNS}$	6868	-4
		2xV _{CL}	10	$22979.8 \times R_{SNS}$	6692	-4
			12.5	$18383.8 \times R_{SNS}$	7998	-4
			15	$15319.8 \times R_{SNS}$	4711	-4
			17.5	$13131.3 \times R_{SNS}$	5779	-4
			20	$11489.9 \times R_{SNS}$	4418	-4
			22.5	$10213.2 \times R_{SNS}$	5387	-4
			25	$9191.9 \times R_{SNS}$	6026	-4
			50	$4596 \times R_{SNS}$	6871	-4
	READ_PIN_AVG (DFh)	1xV _{CL}	10	$4255.5 \times R_{SNS}$	6829	-3
			12.5	$3404.4 \times R_{SNS}$	8133	-3
			15	$28370.1 \times R_{SNS}$	4788	-4
			17.5	$24317.2 \times R_{SNS}$	5791	-4
			20	$21277.6 \times R_{SNS}$	4418	-4
			22.5	$18913.4 \times R_{SNS}$	5363	-4
			25	$17022.1 \times R_{SNS}$	5942	-4
			50	$8511.0 \times R_{SNS}$	6672	-4
		2xV _{CL}	10	$22979.8 \times R_{SNS}$	6834	-4
			12.5	$18383.8 \times R_{SNS}$	8124	-4
			15	$15319.8 \times R_{SNS}$	4799	-4
			17.5	$13131.3 \times R_{SNS}$	5796	-4
			20	$11489.9 \times R_{SNS}$	4410	-4
			22.5	$10213.2 \times R_{SNS}$	5367	-4
			25	$9191.9 \times R_{SNS}$	5934	-4
			50	$4596 \times R_{SNS}$	6685	-4

表 7-72. 電流および電力のテレメトリおよび警告変換係数 (R_{SNS} 、 $m\Omega$) (続き)

カテゴリ	レジスタ名	ADC フルスケールレンジ	電流制限電圧 (mV)	m	b	R
EIN	READ_EIN (86h)	1xV _{CL}	10	$16623.1 \times R_{SNS}$	6675	-6
			12.5	$13298.5 \times R_{SNS}$	8032	-6
			15	$11082.1 \times R_{SNS}$	4669	-6
			17.5	$9498.9 \times R_{SNS}$	5784	-6
			20	$8311.6 \times R_{SNS}$	4458	-6
			22.5	$7388.1 \times R_{SNS}$	5356	-6
			25	$6649.2 \times R_{SNS}$	6023	-6
			50	$3324.6 \times R_{SNS}$	6898	-6
		2xV _{CL}	10	$8976.5 \times R_{SNS}$	6634	-6
			12.5	$7181.2 \times R_{SNS}$	7945	-6
			15	$5984.3 \times R_{SNS}$	4756	-6
			17.5	$5129.4 \times R_{SNS}$	5767	-6
			20	$5129.4 \times R_{SNS}$	4487	-6
			22.5	$3989.5 \times R_{SNS}$	5361	-6
			25	$3590.6 \times R_{SNS}$	6058	-6
			50	$17953 \times R_{SNS}$	6843	-7

7.5.4 線形近似を用いたテレメトリ係数の実測的算出

表 7-72 に示されたテレメトリ測定および警告スレッショルドの係数は、一般的なアプリケーションで十分な値です。電流係数と電力係数は R_{SNS} に依存し、各アプリケーションごとに計算する必要があります。これらは、温度範囲全体で複数ユニットを特性評価して得られた値であり、最適値とされています。電流および電力測定の信号が小さいため、他のテレメトリチャンネルに比べて PCB の寄生成分の影響を受けやすくなります。また、 R_{SNS} と LM5066Hx 自体には、わずかなバラツキがあります。これによって、デジタル値から実際の値 (アンペアやワットなど) への変換用の最適係数 (m、b、R) がわずかに変化する場合があります。テレメトリの精度を高めるために、実測データを用いて基板ごとに係数をキャリブレーションできます。これにより、PCB 寄生成分、 R_{SNS} のバラツキ、LM5066Hx のバラツキによる誤差を補正する最適係数が決定されます。1 つの基板で測定した結果から得た係数を量産品全体に使用することは望ましくありません。これは、その基板上の R_{SNS} と LM5066Hx がランダムに選ばれており、統計的平均値を表さないためです。すべての基板を個別にキャリブレーションするか、表 7-72 に示された推奨係数を使用することをお勧めします。

特定の基板に対する最適な電流係数は、以下の方法を使用して決定できます。

- LM5066Hx の通常動作に中、ケルビン テスト ポイントと高精度 DVM を使用して、負荷電流を制御しながらセンス抵抗器の電圧を測定してください。センス抵抗の両端電圧について、READ_AVG_IIN コマンド (SAMPLES_FOR_AVG は 0 より大きい値に設定) によって返された整数を 2 回以上記録します。最良の結果を得るには、各回の READ_AVG_IIN の測定値が、電流のほぼフルスケールレンジ (たとえば、 R_{SNS} の 2 つの値が 5mV と 20mV) に分散している必要があります。
- 測定された電圧値を R_{SNS} の値で除算して電流に変換します。最良の精度を得るために、 R_{SNS} の値を測定してください。表 7-73 では、センス抵抗値を 5m Ω と想定しています。

表 7-73. 『線形近似による電流係数の測定』

R_{SNS} (V) で測定された電圧	測定された電流 (A)	READ_AVG_IIN (整数値)
0.005	1	568
0.01	2	1108
0.02	4	2185

3. スプレッドシート (または数学プログラム) を使用して、READ_AVG_IIN コマンドによって返されるデータの傾きと y 切片を測定された電流に対して求めます。表 7-72 に示すデータの場合:
 - READ_AVG_IN の値 = 傾き × (測定電流) + (y 切片)
 - 傾き (勾配) = 538.9
 - Y 切片 = 29.5
4. **m** 係数は、計算した傾きの小数点を移動して整数化し、精度を保つために有効桁数 (通常 4 桁) を確保した上で、値を -32768 ~ 32767 の範囲に収めます。小数点のシフト量が、**R** 係数に等しくなります。前のステップで示した勾配の値では、小数点が右に 1 桁シフトするので、**R** = -1 となります。
5. **R** 係数の決定後、y 切片に 10^{-R} を乗算することで、**b** 係数を算出します。このとき、**b** の値は 295 になります。
 - 電流係数の計算値:
 - **m** = 5389
 - **b** = 295
 - **R** = -1

$$x = \frac{1}{m} (Y \times 10^{-R} - b) \quad (7)$$

ここで、

- **X** = 計算された実際の値 (V、A、W、温度)
- **m** = **m** は傾き係数で、2 バイトの 2 の補数整数
- **Y** = デバイスから受信した 2 バイトの 2 の補数整数
- **b** = オフセット、2 バイトの 2 の補数整数
- **R** = 指数、1 バイトの 2 の補数整数

この手順を繰り返し、他のパラメータ (電力、電圧など) の代わりに測定電流を代入することで、任意のテレメトリ チャネルの係数を算出できます。

7.5.5 テレメトリ データの書き込み

オプションの使用が必要な場合、データの書き込みを必要とする場所がいくつかあります。アプリケーションに対して前述の計算で求めたのと同じ係数を使用し、PMBus リビジョンのセクション 7.2.2「値の送信」で規定されているように、この方法を使用して適用します。

$$Y = (mX + b) \times 10^R \quad (8)$$

ここで、

- **X** = 計算された実際の値 (V、A、W、温度)
- **m** = 傾き係数、2 バイトの 2 の補数整数。
- **Y** = デバイスから受信した 2 バイトの 2 の補数整数
- **b** = オフセット、2 バイトの 2 の補数整数
- **R** = 指数、1 バイトの 2 の補数整数

7.5.6 PMBus アドレス ライン (ADR0、ADR1、ADR2)

3 本のアドレス ラインを High (VDD に接続)、Low (GND に接続) に設定するか、オープンに設定して LM5066Hx との通信を行う 27 個のアドレスのいずれかを選択します。表 7-74 に、7 ビットのアドレスを示します (8 番目のビットは読み出し / 書き込みビット)。

表 7-74. デバイス アドレッシング

ADR2	ADR1	ADR0	デコードされたアドレス
Z	Z	Z	40h (デフォルト) PMBUS_ADDR レジスタに プログラムされたユーザー 定 義アドレスで上書きできま す。
Z	Z	0	41h
Z	Z	1	42h
Z	0	Z	43h
Z	0	0	44h
Z	0	1	45h
Z	1	Z	46h
Z	1	0	47h
Z	1	1	10h
0	Z	Z	11h
0	Z	0	12h
0	Z	1	13h
0	0	Z	14h
0	0	0	15h
0	0	1	16h
0	1	Z	17h
0	1	0	50h
0	1	1	51h
1	Z	Z	52h
1	Z	0	53h
1	Z	1	54h
1	0	Z	55h
1	0	0	56h
1	0	1	57h
1	1	Z	58h
1	1	0	59h
1	1	1	5Ah

7.5.7 $\overline{\text{SMBA}}$ の応答

$\overline{\text{SMBA}}$ には、実質的に 2 種類のマスク機能があります。

- D8h にあるアラート マスク レジスタ
- ARA の自動マスク機能

ARA 自動マスクは、ARA 読み取りが成功したときの応答として設定されるマスクです。ARA 読み取り動作は、 $\overline{\text{SMBA}}$ がアサートされた、バス上でアドレス番号が最も小さいターゲット デバイスの PMBus アドレスを返します。ARA 読み取りが成功した場合、そのデバイスがアドレスを返したデバイスであることを意味します。あるデバイスが ARA 読み取りに応答すると、 $\overline{\text{SMBA}}$ 信号がリリースされます。 $\overline{\text{SMBA}}$ が設定されているバス上の最後のターゲット デバイスがアドレスを正常に報告すると、 $\overline{\text{SMBA}}$ 信号のアサートがデアサートされます。

LM5066Hx は、 $\overline{\text{SMBA}}$ 信号をリリースするための方法として、ARA 読み出し時に存在するすべての故障条件に対して ARA 自動マスク ビットを設定します。すべてのステータス レジスタは引き続き故障状態を維持しますが、ホストが CLEAR_FAULTS コマンドを送信して ARA 自動マスクをクリアするまで、 $\overline{\text{SMBA}}$ 信号は再生成されません。ARA 読み取

りが行われていなくても、この処理はデバイスの $\overline{\text{SMBA}}$ 条件を処理する標準手順の一部として行う必要があります。図 7-9 に、このフローの回路図を示します。

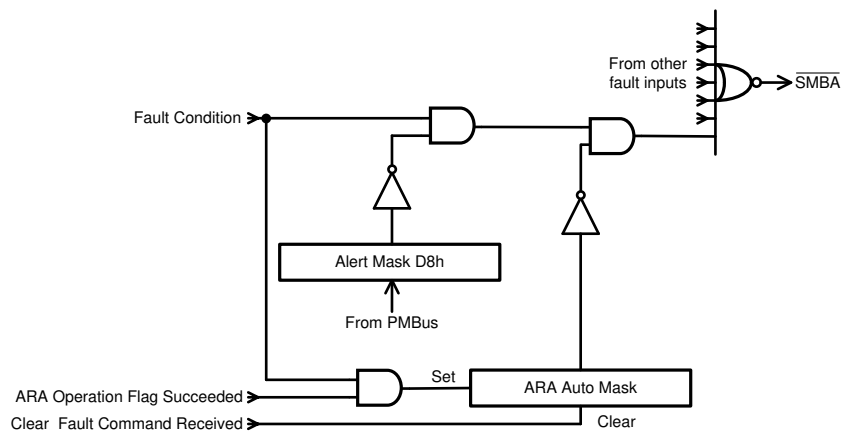


図 7-9. $\overline{\text{SMBA}}$ フォルトの代表的なフロー回路図

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

LM5066Hx は、PMBus インターフェイスを備えたホット スワップ コントローラで、電流、電圧、電力、ステータス情報をホストに供給します。ホット スワップ コントローラは、突入電流の管理と、障害発生時の保護に使用されます。

ホット スワップ回路を設計するときは、以下の 3 つの主要なシナリオを考慮する必要があります。

- スタートアップ
- ホット スワップ コントローラがオンの状態で出力をグラウンドに短絡する場合。これは一般に「出力のホットショート」と呼ばれます。
- 出力とグラウンドが短絡している状態でボードに電源を投入する場合。これは一般に「スタート イントゥ ショート」と呼ばれます。

これらすべてのシナリオは、ホットスワップ MOSFET に大きなストレスを与えます。MOSFET が SOA 内で動作するようホットスワップ回路を設計する際には、特に注意が必要です。設計例の詳細については、次のセクションを参照してください。すべての式を手計算で解くのは煩雑で、誤りを招く可能性があります。代わりに、LM5066Hx Design Calculator の使用をお勧めします。

8.2 代表的なアプリケーション

8.2.1 54V、100A PMBus ホット スワップ設計

このセクションでは、LM5066H1 コントローラを使用した 54V、100A の PMBus ホット スワップ設計の設計手順について説明します。

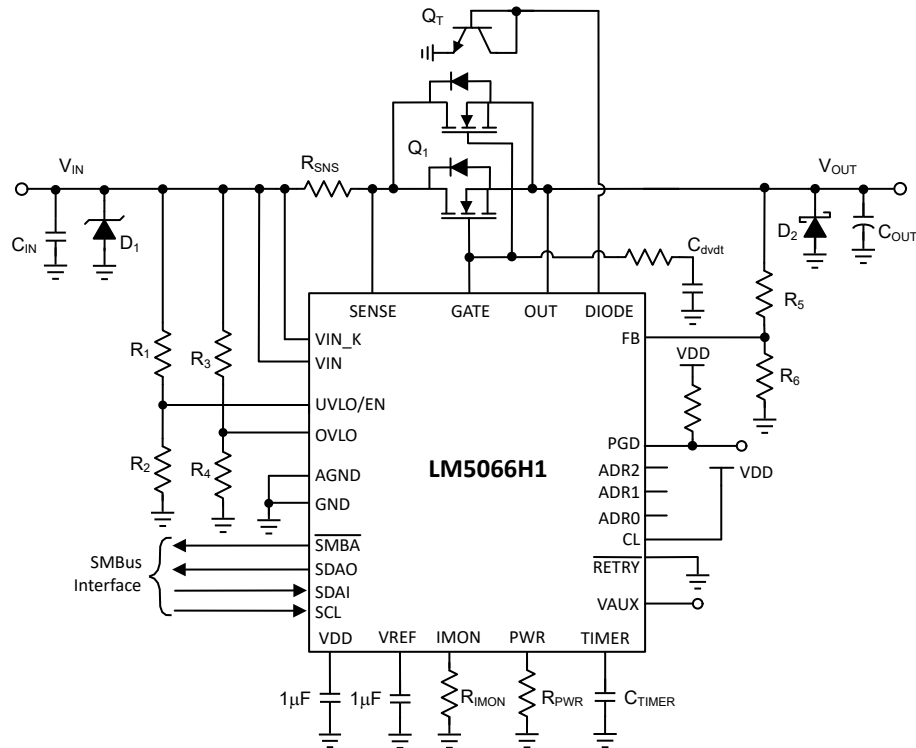


図 8-1. 代表的なアプリケーション回路

8.2.1.1 設計要件

表 8-1 に、ホットスワップ回路を設計する前に知っておく必要のある設計パラメータをまとめます。ホットスワップ MOSFET を通して出力コンデンサを充電する場合、FET の合計エネルギー損失は出力コンデンサに蓄積されている総エネルギー ($1/2 CV^2$) に等しくなります。したがって、入力電圧と出力容量によって、スタートアップ時に MOSFET に発生するストレスが決まります。最大負荷電流により、電流制限とセンス抵抗の選択が決まります。また、最大負荷電流、最大周囲温度、PCB の熱特性 ($R_{\theta CA}$) は、MOSFET の選択に影響を及ぼします。これには、 $R_{DS(on)}$ や使用する MOSFET の数などが含まれます。 $R_{\theta CA}$ は、レイアウトと、MOSFET のドレインに接続される銅量に強く依存します。ドレインはグランドプレーンに電氣的に接続されていないため、グランドプレーンを放熱に使用することはできません。この設計例では $R_{\theta CA} = 25^\circ\text{C/W}$ を採用しており、LM5066H1 および LM5066H2 評価モジュールと同様の値になります。物理的な PCB が利用可能になった後に、各設計の $R_{\theta CA}$ を測定することが推奨されます。

最後に、ホットスワップがクリアすべき試験条件を理解しておくことが重要です。一般に、ホットスワップは、前のセクションで説明されているホット短絡および短絡状態での起動 (start into a short) の両方の試験を通過するように設計されています。また、ホットスワップが完全に立ち上がるまで、負荷をオフのままにしておくことを推奨します。負荷を早く投入しすぎると、MOSFET に不必要なストレスがかかり、MOSFET の故障や起動失敗の原因となる場合があります。

表 8-1. 設計パラメータ

パラメータ	数値の例
入力電圧範囲	40~60V
最大負荷電流	100A
ホットスワップの最大出力静電容量	5mF
最大周囲温度	55°C
MOSFET $R_{\theta CA}$ (レイアウトの関数)	25°C/W
出力のホット短絡を通過させるか?	あり
短絡状態での起動 (start into a short、スタート イントゥ ショート) を通過させるか?	あり

表 8-1. 設計パラメータ (続き)

パラメータ	数値の例
PG がアサートされるまで負荷をオフにするか？	あり
ホットボードを再接続できるか？	あり

8.2.1.2 詳細な設計手順

8.2.1.2.1 ホットスワップ FET の選択

ホットスワップ設計に適した MOSFET を選択することが重要です。デバイスは、以下の要件をすべて満たす必要があります。

- V_{DS} は、最大システム電圧と過渡により生じる電圧上昇を処理するのに十分な値である必要があります。ほとんどの 54V システムでは、100V FET が適切な選択肢になります。
- FET の SOA は、スタートアップ、ホット短絡、スタート イントゥ ショートといった、すべての使用事例を処理するのに十分である必要があります。
- 接合部温度とケース温度を FET の最大定格未満に維持するには、 $R_{DS(on)}$ を十分に小さくする必要があります。実際、過渡現象に対処するマージンを確保するため、定常状態の FET の温度を 125°C よりも低く維持することを推奨します。
- 最大連続電流定格は最大負荷電流を上回り、かつ、パルスドレイン電流がサーキットブレーカの電流スレッショルドより大きい値である必要があります。最初の 3 つの要件を満たす MOSFET のほとんどは、これら 2 つに適合します。
- LM5066Hx はゲートをソースより 16V 高い電圧までプルアップする可能性があるため、 $\pm 20V$ の範囲の V_{GS} である必要があります。

この設計では、 $R_{DS(on)}$ が低く、SOA が優れていることから、PSMN2R3-100SSE を選択しました。この設計例では、MOSFET を 4 個並列に使用しています。MOSFET を選択してから、最大定常状態のケース温度は次のように計算できます。

$$T_{C,MAX} = T_{A,MAX} + R_{\theta CA} \times I_{LOAD,MAX}^2 \times R_{DS(on)}(T_J) \quad (9)$$

$R_{DS(on)}$ は、ほとんどの LFPK88 MOSFET でケース温度に非常に近い値になる、接合部温度を得るための強力な関数です。最終的な $R_{DS(on)}$ と $T_{C,MAX}$ の値に収束させるために、上記の式を何回か反復して適用する必要がある場合があります。PSMN2R3-100SSE のデータシートによると、 $R_{DS(on)}$ の値は、120°C で 1.75 倍になります。式 10 では、この $R_{DS(on)}$ を使用して、 $T_{C,MAX}$ を計算しています。 $T_{C,MAX}$ の計算結果は、 $R_{DS(on)}$ に基づいて仮定された接合部温度に近い値になっています。したがって、これ以上の反復は必要ありません。

$$T_{C,MAX} = 55^\circ\text{C} + 25^\circ\text{C/W} \times \left(\frac{100\text{A}}{4}\right)^2 \times (1.75 \times 2.3\text{m}\Omega) = 118^\circ\text{C} \quad (10)$$

8.2.1.2.2 dv/dt ベースのスタートアップ

負荷電流と出力容量が大きい設計では、電力制限に基づく起動を使用することは現実的ではない場合があります。基本的には、負荷電流を大きくするとセンス抵抗が減少し、その結果として最小電力制限が大きくなります。大きい出力コンデンサを使用すると、スタートアップ時間が長くなり、より長いタイマが必要になります。そのため、より長いタイマとより大きな電力制限設定が必要とされるため、ホット短絡時または短絡時の MOSFET のストレスが増加します。最終的に、このような要件をサポートできる FET は存在しません。

ゲートと出力電圧のスルーレートを制限することによりこの問題を回避するために、dv/dt 制限コンデンサ ($C_{dv/dt}$) を使用できます。突入電流は、 V_{OUT} のスルーレートを下げることで、任意に小さい値に設定できます。また、電力制限は、最小電力制限要件を満たし、起動中にタイマが動作しないように設定されます ($P_{LIM}/V_{INMAX} > I_{INR}$ に設定)。スタートアップ時にこのタイマは動作しないため、任意に小さくすることで、スタート時に MOSFET が短絡またはホット短絡時に発生するストレスを低減できます。

8.2.1.2.2.1 V_{OUT} スルーレートの選択

突入電流は、起動時に MOSFET が SOA 内に収まるように十分に低く保つ必要があります。起動時に MOSFET で放散する総エネルギーは、突入時間に関係なく一定であることに注意してください。したがって、スタートアップ時に負荷がオフである限り、起動時間を長く取ることで MOSFET にかかるストレスは常に減少します。

目標スルーレートを設定する際は、適切な値を選び、SOA を確認し、必要に応じてスルーレートを下げてください。開始点を 0.3V/ms とすると、突入電流は次の式で求められます。

$$I_{INR} = C_{OUT} \times \frac{dV_{OUT}}{dt} = 5\text{mF} \times \frac{0.3\text{V}}{\text{ms}} = 1.5\text{A} \quad (11)$$

最大入力電圧が 60V のとき、起動時間は約 200ms です。FET の電力損失は、 $V_{IN, MAX} \times I_{INR}$ から始まり、MOSFET の V_{DS} が低下するにつれて 0 まで減少することに注意してください。SOA 曲線は、所定の時間に対して同一の電力損失を仮定していることに留意してください。保守的なアプローチとして、 $t = t_{\text{start-up}}/2$ の期間に $P_{FET} = V_{IN, MAX} \times I_{INR}$ の等価電力プロファイルを仮定します。この場合、60V、1.5A、100ms のパルスを参照することで SOA を確認できます。PSMN2R3-100SSE MOSFET のデータシートに掲載されている SOA プロットを使用すると、MOSFET は周囲温度 25°C で 60V、6A を 100ms にわたって動作可能です。この値も、温度上昇に応じてディレーティングする必要があります。この計算では、基板の接続時に T_C が $T_{C, MAX}$ と等しくなると仮定しています。この状態は、ホットボードを取り外した後、冷却前に再接続した場合にのみ発生します。これは最悪条件であり、多くのアプリケーションで、このディレーティング計算に $T_{A, MAX}$ を使用できます。

$$I_{SOA}(100\text{ms}, T_{C, MAX}) = I_{SOA}(100\text{ms}, 25^\circ\text{C}) \times \frac{T_{J, ABSMAX} - T_{C, MAX}}{T_{J, ABSMAX} - 25^\circ\text{C}} = 6\text{A} \times \frac{175^\circ\text{C} - 118^\circ\text{C}}{175^\circ\text{C} - 25^\circ\text{C}} = 2.3\text{A} \quad (12)$$

この計算結果から、スルーレートが 0.3V/ms の場合、MOSFET はスタートアップ中も SOA 内に十分にとどまることが確認できます。スタートアップ中に負荷がオフのとき、スルーレートによらず、FET で消費される総エネルギーは一定であることに留意してください。したがって、スルーレートが低いほど、FET にかかるストレスは常に小さくなります。 $C_{dv/dt}$ を次のように選択して、スルーレートが確実に 0.3V/ms 以下になるようにします。

$$C_{dv/dt} = \frac{I_{GATE, SOURCE}}{0.3\text{V/ms}} = \frac{21\mu\text{A}}{0.3\text{V/ms}} = 70\text{nF} \quad (13)$$

最も近い値である 68nF を選択します。次に、式 14 に示すように、標準スルーレートと開始時間は 0.31V/ms と計算され、開始時間の標準値は約 200ms となります。

$$\frac{\Delta V_{OUT}}{\Delta t} = \frac{I_{GATE, SOURCE}}{C_{dv/dt}} = \frac{21\mu\text{A}}{68\text{nF}} = 0.31\text{V/ms} \quad (14)$$

8.2.1.2.3 R_{SNS} および CL の設定の選択

LM5066H1 では、CL ピン構成を使用して、VCL を 25mV または 50mV として使用できます (CL ピンを GND に接続すると過電流スレッシュホールドが公称値の 50mV に、CL を VDD に接続すると過電流スレッシュホールドが 25mV にそれぞれ設定されます)。DEVICE_SETUP2 (EFh、読み取り / 書き込みワード) レジスタを使用して、電流制限値を 10mV、12.5mV、15mV、17.5mV、20mV、22.5mV に設定できます。LM5066H1 の許容誤差を考慮して、最大負荷電流を 10% 以上超える電流制限を設定することを推奨します。電流制限 110A を目標とすると、センス抵抗は次のように計算できます。

$$R_{SNS, CLC} = \frac{V_{CL}}{I_{LIM}} = \frac{25\text{mV}}{110\text{A}} = 227\mu\Omega \quad (15)$$

通常、センス抵抗はディスクリート値のみで利用できます。正確な電流制限が必要な場合は、図 8-2 に示すように、センス抵抗と分圧抵抗を使用できます。

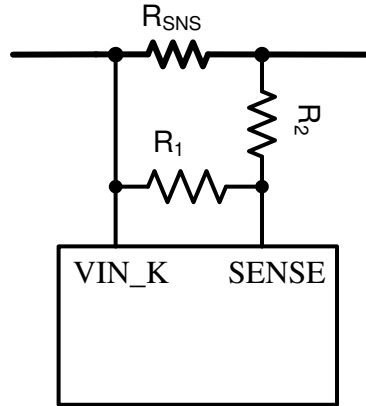


図 8-2. SENSE 抵抗デバイダ

次に大きい値のセンス抵抗を選択する必要があります (この場合は $250\mu\Omega$)。 R_1 および R_2 の値は、次のように計算できます。

$$\frac{R_1}{R_2} = \frac{R_{SNS, CLC}}{R_{SNS} - R_{SNS, CLC}} = \frac{227}{250 - 227} = 9.9 \quad (16)$$

SENSE ピンは $25\mu A$ の電流をプルし、 R_2 の両端にオフセットを発生させることに注意してください。このようなオフセットを低減するため、 R_2 を 10Ω 未満にすることを推奨します。さらに、この 1% の抵抗によって電流監視誤差が追加されます。最後に、分圧抵抗のアプローチを使用する場合、式 17 を使用して実効センス抵抗 ($R_{SNS, EFF}$) を計算し、それを R_{SNS} の代わりとしてすべての式で使用する必要があります。

$$R_{SNS, EFF} = \frac{R_{SNS} \times R_1}{R_1 + R_2} \quad (17)$$

R_1 として 10Ω を選択します。 R_2 は 1.01Ω になります。 R_2 の最も近い選択値は 1Ω です。

多くのアプリケーションでは、正確な電流制限が必要ない場合があります。その場合、より小さいセンス抵抗を選択できます。

8.2.1.2.4 電力制限の選択

一般に、MOSFET へのストレスを低減するために、電力制限設定をより低くすることが推奨されます。ただし、LM5066H1 を非常に低い電力制限設定に設定する場合は、FET 電流をレギュレートする必要があるため、センス抵抗 (V_{SNS}) の両端電圧を非常に小さい値にする必要があります。 V_{SNS} は、式 18 に示すように算出できます。

$$V_{SNS} = \frac{P_{LIM} \times R_{SNS}}{V_{DS}} \quad (18)$$

電力制限の大幅な劣化を回避するため、 $0.5mV$ 未満の V_{SNS} は推奨されません。この要件に基づき、許容される最小電力制限は次のように計算できます。

$$P_{LIM, MIN} = \frac{V_{SNS, MIN} \times V_{IN, MAX}}{R_{SNS}} = \frac{1mV \times 60V}{0.227m\Omega} = 264W \quad (19)$$

ほとんどのアプリケーションでは、式 20 を使用して、電力制限を $P_{LIM, MIN}$ に設定できます。ここでは、 $270W$ の電力制限を想定しています。

$$P_{LIM}(W) = \frac{R_{PWR}(k\Omega) \times 6}{R_{SNS}(m\Omega)} \quad (20)$$

利用可能な中で最も近い抵抗を選定する必要があります。この例では、10kΩ の抵抗が選択されています。

8.2.1.2.5 フォルト タイマの設定

フォルト タイマは、ホットスワップが電力制限または電流制限中にあるときに稼働します。PSMN2R3-100SSE MOSFET SOA プロットに基づき、1ms のフォルト タイマ期間が考慮され、十分な MOSFET SOA マージンが得られます。C_{TIMER} は、次のように計算できます。

$$C_{\text{TIMER}} = \frac{t_{\text{flt}} \times i_{\text{timer}}}{V_{\text{timer}}} = \frac{1\text{ms} \times 75\mu\text{A}}{3.9\text{V}} = 20\text{nF} \quad (21)$$

入力コンデンサには 20nF のコンデンサが選択されます。

8.2.1.2.6 MOSFET の SOA の確認

電力制限とフォルトタイマを選定するときは、すべてのテスト条件で FET が SOA 内に留まっていることを確認することが重要です。ホット短絡中は、サーキット ブレーカがトリップし、LM5066H1 はタイマの満了まで電力制限状態で再起動します。最悪条件下では、MOSFET の V_{DS} は V_{IN, MAX} と等しく、I_{DS} は P_{LIM} / V_{IN, MAX} と等しく、このストレス イベントが t_{FLT} の間持続します。この設計例では、MOSFET の両端で 1ms にわたって 60V、4.5A を供給します。

PSMN2R3-100SSE の SOA に基づいて、25°C の周囲温度で、60V、30A を 1ms に対して処理できます。

MOSFET の SOA は 25°C のケース温度で規定されていますが、ホット短絡中はケース温度がはるかに高くなる可能性があることに注意してください。SOA は T_{C, MAX} に基づいて、次の式 式 22 を使用して、デレーティングする必要があります。

$$I_{\text{SOA}}(1\text{ms}, T_{\text{C, MAX}}) = I_{\text{SOA}}(1\text{ms}, 25^\circ\text{C}) \times \frac{T_{\text{J, ABSMAX}} - T_{\text{C, MAX}}}{T_{\text{J, ABSMAX}} - 25^\circ\text{C}} = 30\text{A} \times \frac{175^\circ\text{C} - 118^\circ\text{C}}{175^\circ\text{C} - 25^\circ\text{C}} = 11.4\text{A} \quad (22)$$

この計算に基づくと、MOSFET は 118°C のケース温度で 1ms 間に 11.4A、60V を処理できますが、ホット短絡の発生時には 4.5A を処理するだけで済みます。したがって、適切なマージンがあり、設計は堅牢です。一般に、MOSFET がホットショート時に必要となる 1.3 倍の量を処理できることを推奨します。これにより、電力制限とフォルト時間の分散を考慮するマージンが得られます。

8.2.1.2.7 UVLO および OVLO スレッシュホールドの設定

LM5066Hx では、UVLO および OVLO スレッシュホールドを設定すると、入力電源電圧 (V_{IN}) が目的の動作範囲内にあるときに、直列パス デバイス (Q₁) が有効になります。V_{IN} が UVLO スレッシュホールドを下回るか、OVLO スレッシュホールドを上回った場合、Q₁ がオフになり、負荷への電力供給が拒否されます。各スレッシュホールドにはヒステリシスが備わっています。

8.2.1.2.7.1 オプション A

図 8-3 に示す構成では、スレッシュホールドを設定するために 3 つの抵抗 (R1 ~ R3) が必要です。

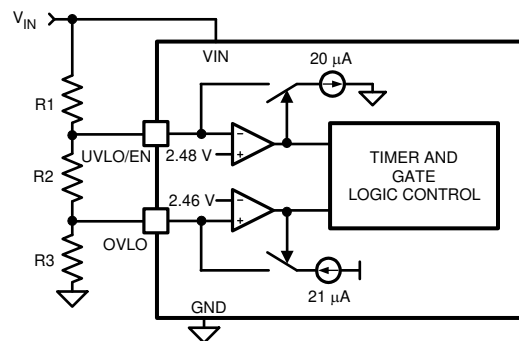


図 8-3. R1 ~ R3 により設定される UVLO および OVLO スレッシュホールド

抵抗値の計算手順は、以下のとおりです。

- UVLO の上限スレッショルド (V_{UVH}) と UVLO の下限スレッショルド (V_{UVL}) を選択します。
- OVLO の上限スレッショルド (V_{OVH}) を選択します。
- OVLO の下限スレッショルド (V_{OVL}) は、事前に選択することはできませんが、 $R1 \sim R3$ の値を決定した後に決定されます。他の 3 つのスレッショルドに加えて、 V_{OVL} を正確に定義する必要がある場合、オプション B を参照してください。抵抗は次のように計算されます。

$$R1 = \frac{V_{UVH} - V_{UVL}}{20\mu A} = \frac{V_{UV(HYS)}}{20\mu A} \quad (23)$$

$$R3 = \frac{R1 \times V_{UVL} \times 2.46V}{V_{OVH} \times (V_{UVL} - 2.48V)} \quad (24)$$

$$R2 = \frac{2.48V \times R1}{V_{UVL} - 2.48V} - R3 \quad (25)$$

OVLO の下限スレッショルドは、次の式で計算されます。

$$V_{OVL} = \left[(R1 + R2) \times \left(\left(\frac{2.46V}{R3} \right) - 21\mu A \right) \right] + 2.46V \quad (26)$$

$R1 \sim R3$ の抵抗値がわかっている場合、スレッショルド電圧とヒステリシスは次の式で計算されます。

$$V_{UVH} = 2.48V + R1 \times \left(\frac{2.48V}{R2 + R3} + 20\mu A \right) \quad (27)$$

$$V_{UVL} = \frac{2.48V \times (R1 + R2 + R3)}{R2 + R3} \quad (28)$$

$$V_{UV(HYS)} = R1 \times 20\mu A \quad (29)$$

$$V_{OVH} = \frac{2.46V \times (R1 + R2 + R3)}{R3} \quad (30)$$

$$V_{OVL} = \left(\frac{2.46V}{R3} - 21\mu A \right) \times (R1 + R2) + 2.46V \quad (31)$$

$$V_{OV(HYS)} = (R1 + R2) \times 21\mu A \quad (32)$$

8.2.1.2.7.2 オプション B

4 つのスレッショルドすべてを正確に定義する必要がある場合は、[図 8-4](#) の構成を使用できます。

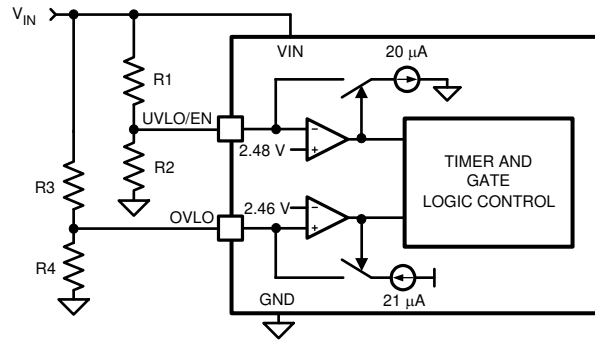


図 8-4. 4 つのスレッシュホールドをプログラムする

4 つの抵抗値は次のように計算されます。

- UVLO の上限および下限スレッシュホールド (V_{UVH} および V_{UVL}) を選択します。

$$R1 = \frac{V_{UVH} - V_{UVL}}{20 \mu A} = \frac{V_{UV(HYS)}}{20 \mu A} \quad (33)$$

$$R2 = \frac{2.48V \times R1}{V_{UVL} - 2.48V} \quad (34)$$

- OVLO の上限および下限スレッシュホールド (V_{OVH} および V_{OVL}) を選択します。

$$R3 = \frac{V_{OVH} - V_{OVL}}{21 \mu A} \quad (35)$$

$$R4 = \frac{2.46V \times R3}{(V_{OVH} - 2.46V)} \quad (36)$$

- $R1 \sim R4$ の抵抗値がわかっている場合、スレッシュホールド電圧とヒステリシスは次の式で計算されます。

$$V_{UVH} = 2.48V + \left[R1 \times \left(\frac{2.48V}{R2} + 20 \mu A \right) \right] \quad (37)$$

$$V_{UVL} = \frac{2.48V \times (R1 + R2)}{R2} \quad (38)$$

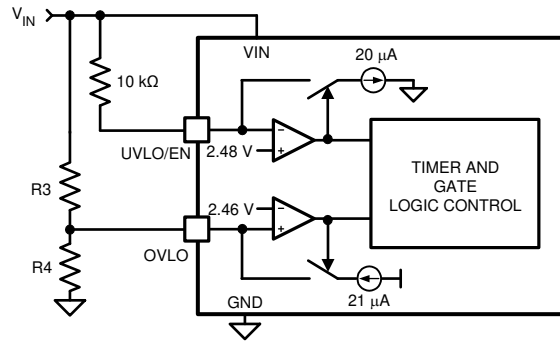
$$V_{UV(HYS)} = R1 \times 20 \mu A \quad (39)$$

$$V_{OVH} = \frac{2.46V \times (R3 + R4)}{R4} \quad (40)$$

$$V_{OVL} = 2.46V + \left[R3 \times \left(\frac{2.46V}{R4} - 21 \mu A \right) \right] \quad (41)$$

8.2.1.2.7.3 オプション C

UVLO レベルの最小値は、図 8-5 に示すように、UVLO/EN ピンを VIN に接続することで得られます。VIN 電圧が POR_{EN} スレッシュホールド ($\approx 8.6V$) に達すると、Q1 がオンになります。OVLO スレッシュホールドは R3、R4 を使用して設定します。これらの値は、オプション B 手順を使用して計算されます。

図 8-5. UVLO = POR_{EN}

8.2.1.2.7.4 オプションD

OVLO 機能は、OVLO ピンを接地することで無効にできます。UVLO スレッシュホールドは、[オプションB](#) または [オプションC](#) で説明されているように設定されます。

この設計例では、オプション B を使用し、以下のオプションを目標としています。V_{UVH} = 38 V、V_{UVL} = 35 V、V_{OVH} = 65 V、V_{OVL} = 63 V。本デバイスのスレッシュホールドにある程度の許容誤差を確保するため、V_{UVH} と V_{OVL} としては、入力電圧範囲の 40 ~ 60V よりも上下に 5% 広い範囲の値が選択されました。R1、R2、R3、R4 は、次の式を使用して計算します。

$$\begin{aligned}
 R1 &= \frac{V_{UVH} - V_{UVL}}{20\mu A} = \frac{38V - 35V}{20\mu A} = 150k\Omega \\
 R2 &= \frac{2.48V \times R1}{(V_{UVL} - 2.48V)} = \frac{2.48V \times 150k\Omega}{(35V - 2.48V)} = 11.44k\Omega \\
 R3 &= \frac{V_{OVH} - V_{OVL}}{21\mu A} = \frac{65V - 63V}{21\mu A} = 95.24k\Omega \\
 R4 &= \frac{2.46V \times R3}{(V_{OVH} - 2.46V)} = \frac{2.46V \times 95.24k\Omega}{(65V - 2.46V)} = 3.75k\Omega
 \end{aligned} \tag{42}$$

利用可能な最も近い 1% 抵抗を選択する必要があります。R1 = 150kΩ、R2 = 11.5kΩ、R3 = 95.3kΩ、R4 = 3.74kΩ に設定します。

8.2.1.2.8 パワーグッドピン

パワーグッド インジケータピン (PGD) は、オフ状態で 80V を維持できる内部 N チャネル MOSFET のドレインに接続され、最大 100V の過渡電圧に接続されます。ダウンストリーム回路の状態を示す適切な電圧に対する PGD には、外付けプルアップ抵抗が必要です。PGD ピンのオフ状態の電圧は、VIN と OUT の電圧よりも高くなることも低くなることもあります。FB ピンの電圧が PGD スレッシュホールド電圧を上回ると、PGD は High に切り替わります。通常、出力電圧スレッシュホールドは、出力と帰還との間の分圧抵抗によって設定されますが、監視対象の電圧を出力電圧とする必要はありません。FB ピンの電圧が最大定格を超えない限り、他の任意の電圧を監視できます。[「機能ブロック図」](#)に基づく、FB ピンの電圧がスレッシュホールドを下回った場合に、FB ピンの 20µA の電流ソースがデイスエーブルになります。出力電圧が上昇して FB がスレッシュホールドを超えると、電流ソースがイネーブルになり、ピンから電流が供給されて FB の電圧が上昇することにより、スレッシュホールド ヒステリシスが提供されます。UVLO/EN ピンがスレッシュホールドを下回るか、OVLO ピンがスレッシュホールドを上回ると、PGD 出力は Low に強制されます。PGD ピンのステータスは、PMBus インターフェイス経由で、STATUS_WORD (79h) レジスタまたは DIAGNOSTIC_WORD (E1h) レジスタを介して読み取ることができます。

FB ピンの電圧がスレッシュホールドを上回ると、PGD ピンに作用する内部プルダウンが無効化され、[図 8-7](#) に示すように、プルアップ抵抗 R_{PG} を介して PGD が V_{PGD} に上昇します。プルアップ電圧 (V_{PGD}) は最大 80V で、VIN および OUT の電圧よりも高い場合と低い場合があります。VDD は、低電圧ロジックと接続でき、電源オン時の PGD のグリッチを回避できるため、V_{PGD} として便利な選択肢です。PGD で遅延が必要な場合について、推奨回路を [図 8-8](#) に示します。[図 8-8](#)

の (A) では、コンデンサ C_{PG} が立ち上がりエッジに遅延を追加しますが、立ち下がりエッジには追加していません。図 8-8 の (B) では、立ち上がりエッジは $R_{PG1} + R_{PG2}$ および C_{PG} により遅延し、立ち下がりエッジは R_{PG2} と C_{PG} のうち小さいほうの量だけ遅延します。 R_{PG2} (図 8-8 の (C)) の両端にダイオードを追加すると、両方のエッジで均一な遅延、または立ち上がりエッジで短い遅延と立ち下がりエッジで長い遅延が許容されます。

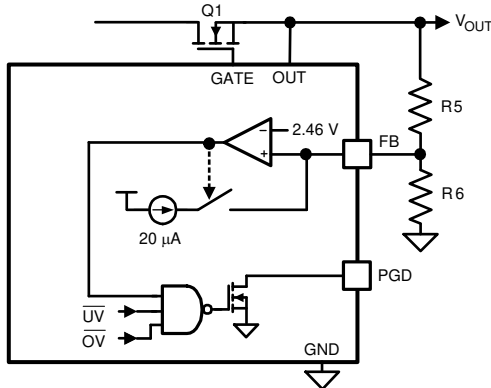


図 8-6. PGD スレッシュホルドのプログラミング

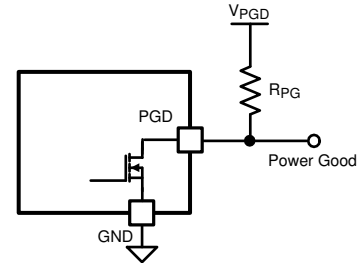


図 8-7. パワー グッド出力

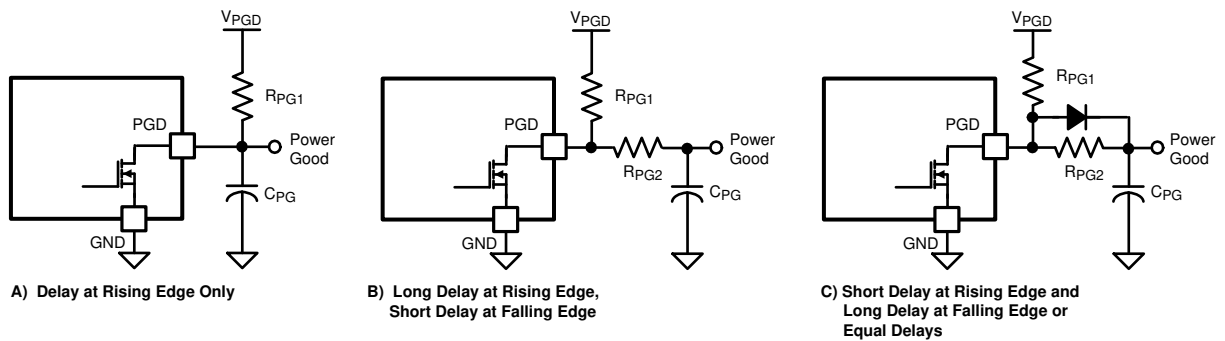


図 8-8. パワー グッド出力ピンへの遅延の追加

すべての入力電圧条件で PG が確実にアサートされるように、PG スレッシュホルドを最小入力電圧より 5% 低く設定することを推奨します。この例では、 $PGDH = 38V$ 、 $PGDL = 35V$ を選択しています。 $R5$ と $R6$ は、次の式を使用して計算されます。

$$R5 = \frac{V_{PGDH} - V_{PGDL}}{20\mu A} = \frac{38V - 35V}{20\mu A} = 150k\Omega \quad (43)$$

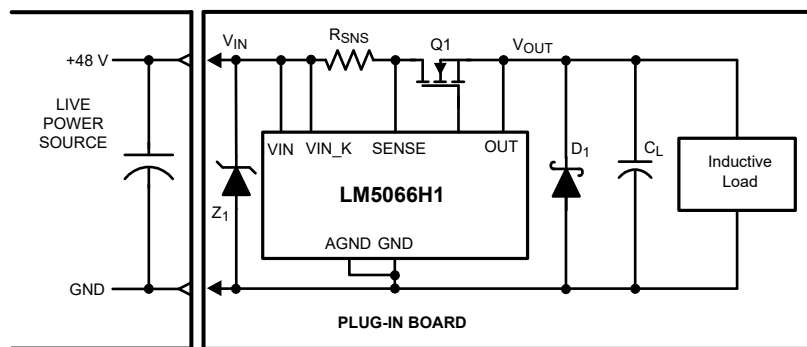
$$R6 = \frac{2.46V \times R5}{(V_{PGDH} - 2.46V)} = \frac{2.46V \times 150k\Omega}{(38V - 2.46V)} = 10.38k\Omega \quad (44)$$

利用可能な最も近い 1% 抵抗を選択する必要があります。 $R5 = 150k\Omega$ 、 $R6 = 10.5k\Omega$ に設定します。

8.2.1.2.9 入力保護と出力保護

LM5066Hx ホット スワップ回路が正しく動作するためには、接続先コネクタの電源側に電圧クランプ素子を配置する必要があります。図 8-9 に示すように、TVS が最適です。ホット スワップ回路が負荷電流をオフにする際に発生する電圧過渡を吸収するためには、TVS が必要です。この影響は、ホット短絡時に FET がオフになることで大電流が突然遮断された際に、最も深刻になります。TVS は、 $V_{IN, MAX}$ でのリーク電流を最小限に抑え、ホット短絡イベント時に電圧を 100V 未満にクランプするよう選択する必要があります。多くの大電力アプリケーションには、5.0SMDJ60A が適しています。

LM5066Hx ホットスワップ回路から電力供給を受ける負荷が誘導性特性を持つ場合、LM5066Hx の出力の両端にショットキーダイオードと一部の負荷静電容量を配置する必要があります。負荷電流がシャットオフされたとき、OUT ピンでの負の変位を制限するため、容量とダイオードが必要です。



Copyright © 2025, Texas Instruments Incorporated

図 8-9. 誘導性負荷に必要な出力ダイオード

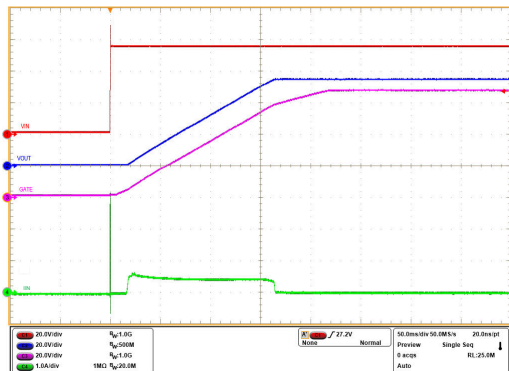


图 8-10. 插入延迟

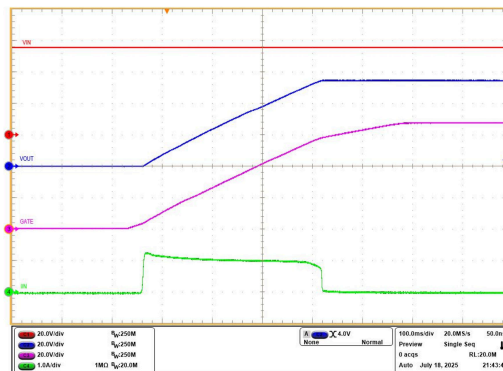

$$V_{IN} = 54V$$

図 8-11. スタートアップ

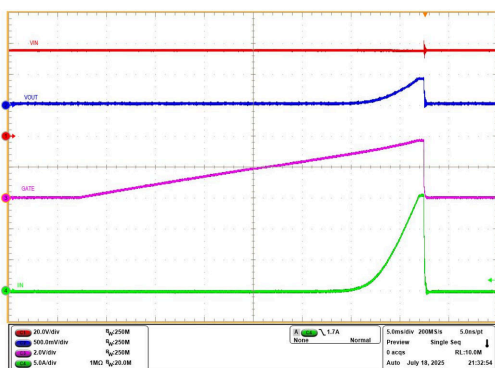


図 8-12. 短絡への起動

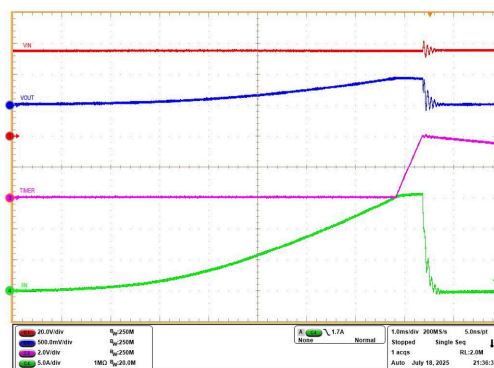


図 8-13. 短絡への起動

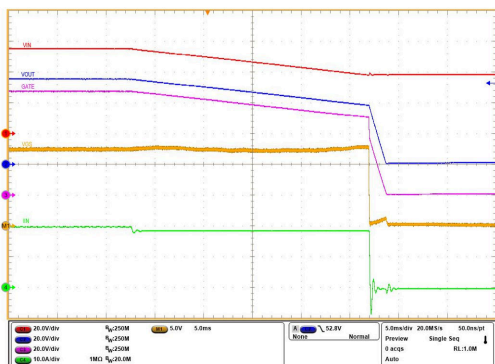


図 8-14. 低電圧誤動作防止

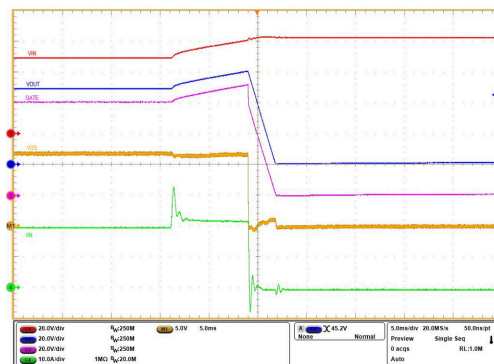


図 8-15. 過電圧ロックアウト

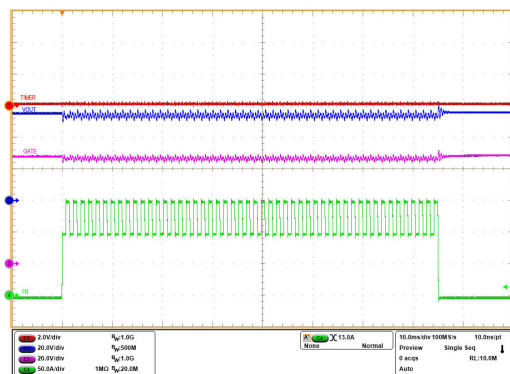


図 8-16. 負荷過渡

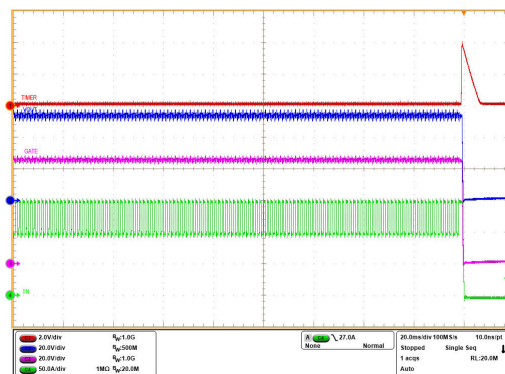


図 8-17. 負荷過渡後の過電流イベント

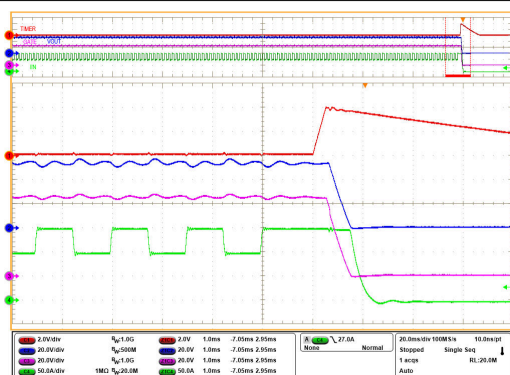


図 8-18. 過電流イベント (拡大)

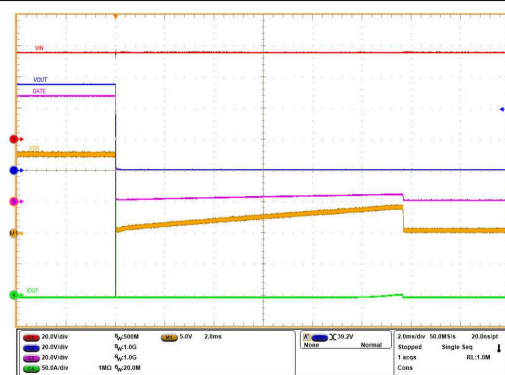


図 8-19. 出力時のホット ショート (縮小)

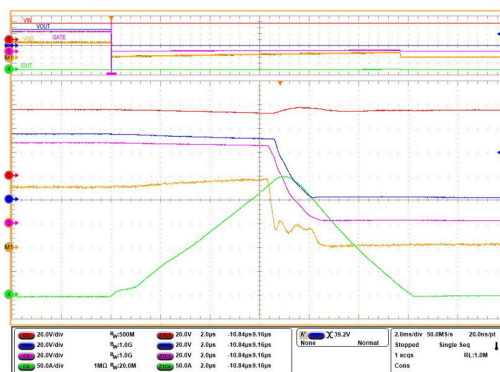


図 8-20. 出力時のホット ショート (拡大)

8.3 電源に関する推奨事項

LM5066Hx は、安定化電源から供給された場合に、より安定した動作を示します。ただし、隣のカードの挿入や故障が原因で、バックプレーンに高周波の過渡が生じることは珍しくありません。最終システムでこの現象が発生する可能性がある場合、ホットスワップ MOSFET のソース近くに、TI は、1 μ F のセラミックコンデンサをグランドに接続して配置することを推奨します。これにより、VIN_K と SENSE で観測される同相モードが低減されます。迷惑トリップを防止するために、追加のフィルタリングが必要になることがあります。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

LM5066Hx 用の PC 基板を設計する際には、以下のガイドラインに従う必要があります。

1. LM5066Hx をボードの入力コネクタの近くに配置することによりして、コネクタから MOSFET へのパターン インダクタンスを最小限に抑えることができます。
2. 入力電源ラインで発生する可能性のある電圧過渡を最小限に抑えるため、TVS、 Z_1 を LM5066Hx の VIN ピンと GND ピンに直接隣接して配置します。TVS は、ピーク V_{IN} が TVS の逆バイアス電圧よりもわずかに低くなるように選択する必要があります。負荷電流がシャットオフされると、入力電圧の公称値より高い 20V 以上の過渡が発生しやすくなります。TI は、電流制限または負荷への短絡、ピーク入力電圧過渡測定により、回路の VIN 入力電圧過渡性能をテストすることを推奨します。
3. $1\mu\text{F}$ セラミック コンデンサは、VREF ピンのできるだけ近くに配置します。
4. $1\mu\text{F}$ セラミック コンデンサは、VDD ピンのできるだけ近くに配置します。
5. センス抵抗 (R_{SNS}) は、LM5066Hx の近くに配置する必要があります。トレースでは、センス抵抗の VIN パッドと Q_1 パッドを、それぞれ VIN_K ピンと SENSE ピンに接続する必要があります。 R_{SNS} を、図 8-22 に示すケルビン手法を使用して接続します。
6. ボード入力から負荷までの高電流経路 (Q_1 を介して) と帰路は、ループ インダクタンスを最小化するために、平行かつ近接して配置します。
7. AGND および GND 接続は、デバイスのピンに接続する必要があります。LM5066Hx 周囲の各部品のグランド接続は、互いに直接接続し、LM5066Hx の GND および AGND ピンに接続した後、1 点でシステム グランドに接続する必要があります。各種部品のグランドは、高電流のグランドライン経由で相互に接続しないでください。
8. 直列パス デバイス (Q_1) に十分なサーマル シンクを行い、ターンオン時およびターンオフ時のストレスを低減します。
9. ボードのエッジコネクタは、電源電圧が切り離される前に負荷をオフにすることにより、基板が取り外された UVLO/EN ピンによって負荷がオフになることを LM5066Hx が検出して応答するように設計できます。たとえば、では、コネクタのピンが短いことが原因で V_{IN} が LM5066Hx から外される前に、UVLO/EN ピンの電圧がグランドになります。基板をエッジコネクタに挿入すると、UVLO 電圧が High になる前にシステム電圧が LM5066Hx の VIN ピンに印加されるので、LM5066Hx は制御された方法で出力をオンにすることができます。

8.4.2 レイアウト例

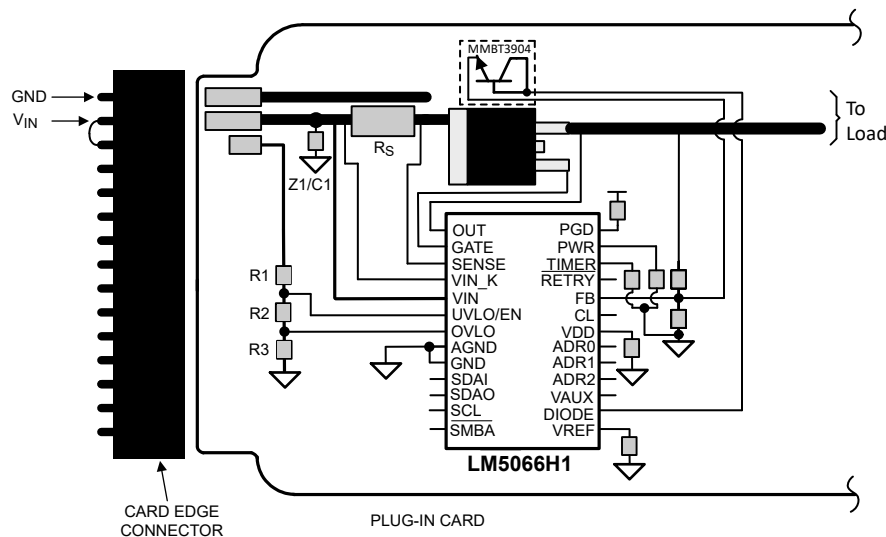


図 8-21. 推奨される基板コネクタ設計

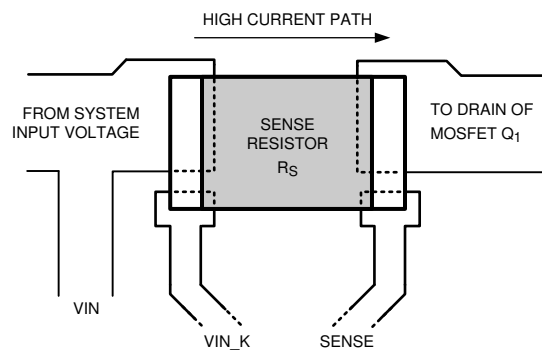


図 8-22. センス抵抗の接続

9 デバイスおよびドキュメントのサポート

9.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (October 2025) to Revision A (December 2025)	Page
• 「事前情報」から「量産データ」に変更.....	1

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

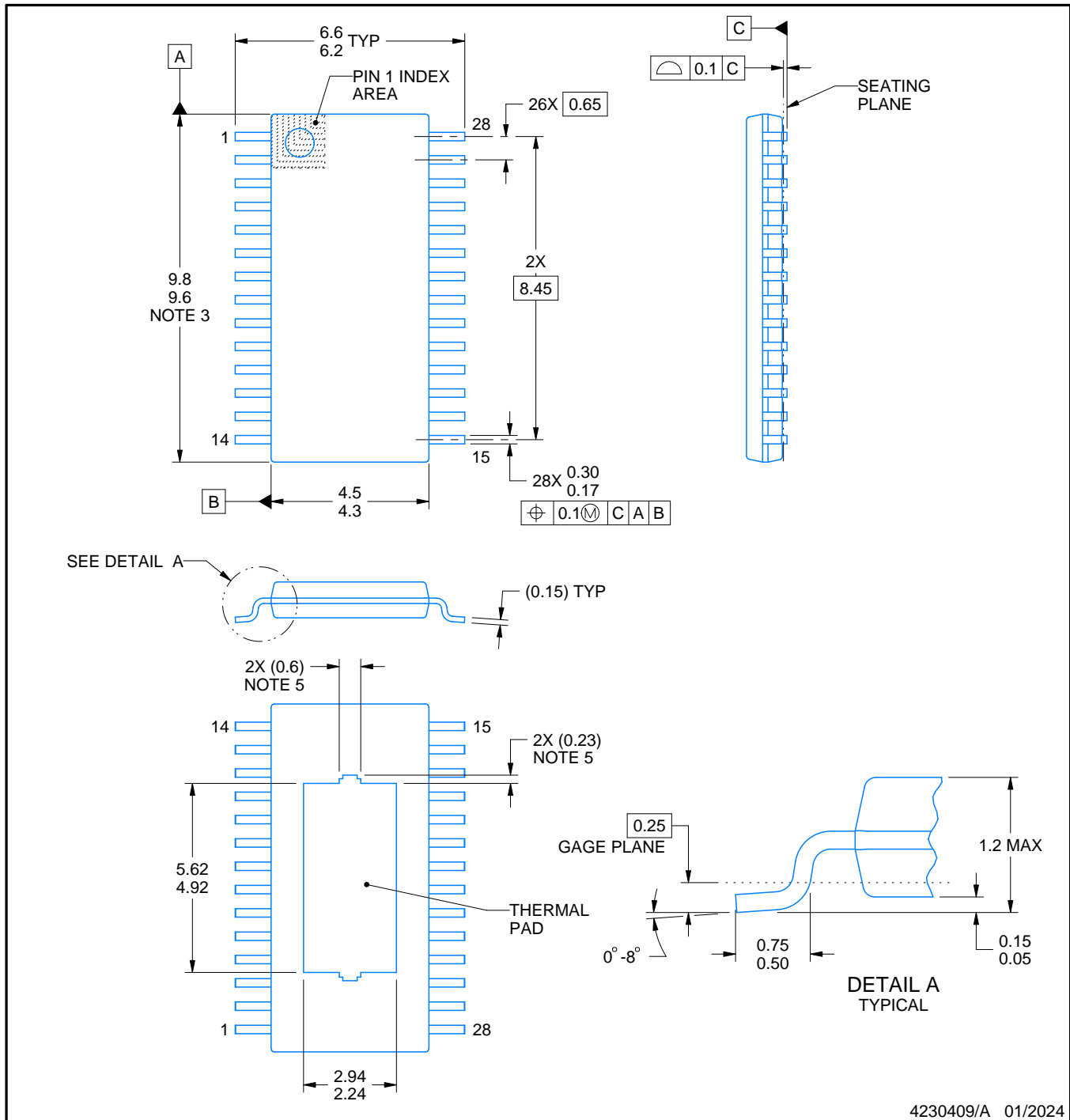
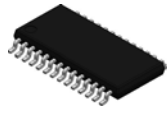
Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
LM5066H1PWPR	Active	Production	HTSSOP (PWP) 28	2500 LARGE T&R	-	NIPDAU	Level-3-260C-168 HR	-40 to 125	L5066H1
PLM5066H1PWPR	Active	Preproduction	HTSSOP (PWP) 28	1 LARGE T&R	-	Call TI	Call TI	-40 to 125	

- (1) **Status:** For more details on status, see our [product life cycle](#).
- (2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.
- (3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.
- (4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.
- (5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.
- (6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



4230409/A 01/2024

NOTES:

PowerPAD is a trademark of Texas Instruments.

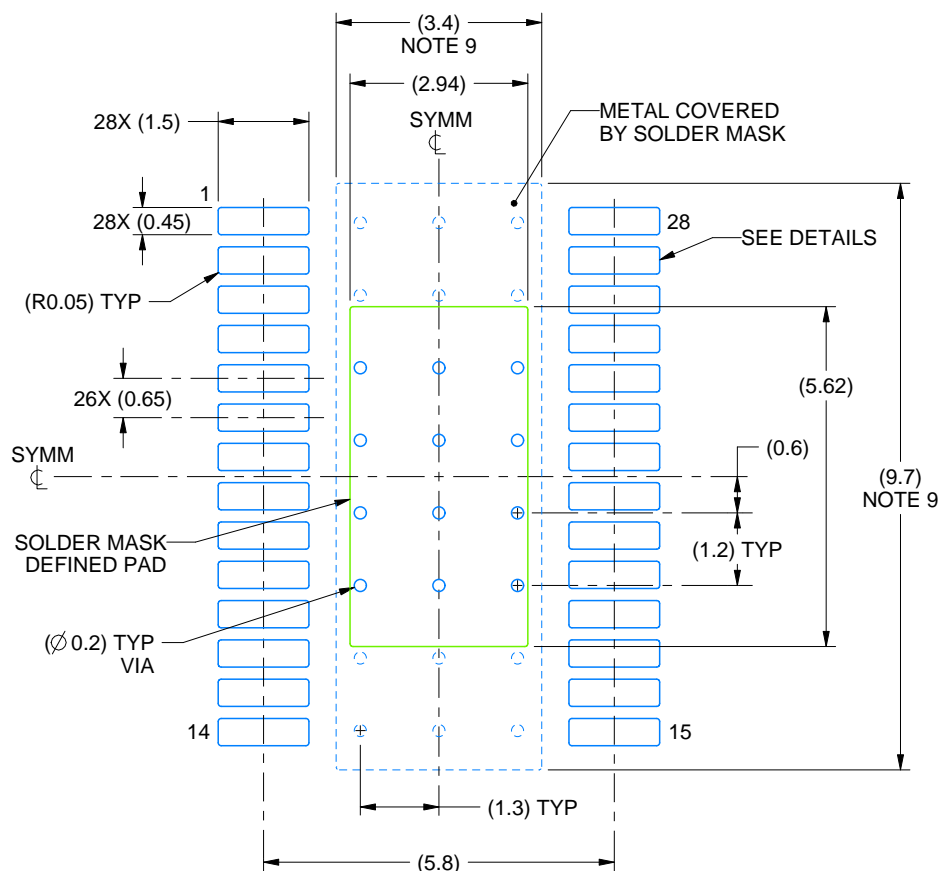
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-153.
5. Features may differ or may not be present.

EXAMPLE BOARD LAYOUT

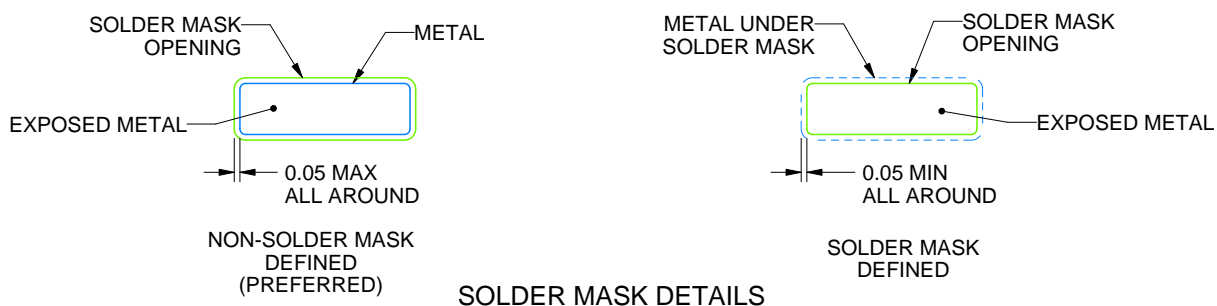
PWP0028V

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 8X



4230409/A 01/2024

NOTES: (continued)

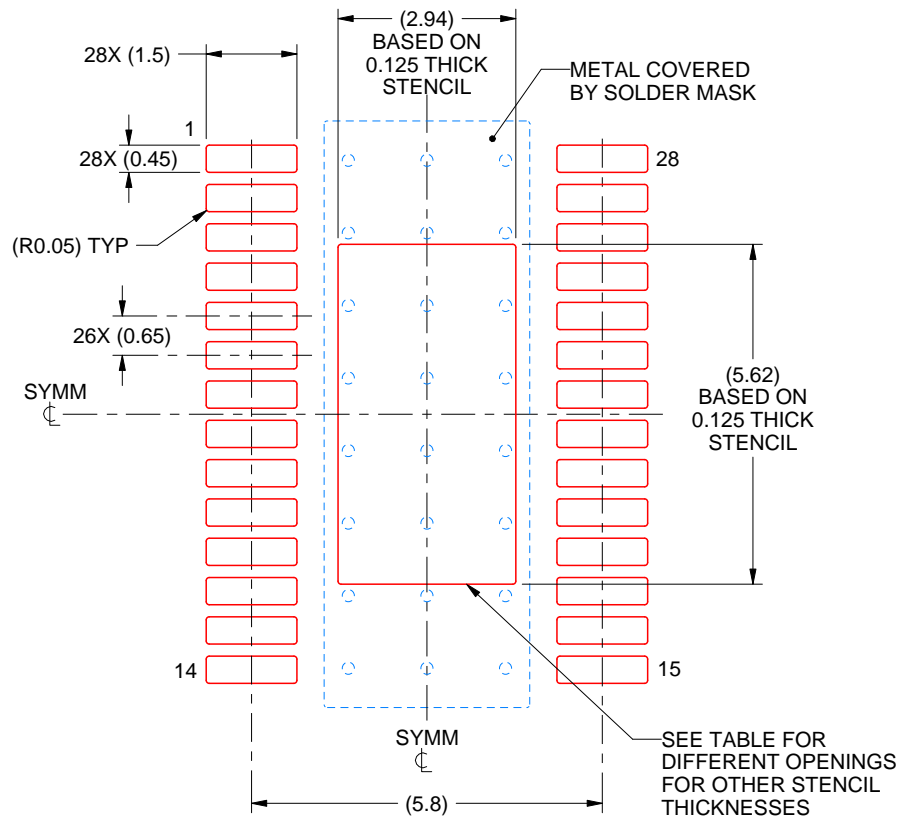
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
8. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature numbers SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
9. Size of metal pad may vary due to creepage requirement.
10. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

PWP0028V

PowerPAD™ TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
 BASED ON 0.125 mm THICK STENCIL
 SCALE: 8X

STENCIL THICKNESS	SOLDER STENCIL OPENING
0.1	3.29 X 6.28
0.125	2.94 X 5.62 (SHOWN)
0.15	2.68 X 5.13
0.175	2.48 X 4.75

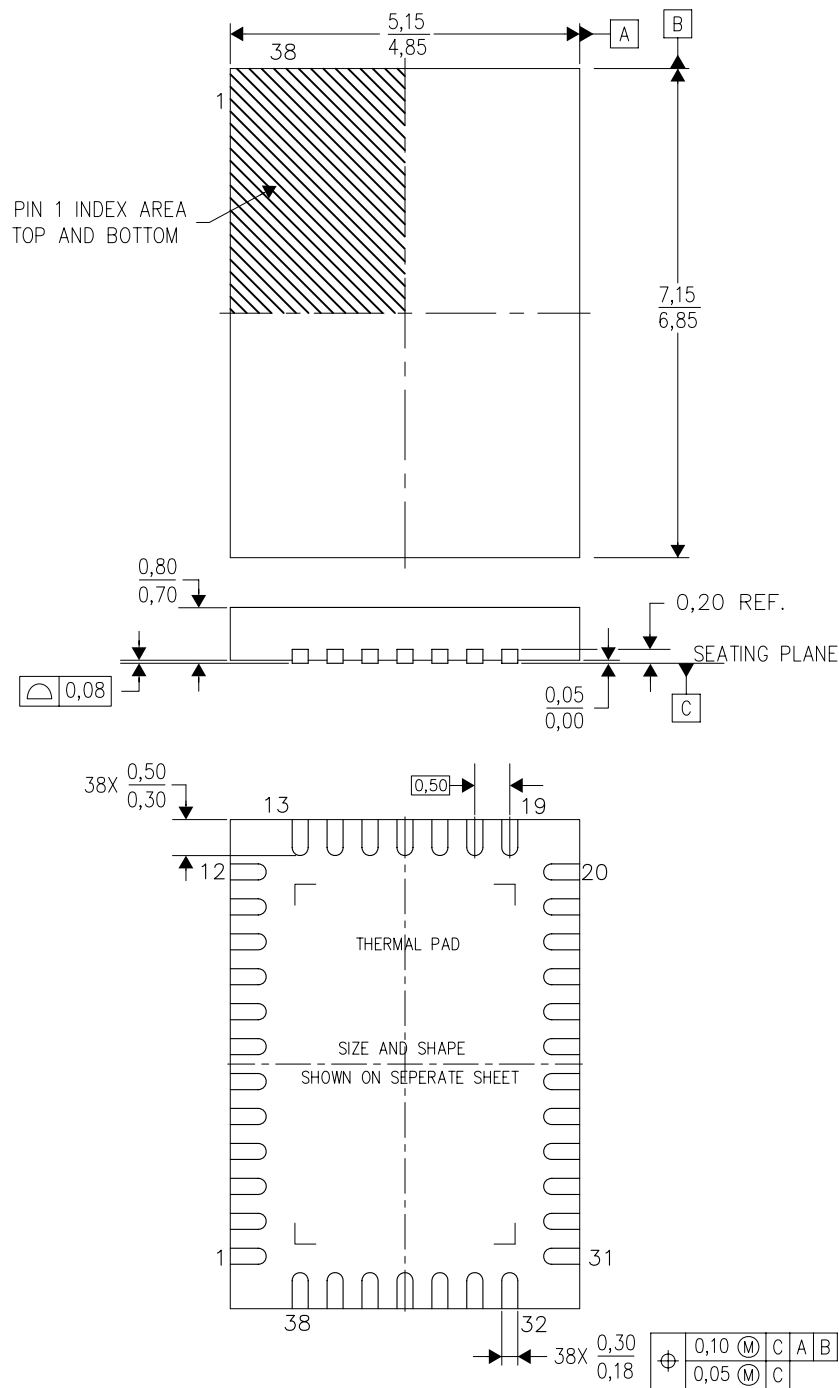
4230409/A 01/2024

NOTES: (continued)

11. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
12. Board assembly site may have different recommendations for stencil design.

RLJ (R-PWQFN-N38)

PLASTIC QUAD FLATPACK NO-LEAD



4212454/A 01/12

- NOTES:
- All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5-1994.
 - This drawing is subject to change without notice.
 - Quad Flatpack, No-leads (QFN) package configuration.
 - The package thermal pad must be soldered to the board for thermal and mechanical performance.
 - See the additional figure in the Product Data Sheet for details regarding the exposed thermal pad features and dimensions.
 - Falls within JEDEC MO-220.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月