

# LMC6022

*LMC6022 Low Power CMOS Dual Operational Amplifier*



Literature Number: JAJ5754

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。

2000年8月



# LMC6022

## 低消費電力 CMOS デュアルオペアンプ

### 概要

LMC6022 は単一電源または両電源で動作する CMOS デュアルオペアンプです。主な特長としては、グラウンドを含む同相入力電圧範囲、低入力バイアス電流、広く一般に使われている同等クラスのバイポーラオペアンプと同じかそれより優れている電圧利得 (100k、5k 負荷時) にも関わらず所要電力は 0.5mW 以下です。

このチップはナショナル セミコンダクター社の最新のダブルポリ・シリコン・ゲート CMOS プロセス技術を駆使して製造されています。

これと同じ特長をもったクワッド CMOS オペアンプに関しては LMC6024 データシートを参照して下さい。

V<sup>-</sup> を含む同相入力電圧範囲

+5V ~ +15V の動作保証

低歪率

0.01% @ 1kHz

スルーレート

0.11V/μs

微小電力で動作可能

0.5mW

### 特長

100k および 5k の負荷に対して規格設定	
高電圧利得	120dB
低オフセット電圧ドリフト	2.5μV/
超低入力バイアス電流	40fA

### アプリケーション

高インピーダンスバッファまたはプリアンプ

電流電圧変換器

長時間積分器

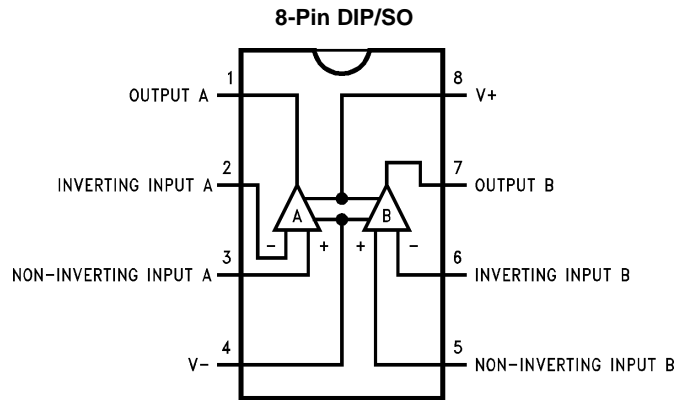
サンプル & ホールド回路

ピーク検出器

医療計測器

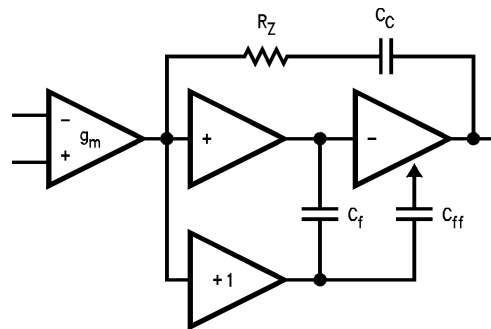
工業用制御

### 配置図



Top View

LMC6022 Circuit Topology (Each Amplifier)



## 絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電気的信頼性試験方法の規格を参照下さい。

差動入力電圧	±電源電圧
電源電圧 ( $V^+ \sim V^-$ )	16V
リード温度 (ハンダ付け、10 秒)	260
保存温度範囲	- 65 ~ + 150
最大接合部温度	150
ESD 耐圧 (Note 4)	1000V
入出力端子電圧	( $V^+$ ) + 0.3V、( $V^-$ ) - 0.3V
出力ピン電流	± 18 mA
電源ピン電流	35 mA
消費電力	(Note 3)

入力ピン電流	± 5 mA
$V^-$ への出力短絡	(Note 2)
$V^+$ への出力短絡	(Note 12)

## 動作定格

温度範囲	- 40	$T_J$	+ 85
電源電圧範囲	4.75V ~ 15.5V		
消費電力	(Note 10)		
熱抵抗 ( $J_A$ )、(Note 11)			
8 ピン DIP	101	/W	
8 ピン SO	165	/W	

## DC 電気的特性

特記のない限り、すべての規格値は  $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、および  $R_L = 1M$  に対して適用されます。太文字表記の規格値は全温度範囲に対して、その他の規格値はすべて  $T_J = 25$  に対して適用されます。

Symbol	Parameter	Conditions	Typical (Note 5)	LMC6022I Limit (Note 6)	Units
$V_{OS}$	Input Offset Voltage		1	9 <b>11</b>	mV max
$V_{OS}/T$	Input Offset Voltage Average Drift		2.5		$\mu V/$
$I_B$	Input Bias Current		0.04	<b>200</b>	pA max
$I_{OS}$	Input Offset Current		0.01	<b>100</b>	pA max
$R_{IN}$	Input Resistance		> 1		Tera
CMRR	Common Mode Rejection Ratio	$0V \leq V_{CM} \leq 12V$ $V^+ = 15V$	83	63 <b>61</b>	dB min
+ PSRR	Positive Power Supply Rejection Ratio	$5V \leq V^+ \leq 15V$	83	63 <b>61</b>	dB min
- PSRR	Negative Power Supply Rejection Ratio	$0V \leq V^- \leq -10V$	94	74 <b>73</b>	dB min
$V_{CM}$	Input Common-Mode Voltage Range	$V^+ = 5V \& 15V$ For CMRR = 50 dB	- 0.4 $V^+ - 1.9$	- 0.1 $V^+ - 2.3$ <b><math>V^+ - 2.5</math></b>	V max V min
$A_V$	Large Signal Voltage Gain	$R_L = 100\text{ k}$ (Note 7) Sourcing Sinking $R_L = 5\text{ k}$ (Note 7) Sourcing Sinking	1000 500 1000 250	200 <b>100</b> 90 <b>40</b> 100 <b>75</b> 50	V/mV min V/mV min V/mV min V/mV

## DC 電気的特性 (つづき)

特記のない限り、すべての規格値は  $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、および  $R_L = 1M$  に対して適用されます。太文字表記の規格値は全温度範囲に対して、その他の規格値はすべて  $T_J = 25$  に対して適用されます。

Symbol	Parameter	Conditions	Typical (Note 5)	LMC6022I Limit (Note 6)	Units		
$V_O$	Output Voltage Swing	$V^+ = 5V$ $R_L = 100\text{ k}$ to 2.5V	4.987	4.40 <b>4.43</b>	V min		
			0.004	0.06 <b>0.09</b>	V max		
		$V^+ = 5V$ $R_L = 5\text{ k}$ to 2.5V	4.940	4.20 <b>4.00</b>	V min		
			0.040	0.25 <b>0.35</b>	V max		
		$V^+ = 15V$ $R_L = 100\text{ k}$ to 7.5V	14.970	14.00 <b>13.90</b>	V min		
			0.007	0.06 <b>0.09</b>	V max		
		$V^+ = 15V$ $R_L = 5\text{ k}$ to 7.5V	14.840	13.70 <b>13.50</b>	V min		
			0.110	0.32 <b>0.40</b>	V max		
		$I_O$	Output Current	$V^+ = 5V$ Sourcing, $V_O = 0V$ Sinking, $V_O = 5V$ (Note 2)	22	13 <b>9</b>	mA min
					21	13 <b>9</b>	mA min
$V^+ = 15V$ Sourcing, $V_O = 0V$ Sinking, $V_O = 13V$ (Note 12)	40			23 <b>15</b>	mA min		
	39			23 <b>15</b>	mA min		
$I_S$	Supply Current			Both Amplifiers $V_O = 1.5V$	86	140 <b>165</b>	$\mu A$ max

## AC 電気的特性

特記のない限り、すべての規格値は  $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、および  $R_L = 1M$  に対して適用されます。太文字表記の規格値は全温度範囲に対して、その他の規格値はすべて  $T_J = 25$  に対して適用されます。

Symbol	Parameter	Conditions	Typical (Note 5)	LMC6022I Limit (Note 6)	Units
SR	Slew Rate	(Note 8)	0.11	0.05 <b>0.03</b>	V/ $\mu$ s min
GBW	Gain-Bandwidth Product		0.35		MHz
$\phi_M$	Phase Margin		50		Deg
$G_M$	Gain Margin		17		dB
	Amp-to-Amp Isolation	(Note 9)	130		dB
$e_n$	Input-Referred Voltage Noise	F = 1 kHz	42		nV/ $\sqrt{Hz}$
$i_n$	Input-Referred Current Noise	F = 1 kHz	0.0002		pA/ $\sqrt{Hz}$

**Note 1:** 絶対最大定格とは、IC が破壊する可能性のある規格値をいいます。動作定格とは、IC が機能する条件をいいますが、特定の規格値を保証するものではありません。規格項目および試験条件の保証値に関しては、電気的特性を参照して下さい。保証値は、記載されている試験条件下においてのみ適用されます。

**Note 2:** 単一電源の場合にも両電源の場合にも適用されます。周囲温度上昇時に連続的に短絡したり、または複数のオペアンプが短絡すると 150 の最大許容接合部温度を超えることがあります。± 30mA を超す出力電流が長時間続くと、信頼性に悪影響を及ぼすことがあります。

**Note 3:** 最大許容消費電力  $P_D$  は、 $T_{J(max)}$ 、 $J_A$ 、 $T_A$  の関数です。任意の周囲温度における最大許容消費電力  $P_D$  は、 $P_D = (T_{J(max)} - T_A) / J_A$  で表されます。

**Note 4:** 使用した試験回路は、人体モデルに基づき、直列抵抗 1.5k と 100pF のコンデンサを使用し、放電させます。

**Note 5:**  $T_{yp}$  値は最も標準的な数値です。

**Note 6:** 全ての規格値は、試験または相関によって保証されています。

**Note 7:**  $V^+ = 15V$ 、 $V_{CM} = 7.5V$  および、 $R_L$  を 7.5V に接続します。電流ソース試験では 7.5V  $V_O$  11.5V、電流シンク試験では、2.5V  $V_O$  7.5V を適用します。

**Note 8:**  $V^+ = 15V$ 、10V のステップ入力を持つ電圧フォロワとして接続します。記載した数値は正および負のスレーートのいずれか遅い方です。

**Note 9:** 入力端子を標準とします。 $V^+ = 15V$  で、 $R_L = 100k$  は 7.5V に接続されています。各アンプは順番に 1kHz で励起され、 $V_O = 13V_{pp}$  を出力します。

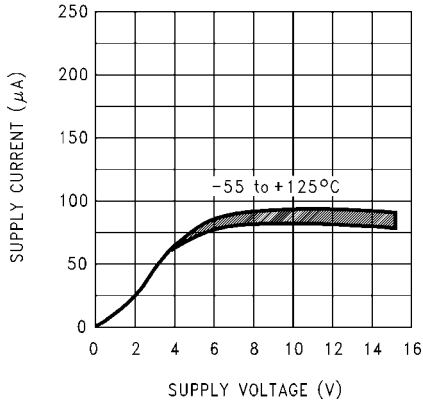
**Note 10:** 高温動作の場合、熱抵抗  $J_A$ 、 $P_D = (T_J - T_A) / J_A$  に基づいて定格を下げる必要があります。

**Note 11:** 全ての数値は、PC ボードに直接ハンダ付けするパッケージに適用されます。

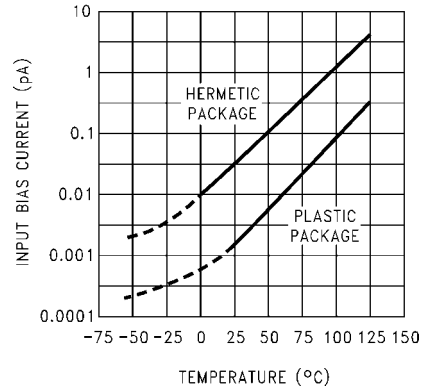
**Note 12:** 13V を超える  $V^+$  に出力を短絡することは信頼性を低下させるので、避けて下さい。

代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25^\circ C$ 。

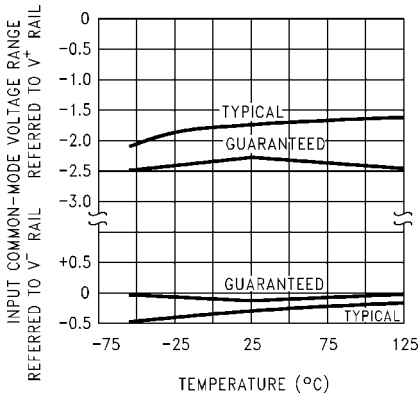
**Supply Current vs Supply Voltage**



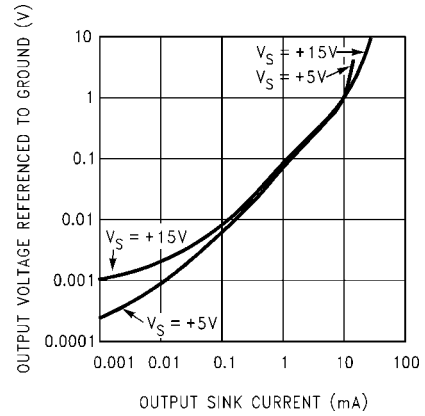
**Input Bias Current vs Temperature**



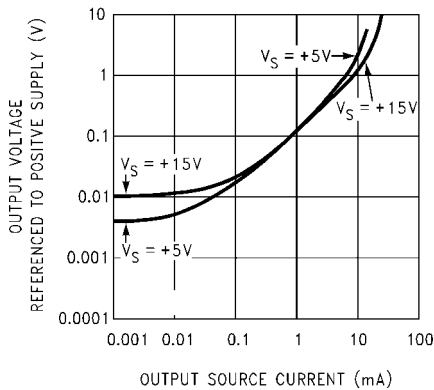
**Input Common-Mode Voltage Range vs Temperature**



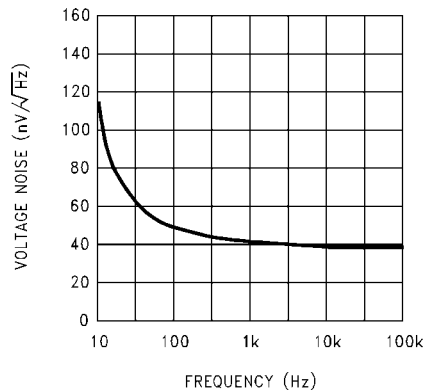
**Output Characteristics Current Sinking**



**Output Characteristics Current Sourcing**

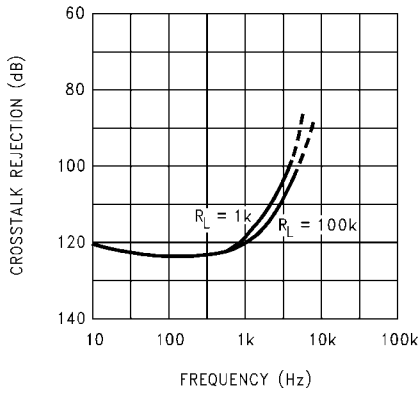


**Input Voltage Noise vs Frequency**

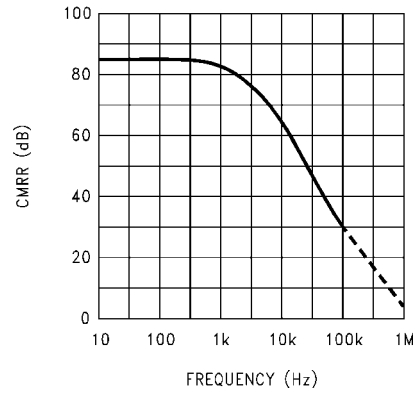


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$  °。(つづき)

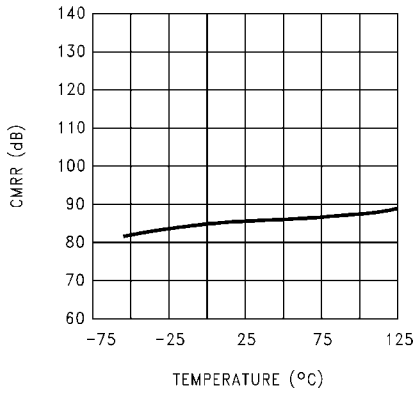
Crosstalk Rejection vs Frequency



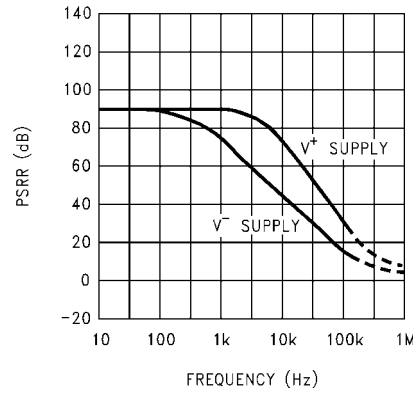
CMRR vs Frequency



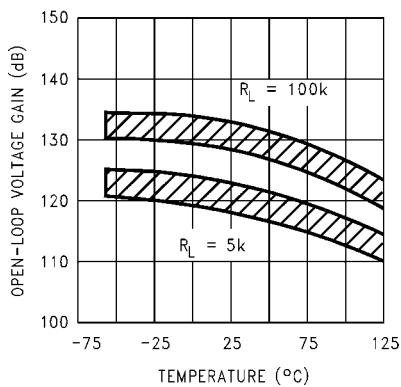
CMRR vs Temperature



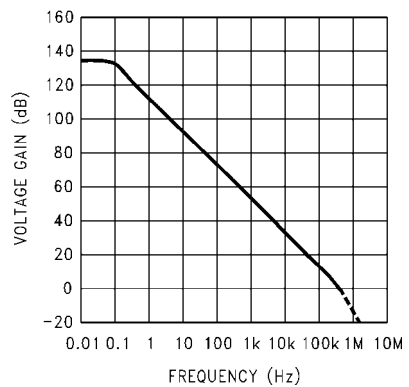
Power Supply Rejection Ratio vs Frequency



Open-Loop Voltage Gain vs Temperature

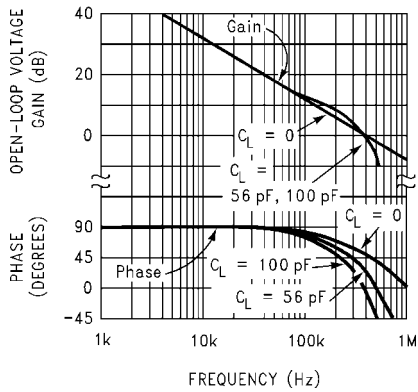


Open-Loop Frequency Response

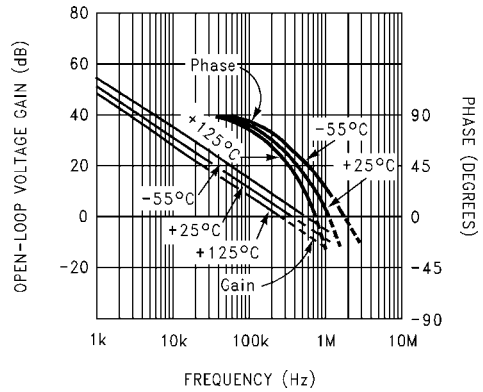


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25^\circ C$ 。(つづき)

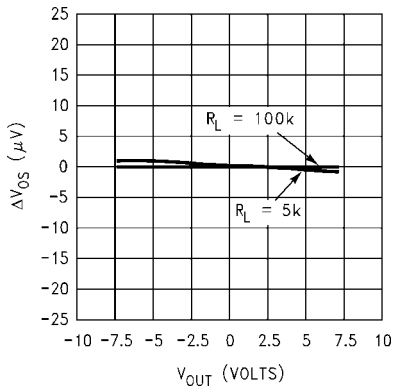
Gain and Phase Responses vs Load Capacitance



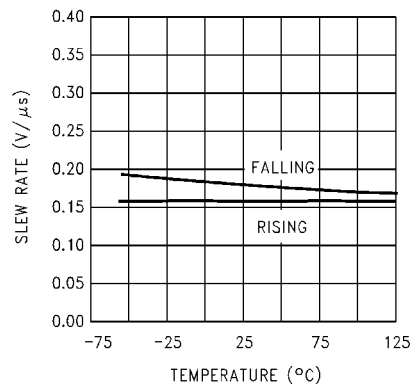
Gain and Phase Responses vs Temperature



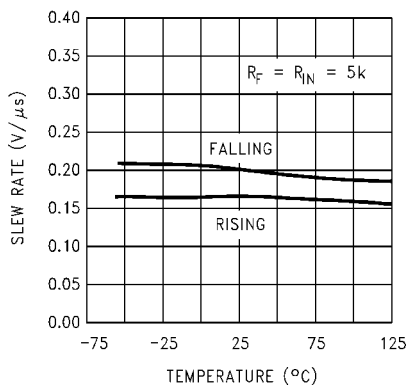
Gain Error ( $V_{OS}$  vs  $V_{OUT}$ )



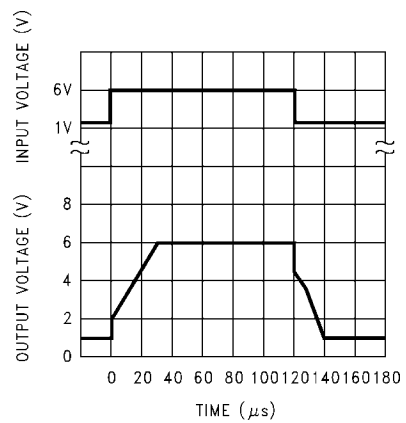
Non-Inverting Slew Rate vs Temperature



Inverting Slew Rate vs Temperature



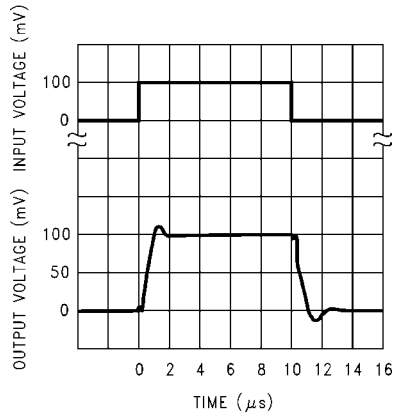
Large-Signal Pulse Non-Inverting Response ( $A_V=+1$ )



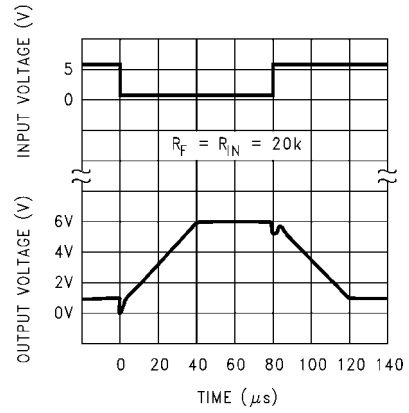


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25^\circ$ 。(つづき)

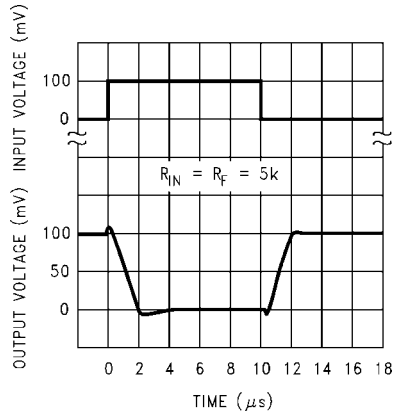
**Non-Inverting Small Signal Pulse Response ( $A_V=+1$ )**



**Inverting Large-Signal Pulse Response**

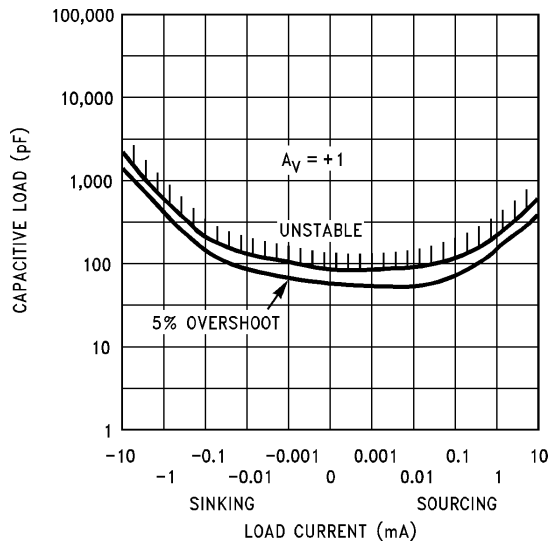


**Inverting Small-Signal Pulse Response**



代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25$  °。(つづき)

### Stability vs Capacitive Load



Note: 不安定要因があるときには、500 以下の抵抗を取って下さい。

## アプリケーション・ヒント

### オペアンプ回路技術

LMC6022 に採用された回路技術は、ユニティゲインのバッファを出力段に使用していないという点で従来の汎用オペアンプとは異なります。その代り、出力は積分器の出力から直接取っており、フルスイングの出力電圧振幅が可能になっています。バッファは本来、オペアンプの高利得と高安定性を維持しながら電力を負荷に供給するものであり、またいずれの電源ラインの短絡にも耐えなければならないので、現在このような機能はバッファの代わりに積分器が持っています。

以上のような要請により、積分器は、押込型利得段をもつ二重構成になっていて、専用のユニティゲイン補償ドライバによりフィードフォワード ( $C_f$  と  $C_{ff}$  経路で) しています。さらに、積分器の出力段は大きな負荷を駆動できるようにプッシュプル構成になっています。電流ソース時の全増幅経路は 2 段のフィードフォワードを含む 4 段から、一方、電流シンク時は 1 段のフィードフォワードを含む 3 段から成ります。

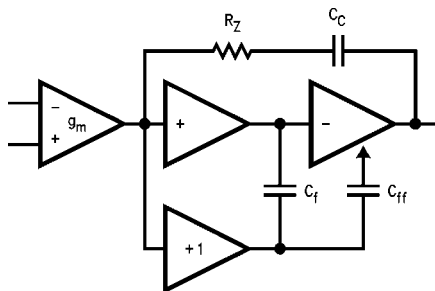
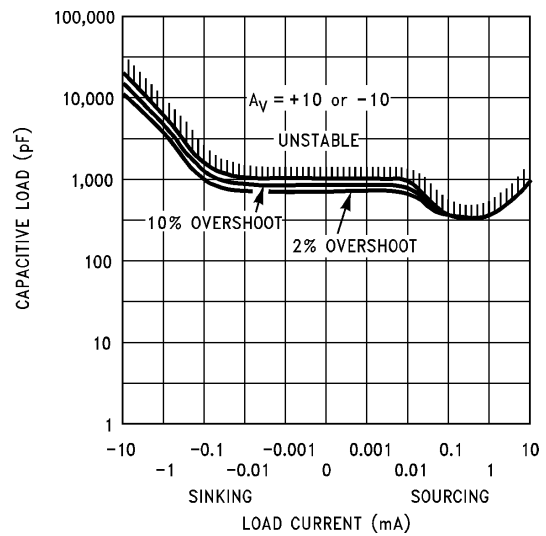


FIGURE 1. LMC6022 Circuit Topology (Each Amplifier)

電流ソース時の最低  $5k$  の負荷抵抗に対する信号電圧利得が大きいことは、従来のバイポーラオペアンプと同じです。電流シンク時の利得は、利得段が追加されているために、多くの CMOS オペアンプより高くなっていますが、 $5k$  以下の負荷抵抗を駆動するときには、電気的特性に示すように利得は減少します。このオペアンプは、500 までの低い負荷抵抗を安定に駆動することができます。

### Stability vs Capacitive Load



### 入力容量の補償

入力容量の補償に帰還コンデンサが必要かどうか、またそのコンデンサの容量値がどれだけ必要か決めるためには、LMC660 または LMC662 データシートを参照して下さい。

### 容量性負荷の許容値

他の多くのオペアンプと同様に、LMC6022 は負荷が容量性であると発振することがあります。発振のスレッシュホールドは、負荷および回路利得の両方で変化します。最も発振しやすい回路構成はユニティゲインフォロワです。代表的な性能特性の項を参照して下さい。

負荷容量はオペアンプの出力抵抗と相互作用して新しいポールを発生します。このポールの周波数が低過ぎると、オペアンプの位相マージンが低下し、低利得でオペアンプが不安定になります。オペアンプの出力に直列に小さな抵抗 ( $50 \sim 100$  ) を 1 つ、コンデンサ ( $5pF \sim 10pF$ ) を反転入力ピンと出力ピンの間に 1 つ追加すれば、低周波回路の動作に影響を与えることなく位相マージンが安全な値に戻ります。したがって、発振することなく大容量を許容することができます。ただし、いずれにしても、負荷容量が発振の始まるスレッシュホールドに近づくると出力にリングングが発生します。

アプリケーション・ヒント (つづき)

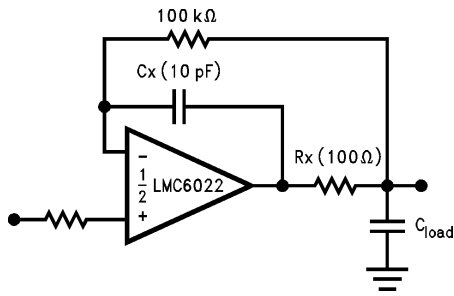


FIGURE 2. Rx, Cx Improve Capacitive Load Tolerance

容量性負荷のドライブ機能を高めるためには、 $V^+$  に対してプルアップ抵抗を用います (Figure 3 参照)。通常、 $50\mu\text{A}$  以上を流せるプルアップ抵抗を用いると、大幅に容量性負荷応答が高まります。プルアップ抵抗の数値は、希望の出力振幅に対するアンプの電流シンク機能に基づき決定します。アンプのオープンループ利得もプルアップ抵抗の影響を受けます (電気的特性を参照)。

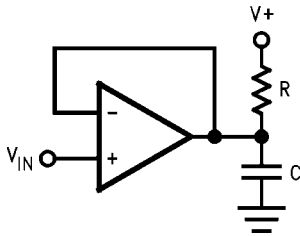


FIGURE 3. Compensating for Large Capacitive Loads with a Pull Up Resistor

高インピーダンス仕様の PC ボードのレイアウト

$1000\text{pA}$  以下のリーク電流で動作させなければならない回路では特別な PC ボードのレイアウトが必要であることが一般に知られています。Typical 値が通常  $0.04\text{pA}$  以下という LMC6022 の超低バイアス電流を最大限に利用するためには、最適なレイアウトが不可欠です。幸い、リーク電流を小さくする方法は簡単です。まず、たとえ PC ボードの表面リーク電流が許容できるほど小さくても無視してはいけません。というのは、高湿度だったりゴミや汚れが多いと、表面リーク電流が無視できない大きさになるからです。

表面リーク電流の影響を最小にするために、LMC6022 の入力部およびオペアンプの入力部に接続されているコンデンサ、ダイオード、導体、抵抗、リレーなどの端子回りを Figure 4 に示すように銅箔リングで完全に囲んで下さい。より大きな効果を上るために、ガードリングを PC ボードの両面に装着して下さい。次に PC 箔をリーク電流を流れなくするためオペアンプの入力部と同じ電源に接続して下さい。なぜならば、同一電位の 2 点間にはリーク電流は流れないからです。例えば、PC ボードのトレースとパッド間の抵抗が  $10^{12}$  あれば、通常なら非常に大きな抵抗と考えられますが、トレースが入力部のパッドに隣接している  $5\text{V}$  のパスの場合には、実際  $5\text{pA}$  のリーク電流が流れます。これだけで LMC6022 の性能が  $100$  倍も低下してしまいます。しかし、ガードリングを装着して入力との電位差を  $5\text{mV}$  以内に抑えれば、 $10^{11}$  の抵抗でもリーク電流はわずか  $0.05\text{pA}$  で、オペアンプの性能は少ししか (1/2) 低下しません。標準オペアンプ構成に対するガードリングの代表的な接続方法については、Figure 5a、Figure 5b、Figure 5c を参照して下さい。両方の入力部が高インピーダンスかつアクティブであるならば、ガードリングでグラウンドを覆うだけでも、ある程度の効果があります。Figure 5d を参照して下さい。

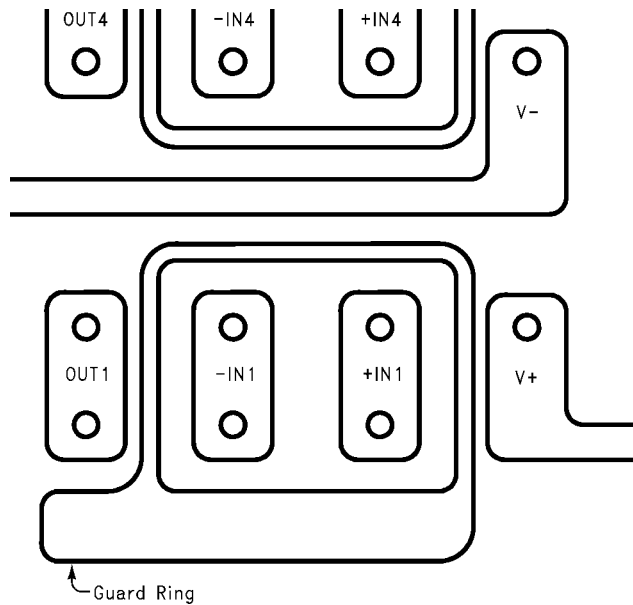


FIGURE 4. Example of Guard Ring in P.C. Board Layout (Using the LMC6024)

## アプリケーション・ヒント (つづき)

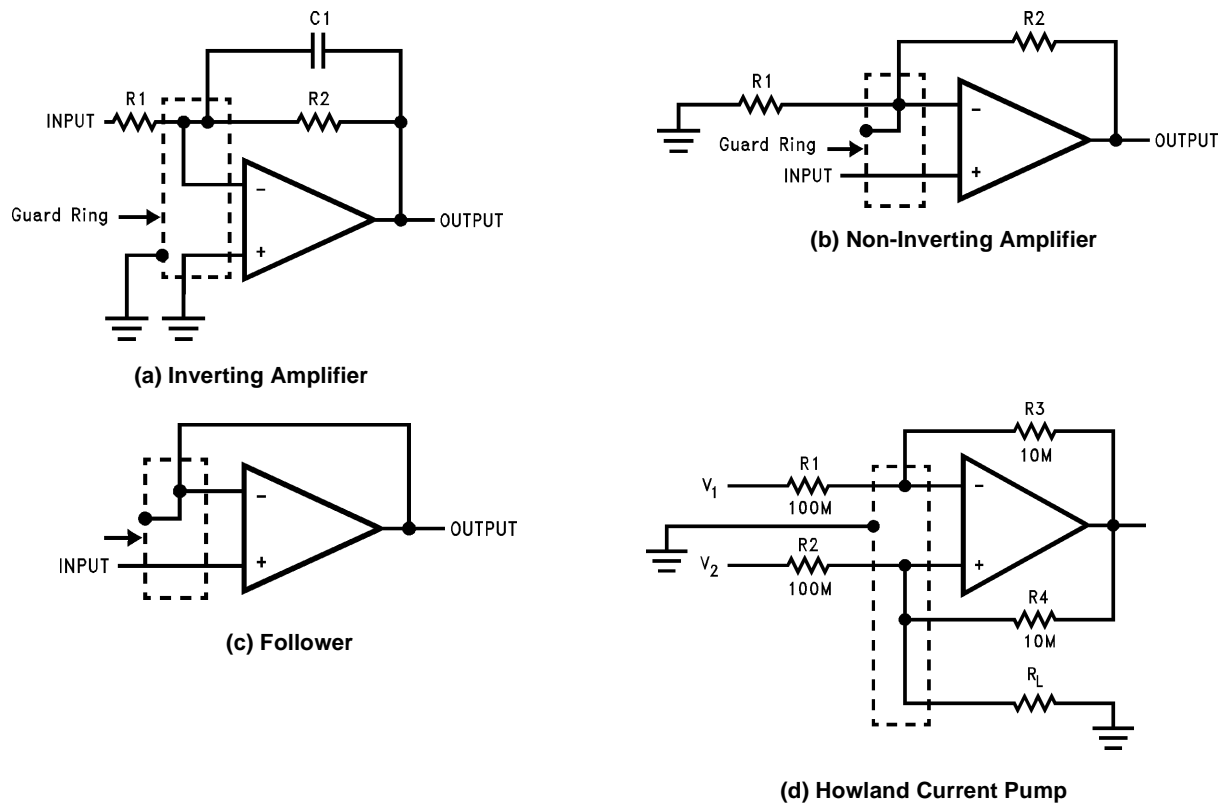
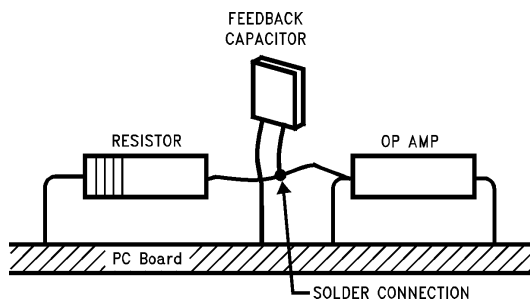


FIGURE 5. Guard Ring Connections

この回路のためだけに PC ボードのレイアウトをするのは不適切であると考えている設計者の方には、ボードにガードリングを装着するより先と簡便な方法があります。この方法をとるときは、決してオペアンプの入力ピンをボードに挿し込んではいけません。そうではなく入力ピンを上に向けて曲げ、空気を絶縁体として使って下さい。空気は優れた絶縁体です。しかし、PC ボードの一部の利点を犠牲にしなければなりません。とはいえ、苦労してポイント間の空中配線をするだけの価値は十分にあります。Figure 6 を参照して下さい。



(入力ピンを PC ボードから浮かして、部品に直接ハンダ付けします。それ以外のピンは PC ボードに接続します。)

FIGURE 6. Air Wiring

## バイアス電流試験

Figure 7 の試験方法は、バイアス電流の正確なベンチマークテストに最適な方法です。動作を理解するために、まずスイッチ S2 を一瞬間閉じます。そして、S2 が開かれたときに流れるバイアス電流 ( $I^-$ ) は次式で得られます。

$$I^- = \frac{dV_{OUT}}{dt} \times C2.$$

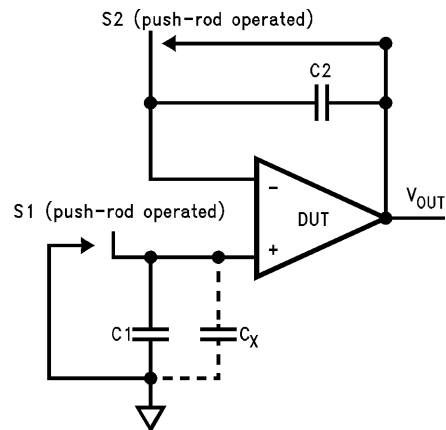


FIGURE 7. Simple Input Bias Current Test Circuit

C2 には 5pF または 10pF のシルバードマイカ、NPO セラミック、あるいは空気誘電型のコンデンサが適しています。  $I^-$  の大きさを決めるときには、コンデンサおよびソケットのリーク電流を考慮しなければなりません。スイッチ S2 はテスト時は短絡させたままにしておきます。短絡させないと、コンデンサ C2 の誘電吸収により誤差が生じることがあります。

同様に、S1 を一瞬短絡させたとき (S2 は短絡させたまま) 流れるバイアス電流は次式で得られます。

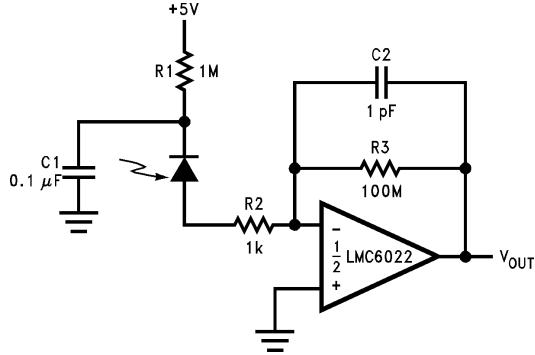
アプリケーション・ヒント (つづき)

$$I^+ = \frac{dV_{OUT}}{dt} \times (C1 + C_X)$$

ここで  $C_X$  は+入力の浮遊容量です。

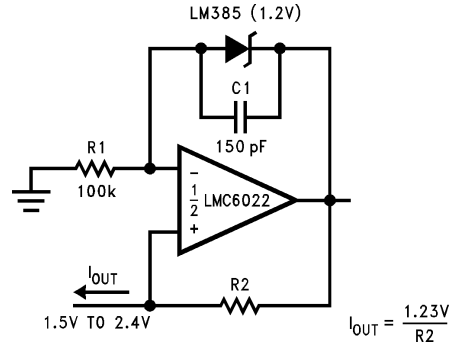
単一電源動作回路での応用 ( $V^+ = 5.0V_{DC}$ )

Photodiode Current-to-Voltage Converter



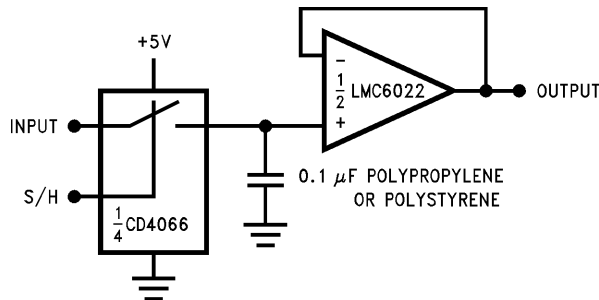
**Note:** フォトダイオードに5VのバイアスをかけるとコンデンサC1の容量を1/2 ~ 1/3 だけ減らすことができ、応答が改善され、ノイズも低減します。しかし、フォトダイオードにバイアスをかけると、リーク(暗電流とも言う)が増加します。

Micropower Current Source



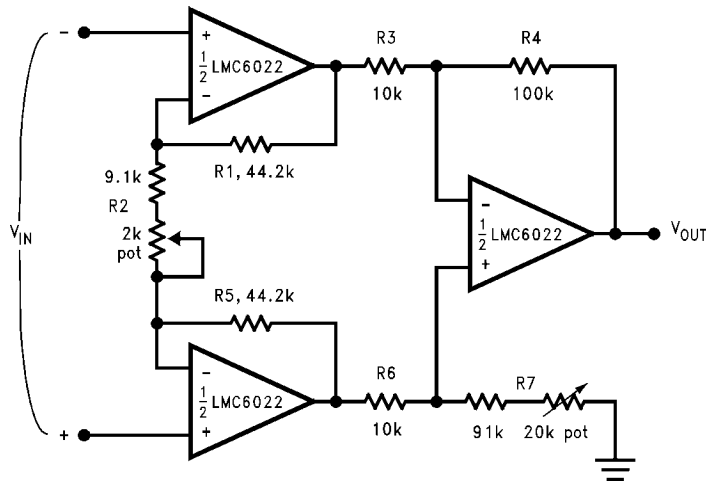
(出力範囲の上限は同相入力電圧範囲にしたがって変化します。下限はLM385の最小電流条件で決まります。)

Low-Leakage Sample-and-Hold



単一電源動作回路での応用 (V<sup>+</sup> = 5.0V<sub>DC</sub>) (つづき)

Instrumentation Amplifier



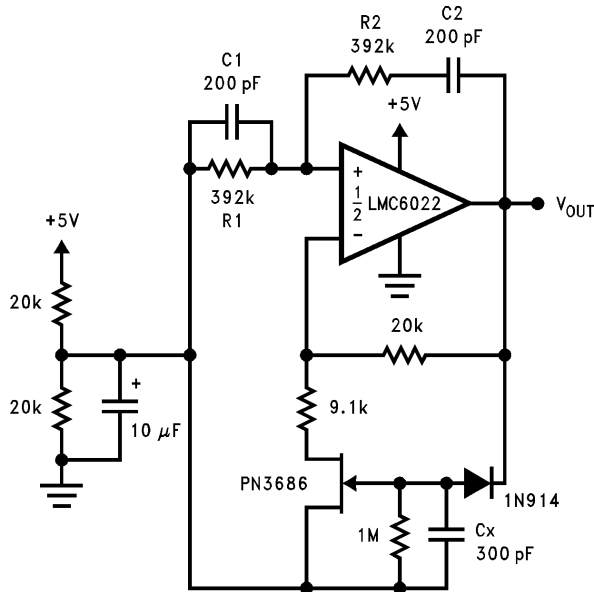
If R1 = R5, R3 = R6, and R4 = R7;  
Then

$$\frac{V_{OUT}}{V_{IN}} = \frac{R2 + 2R1}{R2} \times \frac{R4}{R3}$$

A<sub>v</sub> ≈ 100 (図の回路に対して)

全温度範囲にわたって良好な CMRR を得るためには、低ドリフトの抵抗を使います。R3 と R6 および R4 と R7 の抵抗値がバランスしていると CMRR (同相除去比) に影響します。利得は可変抵抗 R2 で調整できます。CMRR は R7 で調整できます。

Sine-Wave Oscillator



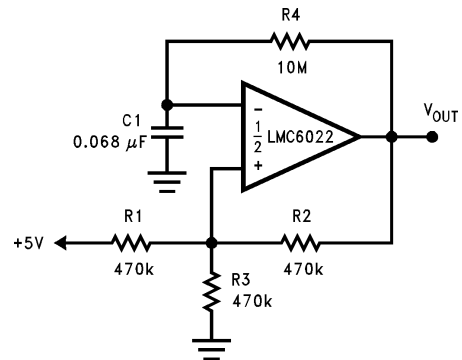
発振周波数は R1、R2、C1 および C2 で決まります。

$$f_{osc} = 1/2 RC$$

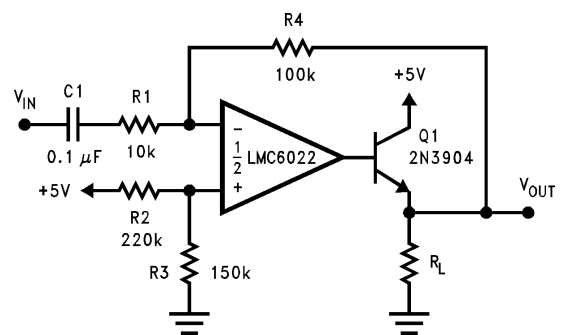
ここで、R = R1 = R2、C = C1 = C2。

この回路は 4.5V のピークツーピークの出力電圧振幅、2.0kHz の周波数で発振します。

1 Hz Square-Wave Oscillator

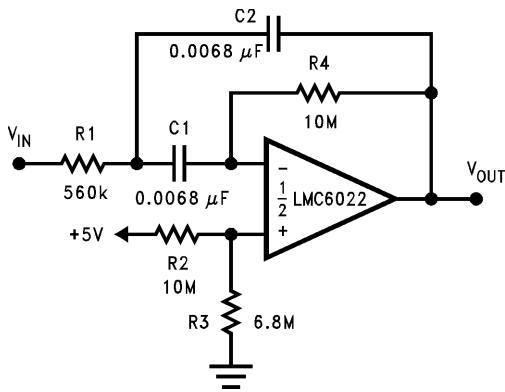


Power Amplifier



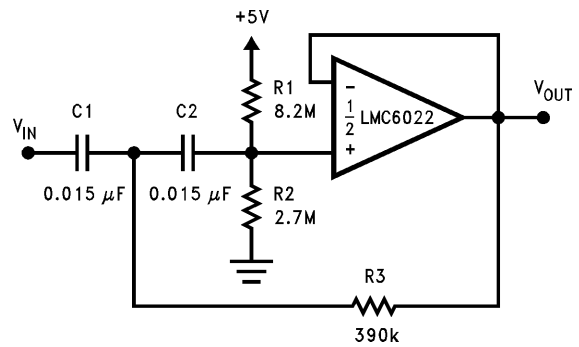
単一電源動作回路での応用 ( $V^+ = 5.0V_{DC}$ ) (つづき)

10 Hz Bandpass Filter



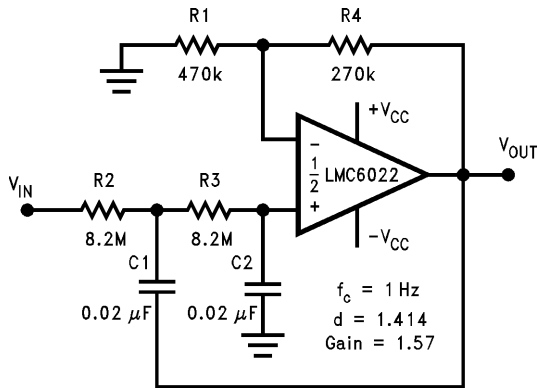
$f_o = 10 \text{ Hz}$   
 $Q = 2.1$   
 Gain = - 8.8

10 Hz High-Pass Filter (2 dB Dip)



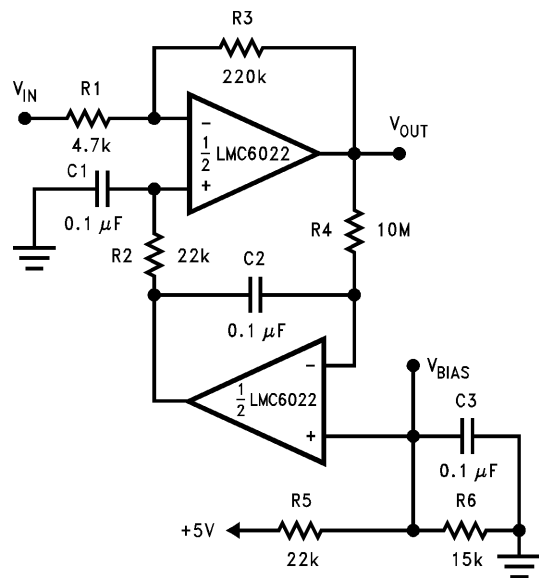
$f_c = 10 \text{ Hz}$   
 $d = 0.895$   
 Gain = 1

1 Hz Low-Pass Filter (Maximally Flat, Dual Supply Only)



$f_c = 1 \text{ Hz}$   
 $d = 1.414$   
 Gain = 1.57

High Gain Amplifier with Offset Voltage Reduction



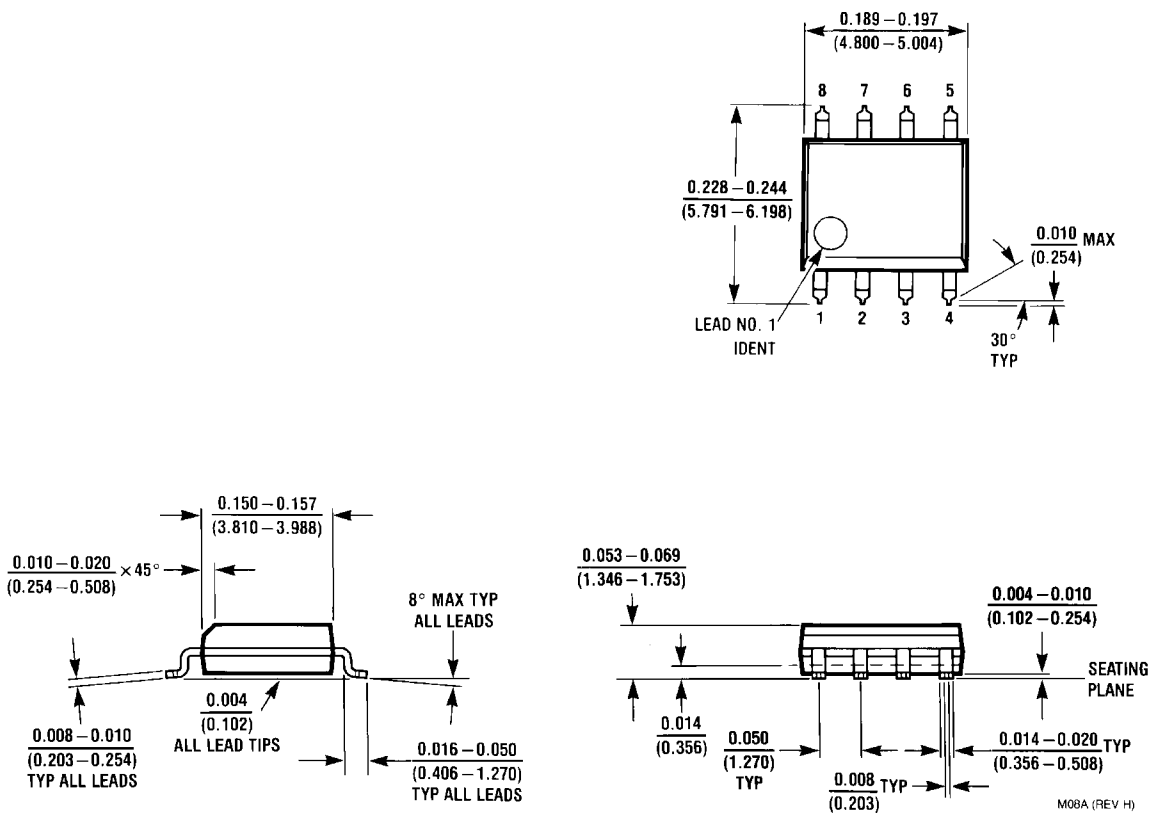
利得 = - 46.8

出力オフセット電圧は、 $V_{BIAS}$  を基準として下側のアンプの入力オフセット電圧レベルまで減少します。(代表値は 1mV)

製品情報

Temperature Range	Package	NSC Drawing	Transport Media
Industrial - 40 $T_J$ + 85			
LMC6022IM LMC6022IMX	8-Pin Small Outline	M08A	Rail Tape and Reel

外形寸法図 特記のない限り inches (millimeters)



8-Pin Small Outline Molded Package (M)  
Order Number LMC6022IM  
NS Package Number M08A

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

<http://www.national.com/JPN/>

その他のお問い合わせはフリーダイヤルをご利用下さい。

 0120-666-116



# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上