

LMC8101

*LMC8101 Rail-to-Rail Input and Output, 2.7V Op Amp in micro SMD package
with Shutdown*



Literature Number: JAJ690

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2004年5月

LMC8101

フルスイング入出力、シャットダウン機能付き micro SMD パッケージ 2.7V オペアンプ

概要

LMC8101 はフルスイング入出力が可能な高性能 CMOS オペアンプで、低電圧 (2.7V ~ 10V) 動作でフルスイング入力と出力が必要なアプリケーションに適しています。LMC8101 は、ダイサイズと同じ大きさの micro SMD パッケージ、または 8 ピンの MSOP パッケージで提供されます。micro SMD パッケージは、既存の SOT23-5 パッケージに比べて基板の実装面積を 75% 削減可能です。LMC8101 は、業界標準となっている LMC7101 の上位バージョンです。

LMC8101 はユーザー制御によるシャットダウン機能を内蔵しています。これによって、消費電流が簡単に 1nA (typ) に抑えられ、省電力機能が必須の機器においてバッテリー持続時間を長くできます。シャットダウン入力のスレッシュホールドは、SL ピンを用いて V^+ または V^- に対する相対レベルに設定できます (詳細は「アプリケーション・ノート」を参照してください)。

そのほか、業界標準となっている LMC7101 オペアンプに比べて、オフセット電圧制限の改善、3 倍の出力電流ドライブ、 $1/f$ ノイズの低減などの特長を備えています。これらにより、LMC8101 はバッテリー動作での無線通信機器や産業アプリケーションに最適です。

特長

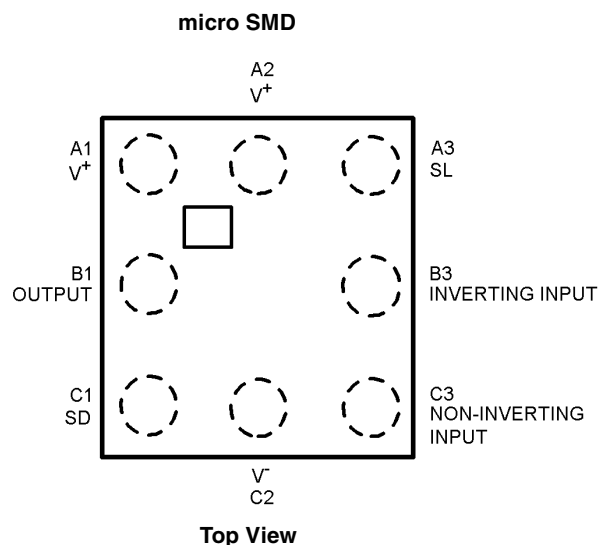
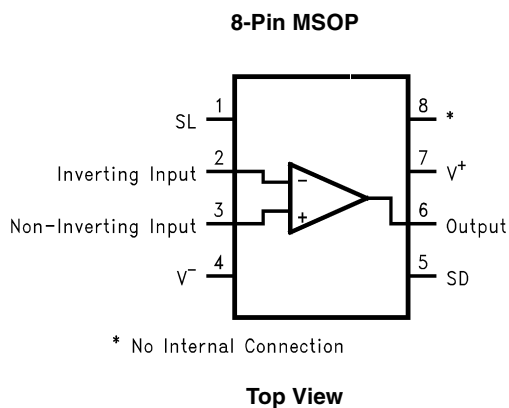
特記のない限り、 $V_S = 2.7V$ 、 $T_A = 25^\circ C$ 、 $V^+ / 2$ に対する R_L です。

フルスイング入力	
フルスイング出力	電源電圧から 35mV 以内の振幅 ($R_L = 2k\Omega$)
供給パッケージ	
micro SMD	1.39mm × 1.41mm
MSOP	3.0mm × 4.9mm
低消費電流	< 1mA (max)
シャットダウン時電流	1μA (max)
柔軟なシャットダウン機能	ターン・オン 10μs
出力ショート電流	10mA
オフセット電圧	± 5 mV (max)
利得帯域幅	1MHz
電源電圧	2.7V ~ 10V
全高調波歪み (THD)	0.18%
電圧ノイズ	$36 \frac{nV}{\sqrt{Hz}}$

アプリケーション

- 携帯通信機器 (音声、データ)
- 携帯電話のパワーアンプ制御ループ
- バッファ・アンプ
- アクティブ・フィルタ
- バッテリー・センサ
- VCO ループ

ピン配置図



LMC8101 フルスイング入出力、シャットダウン機能付き micro SMD パッケージ 2.7V オペアンプ

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照ください。

ESD 耐圧	2KV (Note 2)
	200V (Note 13)
V_{IN} 差動入力電圧	\pm 電源電圧
出力ショート時間	(Note 3、11)
電流電圧 ($V^+ - V^-$)	12V
入出力ピン電圧	$V^+ + 0.8V$ 、 $V^- - 0.8V$
入力ピン電流	$\pm 10mA$
出力ピン電流 (Note 3、12)	$\pm 80mA$
電源ピン電流	$\pm 80mA$

保存温度範囲	- 65 ~ + 150
接合部温度 (Note 4)	+ 150

ハンダ付け情報	
赤外線または対流方式 (20 秒)	235
流動ハンダ付け (10 秒)	260

動作定格 (Note 1)

電源電圧 ($V^+ - V^-$)	2.7V ~ 10V
接合部温度範囲 (Note 4)	- 40 T_J + 85
パッケージ熱抵抗 (θ_{JA}) (Note 4)	
micro SMD	220 /W
MSOP パッケージ、8 ピン表面実装	230 /W

2.7V 電気的特性

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 2.7V$ 、 $V^- = 0V$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L = 1M$ ($V^+ / 2$ 時) に対して適用されます。太文字表記のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		± 0.70	± 5 ± 7	mV max
TCV_{OS}	Input Offset Voltage Average Drift		4		$\mu V / ^\circ C$
I_B	Input Bias Current	(Note 7)	± 1	± 64	μA max
I_{OS}	Input Offset Current		0.5	32	μA max
$R_{in\ CM}$	Input Common Mode Resistance		10		$G\Omega$
$C_{in\ CM}$	Input Common Mode Capacitance		10		pF
CMRR	Common Mode Rejection Ratio	$0V \leq V_{CM} \leq 2.7V$	78	60	dB
		$V_S = 3V$	78	64	min
		$0V \leq V_{CM} \leq 3V$		60	
PSRR	Power Supply Rejection Ratio	$V_S = 2.7V$ to 3V	57	50	dB
				48	min
CMVR	Input Common-Mode Voltage Range	$V_S = 2.7V$ CMRR > = 50dB	0.0	0.0	V max
			3.0	2.7	V min
		$V_S = 3V$ CMRR > = 50dB	-0.2	-0.1	V max
			3.2	3.1	V min

2.7V 電气的特性 (つづき)

特記のない限り、以下の規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 2.7\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = V_O = V^+ / 2$ 、 $R_L = 1\text{M}\Omega$ ($V^+ / 2$ 時) に対して適用されます。太文字表記のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Limit (Note 6)	Units
A_{VOL}	Large Signal Voltage Gain	Sourcing $R_L = 2\text{k}\Omega$ to $V^+ / 2$ $V_O = 1.35\text{V}$ to 2.45V	3162	1000 562	V/V min
		Sinking $R_L = 2\text{k}\Omega$ to $V^+ / 2$ $V_O = 1.35\text{V}$ to 0.25V	3162	804 562	
		Sourcing $R_L = 10\text{k}\Omega$ to $V^+ / 2$ $V_O = 1.35\text{V}$ to 2.65V	4000	1778 1000	V/V min
		Sinking $R_L = 10\text{k}\Omega$ to $V^+ / 2$ $V_O = 1.35\text{V}$ to 0.05V	4000	1778 1000	
V_O	Output Swing High	$R_L = 2\text{k}\Omega$ to $V^+ / 2$ $V_{ID} = 100\text{mV}$	2.67	2.64 2.62	V min
		$R_L = 10\text{k}\Omega$ to $V^+ / 2$ $V_{ID} = 100\text{mV}$	2.69	2.68 2.67	V min
	Output Swing Low	$R_L = 2\text{k}\Omega$ to $V^+ / 2$ $V_{ID} = -100\text{mV}$	32	100 150	mV max
		$R_L = 10\text{k}\Omega$ to $V^+ / 2$ $V_{ID} = -100\text{mV}$	10	30 70	mV max
I_{SC}	Output Short Circuit Current	Sourcing to $V^+ / 2$ $V_{ID} = 100\text{mV}$ (Note 11)	20	14 6	mA min
		Sinking to $V^+ / 2$ $V_{ID} = -100\text{mV}$ (Note 11)	10	5 4	mA min
I_S	Supply Current	No load, normal operation	0.70	1.0 1.2	mA max
		Shutdown mode	0.001	1	μA max
T_{on}	Shutdown Turn-on time	(Note 9)	10	15	μs
T_{off}	Shutdown Turn-off time	(Note 9)	1		μs
I_{in}	"SL" and "SD" Input Current		± 1	± 64	μA max
SR	Slew Rate (Note 8)	$A_V = +1$, $R_L = 10\text{k}\Omega$ to $V^+ / 2$ $V_I = 1V_{PP}$	1	0.8	V/ μs min
f_u	Unity Gain-Bandwidth	$V_I = 10\text{mV}$, $R_L = 2\text{k}\Omega$ to $V^+ / 2$	750		KHz
GBW	Gain Bandwidth Product	$f = 100\text{KHz}$	1		MHz
e_n	Input-Referred Voltage Noise	$f = 10\text{KHz}$, $R_S = 50\Omega$	36		$\frac{\text{nV}}{\sqrt{\text{Hz}}}$
i_n	Input-Referred Current Noise	$f = 10\text{KHz}$	1.5		$\frac{\text{fA}}{\sqrt{\text{Hz}}}$
THD	Total Harmonic Distortion	$f = 1\text{KHz}$, $A_V = +1$, $V_O = 2.2\text{V}_{pp}$, $R_L = 600\Omega$ to $V^+ / 2$	0.18		%

± 5V 電気的特性

特記のない限り、以下の規格値は $T_J = 25^\circ\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{CM} = 1.5\text{V}$ 、 $V_O = V^+ / 2$ 、 $R_L = 1\text{M}\Omega$ (対 gnd) に対して適用されます。太文字表記のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Limit (Note 6)	Units
V_{OS}	Input Offset Voltage		±0.7	±5 ±7	mV max
TCV_{OS}	Input Offset Voltage Average Drift		4		μV/°C
I_B	Input Bias Current	(Note 7)	±1	±64	pA max
I_{OS}	Input Offset Current		0.5	32	pA max
$R_{in\ CM}$	Input Common Mode Resistance		10		GΩ
$C_{in\ CM}$	Input Common Mode Capacitance		10		pF
CMRR	Common-Mode Rejection Ratio	-5V ≤ V_{CM} ≤ 5V	87	70 67	dB min
PSRR	Power Supply Rejection Ratio	$V_S = 5\text{V to } 10\text{V}$	80	76 72	dB min
CMVR	Input Common-Mode Voltage Range	CMRR ≥ 50 dB	-5.3	-5.2 -5.0	V max
			5.3	5.2 5.0	V min
A_{VOL}	Large Signal Voltage Gain	Sourcing $R_L = 600\Omega$ $V_O = 0\text{V to } 4\text{V}$	34.5	17.8 10	V/mV min
		Sinking $R_L = 600\Omega$ $V_O = 0\text{V to } -4\text{V}$	34.5	17.8 3.16	
		Sourcing $R_L = 2\text{k}\Omega$ $V_O = 0\text{V to } 4.6\text{V}$	138	31.6 17.8	V/mV min
		Sinking $R_L = 2\text{k}\Omega$ $V_O = 0\text{V to } -4.6\text{V}$	138	31.6 10	
V_O	Output Swing High	$R_L = 600\Omega$ $V_{ID} = 100\text{mV}$	4.73	4.60 4.54	V min
		$R_L = 2\text{k}\Omega$ $V_{ID} = 100\text{mV}$	4.90	4.85 4.83	V min
	Output Swing Low	$R_L = 600\Omega$ $V_{ID} = -100\text{mV}$	-4.85	-4.75 -4.65	V max
		$R_L = 2\text{k}\Omega$ $V_{ID} = -100\text{mV}$	-4.95	4.90 -4.84	V max
I_{SC}	Output Short Circuit Current	Sourcing, $V_{ID} = 100\text{mV}$ (Note 3),(Note 11)	49	30 25	mA min
		Sinking, $V_{ID} = -100\text{mV}$ (Note 3),(Note 11)	90	60 52	mA min
I_S	Supply Current	No load, normal operation	1.1	1.7 1.9	mA max
		Shutdown mode	0.001	1	μA
T_{on}	Shutdown Turn-on time	(Note 9)	10	15	μs
T_{off}	Shutdown Turn-off time	(Note 9)	1		μs
I_{in}	"SL" and "SD" Input Current		±1	±64	pA max

± 5V 電気的特性 (つづき)

特記のない限り、以下の規格値は $T_J = 25$ 、 $V^+ = 5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = V^+ / 2$ 、 $R_L = 1M$ (対 gnd) に対して適用されます。太文字表記のリミット値は全動作温度範囲に適用されます。

Symbol	Parameter	Conditions	Typ (Note 5)	Limit (Note 6)	Units
SR	Slew Rate (Note 8)	$A_V = +10$, $R_L = 10k\Omega$, $V_O = 10V_{pp}$, $C_L = 1000pF$	1.2		V/ μ s
f_u	Unity Gain-Bandwidth	$V_I = 10mV$ $R_L = 2k\Omega$	840		KHz
GBW	Gain Bandwidth Product	$f = 10KHz$	1.3		MHz
e_n	Input-Referred Voltage Noise	$f = 10KHz$, $R_s = 50\Omega$	33		$\frac{nV}{\sqrt{Hz}}$
i_n	Input-Referred Current Noise	$f = 10KHz$	1.5		$\frac{fA}{\sqrt{Hz}}$
THD	Total Harmonic Distortion	$f = 10KHz$, $A_V = +1$, $V_O = 8V_{pp}$, $R_L = 600\Omega$	0.2		%

Note 1: 「絶対最大定格」とは、デバイスが破壊する可能性のあるリミット値をいいます。「動作条件」とはデバイスが機能する条件を示しますが、特定の性能リミット値を保証するものではありません。仕様、試験条件の保証値に関しては「電気的特性」を参照ください。

Note 2: 使用した試験回路は、人体モデルに基づき 100pF のコンデンサから直列抵抗 1.5k を通して各端子に放電させます。

Note 3: 単一電源と両電源での動作に適用されます。周囲温度上昇時に連続短絡動作や複数オペアンプの短絡、あるいはそのどちらかが発生すると、150 の最大接合部温度を超えることがあります。40mA を超える出力電流が長時間続くとデバイスの信頼性を損なうことがあります。

Note 4: 最大消費電力は、最大接合部温度 $T_{J(MAX)}$ 、接合部・周囲温度間熱抵抗 J_A 、周囲温度 T_A により決まります。任意の周囲温度における最大許容消費電力は、 $P_D = (T_{J(MAX)} - T_A) / J_A$ から求められます。すべての数値はプリント基板に直接ハンダ付けされたパッケージに適用されます。

Note 5: 代表値 (Typical) は最も標準的な数値です。

Note 6: すべてのリミット値は標準統計品質管理 (SQC) 手法を用い、製造時のテストまたは相関関係により保証されます。

Note 7: 正の電流値は、デバイスへ流れ込む電流に対応します。

Note 8: 記載のスレートの、立ち上がりまたは立ち下がりのスレートのうち緩やかな方です。

Note 9: シャットダウンのオフとオン時間は、100kHz の正弦波で負荷 2K、 $A_V = +10$ でフルスイング出力としたときの、出力の振幅が 90% および 10% に到達するまでの時間です。

Note 10: 入力ピン電流の制限は、入力電圧が「絶対最大定格」を超えた場合にのみ必要となります。

Note 11: ショート試験は瞬間的な試験です。Note 12 を参照してください。

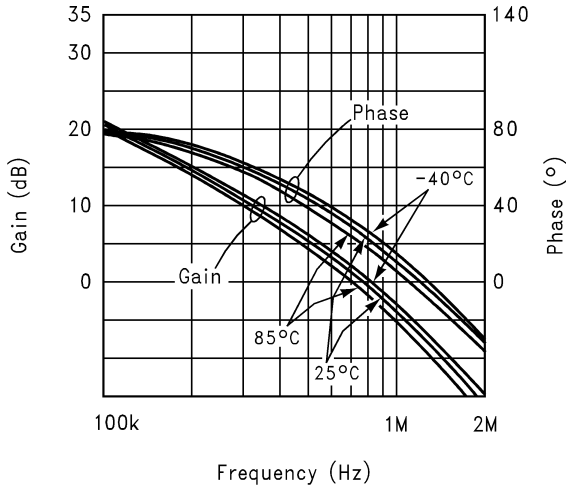
Note 12: $V_S < 6V$ の条件では、出力のショート時間に制限はありません。それ以外の条件では、長時間のショートでデバイスを損傷させることがあります。

Note 13: マシン・モデルでは、0 と直列の 200pF です。

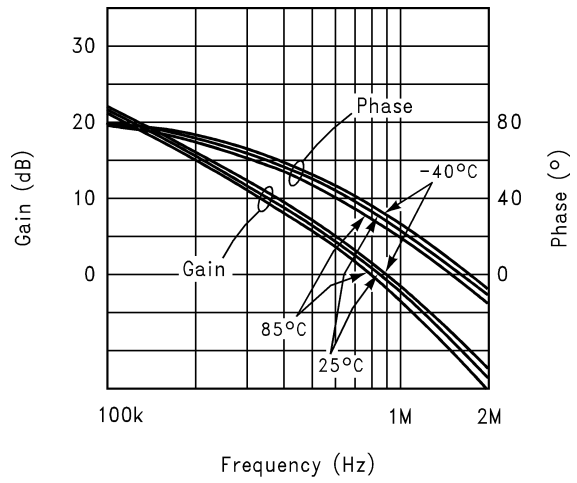
代表的な性能特性

特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用

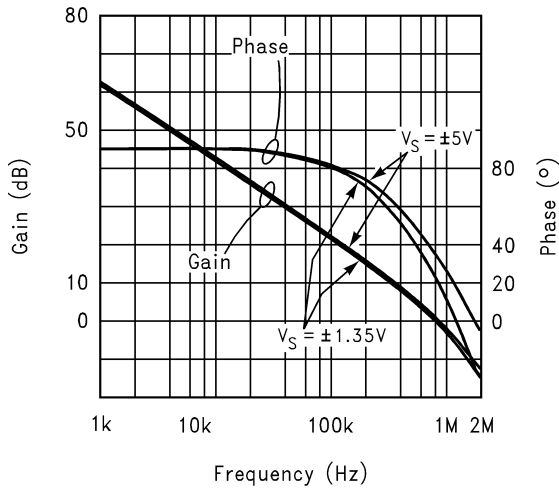
Gain/Phase vs. Frequency ($R_L = 2k$, $V_S = \pm 1.35V$)



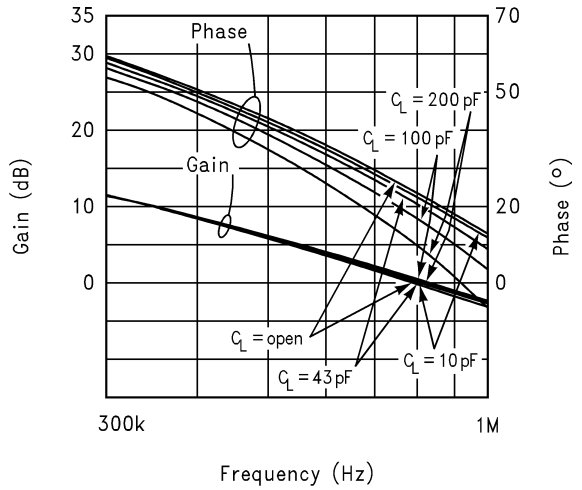
Gain/Phase vs. Frequency ($R_L = 2k$, $V_S = \pm 5V$)



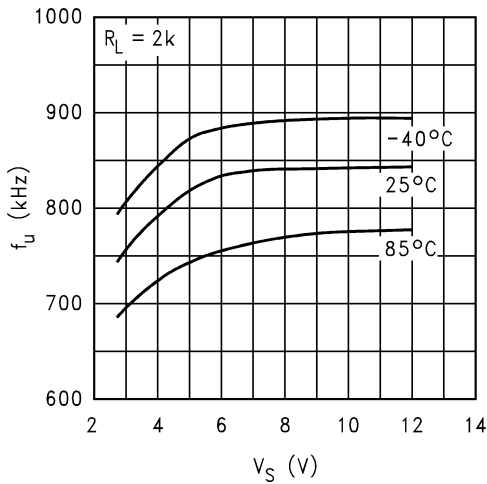
Gain/Phase vs. Frequency ($R_L = \text{Open}$)



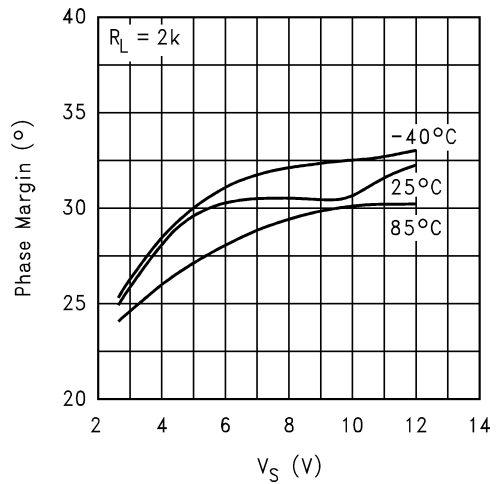
Gain vs. Phase for various C_L
 $V_S = \pm 1.35V$



Unity Gain Frequency vs. Supply Voltage



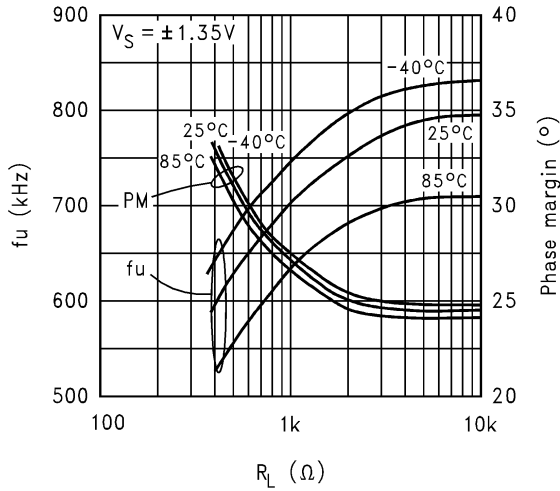
Phase Margin vs. Supply Voltage



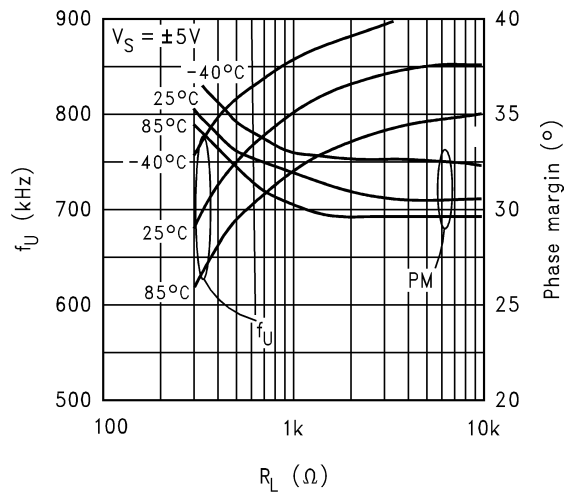
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用

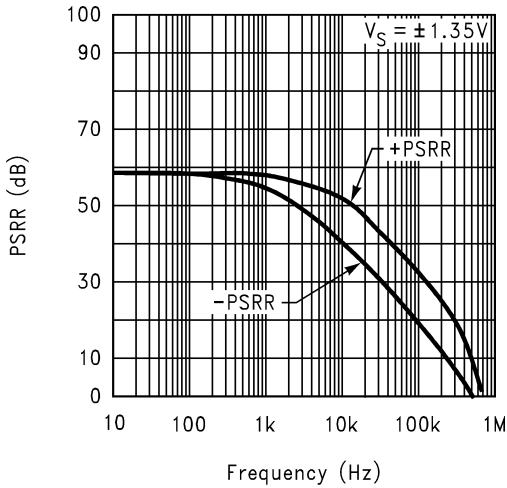
Unity Gain Frequency and Phase Margin vs. Load



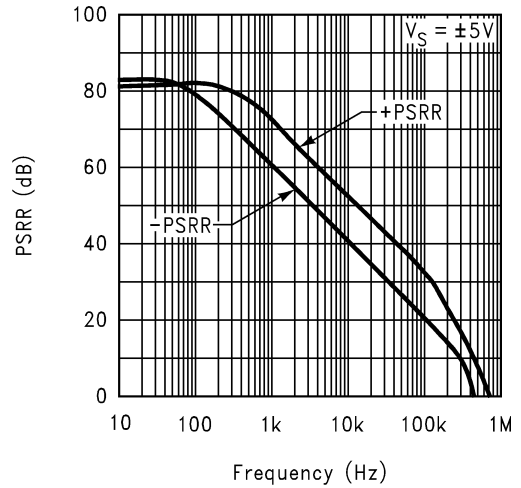
Unity Gain Frequency and Phase Margin vs. Load



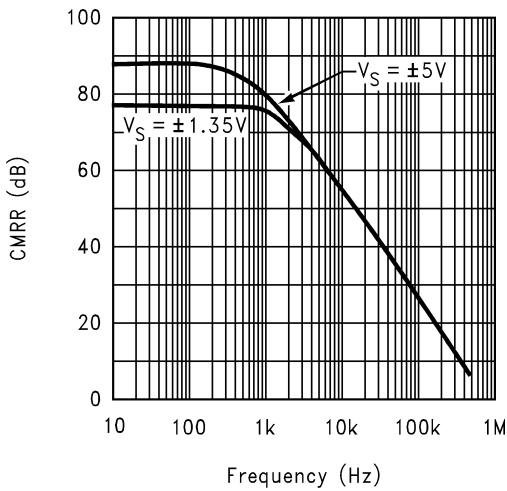
PSRR vs. Frequency



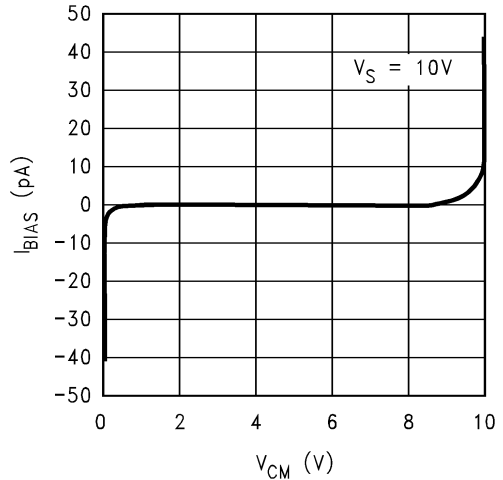
PSRR vs. Frequency



CMRR vs. Frequency

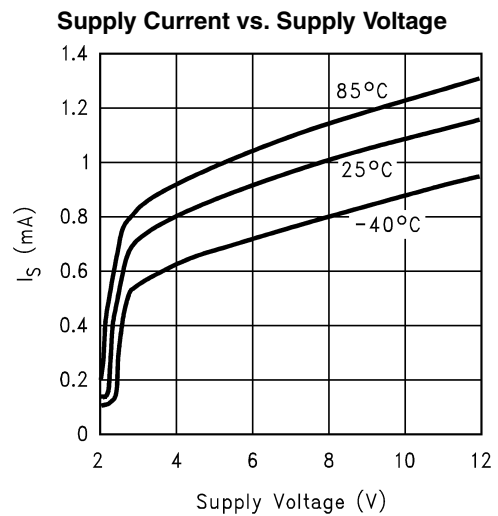
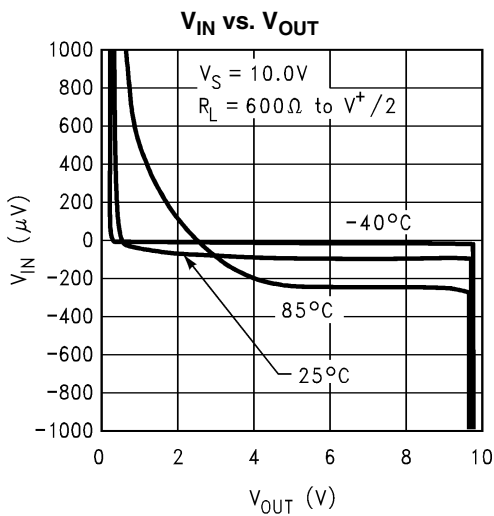
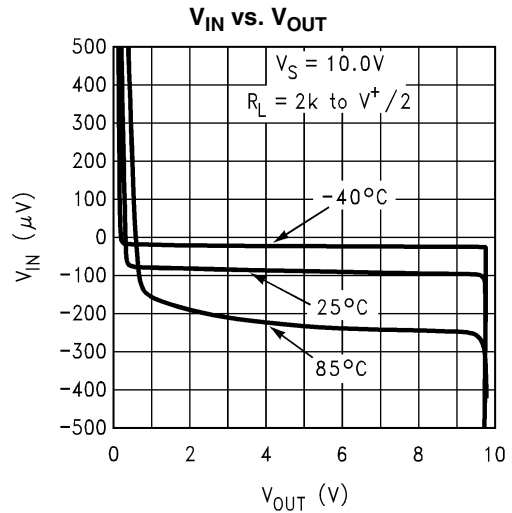
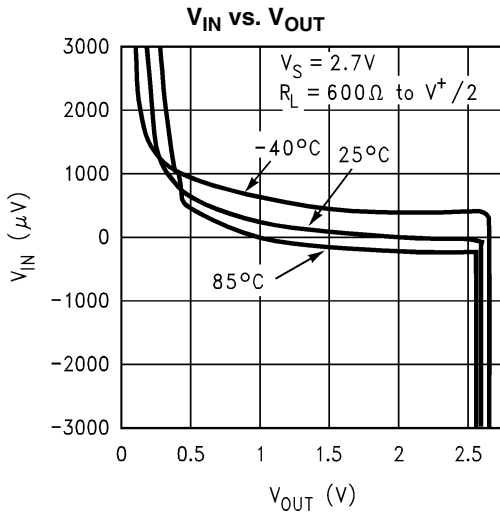
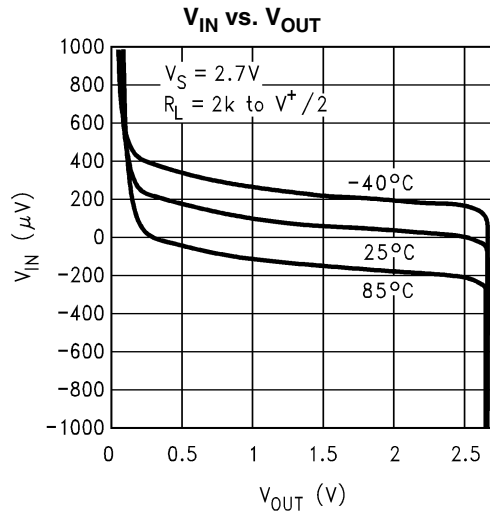
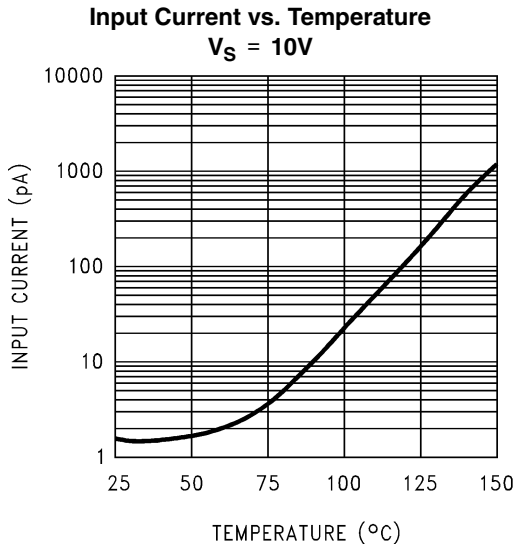


Input Bias Current vs. Common Mode Voltage @ 85



代表的な性能特性 (つづき)

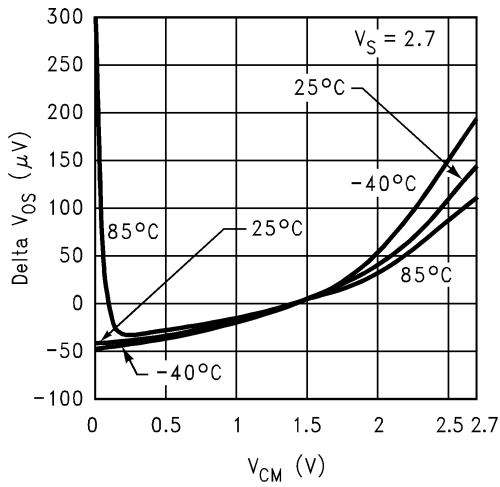
特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用



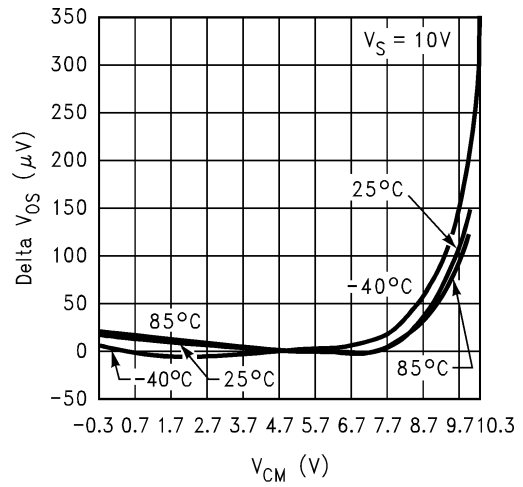
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用

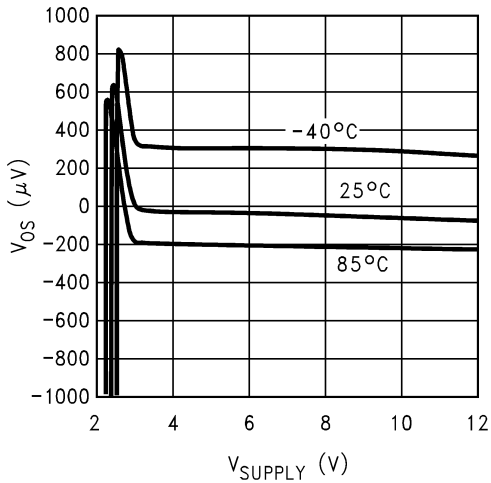
Delta V_{OS} vs. V_{CM}
(Ref $V_{CM} = 1.35V$)



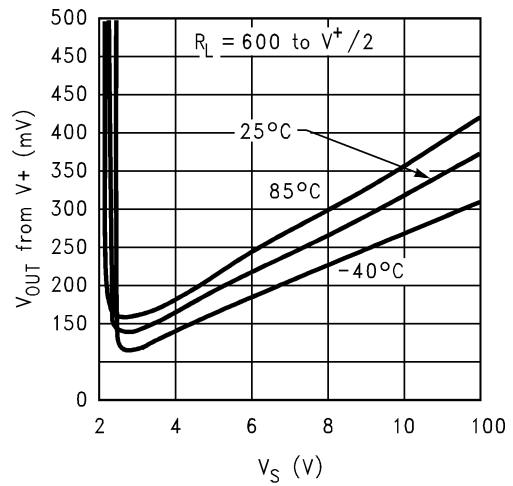
Delta V_{OS} vs. V_{CM}
(Ref $V_{CM} = 5V$)



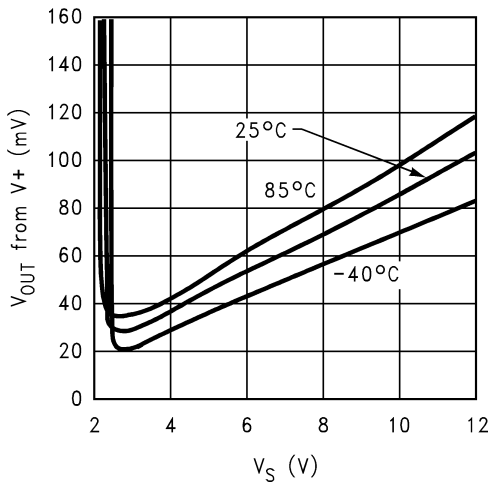
Offset Voltage vs. V_{SUPPLY}



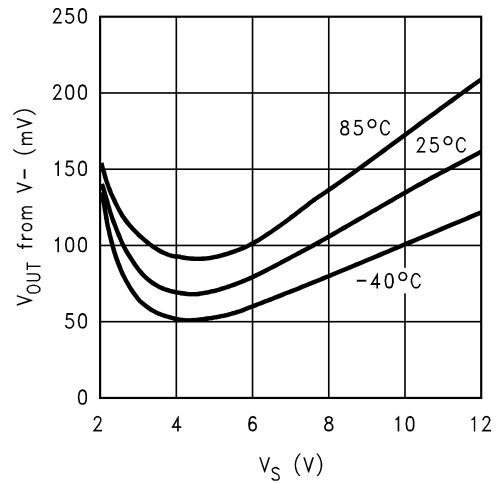
Output Positive Swing vs. Supply Voltage
 $R_L = 600$ to $V^+ / 2$



Output Positive Swing vs. Supply Voltage
 $R_L = 2k$ to $V^+ / 2$



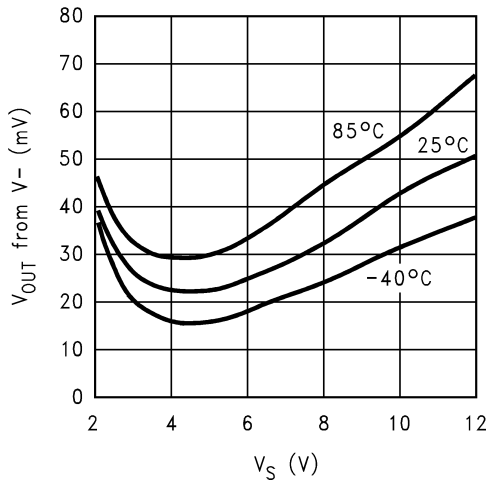
Output Negative Swing vs. Supply Voltage
 $R_L = 600$ to $V^+ / 2$



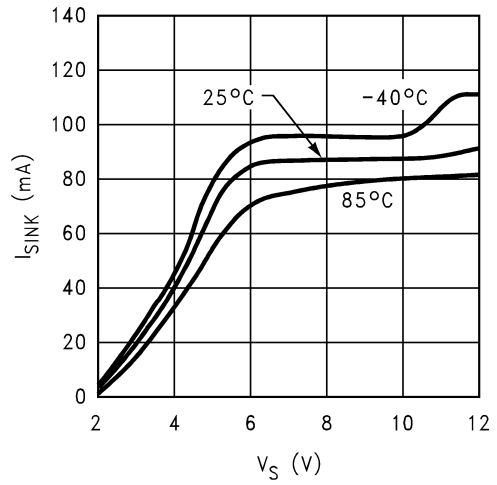
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用

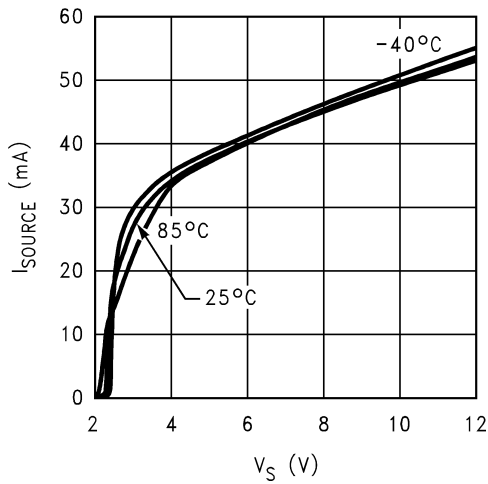
Output Negative Swing vs. Supply Voltage, $R_L = 2k$ to $V^+ / 2$



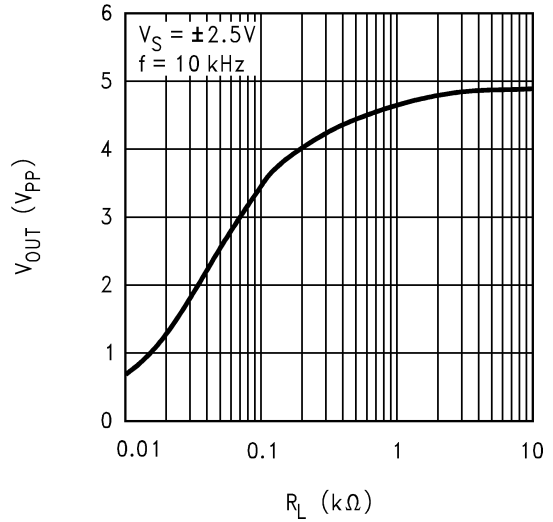
Short Circuit Sinking Current vs. Supply Voltage



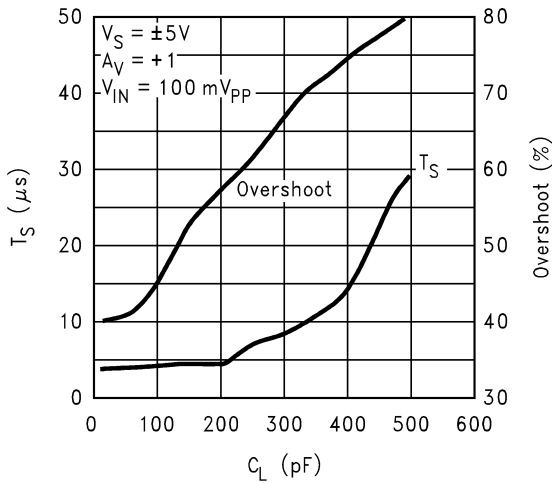
Short Circuit Sourcing Current vs. Supply Voltage



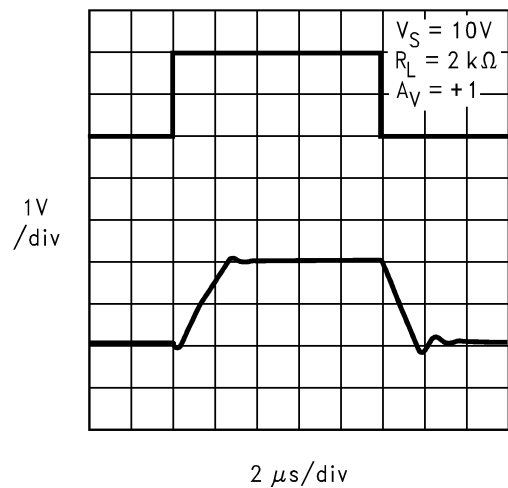
Undistorted Output Voltage Swing vs. Output Load Resistance



Step Response 1% settling time and % overshoot vs. Cap Load



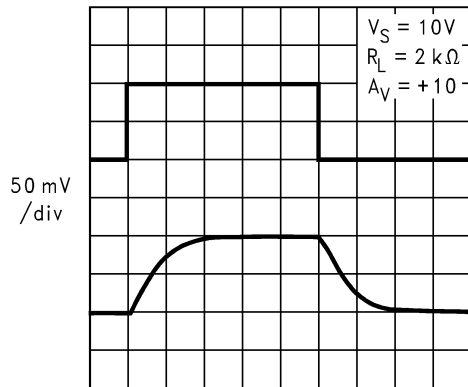
Large Signal Step Response



代表的な性能特性 (つづき)

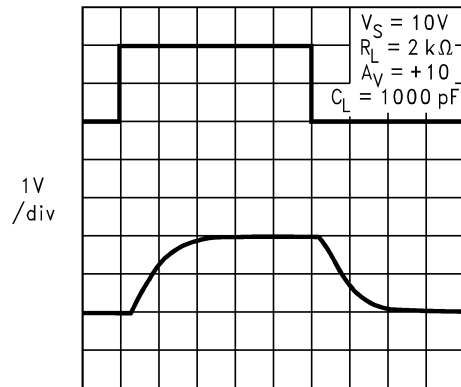
特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用

Small Signal Step Response



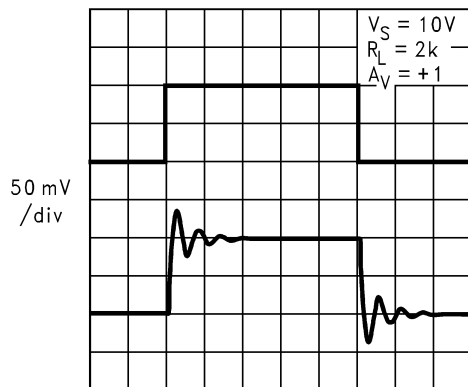
2 μs/div

Large Signal Step Response



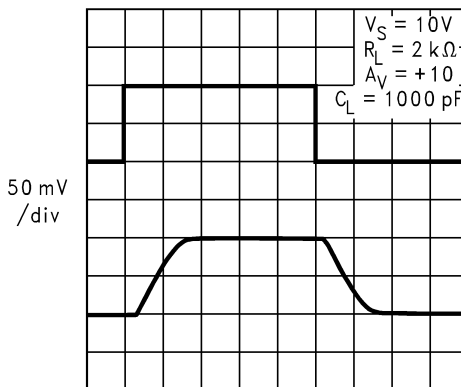
2 μs/div

Small Signal Step Response



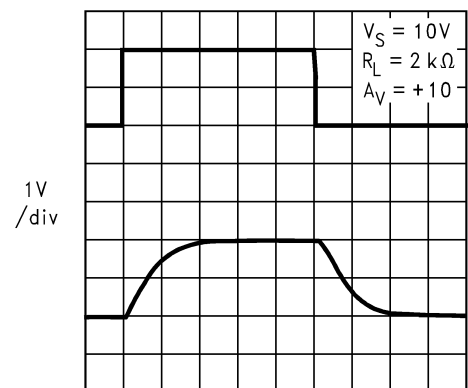
2 μs/div

Small Signal Step Response



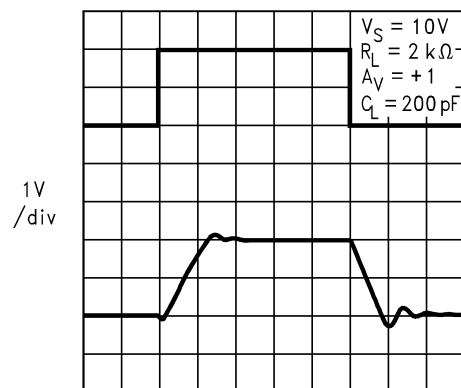
2 μs/div

Large Signal Step Response



2 μs/div

Large Signal Step Response

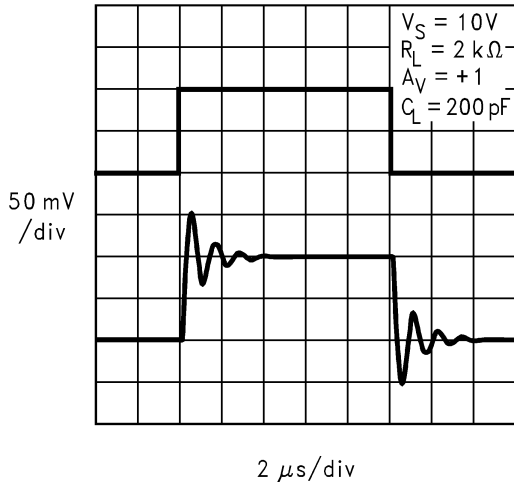


2 μs/div

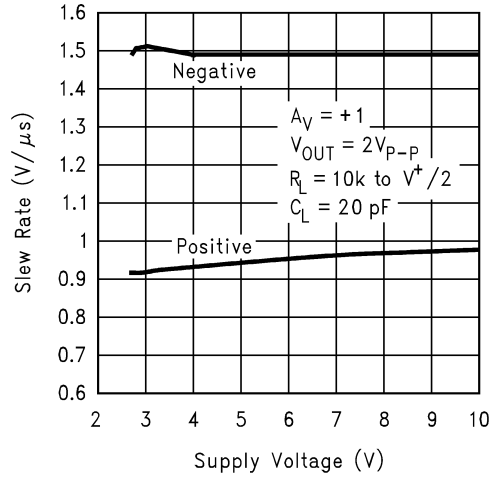
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用

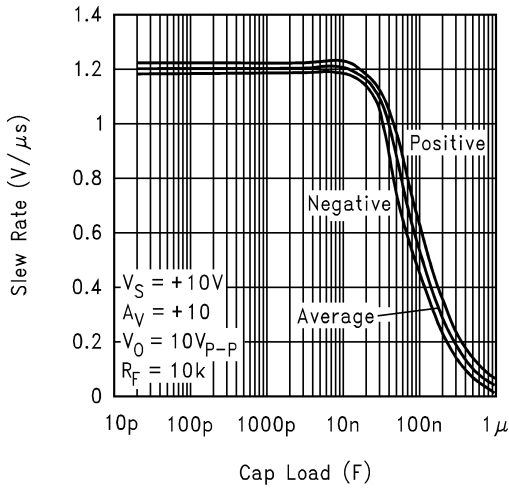
Small Signal Step Response



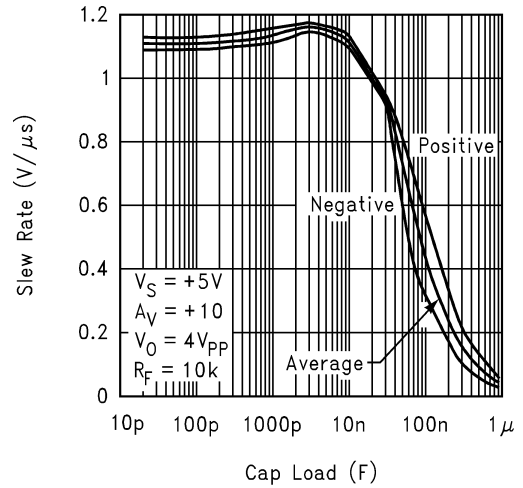
Slew Rate vs. Supply Voltage



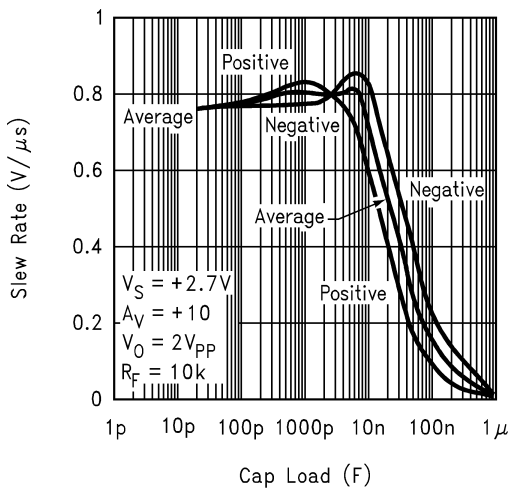
Slew Rate vs. Capacitive Load



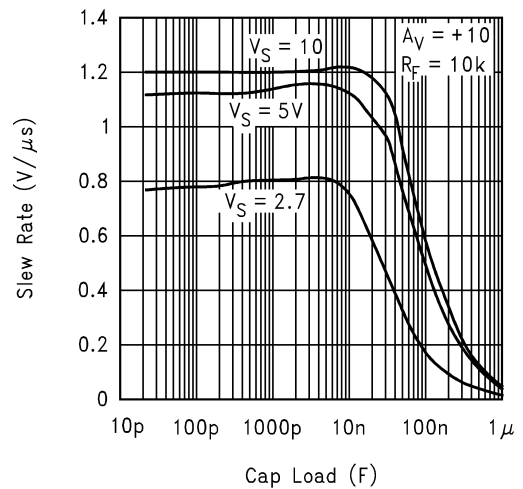
Slew Rate vs. Capacitive Load



Slew Rate vs. Capacitive Load

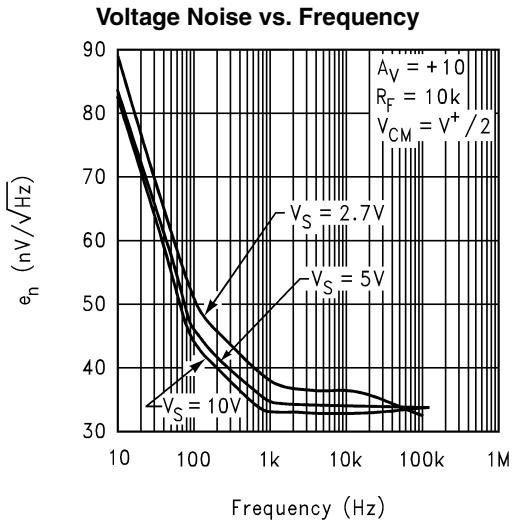


Slew Rate vs. Capacitive Load

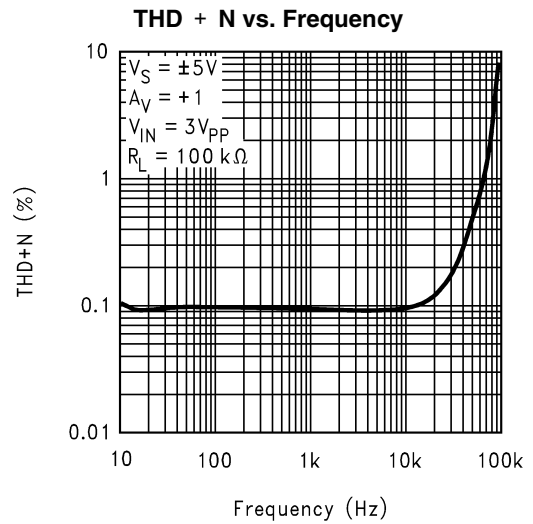
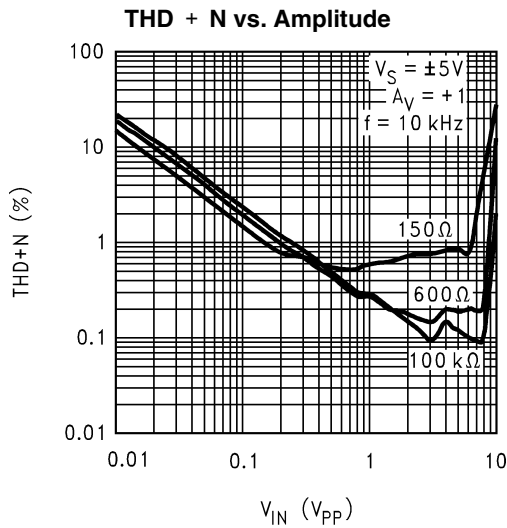
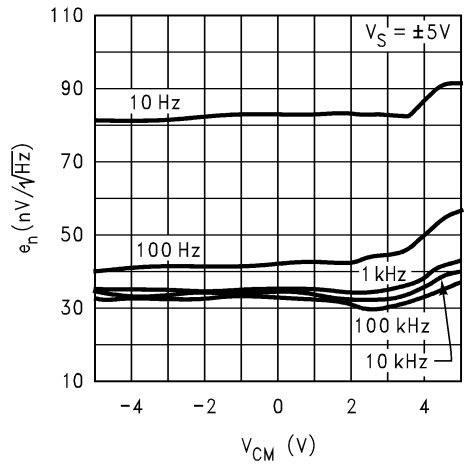


代表的な性能特性 (つづき)

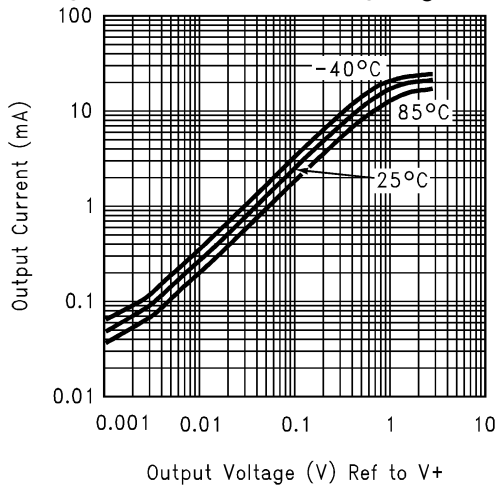
特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用



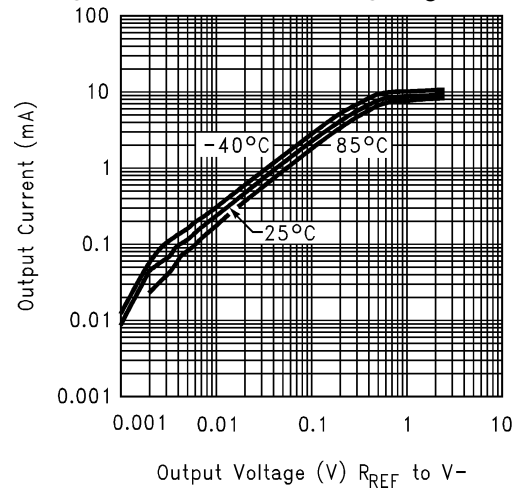
Voltage Noise vs. V_{CM} @ Various Frequencies



Sourcing Current vs. Output Voltage ($V_S = 2.7V$)



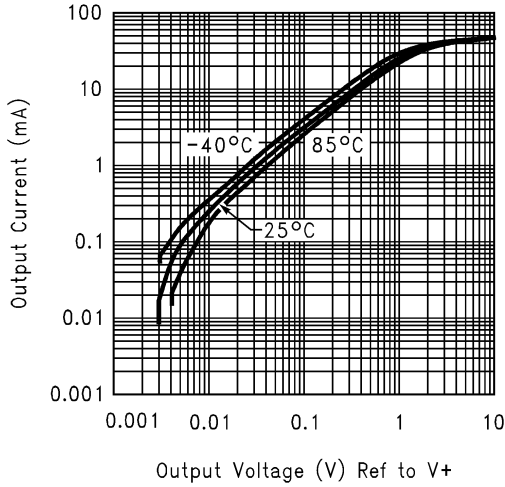
Sinking Current vs. Output Voltage ($V_S = 2.7V$)



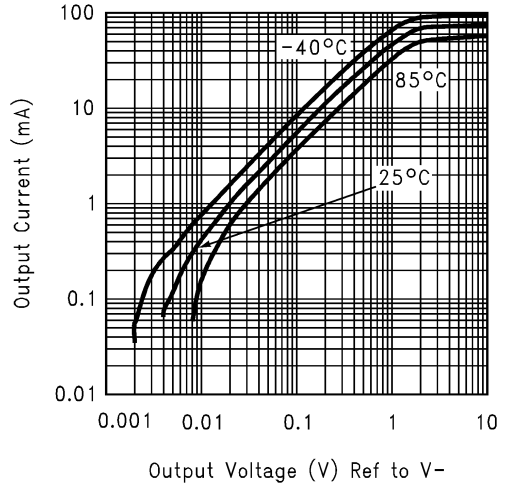
代表的な性能特性 (つづき)

特記のない限り、 $V_S = +2.7V$ 、単一電源、 $V_{CM} = V^+ / 2$ 、 $T_A = 25$ に適用

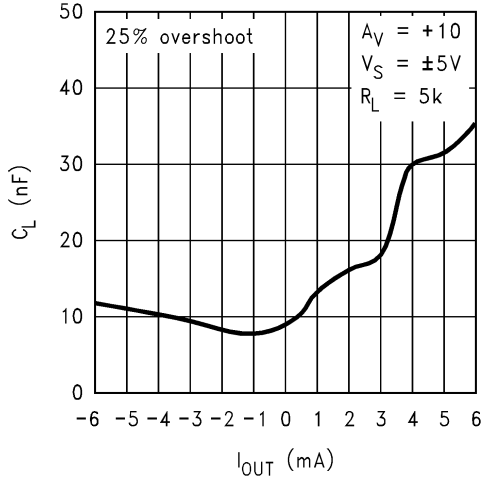
Sourcing Current vs. Output Voltage ($V_S = 10V$)



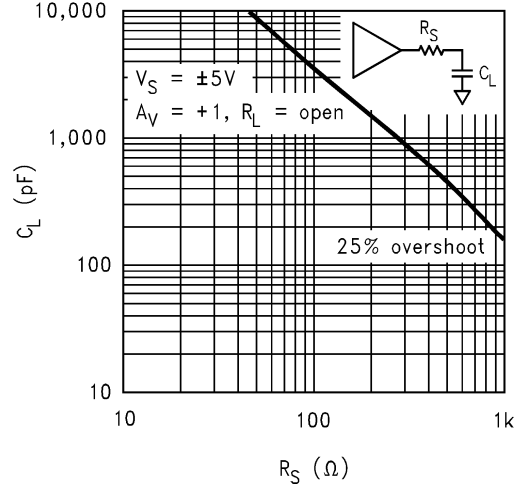
Sinking Current vs. Output Voltage ($V_S = 10V$)



Cap Load vs. I_{OUT}



Cap Load vs. Isolation Resistance



アプリケーション・ノート

シャットダウン機能

LMC8101 は電力を節減するためにシャットダウン機能を備えています。シャットダウン状態になると、消費電流は劇的に抑えられ (最大 $1\mu\text{A}$)、出力は TRI-STATE (ハイ・インピーダンス) 状態になります。

LMC8101 のシャットダウン機能には自由度があります。SL 入力レベルの設定によって、SD ピン入力が V^- または V^+ のどちらかを参照するように設定できます。SL 入力を V^- に接続すると、SD ピンのスレッシュホールドは V^- となります。一方の V^+ に接続した場合は、 V^+ となります。スレッシュホールドは、SL ピンの電圧からおおよそ 1.5V です。すなわち、例えば SD ピンが V^- から 1V の範囲にあるならばデバイスはシャットダウン状態となります。スレッシュホールド付近で動作状態とシャットダウン状態の繰り返しを避けるため、SD ピン入力はヒステリシス特性を持っています (この特性については、Figure 1 を参照してください)。シャットダウン・スレッシュホールドとヒステリシス電圧は電源電圧には依存しません。

Figure 1 は、SL を V^+ に接続した場合にも適用され、その場合の横軸は V^+ となります。デバイスの過渡領域である $1.1\text{V} \sim 1.9\text{V}$ の電圧範囲に SD ピンを設定しないようにしてください。そうすると、デバイスの状態は不定になります。

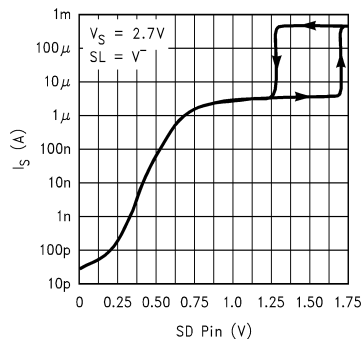


FIGURE 1. Supply Current vs. "SD" Voltage

下表の Table 1 に、SL ピンと SD ピンを直接 V^- または V^+ に接続した場合の動作をまとめてあります。

TABLE 1. LMC8101 Status Summary

SL	SD	LMC8101 Status
V^-	V^-	Shutdown
V^-	V^+	Active
V^+	V^+	Shutdown
V^+	V^-	Active

ここで、Table 1 から読み取れるように、シャットダウン動作を必要としない場合は、SL ピンと SD ピンを単純に逆の電圧ノードに接続しておけばアクティブ状態の動作となります。SL ピンと SD ピンは必ずどちらかのノードに接続してください。オープンにした場合、ハイ・インピーダンス入力によりピンがフロートされて不定レベルとなり、結果的にデバイスの動作状態も不定になってしまうからです。

シャットダウン状態からアクティブ状態へ移るときには、出力が安定した電圧に落ち着くまで一定の時間がかかります。この時間は $15\mu\text{s}$ 以下です。また、デバイスが動作状態に遷移する間に、出力にスパイク・ノイズが発生する場合があります。したがって、スパイク・ノイズが悪影響を与えるようなアプリケーションでは、何らかの対策を行って機器の正常動作を保証する必要があります。

小型パッケージ

LMC8101 には、8 ピンの MSOP パッケージと micro SMD パッケージがあります。micro SMD パッケージが必要とする基板面積は、従来の SOT23 パッケージの約 $1/4$ です。また部品の高さは 1mm 以下なので、実装の高さに制限がある携帯電話や液晶パネル、PCMCIA カードなどに使用できます。micro SMD パッケージの詳細は、弊社の Web サイト "www.national.com/jpn/appinfo/microsmd/" を参照してください。

変換基板

micro SMD などの小型パッケージ品の評価を容易に進めるため、設計者向けに変換基板 (LMC8101CONV) を用意しています。この変換基板は micro SMD パッケージを 8 ピンの DIP に変換するので、取り扱いや評価を行いやすくなります (変換基板のピン配置は Figure 2 を参照)。本基板のご注文については弊社までお問い合わせください。

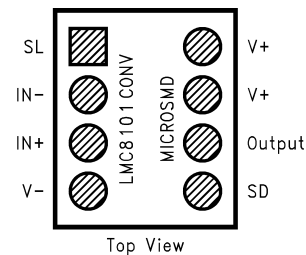


FIGURE 2. micro SMD Conversion Board pin-out

出力電流の増大

LMC8101 の出力段は、LMC7101 に比べて最大 3 倍の電流駆動または引き込みができるよう改善されています。これは相対的に重い負荷を接続したときに、LMC7101 に比べてより大きな電圧振幅が得られることを表しています。特に電源電圧が低いときに、出力振幅を大きくできる利点につながります。例えば、 $V_s = 2.7\text{V}$ で 2mA のソースおよびシンク電流が流れているとき、LMC7101 の電圧振幅は 1.9Vpp でしたが、LMC8101 では 2.5Vpp となります。さらに、MSOP または micro SMD パッケージを採用している LMC8101 は、SOT23 パッケージの LMC7101 に比べて約 40% も放熱能力が優れているため、より多くの電力消費が可能です。

$1/f$ ノイズの低減

LMC8101 の入力参照ノイズのうち、支配的な条件は入力ノイズ電圧です。なお、本デバイスの入力ノイズ電流は、入力等価抵抗が $5\text{M}\Omega$ より大きくない限りは、実用上問題にならない大きさです。

LMC8101 の低周波ノイズは LMC7101 に比べ大幅に低減されています。例えば、 10Hz で入力参照のスポット・ノイズ電圧密度は、LMC7101 が $200\text{nV}/\sqrt{\text{Hz}}$ であるのに対して、LMC8101 は $85\text{nV}/\sqrt{\text{Hz}}$ です。 $0.1\text{Hz} \sim 100\text{Hz}$ の間でのノイズの合計は、LMC8101 は LMC7101 の約 40% となります。

アプリケーション・ノート(つづき)

全高調波歪み (THD) の低減

LMC8101 は LMC7101 に比べ、重負荷に接続した際の THD が低減されています。例えば、5V の電源電圧で 10kHz と 2Vpp 振幅 ($A_V = -2$) の条件で、LMC8101 の THD (0.2%) は LMC7101 の THD に比べ約 40% になっています。また、出力が 10kHz 以下で 3Vpp の場合の LMC8101 の THD は 0.1% 以下です (「代表的な性能特性」参照)。

容量性負荷に対するドライブ能力の改善

容量性負荷に対するドライブ能力を向上させる方法について概説します。

- 負荷の抵抗性成分の増大

負荷を重くするに連れて位相余裕も増えます (「代表的な性能特性」参照)。容量性負荷をドライブする場合に、負荷を流れる電流を大きくすると一般的に安定性が高まります。例えば、負荷抵抗を 5K から 600 にすると、容量性負荷に対するドライブ能力は 8200pF から 16000pF へと大きくできます ($A_V = +10$ 、25% オーバーシュート制限、電源電圧 10V)。

- 出力と容量性負荷間の分離抵抗

容量性負荷で生じる位相シフトが安定性を損ねるため、その帰還経路を分離する抵抗を出力に直列に挿入します。電源電圧 10V で、抵抗なしでは負荷容量 300pF で発振してしまうのに対し、100 の分離抵抗によりの容量でも発振は生じなくなります ($A_V = +1$)。

- 高電源電圧化

LMC8101 を高い電源電圧で動作させると、容量性負荷に対する耐性が高まります。低電圧での容量性負荷の限界が 300pF であるのに対し、電源電圧 10V では 600pF となります ($A_V = +1$)。

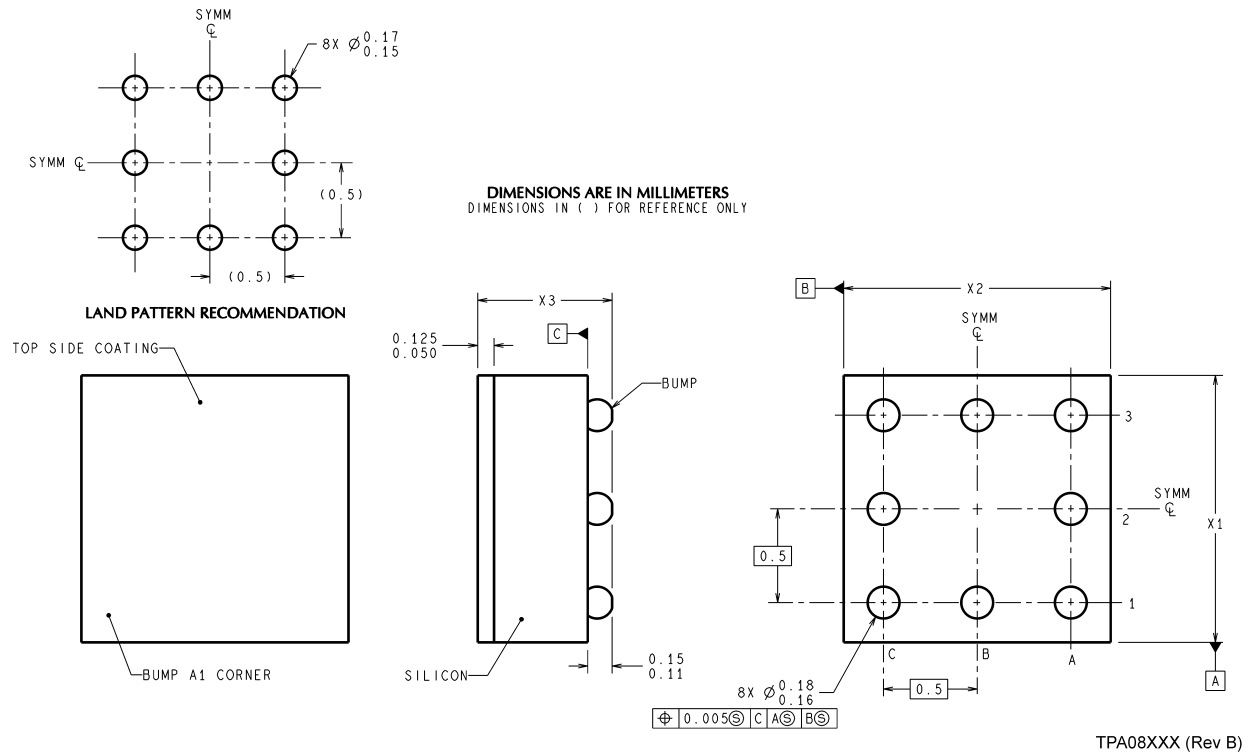
- 閉ループ利得の向上

一般のオペアンプと同様に、LMC8101 も閉ループ利得を上げると容量性負荷に対する許容度が高まります。負荷の容量分が大きく抵抗成分が小さい場合、閉ループ利得を +1 以上にすると安定度が高まります。

製品情報

Package	Part Number	Package Marking	Transport Media	NSC Drawing
8-Bump micro SMD Leaded	LMC8101BP	A	250 Units Tape and Reel	BPA08FFB
	LMC8101BPX	2	3k Units Tape and Reel	
8-Bump micro SMD Lead Free	LMC8101TP	A	250 Units Tape and Reel	TPA08FFA
	LMC8101TPX	08	3k Units Tape and Reel	
8-Pin MSOP	LMC8101MM	A11	1k Units Tape and Reel	MUA08A
	LMC8101MMX		3.5k Units Tape and Reel	

外形寸法図 単位は millimeters (つづき)

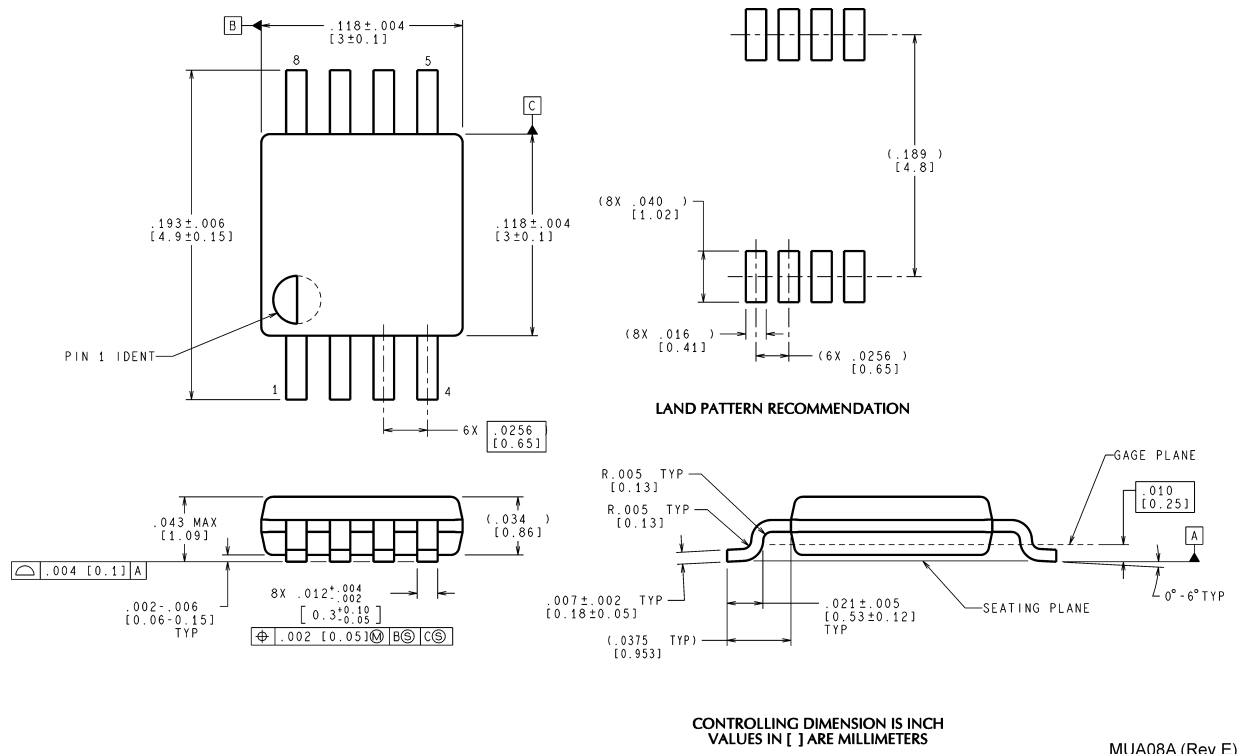


NOTES: 特記のない限り

1. エポキシ・コーティング
2. ハンダ・バンプの構成については、ナショナル セミコンダクター社の Web サイト (www.national.com/jpn/) の「パッケージ」の中の「ハンダに関する情報」を参照してください。
3. ランディング・パッドで定義された非ハンダ・マスクを推奨。
4. 端子 A1 はマーキング面 (エポキシ・コーティング面) から見て左下にあり、他の端子は反時計回りに番号が付けられています。
5. 図中の XXX はパッケージ・サイズを表しています。X1 はパッケージ幅、X2 はパッケージ長、X3 はパッケージ高です。
6. JEDEC 登録 MO-211、VARIATION BC を参照。

8-Bump micro SMD (Lead Free) Package
Order Package Number LMC8101TP, or LMC8101TPX
NS Package Number TPA08FFA
X₁ = 1.412 mm X₂ = 1.412 mm X₃ = 0.5 mm

外形寸法図 特記のない限り inches (millimeters) (つづき)



8-Pin MSOP Package
Order Package Number LMC8101MM or LMC8101MMX
NS Package Number MUA08A

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

その他のお問い合わせはフリーダイヤルをご利用ください。

フリーダイヤル **0120-666-116**

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもいません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもいません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上