

# MCT8329A 高速センサレス台形波制御の3相 BLDC ゲート・ドライバ

## 1 特長

- センサレス・モーター制御アルゴリズムを統合した3相 BLDC モーター・ドライバ
  - コード・フリーの高速台形波制御
  - 最大 3kHz (電気的周波数) をサポート
  - 非常に高速なスタートアップ時間 (50ms 未満)
  - 迅速な減速 (150ms 未満)
  - 音響性能を向上する 120° または 150° 変調をサポート
  - 順方向および逆方向の巻線のサポート
  - アナログ、PWM、周波数、または I<sup>2</sup>C ベースの制御入力
  - モーターのスタートアップと停止のオプションを構成可能
  - オプションの閉ループ速度または電力制御、開ループ電圧制御
  - 構成可能な 5 点リファレンス・プロファイルをサポート
  - 電圧サージ防止の保護機能により過電圧を防止
  - DACOUT を使用した可変監視
- 65V 三相ハーフブリッジ・ゲート・ドライバ
  - 3 個のハイサイドおよび 3 個のローサイド N チャネル MOSFET を駆動、動作電圧 4.5~60V
  - 100% の PWM デューティ・サイクルをサポート
  - ブートストラップ・ベースのゲート・ドライバ・アキテクチャ
  - 最大ピーカー・ソース / シンク電流: 1A/2A
- 電流検出アンプを内蔵
  - 可変ゲイン (5, 10, 20, 40V/V)
- 低消費電力スリープ・モード
  - $V_{VM} = 24V$ 、 $T_A = 25^\circ C$  で  $5\mu A$  (最大値)
- 速度ループの精度: 内部クロックの場合に 3% 未満
- 最大 100kHz の PWM 周波数をサポート
- VREG に接続された AVDD で、高精度 LDO (AVDD)  $3.3V \pm 3\%$ 、50mA をサポート
- 独立したドライバ・シャットダウン・パス (DRVOFF)
- スペクトラム拡散により EMI を軽減
- 一連の内蔵保護機能
  - 電源低電圧誤動作防止 (UVLO)
  - モーター・ロック検出 (3 つの異なる種類)
  - 過電流保護 (OCP)
  - サーマル・シャットダウン (TSD)
  - フォルト状況表示ピン (nFAULT)
  - I<sup>2</sup>C インターフェイスによるフォルト診断 (オプション)

## 2 アプリケーション

- プラシレス DC (BLDC) モーター・モジュール
- コードレス掃除機
- HVAC プロヴおよび換気装置
- 電気器具のファンとポンプ
- コードレスの庭園機器および電動工具、芝刈り機

## 3 概要

MCT8329A は、3 相プラシレス DC モーターの高速動作、または非常に高速な起動時間を必要とするアプリケーションに向けた、コード不要のシングルチップ・センサレス台形波ソリューションです。このデバイスには 3 つのハーフ・ブリッジ・ゲート・ドライバがあり、それぞれがハイサイドとローサイドの N チャネル・パワー MOSFET を駆動できます。このデバイスは、内部のチャージ・ポンプを使用して適切なゲート駆動電圧を生成し、ブートストラップ回路を使用してハイサイド MOSFET を強化します。100% デューティ・サイクルをサポートするためにトリクル・チャージ・ポンプを備えています。このゲート・ドライブのアキテクチャは、最大でソース (供給) 1A、シンク (吸い込み) 2A のピーカー・ゲート駆動電流をサポートします。MCT8329A は単一電源で動作でき、4.5V~60V の広い入力電源電圧範囲に対応します。

センサレス台形波制御は、モーターのスタートアップ動作から閉ループ動作まで、不揮発性 EEPROM (MCT8329A1I) のレジスタ設定を使用して細かく構成可能で、構成後はデバイスをスタンダードで動作できます。単一の外部シャント抵抗をサポートする内蔵電流センシング・アンプを使用して、モーター電流を検出します。デバイスは、PWM 入力、アナログ電圧、可変周波数の方形波、I<sup>2</sup>C コマンドによって速度コマンドを受信します。MCT8329A は、デバイス、モーター、システムをフォルト・イベントから保護するための多くの保護機能を内蔵しています。

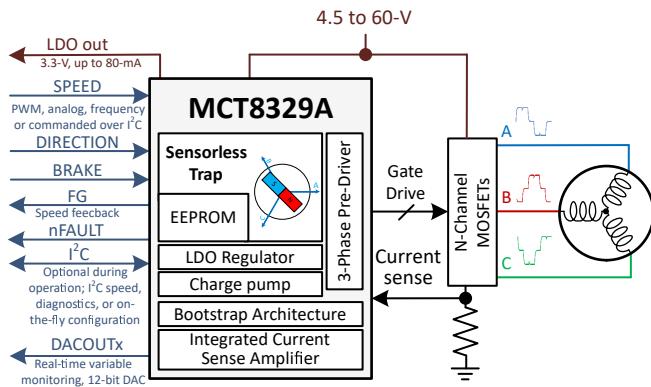
### デバイス情報 (1)

| 部品番号           | パッケージ     | 本体サイズ (公称)      |
|----------------|-----------|-----------------|
| MCT8329A1IREER | VQFN (36) | 5.00mm × 4.00mm |

(1) 利用可能なすべてのパッケージについては、このデータシートの末尾にある注文情報を参照してください。



英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、必ず最新版の英語版をご参照ください。



簡略回路図

## 目次

|   |           |  |            |
|---|-----------|--|------------|
| <b>1 特長</b>                                 | <b>1</b>  | 7.6 EEPROM アクセスと I <sup>2</sup> C インターフェイス | <b>73</b>  |
| <b>2 アプリケーション</b>                           | <b>1</b>  | 7.7 EEPROM (不揮発性) レジスタ・マップ                 | <b>79</b>  |
| <b>3 概要</b>                                 | <b>1</b>  | 7.8 RAM (揮発性) レジスタ・マップ                     | <b>131</b> |
| <b>4 改訂履歴</b>                               | <b>3</b>  | <b>8 アプリケーションと実装</b>                       | <b>149</b> |
| <b>5 ピン構成および機能</b>                          | <b>4</b>  | 8.1 アプリケーション情報                             | <b>149</b> |
| <b>6 仕様</b>                                 | <b>7</b>  | 8.2 代表的なアプリケーション                           | <b>149</b> |
| 6.1 絶対最大定格                                  | 7         | <b>9 電源に関する推奨事項</b>                        | <b>162</b> |
| 6.2 ESD 定格 (通信機器)                           | 8         | 9.1 バルク容量                                  | <b>162</b> |
| 6.3 推奨動作条件                                  | 9         | <b>10 レイアウト</b>                            | <b>163</b> |
| 6.4 熱に関する情報 (1 パッケージ)                       | 9         | 10.1 レイアウトのガイドライン                          | <b>163</b> |
| 6.5 電気的特性                                   | 10        | 10.2 レイアウト例                                | <b>164</b> |
| 6.6 スタンダード・モードとファースト・モードの SDA および SCL バスの特性 | 17        | 10.3 熱に関する注意事項                             | <b>165</b> |
| 6.7 代表的な特性                                  | 19        | <b>11 デバイスおよびドキュメントのサポート</b>               | <b>166</b> |
| <b>7 詳細説明</b>                               | <b>20</b> | 11.1 ドキュメントのサポート                           | <b>166</b> |
| 7.1 概要                                      | 20        | 11.2 サポート・リソース                             | <b>166</b> |
| 7.2 機能ブロック図                                 | 21        | 11.3 商標                                    | <b>166</b> |
| 7.3 機能説明                                    | 22        | 11.4 静電気放電に関する注意事項                         | <b>166</b> |
| 7.4 デバイスの機能モード                              | 69        | 11.5 用語集                                   | <b>166</b> |
| 7.5 外部インターフェイス                              | 70        | <b>12 メカニカル、パッケージ、および注文情報</b>              | <b>166</b> |

## 4 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

| 日付           | リビジョン | 注: |
|--------------|-------|----|
| January 2023 | *     | 初版 |

## 5 ピン構成および機能

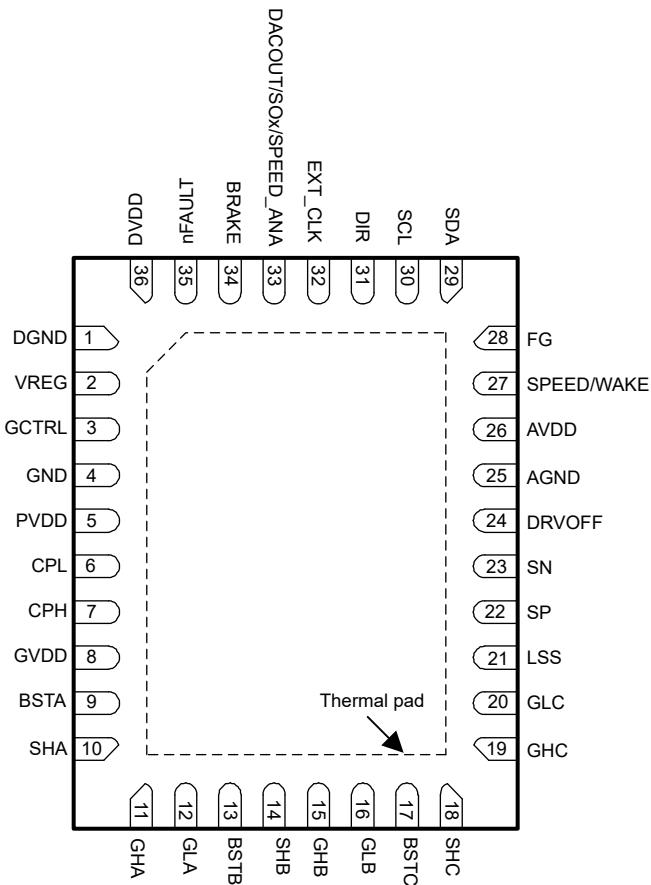


図 5-1. MCT8329A1 36 ピン VQFN (露出サーマル・パッド付き) 上面図

表 5-1. ピン機能

| ピン    | 36 ピン・パッケージ | タイプ (1) | 説明   |
|-------|-------------|---------|--|
| 名称    | MCT8329A1I  |         |  |
| AGND  | 25          | GND     | デバイスのアナログ・グランド。  |
| AVDD  | 26          | PWR     | 3.3V レギュレータ出力。X5R または X7R、0.1 $\mu$ F、6.3V セラミック・コンデンサを AVDD ピンと AGND ピンの間に接続します。このレギュレータは、最大 50mA の電流を外部に供給できます (AVDD が VREG に短絡されている場合)。コンデンサの電圧定格を、ピンの通常動作電圧の 2 倍以上とすることを推奨します。 |
| BRAKE | 34          | I       | High → モーターにブレーキをかける。<br>Low → 通常動作<br>使用しない場合、10k $\Omega$ の抵抗を介して GND に接続します。  |
| BSTA  | 9           | O       | ブートストラップ出力ピン。X5R または X7R、1 $\mu$ F、25V セラミック・コンデンサを BSTA ピンと SHA ピンの間に接続します。   |
| BSTB  | 13          | O       | ブートストラップ出力ピン。X5R または X7R、1 $\mu$ F、25V セラミック・コンデンサを BSTB ピンと SHB ピンの間に接続します。   |
| BSTC  | 17          | O       | ブートストラップ出力ピン。X5R または X7R、1 $\mu$ F、25V セラミック・コンデンサを BSTC ピンと SHC ピンの間に接続します。   |
| CPH   | 7           | PWR     | チャージ・ポンプのスイッチング・ノード。X5R または X7R、PVDD 定格セラミック・コンデンサを CPH ピンと CPL ピンの間に接続します。コンデンサの電圧定格を、ピンの通常動作電圧の 2 倍以上とすることを推奨します。  |
| CPL   | 6           | PWR     |  |

**表 5-1. ピン機能 (continued)**

| ピン<br>名称                         | 36 ピン・パッケージ<br>MCT8329A1I | タイプ <sup>(1)</sup> | 説明   |
|----------------------------------|---------------------------|--------------------|--|
| DACOUT/S<br>Ox/<br>SPEED_AN<br>A | 33                        | I/O                | 多目的ピン。DAC 出力、電流検出アンプ出力、アナログ・リファレンス(速度、電力、電圧)入力のいずれかとして構成できます。  |
| DGND                             | 1                         | GND                | デバイス・デジタル・グランド   |
| DIR                              | 31                        | I                  | モーターの回転方向。<br>Low の場合、位相駆動シーケンスは OUT A → OUT B → OUT C<br>High の場合、位相駆動シーケンスは OUT A → OUT C → OUT B<br>使用しない場合、10kΩ の抵抗を介して GND に接続します。                          |
| DRVOFF                           | 24                        | I                  | 独立したドライバ・シャットダウン・パス。DRVOFF を High にプルすると、ゲート・ドライバをシャットダウン状態にすることで、すべての外部 MOSFET がターンオフされます。この信号は、デジタルおよび制御コアをバイパスおよびオーバーライドします。                                  |
| DVDD                             | 36                        | PWR                | 1.5V 内部レギュレータ出力。X5R または X7R、1μF、6.3V セラミック・コンデンサを DVDD ピンと DGND ピンの間に接続します。  |
| EXT_CLK                          | 32                        | I                  | 外部クロック基準モードの外部クロック基準入力。  |
| FG                               | 28                        | O                  | モーター速度インジケータ出力。オープン・ドレイン出力には、1.8V～5V への外部プルアップ抵抗が必要です。そのピン機能を使わない場合でも、外部プルアップ抵抗を接続する必要があります。   |
| GCTRL                            | 3                         | O                  | VREG ピンを介してデジタル・サブシステムに電流を供給するためのレギュレータとして使用される外部 MOSFET のゲート制御。この機能は、デバイス内部の消費電力を低減するのに役立ちます。   |
| GHA                              | 11                        | O                  | ハイサイド・ゲート・ドライバ出力。ハイサイド・パワー MOSFET のゲートに接続します。  |
| GHB                              | 15                        | O                  | ハイサイド・ゲート・ドライバ出力。ハイサイド・パワー MOSFET のゲートに接続します。  |
| GHC                              | 19                        | O                  | ハイサイド・ゲート・ドライバ出力。ハイサイド・パワー MOSFET のゲートに接続します。  |
| GLA                              | 12                        | O                  | ローサイド・ゲート・ドライバ出力。ローサイド・パワー MOSFET のゲートに接続します。  |
| GLB                              | 16                        | O                  | ローサイド・ゲート・ドライバ出力。ローサイド・パワー MOSFET のゲートに接続します。  |
| GLC                              | 20                        | O                  | ローサイド・ゲート・ドライバ出力。ローサイド・パワー MOSFET のゲートに接続します。  |
| GND                              | 4                         | GND                | デバイスの電源グランド  |
| GVDD                             | 8                         | PWR                | ゲート・ドライバの電源出力。X5R または X7R、10μF 以上の 30V 定格セラミック・ローカル・コンデンサを GVDD ピンと GND ピンの間に接続します。C <sub>BS1x</sub> の 10 倍を上回る容量値と、ピンの通常動作電圧の 2 倍以上の電圧定格を推奨します。                 |
| LSS                              | 21                        | PWR                | ローサイド・ソース・ピン。外部ローサイド MOSFET のすべてのソースをここに接続します。このピンはローサイド・ゲート・ドライバのシンク・パスであり、ローサイド MOSFET の VDS 電圧と VSEN_OCP 電圧を監視するための入力として機能します。                                |
| nFAULT                           | 35                        | O                  | フォルト・インジケータ。このピンは、フォルト条件によってロジック Low にプルされます。オープン・ドレイン出力には、1.8V～5V への外部プルアップ抵抗が必要です。そのピン機能を使わない場合でも、外部プルアップ抵抗を接続する必要があります。                                       |
| PVDD                             | 5                         | PWR                | ゲート・ドライバの電源入力。ブリッジ電源に接続します。X5R または X7R、0.1μF、PVDD の 2 倍を超える定格のセラミック・コンデンサと 10μF を超えるローカル・コンデンサを PVDD ピンと GND ピンの間に接続します。コンデンサの電圧定格を、ピンの通常動作電圧の 2 倍以上とすることを推奨します。 |
| SCL                              | 30                        | I                  | I <sup>2</sup> C クロック入力  |
| SDA                              | 29                        | I/O                | I <sup>2</sup> C データ・ライン   |
| SHA                              | 10                        | I/O                | ハイサイド・ソース・ピン。ハイサイド・パワー MOSFET のソースに接続します。このピンは VDS 監視用入力であり、ハイサイド・ゲート・ドライバのシンクのための出力です。  |
| SHB                              | 14                        | I/O                | ハイサイド・ソース・ピン。ハイサイド・パワー MOSFET のソースに接続します。このピンは VDS 監視用入力であり、ハイサイド・ゲート・ドライバのシンクのための出力です。  |
| SHC                              | 18                        | I/O                | ハイサイド・ソース・ピン。ハイサイド・パワー MOSFET のソースに接続します。このピンは VDS 監視用入力であり、ハイサイド・ゲート・ドライバのシンクのための出力です。  |

表 5-1. ピン機能 (continued)

| ピン<br>名称       | 36 ピン・パッケージ<br>MCT8329A1I | タイプ <sup>(1)</sup> | 説明   |
|----------------|---------------------------|--------------------|--|
| SN             | 23                        | I                  | 電流検出アンプ入力。電流シャント抵抗の低電位側に接続します。   |
| SP             | 22                        | I                  | ローサイド電流シャント・アンプ入力。ローサイド・パワー MOSFET のソースと電流シャント抵抗の高電位側に接続します。   |
| SPEED/<br>WAKE | 27                        | I                  | マルチファンクション入力。<br>デバイス・スリープ / ウェーク入力。<br>デバイス速度入力。アナログ、PWM、周波数方式のリファレンス (速度、電力、電圧) 入力をサポートしています。                        |
| VREG           | 2                         | PWR                | 内部 DVDD LDO の電圧レギュレータ入力電源。AVDD または外部 3~5.5V に接続します。X5R または X7R、0.1 $\mu$ F、6.3V セラミック・コンデンサを VREG ピンと DGND ピンの間に接続します。 |
| 放熱パッド          | -                         | PWR                | GND に接続する必要があります。  |

(1) I = 入力、O = 出力、GND = グランド・ピン、PWR = 電源、NC = 未接続

## 6 仕様

### 6.1 絶対最大定格

動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

|   |   | 最小値    | 最大値        | 単位 |
|---|---|--------|------------|----|
| 電源ピン電圧                                  | PVDD  | -0.3   | 65         | V  |
| ブートストラップ・ピン電圧                           | BSTx  | -0.3   | 80         | V  |
| ブートストラップ・ピン電圧                           | SHx を基準とした BSTx   | -0.3   | 20         | V  |
| ブートストラップ・ピン電圧                           | GHx を基準とした BSTx   | -0.3   | 20         | V  |
| チャージ・ポンプ・ピン電圧                           | CPL, CPH  | -0.3   | $V_{GVDD}$ | V  |
| グランド・ピン間の電圧差                            | GND, DGND, AGND   | -0.3   | 0.3        | V  |
| 電圧レギュレータ・ピン電圧 (VREG)                    | VREG  | -0.3   | 6          | V  |
| ゲート制御ピン電圧 (GCTRL)                       | GCTRL   | -0.3   | 7          | V  |
| ゲート・ドライバ・レギュレータ・ピン電圧                    | GVDD  | -0.3   | 20         | V  |
| デジタル・レギュレータ・ピン電圧                        | DVDD  | -0.3   | 1.7        | V  |
| アナログ・レギュレータ・ピン電圧                        | AVDD  | -0.3   | 4          | V  |
| ロジック・ピン電圧                               | BRAKE, DRVOFF, DIR, EXT_CLK,<br>SCL, SDA, SPEED/WAKE,<br>DACOUT/SOx/SPEED_ANA | -0.3   | 6          | V  |
| オープン・ドレイン・ピン出力電圧                        | nFAULT, FG  | -0.3   | 6          | V  |
| ハイサイド・ゲート駆動ピン電圧                         | GHx   | -8     | 80         | V  |
| 過渡 500ns ハイサイド・ゲート駆動ピン電圧                | GHx   | -10    | 80         | V  |
| ハイサイド・ゲート駆動ピン電圧                         | SHx を基準とした GHx  | -0.3   | 20         | V  |
| ハイサイド・ソース・ピン電圧                          | SHx   | -8     | 70         | V  |
| 過渡 500ns ハイサイド・ソース・ピン電圧                 | SHx   | -10    | 72         | V  |
| ローサイド・ゲート駆動ピン電圧                         | LSS を基準とした GLx  | -0.3   | 20         | V  |
| 過渡 500ns ローサイド・ゲート駆動ピン電圧 <sup>(2)</sup> | LSS を基準とした GLx  | -1     | 20         | V  |
| ローサイド・ゲート駆動ピン電圧                         | GVDD を基準とした GLx   |        | 0.3        | V  |
| 過渡 500ns ローサイド・ゲート駆動ピン電圧                | GVDD を基準とした GLx   |        | 1          | V  |
| ローサイド・ソース検出ピン電圧                         | LSS   | -1     | 1          | V  |
| 過渡 500ns ローサイド・ソース検出ピン電圧                | LSS   | -10    | 8          | V  |
| ゲート駆動電流                                 | GHx, GLx  | 内部的に制限 | 内部的に制限     | A  |
| シャント・アンプ入力ピン電圧                          | SN, SP  | -1     | 1          | V  |
| 過渡 500ns シャント・アンプ入力ピン電圧                 | SN, SP  | -10    | 8          | V  |
| 周囲温度、 $T_A$                             |   | -40    | 125        | °C |
| 接合部温度、 $T_J$                            |   | -40    | 150        | °C |
| 保管温度、 $T_{stg}$                         |   | -65    | 150        | °C |

- (1) 絶対最大定格の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) GLx - LSS が負である場合、500ns の間、最大 5A に耐えます。

## 6.2 ESD 定格 (通信機器)

|             |       |   | 値          | 単位 |
|-------------|-------|---|------------|----|
| $V_{(ESD)}$ | 静電気放電 | 人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 (1)   | $\pm 2000$ | V  |
|             |       | デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 準拠 (2) | $\pm 750$  |    |

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。  
(2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

## 6.3 推奨動作条件

動作温度範囲内 (特に記述のない限り)

|                  |                                 |   | 最小値 | 公称値     | 最大値     | 単位   |
|------------------|---------------------------------|---|-----|---------|---------|------|
| $V_{PVDD}$       | 電源電圧                            | PVDD  | 4.5 | 60      | 60      | V    |
| $V_{PVDD\_RAMP}$ | 電源投入時の電源電圧ランプ・レート               | PVDD  |     | 30      | 30      | V/us |
| $V_{BST}$        | SHx を基準とするブートストラップ・ピンの電圧        | SPEED/WAKE = High、出力はスイッチング                       | 4   | 20      | 20      | V    |
| $I_{AVDD}$ (1)   | レギュレータの外部負荷電流 (AVDD を VREG に接続) | AVDD  |     | 50      | 50      | mA   |
| $I_{TRICKLE}$    | トリクル・チャージ・ポンプの外部負荷電流            | BSTx  |     | 2       | 2       | μA   |
| $V_{VREG}$       | VGEG ピンの電圧                      | VREG  | 2.2 | 5.5     | 5.5     | V    |
| $V_{IN}$         | ロジック入力電圧                        | BRAKE, DRVOFF, DIR, EXT_CLK, SPEED/WAKE, SDA, SCL | 0   | 5.5     | 5.5     | V    |
| $f_{PWM}$        | PWM 周波数                         |   | 0   | 100     | 100     | kHz  |
| $V_{OD}$         | オープン・ドレイン・プルアップ電圧               | FG, nFAULT  |     | 5.5     | 5.5     | V    |
| $I_{OD}$         | オープン・ドレイン出力電流                   | nFAULT  |     | -10     | -10     | mA   |
| $I_{GS}$ (1)     | 総平均ゲート駆動電流 (ローサイドとハイサイドを合わせて)   | $I_{GHx}, I_{GLx}$                                |     | 30      | 30      | mA   |
| $V_{SHSL}$       | SHx ピンのスルーレート                   |   |     | 4       | 4       | V/ns |
| $C_{BOOT}$       | BSTx と SHx との間のコンデンサ            |   |     | 4.7 (2) | 4.7 (2) | μF   |
| $C_{GVDD}$       | GVDD と GND との間のコンデンサ            |   |     | 130     | 130     | μF   |
| $T_A$            | 動作時周囲温度                         |   | -40 | 125     | 125     | °C   |
| $T_J$            | 動作時接合部温度                        |   | -40 | 150     | 150     | °C   |

(1) 消費電力および温度の制限に従う必要があります。

(2)  $C_{BSTx} > 4.7\mu F$  については、ブート・ダイオード (DBOOT) を流れる電流を制限する必要があります。

## 6.4 热に関する情報 (1 パッケージ)

| 熱評価基準 (1)            | MCT8329A            |      | 単位   |  |
|----------------------|---------------------|------|------|--|
|                      | REE (VQFN)          |      |      |  |
|                      | 36                  |      |      |  |
| $R_{\theta JA}$      | 接合部から周囲への熱抵抗        | 37.7 | °C/W |  |
| $R_{\theta JC(top)}$ | 接合部からケース (上面) への熱抵抗 | 23.3 | °C/W |  |
| $R_{\theta JB}$      | 接合部から基板への熱抵抗        | 16   | °C/W |  |
| $\Psi_{JT}$          | 接合部から上面への特性パラメータ    | 3.8  | °C/W |  |
| $\Psi_{JB}$          | 接合部から基板への特性パラメータ    | 16   | °C/W |  |
| $R_{\theta JC(bot)}$ | 接合部からケース (底面) への熱抵抗 | 5    | °C/W |  |

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション・レポートを参照してください。

## 6.5 電気的特性

4.5V  $\leq$   $V_{PVDD}$   $\leq$  60V, -40°C  $\leq$   $T_J$   $\leq$  150°C (特に記述のない限り)。標準値には  $T_A = 25^\circ\text{C}$ 、 $V_{PVDD} = 24\text{V}$  が適用されます。

| パラメータ   | テスト条件                         | 最小値  | 標準値                           | 最大値  | 単位            |               |
|---|-------------------------------|--|-------------------------------|------|---------------|---------------|
| <b>電源 (PVDD, GVDD, AVDD, DVDD, VREG, GCTRL)</b> |                               |  |                               |      |               |               |
| $I_{PVDDQ}$                                     | PVDD スリープ・モード電流               | $V_{PVDD} = 24\text{V}$ 、 $V_{SPEED/WAKE} = 0$ 、 $T_A = 25^\circ\text{C}$ 、AVDD を VREG に接続   | 3                             | 5    | $\mu\text{A}$ |               |
|   |                               | $V_{SPEED/WAKE} = 0$ 、 $T_A = 125^\circ\text{C}$ 、AVDD を VREG に接続  | 3.5                           | 6    | $\mu\text{A}$ |               |
| $I_{PVDDS}$                                     | PVDD スタンバイ・モード電流              | $V_{PVDD} = 24\text{V}$ 、 $V_{SPEED/WAKE} < V_{EN\_SB}$ 、 $DRVOFF = \text{Low}$ 、 $T_A = 25^\circ\text{C}$ 、AVDD を VREG に接続  | 25                            | 28   | $\text{mA}$   |               |
|   |                               | $V_{SPEED/WAKE} < V_{EN\_SB}$ 、 $DRVOFF = \text{Low}$ 、AVDD を VREG に接続   | 25                            | 28   | $\text{mA}$   |               |
| $I_{PVDD}$                                      | PVDD アクティブ・モード電流              | $V_{PVDD} = 24\text{V}$ 、 $V_{SPEED/WAKE} > V_{EX\_SL}$ 、 $PWM\_FREQ\_OUT = 10000\text{b}$ (25kHz)、 $T_J = 25^\circ\text{C}$ 、FET もモーターも未接続、AVDD を VREG に接続                  | 28                            | 30   | $\text{mA}$   |               |
|   |                               | $V_{PVDD} = 24\text{V}$ 、 $V_{SPEED/WAKE} > V_{EX\_SL}$ 、 $PWM\_FREQ\_OUT = 10000\text{b}$ (25kHz)、FET もモーターも未接続、AVDD を VREG に接続   | 28                            | 30   | $\text{mA}$   |               |
|   |                               | $V_{PVDD} = 8\text{V}$ 、 $V_{SPEED/WAKE} > V_{EX\_SL}$ 、 $PWM\_FREQ\_OUT = 10000\text{b}$ (25kHz)、 $T_J = 25^\circ\text{C}$ 、FET もモーターも未接続、AVDD は VREG に未接続、VREG = 3.3V (外部) | 8.5                           | 14.1 | $\text{mA}$   |               |
|   |                               | $V_{PVDD} = 24\text{V}$ 、 $V_{SPEED/WAKE} > V_{EX\_SL}$ 、 $PWM\_FREQ\_OUT = 10000\text{b}$ (25kHz)、FET もモーターも未接続、AVDD は VREG に未接続、VREG = 3.3V (外部)                           | 8.5                           | 11.1 | $\text{mA}$   |               |
| $I_{VREG}$                                      | VREG ピン・アクティブ・モード電流           | $V_{SPEED/WAKE} > V_{EX\_SL}$ 、 $PWM\_FREQ\_OUT = 10000\text{b}$ (25kHz)、VREG を AVDD に接続   |                               | 25   | $\text{mA}$   |               |
| $IL_{BSx}$                                      | ブートストラップ・ピンのリーク電流             | $V_{BSTR} = V_{SHx} = 60\text{V}$ 、 $V_{GVDD} = 0\text{V}$ 、 $V_{SPEED/WAKE} = \text{Low}$   | 5                             | 10   | $\mu\text{A}$ |               |
| $IL_{BS\_TRAN}$                                 | ブートストラップ・ピンのアクティブ・モードの過渡リーク電流 | $GLx = GHx = 20\text{kHz}$ でスイッチング、FET 未接続   | 60                            | 115  | 300           | $\mu\text{A}$ |
| $V_{GVDD\_RT}$                                  | GVDD ゲート・ドライバ・レギュレータ電圧 (室温)   | $V_{PVDD} \geq 40\text{V}$ 、 $I_{GS} = 10\text{mA}$ 、 $T_J = 25^\circ\text{C}$   | 11.8                          | 13   | 15            | V             |
|   |                               | $22\text{V} \leq V_{PVDD} \leq 40\text{V}$ 、 $I_{GS} = 30\text{mA}$ 、 $T_J = 25^\circ\text{C}$   | 11.8                          | 13   | 15            | V             |
|   |                               | $8\text{V} \leq V_{PVDD} \leq 22\text{V}$ 、 $I_{GS} = 30\text{mA}$ 、 $T_J = 25^\circ\text{C}$  | 11.8                          | 13   | 15            | V             |
|   |                               | $6.75\text{V} \leq V_{PVDD} \leq 8\text{V}$ 、 $I_{GS} = 10\text{mA}$ 、 $T_J = 25^\circ\text{C}$  | 11.8                          | 13   | 14.5          | V             |
|   |                               | $4.5\text{V} \leq V_{PVDD} \leq 6.75\text{V}$ 、 $I_{GS} = 10\text{mA}$ 、 $T_J = 25^\circ\text{C}$  | $V_{PVDD} - 1$ <sup>2 *</sup> |      | 13.5          | V             |

4.5V  $\leq V_{PVDD} \leq 60V$ 、-40°C  $\leq T_J \leq 150°C$  (特に記述のない限り)。標準値には  $T_A = 25°C$ 、 $V_{PVDD} = 24V$  が適用されます。

| パラメータ          |                         | テスト条件  | 最小値   | 標準値              | 最大値  | 単位 |
|----------------|-------------------------|--|-------|------------------|------|----|
| $V_{GVDD}$     | GVDD ゲート・ドライバ・レギュレータ電圧  | $V_{PVDD} \geq 40V$ , $I_{GS} = 10mA$                              | 11.5  | 15.5             | 15.5 | V  |
|                |                         | $22V \leq V_{PVDD} \leq 40V$ , $I_{GS} = 30mA$                     | 11.5  | 15.5             | 15.5 | V  |
|                |                         | $8V \leq V_{PVDD} \leq 22V$ , $I_{GS} = 30mA$                      | 11.5  | 15.5             | 15.5 | V  |
|                |                         | $6.75V \leq V_{PVDD} \leq 8V$ , $I_{GS} = 10mA$                    | 11.5  | 14.5             | 14.5 | V  |
|                |                         | $4.5V \leq V_{PVDD} \leq 6.75V$ , $I_{GS} = 10mA$                  | 2 *   | $V_{PVDD} - 1.4$ | 13.5 | V  |
| $V_{AVDD\_RT}$ | AVDD アナログ・レギュレータ電圧 (室温) | $V_{PVDD} \geq 6V$ , $0mA \leq I_{AVDD} \leq 30mA$ , $T_J = 25°C$  | 3.26  | 3.3              | 3.33 | V  |
|                |                         | $V_{PVDD} \geq 6V$ , $30mA \leq I_{AVDD} \leq 80mA$ , $T_J = 25°C$ | 3.2   | 3.3              | 3.4  | V  |
|                |                         | $V_{PVDD} \geq 6V$ , $0mA \leq I_{AVDD} \leq 50mA$ , $T_J = 25°C$  | 3.13  | 3.3              | 3.46 | V  |
| $V_{DVDD}$     | デジタル・レギュレータ電圧           | $V_{REG} = 3.3V$   | 1.4   | 1.55             | 1.65 | V  |
| $V_{AVDD}$     | AVDD アナログ・レギュレータ電圧      | $V_{PVDD} \geq 6V$ , $0mA \leq I_{AVDD} \leq 80mA$                 | 3.2   | 3.3              | 3.4  | V  |
|                |                         | $V_{PVDD} \geq 6V$ , $0mA \leq I_{AVDD} \leq 50mA$                 | 3.125 | 3.3              | 3.5  | V  |
| $V_{GCTRL}$    | ゲート制御電圧                 | $V_{PVDD} > 4.5V$  | 4.9   | 5.7              | 6.5  | V  |

#### ゲート・ドライバ (GHx, GLx, SHx, SLx)

|                      |  |   |      |       |      |           |
|----------------------|--|---|------|-------|------|-----------|
| $V_{GSHx\_LO}$       | ハイサイド・ゲート駆動の Low レベル電圧                           | $I_{GHx} = -100mA$ , $V_{GVDD} = 12V$ , FET 未接続 | 0.05 | 0.11  | 0.24 | V         |
| $V_{GSHx\_HI}$       | ハイサイド・ゲート駆動の High レベル電圧 ( $V_{BSTx} - V_{GHx}$ ) | $I_{GHx} = 100mA$ , $V_{GVDD} = 12V$ , FET 未接続  | 0.28 | 0.44  | 0.82 | V         |
| $V_{GSLx\_LO}$       | ローサイド・ゲート駆動の Low レベル電圧                           | $I_{GLx} = -100mA$ , $V_{GVDD} = 12V$ , FET 未接続 | 0.05 | 0.11  | 0.27 | V         |
| $V_{GSLx\_HI}$       | ローサイド・ゲート駆動の High レベル電圧 ( $V_{GVDD} - V_{GLx}$ ) | $I_{GLx} = 100mA$ , $V_{GVDD} = 12V$ , FET 未接続  | 0.28 | 0.44  | 0.82 | V         |
| $R_{DS(ON)\_PU\_HS}$ | ハイサイド・プルアップ・スイッチ抵抗                               | $I_{GHx} = 100mA$ , $V_{GVDD} = 12V$            | 2.7  | 4.5   | 8.4  | $\Omega$  |
| $R_{DS(ON)\_PD\_HS}$ | ハイサイド・プルダウン・スイッチ抵抗                               | $I_{GHx} = 100mA$ , $V_{GVDD} = 12V$            | 0.5  | 1.1   | 2.4  | $\Omega$  |
| $R_{DS(ON)\_PU\_LS}$ | ローサイド・プルアップ・スイッチ抵抗                               | $I_{GLx} = 100mA$ , $V_{GVDD} = 12V$            | 2.7  | 4.5   | 8.3  | $\Omega$  |
| $R_{DS(ON)\_PD\_LS}$ | ローサイド・プルダウン・スイッチ抵抗                               | $I_{GLx} = 100mA$ , $V_{GVDD} = 12V$            | 0.5  | 1.1   | 2.8  | $\Omega$  |
| $I_{DRIVEP\_HS}$     | ハイサイド・ピーク・ソース・ゲート電流                              | $V_{GSHx} = 12V$                                | 550  | 1,000 | 1575 | mA        |
| $I_{DRIVEN\_HS}$     | ハイサイド・ピーク・シンク・ゲート電流                              | $V_{GSHx} = 0V$                                 | 1150 | 2000  | 2675 | mA        |
| $I_{DRIVEP\_LS}$     | ローサイド・ピーク・ソース・ゲート電流                              | $V_{GSLx} = 12V$                                | 550  | 1000  | 1575 | mA        |
| $I_{DRIVEN\_LS}$     | ローサイド・ピーク・シンク・ゲート電流                              | $V_{GSLx} = 0V$                                 | 1150 | 2000  | 2675 | mA        |
| $R_{PD\_LS}$         | ローサイド・パッシブ・プルダウン                                 | GLx から LSS                                      | 80   | 100   | 120  | $k\Omega$ |
| $R_{PDPA\_HS}$       | ハイサイド・セミアクティブ・プルダウン                              | GHx から SHx, $V_{GSHx} = 2V$                     | 8    | 10    | 12.5 | $k\Omega$ |

#### ブートストラップ・ダイオード

|             |  |                               |     |     |   |          |
|-------------|--|-------------------------------|-----|-----|---|----------|
| $V_{BOOTD}$ | ブートストラップ・ダイオードの順方向電圧                                   | $I_{BOOT} = 100\mu A$         |     | 0.8 | V |          |
|             |  | $I_{BOOT} = 100mA$            |     | 1.6 | V |          |
| $R_{BOOTD}$ | ブートストラップの動的抵抗 ( $\Delta V_{BOOTD} / \Delta I_{BOOT}$ ) | $I_{BOOT} = 100mA$ および $50mA$ | 4.5 | 5.5 | 9 | $\Omega$ |

#### ロジック・レベル入力 (BRAKE, DIR, EXT\_CLK, SCL, SDA, SPEED/WAKE)

|          |               |                     |  |                       |   |
|----------|---------------|---------------------|--|-----------------------|---|
| $V_{IL}$ | 入力ロジック Low 電圧 | $AVDD = 3\sim 3.6V$ |  | $0.25^* \text{ AVDD}$ | V |
|----------|---------------|---------------------|--|-----------------------|---|

4.5V  $\leq$  V<sub>PVDD</sub>  $\leq$  60V, -40°C  $\leq$  T<sub>J</sub>  $\leq$  150°C (特に記述のない限り)。標準値には T<sub>A</sub> = 25°C、V<sub>PVDD</sub> = 24V が適用されます。

| パラメータ                          |                | テスト条件                    | 最小値    | 標準値  | 最大値  | 単位 |
|--------------------------------|----------------|--------------------------|--------|------|------|----|
| V <sub>IH</sub>                | 入力ロジック High 電圧 | AVDD = 3~3.6V            | 0.65 * | AVDD |      | V  |
| V <sub>HYS</sub>               | 入力ヒステリシス       |                          | 50     | 500  | 800  | mV |
| I <sub>IL</sub>                | 入力ロジック Low 電流  | AVDD = 3~3.6V            | -0.15  |      | 0.15 | μA |
| I <sub>IH</sub>                | 入力ロジック High 電流 | AVDD = 3~3.6V            | -0.3   |      | 0.1  | μA |
| R <sub>PD_SPEED</sub>          | 入力プルダウン抵抗      | SPEED/WAKE ピンから GND に対して | 0.6    | 1    | 1.4  | MΩ |
| <b>ロジック・レベル入力 (DRVOFF)</b>     |                |                          |        |      |      |    |
| V <sub>IL</sub>                | 入力ロジック Low 電圧  |                          |        | 0.8  |      | V  |
| V <sub>IH</sub>                | 入力ロジック High 電圧 |                          | 2.2    |      |      | V  |
| V <sub>HYS</sub>               | 入力ヒステリシス       |                          | 200    | 400  | 650  | mV |
| I <sub>IL</sub>                | 入力ロジック Low 電流  | ピン電圧 = 0V                | -1     | 0    | 1    | μA |
| I <sub>IH</sub>                | 入力ロジック High 電流 | ピン電圧 = 5V                | 7      | 20   | 35   | μA |
| R <sub>PD_DRVOFF</sub>         | 入力プルダウン抵抗      | DRVOFF から GND に対して       | 100    | 200  | 300  | kΩ |
| <b>オープン・ドレイン出力 (nFAULT、FG)</b> |                |                          |        |      |      |    |
| V <sub>OL</sub>                | 出力ロジック Low 電圧  | I <sub>OD</sub> = -5mA   |        | 0.4  |      | V  |
| I <sub>OZ</sub>                | 出力ロジック High 電流 | V <sub>OD</sub> = 3.3V   | 0      | 0.5  |      | μA |
| <b>SPEED 入力 - アナログ・モード</b>     |                |                          |        |      |      |    |
| V <sub>ANA_FS</sub>            | アナログ・フルスピード電圧  |                          | 2.95   | 3    | 3.05 | V  |
| V <sub>ANA_RES</sub>           | アナログ電圧分解能      |                          |        | 732  |      | μV |

4.5V  $\leq V_{PVDD} \leq 60V$ 、-40°C  $\leq T_J \leq 150°C$  (特に記述のない限り)。標準値には  $T_A = 25°C$ 、 $V_{PVDD} = 24V$  が適用されます。

| パラメータ                     | テスト条件     | 最小値                                  | 標準値  | 最大値  | 単位      |
|---------------------------|-----------|--------------------------------------|------|------|---------|
| <b>SPEED 入力 - PWM モード</b> |           |                                      |      |      |         |
| $f_{PWM}$                 | PWM 入力周波数 |                                      | 0.01 | 95   | kHz     |
| Res <sub>PWM</sub>        | PWM 入力分解能 | $f_{PWM} = 0.01 \sim 0.35\text{kHz}$ | 11   | 12   | 13 ビット  |
|                           |           | $f_{PWM} = 0.35 \sim 2\text{kHz}$    | 12   | 13   | 14 ビット  |
|                           |           | $f_{PWM} = 2 \sim 3.5\text{kHz}$     | 11   | 11.5 | 12 ビット  |
|                           |           | $f_{PWM} = 3.5 \sim 7\text{kHz}$     | 13   | 13.5 | 14 ビット  |
|                           |           | $f_{PWM} = 7 \sim 14\text{kHz}$      | 12   | 12.5 | 13 ビット  |
|                           |           | $f_{PWM} = 14 \sim 29.2\text{kHz}$   | 11   | 11.5 | 12 ビット  |
|                           |           | $f_{PWM} = 29.3 \sim 60\text{kHz}$   | 10   | 10.5 | 11 ビット  |
|                           |           | $f_{PWM} = 60 \sim 95\text{kHz}$     | 8    | 9    | 10 ビット数 |

**SPEED 入力 - 周波数モード**

|                 |             |                  |   |       |    |
|-----------------|-------------|------------------|---|-------|----|
| $f_{PWM\_FREQ}$ | PWM 入力周波数範囲 | デューティ・サイクル = 50% | 3 | 32767 | Hz |
|-----------------|-------------|------------------|---|-------|----|

**スリープ・モード**

|                       |                                      |  |     |    |                   |
|-----------------------|--------------------------------------|--|-----|----|-------------------|
| $V_{EN\_SL}$          | スリープ・モードに移行するためのアナログ電圧               | $SPD\_CTRL\_MODE = 00b$ (アナログ・モード)   |     | 40 | mV                |
| $V_{EX\_SL}$          | スリープ・モードを終了するためのアナログ電圧               |  | 2.6 |    | V                 |
| $t_{DET\_ANA}$        | SPEED/WAKE ピンでウェークアップ信号を検出するために必要な時間 | $SPD\_CTRL\_MODE = 00b$ (アナログ・モード)、 $V_{SPEED/WAKE} > V_{EX\_SL}$  | 0.5 | 1  | 1.5 $\mu\text{s}$ |
| $t_{WAKE}$            | スリープ・モードからのウェークアップ時間                 | $V_{SPEED/WAKE} > V_{EX\_SL}$ から DVDD 電圧利用可能まで、 $SPD\_CTRL\_MODE = 00b$ (アナログ・モード)                         |     | 3  | 5 ms              |
| $t_{EX\_SL\_DR\_ANA}$ | スリープ・モードから復帰後、モーターを駆動するために必要な時間      | $SPD\_CTRL\_MODE = 00b$ (アナログ・モード)<br>$V_{SPEED/WAKE} > V_{EX\_SL}$ 、ISD 検出は無効化                            |     | 30 | ms                |
| $t_{DET\_PWM}$        | SPEED ピンでウェークアップ信号を検出するために必要な時間      | $SPD\_CTRL\_MODE = 01b$ (PWM モード) または 11b (周波数モード)、 $V_{SPEED/WAKE} > V_{IH}$                              | 0.5 | 1  | 1.5 $\mu\text{s}$ |
| $t_{WAKE\_PWM}$       | スリープ・モードからのウェークアップ時間                 | $V_{SPEED/WAKE} > V_{IH}$ から DVDD 電圧利用可能かつ nFault 解放まで、 $SPD\_CTRL\_MODE = 01b$ (PWM モード) または 11b (周波数モード) |     | 3  | 5 ms              |
| $t_{EX\_SL\_DR\_PWM}$ | スリープ状態から復帰後、モーターを駆動するために必要な時間        | $SPD\_CTRL\_MODE = 01b$ (PWM モード)<br>$V_{SPEED/WAKE} > V_{IH}$ 、ISD 検出は無効化                                 |     | 30 | ms                |
| $t_{DET\_SL\_ANA}$    | スリープ・コマンドを検出するために必要な時間               | $SPD\_CTRL\_MODE = 00b$ (アナログ・モード)<br>$V_{SPEED/WAKE} < V_{EN\_SL}$ 、 $SLEEP\_TIME = 00b$ または 01b          | 0.5 | 1  | 2 ms              |

4.5V  $\leq$   $V_{PVDD}$   $\leq$  60V, -40°C  $\leq$   $T_J$   $\leq$  150°C (特に記述のない限り)。標準値には  $T_A = 25^\circ\text{C}$ 、 $V_{PVDD} = 24\text{V}$  が適用されます。

| パラメータ              | テスト条件  | 最小値  | 標準値  | 最大値   | 単位 |
|--------------------|--|--|------|-------|----|
| $t_{DET\_SL\_PWM}$ | SPD_CTRL_MODE = 01b (PWM モード) または 11b (周波数モード)、 $V_{SPEED}/WAKE < V_{IL}$ (PWM モードおよび周波数モード)、 $SLEEP\_TIME = 00b$  | 0.035  | 0.05 | 0.065 | ms |
|                    | SPD_CTRL_MODE = 01b (PWM モード) または 11b (周波数モード)、 $V_{SPEED}/WAKE < V_{IL}$ (PWM モードおよび周波数モード)、 $SLEEP\_TIME = 01b$  | 0.14   | 0.2  | 0.26  | ms |
|                    | SPD_CTRL_MODE = 01b (PWM モード) または 11b (周波数モード) または 00b (アナログ・モード)、 $V_{SPEED}/WAKE < V_{IL}$ (PWM モードおよび周波数モード)、 $V_{SPEED}/WAKE < V_{EN\_SL}$ (アナログ・モード)、 $SLEEP\_TIME = 10b$ | 14   | 20   | 26    | ms |
|                    | SPD_CTRL_MODE = 01b (PWM モード) または 11b (周波数モード) または 00b (アナログ・モード)、 $V_{SPEED}/WAKE < V_{IL}$ (PWM モードおよび周波数モード)、 $V_{SPEED}/WAKE < V_{EN\_SL}$ (アナログ・モード)、 $SLEEP\_TIME = 11b$ | 140  | 200  | 260   | ms |
| $t_{EN\_SL}$       | スリープ・コマンドの検出後、モーターの駆動を停止するために必要な時間   | $V_{SPEED}/WAKE < V_{EN\_SL}$ (アナログ・モード) または $V_{SPEED}/WAKE < V_{IL}$ (PWM および周波数モード) | 1    | 2     | ms |

4.5V  $\leq V_{PVDD} \leq 60V$ 、-40°C  $\leq T_J \leq 150°C$  (特に記述のない限り)。標準値には  $T_A = 25°C$ 、 $V_{PVDD} = 24V$  が適用されます。

| パラメータ                 | テスト条件   | 最小値   | 標準値   | 最大値  | 単位    |    |
|-----------------------|---|---|-------|------|-------|----|
| <b>スタンバイ・モード</b>      |   |   |       |      |       |    |
| $t_{EX\_SB\_DR\_ANA}$ | スタンバイ・モードを終了した後、モーターを駆動するために必要な時間<br>$V_{SPEED} > V_{EN\_SB}$ 、ISD 検出は無効化 |   |       | 6    | ms    |    |
| $t_{EX\_SB\_DR\_PWM}$ | スタンバイ・モードを終了した後、モーターを駆動するために必要な時間   |   |       | 6    | ms    |    |
| $t_{DET\_SB\_ANA}$    | スタンバイ・モードを検出するために必要な時間<br>$V_{SPEED} < V_{EN\_SB}$                        | 0.5   | 1     | 2    | ms    |    |
| $t_{EN\_SB\_PWM}$     | スタンバイ・コマンドを検出するために必要な時間   | SPD_CTRL_MODE = 00b (アナログ・モード)<br>$V_{SPEED} < V_{IL}$ 、SLEEP_TIME = 00b                                  | 0.035 | 0.05 | 0.065 | ms |
|                       |   | SPD_CTRL_MODE = 01b (PWM モード)<br>または 11b (周波数モード)、<br>$V_{SPEED} < V_{IL}$ 、SLEEP_TIME = 01b              | 0.14  | 0.2  | 0.26  | ms |
|                       |   | SPD_CTRL_MODE = 01b (PWM モード)<br>または 11b (周波数モード)、<br>$V_{SPEED} < V_{IL}$ 、SLEEP_TIME = 10b              | 14    | 20   | 26    | ms |
|                       |   | SPD_CTRL_MODE = 01b (PWM モード)<br>または 11b (周波数モード)、<br>$V_{SPEED} < V_{IL}$ 、SLEEP_TIME = 11b              | 140   | 200  | 260   | ms |
| $t_{EN\_SB\_DIG}$     | スタンバイ・モードを検出するために必要な時間  | SPD_CTRL_MODE = 10b (I2C モード)、<br>SPEED_CMD = 0   | 1     | 2    | ms    |    |
| $t_{EN\_SB}$          | スタンバイ・コマンドの検出後、モーターの駆動を停止するために必要な時間                                       | $V_{SPEED} < V_{EN\_SL}$ (アナログ・モード) または<br>$V_{SPEED} < V_{IL}$ (PWM モード) または<br>SPEED コマンド = 0 (I2C モード) | 1     | 2    | ms    |    |

**発振器**

|              |          |                          |       |      |     |
|--------------|----------|--------------------------|-------|------|-----|
| $SL_{ACC}$   | 速度ループの精度 | $T_J = -25 \sim 125°C$ 。 | -2.25 | 2.25 | %   |
| $f_{OSCREF}$ | 外部クロック基準 | EXT_CLK_CONFIG = 000b    | 8     |      | kHz |
|              |          | EXT_CLK_CONFIG = 001b    | 16    |      | kHz |
|              |          | EXT_CLK_CONFIG = 010b    | 32    |      | kHz |
|              |          | EXT_CLK_CONFIG = 011b    | 64    |      | kHz |
|              |          | EXT_CLK_CONFIG = 100b    | 128   |      | kHz |
|              |          | EXT_CLK_CONFIG = 101b    | 256   |      | kHz |
|              |          | EXT_CLK_CONFIG = 110b    | 512   |      | kHz |
|              |          | EXT_CLK_CONFIG = 111b    | 1024  |      | kHz |

**保護回路**

|                       |                                 |                       |      |      |      |    |
|-----------------------|---------------------------------|-----------------------|------|------|------|----|
| $V_{VREG\_UVLO}$      | レギュレータ入力の低電圧誤動作防止 (VREG-UVLO)   | 電源立ち上がり               | 1.8  | 1.9  | 2    | V  |
|                       |                                 | 電源立ち下がり               | 1.7  | 1.8  | 1.9  | V  |
| $V_{VREG\_UVLO\_HYS}$ | レギュレータ UVLO ヒステリシス              | 立ち上がりから立ち下がりへのスレッショルド | 30   | 100  | 160  | mV |
| $t_{VREG\_UVLO\_DEG}$ | レギュレータ UVLO グリッチ除去時間            |                       |      | 5    |      | μs |
| $V_{DVDD\_UVLO}$      | デジタル・レギュレータ低電圧誤動作防止 (DVDD-UVLO) | 電源立ち上がり               | 1.2  | 1.25 | 1.32 | V  |
| $V_{DVDD\_UVLO}$      | デジタル・レギュレータ低電圧誤動作防止 (DVDD-UVLO) | 電源立ち下がり               | 1.25 | 1.35 | 1.45 | V  |
| $V_{PVDD\_UV}$        | PVDD 低電圧誤動作防止スレッショルド            | $V_{PVDD}$ の立ち上がり     | 4.3  | 4.4  | 4.5  | V  |
|                       |                                 | $V_{PVDD}$ の立ち下がり     | 4    | 4.1  | 4.25 |    |

4.5V  $\leq V_{PVDD} \leq 60V$ 、-40°C  $\leq T_J \leq 150°C$  (特に記述のない限り)。標準値には  $T_A = 25°C$ 、 $V_{PVDD} = 24V$  が適用されます。

| パラメータ                | テスト条件                                  | 最小値                                      | 標準値  | 最大値  | 単位      |
|----------------------|--|--|------|------|---------|
| $V_{PVDD\_UV\_HYS}$  | PVDD 低電圧誤動作防止ヒステリシス                    | 立ち上がりから立ち下がりへのスレッショルド                    | 225  | 265  | 325     |
| $t_{PVDD\_UV\_DG}$   | PVDD 低電圧グリッチ除去時間                       |  | 10   | 20   | $\mu s$ |
| $V_{AVDD\_POR}$      | AVDD 電源 POR スレッショルド                    | AVDD の立ち上がり                              | 2.7  | 2.85 | 3.0     |
|                      |  | AVDD の立ち下がり                              | 2.5  | 2.65 | 2.8     |
| $V_{AVDD\_POR\_HYS}$ | AVDD POR ヒステリシス                        | 立ち上がりから立ち下がりへのスレッショルド                    | 170  | 200  | 250     |
| $t_{AVDD\_POR\_DG}$  | AVDD POR グリッチ除去時間                      |  | 7    | 12   | $\mu s$ |
| $V_{GVDD\_UV}$       | GVDD 低電圧スレッショルド                        | $V_{GVDD}$ の立ち上がり                        | 7.3  | 7.5  | 7.8     |
|                      |  | $V_{GVDD}$ の立ち下がり                        | 6.4  | 6.7  | 6.9     |
| $V_{GVDD\_UV\_HYS}$  | GVDD 低電圧ヒステリシス                         | 立ち上がりから立ち下がりへのスレッショルド                    | 800  | 900  | 1000    |
| $t_{GVDD\_UV\_DG}$   | GVDD 低電圧グリッチ除去時間                       |  | 5    | 10   | $\mu s$ |
| $V_{BST\_UV}$        | ブートストラップ低電圧スレッショルド                     | $V_{BSTx} - V_{SHx}$ 、 $V_{BSTx}$ の立ち上がり | 3.9  | 4.45 | 5       |
|                      |  | $V_{BSTx} - V_{SHx}$ 、 $V_{BSTx}$ の立ち下がり | 3.7  | 4.2  | 4.8     |
| $V_{BST\_UV\_HYS}$   | ブートストラップ低電圧ヒステリシス                      | 立ち上がりから立ち下がりへのスレッショルド                    | 150  | 220  | 285     |
| $t_{BST\_UV\_DG}$    | ブートストラップ低電圧グリッチ除去時間                    |  | 2    | 4    | $\mu s$ |
| $V_{DS\_LVL}$        | $V_{DS}$ 過電流保護スレッショルド・リファレンス           | SEL_VDS_LVL = 0000                       | 0.04 | 0.06 | 0.08    |
|                      |  | SEL_VDS_LVL = 0001                       | 0.09 | 0.12 | 0.15    |
|                      |  | SEL_VDS_LVL = 0010                       | 0.14 | 0.18 | 0.23    |
|                      |  | SEL_VDS_LVL = 0011                       | 0.19 | 0.24 | 0.29    |
|                      |  | SEL_VDS_LVL = 0100                       | 0.23 | 0.3  | 0.37    |
|                      |  | SEL_VDS_LVL = 0101                       | 0.3  | 0.36 | 0.43    |
|                      |  | SEL_VDS_LVL = 0110                       | 0.35 | 0.42 | 0.5     |
|                      |  | SEL_VDS_LVL = 0111                       | 0.4  | 0.48 | 0.56    |
|                      |  | SEL_VDS_LVL = 1000                       | 0.5  | 0.6  | 0.7     |
|                      |  | SEL_VDS_LVL = 1001                       | 0.65 | 0.8  | 0.9     |
|                      |  | SEL_VDS_LVL = 1010                       | 0.85 | 1    | 1.15    |
|                      |  | SEL_VDS_LVL = 1011                       | 1    | 1.2  | 1.34    |
|                      |  | SEL_VDS_LVL = 1100                       | 1.2  | 1.4  | 1.58    |
|                      |  | SEL_VDS_LVL = 1101                       | 1.4  | 1.6  | 1.78    |
|                      |  | SEL_VDS_LVL = 1110                       | 1.6  | 1.8  | 2       |
|                      |  | SEL_VDS_LVL = 1111                       | 1.7  | 2    | 2.2     |
| $V_{SENSE\_LVL}$     | $V_{SENSE}$ 過電流保護スレッショルド               | LSS から GND ピン = 0.5V                     | 0.48 | 0.5  | 0.52    |
| $t_{DS\_BLK}$        | $V_{DS}$ 過電流保護ブランギング時間                 |  | 0.5  | 1    | $\mu s$ |
| $t_{DS\_DG}$         | $V_{DS}$ および $V_{SENSE}$ 過電流保護グリッチ除去時間 |  | 1.5  | 3    | $\mu s$ |
| $t_{SD\_SINK\_DIG}$  | DRV0FF ピーク・シンク電流の継続時間                  |  | 3    | 5    | $\mu s$ |
| $t_{SD\_DIG}$        | DRV0FF デジタル・シャットダウン遅延                  |  | 0.5  | 1.5  | $\mu s$ |
| $t_{SD}$             | DRV0FF アナログ・シャットダウン遅延                  |  | 7    | 14   | $\mu s$ |
| $T_{OTSD}$           | 過熱シャットダウン温度                            | $T_J$ 立ち上がり:                             | 160  | 170  | 187     |
| $T_{HYS}$            | サーマル・シャットダウン・ヒステリシス                    |  | 16   | 20   | 23      |
| $I^2C$ シリアル・インターフェイス |  |  |      |      |         |

4.5V  $\leq V_{PVDD} \leq 60V$ 、-40°C  $\leq T_J \leq 150°C$  (特に記述のない限り)。標準値には  $T_A = 25°C$ 、 $V_{PVDD} = 24V$  が適用されます。

| パラメータ          | テスト条件  | 最小値                    | 標準値            | 最大値           | 単位 |
|----------------|--|------------------------|----------------|---------------|----|
| $V_{I2C\_L}$   | Low レベル入力電圧  |                        | -0.5           | 0.3 *<br>AVDD | V  |
| $V_{I2C\_H}$   | High レベル入力電圧   |                        | 0.7 *<br>AVDD  | 5.5           | V  |
| $V_{I2C\_HYS}$ | ヒステリシス   |                        | 0.05 *<br>AVDD |               | V  |
| $V_{I2C\_OL}$  | Low レベル出力電圧  | オープン・ドレイン (2mA のシンク電流) | 0              | 0.4           | V  |
| $I_{I2C\_OL}$  | Low レベル出力電流  | $V_{I2C\_OL} = 0.6V$   |                | 6             | mA |
| $I_{I2C\_IL}$  | SDA と SCL の入力電流  |                        | -10 (1)        | 10 (1)        | μA |
| $C_i$          | SDA と SCL の容量  |                        |                | 10            | pF |
| $t_{of}$       | 出力立ち下がり時間 ( $V_{I2C\_H}$ (min) から $V_{I2C\_L}$ (max) まで) | スタンダード・モード             |                | 250 (2)       | ns |
|                |  | ファースト・モード              |                | 250 (2)       | ns |
| $t_{SP}$       | 入力フィルタにより抑制されるスパイクのパルス幅                                  | ファースト・モード              | 0              | 50(3)         | ns |

#### EEPROM

|             |           |                        |      |       |      |   |
|-------------|-----------|------------------------|------|-------|------|---|
| $EE_{Prog}$ | プログラミング電圧 |                        | 1.35 | 1.5   | 1.65 | V |
| $EE_{RET}$  | 保持        | $T_A = 25°C$           |      | 100   |      | 年 |
|             |           | $T_J = -40 \sim 150°C$ |      | 10    |      | 年 |
| $EE_{END}$  | 耐久性       | $T_J = -40 \sim 150°C$ |      | 1000  |      | 回 |
|             |           | $T_J = -40 \sim 85°C$  |      | 20000 |      | 回 |

(1) AVDD がオフの場合、I/O ピンが SDA および SCL ラインを妨げないようにする必要があります。

(2) SDA および SCL バス・ラインの  $tf$  の最大値 (300ns) は、出力段の  $t_{of}$  の最大値の規定値 (250ns) より大きいです。そのため、SDA/SCL ピンと SDA/SCL バス・ラインとの間に直列保護抵抗 ( $Rs$ ) を接続しても、 $tf$  の最大値の規定値を超えません。

(3) SDA および SCL 入力の入力フィルタは 50ns 未満のノイズ・スパイクを抑制します。

## 6.6 スタンダード・モードとファースト・モードの SDA および SCL バスの特性

自由気流での動作温度範囲内 (特に記述のない限り)

| パラメータ             | テスト条件                                     | 最小値                            | 公称値   | 最大値      | 単位  |
|-------------------|---|--------------------------------|-------|----------|-----|
| <b>スタンダード・モード</b> |   |                                |       |          |     |
| $f_{SCL}$         | SCL クロック周波数                               |                                | 0     | 100      | kHz |
| $t_{HD\_STA}$     | (繰り返し) START 条件のホールド時間                    | この時間が経過すると、最初のクロック・パルスが生成されます。 | 4     |          | μs  |
| $t_{LOW}$         | SCL クロックの Low の時間                         |                                | 4.7   |          | μs  |
| $t_{HIGH}$        | SCL クロックの High の時間                        |                                | 4     |          | μs  |
| $t_{SU\_STA}$     | 繰り返し START 条件のセットアップ時間                    |                                | 4.7   |          | μs  |
| $t_{HD\_DAT}$     | データ・ホールド時間 (1)                            | I2C バス・デバイス                    | 0 (2) | (3)      | μs  |
| $t_{SU\_DAT}$     | データ・セットアップ時間                              |                                | 250   |          | ns  |
| $t_r$             | SDA 信号と SCL 信号の両方の立ち上がり時間                 |                                |       | 1000     | ns  |
| $t_f$             | SDA 信号と SCL 信号の両方の立ち下がり時間 (2) (5) (6) (7) |                                |       | 300      | ns  |
| $t_{SU\_STO}$     | STOP 条件のセットアップ時間                          |                                | 4     |          | μs  |
| $t_{BUF}$         | STOP 条件と START 条件の間のバス解放時間                |                                | 4.7   |          | μs  |
| $C_b$             | 各バス・ラインの容量性負荷 (8)                         |                                |       | 400      | pF  |
| $t_{VD\_DAT}$     | データ有効時間 (9)                               |                                |       | 3.45 (3) | μs  |
| $t_{VD\_ACK}$     | データ有効アクリッジ時間 (10)                         |                                |       | 3.45 (3) | μs  |

自由気流での動作温度範囲内 (特に記述のない限り)

| パラメータ            | テスト条件                                     | 最小値                            | 公称値                      | 最大値     | 単位  |
|------------------|---|--------------------------------|--------------------------|---------|-----|
| $V_{nL}$         | Low レベルでのノイズ・マージン                         | 接続された各デバイスに対して (ヒステリシスを含む)     | 0.1 *<br>AVDD            |         | V   |
| $V_{nh}$         | High レベルでのノイズ・マージン                        | 接続された各デバイスに対して (ヒステリシスを含む)     | 0.2 *<br>AVDD            |         | V   |
| <b>ファースト・モード</b> |   |                                |                          |         |     |
| $f_{SCL}$        | SCL クロック周波数                               |                                | 0                        | 400     | kHz |
| $t_{HD\_STA}$    | (繰り返し) START 条件のホールド時間                    | この時間が経過すると、最初のクロック・パルスが生成されます。 | 0.6                      |         | μs  |
| $t_{LOW}$        | SCL クロックの Low の時間                         |                                | 1.3                      |         | μs  |
| $t_{HIGH}$       | SCL クロックの High の時間                        |                                | 0.6                      |         | μs  |
| $t_{SU\_STA}$    | 繰り返し START 条件のセットアップ時間                    |                                | 0.6                      |         | μs  |
| $t_{HD\_DAT}$    | データ・ホールド時間 (1)                            |                                | 0 (2)                    | (3)     | μs  |
| $t_{SU\_DAT}$    | データ・セットアップ時間                              |                                | 100 (4)                  |         | ns  |
| $t_r$            | SDA 信号と SCL 信号の両方の立ち上がり時間                 |                                | 20                       | 300     | ns  |
| $t_f$            | SDA 信号と SCL 信号の両方の立ち下がり時間 (2) (5) (6) (7) |                                | 20 x<br>(AVDD /<br>5.5V) | 300     | ns  |
| $t_{SU\_STO}$    | STOP 条件のセットアップ時間                          |                                | 0.6                      |         | μs  |
| $t_{BUF}$        | STOP 条件と START 条件の間のバス解放時間                |                                | 1.3                      |         | μs  |
| $C_b$            | 各バス・ラインの容量性負荷 (8)                         |                                |                          | 400     | pF  |
| $t_{VD\_DAT}$    | データ有効時間 (9)                               |                                |                          | 0.9 (3) | μs  |
| $t_{VD\_ACK}$    | データ有効アノリッジ時間 (10)                         |                                |                          | 0.9 (3) | μs  |
| $V_{nL}$         | Low レベルでのノイズ・マージン                         | 接続された各デバイスに対して (ヒステリシスを含む)     | 0.1 *<br>AVDD            |         | V   |
| $V_{nh}$         | High レベルでのノイズ・マージン                        | 接続された各デバイスに対して (ヒステリシスを含む)     | 0.2 *<br>AVDD            |         | V   |

- (1)  $t_{HD\_DAT}$  は、SCL の立ち下がりエッジから測定されたデータ・ホールド時間であり、送信中のデータとアノリッジに適用されます。
- (2) SCL 信号の立ち下がりエッジの未定義領域をブリッジするため、デバイスは SDA 信号のために (SCL 信号の  $V_{IH(min)}$  を基準として) 300ns 以上のホールド時間を内部的に確保する必要があります。
- (3)  $t_{HD\_DAT}$  の最大値は、スタンダード・モードで 3.45μs、ファースト・モードで 0.9μs ですが、 $t_{VD\_DAT}$  と  $t_{VD\_ACK}$  の大きい方より遷移時間の分だけ小さくする必要があります。この最大値を満たす必要があるのは、SCL 信号の Low 期間 ( $t_{LOW}$ ) を本デバイスがストレッチ (延長) しない場合に限られます。クロックが SCL をストレッチした場合、クロックが解放されるときからセットアップ時間の分だけ前に、データが有効になっている必要があります。
- (4) ファースト・モード I2C バス・デバイスは、スタンダード・モード I2C バス・システムでも使えますが、その場合、 $t_{SU\_DAT}$  250ns の要件を満たす必要があります。本デバイスが SCL 信号の Low 期間をストレッチしない場合、これは自動的に当てはまります。そのようなデバイスが SCL 信号の Low 期間を延長する場合、SCL ラインが解放されるときより 1250ns ( $t_r(max) + t_{SU\_DAT} = 1000ns + 250ns$ ) だけ前に、次のデータ・ビットを SDA ラインに出力する必要があります (スタンダード・モード I2C バス仕様に従って)。アノリッジのタイミングもこのセットアップ時間を満たす必要があります。
- (5) HS モード・デバイスと混在させる場合、より速い立ち下がり時間 (表 10 を参照) が許容されます。
- (6) SDA および SCL バス・ラインの立ち下がり時間 ( $t_f$ ) の最大値は 300ns と規定されています。SDA 出力段の立ち下がり時間 ( $t_f$ ) の最大値は 250ns と規定されています。そのため、SDA/SCL ピンと SDA/SCL バス・ラインとの間に直列保護抵抗 ( $R_s$ ) を接続しても、 $t_f$  の最大値の規定値を超えません。
- (7) ファースト・モード・プラスでは、出力段とバス・タイミングの立ち下がり時間が同じに規定されています。直列抵抗を使用する場合、バスのタイミングを検討する際に設計者はこのことを見込む必要があります。
- (8) 許容される最大バス容量は、そのアプリケーションの実際の動作電圧および周波数に応じて、規定値と異なる場合があります。
- (9)  $t_{VD\_DAT}$  = データ信号が必要とする SCL Low から SDA 出力 (High または Low、どちらか長い方) までの時間。
- (10)  $t_{VD\_ACK}$  = アノリッジ信号が必要とする SCL Low から SDA 出力 (High または Low、どちらか長い方) までの時間。

## 6.7 代表的な特性

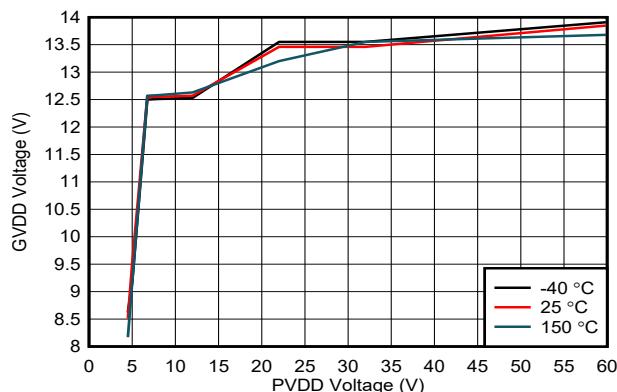


図 6-1. GVDD 電圧と PVDD 電圧との関係

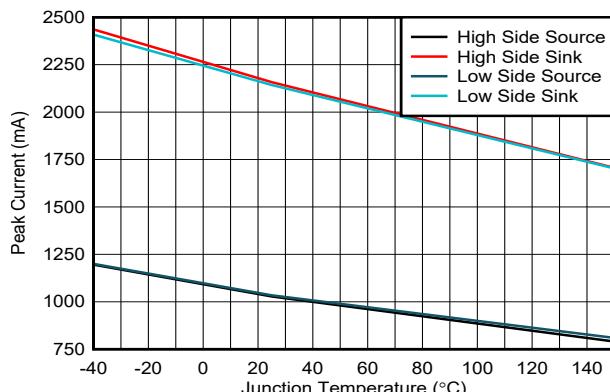


図 6-2. ドライバ・ピーク電流と接合部温度との関係

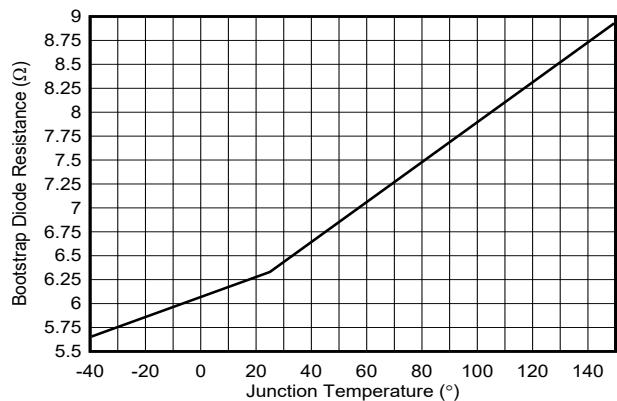


図 6-3. ブートストラップ・ダイオード抵抗と接合部温度との関係

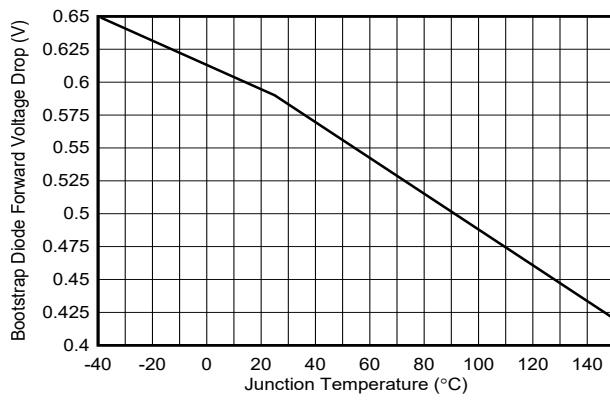


図 6-4. ブートストラップ・ダイオード順方向電圧降下と接合部温度との関係

## 7 詳細説明

### 7.1 概要

MCT8329A は、ブラシレス DC モーターの高速動作 (最大 3kHz の電気的速度) または超高速起動時間 (50ms 未満) を必要とするアプリケーション向けに、内蔵 3 相ゲート・ドライバによるコード作成不要のセンサレス台形制御ソリューションを提供します。

このデバイスには、3 つのハーフ・ブリッジ・ゲート・ドライバがあり、それぞれがハイサイドとローサイドの N チャネル・パワー MOSFET を駆動できます。モーター電流は、内蔵の電流検出アンプ (外付けローサイド検出抵抗が必要) を使用して検出されます。本デバイスは、本デバイスに必要な電圧レールを生成し、また外部回路に電力を供給できる LDO を内蔵しています。

センサレス台形制御は、モーター起動動作から閉ループ動作まで、レジスタ設定によって詳細に設定できます。これらのレジスタ設定は不揮発性 EEPROM に保存されるため (MCT8329A1I)、設定後は本デバイスをスタンドアロンで動作させることができます。MCT8329A1I では高度な監視が可能です。1 つの 12 ビット DAC を使って、アルゴリズム内の任意の変数をアナログ出力として表示および監視できます。この機能により、速度ループとモーター加速を効率的に調整できます。本デバイスは、PWM 入力、アナログ電圧、周波数入力、I<sup>2</sup>C コマンドによって速度コマンドを受信します。

内蔵保護機能には、電源低電圧誤動作防止 (PVDD\_UVLO)、レギュレータ低電圧誤動作防止 (GVDD\_UV)、ブーストラップ電圧低電圧誤動作防止 (BST\_UV)、VDS 過電流保護 (OCP)、検出抵抗過電流保護 (SEN\_OCP)、モーター・ロック検出、過熱シャットダウン (OTSD) が含まれます。�ルト・イベントは nFAULT ピンにより通知され、ステータス・レジスタで詳細な�ルト情報を取得できます。

標準の I<sup>2</sup>C を使うと、デバイスの各種設定と�ルト診断情報の読み出しを外部コントローラから簡単に行うことができます。

MCT8329A デバイスは、0.4mm ピン・ピッチの VQFN 表面実装パッケージで供給されます。この VQFN パッケージのサイズは 5mm × 4mm です。

## 7.2 機能ブロック図

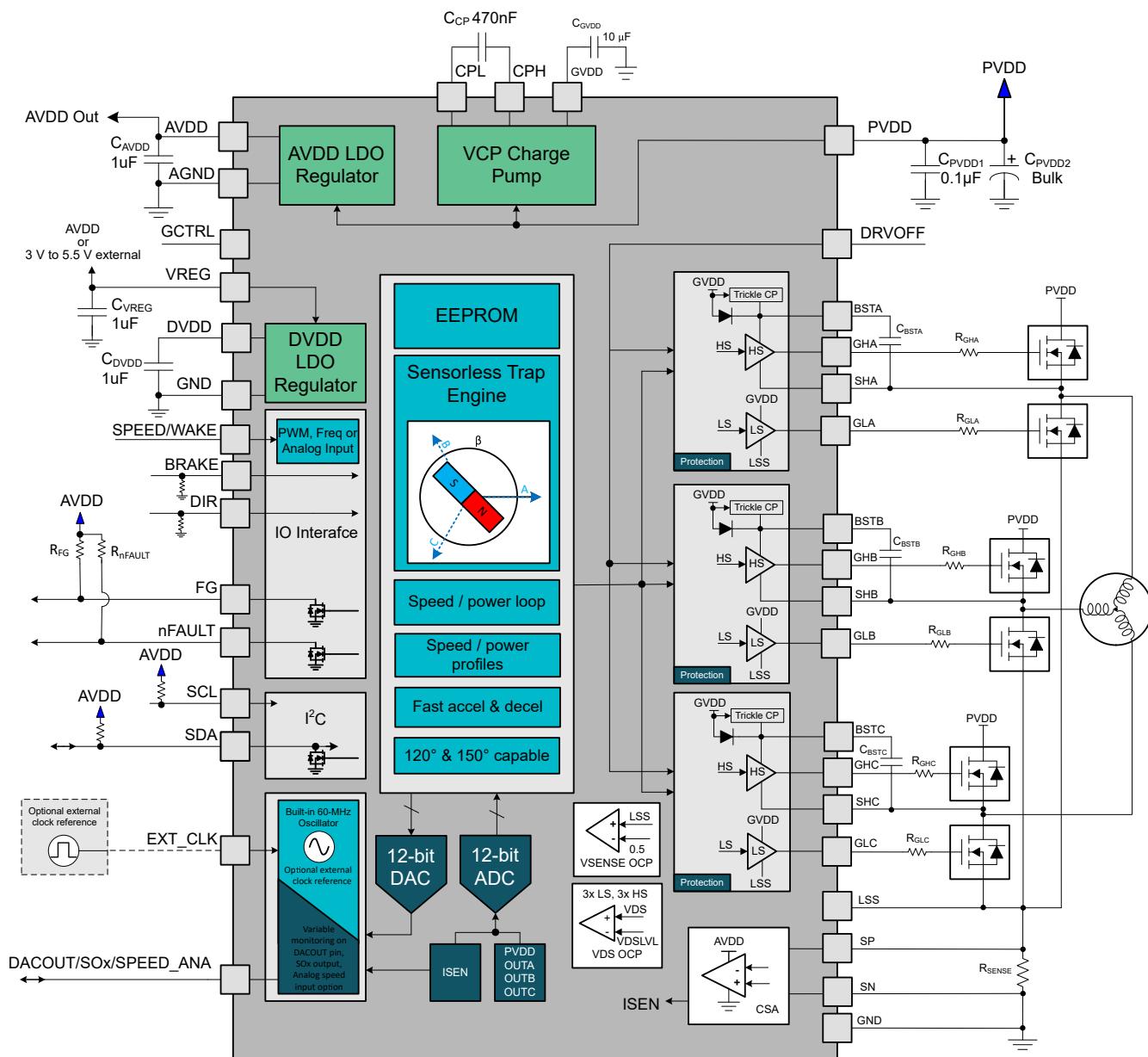


図 7-1. MCT8329A の機能ブロック図

## 7.3 機能説明

表 7-1 に、ドライバの外付け部品の推奨値を示します。

表 7-1. MCT8329A の外付け部品

| 部品           | ピン 1       | ピン 2   | 推奨事項  |
|--------------|------------|--------|---|
| $C_{PVDD1}$  | PVDD       | PGND   | X5R または X7R、0.1 $\mu$ F、PVDD の 2 倍を超える定格のコンデンサ  |
| $C_{PVDD2}$  | PVDD       | PGND   | 10 $\mu$ F 以上、PVDD の 2 倍を超える定格のバルク・コンデンサ  |
| $C_{CP}$     | CPH        | CPL    | X5R または X7R、470nF、PVDD 定格コンデンサ  |
| $C_{AVDD}$   | AVDD       | AGND   | X5R または X7R、1 $\mu$ F 以上、6.3V コンデンサ   |
| $C_{GVDD}$   | GVDD       | GND    | X5R または X7R、10 $\mu$ F 以上、30V 定格コンデンサ   |
| $C_{DVDD}$   | DVDD       | GND    | X5R または X7R、1 $\mu$ F、4V 以上。DVDD が出力電圧を正確に制御するには、コンデンサは、動作温度範囲全体にわたって、1.5V で 0.6 $\mu$ F～1.3 $\mu$ F の実効的な容量を持つ必要があります。 |
| $C_{VREG}$   | VREG       | GND    | X5R または X7R、1 $\mu$ F 以上、10V コンデンサ  |
| $C_{BSTx}$   | BSTx       | SHx    | X5R または X7R、1 $\mu$ F (標準値)、25V 定格コンデンサ   |
| $R_{nFAULT}$ | 1.8～5V の電源 | nFAULT | 5.1k $\Omega$ 、プルアップ抵抗  |
| $R_{FG}$     | 1.8～5V の電源 | FG     | 5.1k $\Omega$ 、プルアップ抵抗  |
| $R_{SDA}$    | 1.8～5V の電源 | SDA    | 5.1k $\Omega$ 、プルアップ抵抗  |
| $R_{SCL}$    | 1.8～5V の電源 | SCL    | 5.1k $\Omega$ 、プルアップ抵抗  |
| $R_{BRAKE}$  | BRAKE      | GND    | BRAKE ピンを使用する場合、ノイズ耐性を向上させるため、任意で 100k $\Omega$ 未満の抵抗を使用できます。   |
| $R_{DIR}$    | DIR        | GND    | DIR ピンを使用する場合、ノイズ耐性を向上させるため、任意で 100k $\Omega$ 未満の抵抗を使用できます。   |

### 注

FG および nFAULT ピンの場合、そのピン機能を使わない場合でも、外部プルアップ抵抗を接続する必要があります。プルアップに外部電源を使う場合、本デバイスがアクティブ状態になる前に、FG および nFAULT ピンは High にプルアップされる必要があります。

### 7.3.1 3 相 BLDC ゲート・ドライバ

MCT8329A デバイスは 3 つのハーフ・ブリッジ・ゲート・ドライバを内蔵しており、それぞれがハイサイドとローサイドの N チャネル・パワー MOSFET を駆動できます。広い動作電圧範囲にわたって適切なゲート・バイアス電圧を供給する GVDD を生成するため、チャージ・ポンプが使われます。ローサイド・ゲート出力は GVDD から直接駆動されるのに対して、ハイサイド・ゲート出力はダイオード内蔵ブートストラップ回路を使って駆動されます。また、内部トリクル・チャージ・ポンプは 100% デューティ・サイクル動作をサポートしています。

### 7.3.2 ゲート駆動アーキテクチャ

本ドライバ・デバイスは、ハイサイドとローサイド両方のドライバに対して、相補型のプッシュプル・トポロジが使用されています。このトポロジにより、外部 MOSFET ゲートのプルアップとプルダウンが両方とも強化できます。ローサイド・ゲート・ドライバには、GVDD レギュレータ電源から直接電力が供給されます。ハイサイド・ゲート・ドライバ用には、ブートストラップ・ダイオードとブートストラップ・コンデンサを使ってフローティング・ハイサイド・ゲート電源電圧を生成します。ブートストラップ・ダイオードは内蔵されており、BSTx ピンに外付けのブートストラップ・コンデンサを使います。100% デューティ・サイクル制御をサポートするため、トリクル・チャージ・ポンプが本デバイスに内蔵されています。ドライバと外部 MOSFET のリーキー電流による電圧降下を防止するため、トリクル・チャージ・ポンプが BSTx ノードに接続されています。

スリープ状態中または電源が切り離された際に外部 MOSFET がターンオンするのを防止するため、ハイサイド・ゲート・ドライバはセミアクティブ・プルダウンを備えており、ローサイド・ゲートはパッシブ・プルダウンを備えています。

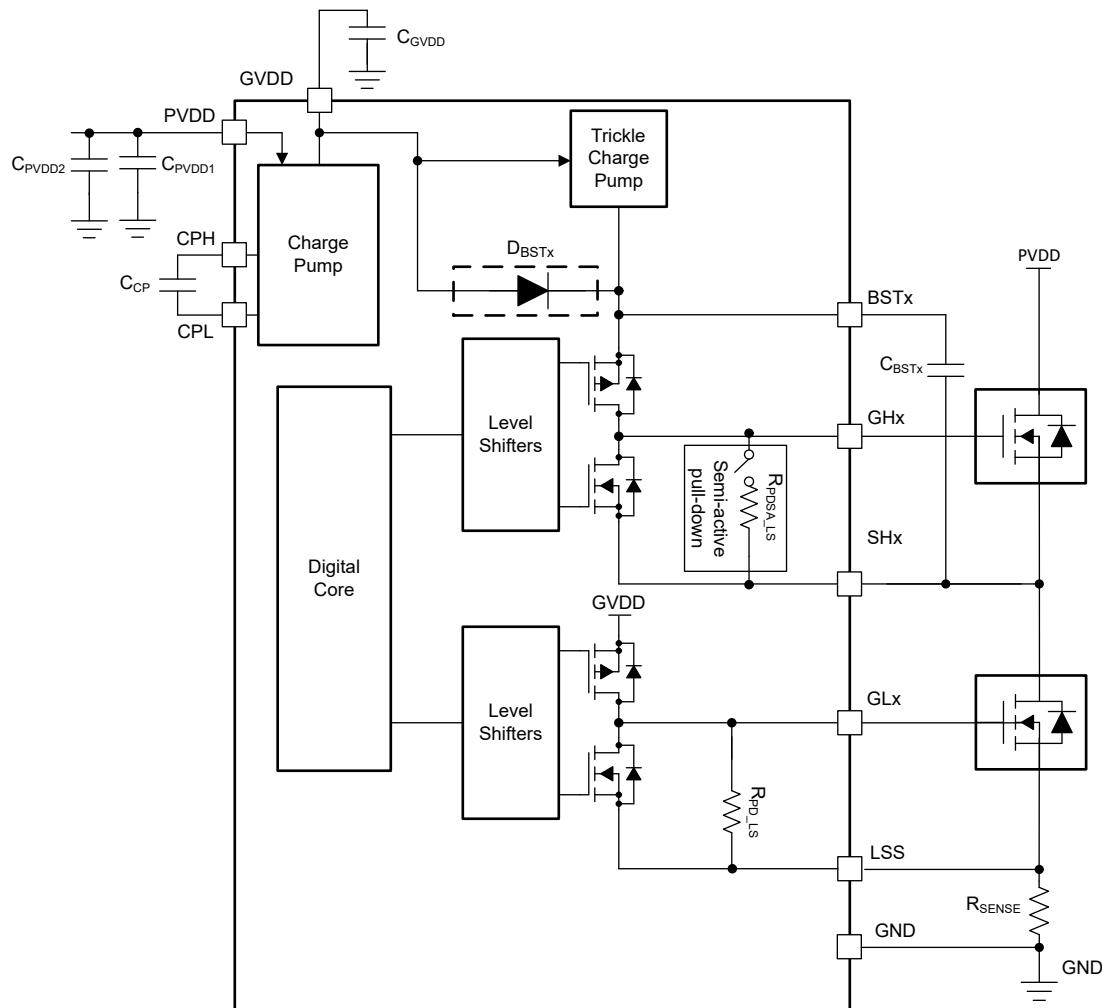


図 7-2. ゲート・ドライバのブロック図

### 7.3.2.1 デッドタイムによるクロス導通の防止

MCT8329A は、各ハーフ・ブリッジの外部 MOSFET の両方が同時にオンに切り換わるのを防止するため、ハイサイドとローサイドの PWM 信号の間にデジタル・デッドタイムを挿入する機能を備えています。デジタル・デッドタイムは、EEPROM レジスタ DIG\_DEAD\_TIME を設定することで、50ns～1000ns の範囲で調整できます。

### 7.3.3 AVDD リニア電圧レギュレータ

MCT8329A には 3.3V、80mA のリニア・レギュレータが内蔵されており、外部回路から使用できます。VREG が AVDD に接続されている場合、外部回路が使用できるのはわずか 50mA です。LDO の出力は 3.3V に固定されています。このレギュレータは、低消費電力 MCU や、必要な電源電流が小さいその他の回路に電源電圧を供給できます。AVDD レギュレータの出力は、X5R または X7R、1μF、6.3V のセラミック・コンデンサを使用して AVDD ピンの近くで AGND ピンにバイパスする必要があります。

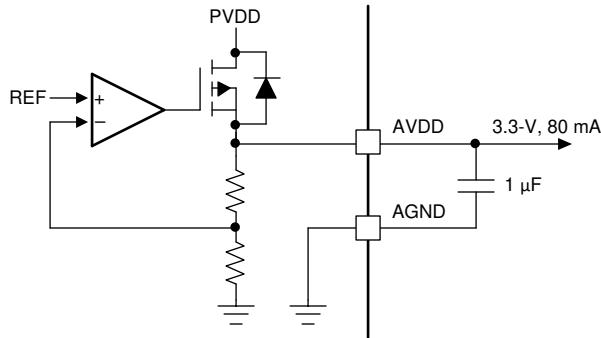


図 7-3. AVDD リニア・レギュレータのブロック図

AVDD リニア・レギュレータが本デバイス内で消費する電力は、次の式 1 のように計算できます。

$$P = (V_{PVDD} - V_{AVDD}) \times I_{AVDD} \quad (1)$$

たとえば、24V の  $V_{PVDD}$  で、AVDD から 20mA の電流が流れると、消費電力は式 2 のようになります。

$$P = (24 \text{ V} - 3.3 \text{ V}) \times 20 \text{ mA} = 414 \text{ mW} \quad (2)$$

### 7.3.4 DVDD 電圧レギュレータ

VREG ピンは、内蔵 DVDD 電圧レギュレータの電源入力として使用されます。VREG ピンに電源電圧を供給するために各種の方法 (外部の 3V~5.5V 電源 (30mA ソース) を使用、AVDD を VREG に接続、GCTRL ピンによって外部 MOSFET を制御) を選択できます。

#### 7.3.4.1 AVDD から VREG への電力供給

外部 MOSFET レギュレータも外部電源も使用しない場合、AVDD を VREG ピンに接続します (図 7-4 を参照)。このモードでは、DVDD に接続されたデジタル回路に、AVDD を使って電力が供給されます。このモードでは、外部負荷に供給できる AVDD 電流能力は 50mA に減少します。

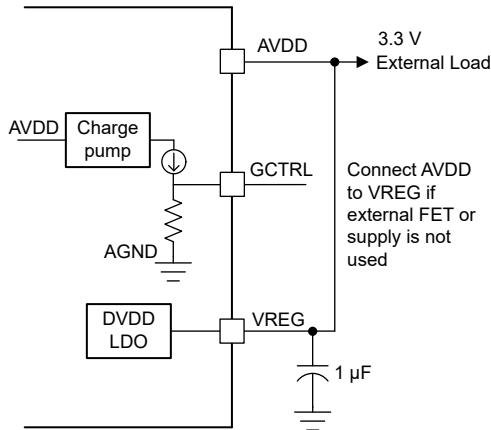


図 7-4. AVDD から VREG への電力供給

#### 7.3.4.2 VREG 用の外部電源

MCT8329A は、外部電源電圧を VREG ピンに接続するための機能を備えています (図 7-5 を参照)。このモードでは、GCTRL ピンをフローティングのままにし、外部レギュレータを VREG ピンに接続する必要があります。DVDD に電力を供給するために外部 MOSFET または外部電源を使用する場合、AVDD がサポートする最大外部負荷は 80mA です。

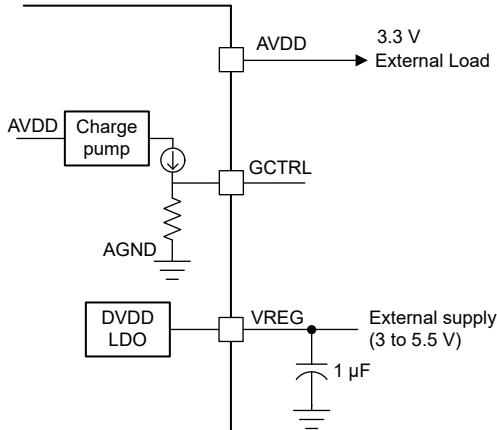


図 7-5. VREG 用の外部電源

#### 7.3.4.3 VREG 電源用外部 MOSFET

MCT8329A は、レギュレータとして機能し、VREG ピンを使って内部デジタル回路に電力を供給するために使用できる外部 MOSFET を駆動する機能を備えています (セクション 7.3.4.3 を参照)。この場合、VREG を AVDD にも外部 3.3V/5V 電源にも接続しないでください。外部 MOSFET を接続すると、熱的課題を抱える使用事例のために、MCT8329A 内の消費電力を低減し、電力損失を外部 MOSFET に移転できます。

外部 MOSFET の  $V_{GS(th)}$  は、動作条件全体にわたって VREG 電圧が確実に 2.2V~5.5V の間になるように選択する必要があります。アプリケーションの設計例の計算については、セクション 8.2.3 を参照してください。起動時間 ( $t_{EX\_SL\_DR\_ANA}$  (アナログ入力) または  $t_{EX\_SL\_DR\_PWM}$  (PWM 入力)) の規定を満たすため、外部 MOSFET の入力容量は 2nF 未満とする必要があります。

注

GCTRL ピンはハイ・インピーダンス・ノード ( $> 1M\Omega$ ) であり、外部 MOSFET ゲートと  $C_{GCTRL}$  以外の外部負荷をこのピンに接続しないでください。GCTRL ピン (と GND との間) に外部負荷を接続すると、GCTRL ピンと VREG ピンの電圧が低下します。

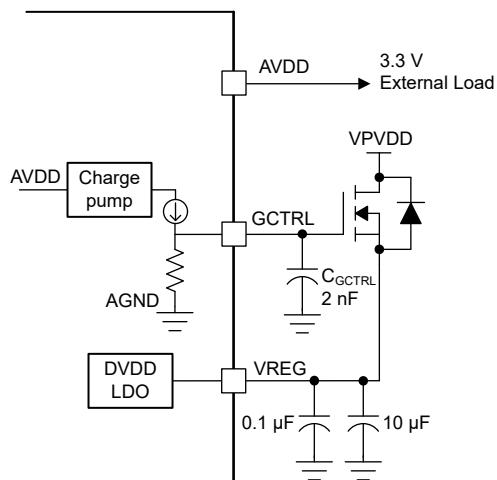


図 7-6. VREG 用の外部 MOSFET 電圧レギュレータ

#### 7.3.5 ローサイド電流検出アンプ

MCT8329A は、ローサイド・シャント抵抗を使った電流測定のための高性能ローサイド電流検出アンプを内蔵しています。ローサイド電流測定は、MCT8329A の各種制御機能および保護のために使用されます。この電流検出アンプは、

EEPROM 設定によりゲイン (5V/V、10V/V、20V/V、40V/V) を設定できます。この電流検出アンプは、EEPROM ビット (VREF\_SEL) を設定することで、ローサイド・シャント抵抗を流れる双方向または単方向の電流を検出できます。

双方向電流検出モードでは、MCT8329A は、両方向の電流測定の分解能を最大限に高めるため、 $V_{REF}/2$  のコモンモード電圧を内部で生成します。 $V_{REF}$  は、内部で生成される基準電圧 (標準値は 3V) です。

双方向電流検出モードにおいて、SP と SN の間に接続されたシャント抵抗 ( $R_{SENSE}$ ) の値を設計するには、式 3 を使います。ここで、ローサイド・シングル・シャントを流れる電流を  $I$ 、EEPROM ビットを設定することで選択された電流検出アンプ・ゲインを CSA\_GAIN とします。

$$R_{SENSE} = \frac{V_{SO} - \frac{V_{REF}}{2}}{CSA\_GAIN \times I} \quad (3)$$

単方向電流検出モードでは、MCT8329A は、SP から SN への方向の電流測定の分解能を最大限に高めるため、 $V_{REF}/8$  のコモンモード電圧を内部で生成します。

単方向電流検出モードにおいて、SP と SN の間に接続されたシャント抵抗 ( $R_{SENSE}$ ) を流れる電流の値を計算するには、式 4 を使います。

$$R_{SENSE} = \frac{V_{SO} - \frac{V_{REF}}{8}}{CSA\_GAIN \times I} \quad (4)$$

### 注

単方向および双方向電流検出モードにおいて、ローサイド・シングル・シャント抵抗電流 ( $I$ ) と選択されたゲイン (CSA\_GAIN) での動作範囲にわたって、電流検出アンプの出力電圧 ( $V_{SO}$ ) が 0.25V と 3V の間に制限されるようにシャント抵抗 ( $R_{SENSE}$ ) の値を設計することを推奨します。 $I^2R_{SENSE}$  損失に基づき、十分なマージンを確保した上でシャント抵抗の電力定格を適切に選択します。

## 7.3.6 デバイス・インターフェイス・モード

MCT8329A デバイス・ファミリは、柔軟性と単純性のどちらに適した最終アプリケーションの設計にも使えるように、I<sup>2</sup>C インターフェイスをサポートしています。I<sup>2</sup>C インターフェイスに加えて、本デバイスは FG、nFAULT、DIR、BRAKE、SPEED/WAKE、DACOUT/SOx/SPEED\_ANA、EXT\_CLK、DRVOFF などの I/O ピンをサポートしています。

### 7.3.6.1 インターフェイス・制御と監視

#### モーター制御および I/O 信号

- **BRAKE**: BRAKE ピンが「High」に駆動されると、MCT8329A はブレーキ状態に移行します。このブレーキ状態の間、ローサイド・ブレーキ (ローサイド・ブレーキを参照) が実行されます。MCT8329A は、ブレーキ状態に移行する前に、BRAKE\_DUTY\_THRESHOLD で定義された値まで出力速度を下げます。BRAKE が「High」に駆動されている限り、MCT8329A はブレーキ状態にとどまります。BRAKE ピン入力は、I<sup>2</sup>C インターフェイスを介して BRAKE\_INPUT を設定することで上書きできます。
- **DIR**: DIR ピンはモーターの回転方向を決定します。「High」に駆動すると、シーケンスは OUTA → OUTC → OUTB となり、「Low」に駆動すると、シーケンスは OUTA → OUTB → OUTC となります。DIR ピン入力は、I<sup>2</sup>C インターフェイスを介して DIR\_INPUT を設定することで上書きできます。
- **DRVOFF**: DRVOFF ピンを「High」に駆動すると、MCT8329A はゲート・ドライバをプルダウン状態にすることで、すべての外部 MOSFET をターンオフします。DRVOFF を「Low」に駆動すると、モーターを再始動させる場合と同様に、MCT8329A は通常の動作状態に戻ります。DRVOFF は、本デバイスがスリープ・モードにもスタンバイ・モードにも移行する原因にはなりません (デジタル・コアはアクティブに維持されます)。スリープまたはスタンバイ状態の開始と終了は SPEED/WAKE ピンによって制御されます。
- **SPEED/WAKE**: SPEED/WAKE ピンは、モーター速度 (または電力または電圧) を制御し、MCT8329A をスリープ・モードから復帰させるために使われます。SPEED/WAKE ピンは、PWM、周波数、アナログ制御入力信号を入力するように設定できます。このピンはスリープおよびスタンバイ・モードの開始と終了に使われます (表 7-3 を参照)。

- **DACOUT/SOx/SPEED\_ANA**: DACOUT/SOx/SPEED\_ANA ピンは多重化された機能を備えており、このピンは DACOUT 出力ピン、電流検出アンプの出力ピン、速度 (または電力または開ループ電圧) 制御アナログ入力ピンとして構成できます。DACOUT/SOx/SPEED\_ANA ピンを DACOUT として構成すると、本デバイスはアルゴリズム変数、速度などを監視できます ([セクション 7.5.2](#) を参照)。DACOUT/SOx/SPEED\_ANA ピンを SOx として構成すると、本デバイスは内蔵電流センス・アンプ出力 ( $V_{SOx}$ ) を監視できます。DACOUT/SOx/SPEED\_ANA ピンを SPEED\_ANA として構成すると、ユーザーは DACOUT/SOx/SPEED\_ANA ピンを使って速度、電力、電圧のアナログ制御入力を与えることができます。その場合、独立した速度またはスタンバイ制御入力ピンとして SPEED/WAKE ピンを使用できます。このピン機能は、EEPROM レジスタ・ビット **DAC\_SOX\_ANA\_CONFIG** によって設定できます。
- **EXT\_CLK**: EXT\_CLK ピンは、外部クロック基準を供給するために使えます。その場合、内部クロックは外部クロックを使って較正されます。
- **FG**: FG ピンは、モーター速度に比例するパルスを出力します ([セクション 7.3.19](#) を参照)。
- **nFAULT**: nFAULT ピンは、デバイスまたはモーター動作のフォルト・ステータスを示します。

### 7.3.6.2 I<sup>2</sup>C インターフェイス

MCT8329A は、それによって外部コントローラがデータを送受信できる I<sup>2</sup>C シリアル通信インターフェイスをサポートしています。この I<sup>2</sup>C インターフェイスにより、外部コントローラは EEPROM を設定し、フォルトとモーターの状態の詳しい情報を読み出すことができます。I<sup>2</sup>C バスは、以下に説明するような、SCL および SDA ピンを使用する 2 線式インターフェイスです。

- SCL ピンはクロック信号入力です。
- SDA ピンはデータ入力および出力です。

### 7.3.7 モーター制御入力オプション

MCT8329A は、モーターを制御するための 3 つの方法を備えています。

1. 速度制御: 速度制御モードでは、入力リファレンスに応じた閉ループ PI 制御を使ってモーター速度が制御されます。
2. 電力制御: 電力制御モードでは、入力リファレンスに応じた閉ループ PI 制御を使ってインバータ出力段の DC 入力電力が制御されます。
3. 電圧制御: 電圧制御モードでは、入力リファレンスに応じてモーターの印加電圧が制御されます。

MCT8329A は、モーターのリファレンス入力を直接制御するための 4 つの方法を備えています。リファレンスの制御方法は **SPD\_CTRL\_MODE** によって設定されます。

リファレンス (速度、電力、電圧) 入力コマンドは、次の 4 つの方法のいずれかで制御できます。

- SPEED/WAKE ピンの PWM 入力信号のデューティ・サイクルを変化させることで制御
- SPEED/WAKE ピンの周波数を変化させることで制御
- SPEED/WAKE ピンまたは DACOUT/SOx/SPEED\_ANA ピンのアナログ入力信号の振幅を変化させることで制御
- SPEED\_CTRL を設定することで、I<sup>2</sup>C を介して制御

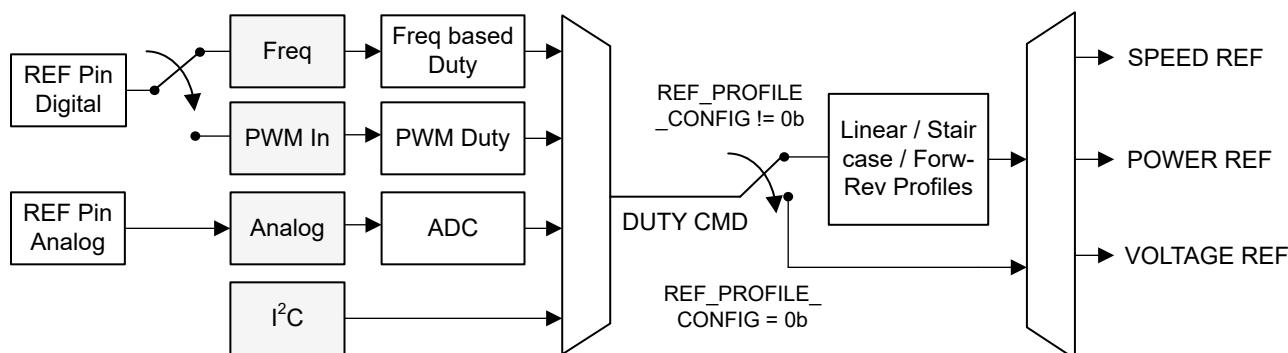


図 7-7. リファレンス入力コマンドの多重化

図 7-7 に、リファレンス (SPEED/WAKE または DACOUT/SOx/SPEED\_ANA) ピン入力 (または I<sup>2</sup>C による入力) から出力リファレンスまでの信号路を示します。リファレンス・ピンの最大分解能の値を DUTY CMD として使って、速度、電力、電圧リファレンスを求めるすることができます。速度、電力、電圧リファレンスを求める前に、各種プロファイル (リニア、階段、双方向) を挿入することもできます。その選択は、REF\_PROFILE\_CONFIG を設定することで行うことができます。

#### 7.3.7.1 アナログ・モードのモーター制御

アナログ入力方式のモーター制御は、SPD\_CTRL\_MODE を 00b に設定することで有効化できます。このモードでは、デューティ・コマンド (DUTY CMD) は、SPEED/WAKE ピンのアナログ電圧入力 ( $V_{SPEED}$ ) または DACOUT/SOx/SPEED\_ANA ピン (DAC\_SOX\_ANA\_CONFIG によって設定可能)  $V_{SPEED}$  によって変化します。 $0 < V_{SPEED} < V_{EN\_SB}$  の場合、DUTY CMD は 0 に設定され、モーターは停止します。 $V_{EN\_SB} < V_{SPEED} < V_{ANA\_FS}$  の場合、DUTY CMD は  $V_{SPEED}$  に対して直線的に変化します (図 7-8 を参照)。 $V_{SPEED} > V_{ANA\_FS}$  の場合、DUTY CMD は 100% にクランプされます。

アナログ制御入力として DACOUT/SOx/SPEED\_ANA ピンを使用すると、スリープまたはスタンバイの開始 / 終了を制御するために SLEEP/WAKE ピンを独立して使用できます (表 7-3 を参照)。

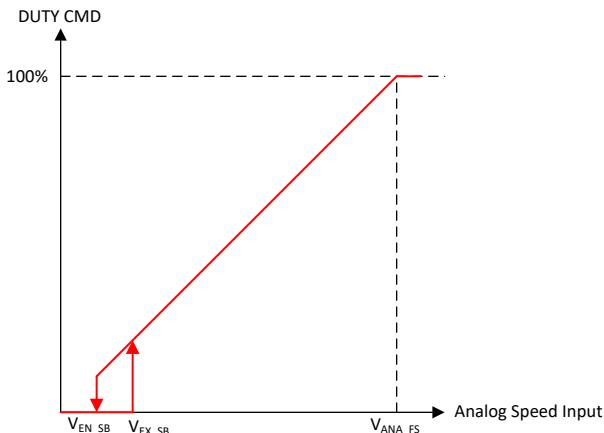


図 7-8. アナログ・モード速度制御

#### 7.3.7.2 PWM モード・モーター制御

PWM 方式の速度制御は、SPD\_CTRL\_MODE を 01b に設定することで有効化できます。このモードでは、SPEED/WAKE ピンに印加される PWM デューティ・サイクルが 0 から 100% に変化し、印加される PWM デューティ・サイクルに応じて、デューティ・コマンド (DUTY CMD) が直線的に変化します。SPEED ピンの PWM 信号が  $t_{EN\_SB\_PWM}$  よりも長い間  $V_{IL}$  を下回ると、DUTY CMD は 0 に設定され、モーターは停止します。SPEED ピンに印加される PWM 入力信号の周波数は  $f_{PWM}$  として定義され、この周波数の範囲は SPD\_PWM\_RANGE\_SELECT によって設定できます。

注

$f_{PWM}$  は、モーター速度を制御するために本デバイスが SPEED/WAKE ピンで受け取ることができる PWM 信号の周波数です。この値は、モーター位相に印加される PWM 出力周波数とは一致しません。PWM 出力周波数は PWM\_FREQ\_OUT によって設定できます (セクション 7.3.14 を参照)。

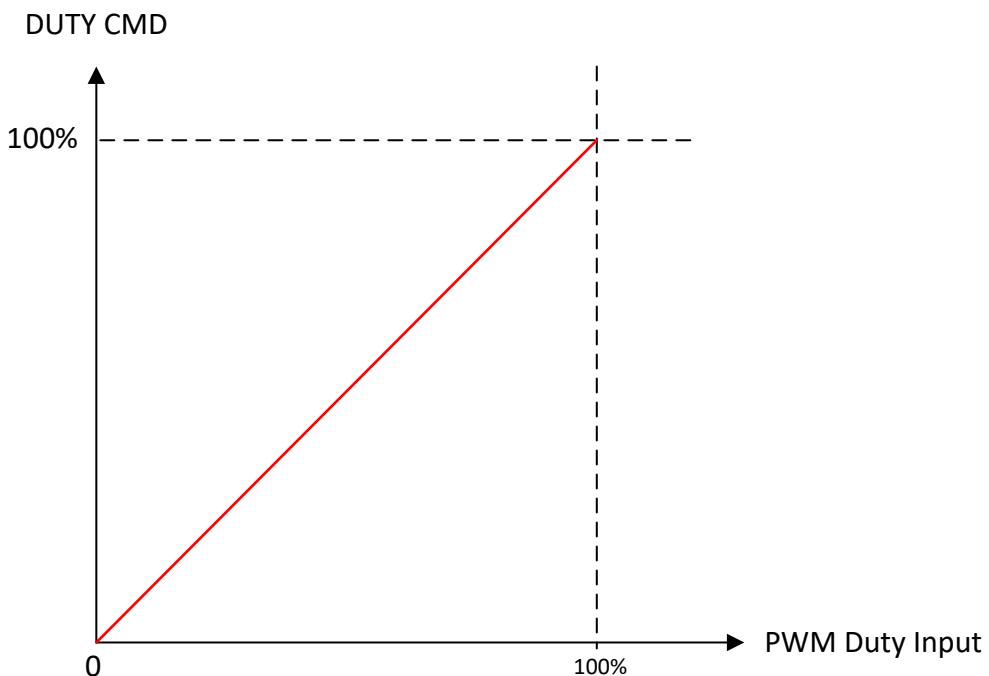


図 7-9. PWM モード速度制御

### 7.3.7.3 周波数モード・モーター制御

周波数方式の速度制御は、SPD\_CTRL\_MODE を 11b に設定することで有効化されます。このモードでは、SPEED/WAKE ピンの方形波入力の周波数の関数 (式 5) として、デューティ・コマンドは直線的に変化します。入力周波数が INPUT\_MAX\_FREQUENCY を上回ると、デューティ・コマンドは 100% にクランプされます。SPEED ピンの周波数信号が  $t_{EN\_SB\_FREQ}$  より長い間  $V_{IL}$  未満にとどまつた場合、デューティ・コマンドは 0 に設定され、モーターは停止します。

$$\text{デューティ・コマンド} = (\text{SPEED ピンの周波数}) / \text{INPUT\_MAX\_FREQUENCY} * 100 \quad (5)$$

### 7.3.7.4 I<sup>2</sup>C 方式のモーター制御

SPD\_CTRL\_MODE を 10b に設定することで、I<sup>2</sup>C 方式のシリアル・インターフェイスを使って速度を制御できます。このモードでは、デューティ・コマンドを SPEED\_CTRL に直接書き込むことができます。スリープの開始と終了は SLEEP/WAKE によって制御されます (表 7-3 を参照)。

### 7.3.7.5 入力制御信号プロファイル

MCT8329A は、各種エンドユーザー・アプリケーションに対応するため、制御リファレンス信号を入力するための 3 種類のプロファイル (リニア、階段、双方向) をサポートしています。入力制御リファレンス信号には、CLOSED\_LOOP\_MODE と CONST\_POWER\_MODE による設定に従って、モーター速度、DC 入力電力、モーター電圧 (モーター PWM デューティ・サイクル) のいずれかを使うことができます。REF\_PROFILE\_CONFIG によって、各種プロファイルを設定できます。REF\_PROFILE\_CONFIG が 00b に設定されている場合、プロファイルは適用されず、入力リファレンスはセクション 7.3.7.6 に示すデューティ・コマンドと同じになります。

速度制御モードでは、プロファイル出力 (REF\_X) は最大速度のパーセンテージ (MAX\_SPEED によって設定) に相当します (式 6 を参照)。電力制御モードでは、プロファイル出力 (REF\_X) は最大電力のパーセンテージ (MAX\_POWER によって設定) に相当します (式 7 を参照)。電圧制御モードでは、REF\_X は、モーターに印加される電圧の PWM デューティ・サイクルのパーセンテージに相当します。

$$\text{SPEED REF(Hz)} = \frac{\text{REF\_X}}{255} \times \text{Maximum Speed (Hz)} \quad (6)$$

$$\text{POWER REF(W)} = \frac{\text{REF\_X}}{255} \times \text{Maximum Power (W)} \quad (7)$$

#### 7.3.7.5.1 リニア制御プロファイル

##### 注

すべての種類の制御プロファイルについて、デューティ・コマンド = 0 にすると、基準プロファイル・レジスタの設定に関係なくモーターは停止します。

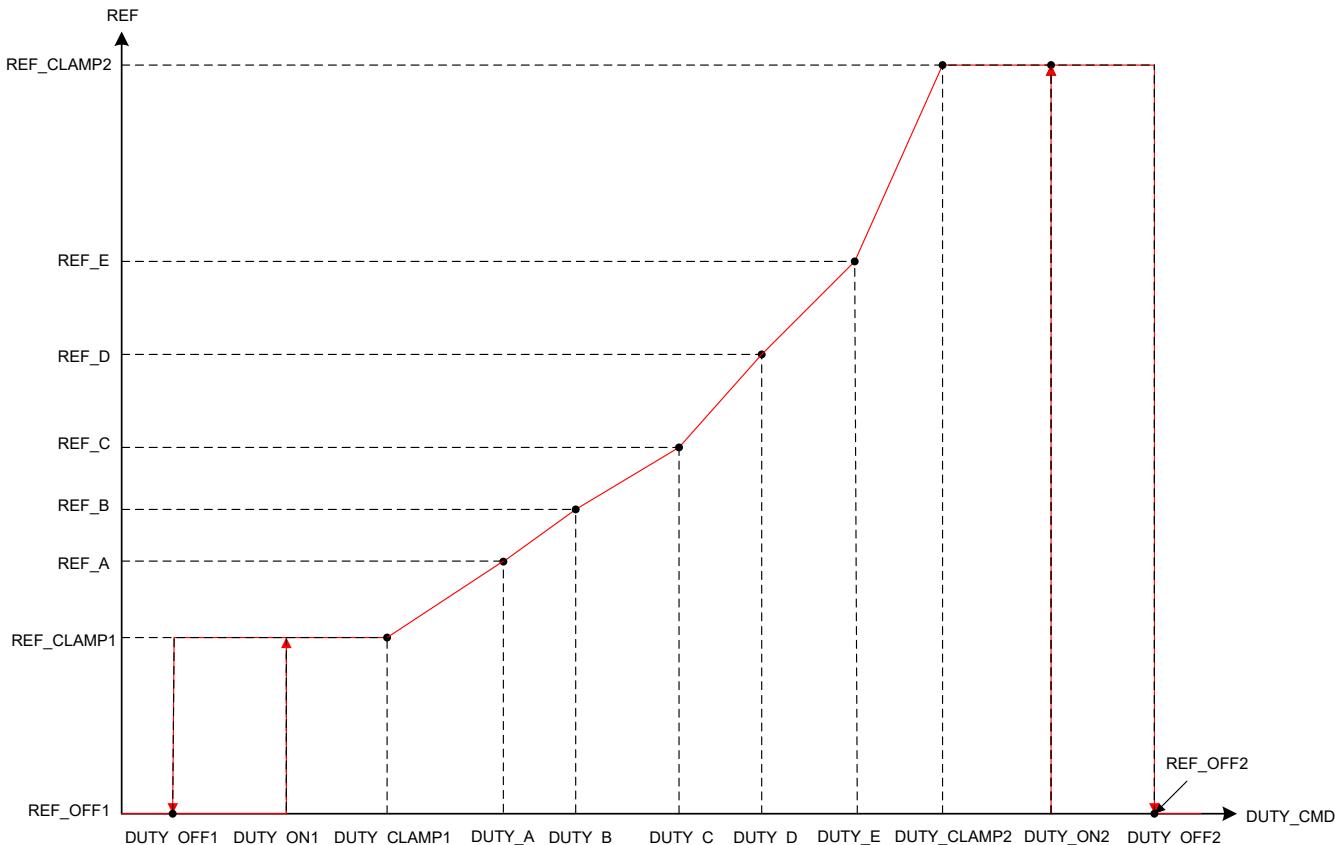


図 7-10. リニア制御プロファイル

リニア制御プロファイルは、REF\_PROFILE\_CONFIG を 01b に設定することで有効化できます。リニア・プロファイルは、DUTY\_x と REF\_x の組み合わせによって設定できる各種スロープで REF\_CLAMP1 と REF\_CLAMP2 の間を直線的に変化する入力制御リファレンスを特長としています。

- DUTY\_OFF1 は、それを下回るとリファレンスが REF\_OFF1 になるデューティ・コマンドを設定します。
- DUTY\_OFF1 と DUTY\_ON1 は、リファレンス制御入力 REF\_CLAMP1 および REF\_OFF1 間を遷移する際のヒステリシスを設定します (図 7-10 を参照)。
- DUTY\_CLAMP1 は、そこまでリファレンスが一定の値 (REF\_CLAMP1) に維持されるデューティ・コマンドを設定します。DUTY\_CLAMP1 は、DUTY\_OFF1 と DUTY\_A の間の任意の位置に配置できます。
- DUTY\_A は、リファレンス REF\_A のデューティ・コマンドを設定します。DUTY\_CLAMP1 と DUTY\_A の間で、リファレンスは REF\_CLAMP1 から REF\_A まで直線的に変化します DUTY\_A から DUTY\_E は、図 7-10 と同じ順序である必要があります。
- DUTY\_B は、リファレンス REF\_B のデューティ・コマンドを設定します。このリファレンスは、DUTY\_A と DUTY\_B の間を直線的に変化します。
- DUTY\_C は、リファレンス REF\_C のデューティ・コマンドを設定します。このリファレンスは、DUTY\_B と DUTY\_C の間を直線的に変化します。
- DUTY\_D は、リファレンス REF\_D のデューティ・コマンドを設定します。このリファレンスは、DUTY\_C と DUTY\_D の間を直線的に変化します。
- DUTY\_E は、リファレンス REF\_E のデューティ・コマンドを設定します。このリファレンスは、DUTY\_D と DUTY\_E の間を直線的に変化します。
- DUTY\_CLAMP2 は、それを上回るとリファレンスが一定 (REF\_CLAMP2) に維持されるデューティ・コマンドを設定します。REF\_CLAMP2 は、DUTY\_CLAMP2 と DUTY\_OFF2 の間のこの一定のリファレンスを設定します。このリファレンスは、DUTY\_E と DUTY\_CLAMP2 の間を直線的に変化します。DUTY\_CLAMP2 は、DUTY\_E と DUTY\_OFF2 の間の任意の位置に配置できます。

- DUTY\_OFF2 と DUTY\_ON2 は、リファレンス制御入力 REF\_CLAMP2 および REF\_OFF2 間を遷移する際のヒステリシスを設定します (図 7-10 を参照)。
- DUTY\_OFF2 は、それを上回るとリファレンスが REF\_CLAMP2 から REF\_OFF2 まで変化するデューティ・コマンドを設定します。

#### 7.3.7.5.2 階段制御プロファイル

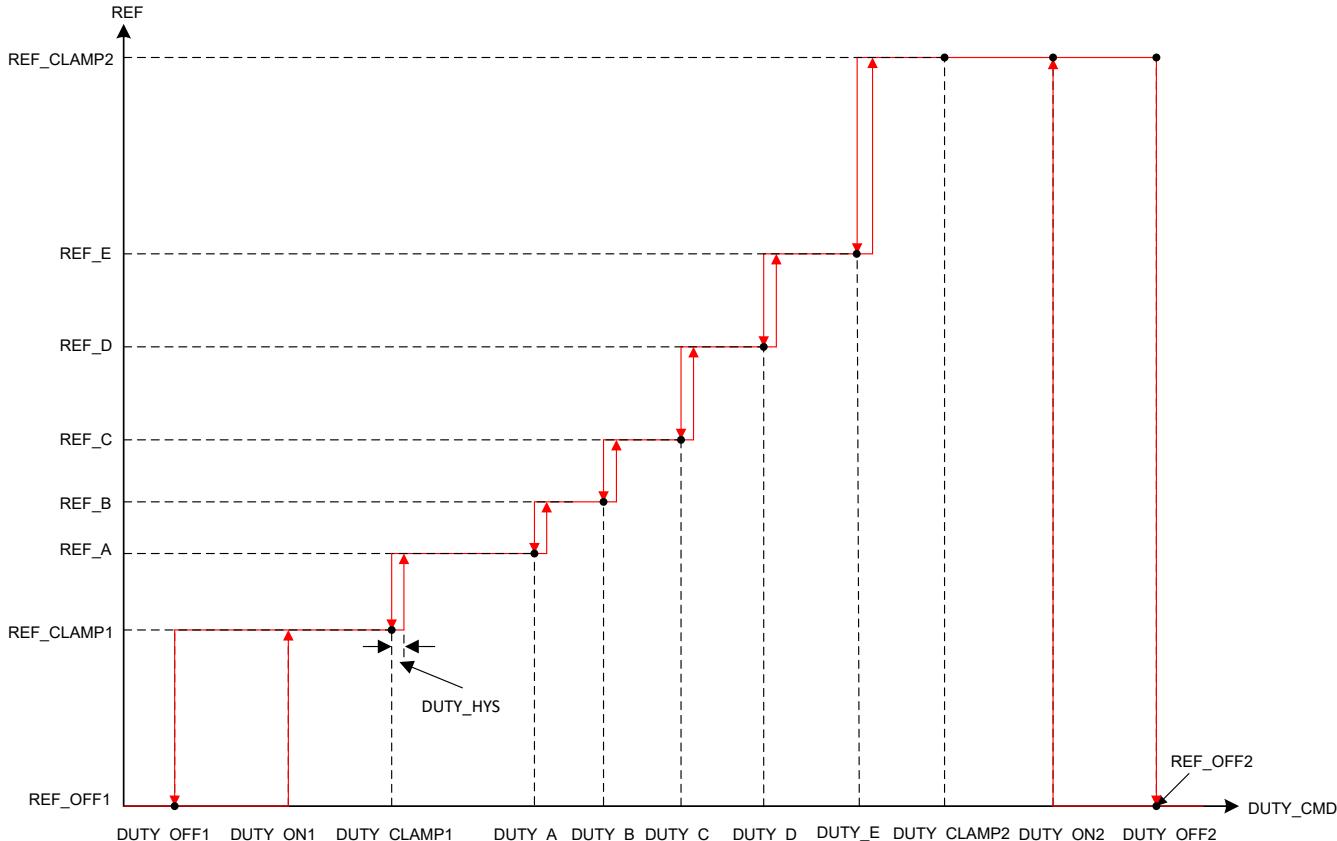


図 7-11. 階段制御プロファイル

階段制御プロファイルは、REF\_PROFILE\_CONFIG を 10b に設定することで有効化できます。階段プロファイルは、DUTY\_x と REF\_x を設定することで、入力制御リファレンスが REF\_CLAMP1 と REF\_CLAMP2 の間を階段状に変化することを特長としています。

- DUTY\_OFF1 は、それを下回るとリファレンスが REF\_OFF1 になるデューティ・コマンドを設定します。
- DUTY\_OFF1 と DUTY\_ON1 は、リファレンス制御入力 REF\_CLAMP1 および REF\_OFF1 間を遷移する際のヒステリシスを設定します (図 7-11 を参照)。
- DUTY\_CLAMP1 は、そこまでリファレンスが一定に維持されるデューティ・コマンドを設定します。REF\_CLAMP1 は、DUTY\_OFF1 と DUTY\_CLAMP1 の間のこの一定のリファレンスを設定します。DUTY\_CLAMP1 は、DUTY\_OFF1 と DUTY\_A の間の任意の位置に配置できます。
- DUTY\_A は、リファレンス REF\_A のデューティ・コマンドを設定します。このリファレンスは、DUTY\_CLAMP1 において REF\_CLAMP1 から REF\_A に階段的に変化します。DUTY\_A から DUTY\_E は、図 7-11 と同じ順序である必要があります。
- DUTY\_B は、リファレンス REF\_B のデューティ・コマンドを設定します。このリファレンスは、DUTY\_A において REF\_A から REF\_B に階段的に変化します。
- DUTY\_C は、リファレンス REF\_C のデューティ・コマンドを設定します。このリファレンスは、DUTY\_B において REF\_B から REF\_C に階段的に変化します。
- DUTY\_D は、リファレンス REF\_D のデューティ・コマンドを設定します。このリファレンスは、DUTY\_C において REF\_C から REF\_D に階段的に変化します。

- DUTY\_E は、リファレンス REF\_E のデューティ・コマンドを設定します。このリファレンスは、DUTY\_D において REF\_D から REF\_E に階段的に変化します。
- DUTY\_CLAMP2 は、それを上回るとリファレンスが一定 (REF\_CLAMP2) に維持されるデューティ・コマンドを設定します。REF\_CLAMP2 は、DUTY\_CLAMP2 と DUTY\_OFF2 の間のこの一定のリファレンスを設定します。このリファレンスは、DUTY\_E において REF\_E から REF\_CLAMP2 に階段的に変化します。DUTY\_CLAMP2 は、DUTY\_E と DUTY\_OFF2 の間の任意の位置に配置できます。
- DUTY\_OFF2 と DUTY\_ON2 は、リファレンス制御入力 REF\_CLAMP2 および REF\_OFF2 間を遷移する際のヒステリシスを設定します (図 7-11 を参照)。
- DUTY\_OFF2 は、それを上回るとリファレンスが REF\_CLAMP2 から REF\_OFF2 まで変化するデューティ・コマンドを設定します。
- DUTY\_HYS は、DUTY\_CLAMP1、DUTY\_A、DUTY\_E での各階段的変化時のヒステリシスを設定します。

#### 7.3.7.5.3 双方向プロファイル

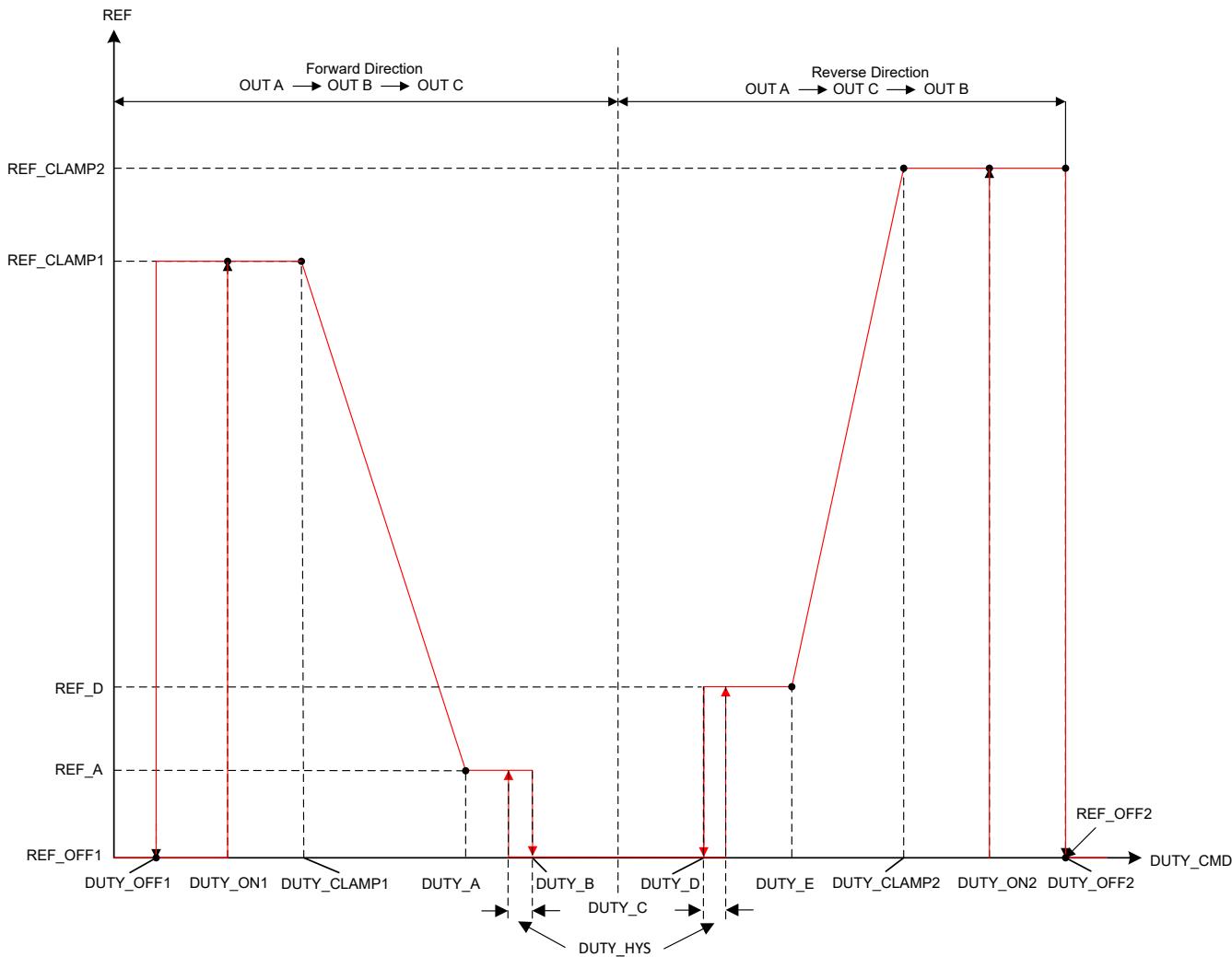


図 7-12. 双方向制御プロファイル

双方向制御プロファイルは、REF\_PROFILE\_CONFIG を 11b に設定することで有効化できます。双方向プロファイルは、デューティ・コマンドの調整によって方向を変える機能を持っています。DUTY\_C は、そこで方向が変わるデューティ・コマンドを設定します。双方向速度プロファイルを使うと、個別の信号を使わなくてもモーターの方向を制御できます。

注

DIR ピンと DIR\_INPUT ビットによる方向変更機能は、双方向プロファイル・モードでは無効化されます。

- DUTY\_OFF1 は、それを下回るとリファレンスが REF\_OFF1 になるデューティ・コマンドを設定します。
- DUTY\_OFF1 と DUTY\_ON1 は、リファレンス制御入力 REF\_CLAMP1 および REF\_OFF1 間を遷移する際のヒステリシスを設定します (図 7-12 を参照)。
- DUTY\_CLAMP1 は、そこまでリファレンスが一定に維持されるデューティ・コマンドを設定します。REF\_CLAMP1 は、DUTY\_OFF1 と DUTY\_CLAMP1 の間のこの一定のリファレンスを設定します。DUTY\_CLAMP1 は、DUTY\_OFF1 と DUTY\_A の間の任意の位置に配置できます。
- DUTY\_A は、リファレンス REF\_A のデューティ・コマンドを設定します。このリファレンスは、DUTY\_CLAMP1 と DUTY\_A の間を直線的に変化します。DUTY\_A から DUTY\_E は、図 7-12 と同じ順序である必要があります。
- DUTY\_B は、それを上回ると MCT8329A がオフ状態になるデューティ・コマンドを設定します。このリファレンスは、DUTY\_A と DUTY\_B の間で一定 (REF\_A) に維持されます。
- DUTY\_C は、そこで方向が変わるデューティ・コマンドを設定します。
- DUTY\_D は、それを上回ると MCT8329A が逆方向の動作状態に入るデューティ・コマンドを設定します。REF\_D は、DUTY\_D と DUTY\_E の間の一定のリファレンスを設定します。
- DUTY\_E は、それを上回るとリファレンスが DUTY\_E と DUTY\_CLAMP2 の間を直線的に変化するデューティ・コマンドを設定します。
- DUTY\_CLAMP2 は、それを上回るとリファレンスが一定 (REF\_CLAMP2) に維持されるデューティ・コマンドを設定します。REF\_CLAMP2 は、DUTY\_CLAMP2 と DUTY\_OFF2 の間のこの一定のリファレンスを設定します。DUTY\_CLAMP2 は、DUTY\_E と DUTY\_OFF2 の間の任意の位置に配置できます。
- DUTY\_OFF2 と DUTY\_ON2 は、リファレンス制御入力 REF\_CLAMP2 および REF\_OFF2 間を遷移する際のヒステリシスを設定します (図 7-12 を参照)。
- DUTY\_OFF2 は、それを上回るとリファレンスが REF\_CLAMP2 から REF\_OFF2 まで逆方向に変化するデューティ・コマンドを設定します。
- DUTY\_HYS は、DUTY\_B と DUTY\_D で階段的に変化する際のヒステリシスを設定します。

### 7.3.7.6 プロファイルを使わない制御入力の伝達関数

入力制御信号には、CLOSED\_LOOP\_MODE および CONST\_POWER\_MODE ビットによる設定に従って、モーター速度、DC 入力電力、モーター電圧 (モーター PWM デューティ・サイクル) のいずれかを使うことができます。

#### 速度入力の伝達関数

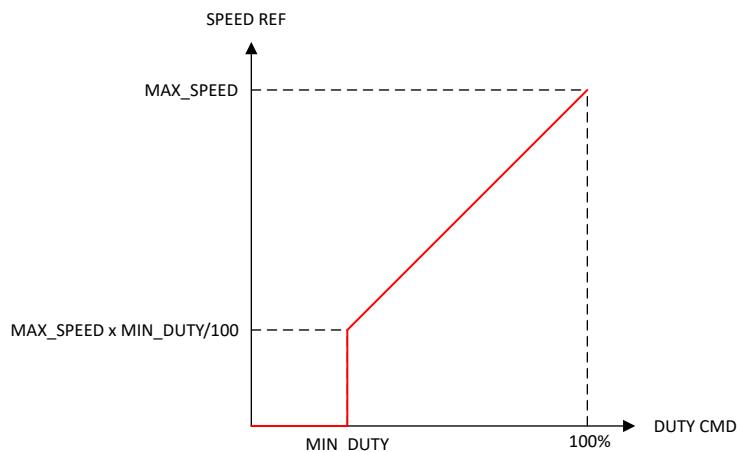


図 7-13. 速度入力の伝達関数

図 7-13 に、DUTY CMD と SPEED REF との関係を示します。速度ループが有効化されている場合、DUTY CMD は SPEED REF (単位:Hz) を設定します。MAX\_SPEED は、100% の DUTY CMD での SPEED REF を設定します。

MIN\_DUTY は、SPEED REF の最小値 (MIN\_DUTY x MAX\_SPEED) を設定します。MAX\_SPEED が 0 に設定されると、SPEED REF は (DUTY CMD に関係なく) 0 にクランプされ、モーターは停止状態になります。

### 電力入力の伝達関数

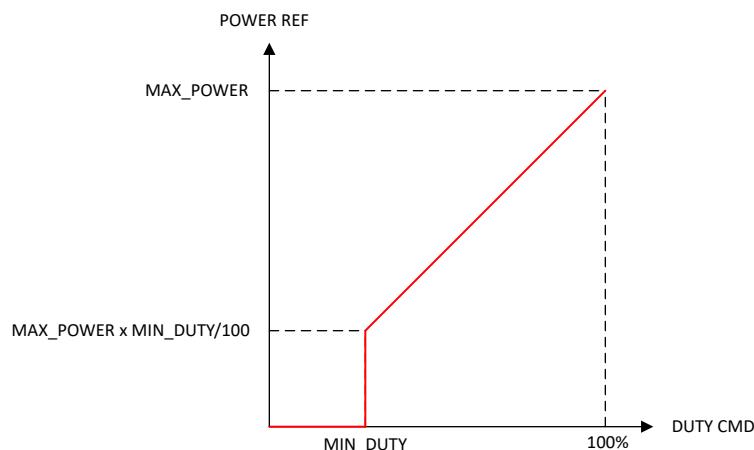


図 7-14. 電力入力の伝達関数

図 7-14 に、DUTY CMD と POWER REF との関係を示します。電力ループが有効化されている場合、DUTY CMD は POWER REF (単位:ワット) を設定します。MAX\_POWER は 100% の DUTY CMD で POWER REF を設定します。MIN\_DUTY は POWER REF の最小値 (MIN\_DUTY x MAX\_POWER) を設定します。MAX\_POWER が 0 に設定されると、POWER REF は (DUTY CMD に関係なく) 0 にクランプされ、モーターは停止状態になります。

### 電圧入力の伝達関数

電圧制御モードでは、モーターに印加される位相電圧は DUTY CMD に比例します (MIN\_DUTY から 100% までの PWM デューティがモーターに印加されます)。DUTY CMD が MIN\_DUTY より小さい場合、デューティ・サイクルを 0 にすることで、モーターに印加される電圧は 0 にクランプされます。

#### 7.3.8 異なる初期条件でのモーターの起動

MCT8329A が起動プロセスを開始する際、モーターは 3 つの状態のいずれかになります。モーターの状態は、停止、正方向の回転、逆方向の回転のいずれかです。MCT8329A は、これらのすべての状態で確実にモーターを起動できるように、各種機能を備えています。図 7-15 に、モーターの 3 つの初期状態のそれぞれのモーター起動フローを示します。

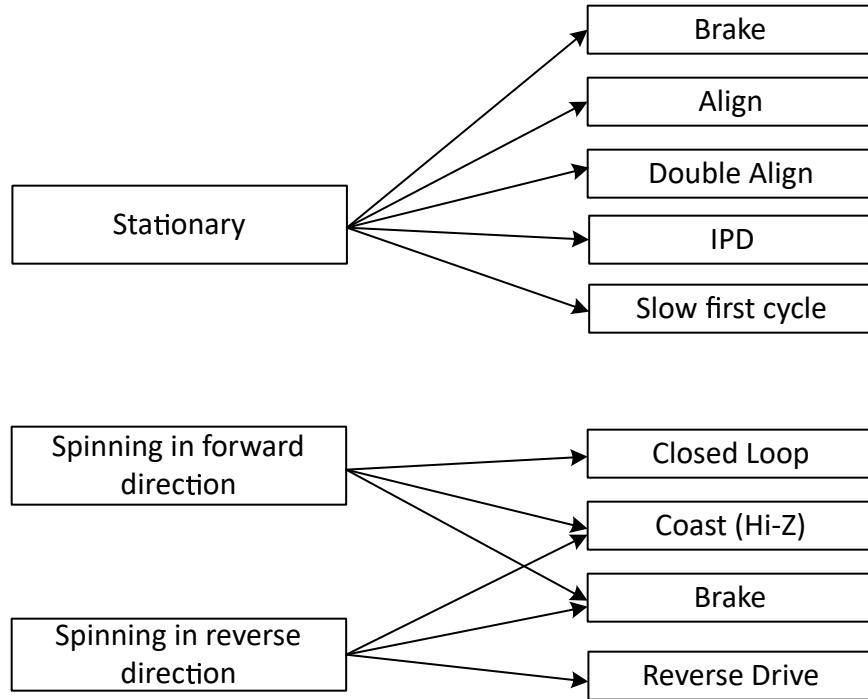


図 7-15. 異なる初期条件でのモーターの起動

注

「正方向」とは「命令された方向と同じ方向に回転すること」を意味し、「逆方向」とは「命令された方向と反対方向に回転すること」を意味します。

#### 7.3.8.1 ケース 1 – モーターが停止

モーターが停止している場合、モーターの位置と位相が一致するように整流を初期化する必要があります。MCT8329A は、モーター位置に対して整流ロジックを初期化し、モーターを確実に起動させるための各種機能を備えています。

- アラインおよびダブル・アライン方式では、特定のモーター位相にわたって電圧を印加することで、この位相に合わせてモーターを強制的に回転させ、モーターを強制的に整列させます。
- 初期位置検出 (IPD) は、決定論的なインダクタンス変動に基づいてモーターの位置を決定します。この変動は BLDC モーターにしばしば存在するものです。
- スロー・ファースト・サイクル方式は、電気的な 1 回転が完了するまでに、印加される整流に対して回転子の位置が整列するように、低周波数のサイクルを印加することでモーターを起動します。

MCT8329A は、上記の起動方法の 1 つを開始する前にモーターが確実に停止するように、設定可能なブレーキ機能も備えています。本デバイスは、設定された起動方法を実行した後、閉ループ加速に移行します。

#### 7.3.8.2 ケース 2 – モーターが正方向に回転

モーターが、十分な速度 (BEMF) で正方向 (命令された方向と同じ方向) に回転している場合、MCT8329A は回転するモーターに再同期し、閉ループ動作に直接移行することで整流を継続します。回転するモーターに再同期することで、ユーザーはこの初期条件において可能な限り高速な起動時間を達成できます。この再同期機能は、RESYNC\_EN によって有効化または無効化できます。MCT8329A では、再同期が無効化されている場合、モーターが惰性で回転して停止するまで待つように、またはブレーキをかけるように設定できます。モーターが回転を停止した後、モーターが停止していることを踏まえて、ケース 1 のようにモーター起動シーケンスが進行します。

#### 7.3.8.3 ケース 3 – モーターが逆方向に回転

モーターが逆方向 (命令された方向とは反対の方向) に回転している場合、MCT8329A は、方向を変え、命令された方向の目標速度リファレンスまでモーターを駆動するための各種手段を備えています。

リバース・ドライブ方式を使うと、モーターがゼロ速度まで減速するようにモーターを駆動できます。逆方向に回転している場合、モーターは最短のスピンドアップ時間を達成します。

MCT8329A では、リバース・ドライブが無効化されている場合、モーターが惰性で回転して停止するまで待つように、またはブレーキをかけるように設定できます。モーターが回転を停止した後、モーターが停止していることを踏まえて、ケース 1 のようにモーター起動シーケンスが進行します。

---

#### 注

リバース・ドライブまたはブレーキ機能を使う際は、電流が許容レベルに制限されるように、また、エネルギーが電源に逆流することで電源電圧が急激に増加しないように注意します。

---

### 7.3.9 モーターの起動シーケンス (MSS)

図 7-16 に、MCT8329A デバイスに実装されているモーター起動シーケンスを示します。

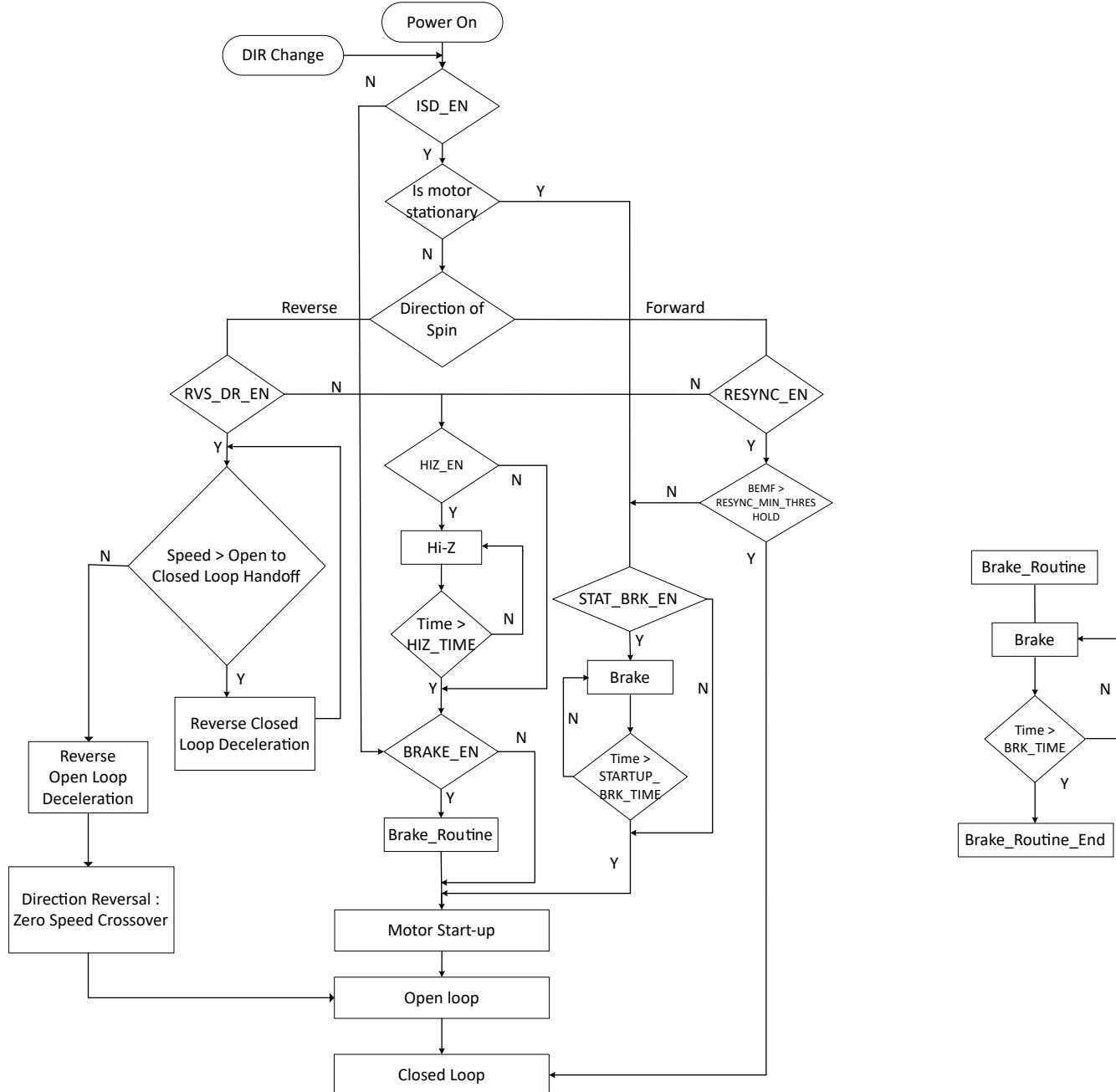


図 7-16. モーター起動フロー

#### パワーオン状態

これは、モーター起動シーケンス (MSS) の初期状態です。最初のパワーアップ時、またはスタンバイまたはスリープ・モードから MCT8329A デバイスが復帰したときは常に、MSS はこの状態で開始します。

#### DIR 変更判定

MCT8329A では、MSS の開始時に方向変更コマンドが検出された場合、ISD で検出されたモーターの方向は、命令された方向と反対であると見なされ、RVS\_DR\_EN が 1b に設定されている場合、リバース・ドライブが実行されます。

**ISD\_EN 判定**

パワーオン後、MCT8329A の MSS は、初期速度検出 (ISD) 機能が有効化されている (ISD\_EN = 1b) かどうかを調べる ISD\_EN 判定に入ります。ISD が無効化されている場合、MSS は直接 BRAKE\_EN 判定に進みます。ISD が有効化されている場合、MSS は ISD (Is Motor Stationary) 状態に進みます。

**ISD 状態**

MSS はモーターの初期条件 (速度、回転方向) を決定します (『[初期速度検出 \(ISD\)](#)』を参照)。モーターが停止している (モーター BEMF < STAT\_DETECT\_THR) と見なされた場合、MSS は STAT\_BRK\_EN 判定に進みます。モーターが停止していない場合、MSS は回転方向の検証に進みます。

**STAT\_BRK\_EN 判定**

MSS は、停止ブレーキ機能が有効化されている (STAT\_BRK\_EN = 1b) かどうかを確認します。停止ブレーキ機能が有効化されている場合、MSS は停止ブレーキ・ルーチンに進みます。停止ブレーキ機能が無効化されている場合、MSS はモーター起動状態に進みます (セクション [7.3.9.4](#) を参照)。

**停止ブレーキ・ルーチン**

停止ブレーキ・ルーチンは、モーターを起動する前に、モーターを完全に停止させるために使用できます。STARTUP\_BRK\_TIME によって設定された時間の間、3 つのローサイド・ドライバ MOSFET のすべてをターンオンさせることで、停止ブレーキが作動します。

**回転方向判定**

MSS は、モーターが正方向と逆方向のどちらで回転しているのかを判定します。モーターが正方向に回転している場合、MCT8329A は RESYNC\_EN 判定に進みます。モーターが逆方向に回転している場合、MSS は RVS\_DR\_EN 判定に進みます。

**RESYNC\_EN 判定**

RESYNC\_EN が 1b に設定されている場合、MCT8329A は BEMF > RESYNC\_MIN\_THRESHOLD 判定に進みます。RESYNC\_EN が 0b に設定されている場合、MSS は HIZ\_EN 判定に進みます。

**BEMF >**
**RESYNC\_MIN\_THRESHOLD 判定**

BEMF が RESYNC\_MIN\_THRESHOLD より大きくなるモーター速度の場合、MCT8329A は ISD 状態から得た速度および位置情報を使用して、閉ループ状態に直接遷移します (『[モーターの再同期化](#)』を参照)。BEMF が RESYNC\_MIN\_THRESHOLD より小さい場合、MCT8329A は STAT\_BRK\_EN 判定に進みます。

**RVS\_DR\_EN 判定**

MSS は、リバース・ドライブ機能が有効化されている (RVS\_DR\_EN = 1) かどうかを調べます。リバース・ドライブ機能が有効化されている場合、MSS は逆方向モーター速度の確認に遷移します。リバース・ドライブ機能が有効化されていない場合、MSS は HIZ\_EN 判定に進みます。

**「速度」>「閉ループ - 閉ループ・ハンドオフ」判定**

MSS は、MCT8329A が閉ループで減速するのに十分な逆転速度であるかどうかを確認します。速度 (逆方向) が十分上がるまで、MSS は逆方向閉ループ減速にとどまります。速度が低すぎると、MSS は逆方向閉ループ減速に遷移します。

**逆方向閉ループ、閉ループ減速、ゼロ速度クロスオーバー**

MCT8329A は逆方向で再同期し、モーター速度がハンドオフ・スレッショルドを下回るまで、閉ループでモーターを減速させます (『[リバース・ドライブ](#)』を参照)。逆方向のモーター速度が低すぎる場合、MCT8329A は閉ループに切り替わり、閉ループでモーターを減速させ、ゼロ速度に達します。次に閉ループで正方向に加速し、モーター速度が十分に上がった後、閉ループ動作に入ります。

**HIZ\_EN 判定**

MSS は、コスト (ハイ・インピーダンス) 機能が有効化されている (HIZ\_EN = 1) かどうかを確認します。コスト機能が有効化されている場合、MSS はコスト・ルーチンに進みます。コスト機能が無効化されている場合、MSS は BRAKE\_EN 判定に進みます。

**コスト (ハイ・インピーダンス) ルーチン**

本デバイスは、HIZ\_TIME によって設定された特定の時間の間、6 つの MOSFET のすべてをターンオフすることで、モーターを惰性で回転させます。

### BRAKE\_EN 判定

MSS は、ブレーキ機能が有効化されている (**BRAKE\_EN = 1**) かどうかを確認します。ブレーキ機能が有効化されている場合、MSS はブレーキ・ルーチンに進みます。ブレーキ機能が無効化されている場合、MSS はモーター起動状態に進みます (セクション 7.3.9.4 を参照)。

### ブレーキ・ルーチン

ブレーキは、**BRK\_MODE** 設定に基づいてハイサイドとローサイドのどちらかの MOSFET を使って作動します。

### 閉ループ状態

この状態では、MCT8329A は台形波制御を使ってモーターを駆動します。

#### 7.3.9.1 初期速度検出 (ISD)

ISD 機能は、モーターの初期状態を識別するために使われ、**ISD\_EN** を **1b** に設定することで有効化されます。最初の速度、位置、方向は、内蔵 ADC を使って位相電圧をサンプリングすることで判断されます。ISD は、**ISD\_EN** を **0b** に設定することで無効化できます。この機能が無効化 (**ISD\_EN** が **0b** に設定) されている場合、MCT8329A は初期速度検出機能を実行せず、ブレーキ・ルーチン (**BRAKE\_EN**) が有効化されているかどうかの確認に進みます。

#### 7.3.9.2 モーターの再同期化

モーター再同期機能は、ISD 機能と再同期機能がどちらも有効化されており、かつモーターの初期状態が正方向 (命令された方向と同じ方向) の回転であると本デバイスが判断した場合に機能します。ISD 中に測定された速度と位置の情報は、MCT8329A の駆動状態を初期化するために使われます (初期化された駆動状態は閉ループ状態に直接遷移でき、モーターを停止させる必要はありません)。MCT8329A のモーター再同期機能は **RESYNC\_EN** ビットによって有効化 / 無効化できます。モーター再同期機能が無効化されている場合、本デバイスはモーター・コースト (ハイ・インピーダンス) ルーチンが有効化されているかどうかの確認に進みます。

#### 7.3.9.3 リバース・ドライブ

**ISD\_EN** と **RVS\_DR\_EN** の両方が **1b** に設定されており、かつモーターの回転方向が、命令された方向と反対であると ISD が判断した場合、MCT8329A はリバース・ドライブ機能を使ってモーターの回転方向を変更します。リバース・ドライブは、逆方向でのモーター速度との同期、ゼロ速度までの逆方向のモーター減速、方向転換、本デバイスが正方向の閉ループに遷移するまでの正方向 (命令された方向) の開ループ加速から成ります (図 7-17 を参照)。開ループ - 閉ループ・ハンドオフ・スレッショルド (**OPN\_CL\_HANDOFF\_THR**)、開ループ加速度 (**OL\_ACC\_A1**, **OL\_ACC\_A2**)、開ループ電流制限値 (**OL\_ILIMIT**) に関して、MCT8329A は正方向と逆方向で同じパラメータ値を使います。

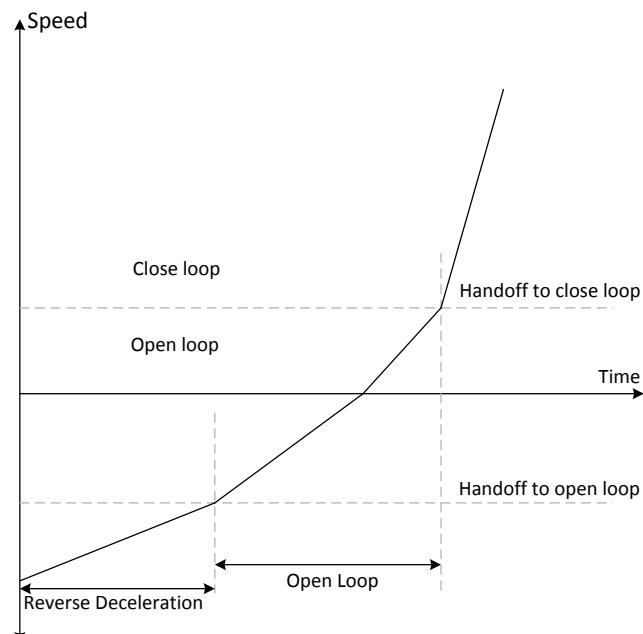


図 7-17. リバース・ドライブ機能

### 7.3.9.4 モーター起動

停止位置からモーターを起動するために各種の機能が備わっており、これらの機能の選択は **MTR\_STARTUP** によって設定できます。アラインおよびダブル・アライン・モードでは、DC 電流の注入によって、モーターは既知の位置に整列します。IPD モードでは、6 つの異なる高周波数パルスを印加することで、回転子の位置が推定されます。スロー・ファースト・サイクル・モードでは、低周波数のサイクルを印加することで、モーターが起動されます。

#### 7.3.9.4.1 アライン

アラインは、**MTR\_STARTUP** を 00b に設定することで有効化されます。MCT8329A は、特定の位相パターン (位相 C のハイサイド FET と位相 B のローサイド FET がオン) を使用して DC 電流 (**ALIGN\_TIME** によって設定された特定の時間の間流れます) を注入することで、モーターを整列させます。

アライン中のデューティ・サイクルは、**ALIGN\_DUTY** によって設定されます。MCT8329A では、アライン中の電流制限値は、**ALIGN\_CURR\_THR** と **CBC\_ILIMIT** によって設定されます。

アライン中に位相電流が急速に変化すると、駆動トルクが急激に変化し、音響ノイズが発生する可能性があります。これを回避するため、MCT8329A は、**ALIGN\_RAMP\_RATE** によって設定された構成可能なレートで、デューティ・サイクルを 0 から **ALIGN\_DUTY** まで増加させます。アライン・ルーチンの終了時に、モーターは既知の位置に整列します。

#### 7.3.9.4.2 ダブル・アライン

ダブル・アラインは、**MTR\_STARTUP** を 01b に設定することで有効化されます。回転子の初期位置が、適用された位相パターンに対して  $180^\circ$  位相がずれている場合、シングル・アラインは頼りになりません。この場合、シングル・アラインを使うと起動に失敗する可能性があります。アライン方式の起動の信頼性を高めるため、MCT8329A ではダブル・アライン起動機能を選択できます。ダブル・アライン起動では、MCT8329A は、第 1 のアラインの位相パターンに対して命令された方向に  $60^\circ$  ずれた第 2 のアラインの位相パターンを使用します。ダブル・アラインでは、アライン時間、電流制限、ランプ・レートなどの関連パラメータは、シングル・アラインで使われるものと同じです。初期の回転子位置に関係なく、モーターが既知の位置に確実に整列するように、2 つの異なる位相パターンが同じパラメータを使って連続して適用されます。

#### 7.3.9.4.3 初期位置検出 (IPD)

初期位置検出 (IPD) は、**MTR\_STARTUP** を 10b に設定することで有効化できます。IPD では、モーター・インダクタンスの空間的変動を利用してモーターの初期位置を決定するために誘導検出方式が使われます。

アラインまたはダブル・アラインを行うと、開ループ加速を開始する前に、モーターが逆方向に回転する可能性があります。IPD は、モーターの逆回転が許されないアプリケーションでも使用できます。IPD は、モーターが整流に整列するのを待たないため、より速いモーター起動シーケンスを実現できます。IPD は、モーターのインダクタンスが位置の関数として変化する場合にうまく機能します。IPD は、モーターにパルス電流を印加することで動作するため、音響ノイズが発生する可能性があります。特定のアプリケーションでは、最適な起動方法を決定する際にこのことを考慮する必要があります。

##### 7.3.9.4.3.1 IPD の動作

IPD は、BC → CB → AB → BA → CA → AC のシーケンスに従って 6 種類の位相パターンを順に印加することで動作します (図 7-18 を参照)。IPD\_CURR\_THR によって設定されたスレッショルドに電流が達すると、MCT8329A は特定の位相パターンの駆動を停止し、特定の位相パターンが適用されたときからその電流スレッショルドに達するまでにかかった時間を測定します。このようにして、6 つの位相パターンのすべてについて、IPD\_CURR\_THR に達するのに要した時間が測定されます (この時間は、モーター巻線のインダクタンスの関数として変化します)。時間が最も短い状態は、インダクタンスが最小である状態を表します。インダクタンスが最小になるのは、モーターの N 極が、この特定の駆動状態に整列されている場合です。

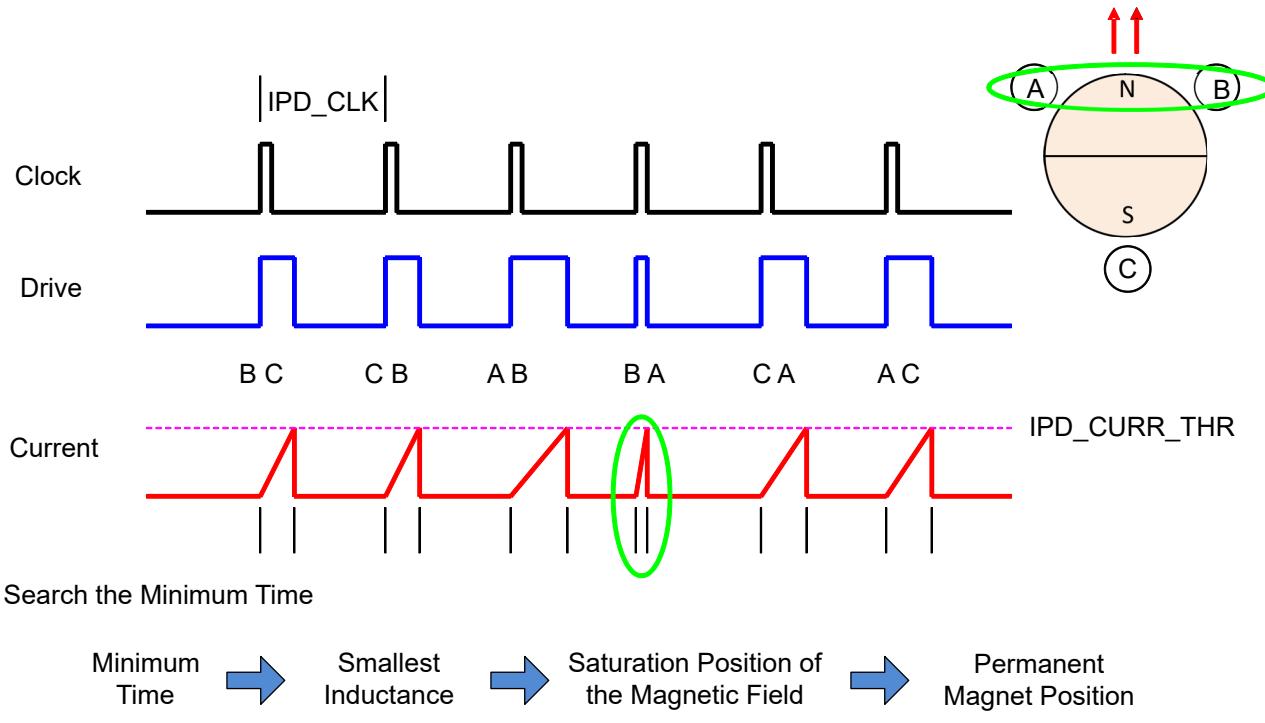


図 7-18. IPD の機能

#### 7.3.9.4.3.2 IPD 解放

IPD 解放ではハイ・インピーダンス・モードを使います。このモードでは、ハイサイド MOSFET (HSA) とローサイド MOSFET (LSC) がどちらもターンオフし、電流はボディ・ダイオードを通って電源に還流されます (図 7-19 を参照)。

IPD 解放中のハイ・インピーダンス・モードでは、モーターの DC 電源電圧 VM ( $V_{PVDD}$ ) が上昇する可能性があります。クランプ回路の追加と、エネルギーを吸収するのに十分な  $V_{PVDD}$  - GND 間容量の追加を選択することで、この問題を管理する必要があります。

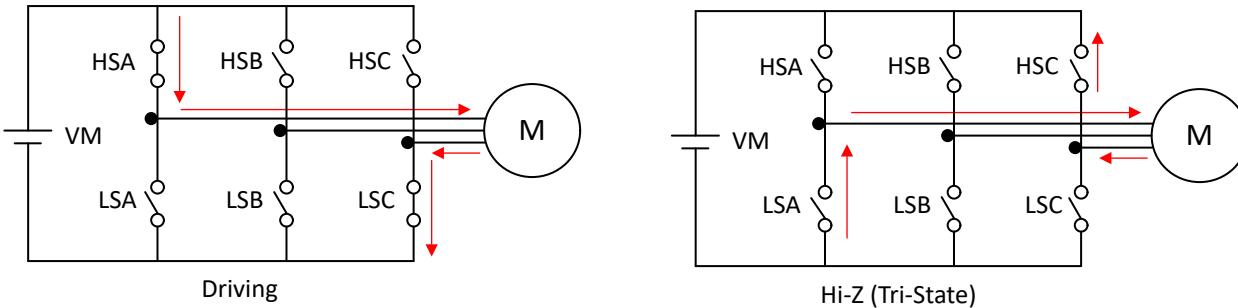


図 7-19. IPD 解放ハイ・インピーダンス・モード

#### 7.3.9.4.3.3 IPD アドバンス角度

初期位置が検出された後、MCT8329A は、IPD\_ADV\_ANGLE で指定された角度で、開ループでモーターを駆動し始めます。

駆動角を  $0^\circ$ ~ $180^\circ$  の任意の位置に進めると、正のトルクが得られます。駆動角度を  $90^\circ$  進めると、最大の初期トルクが得られます。最初から最大トルクを加えると、回転子の加速がぎくしゃくする可能性があります。アプリケーションで滑らかな加速が得られるように IPD\_ADV\_ANGLE を選択します (図 7-20 を参照)。

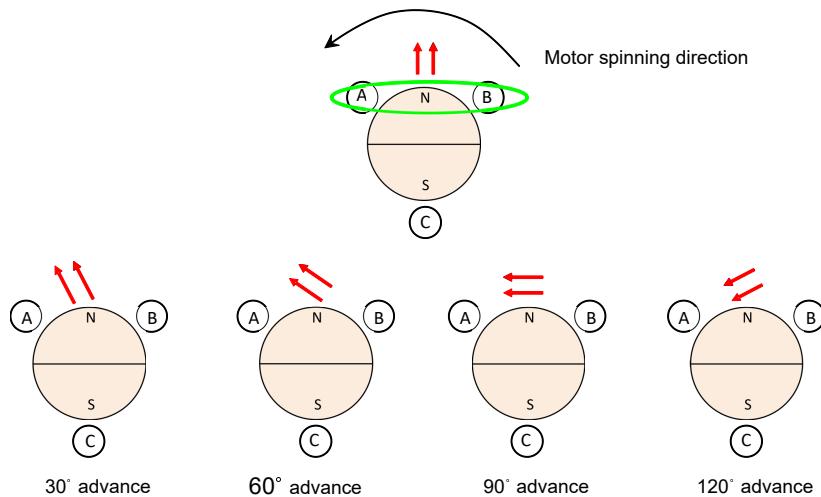


図 7-20. IPD アドバンス角度

#### 7.3.9.4.4 スロー・ファースト・サイクル起動

MTR\_STARTUP を 11b に設定することで、スロー・ファースト・サイクル起動が有効化されます。スロー・ファースト・サイクル起動では、MCT8329A は、SLOW\_FIRST\_CYCLE\_FREQ によって設定された周波数でモーターの整流を開始します。設定された周波数は最初のサイクルでのみ使用され、その後モーター整流は、開ループ加速度係数 A1 および A2 によって設定された加速プロファイルに従います。スロー・ファースト・サイクルの周波数は、モーターが整流シーケンスと同期できるように、十分低く設定する必要があります。このモードではアライン時間を大幅に短縮できるため、高速起動が求められる場合に役立ちます。

#### 7.3.9.4.5 開ループ

アライン、ダブル・アライン、IPD、スロー・ファースト・サイクルのいずれかでモーター位置の初期化が完了すると、MCT8329A は開ループでモーターを加速し始めます。開ループ中、電流をレギュレートするため、固定デューティ・サイクルが適用され、サイクル単位の電流制限機能が使用されます。

MCT8329A では、開ループ電流制限スレッショルドは OL\_ILIMIT\_CONFIG によって選択され、OL\_ILIMIT\_CONFIG の設定に基づいて CBC\_ILIMIT と OL\_ILIMIT のどちらかによって設定されます。開ループ・デューティ・サイクルは OL\_DUTY によって設定されます。モーターが開ループにある間、速度 (と整流インスタンス) は式 8 によって決定されます。MCT8329A では、開ループ加速度係数 (A1 と A2) はそれぞれ OL\_ACC\_A1 と OL\_ACC\_A2 によって設定されます。開ループ動作の機能は、BEMF ゼロクロス方式整流制御でモーターが正確に駆動されるように、モーターが十分な BEMF を生成する速度までモーターを駆動することです。

$$\text{速度 (t)} = A1 * t + 0.5 * A2 * t^2 \quad (8)$$

#### 7.3.9.4.6 開ループから閉ループへの遷移

MCT8329A は、開ループ整流から BEMF ゼロクロス方式閉ループ整流に遷移するためのモーター速度を決定する機能を内蔵しています。開ループ - 閉ループ・ハンドオフ速度を自動的に決定するこの機能は、AUTO\_HANDOFF を 1b に設定することで有効化できます。AUTO\_HANDOFF が 0b に設定されている場合、開ループ - 閉ループ・ハンドオフ速度は、OPN\_CL\_HANDOFF\_THR によって設定する必要があります。このセクションにおける閉ループとは、閉ループ速度を指しているのではなく、開ループ (計算式に基づく) から閉ループ (BEMF ゼロクロスに基づく) に変化する整流制御を指しています。

#### 7.3.10 閉ループ制御

閉ループ制御 (閉ループ整流制御) では、MCT8329A は台形波整流を使用してモーターを駆動します。整流インスタンスは、駆動されていない (ハイ・インピーダンス) 位相の BEMF ゼロクロスによって決定されます。

### 7.3.10.1 120° 整流

120° 整流では、各半電気サイクルの間で、各モーター相は 120° にわたって駆動され、60° にわたってハイ・インピーダンスになります (図 7-21 を参照)。120° 整流では、6 種類の整流状態が存在します。120° 整流は、COMM\_CONTROL を 00b に設定することで有効化できます。MCT8329A は、PWM\_MODUL によって設定できる、120° 整流による各種変調モードをサポートしています。

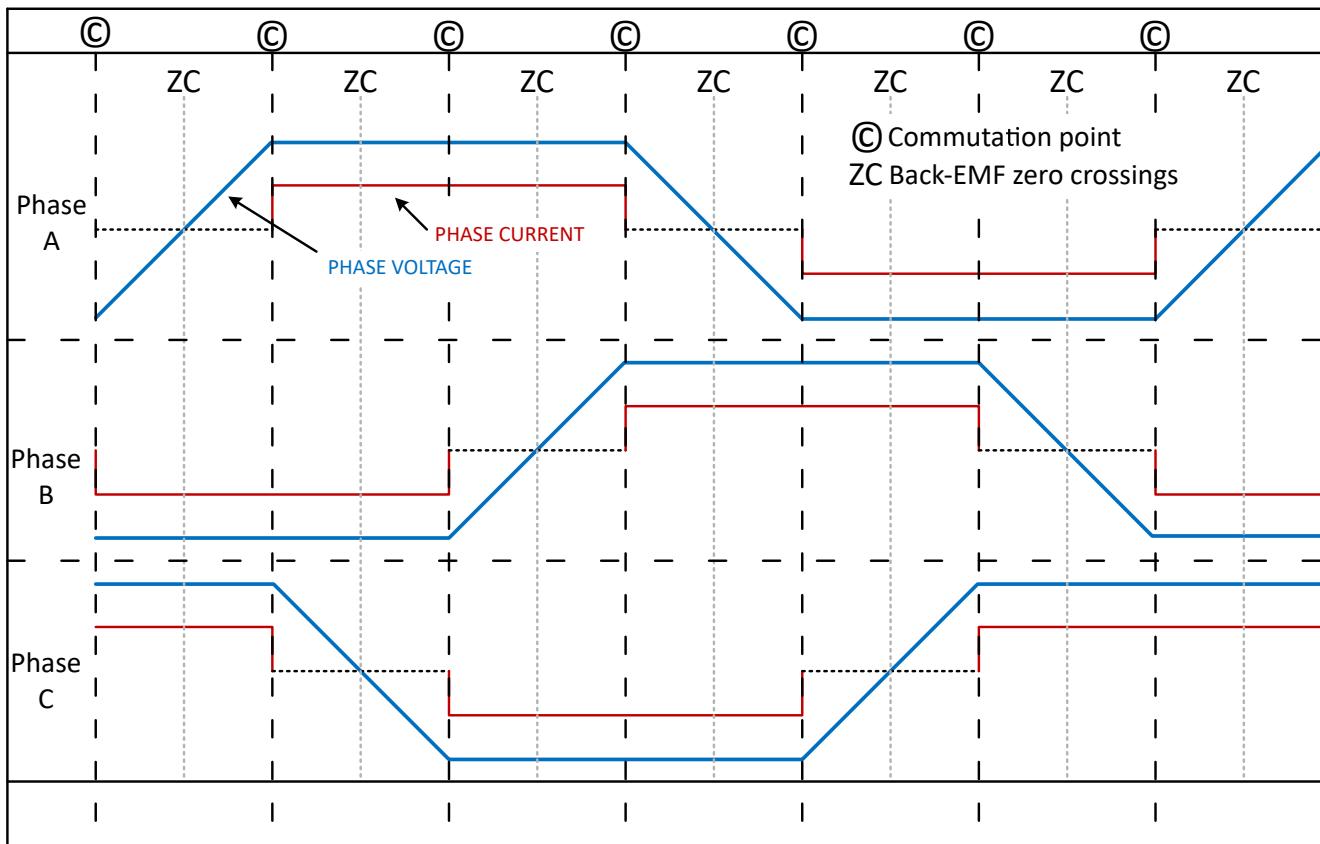


図 7-21. 120° 整流

#### 7.3.10.1.1 ハイサイド変調

ハイサイド変調は、PWM\_MODUL を 00b に設定することで有効化できます。ハイサイド変調では、特定の整流状態に対して、命令されたデューティ・サイクル (DUTY\_OUT) でハイサイド FET の 1 つがスイッチングされる一方、ローサイド FET は 100% デューティ・サイクルでオンしています (図 7-22 を参照)。

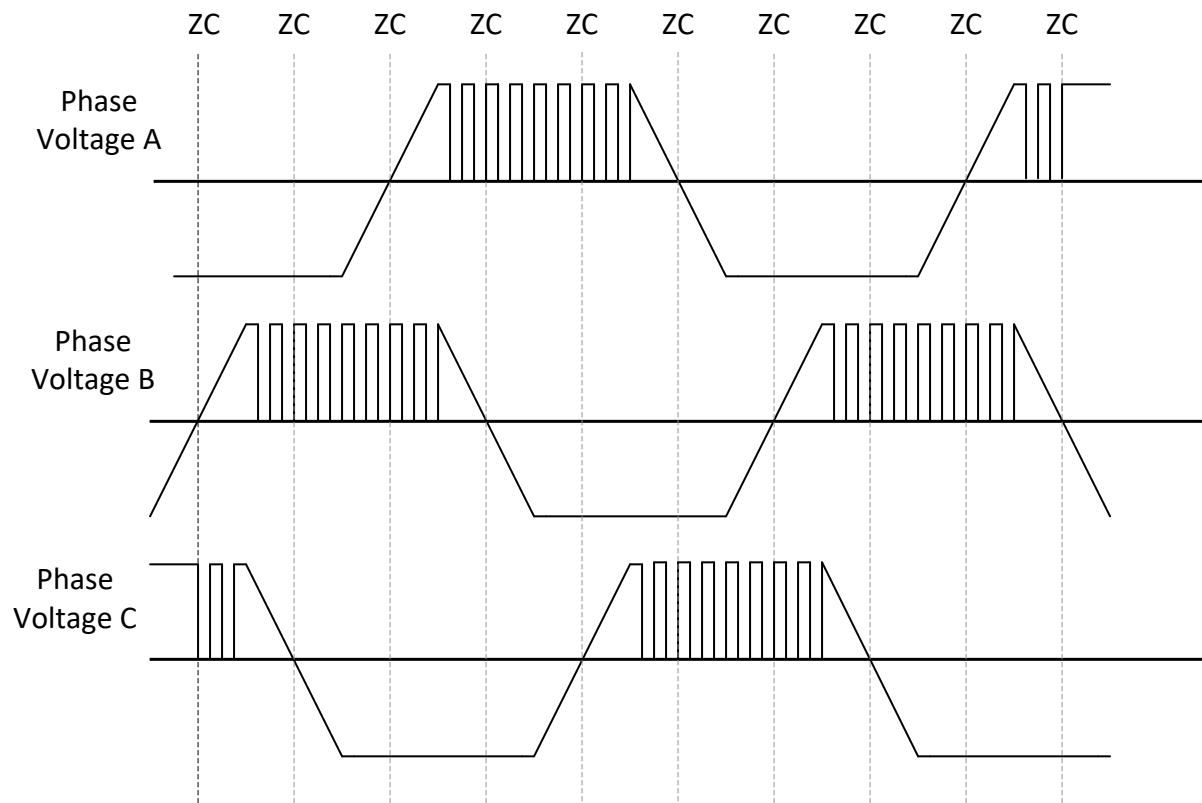


図 7-22. ハイサイド変調モードでの  $120^\circ$  整流

#### 7.3.10.1.2 ローサイド変調

ローサイド変調は、`PWM_MODUL` を `01b` に設定することで有効化できます。ローサイド変調では、特定の整流状態に対して、命令されたデューティ・サイクル (`DUTY_OUT`) でローサイド FET の 1 つがスイッチングされる一方、ハイサイド FET は 100% デューティ・サイクルでオンしています (図 7-23 を参照)。

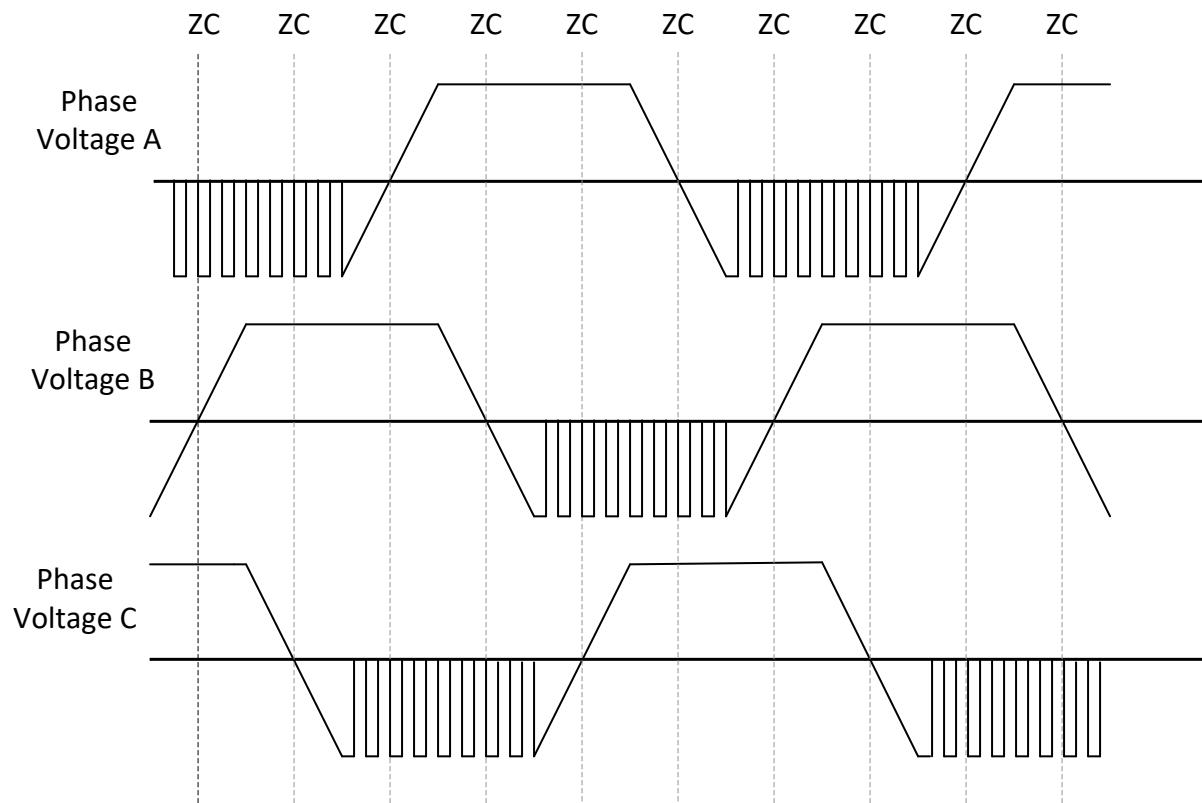


図 7-23. ローサイド変調モードでの 120° 整流

#### 7.3.10.1.3 混合変調

混合変調は、`PWM_MODUL` を `10b` に設定することで有効化できます。混合変調では、MCT8329A はハイサイド変調とローサイド変調を動的に切り替えます (図 7-24 を参照)。混合変調モードでは、そのスイッチング損失は、ハイサイド MOSFET とローサイド MOSFET の間で均等に分配されます。

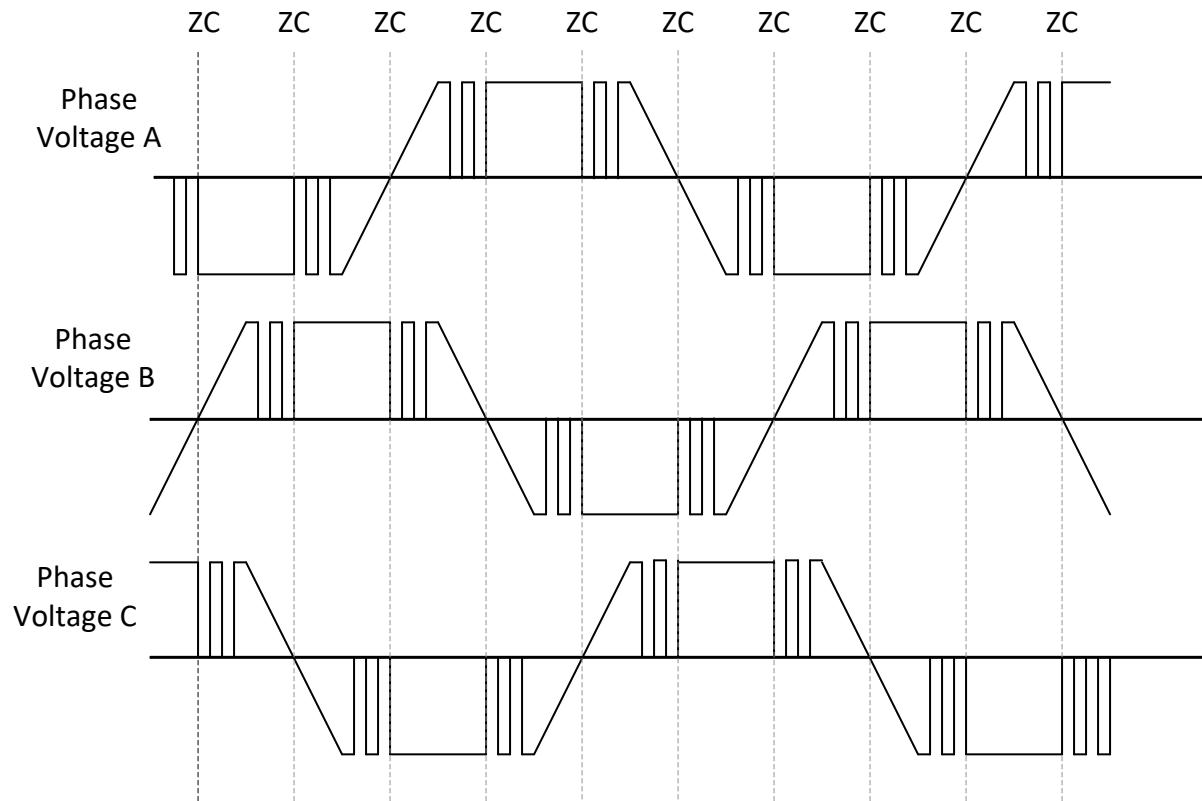


図 7-24. 混合変調モードでの  $120^\circ$  整流

#### 7.3.10.2 可変整流

可変整流は、COMM\_CONTROL を 01b に設定することで有効化できます。 $120^\circ$  整流では、ハイ・インピーダンス期間が長いために音響ノイズが発生し、モーターのトルク・リップルの原因となる可能性があります。MCT8329A は、このトルク・リップルと音響ノイズを低減する目的で、 $120^\circ$  駆動時間を延長し、ハイ・インピーダンス状態に移行する前にデューティ・サイクルを徐々に減少させることで整流時の位相電流リップルを低減する可変整流を採用しています。このモードでは、位相は  $30^\circ$ ~ $60^\circ$  でハイ・インピーダンスとなり、このウインドウ・サイズは速度に基づいて動的に調整されます。通常、ウインドウ・サイズが小さいほど音響性能は向上します。図 7-25 に、ウインドウ・サイズが  $30^\circ$  のときの  $150^\circ$  整流を示します。

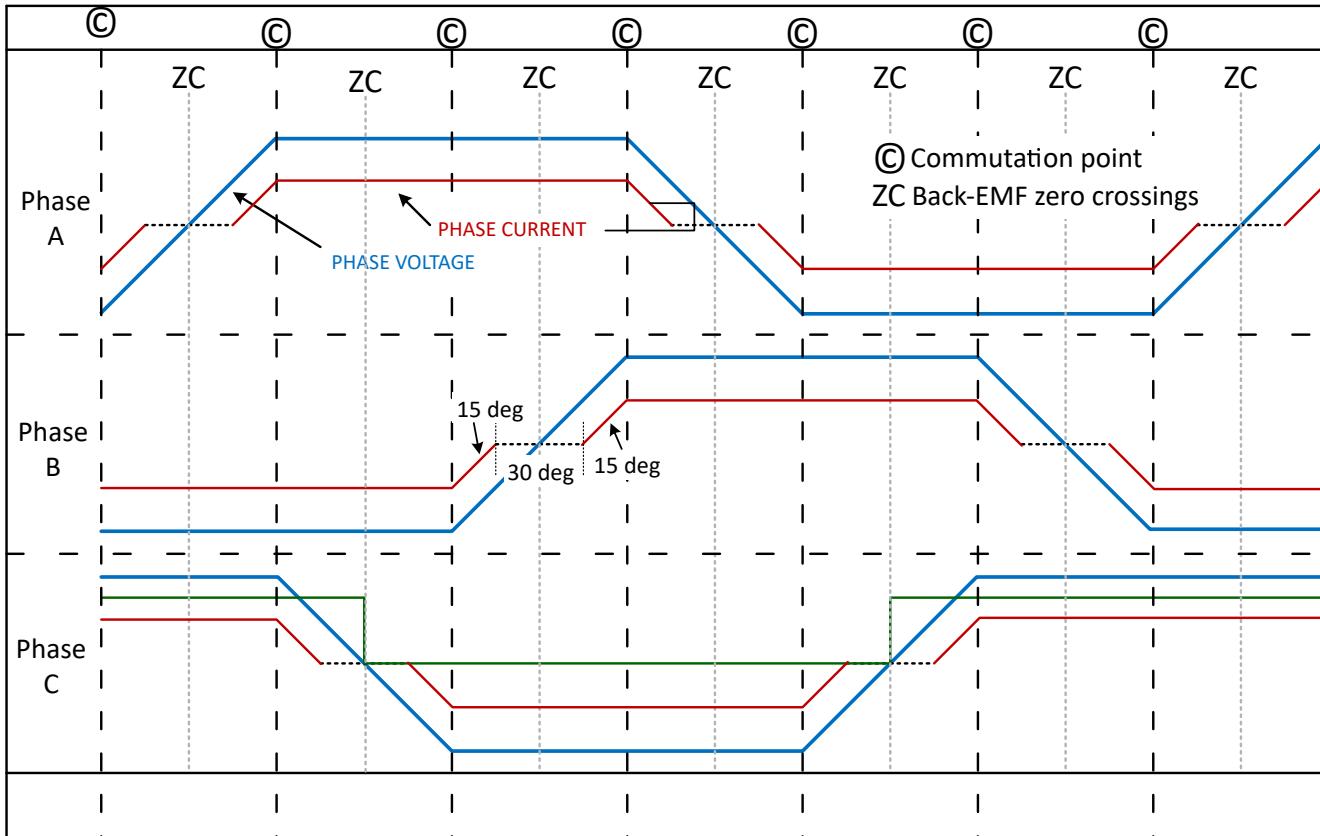


図 7-25. 150° 整流

注

各種変調モードがサポートされているのは、120° 整流のみです。可変整流では、混合変調モードのみが使われます。

### 7.3.10.3 進角制御

効率を最大限に高めるため、モーターの位相電流がモーターの BEMF 電圧と同調するように、モーターの駆動状態を制御することがしばしば求められます。MCT8329A は、進角を調整することで位相電圧を整流点から進める、または遅らせる機能を備えています。進角を調整することで、最適な効率を得ることができます。これは、一定の速度および負荷条件でモーターを動作させ、電流が最小になるまで進角 (LD\_ANGLE) を調整することで実現できます。MCT8329A は、(LD\_ANGLE\_POLARITY を設定することで) 正の進角も負の進角も適用できます (図 7-26 を参照)。

進角は、 $\{LD\_ANGLE \times 0.12\}^\circ$  によって計算できます。たとえば、LD\_ANGLE が 0x1E、LD\_ANGLE\_POLARITY が 1b の場合、+3.6° (進み) の進角が適用されます。LD\_ANGLE\_POLARITY が 0b の場合、-3.6° (遅れ) の進角が適用されます。

注

120° 整流の場合、負の進角は -20° に制限されています。それより小さい進角は -20° にクランプされます。

可変整流の場合、負の進角はサポートされておらず、正の進角は +15° に制限されています。+15° より大きい値と 0° より小さい値はすべて、それぞれ 15° と 0° にクランプされます。

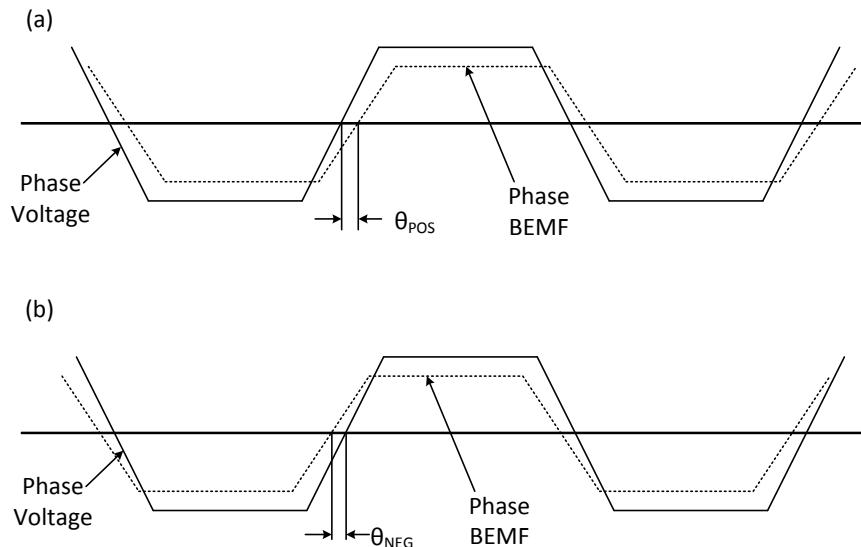


図 7-26. 正と負の進角の定義

#### 7.3.10.4 閉ループ加速

音響ノイズを引き起こす可能性がある、モーターに加わるトルクの急激な変化を防止するため、MCT8329A デバイスは、電圧制御モードでデューティ・コマンド入力が変化し得る最大レートを制限する機能を備えています。閉ループ加速度パラメータは、デューティ・コマンド（電圧制御リファレンス・デューティ）が変化する際の最大レートを設定します（図 7-27 を参照）。MCT8329A では、閉ループ加速度は CL\_ACC によって設定されます。閉ループ速度および閉ループ電力制御モードでは、CL\_ACC は何の影響もおよぼさず、モーターに印加される PWM デューティの変化を PI ループが制限します。

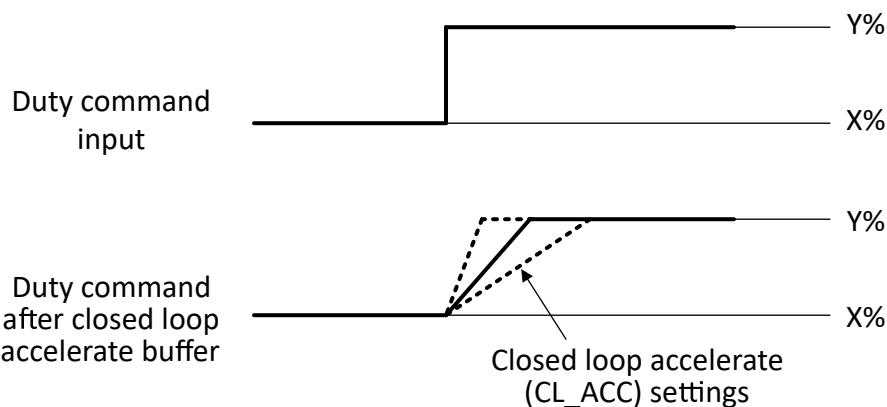


図 7-27. 閉ループ加速

#### 7.3.11 速度ループ

MCT8329A は、各種動作条件で一定の速度を維持するために使用できる速度ループ・オプションを持っています。CLOSED\_LOOP\_MODE を 01b に設定することで、速度ループが有効化されます。 $K_p$  係数と  $K_i$  係数は SPD\_POWER\_KP と SPD\_POWER\_KI によって設定されます。速度ループの出力 (SPEED\_PI\_OUT) は、DUTY\_OUT (モーター巻線に印加される PWM 電圧のデューティ・サイクル) を生成するために使われます。PI コントローラの出力の飽和の上限値 ( $V_{MAX}$ ) と下限値 ( $V_{MIN}$ ) はそれぞれ SPD\_POWER\_V\_MAX と SPD\_POWER\_V\_MIN によって設定されます。速度ループの出力が飽和すると、積分器ワンドアップを防止するため、積分器が無効化されます。図 7-28 に、速度ループ PI コントローラを示します。

REF\_PROFILE\_CONFIG = 0b の場合、SPEED\_REF はデューティ・コマンド入力 (DUTY\_CMD) と最大速度 (MAX\_SPEED によって設定) から (式 9 を参照)、または入力プロファイラ出力から導かれます (セクション 7.3.7.5 を参照)。

$$SPEED\ REF(Hz) = DUTY\ CMD \times Maximum\ Speed\ (Hz) \quad (9)$$

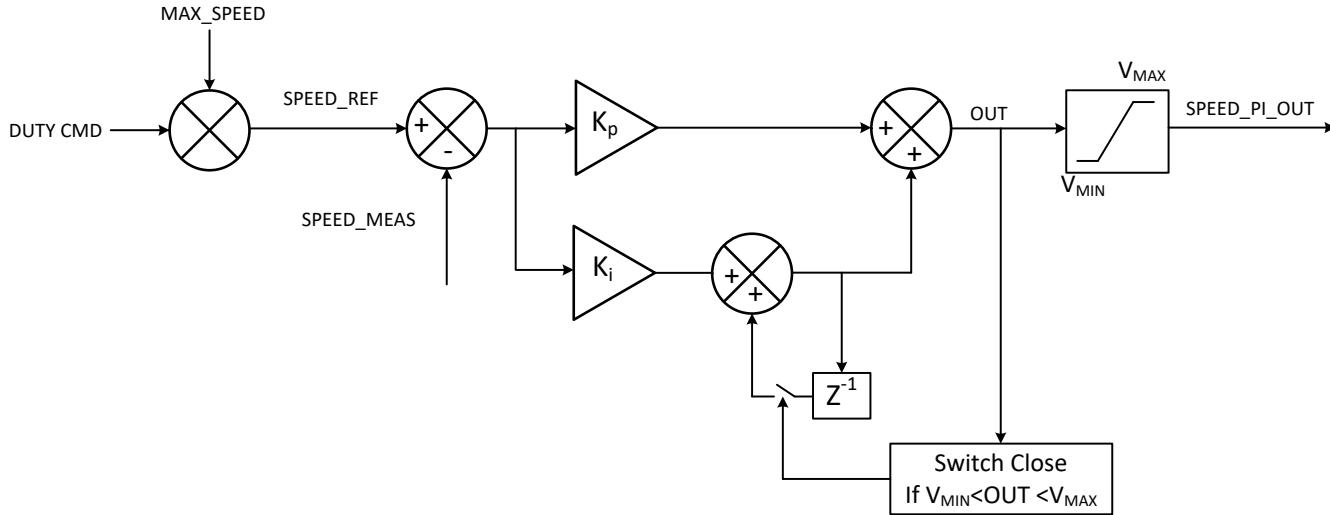


図 7-28. 速度ループ

### 7.3.12 電力ループ

MCT8329A は、モーター速度ではなく (入力) 電力を制御する機能を備えています。この入力電力レギュレーションは 2 つのモード (閉ループ電力制御、電力制限御) で実行できます。CLOSED\_LOOP\_MODE を 10b に設定することで、(モーター速度ではなく) 入力電力レギュレーション・モードが選択されます。その際に、閉ループ電力制御の場合は CONST\_POWER\_MODE を 01b に、電力制限御の場合は 10b に設定する必要があります。どちらの電力レギュレーション・モードでも、MCT8329A が DC 入力電源から引き出せる最大電力は、MAX\_POWER (電源リファレンス、図 7-29 の POWER\_REF) によって設定されます。

REF\_PROFILE\_CONFIG = 0b の場合、POWER\_REF はデューティ・コマンド入力 (DUTY\_CMD) と最大電力 (MAX\_POWER によって設定) から (式 10 を参照)、または入力プロファイラ出力から導かれます (セクション 7.3.7.5 を参照)。電源リファレンスのヒステリシス・バンドは CONST\_POWER\_LIMIT\_HYST によって設定されます。どちらの電力レギュレーション・モードでも、電力リファレンスの最小値は MIN\_DUTY x MAX\_POWER によって設定されます。

$$POWER\ REF(W) = DUTY\ CMD \times Maximum\ Power\ (W) \quad (10)$$

どちらの電力レギュレーション・モードでも、MCT8329A は、速度ループ・モードで使うものと同じ PI コントローラ・パラメータを使います。K<sub>p</sub> 係数と K<sub>i</sub> 係数は SPD\_POWER\_KP と SPD\_POWER\_KI によって設定されます。PI コントローラの出力の飽和の上限値 (V<sub>MAX</sub>) と下限値 (V<sub>MIN</sub>) はそれぞれ SPD\_POWER\_V\_MAX と SPD\_POWER\_V\_MIN によって設定されます。閉ループ電力制御と電力制限御の主な違いは、FET に印加される DUTY\_OUT (PWM のデューティ・サイクル) を PI コントローラが決定する条件です。閉ループ電力制御では、DUTY\_OUT は常に PI コントローラ出力からの POWER\_PI\_OUT (図 7-29) と等しくなります。しかし、電力制限御では、POWER\_MEAS > POWER\_REF + CONST\_POWER\_LIMIT\_HYST の場合にのみ、PI コントローラは DUTY\_OUT を決定します。POWER\_MEAS < POWER\_REF + CONST\_POWER\_LIMIT\_HYST の場合、PI コントローラは使用されず、DUTY\_OUT は DUTY\_CMD と等しくなります。基本的に、閉ループ電力制御では、入力電力は常に POWER\_REF に対して能動的にレギュレートされますが、電力制限御では、入力電力は POWER\_REF に制限されるのみであり、POWER\_REF に対して能動的にレギュレートされることはありません。電力 PI ループの出力が飽和すると、積分器ワンドアップを防止するため、積分器が無効化されます。

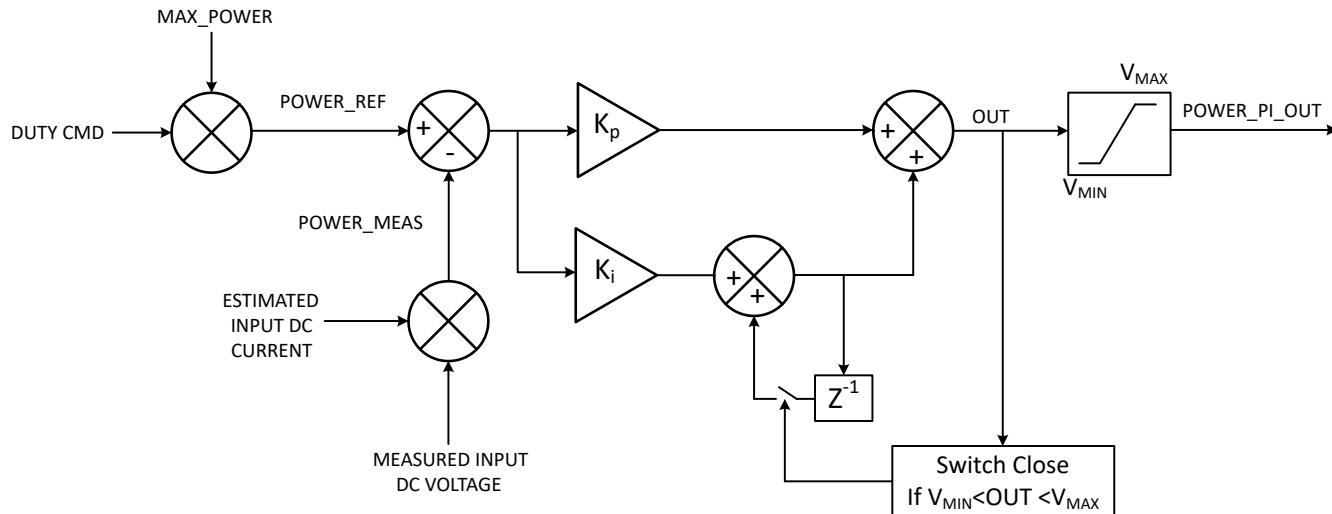


図 7-29. パワー・レギュレーション

### 7.3.13 電圧サーチ防止 (AVS)

モーターが駆動される際、電源からモーターにエネルギーが転送されます。このエネルギーの一部は、誘導および機械エネルギーの形で蓄積されます。モーターによって生成される **BEMF** 電圧が、モーターに印加されている電圧よりも大きくなるほど速度コマンドが急減した場合、モーターの機械エネルギーは電源に逆流し、 $V_{PVDD}$  電圧が急増します。AVS 機能は、この  $V_{PVDD}$  の電圧サーチを防止するように作用し、AVS\_EN を 1b に設定することで有効化できます。AVS 機能は、AVS\_EN を 0b に設定することで無効化できます。AVS が無効化されている場合、減速度は CL\_DEC\_CONFIG によって設定されます。

### 7.3.14 出力 PWM スイッチング周波数

MCT8329A は、MOSFET の出力 PWM スイッチング周波数を PWM\_FREQ\_OUT によって設定する機能を備えています。PWM\_FREQ\_OUT の範囲は 5~100kHz です。最適な出力 PWM スイッチング周波数を選択するため、電流リップルとスイッチング損失の利害得失を評価する必要があります。通常、L/R 比が小さいモーターほど、電流リップルを低減するのにより高い PWM スイッチング周波数を必要とします。

### 7.3.15 短いスタートアップ時間 (50ms 未満)

MCT8329A は、モーターを 0 から 100% の速度まで 50ms 以内で加速できます。この能力は、このレベルの加速が可能な低慣性モーターでのみ機能します。高速起動を実現するには、INTEG\_ZC\_METHOD を 1b に設定することで、整流インスタント検出をハイブリッド・モードに設定する必要があります。ハイブリッド・モードでは、低中速度では逆起電力積分を使用して、またより高速では内蔵コンパレータ (**BEMF** ゼロクロス) を使用して、整流インスタントが判定されます。MCT8329A は、モーター速度に応じて、逆起電力積分方式整流とコンパレータ方式整流との間を自動的に遷移します (図 7-30 を参照)。整流方式が遷移するデューティ・サイクルは、低速では INTEG\_DUTY\_THR\_LOW と INTEG\_DUTY\_THR\_HIGH によって直接的に設定され、高速では INTEG\_CYC\_THR\_LOW と INTEG\_CYC\_THR\_HIGH によって間接的に設定されます。スレッショルドのデューティ・サイクル付近での整流方式の遷移の繰り返しを防止するのに十分なヒステリシス・バンドが確保されるように、これらのデューティ・サイクルを設定する必要があります。逆起電力積分方式での整流インスタントの判定に使用される **BEMF** スレッショルド値は、BBEMF\_THRESHOLD1 と BBEMF\_THRESHOLD2 によって設定されます。

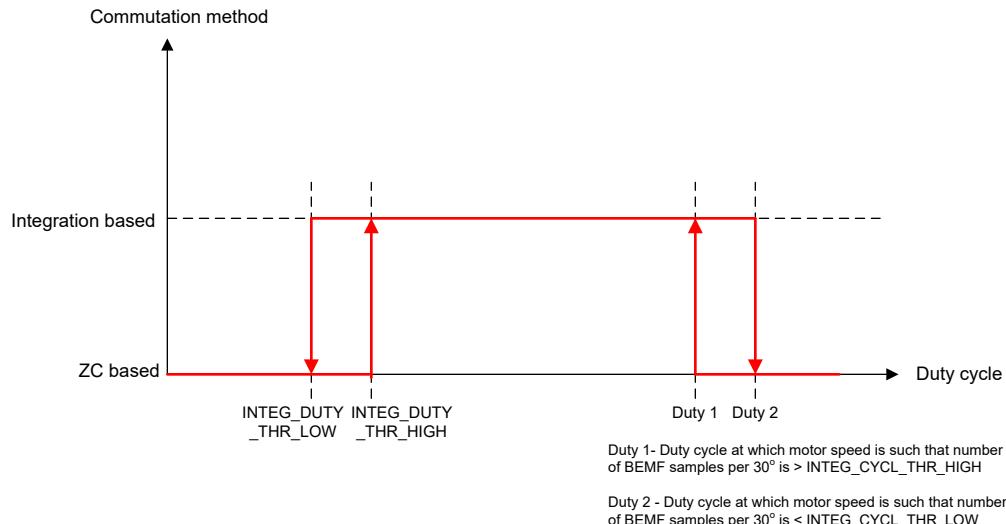


図 7-30. 整流方式の遷移

### 7.3.15.1 BEMF スレッショルド

図 7-31 に、120° 台形波動作時の 3 相電圧を示します。60° の整流間隔内で位相の 1 つは常にフローティング状態になり、MCT8329A はこのフローティング位相電圧 (モーターの逆起電力を表します) を逆起電力積分法で積分することで、次の整流インスタンスを検出します。このフローティング位相電圧は、増加中の場合もあれば減少中の場合もあります。消磁時間のばらつきによる積分誤差を防止するため、ゼロクロス検出の後にアルゴリズムは積分を開始します。フローティング位相電圧は (ゼロクロス後) 定期的にサンプリングされ、加算されます (ディスクリート積分法)。BEMF スレッショルド (BEMF\_THRESHOLD1 および BEMF\_THRESHOLD2) 値は、フローティング位相電圧の積分値が整流インスタンスと (ほぼ) 同時に BEMF\_THRESHOLD1 または BEMF\_THRESHOLD2 の値と交差するように設定されます。BEMF\_THRESHOLD1 は立ち上がりフローティング位相電圧のスレッショルド、EMF\_THRESHOLD2 は立ち下がりフローティング位相電圧のスレッショルドです。BEMF\_THRESHOLD2 が 0 に設定されている場合、立ち上がりと立ち下がりの両方のフローティング位相電圧のスレッショルドとして BEMF\_THRESHOLD1 が使用されます。

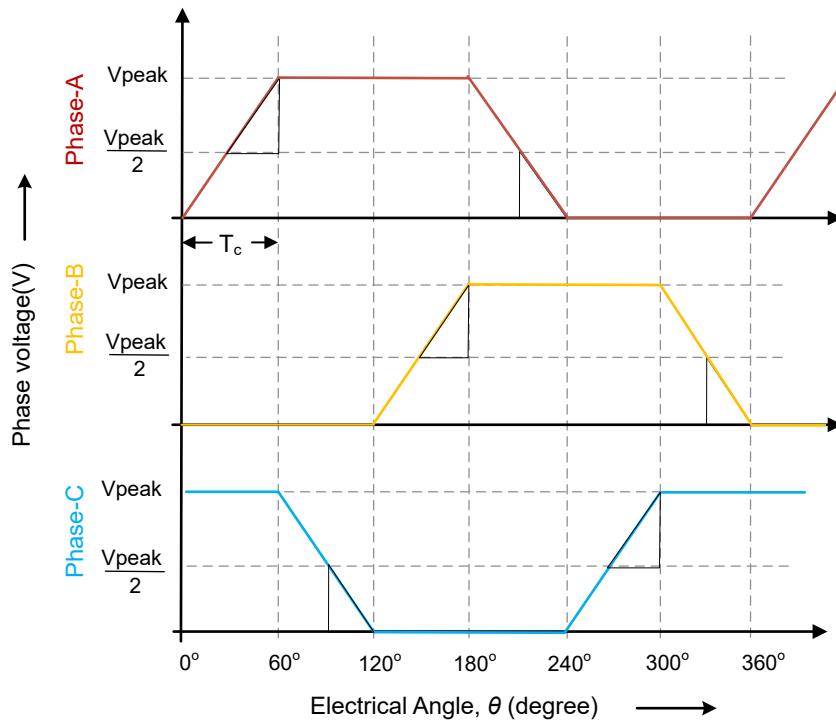


図 7-31. フローティング位相電圧を使った逆起電力の積分

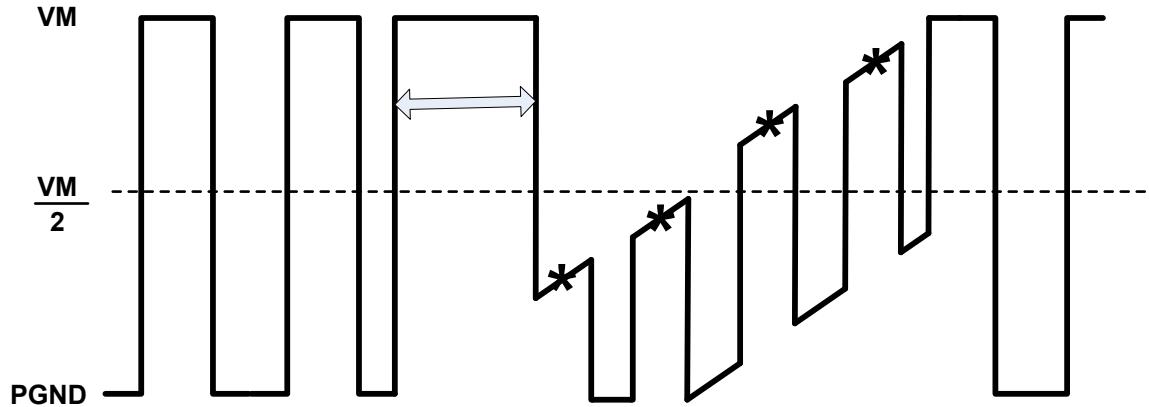
図 7-31において、 $V_{peak}$  は逆起電力のピーク・ツー・ピーク値であり、 $V_{peak}/2$  は逆起電力のゼロクロスを表し、 $T_c$  は  $60^\circ$  ウィンドウの整流間隔 (周期) です。各  $60^\circ$  ウィンドウ内の強調表示された三角形は、整流インスタントを判定するためにアルゴリズムが使用する逆起電力の積分値です。この積分値 (強調表示された三角形の面積として近似できます) は、式 11 で与えられます。

$$(\frac{1}{2}) * (V_{peak}/2) * T_c/2 \quad (11)$$

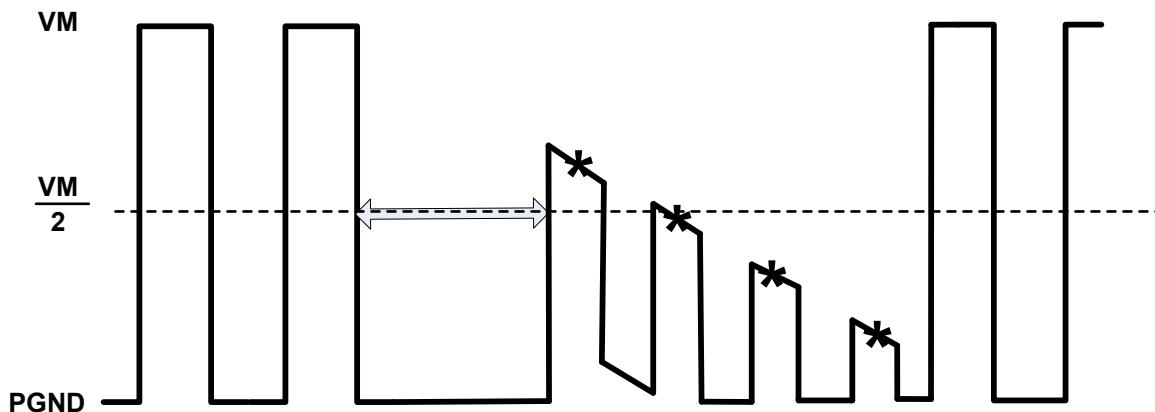
BEMF スレッショルドの設定に関する応用例については、[セクション 8.2.9.4](#) を参照してください。

### 7.3.15.2 動的消磁

MCT8329A では、ゼロクロスの瞬間を高精度で検出するため、整流後の消磁時間 (出力位相電流が 0 まで減衰する時間) を動的に計算できます。これは、動的消磁機能を有効化 (DYN\_DEGAUSS\_EN を 1b に設定) することで行われます。この機能により、出力される (フローティング) 位相電圧が完全に落ち着いた後に、モーター制御アルゴリズムはゼロクロスの瞬間を検出できます。というのは、出力位相電流が 0 まで減衰し、かつ出力される (フローティング) 位相電圧が (PVDD (VM) と PGND のどちらにも) クランプされていない場合に、真の逆起電力が表れるためです。このようにゼロクロスの瞬間を正確に測定できるため、MCT8329A を使うとモーターを素早く (50ms 未満で) 加速できます。



Degauss time (shown by double-sided arrow) after commutation during which the outgoing (floating) phase voltage is clamped to VM (by negative outgoing phase current) during increasing back-EMF; sampling of back-EMF (denoted by \*) should start after degauss time is over for accurate zero cross instant detection



Degauss time (shown by double-headed arrow) after commutation during which the outgoing (floating) phase voltage is clamped to PGND (by positive outgoing phase current) during decreasing back-EMF; sampling of back-EMF (denoted by \*) should start after degauss time is over for accurate zero cross instant detection

図 7-32. 消磁時間

### 7.3.16 迅速な減速

MCT8329A は、急減速機能を AVS 機能と組み合わせて使うことで、エネルギーを入力 DC 電源に逆流させることなく、モーターを急速に減速 (数 10ms で 100% から 10% に速度を低減) させることができます。この急減速機能は、`FAST_DECEL_EN` を 1b に設定することで有効化できます。入力 DC 電源へのエネルギーの注入を防止するには、`AVS_EN` を 1b に設定する必要があります。この組み合わせにより、直線的なブレーキ効果を得ることができます。結果として、エネルギーを入力 DC 電源に逆流させることなく、迅速かつ滑らかに速度を低減できます。この機能の組み合わせをリバース・ドライブ (「リバース・ドライブ」を参照) またはモーター停止 (「アクティブ・スピンドル・ダウン」を参照) 中にも使用することで、エネルギーを入力 DC 電源に逆流させることなく、迅速に速度を低減することができます。

#### 注

急減速機能は、双方向 CSA モードでのみ使用できます。この機能は单方向 CSA モードでは使用できません。

減速時間は、減速時の電流制限値 (`FAST_DECEL_CURR_LIM`) を適切に設定することで制御できます。電流制限値が大きいほど、減速時間は短くなります (逆も同じ)。必要以上に大きい値に電流制限値を設定すると、目標速度が低い際に、過剰なブレーキ・トルクによるモーター・ストール・フォルトの原因となる可能性があります。これは、特に加減速サイク

ルが繰り返される場合、外部 FET の損失を大きくする原因となる可能性もあります。そのため、ストール・フォルトも過熱を発生させずに必要な時間内に減速するように、**FAST\_DECEL\_CURR\_LIM** を適切に選択する必要があります。

**FAST\_BRK\_DELTA** は、モーターが目標速度に達した際に急減速モードを終了し、モーター駆動モードに再移行するための目標速度ヒステリシス・バンドを設定するために使われます。たとえば、**FAST\_BRK\_DELTA** が 1% に設定されている場合、目標速度に対するモーター速度の偏差が目標速度の 1% 以内に達したときに急減速が完了したと見なされます。**FAST\_BRK\_DELTA** をより大きい値に設定すると、特に大きい **FAST\_DECEL\_CURR\_LIM** 値が使われている場合、モーター・ストール・フォルトを防止できる可能性があります。**FAST\_BRK\_DELTA** により大きな値を設定すると、減速モード終了時の目標速度とモーター速度との間の速度誤差も大きくなります。しかし、モーター駆動モードが再開されると、モーターは最終的に目標速度に達します。短い減速時間と信頼性の高い（ストール・フォルトが発生しない）減速プロファイルが両立するように、**FAST\_DECEL\_CURR\_LIM** と **FAST\_BRK\_DELTA** を共に設定する必要があります。

**FAST\_DEC\_DUTY\_THR** は、その速度を下回ると急減速が実行される速度を設定します。たとえば、**FAST\_DEC\_DUTY\_THR** が 70% に設定されている場合、70% を超える速度からの減速では、速度が 70% を下回るまで急減速は使われません。**FAST\_DEC\_DUTY\_WIN** は、その速度を下回ると急減速が実行されない最小減速ウインドウ（初期速度 - 目標速度）を設定します。たとえば、**FAST\_DEC\_DUTY\_WIN** が 15% に設定されており、50% → 40% の減速コマンドが受信された場合、減速ウインドウ（10%）が **FAST\_DEC\_DUTY\_WIN** より小さいため、速度を 50% から 40% に低減するのに急減速は使用されません。

MCT8329A は、非常に低速までブレーキをかける際の急減速の安定性を向上させるため、急減速時の動的電流制限機能を備えています。この機能を使用すると、モーター速度が低下するのに応じて、急減速中の電流制限値を低減できます。この機能は、**DYNAMIC\_BRK\_CURR** を 1b に設定することで有効化できます。（**FAST\_DEC\_DUTY\_THR** での）急減速開始時の電流制限値は **FAST\_DECEL\_CURR\_LIM** によって設定され、ゼロ速度時の電流制限値は **DYN\_BRK\_CURR\_LOW\_LIM** によって設定されます。動的電流制限が有効化されている場合、急減速時の電流制限値は、これらの 2 つの動作点の間の速度に対して直線的に変化します。動的電流制限が無効化されている場合、急減速時の電流制限値は一定に保たれ、**FAST\_DECEL\_CURR\_LIM** によって設定されます。

### 7.3.17 ダイナミック電圧スケーリング

MCT8329A は、位相電圧検出の分解能を向上させるため、動的電圧スケーリング機能を内蔵しています。モーター位相電圧は、動作電圧全体にわたって検出電圧を 3V 未満に制限するための内蔵分圧器（10V/V または 20V/V の電圧スケーリング）を使って検出されます。ビット **DYN\_VOLT\_SCALING\_EN** を 0b に設定すると、動的電圧スケーリングが無効化され、MCT8329A は 20V/V のゲインを使用します。ビット **DYN\_VOLT\_SCALING\_EN** を 1b に設定すると、動的電圧スケーリングが有効化され、MCT8329A はモーター・アイドル状態中の DC バス電圧を検出し、10V/V または 20V/V の適切な電圧スケーリングを選択します。

#### 注

24V を超える DC バス電圧が予測される場合、動的電圧スケーリングを無効化することを推奨します。

### 7.3.18 モーター停止オプション

MCT8329A は、**MTR\_STOP** によって設定できる各種のモーター停止方法を備えています。

#### 7.3.18.1 コースト（ハイ・インピーダンス）モード

コースト（ハイ・インピーダンス）モードは、**MTR\_STOP** を 000b に設定することで有効化されます。モーター停止コマンドが受信されると、MCT8329A はすべての外部 MOSFET をターンオフし、位相モーター端子にハイ・インピーダンス状態を作ります。MCT8329A がモーター駆動からハイ・インピーダンス状態に遷移すると、モーター巻線内の誘導電流は流れ続け、MOSFET 出力段のボディ・ダイオードを通って電源にエネルギーが逆流します（図 7-33 の例を参照）。

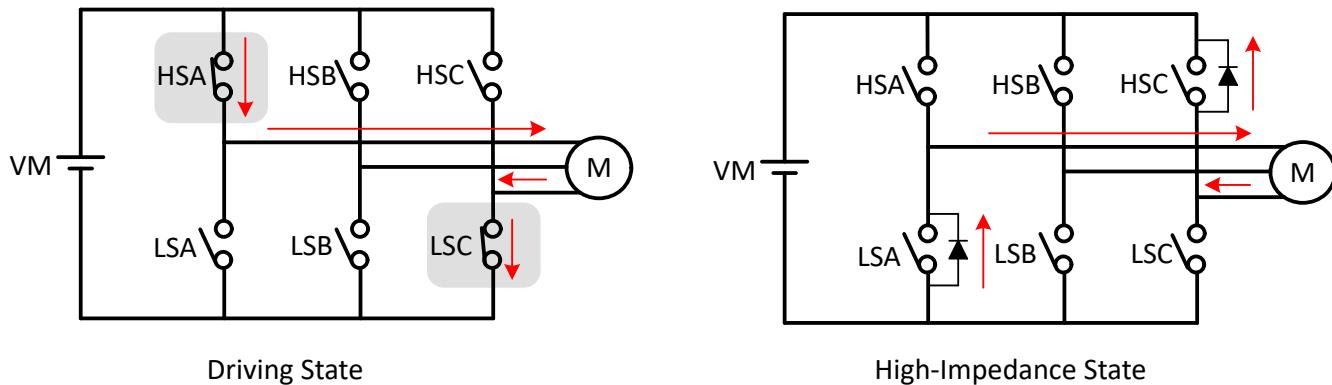


図 7-33. コースト (ハイ・インピーダンス) モード

この例では、ハイサイド位相 A MOSFET (HSA) を経由してモーターに電流が印加され、ローサイド位相 C の MOSFET (LSC) を経由して戻ります。モーター停止コマンドが受信されると、6 つの MOSFET のすべてがハイ・インピーダンス状態に遷移し、誘導エネルギーは MOSFET (LSA, HSC) のボディ・ダイオードを経由して電源に逆流します。

### 7.3.18.2 還流モード

還流モードは、MTR\_STOP を 001b に設定することで有効化されます。モーター停止時に誘導エネルギーが DC 入力電源に逆流するのを防ぐため、MCT8329A では、特定の時間 (誘導電流が 0 まで減衰できるように自動計算された還流時間) の間、ターンオンしている MOSFET の一部を選択的にターンオフすることで、外部 MOSFET 内で電流を循環させることができます。その後、残りの MOSFET をターンオフしてハイ・インピーダンスに遷移します。

モーター停止コマンドの前にハイサイド変調が有効化されていた場合、モーター停止コマンドを受信するとハイサイド MOSFET はターンオフし、ローサイド MOSFET を通して電流の還流が行われます (図 7-34 の例を参照)。還流時間が経過すると、ローサイド MOSFET もターンオフし、すべての MOSFET がハイ・インピーダンス状態になります。

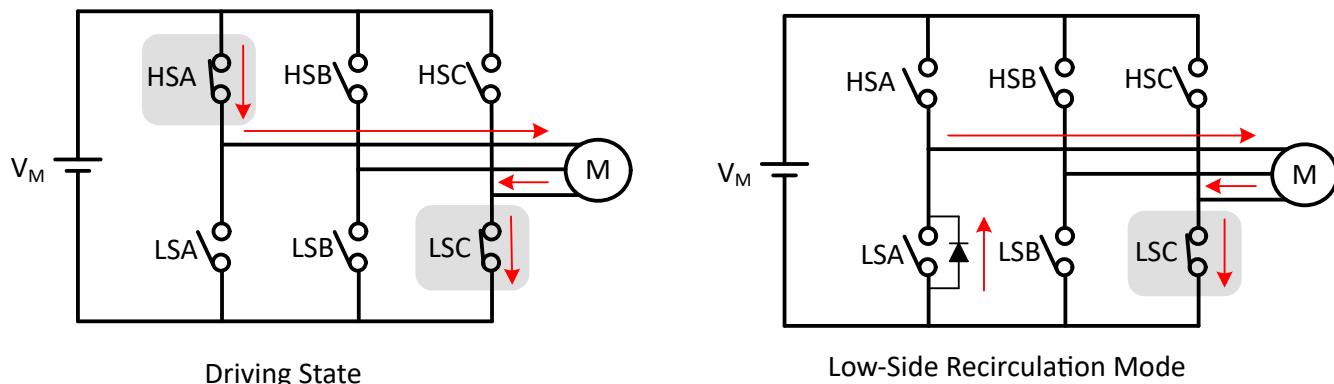


図 7-34. ローサイド還流

モーター停止コマンドの前にローサイド変調が有効化されていた場合、モーター停止コマンドを受信するとローサイド MOSFET はターンオフし、ハイサイド MOSFET を通して電流の還流が行われます (図 7-35 の例を参照)。還流時間が経過すると、ハイサイド MOSFET もターンオフし、すべての MOSFET がハイ・インピーダンス状態になります。

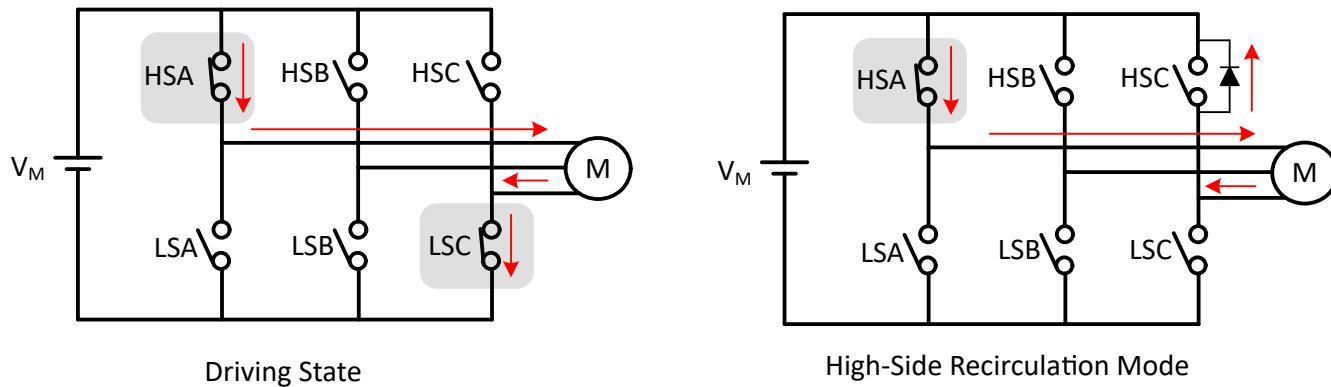


図 7-35. ハイサイド還流

### 7.3.18.3 ローサイド・ブレーキ

ローサイド・ブレーキ・モードは、MTR\_STOP を 010b に設定することで有効化されます。モーター停止コマンドを受信すると、ACT\_SPIN\_BRK\_THR で定義された値まで出力速度を低減します。その後、MTR\_STOP\_BRK\_TIME で定義された時間の間、すべてのハイサイド MOSFET をターンオンします (図 7-36 の例を参照)。停止コマンドを受信する前にモーター速度が ACT\_SPIN\_BRK\_THR を下回っている場合、MCT8329A はブレーキ状態に直接遷移します。MTR\_STOP\_BRK\_TIME の間ブレーキを加えた後、すべての MOSFET をターンオフすることで、MCT8329A はハイインピーダンス状態に遷移します。

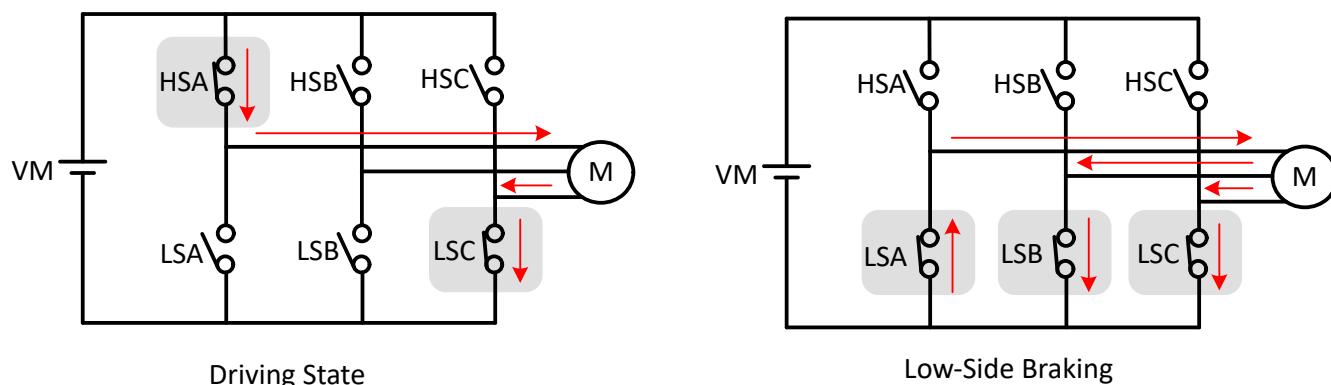


図 7-36. ローサイド・ブレーキ

MCT8329A は、BRAKE ピン入力によってローサイド・ブレーキに移行することもできます。BRAKE ピンが High 状態にプルされると、BRAKE\_DUTY\_THRESHOLD で定義された値まで出力速度を低減します。その後、すべてのローサイド MOSFET をターンオンします。この場合、BRAKE ピンが Low 状態に変化するまで、MCT8329A はローサイド・ブレーキ状態にとどまります。

### 7.3.18.4 ハイサイド・ブレーキ

ハイサイド・ブレーキ・モードは、MTR\_STOP を 011b に設定することで有効化されます。モーター停止コマンドを受信すると、ACT\_SPIN\_BRK\_THR で定義された値まで出力速度を低減します。その後、MTR\_STOP\_BRK\_TIME で定義された時間の間、すべてのハイサイド MOSFET をターンオンします (図 7-37 の例を参照)。停止コマンドを受信する前にモーター速度が ACT\_SPIN\_BRK\_THR を下回っている場合、MCT8329A はブレーキ状態に直接遷移します。MTR\_STOP\_BRK\_TIME の間ブレーキを加えた後、すべての MOSFET をターンオフすることで、MCT8329A はハイインピーダンス状態に遷移します。

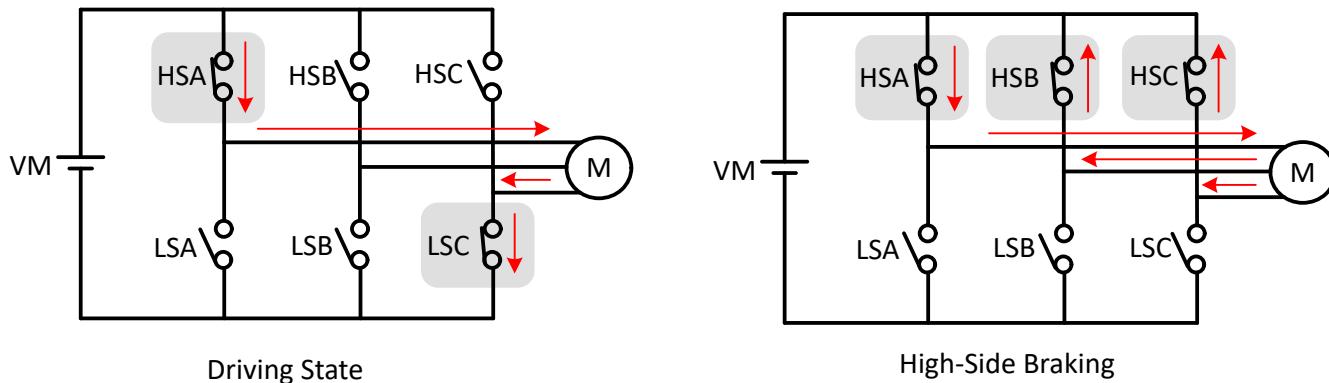


図 7-37. ハイサイド・ブレーキ

### 7.3.18.5 アクティブ・スピニ・ダウン

アクティブ・スピニ・ダウン・モードは、MTR\_STOP を 100b に設定することで有効化されます。モーター停止コマンドが受信されると、MCT8329A はデューティ・サイクルを ACT\_SPIN\_BRK\_THR まで減らした後、すべての MOSFET をターンオフすることでハイ・インピーダンス状態に移行します。このモードの利点は、デューティ・サイクルを下げることでモーターが減速され、それによって、ハイ・インピーダンスに移行する前に位相電流が減少することです。そのため、モーターがハイ・インピーダンス状態に移行する際に電源に逆流するエネルギーが減少します。ACT\_SPIN\_BRK\_THR スレッショルドは、MCT8329A がモーターとの同期を失わないように、十分高い値に設定する必要があります。

### 7.3.19 FG 構成

MCT8329A は、周波数生成 (FG) ピンを使ってモーター速度に関する情報を提供します。MCT8329A では、FG ピンの出力は FG\_CONFIG によって設定されます。FG\_CONFIG が 1b に設定されている場合、MCT8329A がモーターを駆動している限り、FG 出力はアクティブです。FG\_CONFIG が 0b に設定されている場合、FG\_BEMF\_THR によって設定されたスレッショルドをモーターの逆起電力が下回るまで、MCT8329A は FG 出力を提供します。

#### 7.3.19.1 FG 出力周波数

FG 出力周波数は FG\_DIV\_FACTOR によって設定できます。MCT8329A では、FG\_DIV\_FACTOR が 0000b に設定されている場合、整流サイクルごとに FG が 1 回トグルします。多くのアプリケーションでは、モーターが機械的に 1 回転するごとに FG 出力がパルスを 1 つ出力することが求められます。2 極～30 極のモーターに適した FG\_DIV\_FACTOR 値を設定することで、これを実現できます。

図 7-38 に、整流サイクル (電気的サイクル / 3) ごとに 1 回、1 電気的サイクル (2 極) ごとに 1 回、2 電気的サイクル (4 極) ごとに 1 回、3 電気的サイクル (6 極) ごとに 1 回、4 電気的サイクル (8 極) ごとに 1 回 (以下同様)、それぞれ MCT8329A が FG パルスを出力するように設定されている場合の FG 出力を示します。

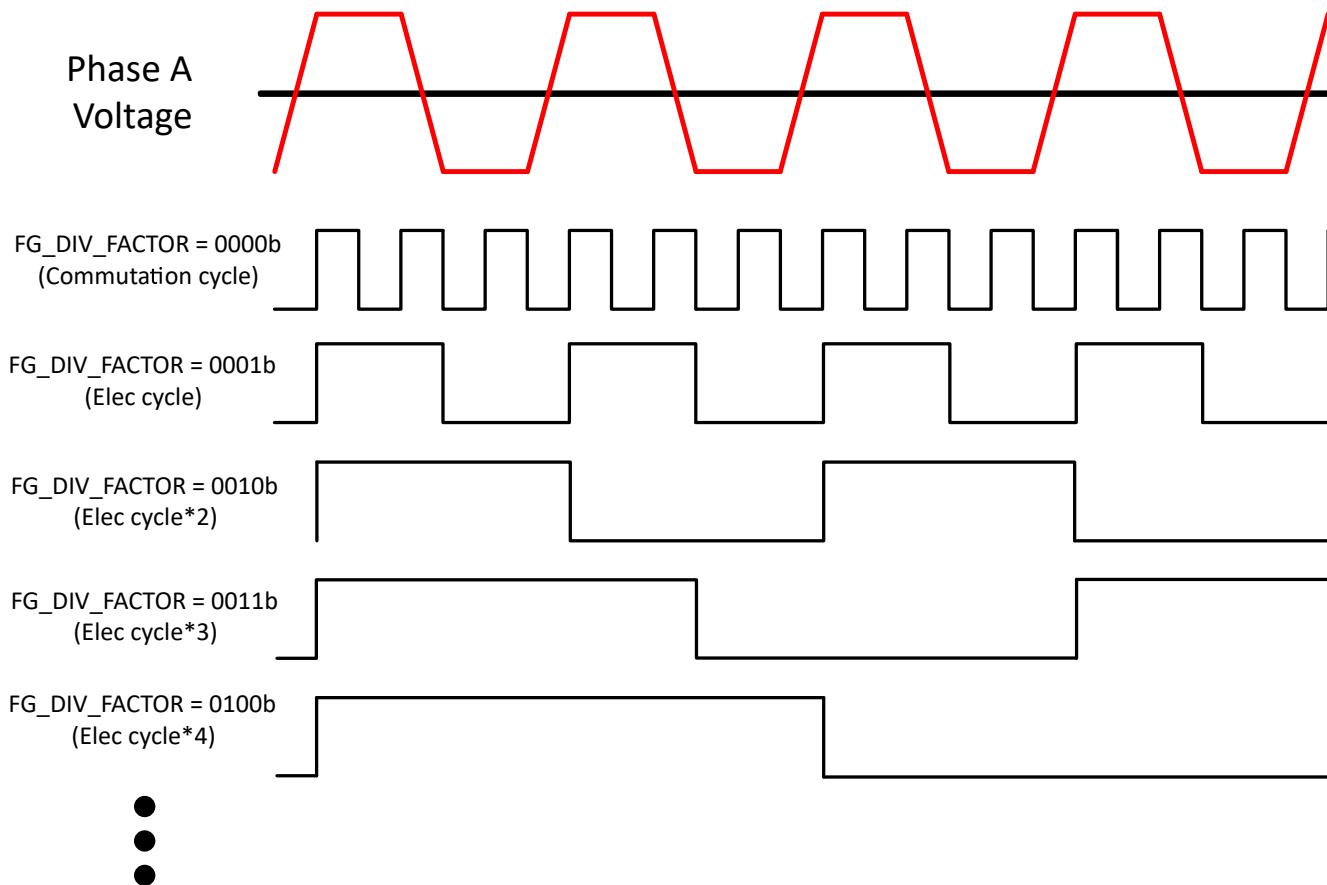


図 7-38. FG 分周器

### 7.3.19.2 開ループ中の FG

閉ループ(整流)動作中、駆動速度(FG 出力周波数)と実際のモーター速度は同期します。しかし、開ループ動作中は、FG が実際のモーター速度を反映するとは限りません。ここでの開ループと閉ループとは、モーターの整流方式を指しており、閉ループ速度も電力制御も指していません。

MCT8329A では、開ループ中の FG 出力を制御するため 3 つの方法があります(図 7-39 を参照)。これらの方法は、FG\_SEL によって設定されます。

FG\_SEL の値によって以下が選択されます。

- 00b: 開ループと閉ループで FG を出力します。
- 01b: 閉ループのみで FG を出力します。開ループ中、FG ピンはハイ・インピーダンス(外部プルアップによって High)になります。
- 10b: パワーオン後の最初のモーター起動サイクルの開ループ動作中、FG 出力は駆動周波数を反映します。その後の起動サイクルの開ループ動作中、FG はハイ・インピーダンス(外部プルアップによって High)になります。

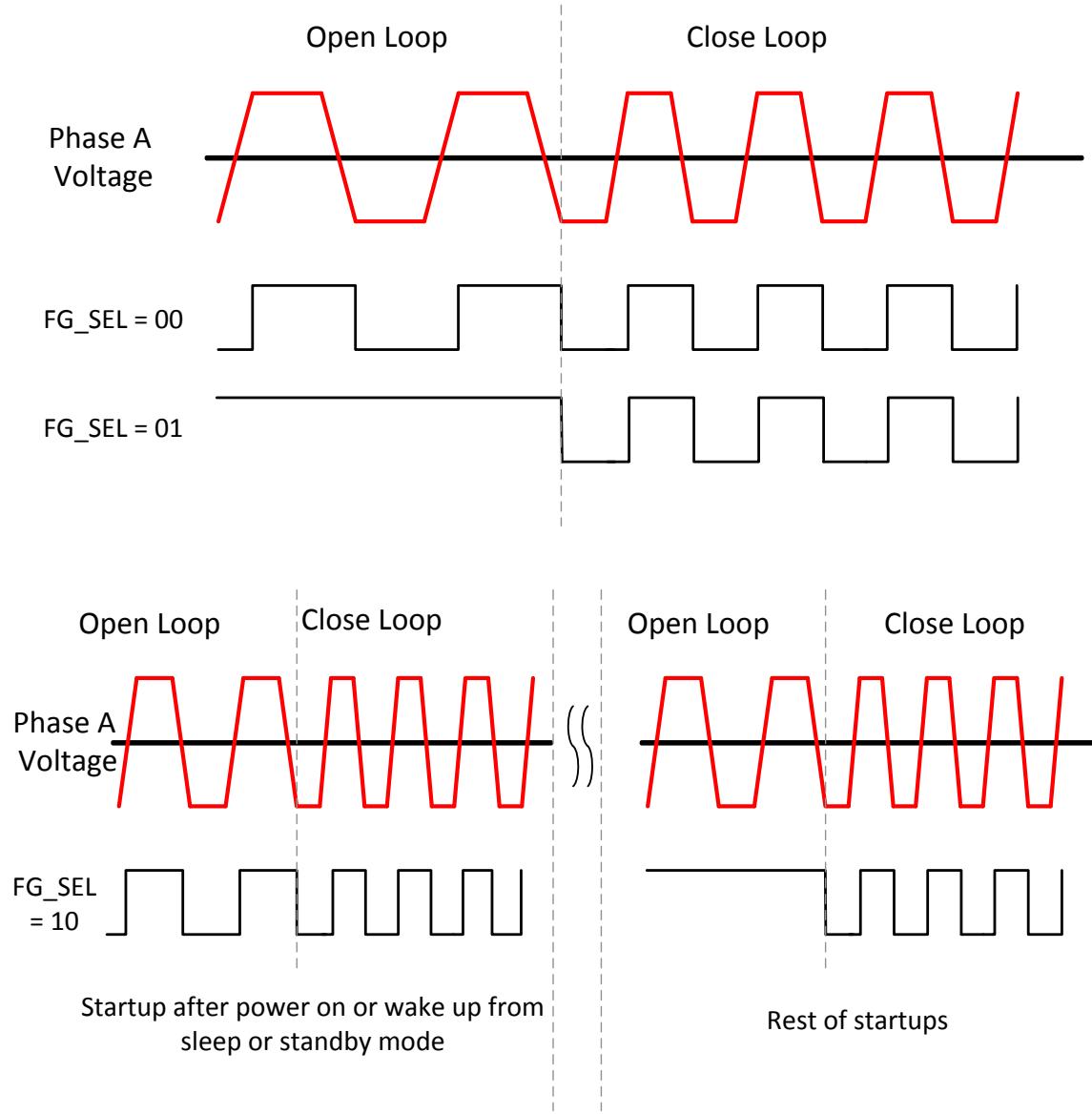


図 7-39. 開ループ中の FG の動作

### 7.3.19.3 モーター停止時の FG

モーターが回転を停止したときの FG ピンの状態は、FG\_PIN\_STOP\_CONFIG によって設定できます。モーターの停止は FG\_BEMF\_THR によって判断されます。

FG\_PIN\_STOP\_CONFIG の設定に応じて、以下のように動作します。

- 00b: モーターが停止するまで、FG ピンはトグルし続けます。FG の終了状態は定義されていません。
- 01b: モーターが停止すると、FG ピンはハイ・インピーダンス (外部プルアップによって High) になります。
- 10b: モーターが停止すると、FG ピンは Low にプルされます。

### 7.3.19.4 フォルト中の FG の動作

フォルト (nFAULT ピンで通知されるフォルト) 中の FG の動作は FG\_PIN\_FAULT\_CONFIG によって設定できます。

FG\_PIN\_FAULT\_CONFIG の設定に応じて、以下のように動作します。

- 00b: モーターが回転している限り、または惰性で回っている限り、フォルトの間 FG は持続し、モーターが停止すると、最後の FG レベルを維持します。
- 01b: フォルトが通知されると、FG ピンはハイ・インピーダンス (外部プルアップによって High) になります。
- 10b: フォルトが報告されると、FG ピンは Low にプルされます。

### 7.3.20 保護機能

MCT8329A は、モーター・ロック、PVDD 低電圧、AVDD 低電圧、GVDD 低電圧、ブートストラップ低電圧、過熱、過電流イベントを含む多くのフォルト・イベントに対して保護されます。表 7-2 に、各種のフォルトの応答、復帰モード、ゲート・ドライバのステータス、通知方法を示します。

**表 7-2. フォルト動作および応答**

| フォルト                      | 条件                                 | 設定                        | 通知  | ゲート・ドライバ                                     | ロジック  | 復帰                                |
|---------------------------|------------------------------------|---------------------------|---|--|-------|-----------------------------------|
| PVDD 低電圧 (PVDD_UV)        | $V_{PVDD} < V_{PVDD\_UV}$          | —                         | nFAULT  | 無効化 <sup>1</sup>                             | 無効化   | 自動:<br>$V_{PVDD} > V_{PVDD\_UV}$  |
| AVDD POR (AVDD_POR)       | $V_{AVDD} < V_{AVDD\_POR}$         | —                         | nFAULT  | 無効化 <sup>1</sup>                             | 無効化   | 自動:<br>$V_{AVDD} > V_{AVDD\_POR}$ |
| GVDD 低電圧 (GVDD_UV)        | $V_{GVDD} < V_{GVDD\_UV}$          | —                         | nFAULT および<br>GATE_DRIVER_FA<br>ULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup>                         | アクティブ | ラッチ:<br>CLR_FLT                   |
| BSTx 低電圧 (BST_UV)         | $V_{BSTx} - V_{SHx} < V_{BST\_UV}$ | DIS_BST_FLT = 0b          | nFAULT および<br>GATE_DRIVER_FA<br>ULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup>                         | アクティブ | ラッチ:<br>CLR_FLT                   |
| $V_{DS}$ 過電流 (VDS_OCP)    | $V_{DS} > V_{SEL\_VDS\_LVL}$       | DIS_VDS_FLT = 0b          | nFAULT および<br>GATE_DRIVER_FA<br>ULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup>                         | アクティブ | ラッチ:<br>CLR_FLT                   |
| $V_{SENSE}$ 過電流 (SEN_OCP) | $V_{SP} > V_{SENSE\_LVL}$          | DIS_SNS_FLT = 0b          | nFAULT および<br>GATE_DRIVER_FA<br>ULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup>                         | アクティブ | ラッチ:<br>CLR_FLT                   |
| 3 モーター・ロック (MTR_LCK)      | モーター・ロック: 異常速度、モーターなしロック、同期の喪失     | MTR_LCK_MODE = 0000b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | Low に設定 <sup>2</sup><br>(MOSFET はハイ・インピーダンス) | アクティブ | ラッチ:<br>CLR_FLT                   |
|                           |                                    | MTR_LCK_MODE = 0001b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | 還流ロジック                                       | アクティブ | ラッチ:<br>CLR_FLT                   |
|                           |                                    | MTR_LCK_MODE = 0010b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | ハイサイド・ブレーキ・<br>ロジック                          | アクティブ | ラッチ:<br>CLR_FLT                   |
|                           |                                    | MTR_LCK_MODE = 0011b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | ローサイド・ブレーキ・<br>ロジック                          | アクティブ | ラッチ:<br>CLR_FLT                   |
|                           |                                    | MTR_LCK_MODE = 0100b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | Low に設定 <sup>2</sup><br>(MOSFET はハイ・インピーダンス) | アクティブ | リトライ:<br>$t_{LCK\_RETRY}$         |
|                           |                                    | MTR_LCK_MODE = 0101b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | 還流ロジック                                       | アクティブ | リトライ:<br>$t_{LCK\_RETRY}$         |
|                           |                                    | MTR_LCK_MODE = 0110b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | ハイサイド・ブレーキ・<br>ロジック                          | アクティブ | リトライ:<br>$t_{LCK\_RETRY}$         |
|                           |                                    | MTR_LCK_MODE = 0111b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | ローサイド・ブレーキ・<br>ロジック                          | アクティブ | リトライ:<br>$t_{LCK\_RETRY}$         |
|                           |                                    | MTR_LCK_MODE = 1000b      | nFAULT および<br>CONTROLLER_FA<br>ULT_STATUS レジ<br>スタ  | アクティブ  | アクティブ | 何も起こらない                           |
|                           |                                    | MTR_LCK_MODE = 1001b~111b | なし  | アクティブ  | アクティブ | 何も起こらない                           |

表 7-2. フォルト動作および応答 (continued)

| フォルト  | 条件                                    | 設定                             | 通知   | ゲート・ドライバ   | ロジック  | 復帰                                      |
|---|---------------------------------------|--------------------------------|--|--|-------|---|
| サイクル単位の電流制限<br>CBC_ILIMIT、<br>OL_LIMIT、<br>ALIGN_ILIMIT に適用可能 | (I x RSENSE x CSA_GAIN) > ILIMIT      | CBC_ILIMIT_MODE = 0000b        | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | 還流ロジック   | アクティブ | 自動:<br>次の PWM サイクル                      |
|   |                                       | CBC_ILIMIT_MODE = 0001b        | なし   | 還流ロジック   | アクティブ | 自動:<br>次の PWM サイクル                      |
|   |                                       | CBC_ILIMIT_MODE = 0010b        | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | 還流ロジック   | アクティブ | 自動:<br>(I x RSENSE x CSA_GAIN) < ILIMIT |
|   |                                       | CBC_ILIMIT_MODE = 0011b        | なし   | 還流ロジック   | アクティブ | 自動:<br>(I x RSENSE x CSA_GAIN) < ILIMIT |
|   |                                       | CBC_ILIMIT_MODE = 0100b        | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | 還流ロジック   | アクティブ | 自動:<br>PWM サイクル ><br>CBC_RETRY_PWM_CYC  |
|   |                                       | CBC_ILIMIT_MODE = 0101b        | なし   | 還流ロジック   | アクティブ | 自動:<br>PWM サイクル ><br>CBC_RETRY_PWM_CYC  |
|   |                                       | CBC_ILIMIT_MODE = 0110b        | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | アクティブ  | アクティブ | 何も起こらない                                 |
|   |                                       | CBC_ILIMIT_MODE = 0111b, 1xxxb | なし   | アクティブ  | アクティブ | 何も起こらない                                 |
| ロック検出電流制限<br>(LOCK_ILIMIT)                                    | (I x RSENSE x CSA_GAIN) > LOCK_ILIMIT | LOCK_ILIMIT_MODE = 0000b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup><br>(MOSFET はハイ・イ<br>ンピーダンス) | アクティブ | ラッチ:<br>CLR_FLT                         |
|   |                                       | LOCK_ILIMIT_MODE = 0001b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | 還流ロジック   | アクティブ | ラッチ:<br>CLR_FLT                         |
|   |                                       | LOCK_ILIMIT_MODE = 0010b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | ハイサイド・ブレーキ・<br>ロジック                              | アクティブ | ラッチ:<br>CLR_FLT                         |
|   |                                       | LOCK_ILIMIT_MODE = 0011b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | ローサイド・ブレーキ・<br>ロジック                              | アクティブ | ラッチ:<br>CLR_FLT                         |
|   |                                       | LOCK_ILIMIT_MODE = 0100b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup><br>(MOSFET はハイ・イ<br>ンピーダンス) | アクティブ | リトライ:<br>tLCK_RETRY                     |
|   |                                       | LOCK_ILIMIT_MODE = 0101b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | 還流ロジック   | アクティブ | リトライ:<br>tLCK_RETRY                     |
|   |                                       | LOCK_ILIMIT_MODE = 0110b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | ハイサイド・ブレーキ・<br>ロジック                              | アクティブ | リトライ:<br>tLCK_RETRY                     |
|   |                                       | LOCK_ILIMIT_MODE = 0111b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | ローサイド・ブレーキ・<br>ロジック                              | アクティブ | リトライ:<br>tLCK_RETRY                     |
|   |                                       | LOCK_ILIMIT_MODE = 1000b       | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | アクティブ  | アクティブ | 何も起こらない                                 |
|   |                                       | LOCK_ILIMIT_MODE = 1001b 1111b | なし   | アクティブ  | アクティブ | 何も起こらない                                 |
| IPD タイムアウト・フォルト<br>(IPD_T1_FAULT と<br>IPD_T2_FAULT)           | IPD 時間 > 約 500ms, IPD<br>電流増加または低減中   | —                              | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup><br>(MOSFET はハイ・イ<br>ンピーダンス) | アクティブ | ラッチ:<br>CLR_FLT                         |
| IPD 周波数フォルト<br>(IPD_FREQ_FAULT)                               | 前の IPD の電流減衰前の<br>IPD パルス             | —                              | nFAULT および<br>CONTROLLER_FAULT_STATUS レジ<br>スタ | Low に設定 <sup>2</sup><br>(MOSFET はハイ・イ<br>ンピーダンス) | アクティブ | ラッチ:<br>CLR_FLT                         |

**表 7-2. フォルト動作および応答 (continued)**

| フォルト               | 条件              | 設定                     | 通知  | ゲート・ドライバ             | ロジック  | 復帰                                       |
|--------------------|-----------------|------------------------|---|----------------------|-------|--|
| サーマル・シャットダウン (TSD) | $T_J > T_{TSD}$ | OTS_AUTO_RECOVERY = 0b | nFAULT および GATE_DRIVER_FAULT_STATUS レジスター | Low に設定 <sup>2</sup> | アクティブ | ラッシュ: CLR_FLT                            |
|                    |                 | OTS_AUTO_RECOVERY = 1b | nFAULT および GATE_DRIVER_FAULT_STATUS レジスター | Low に設定 <sup>2</sup> | アクティブ | 自動: $T_J < T_{TSD} - T_{HYS}$<br>CLR_FLT |

- 無効化: GLx はパッシブ・プルダウン、GHx はセミアクティブ・プルダウン
- Low に設定: GHx と GLx はゲート・ドライバによってアクティブに Low にプルされます。

### 7.3.20.1 PVDD 電源低電圧誤動作防止 (PVDD\_UV)

PVDD ピンの電源電圧が  $V_{PVDD\_UV}$  スレッショルドを下回る状態が、 $t_{PVDD\_UV\_DG}$  時間より長く続くと常に、本デバイスは PVDD 低電圧イベントを検出します。低電圧条件の検出後、ゲート・ドライバは無効化され、チャージ・ポンプは無効化され、内部デジタル・ロジックは無効化され、nFAULT ピンは Low に駆動されます。PVDD ピンが  $V_{PVDD\_UV}$  を上回ると、通常動作が再開されます (ゲート・ドライバが動作可能になり、nFAULT ピンが解放される)。

### 7.3.20.2 AVDD パワーオン・リセット (AVDD\_POR)

AVDD ピンの電源電圧が  $V_{AVDD\_POR}$  スレッショルドを下回る状態が、 $t_{AVDD\_POR\_DG}$  時間より長く続くと常に、本デバイスは非アクティブ状態に移行して、ゲート・ドライバ、チャージ・ポンプ、内部デジタル・ロジックを無効化し、nFAULT は Low に駆動されます。通常動作 (デジタル・ロジックが動作可能) では、AVDD が  $V_{AVDD\_POR}$  レベルを上回っている必要があります。

### 7.3.20.3 GVDD 低電圧誤動作防止 (GVDD\_UV)

GVDD ピンの電圧が  $V_{GVDD\_UV}$  スレッショルドを下回る状態が、 $t_{GVDD\_UV\_DG}$  時間を超えると常に、本デバイスは GVDD 低電圧イベントを検出します。GVDD\_UV 低電圧イベントの検出後、外部 MOSFET をオフにするため、すべてのゲート・ドライバ出力は Low に駆動され、チャージ・ポンプは引き続き動作し、nFAULT ピンは Low に駆動されます。GVDD\_UV 条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます。

### 7.3.20.4 BST 低電圧誤動作防止 (BST\_UV)

BSTx ピンと SHx ピンの間の電圧が  $V_{BST\_UV}$  スレッショルドを下回る状態が、 $t_{BST\_UV\_DG}$  時間を超えると常に、本デバイスは BST 低電圧イベントを検出します。BST\_UV イベントの検出後、外部 MOSFET をオフにするため、すべてのゲート・ドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。BST\_UV 条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます。

### 7.3.20.5 MOSFET VDS 過電流保護 (VDS\_OCP)

本デバイスは、外部パワー MOSFET での過電流状態や短絡状態を検出するため、調整可能な VDS 電圧監視機能を備えています。外部 MOSFET の過電流状態は、その MOSFET の  $R_{DS(on)}$  の電圧降下を監視することで検出されます。ハイサイド VDS モニタは PVDD ピンと SHx ピンの間の電圧を測定し、ローサイド VDS モニタは SHx ピンと LSS ピンの間の電圧を測定します。外部 MOSFET にかかる電圧が、SEL\_VDS\_LVL によって設定されたスレッショルドをグリッチ除去時間 ( $t_{DS\_DG}$ ) より長い間上回ると、VDS\_OCP イベントが認識されます。VDS 過電流イベントの検出後、外部 MOSFET をオフにするため、すべてのゲート・ドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。VDS\_OCP は、DIS\_VDS\_FLT を 1b に設定することで無効化できます。VDS\_OCP 条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます。

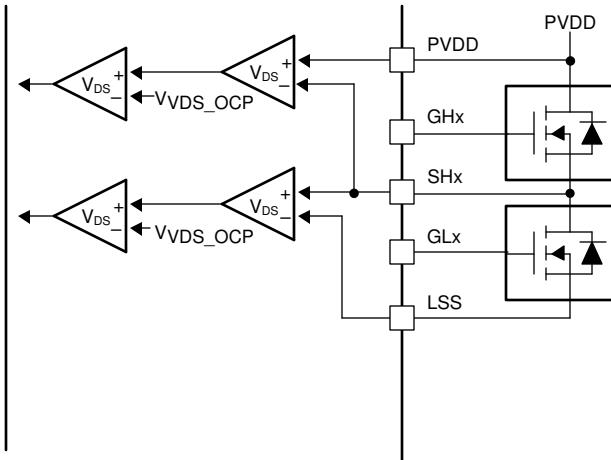


図 7-40. MCT8329A の VDS モニタ

### 7.3.20.6 VSENSE 過電流保護 (SEN\_OCP)

LSS と GND ピンの間の外部電流検出抵抗での電圧降下を検出することにより、過電流も監視できます。LSS 入力の電圧が、VSEN\_OCP スレッショルドを、 $t_{DS\_DG}$  グリッチ除去時間よりも長い間上回ると、SEN\_OCP イベントが認識されます。SEN\_OCP 過電流イベントの検出後、外部 MOSFET をオフにするため、すべてのゲート・ドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。VSENSE スレッショルドは 0.5V に固定されています。DIS\_SNS\_FLT を 1b に設定することで、VSEN\_OCP を無効化できます。VSEN\_OCP 条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます。

### 7.3.20.7 サーマル・シャットダウン (OTSD)

ダイ温度がサーマル・シャットダウン制限のトリップ・ポイント ( $T_{OTSD}$ ) を超えると、OTSD イベントが認識されます。OTSD 過熱イベントの検出後、外部 MOSFET をオフにするため、すべてのゲート・ドライバ出力は Low に駆動され、nFAULT ピンは Low に駆動されます。この過熱保護は、OTS\_AUTO\_RECOVERY を設定することで、ラッチ・モードまたは自動復帰モードに構成できます。ラッチ・モードでは、 $T_{OTSD}$  条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます。自動復帰モードでは、 $T_{OTSD}$  条件が解消されると、通常動作が再開されます。

### 7.3.20.8 サイクル単位の (CBC) 電流制限 (CBC\_ILIMIT)

サイクル単位 (CBC) の電流制限により、モーターに供給される電流の量を制御できます。これは、モーター動作中に電源から引き出す電流の量をシステムが制限する必要がある場合に役立ちます。CBC 電流制限は、モーターに印加される電流が設定済みスレッショルドを超えないように制限します。CBC 電流制限機能は、電流検出アンプの出力をハードウェア・コンパレータに接続することで実現されています。電流検出アンプの出力電圧が CBC\_ILIMIT スレッショルドを超えると、CBC\_ILIMIT イベントが認識され、CBC\_ILIMIT\_MODE に従って動作が実行されます。このイベントによる総合遅延は、電流検出アンプのゲインとコンパレータの遅延に依存します。開ループ動作の CBC 電流制限が OL\_ILIMIT\_CONFIG によって設定されるのに対して、閉ループの CBC 電流制限は CBC\_ILIMIT によって設定されます。CBC\_ILIMIT\_MODE によって、次のような各種モードを設定できます。CBC\_ILIMIT 自動復帰 (次の PWM サイクル)、CBC\_ILIMIT 自動復帰 (スレッショルド方式)、CBC\_ILIMIT 自動復帰 (PWM サイクル数方式)、CBC\_ILIMIT 通知のみ、CBC\_ILIMIT 無効。

#### 7.3.20.8.1 CBC\_ILIMIT 自動復帰、次の PWM サイクル (CBC\_ILIMIT\_MODE = 000xb)

このモードで CBC\_ILIMIT イベントが発生すると、MCT8329A はモータの駆動を停止し、DC 入力電源への誘導エネルギーの逆流を防止するために還流モードを使います。フォルト・ステータス・レジスタの CBC\_ILIMIT ステータス・ビットが 1b に設定されます。次の PWM サイクルの開始時に通常動作に復帰し、CBC\_ILIMIT ステータス・ビットが 0b にリセットされます。CONTROLLER\_FAULT ビットと nFAULT ピンの状態は、CBC\_ILIMIT\_MODE によって決定されます。CBC\_ILIMIT\_MODE が 0000b の場合、次の PWM サイクルまで CONTROLLER\_FAULT ビットは 1b に設定されてお

り、nFAULT ピンは Low に駆動されます。CBC\_ILIMIT\_MODE が 0001b の場合、CONTROLLER\_FAULT ビットは 1b に設定されず、nFAULT は Low に駆動されません。

#### 7.3.20.8.2 CBC\_ILIMIT 自動復帰、スレッショルド方式 (CBC\_ILIMIT\_MODE = 001xb)

このモードで CBC\_ILIMIT イベントが発生すると、MCT8329A はモータの駆動を停止し、DC 入力電源への誘導エネルギーの逆流を防止するために還流モードを使います。ステータス・レジスタの CBC\_ILIMIT ステータス・ビットが 1b に設定されます。電流が CBC\_ILIMIT 電流スレッショルドを下回り、CBC\_ILIMIT ステータス・ビットが 0b に設定されると、通常動作に復帰します。CONTROLLER\_FAULT ビットと nFAULT ピンの状態は、CBC\_ILIMIT\_MODE によって決定されます。CBC\_ILIMIT\_MODE が 0010b の場合、電流が CBC\_ILIMIT 電流スレッショルドを下回るまで、CONTROLLER\_FAULT ビットは 1b に設定されており、nFAULT ピンは Low に駆動されます。CBC\_ILIMIT\_MODE が 0011b の場合、CONTROLLER\_FAULT ビットは 1b に設定されず、nFAULT は Low に駆動されません。

#### 7.3.20.8.3 CBC\_ILIMIT 自動復帰、'n' PWM サイクル後 (CBC\_ILIMIT\_MODE = 010xb)

このモードで CBC\_ILIMIT イベントが発生すると、MCT8329A はモータの駆動を停止し、DC 入力電源への誘導エネルギーの逆流を防止するために還流モードを使います。フォルト・ステータス・レジスタの CBC\_ILIMIT ステータス・ビットが 1b に設定されます。(CBC\_RETRY\_PWM\_CYC + 1) PWM サイクル後、通常動作に復帰し、CBC\_ILIMIT ステータス・ビットが 0b に設定されます。CONTROLLER\_FAULT ビットと nFAULT ピンの状態は、CBC\_ILIMIT\_MODE によって決定されます。CBC\_ILIMIT\_MODE が 0100b の場合、(CBC\_RETRY\_PWM\_CYC + 1) PWM サイクルが経過するまで、CONTROLLER\_FAULT ビットは 1b に設定されており、nFAULT ピンは Low に駆動されます。CBC\_ILIMIT\_MODE が 0101b の場合、CONTROLLER\_FAULT ビットは 1b に設定されず、nFAULT は Low に駆動されません。

#### 7.3.20.8.4 CBC\_ILIMIT 通知のみ (CBC\_ILIMIT\_MODE = 0110b)

このモードで CBC\_ILIMIT イベントが発生しても、何の保護動作も行われません。CBC 電流制限イベントは、フォルト・ステータス・レジスタの CONTROLLER\_FAULT および CBC\_ILIMIT ビットを 1b に設定することで通知されます。ゲート・ドライバは動作を継続します。外部コントローラは適切に動作することによって過電流状態を管理します。CBC\_ILIMIT 条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通知はクリアされます。

#### 7.3.20.8.5 CBC\_ILIMIT 無効 (CBC\_ILIMIT\_MODE = 0111b または 1xxxb)

このモードで CBC\_ILIMIT イベントが発生しても、何の動作も行われません。

#### 注

CBC\_ILIMIT 無効モードと CBC\_ILIMIT 通知のみモードでは、モーターが 100% PWM デューティ(スイッチングなし)で駆動され、電流が CBC\_ILIMIT 電流スレッショルドを上回ると、ゲート・ドライバは、設定された PWM\_FREQ\_OUT でハイサイド・ゲート・ドライバの出力を瞬間的に Low にプルします。100% デューティ・サイクルでのこのような不要なスイッチングを防止するため、CBC\_ILIMIT 無効モードと CBC\_ILIMIT 通知のみモードでは、モーター電流の期待値より大きい値に CBC\_LIMIT スレッショルドを設定できます。

#### 7.3.20.9 ロック検出電流制限 (LOCK\_ILIMIT)

ロック検出電流制限機能は、電流を制限することでシステムへの損傷を防止するための設定可能なスレッショルドを提供します。MCT8329A は、ADC を使って電流検出アンプ (CSA) の出力を常に監視しています。CSA 出力の電圧が  $t_{LCK\_ILIMIT}$  より長い時間 LOCK\_ILIMIT を超えると常に、LOCK\_ILIMIT イベントが認識され、LOCK\_ILIMIT\_MODE に従って動作が行われます。このスレッショルドは LOCK\_ILIMIT によって設定され、 $t_{LCK\_ILIMIT}$  は LOCK\_ILIMIT\_DEG によって設定されます。LOCK\_ILIMIT\_MODE は、4 種類のモード (LOCK\_ILIMIT ラッチ付きシャットダウン、LOCK\_ILIMIT 自動リトライ、LOCK\_ILIMIT 通知のみ、LOCK\_ILIMIT 無効) に設定できます。

#### 7.3.20.9.1 LOCK\_ILIMIT ラッチ付きシャットダウン (LOCK\_ILIMIT\_MODE = 00xxb)

このモードで LOCK\_ILIMIT イベントが発生すると、外部 MOSFET のステータスは LOCK\_ILIMIT\_MODE によって設定され、nFAULT は Low に駆動されます。LOCK\_ILIMIT 中に MCT8329A によって駆動される外部 MOSFET のステータスを以下に示します。

- $\text{LOCK\_ILIMIT\_MODE} = 0000\text{b}$ : すべての MOSFET はターンオフしています (ゲート・ドライバの出力が **Low** をプルしました)。
- $\text{LOCK\_ILIMIT\_MODE} = 0001\text{b}$ : 誘導エネルギーが完全に還流されるまで、導通していた MOSFET がオンし続けている一方で、スイッチングしていた MOSFET はターンオフしています。
- $\text{LOCK\_ILIMIT\_MODE} = 0010\text{b}$ : すべてのハイサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。
- $\text{LOCK\_ILIMIT\_MODE} = 0011\text{b}$ : すべてのローサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。

フォルト・ステータス・レジスタの **CONTROLLER\_FAULT** および **LOCK\_ILIMIT** ビットが **1b** に設定されています。**LOCK\_ILIMIT** 条件が解消され、**CLR\_FLT** ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます (ゲート・ドライバの動作が再開され、**nFAULT** ピンが解放される)。

#### 7.3.20.9.2 **LOCK\_ILIMIT** 自動復帰 ( $\text{LOCK\_ILIMIT\_MODE} = 01\text{xxb}$ )

このモードで **LOCK\_ILIMIT** イベントが発生すると、外部 MOSFET のステータスは **LOCK\_ILIMIT\_MODE** によって設定され、**nFAULT** は **Low** に駆動されます。**LOCK\_ILIMIT** 中に MCT8329A によって駆動される外部 MOSFET のステータスを以下に示します。

- $\text{LOCK\_ILIMIT\_MODE} = 0100\text{b}$ : すべての MOSFET はターンオフしています (ゲート・ドライバの出力が **Low** をプルしました)。
- $\text{LOCK\_ILIMIT\_MODE} = 0101\text{b}$ : 誘導エネルギーが完全に還流されるまで、導通していた MOSFET がオンし続けている一方で、スイッチングしていた MOSFET はターンオフしています。
- $\text{LOCK\_ILIMIT\_MODE} = 0110\text{b}$ : すべてのハイサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。
- $\text{LOCK\_ILIMIT\_MODE} = 0111\text{b}$ : すべてのローサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。

フォルト・ステータス・レジスタの **CONTROLLER\_FAULT** および **LOCK\_ILIMIT** ビットが **1b** に設定されています。 $t_{LCK\_RETRY}$  時間 (**LCK\_RETRY** によって設定) が経過した後、通常動作が自動的に再開されます (ゲート・ドライバの動作が再開され、**nFAULT** ピンが解放される)。 $t_{LCK\_RETRY}$  期間が経過すると、**CONTROLLER\_FAULT** および **LOCK\_ILIMIT** ビットは **0b** にリセットされます。

#### 7.3.20.9.3 **LOCK\_ILIMIT** 通知のみ ( $\text{LOCK\_ILIMIT\_MODE} = 1000\text{b}$ )

このモードで **LOCK\_ILIMIT** イベントが発生しても、何の保護動作も行われません。ロック検出電流制限イベントは、フォルト・ステータス・レジスタの **CONTROLLER\_FAULT** および **LOCK\_ILIMIT** ビットを **1b** に設定することで通知されます。ゲート・ドライバは動作を継続します。外部コントローラは適切に動作することによってこの状態を管理します。**LOCK\_ILIMIT** 条件が解消され、**CLR\_FLT** ビットによってクリア・フォルト・コマンドが発行されると、通知はクリアされます。

#### 7.3.20.9.4 **LOCK\_ILIMIT** 無効 ( $\text{LOCK\_ILIMIT\_MODE} = 1\text{xx1b}$ )

このモードで **LOCK\_ILIMIT** イベントが発生しても、何の動作も行われません。

### 7.3.20.10 モーター・ロック (**MTR\_LCK**)

モーター動作中、MCT8329A は各種モーター・ロック条件の有無を常に確認しています (「モーター・ロック検出」を参照)。有効化されたロック条件が 1 つでも発生すると、**MTR\_LCK** イベントが認識され、**MTR\_LCK\_MODE** に従って動作が行われます。

MCT8329A では、すべてのロックは個別に有効化または無効化でき、リトライ時間は **LCK\_RETRY** によって設定できます。**MTR\_LCK\_MODE** ビットは 4 種類のモード (**MTR\_LCK** ラッチ付きシャットダウン、**MTR\_LCK** 自動リトライ、**MTR\_LCK** 通知のみ、**MTR\_LCK** 無効) で動作できます。

#### 7.3.20.10.1 **MTR\_LCK** ラッチ付きシャットダウン ( $\text{MTR\_LCK\_MODE} = 00\text{xxb}$ )

このモードで **MTR\_LCK** イベントが発生すると、外部 MOSFET のステータスは **MTR\_LCK\_MODE** によって設定され、**nFAULT** は **Low** に駆動されます。**MTR\_LCK** 中の外部 MOSFET のステータスは以下のように設定されます。

- $\text{MTR\_LCK\_MODE} = 0000\text{b}$ : すべての MOSFET はターンオフしています (ゲート・ドライバの出力が **Low** をプルしました)。
- $\text{MTR\_LCK\_MODE} = 0001\text{b}$ : 誘導エネルギーが完全に還流されるまで、導通していた MOSFET がオンし続けている一方で、スイッチングしていた MOSFET はターンオフしています。

- MTR\_LCK\_MODE = 0010b: すべてのハイサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。
- MTR\_LCK\_MODE = 0011b: すべてのローサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。

フォルト・ステータス・レジスタの **CONTROLLER\_FAULT**、MTR\_LCK、各モーター・ロック条件ビットが 1b に設定されています。MTR\_LCK 条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通常動作が再開されます (ゲート・ドライバの動作が再開され、nFAULT ピンが解放される)。

#### 7.3.20.10.2 MTR\_LCK 自動復帰 (MTR\_LCK\_MODE= 01xxb)

このモードで MTR\_LCK イベントが発生すると、MOSFET のステータスは MTR\_LCK\_MODE によって設定され、nFAULT は Low に駆動されます。MTR\_LCK 中の MOSFET のステータス:

- MTR\_LCK\_MODE = 0100b: すべての MOSFET はターンオフしています (ゲート・ドライバの出力が Low をプルしました)。
- MTR\_LCK\_MODE = 0101b: 誘導エネルギーが完全に還流されるまで、導通していた MOSFET がオンし続けている一方で、スイッチングしていた MOSFET はターンオフしています。
- MTR\_LCK\_MODE = 0110b: すべてのハイサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。
- MTR\_LCK\_MODE = 0111b: すべてのローサイド MOSFET (ゲート・ドライバ出力) はターンオンしています。

フォルト・ステータス・レジスタの **CONTROLLER\_FAULT**、MTR\_LCK、各モーター・ロック条件ビットが 1b に設定されています。t<sub>LCK\_RETRY</sub> 時間 (LCK\_RETRY によって設定) が経過した後、通常動作が自動的に再開されます (ゲート・ドライバの動作が再開され、nFAULT ピンが解放される)。t<sub>LCK\_RETRY</sub> 期間が経過すると、**CONTROLLER\_FAULT**、MTR\_LCK、各モーター・ロック条件ビットが 0b にリセットされます。

#### 7.3.20.10.3 MTR\_LCK 通知のみ (MTR\_LCK\_MODE = 1000b)

このモードで MTR\_LCK イベントが発生しても、何の保護動作も行われません。フォルト・ステータス・レジスタの **CONTROLLER\_FAULT**、MTR\_LCK、各モーター・ロック条件ビットを 1b に設定することで、モーター・ロック・イベントが通知されます。ゲート・ドライバは動作を継続します。外部コントローラは適切に動作することによってこの状態を管理します。MTR\_LCK 条件が解消され、CLR\_FLT ビットによってクリア・フォルト・コマンドが発行されると、通知はクリアされます。

#### 7.3.20.10.4 MTR\_LCK 無効 (MTR\_LCK\_MODE = 1xx1b)

このモードで MTR\_LCK イベントが発生しても、何の動作も行われません。

### 7.3.20.11 モーター・ロック検出

MCT8329A は、モーターがロック状態にあるかどうかを判断するため、各種ロック検出機能を備えています。ロック状態を迅速かつ確実に検出できるように、複数の検出機能が連携します。MCT8329A は、モーター・ロック条件の有無を検出することに加えて、システムにモーターが接続されていないことを識別し、対応策を講じることもできます。ロック検出機能とモーターなし検出機能はどちらも、それぞれのレジスタ・ビットによって無効化できます。

#### 7.3.20.11.1 ロック 1: 異常速度 (ABN\_SPEED)

MCT8329A は常に速度を監視しています。速度が **LOCK\_ABN\_SPEED** を超えると常に、ABN\_SPEED ロック・イベントが認識され、MTR\_LCK\_MODE に従って動作が行われます。

このレッショルドは **LOCK\_ABN\_SPEED** レジスタによって設定されます。ABN\_SPEED ロックは、ABN\_SPD\_EN で有効化 / 無効化できます。

#### 7.3.20.11.2 ロック 2: 同期の喪失 (LOSS\_OF\_SYNC)

ハイ・インピーダンス状態にある位相のゼロクロスを検出することで、モーターの整流が行われます。モーターがロックされると、逆起電力がなくなるため、MCT8329A はゼロクロスを検出できなくなります。LOSS\_SYNC\_TIMES の時間の間、MCT8329A がゼロクロスを検出できない場合、LOSS\_OF\_SYNC イベントが認識され、MTR\_LCK\_MODE に従って動作が行われます。LOSS\_OF\_SYNC ロックは、LOSS\_OF\_SYNC\_EN で有効化 / 無効化できます。

### 7.3.20.11.3 ロック 3：モーターなしフォルト (NO\_MTR)

MCT8329A は、関係する位相電流（現在の位相パターンのローサイド位相）を常に監視しています。NO\_MTR\_DEG\_TIME より長い期間にわたって、関係する位相電流が NO\_MTR\_THR を下回ると、NO\_MTR イベントが認識されます。NO\_MTR イベントに対する応答は、MTR\_LCK\_MODE によって設定されます。NO\_MTR ロックは、NO\_MOTOR\_EN で有効化 / 無効化できます。

### 7.3.20.12 IPD フォルト

モーター起動が IPD として設定されている (MTR\_STARTUP が 10b に設定されている) 場合、MCT8329A は 12 ビット・タイマを使って IPD 中の電流の増加および低減時間を推定します。IPD 中、アルゴリズムは、IPD\_CURR\_THR までの電流増加が成功するかどうかを、最初は 10MHz の IPD クロックから確認します。失敗（電流が IPD\_CURR\_THR に達する前にタイマがオーバーフロー）した場合、IPD はより低い周波数クロック (1MHz, 100kHz, 10kHz) を使って順々に繰り返されます。4 つのクロック周波数のすべてで IPD タイマがオーバーフローした（電流が IPD\_CURR\_THR に達しない）場合、IPD\_T1\_FAULT がトリガされます。同様に、IPD 電流低減時、アルゴリズムは、0 までの電流減衰が成功するかどうかを、上述のすべての IPD クロック周波数を使って確認します。4 回の試行のすべてで IPD タイマがオーバーフローした（電流が 0 まで下がらない）場合、IPD\_T2\_FAULT がトリガされます。

現在の IPD パルスによる電流が完全に減衰する前に次の IPD パルスが命令された場合、IPD は不正確な結果をもたらします。このような状況では、MCT8329A は IPD\_FREQ\_FAULT と呼ばれるフォルトを生成できます。IPD\_FREQ\_FAULT は、IPD 電流制限に対して IPD 周波数が高すぎる場合、または IPD 周波数と IPD 電流制限に対してモーターのインダクタンスが高すぎる場合にトリガされる可能性があります。

## 7.4 デバイスの機能モード

### 7.4.1 機能モード

#### 7.4.1.1 スリープ・モード

スリープ・モードでは、すべてのゲート・ドライバ、GVDD レギュレータ、AVDD レギュレータ、検出アンプ、I<sup>2</sup>C バスが無効化されます。DEV\_MODE を 1b に設定することで、(スタンバイではなく) スリープ・モードに移行するように本デバイスを構成できます。表 7-3 に、スリープ状態の開始と終了を示します。

#### 注

パワーアップおよびパワーダウン中、内部レギュレータが無効化されているため、nFAULT ピンは Low に保持されます。レギュレータが有効化された後、nFAULT ピンは自動的に解放されます。

#### 7.4.1.2 スタンバイ・モード

スタンバイ・モードでは、ゲート・ドライバ、AVDD LDO、I<sup>2</sup>C バスはアクティブです。DEV\_MODE を 0b に設定することで、スタンバイ・モードに移行するように本デバイスを構成できます。表 7-3 に、スタンバイ状態の開始と終了の説明を示します。各種入力モード (アナログ、PWM、I<sup>2</sup>C の周波数) のスタンバイの開始と終了の判定基準は、式 12～式 19 を使って求めることができます。

$$V_{EN\_SB}(V) = ZERO\_DUTY\_THR \times V_{ANA\_FS}(V) \quad (12)$$

$$V_{EX\_SB}(V) = (ZERO\_DUTY\_THR + ZERO\_DUTY\_HYST) \times V_{ANA\_FS}(V) \quad (13)$$

$$DUTY_{EN\_SB}(V) = ZERO\_DUTY\_THR \quad (14)$$

$$DUTY_{EX\_SB}(V) = ZERO\_DUTY\_THR + ZERO\_DUTY\_HYST \quad (15)$$

$$F_{EN\_SB}(V) = ZERO\_DUTY\_THR \times INPUT\_MAX\_FREQUENCY(Hz) \quad (16)$$

$$F_{EX\_SB}(V) = (ZERO\_DUTY\_THR + ZERO\_DUTY\_HYST) \times INPUT\_MAX\_FREQUENCY(Hz) \quad (17)$$

$$SPEED\_CTRL_{EN\_SB}(V) = ZERO\_DUTY\_THR \times 32767 \quad (18)$$

$$SPEED\_CTRL_{EX\_SB}(V) = (ZERO\_DUTY\_THR + ZERO\_DUTY\_HYST) \times 32767 \quad (19)$$

表 7-3. スリープまたはスタンバイ・モードの開始または終了条件

| 速度コマンド・モード                                  | スタンバイ状態の開始、<br>DEV_MODE = 0b   | スタンバイ状態の終了   | スリープ状態の開始、<br>DEV_MODE = 1b   | スリープ状態の終了   |
|---|--|--|---|---|
| SPEED/WAKE ピンのアナログ入力                        | SPEED/WAKE ピン電圧 < V <sub>EN_SB</sub>   | SPEED/WAKE ピン電圧 > V <sub>EX_SB</sub> (t <sub>DET_ANA</sub> の間)   | SPEED/WAKE ピン電圧 < V <sub>EN_SL</sub><br>(t <sub>DET_SL_ANA</sub> の間、<br>SPD_CTRL_MODE = 00b または 01b)<br>または<br>(t <sub>DET_SL_PWM</sub> の間、<br>SPD_CTRL_MODE = 10b または 11b) | SPEED/WAKE ピン High (V > V <sub>IL</sub> ) (t <sub>DET_ANA</sub> の間) |
| DACOUT/SO <sub>x</sub> /SPEED_ANA ピンのアナログ入力 | DACOUT/SO <sub>x</sub> /SPEED_ANA ピン電圧 < V <sub>EN_SB</sub><br>または<br>SPEED/WAKE ピン Low (V < V <sub>IL</sub> ) (t <sub>EN_SB_PWM</sub> の間) | DACOUT/SO <sub>x</sub> /SPEED_ANA ピン電圧 > V <sub>EX_SB</sub> (t <sub>DET_ANA</sub> の間)<br>かつ<br>SPEED/WAKE ピン High (V > V <sub>IH</sub> ) (t <sub>DET_PWM</sub> の間) | SPEED/WAKE ピン Low (V < V <sub>IL</sub> ) (t <sub>DET_SL_PWM</sub> の間)   | SPEED/WAKE ピン High (V > V <sub>IH</sub> ) (t <sub>DET_PWM</sub> の間) |

表 7-3. スリープまたはスタンバイ・モードの開始または終了条件 (continued)

| 速度コマンド・モード       | スタンバイ状態の開始、<br>DEV_MODE = 0b                    | スタンバイ状態の終了                                      | スリープ状態の開始、<br>DEV_MODE = 1b   | スリープ状態の終了   |
|------------------|---|---|---|---|
| PWM              | SPEED/WAKE ピン PWM デューティ < DUTY <sub>EN_SB</sub> | SPEED/WAKE ピン PWM デューティ > DUTY <sub>EX_SB</sub> | SPEED/WAKE ピン Low (V < V <sub>IL</sub> ) (t <sub>DET_SL_PWM</sub> の間)                               | SPEED/WAKE ピン High (V > V <sub>IH</sub> ) (t <sub>DET_PWM</sub> の間) |
| 周波数              | SPEED/WAKE ピン周波数 < F <sub>EN_SB</sub>           | SPEED/WAKE ピン周波数 > F <sub>EX_SB</sub>           | SPEED/WAKE ピン Low (V < V <sub>IL</sub> ) (t <sub>DET_SL_PWM</sub> の間)                               | SPEED/WAKE ピン High (V > V <sub>IH</sub> ) (t <sub>DET_PWM</sub> の間) |
| I <sup>2</sup> C | SPEED_CTRL < SPEED_CTRL <sub>EN_SB</sub>        | SPEED_CTRL > SPEED_CTRL <sub>EX_SB</sub>        | SPEED/WAKE ピン電圧 < V <sub>IL</sub> (t <sub>DET_SL_PWM</sub> の間)<br>かつ<br>SPEED_CTRL は 0 にプログラムされている。 | SPEED/WAKE ピン電圧 > V <sub>IH</sub> (t <sub>DET_PWM</sub> の間)         |

#### 7.4.1.3 フォルト・リセット (CLR\_FLT)

フォルト条件がラッピングされると、本デバイスはパワー MOSFET とシステムを保護するために部分的シャットダウン状態に移行します。フォルト条件が解消されると、CLR\_FLT を 1b に設定することで、本デバイスは再び動作状態に移行できます。

### 7.5 外部インターフェイス

#### 7.5.1 DRVOFF - ゲート・ドライバ・シャットダウン機能

DRVOFF が High に駆動されると、ゲート・ドライバはシャットダウンに移行します。DRVOFF はデバイス内部のデジタル制御ロジックをバイパスし、ゲート・ドライバ出力に直接接続されます (図 7-41 を参照)。このピンを使うと、内部制御ロジックを直接バイパスできるため、ゲート・ドライバが無効化された際のフォルトを外部から監視できます。MCT8329A は DRVOFF ピンのロジック High を検出すると、ゲート・ドライバを無効化し、プルダウン・モードに移行します (図 7-42 を参照)。ゲート・ドライバのシャットダウン・シーケンスは、図 7-42 に示すように進行します。ゲート・ドライバがシャットダウン・シーケンスを開始すると、ゲート・ドライバは、I<sub>SINK</sub> の電流で t<sub>SD\_SINK\_DIG</sub> 時間の間アクティブ・プルダウンされ、その後、パッシブ・プルダウン・モードに移行します。

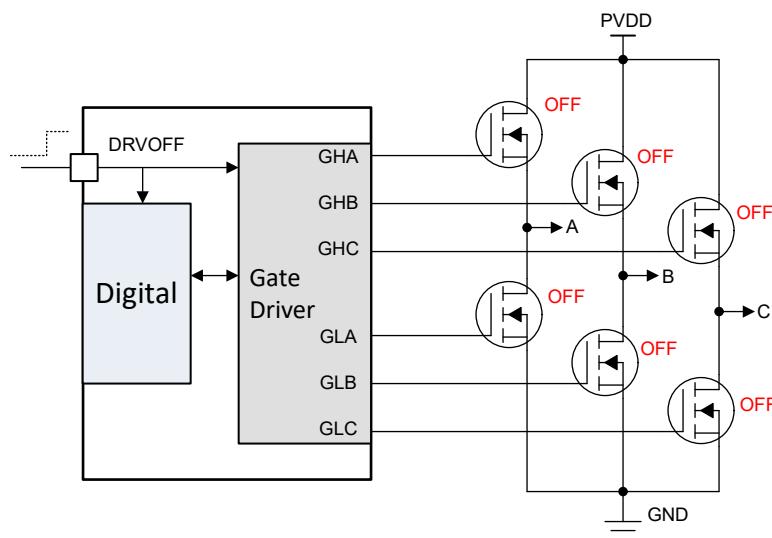


図 7-41. DRVOFF のゲート・ドライバの出力状態

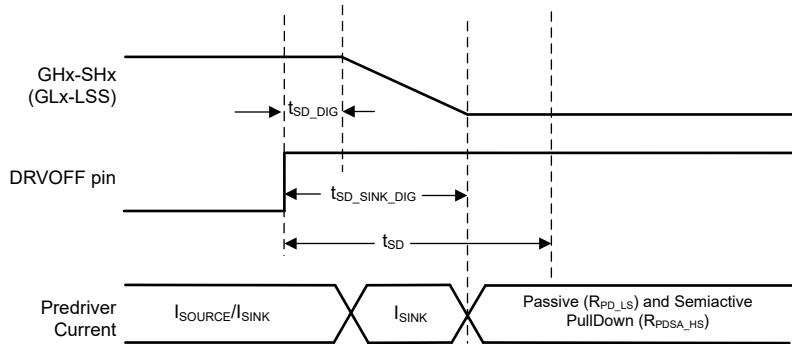


図 7-42. ゲート・ドライバ・シャットダウン・シーケンス

DRVOFF ピンを High にプルしても、本デバイスはスリープ・モードにもスタンバイ・モードにも移行せず、デジタル・コアは依然としてアクティブです。DRVOFF のステータスは DRV\_OFF ビットで通知され、ピンのステータス変更と DRV\_OFF ビットのステータス更新との間に最大 100ms の待ち時間があります。モーター動作中に DRVOFF がロジック High に遷移すると、コントローラはモーター・フォルトを報告することができます。DRVOFF を High から Low にプルすると、(DRVOFF ピンを Low にしてから最大 100ms の待ち時間で) MCT8329A はモーター起動シーケンスを実行します (セクション 7.3.9 を参照)。

### 7.5.2 DAC 出力

MCT8329A は、デジタル変数に相当するアナログ電圧を、12 ビットの分解能と 3V の最大電圧で DACOUT ピンに出力する 12 ビット DAC を備えています。DACOUT ピンに出力される信号は、アルゴリズム変数をリアルタイムで追跡するのに便利であり、速度コントローラまたはモーター加速時間の調整に利用できます。DACOUT の変数のアドレスは DACOUT\_VAR\_ADDR によって設定されます。

#### 注

フォルト、ブレーキ、ハイ・インピーダンス状態では、選択された変数の DACOUT 値は不正確である場合があります。

### 7.5.3 電流検出アンプ出力

MCT8329A は、DACOUT/SOx/SPEED\_ANA を設定することで、内蔵の電流検出アンプ出力を DACOUT/SOx/SPEED\_ANA ピンに出力できます。

### 7.5.4 発振器ソース

MCT8329A は、すべてのデジタル・ペリフェラルとタイミング測定のクロック・ソースとして使用される発振器を内蔵しています。MCT8329A のデフォルト設定は内部発振器を使用することであり、この設定は、外部の水晶振動子もクロック・ソースも必要とせずにモーターを駆動するのに十分です。

MCT8329A がタイミング測定または速度ループの精度要件を満たさない場合、MCT8329A は外部クロック基準をサポートすることもできます。

EMI 性能を高めるため、MCT8329A は、SSM\_CONFIG によってスペクトラム拡散変調 (SSM) を有効化することでクロック周波数を変調する機能も備えています。

#### 7.5.4.1 外部クロック・ソース

任意のより正確なクロック基準を EXT\_CLK ピンに接続することで、広い動作温度範囲にわたって MCT8329A の速度ループ精度を高めることができます (図 7-43 を参照)。EXT\_CLK は、内部クロック発振器を較正し、外部クロックの精度と一致させるために使用されます。外部クロック・ソースは、CLK\_SEL を 11b に設定し、かつ EXT\_CLK\_EN を 1b に設定することで選択できます。外部クロック・ソースの周波数は EXT\_CLK\_CONFIG によって設定できます。

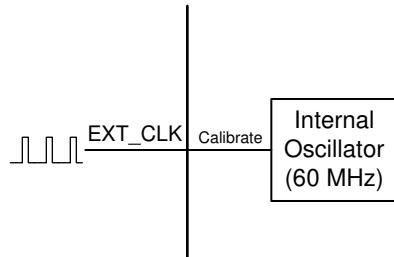


図 7-43. 外部クロック基準

---

注

外部クロックは任意であり、より高いクロック精度が求められる場合に使えます。MCT8329A は、すべてのモードで常に内部発振器を使って起動します。

---

## 7.6 EEPROM アクセスと I<sup>2</sup>C インターフェイス

### 7.6.1 EEPROM アクセス

MCT8329A は 1024 ビット (64 ビット x 16 行) の EEPROM を備えており、その EEPROM を使ってモーターの設定パラメータを保存します。消去動作は行単位 (64 ビットすべてが 1 回の消去動作で消去されます) で実行されますが、32 ビット書き込みおよび読み出し動作がサポートされています。EEPROM は、I<sup>2</sup>C シリアル・インターフェイスを使用した書き込みと読み出しが可能ですが、I<sup>2</sup>C シリアル・インターフェイスを使用した消去は実行できません。EEPROM に対応するシャドウ・レジスタは、アドレス 0x000080～0x0000AE に配置されます。

---

#### 注

MCT8329A では、モーターが回転していないときのみ、EEPROM の書き込みおよび読み出し動作が可能です。

---

#### 7.6.1.1 EEPROM 書き込み

MCT8329A での EEPROM 書き込み手順を次に示します。

1. ISD 設定 (再同期イネーブル、リバース・ドライブ・イネーブル、停止検出スレッショルドなど) をレジスタ 0x000080 (ISD\_CONFIG) に書き込みます。
2. モーター起動設定 (起動方法、最初のサイクルの周波数、IPD パラメータ、アライン・パラメータなど) をレジスタ 0x000082 (MOTOR\_STARTUP1) に書き込みます。
3. モーター起動設定 (開ループ加速度、最小デューティ・サイクルなど) をレジスタ 0x000084 (MOTOR\_STARTUP2) に書き込みます。
4. モーター制御設定 (閉ループ加速度、PWM 周波数、PWM 変調など) をレジスタ 0x000086 (CLOSED\_LOOP1) に書き込みます。
5. モーター制御設定 (FG 信号パラメータ、モーター停止オプションなど) をレジスタ 0x000088 (CLOSED\_LOOP2) に書き込みます。
6. モーター制御設定 (動的消磁パラメータ、BEMF スレッショルド、デューティ・サイクル・スレッショルドなど) をレジスタ 0x00008A (CLOSED\_LOOP3) に書き込みます。
7. モーター制御設定 (急減速デューティ・スレッショルド、ウインドウ、電流制限を含む急減速パラメータなど) をレジスタ 0x00008C (CLOSED\_LOOP4) に書き込みます。
8. モーター制御設定 (閉ループ・モード、飽和限界値、K<sub>p</sub>、K<sub>i</sub> を含む速度ループ・パラメータなど) をレジスタ 0x00008E (CONST\_SPEED) に書き込みます。
9. モーター制御設定 (最大電力、定電力モード、電力レベル・ヒステリシス、最大速度を含む入力電力レギュレーション・パラメータなど) をレジスタ 0x000090 (CONST\_PWR) に書き込みます。
10. フault 制御設定 (CBC、ロック電流制限値および動作、リトライ時間など) をレジスタ 0x000092 (FAULT\_CONFIG1) に書き込みます。
11. フault 制御設定 (OV/UV 制限値および動作、異常速度レベル、モーター・ロック設定など) をレジスタ 0x000094 (FAULT\_CONFIG2) に書き込みます。
12. 150° 変調用の PWM デューティ・サイクル設定をレジスタ 0x000096 および 0x000098 (150\_DEG\_TWO\_PH\_PROFILE, 150\_DEG\_THREE\_PH\_PROFILE) に書き込みます。
13. 入力プロファイル設定 (プロファイル・タイプ、デューティ・サイクル、クランプ・レベルなど) をレジスタ 0x00009A、0x00009C、0x00009E、0x0000A0、0x0000A2、0x0000A4 (REF\_PROFILES1～REF\_PROFILES6) に書き込みます。
14. DIR、BRAKE、DACOUT などのピン設定をレジスタ 0x0000A6 および 0x0000A8 (PIN\_CONFIG1, PIN\_CONFIG2) に書き込みます。
15. デバイス設定 (デバイス・モード、外部クロック・イネーブル、クロック・ソース、入力 PWM 周波数範囲など) をレジスタ 0x0000AA (DEVICE\_CONFIG) に書き込みます。
16. ゲート・ドライバ設定 (CSA 設定、ゲート・ドライバ保護など) をレジスタ 0x0000AC および 0x0000AE (GD\_CONFIG1, GD\_CONFIG2) に書き込みます。

17. シャドウ・レジスタ (0x000080~0x0000AE) の値を EEPROM に書き込むには、レジスタ 0x0000E6 に 0x8A500000 を書き込みます。

18. EEPROM 書き込み動作が完了するまで、300ms の間待ちます。

ステップ 1~16 は、変更する必要があるレジスタ / パラメータに基づいて選択的に実行できます。必要な値を使ってすべてのシャドウ・レジスタを更新した後、シャドウ・レジスタの内容を EEPROM にコピーするため、ステップ 17 を実行する必要があります。

#### 注

EEPROM の予約済みビット・フィールドのデフォルト設定値は変更できません。予約済みビットの内容を変更しないように、「リード・モディファイ・ライト」シーケンスを使って EEPROM 書き込み動作を実行することを推奨します。

### 7.6.1.2 EEPROM 読み出し

MCT8329A での EEPROM 読み出し手順を次に示します。

1. EEPROM データをシャドウ・レジスタ (0x000080~0x0000AE) に読み込むには、レジスタ 0x0000E6 に 0x40000000 を書き込みます。
2. EEPROM の読み出し動作が完了するまで、100ms の間待ちます。
3. I<sup>2</sup>C 読み出しコマンドを使って、シャドウ・レジスタの値を一度に 1 または 2 レジスタずつ読み出します (セクション 7.6.2 を参照)。シャドウ・レジスタのアドレスは 0x000080~0x0000AE です。32 ビット読み出し動作の場合、レジスタ・アドレスは 2 ステップずつ増加します (各アドレスが 16 ビット位置であるため)。

### 7.6.2 I<sup>2</sup>C シリアル・インターフェイス

MCT8329A は I<sup>2</sup>C シリアル・インターフェイス経由で外部 MCU と接続します。MCT8329A は、コントローラと接続する I<sup>2</sup>C ターゲットです。外部 MCU は、MCT8329A 内の予約済みレジスタ以外のすべてのレジスタの読み出し / 書き込みのためにこのインターフェイスを使うことができます。

#### 注

信頼性の高い通信を確保するため、I<sup>2</sup>C バスを介して転送されるすべてのバイトの間に 100 $\mu$ s の遅延を使用する必要があります。

#### 7.6.2.1 I<sup>2</sup>C データ・ワード

表 7-4 に、I<sup>2</sup>C データ・ワードのフォーマットを示します。

表 7-4. I<sup>2</sup>C データ・ワードのフォーマット

| TARGET_ID | R/W | 制御ワード      | データ                 | CRC-8   |
|-----------|-----|------------|---------------------|---------|
| A6 - A0   | W0  | CW23 - CW0 | D15 / D31/ D63 - D0 | C7 - C0 |

**ターゲット ID および R/W ビット:**先頭バイトには、7 ビットの I<sup>2</sup>C ターゲット ID (0x60) が含まれており、その後に読み出し / 書き込みコマンド・ビットが続きます。MCT8329A のパケットごとに、24 ビットの制御ワードの書き込みから通信プロトコルが始まるため、R/W ビットは常に 0 になります。

**24 ビット制御ワード:**ターゲット・アドレスの後に 24 ビットの制御ビットが続きます。表 7-5 に、制御ワードのフォーマットを示します。

表 7-5. 24 ビット制御ワードのフォーマット

| OP_R/W | CRC_EN | DLEN       | MEM_SEC     | MEM_PAGE    | MEM_ADDR   |
|--------|--------|------------|-------------|-------------|------------|
| CW23   | CW22   | CW21- CW20 | CW19 - CW16 | CW15 - CW12 | CW11 - CW0 |

制御ワードの各フィールドの詳細を、以下に説明します。

**OP\_R/W – 読み出し / 書き込み:**R/W ビットは、これが読み出し動作と書き込み動作のどちらであるかを示します。ビット値 0 は、それが書き込み動作であることを示します。ビット値 1 は、それが読み出し動作であることを示します。書き込み

動作の場合、24 ビット制御ワードの後にデータ・バイトが送信されるものと MCT8329A は想定します。読み出し動作の場合、24 ビット制御ワードの後に、繰り返し START または通常の START による I<sup>2</sup>C 読み出し要求を MCT8329A は要求します。

**CRC\_EN – 巡回冗長性検査 (CRC) イネーブル:** MCT8329A は、データの整合性を検証するため、CRC をサポートしています。このビットは、CRC 機能を有効化するかどうかを制御します。

**DLEN – データ長:** DLEN フィールドは、外部 MCU によって MCT8329A に送信されるデータの長さを決定します。MCT8329A のプロトコルは 3 つのデータ長 (16 ビット、32 ビット、64 ビット) をサポートしています。

**表 7-6. データ長の構成**

| DLEN の値 | データ長   |
|---------|--------|
| 00b     | 16 ビット |
| 01b     | 32 ビット |
| 10b     | 64 ビット |
| 11b     | 予約済み   |

**MEM\_SEC – メモリ・セクション:** MCT8329A の各メモリ位置は、制御ワード内の 3 つの独立したエンティティ (メモリ・セクション、メモリ・ページ、メモリ・アドレス) を使ってアドレス指定されます。メモリ・セクションは、そのメモリ位置が属するメモリ・セクション (RAM、ROM など) を示す 4 ビットのフィールドです。

**MEM\_PAGE – メモリ・ページ:** メモリ・ページは、そのメモリ位置が属するメモリ・ページを示す 4 ビットのフィールドです。

**MEM\_ADDR – メモリ・アドレス:** メモリ・アドレスは、アドレスの最後の 12 ビットです。22 ビット・アドレス全体は、3 つのフィールド (メモリ・セクション、メモリ・ページ、メモリ・アドレス) のすべてを使って MCT8329A によって内部的に構成されます。メモリ位置 0x0000000-0x0000800 の場合、メモリ・セクションは 0x0、メモリ・ページは 0x0、メモリ・アドレスは下位 12 ビット (0x000000 の場合 0x000、0x000080 の場合 0x080、0x000800 の場合 0x800) です。

**データ・バイト:** MCT8329A への書き込み動作の場合、24 ビットの制御ワードの後にデータ・バイトが続きます。制御ワード内の DLEN フィールドは、このセクションで送信されるバイト数と一致している必要があります。

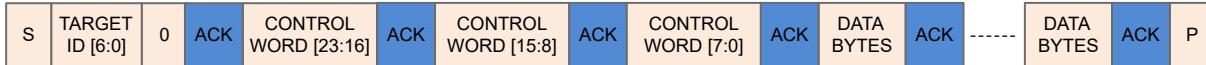
**CRC バイト:** 制御ワードで CRC 機能が有効化されている場合、書き込みトランザクションの終了時に CRC バイトが送信されるはずです。CRC を計算する手順については、以下の「CRC バイト計算」で説明します。

### 7.6.2.2 I<sup>2</sup>C 書き込み動作

MCT8329A での I<sup>2</sup>C を介した書き込み動作には、次のシーケンスが含まれます。

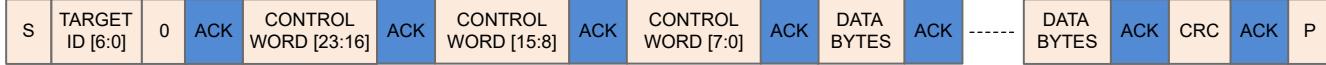
1. I<sup>2</sup>C START 条件。
2. このシーケンスは、MCT8329A を識別する 7 ビットのターゲット ID (0x60) と、0 に設定された R/W ビットで構成される I<sup>2</sup>C ターゲット START バイトで開始されます。
3. START バイトの後に 24 ビットの制御ワードが続きます。書き込み動作であるため、制御ワードのビット 23 は 0 である必要があります。
4. 24 ビットの制御ワードの後にデータ・バイトが続きます。データ・バイトの長さは DLEN フィールドで決まります。
  - a. データ・バイト送信時、LSB バイトが最初に送信されます。詳細については、以下の例を参照してください。
  - b. 16 ビット / 32 ビット書き込み – 送信されたデータは、制御ワードに記載されたアドレスに書き込まれます。
  - c. 64 ビット書き込み – 64 ビットは、2 つの 32 ビット書き込みとして扱われます。制御ワードに記載されたアドレスは、Addr 0 と見なされます。Addr 1 は、Addr 0 を 2 増やすことで、MCT8329A によって内部的に計算されます。合計 8 データ・バイトが送信されます。最初の 4 バイト (LSB ファーストで送信) は Addr 0 に書き込まれれ、次の 4 バイトは Addr 1 に書き込まれます。
5. CRC が有効化されている場合、パケットの最後に CRC バイトが付きます。CRC は、パケット全体 (ターゲット ID + W ビット、制御ワード、データ・バイト) に対して計算されます。
6. I<sup>2</sup>C STOP 条件。

Write – without CRC



2 / 4 / 8 DATA BYTES

Write – with CRC



CRC includes {TARGET ID,0}, CONTROL WORD[23:0], DATA BYTES

図 7-44. I<sup>2</sup>C 書き込み動作シーケンス

### 7.6.2.3 I<sup>2</sup>C 読み出し動作

MCT8329A での I<sup>2</sup>C を介した読み出し動作には、次のシーケンスが含まれます。

1. I<sup>2</sup>C START 条件。
2. このシーケンスは I<sup>2</sup>C ターゲットの START バイトで始まります。
3. START バイトの後に 24 ビットの制御ワードが続きます。読み出し動作であるため、制御ワードのビット 23 は 1 である必要があります。
4. 制御ワードの後に繰り返し START または通常の START が続きます。
5. MCT8329A は、SDA でデータ・バイトを送信します。MCT8329A が送信するバイト数は制御ワードの DLEN フィールド値で決まります。
  - a. データ・バイト送信時、LSB バイトが最初に送信されます。詳細については、以下の例を参照してください。
  - b. 16 ビット / 32 ビット読み出し – 制御ワードに記載されたアドレスからのデータが返されます。
  - c. 64 ビット読み出し – 64 ビットは 2 つの 32 ビット読み出しとして扱われます。制御ワードに記載されたアドレスは、Addr 0 と見なされます。Addr 1 は、Addr 0 を 2 増やすことで、MCT8329A によって内部的に計算されます。MCT8329A により、合計 8 データ・バイトが送信されます。最初の 4 バイト (LSB ファーストで送信) は Addr 0 から読み出され、次の 4 バイトは Addr 1 から読み出されます。
  - d. MCT8329A は、制御ワードの処理と、指定されたアドレスからのデータの読み出しにある程度の時間を要します。これにはある程度の遅延が含まれます。ターゲット ID を伴う繰り返し START が NACK される可能性は十分にあります。MCT8329A によって I<sup>2</sup>C 読み出し要求が NACK された場合、数サイクル後にリトライします。このリトライ中、制御ワードを含むパケット全体を送信する必要はありません。ターゲット ID と読み出しビットを伴う START 条件のみを送信すれば十分です。
6. CRC が有効化されている場合、MCT8329A は最後に追加の CRC バイトを送信します。CRC が有効化されている場合、外部 MCU の I<sup>2</sup>C コントローラは、STOP ビットを送信する前に、この追加バイトを読み出す必要があります。CRC は、パケット全体 (ターゲット ID + W ビット、制御ワード、ターゲット ID + R ビット、データ・バイト) に対して計算されます。
7. I<sup>2</sup>C STOP 条件。

Read – without CRC



2 / 4 / 8 DATA BYTES

Read – with CRC



CRC includes {TARGET ID,0}, CONTROL WORD[23:0], {TARGET ID,1}, DATA BYTES

図 7-45. I<sup>2</sup>C 読み出し動作シーケンス

### 7.6.2.4 I<sup>2</sup>C 通信プロトコル・パケットの例

この例で使用されているすべての値は 16 進形式です。この例で使用されている I<sup>2</sup>C ターゲット ID は 0x00 です。

**32 ビット書き込み動作の例:** アドレス – 0x00000080、データ – 0x1234ABCD、CRC バイト – 0x45 (値の例です。実際の CRC 計算とは一致しません。)

**表 7-7. 32 ビット書き込み動作パケットの例**

| START バイト |                       | 制御ワード 0 |        |           |           |           | 制御ワード 1  |          | 制御ワード 2 | データ・バイト |       |       |         | CRC  |
|-----------|-----------------------|---------|--------|-----------|-----------|-----------|----------|----------|---------|---------|-------|-------|---------|------|
| ターゲット ID  | I <sup>2</sup> C 書き込み | OP_R/W  | CRC_EN | DLEN      | MEM_SEC   | MEM_PAGE  | MEM_ADDR | MEM_ADDR | DB0     | DB1     | DB2   | DB3   | CRC バイト |      |
| A6-A0     | W0                    | CW23    | CW22   | CW21-CW20 | CW19-CW16 | CW15-CW12 | CW11-CW8 | CW7-CW0  | D7-D0   | D7-D0   | D7-D0 | D7-D0 | C7-C0   |      |
| 0x00      | 0x0                   | 0x0     | 0x1    | 0x1       | 0x0       | 0x0       | 0x0      | 0x0      | 0x80    | 0xCD    | 0xAB  | 0x34  | 0x12    | 0x45 |
| 0x00      |                       | 0x50    |        |           |           | 0x00      |          | 0x80     | 0xCD    | 0xAB    | 0x34  | 0x12  | 0x45    |      |

**64 ビット書き込み動作の例:** アドレス - 0x00000080、データ・アドレス 0x00000080 - データ 0x01234567、データ・アドレス 0x00000082 - データ 0x89ABCDEF、CRC バイト – 0x45 (値の例です。実際の CRC 計算とは一致しません。)

**表 7-8. 64 ビット書き込み動作パケットの例**

| START バイト |                       | 制御ワード 0 |        |           |           |           | 制御ワード 1  |          | 制御ワード 2     |      | データ・バイト            |  |  | CRC     |
|-----------|-----------------------|---------|--------|-----------|-----------|-----------|----------|----------|-------------|------|--------------------|--|--|---------|
| ターゲット ID  | I <sup>2</sup> C 書き込み | OP_R/W  | CRC_EN | DLEN      | MEM_SEC   | MEM_PAGE  | MEM_ADDR | MEM_ADDR | DB0 - DB7   |      |                    |  |  | CRC バイト |
| A6-A0     | W0                    | CW23    | CW22   | CW21-CW20 | CW19-CW16 | CW15-CW12 | CW11-CW8 | CW7-CW0  | [D7-D0] x 8 |      |                    |  |  | C7-C0   |
| 0x00      | 0x0                   | 0x0     | 0x1    | 0x2       | 0x0       | 0x0       | 0x0      | 0x0      | 0x80        |      | 0x67452301EFCDAB89 |  |  | 0x45    |
| 0x00      |                       | 0x60    |        |           |           | 0x00      |          | 0x80     |             | 0x80 | 0x67452301EFCDAB89 |  |  | 0x45    |

**32 ビット読み出し動作の例:** アドレス – 0x00000080、データ – 0x1234ABCD、CRC バイト – 0x56 (値の例です。実際の CRC 計算とは一致しません。)

**表 7-9. 32 ビット読み出し動作パケットの例**

| START バイト |                       | 制御ワード 0 |        |           |           |           | 制御ワード 1  |          | 制御ワード 2  | START バイト             |       | バイト 0 | バイト 1 | バイト 2 | バイト 3   | バイト 4 |
|-----------|-----------------------|---------|--------|-----------|-----------|-----------|----------|----------|----------|-----------------------|-------|-------|-------|-------|---------|-------|
| ターゲット ID  | I <sup>2</sup> C 書き込み | R/W     | CRC_EN | DLEN      | MEM_SEC   | MEM_PAGE  | MEM_ADDR | MEM_ADDR | ターゲット ID | I <sup>2</sup> C 読み出し | DB0   | DB1   | DB2   | DB3   | CRC バイト |       |
| A6-A0     | W0                    | CW23    | CW22   | CW21-CW20 | CW19-CW16 | CW15-CW12 | CW11-CW8 | CW7-CW0  | A6-A0    | W0                    | D7-D0 | D7-D0 | D7-D0 | D7-D0 | C7-C0   |       |
| 0x00      | 0x0                   | 0x1     | 0x1    | 0x1       | 0x0       | 0x0       | 0x0      | 0x0      | 0x00     | 0x1                   | 0xCD  | 0xAB  | 0x34  | 0x12  | 0x56    |       |
| 0x00      |                       | 0xD0    |        |           |           | 0x00      |          | 0x80     | 0x01     |                       | 0xCD  | 0xAB  | 0x34  | 0x12  | 0x56    |       |

### 7.6.2.5 内部バッファ

MCT8329A は、I<sup>2</sup>C で受信したデータを格納するため、内部でバッファを使います。I<sup>2</sup>C バスでのデータの収集に、最も高い優先順位が与えられています。I<sup>2</sup>C Rx データ用に 2 つのバッファ (ピンポン)、I<sup>2</sup>C Tx データ用に 2 つのバッファ (ピンポン) が備わっています。

外部 MCU からの書き込み要求は Rx バッファ 1 に格納され、Rx バッファ 1 内のこのデータを解析するために構文解析ブロックがトリガれます。MCT8329A が Rx バッファ 1 からの書き込みパケットを処理している間に、別の新しい読み出し/書き込み要求が発行された場合、I<sup>2</sup>C バスからのデータ全体は Rx バッファ 2 に格納され、現在の要求の後に処理されます。

MCT8329A は、最大 2 回の連続読み出し / 書き込み要求に対応できます。高優先度の割り込みにより MCT8329A がビジーの場合、送信されたデータは内部バッファ (Rx バッファ 1、Rx バッファ 2) に格納されます。この時点で第 3 の読み出し / 書き込み要求が発行された場合、バッファがすでに満杯であるため、ターゲット ID は NACK されます。

読み出し動作中、読み出し要求が処理され、レジスタからの読み出しデータと CRC バイト (有効化されている場合) は Tx バッファに格納されます。外部 MCU が I<sup>2</sup>C 読み出し (ターゲット ID + R ビット) を開始すると、この Tx バッファからのデータは I<sup>2</sup>C を介して転送されます。2 つの Tx バッファが備わっているため、MCT8329A の 2 つの読み出しからのレジスタ・データをバッファできます。このシナリオでは、第 3 の読み出し要求が発行されると、制御ワードは Rx バッファ 1 に格納されますが、Tx バッファが満杯であるため、MCT8329A では処理されません。

Tx バッファからデータが読み出されると、そのデータは Tx バッファにはもはや格納されません。バッファはクリアされ、次のデータを格納できるようになります。読み出しランザクションが中断され、MCU が全バイトの読み出しを完了していない場合、最初からすべてのデータ・バイトを読み出すため、外部 MCU は再度 I<sup>2</sup>C 読み出し (I<sup>2</sup>C 読み出しのみ、制御ワード情報なし) を開始できます。

#### 7.6.2.6 CRC バイト計算

CRC 計算には 8 ビット CCIT 多項式 ( $x^8 + x^2 + x + 1$ ) が使用されます。

**書き込み動作時の CRC 計算:** 外部 MCU が MCT8329A に書き込む際に CRC が有効化されている場合、外部 MCU は 8 ビット CRC バイトを計算し、その CRC バイトをデータの末尾に追加する必要があります。MCT8329A は、同じ多項式を使用して CRC を内部的に計算し、一致しない場合、その書き込み要求は破棄されます。書き込み動作のための外部 MCU による CRC 計算の入力データを以下に示します。

1. ターゲット ID + 書き込みビット
2. 制御ワード – 3 バイト
3. データ・バイト – 2/4/8 バイト

**読み出し動作時の CRC 計算:** 外部 MCU が MCT8329A を読み出す際に CRC が有効化されている場合、MCT8329A はデータの末尾に CRC バイトを送信します。読み出し動作時の CRC 計算には、START バイト、外部 MCU から送信される制御ワード、MCT8329A から送信されるデータ・バイトが必要です。MCT8329A が送信したデータを検証するための、外部 MCU による CRC 計算の入力データを以下に示します。

1. ターゲット ID + 書き込みビット
2. 制御ワード – 3 バイト
3. ターゲット ID + 読み出しビット
4. データ・バイト – 2/4/8 バイト

## 7.7 EEPROM (不揮発性) レジスタ・マップ

### 7.7.1 Algorithm\_Configuration レジスタ

Algorithm\_Configuration レジスタのメモリマップされたレジスタを、表 7-10 に示します。表 7-10 に記載されていないレジスタ・オフセット・アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

**表 7-10. ALGORITHM\_CONFIGURATION レジスタ**

| オフセット | 略称                       | レジスタ名          | セクション  |
|-------|--------------------------|----------------|--|
| 80h   | ISD_CONFIG               | ISD 設定         | ISD_CONFIG レジスタ (オフセット = 80h) [リセット = 00000000h]               |
| 82h   | MOTOR_STARTUP1           | モーター起動設定 1     | MOTOR_STARTUP1 レジスタ (オフセット = 82h) [リセット = 00000000h]           |
| 84h   | MOTOR_STARTUP2           | モーター起動設定 2     | MOTOR_STARTUP2 レジスタ (オフセット = 84h) [リセット = 00000000h]           |
| 86h   | CLOSED_LOOP1             | 閉ループ設定 1       | CLOSED_LOOP1 レジスタ (オフセット = 86h) [リセット = 00000000h]             |
| 88h   | CLOSED_LOOP2             | 閉ループ設定 2       | CLOSED_LOOP2 レジスタ (オフセット = 88h) [リセット = 00000000h]             |
| 8Ah   | CLOSED_LOOP3             | 閉ループ設定 3       | CLOSED_LOOP3 レジスタ (オフセット = 8Ah) [リセット = 000000A0h]             |
| 8Ch   | CLOSED_LOOP4             | 閉ループ設定 4       | CLOSED_LOOP4 レジスタ (オフセット = 8Ch) [リセット = 00000000h]             |
| 8Eh   | CONST_SPEED              | 定速度設定          | CONST_SPEED レジスタ (オフセット = 8Eh) [リセット = 00000000h]              |
| 90h   | CONST_PWR                | 定電力設定          | CONST_PWR レジスタ (オフセット = 90h) [リセット = 00000000h]                |
| 96h   | 150_DEG_TWO_PH_PROFILE   | 150° 2 相プロファイル | 150_DEG_TWO_PH_PROFILE レジスタ (オフセット = 96h) [リセット = 00000000h]   |
| 98h   | 150_DEG_THREE_PH_PROFILE | 150° 3 相プロファイル | 150_DEG_THREE_PH_PROFILE レジスタ (オフセット = 98h) [リセット = 00000000h] |
| 9Ah   | REF_PROFILES1            | 速度プロファイル設定 1   | REF_PROFILES1 レジスタ (オフセット = 9Ah) [リセット = X]                    |

**表 7-10. ALGORITHM\_CONFIGURATION レジスタ (continued)**

| オフセット | 略称            | レジスタ名        | セクション                                       |
|-------|---------------|--------------|---|
| 9Ch   | REF_PROFILES2 | 速度プロファイル設定 2 | REF_PROFILES2 レジスタ (オフセット = 9Ch) [リセット = X] |
| 9Eh   | REF_PROFILES3 | 速度プロファイル設定 3 | REF_PROFILES3 レジスタ (オフセット = 9Eh) [リセット = X] |
| A0h   | REF_PROFILES4 | 速度プロファイル設定 4 | REF_PROFILES4 レジスタ (オフセット = A0h) [リセット = X] |
| A2h   | REF_PROFILES5 | 速度プロファイル設定 5 | REF_PROFILES5 レジスタ (オフセット = A2h) [リセット = X] |
| A4h   | REF_PROFILES6 | 速度プロファイル設定 6 | REF_PROFILES6 レジスタ (オフセット = A4h) [リセット = X] |

表の小さい枠に収まるように、複雑なビット・アクセス・タイプを記号で表わしています。表 7-11 に、このセクションでアクセス・タイプに使用しているコードを示します。

**表 7-11. Algorithm\_Configuration のアクセス・タイプ・コード**

| アクセス・タイプ             | コード | 説明               |
|----------------------|-----|------------------|
| <b>読み出しタイプ</b>       |     |                  |
| R                    | R   | 読み出し             |
| <b>書き込みタイプ</b>       |     |                  |
| W                    | W   | 書き込み             |
| <b>リセットまたはデフォルト値</b> |     |                  |
| -n                   |     | リセット後の値またはデフォルト値 |

### 7.7.1.1 ISD\_CONFIG レジスタ (オフセット = 80h) [リセット = 00000000h]

ISD\_CONFIG を表 7-12 に示します。

概略表に戻ります。

初期速度検出設定値を設定するためのレジスタ

**表 7-12. ISD\_CONFIG レジスタのフィールドの説明**

| ピット   | フィールド           | タイプ | リセット | 説明   |
|-------|-----------------|-----|------|--|
| 31    | PARITY          | R/W | 0h   | パリティ・ビット   |
| 30    | ISD_EN          | R/W | 0h   | ISD イネーブル<br>0h = 無効化<br>1h = 有効化  |
| 29    | BRAKE_EN        | R/W | 0h   | ブレーキ・イネーブル<br>0h = 無効化<br>1h = 有効化   |
| 28    | HIZ_EN          | R/W | 0h   | ハイ・インピーダンス・イネーブル<br>0h = 無効化<br>1h = 有効化   |
| 27    | RVS_DR_EN       | R/W | 0h   | リバース再同期イネーブル<br>0h = 無効化<br>1h = 有効化   |
| 26    | RESYNC_EN       | R/W | 0h   | フォワード再同期イネーブル<br>0h = 無効化<br>1h = 有効化  |
| 25    | STAT_BRK_EN     | R/W | 0h   | 停止中のブレーキの有効化または無効化<br>0h = 無効化<br>1h = 有効化   |
| 24-22 | STAT_DETECT_THR | R/W | 0h   | 停止 BEMF 検出スレッショルド (DYN_VOLT_SCALING_EN に基づいて位相電圧を低減)<br>0h = 5mV<br>1h = 10mV<br>2h = 15mV<br>3h = 20mV<br>4h = 25mV<br>5h = 30mV<br>6h = 50mV<br>7h = 100mV   |
| 21    | BRK_MODE        | R/W | 0h   | ブレーキ・モード<br>0h = 3 つのローサイド FET のすべてをターンオン<br>1h = 3 つのハイサイド FET のすべてをターンオン   |
| 20-17 | RESERVED        | R/W | 0h   | 予約済み   |
| 16-13 | BRK_TIME        | R/W | 0h   | ブレーキ時間<br>0h = 10ms<br>1h = 50ms<br>2h = 100ms<br>3h = 200ms<br>4h = 300ms<br>5h = 400ms<br>6h = 500ms<br>7h = 750ms<br>8h = 1s<br>9h = 2s<br>Ah = 3s<br>Bh = 4s<br>Ch = 5s<br>Dh = 7.5s<br>Eh = 10s<br>Fh = 15s |

表 7-12. ISD\_CONFIG レジスタのフィールドの説明 (continued)

| ビット  | フィールド                | タイプ | リセット | 説明   |
|------|----------------------|-----|------|--|
| 12-9 | HIZ_TIME             | R/W | 0h   | ハイ・インピーダンス時間<br>0h = 10ms<br>1h = 50ms<br>2h = 100ms<br>3h = 200ms<br>4h = 300ms<br>5h = 400ms<br>6h = 500ms<br>7h = 750ms<br>8h = 1s<br>9h = 2s<br>Ah = 3s<br>Bh = 4s<br>Ch = 5s<br>Dh = 7.5s<br>Eh = 10s<br>Fh = 15s |
| 8-6  | STARTUP_BRK_TIME     | R/W | 0h   | モーター停止時のブレーキ時間<br>0h = 1ms<br>1h = 10ms<br>2h = 25ms<br>3h = 50ms<br>4h = 100ms<br>5h = 250ms<br>6h = 500ms<br>7h = 1000ms   |
| 5-3  | RESYNC_MIN_THRESHOLD | R/W | 0h   | その値を下回ると、モーターが再同期する代わりに惰性で回転する、位相の BEMF の最小値<br>0h = MIN_DUTY * DC_BUS_VOLTAGE<br>1h = 300mV<br>2h = 400mV<br>3h = 500mV<br>4h = 600mV<br>5h = 800mV<br>6h = 1000mV<br>7h = 1250mV                                     |
| 2-1  | MTR_STARTUP          | R/W | 0h   | モーターの起動方法<br>0h = アライン<br>1h = ダブル・アライン<br>2h = IPD<br>3h = スロー・ファースト・サイクル   |
| 0    | RESERVED             | R/W | 0h   | 予約済み   |

### 7.7.1.2 MOTOR\_STARTUP1 レジスタ (オフセット = 82h) [リセット = 00000000h]

MOTOR\_STARTUP1 を表 7-13 に示します。

概略表に戻ります。

モータ一起動設定値 1 を設定するためのレジスタ

**表 7-13. MOTOR\_STARTUP1 レジスタのフィールドの説明**

| ビット   | フィールド           | タイプ | リセット | 説明   |
|-------|-----------------|-----|------|--|
| 31    | PARITY          | R/W | 0h   | パリティ・ビット   |
| 30-27 | ALIGN_RAMP_RATE | R/W | 0h   | アライン電圧ランプ・レート<br>0h = 0.1V/s<br>1h = 0.2V/s<br>2h = 0.5V/s<br>3h = 1V/s<br>4h = 2.5V/s<br>5h = 5V/s<br>6h = 7.5V/s<br>7h = 10V/s<br>8h = 25V/s<br>9h = 50V/s<br>Ah = 75V/s<br>Bh = 100V/s<br>Ch = 250V/s<br>Dh = 500V/s<br>Eh = 750V/s<br>Fh = 1000V/s |
| 26-23 | ALIGN_TIME      | R/W | 0h   | アライン時間<br>0h = 5ms<br>1h = 10ms<br>2h = 25ms<br>3h = 50ms<br>4h = 75ms<br>5h = 100ms<br>6h = 200ms<br>7h = 400ms<br>8h = 600ms<br>9h = 800ms<br>Ah = 1s<br>Bh = 2s<br>Ch = 4s<br>Dh = 6s<br>Eh = 8s<br>Fh = 10s  |

表 7-13. MOTOR\_STARTUP1 レジスタのフィールドの説明 (continued)

| ビット   | フィールド          | タイプ | リセット | 説明  |
|-------|----------------|-----|------|---|
| 22-18 | ALIGN_CURR_THR | R/W | 0h   | アライン電流のスレッショルドアライン電流スレッショルド (A) =<br>$(\text{ALIGN\_CURR\_THR} - \text{オフセット}) / (\text{CSA\_GAIN} * \text{RSENSE})$ 。<br>VREF_SEL = 単方向 CSA の場合、オフセット = 0.075V (1Bh 以降、値<br>はロール・オーバー)。VREF_SEL = 双方向 CSA の場合、オフセット =<br>0V (0Fh 以降、値はロール・オーバー)<br>0h = 0.0V<br>1h = 0.1V<br>2h = 0.2V<br>3h = 0.3V<br>4h = 0.4V<br>5h = 0.5V<br>6h = 0.6V<br>7h = 0.7V<br>8h = 0.8V<br>9h = 0.9V<br>Ah = 1.0V<br>Bh = 1.1V<br>Ch = 1.2V<br>Dh = 1.3V<br>Eh = 1.4V<br>Fh = 1.5V<br>10h = 1.6V<br>11h = 1.7V<br>12h = 1.8V<br>13h = 1.9V<br>14h = 2.0V<br>15h = 2.1V<br>16h = 2.2V<br>17h = 2.3V<br>18h = 2.4V<br>19h = 2.5V<br>1Ah = 2.6V<br>1Bh = N/A<br>1Ch = N/A<br>1Dh = N/A<br>1Eh = N/A<br>1Fh = N/A |
| 17-16 | ALIGN_DUTY     | R/W | 0h   | アライン中のデューティ・サイクルの制限値<br>0h = 10%<br>1h = 25%<br>2h = 50%<br>3h = 100%   |
| 15-13 | IPD_CLK_FREQ   | R/W | 0h   | IPD クロック周波数<br>0h = 50Hz<br>1h = 100Hz<br>2h = 250Hz<br>3h = 500Hz<br>4h = 1000Hz<br>5h = 2000Hz<br>6h = 5000Hz<br>7h = 10000Hz   |

**表 7-13. MOTOR\_STARTUP1 レジスタのフィールドの説明 (continued)**

| ピット  | フィールド         | タイプ | リセット | 説明   |
|------|---------------|-----|------|--|
| 12-8 | IPD_CURR_THR  | R/W | 0h   | IPD 電流のスレッショルド。IPD 電流スレッショルド (A) =<br>(IPD_CURR_THR - オフセット) / (CSA_GAIN * RSENSE)。<br>VREF_SEL = 単方向 CSA の場合、オフセット = 0.075V (1Bh 以降、値<br>はロール・オーバー)。VREF_SEL = 双方向 CSA の場合、オフセット =<br>0V (0Fh 以降、値はロール・オーバー)<br>0h = 0.0V<br>1h = 0.1V<br>2h = 0.2V<br>3h = 0.3V<br>4h = 0.4V<br>5h = 0.5V<br>6h = 0.6V<br>7h = 0.7V<br>8h = 0.8V<br>9h = 0.9V<br>Ah = 1.0V<br>Bh = 1.1V<br>Ch = 1.2V<br>Dh = 1.3V<br>Eh = 1.4V<br>Fh = 1.5V<br>10h = 1.6V<br>11h = 1.7V<br>12h = 1.8V<br>13h = 1.9V<br>14h = 2.0V<br>15h = 2.1V<br>16h = 2.2V<br>17h = 2.3V<br>18h = 2.4V<br>19h = 2.5V<br>1Ah = 2.6V<br>1Bh = N/A<br>1Ch = N/A<br>1Dh = N/A<br>1Eh = N/A<br>1Fh = N/A |
| 7-6  | IPD_ADV_ANGLE | R/W | 0h   | IPD アドバンス角度<br>0h = 0°<br>1h = 30°<br>2h = 60°<br>3h = 90°   |
| 5-4  | IPD_REPEAT    | R/W | 0h   | IPD の実行回数<br>0h = 1<br>1h = 平均 2 回<br>2h = 平均 3 回<br>3h = 平均 4 回   |

表 7-13. MOTOR\_STARTUP1 レジスタのフィールドの説明 (continued)

| ピット | フィールド                   | タイプ | リセット | 説明  |
|-----|-------------------------|-----|------|---|
| 3-0 | SLOW_FIRST_CYC_FRE<br>Q | R/W | 0h   | 最初のサイクルの周波数<br>0h = 0.05Hz<br>1h = 0.1Hz<br>2h = 0.25Hz<br>3h = 0.5Hz<br>4h = 1Hz<br>5h = 2Hz<br>6h = 3Hz<br>7h = 5Hz<br>8h = 10Hz<br>9h = 15Hz<br>Bh = 25Hz<br>Ch = 50Hz<br>Dh = 100Hz<br>Eh = 150Hz<br>Fh = 200Hz |

### 7.7.1.3 MOTOR\_STARTUP2 レジスタ (オフセット = 84h) [リセット = 00000000h]

MOTOR\_STARTUP2 を表 7-14 に示します。

概略表に戻ります。

モータ一起動設定値 2 を設定するためのレジスタ

**表 7-14. MOTOR\_STARTUP2 レジスタのフィールドの説明**

| ビット   | フィールド     | タイプ | リセット | 説明   |
|-------|-----------|-----|------|--|
| 31    | PARITY    | R/W | 0h   | パリティ・ビット   |
| 30-28 | OL_DUTY   | R/W | 0h   | 開ループ時のデューティ・サイクルの制限値<br>0h = 10%<br>1h = 15%<br>2h = 20%<br>3h = 25%<br>4h = 30%<br>5h = 40%<br>6h = 50%<br>7h = 100%  |
| 27-23 | OL_ILIMIT | R/W | 0h   | 開ループ電流スレッショルド。OL 電流スレッショルド (A) =<br>(OL_CURR_THR - オフセット) / (CSA_GAIN * RSENSE)。VREF_SEL = 単方向 CSA の場合、オフセット = 0.075V (1Bh 以降、値はロール・オーバー)。VREF_SEL = 双方向 CSA の場合、オフセット = 0V (0Fh 以降、値はロール・オーバー)<br>0h = 0.0V<br>1h = 0.1V<br>2h = 0.2V<br>3h = 0.3V<br>4h = 0.4V<br>5h = 0.5V<br>6h = 0.6V<br>7h = 0.7V<br>8h = 0.8V<br>9h = 0.9V<br>Ah = 1.0V<br>Bh = 1.1V<br>Ch = 1.2V<br>Dh = 1.3V<br>Eh = 1.4V<br>Fh = 1.5V<br>10h = 1.6V<br>11h = 1.7V<br>12h = 1.8V<br>13h = 1.9V<br>14h = 2.0V<br>15h = 2.1V<br>16h = 2.2V<br>17h = 2.3V<br>18h = 2.4V<br>19h = 2.5V<br>1Ah = 2.6V<br>1Bh = N/A<br>1Ch = N/A<br>1Dh = N/A<br>1Eh = N/A<br>1Fh = N/A |

表 7-14. MOTOR\_STARTUP2 レジスタのフィールドの説明 (continued)

| ピット   | フィールド     | タイプ | リセット | 説明  |
|-------|-----------|-----|------|---|
| 22-18 | OL_ACC_A1 | R/W | 0h   | 開ループ加速度 A1<br>0h = 0.005Hz/s<br>1h = 0.01Hz/s<br>2h = 0.025Hz/s<br>3h = 0.05Hz/s<br>4h = 0.1Hz/s<br>5h = 0.25Hz/s<br>6h = 0.5Hz/s<br>7h = 1Hz/s<br>8h = 2.5Hz/s<br>9h = 5Hz/s<br>Ah = 7.5Hz/s<br>Bh = 10Hz/s<br>Ch = 12.5Hz/s<br>Dh = 15Hz/s<br>Eh = 20Hz/s<br>Fh = 30Hz/s<br>10h = 40Hz/s<br>11h = 50Hz/s<br>12h = 60Hz/s<br>13h = 75Hz/s<br>14h = 100Hz/s<br>15h = 125Hz/s<br>16h = 150Hz/s<br>17h = 175Hz/s<br>18h = 200Hz/s<br>19h = 250Hz/s<br>1Ah = 300Hz/s<br>1Bh = 400Hz/s<br>1Ch = 500Hz/s<br>1Dh = 750Hz/s<br>1Eh = 1000Hz/s<br>1Fh = 無制限 (32767Hz/s) |

**表 7-14. MOTOR\_STARTUP2 レジスタのフィールドの説明 (continued)**

| ピット   | フィールド     | タイプ | リセット | 説明   |
|-------|-----------|-----|------|--|
| 17-13 | OL_ACC_A2 | R/W | 0h   | 開ループ加速度 A2<br>0h = 0.005Hz/s <sup>2</sup><br>1h = 0.01Hz/s <sup>2</sup><br>2h = 0.025Hz/s <sup>2</sup><br>3h = 0.05Hz/s <sup>2</sup><br>4h = 0.1Hz/s <sup>2</sup><br>5h = 0.25Hz/s <sup>2</sup><br>6h = 0.5Hz/s <sup>2</sup><br>7h = 1Hz/s <sup>2</sup><br>8h = 2.5Hz/s <sup>2</sup><br>9h = 5Hz/s <sup>2</sup><br>Ah = 7.5Hz/s <sup>2</sup><br>Bh = 10Hz/s <sup>2</sup><br>Ch = 12.5Hz/s <sup>2</sup><br>Dh = 15Hz/s <sup>2</sup><br>Eh = 20Hz/s <sup>2</sup><br>Fh = 30Hz/s <sup>2</sup><br>10h = 40Hz/s <sup>2</sup><br>11h = 50Hz/s <sup>2</sup><br>12h = 60Hz/s <sup>2</sup><br>13h = 75Hz/s <sup>2</sup><br>14h = 100Hz/s <sup>2</sup><br>15h = 125Hz/s <sup>2</sup><br>16h = 150Hz/s <sup>2</sup><br>17h = 175Hz/s <sup>2</sup><br>18h = 200Hz/s <sup>2</sup><br>19h = 250Hz/s <sup>2</sup><br>1Ah = 300Hz/s <sup>2</sup><br>1Bh = 400Hz/s <sup>2</sup><br>1Ch = 500Hz/s <sup>2</sup><br>1Dh = 750Hz/s <sup>2</sup><br>1Eh = 1000Hz/s <sup>2</sup><br>1Fh = 無制限 (32767Hz/s <sup>2</sup> ) |

表 7-14. MOTOR\_STARTUP2 レジスタのフィールドの説明 (continued)

| ピット  | フィールド                | タイプ | リセット | 説明  |
|------|----------------------|-----|------|---|
| 12-8 | OPN_CL_HANDOFF_THR   | R/W | 0h   | 開ループから閉ループへのハンドオフ・スレッショルド<br>0h = 1Hz<br>1h = 4Hz<br>2h = 8Hz<br>3h = 12Hz<br>4h = 16Hz<br>5h = 20Hz<br>6h = 24Hz<br>7h = 28Hz<br>8h = 32Hz<br>9h = 36Hz<br>Ah = 40Hz<br>Bh = 45Hz<br>Ch = 50Hz<br>Dh = 55Hz<br>Eh = 60Hz<br>Fh = 65Hz<br>10h = 70Hz<br>11h = 75Hz<br>12h = 80Hz<br>13h = 85Hz<br>14h = 90Hz<br>15h = 100Hz<br>16h = 150Hz<br>17h = 200Hz<br>18h = 250Hz<br>19h = 300Hz<br>1Ah = 350Hz<br>1Bh = 400Hz<br>1Ch = 450Hz<br>1Dh = 500Hz<br>1Eh = 550Hz<br>1Fh = 600Hz |
| 7    | AUTO_HANDOFF         | R/W | 0h   | 自動ハンドオフ・イネーブル<br>0h = 自動ハンドオフを無効化 (かつ OPN_CL_HANDOFF_THR を使用)<br>1h = 自動ハンドオフを有効化   |
| 6    | FIRST_CYCLE_FREQ_SEL | R/W | 0h   | オープン・ループ時の最初のサイクルの周波数<br>0h = SLOW_FIRST_CYC_FREQ によって設定<br>1h = 0Hz  |
| 5-2  | MIN_DUTY             | R/W | 0h   | 動作デューティ・サイクルの最小値<br>0h = 0%<br>1h = 1.5%<br>2h = 2.5%<br>3h = 3%<br>4h = 4%<br>5h = 5%<br>6h = 6%<br>7h = 7%<br>8h = 8%<br>9h = 9%<br>Ah = 10%<br>Bh = 12%<br>Ch = 15%<br>Dh = 17.5%<br>Eh = 20%<br>Fh = 25%  |
| 1-0  | OL_HANDOFF_CYCLES    | R/W | 0h   | 開ループ・ハンドオフ・サイクル<br>0h = 3<br>1h = 6<br>2h = 12<br>3h = 24   |

#### 7.7.1.4 CLOSED\_LOOP1 レジスタ (オフセット = 86h) [リセット = 00000000h]

CLOSED\_LOOP1 を表 7-15 に示します。

概略表に戻ります。

閉ループ設定値 1 を設定するためのレジスタ

**表 7-15. CLOSED\_LOOP1 レジスタのフィールドの説明**

| ビット   | フィールド         | タイプ | リセット | 説明   |
|-------|---------------|-----|------|--|
| 31    | PARITY        | R/W | 0h   | パリティ・ビット   |
| 30-29 | COMM_CONTROL  | R/W | 0h   | 台形波整流モード<br>0h = 120° 整流<br>1h = 120°～150° の可変整流<br>2h = N/A<br>3h = N/A   |
| 28-24 | CL_ACC        | R/W | 0h   | 閉ループ加速度<br>0h = 0.005V/s<br>1h = 0.01V/s<br>2h = 0.025V/s<br>3h = 0.05V/s<br>4h = 0.1V/s<br>5h = 0.25V/s<br>6h = 0.5V/s<br>7h = 1V/s<br>8h = 2.5V/s<br>9h = 5V/s<br>Ah = 7.5V/s<br>Bh = 10V/s<br>Ch = 12.5V/s<br>Dh = 15V/s<br>Eh = 20V/s<br>Fh = 30V/s<br>10h = 40V/s<br>11h = 50V/s<br>12h = 60V/s<br>13h = 75V/s<br>14h = 100V/s<br>15h = 125V/s<br>16h = 150V/s<br>17h = 175V/s<br>18h = 200V/s<br>19h = 250V/s<br>1Ah = 300V/s<br>1Bh = 400V/s<br>1Ch = 500V/s<br>1Dh = 750V/s<br>1Eh = 1000V/s<br>1Fh = 32767V/s |
| 23    | CL_DEC_CONFIG | R/W | 0h   | 閉ループ減速設定<br>0h = CL_DEC によって設定された閉ループ減速<br>1h = CL_ACC によって設定された閉ループ減速   |

表 7-15. CLOSED\_LOOP1 レジスタのフィールドの説明 (continued)

| ピット   | フィールド  | タイプ | リセット | 説明   |
|-------|--------|-----|------|--|
| 22-18 | CL_DEC | R/W | 0h   | 閉ループ減速度<br>0h = 0.005V/s<br>1h = 0.01V/s<br>2h = 0.025V/s<br>3h = 0.05V/s<br>4h = 0.1V/s<br>5h = 0.25V/s<br>6h = 0.5V/s<br>7h = 1V/s<br>8h = 2.5V/s<br>9h = 5V/s<br>Ah = 7.5V/s<br>Bh = 10V/s<br>Ch = 12.5V/s<br>Dh = 15V/s<br>Eh = 20V/s<br>Fh = 30V/s<br>10h = 40V/s<br>11h = 50V/s<br>12h = 60V/s<br>13h = 75V/s<br>14h = 100V/s<br>15h = 125V/s<br>16h = 150V/s<br>17h = 175V/s<br>18h = 200V/s<br>19h = 250V/s<br>1Ah = 300V/s<br>1Bh = 400V/s<br>1Ch = 500V/s<br>1Dh = 750V/s<br>1Eh = 1000V/s<br>1Fh = 32767V/s |

**表 7-15. CLOSED\_LOOP1 レジスタのフィールドの説明 (continued)**

| ビット   | フィールド             | タイプ | リセット | 説明   |
|-------|-------------------|-----|------|--|
| 17-13 | PWM_FREQ_OUT      | R/W | 0h   | 出力 PWM スイッチング周波数<br>0h = 5kHz<br>1h = 6kHz<br>2h = 7kHz<br>3h = 8kHz<br>4h = 9kHz<br>5h = 10kHz<br>6h = 11kHz<br>7h = 12kHz<br>8h = 13kHz<br>9h = 14kHz<br>Ah = 15kHz<br>Bh = 16kHz<br>Ch = 17kHz<br>Dh = 18kHz<br>Eh = 19kHz<br>Fh = 20kHz<br>10h = 25kHz<br>11h = 30kHz<br>12h = 35kHz<br>13h = 40kHz<br>14h = 45kHz<br>15h = 50kHz<br>16h = 55kHz<br>17h = 60kHz<br>18h = 65kHz<br>19h = 70kHz<br>1Ah = 75kHz<br>1Bh = 80kHz<br>1Ch = 85kHz<br>1Dh = 90kHz<br>1Eh = 95kHz<br>1Fh = 100kHz |
| 12-11 | PWM_MODUL         | R/W | 0h   | PWM 変調。<br>0h = ハイサイド変調<br>1h = ローサイド変調<br>2h = 混合変調<br>3h = N/A   |
| 10    | PWM_MODE          | R/W | 0h   | PWM モード<br>0h = シングルエンド・モード<br>1h = 相補モード  |
| 9     | LD_ANGLE_POLARITY | R/W | 0h   | 適用される進角の極性<br>0h = 遅れ<br>1h = 進み   |
| 8-1   | LD_ANGLE          | R/W | 0h   | 進角 {進角 (度) = LD_ANGLE * 0.12}  |
| 0     | RESERVED          | R/W | 0h   | 予約済み   |

### 7.7.1.5 CLOSED\_LOOP2 レジスタ (オフセット = 88h) [リセット = 00000000h]

CLOSED\_LOOP2 を表 7-16 に示します。

概略表に戻ります。

閉ループ設定値 2 を設定するためのレジスタ

表 7-16. CLOSED\_LOOP2 レジスタのフィールドの説明

| ビット   | フィールド          | タイプ | リセット | 説明  |
|-------|----------------|-----|------|---|
| 31    | PARITY         | R/W | 0h   | パリティ・ビット  |
| 30-29 | FG_SEL         | R/W | 0h   | FG モード選択<br>0h = 開ループと閉ループで FG を出力<br>1h = 閉ループのみで FG を出力<br>2h = 初回は開ループで FG を出力<br>3h = N/A   |
| 28-25 | FG_DIV_FACTOR  | R/W | 0h   | FG の分周係数<br>0h = 3 分周 (2 極モーターの機械的速度 * 3)<br>1h = 1 分周 (2 極モーターの機械的速度)<br>2h = 2 分周 (4 極モーターの機械的速度)<br>3h = 3 分周 (6 極モーターの機械的速度)<br>4h = 4 分周 (8 極モーターの機械的速度)<br>5h = 5 分周 (10 極モーターの機械的速度)<br>6h = 6 分周 (12 極モーターの機械的速度)<br>7h = 7 分周 (14 極モーターの機械的速度)<br>8h = 8 分周 (16 極モーターの機械的速度)<br>9h = 9 分周 (18 極モーターの機械的速度)<br>Ah = 10 分周 (20 極モーターの機械的速度)<br>Bh = 11 分周 (22 極モーターの機械的速度)<br>Ch = 12 分周 (24 極モーターの機械的速度)<br>Dh = 13 分周 (26 極モーターの機械的速度)<br>Eh = 14 分周 (28 極モーターの機械的速度)<br>Fh = 15 分周 (30 極モーターの機械的速度) |
| 24    | DEAD_TIME_COMP | R/W | 0h   | 電力制限および閉ループ電力制御モードで電力を計算するために適用されるデッドタイム補正<br>0h = 無効化<br>1h = 有効化  |
| 23-21 | FG_BEMF_THR    | R/W | 0h   | FG 出力 BEMF スレッショルド (DYN_VOLT_SCALING_EN に基づいて位相電圧を低減)<br>0h = $\pm 1\text{mV}$<br>1h = $\pm 2\text{mV}$<br>2h = $\pm 5\text{mV}$<br>3h = $\pm 10\text{mV}$<br>4h = $\pm 20\text{mV}$<br>5h = $\pm 30\text{mV}$<br>6h = N/A<br>7h = N/A  |
| 20-18 | MTR_STOP       | R/W | 0h   | モーター停止方法<br>0h = ハイ・インピーダンス<br>1h = 還流<br>2h = ローサイド・ブレーキ<br>3h = ハイサイド・ブレーキ<br>4h = アクティブ・スピンドル・ダウン<br>5h = N/A<br>6h = N/A<br>7h = N/A  |

**表 7-16. CLOSED\_LOOP2 レジスタのフィールドの説明 (continued)**

| ピット   | フィールド                    | タイプ | リセット | 説明   |
|-------|--------------------------|-----|------|--|
| 17-14 | MTR_STOP_BRK_TIME        | R/W | 0h   | ブレーキ・モードに設定されている際のモーター停止時のブレーキ時間<br>0h = 1ms<br>1h = 2ms<br>2h = 5ms<br>3h = 10ms<br>4h = 15ms<br>5h = 25ms<br>6h = 50ms<br>7h = 75ms<br>8h = 100ms<br>9h = 250ms<br>Ah = 500ms<br>Bh = 1000ms<br>Ch = 2500ms<br>Dh = 5000ms<br>Eh = 10000ms<br>Fh = 15000ms |
| 13-11 | ACT_SPIN_BRK_THR         | R/W | 0h   | アクティブ・スピンドル・ブレーキを使用したモーター停止のデューティ・サイクル・スレッショルド<br>0h = 即時<br>1h = 50%<br>2h = 25%<br>3h = 15%<br>4h = 10%<br>5h = 7.5%<br>6h = 5%<br>7h = 2.5%   |
| 10-8  | BRAKE_DUTY_THRESH<br>OLD | R/W | 0h   | BRAKE ピン方式ローサイド・ブレーキのデューティ・サイクル・スレッショルド<br>0h = 即時<br>1h = 50%<br>2h = 25%<br>3h = 15%<br>4h = 10%<br>5h = 7.5%<br>6h = 5%<br>7h = 2.5%  |
| 7     | AVS_EN                   | R/W | 0h   | AVS イネーブル<br>0h = 無効化<br>1h = 有効化  |

表 7-16. CLOSED\_LOOP2 レジスタのフィールドの説明 (continued)

| ピット | フィールド            | タイプ | リセット | 説明  |
|-----|------------------|-----|------|---|
| 6-2 | CBC_ILIMIT       | R/W | 0h   | モーター動作 CBC 電流制限スレッショルド。モーター動作電流制限スレッショルド (A) = (CBC_ILIMIT - オフセット) / (CSA_GAIN * RSENSE)。<br>VREF_SEL = 単方向 CSA の場合、オフセット = 0.075V (1Bh 以降、値はロール・オーバー)。VREF_SEL = 双方向 CSA の場合、オフセット = 0V (0Fh 以降、値はロール・オーバー)。<br>0h = 0.0V<br>1h = 0.1V<br>2h = 0.2V<br>3h = 0.3V<br>4h = 0.4V<br>5h = 0.5V<br>6h = 0.6V<br>7h = 0.7V<br>8h = 0.8V<br>9h = 0.9V<br>Ah = 1.0V<br>Bh = 1.1V<br>Ch = 1.2V<br>Dh = 1.3V<br>Eh = 1.4V<br>Fh = 1.5V<br>11h = 1.7V<br>12h = 1.8V<br>13h = 1.9V<br>14h = 2.0V<br>15h = 2.1V<br>16h = 2.2V<br>17h = 2.3V<br>18h = 2.4V<br>19h = 2.5V<br>1Ah = 2.6V<br>1Bh = N/A<br>1Ch = N/A<br>1Dh = N/A<br>1Eh = N/A<br>1Fh = N/A |
| 1   | OL_ILIMIT_CONFIG | R/W | 0h   | 開ループ電流制限値の設定<br>0h = OL_ILIMIT によって開ループ電流制限値を設定<br>1h = CBC_ILIMIT によって開ループ電流制限値を設定   |
| 0   | INTEG_ZC_METHOD  | R/W | 0h   | 整流方法の選択<br>0h = ZC 方式<br>1h = 積分方式  |

### 7.7.1.6 CLOSED\_LOOP3 レジスタ (オフセット = 8Ah) [リセット = 000000A0h]

CLOSED\_LOOP3 を表 7-17 に示します。

概略表に戻ります。

閉ループ設定値 3 を設定するためのレジスタ

**表 7-17. CLOSED\_LOOP3 レジスタのフィールドの説明**

| ビット   | フィールド                   | タイプ | リセット | 説明   |
|-------|-------------------------|-----|------|--|
| 31    | PARITY                  | R/W | 0h   | パリティ・ビット   |
| 30-29 | INTEG_CYCL_THR_LOW      | R/W | 0h   | その値を下回ると、整流方式が積分から ZC に切り替わる、30° ごとの BEMF サンプル数<br>0h = 3<br>1h = 4<br>2h = 6<br>3h = 8  |
| 28-27 | INTEG_CYCL_THR_HIG<br>H | R/W | 0h   | その値を上回ると、整流方式が ZC から積分に切り替わる、30° ごとの BEMF サンプル数<br>0h = 4<br>1h = 6<br>2h = 8<br>3h = 10 |
| 26-25 | INTEG_DUTY_THR_LOW      | R/W | 0h   | その値を下回ると、整流方式が積分から ZC に切り替わるデューティ・サイクル<br>0h = 12%<br>1h = 15%<br>2h = 18%<br>3h = 20%   |
| 24-23 | INTEG_DUTY_THR_HIG<br>H | R/W | 0h   | その値を上回ると、整流方式が ZC から積分に切り替わるデューティ・サイクル<br>0h = 12%<br>1h = 15%<br>2h = 18%<br>3h = 20%   |

表 7-17. CLOSED\_LOOP3 レジスタのフィールドの説明 (continued)

| ピット   | フィールド           | タイプ | リセット | 説明  |
|-------|-----------------|-----|------|---|
| 22-17 | BEMF_THRESHOLD2 | R/W | 0h   | フローティング位相電圧立ち下がり中の積分方式整流の BEMF スレッショルド<br>0h = 0<br>1h = 25<br>2h = 50<br>3h = 75<br>4h = 100<br>5h = 125<br>6h = 150<br>7h = 175<br>8h = 200<br>9h = 225<br>Ah = 250<br>Bh = 275<br>Ch = 300<br>Dh = 325<br>Eh = 350<br>Fh = 375<br>10h = 400<br>11h = 425<br>12h = 450<br>13h = 475<br>14h = 500<br>15h = 525<br>16h = 550<br>17h = 575<br>18h = 600<br>19h = 625<br>1Ah = 650<br>1Bh = 675<br>1Ch = 700<br>1Dh = 725<br>1Eh = 750<br>1Fh = 775<br>20h = 800<br>21h = 850<br>22h = 900<br>23h = 950<br>24h = 1000<br>25h = 1050<br>26h = 1100<br>27h = 1150<br>28h = 1200<br>29h = 1250<br>2Ah = 1300<br>2Bh = 1350<br>2Ch = 1400<br>2Dh = 1450<br>2Eh = 1500<br>2Fh = 1550<br>30h = 1600<br>31h = 1700<br>32h = 1800<br>33h = 1900<br>34h = 2000<br>35h = 2100<br>36h = 2200<br>37h = 2300<br>38h = 2400<br>39h = 2600<br>3Ah = 2800<br>3Bh = 3000<br>3Ch = 3200<br>3Dh = 3400<br>3Eh = 3600 |

表 7-17. CLOSED\_LOOP3 レジスタのフィールドの説明 (continued)

| ビット | フィールド | タイプ | リセット | 説明         |
|-----|-------|-----|------|------------|
|     |       |     |      | 3Fh = 3800 |

表 7-17. CLOSED\_LOOP3 レジスタのフィールドの説明 (continued)

| ビット   | フィールド           | タイプ | リセット | 説明  |
|-------|-----------------|-----|------|---|
| 16-11 | BEMF_THRESHOLD1 | R/W | 0h   | フローティング位相電圧立ち上がり中の積分方式整流の BEMF スレッショルド<br>0h = 0<br>1h = 25<br>2h = 50<br>3h = 75<br>4h = 100<br>5h = 125<br>6h = 150<br>7h = 175<br>8h = 200<br>9h = 225<br>Ah = 250<br>Bh = 275<br>Ch = 300<br>Dh = 325<br>Eh = 350<br>Fh = 375<br>10h = 400<br>11h = 425<br>12h = 450<br>13h = 475<br>14h = 500<br>15h = 525<br>16h = 550<br>17h = 575<br>18h = 600<br>19h = 625<br>1Ah = 650<br>1Bh = 675<br>1Ch = 700<br>1Dh = 725<br>1Eh = 750<br>1Fh = 775<br>20h = 800<br>21h = 850<br>22h = 900<br>23h = 950<br>24h = 1000<br>25h = 1050<br>26h = 1100<br>27h = 1150<br>28h = 1200<br>29h = 1250<br>2Ah = 1300<br>2Bh = 1350<br>2Ch = 1400<br>2Dh = 1450<br>2Eh = 1500<br>2Fh = 1550<br>30h = 1600<br>31h = 1700<br>32h = 1800<br>33h = 1900<br>34h = 2000<br>35h = 2100<br>36h = 2200<br>37h = 2300<br>38h = 2400<br>39h = 2600<br>3Ah = 2800<br>3Bh = 3000<br>3Ch = 3200<br>3Dh = 3400<br>3Eh = 3600 |

**表 7-17. CLOSED\_LOOP3 レジスタのフィールドの説明 (continued)**

| ビット  | フィールド              | タイプ | リセット | 説明  |
|------|--------------------|-----|------|---|
|      |                    |     |      | 3Fh = 3800  |
| 10-8 | DYN_DGS_FILT_COUNT | R/W | 0h   | 動的消磁チェックに必要なサンプル数<br>0h = 3<br>1h = 6<br>2h = 9<br>3h = 12<br>4h = 15<br>5h = 20<br>6h = 30<br>7h = 40          |
| 7-6  | DYN_DGS_UPPER_LIM  | R/W | 2h   | 動的消磁電圧の上限値<br>0h = (VM - 0.09) V<br>1h = (VM - 0.12) V<br>2h = (VM - 0.15) V<br>3h = (VM - 0.18) V              |
| 5-4  | DYN_DGS_LOWER_LIM  | R/W | 2h   | 動的消磁電圧の下限値<br>0h = 0.03V<br>1h = 0.06V<br>2h = 0.09V<br>3h = 0.12V  |
| 3-1  | DEGAUSS_MAX_WIN    | R/W | 0h   | 消磁ウインドウの最大値<br>0h = 22.5°<br>1h = 10°<br>2h = 15°<br>3h = 18°<br>4h = 30°<br>5h = 37.5°<br>6h = 45°<br>7h = 60° |
| 0    | DYN_DEGAUSS_EN     | R/W | 0h   | 動的消磁検出<br>0h = 無効化<br>1h = 有効化  |

### 7.7.1.7 CLOSED\_LOOP4 レジスタ (オフセット = 8Ch) [リセット = 00000000h]

CLOSED\_LOOP4 を表 7-18 に示します。

概略表に戻ります。

閉ループ設定値 4 を設定するためのレジスタ

表 7-18. CLOSED\_LOOP4 レジスタのフィールドの説明

| ビット   | フィールド               | タイプ | リセット | 説明   |
|-------|---------------------|-----|------|--|
| 31    | PARITY              | R/W | 0h   | パリティ・ビット   |
| 30    | DYN_VOLT_SCALING_EN | R/W | 0h   | 動的電圧スケーリング・イネーブル<br>0h = 無効化<br>1h = 有効化   |
| 29    | HIGH_RES_SAMP       | R/W | 0h   | 制御ループの帯域幅。<br>0h = 広い帯域幅の制御ループ<br>1h = 狹い帯域幅の制御ループ   |
| 28    | AVS_LIMIT_HYST      | R/W | 0h   | AVS 電流ヒステリシス。(AVS の正の電流制限値 (A) =<br>((AVS_LIMIT_HYST + AVS_NEG_CURR_LIMIT) * 3 /4095) /<br>(CSA_GAIN * RSENSE))<br>0h = 20<br>1h = 10  |
| 27-25 | AVS_NEG_CURR_LIMIT  | R/W | 0h   | AVS の負の電流制限値。(AVS の負の電流制限値 (A) =<br>(AVS_NEG_CURRENT_LIMIT * 3 /4095) / (CSA_GAIN * RSENSE))<br>0h = 0<br>1h = -60<br>2h = -40<br>3h = -30<br>4h = -20<br>5h = -10<br>6h = 15<br>7h = 30 |
| 24    | RESERVED            | R/W | 0h   | 予約済み   |
| 23-22 | RESERVED            | R/W | 0h   | 予約済み   |
| 21-20 | FAST_DEC_DEG_TIME   | R/W | 0h   | 急減速グリッチ除去時間<br>0h = 2 $\mu$ s<br>1h = 4 $\mu$ s<br>2h = 8 $\mu$ s<br>3h = 14 $\mu$ s   |
| 19    | WCOMP_BLANK_EN      | R/W | 0h   | 急減速時の WCOMP ブランкиング・イネーブル<br>0h = 無効化<br>1h = 有効化  |
| 18-16 | FAST_DEC_DUTY_WIN   | R/W | 0h   | 急減速デューティ・ウインドウ<br>0h = 0%<br>1h = 2.5%<br>2h = 5%<br>3h = 7.5%<br>4h = 10%<br>5h = 15%<br>6h = 20%<br>7h = 25%   |
| 15-13 | FAST_DEC_DUTY_THR   | R/W | 0h   | 急減速デューティ・スレッショルド<br>0h = 100%<br>1h = 95%<br>2h = 90%<br>3h = 85%<br>4h = 80%<br>5h = 75%<br>6h = 70%<br>7h = 65%  |

**表 7-18. CLOSED\_LOOP4 レジスタのフィールドの説明 (continued)**

| ピット  | フィールド                | タイプ | リセット | 説明   |
|------|----------------------|-----|------|--|
| 12-9 | DYN_BRK_CURR_LOW_LIM | R/W | 0h   | 急減速動的電流制限の下限値。減速電流下限値 (A) = $DYN\_BRK\_CURR\_LOW\_LIM / (CSA\_GAIN * RSENSE)$ 。この設定は、VREF_SEL = 双方向 CSA の場合にのみ適用できます。<br>0h = N/A<br>1h = 0.1V<br>2h = 0.2V<br>3h = 0.3V<br>4h = 0.4V<br>5h = 0.5V<br>6h = 0.6V<br>7h = 0.7V<br>8h = 0.8V<br>9h = 0.9V<br>Ah = 1V<br>Bh = 1.1V<br>Ch = 1.2V<br>Dh = 1.3V<br>Eh = 1.4V<br>Fh = 1.5V |
| 8    | DYNAMIC_BRK_CURR     | R/W | 0h   | 急減速時の電流制限の動的減少の有効化<br>0h = 無効化<br>1h = 有効化   |
| 7    | FAST_DECEL_EN        | R/W | 0h   | 急減速イネーブル<br>0h = 無効化<br>1h = 有効化   |
| 6-3  | FAST_DECEL_CURR_LIM  | R/W | 0h   | 減速電流レッショルド。急減速電流制限の上限値 (A) = $FAST\_DECEL\_CURR\_LIM / (CSA\_GAIN * RSENSE)$ 。この設定は、VREF_SEL = 双方向 CSA の場合にのみ適用できます。<br>0h = N/A<br>1h = 0.1V<br>2h = 0.2V<br>3h = 0.3V<br>4h = 0.4V<br>5h = 0.5V<br>6h = 0.6V<br>7h = 0.7V<br>8h = 0.8V<br>9h = 0.9V<br>Ah = 1V<br>Bh = 1.1V<br>Ch = 1.2V<br>Dh = 1.3V<br>Eh = 1.4V<br>Fh = 1.5V  |
| 2-0  | FAST_BRK_DELTA       | R/W | 0h   | 急減速終了速度差<br>0h = 0.5%<br>1h = 1%<br>2h = 1.5%<br>3h = 2%<br>4h = 2.5%<br>5h = 3%<br>6h = 4%<br>7h = 5%   |

### 7.7.1.8 CONST\_SPEED レジスタ (オフセット = 8Eh) [リセット = 00000000h]

CONST\_SPEED を表 7-19 に示します。

概略表に戻ります。

定速度モード設定値を設定するためのレジスタ

表 7-19. CONST\_SPEED レジスタのフィールドの説明

| ビット   | フィールド            | タイプ | リセット | 説明   |
|-------|------------------|-----|------|--|
| 31    | PARITY           | R/W | 0h   | パリティ・ビット   |
| 30    | RESERVED         | R/W | 0h   | 予約済み   |
| 29-20 | SPD_POWER_KP     | R/W | 0h   | 速度 / 電力ループ Kp ( $Kp = SPD\_LOOP\_KP / 10000$ )   |
| 19-8  | SPD_POWER_KI     | R/W | 0h   | 速度 / 電力ループ Ki ( $Ki = SPD\_LOOP\_KI / 1000000$ )   |
| 7-5   | SPD_POWER_V_MAX  | R/W | 0h   | 速度 / 電力ループの飽和の上限値<br>0h = 100%<br>1h = 95%<br>2h = 90%<br>3h = 85%<br>4h = 80%<br>5h = 75%<br>6h = 70%<br>7h = 65% |
| 4-2   | SPD_POWER_V_MIN  | R/W | 0h   | 速度 / 電力ループの飽和の下限値<br>0h = 0%<br>1h = 2.5%<br>2h = 5%<br>3h = 7.5%<br>4h = 10%<br>5h = 15%<br>6h = 20%<br>7h = 25%  |
| 1-0   | CLOSED_LOOP_MODE | R/W | 0h   | 閉ループ・モード<br>0h = 無効化<br>1h = 速度ループ<br>2h = 電力ループ<br>3h = 予約済み  |

### 7.7.1.9 CONST\_PWR レジスタ (オフセット = 90h) [リセット = 00000000h]

CONST\_PWR を表 7-20 に示します。

概略表に戻ります。

定電力モード設定値を設定するためのレジスタ

**表 7-20. CONST\_PWR レジスタのフィールドの説明**

| ピット   | フィールド                      | タイプ | リセット | 説明  |
|-------|----------------------------|-----|------|---|
| 31    | PARITY                     | R/W | 0h   | パリティ・ビット  |
| 30-15 | MAX_SPEED                  | R/W | 0h   | 最大速度。(最大速度 (Hz) = MAX_SPEED / 16)   |
| 14-4  | MAX_POWER                  | R/W | 0h   | 最大電力。最大電力 (W) = MAX_POWER * 10mΩ / RSENSE:<br>{MAX_POWER が 0~1023 の場合}。最大電力 (W) = (2 *<br>MAX_POWER - 1024) * 10mΩ / RSENSE:{MAX_POWER が 1024~<br>2047 の場合}。      |
| 3-2   | CONST_POWER_LIMIT_<br>HYST | R/W | 0h   | 入力電力レギュレーションのヒステリシス (MAX_POWER の %)。新しいリ<br>ファレンスが CONST_POWER_LIMIT_HYST より大きい場合にのみ、電<br>力ループはリファレンスに基づいて電力を制御<br>0h = 5%<br>1h = 7.5%<br>2h = 10%<br>3h = 12.5% |
| 1-0   | CONST_POWER_MODE           | R/W | 0h   | 入力電力レギュレーション・モード<br>0h = 電圧制御モード<br>1h = 閉ループ電力制御<br>2h = 電力制限御<br>3h = 予約済み  |

### 7.7.1.10 150\_DEG\_TWO\_PH\_PROFILE レジスタ (オフセット = 96h) [リセット = 00000000h]

150\_DEG\_TWO\_PH\_PROFILE を表 7-21 に示します。

概略表に戻ります。

150° 変調 2 相デューティを設定するためのレジスタ

表 7-21. 150\_DEG\_TWO\_PH\_PROFILE レジスタのフィールドの説明

| ビット   | フィールド       | タイプ | リセット | 説明  |
|-------|-------------|-----|------|---|
| 31    | PARITY      | R/W | 0h   | パリティ・ビット  |
| 30-28 | TWOPH_STEP0 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 0<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 27-25 | TWOPH_STEP1 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 1<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 24-22 | TWOPH_STEP2 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 2<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 21-19 | TWOPH_STEP3 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 3<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 18-16 | TWOPH_STEP4 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 4<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |

**表 7-21. 150\_DEG\_TWO\_PH\_PROFILE レジスタのフィールドの説明 (continued)**

| ピット   | フィールド       | タイプ | リセット | 説明  |
|-------|-------------|-----|------|---|
| 15-13 | TWOPH_STEP5 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 5<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 12-10 | TWOPH_STEP6 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 6<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 9-7   | TWOPH_STEP7 | R/W | 0h   | 150° 変調、2 相 - ステップ・デューティ - 7<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 6-0   | RESERVED    | R/W | 0h   | アルゴリズム・パラメータ更新用の予約済みビット   |

### 7.7.1.11 150\_DEG\_THREE\_PH\_PROFILE レジスタ (オフセット = 98h) [リセット = 00000000h]

150\_DEG\_THREE\_PH\_PROFILE を表 7-22 に示します。

概略表に戻ります。

150° 変調 3 相デューティを設定するためのレジスタ

表 7-22. 150\_DEG\_THREE\_PH\_PROFILE レジスタのフィールドの説明

| ビット   | フィールド         | タイプ | リセット | 説明   |
|-------|---------------|-----|------|--|
| 31    | PARITY        | R/W | 0h   | パリティ・ビット   |
| 30-28 | THREEPH_STEP0 | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 0<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99%            |
| 27-25 | THREEPH_STEP1 | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 1<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99%            |
| 24-22 | THREEPH_STEP2 | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 2<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99%            |
| 21-19 | THREEPH_STEP3 | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 3<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99%            |
| 18-16 | THREEPH_STEP4 | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 4<br>0h = 0.0%<br>1h = 0.5%<br>2h = 0.75%<br>3h = 0.8375%<br>4h = 0.875%<br>5h = 0.9375%<br>6h = 0.975%<br>7h = 0.99% |

**表 7-22. 150\_DEG\_THREE\_PH\_PROFILE レジスタのフィールドの説明 (continued)**

| ピット   | フィールド                     | タイプ | リセット | 説明  |
|-------|---------------------------|-----|------|---|
| 15-13 | THREEPH_STEP5             | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 5<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 12-10 | THREEPH_STEP6             | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 6<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 9-7   | THREEPH_STEP7             | R/W | 0h   | 150° 変調、3 相 - ステップ・デューティ - 7<br>0h = 0%<br>1h = 50%<br>2h = 75%<br>3h = 83.75%<br>4h = 87.5%<br>5h = 93.75%<br>6h = 97.5%<br>7h = 99% |
| 6-5   | LEAD_ANGLE_150DEG_<br>ADV | R/W | 0h   | 150° 変調の進角<br>0h = 0°<br>1h = 5°<br>2h = 10°<br>3h = 15°  |
| 4-0   | RESERVED                  | R/W | 0h   | 予約済み  |

### 7.7.1.12 REF\_PROFILES1 レジスタ (オフセット = 9Ah) [リセット = X]

REF\_PROFILES1 を表 7-23 に示します。

概略表に戻ります。

速度プロファイル 1 を設定するためのレジスタ

表 7-23. REF\_PROFILES1 レジスタのフィールドの説明

| ビット   | フィールド              | タイプ | リセット | 説明   |
|-------|--------------------|-----|------|--|
| 31    | PARITY             | R/W | 0h   | パリティ・ビット   |
| 30-29 | REF_PROFILE_CONFIG | R/W | 0h   | リファレンス・プロファイルの設定<br>0h = デューティ制御モード<br>1h = リニア・モード<br>2h = 階段モード<br>3h = 双方向モード |
| 28-21 | DUTY_ON1           | R/W | X    | Duty_ON1 の設定。ターンオン・デューティ・サイクル (%) = $\{(DUTY\_ON1 / 255) * 100\}$ 。              |
| 20-13 | DUTY_OFF1          | R/W | X    | Duty_OFF1 の設定。ターンオフ・デューティ・サイクル (%) = $\{(DUTY\_OFF1 / 255) * 100\}$ 。            |
| 12-5  | DUTY_CLAMP1        | R/W | X    | Duty_CLAMP1 の設定。クランプ速度のデューティ・サイクル (%) = $\{(DUTY\_CLAMP1 / 255) * 100\}$ 。       |
| 4-0   | DUTY_A             | R/W | X    | デューティ・サイクル A の 5 MSB ビット。デューティ・サイクル A (%) = $\{(DUTY\_A / 255) * 100\}$ 。        |

### 7.7.1.13 REF\_PROFILES2 レジスタ (オフセット = 9Ch) [リセット = X]

REF\_PROFILES2 を表 7-24 に示します。

[概略表](#)に戻ります。

速度プロファイル 2 を設定するためのレジスタ

**表 7-24. REF\_PROFILES2 レジスタのフィールドの説明**

| ビット   | フィールド  | タイプ | リセット | 説明  |
|-------|--------|-----|------|---|
| 31    | PARITY | R/W | 0h   | パリティ・ビット  |
| 30-28 | DUTY_A | R/W | X    | デューティ・サイクル A の 3 LSB ビット。デューティ・サイクル A (%) = $\{(DUTY\_A / 255) * 100\}$ 。 |
| 27-20 | DUTY_B | R/W | X    | Duty_B の設定。デューティ・サイクル B (%) = $\{(DUTY\_B / 255) * 100\}$ 。               |
| 19-12 | DUTY_C | R/W | X    | Duty_C の設定。デューティ・サイクル C (%) = $\{(DUTY\_C / 255) * 100\}$ 。               |
| 11-4  | DUTY_D | R/W | X    | Duty_D の設定。デューティ・サイクル D (%) = $\{(DUTY\_D / 255) * 100\}$ 。               |
| 3-0   | DUTY_E | R/W | 0h   | デューティ・サイクル E の 4 MSB ビット。デューティ・サイクル E (%) = $\{(DUTY\_E / 255) * 100\}$ 。 |

### 7.7.1.14 REF\_PROFILES3 レジスタ (オフセット = 9Eh) [リセット = X]

REF\_PROFILES3 を表 7-25 に示します。

概略表に戻ります。

速度プロファイル 3 を設定するためのレジスタ

表 7-25. REF\_PROFILES3 レジスタのフィールドの説明

| ビット   | フィールド          | タイプ | リセット | 説明   |
|-------|----------------|-----|------|--|
| 31    | PARITY         | R/W | 0h   | パリティ・ビット   |
| 30-27 | DUTY_E         | R/W | X    | デューティ・サイクル E の 4 LSB ビット。デューティ・サイクル E (%) = $\{(DUTY\_E / 255) * 100\}$ 。  |
| 26-19 | DUTY_ON2       | R/W | X    | Duty_ON2 の設定。ターンオン・デューティ・サイクル (%) = $\{(DUTY\_ON2 / 255) * 100\}$ 。        |
| 18-11 | DUTY_OFF2      | R/W | X    | Duty_OFF2 の設定。ターンオフ・デューティ・サイクル (%) = $\{(DUTY\_OFF2 / 255) * 100\}$ 。      |
| 10-3  | DUTY_CLAMP2    | R/W | X    | Duty_CLAMP2 の設定。クランプ速度のデューティ・サイクル (%) = $\{(DUTY\_CLAMP1 / 255) * 100\}$ 。 |
| 2-1   | STEP_HYST_BAND |     | 0h   | 階段的変化に使われるヒステリシス・バンド<br>0h = 0%<br>1h = 2%<br>2h = 4%<br>3h = 6%           |
| 0     | RESERVED       | R/W | 0h   | 予約済み   |

### 7.7.1.15 REF\_PROFILES4 レジスタ (オフセット = A0h) [リセット = X]

REF\_PROFILES4 を表 7-26 に示します。

[概略表](#)に戻ります。

速度プロファイル 4 を設定するためのレジスタ

**表 7-26. REF\_PROFILES4 レジスタのフィールドの説明**

| ビット   | フィールド      | タイプ | リセット | 説明  |
|-------|------------|-----|------|---|
| 31    | PARITY     | R/W | 0h   | パリティ・ビット  |
| 30-23 | REF_OFF1   | R/W | X    | ターンオフ・リファレンスの設定。ターンオフ・リファレンス % = $\{(REF\_OFF1 / 255) * 100\}$ 。    |
| 22-15 | REF_CLAMP1 | R/W | X    | クランプ・リファレンス 1 の設定。クランプ・リファレンス % = $\{(REF\_CLAMP1 / 255) * 100\}$ 。 |
| 14-7  | REF_A      | R/W | X    | リファレンス A の設定。リファレンス A % = $\{(REF\_A / 255) * 100\}$ 。              |
| 6-0   | REF_B      | R/W | X    | REF_B の 7 MSB の設定。リファレンス B % = $\{(REF\_B / 255) * 100\}$ 。         |

### 7.7.1.16 REF\_PROFILES5 レジスタ (オフセット = A2h) [リセット = X]

REF\_PROFILES5 を表 7-27 に示します。

概略表に戻ります。

速度プロファイル 5 を設定するためのレジスタ

表 7-27. REF\_PROFILES5 レジスタのフィールドの説明

| ビット   | フィールド    | タイプ | リセット | 説明  |
|-------|----------|-----|------|---|
| 31    | PARITY   | R/W | 0h   | パリティ・ビット  |
| 30    | REF_B    | R/W | X    | REF_B の 1 LSB の設定。リファレンス B % = {(REF_B / 255) * 100}。 |
| 29-22 | REF_C    | R/W | X    | リファレンス C の設定。リファレンス C % = {(REF_A / 255) * 100}。      |
| 21-14 | REF_D    | R/W | X    | リファレンス D の設定。リファレンス D % = {(REF_D / 255) * 100}。      |
| 13-6  | REF_E    | R/W | X    | リファレンス E の設定。リファレンス E % = {(REF_E / 255) * 100}。      |
| 5-0   | RESERVED | R/W | 0h   | 予約済み  |

### 7.7.1.17 REF\_PROFILES6 レジスタ (オフセット = A4h) [リセット = X]

REF\_PROFILES6 を表 7-28 に示します。

[概略表](#)に戻ります。

速度プロファイル 6 を設定するためのレジスタ

**表 7-28. REF\_PROFILES6 レジスタのフィールドの説明**

| ビット   | フィールド      | タイプ | リセット | 説明   |
|-------|------------|-----|------|--|
| 31    | PARITY     | R/W | 0h   | パリティ・ビット   |
| 30-23 | REF_OFF2   | R/W | X    | ターンオフ・リファレンスの設定。ターンオフ・リファレンス % = $\{(REF\_OFF2 / 255) * 100\}$ 。 |
| 22-15 | REF_CLAMP2 | R/W | X    | クランプ・リファレンスの設定。クランプ・リファレンス % = $\{(REF\_CLAMP2 / 255) * 100\}$ 。 |
| 14-0  | RESERVED   | R/W | X    | 予約済み   |

### 7.7.2 Fault\_Configuration レジスタ

Fault\_Configuration レジスタのメモリマップされたレジスタを、表 7-29 に示します。表 7-29 に記載されていないレジスタ・オフセット・アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-29. FAULT\_CONFIGURATION レジスタ

| オフセット | 略称            | レジスタ名      | セクション   |
|-------|---------------|------------|---|
| 92h   | FAULT_CONFIG1 | FAULT 設定 1 | FAULT_CONFIG1 レジスタ (オフセット = 92h) [リセット = 00000000h] |
| 94h   | FAULT_CONFIG2 | FAULT 設定 2 | FAULT_CONFIG2 レジスタ (オフセット = 94h) [リセット = 00000000h] |

表の小さい枠に収まるように、複雑なビット・アクセス・タイプを記号で表わしています。表 7-30 に、このセクションでアクセス・タイプに使用しているコードを示します。

表 7-30. Fault\_Configuration のアクセス・タイプ・コード

| アクセス・タイプ      | コード | 説明               |
|---------------|-----|------------------|
| 読み出しタイプ       |     |                  |
| R             | R   | 読み出し             |
| 書き込みタイプ       |     |                  |
| W             | W   | 書き込み             |
| リセットまたはデフォルト値 |     |                  |
| -n            |     | リセット後の値またはデフォルト値 |

### 7.7.2.1 FAULT\_CONFIG1 レジスタ (オフセット = 92h) [リセット = 00000000h]

FAULT\_CONFIG1 を表 7-31 に示します。

概略表に戻ります。

フォルト設定 1 を設定するためのレジスタ

**表 7-31. FAULT\_CONFIG1 レジスタのフィールドの説明**

| ビット   | フィールド           | タイプ | リセット | 説明   |
|-------|-----------------|-----|------|--|
| 31    | PARITY          | R/W | 0h   | パリティ・ビット   |
| 30-28 | NO_MTR_DEG_TIME | R/W | 0h   | モーターなし検出グリッチ除去時間<br>0h = 1ms<br>1h = 10ms<br>2h = 25ms<br>3h = 50ms<br>4h = 100ms<br>5h = 250ms<br>6h = 500ms<br>7h = 1000ms   |
| 27-24 | CBC_ILIMIT_MODE | R/W | 0h   | サイクル単位の電流制限。このモードは、CBC_ILIMIT、OL_ILIMT、ALIGN_ILIMIT に適用されます。<br>0h = 次の PWM サイクルに自動復帰、nFAULT はアクティブ、ドライバは還流モード<br>1h = 次の PWM サイクルに自動復帰、nFAULT は非アクティブ、ドライバは還流モード<br>2h = 電流が ILIMIT を下回ると自動復帰、nFAULT はアクティブ、ドライバは還流モード (ハイサイド変調でのみ利用可能)<br>3h = 電流が ILIMIT を下回ると自動復帰、nFAULT は非アクティブ、ドライバは還流モード (ハイサイド変調でのみ利用可能)<br>4h = CBC_RETRY_PWM_CYC 後に自動復帰、nFAULT はアクティブ、ドライバは還流モード<br>5h = CBC_RETRY_PWM_CYC 後に自動復帰、nFAULT は非アクティブ、ドライバは還流モード<br>6h = 電流が ILIMIT を上回ると通知のみが行われ、何の動作も行われない。<br>7h = サイクルごとの制限を無効化<br>8h = サイクルごとの制限を無効化<br>9h = サイクルごとの制限を無効化<br>Ah = サイクルごとの制限を無効化<br>Bh = サイクルごとの制限を無効化<br>Ch = サイクルごとの制限を無効化<br>Dh = サイクルごとの制限を無効化<br>Eh = サイクルごとの制限を無効化<br>Fh = サイクルごとの制限を無効化 |

表 7-31. FAULT\_CONFIG1 レジスタのフィールドの説明 (continued)

| ビット   | フィールド            | タイプ | リセット | 説明  |
|-------|------------------|-----|------|---|
| 23-19 | LOCK_ILIMIT      | R/W | 0h   | ロック電流スレッショルド (ロック電流スレッショルド (A) = Lock_CURR_THR / CSA_GAIN * RSHUNT)<br>0h = 0.0V<br>1h = 0.1V<br>2h = 0.2V<br>3h = 0.3V<br>4h = 0.4V<br>5h = 0.5V<br>6h = 0.6V<br>7h = 0.7V<br>8h = 0.8V<br>9h = 0.9V<br>Ah = 1.0V<br>Bh = 1.1V<br>Ch = 1.2V<br>Dh = 1.3V<br>Eh = 1.4V<br>Fh = 1.5V<br>11h = 1.7V<br>12h = 1.8V<br>13h = 1.9V<br>14h = 2.0V<br>15h = 2.1V<br>16h = 2.2V<br>17h = 2.3V<br>18h = 2.4V<br>19h = 2.5V<br>1Ah = 2.6V<br>1Bh = 2.7V<br>1Ch = N/A<br>1Dh = N/A<br>1Eh = N/A<br>1Fh = N/A   |
| 18-15 | LOCK_ILIMIT_MODE | R/W | 0h   | ロック検出電流制限モード<br>0h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲート・ドライバはトライステート<br>1h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲート・ドライバは還流モード<br>2h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲート・ドライバはハイサイド・ブレーキ・モード (すべてのハイサイド FET をターンオン)<br>3h = ILIMIT ロック検出によりフォルトをラッチ、nFAULT はアクティブ、ゲート・ドライバはローサイド・ブレーキ・モード (すべてのローサイド FET をターンオン)<br>4h = tLCK_RETRY 後に自動復帰、ゲート・ドライバはトライステート<br>5h = tLCK_RETRY 後に自動復帰、ゲート・ドライバは還流モード<br>6h = tLCK_RETRY 後に自動復帰、ゲート・ドライバはハイサイド・ブレーキ・モード (すべてのハイサイド FET をターンオン)<br>7h = tLCK_RETRY 後に自動復帰、ゲート・ドライバはローサイド・ブレーキ・モード (すべてのローサイド FET をターンオン)<br>8h = ILIMIT ロック検出は通知のみ、何の動作も行われない。<br>9h = ILIMIT ロック検出を無効化<br>Ah = ILIMIT ロック検出を無効化<br>Bh = ILIMIT ロック検出を無効化<br>Ch = ILIMIT ロック検出を無効化<br>Dh = ILIMIT ロック検出を無効化<br>Eh = ILIMIT ロック検出を無効化<br>Fh = ILIMIT ロック検出を無効化 |

**表 7-31. FAULT\_CONFIG1 レジスタのフィールドの説明 (continued)**

| ビット   | フィールド             | タイプ | リセット | 説明   |
|-------|-------------------|-----|------|--|
| 14-11 | LOCK_ILIMIT_DEG   | R/W | 0h   | ロック検出電流制限のグリッチ除去時間<br>0h = 1ms<br>1h = 2ms<br>2h = 5ms<br>3h = 10ms<br>4h = 25ms<br>5h = 50ms<br>6h = 75ms<br>7h = 100ms<br>8h = 250ms<br>9h = 500ms<br>Ah = 1s<br>Bh = 2.5s<br>Ch = 5s<br>Dh = 10s<br>Eh = 25s<br>Fh = 50s  |
| 10-8  | CBC_RETRY_PWM_CYC | R/W | 0h   | CBC 電流制限がリトライする PWM サイクル数<br>0h = 0<br>1h = 1<br>2h = 2<br>3h = 3<br>4h = 4<br>5h = 5<br>6h = 6<br>7h = 7  |
| 7     | RESERVED          | R/W | 0h   | 予約済み   |
| 6-3   | MTR_LCK_MODE      | R/W | 0h   | モーター・ロック・モード<br>0h = モーター・ロック検出によりフォルトをラッチ、nFAULT はアクティブ、<br>ゲート・ドライバはトライステート<br>1h = モーター・ロック検出によりフォルトをラッチ、nFAULT はアクティブ、<br>ゲート・ドライバは還流モード<br>2h = モーター・ロック検出によりフォルトをラッチ、nFAULT はアクティブ、<br>ゲート・ドライバはハイサイド・ブレーキ・モード (すべてのハイサイド FET<br>をターンオン)<br>3h = モーター・ロック検出によりフォルトをラッチ、nFAULT はアクティブ、<br>ゲート・ドライバはローサイド・ブレーキ・モード (すべてのローサイド FET<br>をターンオン)<br>4h = tLCK_RETRY 後に自動復帰、ゲート・ドライバはトライステート<br>5h = tLCK_RETRY 後に自動復帰、ゲート・ドライバは還流モード<br>6h = tLCK_RETRY 後に自動復帰、ゲート・ドライバはハイサイド・ブレ<br>キ・モード (すべてのハイサイド FET をターンオン)<br>7h = tLCK_RETRY 後に自動復帰、ゲート・ドライバはローサイド・ブレ<br>キ・モード (すべてのローサイド FET をターンオン)<br>8h = モーター・ロック検出は通知のみ、何の動作も行われない。<br>9h = モーター・ロック検出を無効化<br>Bh = モーター・ロック検出を無効化<br>Ch = モーター・ロック検出を無効化<br>Dh = モーター・ロック検出を無効化<br>Eh = モーター・ロック検出を無効化<br>Fh = モーター・ロック検出を無効化 |
| 2-0   | LCK_RETRY         | R/W | 0h   | ロック・リトライ時間<br>0h = 100ms<br>1h = 500ms<br>2h = 1000ms<br>3h = 2000ms<br>4h = 3000ms<br>5h = 5000ms<br>6h = 7500ms<br>7h = 10000ms  |

### 7.7.2.2 FAULT\_CONFIG2 レジスタ (オフセット = 94h) [リセット = 00000000h]

FAULT\_CONFIG2 を表 7-32 に示します。

概略表に戻ります。

フォルト設定 2 を設定するためのレジスタ

表 7-32. FAULT\_CONFIG2 レジスタのフィールドの説明

| ビット   | フィールド           | タイプ | リセット | 説明   |
|-------|-----------------|-----|------|--|
| 31    | PARITY          | R/W | 0h   | パリティ・ビット   |
| 30    | ABN_SPD_EN      | R/W | 0h   | 異常速度イネーブル<br>0h = 無効化<br>1h = 有効化  |
| 29    | LOSS_OF_SYNC_EN | R/W | 0h   | 同期喪失イネーブル<br>0h = 無効化<br>1h = 有効化  |
| 28    | NO_MOTOR_EN     | R/W | 0h   | モーターなしイネーブル<br>0h = 無効化<br>1h = 有効化  |
| 27-24 | LOCK_ABN_SPEED  | R/W | 0h   | 異常速度ロック・スレッショルド<br>0h = 250Hz<br>1h = 500Hz<br>2h = 750Hz<br>3h = 1000Hz<br>4h = 1250Hz<br>5h = 1500Hz<br>6h = 1750Hz<br>7h = 2000Hz<br>8h = 2250Hz<br>9h = 2500Hz<br>Ah = 2750Hz<br>Bh = 3000Hz<br>Ch = 3250Hz<br>Dh = 3500Hz<br>Eh = 3750Hz<br>Fh = 4000Hz |
| 23-21 | LOSS_SYNC_TIMES | R/W | 0h   | 同期喪失ロック・フォルトをトリガするのに必要な同期喪失回数<br>0h = 2 回の同期喪失後にトリガ<br>1h = 3 回の同期喪失後にトリガ<br>2h = 4 回の同期喪失後にトリガ<br>3h = 5 回の同期喪失後にトリガ<br>4h = 6 回の同期喪失後にトリガ<br>5h = 7 回の同期喪失後にトリガ<br>6h = 8 回の同期喪失後にトリガ<br>7h = 9 回の同期喪失後にトリガ  |
| 20-18 | NO_MTR_THR      | R/W | 0h   | ロック電流スレッショルド。ロック電流スレッショルド (A) =<br>$Lock\_CURR\_THR / (CSA\_GAIN * RSENSE)$<br>0h = 0.005V<br>1h = 0.0075V<br>2h = 0.010V<br>3h = 0.0125V<br>4h = 0.020V<br>5h = 0.025V<br>6h = 0.030V<br>7h = 0.04V   |
| 17    | MAX_VM_MODE     | R/W | 0h   | 0h = 過電圧時にラッチ<br>1h = 電圧が許容範囲内に入ると自動的にクリア  |

**表 7-32. FAULT\_CONFIG2 レジスタのフィールドの説明 (continued)**

| ピット   | フィールド              | タイプ | リセット | 説明   |
|-------|--------------------|-----|------|--|
| 16-14 | MAX_VM_MOTOR       | R/W | 0h   | モーターを駆動するための最大電圧<br>0h = 無制限<br>1h = 10.0V<br>2h = 15.0V<br>3h = 22.0V<br>4h = 32.0V<br>5h = 40.0V<br>6h = 50.0V<br>7h = 60.0V |
| 13    | MIN_VM_MODE        | R/W | 0h   | 0h = 低電圧時にラッチ<br>1h = 電圧が許容範囲内に入ると自動的にクリア  |
| 12-10 | MIN_VM_MOTOR       | R/W | 0h   | モーターを駆動するための最小電圧<br>0h = 無制限<br>1h = 5.0V<br>2h = 6.0V<br>3h = 7.0V<br>4h = 8.0V<br>5h = 10.0V<br>6h = 12.0V<br>7h = 15.0V     |
| 9-7   | AUTO_RETRY_TIMES   | R/W | 0h   | ロック・フォルトをトリガするのに必要な自動リトライ回数<br>0h = 無制限<br>1h = 2<br>2h = 3<br>3h = 5<br>4h = 7<br>5h = 10<br>6h = 15<br>7h = 20               |
| 6-4   | LOCK_MIN_SPEED     | R/W | 0h   | それを下回るとロック・フォルトがトリガされる速度<br>0h = 0.5Hz<br>1h = 1Hz<br>2h = 2Hz<br>3h = 3Hz<br>4h = 5Hz<br>5h = 10Hz<br>6h = 15Hz<br>7h = 25Hz  |
| 3-2   | ABN_LOCK_SPD_RATIO | R/W | 0h   | それを上回ると異常速度ロック・フォルトがトリガされる 2 つの連続サイクル間の電気的速度の比率<br>0h = 2<br>1h = 4<br>2h = 6<br>3h = 8  |
| 1-0   | ZERO_DUTY_THR      | R/W | 0h   | それを下回ると目標速度が 0 になるデューティ・サイクル<br>0h = 0%<br>1h = 1%<br>2h = 2.0%<br>3h = 2.5%   |

### 7.7.3 Hardware\_Configuration レジスタ

Hardware\_Configuration レジスタのメモリマップされたレジスタを、表 7-33 に示します。表 7-33 に記載されていないレジスタ・オフセット・アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-33. HARDWARE\_CONFIGURATION レジスタ

| オフセット | 略称            | レジスタ名       | セクション   |
|-------|---------------|-------------|---|
| A6h   | PIN_CONFIG1   | ハードウェア・ピン設定 | PIN_CONFIG1 レジスタ (オフセット = A6h) [リセット = 00000000h]   |
| A8h   | PIN_CONFIG2   | ハードウェア・ピン設定 | PIN_CONFIG2 レジスタ (オフセット = A8h) [リセット = 06000000h]   |
| AAh   | DEVICE_CONFIG | ペリフェラル設定    | DEVICE_CONFIG レジスタ (オフセット = AAh) [リセット = 00002000h] |

表の小さい枠に収まるように、複雑なビット・アクセス・タイプを記号で表わしています。表 7-34 に、このセクションでアクセス・タイプに使用しているコードを示します。

表 7-34. Hardware\_Configuration のアクセス・タイプ・コード

| アクセス・タイプ      | コード | 説明               |
|---------------|-----|------------------|
| 読み出しタイプ       |     |                  |
| R             | R   | 読み出し             |
| 書き込みタイプ       |     |                  |
| W             | W   | 書き込み             |
| リセットまたはデフォルト値 |     |                  |
| -n            |     | リセット後の値またはデフォルト値 |

### 7.7.3.1 PIN\_CONFIG1 レジスタ (オフセット = A6h) [リセット = 00000000h]

PIN\_CONFIG1 を [表 7-35](#) に示します。

[概略表](#)に戻ります。

ハードウェア・ピンを設定するためのレジスタ

**表 7-35. PIN\_CONFIG1 レジスタ・フィールドの説明**

| ビット   | フィールド           | タイプ | リセット | 説明   |
|-------|-----------------|-----|------|--|
| 31    | PARITY          | R/W | 0h   | パリティ・ビット   |
| 30-19 | DACOUT_VAR_ADDR | R/W | 0h   | 監視対象の変数の 12 ビット・アドレス   |
| 18-7  | RESERVED        | R/W | 0h   | RSVD   |
| 6-5   | BRAKE_INPUT     | R/W | 0h   | ブレーキ入力の設定<br>0h = ハードウェア・ピンとしての BRAKE<br>1h = ブレーキは常時オン<br>2h = ブレーキは常時オフ<br>3h = N/A  |
| 4-3   | DIR_INPUT       | R/W | 0h   | 方向入力の設定<br>0h = ハードウェア・ピンとしての DIR<br>1h = 時計回り (OUTA-OUTB-OUTC) でハードウェア・ピンを上書き<br>2h = 反時計回り (OUTA-OUTC-OUTB) でハードウェア・ピンを上書き<br>3h = N/A |
| 2-1   | SPD_CTRL_MODE   | R/W | 0h   | 速度入力の設定<br>0h = アナログ・モード速度入力<br>1h = PWM モード速度入力<br>2h = I2C 速度入力モード<br>3h = 周波数に基づく速度入力モード  |
| 0     | RESERVED        | R/W | 0h   | 予約済み   |

### 7.7.3.2 PIN\_CONFIG2 レジスタ (オフセット = A8h) [リセット = 06000000h]

PIN\_CONFIG2 を [表 7-36](#) に示します。

概略表に戻ります。

ハードウェア・ピンを設定するためのレジスタ

表 7-36. PIN\_CONFIG2 レジスタ・フィールドの説明

| ビット   | フィールド               | タイプ | リセット | 説明  |
|-------|---------------------|-----|------|---|
| 31    | PARITY              | R/W | 0h   | パリティ・ビット  |
| 30-29 | DAC_SOX_ANA_CONFIG  | R/W | 0h   | DAC_SOX_ANA_SPEED の設定<br>0h = DACOUT<br>1h = CSA_OUT<br>2h = ANA_ON_PIN<br>3h = N/A   |
| 28-27 | SLEEP_TIME          | R/W | 0h   | スリープ時間<br>0h = 50μs の間 Low であることを確認<br>1h = 200μs の間 Low であることを確認<br>2h = 20ms の間 Low であることを確認<br>3h = 200ms の間 Low であることを確認  |
| 26-20 | I2C_TARGET_ADDR     | R/W | 60h  | I2C ターゲット・アドレス  |
| 19-14 | RESERVED            | R/W | 0h   | 予約済み  |
| 13    | FG_CONFIG           | R/W | 0h   | FG ピン・フォルトの設定<br>0h = FG_BEMF_THR によって定義された BEMF スレッショルドを速度が下回るまで FG ピンはアクティブ<br>1h = モーターがアクティブに駆動されている限り、FG ピンはトグルする。   |
| 12-11 | FG_PIN_FAULT_CONFIG | R/W | 0h   | 次の動作につながるフォルトが通知された際の FG ピンのステータス<br>0h = モーターが停止するまで FG ピンはトグルし続ける。<br>1h = FG ピンはハイ・インピーダンス、外部からプルアップされる。<br>2h = FG ピンは Low にプルされる。<br>3h = N/A  |
| 10-9  | FG_PIN_STOP_CONFIG  | R/W | 0h   | モーター停止時の FG ピンのステータス<br>0h = モーターが停止するまで FG ピンはトグルし続ける。<br>1h = FG ピンはハイ・インピーダンス、外部からプルアップされる。<br>2h = FG ピンは Low にプルされる。<br>3h = N/A   |
| 8-5   | TBLANK              | R/W | 0h   | ZC 検出のための PWM エッジ後の BEMF コンパレータ・ブランкиング時間<br>0h = 0μs<br>1h = 1μs<br>2h = 2μs<br>3h = 3μs<br>4h = 4μs<br>5h = 5μs<br>6h = 6μs<br>7h = 7μs<br>8h = 8μs<br>9h = 9μs<br>Ah = 10μs<br>Bh = 11μs<br>Ch = 12μs<br>Dh = 13μs<br>Eh = 14μs<br>Fh = 15μs |

**表 7-36. PIN\_CONFIG2 レジスタ・フィールドの説明 (continued)**

| ピット | フィールド          | タイプ | リセット | 説明   |
|-----|----------------|-----|------|--|
| 4-2 | TPWDTH         | R/W | 0h   | BEMF コンパレータのグリッチ除去時間<br>0h = 0μs<br>1h = 1μs<br>2h = 2μs<br>3h = 3μs<br>4h = 4μs<br>5h = 5μs<br>6h = 6μs<br>7h = 7μs |
| 1-0 | ZERO_DUTY_HYST | R/W | 0h   | スタンバイを終了するためのデューティ・サイクル・ヒステリシス<br>0h = 0%<br>1h = 2%<br>2h = 4%<br>3h = 6%   |

### 7.7.3.3 DEVICE\_CONFIG レジスタ (オフセット = AAh) [リセット = 00002000h]

DEVICE\_CONFIG を [表 7-37](#) に示します。

概略表に戻ります。

ペリフェラル 1 へのレジスタ

**表 7-37. DEVICE\_CONFIG レジスタ・フィールドの説明**

| ビット   | フィールド                | タイプ | リセット | 説明  |
|-------|----------------------|-----|------|---|
| 31    | PARITY               | R/W | 0h   | パリティ・ビット  |
| 30-16 | INPUT_MAX_FREQUENCY  | R/W | 0h   | 100% デューティ・コマンドに対応する周波数方式速度入力の最大周波数 (Hz)。つまり、DUTY_CMD (%) = (印加される周波数 / INPUT_MAX_FREQUENCY) * 100。                           |
| 15    | STL_ENABLE           | R/W | 0h   | STL イネーブル<br>0h = 無効化<br>1h = 有効化   |
| 14    | SSM_CONFIG           | R/W | 0h   | SSM イネーブル<br>0h = 有効化<br>1h = 無効化   |
| 13-12 | RESERVED             | R/W | 2h   | 予約済み  |
| 11    | DEV_MODE             | R/W | 0h   | デバイス・モード選択<br>0h = スタンバイ・モード<br>1h = スリープ・モード   |
| 10    | SPD_PWM_RANGE_SELECT | R/W | 0h   | 速度入力 PWM 周波数範囲選択<br>0h = 325Hz～95kHz の速度 PWM 入力<br>1h = 10Hz～325Hz の速度 PWM 入力   |
| 9-8   | CLK_SEL              | R/W | 0h   | クロック・ソース<br>0h = 内部発振器<br>1h = N/A<br>2h = N/A<br>3h = 外部クロック入力   |
| 7     | EXT_CLK_EN           | R/W | 0h   | 外部クロック・イネーブル<br>0h = 無効化<br>1h = 有効化  |
| 6-4   | EXT_CLK_CONFIG       | R/W | 0h   | 外部クロック周波数<br>0h = 8kHz<br>1h = 16kHz<br>2h = 32kHz<br>3h = 64kHz<br>4h = 128kHz<br>5h = 256kHz<br>6h = 512kHz<br>7h = 1024kHz |

**表 7-37. DEVICE\_CONFIG レジスタ・フィールドの説明 (continued)**

| ピット | フィールド         | タイプ | リセット | 説明  |
|-----|---------------|-----|------|---|
| 3-0 | DIG_DEAD_TIME | R/W | 0h   | デジタル・デッドタイム<br>0h = 0<br>1h = 50ns<br>2h = 100ns<br>3h = 150ns<br>4h = 200ns<br>5h = 250ns<br>6h = 300ns<br>7h = 350ns<br>8h = 400ns<br>9h = 450ns<br>Ah = 500ns<br>Bh = 600ns<br>Ch = 700ns<br>Dh = 800ns<br>Eh = 900ns<br>Fh = 1000ns |

#### 7.7.4 Gate\_Driver\_Configuration レジスタ

Gate\_Driver\_Configuration レジスタのメモリマップされたレジスタを、表 7-38 に示します。表 7-38 に記載されていないレジスタ・オフセット・アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

表 7-38. GATE\_DRIVER\_CONFIGURATION レジスタ

| オフセット | 略称         | レジスタ名        | セクション  |
|-------|------------|--------------|--|
| ACh   | GD_CONFIG1 | ゲート・ドライバ設定 1 | GD_CONFIG1 レジ<br>スタ (オフセット =<br>ACh) [リセット =<br>00000000h] |
| AEh   | GD_CONFIG2 | ゲート・ドライバ設定 2 | GD_CONFIG2 レジ<br>スタ (オフセット =<br>AEh) [リセット =<br>00000000h] |

表の小さい枠に収まるように、複雑なビット・アクセス・タイプを記号で表わしています。表 7-39 に、このセクションでアクセス・タイプに使用しているコードを示します。

表 7-39. Gate\_Driver\_Configuration のアクセス・タイ  
プ・コード

| アクセス・タイプ      | コード | 説明               |
|---------------|-----|------------------|
| 読み出しタイプ       |     |                  |
| R             | R   | 読み出し             |
| 書き込みタイプ       |     |                  |
| W             | W   | 書き込み             |
| リセットまたはデフォルト値 |     |                  |
| -n            |     | リセット後の値またはデフォルト値 |

#### 7.7.4.1 GD\_CONFIG1 レジスタ (オフセット = ACh) [リセット = 00000000h]

GD\_CONFIG1 を [表 7-40](#) に示します。

[概略表](#)に戻ります。

ゲート・ドライバ設定 1 を設定するためのレジスタ

**表 7-40. GD\_CONFIG1 レジスタ・フィールドの説明**

| ビット   | フィールド             | タイプ | リセット | 説明   |
|-------|-------------------|-----|------|--|
| 31    | PARITY            | R/W | 0h   | パリティ・ビット   |
| 30-20 | RESERVED          | R/W | 0h   | 予約済み   |
| 19    | RESERVED          | R/W | 0h   | 予約済み   |
| 18    | VREF_SEL          | R/W | 0h   | CSA 構成選択<br>0h = 単方向 CSA<br>1h = 双方向 CSA   |
| 17    | RESERVED          | R/W | 0h   | 予約済み   |
| 16    | DIS_BST_FLT       | R/W | 0h   | BST フォルトの無効化<br>0h = BST フォルトを有効化<br>1h = BST フォルトを無効化   |
| 15    | OTS_AUTO_RECOVERY | R/W | 0h   | OTS 自動復帰<br>0h = OTS はフォルトをラッチ<br>1h = OTS は自動復帰   |
| 14-10 | RESERVED          | R/W | 0h   | 予約済み   |
| 9     | DIS_SNS_FLT       | R/W | 0h   | 検出フォルトの無効化<br>0h = SNS OCP フォルトを有効化<br>1h = SNS OCP フォルトを無効化   |
| 8     | DIS_VDS_FLT       | R/W | 0h   | VDS フォルトの無効化<br>0h = VDS OCP フォルトを有効化<br>1h = VDS OCP フォルトを無効化   |
| 7     | RESERVED          | R/W | 0h   | 予約済み   |
| 6-3   | SEL_VDS_LVL       | R/W | 0h   | VDS_OCP レベル選択<br>0h = 0.06V<br>1h = 0.12V<br>2h = 0.18V<br>3h = 0.24V<br>4h = 0.3V<br>5h = 0.36V<br>6h = 0.42V<br>7h = 0.48V<br>8h = 0.6V<br>9h = 0.8V<br>Ah = 1.0V<br>Bh = 1.2V<br>Ch = 1.4V<br>Dh = 1.6V<br>Eh = 1.8V<br>Fh = 2.0V |
| 2     | RESERVED          | R/W | 0h   | 予約済み   |
| 1-0   | CSA_GAIN          | R/W | 0h   | 電流検出アンプ (CSA) ゲイン<br>0h = 5V/V<br>1h = 10V/V<br>2h = 20V/V<br>3h = 40V/V   |

#### 7.7.4.2 GD\_CONFIG2 レジスタ (オフセット = AEh) [リセット = 00000000h]

GD\_CONFIG2 を [表 7-41](#) に示します。

[概略表](#)に戻ります。

ゲート・ドライバ設定 2 を設定するためのレジスタ

**表 7-41. GD\_CONFIG2 レジスタ・フィールドの説明**

| ビット  | フィールド    | タイプ | リセット | 説明       |
|------|----------|-----|------|----------|
| 31   | PARITY   | R/W | 0h   | パリティ・ビット |
| 30-0 | RESERVED | R/W | 0h   | 予約済み     |

## 7.8 RAM (揮発性) レジスタ・マップ

### 7.8.1 Fault\_Status レジスタ

Fault\_Status レジスタのメモリマップされたレジスタを、[表 7-42](#) に示します。[表 7-42](#) に記載されていないレジスタ・オフセット・アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

**表 7-42. FAULT\_STATUS レジスタ**

| オフセット | 略称                       | レジスタ名             | セクション   |
|-------|--------------------------|-------------------|---|
| E0h   | GATE_DRIVER_FAULT_STATUS | FAULT_STATUS レジスタ | GATE_DRIVER_FAULT_STATUS レジスタ (オフセット = E0h)<br>[リセット = 00000000h] |
| E2h   | CONTROLLER_FAULT_STATUS  | FAULT_STATUS レジスタ | CONTROLLER_FAULT_STATUS レジスタ (オフセット = E2h)<br>[リセット = 00000000h]  |

表の小さい枠に収まるように、複雑なビット・アクセス・タイプを記号で表わしています。[表 7-43](#) に、このセクションでアクセス・タイプに使用しているコードを示します。

**表 7-43. Fault\_Status のアクセス・タイプ・コード**

| アクセス・タイプ      | コード | 説明               |
|---------------|-----|------------------|
| 読み出しタイプ       |     |                  |
| R             | R   | 読み出し             |
| リセットまたはデフォルト値 |     |                  |
| -n            |     | リセット後の値またはデフォルト値 |

### 7.8.1.1 GATE\_DRIVER\_FAULT\_STATUS レジスタ (オフセット = E0h) [リセット = 00000000h]

GATE\_DRIVER\_FAULT\_STATUS を表 7-44 に示します。

概略表に戻ります。

各種�オルトのステータス

**表 7-44. GATE\_DRIVER\_FAULT\_STATUS レジスタのフィールドの説明**

| ビット  | フィールド         | タイプ | リセット | 説明  |
|------|---------------|-----|------|---|
| 31   | DRIVER_FAULT  | R   | 0h   | ドライバ・�オルト・レジスタの論理和<br>0h = ゲート・ドライバ・�オルト条件は未検出<br>1h = ゲート・ドライバ・�オルト条件を検出済み |
| 30   | PWR_ON        | R   | 0h   | パワーオン検出<br>0h = パワーアップ条件を検出済み<br>1h = パワーアップ条件は解消済み                         |
| 29   | RESERVED      | R   | 0h   | 予約済み  |
| 28   | OCP_VDS_FAULT | R   | 0h   | 過電流 VDS フォルト・ステータス<br>0h = 過電流条件は未検出<br>1h = 過電流条件を検出済み                     |
| 27   | OCP_SNS_FAULT | R   | 0h   | 過電流検出フォルト・ステータス<br>0h = 過電流条件は未検出<br>1h = 過電流条件を検出済み                        |
| 26   | BST_UV_FAULT  | R   | 0h   | ブートストラップ UV 保護ステータス<br>0h = VM で BST 低電圧条件は未検出<br>1h = VM で BST 低電圧条件を検出済み  |
| 25   | GVDD_UV_FLT   | R   | 0h   | GVDD UV フォルト・ステータス<br>0h = VM で GVDD 低電圧条件は未検出<br>1h = VM で GVDD 低電圧条件を検出済み |
| 24   | DRV_OFF       | R   | 0h   | 電源過電圧保護ステータス<br>0h = DRV はオン<br>1h = DRVOFF 状態を検出済み                         |
| 23-0 | RESERVED      | R   | 0h   | 予約済み  |

### 7.8.1.2 CONTROLLER\_FAULT\_STATUS レジスタ (オフセット = E2h) [リセット = 00000000h]

CONTROLLER\_FAULT\_STATUS を表 7-45 に示します。

概略表に戻ります。

各種フォルトのステータス

**表 7-45. CONTROLLER\_FAULT\_STATUS レジスタのフィールドの説明**

| ピット   | フィールド             | タイプ | リセット | 説明   |
|-------|-------------------|-----|------|--|
| 31    | CONTROLLER_FAULT  | R   | 0h   | コントローラ・フォルト・レジスタの論理和<br>0h = コントローラ・フォルト条件は未検出<br>1h = コントローラ・フォルト条件を検出済み      |
| 30    | RESERVED          | R   | 0h   | 予約済み   |
| 29    | IPD_FREQ_FAULT    | R   | 0h   | IPD 周波数フォルトの表示<br>0h = IPD 周波数フォルトは未検出<br>1h = IPD 周波数フォルトを検出済み                |
| 28    | IPD_T1_FAULT      | R   | 0h   | IPD T1 フォルトの表示<br>0h = IPD T1 フォルトは未検出<br>1h = IPD T1 フォルトを検出済み                |
| 27    | RESERVED          | R   | 0h   | 予約済み   |
| 26-24 | RESERVED          | R   | 0h   | 予約済み   |
| 23    | ABN_SPEED         | R   | 0h   | 異常速度モーター・ロック条件の表示<br>0h = 異常速度フォルトは未検出<br>1h = 異常速度フォルトを検出済み                   |
| 22    | LOSS_OF_SYNC      | R   | 0h   | 同期喪失モーター・ロック条件の表示<br>0h = 同期喪失フォルトは未検出<br>1h = 同期喪失フォルトを検出済み                   |
| 21    | NO_MTR            | R   | 0h   | モーターなしフォルトの表示<br>0h = モーターなしフォルトは未検出<br>1h = モーターなしフォルトを検出済み                   |
| 20    | MTR_LCK           | R   | 0h   | モーター・ロックの 1 つがトリガされたことの表示<br>0h = モーター・ロック・フォルトは未検出<br>1h = モーター・ロック・フォルトを検出済み |
| 19    | CBC_ILIMIT        | R   | 0h   | CBC 電流制限フォルトの表示<br>0h = CBC フォルトは未検出<br>1h = CBC フォルトを検出済み                     |
| 18    | LOCK_ILIMIT       | R   | 0h   | ロック検出電流制限フォルトの表示<br>0h = ロック電流制限フォルトは未検出<br>1h = ロック電流制限フォルトを検出済み              |
| 17    | MTR_UNDER_VOLTAGE | R   | 0h   | モーター低電圧フォルトの表示<br>0h = モーター低電圧は未検出<br>1h = モーター低電圧を検出済み                        |
| 16    | MTR_OVER_VOLTAGE  | R   | 0h   | モーター過電圧フォルトの表示<br>0h = モーター過電圧は未検出<br>1h = モーター過電圧を検出済み                        |
| 15    | RESERVED          | R   | 0h   | 予約済み   |
| 14-3  | RESERVED          | R   | 0h   | 予約済み   |
| 2     | STL_EN            | R   | 0h   | EEPROM での STL の有効化の表示<br>0h = STL 無効<br>1h = STL 有効                            |
| 1     | STL_STATUS        | R   | 0h   | STL の成功基準 (合格 = 1b、不合格 = 0b) の表示<br>0h = STL は不合格<br>1h = STL は合格              |

表 7-45. CONTROLLER\_FAULT\_STATUS レジスタのフィールドの説明 (continued)

| ピット | フィールド     | タイプ | リセット | 説明   |
|-----|-----------|-----|------|--|
| 0   | APP_RESET | R   | 0h   | App リセット<br>0h = App リセット失敗<br>1h = App リセット成功 |

### 7.8.2 System\_Status レジスタ

System\_Status レジスタのメモリマップされたレジスタを、表 7-46 に示します。表 7-46 に記載されていないレジスタ・オフセット・アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

**表 7-46. SYSTEM\_STATUS レジスタ**

| オフセット | 略称          | レジスタ名             | セクション   |
|-------|-------------|-------------------|---|
| E4h   | SYS_STATUS1 | システム・ステータス・レジスタ 1 | SYS_STATUS1 レジ<br>スタ (オフセット =<br>E4h) [リセット =<br>00000000h] |
| EAh   | SYS_STATUS2 | システム・ステータス・レジスタ 2 | SYS_STATUS2 レジ<br>スタ (オフセット =<br>EAh) [リセット =<br>00000000h] |
| ECh   | SYS_STATUS3 | システム・ステータス・レジスタ 3 | SYS_STATUS3 レジ<br>スタ (オフセット =<br>ECh) [リセット =<br>00000000h] |

表の小さい枠に収まるように、複雑なビット・アクセス・タイプを記号で表わしています。表 7-47 に、このセクションでアクセス・タイプに使用しているコードを示します。

**表 7-47. System\_Status のアクセス・タイプ・コード**

| アクセス・タイプ      | コード | 説明               |
|---------------|-----|------------------|
| 読み出しタイプ       |     |                  |
| R             | R   | 読み出し             |
| リセットまたはデフォルト値 |     |                  |
| -n            |     | リセット後の値またはデフォルト値 |

### 7.8.2.1 SYS\_STATUS1 レジスタ (オフセット = E4h) [リセット = 00000000h]

SYS\_STATUS1 を [表 7-48](#) に示します。

[概略表](#)に戻ります。

各種システムおよびモーター・パラメータのステータス

**表 7-48. SYS\_STATUS1 レジスタのフィールドの説明**

| ピット   | フィールド            | タイプ | リセット | 説明   |
|-------|------------------|-----|------|--|
| 31-16 | VOLT_MAG         | R   | 0h   | 印加される DC 入力電圧。入力 DC 電圧 (V) = (VOLT_MAG / 10)   |
| 15-1  | SPEED_CMD        | R   | 0h   | PWM / アナログ / 周波数モードのデコードされた速度コマンド<br>(SPEED_CMD (%)) = SPEED_CMD/32767 * 100%)                 |
| 0     | I2C_ENTRY_STATUS | R   | 0h   | I2C が開始されたかどうかの表示。<br>0h = ピン・シーケンスによっては I2C モードは開始されていない。<br>1h = ピン・シーケンスによって I2C モードが開始された。 |

### 7.8.2.2 SYS\_STATUS2 レジスタ (オフセット = EAh) [リセット = 00000000h]

SYS\_STATUS2 を [表 7-49](#) に示します。

[概略表](#)に戻ります。

各種システムおよびモーター・パラメータのステータス

**表 7-49. SYS\_STATUS2 レジスタのフィールドの説明**

| ピット   | フィールド       | タイプ | リセット | 説明   |
|-------|-------------|-----|------|--|
| 31-28 | 状態          | R   | 0h   | ステート・マシンの現在のステータス。ステート・マシンのステータスを示す4ビット値<br>0h = SYSTEM_IDLE<br>1h = MOTOR_START<br>2h = MOTOR_RUN<br>3h = SYSTEM_INIT<br>4h = MOTOR_IPD<br>5h = MOTOR_ALIGN<br>6h = MOTOR_IDLE<br>7h = MOTOR_STOP<br>8h = FAULT<br>9h = MOTOR_DIRECTION<br>Ah = HALL_ALIGN<br>Ch = MOTOR_CALIBRATE<br>Dh = MOTOR_DESCEL<br>Eh = MOTOR_BRAKE<br>Fh = N/A |
| 27-18 | RESERVED    | R   | 0h   | 予約済み   |
| 17    | STL_FAULT   | R   | 0h   | STL フault・ステータス<br>0h = 成功<br>1h = 失敗  |
| 16    | RESERVED    | R   | 0h   | 予約済み   |
| 15-0  | MOTOR_SPEED | R   | 0h   | 速度出力速度出力 (電気的 Hz) = MOTOR_SPEED / 10   |

### 7.8.2.3 SYS\_STATUS3 レジスタ (オフセット = ECh) [リセット = 00000000h]

SYS\_STATUS3 を [表 7-50](#) に示します。

[概略表](#)に戻ります。

各種システムおよびモーター・パラメータのステータス

**表 7-50. SYS\_STATUS3 レジスタのフィールドの説明**

| ピット   | フィールド       | タイプ | リセット | 説明                                       |
|-------|-------------|-----|------|--|
| 31-16 | DC_BUS_CURR | R   | 0h   | DC バス電流。DC バス電流 (A) = DC_BUS_CURR / 256  |
| 15-0  | DC_BATT_POW | R   | 0h   | バッテリ (入力) 電力。入力電力 (W) = DC_BATT_POW / 64 |

### 7.8.3 Algo\_Control レジスタ

Algo\_Control レジスタのメモリマップされたレジスタを、表 7-51 に示します。表 7-51 に記載されていないレジスタ・オフセット・アドレスは、すべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

**表 7-51. ALGO\_CONTROL レジスタ**

| オフセット | 略称         | レジスタ名         | セクション  |
|-------|------------|---------------|--|
| E6h   | ALGO_CTRL1 | アルゴリズム制御パラメータ | ALGO_CTRL1 レジスタ (オフセット = E6h) [リセット = 00000000h] |

表の小さい枠に収まるように、複雑なビット・アクセス・タイプを記号で表わしています。表 7-52 に、このセクションでアクセス・タイプに使用しているコードを示します。

**表 7-52. Algo\_Control のアクセス・タイプ・コード**

| アクセス・タイプ             | コード | 説明               |
|----------------------|-----|------------------|
| <b>書き込みタイプ</b>       |     |                  |
| W                    | W   | 書き込み             |
| <b>リセットまたはデフォルト値</b> |     |                  |
| -n                   |     | リセット後の値またはデフォルト値 |

### 7.8.3.1 ALGO\_CTRL1 レジスタ (オフセット = E6h) [リセット = 00000000h]

ALGO\_CTRL1 を表 7-53 に示します。

概略表に戻ります。

アルゴリズム制御パラメータ

表 7-53. ALGO\_CTRL1 レジスタのフィールドの説明

| ビット   | フィールド                    | タイプ | リセット | 説明   |
|-------|--------------------------|-----|------|--|
| 31    | EEPROM_WRT               | W   | 0h   | EEPROM に設定を書き込みます。<br>1h = シャドウ・レジスタから EEPROM レジスタに書き込み  |
| 30    | EEPROM_READ              | W   | 0h   | EEPROM からデフォルト設定を読み出します。<br>1h = EEPROM レジスタをシャドウ・レジスタに読み出し  |
| 29    | CLR_FLT                  | W   | 0h   | すべての�オルトをクリアします。<br>1h = すべてのドライバおよびコントローラ・�オルトをクリア  |
| 28    | CLR_FLT_RETRY_COUN T     | W   | 0h   | �オルト・リトライ回数をクリアします。<br>1h = ロック・�オルト・リトライ回数をクリア  |
| 27-20 | EEPROM_WRITE_ACCE SS_KEY | W   | 0h   | EEPROM 書き込みアクセス・キー。EEPROM 書き込みコマンドのロックを解除するための 8 ビット・キーです。   |
| 19-1  | RESERVED                 | W   | 0h   | 予約済み   |
| 0     | EXT_WD_STATUS_SET        | W   | 0h   | I2C ウオッチドッグ・モードで外部 MCU によって設定されるウォッチドッグ・ステータス<br>0h = MCC により自動的にリセット<br>1h = EXT_WD_STATUS_SET をセット |

#### 7.8.4 Device\_Control レジスタ

Device\_Control レジスタのメモリマップされたレジスタを、表 7-54 に示します。表 7-54 に記載されていないレジスタ・オフセット・アドレスはすべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

**表 7-54. DEVICE\_CONTROL レジスタ**

| オフセット | 略称          | レジスタ名       | セクション   |
|-------|-------------|-------------|---|
| E8h   | DEVICE_CTRL | デバイス制御パラメータ | DEVICE_CTRL レジスタ (オフセット = E8h) [リセット = 00000000h] |

表の小さなセルに収まるように、複雑なビット・アクセス・タイプを記号で表記しています。表 7-55 に、このセクションでアクセス・タイプに使用しているコードを示します。

**表 7-55. Device\_Control のアクセス・タイプ・コード**

| アクセス・タイプ             | コード | 説明               |
|----------------------|-----|------------------|
| <b>読み取りタイプ</b>       |     |                  |
| R                    | R   | 読み取り             |
| <b>書き込みタイプ</b>       |     |                  |
| W                    | W   | 書き込み             |
| <b>リセットまたはデフォルト値</b> |     |                  |
| -n                   |     | リセット後の値またはデフォルト値 |

#### 7.8.4.1 DEVICE\_CTRL レジスタ (オフセット = E8h) [リセット = 00000000h]

DEVICE\_CTRL を [表 7-56](#) に示します。

概略表に戻ります。

デバイス制御パラメータ

**表 7-56. DEVICE\_CTRL レジスタのフィールドの説明**

| ビット   | フィールド      | タイプ | リセット | 説明  |
|-------|------------|-----|------|---|
| 31    | 予約済み       | W   | 0h   | 予約済み  |
| 30-16 | SPEED_CTRL | W   | 0h   | デジタル速度コマンド。(SPEED_CTRL (%)) = SPEED_CTRL/32767 * 100%)  |
| 15    | OVERRIDE   | W   | 0h   | I2C と SPEED ピンの速度入力選択<br>0h=アナログ / 周波数 / PWM モードを使用した SPEED_CMD<br>1h = SPD_CTR[14:0] を使用した SPEED_CMD |
| 14-0  | 予約済み       | R   | 0h   | 予約済み  |

### 7.8.5 Algorithm\_Variables レジスタ

表 7-57 に、Algorithm\_Variables レジスタにメモリマップされたレジスタを示します。表 7-57 に記載されていないレジスタ・オフセット・アドレスはすべて予約済みと見なされます。これらのレジスタの内容を変更してはいけません。

**表 7-57. ALGORITHM\_VARIABLES レジスタ**

| オフセット | 略称              | レジスタ名          | セクション  |
|-------|-----------------|----------------|--|
| 40Ch  | INPUT_DUTY      | 入力デューティ・サイクル   | INPUT_DUTY レジスタ (オフセット = 40Ch)<br>[リセット = 00000000h]   |
| 512h  | CURRENT_DUTY    | 現在のデューティ・サイクル  | CURRENT_DUTY レジスタ (オフセット = 512h) [リセット = 00000000h]    |
| 522h  | SET_DUTY        | デューティ・サイクルの設定  | SET_DUTY レジスタ (オフセット = 522h) [リセット = 00000000h]        |
| 5CEh  | MOTOR_SPEED_PU  | PU 単位のモーター速度   | MOTOR_SPEED_PU レジスタ (オフセット = 5CEh) [リセット = 00000000h]  |
| 714h  | DC_BUS_POWER_PU | PU 単位の DC バス電力 | DC_BUS_POWER_PU レジスタ (オフセット = 714h) [リセット = 00000000h] |

表の小さなセルに収まるように、複雑なビット・アクセス・タイプを記号で表記しています。表 7-58 に、このセクションでアクセス・タイプに使用しているコードを示します。

**表 7-58. Algorithm\_Variables のアクセス・タイプ・コード**

| アクセス・タイプ      | コード | 説明               |
|---------------|-----|------------------|
| 読み取りタイプ       |     |                  |
| R             | R   | 読み出し             |
| リセットまたはデフォルト値 |     |                  |
| -n            |     | リセット後の値またはデフォルト値 |

### 7.8.5.1 INPUT\_DUTY レジスタ (オフセット = 40Ch) [リセット = 00000000h]

表 7-59 に、INPUT\_DUTY の詳細を示します。

概略表に戻ります。

ユーザーが設定する入力デューティ・サイクル

表 7-59. INPUT\_DUTY レジスタのフィールドの説明

| ビット  | フィールド      | タイプ | リセット | 説明   |
|------|------------|-----|------|--|
| 31-0 | INPUT_DUTY | R   | 0h   | 32 ビットの値で、ユーザーがコマンドで指定したデューティ・サイクルを示します。入力デューティ・サイクル (%) = (入力デューティ・サイクル / 2 <sup>30</sup> ) * 100 |

### 7.8.5.2 CURRENT\_DUTY レジスタ (オフセット = 512h) [リセット = 00000000h]

CURRENT\_DUTY を [表 7-60](#) に示します。

[概略表](#)に戻ります。

現在のデューティ・サイクル

**表 7-60. CURRENT\_DUTY レジスタのフィールドの説明**

| ビット  | フィールド        | タイプ | リセット | 説明  |
|------|--------------|-----|------|---|
| 31-0 | CURRENT_DUTY | R   | 0h   | 現在適用されているデューティ・サイクルを示す 32 ビットの値。現在のデューティ・サイクル (%) = (現在のデューティ・サイクル / $2^{30}$ ) * 100 |

### 7.8.5.3 SET\_DUTY レジスタ (オフセット = 522h) [リセット = 00000000h]

SET\_DUTY を [表 7-61](#) に示します。

[概略表](#)に戻ります。

現在のモーター状態での目標デューティ・サイクル

**表 7-61. SET\_DUTY レジスタのフィールドの説明**

| ビット  | フィールド    | タイプ | リセット | 説明   |
|------|----------|-----|------|--|
| 31-0 | SET_DUTY | R   | 0h   | 32 ビットの値で、アルゴリズムの現在の状態 (スタートアップ、OL、CL) で求められるデューティ・サイクルを示します。デューティ・サイクルの設定 (%) = (デューティ・サイクルの設定 / $2^{30}$ ) * 100 |

#### 7.8.5.4 MOTOR\_SPEED\_PU レジスタ (オフセット = 5CEh) [リセット = 00000000h]

MOTOR\_SPEED\_PU を [表 7-62](#) に示します。

[概略表](#)に戻ります。

PU 単位のモーター速度

表 7-62. MOTOR\_SPEED\_PU レジスタのフィールドの説明

| ビット  | フィールド          | タイプ | リセット | 説明   |
|------|----------------|-----|------|--|
| 31-0 | MOTOR_SPEED_PU | R   | 0h   | モーターの速度を示す 32 ビットの値 (閉ループで機能)。モーター速度 (Hz 単位) = (PU 単位のモーター速度 / $2^{30}$ ) * 最大速度 |

### 7.8.5.5 DC\_BUS\_POWER\_PU レジスタ (オフセット = 714h) [リセット = 00000000h]

DC\_BUS\_POWER\_PU を [表 7-63](#) に示します。

[概略表](#)に戻ります。

PU 単位の DC バス電力

**表 7-63. DC\_BUS\_POWER\_PU レジスタのフィールドの説明**

| ビット  | フィールド           | タイプ | リセット | 説明   |
|------|-----------------|-----|------|--|
| 31-0 | DC_BUS_POWER_PU | R   | 0h   | モーターが消費する電力を示す 32 ビットの値 (閉ループで機能)。DC バス電力 (W 単位) = (PU 単位の DC バス電力 / 2 <sup>30</sup> )* 最大電力 |

## 8 アプリケーションと実装

### 注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 8.1 アプリケーション情報

MCT8329A は、コードレス掃除機、HVAC のプロワ / 換気扇、家電のファン、ポンプ、医療用 CPAP のプロワなどの 3 相センサレス台形波モーター制御アプリケーションで使用されます。

### 8.2 代表的なアプリケーション

図 8-1 に、MCT8329A の代表的な回路図を示します。表 7-1 に、ドライバの外付け部品の推奨値を示します。

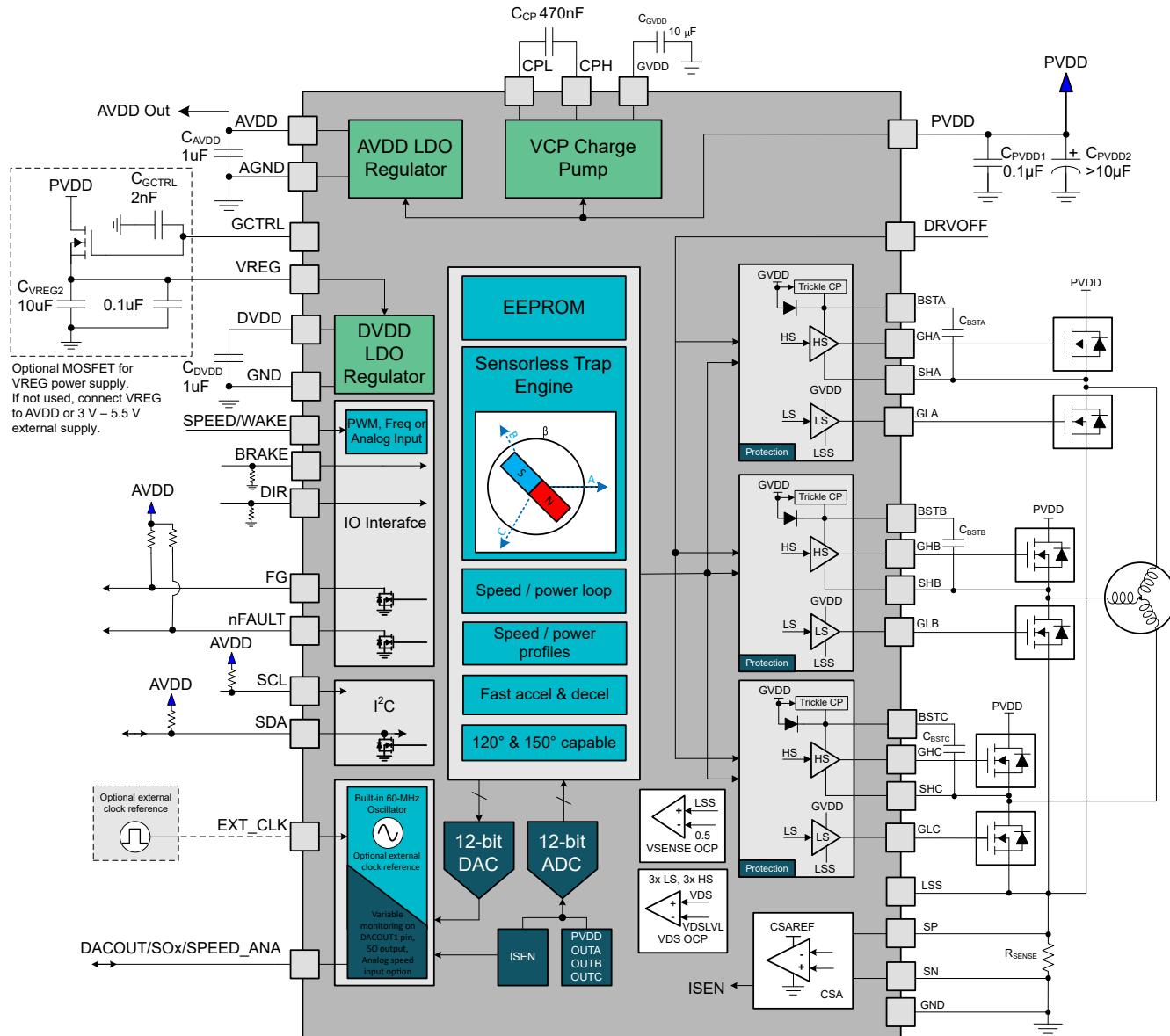


図 8-1. MCT8329A の代表的な回路図

### 8.2.1 詳細な設計手順

下表に、システム設計の入力パラメータの例を示します。

表 8-1. 設計パラメータ

| 設計パラメータ          | 略号         | 数値の例         |
|------------------|------------|--------------|
| 電源電圧             | $V_{PVDD}$ | 24V          |
| モーターのピーク電流       | $I_{PEAK}$ | 20A          |
| PWM 周波数          | $f_{PWM}$  | 20kHz        |
| MOSFET VDS スルレート | SR         | $120V/\mu s$ |
| MOSFET 入力ゲート容量   | $Q_G$      | 54nC         |
| MOSFET 入力ゲート容量   | $Q_{GD}$   | 14nC         |
| デッド・タイム          | $t_{dead}$ | 200ns        |

**表 8-1. 設計パラメータ (continued)**

| 設計パラメータ | 略号        | 数値の例 |
|---------|-----------|------|
| 過電流保護   | $I_{OCP}$ | 30A  |

### 8.2.2 ブートストラップ・コンデンサと GVDD コンデンサの選択

正常に動作させるには、ブートストラップ電圧が低電圧誤動作防止スレッショルドより常に高くなるように、ブートストラップ・コンデンサの容量値を設定する必要があります。式 20 を使って、ブートストラップ・コンデンサの両端に生じ得る電位差の最大値を計算します。

$$\Delta V_{BSTX} = V_{GVDD} - V_{BOOTD} - V_{BSTUV} \quad (20)$$

$$\Delta V_{BSTX} = 12V - 0.85V - 4.45V = 6.7V$$

ここで、

- $V_{GVDD}$  はゲート駆動の電源電圧
- $V_{BOOTD}$  はブートストラップ・ダイオードの順方向電圧降下
- $V_{BSTUV}$  はブートストラップ低電圧誤動作防止スレッショルド

この例では、ブートストラップ・コンデンサの両端に生じ得る電位差の最大値は 6.7V です。通常は、ブートストラップ・コンデンサと GVDD コンデンサの両方のリップル電圧をできるだけ小さくすることが推奨されます。民生用、産業用、車載用の多くのアプリケーションでは、0.5V~1V のリップル値を使用します。

スイッチング・サイクルごとに必要な総電荷量は以下の式 21 で推定できます。

$$Q_{TOT} = Q_G + \frac{I_{LBS\_TRAN}}{f_{SW}} \quad (21)$$

$$Q_{TOT} = 54nC + 115\mu A / 20kHz = 54nC + 5.8nC = 59.8nC$$

ここで、

- $Q_G$  は MOSFET の総ゲート電荷量
- $I_{LBS\_TRAN}$  はブートストラップ・ピンのリーク電流
- $f_{SW}$  は PWM 周波数

したがって、ブートストラップ・コンデンサの最小値は、 $\Delta V_{BSTX}$  が 1V と仮定して、次のように推定できます。

$$C_{BST\_MIN} = \frac{Q_{TOT}}{\Delta V_{BSTX}} \quad (22)$$

$$C_{BST\_MIN} = 59.8nC / 1V = 59.8nF$$

計算されたブートストラップ・コンデンサの推奨値は、59.8nF です。この容量値は、フル・バイアス電圧で必要であることに注意する必要があります。実際には、さまざまな過渡条件によって電力段がパルスをスキップできるように、ブートストラップ・コンデンサの値を計算値より大きくする必要があります。この例では、100nF のブートストラップ・コンデンサを使用することを推奨します。また、十分なマージンを確保するとともに、ブートストラップ・コンデンサを BSTx および SHx ピンのできるだけ近くに配置することを推奨します。

$$C_{GVDD} \geq 10 \times C_{BSTX} \quad (23)$$

$$C_{GVDD} = 10 * 100nF = 1\mu F$$

このアプリケーション例では、1μF の  $C_{GVDD}$  コンデンサを選択します。ほとんどのセラミック・コンデンサでは、バイアス印加時に容量が大幅に減少するため、そのコンデンサに印加される可能性がある最大電圧の 2 倍以上の電圧定格のコンデンサを選択します。この値を選ぶことによって、システムの長期的な信頼性も向上します。

注

より長い期間にわたって 100% のデューティ・サイクルに対応する必要がある大電力システムでは、1 $\mu$ F 以上 の  $C_{BSTx}$  と 10 $\mu$ F 以上の  $C_{GVDD}$  を使用することを推奨します。

### 8.2.3 VREG 電源用外部 MOSFET の選択

MCT8329A デバイスは、VREG ピンを経由して内部デジタル回路に電力を供給するためのレギュレータとして機能できる外部 MOSFET を (GCTRL ピンを使って) 駆動する機能を備えています (セクション 7.3.4.3 を参照)。動作条件全体にわたって VREG ピンの電圧が 2.2V~5.5V になるように、外部 MOSFET を選択します。計算例として、MOSFET を選択するために式 24 を使って、最小 GCTRL ピン電圧が 4.9V のときの最小 VREG ピン電圧 (2.4V) を求めます ( $V_{GCTRL(min)} - V_{VREG(min)} = 2.5V$ )。式 25 を使って、最大 GCTRL ピン電圧のときの VREG ピンの最大電圧が 5.5V 未満であることを確認します。

$$V_{GS(th)_max} + V_{PVDD} \left( \frac{C_{GD}}{C_{GD} + C_{GCTRL}} \right) + (1.3 \times I_{GATE\_LEAK} \times 10^6) < 2.5V \quad (24)$$

$$V_{GCTRL(max)} - V_{GS(th)_min} < 5.5V \quad (25)$$

ここで、

$V_{GS(th)_max}$  は、外部 MOSFET のゲート - ソース間スレッショルド電圧の動作条件全体での最大値

$V_{GS(th)_min}$  は、外部 MOSFET のゲート - ソース間スレッショルド電圧の動作条件全体での最小値

$V_{PVDD}$  は、外部 MOSFET のドレイン電圧

$C_{GD}$  は、外部 MOSFET のゲート - ドレイン間容量

$C_{GCTRL}$  は、GCTRL ピンと GND との間に接続された容量

$I_{GATE\_LEAK}$  は、外部 MOSFET のゲート・リークの最大値

$V_{GCTRL(max)}$  は、GCTRL ピン電圧の最大値

GCTRL ピンの電圧が GCTRL ピンの最大動作電圧より 0.5V 以上大きくならないように外部 MOSFET を選択する必要があるため、式 26 を使って MOSFET を選択します。

$$V_{PVDD} \left( \frac{C_{GD}}{C_{GD} + C_{GCTRL}} \right) + (1.3 \times I_{GATE\_LEAK} \times 10^6) < 0.5V \quad (26)$$

表 8-2. 外部 MOSFET の例

| 部品番号        | $V_{DS}$ (V) | 最大 $V_{GS(TH)}$ (V) | $C_{iss}$ (pF) | GCTRL - GND 容量 (nF) | GCTRL 起動時間 (ms) |
|-------------|--------------|---------------------|----------------|---------------------|-----------------|
| CSD18534Q5A | 60           | 2.3                 | 1770           | 2                   | 20              |

### 8.2.4 ゲート駆動電流

モーター電流を切り替えるためにパワー MOSFET のゲートをターンオン / オフする場合、適切なゲート駆動電流を選択することが不可欠です。MOSFET のゲート駆動電流と入力容量の大きさによって、ドレイン - ソース間電圧 ( $V_{DS}$ ) のスルーレートが決まります。ゲート駆動電流には、GVDD から MOSFET ゲートにソースする場合 ( $I_{SOURCE}$ ) と、MOSFET ゲートから SHx または LSS にシンクする場合 ( $I_{SINK}$ ) があります。

過大なゲート駆動電流を使うと、MOSFET が過度に速くターンオンし、それにより、過剰なリンギング、dV/dt カップリング、大電流のスイッチングによるクロス導通が発生する可能性があります。システム内に寄生インダクタンスおよび容量が存在する場合、MOSFET または MCT8329A デバイスに損傷を与える電圧スパイクまたはリンギングが発生する可能性があります。

一方、ゲート駆動電流が小さすぎると、 $V_{DS}$  のスルーレートが小さくなります。MOSFET をターンオンする速度が遅すぎると、 $R_{DS,ON}$  スイッチング損失により MOSFET を発熱させる可能性があります。

ゲート駆動電流 ( $I_{GATE}$ )、MOSFET ゲート - ドレイン間電荷 ( $Q_{GD}$ )、 $V_{DS}$  スルーレート・スイッチング時間 ( $t_{rise,fall}$ ) の間の関係を以下の式に示します。

$$SR_{DS} = \frac{V_{DS}}{t_{rise,fall}} \quad (27)$$

$$I_{GATE} = \frac{Q_{gd}}{t_{rise,fall}} \quad (28)$$

初期評価中の意図しない動作による損傷を防止するため、より小さいゲート駆動電流で評価した後、ゲート駆動流設定を増やすことを推奨します。

### 8.2.5 ゲート抵抗の選択

SHx 接続のスルーレートは、外部 MOSFET のゲートが制御される速度で決まります。MCT8329A のプルアップ / プルダウン強度は内部で固定されているため、ゲート電圧のスルーレートは、外付け直列ゲート抵抗によって制御できます。一部のアプリケーションでは、ゲート・ドライバ・デバイスの負荷である MOSFET のゲート電荷が、ゲート・ドライバのピーク出力電流能力より大幅に大きくなります。そのようなアプリケーションでは、外付けゲート抵抗を使うことでゲート・ドライバのピーク出力電流を制限できます。外付けゲート抵抗は、リンギングとノイズを減衰させるためにも使われます。

MOSFET の特定のパラメータ、システム電圧、基板の寄生素子はすべて最終的な SHx スルーレートに影響を与えるため、外付けゲート抵抗の最適な値または構成の選択は通常繰り返し行われます。

ゲート駆動電流を低減するため、直列抵抗 ( $R_{GATE}$ ) をゲート駆動出力に接続することで、ソースおよびシンク電流経路の電流を制御できます。1 つのゲート抵抗は、ソース・ゲート電流とシンク・ゲート電流に対してゲート経路として同じように作用するため、 $R_{GATE}$  の値を大きくすることが、MOSFET のスイッチングに伴う SHx の立ち上がり / 立ち下がりスルーレートに及ぼす影響は似たものになります。ゲート駆動電流は、本デバイスの PVDD 電圧、接合部温度、プロセスばらつきによって変化することに注意します。

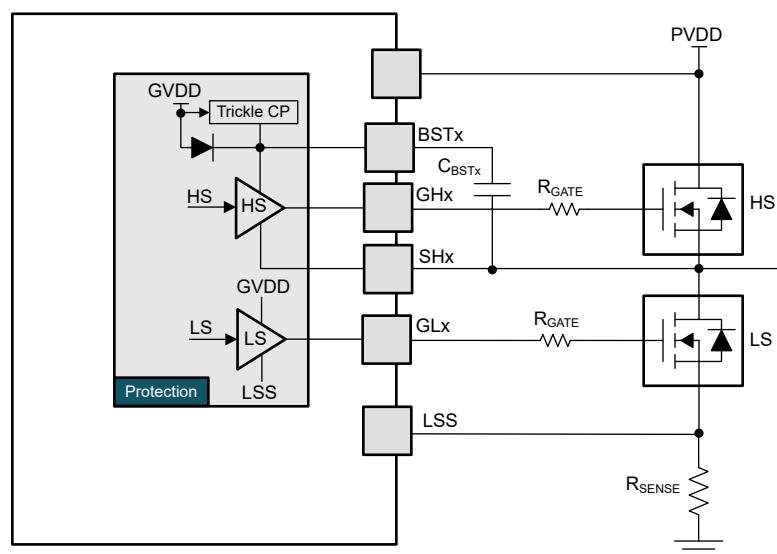


図 8-2. ゲート・ドライバ出力 (直列抵抗を使用)

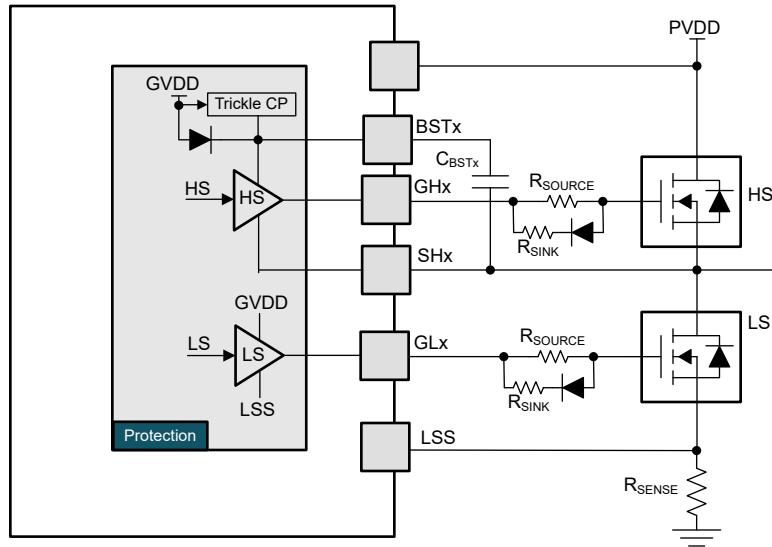


図 8-3. ゲート・ドライバ出力 (別個のソースおよびシンク電流経路を使用)

通常は、反対側の MOSFET がスイッチングしている間、MOSFET が確実にオフを維持するように、ゲートからソースへの強いプルダウンを実装するため、シンク電流をソース電流の 2 倍に設定することを推奨します。これは、ダイオードとシンク抵抗 ( $R_{SINK}$ ) をソース抵抗 ( $R_{SOURCE}$ ) と並列に配置し、ソース電流とシンク電流に対して別個の電流経路を提供することで、ディスクリート実装できます。ソース抵抗とシンク抵抗と同じ値にすると、シンク経路の等価抵抗はソース経路の等価抵抗の半分になります。これにより、ゲート駆動のシンク電流がソース電流の 2 倍になり、MOSFET をオフにする際に  $SH_x$  は 2 倍の速度で変化します。

## 8.2.6 大電力設計におけるシステムの考慮事項

大電力システムの設計では、小電力システムの設計では考慮されないような設計とアプリケーションに関する考慮事項が求められることがあります。問題解決ガイドライン、外付け部品および回路、ドライバ製品の機能、レイアウト手法を実行することで、大電力システムの不安定性に対処することが重要です。詳細については、『[大電力モーター・ドライバ・アプリケーションのシステム設計上の考慮事項](#)』アプリケーション・ノートを参照してください。

## 8.2.7 コンデンサの電圧定格

電圧定格が電源電圧 (PVDD、GVDD、AVDD など) の 2 倍のコンデンサを使用します。DC 電圧定格性能が低いため、コンデンサの容量は定格容量の半分まで低下する可能性があります。

たとえば、ブートストラップ電圧は、 $SH_x$  ( $BST_x$ - $SH_x$ ) を基準として約 12~13V であるため、 $BST_x$ - $SH_x$  コンデンサの定格は 25V 以上にする必要があります。

## 8.2.8 外部出力段部品

出力段の外部部品は設計上必要ありませんが、過渡の抑制、インダクタ・コイル・エネルギーの管理、電源ポンピングの緩和、位相リングの減衰、ゲート - ソース間の強プルダウン経路の提供に有用です。これらの部品は、MCT8329A デバイスまたは外部 MOSFET の損傷を防止すると同時に、BLDC モーター・システムが堅牢になるように、システムを調整およびデバッグするために使用されます。

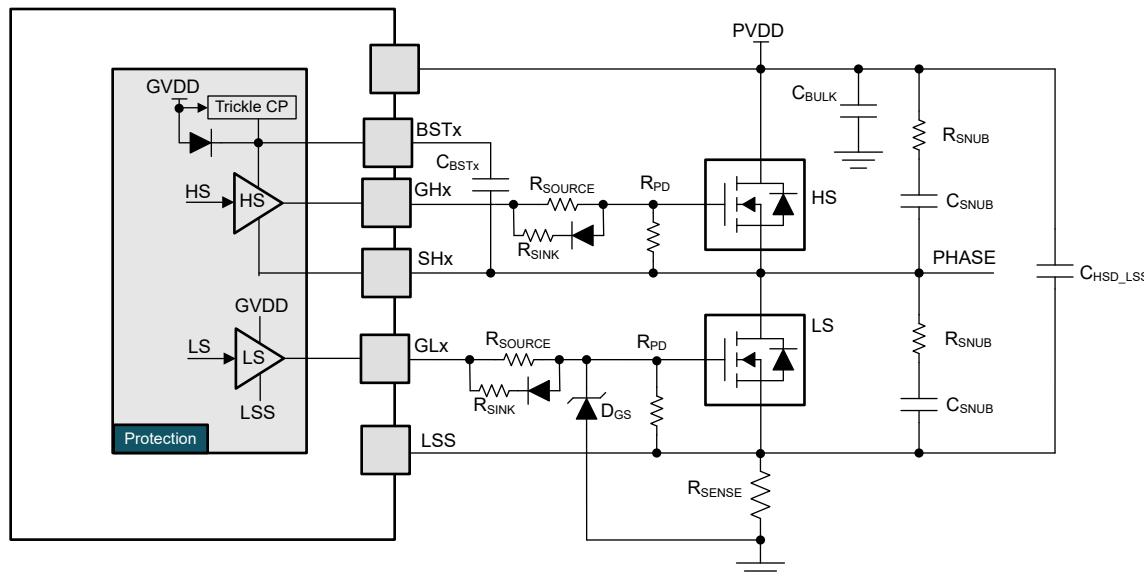


図 8-4. 任意の外部出力段部品

問題と、それらの問題を解決できる外部部品の例を、下表に示します。

表 8-3. 出力段のデバッグに関連する一般的な問題と解決策

| 問題   | 解決策   | 部品   |
|--|---|--|
| 必要なゲート駆動電流が大きすぎて、MOSFET の $V_{DS}$ スルーレートが非常に速くなる。           | 直列抵抗を配置することで、ゲート駆動電流を調整する。                    | ゲート・ドライバ出力 (GHx/GLx) の 0~100Ω の直列抵抗 (RGATE/RSOURCE)、任意のシンク抵抗 (RSINK)、シンク電流調整用ダイオード (ゲート抵抗と並列に接続)                 |
| 位相のスイッチ・ノード (SHx) でのリギングにより、EMI 放射が増加する。                     | RC スナバを各 HS/LS MOSFET と並列に配置することで、発振を抑制する。    | MOSFET と並列に接続された抵抗 (RSNUB) とコンデンサ (CSNUB) ( <a href="#">モーター・ドライバのための適切な RC スナバ設計</a> を使って、リギング周波数に基づいて RC 値を計算) |
| ローサイド・ソース (LSS) の負の過渡が仕様の最小値を下回る。                            | HS ドレインと LSS ソースの間にコンデンサを接続することで、負のバウンスを抑制する。 | PVDD と LSS の間に接続された 0.01μF~1μF、PVDD 定格のコンデンサ (CHSD_LSS) (LS MOSFET のソースの近くに配置)                                   |
| ローサイド・ゲート (GLx) の負の過渡が仕様の最小値を下回る。                            | ゲート - グラウンド間ツェナー・ダイオードで負電圧をクランプする。            | アノードを GND、カソードを GLx に接続した、GVDD 電圧定格のツェナー・ダイオード (DGS)   |
| ゲート駆動信号がハイ・インピーダンスである場合に MOSFET を確実にターンオフさせるため、さらなる保護が必要である。 | 外付けゲート - ソース間ブルダウン抵抗を (直列ゲート抵抗の後に) 接続する。      | 各 MOSFET のゲートとソースの間に接続した 10kΩ~100kΩ の抵抗 (RPD)  |

## 8.2.9 アプリケーション曲線

### 8.2.9.1 モーター起動

図 8-5 に、MCT8329A の各種起動方式 (アライン、ダブル・アライン、IPD、スロー・ファースト・サイクルなど) の位相電流波形を示します。

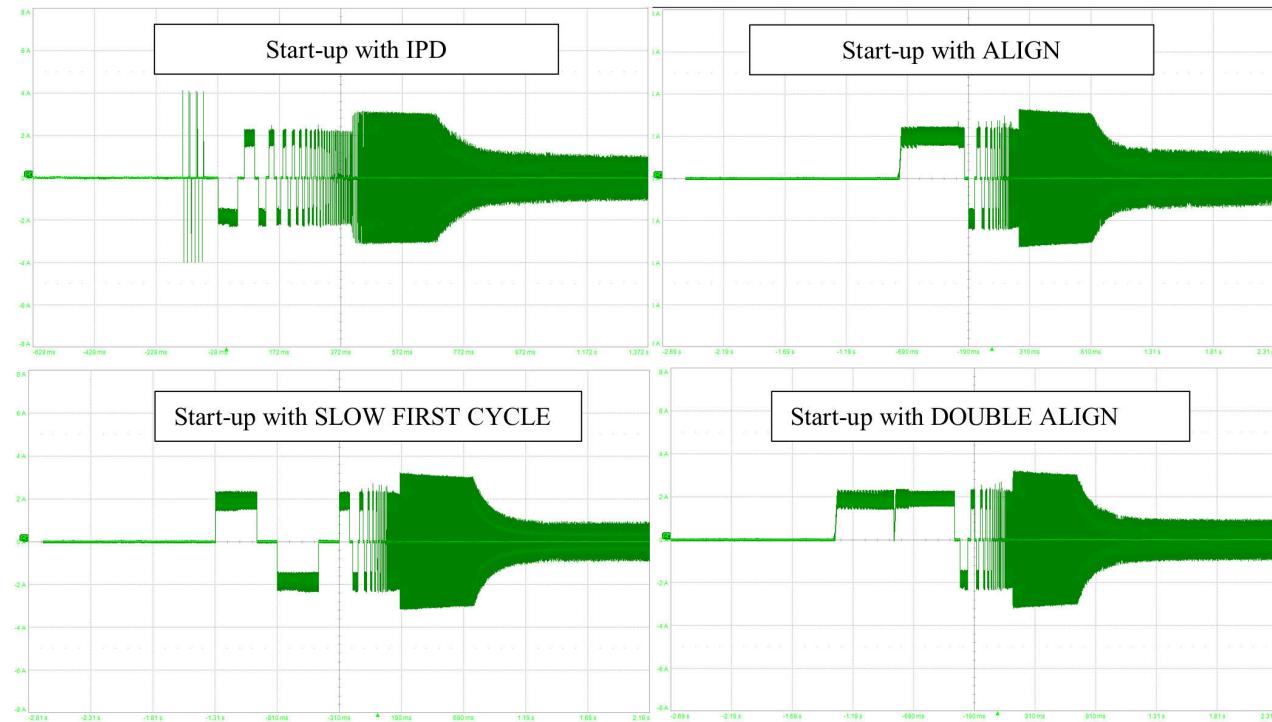


図 8-5. 各種起動方式のモーター位相電流波形

### 8.2.9.2 120° 整流と可変整流

120° 整流方式では、各半電気サイクルの間で、各モーター相は 120° にわたって駆動され、60° にわたってハイ・インピーダンスになります。そのため、モーターには 6 種類の整流状態が存在します。図 8-6 に、120° 整流モードでの位相電流と電流波形の FFT を示します。可変整流方式では、MCT8329A デバイスは、モーター速度に応じて 120°~150° の

台形波整流を動的に切り替えます。本デバイスは、低速では  $150^\circ$  モードで動作し、高速では  $120^\circ$  モードに移行します。図 8-7 に、 $150^\circ$  整流での位相電流と電流波形の FFT を示します。

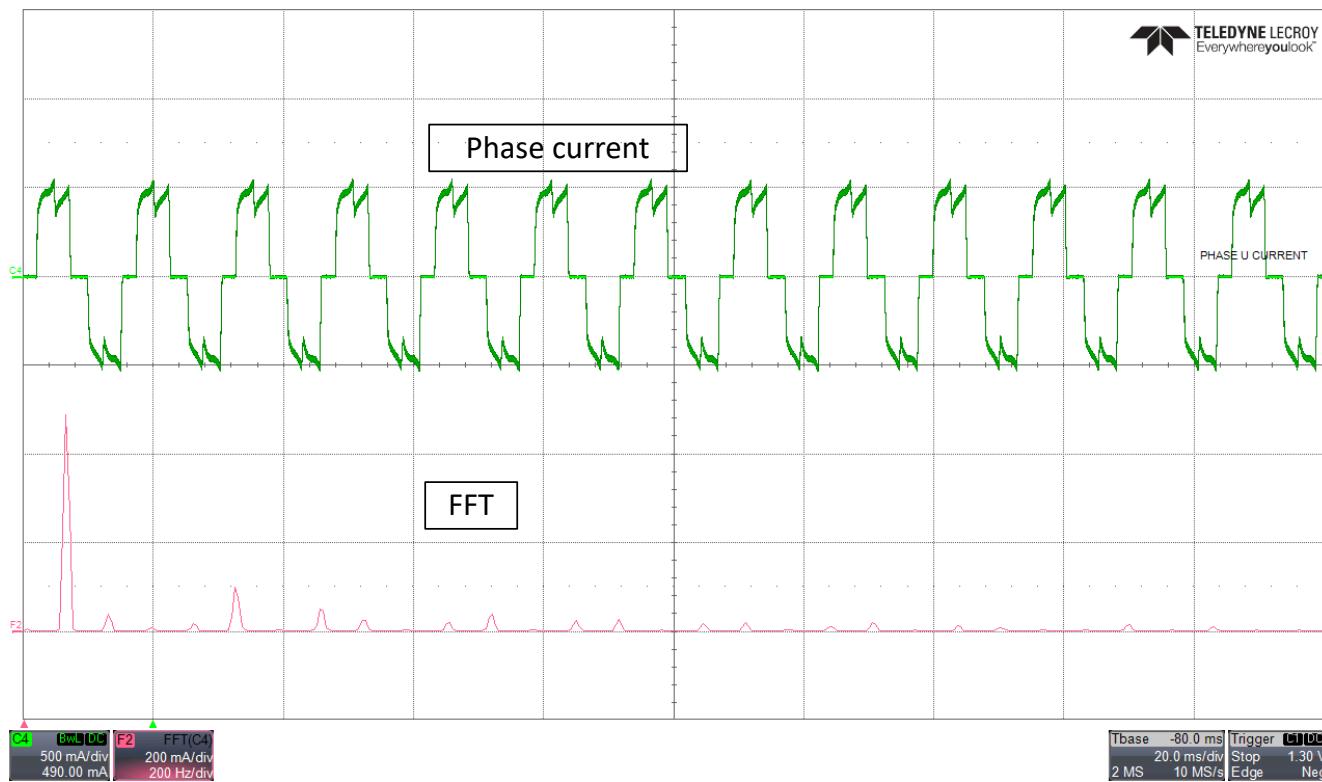


図 8-6. 位相電流と FFT -  $120^\circ$  整流

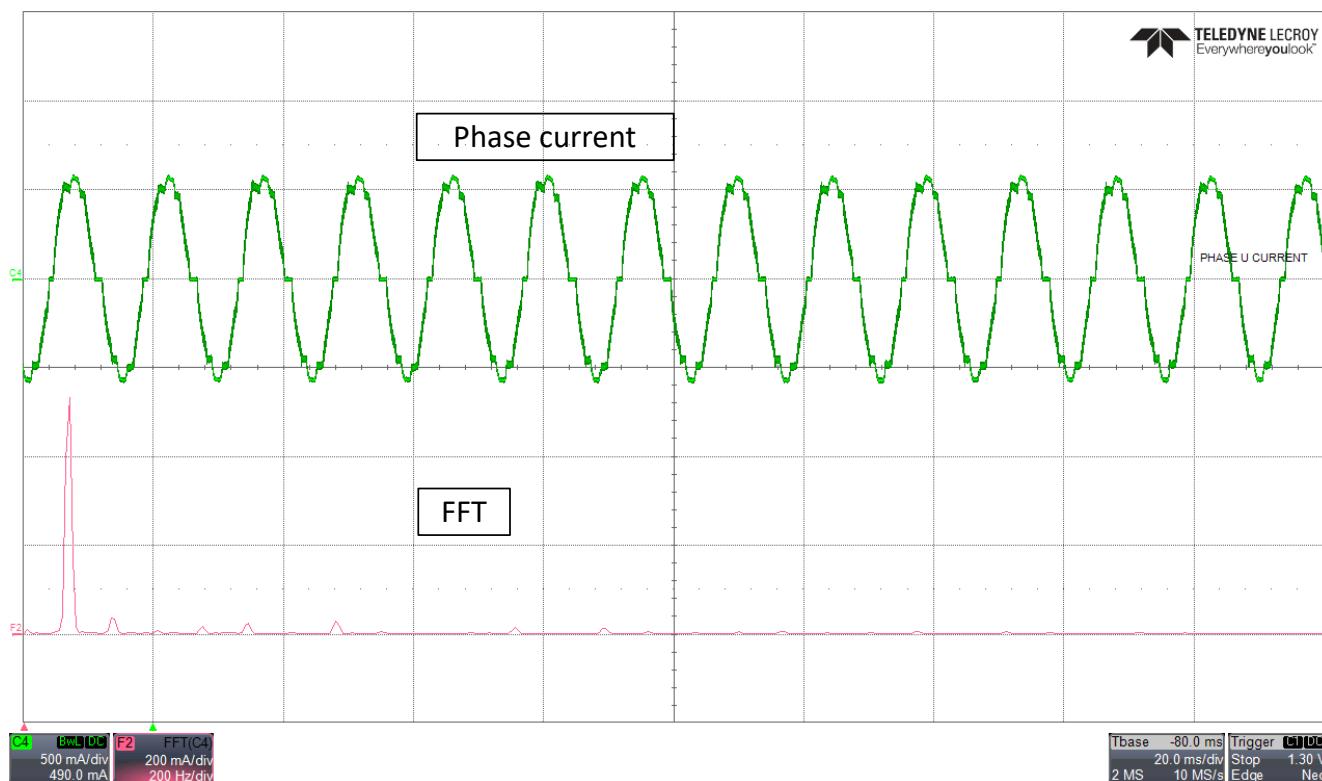


図 8-7. 位相電流と FFT -  $150^\circ$  整流

### 8.2.9.3 高速起動時間

起動時間とは、モーターがゼロ速度から目標速度に達するのにかかる時間です。MCT8329A では、モーター起動、開ループ、閉ループの設定を調整することで、起動時間を短縮できます。図 8-8 に、FG、位相電流、電気的モーター速度の波形を示します。モーターは 50ms でゼロ速度から目標速度に達しています。

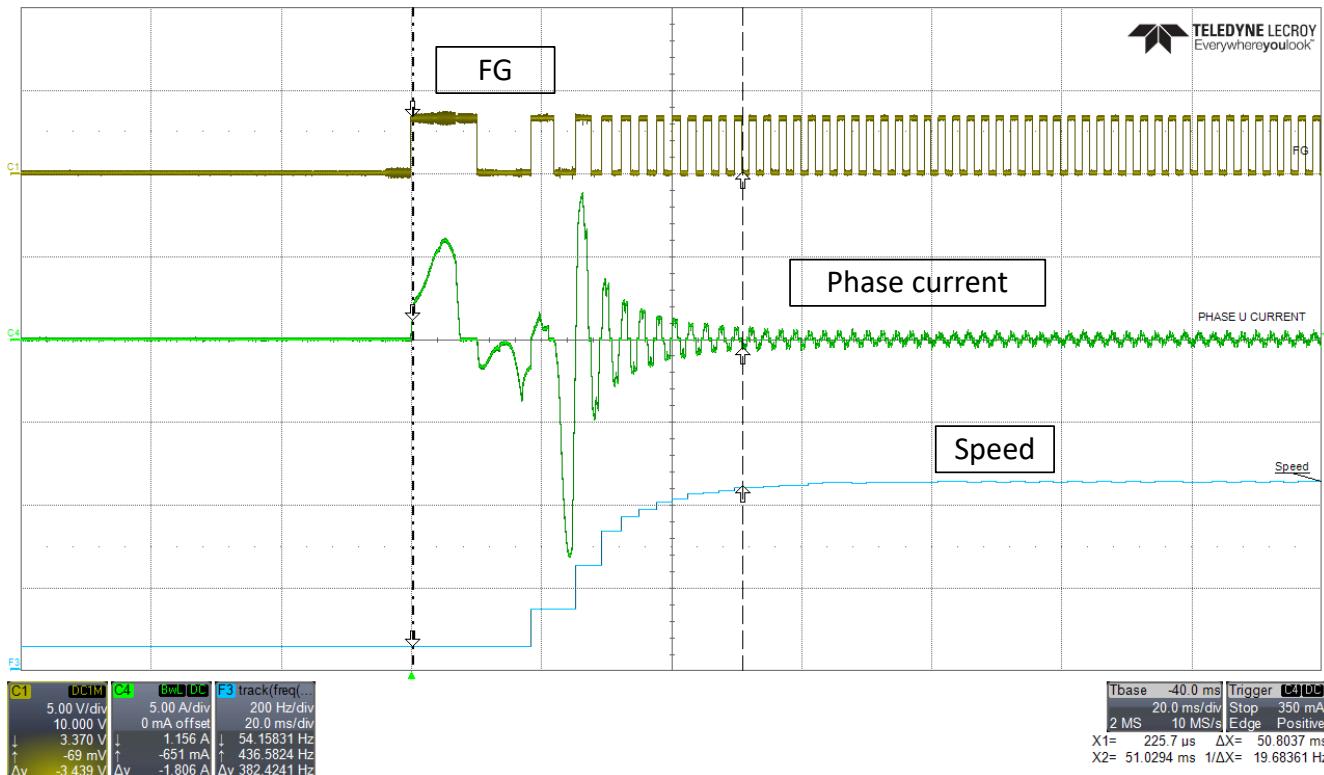


図 8-8. 位相電流、FG、モーター速度 - 起動時間の短縮

### 8.2.9.4 BEMF スレッショルドの設定

MCT8329A での整流インスタントの検出に使用される BEMF\_THRESHOLD1 および BEMF\_THRESHOLD2 値は、コースト中のモーター位相電圧波形から計算できます。たとえば、コースト中の BLDC モーターの 3 相電圧波形を図 8-9 のように考えます。コースト中のモーター位相電圧は、モーターの逆起電力です。

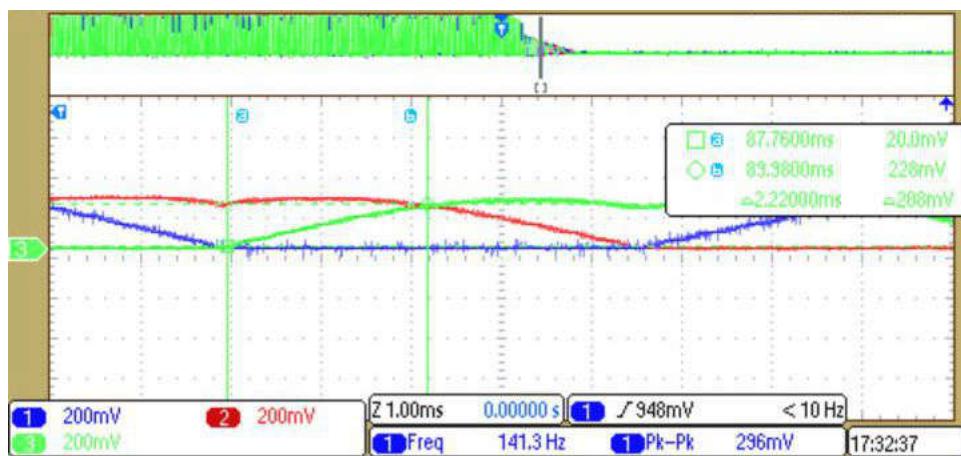


図 8-9. コースト中のモーター位相電圧

図 8-9 で、1 つのフローティング位相電圧間隔がチャネル 3 の垂直マーカーによって示されています。チャネル 3 の Vpeak (ピーク・ツー・ピークの逆起電力) は 208mV (チャネル 3 の水平のマーカーで表示)、Tc (整流間隔) は 2.22ms (チャネル 3 の垂直のマーカーで表示) です。Vpeak と Tc のデジタル等価カウントは、次のように計算されます。

MCT8329A では、3V のアナログ入力は 4095 カウント (12 ビット) に相当し、位相電圧は ADC 入力の前に 10 分の 1 に低減されます。したがって、208mV の Vpeak は 20.8mV の ADC 入力 (ADC の 29 カウント) に相当します。PWM スイッチング周波数が 25kHz であると仮定すると、40μs ごとに 1 つの逆起電力サンプルが得られます。そのため、2.22ms の時間間隔の間に合計 55 の逆起電力サンプルが含まれます。したがって、BEMF\_THRESHOLD1 または BEMF\_THRESHOLD2 値の計算値は  $(1/2) * (29/2) * (55/2) = 199$  です。したがって、この例では、高速起動中の逆起電力積分方式による整流インスタント検出のために、BEMF\_THRESHOLD1 と BEMF\_THRESHOLD2 は 8h (199 に最も近い値である 200 に相当) に設定されています。積「Vpeak \* Tc」は与えられた BLDC モーターに対してほぼ一定であるため、BEMF\_THRESHOLD1 および BEMF\_THRESHOLD2 値を計算する上で、Vpeak および Tc 値を測定する正確な速度は (デジタル・カウントの分解能が十分である限り) 重要ではありません。

### 8.2.9.5 最大速度

図 8-10 に、3kHz の最大電気的速度で回転するモーターの位相電流、位相電圧、FG を示します。

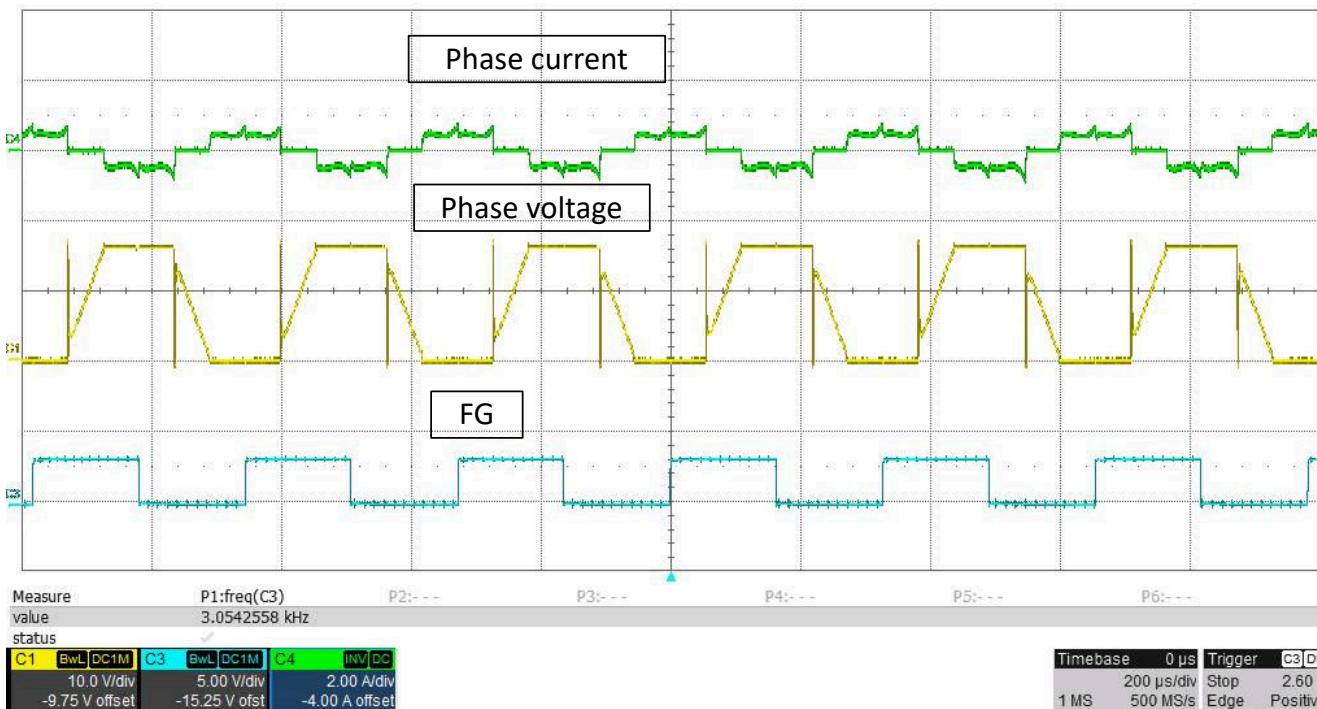


図 8-10. 最大速度での位相電流、位相電圧、FG

### 8.2.9.6 より迅速な減速

MCT8329A は、モーターを迅速に減速する機能を備えています。図 8-11 に、モーターが 100% デューティ・サイクルから 10% デューティ・サイクルまで減速する際の位相電流と電気的モーター速度の波形を示します。急減速が無効化されている場合、モーターが 100% デューティ・サイクルから 10% デューティ・サイクルまで減速するのに必要な時間は約 10 秒です。図 8-12 に、モーターが 100% デューティ・サイクルから 10% デューティ・サイクルまで減速する際の位相電流と電気的モーター速度の波形を示します。急減速が有効化されている場合、モーターが 100% デューティ・サイクルから 10% デューティ・サイクルまで減速するのに必要な時間は約 1.5 秒です。

注

急減速が有効化されており、かつ電圧サージ防止 (AVS) が無効化されている場合、電源電圧に電圧スパイクが発生する可能性があることに注意します。モーター減速時の電圧オーバーシュートから電源を保護するため、AVS を有効化してください。

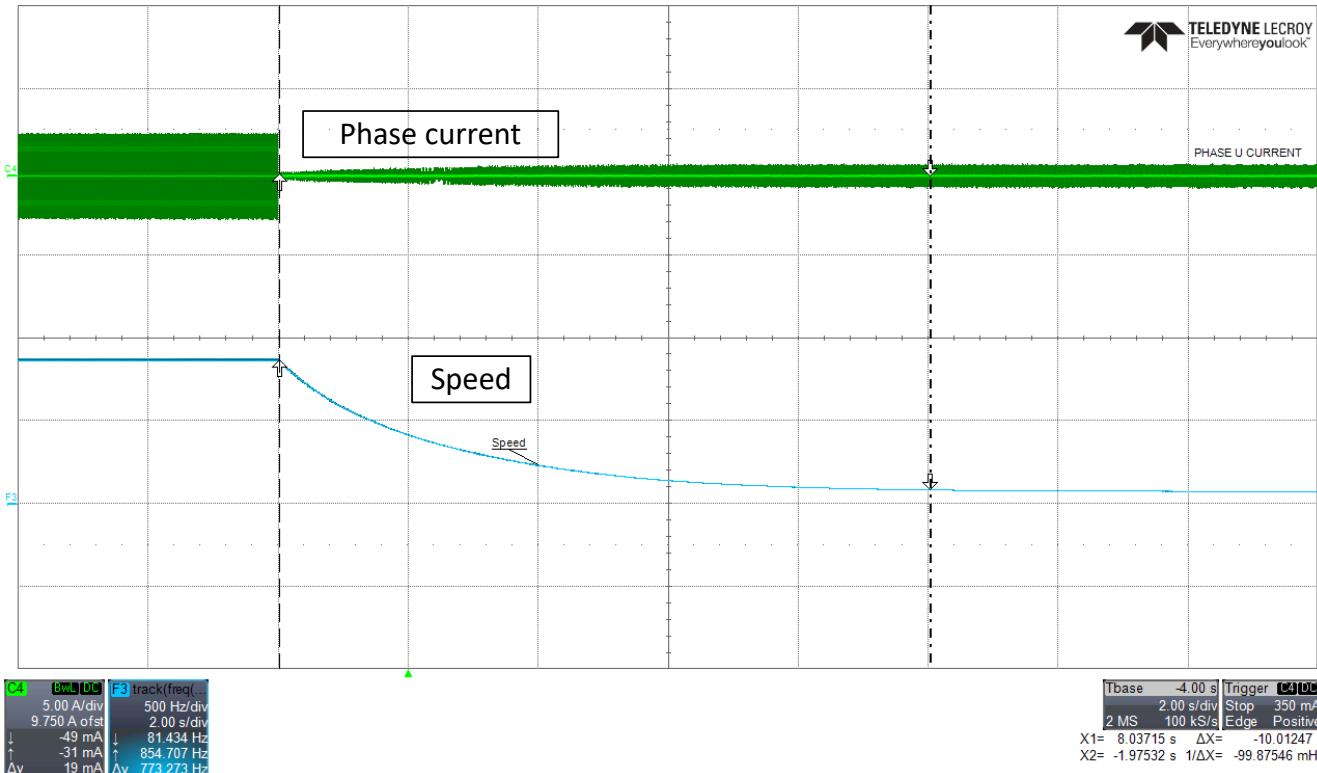


図 8-11. 位相電流とモーター速度 - 急減速を無効化した場合

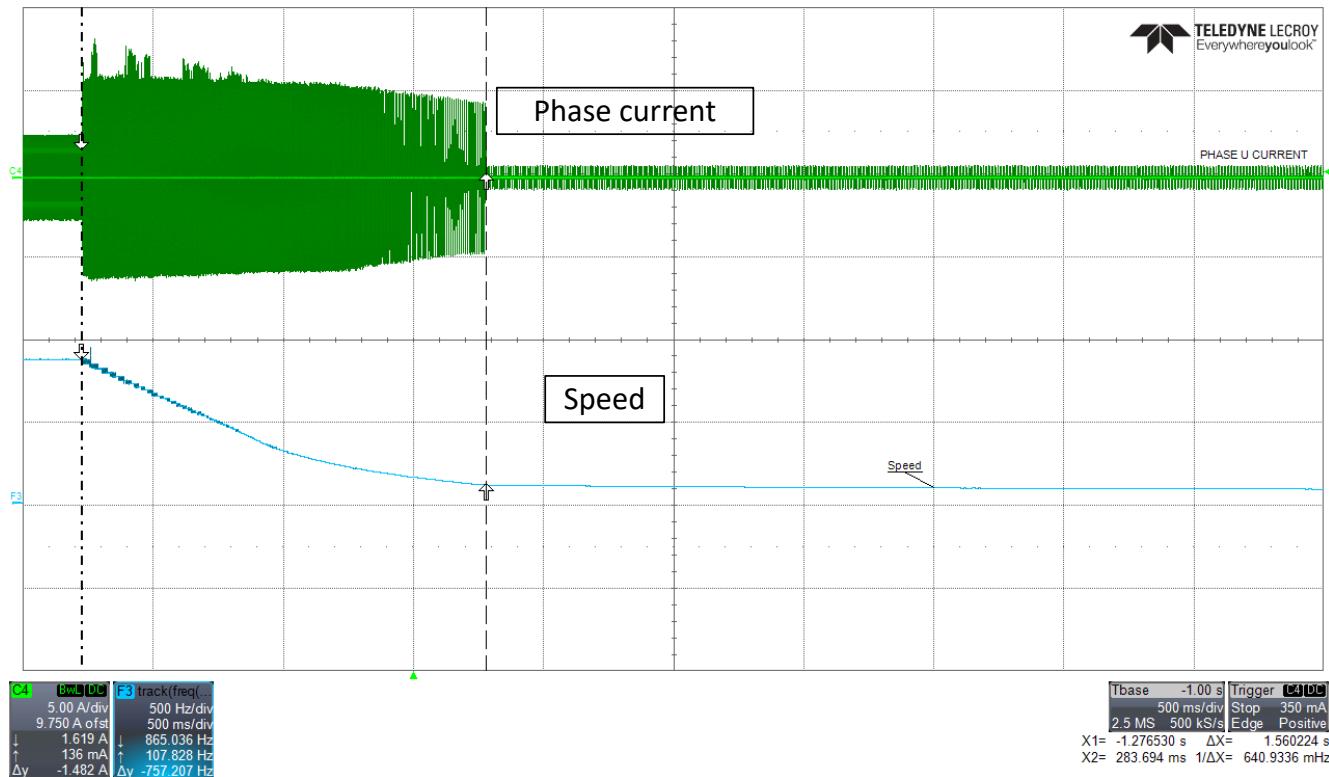


図 8-12. 位相電流とモーター速度 - 急減速を有効化した場合

## 9 電源に関する推奨事項

MCT8329A は、4.5V~60V の入力電源電圧 (PVDD) 範囲で動作するように設計されています。PVDD 定格の  $10\mu\text{F}$  と  $0.1\mu\text{F}$  セラミック・コンデンサを、本デバイスにできるだけ近づけて配置する必要があります。また、PVDD ピンにはバルク・コンデンサを配置する必要がありますが、外部パワー MOSFET のバルク・バイパス容量と共に可能です。外部のハーフ・ブリッジ MOSFET をバイパスするために追加のバルク容量が必要となり、その大きさはアプリケーションの要件によって決まります。

### 9.1 バルク容量

適切なローカル・バルク容量の確保は、モーター駆動システムの設計において重要な要素です。一般に、バルク容量が大きいほど利点がありますが、コストと物理的なサイズが増加します。

必要なローカル容量は、次のようなさまざまな要因で決まります。

- モーター・システムが必要とする最大電流
- 電源の容量と電流能力
- 電源とモーター・システムの間の寄生インダクタンスの大きさ
- 許容される電圧リップル
- 使用するモーターの種類 (ブラシ付き DC、ブラシレス DC、ステッパ)
- モーターのブレーキ方式

電源とモーター駆動システムとの間のインダクタンスにより、電源からの電流が変化できる速度は制限されます。ローカル・バルク容量が小さすぎると、モーターに大電流を供給しようとする場合、または負荷ダンプが発生した場合、システムの PVDD 電圧が変動します。十分なバルク容量を使うことで、PVDD 電圧は安定し、大電流を素早く供給できます。

データシートには一般に推奨値が記載されていますが、バルク・コンデンサが適切かどうかを判断するにはシステム・レベルのテストが必要です。モーターが電源にエネルギーを伝達する場合のマージンを確保するため、バルク・コンデンサの定格電圧は動作電圧より高くする必要があります。

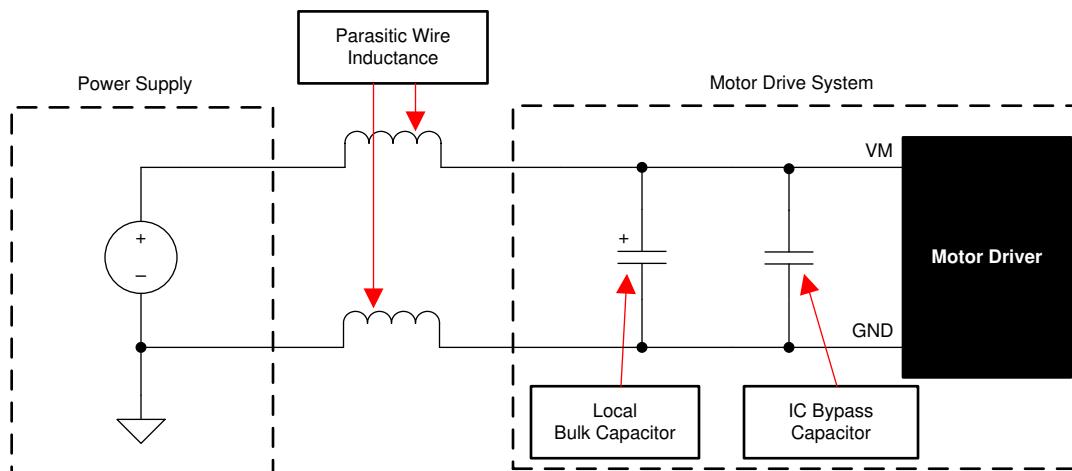


図 9-1. 外部電源を使用したモーター駆動システムの構成例

## 10 レイアウト

### 10.1 レイアウトのガイドライン

推奨値  $0.1\mu\text{F}$  の低 ESR セラミック・バイパス・コンデンサを使用して、PVDD ピンを GND (PGND) ピンにバイパスします。このコンデンサは、幅の広いパターン、または PGND ピンに接続されたグランド・プレーンを使用して、PVDD ピンのできるだけ近くに配置してください。また、PVDD ピンは、PVDD の定格を持つバルク・コンデンサを使用してバイパスします。これには電解コンデンサを使用できます。容量は  $10\mu\text{F}$  以上としてください。

外部 MOSFET 上の高電流パスをバイパスするために、追加のバルク容量が必要です。このバルク容量は、外部 MOSFET を通過する高電流パスの長さが最小となるよう配置する必要があります。接続用の金属パターンはできる限り幅広くし、PCB の層間を多数のビアで接続します。これらの手法により、インダクタンスが最小限に抑えられ、バルク・コンデンサが高電流を伝達できるようになります。

CPL ピンと CPH ピンの間に低 ESR のセラミック・コンデンサを配置します。これには、PVDD の定格を持つ  $470\text{nF}$  のタイプ X5R または X7R コンデンサを使用する必要があります。

ゲート駆動経路のループ・インダクタンスを最小化するため、ポートストラップ・コンデンサ (BSTx-SHx) をデバイス・ピンに近づけて配置する必要があります。

タイプ X5R または X7R で  $6.3\text{V}$  の定格を持つ  $1\mu\text{F}$  の低 ESR セラミック・コンデンサを使用して、AVDD ピンを AGND ピンにバイパスします。このコンデンサはピンにできる限り近づけて配置し、コンデンサから AGND ピンまでのパスを最短にします。

タイプ X5R または X7R で  $4\text{V}$  以上の定格を持つ  $1\mu\text{F}$  の低 ESR セラミック・コンデンサを使用して、DVDD ピンを GND ピンにバイパスします。このコンデンサはピンにできる限り近づけて配置し、コンデンサから GND ピンまでのパスを最短にします。

タイプ X5R または X7R の定格を持つ適切な低 ESR セラミック・コンデンサを使用して、VREG ピンをバイパスします。

ハイサイドおよびローサイド・ゲート・ドライバのループ長はできるだけ短くします。ハイサイド・ループはデバイスの GHx ピンからハイサイド・パワー MOSFET のゲートまでであり、その後ハイサイド MOSFET のソースを通って SHx ピンへと戻ります。ローサイド・ループはデバイスの GLx ピンからローサイド・パワー MOSFET のゲートまでであり、その後ローサイド MOSFET のソースを通って PGND ピンへと戻ります。

大電力システムを設計する場合、PCB レイアウトの物理的な性質として、システムの性能を低下させるような寄生のインダクタンス、容量、インピーダンスが生じる可能性があります。大電力モーター駆動システムに存在する寄生素子を理解することは、良好な PCB レイアウトによってそれらの影響を緩和するのに役立ちます。詳細については、『大電力モーター・ドライバ・アプリケーションのシステム設計上の考慮事項』および『モーター・ドライバの基板レイアウトのベスト・プラクティス』アプリケーション・ノートを参照してください。

ゲート駆動のパターン (BSTx, GHx, SHx, GLx, LSS) は、寄生インダクタンスおよびインピーダンスを最小化するため、少なくとも  $15\text{~}20\text{mil}$  の幅で、MOSFET ゲートまでできる限り短く配線する必要があります。これにより、大きなゲート駆動電流を供給し、MOSFET を効果的にターンオンさせ、VGS と VDS を精度よく監視できます。ローサイドのソース (LSS) に生じるインダクタンスを最小化するため、LSS から GND へのローサイド電流を監視するように選定されたシャント抵抗を幅広にします。

電圧オフセットを低減し、ゲート・ドライバの性能を維持するため、各グランドは、ネット・タイまたは幅広の抵抗を使って接続します。本デバイスのサーマル・パッドは、PCB の最上層のグランド・プレーンにはんだ付けする必要があります。複数のビアを使用して最下層の大きなグランド・プレーンに接続する必要があります。大きな金属プレーンと複数のビアを使うと、本デバイス内で発生する熱を放散するのに有利です。放熱性を高めるため、サーマル・パッド・グランドに接続されたグランド領域を、PCB の全層にわたって最大化します。厚い銅のベタ・パターンを使うと、接合部から外気への熱抵抗が下がり、ダイ表面からの放熱性が改善されます。

## 10.2 レイアウト例

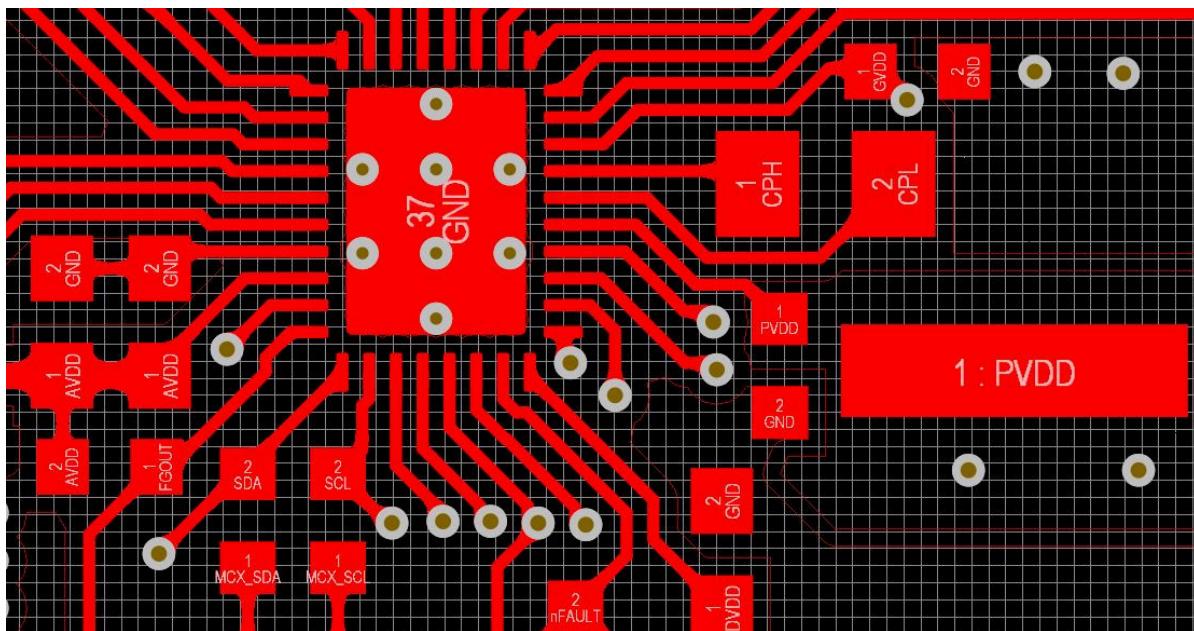


図 10-1. MCT8329A デバイスのレイアウト例

## 10.3 热に関する注意事項

MCT8329A は、前述のようにサーマル・シャットダウン機能 (TSD) を備えています。ダイ温度が 150°Cを超えると、ダイ温度が安全なレベルに低下するまで、本デバイスの機能は (最小限に) 無効化されます。

何度もサーマル・シャットダウンが作動する場合、それは、消費電力が過大である、ヒートシンクが不十分である、周囲温度が高すぎる、のいずれかであることを示しています。

### 10.3.1 消費電力

MCT8329A は、総合的な電力損失の原因となる各種回路を内蔵しています。これらの電力損失には、スタンバイ電力損失、GVDD 電力損失、AVDD 電力損失、DVDD 電力損失が含まれます。起動およびフォルト条件では、この電流は通常の動作電流よりはるかに大きくなります。これらのピーク電流とその持続時間を考慮に入れる必要があります。本デバイスが消費できる電力の最大値は、周囲温度とヒートシンクの影響を受けます。

## 11 デバイスおよびドキュメントのサポート

### 11.1 ドキュメントのサポート

#### 11.1.1 関連資料

- ・ アプリケーション・ノート『DRV8329 を使用したコードレス電動工具での電力供給』を参照
- ・ アプリケーション・ノート『大電力モーター・ドライバ・アプリケーションのシステム設計上の考慮事項』を参照
- ・ E2E FAQ『BLDC の回路図レビューおよびデバッグの実施方法』を参照
- ・ アプリケーション・ノート『モーター・ドライバの基板レイアウトのベスト・プラクティス』を参照
- ・ アプリケーション・ノート『QFN/SON の PCB 実装』を参照
- ・ アプリケーション・ノート『大電流モーター駆動アプリケーションのカットオフ・スイッチ』を参照

### 11.2 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

### 11.3 商標

TI E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 11.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

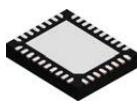
ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 11.5 用語集

テキサス・インスツルメンツ用語集 この用語集には、用語や略語の一覧および定義が記載されています。

## 12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。これらの情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあります。ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

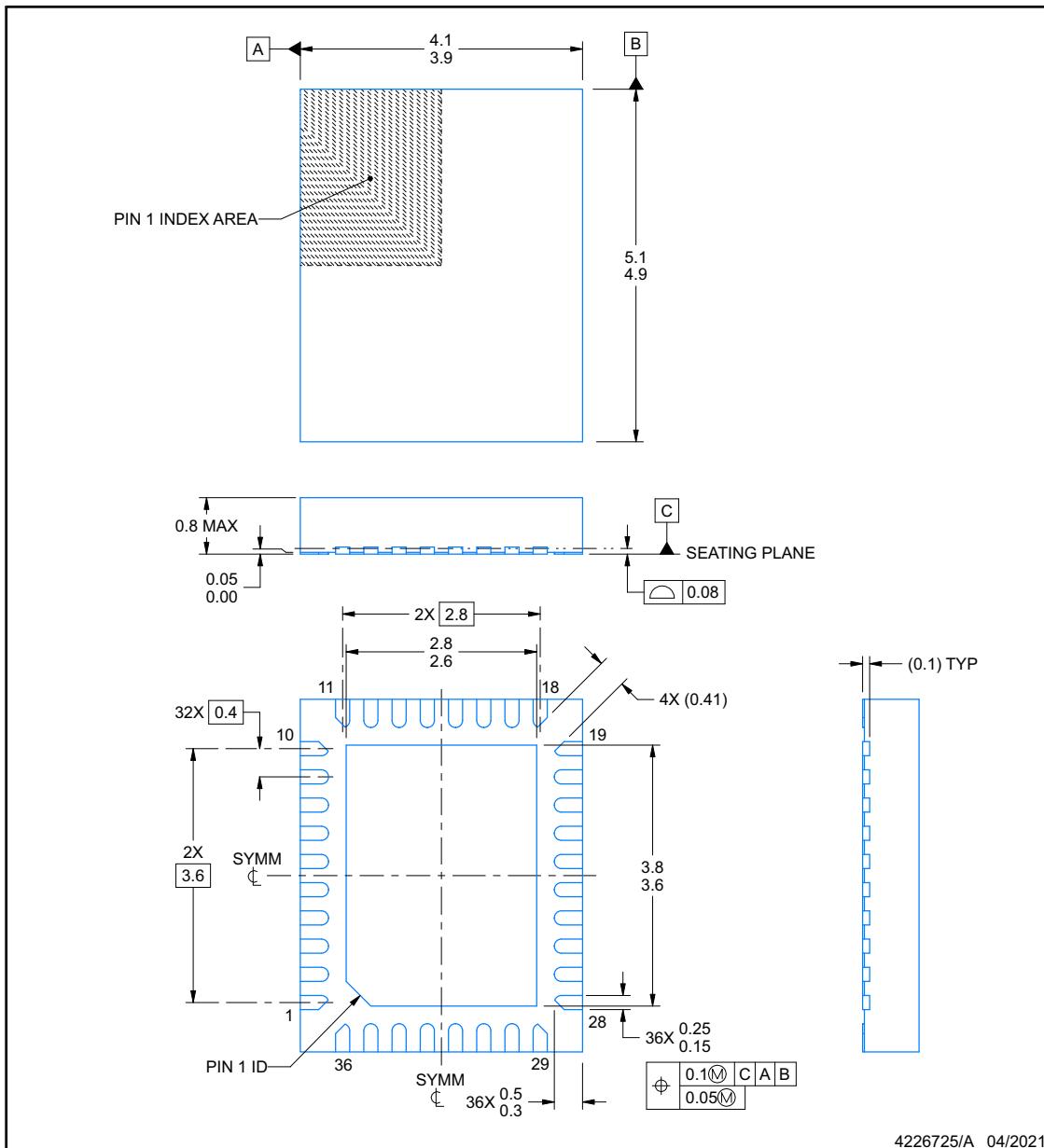


## PACKAGE OUTLINE

**REE0036A**

**WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

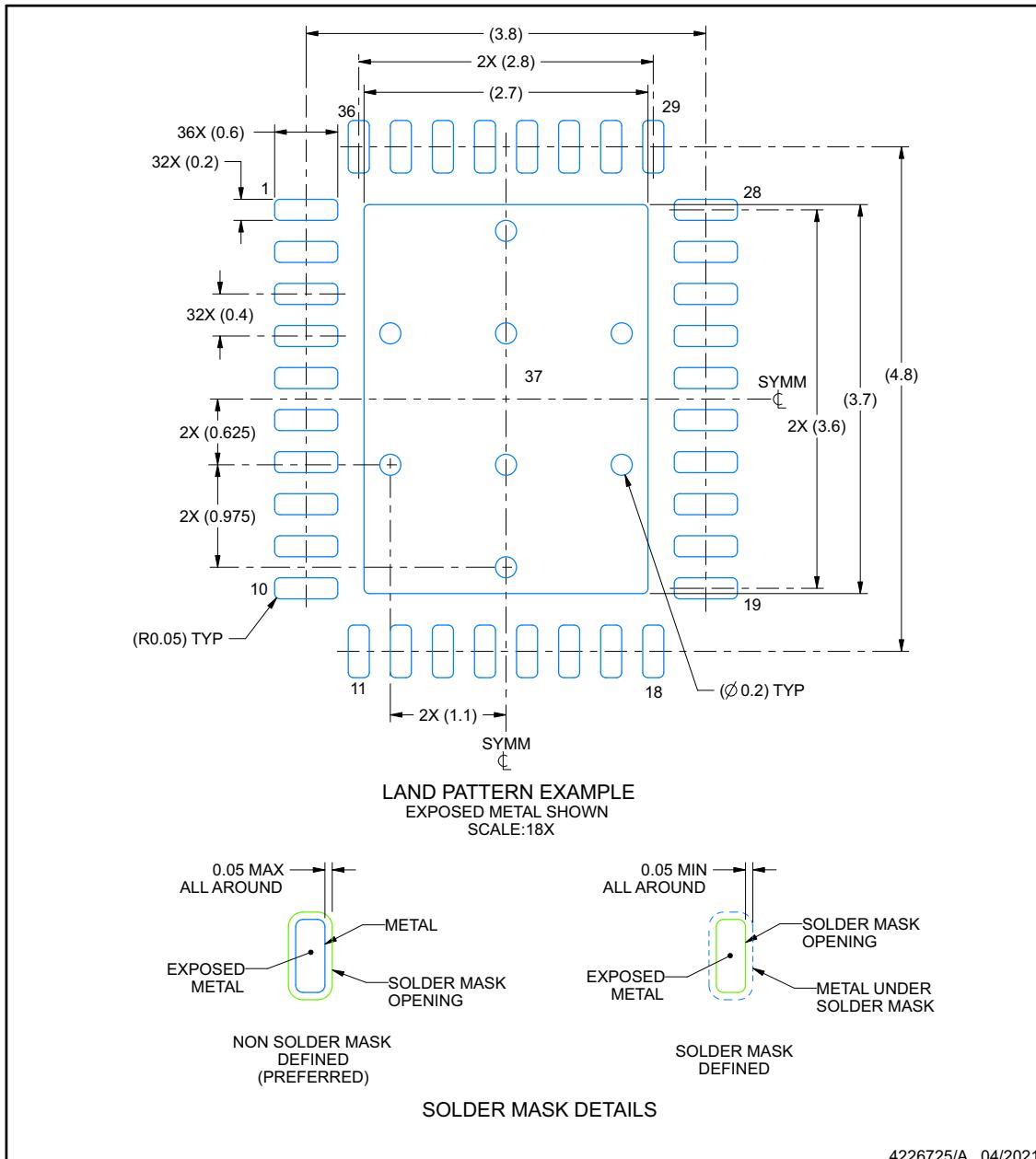
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

## EXAMPLE BOARD LAYOUT

REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

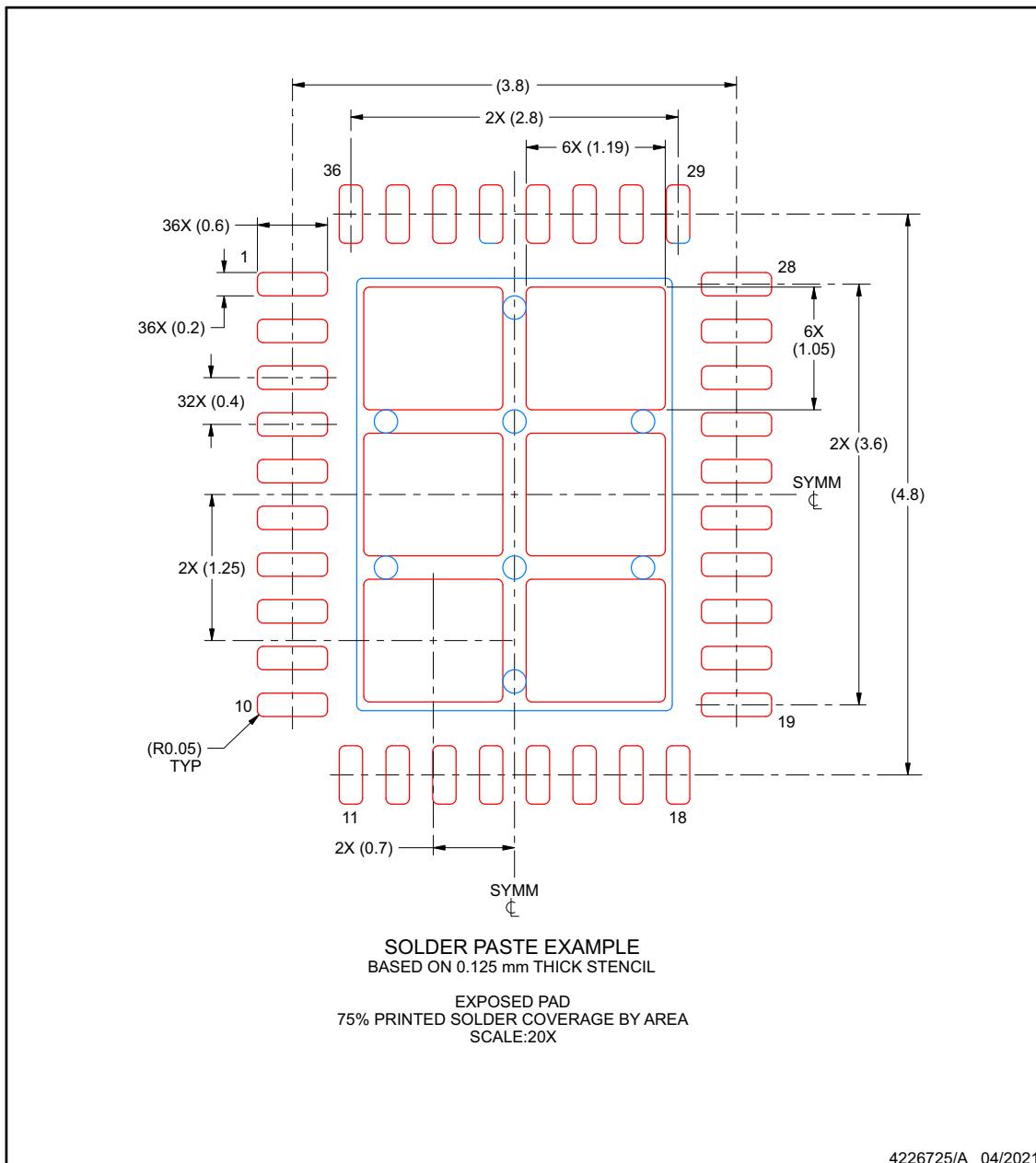
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).

## EXAMPLE STENCIL DESIGN

**REE0036A**

**WQFN - 0.8 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

**PACKAGING INFORMATION**

| Orderable part number | Status<br>(1) | Material type<br>(2) | Package   Pins  | Package qty   Carrier | RoHS<br>(3) | Lead finish/<br>Ball material<br>(4) | MSL rating/<br>Peak reflow<br>(5) | Op temp (°C) | Part marking<br>(6) |
|-----------------------|---------------|----------------------|-----------------|-----------------------|-------------|--------------------------------------|-----------------------------------|--------------|---------------------|
| MCT8329A1IREER        | Active        | Production           | WQFN (REE)   36 | 5000   LARGE T&R      | Yes         | SN                                   | Level-2-260C-1 YEAR               | -40 to 125   | MCT83<br>29A1I      |
| MCT8329A1IREER.A      | Active        | Production           | WQFN (REE)   36 | 5000   LARGE T&R      | Yes         | SN                                   | Level-2-260C-1 YEAR               | -40 to 125   | MCT83<br>29A1I      |

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

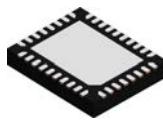
<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

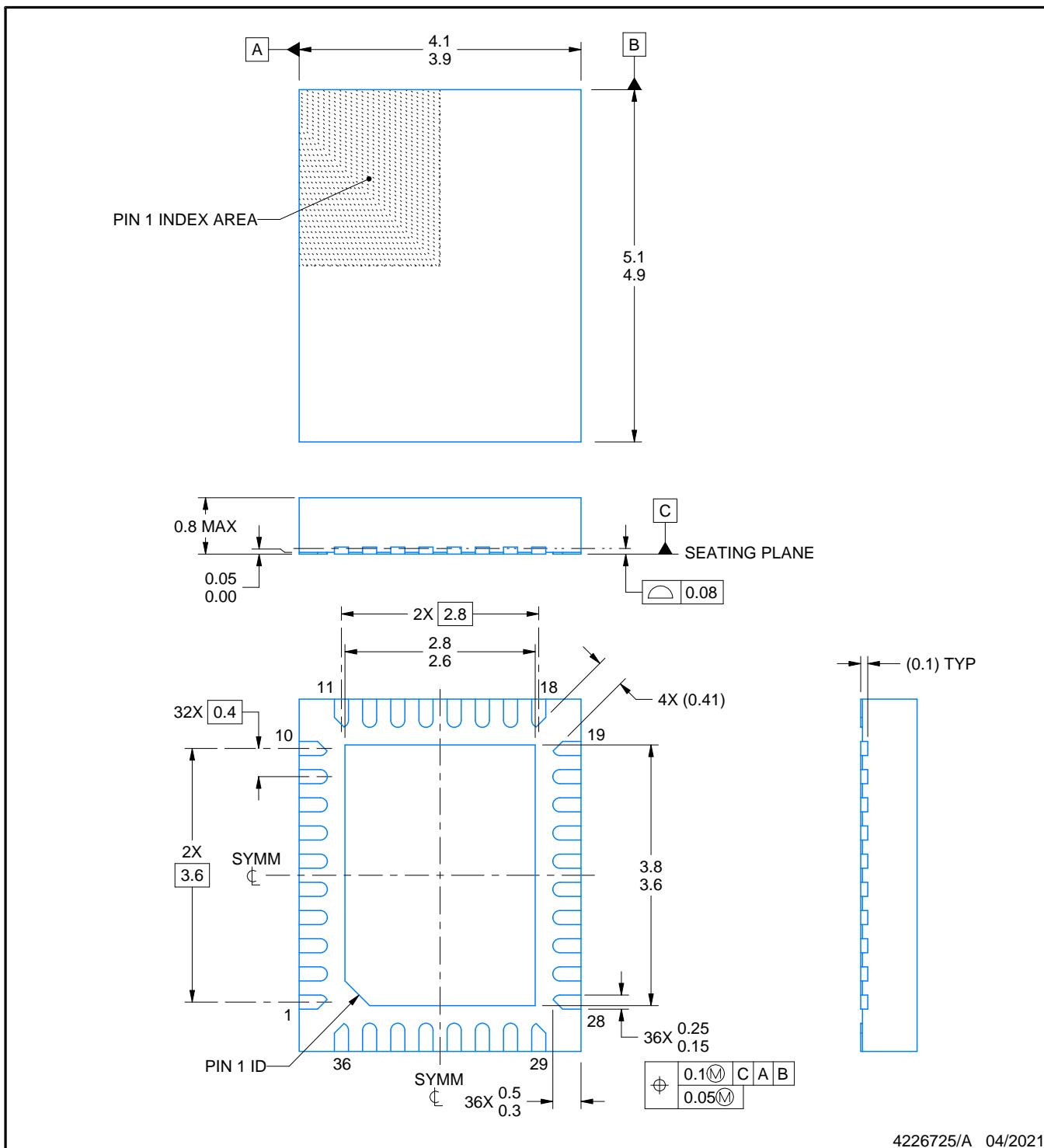
REE0036A



# PACKAGE OUTLINE

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4226725/A 04/2021

## NOTES:

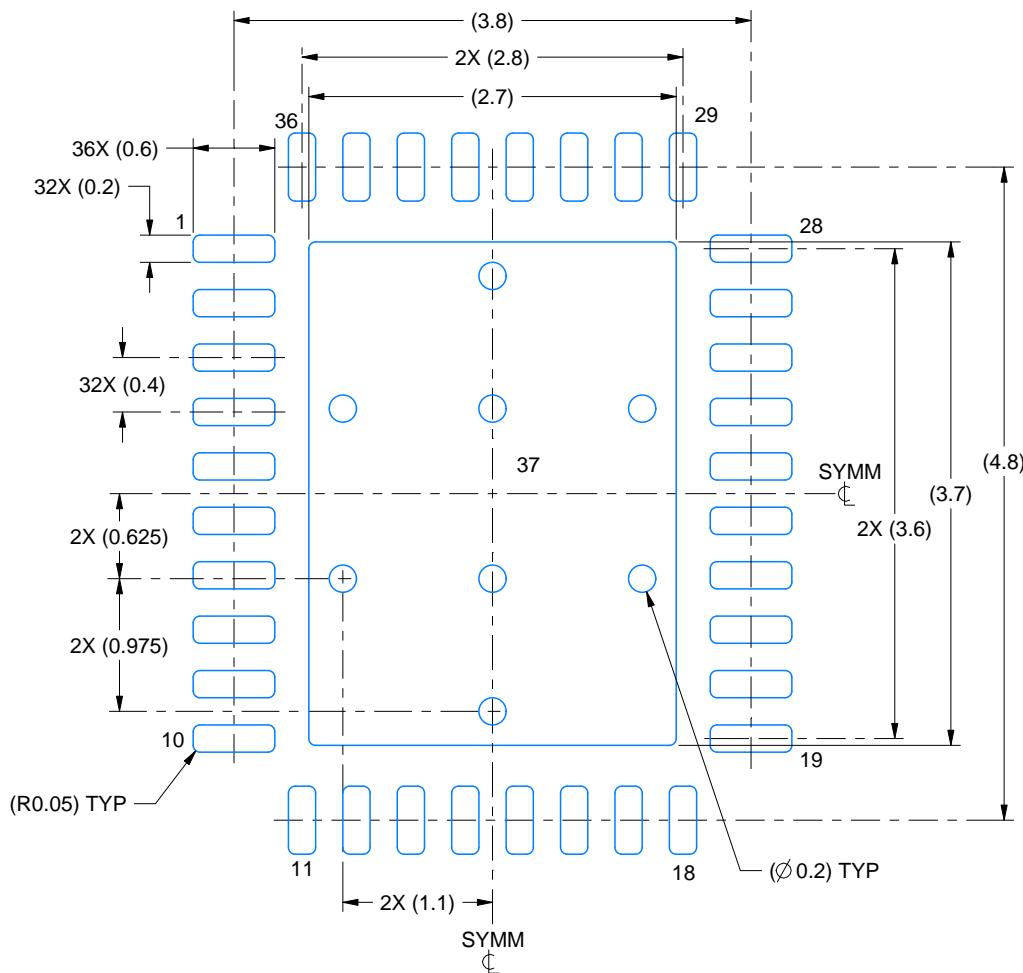
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

# EXAMPLE BOARD LAYOUT

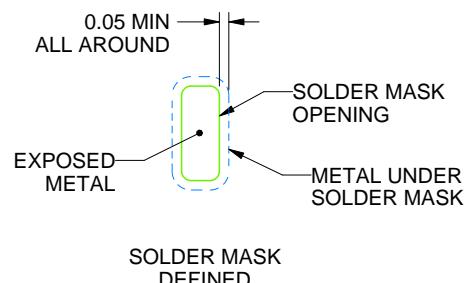
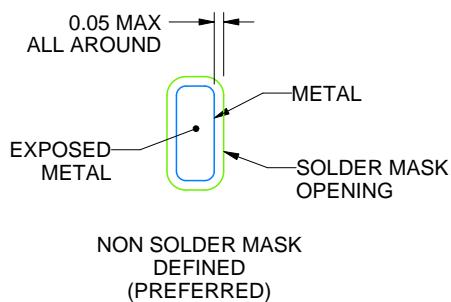
REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:18X



SOLDER MASK DETAILS

4226725/A 04/2021

NOTES: (continued)

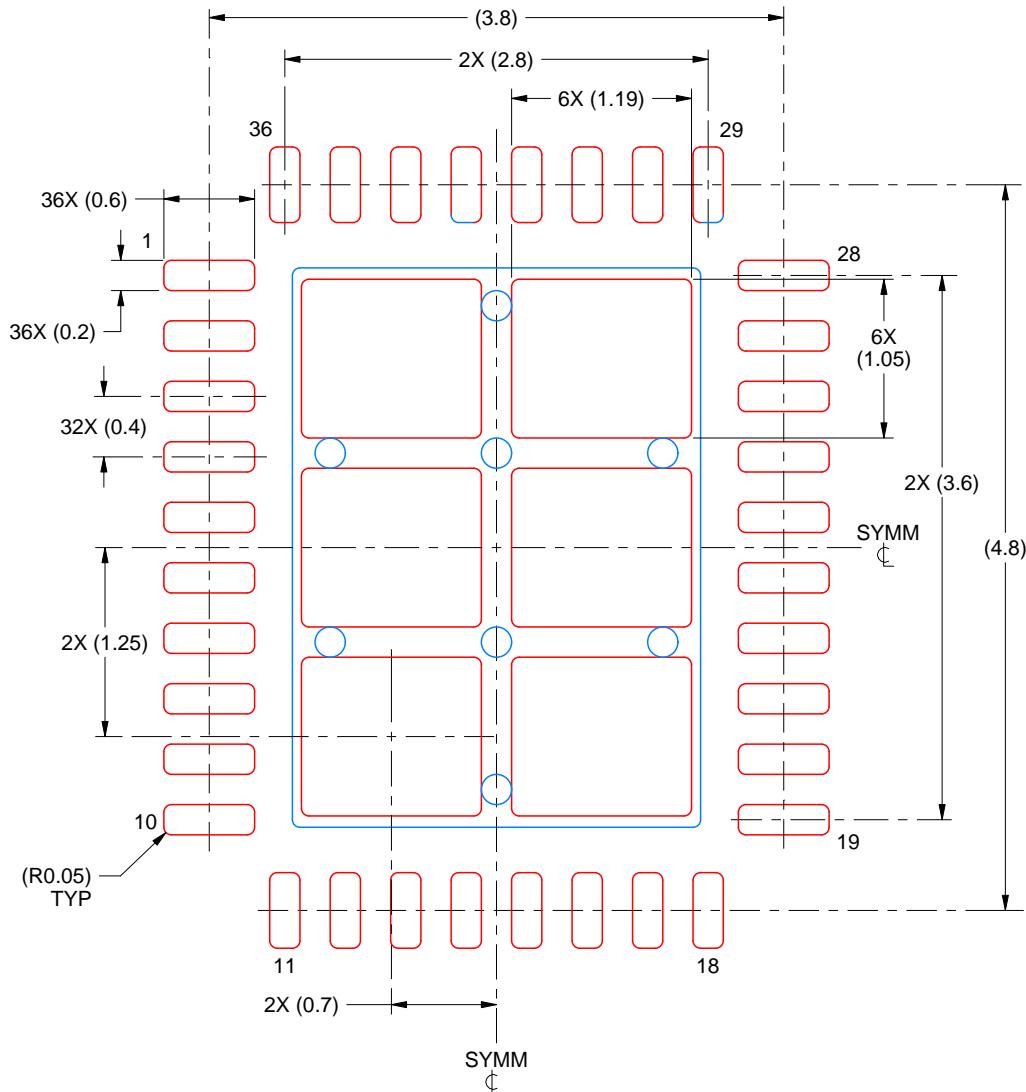
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).

# EXAMPLE STENCIL DESIGN

REE0036A

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4226725/A 04/2021

NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月