

TCAN1476-Q1 車載用、フォルト保護 CAN FD トランシーバ、信号改善機能 (SIC) およびスタンバイモード付き

1 特長

- 車載アプリケーション用に AEC Q100 認定済み
- 機能安全対応
 - 機能安全システムの設計に役立つ資料を利用可能
- 1 つのデバイスで独立したモード制御を備えた 2 つの高速 CAN SIC トランシーバ
- 付属書 A の CAN SIC 仕様を含む、ISO 11898-2:2024 の要件に適合
- 最大 8Mbps の CAN FD をサポート
 - 複雑なトポロジでのリングング効果を低減することにより、バス信号をアクティブに改善
 - Classic CAN ネットワークでの使用に対する下位互換性
- V_{IO} レベル シフト対応: 1.7V ~ 5.5V
- 動作モード
 - 通常モード
 - リモート ウェイクアップ要求をサポートする、低消費電力スタンバイ モード
- 電源非接続時のパッシブ動作
 - バスおよびロジック端子は高インピーダンス (動作中のバスまたはアプリケーションに無負荷)
 - ホットプラグ対応: バスおよび RXD 出力での、電力オン / オフのグリッチ フリー動作
 - フローティング論理ピンと低電圧電源条件におけるデバイスの動作を定義
- 保護機能
 - バスピンの IEC ESD 保護
 - CAN バスの障害耐性: ±58V
 - V_{CC} および V_{IO} (V バージョンのみ) 電源端子の低電圧保護
 - TXD ドミナント状態タイムアウト (TXD DTO)
 - サーマル シャットダウン保護 (TSD)
- 自動光学検査 (AOI) 性能を向上させたウェットプルランク付きリードレス VSON (14) パッケージで供給

2 アプリケーション

- 車載ゲートウェイ
- 先進運転支援システム (ADAS)
- ボディ エレクトロニクスおよび照明
- ハイブリッド、電気、パワートレイン システム
- 車載インフォテインメントおよびクラスタ

3 説明

TCAN1476-Q1 は、ISO 11898-2:2024 付属書 A 信号改善機能 (SIC) 仕様の物理層要件を満たす高速コントローラエリアネットワーク (CAN) SIC トランシーバです。このデバイスは、ドミナントとリセッシブのエッジで信号リングングを低減し、複雑なネットワークトポロジで高いスループットを実現します。信号改善機能を活用すると、アプリケーションは 2Mbps、5Mbps、さらに複数の未終端のスタブを持つ大規模ネットワークで動作できるようになり、CAN FD (フレキシブルデータレート) の真の利点を抽出することができます。

これらのデバイスは、ISO 11898-2:2024 付属書 A の SIC モード仕様を満たしており、通常の CAN FD トランシーバと比較して、はるかに厳密なビットタイミング対称性を備えています。この結果、より大きなタイミング ウィンドウを使用して正しいビットをサンプリングし、リングングとビット歪みを本質的に持つ大きく複雑なスター ネットワークでエラー フリーの通信を実現できます。

このデバイスは、TCAN1046A-Q1 や TCAN1046AV-Q1 など、14 ピンのデュアル CAN FD トランシーバとピン互換です。

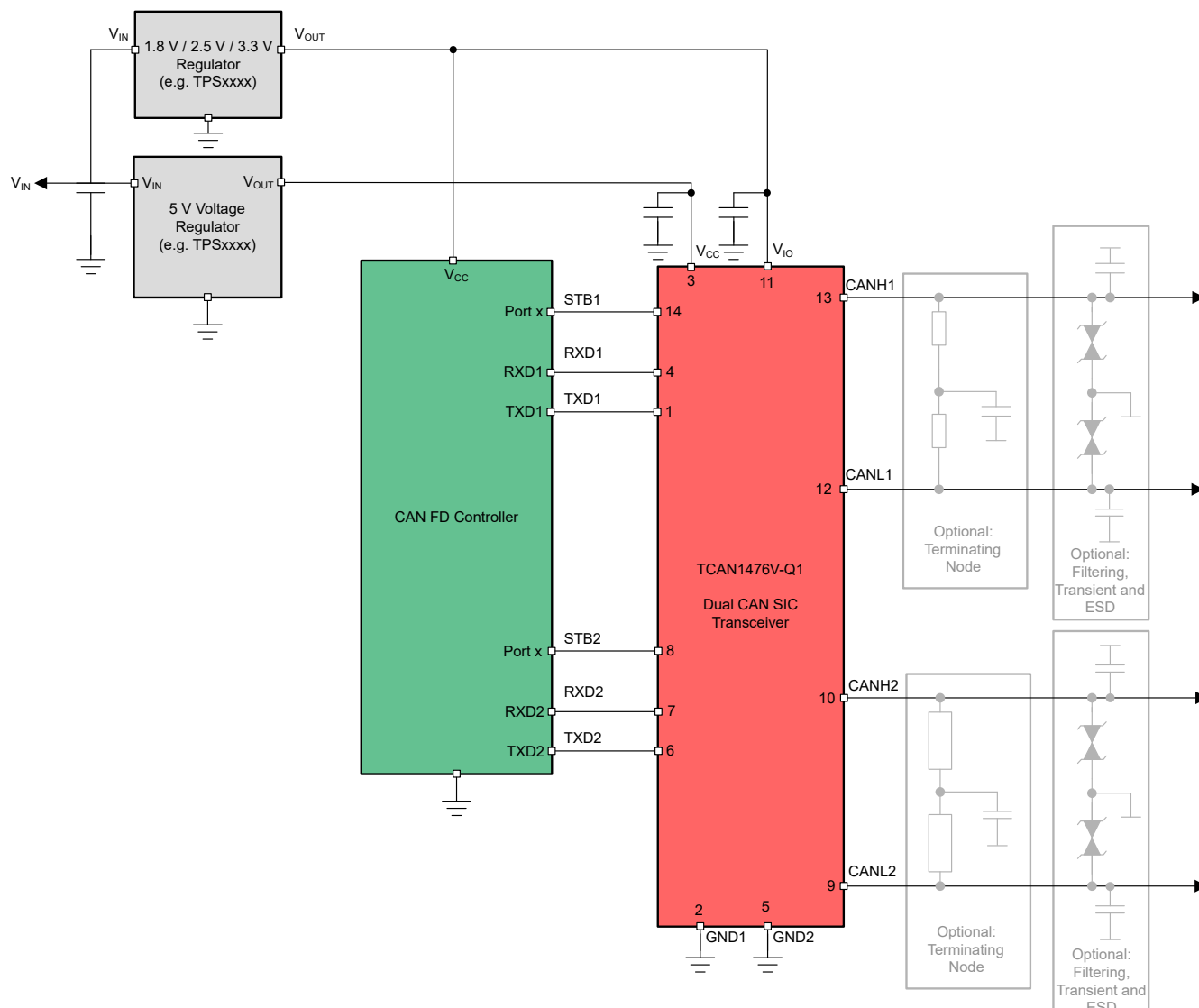
「V」接尾辞付きの TCAN1476-Q1 デバイスには、V_{IO} ロジック電源ピン経由の内部ロジックレベル変換が搭載されており、1.8V、2.5V、3.3V のコントローラと直接接続できます。2 つの CAN チャネルは、スタンバイ ピンによる独立したモード制御をサポートしています。したがって、他の CAN チャネルの状態に影響を与えないで、各トランシーバを低消費電力状態であるスタンバイ モードに移行できます。低消費電力スタンバイモードにより、ISO 11898-2:2024 に定義されたウェイクアップパターン (WUP) に準拠した CAN バスによるリモートウェイクアップが可能です。このデバイスは、低電圧検出、サーマルシャットダウン (TSD)、ドライバドミナントタイムアウト (TXD DTO)、±58V のバスフォルト保護などの多くの保護機能も備えています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
TCAN1476-Q1 TCAN1476V-Q1	VSON(14, DMT)	4.5 mm × 3mm

- 詳細については、[セクション 12](#) を参照してください。
- パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。





概略ブロック図

目次

1 特長.....	1	8.1 概要.....	21
2 アプリケーション.....	1	8.2 機能ブロック図.....	23
3 説明.....	1	8.3 機能説明.....	25
4 デバイスの比較.....	3	8.4 デバイスの機能モード.....	29
5 ピン構成および機能.....	4	9 アプリケーションと実装.....	32
6 仕様.....	6	9.1 アプリケーション情報.....	32
6.1 絶対最大定格.....	6	9.2 代表的なアプリケーション.....	32
6.2 ESD 定格.....	6	9.3 システム例.....	36
6.3 ESD 定格、IEC 過渡現象.....	6	9.4 電源に関する推奨事項.....	36
6.4 推奨動作条件.....	7	9.5 レイアウト.....	37
6.5 熱特性.....	7	10 デバイスおよびドキュメントのサポート.....	38
6.6 電源の特性.....	8	10.1 ドキュメントの更新通知を受け取る方法.....	38
6.7 損失定格.....	9	10.2 サポート・リソース.....	38
6.8 電気的特性.....	9	10.3 商標.....	38
6.9 スイッチング特性.....	13	10.4 静電気放電に関する注意事項.....	38
6.10 代表的特性.....	16	10.5 用語集.....	38
7 パラメータ測定情報.....	18	11 改訂履歴.....	38
8 詳細説明.....	21	12 メカニカル、パッケージ、および注文情報.....	38

4 デバイスの比較

表 4-1. デバイス比較表

部品番号	両方の CAN チャネルでのバス故障保護	低電圧 I/O ロジックをサポート	ISO 11898-2:2024 付属書 A に準拠した SIC
TCAN1476-Q1	±58V	なし	あり
TCAN1476V-Q1	±58V	あり	あり

5 ピン構成および機能

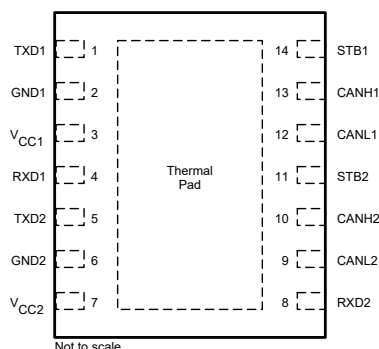


図 5-1. TCAN1476-Q1、DMT (VSON) パッケージ、14 ピン (上面図)

表 5-1. ピン機能 (TCAN1476-Q1)

ピン		タイプ	説明
名称	番号		
TXD1	1	デジタル入力	CAN 送信データ入力チャネル 1、内蔵プルアップ
GND1	2	GND1	グランド接続、チャネル 1
V _{CC1}	3	電源	5V 電源電圧、チャネル 1
RXD1	4	デジタル出力	CAN 受信データ出力チャネル 1、V _{CC} < UV _{VCC} のトライステート
TXD2	5	デジタル入力	CAN 送信データ入力チャネル 2、内蔵プルアップ
GND2	6	GND2	グランド接続、チャネル 2
V _{CC2}	7	電源	5V 電源電圧、チャネル 2
RXD2	8	デジタル出力	CAN 受信データ出力チャネル 2、V _{CC} < UV _{VCC} のトライステート
CANL2	9	バス IO	Low レベル CAN バスチャネル 2 入力/出力ライン
CANH2	10	バス IO	High レベル CAN バス 2 入力/出力ライン
STB2	11	デジタル入力	モード制御用チャネル 2 のスタンバイ入力、内蔵プルアップ
CANL1	12	バス IO	Low レベル CAN バスチャネル 1 入力/出力ライン
CANH1	13	バス IO	High レベル CAN バスチャネル 1 入力/出力ライン
STB1	14	デジタル入力	モード制御用チャネル 1 のスタンバイ入力、内蔵プルアップ
サーマルパッド (VSON のみ)		—	熱解放のため、サーマル パッドはプリント基板 (PCB) のグランド プレーンに接続します

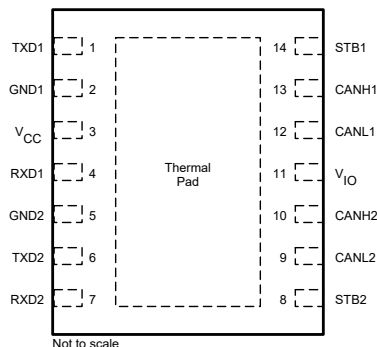


図 5-2. TCAN1476V-Q1、DMT (VSON) パッケージ、14 ピン (上面図)

表 5-2. ピン機能 (TCAN1476V-Q1)

ピン		タイプ	説明
名称	番号		
TXD1	1	デジタル入力	CAN 送信データ入力チャネル 1、内蔵プルアップ
GND1	2	GND	グラウンド接続
V _{CC}	3	電源	5V 電源電圧
RXD1	4	デジタル出力	CAN 受信データ出力チャネル 1、V _{IO} < UV _{VIO} のトライステート
GND2	5	GND	グラウンド接続
TXD2	6	デジタル入力	CAN 送信データ入力チャネル 2、内蔵プルアップ
RXD2	7	デジタル出力	CAN 受信データ出力チャネル 2、V _{IO} < UV _{VIO} のトライステート
STB2	8	デジタル入力	モード制御用チャネル 2 のスタンバイ入力、内蔵プルアップ
CANL2	9	バス IO	Low レベル CAN バスチャネル 2 入力/出力ライン
CANH2	10	バス IO	High レベル CAN バスチャネル 2 入力/出力ライン
V _{IO}	11	電源	I/O 電源電圧
CANL1	12	バス IO	Low レベル CAN バスチャネル 1 入力/出力ライン
CANH1	13	バス IO	High レベル CAN バスチャネル 1 入力/出力ライン
STB1	14	デジタル入力	モード制御用チャネル 1 のスタンバイ入力、内蔵プルアップ
サーマルパッド (VSON のみ)		—	熱解放のため、サーマルパッドはプリント基板 (PCB) のグラウンドプレーンに接続します

6 仕様

6.1 絶対最大定格

(1) (2)

		最小値	最大値	単位
V _{CC}	電源電圧	-0.3	6	V
V _{IO}	電源電圧 I/O レベルシフタ (接尾辞「V」の付いたデバイス)	-0.3	6	V
V _{BUS}	CANH1/CANH2 および CANL1/CANL2 の CAN バス I/O 電圧範囲	-58	58	V
V _{DIFF}	CANHx および CANLx 間の差動電圧 V _{DIFF} = (CANH - CANL)	-45	45	V
V _{Logic_Input}	ロジックピン入力電圧 (TXD1/TXD2、STB1/STB2)	-0.3	6	V
V _{RXD}	ロジック出力電圧範囲 (RXD1/RXD2)	-0.3	6	V
I _{O(RXD)}	RXD1/RXD2 出力電流	-8	8	mA
T _J	接合部温度	-40	165	°C
T _{STG}	保存温度	-65	165	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) 差動 I/O バス電圧を除くすべての電圧値は、グランド端子を基準にしています。

6.2 ESD 定格

			値	単位
V _{ESD}	静電放電	すべてのピンの HBM 分類レベル 3A	±4000	V
		GND を基準としたグローバルピン CANHx および CANLx の HBM 分類レベル 3B	±10000	V
		デバイス帯電モデル (CDM)、AEC Q100-011 準拠 すべてのピンの CDM 分類レベル C5	±750	V

- (1) AEC Q100-002 は、HBM ストレス試験を ANSI / ESDA / JEDEC JS-001 仕様に従って実施しなければならないと規定しています。

6.3 ESD 定格、IEC 過渡現象

				値	単位
V _{ESD}	システムレベルの静電気放電	CAN バス端子から GND CANH1、CANH2、CANL1、CANL2	ISO 10605 に準拠した SAE J2962-2 電源接触放電	±8000	V
			ISO 10605 に準拠した SAE J2962-2 電源空中放電	±15000	V
			ISO 10605 に準拠した IEC 62228-3	±8000	V
V _{Tran}	ISO 7637-2 過渡応答 ⁽¹⁾		パルス 1	-100	V
			パルス 2a	75	V
			パルス 3a	-150	V
		パルス 3b	100	V	
	直接コンデンサカップリング、SAE J2962-2 ISO 7637-3 に準拠 ⁽²⁾	DCC 低速過渡パルス	±30	V	

- (1) IEC 62228-3:2019 CAN トランシーバ、セクション 6.3 に従ってテスト済み。ISO 7637-2 (2011) に定義された標準パルスパラメータ
- (2) SAE J2962-2 に基づきテスト済み

6.4 推奨動作条件

		最小値	公称値	最大値	単位
V_{CC}	電源電圧	4.5	5	5.5	V
V_{IO}	IO レベルシフト用電源電圧 (V_{IO} のデバイス)	1.7		5.5	V
$I_{OH}(RXDx)$	RXDx 端子の High レベル出力電流	-1.5			mA
$I_{OL}(RXDx)$	RXDx 端子の Low レベル出力電流			1.5	mA
T_J	接合部温度	-40		150	°C

6.5 熱特性

熱評価基準 ⁽¹⁾		TCAN1476-Q1	単位
		DMT (VSON)	
$R_{\theta JA}$	接合部から周囲への熱抵抗		°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗		°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗		°C/W
Ψ_{JT}	接合部から上面への特性パラメータ		°C/W
Ψ_{JB}	接合部から基板への特性パラメータ		°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗		°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション レポートを参照してください。

6.6 電源の特性

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ (V_{IO} を備えたデバイスの場合)、デバイス周囲温度は 27°C で維持)

パラメータ		テスト条件		最小値	標準値	最大値	単位
$I_{CC}^{(1)}$	消費電流 通常 モード	ドミナント 1 チャンネル ⁽²⁾	STB1 = STB2 = 0V TXDx = 0V、TXDy = V_{IO} $R_{L1} = R_{L2} = 60\Omega$ 、 C_L = オープン		50	77.5	mA
			STB1 = STB2 = 0V TXDx = 0V、TXDy = V_{IO} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン		55	87.5	mA
		ドミナント 2 チャンネル ⁽²⁾	STB1 = STB2 = 0V TXDx = TXDy = 0V $R_{L1} = R_{L2} = 60\Omega$ 、 C_L = オープン		95	140	mA
			STB1 = STB2 = 0V TXDx = TXDy = 0V $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン		100	160	mA
		リセッショ 2 チャンネル ⁽²⁾	STB1 = STB2 = 0V TXDx = TXDy = V_{IO} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン		14	22	mA
		バス故障のある CANx ドミナント CANy リセッショ (2) (3)	STB1 = STB2 = 0V TXDx = 0V、TXDy = V_{IO} CANHx = CANLx = $\pm 25\text{V}$ R_{Lx} = オープン、 $R_{Ly} = 50\Omega$ 、 C_L = オープン		90	137.5	mA
		バス故障のある CANx ドミナント CANy ドミナント ⁽²⁾ (3)	STB1 = STB2 = 0V TXDx = TXDy = 0V CANHx = CANLx = $\pm 25\text{V}$ R_{Lx} = オープン、 $R_{Ly} = 50\Omega$ 、 C_L = オープン		135	210	mA
		バス故障のある CANx および CANy ドミナント ⁽²⁾ (3)	STB1 = STB2 = 0V TXDx = TXDy = 0V CANHx = CANLx = $\pm 25\text{V}$ CANHy = CANLy = $\pm 25\text{V}$ R_{Lx} = オープン、 R_{Ly} = オープン、 C_L = オープン		170	260	mA
	電源電流 スタンバイモード (V_{IO} のあるデバイス) ⁽²⁾		TXDx = TXDy = STB1 = STB2 = V_{IO} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン、 $T_J \leq 85^{\circ}\text{C}$			2	μA
			TXDx = TXDy = STB1 = STB2 = V_{IO} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン、 $T_J \leq 125^{\circ}\text{C}$			4	μA
			TXDx = TXDy = STB1 = STB2 = V_{IO} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン、 $T_J \leq 150^{\circ}\text{C}$			10	μA
	電源電流 スタンバイモード (V_{IO} のないデバイス) ⁽²⁾		TXDx = TXDy = STB1 = STB2 = V_{CC} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン、 $T_J \leq 85^{\circ}\text{C}$			30	μA
			TXDx = TXDy = STB1 = STB2 = V_{CC} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン、 $T_J \leq 125^{\circ}\text{C}$			32	μA
			TXDx = TXDy = STB1 = STB2 = V_{CC} $R_{L1} = R_{L2} = 50\Omega$ 、 C_L = オープン、 $T_J \leq 150^{\circ}\text{C}$			42	μA

6.6 電源の特性 (続き)

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ (V_{IO} を備えたデバイスの場合)、デバイス周囲温度は 27°C で維持)

パラメータ		テスト条件		最小値	標準値	最大値	単位
I_{IO}	I/O 電源電流 通常モード	ドミナント 1 チャンネル ⁽²⁾	STB1 = STB2 = 0V TXDx = 0V, TXDy = V_{IO} $R_{Lx} = R_{Ly} = 60\Omega$, C_L = オープン RXD1 および RXD2 はフローティング		150	350	μA
		ドミナント 2 チャンネル ⁽²⁾	STB1 = STB2 = 0V TXDx = TXDy = 0V $R_{Lx} = R_{Ly} = 60\Omega$, C_L = オープン RXD1 および RXD2 はフローティング		255	600	μA
		リセッシブ 2 チャンネル ⁽²⁾	STB1 = STB2 = 0V TXDx = TXDy = V_{IO} $R_{Lx} = R_{Ly} = 60\Omega$, C_L = オープン RXD1 および RXD2 はフローティング		50	100	μA
	I/O 電源電流 スタンバイモード ⁽²⁾		STB1 = STB2 = V_{IO} TXDx = TXDy = V_{IO} $R_{Lx} = R_{Ly} = 60\Omega$, C_L = オープン RXD1 および RXD2 はフローティング			36	μA
UV _{CC(R)}	低電圧検出 V_{CC} 立ち上がり	増加			4.2	4.4	V
UV _{CC(F)}	V_{CC} 立ち下がり時に低電圧検出	減少		3.5	4		V
UV _{IO(R)}	低電圧検出 V_{IO} 立ち上がり	増加			1.6	1.65	V
UV _{IO(F)}	V_{IO} 立ち下がり時に低電圧検出	減少		1.4	1.5		V

(1) V_{IO} のないデバイスの場合、パラメータ I_{CC} は V_{CC1} および V_{CC2} への電流の合計を表します。

(2) TXD1 および TXD2 は TXDx と TXDy を交換可能

(3) CAN1 および CAN2 は CANx と CANy を交換可能

6.7 損失定格

パラメータ		テスト条件		最小値	標準値	最大値	単位
P_D	1 チャンネル平均消費電力 通常モード	$V_{CC} = 5\text{V}$, $V_{IO} = 3.3\text{V}$, $T_J = 27^{\circ}\text{C}$, $R_L = 60\Omega$, $C_{L_RXD} = 15\text{pF}$ TXD 入力 = 250kHz 50% デューティ サイクルの 方形波			60		mW
		$V_{CC} = 5.5\text{V}$, $V_{IO} = 5.5\text{V}$, $T_J = 150^{\circ}\text{C}$, $R_L = 50\Omega$, $C_{L_RXD} = 15\text{pF}$ TXD 入力 = 2.5MHz 50% デューティ サイクルの 方形波			120		mW
T_{TSD}	サーマル シャットダウン温度				192		$^{\circ}\text{C}$
T_{TSD_HYS}	サーマル シャットダウン ヒステリシス				10		

6.8 電氣的特性

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、デバイス周囲温度は 27°C で維持)

パラメータ			テスト条件	最小値	標準値	最大値	単位
ドライバの電気的特性							
V _{CANH(D)}	ドミナント出力電圧通常モード	CANH	V _{CC} = 4.5V ~ 5.5V, TXD = 0V, STB = 0V 50Ω ≤ R _L ≤ 65Ω、C _L = オープン、 図 7-2 および 図 8-6 を参照	2.75	3.5	4.5	V
V _{CANL(D)}		CANL		0.5	1.5	2.25	V
V _{CANH(D)}	ドミナント出力電圧通常モード	CANH	V _{CC} = 4.75V ~ 5.25V, TXD = 0V, STB = 0V 45Ω ≤ R _L ≤ 65Ω、C _L = オープン	3	3.5	4.26	V
V _{CANL(D)}		CANL		0.75	1.5	2.01	V
V _{CANH(R)} 、 V _{CANL(R)}	リセッシブ出力電圧通常モードリ	CANH および CANL	V _{CC} = 4.5V ~ 5.5V, TXD = V _{IO} , STB = 0V R _L = オープン (負荷なし)、C _L = オープン、 図 7-2 および 図 8-6 を参照	2	2.5	3	V

6.8 電気的特性 (続き)

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、デバイス周囲温度は 27°C で維持)

パラメータ			テスト条件	最小値	標準値	最大値	単位
$V_{CANH(R)}$ 、 $V_{CANL(R)}$	リセッティブ出力電圧通常モードリ	CANH および CANL	$V_{CC} = 4.75V \sim 5.25V$ 、 $TXD = V_{IO}$ 、 $STB = 0V$ $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 4.7nF$	2.256		2.756	V
V_{SYM}	ドライバ対称性 ($V_{O(CANH)} + V_{O(CANL)})/(V_{CANH(R)} + V_{CANL(R)})$		$V_{CC} = 4.75V \sim 5.25V$ 、 $TXD = 250kHz$ 、 $1MHz$ 、 $2.5MHz$ 、 $STB = 0V$ $45\Omega \leq R_L \leq 65\Omega$ 、 $C_{SPLIT} = 4.7nF$ 、 $C_L =$ オープン、 図 7-2 および 図 9-3 を参照	0.95		1.05	V / V
			$V_{CC} = 4.5V \sim 5.5V$ 、 $TXD = 250kHz$ 、 $1MHz$ 、 $2.5MHz$ 、 $STB = 0V$ $45\Omega \leq R_L \leq 65\Omega$ 、 $C_{SPLIT} = 4.7nF$ 、 $C_L =$ オープン、 図 7-2 および 図 9-3 を参照	0.9		1.1	V / V
$V_{DIFF(D)}$	差動出力電圧通常モードドミナント	CANH - CANL	$V_{CC} = 4.75V \sim 5.25V$ 、 $TXD = 0V$ 、 $STB = 0V$ $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	1.5		3	V
			$V_{CC} = 4.75V \sim 5.25V$ 、 $TXD = 0V$ 、 $STB = 0V$ $45\Omega \leq R_L \leq 70\Omega$ 、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	1.5		3.3	V
			$V_{CC} = 4.5V \sim 5.5V$ 、 $TXD = 0V$ 、 $STB = 0V$ $50\Omega \leq R_L \leq 65\Omega$ 、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	1.5		3	V
			$V_{CC} = 4.5V \sim 5.5V$ 、 $TXD = 0V$ 、 $STB = 0V$ $45\Omega \leq R_L \leq 70\Omega$ 、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	1.4		3.3	V
			$V_{CC} = 4.5V \sim 5.5V$ 、 $TXD = 0V$ 、 $STB = 0V$ $R_L \leq 2240\Omega$ 、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	1.5		5	V
$V_{DIFF(R)}$	差動出力電圧通常モードリセッティブ	CANH - CANL	$TXD = V_{IO}$ 、 $STB = 0V$ $45\Omega \leq R_L \leq 65\Omega$ 、 $C_{SPLIT} = 4.7nF$ 、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	-50		50	mV
			$TXD = V_{IO}$ 、 $STB = 0V$ $R_L =$ オープン、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	-50		50	mV
$V_{CANH(INACT)}$	バス出力電圧スタンバイモード	CANH	$TXD = STB = V_{IO}$ $R_L =$ オープン、 $C_L =$ オープン、 図 7-2 および 図 8-6 を参照	-0.1		0.1	V
$V_{CANL(INACT)}$		CANL		-0.1		0.1	V
$V_{DIFF(INACT)}$		CANH - CANL		-0.2		0.2	V
$R_{DIFF(DOM)}$	ドミナント位相の差動入力抵抗		$TXD = 0V$ 、 $STB = 0V$ 、図 8-2「」を参照		40		Ω
$R_{SE_SIC_ACT_REC}$	アクティブリセッティブ位相でのシングルエンド抵抗 CANH/CANL		$V_{CC} = 4.75V \sim 5.25V$ 、 $2V \leq V_{CANH/L} \leq V_{CC} - 2V$	37.5	50	66.5	Ω
$R_{DIFF_SIC_ACT_REC}$	アクティブリセッティブ駆動位相の差動入力抵抗		$V_{CC} = 4.75V \sim 5.25V$ 、 $2V \leq V_{CANH/L} \leq V_{CC} - 2V$	75	100	133	Ω
$I_{CANH(OS)}$	短絡バス出力電流、TXD はドミナントまたはリセッティブまたはトグル、通常モード		$V_{(CANH)} = -15V \sim 40V$ 、CANL = オープン、 $TXD = 0V$ または V_{IO} または $250kHz$ 、 $2.5MHz$ 方形波、 図 7-7 および 図 8-6 を参照	-115		115	mA
$I_{CANL(OS)}$			$V_{(CANL)} = -15V \sim 40V$ 、CANH = オープン、 $TXD = 0V$ または V_{IO} または $250kHz$ 、 $2.5MHz$ 方形波、 図 7-7 および 図 8-6 を参照	-115		115	mA
レシーバの電気的特性							
V_{IT}	入力スレショルド電圧の通常モード		$-12V \leq V_{CM} \leq 12V$ 、 $STB = 0V$ 、 図 7-3 および 表 8-6 を参照	500		900	mV

6.8 電気的特性 (続き)

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、デバイス周囲温度は 27°C で維持)

パラメータ	テスト条件	最小値	標準値	最大値	単位
$V_{IT}(\text{STB})$	入力スレッショルドのスタンバイモード $-12\text{V} \leq V_{CM} \leq 12\text{V}$, $\text{STB} = V_{IO}$ 、 図 7-3 および 表 8-6 を参照	400		1150	mV
$V_{DIFF_RX(D)}$	通常モードのドミナント状態の差動入力電圧範囲 $-12\text{V} \leq V_{CM} \leq 12\text{V}$, $\text{STB} = 0\text{V}$ 、 図 7-3 および 表 8-6 を参照	0.9		9	V
$V_{DIFF_RX(R)}$	通常モードのドミナント状態の差動入力電圧範囲 $-12\text{V} \leq V_{CM} \leq 12\text{V}$, $\text{STB} = 0\text{V}$ 、 図 7-3 および 表 8-6 を参照	-4		0.5	V
$V_{DIFF_RX(D_INACT)}$	スタンバイモードのドミナント状態の差動入力電圧範囲 $\text{STB} = V_{IO}$, $-12\text{V} \leq V_{CM} \leq 12\text{V}$ 、 図 7-3 および 表 8-6 を参照	1.15		9	V
$V_{DIFF_RX(R_INACT)}$	スタンバイモードのリセシブ状態の差動入力電圧範囲 $\text{STB} = V_{IO}$, $-12\text{V} \leq V_{CM} \leq 12\text{V}$ 、 図 7-3 および 表 8-6 を参照	-4		0.4	V
V_{HYS}	入力スレッショルドの通常モードのヒステリシス電圧 $-12\text{V} \leq V_{CM} \leq 12\text{V}$, $\text{STB} = 0\text{V}$ 、 図 7-3 および 表 8-6 を参照		100		mV
V_{CM}	同相範囲の通常モードおよびスタンバイモード 図 7-3 および 表 8-6 を参照。	-12		12	V
$I_{LKG}(\text{OFF})$	電源オフバス入力リーク電流 $\text{CANH} = \text{CANL} = 5\text{V}$, $V_{CC} = V_{IO} = \text{GND}$			5	μA
C_i	グラウンドに対する入力容量 (CANH または CANL) $\text{TXD} = V_{IO}$			20	pF
C_{ID}	バス端子間の差動入力容量			10	pF
$R_{DIFF_PAS_REC}$	パッシブリセシブ位相の差動入力抵抗 $\text{TXD} = V_{IO}$, $\text{STB} = 0\text{V}$ - $12\text{V} \leq V_{CM} \leq 12\text{V}$ 、 デルタ V/デルタ I	40		90	k Ω
$R_{SE_PAS_REC}$	パッシブリセシブ位相のシングルエンド入力抵抗 (CANH または CANL)	20		45	k Ω
m_R	入力抵抗マッチング $[1 - (R_{IN}(\text{CANH})/R_{IN}(\text{CANL}))] \times 100\%$ $V_{(\text{CAN_H})} = V_{(\text{CAN_L})} = 5\text{V}$	-1		1	%
TXD 端子 (CAN 送信データ入力)					
V_{IH}	High レベル入力電圧 V_{IO} のないデバイス	0.7 V_{CC}			V
V_{IH}	High レベル入力電圧 V_{IO} のあるデバイス	0.7 V_{IO}			V
V_{IL}	Low レベル入力電圧 V_{IO} のないデバイス			0.3 V_{CC}	V
V_{IL}	Low レベル入力電圧 V_{IO} のあるデバイス			0.3 V_{IO}	V
I_{IH}	High レベル入力リーク電流 $\text{TXD} = V_{CC} = V_{IO} = 5.5\text{V}$	-2.5	0	1	μA
I_{IL}	Low レベル入力リーク電流 $\text{TXD} = 0\text{V}$, $V_{CC} = V_{IO} = 5.5\text{V}$	-200	-100	-20	μA
$I_{LKG_TXD}(\text{OFF})$	電源がない場合のリーク電流です $\text{TXD} = 5.5\text{V}$, $V_{CC} = V_{IO} = 0\text{V}$	-1	0	1	μA
C_{I_TXD}	入力容量 $V_{IN} = 0.4 \times \sin(2 \times \pi \times 2 \times 10^6 \times t) + 2.5\text{V}$		6		pF
RXD 端子 (データ出力を受信可能)					
V_{OH}	High レベル出力電圧 V_{IO} $I_O = -1.5\text{mA}$ 、 図 7-3 を参照	0.8 V_{CC}			V
V_{OH}	High レベル出力電圧 $I_O = -1.5\text{mA}$, V_{IO} のあるデバイス 図 7-3 を参照	0.8 V_{IO}			V
V_{OL}	Low レベル出力電圧 V_{IO} $I_O = 1.5\text{mA}$ 、 図 7-3 を参照			0.2 V_{CC}	V
V_{OL}	Low レベル出力電圧 V_{IO} のあるデバイス $I_O = 1.5\text{mA}$, V_{IO} のあるデバイス 図 7-3 を参照			0.2 V_{IO}	V
$I_{LKG_RXD}(\text{OFF})$	電源がない場合のリーク電流です $\text{RXD} = 5.5\text{V}$, $V_{CC} = V_{IO} = 0\text{V}$	-1	0	1	μA
STB 端子 (スタンバイモード入力)					
V_{IH}	High レベル入力電圧 V_{IO} のないデバイス	0.7 V_{CC}			V
V_{IH}	High レベル入力電圧 V_{IO} のあるデバイス	0.7 V_{IO}			V
V_{IL}	Low レベル入力電圧 V_{IO} のないデバイス			0.3 V_{CC}	V
V_{IL}	Low レベル入力電圧 V_{IO} のあるデバイス			0.3 V_{IO}	V
I_{IH}	High レベル入力リーク電流 $V_{CC} = V_{IO} = \text{STB} = 5.5\text{V}$	-2		2	μA

6.8 電気的特性 (続き)

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、デバイス周囲温度は 27°C で維持)

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{IL}	Low レベル入力リーク電流	$V_{CC} = V_{IO} = 5.5\text{V}$ 、 $STB = 0\text{V}$	-20		-2	μA
$I_{LKG_STB(OFF)}$	電源がない場合のリーク電流です	$STB = 5.5\text{V}$ 、 $V_{CC} = V_{IO} = 0\text{V}$	-1	0	1	μA

6.9 スイッチング特性

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、デバイス周囲温度は 27°C で維持)

パラメータ		テスト条件	最小値	標準値	最大値	単位
デバイスのスイッチング特性						
$t_{\text{PROP(LOOP1)}}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) まで、リセッспからドミナントまで	図 7-4 を参照、通常モード、 $V_{IO} = 4.5\text{V} \sim 5.5\text{V}$ 、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		90	145	ns
		図 7-4 を参照、通常モード、 $V_{IO} = 3\text{V} \sim 3.6\text{V}$ 、 $4\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		95	155	ns
		図 7-4 を参照、通常モード、 $V_{IO} = 2.25\text{V} \sim 2.75\text{V}$ 、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 10\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		110	170	ns
		図 7-4 を参照、通常モード、 $V_{IO} = 1.71\text{V} \sim 1.89\text{V}$ 、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		125	190	ns
$t_{\text{PROP(LOOP2)}}$	合計ループ遅延、ドライバ入力 (TXD) からレシーバ出力 (RXD) まで、ドミナントからリセッспまで	図 7-4 を参照、通常モード、 $V_{IO} = 4.5\text{V} \sim 5.5\text{V}$ 、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		95	150	ns
		図 7-4 を参照、通常モード、 $V_{IO} = 3\text{V} \sim 3.6\text{V}$ 、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		100	160	ns
		図 7-4 を参照、通常モード、 $V_{IO} = 2.25\text{V} \sim 2.75\text{V}$ 、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		110	175	ns
		図 7-4 を参照、通常モード、 $V_{IO} = 1.71\text{V} \sim 1.89\text{V}$ 、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $C_{L(\text{RXD})} = 15\text{pF}$ ($\leq \pm 1\%$)		125	190	ns
t_{MODE}	モード変更時間、通常からスタンバイまたはスタンバイから通常	図 7-5 を参照してください			30	μs
$t_{\text{WK_FILTER}}$	有効なウェークアップパターンのフィルタ時間	図 8-8 を参照	0.5		0.95	μs
$t_{\text{WK_TIMEOUT}}$	バスウェークアップタイムアウト値	図 8-8 を参照	0.8		6	ms
T_{startup}	V_{CC} または V_{IO} が立ち上がり低電圧スレッシュホールドをクリアして、デバイスが通常動作を再開できるようになった後の時間				1.5	ms
$T_{\text{filter(STB)}}$	STB ピンでフィルタ処理してグリッチを除去		0.5	1	2	μs
ドライバのスイッチング特性						
$t_{\text{prop(TxD-busrec)}}$	伝搬遅延時間、Low から High TXD エッジからドライバリセッспまで (ドミナントからリセッсп)	図 7-2 を参照、STB = 0V、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $V_{IO} = 4.5\text{V} \sim 5.5\text{V}$		35	70	ns
		図 7-2 を参照、STB = 0V、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $V_{IO} = 3\text{V} \sim 3.6\text{V}$		40	70	ns
		図 7-2 を参照、STB = 0V、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $V_{IO} = 2.25\text{V} \sim 2.75\text{V}$		40	75	ns
		図 7-2 を参照、STB = 0V、 $45\Omega \leq R_L \leq 65\Omega$ 、 $C_L = 100\text{pF}$ ($\leq \pm 1\%$)、 $V_{IO} = 1.71\text{V} \sim 1.89\text{V}$		42	80	ns

6.9 スイッチング特性 (続き)

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、デバイス周囲温度は 27°C で維持)

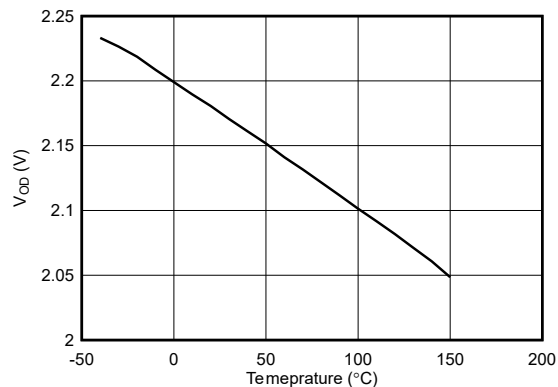
パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{prop(TxD-busdom)}	伝搬遅延時間、High から Low TXD エッジからドライバ ドミナントまで (リセッサからドミナントまで)	図 7-2 を参照、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、V _{IO} = 4.5V ~ 5.5V		35	75	ns
		図 7-2 を参照、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、V _{IO} = 3V ~ 3.6V		35	75	ns
		図 7-2 を参照、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、V _{IO} = 2.25V ~ 2.75V		40	80	ns
		図 7-2 を参照、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、V _{IO} = 1.71V ~ 1.89V		42	80	ns
t _{sk(p)}	パルスキュー (t _{prop(TxD-busrec)} - t _{prop(TxD-busdom)})	STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、図 7-2 を参照		1	10	ns
t _{BUS_R}	差動出力信号の立ち上がり時間	図 7-2 を参照、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)		15	30	ns
t _{BUS_F}	差動出力信号の立ち下がり時間	図 7-2 を参照、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)		15	40	ns
t _{TXD_DTO}	ドミナント タイムアウト	図 7-6 を参照、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、STB = 0V	1.2		4.0	ms
レシーバのスイッチング特性						
t _{prop(busrec-RXD)}	伝搬遅延時間、バスリセッサ入力から RXD High 出力 (ドミナントからリセッサ)	図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 4.5V ~ 5.5V		60	85	ns
		図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 3V ~ 3.6V		65	95	ns
		図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 2.25V ~ 2.75V		70	105	ns
		図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 1.71V ~ 1.89V		80	110	ns
t _{prop(busdom-RXD)}	伝搬遅延時間、バスドミナント入力から RXD Low 出力 (リセッサからドミナントまで)	図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 4.5V ~ 5.5V		50	75	ns
		図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 3V ~ 3.6V		60	80	ns
		図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 2.25V ~ 2.75V		65	90	ns
		図 7-3、STB = 0V、45Ω ≤ R _L ≤ 65Ω、C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、V _{IO} = 1.71V ~ 1.89V		80	110	ns
t _{RXD_R}	RXD 出力信号の立ち上がり時間	図 7-3、STB = 0V、C _{L(RXD)} = 15pF (≤ ±1%)		8	25	ns
t _{RXD_F}	RXD 出力信号の立ち下がり時間			7	30	ns
FD タイミング特性						

6.9 スイッチング特性 (続き)

パラメータは、特に明記されていない限り、 $-40^{\circ}\text{C} \leq T_J \leq 150^{\circ}\text{C}$ の推奨動作条件で有効です (標準値は $V_{CC} = 5\text{V}$ 、 $V_{IO} = 3.3\text{V}$ 、デバイス周囲温度は 27°C で維持)

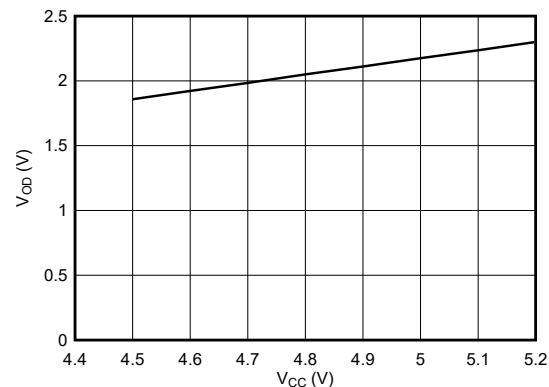
パラメータ		テスト条件	最小値	標準値	最大値	単位
t _{BIT(BUS)}	t _{BIT(TXD)} = 500ns の CAN バス出力ピンのビット時間	V _{CC} = 4.5V ~ 5.5V, STB = 0V, 4Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	490		510	ns
	t _{BIT(TXD)} = 200ns の CAN バス出力ピンのビット時間	V _{CC} = 4.5V ~ 5.5V, STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	190		210	ns
	t _{BIT(TXD)} = 125ns の CAN バス出力ピンのビット時間	V _{CC} = 4.5V ~ 5.5V, STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	115		135	ns
t _{BIT(RXD)}	t _{BIT(TXD)} = 500ns の RXD 出力ピンのビット時間	V _{CC} = 4.75V ~ 5.25V, STB = 0V, 4Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	470		520	ns
		V _{CC} = 4.5V ~ 5.5V, STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	470		525	ns
	t _{BIT(TXD)} = 200ns の RXD 出力ピンのビット時間	V _{CC} = 4.75V ~ 5.25V, STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	170		220	ns
		V _{CC} = 4.5V ~ 5.5V, STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	170		225	ns
	t _{BIT(TXD)} = 125ns の RXD 出力ピンのビット時間	V _{CC} = 4.75V ~ 5.25V, STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	95		145	ns
		V _{CC} = 4.5V ~ 5.5V, STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF, C _{L(RXD)} = 15pF	95		150	ns
信号改善タイミング特性						
t _{PAS_REC_START}	パッシブリセッシー位相の開始時間	TXD 立ち上がりの 50% エッジ (<5ns 傾斜) からパッシブリセッシー位相までの時間	420		530	ns
t _{ACT_REC_START}	アクティブ信号改善位相の開始時間	TXD 立ち上がりの 50% エッジ (5ns 未満の傾斜) からパッシブリセッシー位相開始までの時間			120	ns
t _{ACT_REC_END}	アクティブ信号改善位相の終了時間		355			ns
t _{Δ Bit(Bus)}	送信ビット幅の変動	V _{CC} = 4.75V ~ 5.25V, TXD ≤ 8Mbps、 t _{Δ Bit(Bus)} = t _{BIT(Bus)} - t _{BIT(TXD)} STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF (≤ ±1%)、C _{L(RXD)} 15pF (≤ ±1%)、 図 7-4 を参照	-10		10	ns
		V _{CC} = 4.5V ~ 5.5V, TXD ≤ 8Mbps、t _{Δ Bit(Bus)} = t _{BIT(Bus)} - t _{BIT(TXD)} STB = 0V, R _L = 60Ω, C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、 図 7-4 を参照	-10		10	ns
t _{Δ BIT(RxD)}	受信ビット幅の変動	V _{CC} = 4.75V ~ 5.25V, TXD ≤ 8Mbps、 t _{Δ BIT(RxD)} = t _{BIT(RxD)} - t _{BIT(TxD)} STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、 C _{L(RXD)} = 15pF、 図 7-4 を参照	-30		20	ns
		V _{CC} = 4.5V ~ 5.5V, TXD ≤ 8Mbps、t _{Δ BIT(RxD)} = t _{BIT(RxD)} - t _{BIT(TxD)} STB = 0V, R _L = 60Ω, C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、C _{L(RXD)} = 15pF、 図 7-4 を参照	-30		20	ns
t _{Δ REC}	レシーバタイミングの対称性	V _{CC} = 4.75V ~ 5.25V, TXD ≤ 8Mbps、 t _{Δ REC} = t _{BIT(RxD)} - t _{BIT(Bus)} STB = 0V, 45Ω ≤ R _L ≤ 65Ω, C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、 図 7-4 を参照	-20		15	ns
		V _{CC} = 4.5V ~ 5.5V, TXD ≤ 8Mbps、t _{Δ REC} = t _{BIT(RxD)} - t _{BIT(Bus)} STB = 0V, R _L = 60Ω, C _L = 100pF (≤ ±1%)、C _{L(RXD)} = 15pF (≤ ±1%)、 図 7-4 を参照	-20		15	ns

6.10 代表的特性



STB = GND

温度 = 掃引

 $R_L = 60\Omega$ 図 6-1. $V_{OD(DOM)}$ 対温度 $T_A = 25^\circ\text{C}$ $R_L = 60\Omega$

STB = GND

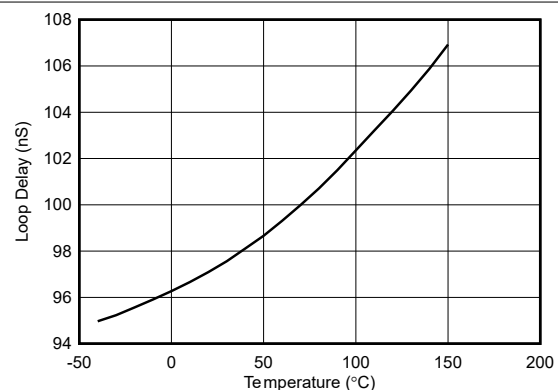
図 6-2. $V_{OD(DOM)}$ 対 V_{CC}  $V_{CC} = 5V$ $V_{IO} = 3.3V$ $R_L = 60\Omega$

図 6-3. ループ遅延と温度との関係

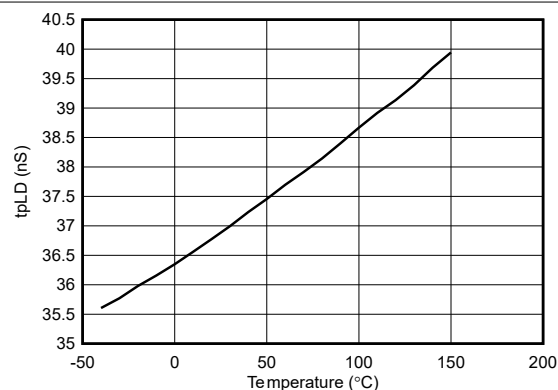
 $V_{CC} = 5V$ $V_{IO} = 3.3V$ $R_L = 60\Omega$

図 6-4. ドライバ伝搬遅延 - High から Low

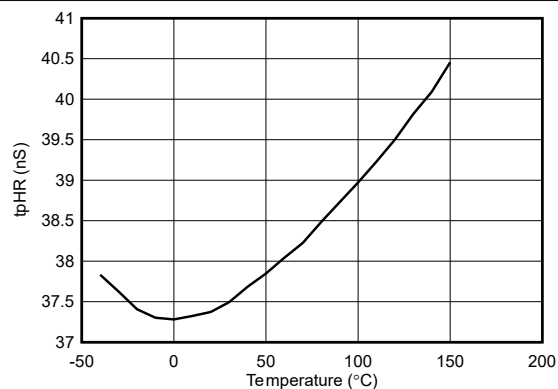
 $V_{CC} = 5V$ $V_{IO} = 3.3V$ $R_L = 60\Omega$

図 6-5. ドライバ伝搬遅延 - Low から High

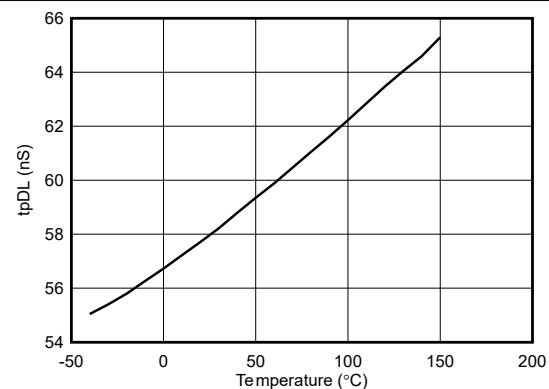
 $V_{CC} = 5V$ $V_{IO} = 3.3V$ $R_L = 60\Omega$

図 6-6. レシーバ伝搬遅延 - バスドミナントから RXD Low

6.10 代表的特性 (続き)

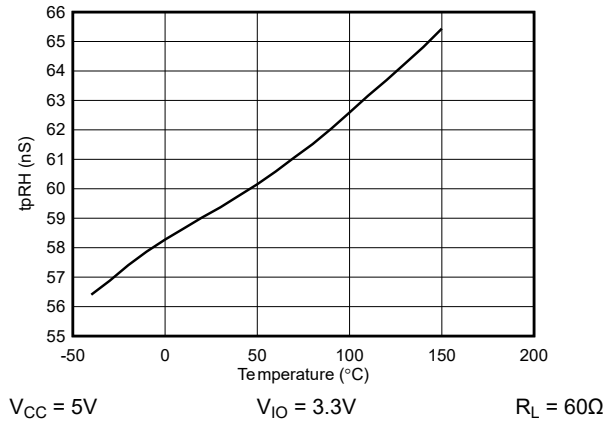


図 6-7. レシーバ伝搬遅延 - バスリセッシブから RXD High

7 パラメータ測定情報

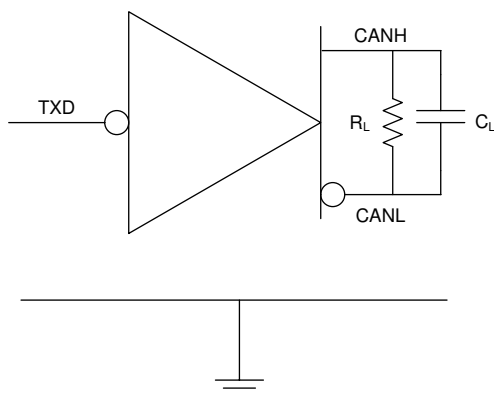


図 7-1. I_{CC} 測定回路

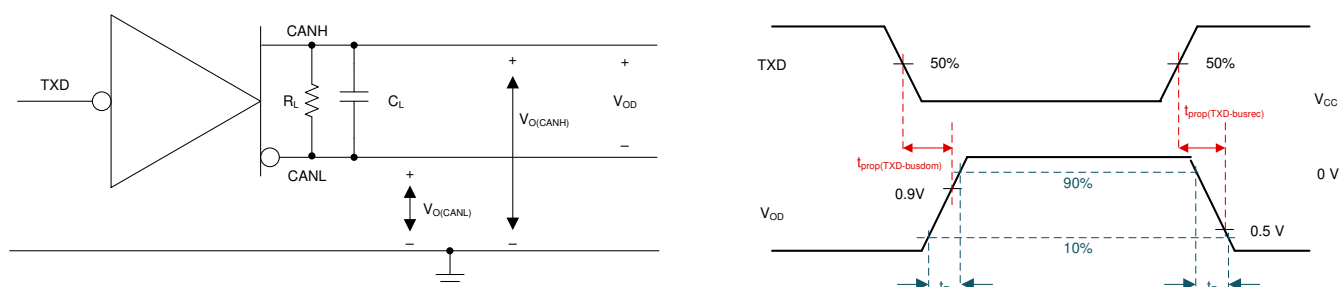


図 7-2. ドライバテスト回路と測定

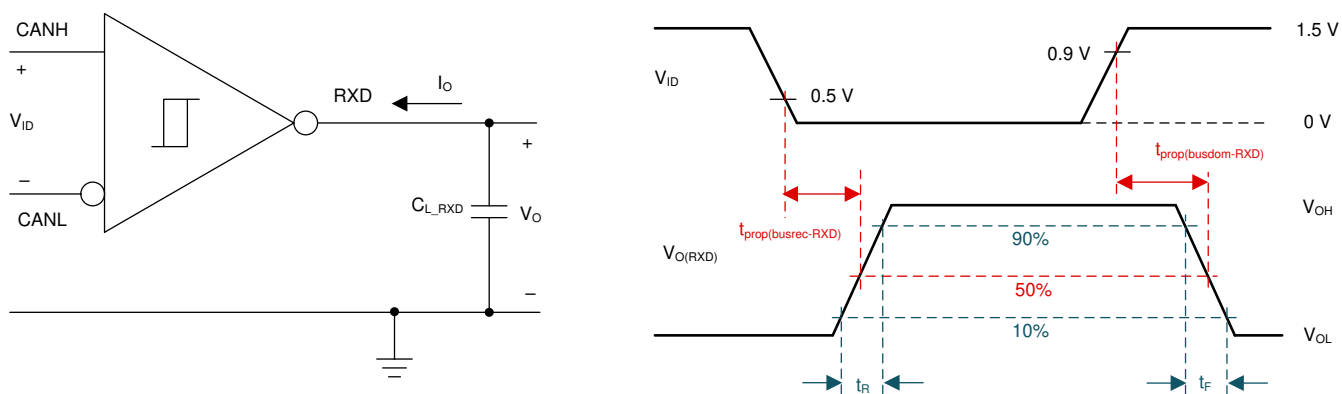


図 7-3. レシーバのテスト回路と測定

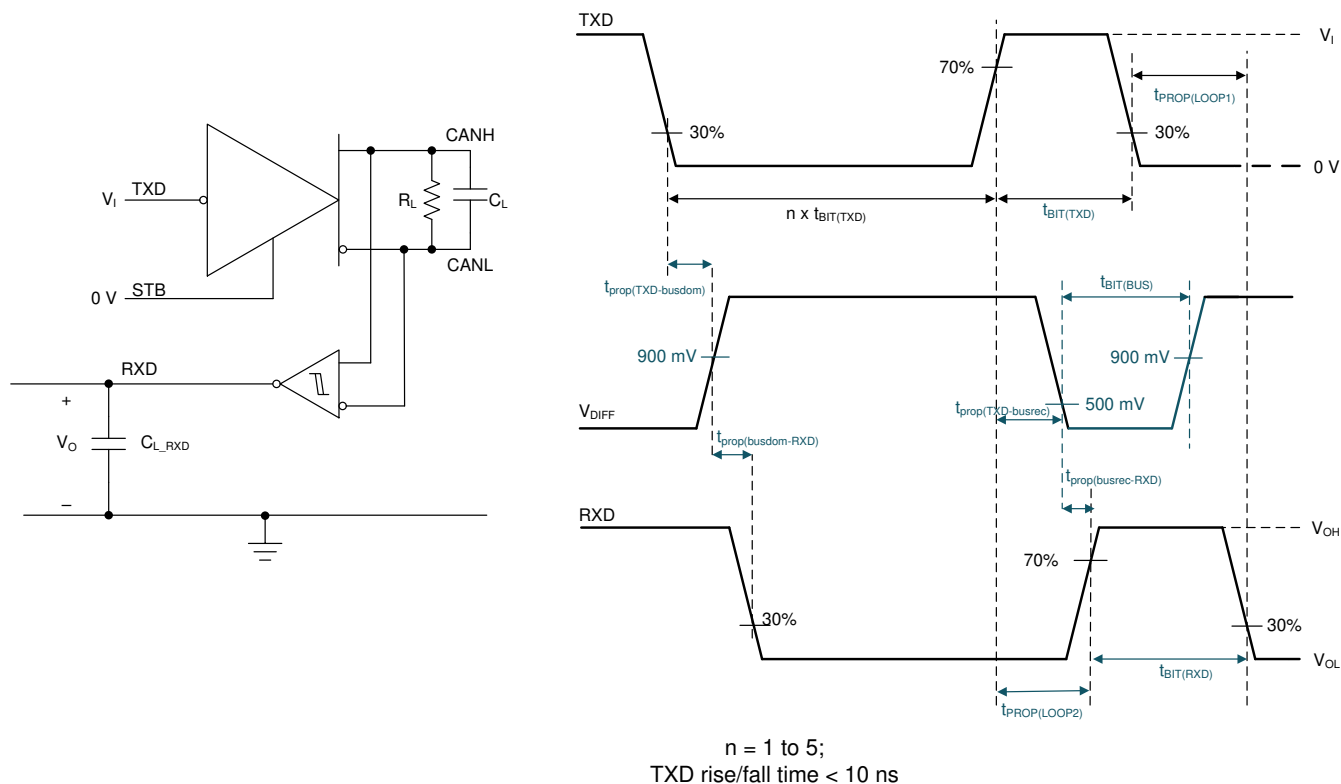


図 7-4. トランスミッタとレシーバのタイミング動作テスト回路と測定

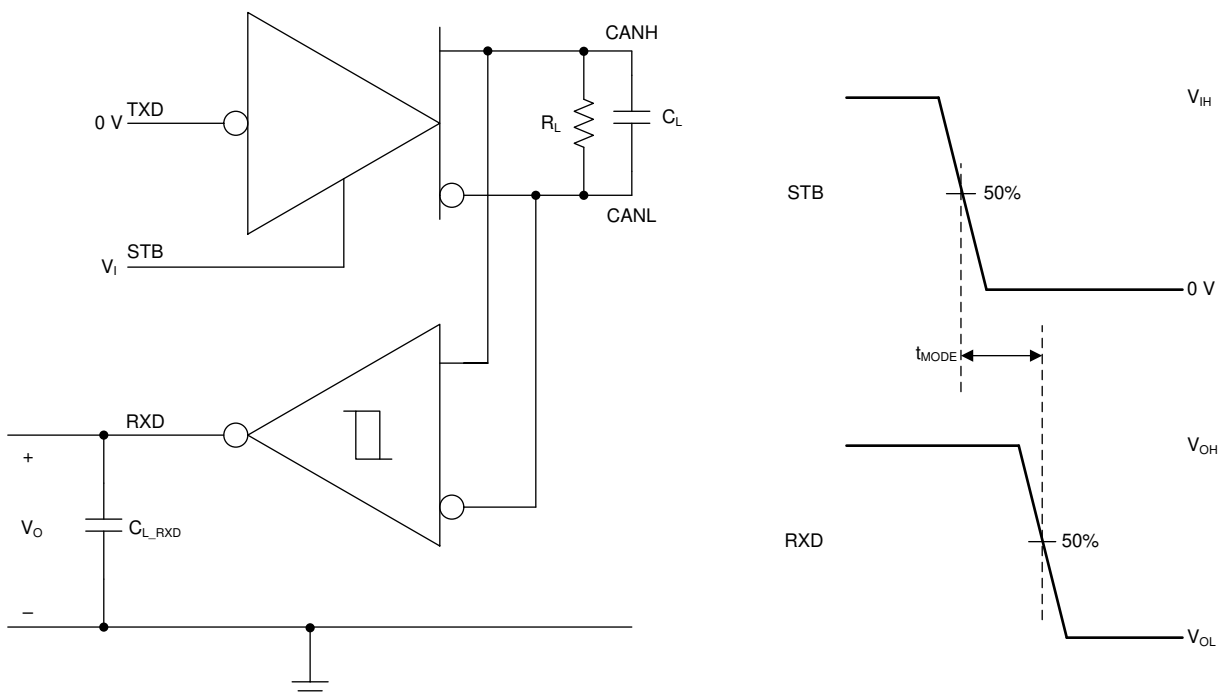
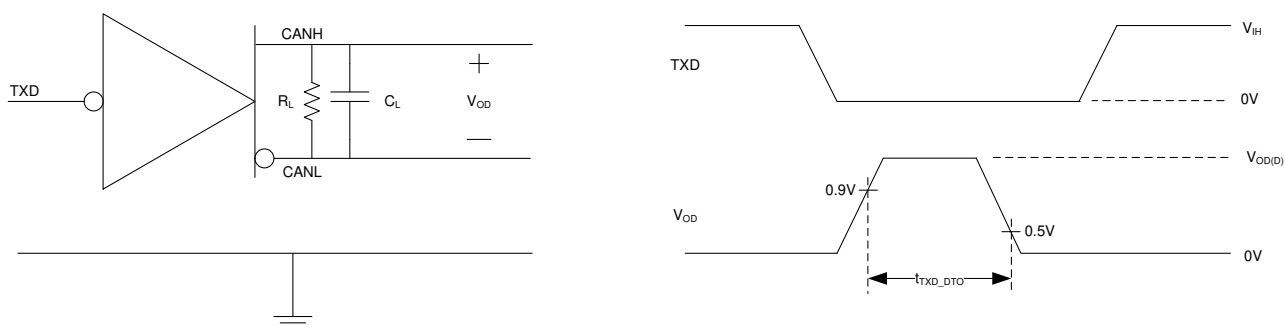
図 7-5. t_{MODE} テスト回路と測定

図 7-6. TXD ドミナントタイムアウトのテスト回路と測定

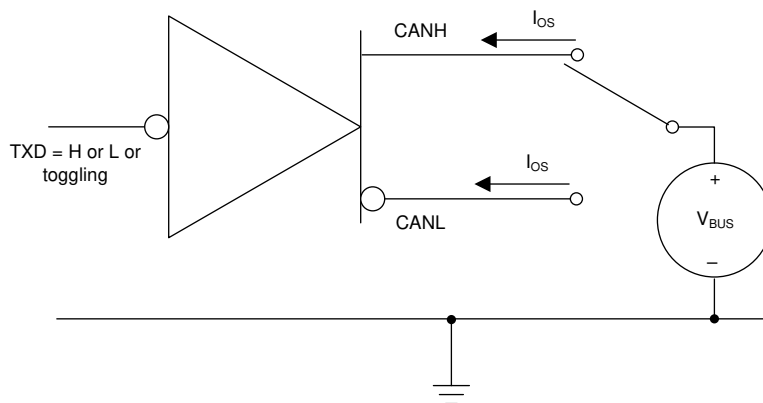


図 7-7. ドライバ短絡電流テスト回路と測定

8 詳細説明

8.1 概要

TCAN1476-Q1 デバイスは、ISO 11898-2:2024 コントローラエリアネットワーク物理層規格の付属書 A 信号改善機能 (SIC) の仕様を満たすか、それを上回っています。このデバイスはデータレートに依存しないため、従来の CAN (CAN CC) アプリケーションとの下位互換性がありながら、最大 8Mbps の CAN FD ネットワークもサポートします。これらのデバイスはスタンバイモードをサポートしているため、CAN チャンネルを超低消費電流モードに変換できます。CAN バスで有効なウェークアップパターン (WUP) を受信すると、本デバイスは RXD ピンを経由してマイコンに信号を送信します。その後、マイコンは STB ピンを使用してチャンネルを通常モードに設定できます。

TCAN1476-Q1 には、 V_{CC1} および V_{CC2} という 2 つの独立したバス側電源レールがあります。TCAN1476V-Q1 は、1.8V、2.5V、3.3V、5V のコントローラと直接接続するためのロジックレベル変換の V_{CC} バス側電源と V_{IO} ロジック電源の、2 つの独立した電源レールを備えています。

8.1.1 信号改善

信号の改善は、CAN FD トランシーバに追加される付加的な機能であり、複雑なスタートポロジで信号のリングングを最小化し、実現可能な最大データレートを改善します。信号のリングングは、スタブとして機能するノードのために CAN ネットワーク内のさまざまなポイントでインピーダンスの不整合が発生することに起因する、反射の結果です。

図 8-1 に、複雑なネットワークの例を示します。

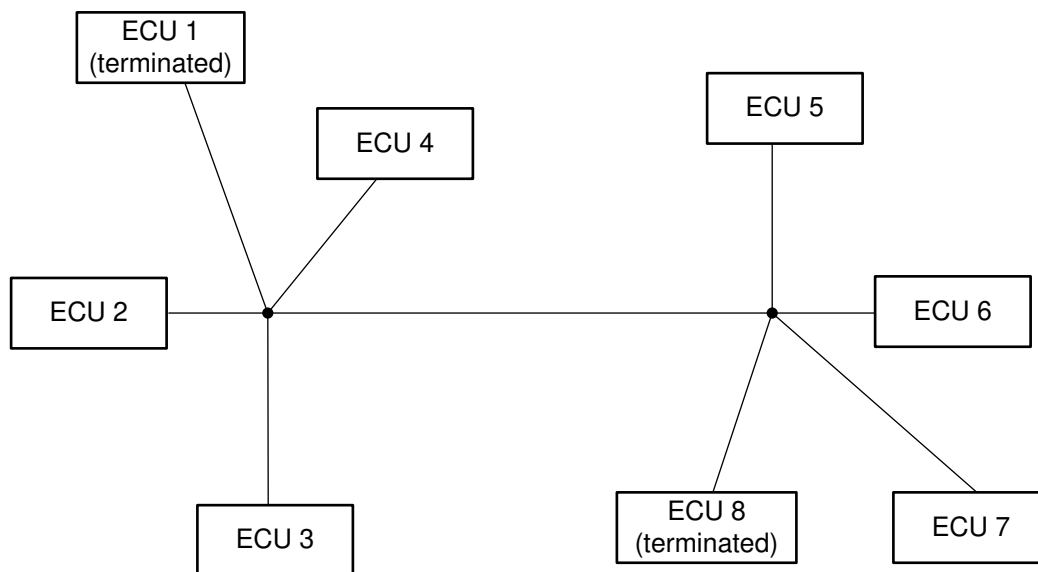


図 8-1. CAN ネットワーク : スタートポロジ

リセッブからドミナントへの信号のエッジは、通常はクリーンで、トランスミッタによって駆動されます。通常の CAN FD トランシーバの場合、ドミナントからリセッブへのエッジの時に、ドライバの出力インピーダンスが約 60kΩ になることで反射された信号によるインピーダンスのミスマッチを引き起こし、リングングが発生します。TCAN1476-Q1 は、TX ベースの信号改善機能 (SIC) によってこの問題を解決します。デバイスは、 $t_{SIC_TX_base}$ までバスのリセッブを駆動し続けるため、反射が徐々に小さくなり、リセッブビットがサンプリングポイントでクリーンになります。アクティブなリセッブ位相では、トランスミッタの出力インピーダンスが低くなります (約 100Ω)。この位相が終了し、デバイスがパッシブなリセッブ位相になると、ドライバの出力インピーダンスは High-Z になります。この現象については、図 8-2 で説明します。

TI の信号改善技術と市場の類似デバイスとの比較の詳細については、『[信号改善機能が CAN-FD トランシーバの真の可能性を引き出す方法](#)』ホワイトペーパーをご覧ください。

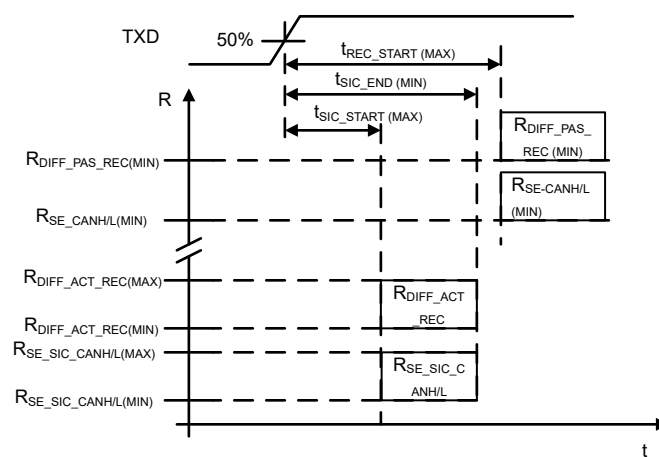


図 8-2. TX ベースの SIC

8.2 機能ブロック図

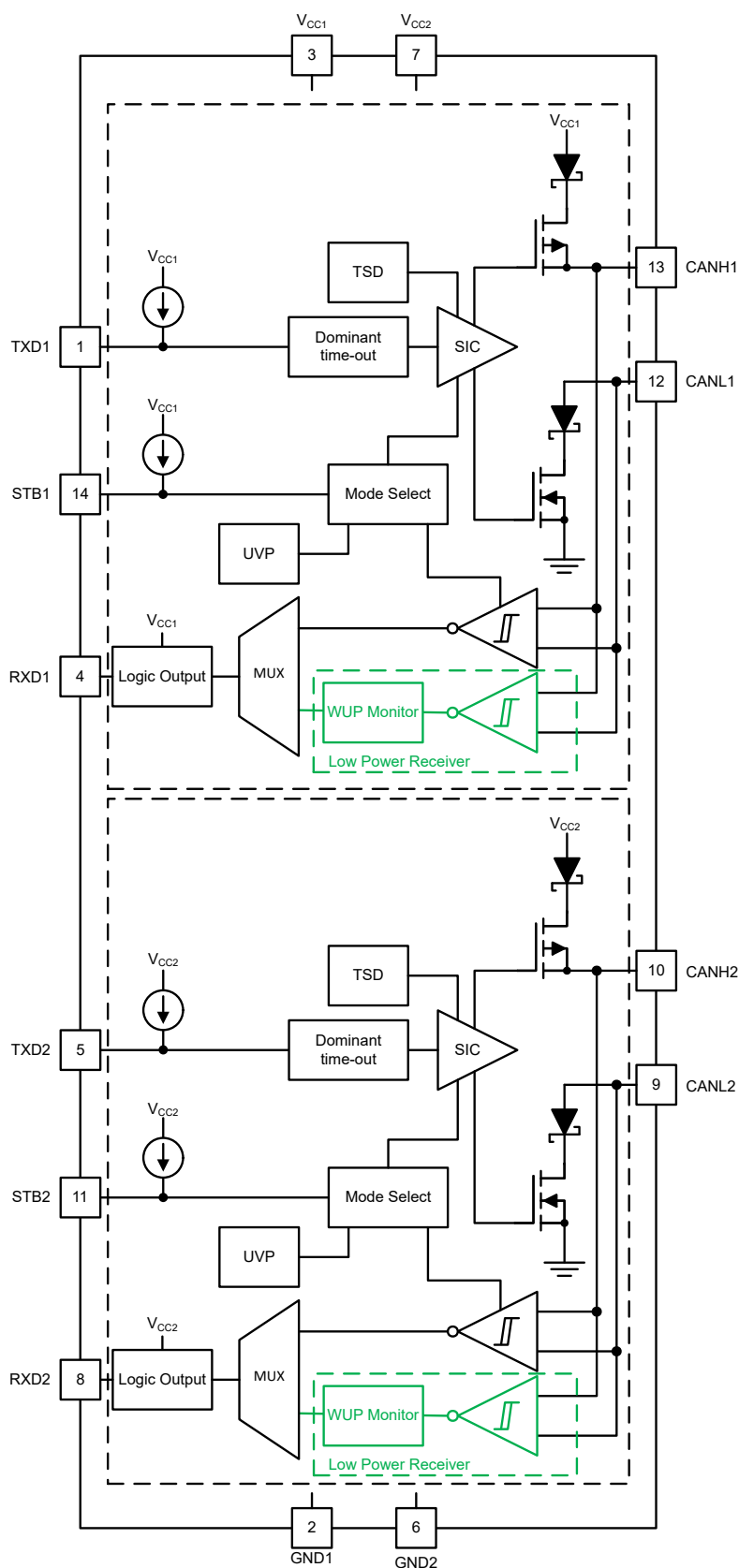


図 8-3. TCAN1476-Q1 のブロック図

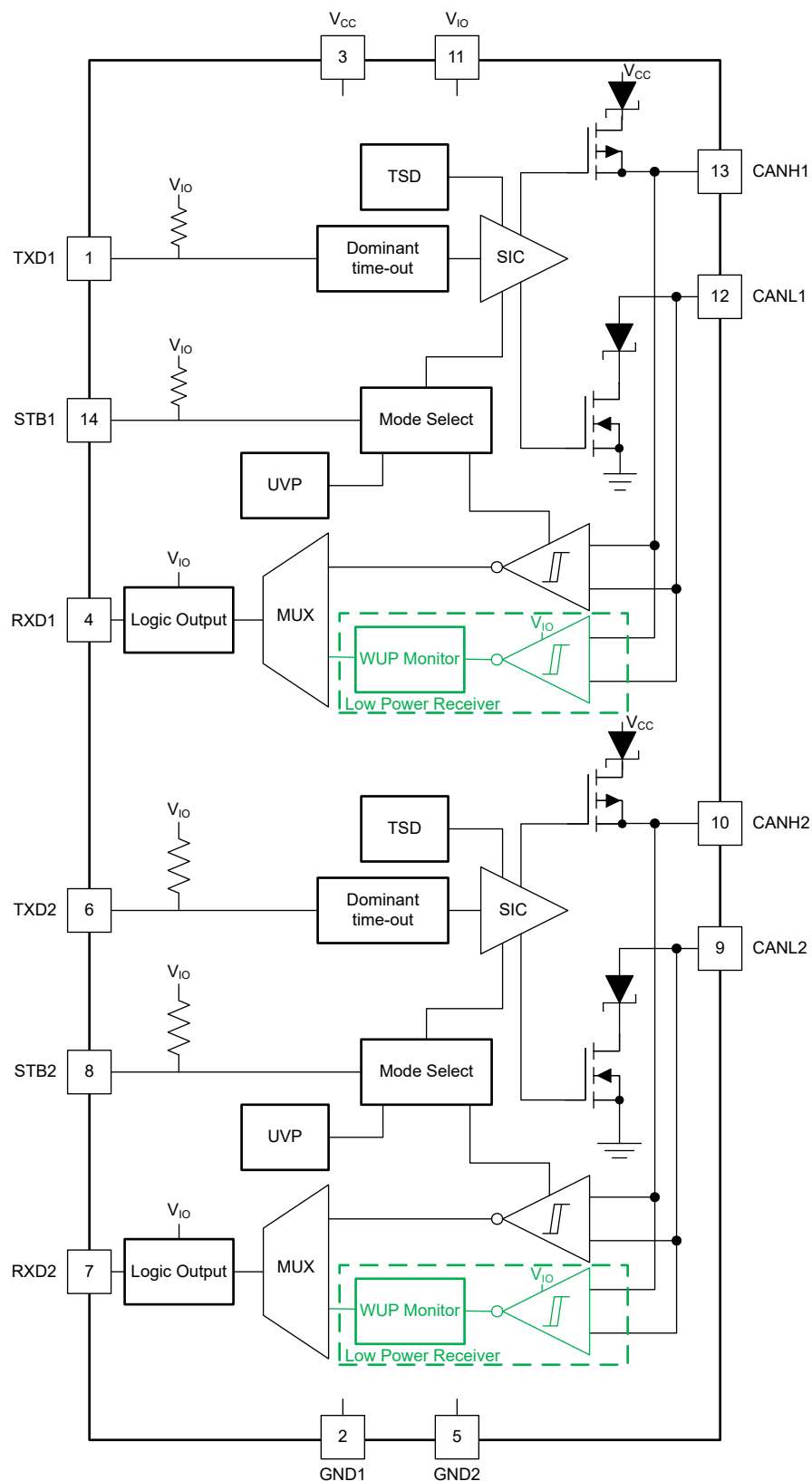


図 8-4. TCAN1476V-Q1 のブロック図

8.3 機能説明

8.3.1 ピン説明

8.3.1.1 TXD1 および TXD2

TXD1 および TXD2 は、CAN コントローラからトランシーバへのロジックレベル信号です。入力、TCAN1476-Q1 の場合は V_{CC} 、TCAN1476V-Q1 の場合は V_{IO} を基準とします。

8.3.1.2 GND1 および GND2

GND1 および GND2 はトランシーバのグランドピンで、両方とも PCB のグランドに接続する必要があります。

8.3.1.3 V_{CC}

TCAN1476-Q1 では、 V_{CC1} および V_{CC2} は、それぞれの CAN トランシーバに 5V の公称電源を供給します。TCAN1476V-Q1 では、 V_{CC} は両方の CAN チャンネルに 5V 電源を供給します。

8.3.1.4 RXD1 および RXD2

RXD1 および RXD2 は、 V_{IO} を基準とした、TCAN1476-Q1 から CAN コントローラへのロジックレベル信号です。該当する場合、これらのピンは V_{IO} が存在した後にのみ駆動されます。

ウェークイベントが発生すると、RXD は Low に駆動されます。

8.3.1.5 V_{IO} (TCAN1476V-Q1 のみ)

V_{IO} ピンが CAN コントローラの電圧と一致するようなデジタル I/O 電圧を供給するため、レベルシフタが不要になります。 V_{IO} ピンは 1.7V ~ 5.5V の電圧をサポートし、最も広いコントローラをサポートします。

8.3.1.6 CANH1、CANL1、CANH2、CANL2

CAN High および CAN Low は、2 つの内蔵 CAN チャンネルの差動バスピンです。CANH と CANL ピンは、CAN トランシーバおよび低電圧 WUP CAN レシーバに接続されています。

8.3.1.7 STB1 および STB2 (スタンバイ)

STB1 および STB2 ピンは、トランシーバのモード制御に使用される入力ピンです。STB1 および STB2 ピンには、システムプロセッサから供給することも、静的なシステム電圧源から供給することもできます。通常モードが唯一の動作モードである場合は、STB ピンを GND に直接接続できます。

8.3.2 CAN バスの状態

CAN バスの動作時には、リセッティングとドミナントの 2 つの論理状態があります。[図 8-5](#) と [図 8-6](#) を参照してください。

ドミナントバス状態は、バスを差動で駆動する場合で、TXD1、TXD2、RXD1、RXD2 ピンは論理 Low になります。リセッティングバス状態は、バスがレシーバの高抵抗の内部入力抵抗 (R_{IN}) を介して $V_{CC}/2$ にバイアスされる場合で、TXD1、TXD2、RXD1、RXD2 ピンは論理 High になります。

アービトレーションの期間は、ドミナント状態がリセッティング状態を上書きします。調停の際には、複数の CAN ノードが同時にドミナントビットを送信している可能性があり、この場合、バスの差動電圧は単一ドライバの差動電圧よりも大きくなります。

TCAN1476-Q1 トランシーバには、低消費電力のスタンバイ (STB または nSTB) モードが実装されており、バスのピンがレシーバの高抵抗の内部抵抗を介してグランドに弱くバイアスされる第 3 のバス状態が可能になります。[図 8-5](#) と [図 8-6](#) を参照してください。

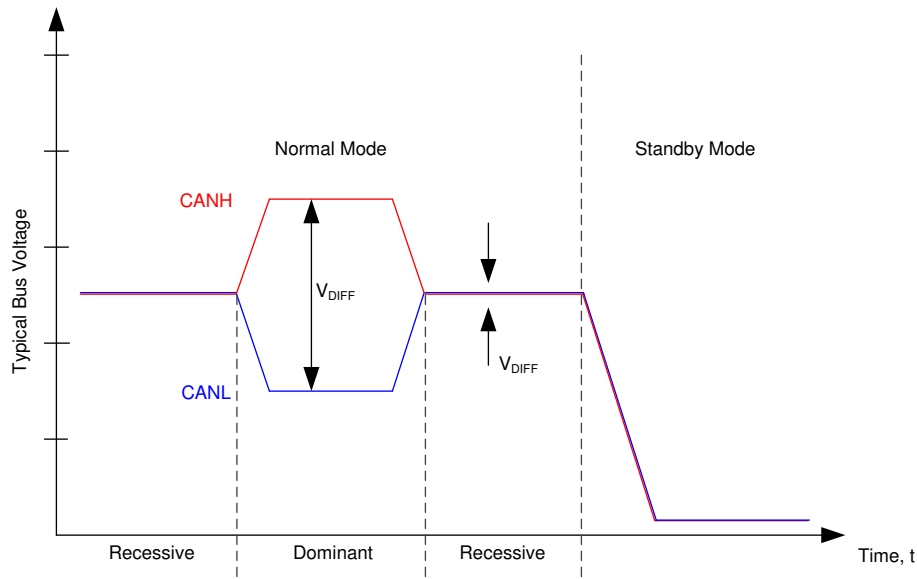
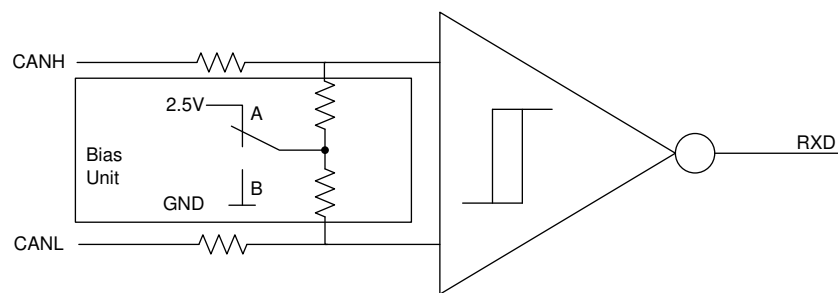


図 8-5. バスの状態



- A. 通常モード
 B. スタンバイ モード

図 8-6. 簡略化されリセッсп同相バイアスユニットおよびレシーバ

8.3.3 TXD ドミナント タイムアウト (DTO)

CAN ドライバがアクティブな唯一のモードである通常モードでは、TXD DTO 回路は、TXD がタイムアウト期間 t_{TXD_DTO} よりも長くドミナントに保持されるハードウェアまたはソフトウェアの障害が発生した場合に、ローカル ノードがネットワーク通信をブロックすることを防ぎます。TXD DTO 回路は、TXD の立ち下がりエッジでトリガされます。回路のタイムアウト期間 t_{TXD_DTO} よりも前に立ち上がりエッジが確認されない場合、CAN ドライバはディセーブルになります。これにより、ネットワーク上の他のノード間の通信のためにバスが解放されます。TXD ピンにリセッсп信号が検出されると、CAN ドライバが再度アクティブになり、ドミナントタイムアウトがクリアされます。レシーバはアクティブに維持され、 $V_{CC}/2$ にバイアスされます。RXD 出力は、TXD DTO 故障中の CAN バス上のアクティビティを反映します。

TXD DTO 回路で許容される最小ドミナント TXD タイムにより、デバイスの可能な最小送信データ レートが制限されます。CAN プロトコルでは、最悪の場合、(TXD 上で) 最大 11 個の連続したドミナントビットを許容しています。この場合、5 個の連続したドミナントビットの直後にエラー フレームが発生します。最小送信データレートは次のように計算できます式 1。

$$\text{Minimum Data Rate} = 11 \text{ bits} / t_{TXD_DTO} = 11 \text{ bits} / 1.2 \text{ ms} = 9.2 \text{ kbps}$$

(1)

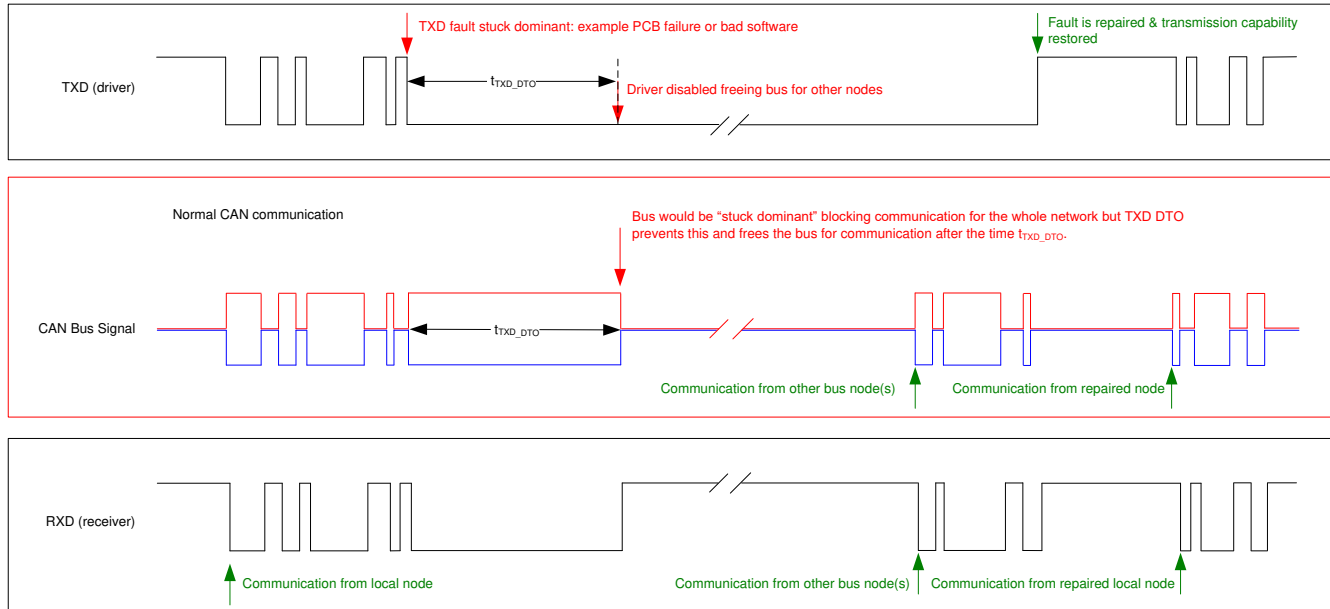


図 8-7. TXD ドミナントタイムアウトのタイミング図の例

8.3.4 CAN バスの短絡電流制限

TCAN1476-Q1 には、CAN バスラインが短絡したときに短絡電流を制限するいくつかの保護機能があります。その機能には、ドミナントおよびリセシブ状態での CAN ドライバ電流制限、TXD ドミナント状態タイムアウトなどが含まれます。このタイムアウトにより、システム故障によって常に大きな短絡電流がドミナント状態になるのを防ぎます。CAN 通信中、バスはドミナント状態とリセシブ状態の間で切り替わります。したがって、短絡電流は、各バス状態における電流として、または DC 平均電流として見ることができます。CAN 設計で終端抵抗または同相モードチョークを選択するときは、平均電力定格 $I_{OS(AVG)}$ を使用する必要があります。パーセンテージドミナントは、TXD DTO および CAN プロトコルによって制限されます。このプロトコルでは、ビットの詰め、制御フィールド、フレーム間空間により、強制的に状態が変化し、リセシブビットが使用されています。これにより、データフィールドにドミナントビットが高割合で含まれている場合でも、バス上のリセシブ時間が最小限に抑えられます。

バスの平均短絡電流は、リセシブビットとドミナントビットの比率と、それぞれの短絡電流に依存します。平均短絡電流は、式 2 で計算できます。

$$I_{OS(AVG)} = \% \text{ Transmit} \times [(\% \text{ REC_Bits} \times I_{OS(SS_REC)}) + (\% \text{ DOM_Bits} \times I_{OS(SS_DOM)})] + [\% \text{ Receive} \times I_{OS(SS_REC)}] \quad (2)$$

ここで

- $I_{OS(AVG)}$ は平均短絡電流です。
- $\% \text{ Transmit}$ は、ノードが CAN メッセージを送信している割合です。
- $\% \text{ Receive}$ は、ノードが CAN メッセージを受信している割合です。
- $\% \text{ REC_Bits}$ は、送信された CAN メッセージ内のリセシブビットの割合です。
- $\% \text{ DOM_Bits}$ は、送信された CAN メッセージ内のドミナントビットの割合です。
- $I_{OS(SS_REC)}$ は、リセシブ定常状態の短絡電流です。
- $I_{OS(SS_DOM)}$ は、ドミナント定常状態の短絡電流です。

トランシーバ V_{CC} 電源の生成に使用される電源のサイズを決定するには、この短絡電流とネットワークで起こりうる故障のケースを考慮する必要があります。

8.3.5 サーマル シャットダウン (TSD)

TCAN1476-Q1 の接合部温度がサーマルシャットダウンしきい値 T_{TSD} を超えると、デバイスは CAN ドライバ回路をオフにし、TXD からバスへの伝送パスをブロックします。デバイスの接合部温度が T_{TSD} を下回ると、シャットダウン状態はクリアされます。TSD フォルト時、CAN バスピンは $V_{CC}/2$ にバイアスされ、レシーバから RXD へのパスは動作し続けます。TCAN1476-Q1 の TSD 回路にはヒステリシスが含まれており、TSD フォルト時の CAN ドライバ出力が発振しないようにしています。

8.3.6 低電圧誤動作防止

電源ピン V_{CC} および V_{IO} には低電圧検出機能があり、デバイスは保護状態になります。これにより、どちらかの電源ピンの低電圧イベント時にバスが保護されます。

表 8-1. 低電圧誤動作防止 - TCAN1476-Q1

V_{CC}	デバイスの状態	BUS	RXD ピン
$> UV_{VCC}$	通常	TXD ごと	ミラーバス
$< UV_{VCC}$	保護	高インピーダンス ⁽¹⁾	高インピーダンス

(1) $V_{CC} = GND$ 、 $I_{LKG(OFF)}$ を参照

表 8-2. 低電圧誤動作防止 - TCAN1476V-Q1

V_{CC}	V_{IO}	デバイスの状態	BUS	RXD ピン
$> UV_{VCC}$	$> UV_{VIO}$	通常	TXD ごと	ミラーバス
$< UV_{VCC}$	$> UV_{VIO}$	STB = V_{IO} :スタンバイ モード	高インピーダンス グランドへの弱いプルダウン	V_{IO} :リモートウェイク要求 ⁽¹⁾
		STB = GND:保護モード	高インピーダンス	リセッティング
$> UV_{VCC}$	$< UV_{VIO}$	保護	高インピーダンス	高インピーダンス
$< UV_{VCC}$	$< UV_{VIO}$	保護	高インピーダンス	高インピーダンス

(1) セクション 8.4.3.1 を参照

低電圧状態が解消されて t_{MODE} が経過すると、TCAN1476-Q1 は通常モードに遷移し、ホストコントローラは CAN トラフィックを送受信できます。

8.3.7 電源オフのデバイス

TCAN1476-Q1 に電源が供給されていないとき、CAN バスへのパッシブまたは無負荷となるように設計されています。バスのピンは、デバイスの電源がオフのときにリーク電流が小さくなるように設計されているため、バスに負荷をかけません。これは、ネットワークの他の部分のノードが動作し続けている間に、ネットワークの一部のノードに電力が供給されていない場合に重要です。

また、ロジックピンには、デバイスに電力が供給されていないときのリーク電流が小さく、電力が供給されている他の回路には負荷をかけません。

8.3.8 フローティング ピン

TCAN1476-Q1 には重要なピンに内部プルアップまたはプルダウンがあり、ピンが浮いた場合にデバイスを既知の状態にします。この内部バイアスは、設計上、特にノイズの多い環境では考慮する必要はありませんが、代わりにフェイルセーフ保護機能とみなされます。

オープンドレイン出力をサポートする CAN コントローラを使用する場合、適切な外部プルアップ抵抗を選択する必要があります。これにより、CAN コントローラの TXD 出力が、CAN トランシーバの入力に対して許容可能なビット時間を維持できるようになります。ピンバイアス条件の詳細については、表 8-3 を参照してください。

表 8-3. ピンバイアス

ピン	プルアップまたはプルダウン	コメント
TXD1 および TXD2	プルアップ	バスの障害または TXD DTO トリガを防止するため、TXD1 および TXD2 をリセッスに弱くバイアスします
STB1 および STB2	プルアップ	システム電力の過剰を防止するため、STB1 および STB2 端子を低消費電力スタンバイモードに弱くバイアスします

8.4 デバイスの機能モード

8.4.1 動作モード

TCAN1476-Q1 は、通常モードとスタンバイモードという 2 つのメイン動作モードをサポートしています。動作モードの選択は、デバイスの STB ピンに High または Low レベルを印加することで行われます。

表 8-4. 動作モード

STB	デバイス モード	ドライバ	レシーバ	RXD ピン
High	スタンバイ モード	ディセーブル	バスモニタがイネーブルなローパワーレシーバ	有効な WUP を受信するまで High (リセッス) セクション 8.4.3.1 セクションを参照
Low	通常モード	イネーブル	イネーブル	バスの状態を反映します

8.4.2 通常モード

これは、TCAN1476-Q1 の通常の動作モードです。CAN ドライバとレシーバは完全に動作し、CAN 通信は双方向です。このドライバは、TXD1 と TXD2 入力のデジタル入力を、CANH1、CANL1、CANH2、CANL2 バスピンの差動出力に変換します。レシーバは、CANH1、CANL1、CANH2、CANL2 からの差動信号を RXD1 と RXD2 出力のデジタル出力に変換します。

8.4.3 スタンバイ モード

これは TCAN1476-Q1 のローパワーモードです。CAN ドライバとメインレシーバはオフになり、双方向 CAN 通信はできません。ローパワーのレシーバおよびバスモニタ回路が有効で、CAN バスを介して RXD ウェイクアップ要求を実行できます。[図 8-8](#) に示すように、WUP を受信するチャンネルに応じて、RXD1 または RXD2 にウェイクアップ要求が出力されます。ローカル CAN のプロトコルコントローラは、RXD1 および RXD2 の遷移 (High から Low) を監視し、STB1 および STB2 ピンを Low にすることで、デバイスを通常モードに再びアクティブにする必要があります。このモードでは、CAN バスピンのレベルが弱く GND にプルされます ([図 8-5](#) と [図 8-6](#) を参照)。

TCAN1476V-Q1 がスタンバイモードの場合、必要なのは V_{IO} 電源のみです。したがって、 V_{CC} をオフにして、システムレベルの電流をさらに低減できます。

8.4.3.1 スタンバイ モード時のウェイクアップ パターン (WUP) によるリモート ウェイク要求

TCAN1476-Q1 はリモートウェイクアップ要求をサポートしています。この要求は、バスがアクティブでありノードが通常動作に戻ることを、ホストコントローラに通知するために使用されます。

このデバイスは、ISO 11898-2:2024 規格の複数フィルタドミナントウェイクアップパターン (WUP) を使用して、バスアクティビティを特定します。有効な WUP を受信すると、TCAN1476-Q1 の RXD 出力のフィルタ済みドミナントに対応する立ち下がりエッジと Low 期間で、ウェイク要求がコントローラに伝えられます。

ウェイクアップパターン (WUP) は、フィルタ済みドミナント、フィルタ済みリセッス、他のフィルタ済みドミナント、他のフィルタ済みリセッスの 4 つのパルスで構成されます。最初のフィルタ済みドミナントパルスの後、バスモニタは、他のバストラフィックによってリセットされることなくフィルタ済みリセッスを待機し、2 回目のフィルタ済みリセッスパルスまで同じ動作を行います。2 番目のフィルタ済みリセッスパルスを受信すると、WUP が認識されます。RXD は、その後のドミナントパルスで永続的に Low に設定されます。

ドミナントまたはリセッシブを「フィルタ済み」と見なすには、バスが t_{WK_FILTER} 時間より長い間、その状態にある必要があります。 t_{WK_FILTER} の変動により、以下のシナリオが適用されます。 $t_{WK_FILTER(MIN)}$ より短いバス状態は、WUP の一部として検出されることはないため、ウェーク要求は生成されません。 $t_{WK_FILTER(MIN)}$ と $t_{WK_FILTER(MAX)}$ の間のバス状態時間は、WUP の一部として検出され、ウェークアップ要求が生成されることがあります。 $t_{WK_FILTER(MAX)}$ を超えるバス状態が常に WUP の一部として検出されるため、ウェーク要求が生成されます。ウェークアップパターンのタイミング図については、[図 8-8](#) を参照してください。

WUP に使用されるパターンおよび t_{WK_FILTER} 時間により、ノイズやバス固着ドミナント故障が誤ったウェイク要求を引き起こすことを防止しながら、任意の有効なメッセージによってウェーク要求を開始できます。

ISO 11898-2:2024 規格では、1Mbps のアービトレーションを有効にするためのウェークアップフィルタ時間が定義されています。

堅牢性の層を追加し、誤ウェークアップを防止するために、本デバイスはウェークアップタイムアウト機能を実装しています。リモートウェークアップイベントが正常に発生するには、タイムアウト値 $t \leq t_{WK_TIMEOUT}$ 内に WUP 全体を受信する必要があります。そうでない場合、内部ロジックはリセットされ、トランシーバはウェイクアップせずに現在の状態のままになります。その後、このセクションで説明した制約に従って、完全なパターンを再び送信する必要があります。ウェイクタイムアウト機能付きウェークアップパターンのタイミング図については、[図 8-8](#) を参照してください。

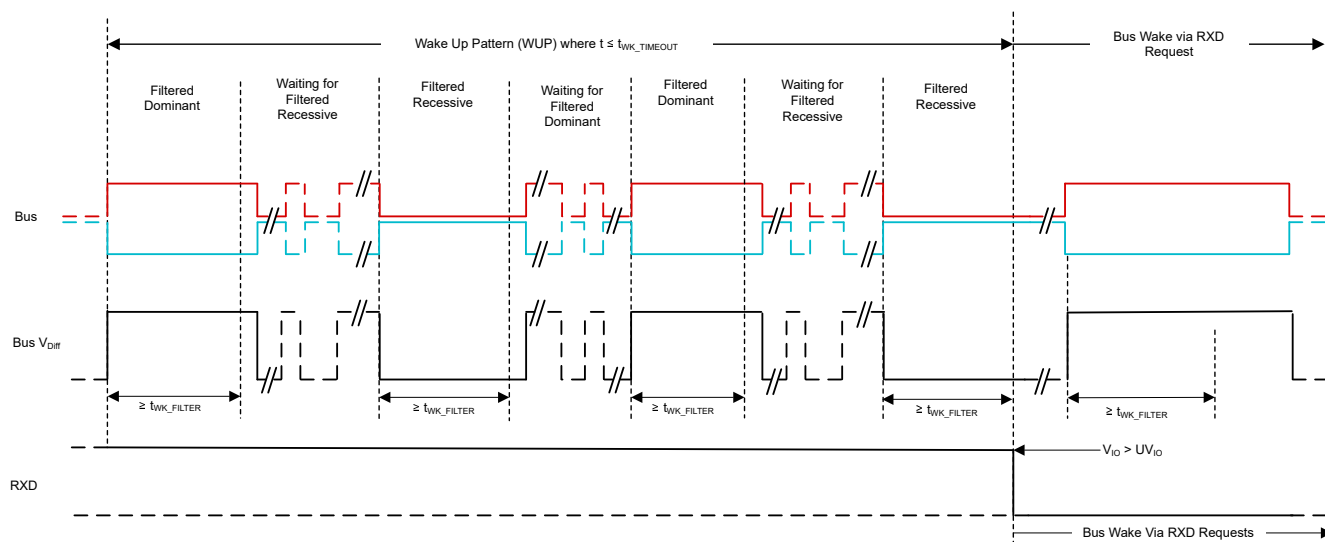


図 8-8. $t_{WK_TIMEOUT}$ によるウェークアップパターン (WUP)

8.4.4 ドライバおよびレシーバ機能

表 8-5. ドライバ機能表

デバイス モード	TXD 入力	バス出力		駆動されているバスの状態 ⁽²⁾
		CANH	CANL	
通常	Low	High	Low	ドミナント
	High または open	高インピーダンス	高インピーダンス	バイアスリセッシブ
スタンバイ	X ⁽¹⁾	高インピーダンス	高インピーダンス	グラウンドにバイアス

(1) X = 無関係です

(2) バスの状態とバイアスについては、[図 8-5](#) および [図 8-6](#) を参照してください

表 8-6. レシーバ機能表の通常およびサイレントモード

デバイス モード	CAN 差動入力 $V_{ID} = V_{CANH} - V_{CANL}$	バスの状態	RXD ピン
通常	$V_{ID} \geq 0.9V$	ドミナント	Low
	$0.5V < V_{ID} < 0.9V$	未定義	未定義
	$V_{ID} \leq 0.5V$	リセッシブ	High
スタンバイ	$V_{ID} \geq 1.15V$	ドミナント	High Low リモートウェークイベントが発生した場合、 図 8-8 を参照
	$0.4V < V_{ID} < 1.15V$	未定義	
	$V_{ID} \leq 0.4V$	リセッシブ	
任意	オープン ($V_{ID} \approx 0V$)	オープン	High

9 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

図 9-2 に、TCAN1476-Q1 を使用する 5V システムの代表的な構成を示します。バス終端を、説明のために示します。

9.2 代表的なアプリケーション

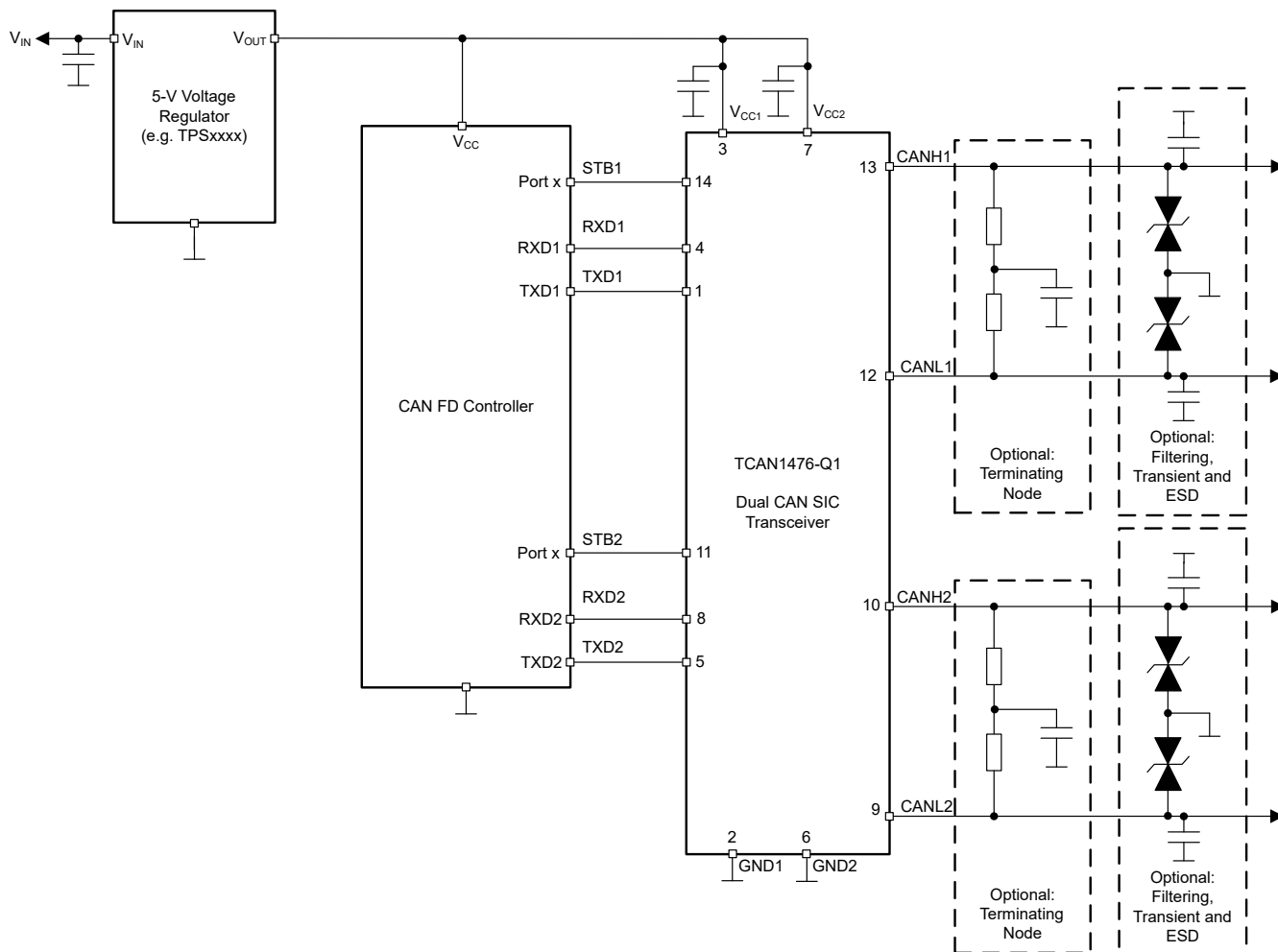


図 9-1. 5V V_{CC} を使用する TCAN1476-Q1 アプリケーション

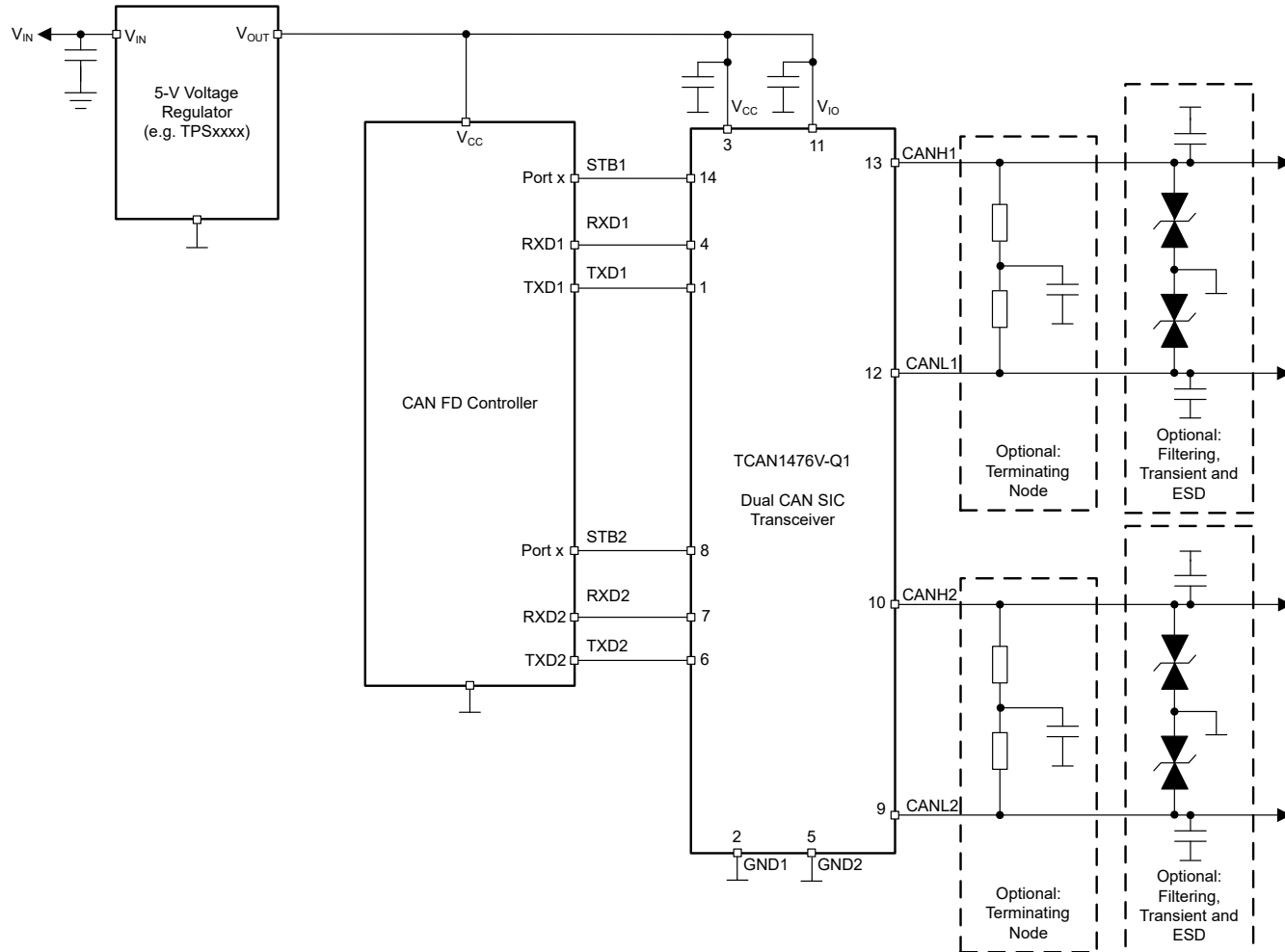


図 9-2. 5V の I/O 接続を使用した TCAN1476V-Q1 アプリケーション

9.2.1 設計要件

9.2.1.1 CAN の終端

終端として、ケーブル上または終端ノード内のいずれかで、バスの端に単一の 120Ω 抵抗を配置することができます。バスの同相電圧のフィルタリングと安定化が必要な場合は、分割終端を使用することができます。図 9-3 を参照してください。分割終端は、差動信号ラインに存在する可能性があるより高い周波数の同相ノイズをフィルタリングすることで、ネットワークの電磁放射の挙動を改善します。

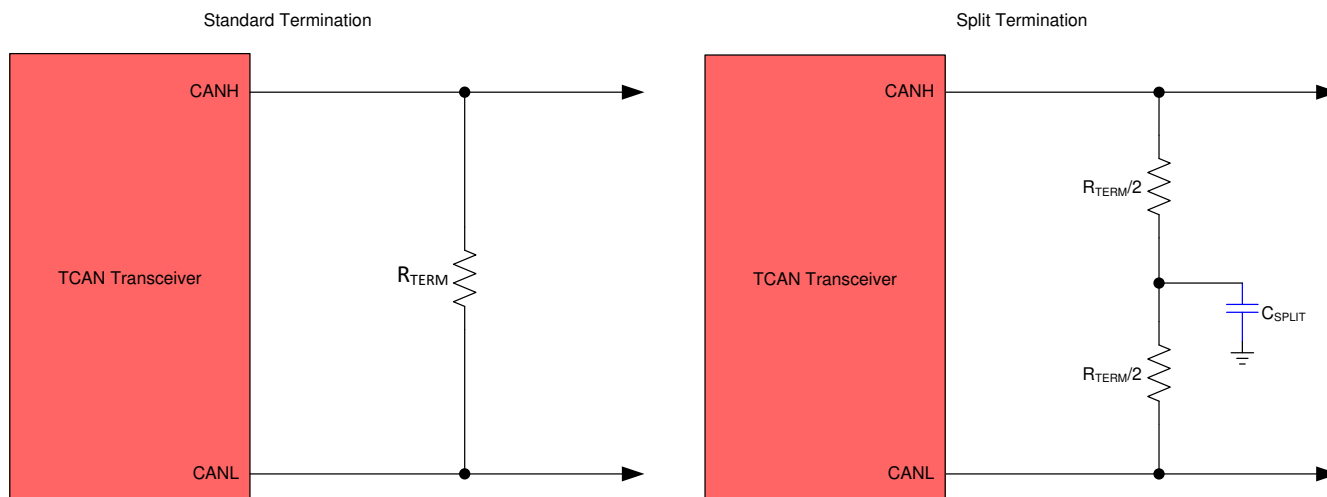


図 9-3. CAN バス終端の概念

9.2.2 設計手順の詳細

9.2.2.1 バスの負荷、長さ、ノード数

代表的な CAN アプリケーションでは、最大バス長は 40 メートル、最大スタブ長は 0.3m です。ただし、注意深く設計すれば、より長いケーブル、より長いスタブ長、より多くのノードをバスに接続することができます。ノード数が多い場合は、TCAN1476-Q1 のような高入力インピーダンスのトランシーバが必要になります。さらに、TCAN1476-Q1 には SIC があり、特定のネットワークサイズでは信号のリングングが減衰するため、より高いデータレートを実現できます。

多くの CAN の組織および規格は、元の ISO 11898-2 規格外のアプリケーションへと CAN の使用を拡大してきました。この場合、データ レート、ケーブル長、バスの寄生負荷にシステム レベルのトレードオフの決定を下しました。これらの CAN システム レベル仕様の例としては、ARINC 825、CANopen、DeviceNet、SAE J2284、SAE J1939、NMEA 2000 などがあります。

CAN ネットワークのシステム設計は、一連のトレードオフです。ISO 11898-2:2024 仕様では、ドライバの差動出力は $45\Omega \sim 65\Omega$ の範囲のバス負荷により規定されており、この場合、差動出力は 1.5V を上回る必要があります。TCAN1476-Q1 ファミリーは、 45Ω のバス負荷まで 1.5V の要件を満たすように規定されています。TCAN1476-Q1 の差動入力抵抗は最小で $40k\Omega$ です。100 個の TCAN1476-Q1 トランシーバをバス上で並列に接続する場合は、公称 60Ω のバス終端と並列に 400Ω の差動負荷に相当し、合計バス負荷は約 52Ω になります。したがって、TCAN1476-Q1 ファミリーは理論的には単一のバスセグメントで 100 を超えるトランシーバをサポートします。ただし、CAN ネットワークの設計では、システムおよびケーブル配線全体での信号損失、寄生負荷、タイミング、ネットワークの不均衡、グラウンドオフセット、および信号の完全性に対してマージンを与える必要があるため、実際の最大ノード数は通常、少なくなります。また、バス長は、慎重なシステム設計およびデータ レートとのトレードオフにより、40m を超えて延長することもできます。たとえば、CANopen ネットワーク設計ガイドラインによると、終端抵抗やケーブル配線を変更し、64 ノード未満にし、データ レートを大幅に低下させてもいい場合、ネットワークを最大 1km にすることができます。

CAN ネットワーク設計におけるこの柔軟性は、元の ISO 11898-2 CAN 規格に基づいて構築されたさまざまな拡張規格および追加規格の重要な強みの 1 つです。ただし、この柔軟性を利用する場合、堅牢なネットワーク動作のためには、優れた回路網設計を施した CAN ネットワークシステムが必要です。

アプリケーションレポート『SLLA270:コントローラエリアネットワーク物理層の要件』を参照してください。この資料では、システム設計のすべての物理層パラメータについて詳細に説明しています。

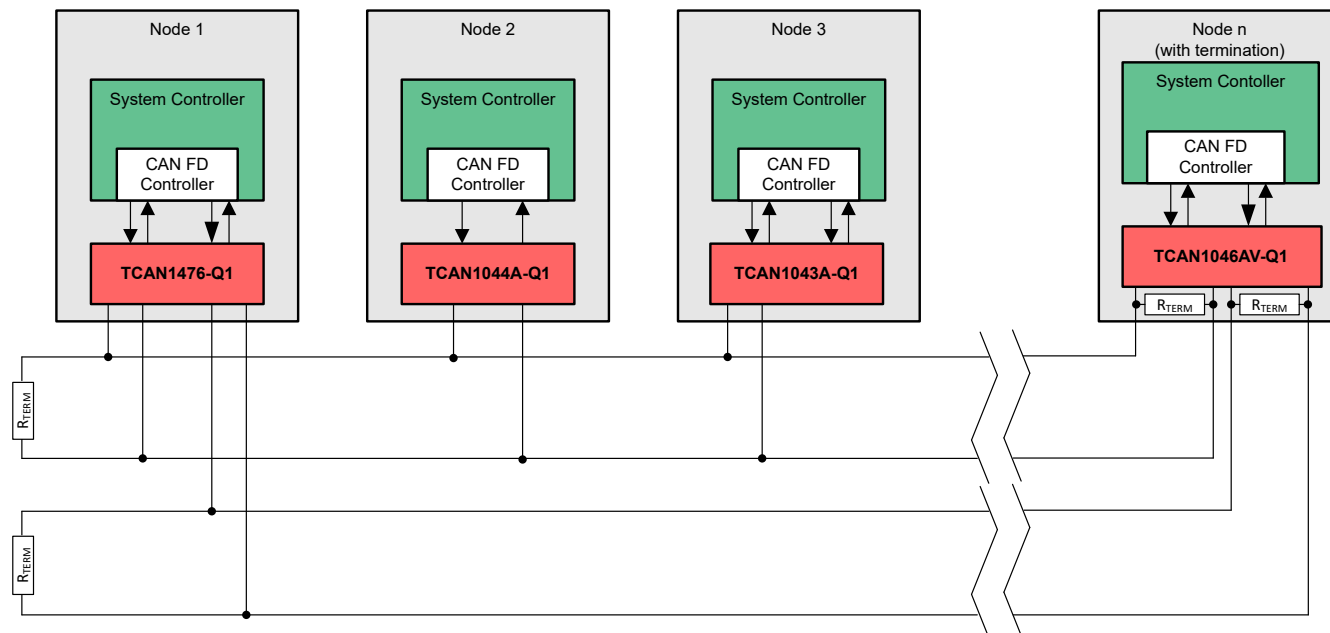


図 9-4. 代表的な CAN バス

9.2.3 アプリケーション曲線

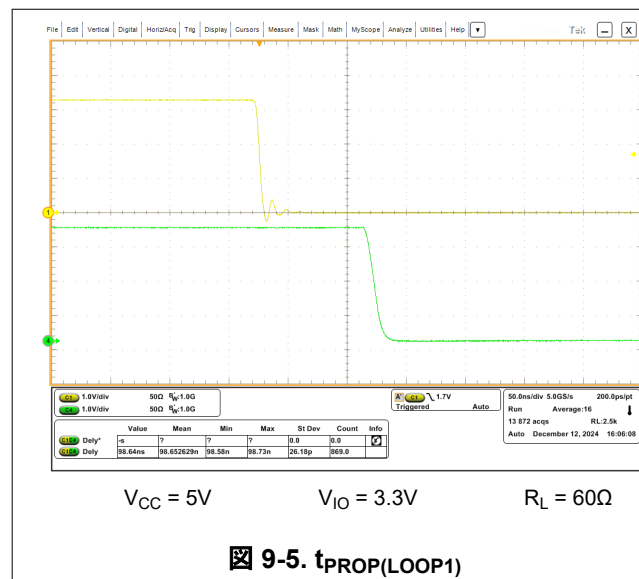


図 9-5. $t_{\text{PROP(LOOP1)}}$

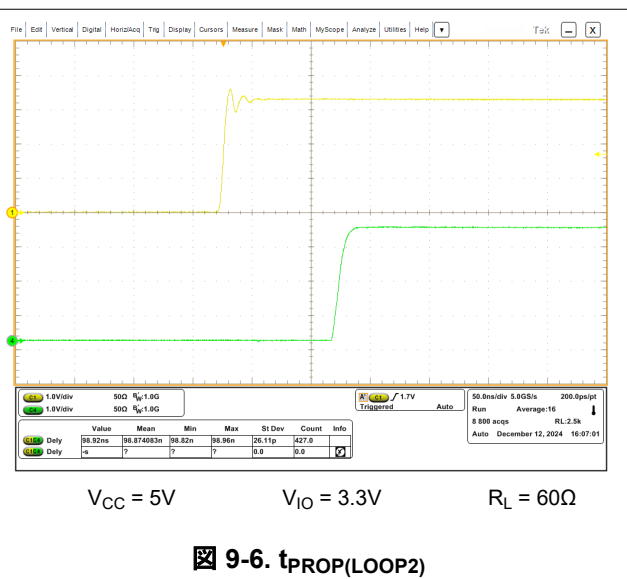


図 9-6. $t_{\text{PROP(LOOP2)}}$

9.3 システム例

CAN トランシーバは通常、CAN プロトコルのリンクレイヤ部分を含むホストコントローラまたは FPGA を搭載したアプリケーションで使用されます。1.8V、2.5V、または 3.3V のアプリケーションを図 9-7 に示します。バス終端を、説明のために示します。

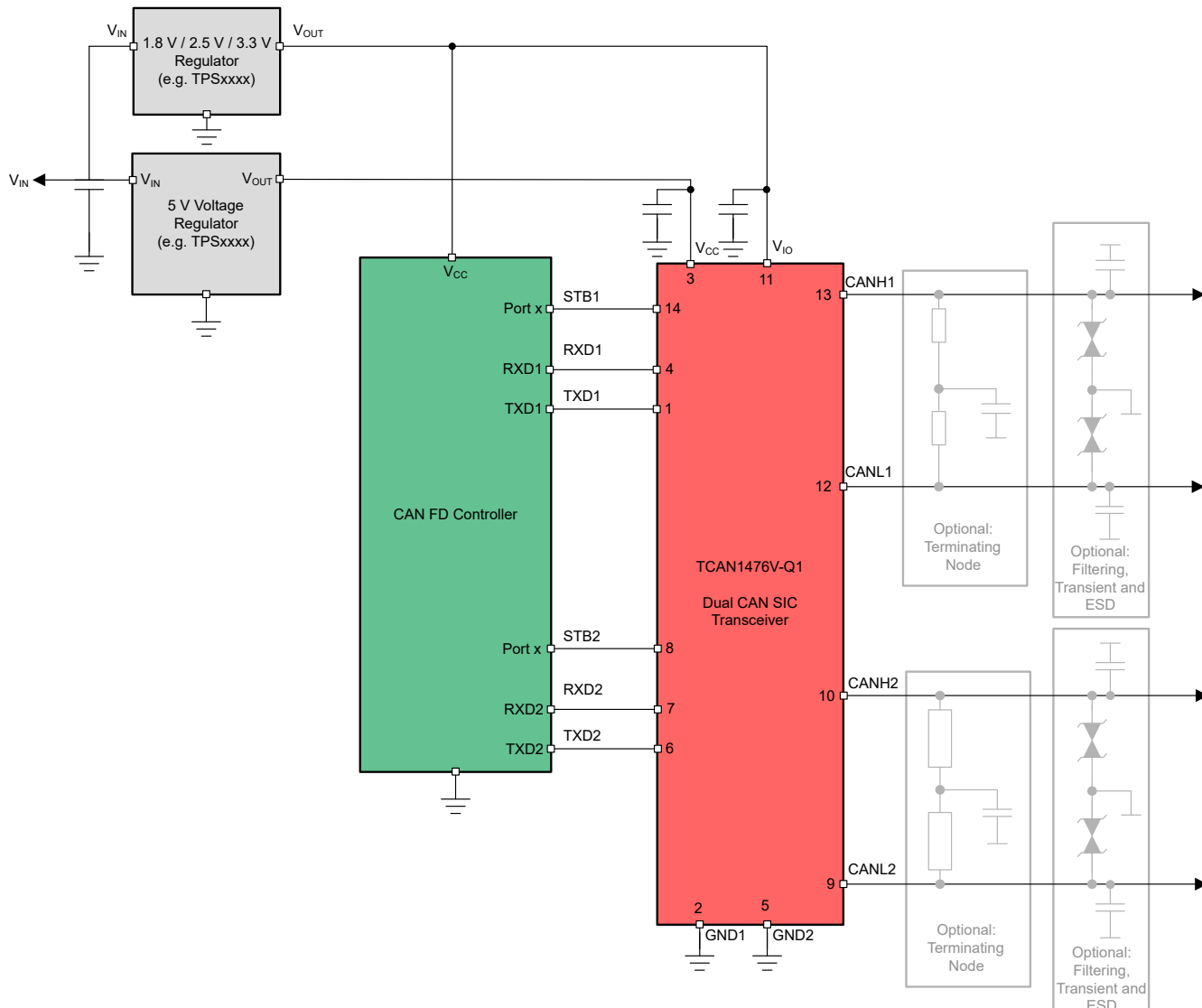


図 9-7. 1.8V、2.5V、3.3V の I/O 接続を使用した TCAN1476V-Q1 アプリケーション

9.4 電源に関する推奨事項

TCAN1476-Q1 ファミリーは、4.5V ~ 5.5V のメイン V_{CC} 入力電圧電源範囲で動作するように設計されています。TCAN1476V-Q1 は、1.8V ~ 5.5V の範囲向けに設計された I/O レベルシフト電源入力 V_{IO} を実装しています。両方の電源入力を適切にレギュレートする必要があります。デカップリングコンデンサ (通常 100nF) は、バイパスコンデンサに加えて、CAN トランシーバのメイン V_{CC} と V_{IO} 電源ピンの近くに配置する必要があります。

9.5 レイアウト

堅牢で信頼性の高い CAN ノードの設計には、アプリケーションや車載設計要件に応じて特別なレイアウト手法が必要となる場合があります。過渡外乱には高い周波数成分があり、帯域幅が広いため、PCB 設計時に高周波レイアウト手法を適用できます。

9.5.1 レイアウトのガイドライン

- 保護回路をバスコネクタの近くに配置し、ノイズ過渡が基板全体に伝播するのを防止します。このレイアウト例では、オプションの過渡電圧抑制 (TVS) ダイオード D1 および D2 を示しています。システムレベルの要件がトランシーバの規定定格を超える場合に実装できます。この例では、オプションのバスフィルタコンデンサ C6、C8、C9、C11 も示しています。
- 信号路の方向に向けて保護部品を設計します。過渡電流を信号路から強制的に迂回させて保護デバイスに到達させないでください。
- デカップリングコンデンサは、トランシーバの電源ピン V_{CC} および V_{IO} にできるだけ近づけて配置してください。
- 実効ビアインダクタンスを最小化するため、バイパスコンデンサと保護デバイスの V_{CC} およびグランド接続には少なくとも 2 つのビアを使用します。

注

高周波電流は、抵抗が最小ではなく、インピーダンスが最小であるパスに追従する傾向があることに注意してください。

- このレイアウト例は、CAN ノードに分割終端を実装する方法を示しています。終端は、チャンネル 1 の R8 と R9、チャンネル 2 の R10 と R11 の 2 つの抵抗に分割され、コンデンサ C7 または C10 を経由して、終端のセンタータップまたは分割タップがグランドに接続されます。分割終端は、バスの同相フィルタリングを提供します。終端抵抗に必要な終端の概念と電力定格の詳細については、「CAN 終端」、「CAN バスの短絡電流制限」、「式 2」を参照してください。

9.5.2 レイアウト例

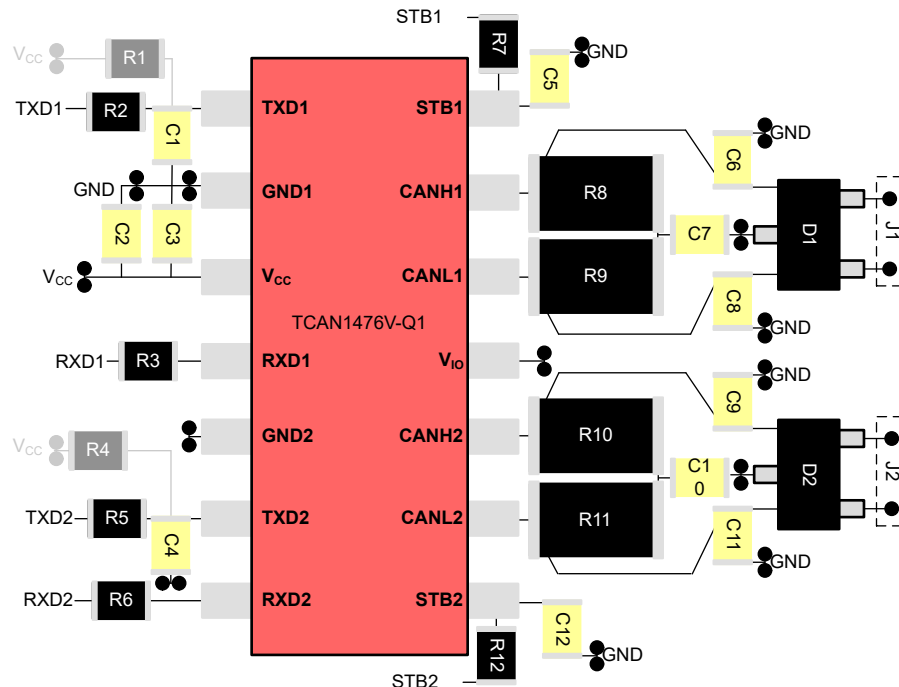


図 9-8. レイアウト例

10 デバイスおよびドキュメントのサポート

10.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

10.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

10.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

10.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

11 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (August 2025) to Revision A (September 2025)	Page
• ドキュメントのステータスを「事前情報」から「量産データ」に変更	1

12 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TCAN1476DMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	TCAN 1476
TCAN1476VDMTRQ1	Active	Production	VSON (DMT) 14	3000 LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 150	TCAN 1476V

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月