TEXAS INSTRUMENTS
TDC1000
JAJSPS5C – OCTOBER 2014 – REVISED FEBRUARY 2023

TDC1000 液位センシング、流量センシング、濃度センシング、近接センシング・アプリケーション用の超音波センシング・アナログ・フロント・エンド (AFE)

1 特長

- 測定範囲:最大 8ms
- 動作電流:1.8µA (2SPS)
- トランスミッタ・チャネル TX1/TX2:
  - シングルまたはデュアル・トランスデューサのアプリケーションをサポート
  - 励起をプログラム可能:31.25kHz～4MHz、最大 31 パルス
- レシーバ・チャネル RX1/RX2:
  - STOP のサイクル間ジッタ:50ps$_{RMS}$
  - 低ノイズでプログラマブルなゲイン・アンプ
  - 外部フィルタ設計で信号チェーンにアクセス
  - エコー認定用のプログラマブルなスレッショルド・コンパレータ
  - 差動飛行時間 (TOF) 測定用の自動チャネル交換
  - 長い TOF を測定するために低消費電力モードをプログラム可能
- 温度測定
  - 2 つの PT1000/500 RTD と接続
  - RTD から RTD へのマッチング精度:0.02℃$_{RMS}$
- 動作温度範囲:-40℃～125℃

2 アプリケーション

- 各種材料のタンクによる測定:
  - 液位
  - 液体の識別 / 濃度の判定
- 流量測定:水、ガス、熱
- 長距離 / 近接検出

3 概要

TDC1000 は、車載用、産業用、コンシューマ市場で一般的に使用されている液位、液体の識別 / 濃度判定、近接 / 長距離アプリケーションの、超音波センシング測定用の完全統合型アナログ・フロントエンド (AFE) です。MSP430/C2000 マイコン (MCU) の電力、ワイヤレス機能、ソース・コードと組み合わせると、包括的な超音波センシング・ソリューションを実現できます。

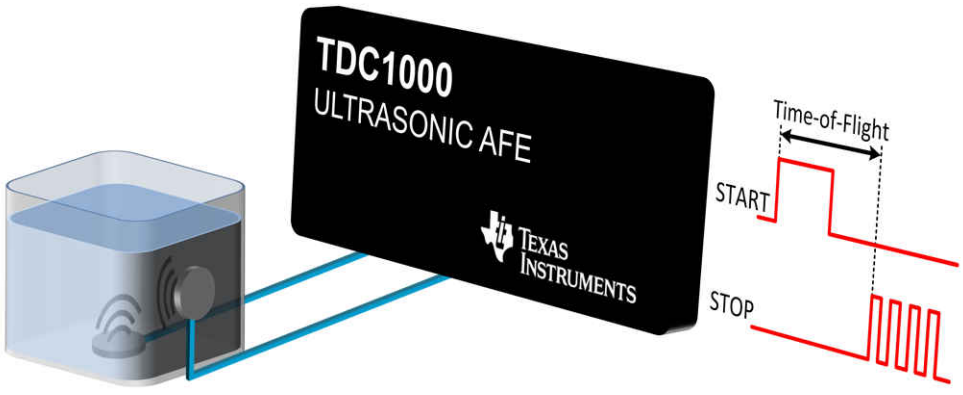
テキサス・インスツルメンツの超音波 AFE には、広い範囲のアプリケーションと最終製品に対応できるプログラマビリティとフレキシビリティがあります。TDC1000 は、複数の送信パルスと周波数、ゲイン、信号スレッショルドを構成でき、広範囲のトランスデューサ周波数 (31.25kHz～4MHz) および Q 値で使用できます。同様に、受信パスをプログラムできるため、より広範な距離 / タンク・サイズと、各種の媒体を通して超音波を検出できます。

TDC1000 は各種の動作モードを選択できるため、
バッテリ動作の流量計用の低消費電力、
液位の計測、長距離 / 近接測定に合わせて最適化できます。低ノイズのアンプとコンパレータにより、非常に小さいジッタ、ピコ秒単位の分解能と精度を実現し、0 または非常に小さい流量の測定が可能になります。

パッケージ情報(1)

部品番号	パッケージ	本体サイズ (公称)
TDC1000	TSSOP (28)	9.70mm × 4.40mm

(1) 利用可能なパッケージについては、このデータシートの末尾にある注文情報を参照してください。



超音波センシング・アナログ・フロント・エンド (AFE) の例

英語版の TI 製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、www.ti.com で閲覧でき、その内容が常に優先されます。TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 改訂履歴 ... 2
5 ピン構成および機能 ... 3
6 仕様 ... 4
6.1 絶対最大定格 ... 4
6.2 ESD 定格 ... 4
6.3 推奨動作条件 ... 4
6.4 熱に関する情報(1) ... 5
6.5 電気的特性 ... 5
6.6 タイミング要件 ... 7
6.7 スイッチング特性 ... 8
6.8 代表的特性 ... 9
7 パラメータ測定情報 ... 11
8 詳細説明 ... 12
8.1 概要 ... 12
8.2 機能ブロック図 ... 12
8.3 機能説明 ... 13
8.4 デバイスの機能モード ... 20
8.5 プログラミング ... 31
8.6 レジスタ・マップ ... 33
9 アプリケーションと実装 ... 43
9.1 アプリケーション情報 ... 43
9.2 代表的なアプリケーション ... 43
9.3 電源に関する推奨事項 ... 52
9.4 レイアウト ... 53
10 デバイスおよびドキュメントのサポート ... 55
10.1 デバイスのサポート ... 55
10.2 ドキュメントの更新通知を受け取る方法 ... 55
10.3 サポート・リソース ... 55
10.4 商標 ... 55
10.5 静電気放電に関する注意事項 ... 55
10.6 用語集 ... 55
11 メカニカル、パッケージ、および注文情報 ... 55

4 改訂履歴

Changes from Revision B (August 2015) to Revision C (February 2023) — **Page**

- TDC1000-Q1 車載用部品を別のデータシート (SNAS854) に移動 ... 1
- 文書全体にわたって表、図、相互参照の採番方法を更新 ... 1
- SPI に言及している箇所では、すべての従来の用語をコントローラおよびペリフェラルに変更 ... 1
- 表のタイトルを「製品情報」から「パッケージ情報」に変更 ... 1
- 「電源に関する推奨事項」および「レイアウト」セクションを「アプリケーションと実装」セクションに移動 ... 52

Changes from Revision A (December 2014) to Revision B (August 2015) — **Page**

- ドキュメント全体を通して PW パッケージの命名規則を追加 ... 1
- 図 8-21、マルチ・エコー受信モード (拡大) で、プログラムされるスレッショルドを変更 ... 25
- START 時間の説明にトリガを追加 ... 26
- 図 8-23、「短い TOF 測定」の注を変更 ... 27
- 図 8-24、「標準 TOF 測定」の注 A を変更 ... 28
- 図 8-25、「ブランキングがイネーブルな標準 TOF 測定」の注 A を変更 ... 29
- 式 9、「下流の TOF」を変更 ... 49

Changes from Revision * (October 2014) to Revision A (December 2014) — **Page**

- 「ピン構成および機能」セクション、「仕様」セクション、「パラメータ測定情報」セクション、「詳細説明」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクションを追加 ... 1
- 「デバイスおよびドキュメントのサポート」セクションを変更 ... 1

Copyright © 2023 Texas Instruments Incorporated

5 ピン構成および機能

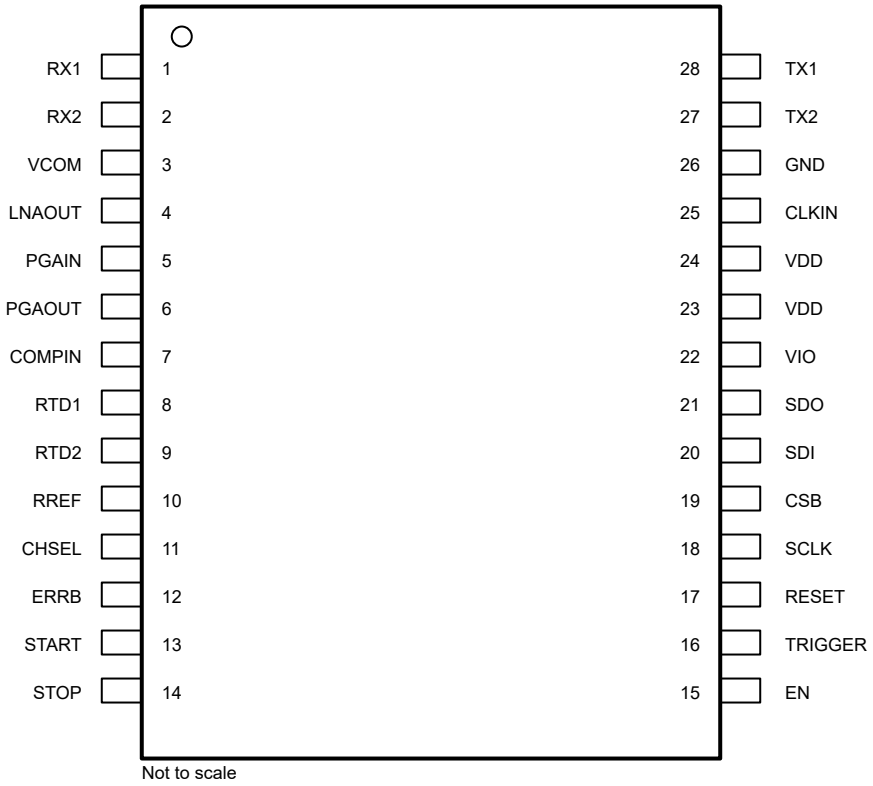


図 5-1. PW パッケージ 28 ピン TSSOP 上面図

表 5-1. ピン機能

ピン		タイプ[1]	説明
名称	番号		
CHSEL	11	I	外付けチャネルの選択
CLKIN	25	I	クロック入力
COMPIN	7	I	エコー認定とゼロクロス検出器入力
CSB	19	I	SPI インターフェイスのチップ・セレクト (アクティブ Low)
EN	15	I	イネーブル (アクティブ High、Low のとき TDC1000 はスリープ・モード)
ERRB	12	O	エラー・フラグ (オープン・ドレイン)
GND	26	G	負電源
LNAOUT	4	O	低ノイズ・アンプの出力 (AC デカップリング・コンデンサ用)
PGAIN	5	I	プログラマブル・ゲイン・アンプの入力
PGAOUT	6	O	プログラマブル・ゲイン・アンプの出力
リセット	17	I	リセット (アクティブ High)
RREF	10	O	温度測定用のリファレンス抵抗
RTD1	8	O	抵抗温度検出器チャネル 1
RTD2	9	O	抵抗温度検出器チャネル 2
RX1	1	I	受信入力 1
RX2	2	I	受信入力 2
SCLK	18	I	SPI インターフェイスのシリアル・クロック
SDI	20	I	SPI インターフェイスのシリアル・データ入力

Copyright © 2023 Texas Instruments Incorporated

表 5-1. ピン機能 (continued)

ピン		タイプ(1)	説明
名称	番号		
SDO	21	O	SPI インターフェイスのシリアル・データ出力
START	13	O	START パルスの出力
STOP	14	O	STOP パルスの出力
TRIGGER	16	I	トリガ入力
TX1	28	O	送信出力 1
TX2	27	O	送信出力 2
VCOM	3	P	出力同相電圧バイアス
VDD(2)	23、24	P	正電源。すべての VDD 電源ピンは電源に接続する必要があります。
VIO	22	P	正の I/O 電源

(1) G = グランド、I = 入力、O = 出力、P = 電源
(2) ピンから最も近い場所のグランドとの間に 100nF のバイパス・コンデンサを配置します

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1) (2)

		最小値	最大値	単位
V_{DD}	アナログ電源電圧、VDD ピン	-0.3	6.0	V
V_{IO}	I/O 電源電圧 (V_{IO} は常に V_{DD} 電源以下の必要があります)	-0.3	6.0	V
V_I	アナログ入力ピンの電圧(3)	-0.3	V_{DD} + 0.3	V
V_I	デジタル入力ピンの電圧(3)	-0.3	V_{IO} + 0.3	V
I_I	各ピンの入力電流		5	mA
T_J	動作時接合部温度	-40	125	℃
T_{stg}	保管温度範囲	-65	150	℃

(1) 絶対最大定格の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
(2) 特に指定のない限り、すべての電圧値はグランドを基準にしています。
(3) ピンの入力電圧が電源電圧を超える場合、そのピンの電流が 5mA を超えず、そのピンの電圧 (V_I) が 6.0V を超えないようにする必要があります。

6.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電気放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠(1)	±2000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠(2) すべてのピン	±500	
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠(2) コーナー・ピン (1、14、15、28)	±750	

(1) JEDEC のドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。
(2) JEDEC のドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスで安全な製造が可能であると記載されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V_{DD}	アナログ電源電圧、VDD ピン	2.7	5.5	V

Copyright © 2023 Texas Instruments Incorporated

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V_{IO}	デジタル電源電圧、(V_{IO} は常に V_{DD} 電源以下の必要があります)	1.8	V_{DD}	V
V_I	アナログ入力ピンの電圧	GND	V_{DD}	V
V_I	デジタル入力ピンの電圧	GND	V_{IO}	V
f_{CLKIN}	動作周波数	0.06	16	MHz
T_J	動作時接合部温度	-40	125	℃

6.4 熱に関する情報(1)

熱評価基準		TDC1000 PW (TSSOP) 28 ピン	単位
$R_{\theta JA}$	接合部から周囲への熱抵抗	83.5	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	29.9	
$R_{\theta JB}$	接合部から基板への熱抵抗	40.8	
ψ_{JT}	接合部から上面への特性評価パラメータ	2.4	
ψ_{JB}	接合部から基板への特性評価パラメータ	40.3	

(1) 従来および新しい熱評価基準の詳細については、『IC パッケージの熱評価基準』アプリケーション・レポート、SPRA953 を参照してください。

6.5 電気的特性

ここで規定される電気的定格は、特に記述のない限り、このドキュメント内のすべての仕様に適用されます。これらの仕様は、デバイスを含む製品の寿命全体にわたり、デバイスの特性や機能の仕様を劣化させない条件として解釈されます。T_A = 25℃、V_{DD} = V_{IO} = 3.7V、V_{COM} = V_{CM} = V_{DD} / 2、C_{VCOM} = 10nF (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
トランスミッタ信号パス (TX)							
$V_{OUT(TX)}$	出力電圧スイング	f_{out} = 1MHz、R_L = 75Ω を V_{CM} に接続	High		V_{DD} - 0.32		V
			Low		0.32		V
$I_{OUT(TX)}$	出力駆動電流	f_{out} = 1MHz、R_L = 75Ω を V_{CM} に接続			22		mA_{RMS}
$f_{OUT(TX)}$	出力 TX 周波数	f_{CLKIN} = 8MHz、2 分周 (プログラマブル、「トランスミッタの信号パス」を参照)			4		MHz
レシーバ信号パス (RX)							
Δt_{STOP}	STOP のサイクル間ジッタ	LNA 容量性フィードバック、G_{PGA} = 6dB、f_{IN} = 1MHz、V_{IN} = 100mV_{PP}、C_{VCOM} = 1μF、および 図 7-1			50		ps_{RMS}
LNA							
G_{LNA}	LNA ゲイン	容量性フィードバック、C_{IN} = 300pF、f_{IN} = 1MHz、R_L = 100kΩ を V_{CM} に接続、C_{VCOM} = 1μF			20		dB
en_{LNA}	LNA 入力換算ノイズ密度	容量性フィードバック、C_{IN} = 300pF、f = 1MHz、V_{DD} = 3.1V、V_{IN} = V_{CM}、R_L = ∞、C_{VCOM} = 1μF			2		nV/√Hz
$V_{IN(LNA)}$	入力電圧範囲	抵抗性フィードバック、R_L = 1kΩ を V_{CM} に接続、C_{VCOM} = 1μF	High		V_{CM} + (V_{CM} - 0.24) / (G_{LNA})		V
			Low		V_{CM} - (V_{CM} - 0.24) / (G_{LNA})		V
$V_{OUT(LNA)}$	出力電圧範囲	抵抗性フィードバック、R_L = 1kΩ を V_{CM} に接続、C_{VCOM} = 1μF	High		V_{DD} - 0.24		V
			Low		GND + 0.24		V
SR_{LNA}	スルーレート(6)	抵抗性フィードバック、R_L = 1kΩ を V_{CM} に接続、100mV ステップ、C_{VCOM} = 1μF			9		V/μs
XTK	マルチプレクサのチャネル間クロストーク	容量性フィードバック、f = 1MHz、R_L = 100kΩ を V_{CM} に接続、C_{VCOM} = 1μF			-57		dB

Copyright © 2023 Texas Instruments Incorporated

ここで規定される電気的定格は、特に記述のない限り、このドキュメント内のすべての仕様に適用されます。これらの仕様は、デバイスを含む製品の寿命全体にわたり、デバイスの特性や機能の仕様を劣化させない条件として解釈されます。T_A = 25℃、V_{DD} = V_{IO} = 3.7V、V_{COM} = V_{CM} = V_{DD} / 2、C_{VCOM} = 10nF (特に記述のない限り)。

パラメータ		テスト条件		最小値	標準値	最大値	単位
BW_{LNA}	-3dB の帯域幅	容量性フィードバック、C_{IN} = 300pF、R_L= 100kΩ を V_{CM} に接続、C_{VCOM} = 1µF			5		MHz
$V_{OS(LNA)}$	LNA 入力オフセット電圧	抵抗モード、V_{IN} = V_{CM}、R_L = ∞			±320		µV
VCOM							
V_{COM}	VCOM 出力電圧	C_{VCOM} = 1µF			V_{CM}		V
	VCOM 出力誤差				0.5%		
PGA							
$V_{IN(PGA)}$	PGA 入力範囲	R_L = 100kΩ を V_{CM} に接続、C_L = 10pF を GND に接続	High		V_{CM} + (V_{CM} - 0.06) / (G_{PGA})		V
			Low		V_{CM} - (V_{CM} - 0.06) / (G_{PGA})		V
G_{PGAMIN}	PGA の最小ゲイン	DC、R_L = ∞、C_L = 10pF			0		dB
G_{PGAMAX}	PGA の最大ゲイン				21		dB
ΔG_{PGA}	PGA のゲインのステップ・サイズ				3		dB
$G_{E(PGA)}$	PGA のゲイン誤差	DC、G_{PGA} = 0dB、R_L = ∞、C_L = 10pF			5%		
TCG_{PGA}	PGA のゲインの温度係数	DC、G_{PGA} = 0dB、R_L = ∞、C_L = 10pF			170		ppm/℃
en_{PGA}	PGA 入力換算ノイズ密度	G_{PGA} = 21dB、f = 1MHz、V_{DD} = 3.1V、V_{IN} = V_{CM}、R_L = ∞、C_{VCOM} = 1µF			3.1		nV/√Hz
$V_{OUT(PGA)}$	出力範囲	R_L = 100kΩ を V_{CM} に接続、C_L = 10pF を GND に接続	High		V_{DD} - 0.06		V
			Low		60		mV
BW_{PGA}	-3dB の帯域幅	G_{PGA} = 21dB、R_L = 100kΩ を V_{CM} に接続、C_L = 10pF、C_{VCOM} = 1µF			5		MHz
SR_{PGA}	スルーレート(6)	G_{PGA} = 21dB、R_L = 100kΩ を V_{CM} に接続、C_L = 10pF、C_{VCOM} = 1µF			12.5		V/µs
ゼロ・クロス・コンパレータ							
$V_{OS(COMP)}$	入力オフセット電圧(5)	V_{COM} 基準			±115		µV
en_{COMP}	ゼロクロス・コンパレータの入力換算ノイズ(5)	1MHz			5		nV/√Hz
$HYST_{COMP}$	ヒステリシス(5)	V_{COM} 基準			-10		mV
スレッショルド検出器							
V_{THDET}	スレッショルド・レベル	ECHO_QUAL_THLD = 0h、V_{COM} 基準			-35		mV
		ECHO_QUAL_THLD = 7h、V_{COM} 基準			-1.5		V
温度センサのインターフェイス(1)							
T_{ERROR}	温度測定の精度	R_{REF} = 1kΩ、PT1000 範囲:-40～125℃(2)			1		℃
		R_{REF} = 1kΩ、PT1000 範囲:-15℃～85℃(2)			0.5		℃
	相対精度	R_{REF} = 1kΩ、R_{RTD1} = R_{RTD2} = 1.1kΩ			0.02		$℃_{RMS}$
TG_E	ゲイン誤差				5.8		m℃/℃
電源							
I_{DD}	VDD 電源電流	スリープ (EN = CLKIN = TRIGGER = Low)			0.61		µA
		連続受信モード、LNA および PGA バイパス			2.8	3	mA
		連続受信モード、LNA および PGA アクティブ			6.2	7.5	mA
		温度測定のみ (PT1000 モード)(3)			370	400	µA
		温度測定 (PT500 モード)(4)			500	540	µA

Copyright © 2023 Texas Instruments Incorporated

ここで規定される電気的定格は、特に記述のない限り、このドキュメント内のすべての仕様に適用されます。これらの仕様は、デバイスを含む製品の寿命全体にわたり、デバイスの特性や機能の仕様を劣化させない条件として解釈されます。T_A = 25℃、V_{DD} = V_{IO} = 3.7V、V_{COM} = V_{CM} = V_{DD} / 2、C_{VCOM} = 10nF (特に記述のない限り)。

パラメータ		テスト条件	最小値	標準値	最大値	単位
I_{IO}	VIO 電源のスリープ電流 (5)	スリープ (EN = CLKIN = TRIGGER = Low)		2		nA
デジタル入出力の特性						
V_{IL}	入力ロジック Low のスレッショルド				0.2 × V_{IO}	V
V_{IH}	入力ロジック High のスレッショルド		0.8 × V_{IO}			V
V_{OL}	出力ロジック Low のスレッショルド	SDO ピン、100µA 電流			0.2	V
		SDO ピン、1.85mA 電流			0.4	V
		START ピンと STOP ピン、100µA の電流			0.5	V
		START ピンと STOP ピン、1.85mA の電流			0.6	V
		ERRB ピン、100µA の電流			0.2	V
		ERRB ピン、1.85mA の電流			0.4	V
V_{OH}	出力ロジック High のスレッショルド	SDO ピン、100µA の電流	V_{IO} - 0.2			V
		SDO ピン、1.85mA の電流	V_{IO} - 0.6			V
		START ピンと STOP ピン、100µA の電流	V_{IO} - 0.5			V
		START ピンと STOP ピン、1.85mA の電流	V_{IO} - 0.6			V
		ERRB ピン、0µA の電流	V_{IO} - 0.2			V
I_{OMAX}	SDO、START、STOP の最大出力電流			1.85		mA

(1) 理想的な外付け部品を使用した場合。詳細については、「温度センサ測定」セクションを参照してください。
(2) PT1000 RTD の近似抵抗：800Ω ≡ -52℃、931Ω ≡ -18℃、1.10kΩ ≡ 26℃、1.33kΩ ≡ 86℃、1.48kΩ ≡ 125℃。
(3) 規定の電流には、PT1000 モードで RTD センサを通過する 120µA が含まれます (TEMP_RTD_SEL = 0)。
(4) 規定の電流には、PT500 モードで RTD センサを通過する 240µA が含まれます (TEMP_RTD_SEL = 1)。
(5) 設計により規定されています。
(6) スルーレートは 10%～90% で測定され、立ち上がりおよび立ち下がりスルーレートの平均値で表されます。

6.6 タイミング要件

T_A = 25℃、V_{DD} = V_{IO} = 3.7V、f_{SCLK} = 1MHz (特に記述のない限り)。

			最小値	標準値	最大値	単位
f_{SCLK}	シリアル・クロック周波数				26	MHz
t_1	High 期間、SCLK		16			ns
t_2	Low 期間、SCLK		16			ns
t_3	セットアップ時間、nCS から SCLK まで		10			ns
t_4	セットアップ時間、SDI から SCLK まで		12			ns
t_5	ホールド時間、SCLK から SDI まで		12			ns
t_6	SCLK から SDO 有効までの遷移時間		16			ns
t_7	SCLK から nCS 立ち上がりエッジまでのホールド時間		10			ns
t_8	nCS 非アクティブ		17			ns
t_9	SCLK から nCS 立ち下がりエッジまでのホールド時間		10			ns
t_r / t_f	信号の立ち上がりおよび立ち下がり時間(1)			1.8		ns

(1) スルーレートは 10%～90% で測定され、立ち上がりおよび立ち下がりスルーレートの平均値で表されます。

Copyright © 2023 Texas Instruments Incorporated

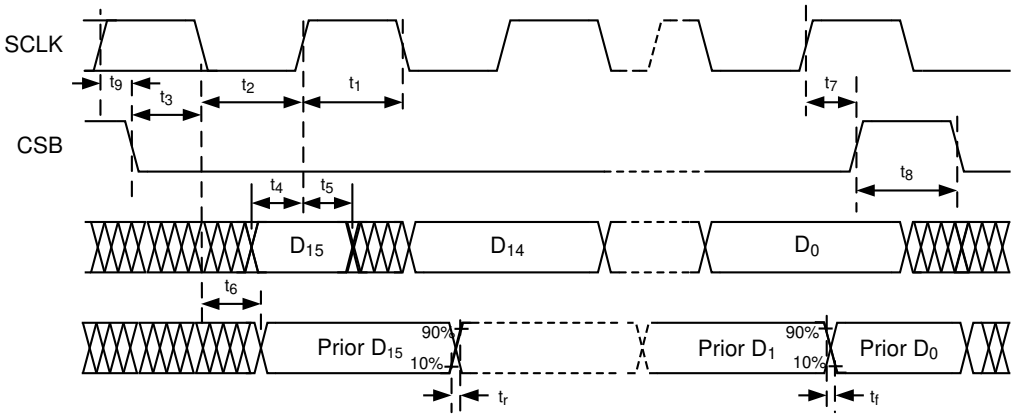


図 6-1. SPI のタイミング図

6.7 スイッチング特性

T_A = 25℃、V_{DD} = V_{IO} = 3.7V、f_{CLKIN} = 8MHz。

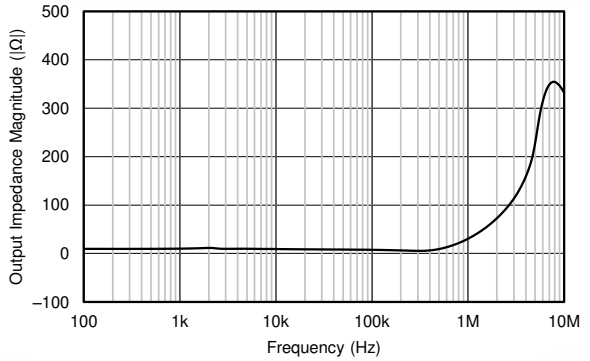
パラメータ		テスト条件	最小値	標準値	最大値	単位
START、STOP、ENABLE、CHSEL、RESET、CLOCKIN、TRIGGER、ERR						
PW_{START}	START 信号のパルス幅	TX_FREQ_DIV = 2h、NUM_TX = 1		1		µs
		TX_FREQ_DIV = 2h、NUM_TX = 2		2		µs
		TX_FREQ_DIV = 2h、NUM_TX ≧ 3		3		µs
t_r / t_f START	START 信号の立ち上がり / 立ち下がり時間	20%～80%、20pF 負荷		0.25		ns
t_r / t_f STOP	STOP 信号の立ち上がり / 立ち下がり時間	20%～80%、20pF 負荷		0.25		ns
f_{CLKIN}	最大 CLKIN 入力周波数			16		MHz
t_r / t_f CLKIN	CLKIN 入力立ち上がり / 立ち下がり時間(1)	20%～80%		10		ns
t_r / t_f TRIG	TRIGGER 入力立ち上がり / 立ち下がり時間(1)	20%～80%		10		ns
t_{EN_TRIG}	イネーブルからトリガまでの待ち時間(1)			50		ns
t_{RES_TRIG}	リセットからトリガまでの待ち時間(1)	TX_FREQ_DIV = 2h (「TX/RX 測定のシーケンスとタイミング」)		3.05		µs

(1) 設計により規定されています。

Copyright © 2023 Texas Instruments Incorporated

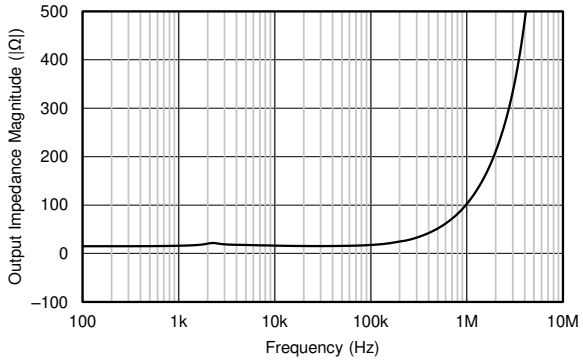
6.8 代表的特性

T_A = 25℃ (特に記述のない限り)



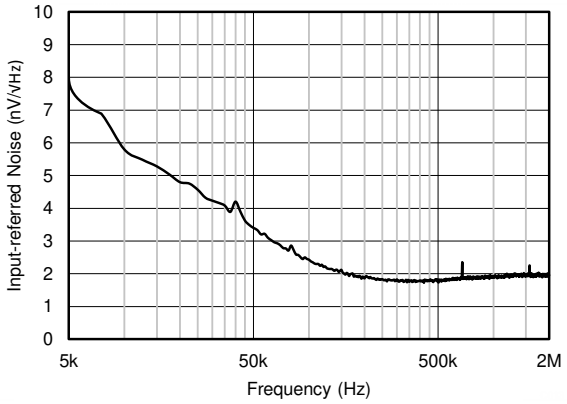
V_{DD} = V_{IO} = 3.7V　容量性フィードバック・モード　R_L = 1kΩ

図 6-2. LNA の Z_{OUT} と周波数との関係



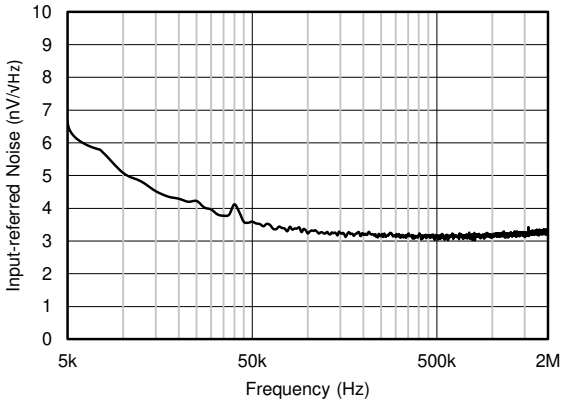
V_{DD} = V_{IO} = 3.7V　ゲインが 21dB のとき　R_L = 1kΩ

図 6-3. PGA の Z_{OUT} と周波数との関係



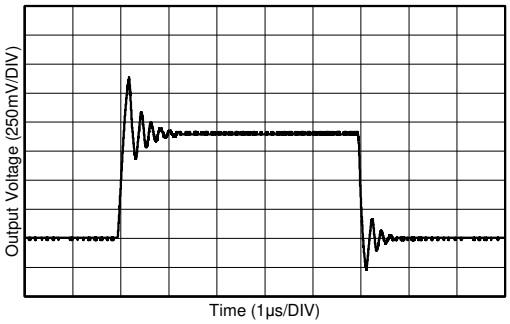
V_{DD} = V_{IO} = 3.1V　容量性フィードバック・モード　R_L = ∞

図 6-4. LNA の入力換算ノイズと周波数との関係



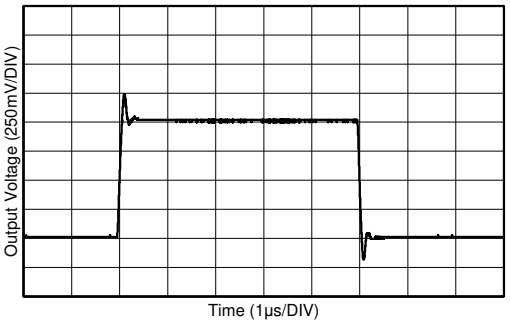
V_{DD} = V_{IO} = 3.7V　ゲインが 21dB のとき　R_L = ∞

図 6-5. PGA の入力換算ノイズと周波数との関係



V_{DD} = V_{IO} = 3.7V　抵抗性フィードバック・モード　R_L = 1kΩ
V_{IN} = 100mV　f_{IN} = 100kHz

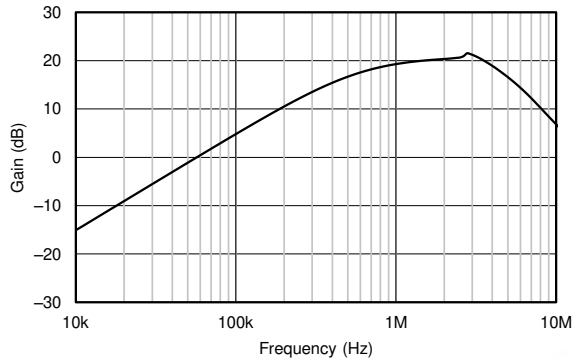
図 6-6. LNA の応答



V_{DD} = V_{IO} = 3.7V　ゲインが 21dB のとき　R_L = 100kΩ
V_{IN} = 100mV　f_{IN} = 100kHz

図 6-7. PGA の応答

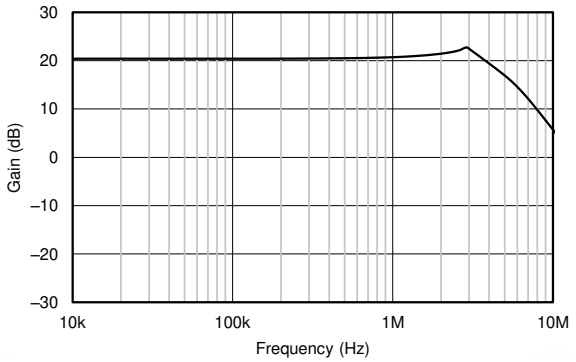
Copyright © 2023 Texas Instruments Incorporated



V_{DD} = V_{IO} = 3.7V　容量性フィードバック・モード　R_L = 100kΩ

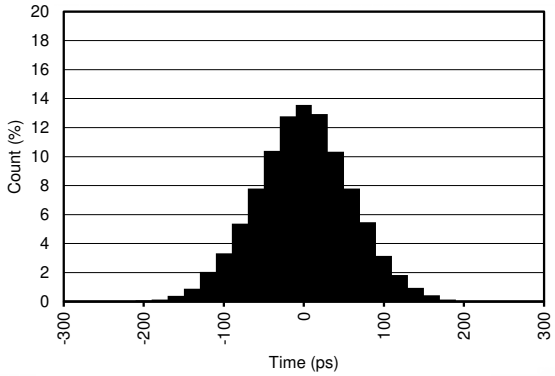
C_{IN} = 300pF

図 6-8. LNA のゲインと周波数との関係



V_{DD} = V_{IO} = 3.7V　ゲインが 21dB のとき　R_L = 100kΩ

図 6-9. PGA のゲインと周波数との関係

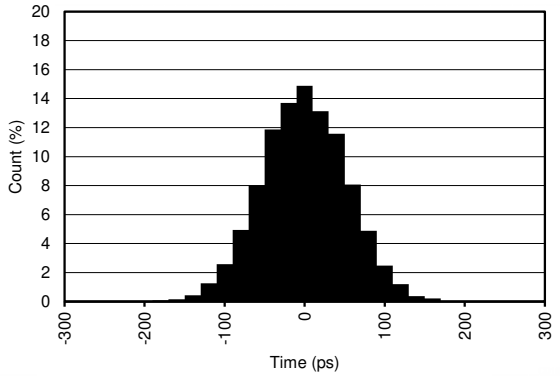


V_{DD} = V_{IO} = 5V　LNA の容量性帰還モード　PGA のゲインが 6dB のとき

V_{IN} = 100mV　f_{IN} = 1MHz

(図 7-1 を参照)　カウント ≧ 10000

図 6-10. RX ジッタのヒストグラム

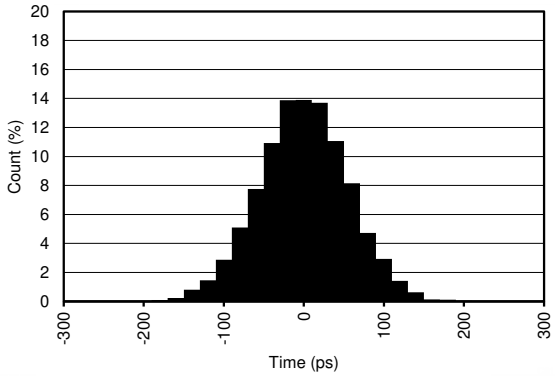


V_{DD} = V_{IO} = 3.7V　LNA の容量性帰還モード　PGA のゲインが 6dB のとき

V_{IN} = 100mV　f_{IN} = 1MHz

T_A = 25℃　(図 7-1 を参照)　カウント ≧ 10000

図 6-11. RX ジッタのヒストグラム

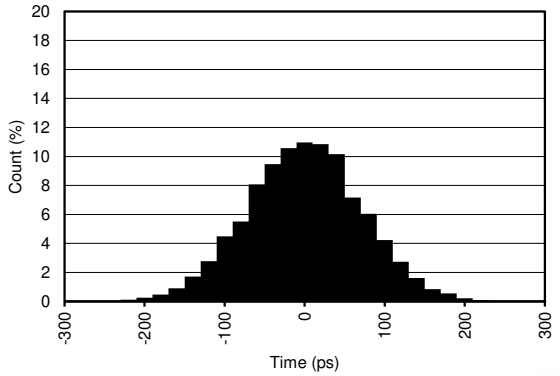


V_{DD} = V_{IO} = 3.7V　LNA の容量性帰還モード　PGA のゲインが 6dB のとき

V_{IN} = 100mV　f_{IN} = 1MHz

T_A = -40℃　(図 7-1 を参照)　カウント ≧ 10000

図 6-12. RX ジッタのヒストグラム



V_{DD} = V_{IO} = 3.7V　LNA の容量性帰還モード　PGA のゲインが 6dB のとき

V_{IN} = 100mV　f_{IN} = 1MHz

T_A = 125℃　(図 7-1 を参照)　カウント ≧ 10000

図 6-13. RX ジッタのヒストグラム

Copyright © 2023 Texas Instruments Incorporated

7 パラメータ測定情報

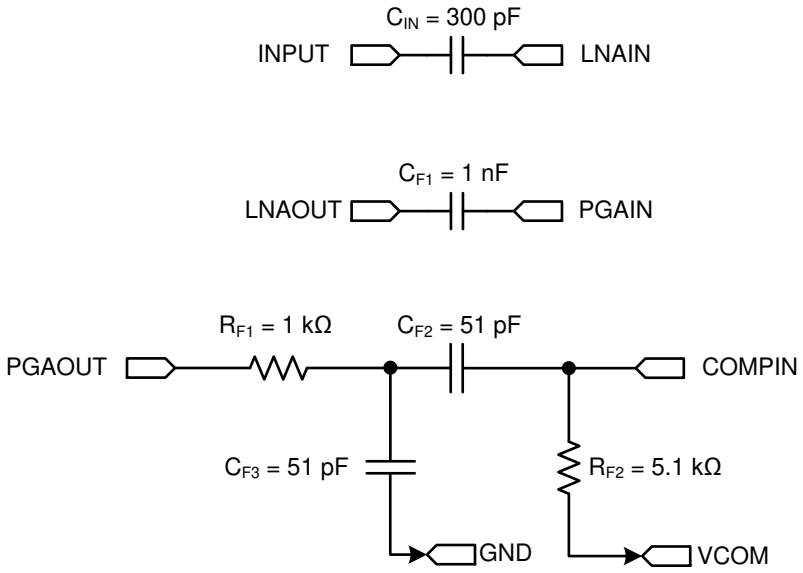


図 7-1. ジッタ測定用の外部回路

8 詳細説明

8.1 概要

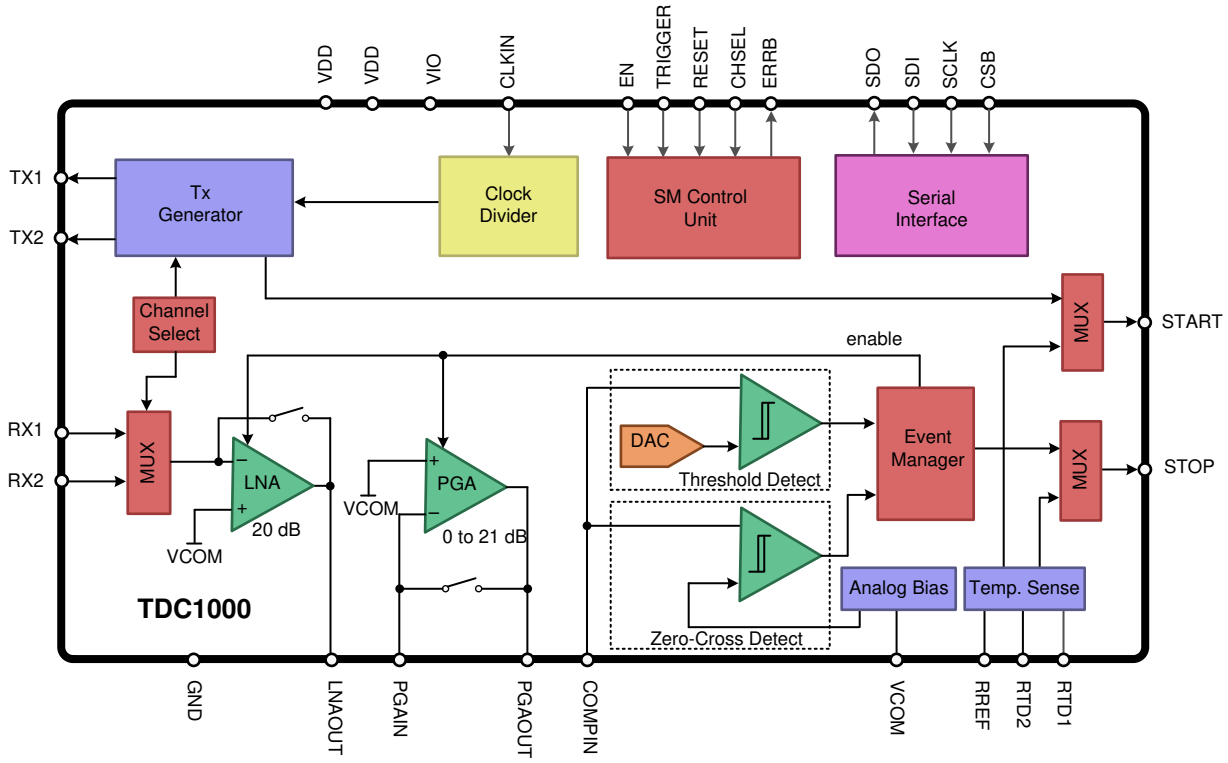
TDC1000 の主な機能ブロックは、送信 (TX) チャネルと受信 (RX) チャネルです。トランスミッタは、各種の超音波トランスデューサを駆動するための柔軟な設定をサポートしています。また、レシーバには構成可能ブロックがあり、各種のアプリケーションの信号コンディショニング用に幅広い設定を行えます。受信信号チェーンは、LNA (低ノイズ・アンプ)、PGA (プログラマブル・ゲイン・アンプ)、およびエコー認定と STOP パルス生成用の 2 つの自動ゼロクリア・コンパレータで構成されます。

TDC1000 には、モード 0、モード 1、モード 2 の 3 つの動作モードがあります。各モードは、流量 / 濃度測定、コンテナの液位測定、近接検出、長距離測定など、飛行時間 (TOF) の高精度測定が必要な様々なアプリケーションを対象としています。

測定サイクルは、デバイスの TRIGGER ピンのトリガ信号によって開始されます。トリガ信号がアサートされた後、START ピンに出力パルスが生成されます。この信号は、TOF 測定を開始するための時間基準として使用されます。トランスミッタは、STRAT パルスの立ち上がりエッジに同期してプログラム可能な TX パルスを生成し、超音波トランスデューサを駆動して超音波を生成し、音響媒体を通して放射します。レシーバは、媒体を通過してきた超音波を検出し、STOP 信号を生成します。超音波を直接受信するか、反射から受信するかは、システムの構成によって異なります。STOP 信号は、外部の時間 / デジタル・コンバータ (TDC) によって使用され、これは非常に正確なストップウォッチとして機能します。START パルスと STOP パルスの間隔に基づいて TOF を測定するには、システムに TDC を含める必要があります。中程度の精度 (ns の範囲) が必要な一部のアプリケーションでは、マイコンを使用して TOF 時間を測定できます。高い精度 (ps の範囲) が必要なアプリケーションでは、TDC7200 時間 / デジタル・コンバータを使用して TOF 時間を測定することをお勧めします。

各アプリケーションでは、シリアル・インターフェイス (SPI) を使用して、使用可能な 3 つの動作モードのいずれかに TDC1000 を構成する必要があります。さらに、以下のセクションで説明する各種のアプリケーション固有のパラメータに、デバイスをプログラムする必要があります。

8.2 機能ブロック図



Copyright © 2023 Texas Instruments Incorporated

8.3 機能説明

8.3.1 トランスミッタの信号パス

トランスミッタ (TX) のパスは、クロック・デバイダのブロックと、TX ジェネレータ・ブロックとで構成されます。クロック・デバイダを使用すると、TDC1000 の CLKIN ピンに接続されているクロック・ソースを、使用されるトランスデューサの共振周波数 (f_R) に分周できます。クロック・デバイダでは、2 のべき乗の分周係数を使用できます。クロック・デバイダの分周係数は、CONFIG_0 レジスタの TX_FREQ_DIV フィールドを使用してプログラムできます。

TX ジェネレータ・ブロックは、プログラム可能な数の TX パルスを使用してトランスデューサを駆動できます。これらのパルスの周波数は $f_{CLKIN}/(2^{TX_FREQ_DIV+1})$ として定義され、トランスデューサの f_R と一致している必要があります。パルス数は、CONFIG_0 レジスタの NUM_TX フィールドのプログラムにより設定されます。

たとえば、f_{CLKIN} = 8MHz、TX_FREQ_DIV = 2h (8 分周) なら、分周されたクロック周波数は 1MHz です。

プログラム可能なパルスの数に加えて、TX ジェネレータは、パルス位置 n で 180°のパルス・シフトを行う、または最後の TX パルスをダンピングする動作も選択できます。状況によっては、非常に短い TOF を測定するとき、ダンピングによってトランスデューサのリンギングが低減することがあります。これらの機能については、「送信動作」セクションで詳しく説明します。

8.3.2 レシーバ信号パス

RX 信号パスは、チャネル選択マルチプレクサと、それに続く LNA で構成されます。その後、必要に応じて LNA の出力を PGA に送信し、さらに増幅できます。最後に、信号は一連のコンパレータに供給され、プログラムされたスレッショルド・レベルに基づいて STOP ピンにパルスが生成されます。レシーバ・パスのブロック図を、図 8-1 に示します。

TDC1000 で得られる 20dB～41dB のゲインが不十分な場合は、COMPIN ピンの前にゲインを追加できます。同様に、受信した信号が強く、LNA や PGA のゲインが必要ない場合は、これらをバイパスして、トランスデューサの信号を COMPIN ピンに直接接続できます。

レシーバ・パスの各ステージの間で、トランスデューサの応答を中心とするバンドパス・フィルタを使用してノイズを低減できます。LNA、PGA、コンパレータの入力は、VCOM ピンの電位にバイアスすることに注意してください。COMPIN ピンに接続されるコンパレータは、エコーの認定と、エコー信号のゼロクロスに対応する STOP パルスの生成に使用されます。START パルスと STOP パルスを併せて使用し、媒体内のエコーの TOF を計算します。

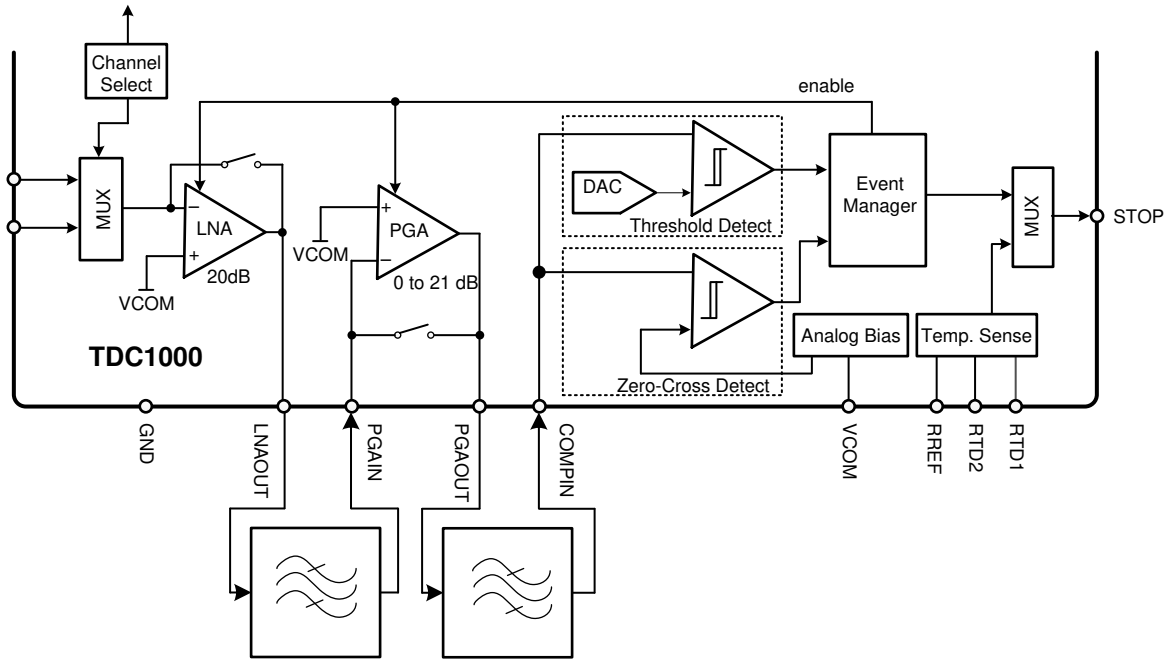


図 8-1. TDC1000 レシーバ・パス

8.3.3 低ノイズ・アンプ (LNA)

TDC1000 のフロント・エンドの LNA は、入力換算ノイズを制限し、生成される STOP パルスのタイミング精度を確保します。LNA は、外部入力コンデンサまたは抵抗を使用して 20dB の閉ループ・ゲインを実現するように設計された反転アンプです。LNA は、2 つのフィードバック構成に対してプログラムできます。バンドパス構成は、容量性フィードバック・モードと呼ばれ、入力コンデンサと組み合わせる必要があります。ローパス構成は、抵抗性フィードバック・モードと呼ばれ、入力抵抗と組み合わせる必要があります。入力部品の推奨値は、それぞれ 300pF と 900Ω です。

容量性フィードバック・モードでは、共振周波数が数 MHz の桁のトランスデューサに合わせて LAN を構成できます。この場合は、TOF_1 レジスタの LNA_FB ビットを 0 にクリアします。図 8-2 に示すように、外部コンデンサ C_{IN} は、トランスデューサと、対応する入力ピンとの間に配置する必要があります。これにより、C_{IN}/C_F の帯域内ゲインが得られます。ここで、C_F はオンチップの 30pF 帰還コンデンサです。C_{IN} = 300pF なら、LNA 回路の帯域内ゲインは次のようになります。

$$Gain_{in-band} = \frac{C_{IN}}{C_F} = \frac{300\ pF}{30\ pF} = 10 \quad (1)$$

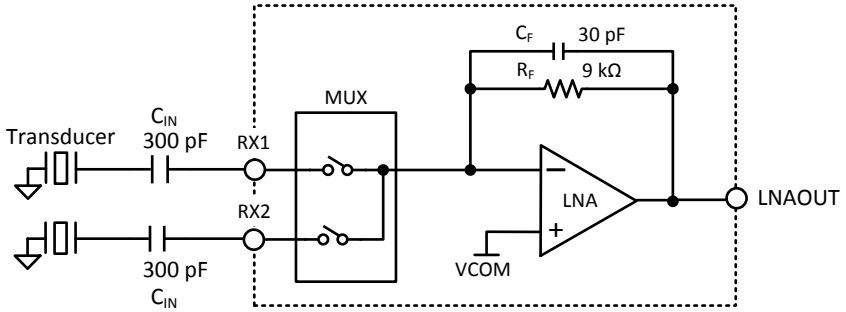


図 8-2. LNA の容量性帰還の構成

LNA の容量性帰還の構成には、バンドパス周波数応答があります。ハイパス・コーナー周波数は、内部帰還部品の R_F (9kΩ) と C_F (30pF) により設定され、約 590kHz です。帯域内ゲインはコンデンサの比率によって設定され、LNA の 50MHz のゲイン帯域幅積は、周波数応答のローパス・コーナーを設定します。たとえば、帯域内ゲインが 10 なら、590kHz～5MHz のバンドパス応答が得られます。

LNA は、数百 kHz の桁の共振周波数を持つトランスデューサについて、抵抗性帰還モードで構成できます。この場合は、TOF_1 レジスタの LNA_FB ビットを 1 にセットします。この構成では、内部帰還コンデンサ C_F が切断され (図 8-3 を参照)、LNA 回路の DC ゲインは内部帰還抵抗 R_F (9kΩ) と外付け抵抗 R_{IN} との比によって決定されます。R_{IN} = 900Ω なら、回路のゲインは 10 です。

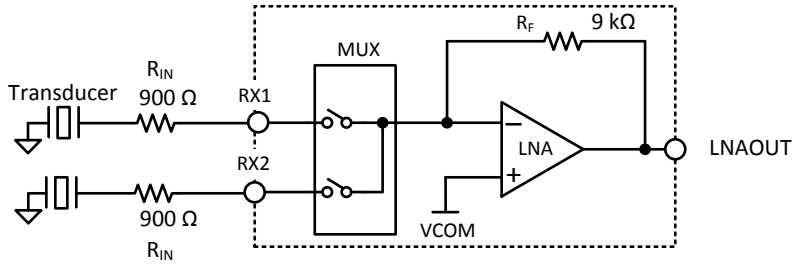


図 8-3. LNA の抵抗性帰還の構成

TOF_1 レジスタの LNA_CTRL ビットに 1 を書き込むと、LNA をバイパスしてディセーブルできます。

8.3.4 プログラマブル・ゲイン・アンプ (PGA)

図 8-4 に示す PGA は、入力抵抗 R_{IN} = 500Ω の反転アンプで、プログラム可能な帰還抵抗 R_{FB} により、3dB 刻みで 0dB～21dB のゲインを設定できます。これは、TOF_1 レジスタの PGA_GAIN フィールドをプログラムすることで行えま

Copyright © 2023 Texas Instruments Incorporated

す。PGA の帯域幅は、プログラムされたゲインに基づいてスケーリングされます。VCM への 100kΩ 負荷とグランドへの 10pF コンデンサを使用する PGA の標準帯域幅を 表 8-1 に示します。

表 8-1. PGA の標準的な帯域幅

PGA_GAIN (16 進)	ゲイン (dB)	帯域幅 (MHz)
0h	0	19.0
1h	3	16.8
2h	6	14.4
3h	9	12.3
4h	12	10.0
5h	15	8.2
6h	18	6.6
7h	21	5.0

TOF_1 レジスタの PGA_CTRL ビットに 1 を書き込むと、PGA をバイパスしてディセーブルできます。PGA の出力に、10pF より大きい容量の負荷を直接接続するのは避けてください。

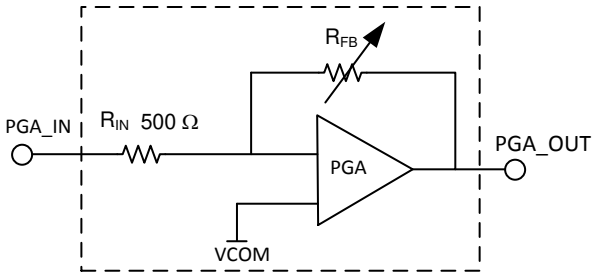


図 8-4. TDC1000 プログラマブル・ゲイン・アンプ

8.3.5 レシーバ・フィルタ

受信パスのノイズを最小限に抑え、タイミング精度を最大限に高めるため、RX パスに 2 つのフィルタを配置することをお勧めします。図 8-5 に示すように、1 つのフィルタを LNAOUT ピンと PGAIN ピンとの間、もう 1 つのフィルタを PGAOUT ピンと COMPIN ピンとの間に配置します。

帯域内ゲインが 10 なら、LNA の帯域幅は 5MHz です。ほとんどのアプリケーションでは、LNAOUT ピンと PGAIN ピンとの間のローパス・フィルタで十分です。

図 8-5 に示すように、2 番目のフィルタ段では、ローパス・フィルタ (R_{F1} と C_{F3}) のカスケードを使用し、その後に VCOM を基準とするハイパス・フィルタ (C_{F2} と R_{F2}) を使用できます。フィルタの設計は明快です。最初に R_{F1} と C_{F2} を選択できます。R_{F1} と C_{F2} で適切な値の組は、R_{F1} = 1kΩ±10%、C_{F2} = 50pF±10% です。目的の中心周波数が f_C で、フィルタ帯域幅が f_B なら、C_{F3} の値は次のように計算できます。

$$C_{F3} = \frac{1}{2\pi R_{F1}(f_C + f_B)} \quad (2)$$

R_{F2} と C_{F2} は、フィルタのハイパス・コーナーを決定します。エコー受信時間中にコンパレータ入力で DC バイアス・レベルを維持するため、R_{F2} は VCOM を基準とする必要があります。R_{F2} の値が R_{F1} より大きいときは、ハイパス・フィルタからローパス・フィルタに限定された負荷効果があり、コーナー周波数の精度が向上します。下の図に示す値を選択すると、ハイパス・コーナー周波数は約 600kHz、ローパス・コーナー周波数は約 3MHz になります。

さらに複雑なフィルタも使用できます。信号の振幅が小さすぎる場合は、外部ゲインを使用できます。フィルタのパスバンドがオクターブよりも広い場合は、リニア・グループ遅延を持つフィルタ設計を使用することをお勧めします。

Copyright © 2023 Texas Instruments Incorporated

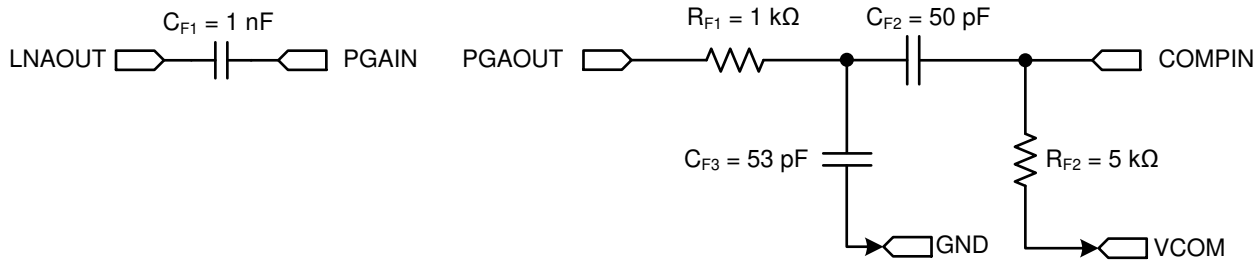


図 8-5. 1MHz 動作用のフィルタ

8.3.6 STOP パルス生成用のコンパレータ

TDC1000 の STOP パルス生成ブロックには、自動的にゼロクリアされる 2 つのコンパレータ (ゼロクロス検出とスレッショルド検出のコンパレータ)、1 つのスレッショルド設定用 DAC、1 つのイベント・マネージャが含まれています。

コンパレータの自動ゼロクリア期間は、すべての TOF 受信サイクルの開始時に発生します。この期間中、コンパレータの入力オフセットは内部の 2.5pF コンデンサに保存され、エコー処理フェーズ中に入力信号からオフセットが減算されます。自動ゼロクリアの期間は、CLOCK_RATE レジスタの AUTOZERO_PERIOD フィールドで構成されます。

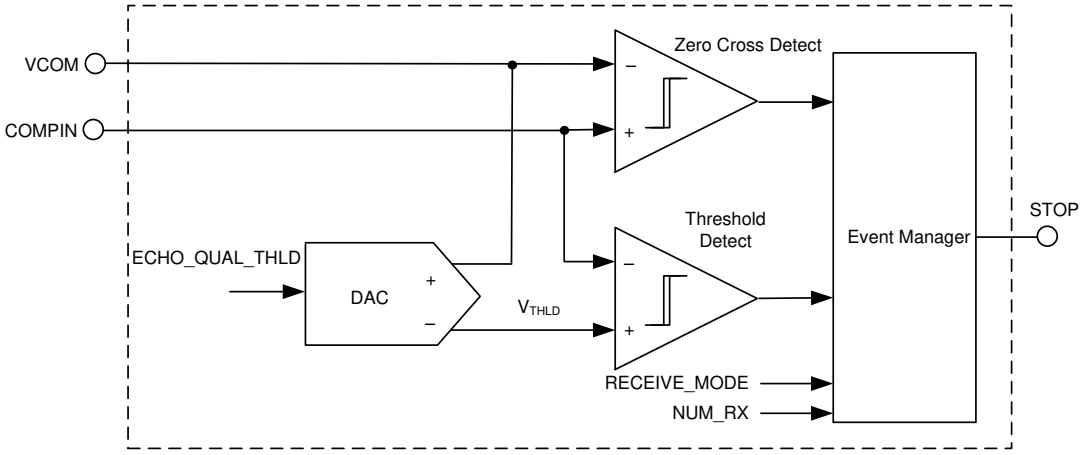


図 8-6. STOP パルスの生成回路

8.3.6.1 スレッショルド検出器と DAC

図 8-6 に示すスレッショルド検出コンパレータは、エコーの振幅を、DAC によって制御されるプログラム可能なスレッショルド・レベル (V_{THLD}) と比較します。DAC の電圧はレジスタ CONFIG_3 の ECHO_QUAL_THLD フィールドによって設定され、8 つのプログラム可能なスレッショルド・レベル V_{THLD} が使用可能です。一般的なレベルを、表 8-2 に示します。

表 8-2. エコー認定のスレッショルド・レベル

ECHO_QUAL_THLD	0h	1h	2h	3h	4h	5h	6h	7h
一般的な V_{THLD} (mV)	-35	-50	-75	-125	-220	-410	-775	-1500

8.3.6.2 ゼロクロス検出コンパレータ

ゼロクロス検出コンパレータは、COMPIN での増幅されたエコー信号を、リファレンス電圧 V_{COM} と比較します。図 8-7 に示すように、エコー信号の振幅が V_{COM} を上回ると、コンパレータは Low から High に遷移します。エコーの振幅が V_{COM} - V_{HYST} を下回ると、コンパレータは High から Low に遷移します。V_{COM} から負の側に 10mV のヒステリシスが組み込まれているため、エコー信号の立ち上がりエッジに関連するゼロクロス時間のインスタンスが正確なことと、コンパレータの出力がノイズの影響を受けないことが保証されます。

Copyright © 2023 Texas Instruments Incorporated

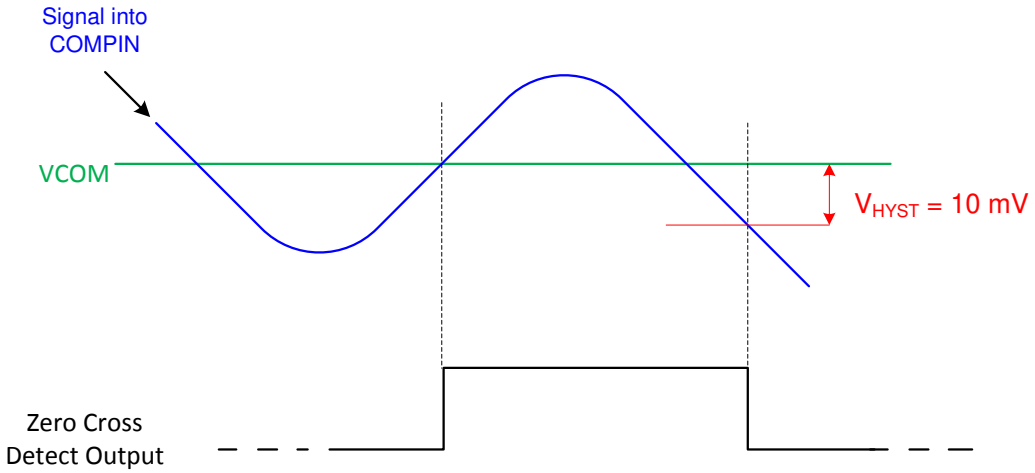


図 8-7. ゼロクロス検出器の出力信号

スレッショルド検出コンパレータでの決定に応じて、ゼロクロス検出コンパレータの出力がイベント・マネージャに渡されます。

8.3.6.3 イベント・マネージャ

イベント・マネージャは、TDC1000 の STOP パルス生成回路にあるデジタル・ステート・マシンです。イベント・マネージャは、STOP ピンで生成すべき STOP パルスの最大数と、STOP パルス生成用の受信モードを制御します。STOP パルスの数は、CONFIG_1 レジスタの NUM_RX フィールドで設定します。受信モードは、CONFIG_4 レジスタの RECEIVE_MODE ビットにより選択されます。TDC1000 の受信モードの詳細については、「シングル・エコー受信モード」および「マルチ・エコー受信モード」を参照してください。

NUM_RX = 2h、RECEIVE_MODE = 0 の例を、図 8-8 に示します。エコー信号の振幅が V_{THLD} を超えると、スレッショルド検出コンパレータは、次のゼロクロス・イベントを有効として認定するようイベント・マネージャに通知します。ゼロクロス検出コンパレータによって認定されたゼロクロスが検出されると、イベント・マネージャは、NUM_RX でプログラムされた受信イベントの数に達するまで、パルスを STOP ピンに渡します。

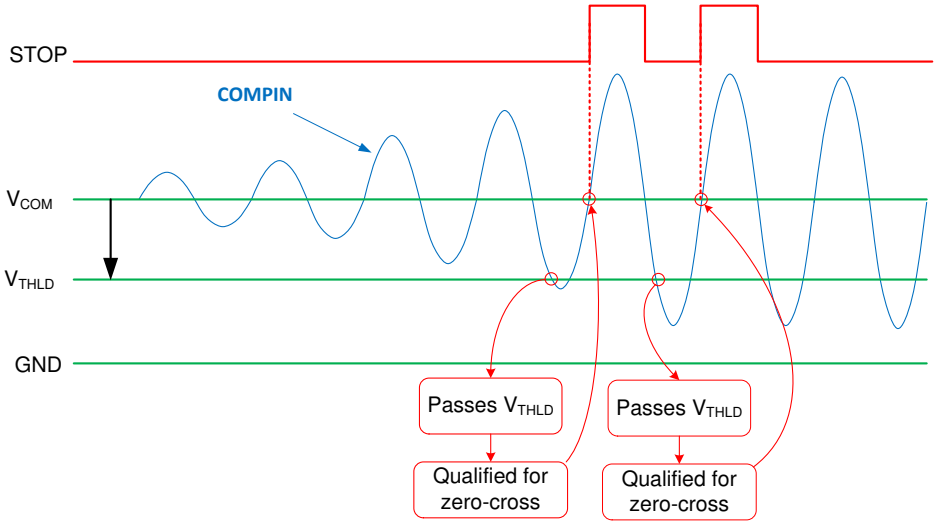


図 8-8. 信号認定、ゼロクロス検出、および STOP パルスの生成

8.3.7 同相バッファ (VCOM)

内部の同相バッファの出力は、VCOM ピンに存在します。このピンは、低リークの 10nF コンデンサを使用してグランドにバイパスします。20µA を超える負荷をかけないようにします。同相バッファは、CONFIG_2 レジスタの VCOM_SEL ビットを使用してディセーブルできます。ディセーブルのとき、VCOM ピンに外部リファレンス電圧を印加する必要があります。

TOF 測定のとき、同相リファレンス電圧をゼロの初期条件から開始するなら、セトリングに約 16µs が必要です。より大きなコンデンサを使用すると、内部同相リファレンス電圧のセトリング・タイムが長くなります。より大きな VCOM コンデンサの影響については、「同相リファレンス電圧のセトリング・タイム」セクションでさらに詳しく説明します。

8.3.8 温度センサ

流量、液位、濃度を正確に測定するには、媒体内の音速に対する温度の影響を補償する必要があります。TDC1000 には 2 つの温度センサ接続があり、図 8-9 に示すように、RTD を使用して最大 2 つの場所を測定できます。

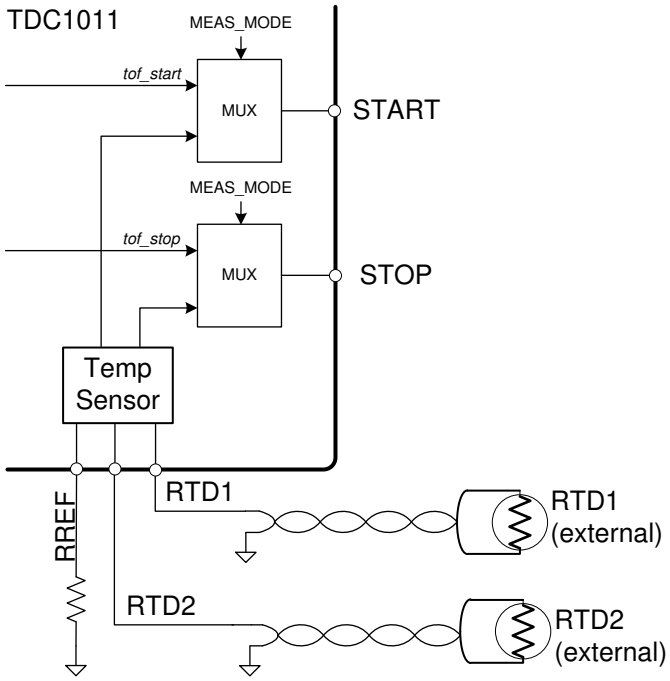


図 8-9. 温度センサの測定

温度センサ・ブロックは、PT1000 または PT500 センサをサポートしています。使用する RTD のタイプは、CONFIG_3 レジスタの TEMP_RTD_SEL ビットで選択する必要があります。このシステムには、温度に対して安定した外部基準抵抗 (R_{REF}) が必要です。RTD タイプが PT500 なら、R_{REF} は 500Ω にします。RTD タイプが PT1000 なら、R_{REF} は 1kΩ にします。基準抵抗は、低い温度係数を持つか、温度シフト用に較正する必要があります。

温度測定のロジック・タイミングは、CONFIG_3 レジスタの TEMP_CLK_DIV ビットによって制御されます。図 8-10 に示すように、外部クロックは 8 分周、または CONFIG_0 レジスタの TX_FREQ_DIV フィールドの構成が示す値で分周されます。温度測定ブロックは、1MHz 以下の周波数で動作させることをお勧めします。

Copyright © 2023 Texas Instruments Incorporated

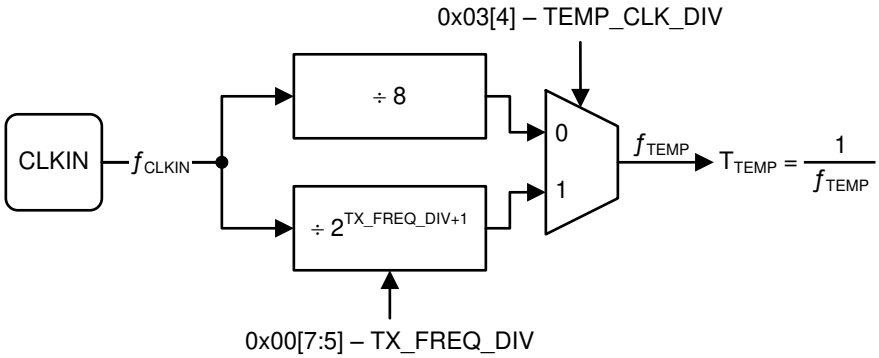


図 8-10. 温度測定のタイミング・ソース

8.3.8.1 複数の RTD による温度測定

この温度測定モードは、CONFIG_2 レジスタの MEAS_MODE ビットを 1 に設定することで選択されます。トリガ・パルスを送信すると、温度測定が開始されます。温度測定の完了後に、TDC1000 は SLEEP モードに戻ります。TOF 測定モードに戻るには、MEAS_MODE ビットを 0 にリセットします。

温度センサの測定は、外部 ADC なしで実行できます。温度センサ・ブロックは、リファレンスの抵抗 R_{REF} と最大 2 つの RTD を、一連の START および STOP パルスに変換することで動作します。パルス間のインターバルは、測定された抵抗値、結果的に温度に比例します。図 8-11 に示すように、TDC1000 はトリガ・イベントごとに 3 つの測定を実行し、START ピンと STOP ピンに対応するパルスを生成します。

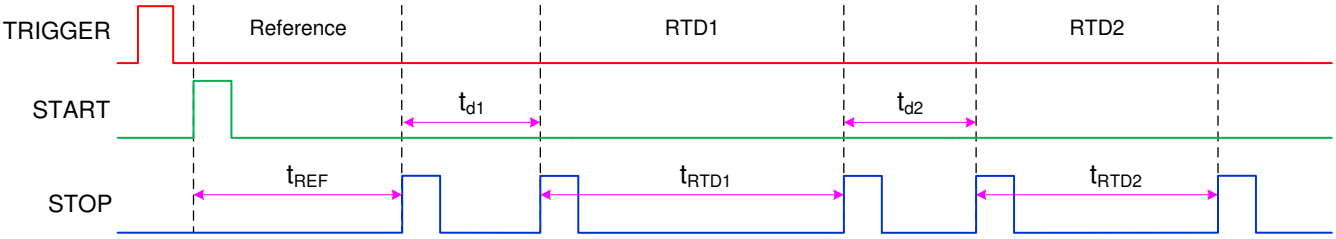


図 8-11. 温度測定の出力タイミング

RTD1 および RTD2 の抵抗は、図 8-11 の時間インターバルから、次のように計算できます。

$$R_{RTDx} = R_{REF} \times \frac{t_{REF}}{t_{RTDx}} \quad (3)$$

基準抵抗が 1kΩ なら、t_{REF} のインターバルは約 200µs です。以後のインターバル t_{RTD1} および t_{RTD2} は、RTD の抵抗値に依存します。測定間の時間遅延 t_{d1} および t_{d2} は、次のように概算できます。

$$t_{d1} = (51 \times T_{TEMP}) + (t_{RTD1} \times 0.55) \quad (4)$$

$$t_{d2} = (51 \times T_{TEMP}) + (t_{RTD2} \times 0.55) \quad (5)$$

たとえば、2 つの PT1000 センサが 0℃であるなら、抵抗値は約 1kΩ で、この例の基準抵抗と同じです。外部クロックが 8MHz で、TEMP_CLK_DIV ビットが示すデフォルトの温度クロック分周比が 8 なら、START パルスと最後の STOP パルスとの間の合計測定時間は約 922µs です。

Copyright © 2023 Texas Instruments Incorporated

8.3.8.2 単一の RTD による温度測定

温度センシング・ブロックは、CONFIG_3 レジスタの TEMP_MODE ビットを 1 にセットすることで、単一の RTD を測定するよう構成できます。温度測定が PT1000 モード (TEMP_RTD_SEL = 0) で実行される場合、最初のインターバルは R_{REF} に対応し、2 番目のインターバルは R_{REF} の冗長測定なので無視します。3 番目のインターバルは RTD1 に対応します。この動作を、図 8-12 に示します。

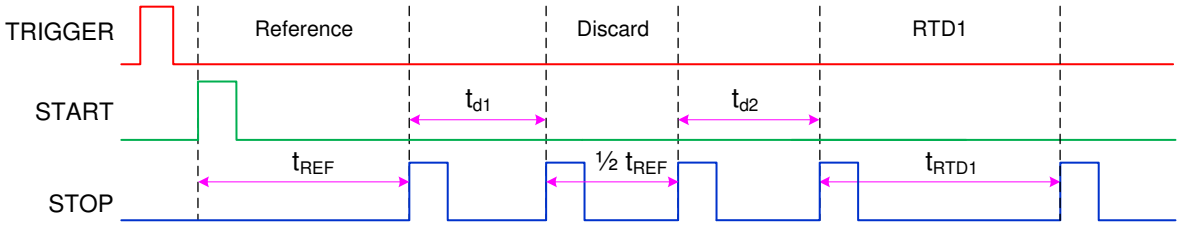


図 8-12. 単一の PT1000 による温度測定

RTD1 の抵抗を計算するには、式 3 を使用します。式 4 と式 5 を使用して、測定間の遅延時間を概算できます。ただし、この場合には t_{d1} は 1/2 t_{REF} の関数で、t_{d2} は t_{RTD1} の関数です。

温度測定が PT500 モード (TEMP_RTD_SEL = 1) で実行される場合、最初のインターバルは R_{REF} の冗長測定なので無視します。2 番目のインターバルは R_{REF} に、3 番目のインターバルは RTD1 に対応します。この動作を、図 8-13 に示します。

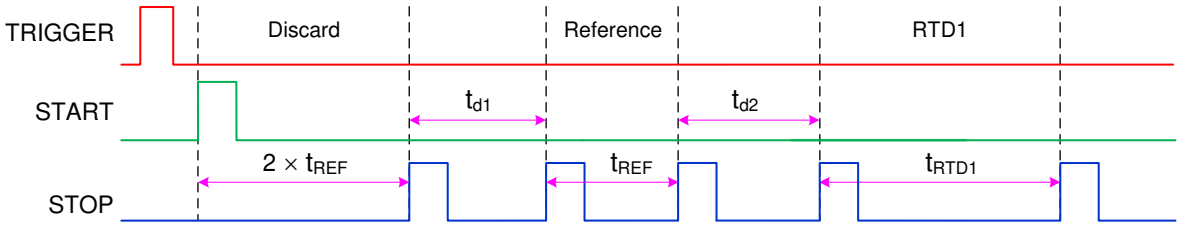


図 8-13. 単一の PT500 による温度測定

RTD1 の抵抗を計算するには、式 3 を使用します。式 4 と式 5 を使用して、測定間の遅延時間を概算できます。ただし、この場合には t_{d1} は t_{REF} の関数で、t_{d2} は t_{RTD1} の関数です。

8.4 デバイスの機能モード

8.4.1 TOF 測定モード

TOF 測定モードは、CONFIG_2 レジスタの MEAS_MODE ビットを 0 に設定することで選択されます。TOF 測定モードのタイプは、CONFIG_2 レジスタの TOF_MEAS_MODE フィールドで選択できます。使用可能な TOF 測定モードと、それぞれに対応するチャネル割り当てを、表 8-3 に示します。

表 8-3. TOF 測定モード

TOF_MEAS_MODE		CH_SEL		EXT_CHSEL	アクティブな TX チャネル	アクティブな RX チャネル
モード 0	00	チャネル 1	0	0	TX1	RX2
		チャネル 2	1	0	TX2	RX1
モード 1	01	チャネル 1	0	0	TX1	RX1
		チャネル 2	1	0	TX2	RX2
モード 2	10	チャネル 1	0	0	ステート・マシンと CH_SWP ビットに基づく	
		チャネル 2	1	0	ステート・マシンと CH_SWP ビットに基づく	
予約済み	11	予約済み				

Copyright © 2023 Texas Instruments Incorporated

8.4.1.1 モード 0

モード 0 は液位と液体の識別の測定アプリケーションを想定したものです。TDC1000 は、各トランスデューサを相補的な TX および RX チャネルに関連付けます。CONFIG_2 レジスタで CH_SEL = 0 のとき、送信 / 受信ペア「TX1/RX2」が、測定用のトランスミッタとレシーバ両方の役割を担います。CH_SEL = 1 のとき、送信 / 受信ペア「TX2/RX1」が、測定用のトランスミッタとレシーバ両方の役割を担います。

TDC1000 は、トリガ信号を受信した後に単一の TOF 測定を実行し、測定が完了すると SLEEP モードに戻ります。

8.4.1.2 モード 1

モード 1 では、TDC1000 は各トランスデューサを単一の TX および RX チャネルに関連付けます。CH_SEL = 0 のとき、送信 / 受信ペア「TX1/RX1」が、測定用のトランスミッタとレシーバ両方の役割を担います。CH_SEL = 1 のとき、送信 / 受信ペア「TX2/RX2」が、測定用のトランスミッタとレシーバ両方の役割を担います。

TDC1000 は、単一の TOF 測定 (単方向) を実行し、測定が完了すると SLEEP モードに戻ります。

8.4.1.3 モード 2

モード 2 は、遷移時間の水流量測定アプリケーション用です (「水流量測定」を参照)。このモードでは、チャネルの定義はモード 1 と同じで、チャネル 1 =「TX1/RX1」、チャネル 2 =「TX2/RX2」です。TDC1000 は 1 つの TOF 測定を実行し、READY 状態に移行して次のトリガ信号を待ちます。

モード 2 は、平均化サイクルと自動チャネル交換をサポートしています。平均化モードは、NUM_AVG > 0 のときアクティブになり、ストップウォッチまたは MCU で複数の TOF 測定サイクルの平均化を実行できます。このモードで、デバイスは平均化カウントに達するまで、トリガ・パルスごとに 1 つのチャネル (方向) で TOF 測定を実行します。また、CH_SWP = 1 のとき、デバイスは自動的にチャネルを切り替え、平均化カウントに達するまで、トリガ・パルスごとに異なるチャネル (方向) で TOF 測定を実行します。

平均化の回数は、CONFIG_1 レジスタの NUM_AVG フィールドで制御されます。チャネルの交換は、CONFIG_2 レジスタの CH_SWP ビットで制御されます。自動チャネル交換を使用するには、CONFIG_2 レジスタの EXT_CHSEL ビットを 0 にする必要があります。EXT_CHSEL が 1 の場合、アクティブ・チャネルの選択は CHSEL ピンにより手動で制御されます。

注

エコー測定が平均化モードでタイムアウトした場合 (エラー・フラグまたは ERRB ピンで示されます)、ステート・マシンをリセットし、エラー・フラグをクリアする必要があります。ERROR_FLAGS レジスタのビット [1] に 1 を書き込むとステート・マシンをクリアでき、ERROR_FLAGS レジスタのビット [0] に 1 を書き込むとエラー・フラグをクリアできます。これらの手順を完了してから、平均化測定を再開します。

8.4.2 ステート・マシン

TDC1000 のステート・マシンは、各種測定モードの動作を管理します (図 8-14 を参照)。パワーオン時にステート・マシンはリセットされ、ほとんどのブロックがディセーブルされます。パワーオン・シーケンスの完了後、EN ピンが Low なら SLEEP モード、High なら READY モードになります。SLEEP または READY 状態で、TDC1000 は SPI コマンドを受信してレジスタを設定し、デバイスを測定モード用に構成できます。

注

SPI ブロックは常にアクティブですが、デバイスがアクティブな間に構成を変更することはお勧めしません。構成は、デバイスが SLEEP 状態または READY 状態のときに変更してください。

EN ピンが High のときトリガ信号を受信すると、ステート・マシンは構成済み測定を開始します。デバイスがモード 0 またはモード 1 に構成されている場合、測定が完了するとステート・マシンは SLEEP 状態に戻ります。デバイスがモード 2 に構成されている場合、ステート・マシンは READY 状態に戻り、次のトリガまで持ってから、次の測定に進みます。

RESET ピンにロジック High を印加するか、EN ピンにロジック Low を印加することで、強制的に測定を終了できます。

Copyright © 2023 Texas Instruments Incorporated

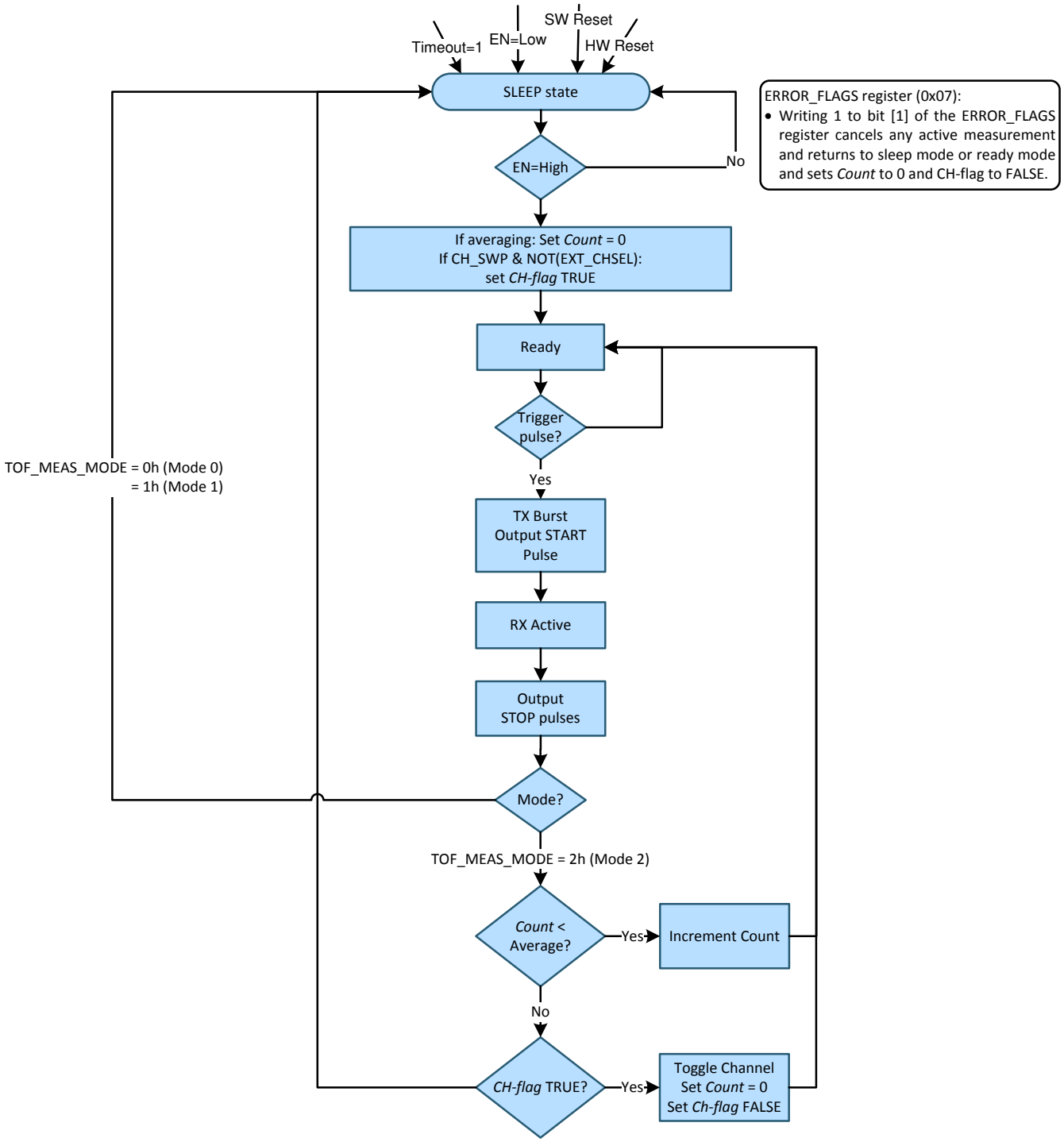


図 8-14. TDC1000 のステート・マシンの概略図

Copyright © 2023 Texas Instruments Incorporated

8.4.3 送信動作

ダンピング機能には無効な組み合わせが 2 つあり、予期しない動作を引き起こす可能性があります。最初に、前のセクションで説明した 180°のパルス・シフトとダンピングを組み合わせてはいけません。第 2 に、TX パルスの数が 31 に設定されているときは、ダンピングをイネーブルにしないでください。

8.4.3.1 送信パルスのカウント

超音波トランスデューサを駆動するために TDC1000 で生成される TX パルスの数は、CONFIG_0 レジスタの NUM_TX フィールドを使用してプログラム可能です。

8.4.3.2 TX の 180°パルス・シフト

図 8-15 に示すように、トランスミッタ・ブロックは TX 信号の特定位置に 180°シフトを追加できます。パルス・シフトの位置は、CONFIG_4 レジスタの TX_PH_SHIFT_POS フィールドによって設定され、特定の信号パターンを生成できます。

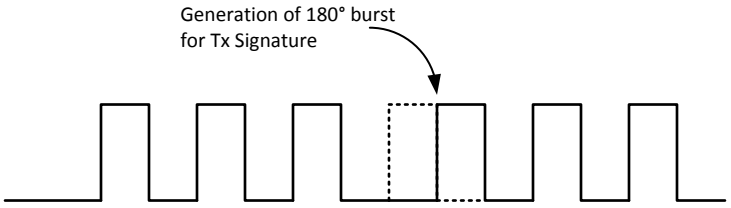


図 8-15. トランスミッタのパルス・シグネチャ、180°バースト

図 8-16 に示すように、TX の 180°パルス・シフトをイネーブルすると、送信されるパルスの数が 1 だけ減少します。

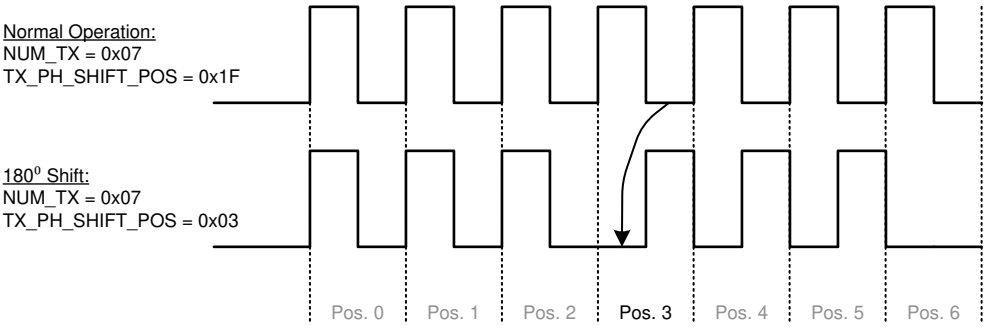


図 8-16. トランスミッタのパルス・シグネチャ

場合によっては、180°パルス・シフトがトランスデューサのターンオフ時間の短縮に役立ち、結果として送信のリンギングが低減することがあります。

TX_PH_SHIFT_POS を位置 31 に設定すると、180°パルス・シフトはディセーブルされます。180°パルス・シフトを位置 0 または 1 に設定することはお勧めしません。

8.4.3.3 トランスミッタのダンピング

トランスミッタのダンピング機能により、トランスデューサの信号生成をより的確に制御できます。ダンピングにより、最後の TX パルスの期間が延長され、リンギングの低減とトランスデューサのターンオフ時間の短縮に役立ちます (図 8-17 および図 8-18 を参照)。トランスデューサのターンオフ時間が短くなるため、測定精度を向上できます。ダンピングは、CONFIG_2 レジスタの DAMPING ビットにより制御されます。

Copyright © 2023 Texas Instruments Incorporated

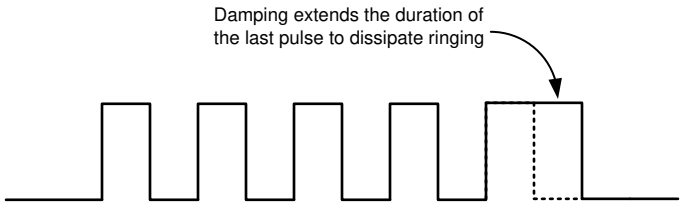


図 8-17. トランスミッタのダンピング (5 つの Tx パルスとダンピング・パルス)

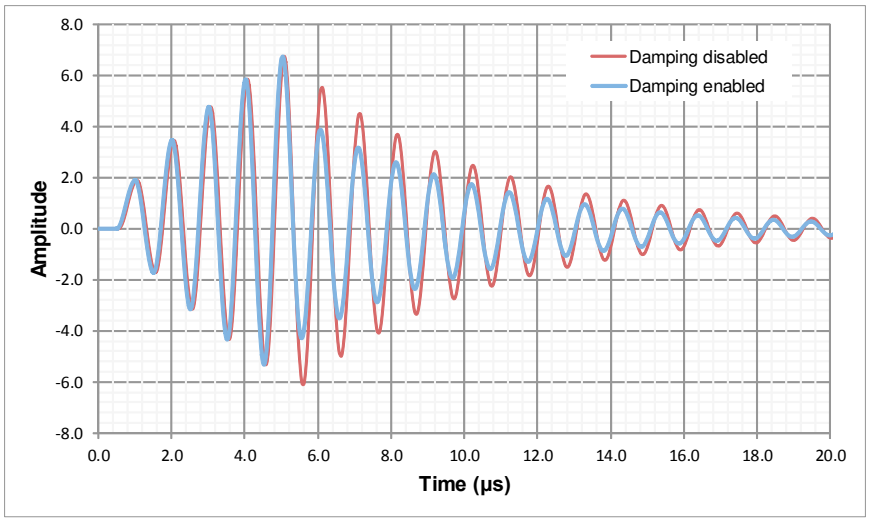


図 8-18. トランスミッタのエコーのダンピング

8.4.4 RECEIVE 動作

8.4.4.1 シングル・エコー受信モード

シングル・エコー・モードは、濃度測定と流量測定のアプリケーションに適しています。このデバイスは、CONFIG_4 レジスタの RECEIVE_MODE ビットを 0 に設定することで、シングル・エコー・モードに構成できます。シングル・エコー・モードでは、デバイスはスレッショルド・コンパレータによって認定されるすべてのゼロクロスについて、CONFIG_1 レジスタの NUM_RX フィールドで設定されている、予測される STOP イベントの数まで、STOP パルスを生成します。

スレッショルド・コンパレータは、プログラムされたスレッショルド電圧より小さい RX 振幅が検出された後で、次のゼロクロスを認定します。ゼロクロス検出器は、図 8-19 に示すように、V_{COM} レベルをまたぐ受信信号の立ち上がりエッジに対応する出力パルスを供給します。スレッショルド電圧は、CONFIG_3 レジスタの ECHO_QUAL_THDL フィールドで設定できます。

Copyright © 2023 Texas Instruments Incorporated

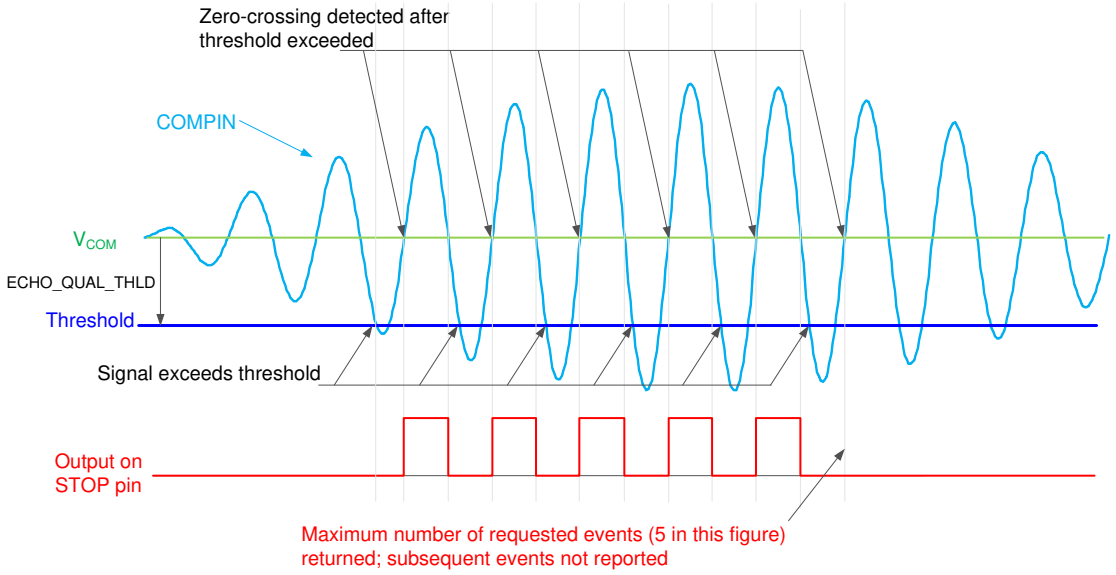


図 8-19. シングル・エコー受信モード (5 つの STOP イベント)

NUM_RX にプログラムされた予測パルス数と同じ数のパルスが受信されない、または TOF 動作がタイムアウトした場合、TDC1000 は ERROR_FLAGS レジスタにエラー状態を示し、ERRB ピンを Low に設定します。

8.4.4.2 マルチ・エコー受信モード

マルチ・エコー・モードは、レベル・センシング・アプリケーションや、複数のエコー (バースト) を受信する距離 / 変位測定で使用することを目的としています。この条件では、受信した各エコー・グループは STOP ピンで単一のパルスとして処理されます。CONFIG_1 レジスタの NUM_RX フィールドの値に基づいて、最大 7 つの STOP パルスを生成できます。マルチ・エコー・モードは、CONFIG_4 レジスタで RECEIVE_MODE ビットを 1 にセットするとイネーブルできます。複数のエコー STOP パルスが生成される状態を、図 8-20 に示します。

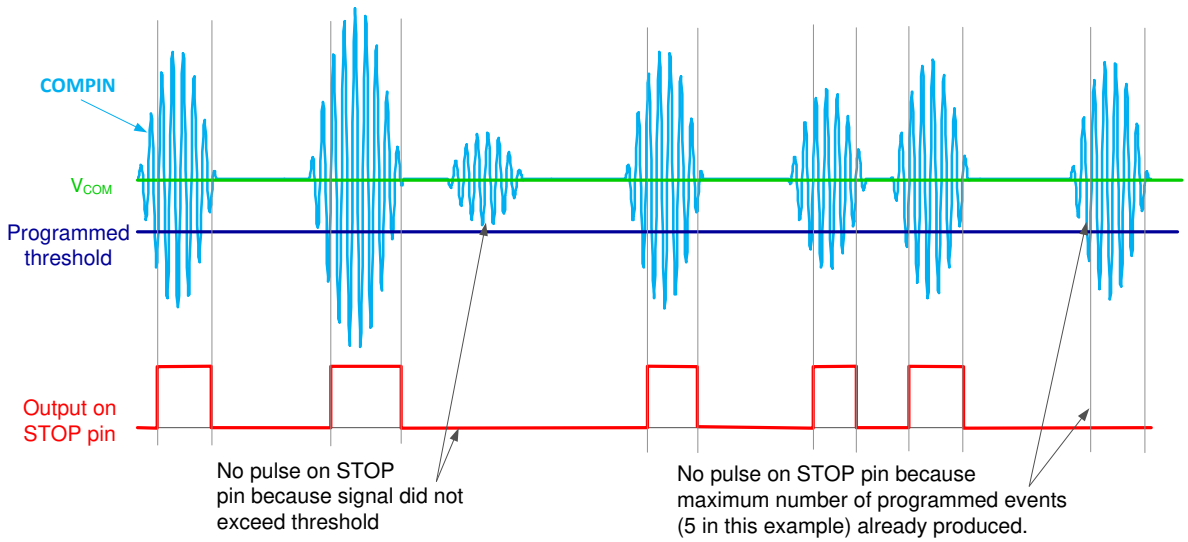


図 8-20. マルチ・エコー受信モード (5 つの STOP イベント)

STOP パルスの立ち上がりエッジは、ゼロクロス・イベントによって生成されます。シングル・エコー受信モードと同様に、スレッショルド・コンパレータは、プログラムされたスレッショルド電圧よりも小さい RX 振幅が検出された後で、次のゼロクロスを認定します。RX 振幅がスレッショルド電圧よりも小さい状態が終了してから、STOP パルスがゼロクロスまで延長されます (図 8-21 を参照)。

Copyright © 2023 Texas Instruments Incorporated

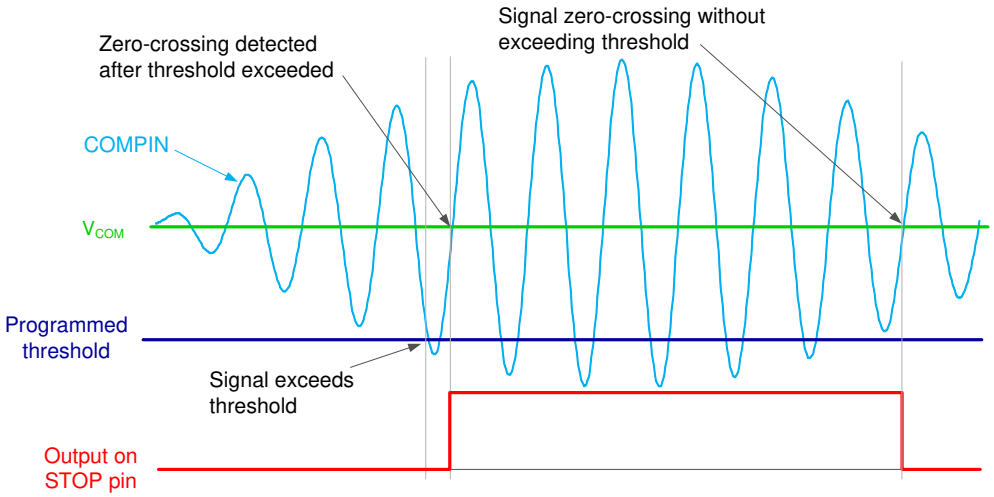


図 8-21. マルチ・エコー受信モード (拡大)

NUM_RX にプログラムされた予測パルス数と同じ数のパルスが受信されない、または TOF 動作がタイムアウトした場合、TDC1000 は ERROR_FLAGS レジスタにエラー状態を示し、ERRB ピンを Low に設定します。

8.4.5 タイミング

8.4.5.1 タイミング制御と周波数スケーリング (CLKIN)

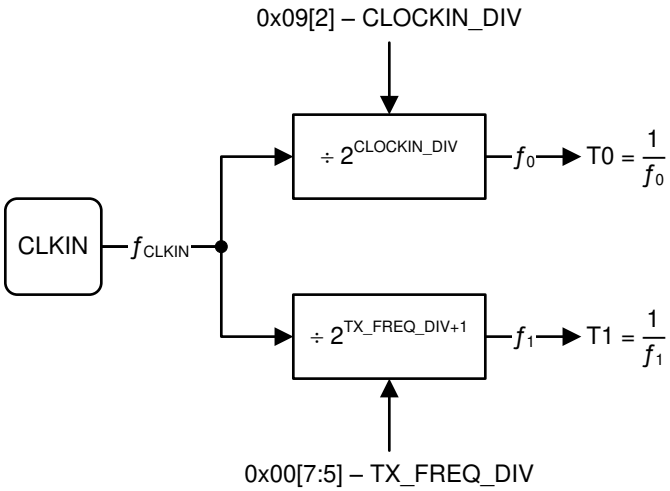


図 8-22. 外部クロック分周ツリー

すべての送信および受信機能のシーケンスは、CLKIN ピンに印加される外部クロックと同期します。外部クロックは分周されて 2 つの内部クロックを生成し、これらの周期は図 8-22 に T0 および T1 と記載されています。T0 の生成に使用される分周係数は、CLOCK_RATE レジスタの CLOCKIN_DIV ビットで制御されます。T1 の生成に使用される分周係数は、CONFIG_0 レジスタの TX_FREQ_DIV ビットで制御されます。

SPI ブロックは SCLK ピンに印加されたクロックと同期し、ブロックは CLKIN に印加されたクロックとは独立しています。SPI ブロックの詳細な説明については、「シリアル・ペリフェラル・インターフェイス (SPI)」セクションを参照してください。

8.4.5.2 TX/RX 測定のシーケンスとタイミング

TDC1000 は、TX および RX 機能を自動的にシーケンス化します。TRIGGER ピンでパルス・エッジを受信してから、TDC1000 は CLKIN 信号に再同期し、TX バーストを送信します。送信バースト中、RX パスは代替チャネルに設定され、結合ノイズを最小限に抑えます。

Copyright © 2023 Texas Instruments Incorporated

再同期中に、トリガ・エッジと START エッジが外部クロックの負のエッジと同期されます。トリガと START との間の時間は、受信したトリガ・パルスと外部クロックとの間の位相に応じて、3 つの T0 期間に 2 つまたは 3 つの T1 期間を加えた時間に等しくなります。たとえば、f_{CLKIN} = 8MHz、TX_FREQ_DIV = 0h2 (8 分周) なら、期間 T0 は 125ns、期間 T1 は 1µs で、その結果、受信したトリガ信号と生成される START パルスとの間に 2.375µs または 3.375µs の時間が生じます。

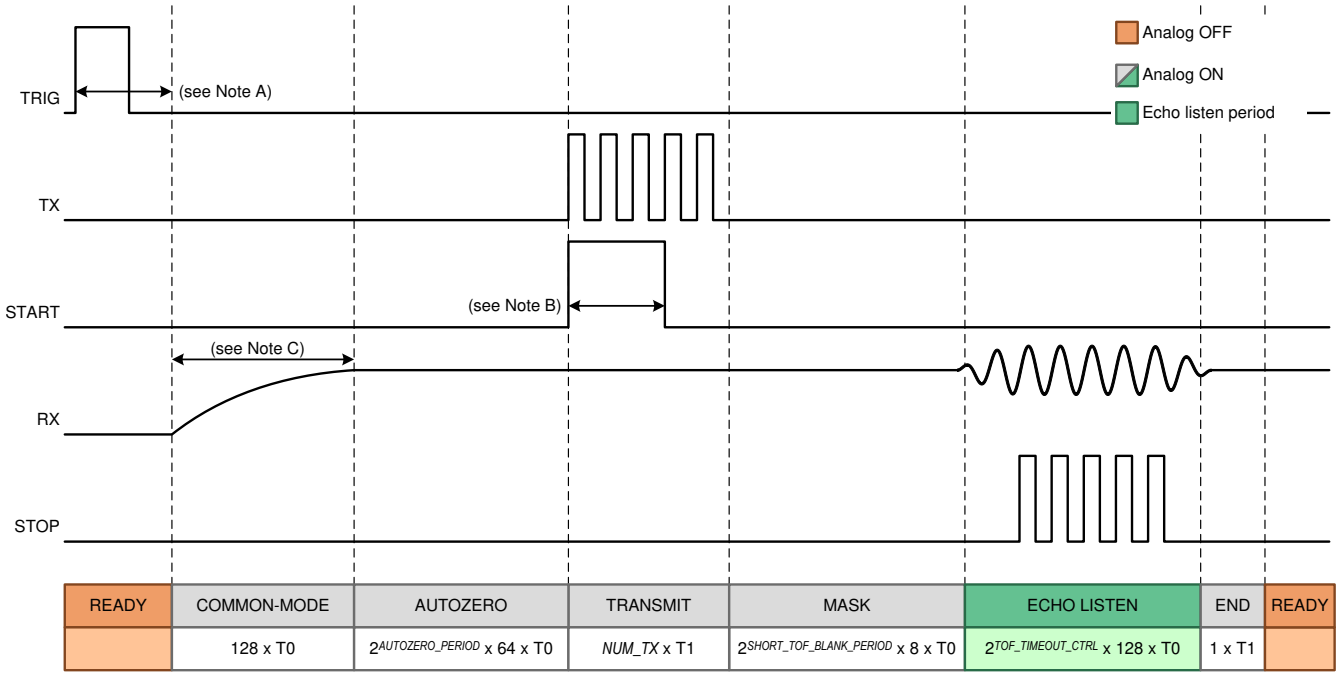
トリガ・エッジの極性は、デフォルトで立ち上がりエッジに設定されていますが、CONFIG4 レジスタの TRIG_EDGE_POLARITY ビットを 1 に設定することで、トリガ・エッジを立ち下がりエッジに変更できます。

デバイスのリセット後、システムは決めらせた時間だけ待機してから、次のトリガ信号を送信する必要があります。リセットからトリガまでの標準待機時間は、3 × T1 + (50ns) です。

8.4.6 TOF (飛行時間) 制御

TOF 測定時における TX/RX シーケンスの可能な構成には、短い TOF 測定、標準 TOF 測定、パワー・ブランキングを使用する標準 TOF 測定 の 3 つのケースがあります。これらのケースは全体として、シーケンスの順序、省電力、エコーのリスニング・ウィンドウが異なります。各ケースの動作については、以下のセクションで説明します。

8.4.6.1 短い TOF 測定



A. クロック・アライメント (「TX/RX 測定のシーケンスとタイミング」を参照)

B. NUM_TX < 3 なら、START パルスの幅は NUM_TX × T1 と同じです。NUM_TX ≧ 3 なら、START パルスの幅は 3 × T1 と同じです。

C. 同相セトリング・タイム。

図 8-23. 短い TOF 測定

短い TOF 測定では、図 8-23 に示すように、TX バーストの前に RX パスがアクティブになります。TX バーストの前と途中に、入力 MUX は自動的に代替受信チャネルに切り替わります。入力を交換すると、TX バーストが RX パスで増幅されることを防止できます。TX バーストの後で、TIMEOUT レジスタの SHORT_TOF_BLANK_PERIOD フィールドで決定されるマスク期間だけ、入力 MUX は代替チャネルに切り替わったまま維持されます。RX パスをマスクすることで、RX パス内のトランスデューサの残留 TX リンギングが増幅される問題を回避できます。

短い TOF は、電源オン時に選択されるデフォルトの測定シーケンスです。短い TOF 測定は、TIMING_REG[9:0] フィールドの値が 30 未満、または FORCE_SHORT_TOF ビットが 1 にセットされているときに選択されます。

Copyright © 2023 Texas Instruments Incorporated

TIMING_REG[9:0] は 10 ビット幅のフィールドで、最上位 2 ビットが TOF_1 レジスタに、最下位 8 ビットが TOF_0 レジスタに配置されています。FORCE_SHORT_TOF ビットは TIMEOUT レジスタにあります。

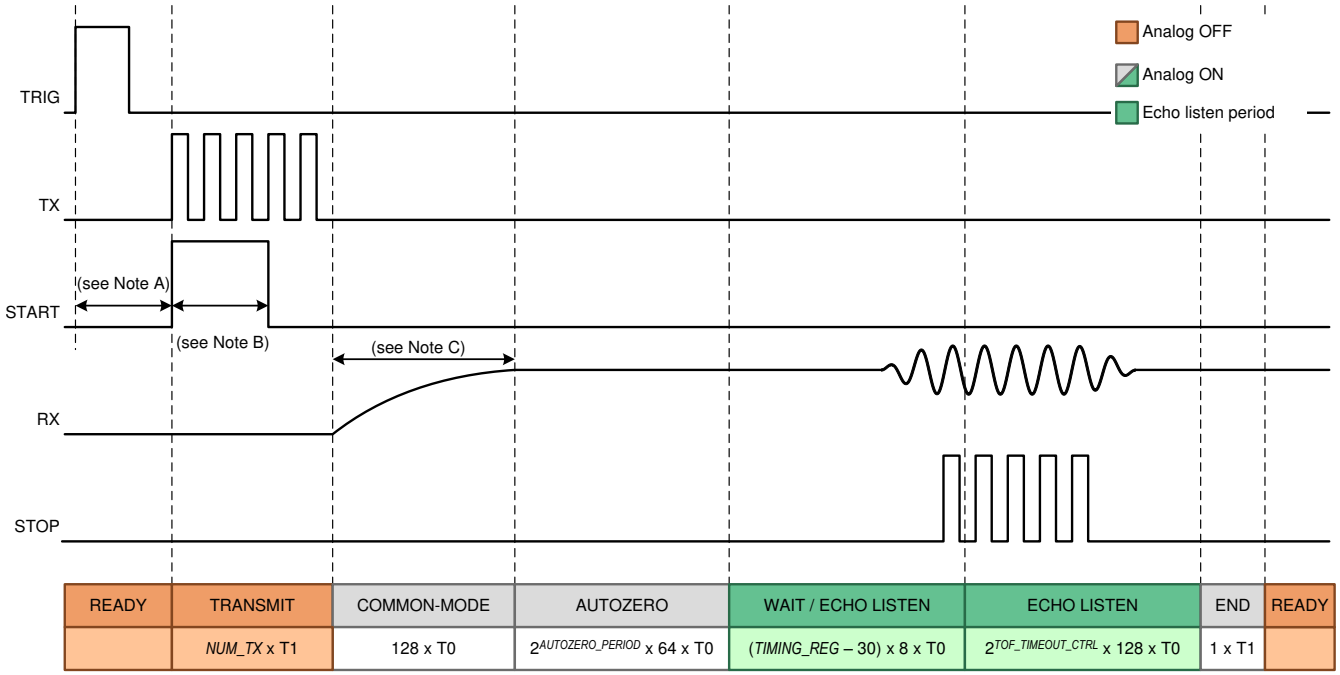
コンパレータの入力オフセットは、自動ゼロ期間に内部コンデンサに保存されます。自動ゼロ期間の長さは、CLOCK_RATE レジスタの AUTOZERO_PERIOD フィールドで制御されます。

コンパレータが STOP パルスを認定および生成できるとき、ウィンドウの長さは、TOF_TIMEOUT_CTRL フィールドで設定されます。割り当てられた時間内に予測される数のパルスが受信されず、ERROR_FLAGS レジスタと ERRB ピンにエラー状態が報告されると、タイムアウトが発生します。エコー・タイムアウトをディセーブルにできます (「TOF 測定のインターバル」を参照)。TOF_TIMEOUT_CTRL フィールドは、TIMEOUT レジスタにあります。

期間 T0 と T1 の定義については、「タイミング制御と周波数スケーリング (CLKIN)」セクションを参照してください。

8.4.6.2 標準 TOF 測定

標準 TOF 測定では、図 8-24 に示すように、TX バーストの後に RX パスがアクティブになります。



A. クロック・アライメント (「TX/RX 測定のシーケンスとタイミング」を参照)
B. NUM_TX < 3 なら、START パルスの幅は NUM_TX × T1 と同じです。NUM_TX ≧ 3 なら、START パルスの幅は 3 × T1 と同じです。
C. 同相セトリング・タイム。

図 8-24. 標準 TOF 測定

標準 TOF 測定シーケンスは、TIMING_REG フィールドの値が 30 以上で、FORCE_SHORT_TOF ビットが 0 にクリアされているときのみイネーブルになります。TIMING_REG は 10 ビット幅のフィールドで、最上位 2 ビットが TOF_1 レジスタに、最下位 8 ビットが TOF_0 レジスタに配置されています。FORCE_SHORT_TOF ビットは TIMEOUT レジスタにあります。

コンパレータの入力オフセットは、自動ゼロ期間に内部コンデンサに保存されます。自動ゼロ期間の長さは、CLOCK_RATE レジスタの AUTOZERO_PERIOD フィールドで制御されます。

コンパレータが STOP パルスを認定および生成できるとき、ウィンドウの長さは、TIMING_REG フィールドと TOF_TIMEOUT_CTRL フィールドとの組み合わせにより設定されます。標準 TOF 測定では、計算に TIMING_REG を追加することで、より長い待機時間とリスニング・ウィンドウを使用できます。割り当てられた時間内に予測される数のパルスが受信されず、ERROR_FLAGS レジスタと ERRB ピンにエラー状態が報告されると、タイムアウトが発生します。エコー・

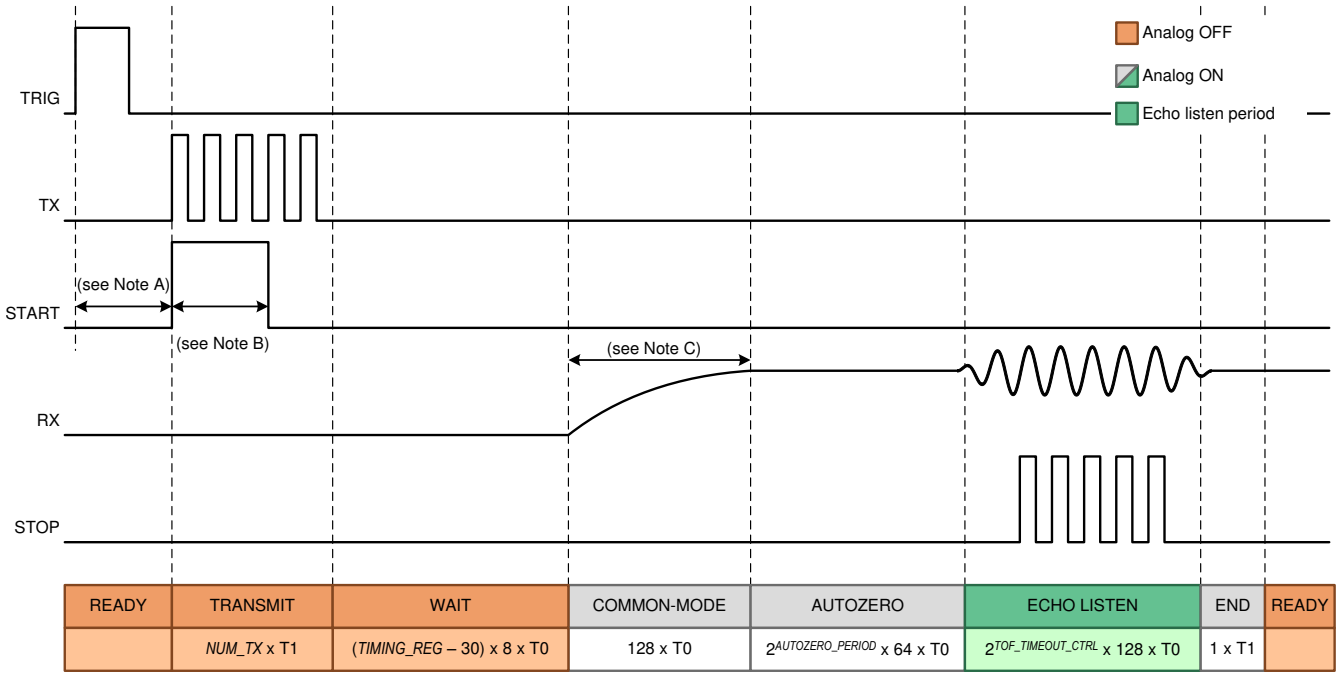
Copyright © 2023 Texas Instruments Incorporated

タイムアウトをディセーブルにできます (「TOF 測定のインターバル」を参照)。TOF_TIMEOUT_CTRL フィールドは、TIMEOUT レジスタにあります。

注

FORCE_SHORT_TOF ビットが 1 なら、この設定が TIMING_REG の設定より優先され、測定シーケンスは短い TOF 測定として動作します。

8.4.6.3 パワー・ブランキングを使用する標準 TOF 測定



A. クロック・アライメント (「TX/RX 測定のシーケンスとタイミング」を参照)

B. NUM_TX < 3 なら、START パルスの幅は NUM_TX × T1 と同じです。NUM_TX ≧ 3 なら、START パルスの幅は 3 × T1 と同じです。

C. 同相セトリング・タイム。

図 8-25. ブランキングがイネーブルな標準 TOF 測定

パワー・ブランキング・シーケンスは、標準 TOF 測定シーケンスのバリエーションで、BLANKING ビットを 1 にセットすることでイネーブルできます。それに加えて、「標準 TOF 測定」に記載されている他のすべての条件を満たす必要があります。BLANKING ビットは、CONFIG_3 レジスタにあります。

パワー・ブランキングにより、予期される TOF が長い状況で、TX 信号が RX トランスデューサに伝播する間、デバイスは低消費電力の状態を維持できます。パワー・ブランキングは、TIMING_REG を使用して、送信シーケンスと受信シーケンスの間の待ち時間を制御します。待ち時間では、RX チェーン全体がディセーブルされます (図 8-25 を参照)。TIMING_REG は 10 ビット幅のフィールドで、最上位 2 ビットが TOF_1 レジスタに、最下位 7 ビットが TOF_0 レジスタに配置されています。

8.4.6.4 同相リファレンス電圧のセトリング・タイム

同相セトリング・タイムの長さは、VCOM コンデンサによって定義されます。10nF の VCOM コンデンサを使用する場合、同相リファレンス電圧は 16µs でセトリングします。一方、同相セトリング・ウィンドウの持続時間は 128 × T0 として定義されます。ここで、時間単位 T0 は、「タイミング制御と周波数スケーリング (CLKIN)」セクションで説明されているように、外部クロック周波数と CLOCKIN_DIV ビットの値によって決定されます。

周波数が 8MHz のとき、セトリング・ウィンドウは 128 × 1/8MHz、すなわち 16µs です。VCOM コンデンサの値を大きくすると、同相セトリング・タイムが長くなりますが、同じ 8MHz の周波数では、同相セトリング・ウィンドウの期間は 16µs のまま

Copyright © 2023 Texas Instruments Incorporated

です。このような場合、同相リファレンス電圧がゼロの初期条件から開始されると、最終値に到達するまでに複数の TOF サイクルを必要とします。

8.4.6.5 TOF 測定のインターバル

TDC1000 の RX パスのコンパレータは、TIMEOUT レジスタの TOF_TIMEOUT_CTRL フィールドで設定されたインターバル内に受信したエコーから、STOP パルスを認定および生成できます。標準的な TOF 測定 (ブランキングなし) では、TIMING_REG フィールドで制御された期間だけ、リスニング間隔を延長できます (「標準 TOF 測定」を参照)。

NUM_RX フィールドにプログラムされた数の STOP イベントがリスニング・インターバルの間に受信されない場合、タイムアウト・イベントが発生し、デバイスは READY 状態に戻ります。さらに、ERROR_FLAGS レジスタにエラーが通知され、ERRB ピンは Low に駆動されます。

エコーのタイムアウトは、TIMEOUT レジスタの ECHO_TIMEOUT ビットを 1 に設定することでディセーブルできます。エコーのタイムアウトがディセーブルの場合、NUM_RX で設定された予期される数の STOP イベントが発生するまで、デバイスは受信状態を終了しません。その数のイベントが発生しない場合、ERROR_FLAGS レジスタに値 0x03 を書き込むか、EN ピンをアサート解除するか、RESET ピンをアサートすることで、デバイスを強制的に受信状態から復帰できます。

注

ERROR_FLAGS レジスタのビット [1] にロジック 1 を書き込むと、ステート・マシンがクリアされます。ビット [0] にロジック 1 を書き込むと、エラー・フラグがクリアされます。

注

コンパレータの自動ゼロクリアが正確でなくなる可能性があるため、100ms より長いインターバルで RX をアクティブ状態に保持することはお勧めしません。

8.4.7 平均化とチャネル選択

TDC1000 は、測定モード 2 に構成されているとき、平均化を行えます (「TOF 測定モード」を参照)。平均化は、CONFIG_1 レジスタの NUM_AVG フィールドで制御されます。モード 2 では、TDC1000 は 2^{NUM_AVG} トリガ・サイクルの間、CH_SEL で示されるチャネルに保持されます。CONFIG_2 レジスタで CH_SWP がイネーブルのとき、TDC1000 は自動的にアクティブ・チャネルを切り替え、平均化サイクルを繰り返します。

注

ERROR_FLAGS レジスタのビット [1] に 1 が書き込まれると、TDC1000 は内部平均化カウンタとソフトウェアのチャネル選択をリセットします。

8.4.8 エラー報告

受信した信号が予期される構成と一致しない場合、TDC1000 はエラーを報告します。ERRB ピンが Low になり、エラー状態が存在することを示します。ERROR_FLAGS レジスタを読み出すと、エラーを引き起こした条件に関する情報が得られます。

ERR_SIG_WEAK ビットは、受信および認定されたゼロクロスの数が、NUM_RX レジスタ・フィールドに設定された、予想していた数よりも小さく、タイムアウトが発生したことを示します。このエラーは、ビット [0] に 1 が書き込まれたときにクリアされます。

ERR_NO_SIG ビットは、信号が受信されず、タイムアウトが発生したことを示します。このビットに 1 を書き込むと、ステート・マシンがリセットされ、アクティブな測定が停止されて、デバイスが SLEEP モードまたは READY モードに戻り、測定モード 2 で平均カウンタとチャネルの自動選択がリセットされます。このエラーは、ビット [0] に 1 が書き込まれたときにクリアされます。

ERR_SIG_HIGH ビットは、受信したエコーの振幅が、コンパレータの入力で最大エコー認定スレッショルドを超えていることを示します。ERR_SIG_HIGH エラーは、ECHO_QUAL_THDL レジスタ・フィールドが 7h に設定されている場合の

Copyright © 2023 Texas Instruments Incorporated

み報告されます。このビットに 1 を書き込むと、すべてのエラー・フラグがリセットされ、ERRB ピンが High にリセットされます。

注

エラー・フラグがクリアされた場合、ステート・マシンをリセットすることをお勧めします。これは、ERROR_FLAGS レジスタに値 0x03 を書き込むことで同時に実行できます。

8.5 プログラミング

8.5.1 シリアル・ペリフェラル・インターフェイス (SPI)

シリアル・インターフェイスは、シリアル・データ入力 (SDI)、シリアル・データ出力 (SDO)、シリアル・インターフェイス・クロック (SCLK)、チップ・セレクト・バー (CSB) で構成されます。シリアル・インターフェイスは、各種の構成レジスタで使用可能な TDC1000 のパラメータの構成に使用されます。すべてのレジスタは、個別にアドレス指定可能なバイト長レジスタに編成され、各レジスタには固有のアドレスが与えられています。

SPI バス上の通信は通常、書き込みおよび読み取りトランザクションをサポートします。書き込みトランザクションは、単一の書き込みコマンド・バイトと、それに続く単一のデータ・バイトで構成されます。読み取りトランザクションは、単一の読み取りコマンド・バイトと、それに続く 8 つの SCLK サイクルで構成されます。書き込みおよび読み取りコマンドのバイトは、1 つの予約済みビット、1 ビットの命令、および 6 ビットのレジスタ・アドレスで構成されます。1 バイトのデータ (読み取りまたは書き込み) を含むトランザクションの SPI プロトコルを、図 8-26 に示します。

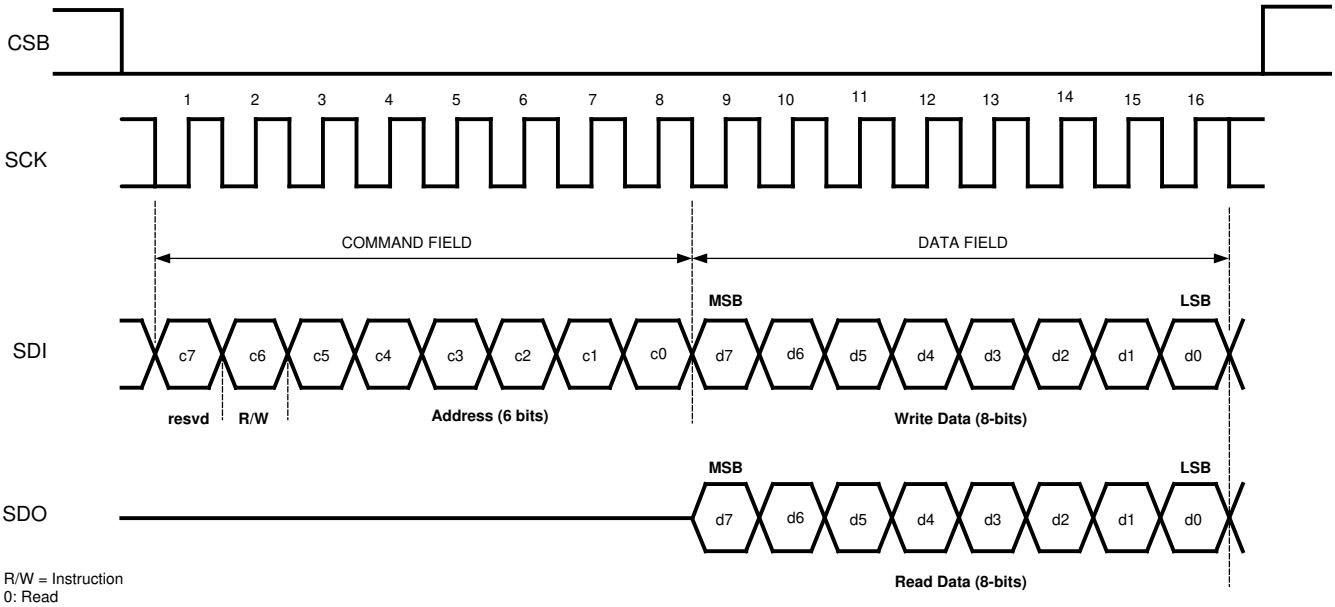


図 8-26. SPI プロトコル

8.5.1.1 チップ・セレクト・バー (CSB)

CSB はアクティブ Low 信号で、トランザクションの間はずっと Low にする必要があります。つまり、CSB は単一のトランザクションで、コマンド・バイトとデータ・バイトの間で変化しないでください。

CSB をアサート解除すると、トランザクションがまだ完了していなくても、現在のトランザクションは必ず終了します。CSB を再度アサートすると、前のトランザクションの終了ステータスに関係なく、デバイスは常に次のトランザクションの準備状態になります。

8.5.1.2 シリアル・クロック (SCLK)

SCLK のアイドル状態は、High と Low のどちらの場合もあります。グリッチによって SPI フレームが破壊されないよう、SCLK はできる限りクリーンな状態に維持することをお勧めします。

8.5.1.3 シリアル・データ入力 (SDI)

SDI は、コマンドとデータ・バイトを送信して AFE を構成することで、SPI コントローラによって駆動されます。

8.5.1.4 シリアル・データ出力 (SDO)

SDO は、SPI コントローラが読み取りトランザクションを開始したとき、AFE によって駆動されます。

Copyright © 2023 Texas Instruments Incorporated

8.6 レジスタ・マップ

注

- 特に記述のない限り、予約済みビットには 0 を書き込む必要があります。
- 予約済みビットおよびレジスタの読み戻し値は規定されていないため、破棄する必要があります。
- 推奨値と禁止値が指定されている場合、予期しない結果を避けるため、推奨値は必ずプログラムし、禁止値はプログラムしてはいけません。

8.6.1 TDC1000 レジスタ

TDC1000 のメモリマップされたレジスタを、表 8-4 に示します。表 8-4 にないレジスタ・アドレスはすべて予約済みと見なし、レジスタ内容は変更しないでください。

表 8-4. TDC1000 レジスタ

アドレス (16 進)	略称	レジスタ名	リセット値	セクション
0h	CONFIG_0	Config-0	45h	ここを参照
1h	CONFIG_1	Config-1	40h	ここを参照
2h	CONFIG_2	Config-2	0h	ここを参照
3h	CONFIG_3	Config-3	3h	ここを参照
4h	CONFIG_4	Config-4	1Fh	ここを参照
5h	TOF_1	TOF-1	0h	ここを参照
6h	TOF_0	TOF-0	0h	ここを参照
7h	ERROR_FLAGS	エラー・フラグ	0h	ここを参照
8h	TIMEOUT	タイムアウト	19h	ここを参照
9h	CLOCK_RATE	クロック・レート	0h	ここを参照

8.6.2 CONFIG_0 レジスタ (アドレス = 0h) [リセット = 45h]

表 8-4 に戻ります。

図 8-27. CONFIG_0 レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
TX_FREQ_DIV			NUM_TX				
R/W-2h			R/W-5h				

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-5. CONFIG_0 レジスタのフィールドの説明

ビット	フィールド	種類	リセット	説明
[7:5]	TX_FREQ_DIV(1)	R/W	2h	TX クロックと T1 の周波数デバイダ 0h:2 分周 1h:4 分周 2h:8 分周 (デフォルト) 3h:16 分周 4h:32 分周 5h:64 分周 6h:128 分周 7h:256 分周

Copyright © 2023 Texas Instruments Incorporated

表 8-5. CONFIG_0 レジスタのフィールドの説明 (continued)

ビット	フィールド	種類	リセット	説明
[4:0]	NUM_TX	R/W	5h	バースト内の TX パルスの数で、0～31 の範囲。 5h:5 パルス (デフォルト)

(1) 期間 T1 の定義については、「タイミング制御と周波数スケーリング (CLKIN)」を参照してください。

8.6.3 CONFIG_1 レジスタ (アドレス = 1h) [リセット = 40h]

表 8-4 に戻ります。

図 8-28. CONFIG_1 レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
予約済み		NUM_AVG			NUM_RX		
R/W-1h		R/W-0h			R/W-0h		

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-6. CONFIG_1 レジスタのフィールドの説明

ビット	フィールド	種類	リセット	説明
[7:6]	予約済み	R/W	1h	1h:予約済み (デフォルト)
[5:3]	NUM_AVG	R/W	0h	ストップウォッチ / MCU で平均化する測定サイクルの数 0h:1 測定サイクル (デフォルト) 1h:2 測定サイクル 2h:4 測定サイクル 3h:8 測定サイクル 4h:16 測定サイクル 5h:32 測定サイクル 6h:64 測定サイクル 7h:128 測定サイクル
[2:0]	NUM_RX	R/W	0h	予測される受信イベントの数 0h:イベントをカウントしない (32 個の STOP パルスを出力) (デフォルト) 1h:1 イベント (1 つの STOP パルスを出力) 2h:2 イベント (2 つの STOP パルスを出力) 3h:3 イベント (3 つの STOP パルスを出力) 4h:4 イベント (4 つの STOP パルスを出力) 5h:5 イベント (5 つの STOP パルスを出力) 6h:6 イベント (6 つの STOP パルスを出力) 7h:7 イベント (7 つの STOP パルスを出力)

Copyright © 2023 Texas Instruments Incorporated

8.6.4 CONFIG_2 レジスタ (アドレス = 2h) [リセット = 0h]

表 8-4 に戻ります。

図 8-29. CONFIG_2 レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
VCOM_SEL	MEAS_MODE	DAMPING	CH_SWP	EXT_CHSEL	CH_SEL	TOF_MEAS_MODE	
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-7. CONFIG_2 レジスタのフィールドの説明

ビット	フィールド	種類	リセット	説明
[7]	VCOM_SEL	R/W	0h	同相電圧リファレンスの制御 0h:内部 (デフォルト) 1h:外部
[6]	MEAS_MODE	R/W	0h	AFE の測定タイプ 0h:TOF 測定 (デフォルト) 1h:温度測定
[5]	DAMPING	R/W	0h	TX バースト・ダンピング 0h:ダンピングがディセーブル (デフォルト) 1h:ダンピングがイネーブル
[4]	CH_SWP	R/W	0h	モード 2 動作時の自動チャネル交換。EXT_CHSEL = 1 なら、設定は無視されます。 0h:自動チャネル交換がディセーブル (デフォルト) 1h:自動チャネル交換がイネーブル
[3]	EXT_CHSEL	R/W	0h	CHSEL ピンによる外部チャネル選択 0h:外部チャネル選択がディセーブル (デフォルト) 1h:外部チャネル選択がイネーブル EXT_CHSEL = 1 は、CH_SWP および CH_SEL 設定よりも優先されます。
[2]	CH_SEL	R/W	0h	アクティブな TX/RX チャネル・ペア。 0h:チャネル 1 (デフォルト) 1h:チャネル 2 チャネルの定義については、「TOF 測定モード」を参照してください。 EXT_CHSEL = 1 なら、設定は無視されます。
[1:0]	TOF_MEAS_MODE	R/W	0h	TOF 測定モード 0h:モード 0 (デフォルト) 1h:モード 1 2h:モード 2 3h:予約済み

Copyright © 2023 Texas Instruments Incorporated

8.6.5 CONFIG_3 レジスタ (アドレス = 3h) [リセット = 3h]

表 8-4 に戻ります。

図 8-30. CONFIG_3 レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
予約済み	TEMP_MODE	TEMP_RTD_SEL	TEMP_CLK_DIV	BLANKING	ECHO_QUAL_THLD		
R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-0h	R/W-3h		

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-8. CONFIG_3 レジスタのフィールドの説明

ビット	フィールド	種類	リセット	説明
[7]	予約済み	R/W	0h	0h:予約済み (デフォルト)
[6]	TEMP_MODE	R/W	0h	温度測定チャネル 0h:REF、RTD1、RTD2 を測定 (デフォルト) 1h:REF と RTD1 を測定
[5]	TEMP_RTD_SEL	R/W	0h	RTD タイプ 0h:PT1000 (デフォルト) 1h:PT500
[4]	TEMP_CLK_DIV	R/W	0h	温度モード用クロック・デバイダ 0h:8 分周 (デフォルト) 1h:TX_FREQ_DIV に従う
[3]	BLANKING	R/W	0h	標準の TOF 測定での電力ブランキング。ブランキングの長さは、TIMING_REG フィールドで制御されます (「パワー・ブランキングを使用する標準 TOF 測定」を参照)。 0h:電力ブランキングがディセーブル (デフォルト) 1h:電力ブランキングがイネーブル
[2:0]	ECHO_QUAL_THLD	R/W	3h	V_{COM} を基準とするエコー認定 DAC のスレッショルド・レベル 0h:-35mV 1h:-50mV 2h:-75mV 3h:-125mV (デフォルト) 4h:-220mV 5h:-410mV 6h:-775mV 7h:-1500mV

Copyright © 2023 Texas Instruments Incorporated

8.6.6 CONFIG_4 レジスタ (アドレス = 4h) [リセット = 1Fh]

表 8-4 に戻ります。

図 8-31. CONFIG_4 レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
予約済み	RECEIVE_MODE	TRIG_EDGE_POLARITY	TX_PH_SHIFT_POS				
R/W-0h	R/W-0h	R/W-0h	R/W-1Fh				

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-9. CONFIG_4 レジスタ・フィールドの説明

ビット	フィールド	種類	リセット	説明
[7]	予約済み	R/W	0h	0h:予約済み (デフォルト)
[6]	RECEIVE_MODE	R/W	0h	受信エコー・モード 0h:シングル・エコー (デフォルト) 1h:マルチ・エコー
[5]	TRIG_EDGE_POLARITY	R/W	0h	トリガ・エッジの極性 0h:立ち上がりエッジ (デフォルト) 1h:立ち下がりエッジ
[4:0]	TX_PH_SHIFT_POS	R/W	1Fh	TX 180°のパルス・シフト位置で、範囲は 0～31。 1Fh:位置 31 (デフォルト) TX_PH_SHIFT_POS を 0 または 1 に設定することはお勧めしません。

Copyright © 2023 Texas Instruments Incorporated

8.6.7 TOF_1 レジスタ (アドレス = 5h) [リセット = 0h]

表 8-4 に戻ります。

図 8-32. TOF_1 レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
PGA_GAIN			PGA_CTRL	LNA_CTRL	LNA_FB	TIMING_REG[9:8]	
R/W-0h			R/W-0h	R/W-0h	R/W-0h	R/W-0h	

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-10. TOF_1 レジスタのフィールドの説明

ビット	フィールド	種類	リセット	説明
[7:5]	PGA_GAIN	R/W	0h	PGA ゲイン 0h:0dB (デフォルト) 1h:3dB 2h:6dB 3h:9dB 4h:12dB 5h:15dB 6h:18dB 7h:21dB
[4]	PGA_CTRL	R/W	0h	PGA 制御 0h:アクティブ (デフォルト) 1h:バイパスして電源オフ
[3]	LNA_CTRL	R/W	0h	LNA 制御 0h:アクティブ (デフォルト) 1h:バイパスして電源オフ
[2]	LNA_FB	R/W	0h	LNA 帰還モード 0h:容量性帰還 (デフォルト) 1h:抵抗性帰還
[1:0]	TIMING_REG[9:8]	R/W	0h	TIMING_REG フィールドの最上位 2 ビット (「標準 TOF 測定」および「パワー・ブランキングを使用する標準 TOF 測定」を参照) 0h:0 (デフォルト)

8.6.8 TOF_0 レジスタ (アドレス = 6h) [リセット = 0h]

表 8-4 に戻ります。

図 8-33. TOF_0 レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
TIMING_REG[7:0]							
R/W-0h							

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

Copyright © 2023 Texas Instruments Incorporated

表 8-11. TOF_0 レジスタのフィールドの説明

ビット	フィールド	種類	リセット	説明
[7:0]	TIMING_REG[7:0]	R/W	0h	TIMING_REG フィールドの最下位 8 ビット (「標準 TOF 測定」および「パワー・ブランキングを使用する標準 TOF 測定」を参照) 0h : 0 (デフォルト)

8.6.9 ERROR_FLAGS レジスタ (アドレス = 7h) [リセット = 0h]

表 8-4 に戻ります。

図 8-34. ERROR_FLAGS レジスタ

7 (MSB)	6	5	4	3	2	1	0 (LSB)
予約済み					ERR_SIG_WEAK	ERR_NO_SIG	ERR_SIG_HIGH
R-0h					R-0h	R/W1C-0	R/W1C-0

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-12. ERROR_FLAGS レジスタのフィールドの説明(1) (2)

ビット	フィールド	種類	リセット	説明
[7:3]	予約済み	R	0h	0h:予約済み (デフォルト)
[2]	ERR_SIG_WEAK	R	0h	1h:受信および認定されたゼロクロスの数が、NUM_RX フィールドに設定された、予期していた数よりも小さいまま、タイムアウトが発生しました。
[1]	ERR_NO_SIG	R/W1C	0h	1h:信号が受信されないまま、タイムアウトが発生しました。 このフィールドに 1 を書き込むと、ステート・マシンがリセットされ、アクティブな測定が停止されて、デバイスが SLEEP または READY モードに戻り、測定モード 2 で平均カウンタと自動チャネル選択がリセットされます。
[0]	ERR_SIG_HIGH	R/W1C	0h	1h:受信したエコーの振幅が、コンパレータの入力で最大エコー認定スレッショルドを超えています。このエラーは、ECHO_QUAL_THLD = 0x07 の場合にのみ報告されます。 このフィールドに 1 を書き込むと、すべてのエラー・フラグがリセットされ、ERRB ピンが High にリセットされます。

(1) 新しい測定を開始する前に、エラー・ステータス・レジスタまたは ERRB ピンを読み出すことをお勧めします。
(2) 新しい測定を開始する前に、すべてのエラー・フラグをクリアする必要があります。

Copyright © 2023 Texas Instruments Incorporated

8.6.10 TIMEOUT レジスタ (アドレス = 8h) [リセット = 19h]

表 8-4 に戻ります。

図 8-35. TIMEOUT レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
予約済み	FORCE_SHORT_TOF	SHORT_TOF_BLANK_PERIOD			ECHO_TIMEOUT	TOF_TIMEOUT_CTRL	
R/W-0h	R/W-0h	R/W-3h			R/W-0h	R/W-1h	

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-13. TIMEOUT レジスタのフィールドの説明

ビット	フィールド	種類	リセット	説明
[7]	予約済み	R/W	0h	0h:予約済み (デフォルト)
[6]	FORCE_SHORT_TOF	R/W	0h	短い TOF の制御 0h:ディセーブル (デフォルト) 1h:短い TOF 測定を強制
[5:3]	SHORT_TOF_BLANK_PERIOD(1)	R/W	3h	短い TOF のブランキング期間 (「短い TOF 測定」を参照) 0h:8 × T0 1h:16 × T0 2h:32 × T0 3h:64 × T0 (デフォルト) 4h:128 × T0 5h:256 × T0 6h:512 × T0 7h:1024 × T0
[2]	ECHO_TIMEOUT	R/W	0h	エコー受信タイムアウトの制御 (「TOF 測定のインターバル」を参照) 0h:エコーのタイムアウトがイネーブル (デフォルト) 1h:タイムアウトがディセーブル
[1:0]	TOF_TIMEOUT_CTRL(1)	R/W	1h	エコーのリスニング・ウィンドウのタイムアウト (「TOF 測定のインターバル」を参照) 0h:128 × T0 1h:256 × T0 (デフォルト) 2h:512 × T0 3h:1024 × T0

(1) 期間 T0 の定義については、「タイミング制御と周波数スケーリング (CLKIN)」を参照してください。

Copyright © 2023 Texas Instruments Incorporated

8.6.11 CLOCK_RATE レジスタ (アドレス = 9h) [リセット = 0h]

表 8-4 に戻ります。

図 8-36. CLOCK_RATE レジスタ

(MSB) 7	6	5	4	3	2	1	0 (LSB)
予約済み					CLOCKIN_DIV	AUTOZERO_PERIOD	
R/W-0h					R/W-0h	R/W-0h	

凡例:R/W = 読み取りまたは書き込み、R = 読み取り専用、R/W1C = 読み取りまたは 1 を書き込むとクリア

表 8-14. CLOCK_RATE レジスタのフィールドの説明(1)

ビット	フィールド	種類	リセット	説明
[7:3]	予約済み	R/W	0h	0h:予約済み (デフォルト)
[2]	CLOCKIN_DIV(1)	R/W	0h	T0 を生成するための CLKIN デバイダ 0h:1 分周 (デフォルト) 1h:2 分周
[1:0]	AUTOZERO_PERIOD(1)	R/W	0h	レシーバの自動ゼロクリア期間 0h:64 × T0 (デフォルト) 1h:128 × T0 2h:256 × T0 3h:512 × T0

(1) 期間 T0 の定義については、「タイミング制御と周波数スケーリング (CLKIN)」を参照してください。

Copyright © 2023 Texas Instruments Incorporated

9 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

9.1 アプリケーション情報

TDC1000 は超音波検出アプリケーション用のアナログ・フロント・エンドです。このデバイスは通常、超音波トランスデューサの駆動と検出に使用され、正確な TOF 測定を行います。超音波 TOF 検出を使用すると、液位の測定、液体の識別または濃度の判定、流量測定、近接 / 長距離検出が可能になります。

9.2 代表的なアプリケーション

9.2.1 液位と液体の識別の測定

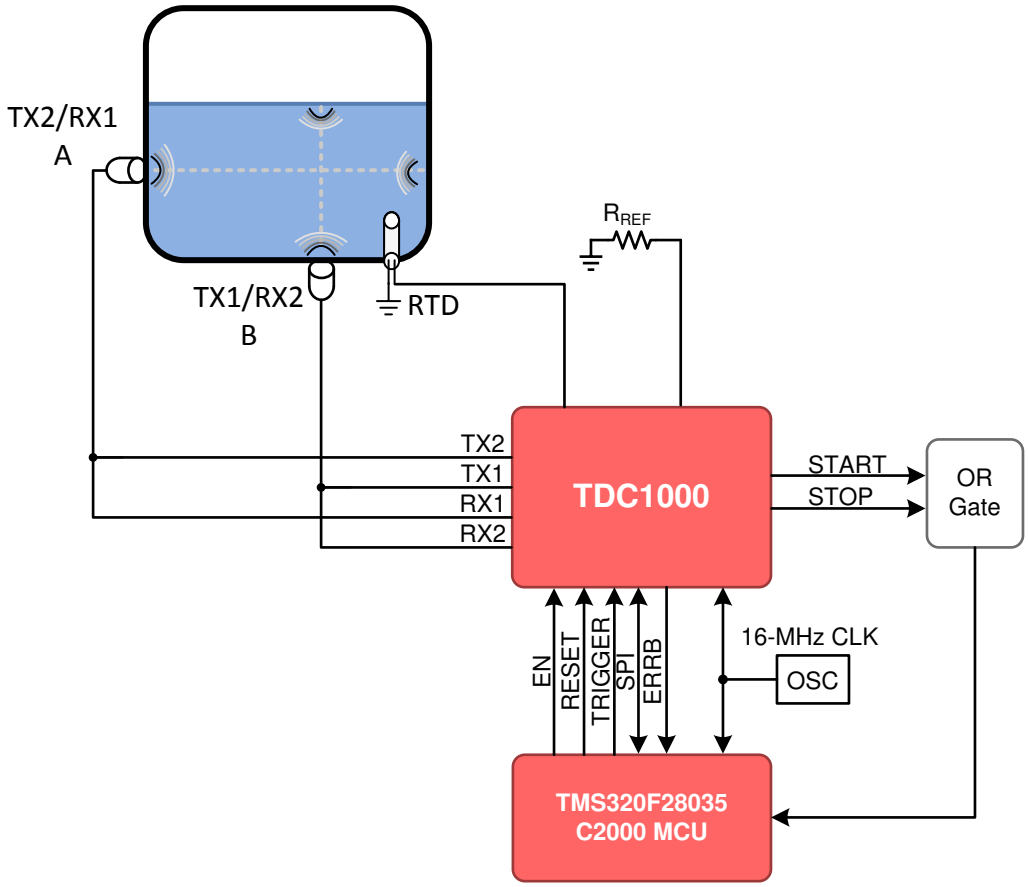


図 9-1. 液位と濃度の測定用アプリケーションの図

9.2.1.1 設計要件

この例では、表 9-1 のパラメータを使用します。

表 9-1. 設計パラメータ

設計パラメータ	値の例
液位	
範囲	2～10cm
液体識別	
精度	0.5% の濃度変化
距離	5.08cm

9.2.1.2 詳細な設計手順

9.2.1.2.1 液位測定

液位検出アプリケーションでは、液体を通過する音波の飛行時間 (TOF) の合計を測定します。トランスデューサ B から送信されるパルスは、通常は液体の底面から表面まで通過します。液体と空気の間に不連続性があるため、反射波が発生し、トランスデューサ B に戻ります。

測定サイクルの開始時に、トランスデューサは AFE の送信チャネルに接続され、送信バーストによってトランスデューサが磁場を発生し、超音波が生成されます。TX バーストと同期して、TDC1000 で START パルスが生成され、測定の開始を示します。送信の完了後、デバイスの構成によっては、トランスデューサは AFE の受信チャネルに接続されます。

有効なエコーを受信すると、TDC1000 は STOP パルスを生成します。デバイスは、複数の STOP パルスを生成するようレジスタで構成できます。START 信号と STOP 信号との時間を比較して、TOF を判定します。

次の式を使用して液位を判定できます。

$$d = \frac{TOF \times c}{2} \tag{6}$$

ここで

- d は、メートル (m) 単位の液位です
- TOF は秒 (s) 単位の飛行時間です
- c は液体内の音速で、単位はメートル/秒 (m/s) です

Copyright © 2023 Texas Instruments Incorporated

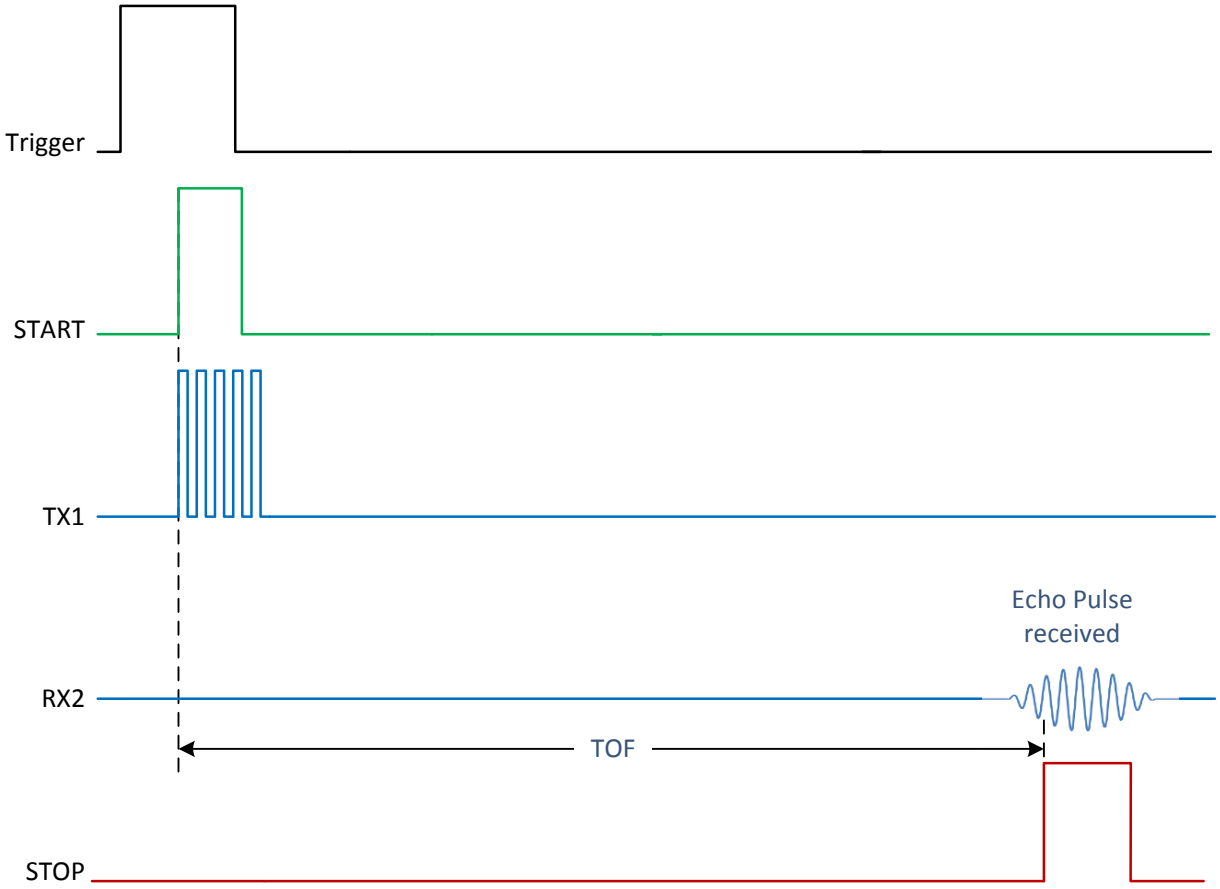


図 9-2. 液位測定での送信パルスと受信パルスとの関係

液位測定には、分解能と範囲 (最大高さ) という 2 つの主な基準があります。1mm～2mm の分解能精度は実現可能ですが、タンクの振動によって表面のミリ単位の波が発生するなど、環境の揺動があるため、実用的ではありません。1m までの範囲は、VDD レベルの励起パルスを使用して測定できますが、これより距離が長くなると、表面の揺動や、信号の損失があるため、エコーを確実に受信することが困難になります。機械的手段 (レベル・ガイド・チューブ) または電子的手段 (TX パルスをより高い電圧にレベル・シフトする方法) を使用して、より高い液位の測定の受信が可能です。TIDA-00322 を参照してください。

9.2.1.2.2 液体識別

TDC1000 を使用して、既知の距離についての飛行時間を測定し、液体内の音速 (c_{medium}) を計算できます。このアプリケーションでは、液位の例と同じ回路を使用しますが、構成が異なるトランスデューサ を 2 番目のチャネルに接続します。この例では、トランスデューサ A を使用して、液体内の音速 (c_{medium}) を測定します。

温度を測定して、音速の温度変化を補償することもできます。既知の距離、TOF、温度を使用して、液体内の音速を判定し、媒体の識別を検証できます。

固定距離の飛行時間を測定してから、次の式で音速を計算できます。

$$c_{medium} = \frac{2 \times d}{TOF} \tag{7}$$

ここで

- c_{medium} は液体内の音速で、単位はメートル/秒 (m/s) です。
- d はメートル (m) 単位の液位です。
- TOF は、秒 (s) 単位の飛行時間です。

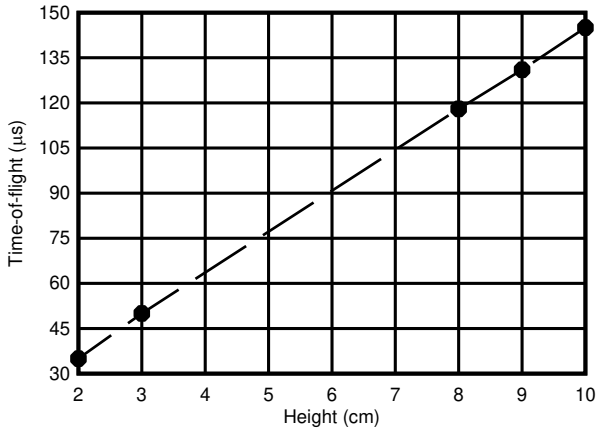
Copyright © 2023 Texas Instruments Incorporated

測定プロセスは、上記の液位の例と同じです。音速は、各種の液体を固有に識別するために使用できます。この例では、ディーゼル排気液 (DEF) の濃度を測定します。要求される精度分解能は、濃度変動が 0.5% 以内です。ほとんどの液体では、温度によって音速が変化するため、アプリケーションごとに異なります。この例では、すべてのサンプルの周囲温度は 23℃と想定しています。

9.2.1.3 アプリケーション曲線

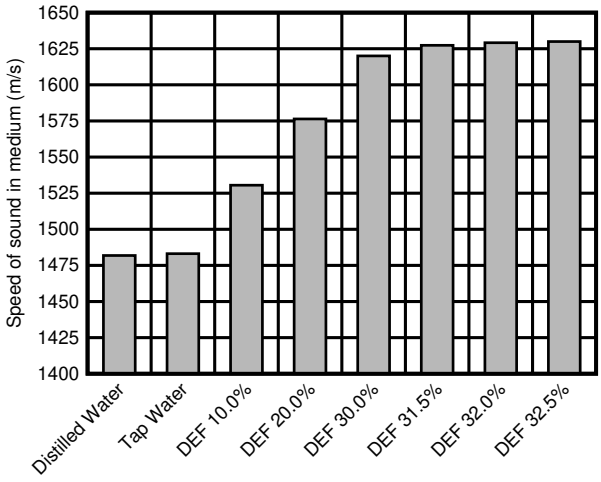
次の液位および液体識別グラフで使用されているデータは、超音波テスト・セルを使用して収集されたものです。テスト・セルは幅 2.54cm のアクリル・プラスチック製容器で、シアノアクリレート接着剤を使用して超音波トランスデューサが外部に取り付けられています。この実験で使用するトランスデューサは、STEMiNC 1MHz ピエゾ電気セラミック・ディスク (SMD10T2R111) です。次の特性を持つ等価トランスデューサを使用できます。

- ピエゾ材料:SM111
- サイズ:直径 10mm × 厚さ 2mm
- 共振周波数:1050kHz (厚さモード)



タンクの液位	TOF (µs)
フル (10cm)	145
フル - 1 (9cm)	131
フル - 2 (8cm)	118
3cm	50
2cm	35

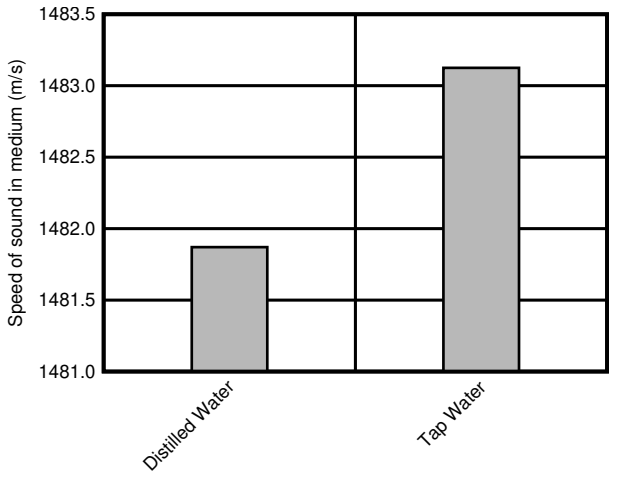
図 9-3. タンク内の液位に対応する TOF



液体	音速 (m/s)
蒸留水	1481.87
水道水	1483.13
DEF 10.0%	1530.49
DEF 20.0%	1576.42
DEF 30.0%	1620.00
DEF 31.5%	1627.37
DEF 32.0%	1629.15
DEF 32.5%	1630.00

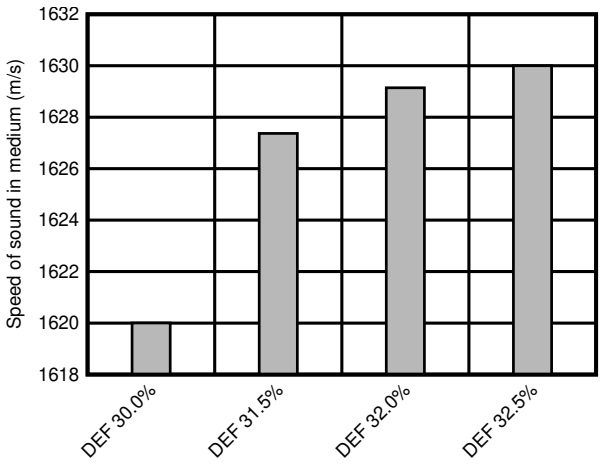
図 9-4. 各種の液体やディーゼル排気液 (DEF) の濃度に対応する音速

Copyright © 2023 Texas Instruments Incorporated



液体	音速 (m/s)
蒸留水	1481.87
水道水	1483.13

図 9-5. 蒸留水と水道水での音速



液体	音速 (m/s)
DEF 30.0%	1620.00
DEF 31.5%	1627.37
DEF 32.0%	1629.15
DEF 32.5%	1630.00

図 9-6. 各種のディーゼル排気液 (DEF) 濃度での音速

9.2.2 水流量測定

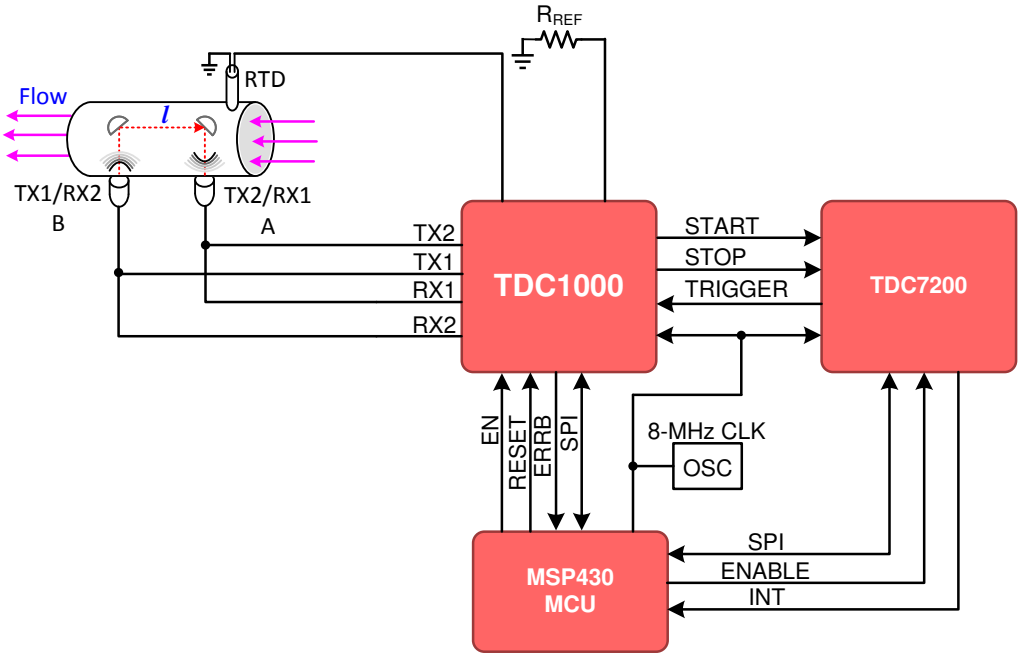


図 9-7. 水流量計アプリケーションの概略図

9.2.2.1 設計要件

この例では、表 9-2 のパラメータを使用します。

表 9-2. 設計パラメータ

設計パラメータ	値の例
パイプの直径	15mm
トランスデューサ間の距離	60mm
最小流量	0.015m^3/h
小流量での精度	5%

9.2.2.2 詳細な設計手順

流量計を設計するには、デバイスを使用するシステムの詳細な技術的評価が必要です。考慮すべき分野のリストを次に示します。

- システムで許容される最大誤差での最小および最大流量
- 遷移流量
- 瞬間的な流量と、時間内の合計流量
- 適用される規格に従って規定された制限内でのメーターの精度
- システムの圧力
- 動作温度範囲

センサとの接続に適した超音波センサと適切な電子回路は、システム要件に基づいて決定されます。システムで使用されるセンサやアセンブリに適用される仕様のリストを次に示します。

- 励起周波数
- 励起のソース電圧
- パイプの直径
- トランスデューサ (または反射体) 間の距離

Copyright © 2023 Texas Instruments Incorporated

9.2.2.2.1 規制と精度

流量計が住宅用アプリケーションを想定している場合は、必要な規格を満たすようにメーターを設計する必要があります。たとえば、国際法定計量機関 (OIML) によると、水道メーターの計測要件は、表 9-3 で説明されている Q1、Q2、Q3、Q4 の値によって定義されます。

表 9-3. OIML 準拠の流量ゾーン

流量ゾーン	説明
Q1	最大許容誤差内でメーターが動作できる最小流量。
Q2	永続的な流量から最小流量までの範囲は、上部流量ゾーンと下位流量ゾーンに分けられ、それぞれが独自の最大許容誤差で特性付けされます。
Q3	最大許容誤差内でメーターが動作できる、定格動作条件内での最大流量。
Q4	最大許容誤差内でメーターが短時間動作でき、その後メーターが定格の動作条件内で動作すれば計測のパフォーマンスを維持できる、最大流量。

水流量計は、Q3 の m^3/h 単位の値と、Q3/Q1 の比で規定されます。Q3 の値と Q3/Q1 の比率は、OIML 規格で提供されているリストから選択されます。

水流量計は、規格で定義されている最大許容誤差 (MPE) を誤差が超えないように設計および製造する必要があります。たとえば、OIML 規格では、水流量計を要件に応じて精度クラス 1 または精度クラス 2 に指定する必要があります。

クラス 1 の水流量計の場合、上部流量ゾーン (Q2 ≦ Q ≦ Q4) での最大許容誤差は、温度が 0.1℃～30℃なら ±1%、30℃を超える場合は ±2% です。下部流量ゾーン (Q1 ≦ Q < Q2) での最大許容誤差は、温度範囲にかかわらず ±3% です。

クラス 2 の水流量計の場合、上部流量ゾーン (Q2 ≦ Q ≦ Q4) での最大許容誤差は、温度が 0.1℃～30℃なら ±2%、30℃を超える場合は ±3% です。下部流量ゾーン (Q1 ≦ Q < Q2) での最大許容誤差は、温度範囲にかかわらず ±5% です。

この規格で規定されている流量計の精度によって、超音波トランスデューサの駆動に使用される電子機器、レシーバ・パス内の回路、時間測定用補助回路のそれぞれに必要な精度が決定されます。小さな流量において要求される精度が厳しいため、超音波流量計で使用されるトランスミッタとレシーバの回路に超低ノイズの信号チェーンが必要なほか、ピコ秒単位の時間間隔を測定能力も必要です。

9.2.2.2.2 超音波流量計での伝搬時間差方式

伝搬時間差方式超音波流量計は、移動する液体の中で、流れの方向 (下流) では音波が高速に伝わり、流れの逆方向 (上流) では低速になるという原理に基づいて動作します。

システムには少なくとも 2 つのトランスデューサが必要です。最初のトランスデューサは、上流のサイクルではトランスミッタとして、下流のサイクルではレシーバとして動作します。2 番目のトランスデューサは、上流のサイクルではレシーバとして、下流のサイクルではトランスミッタとして動作します。超音波流量計は、2 個のトランスデューサの間で送信と受信のサイクルを交互に切り替えて動作し、双方向の TOF を高精度で測定します。

Copyright © 2023 Texas Instruments Incorporated

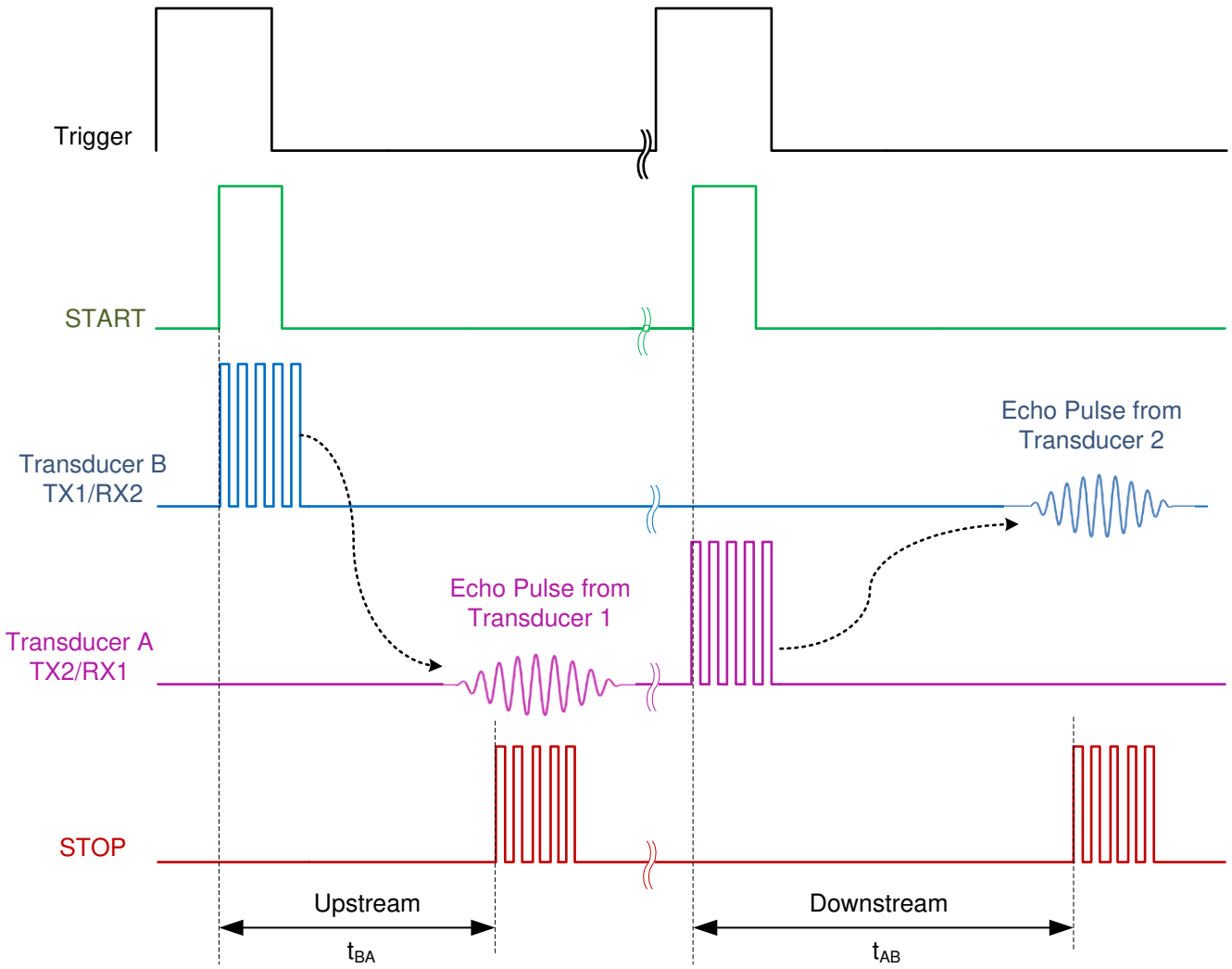


図 9-8. 上流と下流の送信パルスと受信パルスの関係

この例で、上流の TOF は次のように定義されます。

$$t_{BA} = \frac{l}{(c - v)} \tag{8}$$

ここで

- l は 2 つのトランスデューサ間のパスの長さで、メートル (m) 単位です
- c は水中の音速で、メートル毎秒 (m/s) 単位です
- v はパイプ内の水の速度で、メートル毎秒 (m/s) 単位です

この例で、下流の TOF は次のように定義されます。

$$t_{AB} = \frac{l}{(c + v)} \tag{9}$$

ここで

- l は 2 つのトランスデューサ間のパスの長さで、メートル (m) 単位です
- c は水中の音速で、メートル毎秒 (m/s) 単位です

Copyright © 2023 Texas Instruments Incorporated

- v はパイプ内の水の速度で、メートル毎秒 (m/s) 単位です

TOF の差は次のように定義されます。

$$\Delta TOF = t_{BA} - t_{AB} \quad (10)$$

ここで

- t_{BA} はトランスデューサ B からトランスデューサ A への上流の TOF で、秒 (s) 単位です
- t_{AB} はトランスデューサ A からトランスデューサ B への下流の TOF で、秒 (s) 単位です

TOF の差 (ΔTOF) を計算してから、次の式を使用して、パイプ内の水の速度と ΔTOF を関連付けることができます。

$$v = \frac{\Delta TOF \times c^2}{2 \times l} \quad (11)$$

ここで

- c は水中の音速で、メートル毎秒 (m/s) 単位です
- l は 2 つのトランスデューサ間のパスの長さで、メートル (m) 単位です

最後に、質量流量は次のように計算できます。

$$Q = k \times v \times A \quad (12)$$

ここで

- k は流量計定数です
- v はパイプ内の水の速度で、メートル毎秒 (m/s) 単位です
- A はパイプの断面積で、平方メートル (m^2) 単位です

9.2.2.2.3 ΔTOF の精度要件の計算

表 9-2 の最小質量流量要件と精度要件に基づき、必要な ΔTOF 精度は次のように計算できます。

1. 質量流量を m^3/s に変換します。

$$Q = (0.015\ m^3/h)\left(\frac{1\ h}{3600\ s}\right) = 4.167x10^{-6}\ m^3/s$$

2. k = 1 と想定して、流速を計算します。

$$v = \frac{Q}{kA} = \frac{4.167x10^{-6}\ m^3/s}{\pi\left(\frac{0.015\ m}{2}\right)^2} = 0.0236\ m/s$$

3. 与えられた音速に対する ΔTOF を計算します。この例では、音速 c = 1400m/s を想定しています。

$$\Delta TOF = \frac{2 \times l \times v}{c^2} = \frac{(2)(0.06\ m)(0.0236\ m/s)}{1400\ m/s^2} = 1.445\ ns$$

4. 最小流量で 5% の精度が要求されるため、ΔTOF の精度は次のようになります。

$$\Delta TOF_{error} = (0.05)(1.445\ ns) = 72.25\ ps$$

この結果から、低い流量の状態を測定できる高精度のタイマ / ストップウォッチがシステムに必要です。

9.2.2.2.4 動作

TDC1000 は、トランスミッタの駆動、受信した信号の増幅とフィルタリング、および START と STOP のパルスを生成するためのエコーのコンディショニングに使用されます。TDC7200 の ps レベルの精度を持つタイマは、TDC1000 によって

生成される START パルスの立ち上がりエッジと、STOP パルスの立ち上がりエッジとの間の時間間隔を測定するために使用されます。

マイコンはまず、測定用に TDC7200 と TDC1000 を構成します。マイコンが SPI インターフェイス経由で TDC7200 に START コマンドを発行すると、TDC7200 は TDC1000 の TRIGGER ピンにトリガ・パルスを送信します。TDC1000 が送信トランスデューサを駆動すると、START ピンに同期 START パルスが生成され、TDC7200 にカウンタを開始するよう指示します。受信トランスデューサで有効なエコー・パルスが受信されると、TDC1000 は STOP ピンに STOP パルスを生成し、TDC7200 にカウンタを停止するよう指示します。この手順は、上流と下流のサイクルについて繰り返されます。

温度測定を実行し、その結果を使用して、温度による音速の変化を補正できます。

9.2.2.3 アプリケーション曲線

室温でゼロ・フロー状態で収集されたデータから作成された、データとヒストグラムを以下に示します。単純なオフセット較正が適用され、データの全体的な平均値がデータから減算されます。

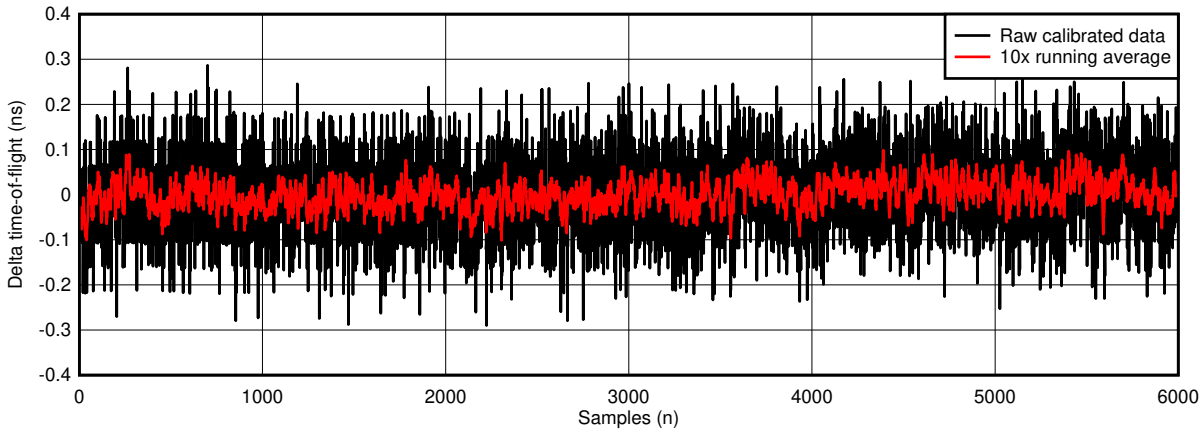


図 9-9. キャリブレーション済みの未加工および平均化されたデルタの TOF データ

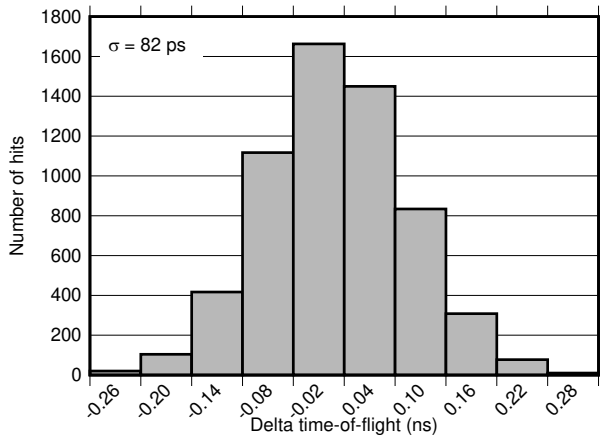


図 9-10. キャリブレーション済みの未加工データのヒストグラム

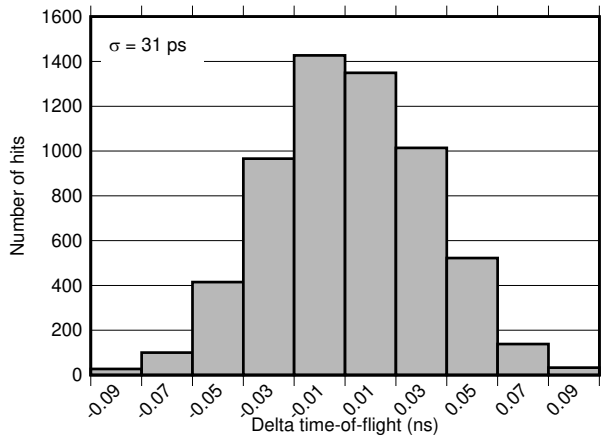


図 9-11. 10 回の移動平均データのヒストグラム

9.3 電源に関する推奨事項

TDC1000 のアナログ回路は、2.7V～5.5V の入力電源電圧範囲で動作するように設計されています。VDD ピンとできるだけ近い場所のグランドに 100nF のセラミック・バイパス・コンデンサを配置することをお勧めします。さらに、1µF より大きい値の電解またはタンタル・コンデンサを推奨します。バルク・コンデンサは、TDC1000 の近くに配置する必要はなく、電圧源端子の近くに配置することも、TDC1000 に電力を供給する電圧レギュレータの出力に配置することもできます。

Copyright © 2023 Texas Instruments Incorporated

TDC1000 の IO 回路は、1.8V～5.5V の入力電源電圧範囲で動作するように設計されています。IO 電源電圧 (V_{IO}) はアナログ電源電圧 (V_{DD}) より低くてもかまいませんが、IO 電圧がアナログ電圧を超えないようにします。また、100nF のセラミック・バイパス・コンデンサを、VIO ピンとできるだけ近くのグランドに配置することもお勧めします。VIO に別のソースまたはレギュレータを使用する場合は、1µF より大きい値の電解またはタンタル・コンデンサを追加することをお勧めします。

場合によっては、10µF のバイパス・コンデンサを追加することで、電源ノイズをさらに低減できます。

9.4 レイアウト

9.4.1 レイアウトのガイドライン

- 4 層の基板設計では、最上層から最下層までを信号層、グランド層、電源層、信号層の順にスタックすることをお勧めします。
- バイパス・コンデンサは、VDD ピンと VIO ピンの近くに配置します。
- 信号の遅延が不均一にならないよう、DUT からストップウォッチ / MCU までの START および STOP の配線長を一致させます。また、PCB 上の寄生容量を最小限に抑えるため、これらの配線には不要なビア・ホールを設けず、配線はできる限り短く、直接配線します。
- あるチャネル方向と他のチャネル方向で信号の遅延が不均一になることを避けるため、DUT からトランスデューサへの TX ペアの長さを一致させます。
- あるチャネル方向と他のチャネル方向で信号の遅延が不均一になることを避けるため、トランスデューサ から DUT への RX ペアの長さを一致させます。
- RTD センサにつながる配線の長さ (または抵抗) を一致させます。PCB の直列抵抗は、RTD センサに直列に追加されます。
- SPI 信号は互いに近づけて配線します。SDO のソース (DUT の近く) と、SDI、SCLK、CSB のソース (SPI MCU の近く) に直列抵抗を配置します。

Copyright © 2023 Texas Instruments Incorporated

9.4.2 レイアウト例

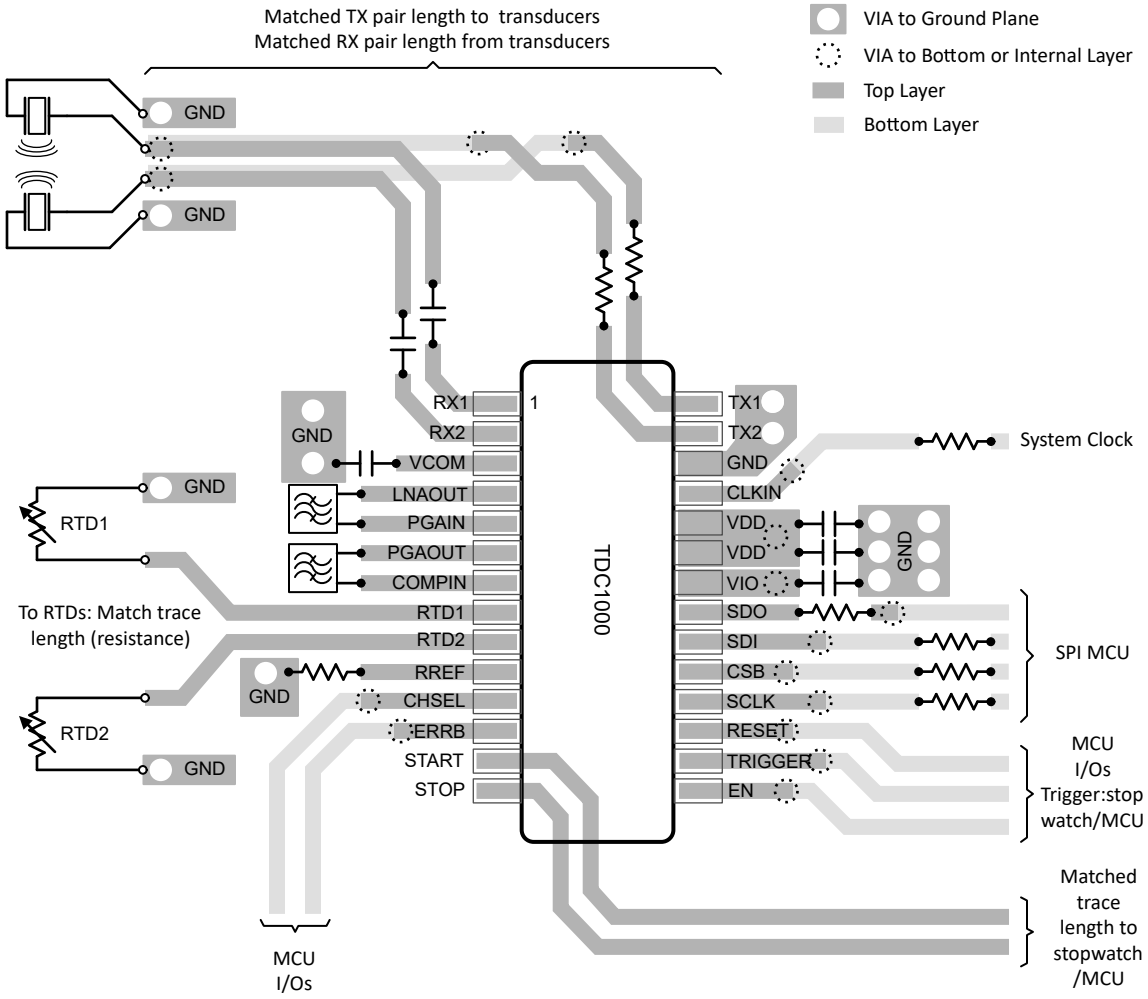


図 9-12. TDC1000 基板レイアウト (容量性フィードバック・モード)

Copyright © 2023 Texas Instruments Incorporated

10 デバイスおよびドキュメントのサポート

10.1 デバイスのサポート

10.1.1 開発サポート

開発サポートについては、以下を参照してください。

- 車載用の超音波式液位 / 品質測定のリファレンス・デザイン

10.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。「更新の通知を受け取る」をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取れます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

10.3 サポート・リソース

TI E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらは TI の仕様を構成するものではなく、必ずしも TI の見解を反映したものではありません。TI の使用条件を参照してください。

10.4 商標

TI E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

10.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

10.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに対して提供されている最新のデータです。このデータは、予告なしに、また、ドキュメントの改訂なしに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

Copyright © 2023 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TDC1000PW	Active	Production	TSSOP (PW) | 28	48 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TDC1000PW
TDC1000PW.A	Active	Production	TSSOP (PW) | 28	48 | TUBE	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TDC1000PW
TDC1000PWR	Active	Production	TSSOP (PW) | 28	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TDC1000PW
TDC1000PWR.A	Active	Production	TSSOP (PW) | 28	2500 | LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-40 to 125	TDC1000PW

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TDC1000 :

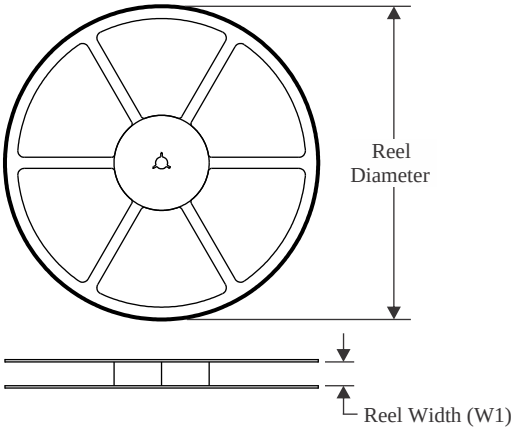
- Automotive : TDC1000-Q1

NOTE: Qualified Version Definitions:

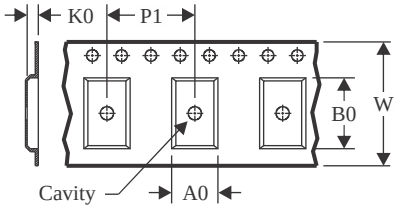
- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

TAPE AND REEL INFORMATION

REEL DIMENSIONS

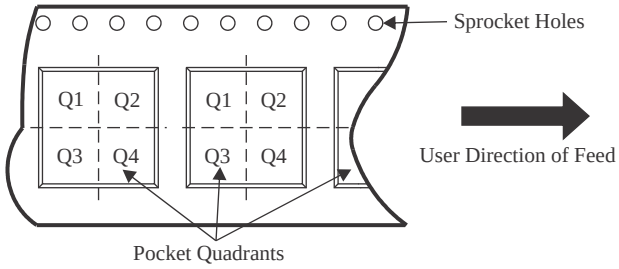


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

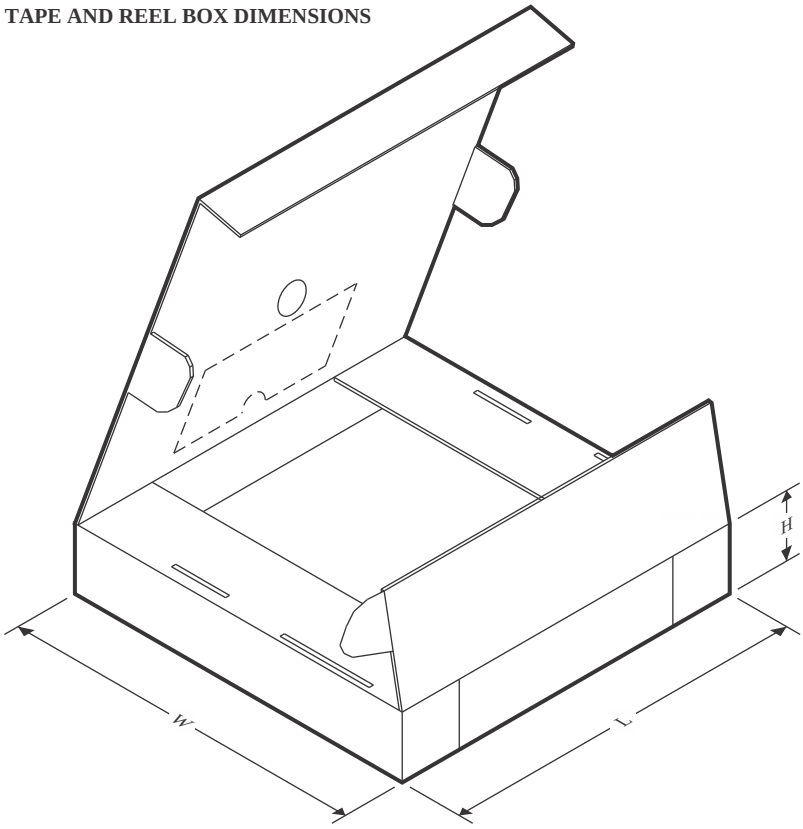
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TDC1000PWR	TSSOP	PW	28	2500	330.0	16.4	6.95	10.0	1.7	8.0	16.0	Q1

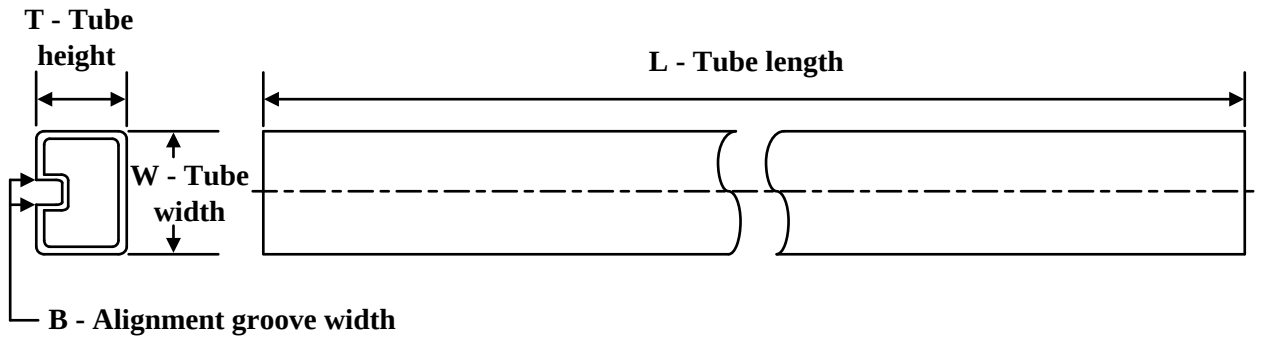
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TDC1000PWR	TSSOP	PW	28	2500	356.0	356.0	35.0

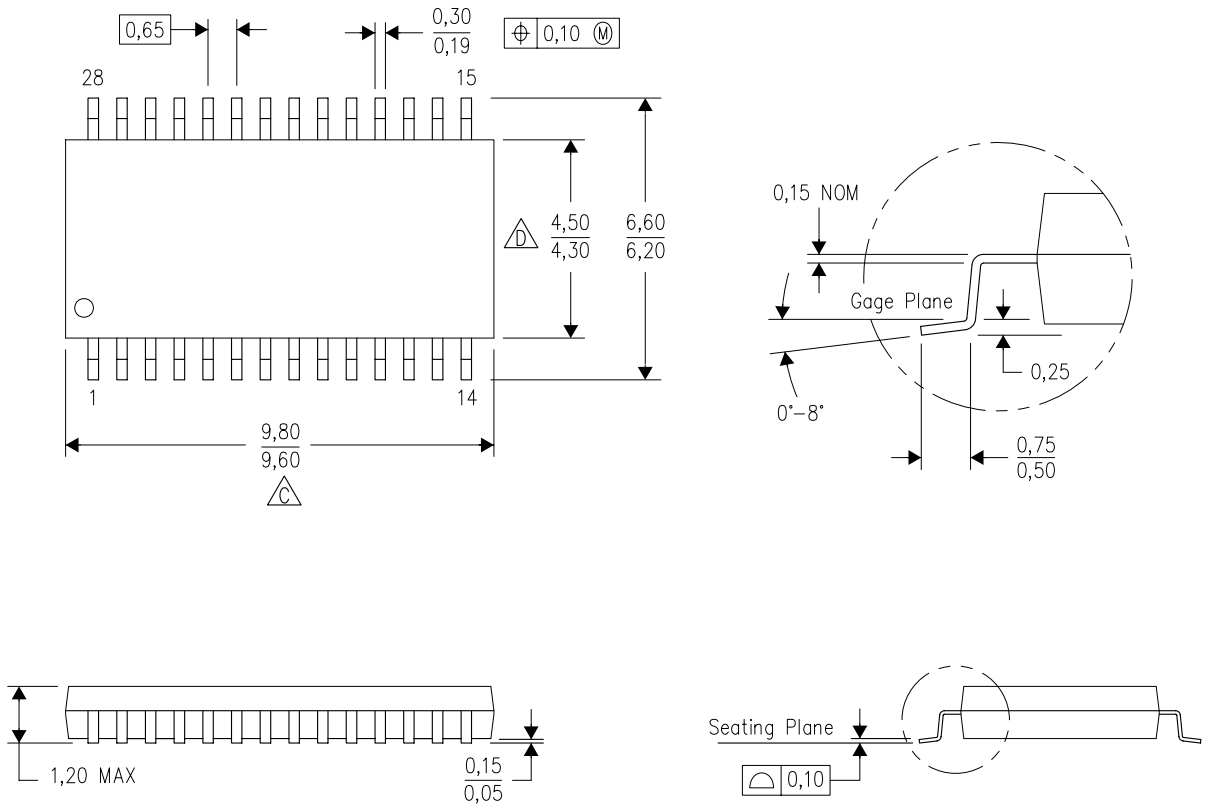
TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
TDC1000PW	PW	TSSOP	28	48	495	8	2514.6	4.06
TDC1000PW.A	PW	TSSOP	28	48	495	8	2514.6	4.06

PW (R–PDSO–G28) PLASTIC SMALL OUTLINE



4040064–7/G 02/11

NOTES:
A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M–1994.
B. This drawing is subject to change without notice.
C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0,15 each side.
D. Body width does not include interlead flash. Interlead flash shall not exceed 0,25 each side.
E. Falls within JEDEC MO–153

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月