

TDES4940 4K V³Link 拡張ビデオから組込み DisplayPort へのブリッジ デシリアライザ

1 特長

- DisplayPort (DP) / Embedded DisplayPort (eDP) トランスミッタ
 - VESA DP v1.4a/eDP v1.4b トランスミッタ
 - HBR3/HBR2/HBR/RBR リンクのビット レート
 - メインリンク : 1、2、または 4 レーン
 - 各レーン最大 8.1Gbps
 - AUX CH 1Mbps
 - ホット プラグ 検出 (HPD)
 - 集約されたビデオ ストリームをローカル eDP ディスプレイに抽出
 - 4 K @ 60Hz のビデオ解像度向けに設計
 - ストリームの同期と分割
- V³Link 拡張ビデオ インターフェイス
 - チャネルあたり 13.5/12.528/10.8/6.75/3.375Gbps、デュアル チャネルで最大 27Gbps
 - 同軸 / STP 相互接続サポート
 - 1、2 チャネルを選択可能
 - デイジーチェーンと分割
 - アダプティブ イコライゼーション
- 超低レイテンシ制御チャネル
 - 最大 1MHz の 2 つの高速モード プラス I2C (最大 3.4MHz のローカル バスアクセス)
 - 高速 GPIO
 - SPI および UART パススルー GPIO をサポート
- 互換性
 - HDCP v1.4 とオンチップ・キーを内蔵
 - V³Link ビデオおよび V³Link 拡張ビデオ製品 ファミリー
- イメージ拡張 (ホワイト・バランスおよびディザリング)
- セキュリティと診断
 - 電圧および電流の監視
 - BIST およびパターン生成
 - CRC およびエラー診断
 - ECC ON 制御ビット
 - 偽造防止向けの一意の ID
- 高度なリンク堅牢性と EMC 制御
 - スペクトラム拡散クロック生成 (SSCG)
 - 適応型受信イコライゼーション (AEQ)

- 低消費電力動作
 - 1.8V および 1.15V のデュアル電源
- 認定
 - ISO 10605 および IEC 61000-4-2 ESD に準拠
 - 温度 : -20°C ~ +85°C

2 アプリケーション

- 高分解能ディスプレイ :
 - 手術室用ディスプレイ
 - シートバック エンターテインメント ディスプレイ
 - 高解像度 HMI

3 概要

TDES4940 は、V³Link 拡張ビデオから DisplayPort (DP) / Embedded DisplayPort (eDP) へのブリッジ デバイスです。V³Link 拡張ビデオ シリアライザと組み合わせることで、このチップセットは低コストの 50Ω 同軸ケーブルまたは STP/STQ ケーブルで高速のシリアル化インターフェイスを受け取ります。TDES4940 は、VESA DP v1.4a/eDP v1.4b 互換デバイスで、HBR3 やスーパーフレーム フォーマットなどの高度な機能をサポートしています。このデバイスは、4K 30 ビット カラー以上のビデオ解像度をサポートしています。V³Link 拡張ビデオは、ビデオとオーディオのデータ転送に加えて、I2C および GPIO データなどの全二重制御機能を同じリンク上でサポートします。ビデオ データと制御を 2 つの V³Link 拡張ビデオ レーンに統合することで、相互接続のサイズと重量が減少し、システムの設計が簡素化されます。低電圧の差動信号、データのスクランブル処理、およびランダム化を使用することで、EMI が最小限に抑えられます。互換性のある V³Link モードでは、デバイスはシングル / デュアル リンクで最大 2 K 解像度、24 ビット色深度をサポートし、HDCP 対応シリアルライザと組み合わせた場合は HDCP v1.4 もサポートします。

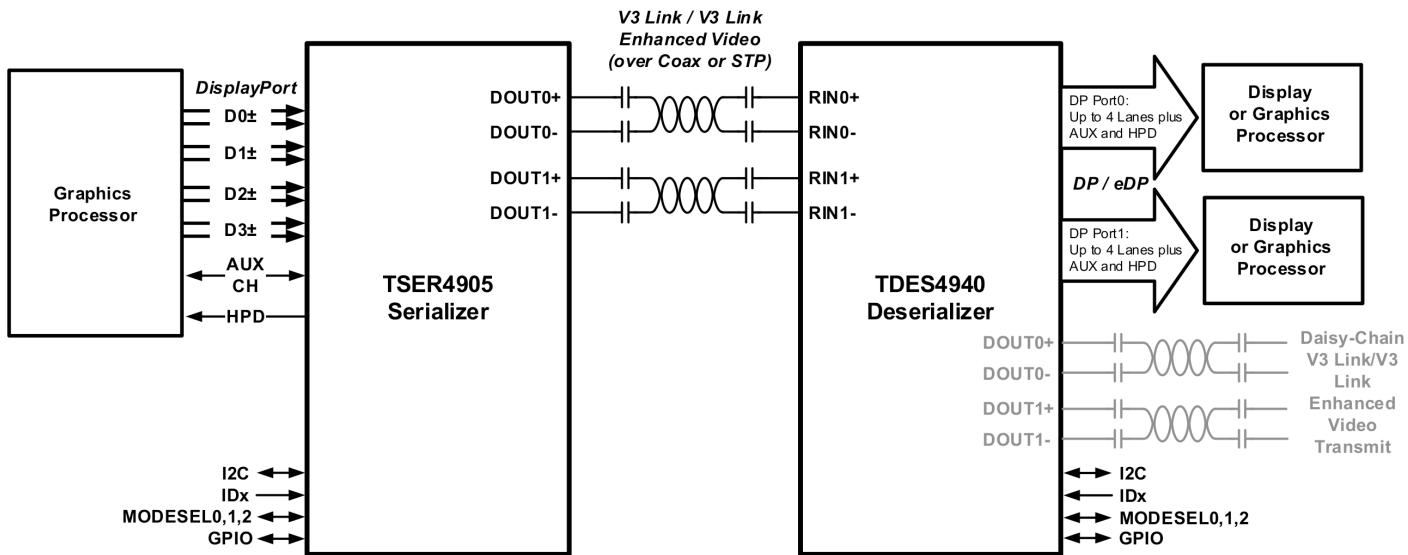
製品情報

部品番号	パッケージ ⁽¹⁾	本体サイズ (公称)
TDES4940	VQFNP (88)	12mm × 12mm

(1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあります。TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照ください。



4 Device and Documentation Support

4.1 Documentation Support

4.1.1 Related Documentation

For related documentation see the following:

- *Soldering Specifications Application Report, SNOA549*
- *IC Package Thermal Metrics Application Report, SPRA953*
- *Leadless Leadframe Package (LLP) Application Report, SNOA401*

4.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

4.3 Trademarks

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

4.4 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

4.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

5 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

5.1 Package Option Addendum

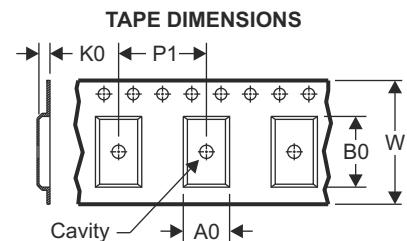
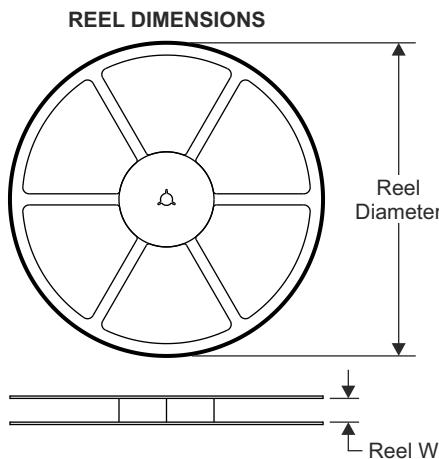
Packaging Information

Orderable Device	Status	Package Type	Package Drawing	Pins	Package Qty	Eco Plan	Lead/Ball Finish	MSL Peak Temp	Op Temp (°C)	Device Marking
TDES4940RURTQ1	ACTIVE	VQFN	RUR0088D	88	250	RoHS & Green	NiPdAuAg	Level-3-260C-168 HR	-20 to 85	TDES4940
TDES4940URRRQ1	ACTIVE	VQFN	RUR0088D	88	2500	RoHS & Green	NiPdAuAg	Level-3-260C-168 HR	-20 to 85	TDES4940

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

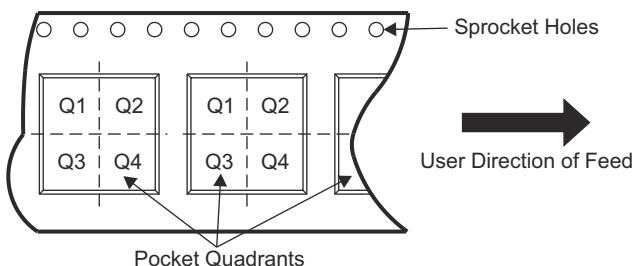
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

5.2 Tape and Reel Information



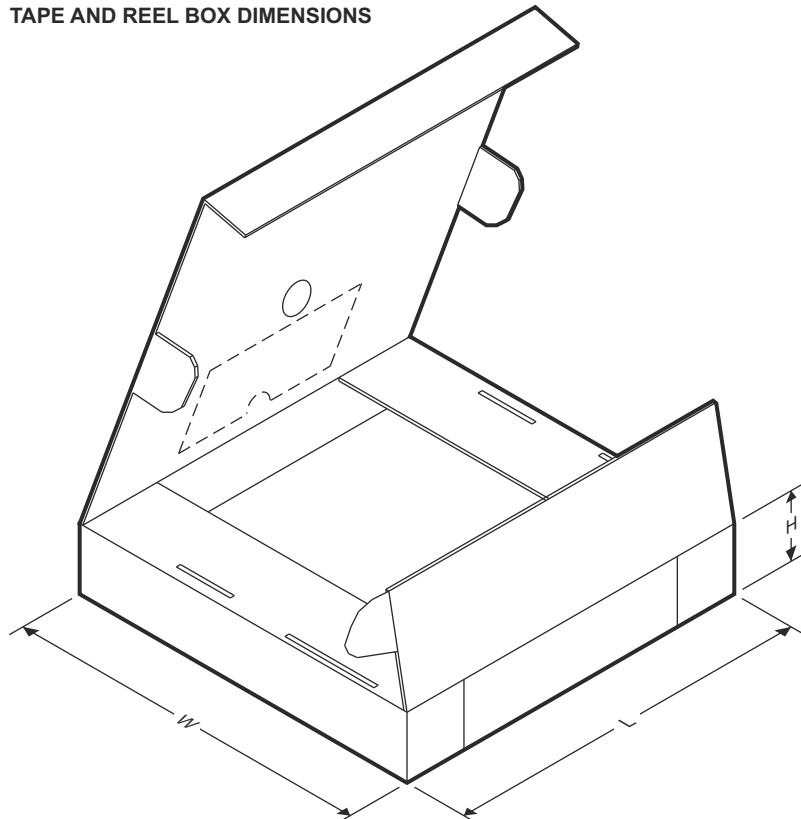
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TDES4940RURTQ1	VQFN	RUR0088 D	88	250	180	24.4	12.30	12.30	1.10	16.00	24.00	Q2
TDES4940RURRQ1	VQFN	RUR0088 D	88	2500	330	24.4	12.30	12.30	1.10	16.00	24.00	Q2

TAPE AND REEL BOX DIMENSIONS



Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TDES4940RURTQ1	VQFN	RUR0088D	88	250	210	185	35
TDES4940RURRQ1	VQFN	RUR0088D	88	2500	360	360	36
TDES4940RURRQ1	VQFN	RUR0088D	88	2500	367	367	35

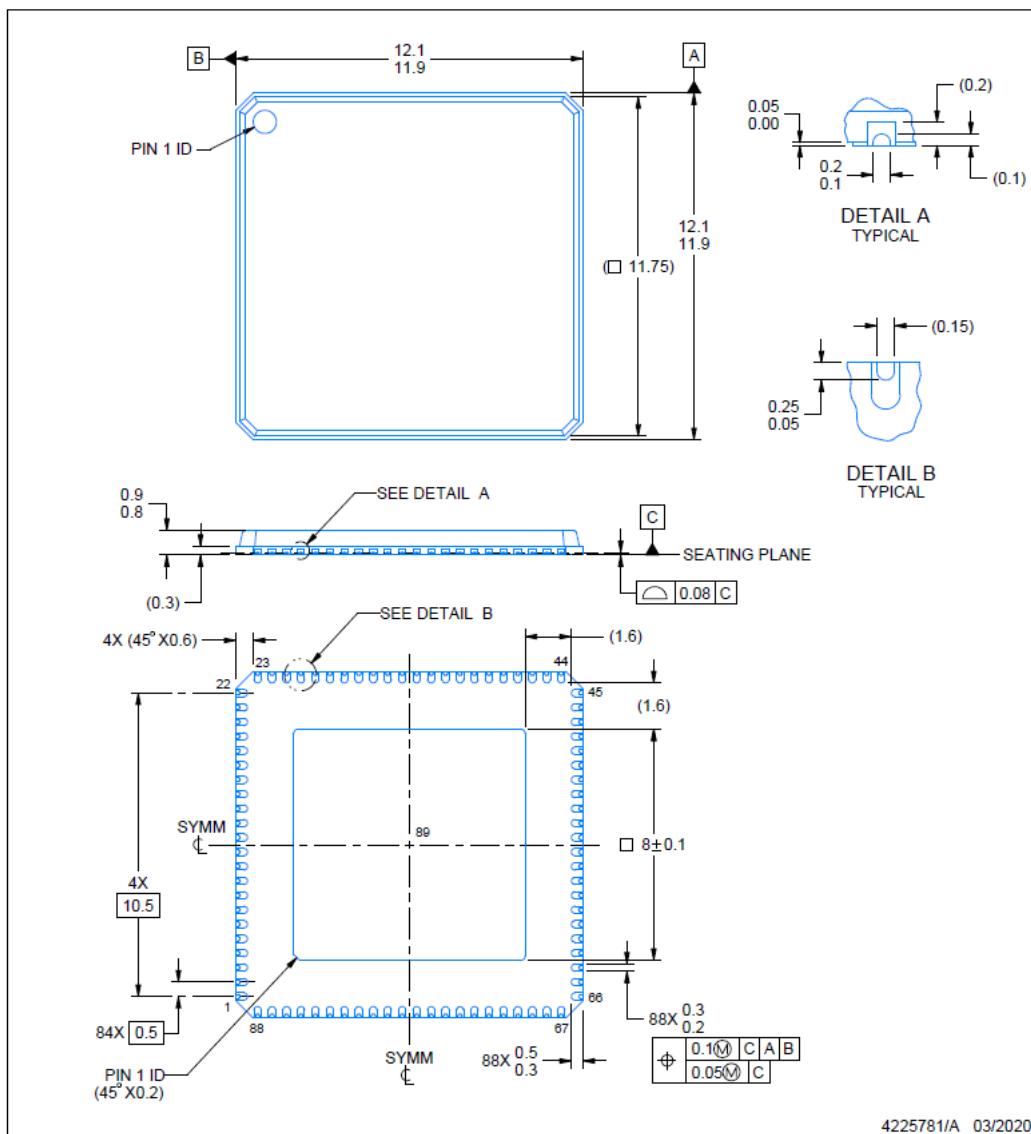
RUR0088D



PACKAGE OUTLINE

VQFNP - 0.9 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

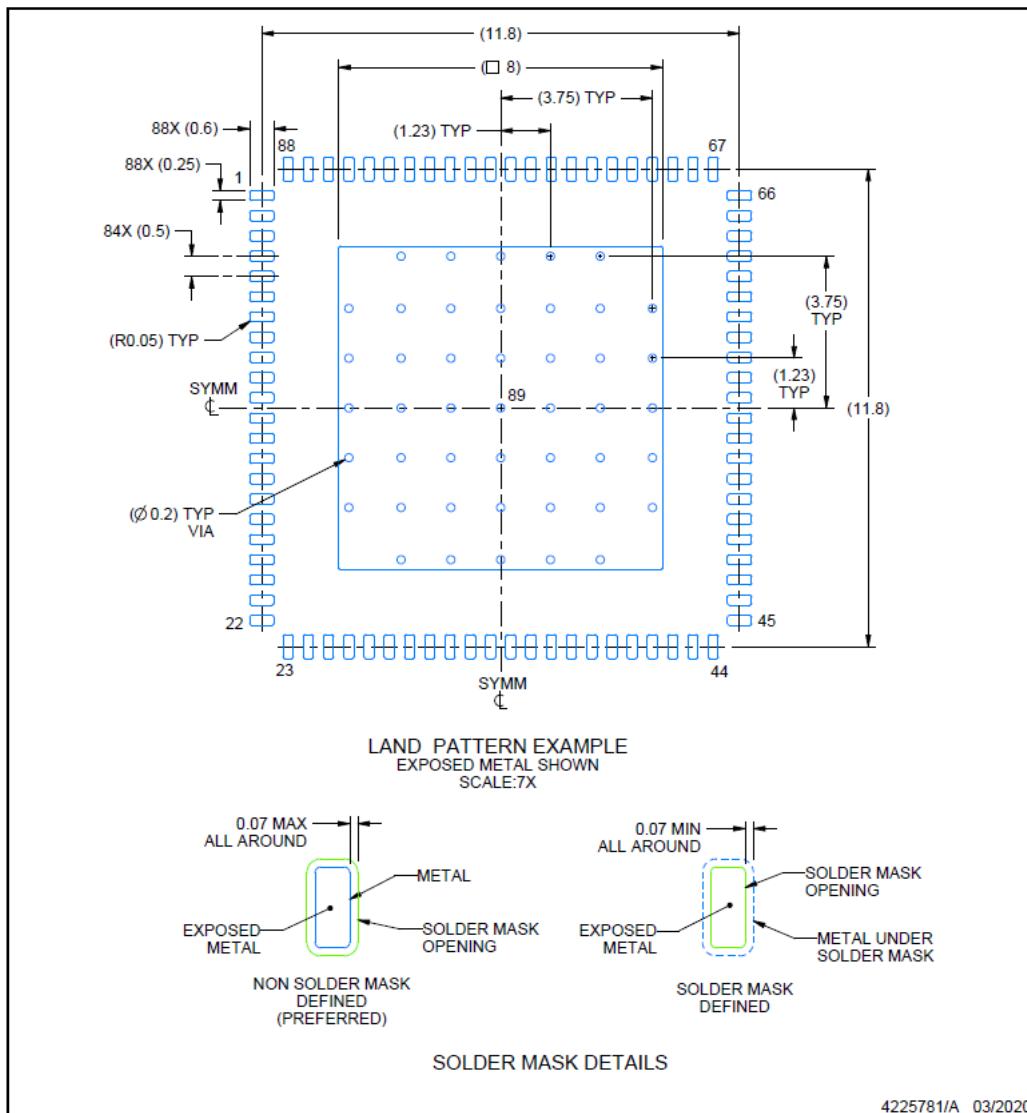
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

RUR0088D

VQFN - 0.9 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

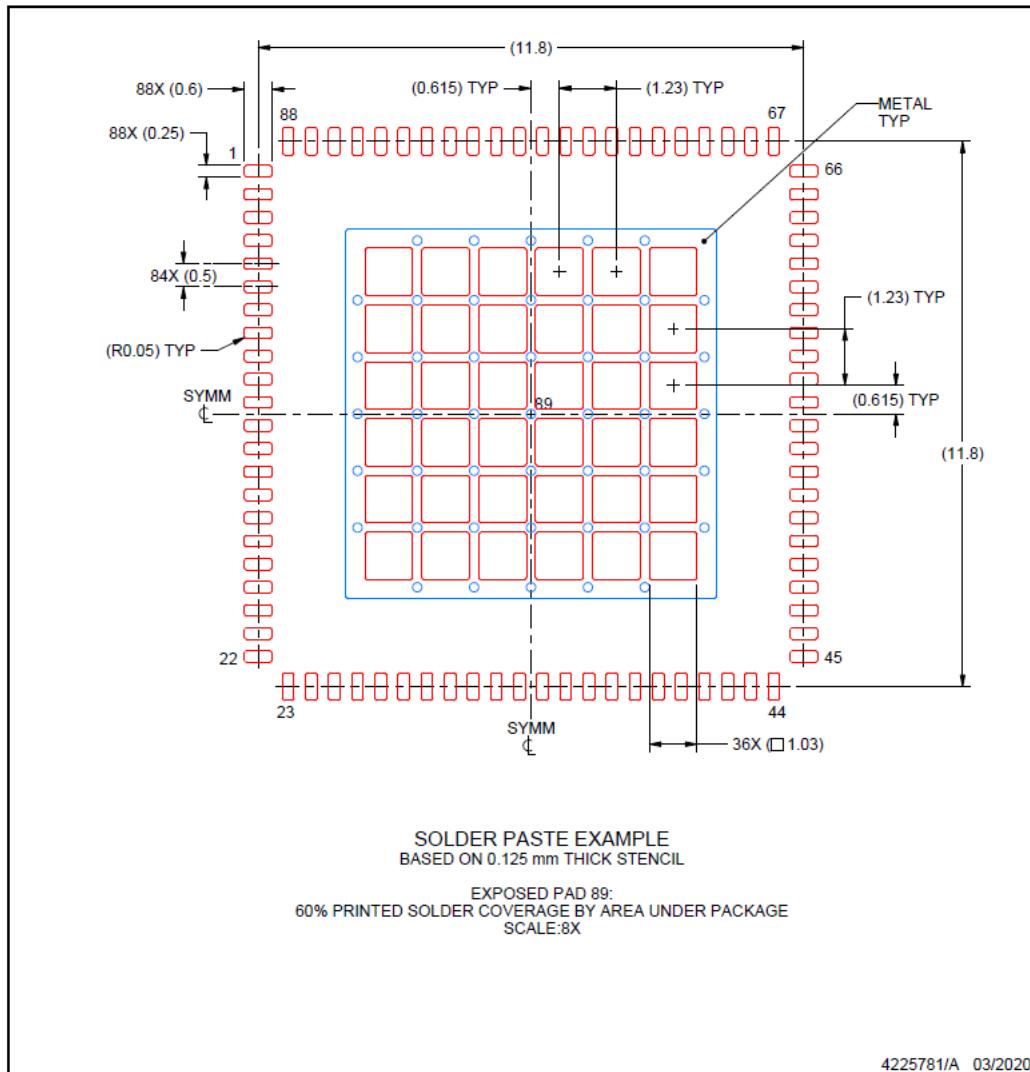
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RUR0088D

VQFNP - 0.9 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TDES4940RURR	Active	Production	VQFNP (RUR) 88	2500 LARGE T&R	Yes	NIPDAUAG	Level-3-260C-168 HR	-20 to 85	TDES4940
TDES4940RURR.A	Active	Production	VQFNP (RUR) 88	2500 LARGE T&R	Yes	NIPDAUAG	Level-3-260C-168 HR	-20 to 85	TDES4940
TDES4940RURT	Active	Production	VQFNP (RUR) 88	250 SMALL T&R	Yes	NIPDAUAG	Level-3-260C-168 HR	-20 to 85	TDES4940
TDES4940RURT.A	Active	Production	VQFNP (RUR) 88	250 SMALL T&R	Yes	NIPDAUAG	Level-3-260C-168 HR	-20 to 85	TDES4940

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

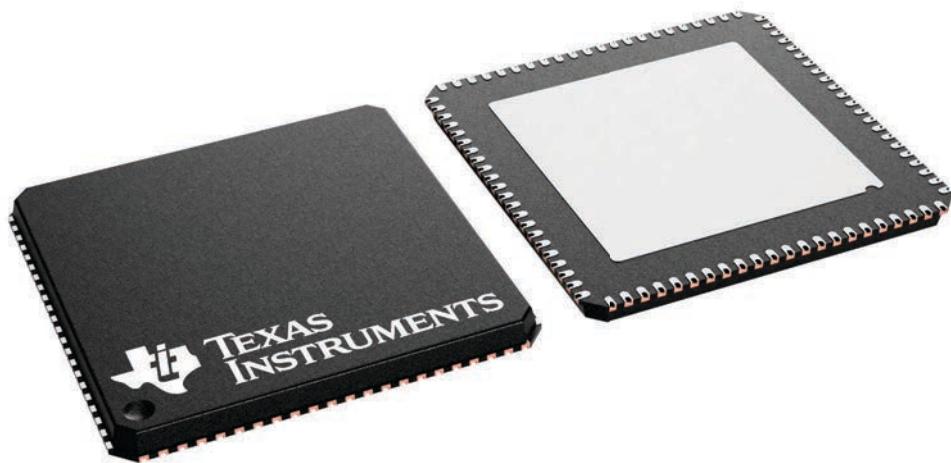
RUR 88

VQFN - 0.9 mm max height

12 x 12, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4228969/A

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月