

THVD8000T OOK 変調機能搭載、電力線通信 (PLC) 向け、拡張温度範囲、RS-485 トランシーバ

1 特長

- 電源電圧:3V～5.5V
- 半二重通信
 - 最大 500kbps のデータレート ($f_0 / \text{bps} = 10$)
 - $f_0 / \text{bps} < 10$ の場合、より高いデータレートも可能
- オン / オフ キーイング (OOK) 変調による RS-485 電気信号伝達
- ピンで選択可能なキャリア周波数:ARM:125 kHz～5 MHz
- 拡散スペクトラム クロック処理による優れた EMI 性能
- 無極性
- スタックバス条件を回避するための TX タイムアウト
- 動作同相範囲:-7V～12V
- バス I/O 保護
 - ±18V の DC フォルト保護
 - ±16kV HBM ESD
 - ±8kV IEC 61000-4-2 接触放電
 - ±15kV IEC 61000-4-2 エアギャップ放電
 - ±4kV IEC 61000-4-4 高速過渡バースト
- 拡張温度範囲:-55°C～125°C
- スペースに制約のあるアプリケーションに適した 8 ピン SOT-23 パッケージ

2 アプリケーション

- HVAC システム
- ビル オートメーション
- ファクトリ オートメーション / 制御
- 電化製品
- 照明器具
- グリッド インフラ
- パワー デリバリー

3 概要

THVD8000T は、オン / オフ キーイング (OOK) 変調および復調機能を備えた RS-485 電力線通信用トランシーバです。既存の電力線上でデータを変調することで、電力伝送とデータ通信が共通の対の配線を共有できるため、システムコストを低減できます。

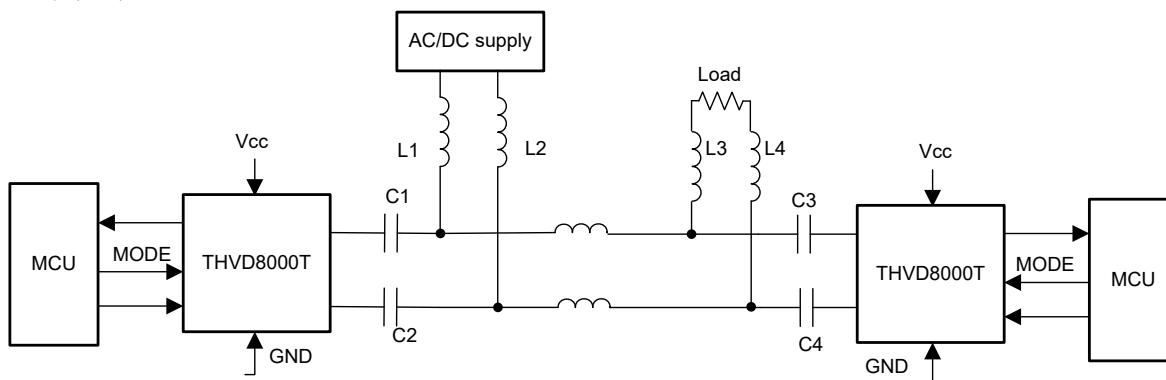
ピンで設定可能なインターフェイスを採用しているため、システム設計が簡単です。キャリア周波数は、F_SET ピンの外付け抵抗を変更することで調整できます。キャリア周波数の可変範囲が広いため、システム設計者は外付けのインダクタとコンデンサを柔軟に選択できます。また、OOK 変調はデータの極性に影響されないで動作するため、システムの設置が簡単です。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
THVD8000T	SOT-23-THN (8)	2.9mm × 2.8mm

(1) 詳細については、[セクション 11](#) を参照してください。

(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



概略回路図



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール（機械翻訳）を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長	1	7.2 機能ブロック図	14
2 アプリケーション	1	7.3 機能説明	14
3 概要	1	7.4 デバイスの機能モード	16
4 ピン構成および機能	3	8 アプリケーション情報に関する免責事項	17
5 仕様	4	8.1 アプリケーション情報	17
5.1 絶対最大定格	4	8.2 代表的なアプリケーション (OOK モード)	17
5.2 ESD 定格	4	8.3 電源に関する推奨事項	19
5.3 ESD 定格 - IEC 仕様	4	8.4 レイアウト	20
5.4 推奨動作条件	4	9 デバイスおよびドキュメントのサポート	21
5.5 熱に関する情報	5	9.1 デバイス サポート	21
5.6 電気的特性	5	9.2 ドキュメントの更新通知を受け取る方法	21
5.7 消費電力特性	7	9.3 サポート・リソース	21
5.8 スイッチング特性	7	9.4 商標	21
5.9 代表的特性	8	9.5 静電気放電に関する注意事項	21
6 パラメータ測定情報	9	9.6 用語集	21
7 詳細説明	14	10 改訂履歴	21
7.1 概要	14	11 メカニカル、パッケージ、および注文情報	21

4 ピン構成および機能

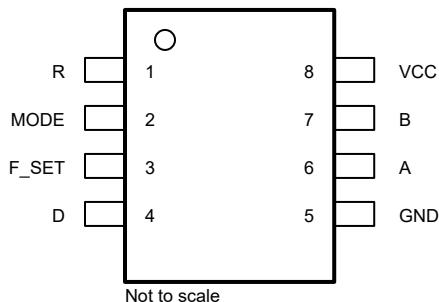


図 4-1. DDF パッケージ、8 ピン SOT-23
(上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
R	1	デジタル出力	レシーバ モードでは、R ピンは出力として動作し、送信モードではハイインピーダンス状態になります。MODE ピンをトグルする場合は、プルアップ抵抗を推奨します。
モード	2	デジタル入力	送信および受信モードの選択。Low = 受信モード、High = 送信モード。GND に 2MΩ プルダウン
F_SET	3	アナログ入力	キャリア周波数の選択肢。GND への抵抗を使用して周波数を選択します。
D	4	デジタル入力	ドライバ データ入力、V _{CC} への 2MΩ プルアップ
GND	5	グラウンド	デバイスのグラウンド
A	6	バス入力 / 出力	バス I/O ポート A (B と相補)
B	7	バス入力 / 出力	バス I/O ポート B (A と相補)
V _{CC}	8	電源	3.3V ~ 5V デバイス電源

5 仕様

5.1 絶対最大定格

(1) 参照

		最小値	最大値	単位
V_{CC}	電源電圧	-0.5	7	V
V_L	任意のロジックピン (D, MODE、または F_SET) での入力電圧	-0.3	5.7	V
V_A, V_B	A または B 入力の電圧 (差動、または GND を基準として)	-18	18	V
I_O	レシーバ出力電流	-24	24	mA
T_J	接合部温度		170	°C
T_{STG}	保存温度	-65	150	°C

- (1) 絶対最大定格の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、この値の条件においても、または「推奨動作条件」に示された値を超えるいかなる条件においても、デバイスが正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	A ピンおよび B ピンから GND へ	±16,000
			すべてのピン	
		デバイス帶電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	すべてのピン	±1,500

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
 (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 ESD 定格 - IEC 仕様

			値	単位
$V_{(ESD)}$	静電放電	IEC 61000-4-2 ESD 接触放電、A ピンおよび B ピンから GND へ	±8	kV
		IEC 61000-4-2 ESD エア ギャップ放電、A ピンおよび B ピンから GND へ	±15	
		IEC 61000-4-4 電気的高速過渡、A ピンおよび B ピンから GND へ	±4	

5.4 推奨動作条件

		最小値	公称値	最大値	単位
V_{CC}	電源電圧	3	5.5	5.5	V
V_{ID}	入力差動電圧 (A ピンおよび B ピン)	-7	12	12	V
V_{CM}	動作同相電圧 (A ピンおよび B ピン)	-7	12	12	V
V_{IH}	High レベル入力電圧 (D ピンおよび MODE ピン)	2	V_{CC}	V_{CC}	V
V_{IL}	Low レベル入力電圧 (D ピンおよび MODE ピン)	0	0.8	0.8	V
I_O	出力電流	ドライバ	-60	60	mA
		レシーバ	-4	4	
R_{F_SET}	キャリア周波数選択抵抗	1.5	80	80	kΩ
ΔR_{F_SET}	キャリア周波数選択抵抗の許容誤差	-2	2	2	%
$1/t_{UI}$	データレート	変調モード ⁽¹⁾		$f_0 / 10$	bps
C_{F_SET}	F_SET ピンの推奨負荷容量			100	pF
T_A	動作時の周囲温度	-55	125	125	°C

- (1) f_0 は、 F_SET ピンと GND ピンの間の外付け抵抗によって設定されるキャリア周波数 (Hz) です。

5.5 热に関する情報

热評価基準 ⁽¹⁾		THVD8000T	単位
		DDF (SOT-23)	
		8 ピン	
$R_{\theta JA}$	接合部から周囲への热抵抗	106.6	°C/W
$R_{\theta JC(\text{top})}$	接合部からケース(上面)への热抵抗	38.4	°C/W
$R_{\theta JB}$	接合部から基板への热抵抗	29.9	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	29.5	°C/W
Ψ_{JB}	接合部から上面への特性パラメータ	29.5	°C/W

(1) 従来および最新の热評価基準の詳細については、『半導体およびIC パッケージの热評価基準』アプリケーション レポートを参照してください。

5.6 電気的特性

自由空気での動作温度範囲内(特に記述のない限り)。すべての標準値は 25°C、電源電圧 $V_{CC} = 5V$ における値です。

パラメータ	テスト条件	最小値	標準値	最大値	単位
ドライバ					
$ \Delta V_{OD} $	ドライバの差動出力電圧の大きさ	OOK モード、 $R_L = 60\Omega$ 、 $-7V \leq V_{test} \leq 12V$ 、2 番目のパルスで測定	図 6-1 を参照してください	1.5	3.5
		OOK モード、 $R_L = 100\Omega$ 、 $C_L = 50pF$ 、2 番目のパルスで測定	図 6-1 を参照してください	2	4
		OOK モード、 $R_L = 54\Omega$ 、 $C_L = 50pF$ 、2 番目のパルスで測定	図 6-1 を参照してください	1.5	3.5
V_{OC}	定常同相出力電圧	OOK モード、 $R_L = 60\Omega$ 、 $C_L = 50pF$	図 6-2 を参照してください	1	$V_{CC} / 2$
ΔV_{OC}	差動ドライバの同相出力電圧の変化	OOK モード、 $R_L = 60\Omega$ 、 $C_L = 50pF$	図 6-2 を参照してください	-160	160
$V_{OC(\text{PP})}$	ピークツーピークのドライバの同相出力電圧	OOK モード、 $R_L = 60\Omega$ 、 $C_L = 50pF$ 、 $V_{CC} = 3.3V$ および $V_{CC} = 5V$	図 6-2 を参照してください	425	mV
I_{OS}	ドライバの短絡出力電流	OOK モード、 $MODE = V_{CC}$ 、 $-7V \leq [V_A \text{ または } V_B] \leq 12V$		-250	250
f_0	最小キャリア周波数 ⁽¹⁾	$R_{F_SET} = 77k\Omega$	図 6-3 を参照してください	125	kHz
	最大キャリア周波数 ⁽¹⁾	$R_{F_SET} = 1.5k\Omega$	図 6-3 を参照してください	5	MHz
DCD_{f_0}	キャリア周波数のデューティサイクル歪み	f_0 の範囲全体で測定		-2	2
Δf_0	キャリア周波数の許容誤差	$\pm 2\%$ 許容の R_{F_SET} で測定		-25	25
Δf_{SSC}	スペクトラム拡散クロックのキャリア周波数の変動	キャリア周波数範囲全体で測定		± 5	%
f_{SSC}	スペクトラム拡散クロックレート			30	kHz

自由空気での動作温度範囲内 (特に記述のない限り)。すべての標準値は 25°C 、電源電圧 $V_{\text{CC}} = 5\text{V}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位	
レシーバ							
I_{I}	受信モードでのバス入力電流	MODE = GND、 $V_{\text{CC}} = 0\text{V}$ または 5.5V	$V_{\text{I}} = 12\text{V}$	75	125	μA	
			$V_{\text{I}} = -7\text{V}$	-97	-70		
$V_{\text{MAG_ZERO}}$	R の出力で 0 を検出するための OOK の信号差動送信の振幅 (大きさ)。	MODE = GND、同相範囲全体	125 kHz	225		mV	
			1 MHz	150			
			5MHz	115			
	R の出力で 1 を検出するための OOK の信号差動送信の振幅 (大きさ)。		125 kHz	20		mV	
			1 MHz	10			
			5MHz	10			
$V_{\text{MAG_HYS}}$	レシーバの差動入力電圧圧縮ショルドのヒステリシス		125 kHz	40		mV	
			1 MHz	20			
			5MHz	20			
ロジック ピン / 制御ピン							
I_{IN}	入力電流 (D、MODE)	$V_{\text{O}} = 0\text{V}$ または V_{CC}		-5	5	μA	
I_{IN}	入力電流 (F_SET)	$V_{\text{O}} = V_{\text{CC}}$			55	μA	
V_{O}	出力電圧 (F_SET)	$I_{\text{O}} = 0\text{ mA}$			1.4	V	
		$32\text{k}\Omega \leq R_{\text{PD}} \leq 78\text{k}\Omega$			785	mV	
V_{OH}	レシーバの High レベル出力電圧	$I_{\text{OH}} = -4\text{mA}$	$V_{\text{CC}} - 0.4$	$V_{\text{CC}} - 0.2$		V	
V_{OL}	レシーバの Low レベル出力電圧	$I_{\text{OL}} = 4\text{mA}$		0.2	0.4	V	
I_{OZ}	レシーバのハイインピーダンス出力電流	$V_{\text{O}} = 0\text{V}$ または V_{CC} 、MODE = 0		-1	1	μA	
デバイス							
I_{CC}	電源電流 (静止時)	OOK 送信モード	$D = V_{\text{CC}}$ 、MODE = V_{CC} 、F_SET と GND の間の抵抗、無負荷	3.1	5	mA	
		OOK 受信モード	$D = V_{\text{CC}}$ 、MODE = GND、F_SET と GND の間の抵抗、無負荷	4	6		
T_{SD}	サーマル シャットダウン温度			160	170	185	$^{\circ}\text{C}$
T_{HYS}	サーマル シャットダウン ヒステリシス				11	15	$^{\circ}\text{C}$

(1) 完全なキャリア周波数範囲については、「OOK 変調」セクションを参照してください

5.7 消費電力特性

自由気流での動作温度範囲内 (特に記述のない限り)。すべての標準値は 25°C 、電源電圧 $V_{\text{CC}} = 5\text{V}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
PD _{OOK}	OOK モードでのチップの消費電力	MODE = V_{CC} 、 $R_L = 60\Omega$ 、 C_L なし	$f_0 = 125\text{kHz}$ 、 12.5kHz (25kbps) のクロック パターン (データとして)	60	80	mW
			$f_0 = 5\text{MHz}$ 、 500kHz (1Mbps) のクロック パターン (データとして)	90	125	mW

5.8 スイッチング特性

自由空気での動作温度範囲内 (特に記述のない限り)。すべての標準値は 25°C 、電源電圧 $V_{\text{CC}} = 5\text{V}$ における値です。

パラメータ		テスト条件	最小値	標準値	最大値	単位
ドライバ						
t_r 、 t_f	ドライバの差動出力立ち上がりおよび立ち下がり時間	$R_L = 60\Omega$ 、 $C_L = 50\text{pF}$ 、図 6-4 を参照	10	30	ns	
t_{PHL} 、 t_{PLH}	ドライバの伝搬遅延		1.2	2.5	クロック	
$t_{\text{SK(P)}}$	ドライバのパルス スキュー、 $ t_{\text{PHL}} - t_{\text{PLH}} $		0.3	2.5	クロック	
レシーバ						
t_r 、 t_f	レシーバの出力立ち上がりおよび立ち下がり時間	$C_L = 15\text{pF}$ 、図 6-5 を参照	1.5	16	ns	
t_{PHL} 、 t_{PLH}	レシーバの伝搬遅延時間		4	6.5	クロック	
$t_{\text{SK(P)}}$	レシーバのパルス スキュー、 $ t_{\text{PHL}} - t_{\text{PLH}} $		1.1	3	クロック	
デバイス						
$t_{\text{TX-RX_OOK}}$	送信モードから受信モードへの変更の遅延、OOK モード	すべての R_{FSET} の場合	$t_{\text{TX-RX_OOK_ZERO}}$ と $t_{\text{TX-RX_OOK_ONE}}$ のワースト ケース。図 6-6 および 図 6-7 を参照してください。	14	クロック	
$t_{\text{RX-TX_OOK}}$	受信モードから送信モードへの変更の遅延、OOK モード	すべての R_{FSET} の場合	図 6-8 を参照してください	12	クロック	
$t_{\text{TX_TIMEOUT}}$	送信タイムアウト遅延			60	110	s

5.9 代表的特性

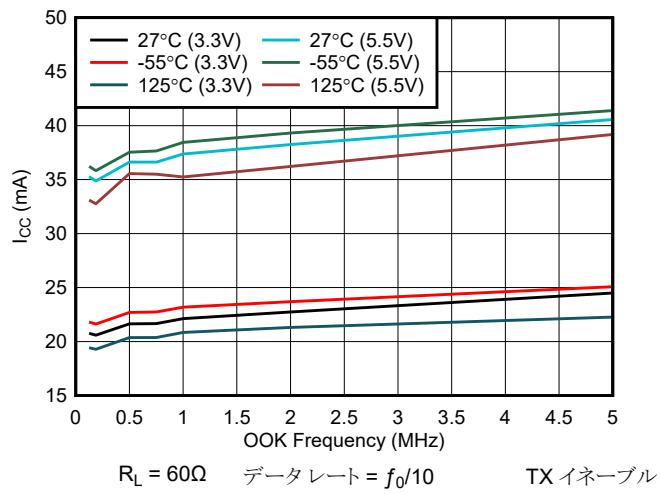


図 5-1. ICC と OOK 周波数の関係

6 パラメータ測定情報

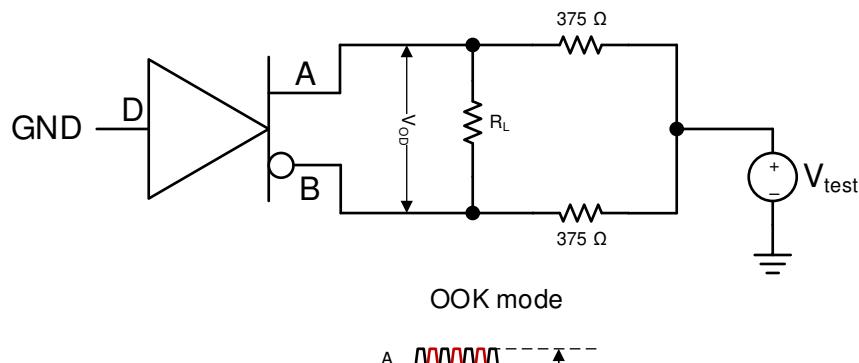


図 6-1. 同相モード負荷でのドライバ差動出力電圧の測定

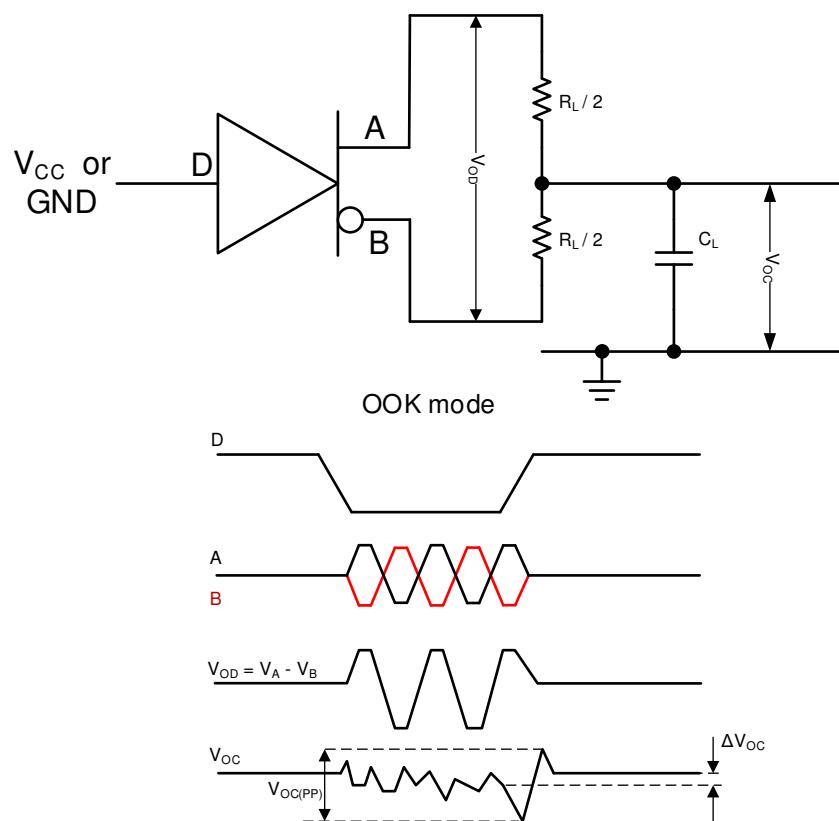


図 6-2. ドライバ差動および同相モード出力の測定

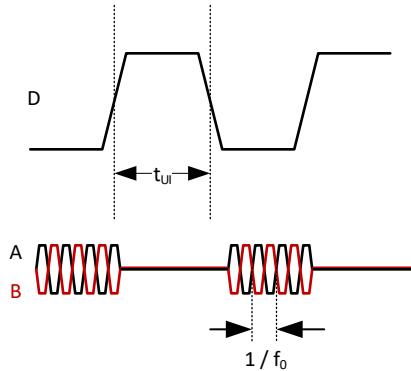


図 6-3. キャリア周波数の測定

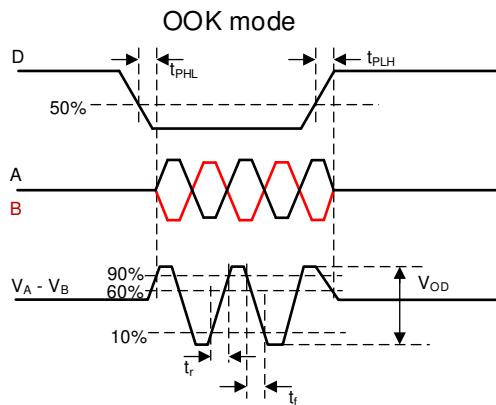
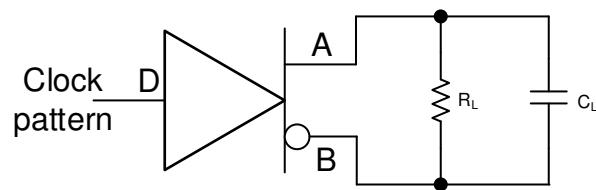


図 6-4. ドライバスイッチング特性の測定

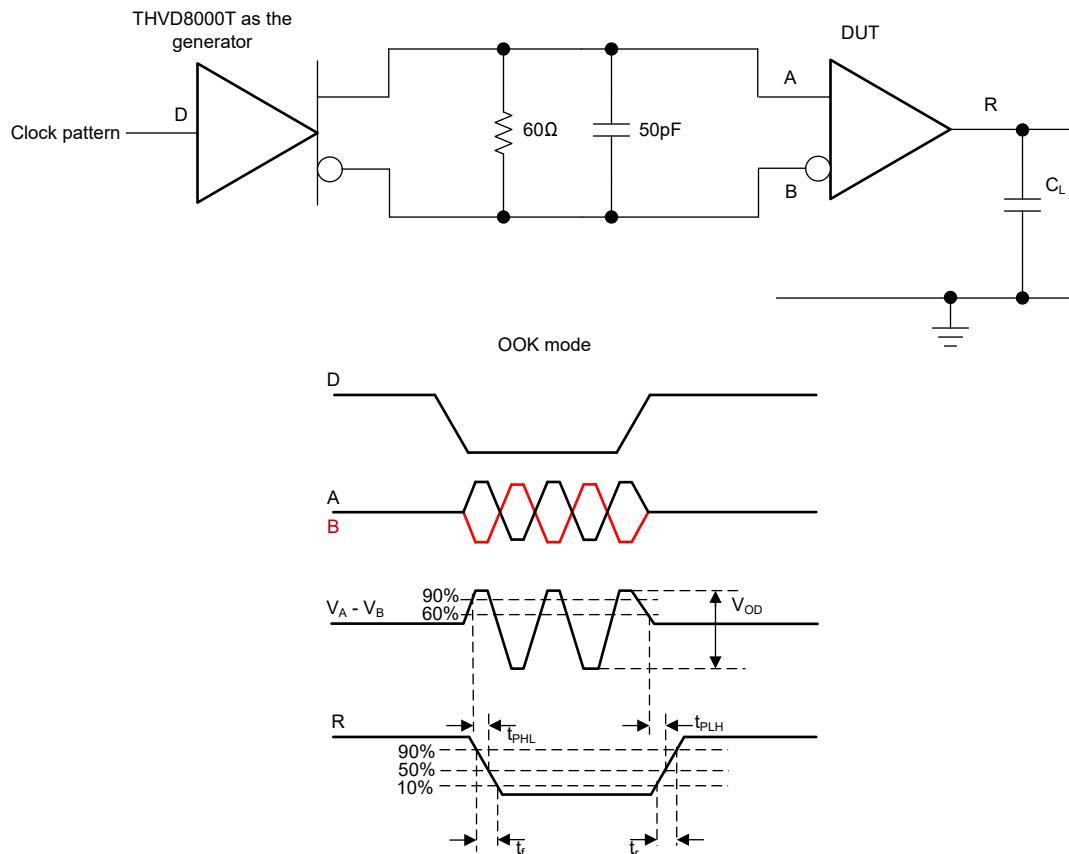


図 6-5. レシーバ特性の測定

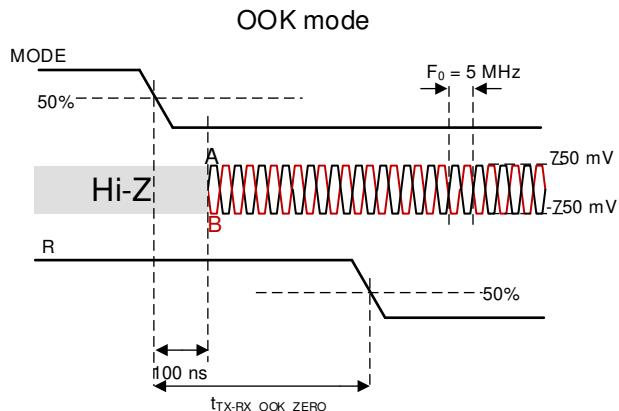
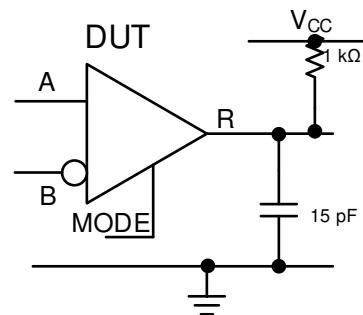


図 6-6. Low 出力での送信モードから受信モードへの変更

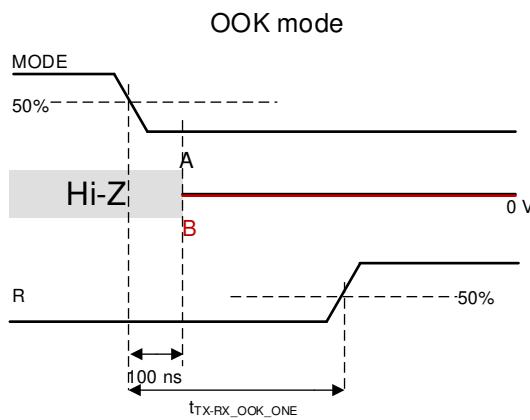
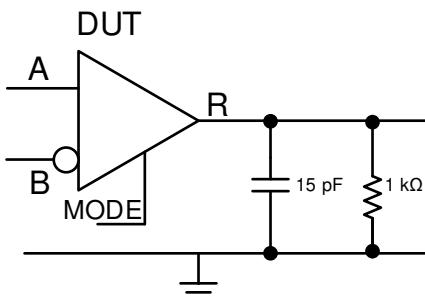


図 6-7. High 出力での送信モードから受信モードへの変更

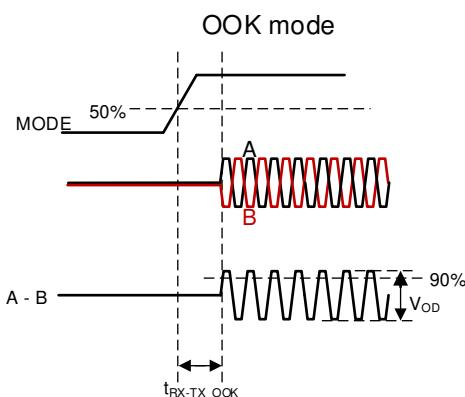
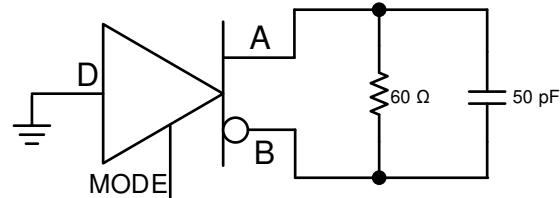


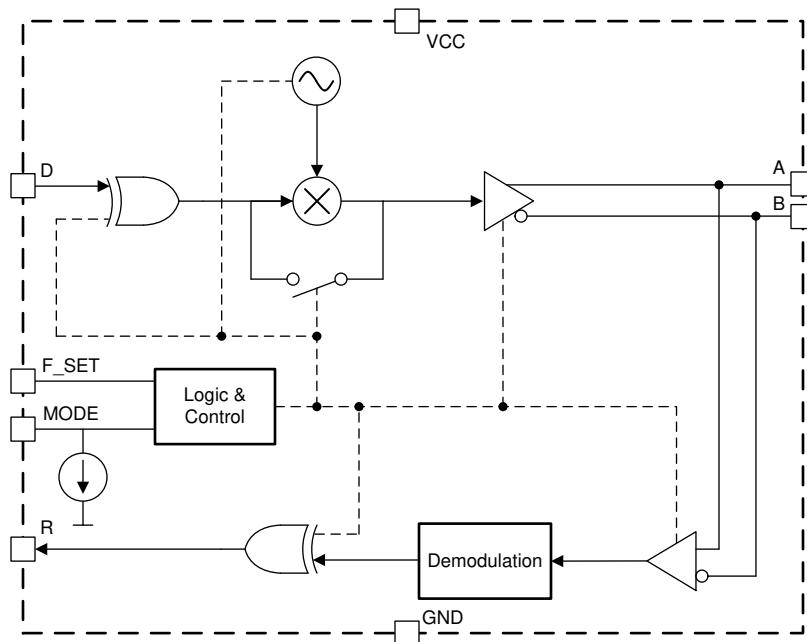
図 6-8. 受信モードから送信モードへの変更

7 詳細説明

7.1 概要

THVD8000T は、RS-485 の物理層信号伝送を使用した電力線通信 (PLC) を実現します。統合型 OOK 変調器を使用すると、RS-485 のデータを直列コンデンサを経由して既存の電源ケーブルに直接結合でき、マイコンやコントローラの更新は不要です。THVD8000T レシーバは、高精度のバンドパス フィルタと復調器を使用して、直列コンデンサを介して電源ケーブルからデータを抽出します。

7.2 機能ブロック図



7.3 機能説明

7.3.1 F_SET ピンによる OOK 変調

D 入力のデータは、F_SET ピンを介してキャリア周波数 (f_0) で変調されます。図 7-1 に、変調方式を示します。D 入力の高レベルは、ゼロ差動電圧 (V_{OD}) の中レベルに駆動されます。D 入力の低レベルは、キャリア周波数で変調されます。データ レートの 10 倍を上回るキャリア周波数を使用することを推奨します。より高いデータ レートも可能ですが、パルス幅の歪みが大きくなり、比が低くなります。

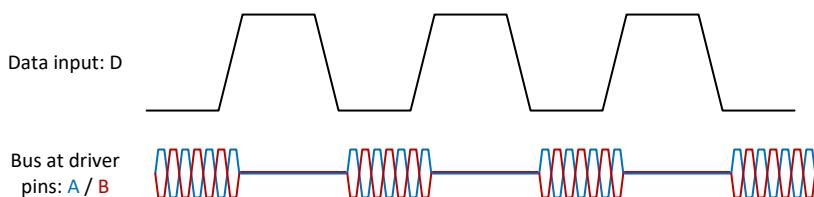


図 7-1. OOK 変調方式

f_0 は、グランドに接続されている外部抵抗 (R_{F_SET}) の値を変更することでプログラム可能です。表 7-1 に、各推奨抵抗値に対するキャリア周波数を示します。

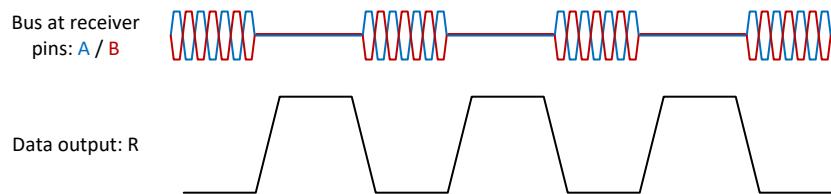
キャリア周波数の生成に使用される発振器は、放射を低減するためのスペクトラム拡散クロック機能を備えています。

表 7-1. OOK f_0 と R_{F_SET} の関係

R_{F_SET} (kΩ)	OOK f_0 (kHz)
77	125
50	187.5
19	500
12.5	750
9.3	1000
4.4	2000
1.5	5000

7.3.2 OOK 復調

A および B 入力で受信された OOK 信号は、バンドパス フィルタとピーク検出器を通過して、元のデータ ストリームを再生成します。図 7-2 に、OOK 入力と R 出力の波形を示します。バンドパス・フィルタの特性は、 R_{F_SET} で設定されたキャリア周波数に基づいて、自動的に最適な設定に適応します。


図 7-2. OOK 復調

7.3.3 トランスマッタのタイムアウト

ドライバ パスにはタイムアウト機能が組み込まれており、マルチドロップ アプリケーションで障害のあるノードが無期限にバスを占有するのを防止します。

D 入力が $t_{TX_TIMEOUT}$ より長い間エッジ (立ち上がりまたは立ち下がり) を検出しない場合、ドライバは送信を停止し、出力はハイインピーダンスになります。次のいずれかのイベントにより、デバイスは通常動作に復帰します。

- D 入力での任意のエッジ
- MODE ピンのトグル

送信バスは、 t_{MODE} 内で動作を再開します。

7.3.4 極性フリーの動作

THVD8000T は、OOK モードのレシーバ入力での A および B の極性の影響を受けません。レシーバ データ コンパレータは、極性を無視して受信入力信号の振幅のみをチェックし、ロジック レベルを決定します。極性を反転すると、パルス幅歪みが悪化する場合があることに注意してください。

7.3.5 グリッチフリーのモード変更

このデバイスには、MODE ピンの状態を変更するときに、最大 t_{MODE} の遅延が組み込まれています。この機能により、送信モードと受信モードを遷移する際に、A、B、R 出力でグリッチが発生しないようになります。

7.3.6 IEC ESD および EFT 保護機能を内蔵

内部 ESD 保護回路は、IEC 61000-4-2 に準拠した最大 $\pm 8\text{kV}$ の接触による静電放電 (ESD)、および IEC 61000-4-4 に準拠した最大 $\pm 4\text{kV}$ の電気的高速過渡 (EFT) からトランシーバを保護します。この内蔵保護機能により、外付け部品が不要になり、システムの BOM を低減できます。

7.4 デバイスの機能モード

表 7-2. THVD8000T の機能モード

F_SET の構成	デバイスの機能モード
F_SET と GND の間の R _{F_SET}	OOK モード、f ₀ は R _{F_SET} 値によって設定
ハイインピーダンスでの F_SET	
V _{CC} での F_SET	無効。通常動作では推奨されません
F_SET はグランドへ短絡	

7.4.1 OOK モード

D 入力のデータは、デバイスが送信中 (MODE = V_{CC}) に R_{F_SET} 値によって設定されたキャリア周波数で変調されます。詳細については、[セクション 7.3.1](#) セクションを参照してください。受信 (MODE = GND) 時に、デバイスは A および B 入力で OOK 変調信号を想定します。データは復調され、R ピンを介して出力されます。詳細については、[セクション 7.3.2](#) セクションを参照してください。

表 7-3. OOK モードのドライバ機能表

F_SET	入力		出力		機能
	モード	D	A	B	
R _{F_SET} (表 7-1 を参照)	H	H または Z	V _{CM} へのバイアス	V _{CM} へのバイアス	ドライバは、バス上の V _{CM} にアクティブにバイアスされます
	H	L	発振	発振	バスはキャリア周波数でアクティブに駆動されます
	L または Z	X	Z	Z	ドライバが無効、デバイスは受信モード

表 7-4. OOK モードのレシーバ機能表

F_SET	モード	入力		出力	機能
			R		
R _{F_SET} (表 7-1 を参照)	L または Z	F_SET および V _{ID} > V _{MAG_ZERO} で発振		L	有効なバスを LOW で受信します
	L または Z	F_SET および V _{MAG_ONE} < V _{ID} < V _{MAG_ZERO} で発振		?	無効なバスを受信、出力不定
	L または Z	F_SET および V _{ID} < V _{MAG_ONE} で発振		H	有効なバスを HIGH で受信します
	L または Z	Z/ 発振なし		H	有効なバスを HIGH で受信します
	L または Z	開放、短絡、アイドル (V _{ID} = 0V)		H	フェイルセーフ High 出力
	H	X		Z	レシーバが無効、デバイスは送信モード

7.4.2 サーマルシャットダウン (TSD)

THVD8000T には、サーマルシャットダウンと呼ばれる保護機能があります。接合部温度が T_{SD} に達すると、デバイスはサーマルシャットダウン保護モードに移行します。このモードではドライバおよびレシーバの出力がディスエーブルになります。接合部温度がサーマルシャットダウン (通常は T_{SD} - T_{HYS}) より低くなると、通常動作が再開されます。

8 アプリケーション情報に関する免責事項

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

THVD8000T は、オン / オフ キーイング (OOK) を使用して、AC 結合の電源ライン ペア経由でデータを送信することができます。

8.2 代表的なアプリケーション (OOK モード)

1 組の配線でデータと電力を組み合わせるためには、コンデンサとインダクタをバイアスティー構成で使用します。高周波差動データは、直列静電容量経由でバスラインに AC 結合され、電力は直列インダクタンス経由で DC 結合されます。これらの部品の値は、キャリア周波数、バス上のノード数、および電力供給要件 (すなわち、特定のノードによって供給または消費される電圧と合計電流) に依存します。

送信される差動通信信号は、下図のように電力バスに AC 結合されます。この構成には、バス上で送信される電力が差動データにほとんど影響しないという利点があり、幅広い電圧および電流のシナリオに対応できます。代表的なアプリケーションは、THVD8000T が 24VDC または 24VAC の電力バスを介して 100mA ~ 1A の電流を送信することで実現できますが、AC 結合により、THVD8000T はこれらの電圧を直接認識しません。詳細については、[THVD8000 設計ガイド](#)を参照してください。

図 8-1 には、バス ライン上のオプションの整流器ネットワークが示されています。このダイオードのネットワークにより、ラインがスワップされた場合でも、ノードがバス ワイヤから正しく電力を受け取ることができます。

終端抵抗 R_T はデバイスの機能に必須ではありませんが、ケーブルの終端で発生する可能性のある反射を低減して、一部のアプリケーションでの信号の整合性を向上させるのに役立ちます。

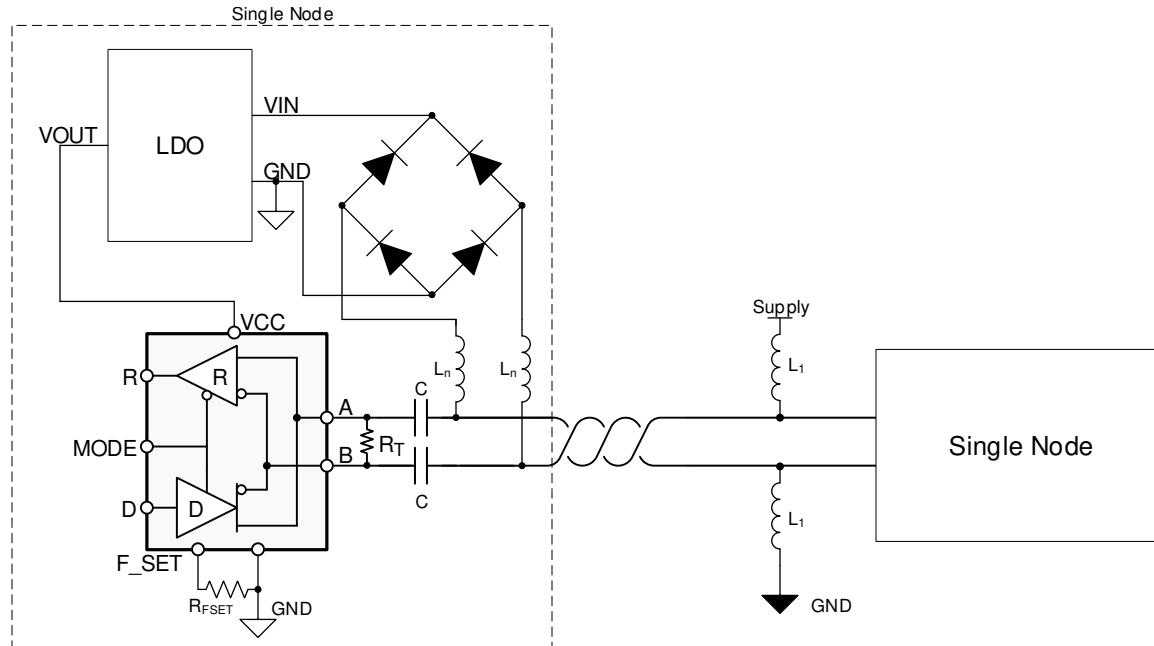


図 8-1. 2 個のノードを持つ標準的な電力ライン ネットワーク

8.2.1 設計要件

主な要件は、バスコンデンサとパワーインダクタの値です。どちらの値も、選択したキャリア周波数に依存します。

8.2.1.1 キャリア周波数

このデバイスは、オン/オフキーイングを使用して、バス上でバイナリデータを送信します。詳細については、[セクション7.3.1](#)を参照してください。データの変調および復調では、LowからHighおよびHighからLowへの遷移時間の非対称性により、パルス幅の歪みが発生する可能性があります。これらの非対称性は、送信バス内の内部キャリア発振器へのデータの同期や、受信バス内のバンドパスフィルタの応答時間などの要因によるものです。こうした要因の影響は、必要なデータレートよりもはるかに高いキャリア周波数を選択することで最小化できます。少なくとも10:1の周波数比をお勧めします。

8.2.2 詳細な設計手順

8.2.2.1 インダクタ値の選択

選択するインダクタでは、消費電力も考慮する必要があることに注意してください。インダクタは、インダクタンス値に加えて、想定される最大電流に対応できるサイズにする必要があります。

並列集約インピーダンスは、キャリア周波数での総等価インピーダンスが $Z \geq 375\Omega$ になるように選択する必要があります。これは、 60Ω の終端のRS-485負荷を想定しています。アプリケーションで終端を使用しない場合は、キャリア周波数での総等価インピーダンスは $Z \geq 60\Omega$ に低減する可能性があります。次の例では、終端を使用することが想定されています式1に、インダクタ $L_1 \sim L_n$ の並列集約インピーダンスの式を示します。各ノードのインダクタンス値は同じであるため、ユーザーは各ノードのインピーダンスが総等価インピーダンスの n 倍であると判断できます。たとえば、バスに4つのノードが接続されていて、等価インピーダンスが 375Ω である場合、各ノードのインピーダンスは $1,500\Omega$ となります。

$$Z = Z_1 \parallel Z_2 \parallel \dots \parallel Z_n \quad (1)$$

推奨インダクタンス値を決定するには、式2に示すように、式3を並べ替えて L_n を決定できます。

$$Z_n = 2\pi f_0 L_n \quad (2)$$

$$L_n = \frac{Z_n}{2\pi f_0} \quad (3)$$

f_0 は、使用されるキャリア周波数(OOK周波数)です。前述のノードあたり $1.5\text{k}\Omega$ インピーダンスで、キャリア周波数を 1MHz と仮定すると、結果として得られるインダクタンス制限はノードあたり約 $240\mu\text{H}$ になります。これは、ノードごとの推奨最小値です。 375Ω の総集約インピーダンスを実現するための最小インダクタンス値のクイックリファレンスとして、[図8-2](#)を参照してください。この値にバス上のノード数を掛けると、ノードあたりの最小インダクタンスが得られます。先ほどの4つのノード、キャリア周波数 1MHz の例で考えると、集約インダクタンスの最小値は約 $60\mu\text{H}$ であり、この値に4を掛けると $24\mu\text{H}$ になります。

8.2.2.2 コンデンサ値の選択

コンデンサの選択は、インダクタの選択よりも簡単です。これは主に、高周波信号を通過させるには静電容量インピーダンスが重要だからです。ただし、コンデンサの電圧定格は、アプリケーションの要件に合わせて慎重に選択する必要があります。ホットプラグ時の電圧過渡現象が絶対最大値を超えないように、ホットプラグノードに関する特別な考慮事項を踏まえる必要があります。絶対最大定格を参照してください。

バス上のノード数は、静電容量の計算に影響を与えません。コンデンサのインピーダンスを式4に示します。

$$Z = \frac{1}{2\pi f_0 C} \quad (4)$$

$Z \leq 5\Omega$ を維持すると、キャリア周波数のインピーダンスが十分に低く維持され、データが通過できるようになります。式を並べ替えて C を計算すると、結果は 式 5 に示すようになります。

$$C = \frac{1}{2\pi f_0 Z} \quad (5)$$

前の例の 1MHz のキャリア周波数を使用する場合、最小容量値は約 32nF になります。クイック リファレンスについては、図 8-3 を参照してください。

8.2.3 アプリケーション曲線

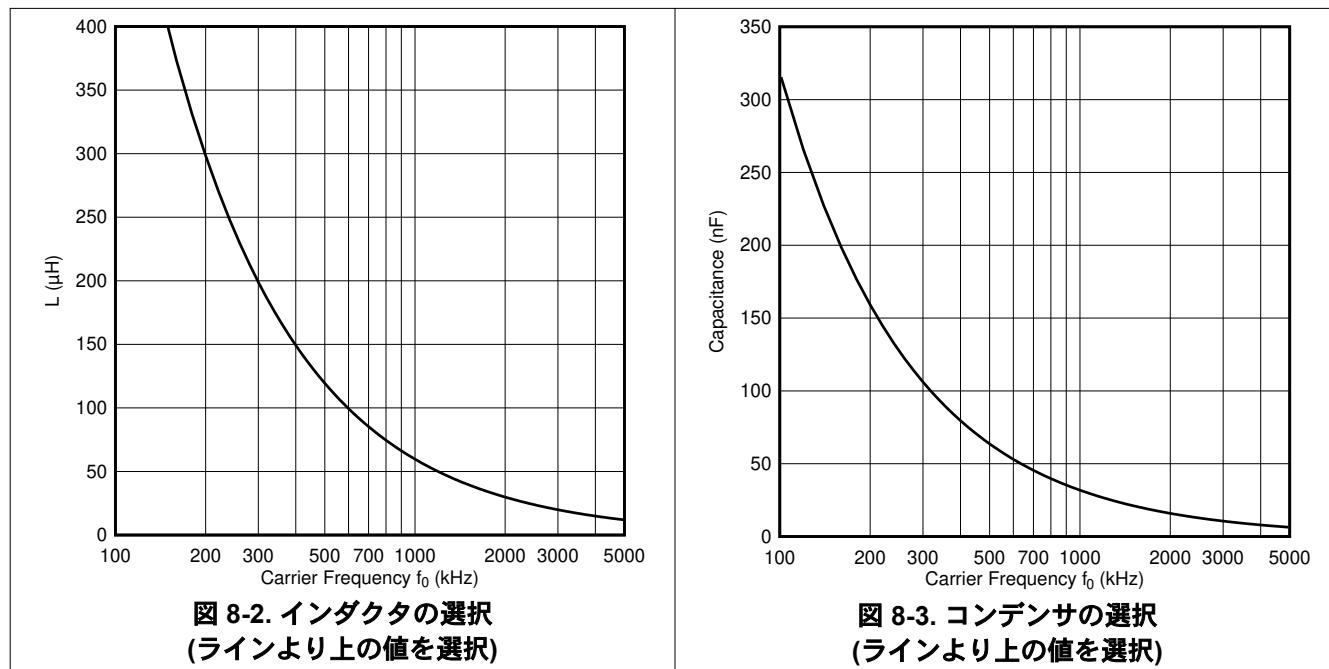


図 8-2. インダクタの選択
(ラインより上の値を選択)

図 8-3. コンデンサの選択
(ラインより上の値を選択)

8.3 電源に関する推奨事項

すべてのデータ レートと電源電圧で信頼性の高い動作を確保するため、電源ピンのできるだけ近くに 100nF ~ 220nF のセラミック コンデンサと 1μF のコンデンサ (ESD に敏感な設計の場合) を配置して、電源をデカップリングする必要があります。これにより、スイッチ モード電源の出力に存在する電源電圧リップルを低減し、PCB 電源プレーンの抵抗とインダクタンスを補償するのに役立ちます。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

堅牢で信頼性の高いバスノード設計では、産業用環境で発生する可能性のあるサージ過渡から保護するために、多くの場合、外部の過渡保護デバイスを使用する必要があります。これらの過渡は広い周波数帯域幅(約3MHz～300MHz)を持つため、PCB設計時に高周波レイアウト手法を適用する必要があります。

- 保護回路をバスコネクタの近くに配置し、ノイズ過渡が基板全体に伝播するのを防止します。
- V_{CC} およびグランドプレーンを使用して、低インダクタンスを実現します。高周波電流は、抵抗が最小ではなく、インピーダンスが最小であるパスに追従する傾向があることに注意してください。
- 容量負荷を推奨値よりも低く維持するため、 F_{SET} 部品はピンの近くに配置します。
- プルアップまたはプルダウン抵抗をONモードで使用して、デフォルト状態を設定します。
- 基板上のトランシーバ、UART、コントローラICの V_{CC} ピンにできるだけ近い位置に、100nF～220nFのデカッピングコンデンサを配置します。
- 実効ビアインダクタンスを最小化するため、デカッピングコンデンサと保護デバイスの V_{CC} およびグランド接続には少なくとも2つのビアを使用します。
- 過渡イベント時にこれらのラインのノイズ電流を制限するには、イネーブルラインに1k Ω ～10k Ω のプルアップおよびプルダウン抵抗を使用します。
- TVSクランプ電圧がトランシーババスピンの規定最大電圧よりも高い場合は、AとBの各バスラインにパルス耐性抵抗を挿入します。これらの抵抗は、トランシーバへの残留クランプ電流を制限し、ラッチアップを防止します。
- 純粋なTVS保護は最大1kVのサージ過渡に十分ですが、過渡電圧が高い場合は、数百ボルトのクランプ電圧に過渡を低減する金属酸化物バリスタ(MOV)と、過渡電流を1mA未満に制限する過渡プロッキングユニット(TBU)が必要です。

8.4.2 レイアウト例

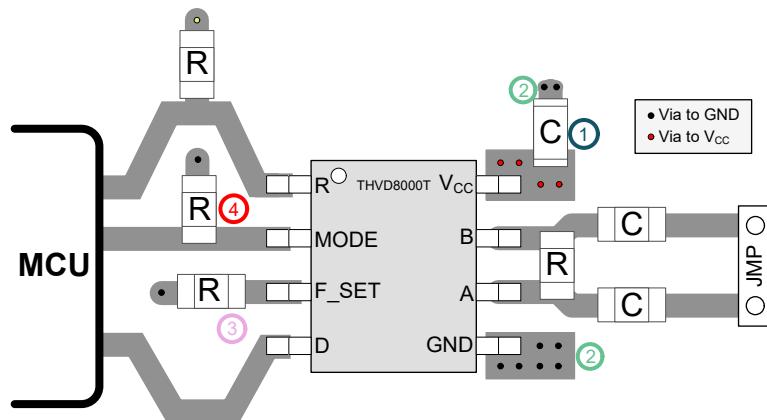


図 8-4. レイアウト例 (OOK)

9 デバイスおよびドキュメントのサポート

9.1 デバイス サポート

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの [使用条件](#) を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

日付	改訂	注
March 2025	*	初版

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用している場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
THVD8000TDDFR	Active	Production	SOT-23-THIN (DDF) 8	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-55 to 125	8000T
THVD8000TDDFR.A	Active	Production	SOT-23-THIN (DDF) 8	3000 LARGE T&R	Yes	SN	Level-1-260C-UNLIM	-55 to 125	8000T

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

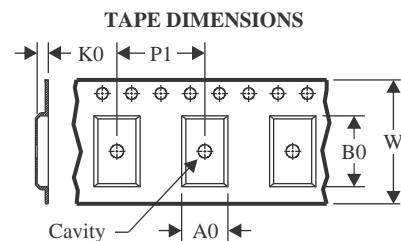
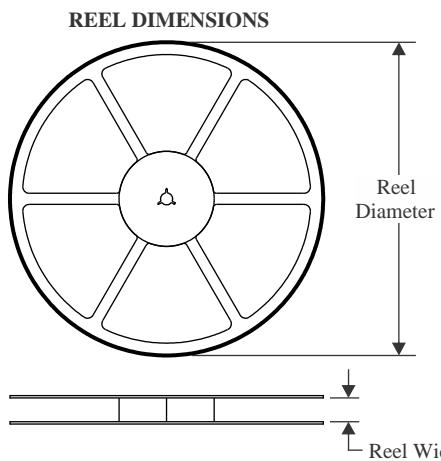
⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

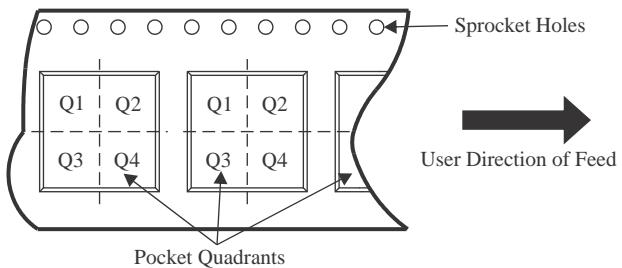
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

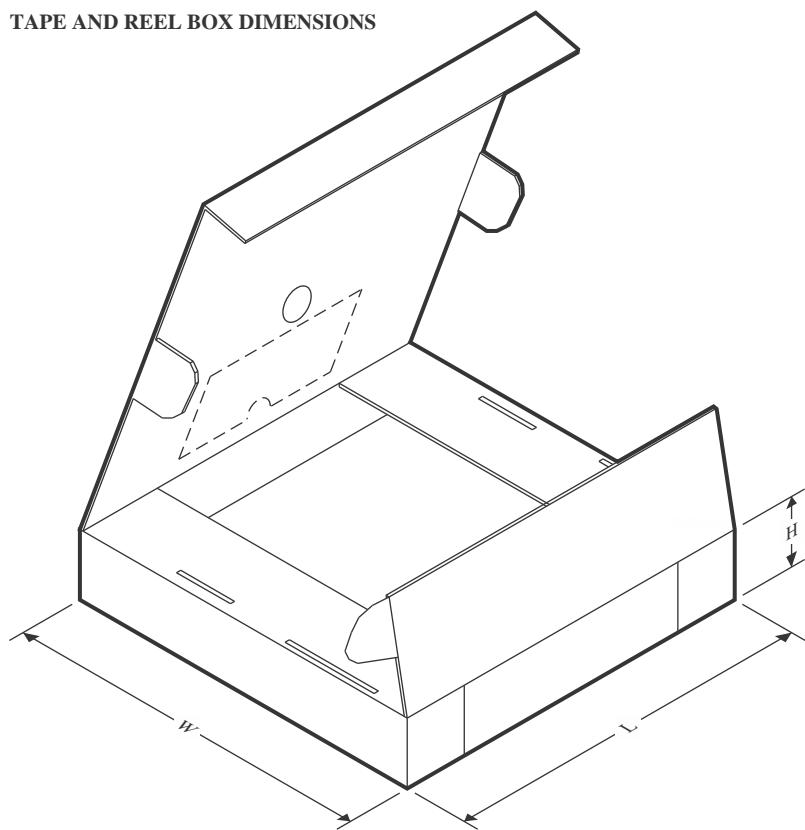
TAPE AND REEL INFORMATION


A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
THVD8000TDDFR	SOT-23-THIN	DDF	8	3000	180.0	9.5	3.17	3.1	1.1	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
THVD8000TDDFR	SOT-23-THIN	DDF	8	3000	205.0	200.0	30.0

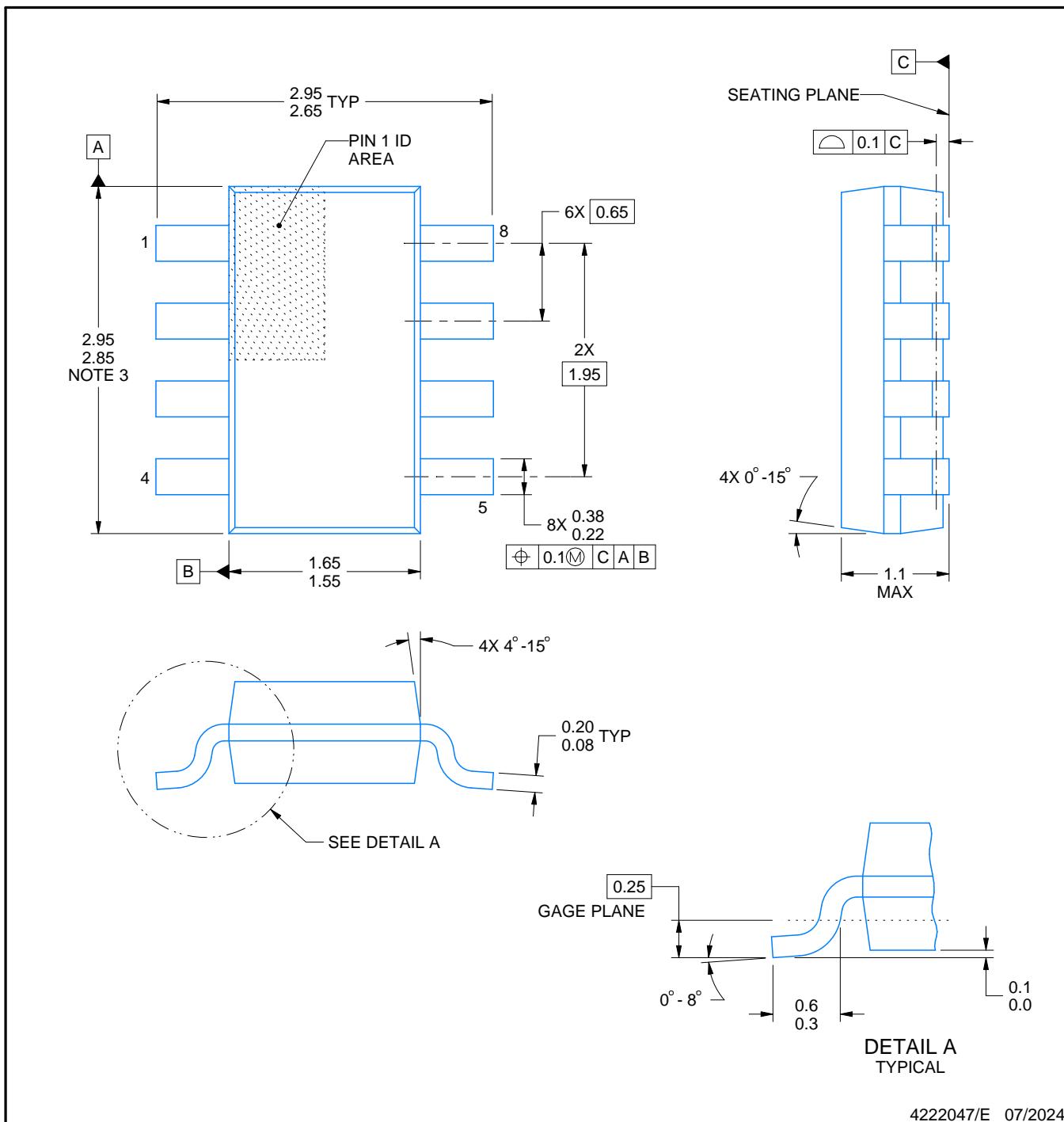
PACKAGE OUTLINE

DDF0008A



SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.

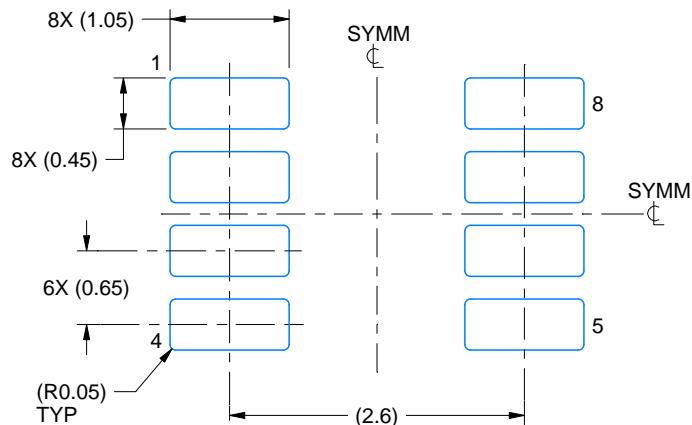
4222047/E 07/2024

EXAMPLE BOARD LAYOUT

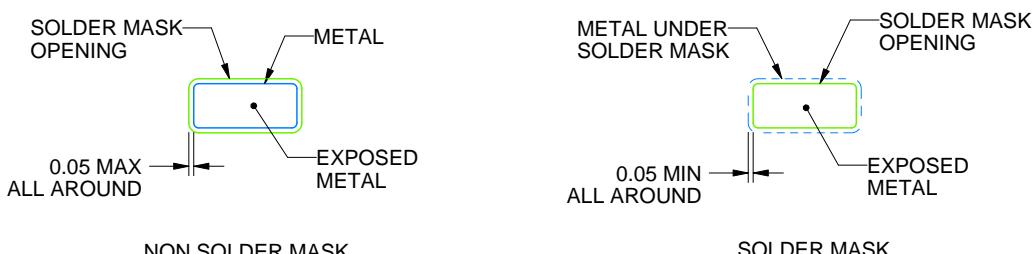
DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:15X



SOLDER MASK DETAILS

4222047/E 07/2024

NOTES: (continued)

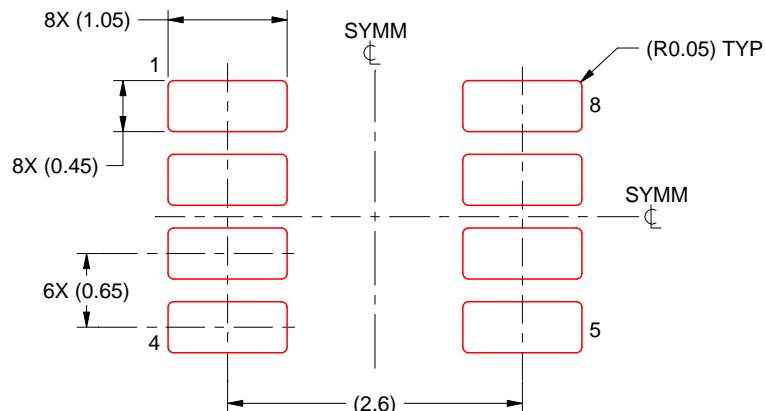
4. Publication IPC-7351 may have alternate designs.
5. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

DDF0008A

SOT-23-THIN - 1.1 mm max height

PLASTIC SMALL OUTLINE



4222047/E 07/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
7. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated