

TPD1E0B04 USB Type-C およびアンテナ保護用 1 チャネル ESD 保護ダイオード

1 特長

- IEC 61000-4-2 レベル 4 (接触) ESD 保護
 - $\pm 8\text{kV}$ 接触放電
 - $\pm 9\text{kV}$ エア ギヤップ放電
- IEC 61000-4-4 EFT 保護
 - 80A (5/50ns)
- IEC 61000-4-5 サージ保護
 - 1.7A (8/20 μs)
- IO 容量: 0.13 ~ 0.15pF (標準値)、0.15 ~ 0.18pF (最大値)
- DC ブレークダウン電圧: 6.7V (標準値)
- 超低リーク電流: 10nA (最大値)
- 低 ESD クランプ電圧
- 最大 60Gbps の高速インターフェイスをサポート
- 低挿入損失: >30GHz (-3dB 帯域幅)
- 産業用温度範囲: -40°C ~ +125°C
- 超小型の 0201 と 0402 のフットプリント

2 アプリケーション

- 最終製品
 - ラップトップおよびデスクトップ PC
 - モバイルおよびタブレット
 - セットトップボックス
 - テレビ、モニタ
 - USB ドングル
 - ドッキングステーション
- インターフェイス
 - USB Type-C®
 - Thunderbolt™ 4
 - USB 4.0 以下
 - HDMI™ 2.1 以下
 - DisplayPort™ 2.1 以下
 - PCI Express® 5.0 以下
 - アンテナ

3 説明

TPD1E0B04 は、USB Type-C および Thunderbolt 4 回路保護用の双方向 TVS ESD 保護ダイオード アレイです。TPD1E0B04 は、IEC 61000-4-2 國際規格で規定されている最大レベル(レベル 4)の ESD 耐性を備えています。

このデバイスはチャネルあたりの IO 容量が 0.13pF (DPL パッケージ) であり、USB 4.0 以下、Thunderbolt 4、アンテナなど、最大 60Gbps の高速インターフェイスの保護に理想的です。低い動的抵抗および低いクランピング電圧により、過渡現象に対してシステム レベルの保護を確保します。

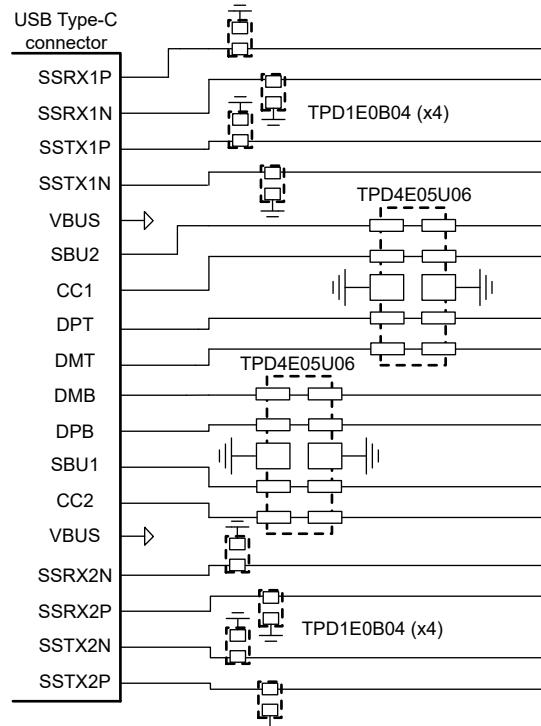
TPD1E0B04 は、業界標準の 0201 (DPL) パッケージと 0402 (DPY) で供給されます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
TPD1E0B04	DPL (DFN0603, 2)	0.60mm × 0.30mm
	DPY (DFN1006, 2)	1.00mm × 0.60mm

(1) 詳細については、[セクション 10](#) を参照してください。

(2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



代表的なアプリケーション



このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール（機械翻訳）を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

目次

1 特長.....	1	6.4 デバイスの機能モード.....	10
2 アプリケーション.....	1	7 アプリケーションと実装.....	11
3 説明.....	1	7.1 アプリケーション情報.....	11
4 ピン構成および機能.....	3	7.2 代表的なアプリケーション.....	11
5 仕様.....	4	7.3 電源に関する推奨事項.....	15
5.1 絶対最大定格.....	4	7.4 レイアウト.....	15
5.2 ESD 定格.....	4	8 デバイスおよびドキュメントのサポート.....	16
5.3 ESD 定格 - IEC 仕様.....	4	8.1 ドキュメントのサポート.....	16
5.4 推奨動作条件.....	4	8.2 ドキュメントの更新通知を受け取る方法.....	16
5.5 熱に関する情報.....	4	8.3 サポート・リソース.....	16
5.6 電気的特性.....	5	8.4 商標.....	16
5.7 代表的特性.....	6	8.5 静電気放電に関する注意事項.....	16
6 詳細説明.....	9	8.6 用語集.....	16
6.1 概要.....	9	9 改訂履歴.....	16
6.2 機能ブロック図.....	9	10 メカニカル、パッケージ、および注文情報.....	17
6.3 機能説明.....	9		

4 ピン構成および機能

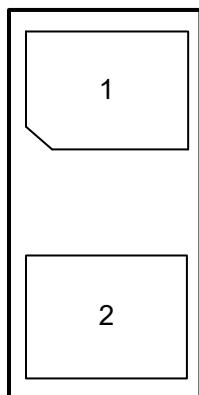


図 4-1. DPL パッケージ 2 ピン X2SON 上面図

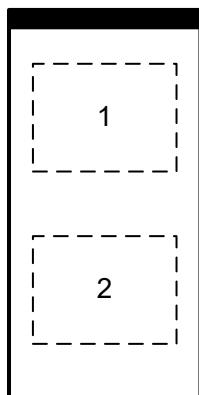


図 4-2. DPY パッケージ 2 ピン X1SON 上面図

ピン		I/O	説明
番号	名称		
1	IO	I/O	ESD 保護チャネル。ESD IO として使用する場合は、ピン 2 をグランドに接続します
2	IO	I/O	ESD 保護チャネル。ESD IO として使用する場合は、ピン 1 をグランドに接続します

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
電気的高速過渡応答	IEC 61000-4-5 (5/50μs)		80	A
ピーク パルス	IEC 61000-4-5 電力 (t_p - 8/20μs)		15	W
	IEC 61000-4-5 電流 (t_p - 8/20μs)		1.7	A
T_A	自由空気での動作温度	-40	125	°C
T_{stg}	保存温度	-65	155	°C

- (1) 絶対最大定格を超えた動作は、デバイスに恒久的な損傷を与える可能性があります。絶対最大定格は、これらの条件において、または推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

		値	単位
$V_{(ESD)}$	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2500	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±1000	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 ESD 定格 - IEC 仕様

		値	単位
$V_{(ESD)}$	IEC 61000-4-2 接触放電	±8000	V
	IEC 61000-4-2 気中放電	±9000	

5.4 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V_{IO}	入力ピンの電圧	-3.6	3.6	V
T_A	自由空気での動作温度	-40	125	°C

5.5 热に関する情報

熱評価基準 ⁽¹⁾	TPD1E0B04		単位	
	DPL (X2SON)	DPY (X1SON)		
	2 ピン	2 ピン		
$R_{\theta JA}$	接合部から周囲への熱抵抗	582	442.6	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	264.5	243.8	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	394.4	162.5	°C/W
Ψ_{JT}	接合部から上面への特性パラメータ	36.4	154.1	°C/W
Ψ_{JB}	接合部から基板への特性パラメータ	394.4	163.0	°C/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	該当なし	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体およびIC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.6 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
V_{RWM}	逆スタンドオフ電圧 $I_{IO} < 10nA$	-3.6	3.6		V
V_{BRF}	ブレークダウン電圧、IO ピンから GND へ		6.7		V
V_{BRR}	ブレークダウン電圧、GND から IO ピンへ		-6.7		V
V_{Hold}	保持電圧 $I_{IO} = 1mA, T_A = 25^\circ C$	5	5.7	6.5	V
V_{CLAMP}	$I_{PP} = 1A, TLP, IO$ から GND へ		7.2		V
	$I_{PP} = 5A, TLP, IO$ から GND へ		10.1		
	$I_{PP} = 16A, TLP, IO$ から GND へ		19		
	$I_{PP} = 1A, TLP, GND$ から IO へ		7.2		
	$I_{PP} = 5A, TLP, GND$ から IO へ		10.1		
	$I_{PP} = 16A, TLP, GND$ から IO へ		19		
I_{LEAK}	IO から GND へのリーキ電流 $V_{IO} = \pm 2.5V$		10		nA
R_{DYN}	IO から GND へ		1		Ω
	GND から IO へ		1		
C_L	DPL パッケージ	$V_{IO} = 0V, f = 1MHz, IO$ から GND へ、 $T_A = 25^\circ C$	0.13	0.15	pF
	DPY パッケージ		0.15	0.18	

5.7 代表的特性

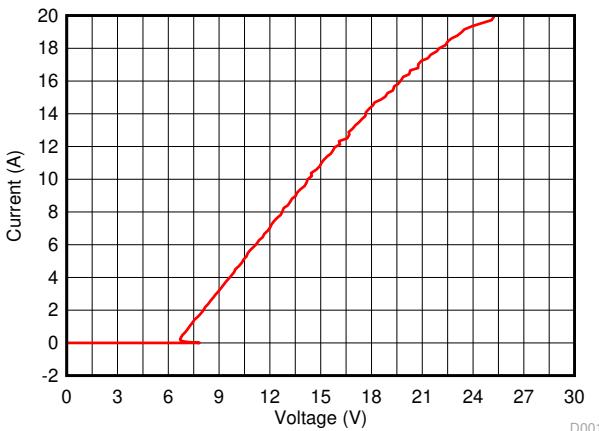


図 5-1. 正の TLP 曲線

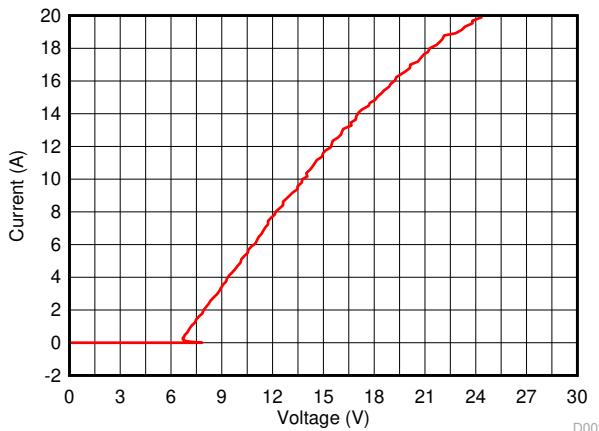


図 5-2. 負の TLP 曲線

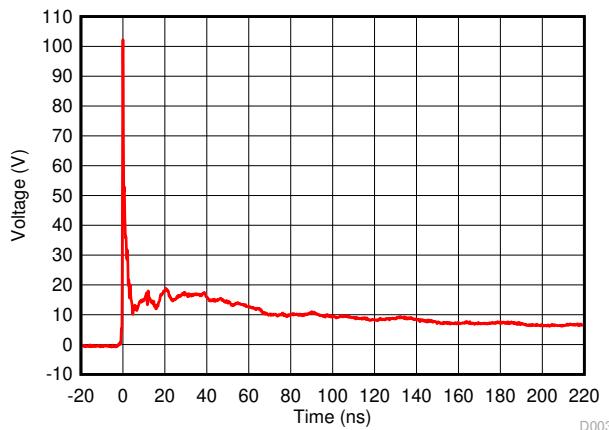


図 5-3. 8kV IEC 波形

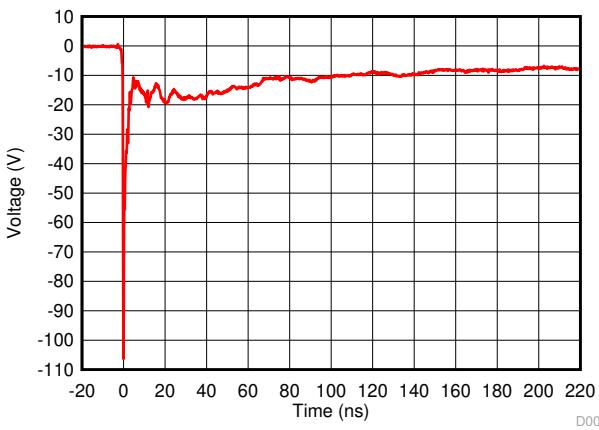


図 5-4. -8kV IEC 波形

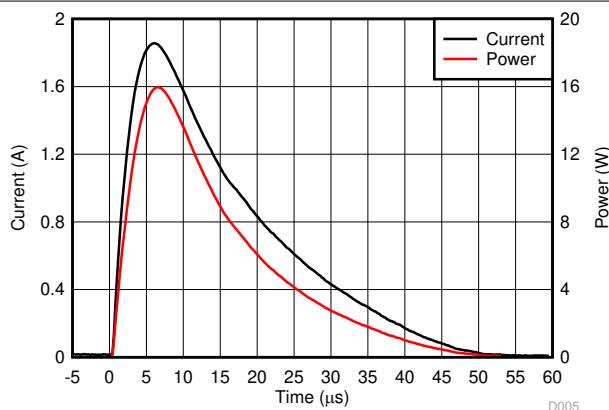
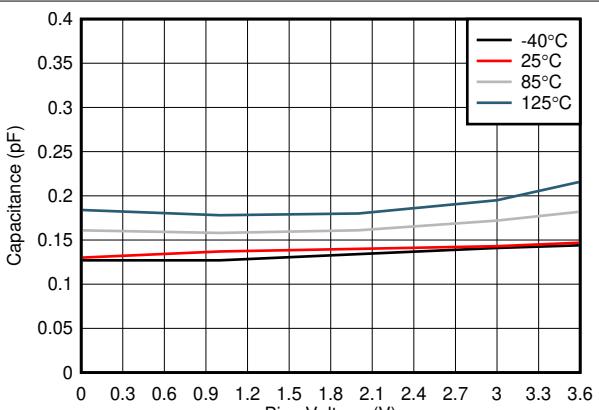
図 5-5. サージ カーブ ($t_p = 8/20\mu\text{s}$)、IO ピンから GND
へ

図 5-6. 容量とバイアス電圧との関係 (DPL パッケージ)

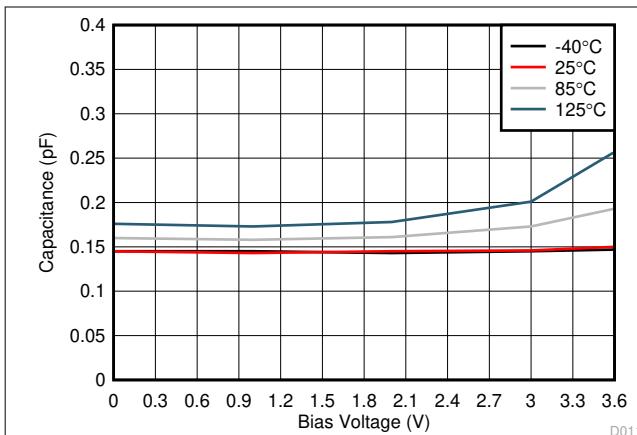


図 5-7. 容量とバイアス電圧との関係 (DPY パッケージ)

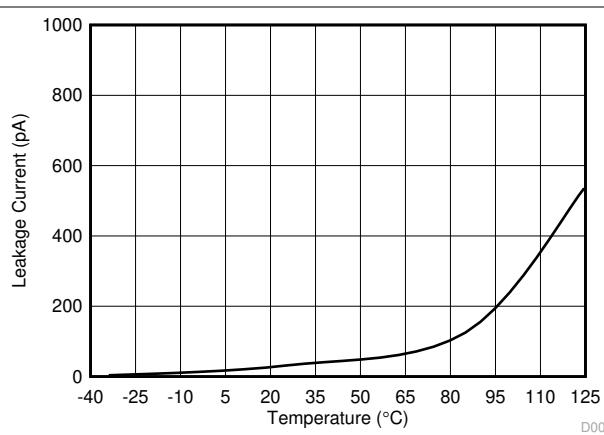


図 5-8. リーク電流と温度との関係

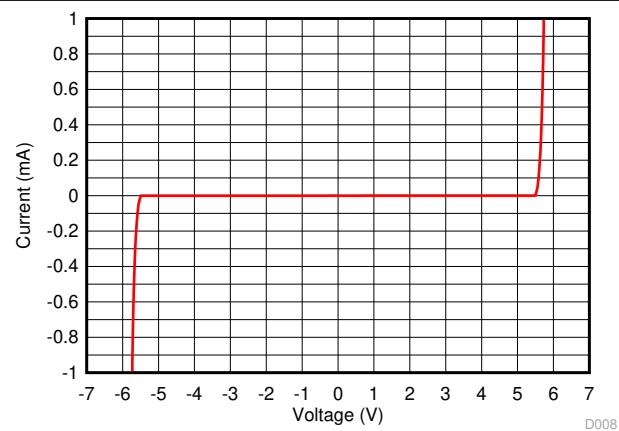


図 5-9. DC 電圧の掃引曲線 I-V 曲線

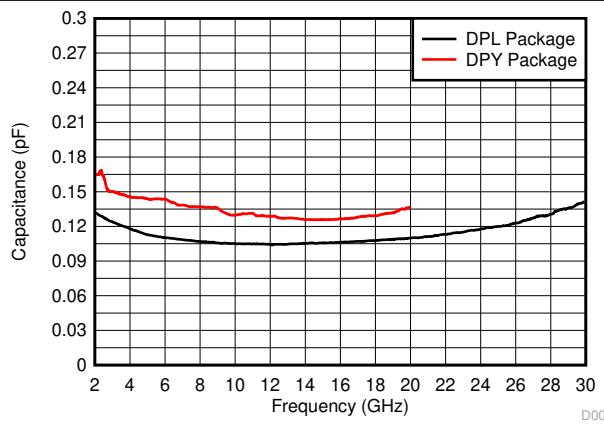


図 5-10. 静電容量と周波数との関係

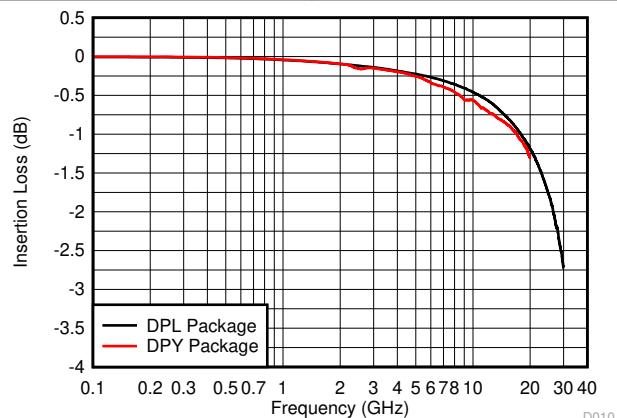


図 5-11. 挿入損失

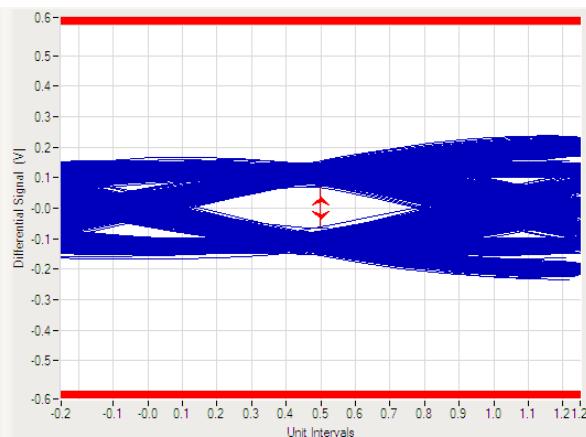


図 5-12. USB3.1 Gen 2 10Gbps のアイ ダイアグラム
(ペア ボード)

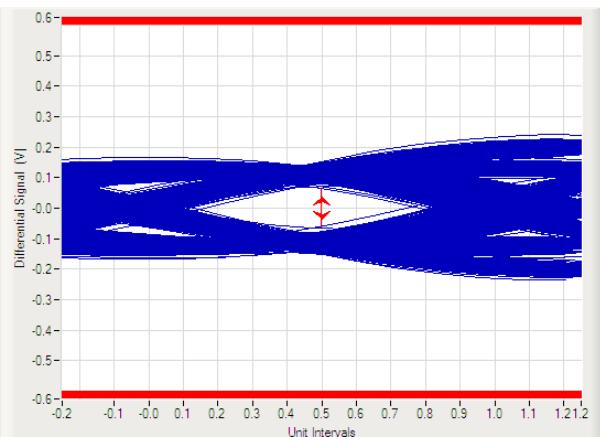


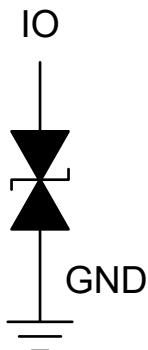
図 5-13. USB3.1 Gen 2 10Gbps アイ ダイアグラム
(TPD1E0B04DPL による)

6 詳細説明

6.1 概要

TPD1E0B04 デバイスは、超低容量の双方向 ESD 保護ダイオードです。このデバイスは、IEC 61000-4-2 国際規格で規定されている最大レベルを上回る ESD のエネルギーを消費できます。容量が非常に低いため、このデバイスは Thunderbolt 4 を含む超高速信号ピンを保護するのに理想的です。容量が小さいため、USB 4.0 以下、Thunderbolt 4、アンテナ アプリケーションのような RF 周波数でも、損失が非常に小さくなります。

6.2 機能ブロック図



6.3 機能説明

6.3.1 IEC 61000-4-2 ESD 保護

I/O ピンは、最大 $\pm 8\text{kV}$ 接触および $\pm 9\text{kV}$ エア ギヤップの ESD イベントに耐えられます。ESD サージ クランプは、電流をグランドに迂回します。

6.3.2 IEC 61000-4-4 EFT 保護

I/O ピンは、最大 80A の電気的高速過渡バーストに耐えることができます (5/50ns 波形、 50Ω インピーダンスで 4kV)。ESD サージ クランプは、電流をグランドに迂回します。

6.3.3 IEC 61000-4-5 サージ保護

I/O ピンは、最大 1.7A および 15W のサージ イベントに耐えられます (8/20 μs 波形)。ESD サージ クランプは、この電流をグランドに転送します。

6.3.4 IO 容量

各 I/O ピンとグランド間の容量は、0.13pF (標準値) および 0.15pF (最大値) です。このデバイスは、最大 60Gbps のデータレートをサポートします。

6.3.5 DC ブレークダウン電圧

各 I/O ピンの DC ブレークダウン電圧は $\pm 6.7\text{V}$ (標準値) です。これにより、逆スタンドオフ電圧 $\pm 3.6\text{V}$ を超えるサージから、敏感な機器を保護します。

6.3.6 超低リーキ電流

I/O ピンは、バイアス $\pm 2.5\text{V}$ で 10nA (最大値) の超低リーキ電流を特長としています。

6.3.7 低 ESD クランプ電圧

I/O ピンには、電圧を 10.1V ($I_{PP} = 5\text{A}$) にクランプできる ESD クランプがあります。

6.3.8 高速インターフェイスをサポート

このデバイスは、IO 容量が非常に小さいため、60Gbps を超える高速インターフェイスをサポートできます。

6.3.9 産業用温度範囲

この製品は、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ の産業用温度範囲で動作します

6.3.10 業界標準パッケージ

このデバイスのレイアウトにより、既存のレイアウトに保護を簡単に追加できます。このパッケージは業界標準の DFN0603 および DFN1006 フットプリントで提供され、既存のレイアウトの変更も最小限です。

6.4 デバイスの機能モード

TPD1E0B04 デバイスは、電圧が V_{BRF} を上回るか V_{BRR} を下回るとトリガされるパッシブ IC です。ESD イベント中は、内部ダイオード ネットワークを介して最大 $\pm 9\text{kV}$ (気中) の電圧をグランドに接続できます。保護されるラインの電圧が TPD1E0B04 のトリガ レベルを下回ると(通常は 10ns 以内)、デバイスはパッシブに戻ります。

7 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

TPD1E0B04 はダイオード タイプの TVS です。ヒューマンインターフェイス コネクタとシステム間の高速信号ライン上の ESD イベントを消散させるためのグランドへのパスを提供するために使用されます。ESD 電流が TVS を通過するため、ダイオードの両端ではわずかな電圧降下が発生します。これは、保護対象の IC に供給される電圧です。トリガされた TVS の R_{DYN} が低いと、この電圧 (V_{CLAMP}) は、保護された IC に対して安全なレベルに保持されます。

7.2 代表的なアプリケーション

7.2.1 USB Type-C アプリケーション

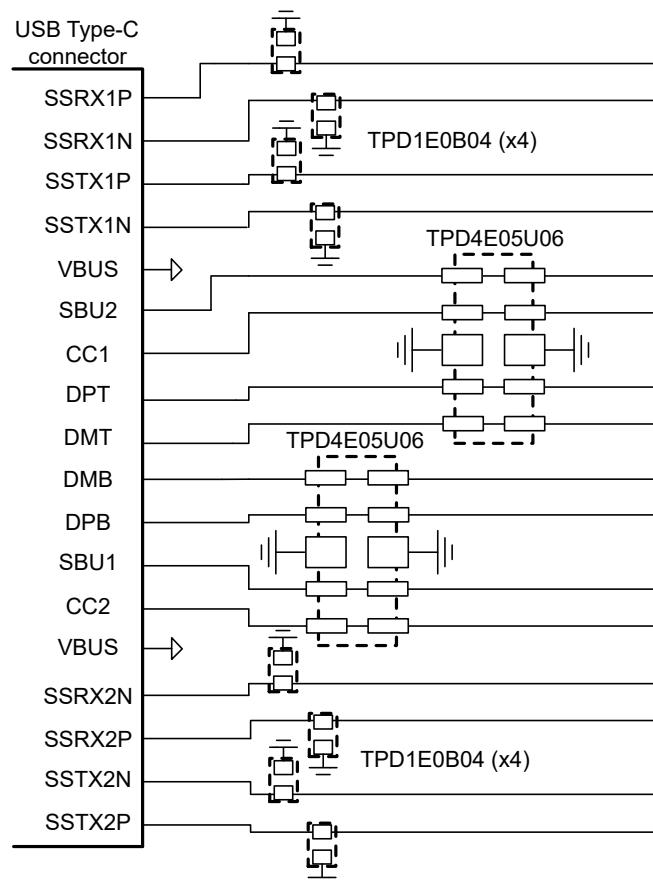


図 7-1. Thunderbolt 3 ESD 回路図用 USB Type-C

7.2.1.1 設計要件

この設計例では、Thunderbolt 3 アプリケーション用の USB Type-C で、8 個の TPD1E0B04 デバイスと 2 個の TPD4E05U06 デバイスを使用しています。これにより、完全な ESD 保護方式が実現します。

Thunderbolt 3 アプリケーションを前提とすると、表 7-1 に記載されているパラメータは既知です。

表 7-1. 設計パラメータ

設計パラメータ	値
スーパースピードライン上の信号範囲	0V ~ 3.6V
スーパースピード ラインの動作周波数	最大 10GHz
CC、SBU、DP/DM ラインの信号範囲	0V ~ 5V
CC、SBU、DP/DM ラインの動作周波数	最大 480MHz

7.2.1.2 詳細な設計手順

7.2.1.2.1 信号範囲

TPD1E0B04 は -3.6V ~ 3.6V の信号範囲をサポートしており、USB Type-C アプリケーションの SuperSpeed ペアをサポートします。TPD4E05U06 は 0V ~ 5.5V の信号範囲をサポートし、CC、SBU、および DP-DM ラインをサポートします。

7.2.1.2.2 動作周波数

TPD1E0B04 は 0.13pF (標準値) の容量を持ち、20Gbps の Thunderbolt 3 データレートをサポートします。TPD4E05U06 は 0.5pF (標準値) の容量を備えており、CC、SBU、DP-DM のデータレートを簡単にサポートします。

7.2.1.3 アプリケーション曲線

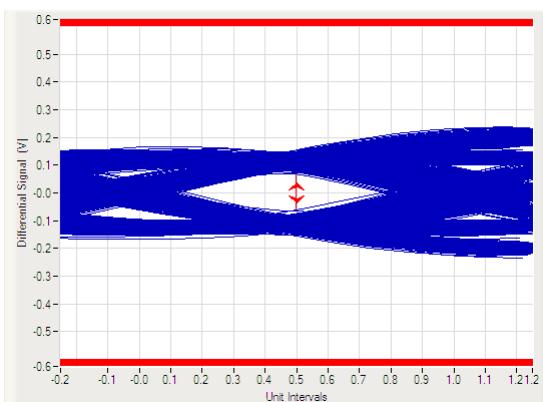


図 7-2. USB 3.1 Gen 2 10Gbps アイ ダイアグラム (ペ
ア ボード)

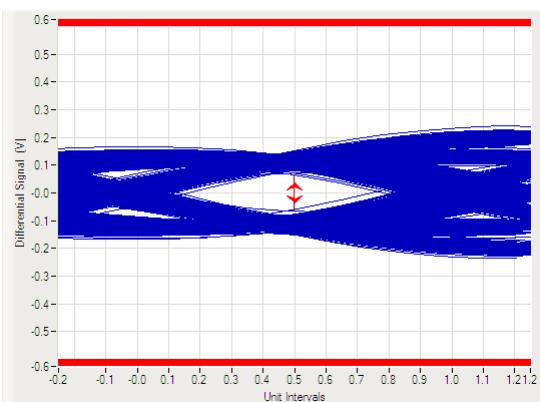


図 7-3. USB 3.1 Gen 2 10Gbps アイ ダイアグラム
(TPD1E0B04DPL による)

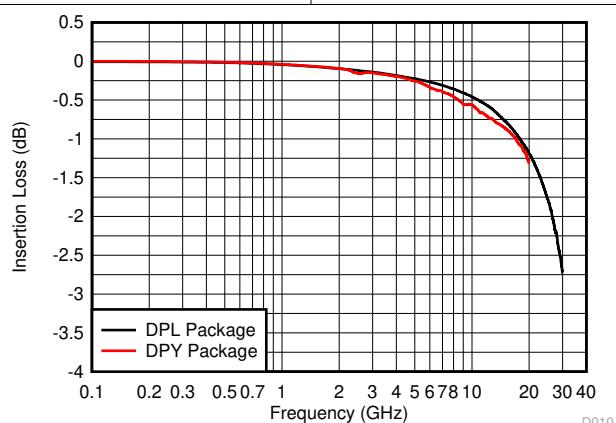


図 7-4. 揿入損失

7.2.2 WiFi® アンテナ アプリケーション

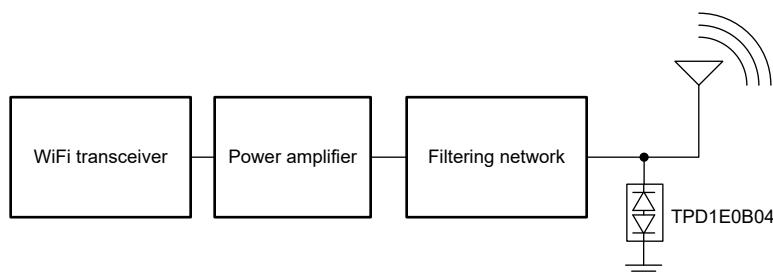


図 7-5. WiFi アンテナの回路図

7.2.2.1 設計要件

この設計例は、5GHz の WiFi アンテナ アプリケーション向けの 1 つの TPD1E0B04 デバイスです。これにより、完全な ESD 保護方式が実現します。

WiFi アンテナ アプリケーションを考えると、表 7-2 に記載されているパラメータは既知です。

表 7-2. 設計パラメータ

設計パラメータ	値
信号範囲	-3.16V ~ +3.16V
動作周波数	5.170GHz ~ 5.835GHz

7.2.2.2 詳細な設計手順

7.2.2.2.1 信号範囲

TPD1E0B04 は、-3.6V ~ 3.6V の信号範囲をサポートし、アンテナ信号範囲をサポートします。ここに示す信号範囲は、50Ω のアンテナへの最大送信電力が 200mW と想定しています。

7.2.2.2.2 動作周波数

TPD1E0B04 は 0.13pF (標準値) の容量を持ち、非常に高いデータレートをサポートします。静電容量対周波数およびバイアス電圧は非常に低いため、RF 損失と既知のインピーダンス特性が非常に低くなります。動作周波数全体で容量と損失の変化は非常に小さいため、ラインの外乱は最小限に抑える必要があります。

7.2.2.3 アプリケーション曲線

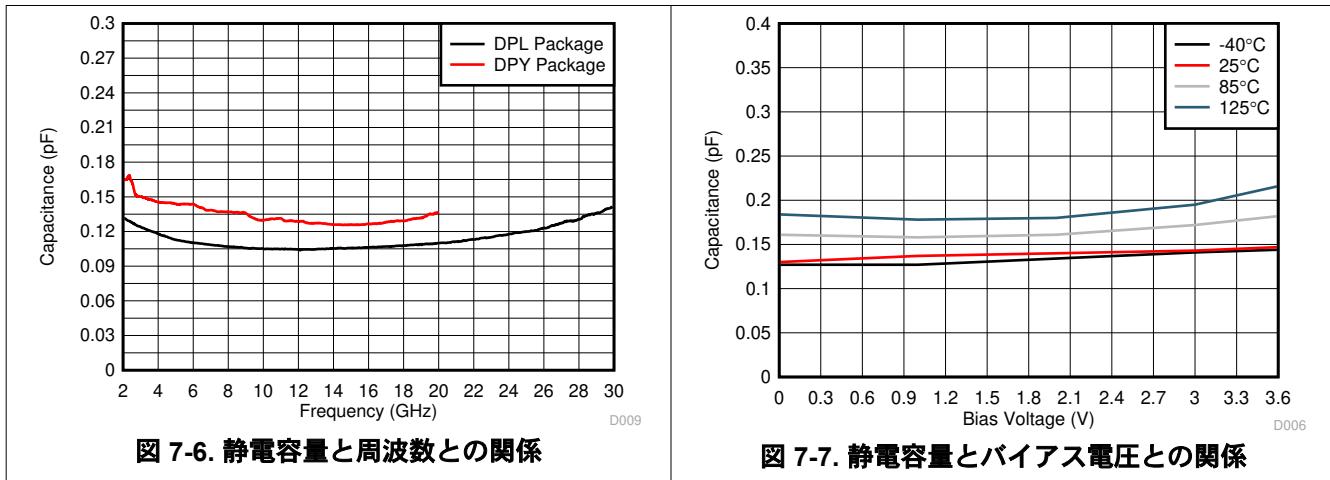


図 7-6. 静電容量と周波数との関係

図 7-7. 静電容量とバイアス電圧との関係

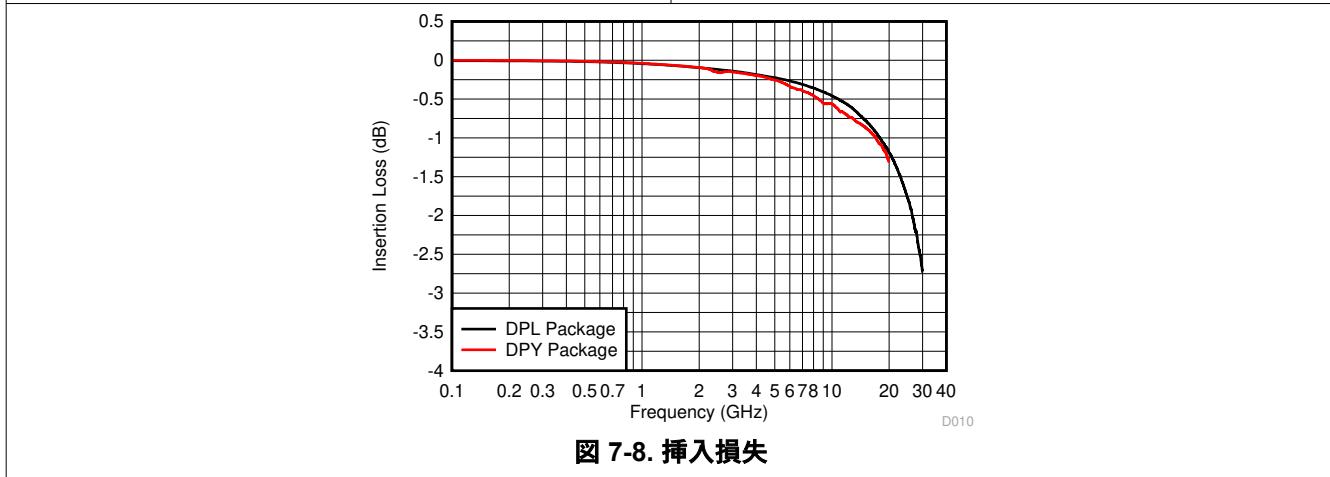


図 7-8. 揿入損失

7.3 電源に関する推奨事項

このデバイスはパッシブ ESD デバイスであるため、電力を供給する必要はありません。デバイスが正しく機能するように、推奨 I/O 仕様に違反しないよう注意してください。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

- 最適な配置はコネクタのできるだけ近くです。
 - ESD イベント中の EMI が、配線と接触した配線から、保護されていない他の配線と結合し、システムの早期障害を引き起こす可能性があります。
 - PCB 設計者は、TVS とコネクタの間にある保護されていないトレースから離れた場所に配置して、EMI 結合の可能性を最小限に抑える必要があります。
- 保護されたトレースをできるだけまっすぐに配線します。
- 可能な限り大きな半径の丸みを帯びた角を使用して、テレビとコネクタ間の保護されたトレースの鋭い角を排除します。
 - 電界はコーナーで蓄積され、EMI 結合が増加する傾向があります。

7.4.2 レイアウト例

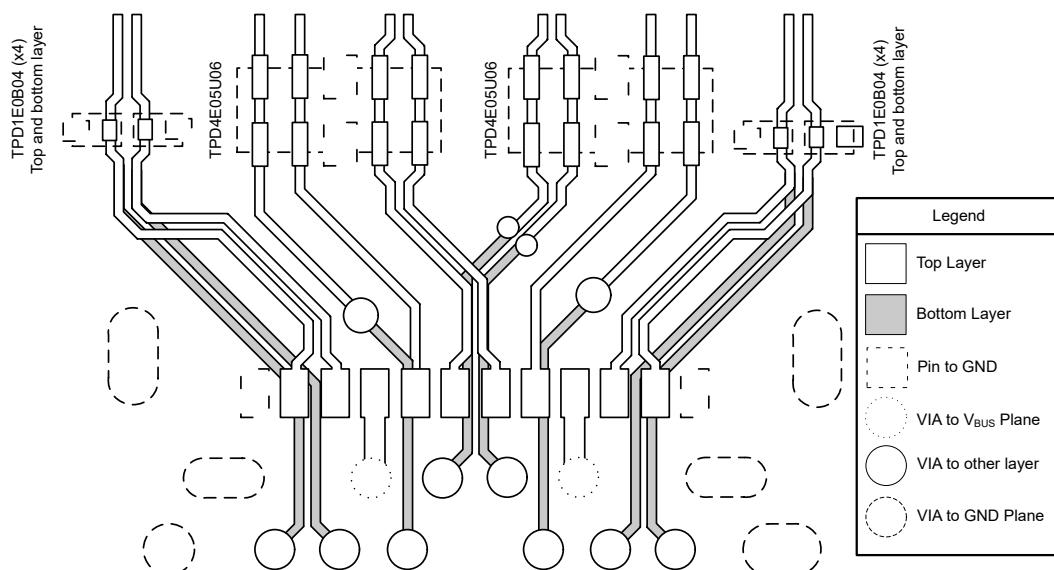


図 7-9. USB Type-C ミッドマウント、ハイブリッド コネクタの ESD レイアウト

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントのサポート

8.1.1 関連資料

関連資料については、以下を参照してください。

テキサス・インストルメンツ、『[TPD1E0B04 評価基板ユーザー ガイド](#)』

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、ti.com のデバイス製品フォルダを開いてください。右上の【アラートを受け取る】をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インストルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インストルメンツの仕様を構成するものではなく、必ずしもテキサス・インストルメンツの見解を反映したものではありません。テキサス・インストルメンツの[使用条件](#)を参照してください。

8.4 商標

Thunderbolt™ is a trademark of Intel Corporation.

HDMI™ is a trademark of HDMI Licensing LLC.

DisplayPort™ is a trademark of VESA.

テキサス・インストルメンツ E2E™ is a trademark of Texas Instruments.

USB Type-C® is a registered trademark of USB Implementers Forum.

PCI Express® is a registered trademark of PCI-SIG.

WiFi® is a registered trademark of Wi-Fi Alliance.

すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項

 この IC は、ESD によって破損する可能性があります。テキサス・インストルメンツは、IC を取り扱う際には常に適切な注意を払うことをお勧めします。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

テキサス・インストルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (December 2016) to Revision C (June 2025)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• データレートを 20Gbps から 60Gbps に更新.....	1
• 更新された、サポートされるインターフェイス.....	1

Changes from Revision A (June 2016) to Revision B (December 2016)	Page
• 「概要」に「および 0402 (DPY) パッケージ」を追加し、「製品情報」表にパッケージ「X1SON (2)」を追加.....	1
• DPY パッケージを「レビュー」から「量産」に変更.....	3
• 「熱に関する情報」の表に DPY (X1SON) パッケージを追加.....	4
• 電気特性表の C_L ライン容量に DPY 値を追加.....	5
• 図 5-6 のタイトルに「(DPL パッケージ)」を追加.....	6
• 図 5-7 を追加.....	6
• 図 5-10 および図 5-11 に DPY パッケージの曲線を追加.....	6
• 図 7-4 に DPY パッケージの曲線を追加.....	13
• 図 7-6 に DPY パッケージの曲線を追加.....	14
• 図 7-8 に DPY パッケージの曲線を追加.....	14

Changes from Revision * (March 2016) to Revision A (June 2016)	Page
• デバイスのステータスを「製品レビュー」から「量産データ」へ変更	1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいづれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPD1E0B04DPLR	Active	Production	X2SON (DPL) 2	15000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLR.B	Active	Production	X2SON (DPL) 2	15000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLRG4	Active	Production	X2SON (DPL) 2	15000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLRG4.B	Active	Production	X2SON (DPL) 2	15000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLT	Active	Production	X2SON (DPL) 2	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPLT.B	Active	Production	X2SON (DPL) 2	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	8
TPD1E0B04DPYR	Active	Production	X1SON (DPY) 2	10000 LARGE T&R	Yes	NIPDAU NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYR.B	Active	Production	X1SON (DPY) 2	10000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYRG4	Active	Production	X1SON (DPY) 2	10000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYRG4.B	Active	Production	X1SON (DPY) 2	10000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYT	Active	Production	X1SON (DPY) 2	250 SMALL T&R	Yes	NIPDAU NIPDAUAG	Level-1-260C-UNLIM	-40 to 125	5D
TPD1E0B04DPYT.B	Active	Production	X1SON (DPY) 2	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	5D

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

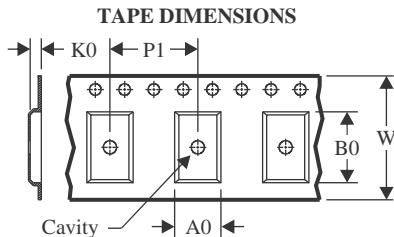
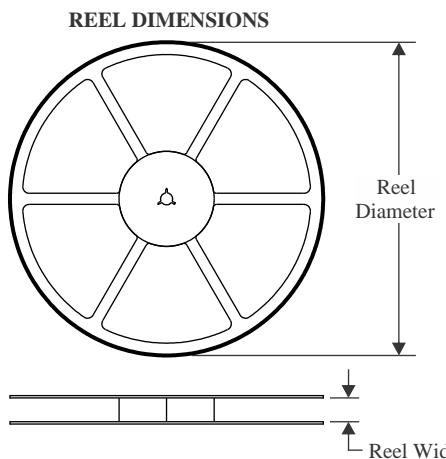
⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

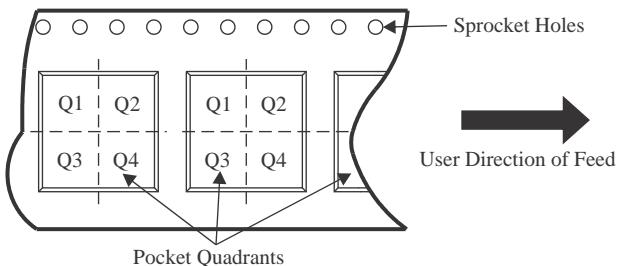
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



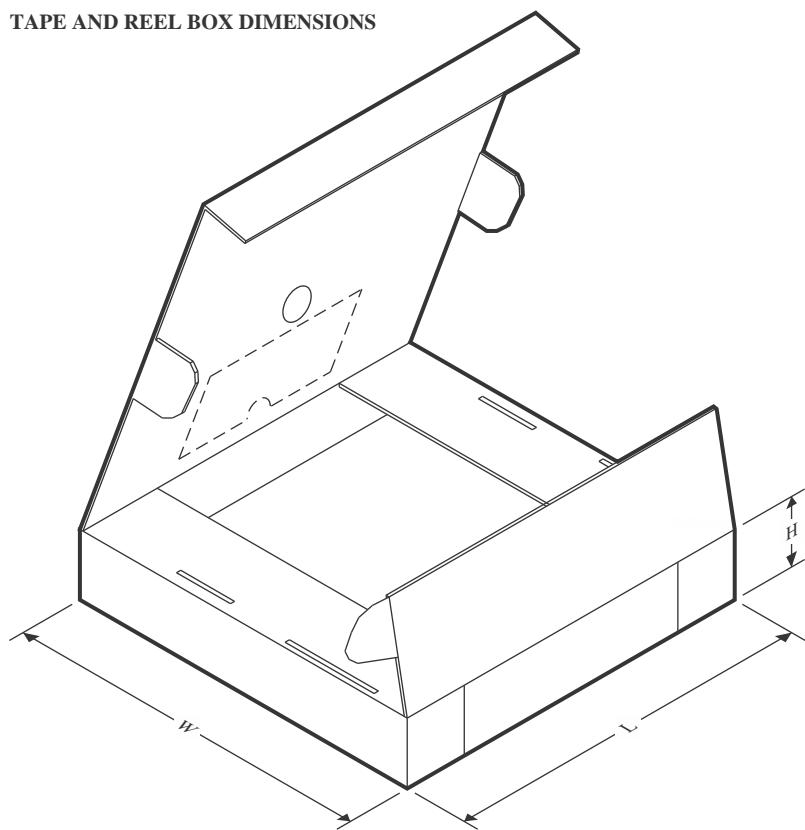
A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPD1E0B04DPLR	X2SON	DPL	2	15000	178.0	8.4	0.36	0.66	0.33	2.0	8.0	Q1
TPD1E0B04DPLRG4	X2SON	DPL	2	15000	178.0	8.4	0.36	0.66	0.33	2.0	8.0	Q1
TPD1E0B04DPLT	X2SON	DPL	2	250	178.0	8.4	0.36	0.66	0.33	2.0	8.0	Q1
TPD1E0B04DPYR	X1SON	DPY	2	10000	180.0	8.4	0.67	1.15	0.46	2.0	8.0	Q2
TPD1E0B04DPYRG4	X1SON	DPY	2	10000	180.0	8.4	0.67	1.15	0.46	2.0	8.0	Q2
TPD1E0B04DPYT	X1SON	DPY	2	250	180.0	8.4	0.67	1.15	0.46	2.0	8.0	Q2

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPD1E0B04DPLR	X2SON	DPL	2	15000	205.0	200.0	33.0
TPD1E0B04DPLRG4	X2SON	DPL	2	15000	205.0	200.0	33.0
TPD1E0B04DPLT	X2SON	DPL	2	250	205.0	200.0	33.0
TPD1E0B04DPYR	X1SON	DPY	2	10000	210.0	185.0	35.0
TPD1E0B04DPYRG4	X1SON	DPY	2	10000	210.0	185.0	35.0
TPD1E0B04DPYT	X1SON	DPY	2	250	210.0	185.0	35.0

GENERIC PACKAGE VIEW

DPY 2

1 x 0.6 mm

X1SON - 0.45 mm max height

PLASTIC SMALL OUTLINE - NO LEAD

This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.



4231484/A

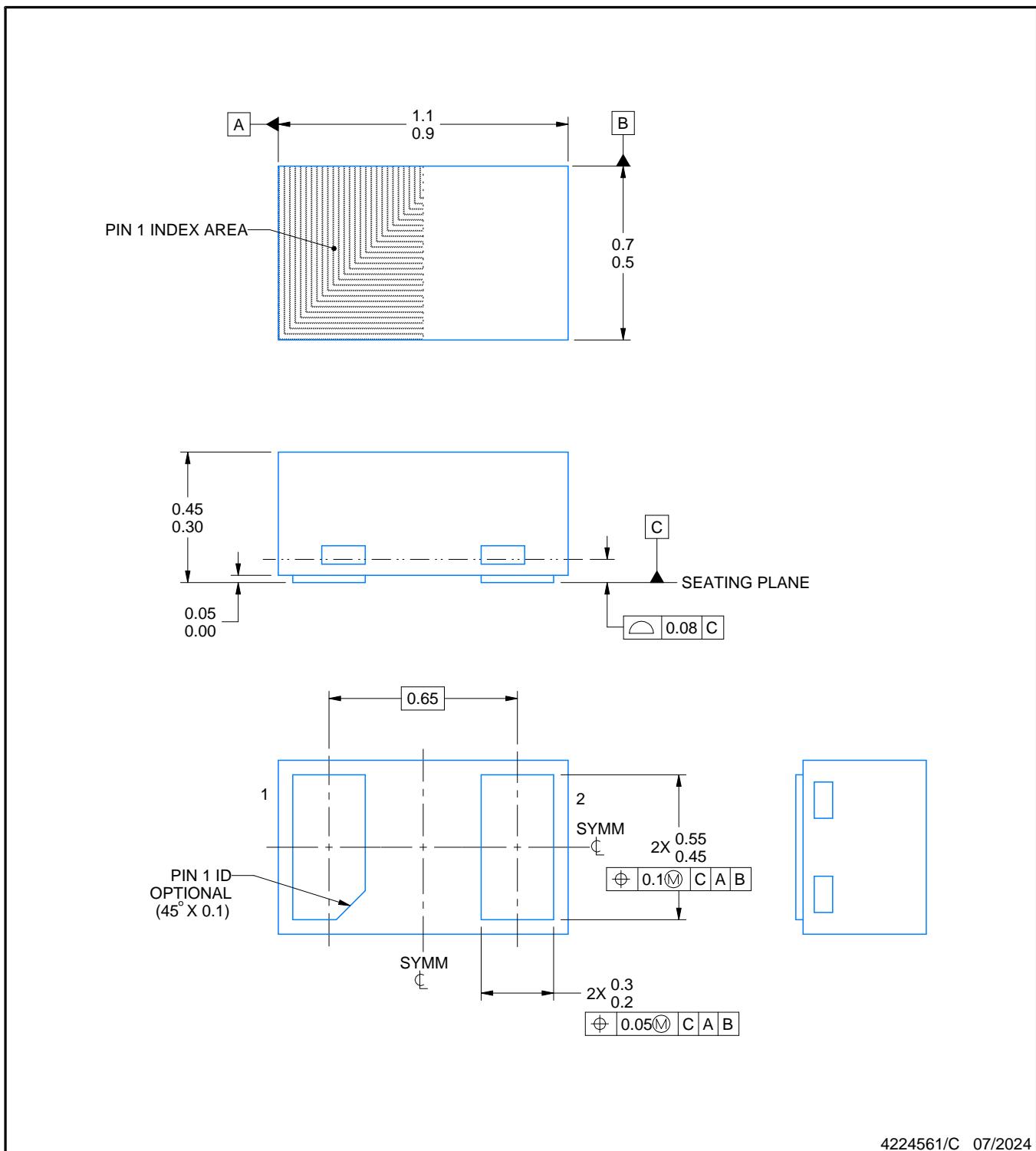
PACKAGE OUTLINE

DPY0002A



X1SON - 0.45 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



4224561/C 07/2024

NOTES:

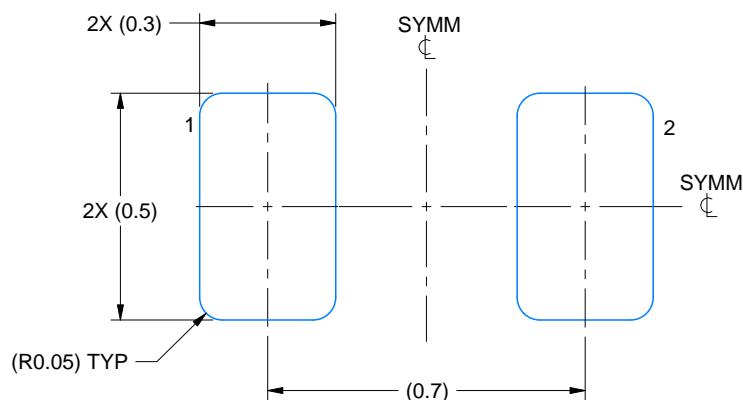
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M
2. This drawing is subject to change without notice.

EXAMPLE BOARD LAYOUT

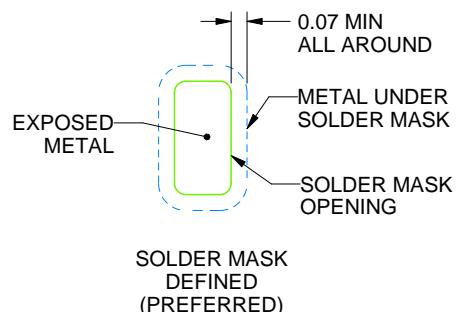
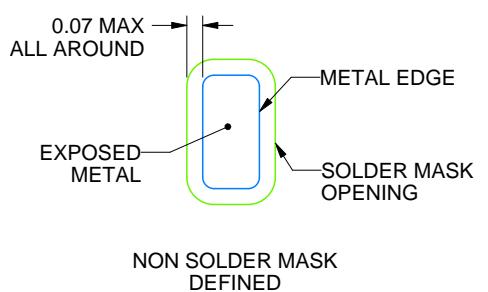
DPY0002A

X1SON - 0.45 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:60X



SOLDER MASK DETAILS

4224561/C 07/2024

NOTES: (continued)

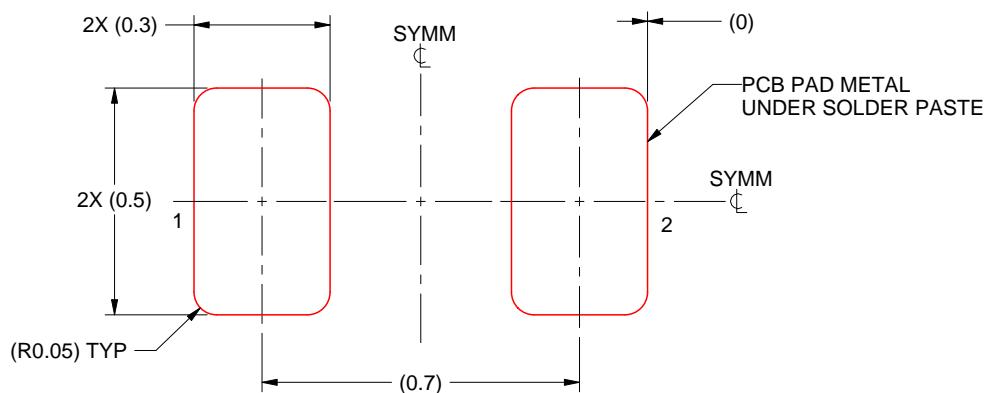
3. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/slua271).
4. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

DPY0002A

X1SON - 0.45 mm max height

PLASTIC SMALL OUTLINE - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.1 mm THICK STENCIL
SCALE:60X

4224561/C 07/2024

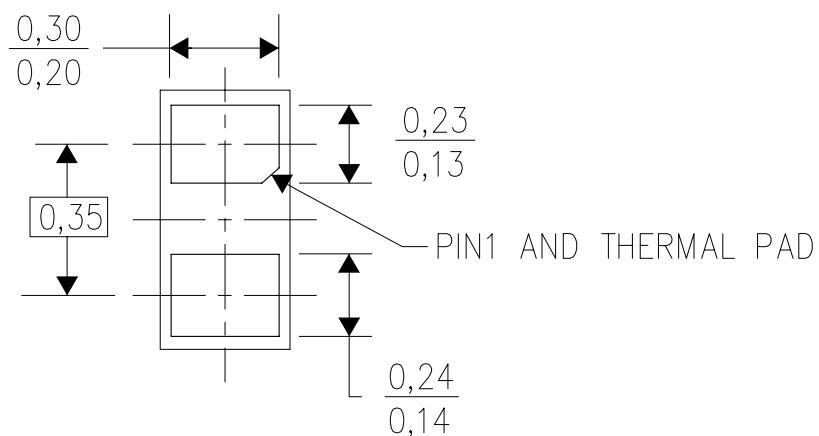
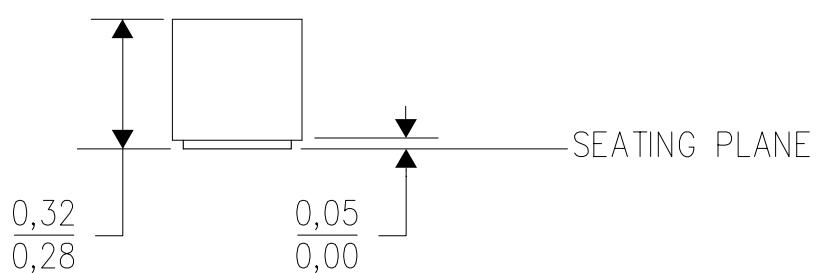
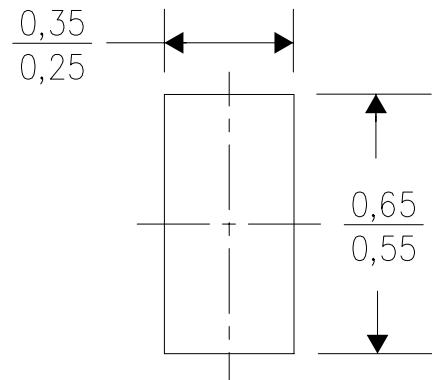
NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

MECHANICAL DATA

DPL (R-PX2SON-N2)

PLASTIC SMALL OUTLINE NO-LEAD



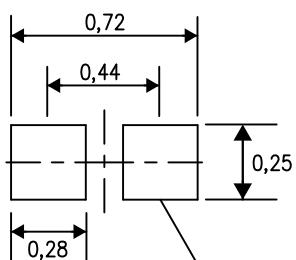
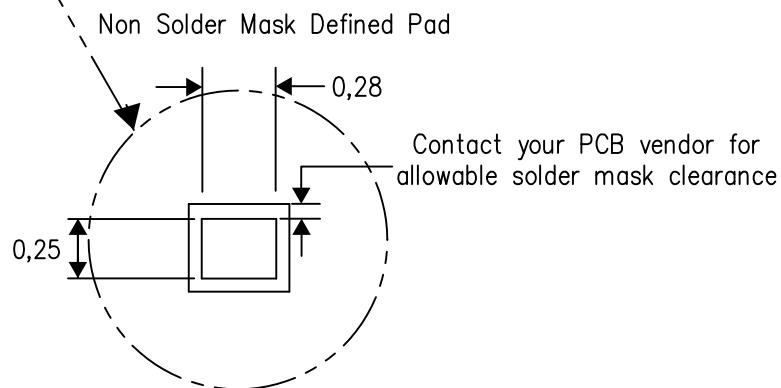
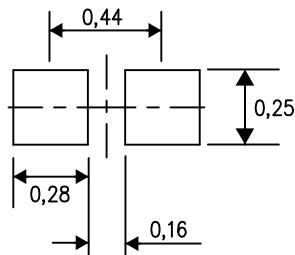
4212149/B 10/11

- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M-1994.
 - B. This drawing is subject to change without notice.
 - C. Small Outline No-Lead (SON) package configuration.
 - D. The package thermal pad must be soldered to the board for thermal and mechanical performance.

DPL (R-PX2SON-N2)

SMALL PACKAGE OUTLINE NO-LEAD

Example Board Layout

Example Stencil Design
(Note E)

4217903/A 08/12

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Customers should contact their board fabrication site for minimum solder mask web tolerances between signal pads.
 - Maximum stencil thickness 0,127 mm (5 mils). All linear dimensions are in millimeters.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC 7525 for stencil design considerations.
 - Side aperture dimensions over-print land for acceptable area ratio > 0.66. Customer may reduce side aperture dimensions if stencil manufacturing process allows for sufficient release at smaller opening.

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月