

# TPS22991 5V、3A、25mΩ ロード スイッチ デバイス、小型プラスチック パッケージ

## 1 特長

- シングル チャネル負荷スイッチを内蔵
- 入力電圧範囲: 1V~5.5V
- 最大連続スイッチ電流: 3A
- 25mΩ (標準値) のオン抵抗
- 低い静止電流:
  - $I_Q$  (3.3V 時)  $V_{IN} = 6\mu A$  (標準値)
- 低シャットダウン電流:
  - $I_{SD}$  (3.3V 時)  $V_{IN} = 14nA$  (標準値)
- スルーレート制御:
  - バージョン B, BN: 立ち上がり時間 ( $t_R$ ) (3.3V 時)  $V_{IN} = 141\mu s$
  - バージョン C, CN: 立ち上がり時間 ( $t_R$ ) (3.3V 時)  $V_{IN} = 662\mu s$
- クイック出力放電 (QOD): 150Ω
- サーマル シャットダウン保護機能
- 0.85 × 0.75mm、0.4mm ピッチ UQFN パッケージ

## 2 アプリケーション

- PC とノート PC
- ウェアラブル
- ソリッド ステートドライブ (SSD)
- 産業用 PC

## 3 概要

TPS22991 は、スルーレート制御機能を備えた小型低  $R_{ON}$  のシングル チャネル ロード スイッチです。このデバイスは、1.0V~5.5V の入力電圧範囲で動作できる N チャネル MOSFET を内蔵し、3A の最大連続電流をサポートできます。このスイッチは、オン オフ入力により制御され、低電圧の制御信号と直接接続可能です。

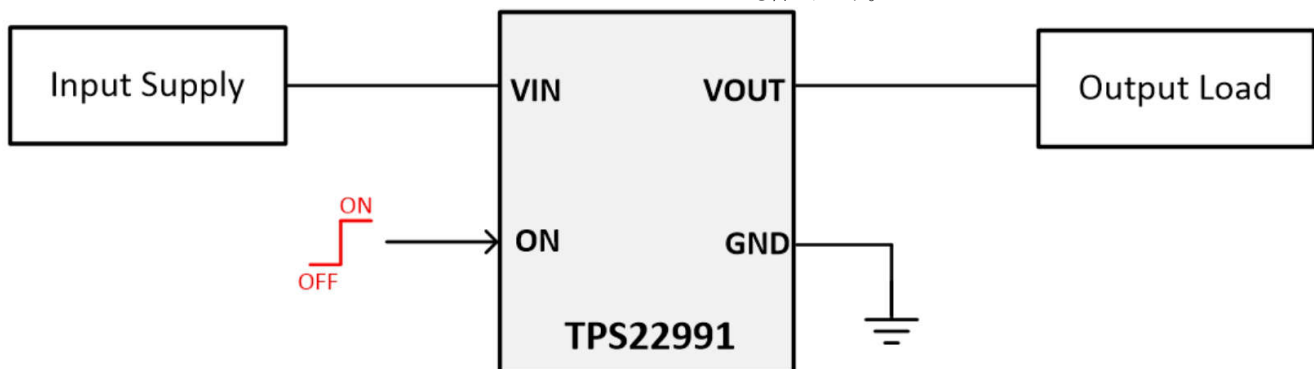
このデバイスは、小型で  $R_{ON}$  が小さいため、スペースの制約が厳しいバッテリー駆動アプリケーションで使うのに理想的です。このスイッチは入力電圧範囲が広いので、各種電圧レールのための多用途なソリューションとして使えます。デバイスの立ち上がり時間を制御できるため、大きな負荷容量により発生する突入電流が大幅に減少し、電源ドロップが低減、または生じなくなります。TPS22991 は、スイッチがオフになった際に迅速に出力を放電 (QOD) するための 150Ω のプルダウン抵抗を内蔵することで、ソリューション全体のサイズをさらに縮小しています。

TPS22991 は、小型で省スペースの 0.85mm × 0.75mm、0.4mm ピッチ、4 ピン UQFN パッケージ で供給されます。周囲温度  $-55^{\circ}C \sim +125^{\circ}C$  での動作が規定されています。

### パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ(2)
TPS22991	RAA (UQFN, 4)	0.85mm × 0.75mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



TPS22991 の代表的なアプリケーション



## Table of Contents

<b>1 特長</b> .....	<b>1</b>	9.2 Functional Block Diagram.....	<b>13</b>
<b>2 アプリケーション</b> .....	<b>1</b>	9.3 Feature Description.....	<b>13</b>
<b>3 概要</b> .....	<b>1</b>	9.4 Device Functional Modes.....	<b>14</b>
<b>4 Device Comparison Table</b> .....	<b>3</b>	<b>10 Application and Implementation</b> .....	<b>15</b>
<b>5 Pin Configuration and Functions</b> .....	<b>4</b>	10.1 Application Information.....	<b>15</b>
<b>6 Specifications</b> .....	<b>5</b>	10.2 Typical Application.....	<b>15</b>
6.1 Absolute Maximum Ratings.....	<b>5</b>	10.3 Power Supply Recommendations.....	<b>17</b>
6.2 ESD Ratings.....	<b>5</b>	10.4 Layout.....	<b>17</b>
6.3 Recommended Operating Conditions.....	<b>5</b>	<b>11 Device and Documentation Support</b> .....	<b>19</b>
6.4 Thermal Information.....	<b>5</b>	11.1 ドキュメントの更新通知を受け取る方法.....	<b>19</b>
6.5 Electrical Characteristics.....	<b>6</b>	11.2 サポート・リソース.....	<b>19</b>
6.6 Switching Characteristics (Version C, CN).....	<b>7</b>	11.3 Trademarks.....	<b>19</b>
6.7 Switching Characteristics (Version B, BN).....	<b>7</b>	11.4 静電気放電に関する注意事項.....	<b>19</b>
<b>7 Typical Characteristics</b> .....	<b>9</b>	11.5 用語集.....	<b>19</b>
<b>8 Parameter Measurement Information</b> .....	<b>12</b>	<b>12 Revision History</b> .....	<b>19</b>
<b>9 Detailed Description</b> .....	<b>13</b>	<b>13 Mechanical, Packaging, and Orderable Information</b> .....	<b>20</b>
9.1 Overview.....	<b>13</b>		

## 4 Device Comparison Table

**表 4-1. Functionality Comparison**

PART NUMBER	QUICK OUTPUT DISCHARGE (QOD)	TURN ON TIME
TPS22991B	Yes	Fast
TPS22991BN <sup>(1)</sup>	No	Fast
TPS22991C	Yes	Slow
TPS22991CN <sup>(1)</sup>	No	Slow

(1) Device in preview. Please contact TI for more information.

## 5 Pin Configuration and Functions

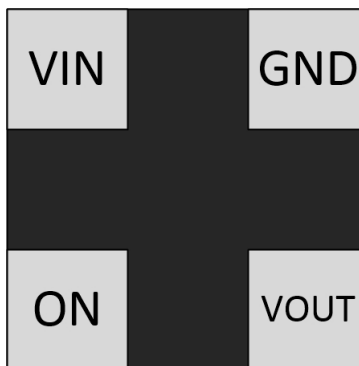


図 5-1. TPS22991 RAA Package, 4-Pin UQFN (Top View)

表 5-1. Pin Functions

PIN		I/O	DESCRIPTION
NAME	NO.		
VIN	1	I	Switch input.
ON	2	I	Active high switch control input.
VOUT	3	O	Switch output.
GND	4	—	Device ground.

## 6 Specifications

### 6.1 Absolute Maximum Ratings

Over operating free-air temperature range (unless otherwise noted)<sup>(1)</sup>

		MIN	MAX	UNIT
V <sub>IN</sub>	Maximum input voltage range	−0.3	6	V
V <sub>OUT</sub>	Maximum output voltage range	−0.3	6	V
V <sub>ON</sub>	Maximum ON pin voltage range	−0.3	6	V
I <sub>MAX</sub>	Maximum continuous current		3	A
I <sub>PLS</sub>	Maximum pulsed current (2ms, 2% duty cycle)		4	A
T <sub>J</sub>	Junction temperature	−55	150	°C
T <sub>STG</sub>	Storage temperature	−65	150	°C
T <sub>LEAD</sub>	Maximum lead temperature (10s soldering time)		300	°C

- (1) Stresses beyond those listed under *Absolute Maximum Rating* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Condition*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

### 6.2 ESD Ratings

			VALUE	UNIT
V <sub>(ESD)</sub>	Electrostatic discharge	Human body model (HBM), per ANSI/ESDA/ JEDEC JS-001, all pins <sup>(1)</sup>	±1750	V
		Charged device model (CDM), per JEDEC specification JESD22-C101, all pins <sup>(2)</sup>	±1000	

- (1) JEDEC document JEP155 states that 500V HBM allows safe manufacturing with a standard ESD control process.  
 (2) JEDEC document JEP157 states that 250V CDM allows safe manufacturing with a standard ESD control process. Manufacturing with less is possible with the necessary precautions. Pins listed may actually have higher performance.

### 6.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

		MIN	TYP	MAX	UNIT
V <sub>IN</sub>	Input voltage range	1.0		5.5	V
V <sub>OUT</sub>	Output voltage range	0		5.5	V
V <sub>IH</sub>	ON pin high voltage Range	0.8		5.5	V
V <sub>IL</sub>	ON pin low voltage range	0		0.35	V
T <sub>A</sub>	Ambient temperature	−55		125	°C

### 6.4 Thermal Information

THERMAL METRIC <sup>(1)</sup>		TPS22991		UNIT
		4 PINS		
		RAA		
R <sub>θJA</sub>	Junction-to-ambient thermal resistance	225.3		°C/W
R <sub>θJC(top)</sub>	Junction-to-case (top) thermal resistance	214.5		°C/W
R <sub>θJB</sub>	Junction-to-board thermal resistance	83.6		°C/W
Ψ <sub>JT</sub>	Junction-to-top characterization parameter	13.1		°C/W
Ψ <sub>JB</sub>	Junction-to-board characterization parameter	83		°C/W

- (1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

## 6.5 Electrical Characteristics

Typical values at VIN = 3.3V unless otherwise specified

PARAMETER		TEST CONDITIONS		T <sub>A</sub>	MIN	TYP	MAX	UNIT		
<b>INPUT SUPPLY (VIN)</b>										
I <sub>Q, VIN</sub>	VIN quiescent current	V <sub>ON</sub> ≥ V <sub>IH</sub> , V <sub>OUT</sub> = Open		25°C		6		μA		
				–40°C to 85°C			12		μA	
				–55°C to 125°C			14		μA	
I <sub>SD, VIN</sub>	VIN shutdown current	V <sub>ON</sub> ≤ V <sub>IL</sub> , V <sub>OUT</sub> = Open		25°C		14		nA		
				–40°C to 85°C			20		μA	
				–55°C to 125°C			67		μA	
I <sub>SD, VIN</sub>	VIN shutdown current	V <sub>ON</sub> ≤ V <sub>IL</sub> , V <sub>OUT</sub> = GND	V <sub>ON</sub> ≤ V <sub>IL</sub> , V <sub>OUT</sub> = GND	25°C		15		nA		
				–40°C to 85°C			20		μA	
				–55°C to 125°C			67		μA	
<b>ON-RESISTANCE (RON)</b>										
R <sub>ON</sub>	ON-state resistance	I <sub>OUT</sub> = –200mA		V <sub>IN</sub> = 5V	25°C		25		mΩ	
					–40°C to 85°C			35		mΩ
					–40°C to 105°C			38		mΩ
					–55°C to 125°C			40		mΩ
				V <sub>IN</sub> = 3.3V	25°C		25		mΩ	
					–40°C to 85°C			35		mΩ
					–40°C to 105°C			38		mΩ
					–55°C to 125°C			40		mΩ
				V <sub>IN</sub> = 1.8V	25°C		25		mΩ	
					–40°C to 85°C			35		mΩ
					–40°C to 105°C			38		mΩ
					–55°C to 125°C			40		mΩ
				V <sub>IN</sub> = 1V	25°C		35		mΩ	
					–40°C to 85°C			48		mΩ
					–40°C to 105°C			52		mΩ
					–55°C to 125°C			60		mΩ
<b>THERMAL SHUTDOWN (TSD)</b>										
T <sub>SD,R</sub>	Thermal shutdown			Rising		170		°C		
T <sub>SD,F</sub>	Thermal shutdown			Falling		150		°C		
<b>ENABLE PIN (ON)</b>										
I <sub>ON</sub>	ON pin leakage	V <sub>ON</sub> ≥ V <sub>IH</sub>		–55°C to 125°C		100		nA		
R <sub>PD, ON</sub>	Smart pull down resistance	V <sub>ON</sub> ≤ V <sub>IL</sub>		–55°C to 125°C		500		kΩ		
V <sub>IH, ON</sub>	ON pin threshold (VIH rising)			–55°C to 125°C		0.8		V		
V <sub>Hys, ON</sub>	ON pin threshold (hysteresis)			–55°C to 125°C		0.07		V		
V <sub>IL, ON</sub>	ON pin threshold (VIL falling)			–55°C to 125°C	0.35			V		
<b>QUICK OUTPUT DISCHARGE (QOD)</b>										
R <sub>QOD</sub>	QOD pin internal discharge resistance (Version B, C)	V <sub>ON</sub> ≤ V <sub>IL</sub>		V <sub>IN</sub> = 1V	–55°C to 125°C		190		Ω	
				V <sub>IN</sub> = 3.3V	–55°C to 125°C		150		Ω	
				V <sub>IN</sub> = 5V	–55°C to 125°C		140		Ω	

### 6.6 Switching Characteristics (Version C, CN)

Unless otherwise noted, the typical characteristics in the following table apply to an input voltage of 3.3V, an ambient temperature of 25°C, and a load of CL = 0.1μF, RL = 10Ω. Timing parameter measurement details are shown in the timing diagram in the data sheet. Parameter not tested in production

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t <sub>ON</sub>	Turn ON time	VIN = 5.0V		1119		μs
		VIN = 3.3V		996		μs
		VIN = 1.8V		853		μs
		VIN = 1.0V		774		μs
t <sub>R</sub>	Output rise time	VIN = 5.0V		794		μs
		VIN = 3.3V		662		μs
		VIN = 1.8V		514		μs
		VIN = 1.0V		397		μs
t <sub>D</sub>	Delay time	VIN = 5.0V		332		μs
		VIN = 3.3V		341		μs
		VIN = 1.8V		346		μs
		VIN = 1.0V		383		μs
t <sub>OFF</sub>	Turn OFF time	VIN = 5.0V		6		μs
		VIN = 3.3V		4		μs
		VIN = 1.8V		2		μs
		VIN = 1.0V		4		μs
t <sub>F</sub>	Output Fall time	VIN = 5.0V		5		μs
		VIN = 3.3V		5		μs
		VIN = 1.8V		5		μs
		VIN = 1.0V		5		μs

### 6.7 Switching Characteristics (Version B, BN)

Unless otherwise noted, the typical characteristics in the following table apply to an input voltage of 3.3V, an ambient temperature of 25°C, and a load of CL = 0.1μF, RL = 10Ω. Timing parameter measurement details are shown in the timing diagram in the data sheet. Parameter not tested in production

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t <sub>ON</sub>	Turn ON time	VIN = 5.0V		302		μs
		VIN = 3.3V		259		μs
		VIN = 1.8V		216		μs
		VIN = 1.0V		198		μs
t <sub>R</sub>	Output rise time	VIN = 5.0V		173		μs
		VIN = 3.3V		141		μs
		VIN = 1.8V		107		μs
		VIN = 1.0V		81		μs
t <sub>D</sub>	Delay time	VIN = 5.0V		127		μs
		VIN = 3.3V		117		μs
		VIN = 1.8V		109		μs
		VIN = 1.0V		116		μs
t <sub>OFF</sub>	Turn OFF time	VIN = 5.0V		6		μs
		VIN = 3.3V		4		μs
		VIN = 1.8V		2		μs
		VIN = 1.0V		4		μs

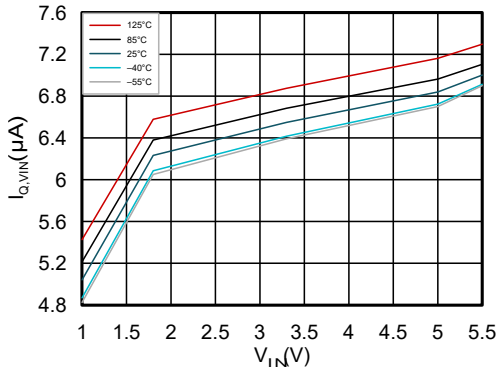
## 6.7 Switching Characteristics (Version B, BN) (続き)

Unless otherwise noted, the typical characteristics in the following table apply to an input voltage of 3.3V, an ambient temperature of 25°C, and a load of  $CL = 0.1\mu F$ ,  $RL = 10\Omega$ . Timing parameter measurement details are shown in the timing diagram in the data sheet. Parameter not tested in production

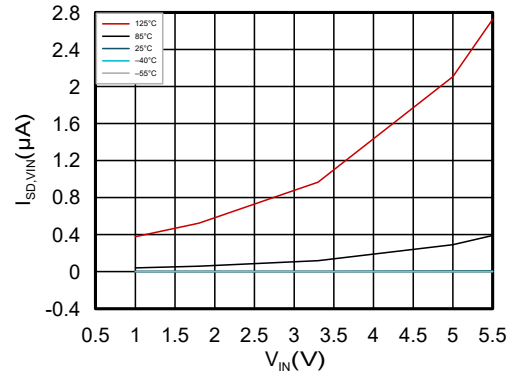
PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
$t_F$	Output fall time	VIN = 5.0V		5		$\mu s$
		VIN = 3.3V		5		$\mu s$
		VIN = 1.8V		5		$\mu s$
		VIN = 1.0V		5		$\mu s$



## 7 Typical Characteristics

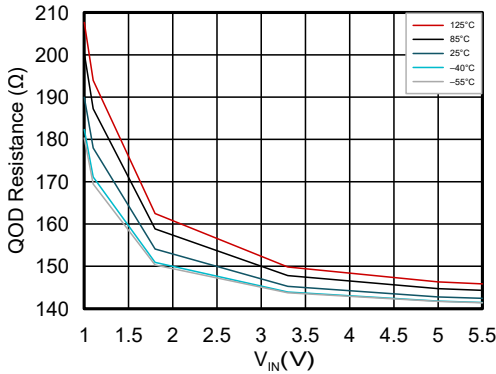


7-1.  $V_{IN}$  Quiescent Current vs Input Voltage



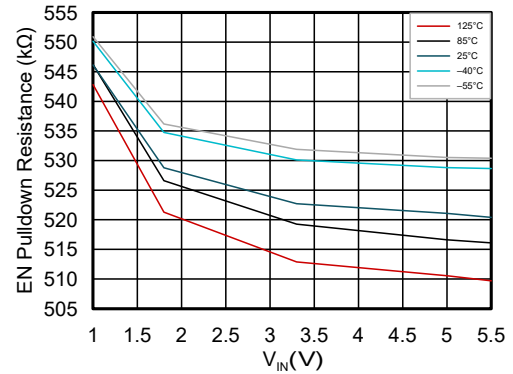
TPS22991B, TPS22991C

7-2.  $V_{IN}$  Shutdown Current vs Input Voltage

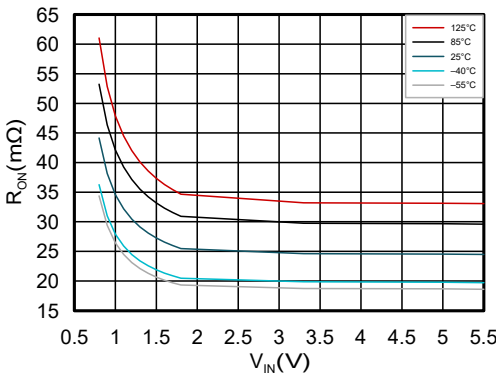


TPS22991B, TPS22991C

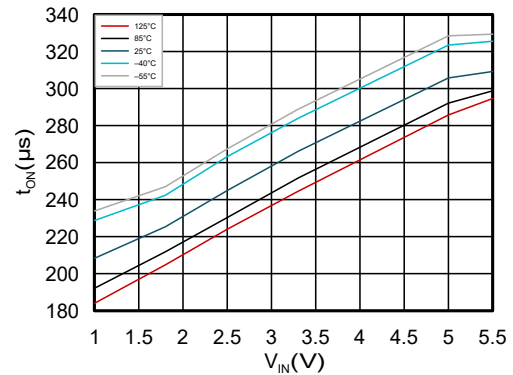
7-3. QOD Resistance vs Input Voltage



7-4. ON Pin Resistance  $R_{PD,ON}$  vs Input Voltage



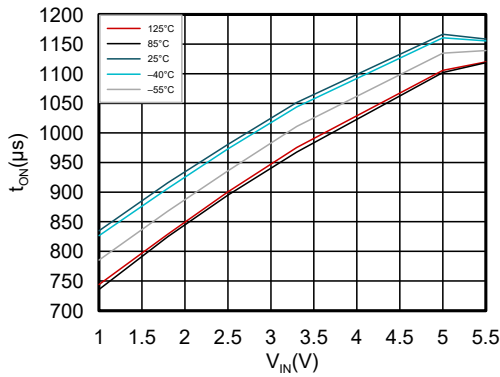
7-5.  $R_{ON}$  vs Input Voltage



$C_L = 0.1\mu F$   $R_L = 10\Omega$  TPS22991B, TPS22991BN

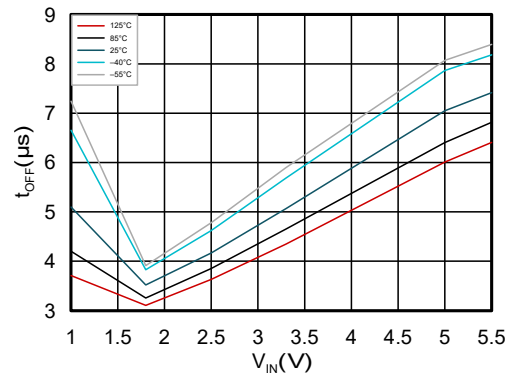
7-6. Turn ON Time vs Input Voltage

## 7 Typical Characteristics (continued)



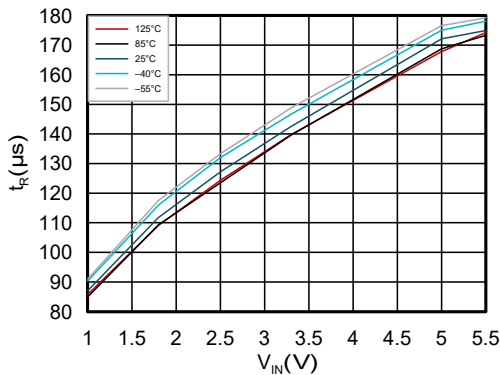
$C_L = 0.1\mu\text{F}$   $R_L = 10\Omega$  TPS22991C, TPS22991CN

**7-7. Turn ON Time vs Input Voltage**



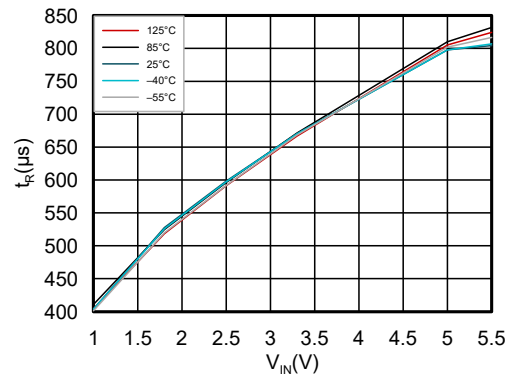
$C_L = 0.1\mu\text{F}$   $R_L = 10\Omega$

**7-8. Turn OFF Time vs Input Voltage**



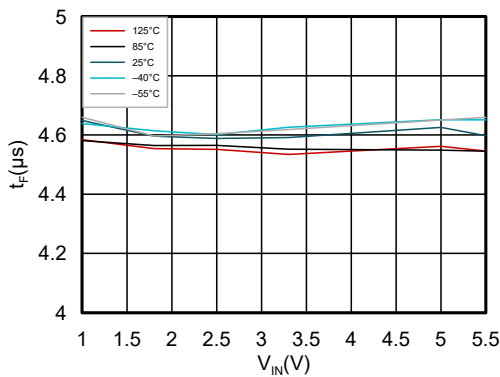
$C_L = 0.1\mu\text{F}$   $R_L = 10\Omega$  TPS22991B, TPS22991BN

**7-9. Rise Time vs Input Voltage**



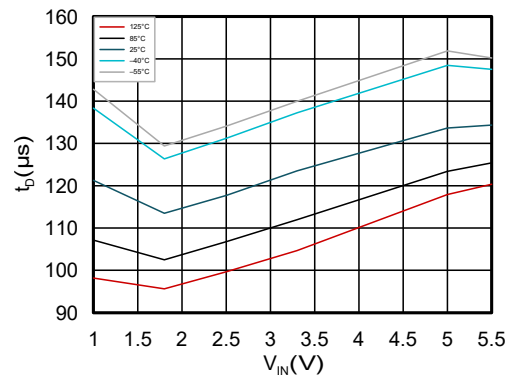
$C_L = 0.1\mu\text{F}$   $R_L = 10\Omega$  TPS22991C, TPS22991CN

**7-10. Rise Time vs Input Voltage**



$C_L = 0.1\mu\text{F}$   $R_L = 10\Omega$

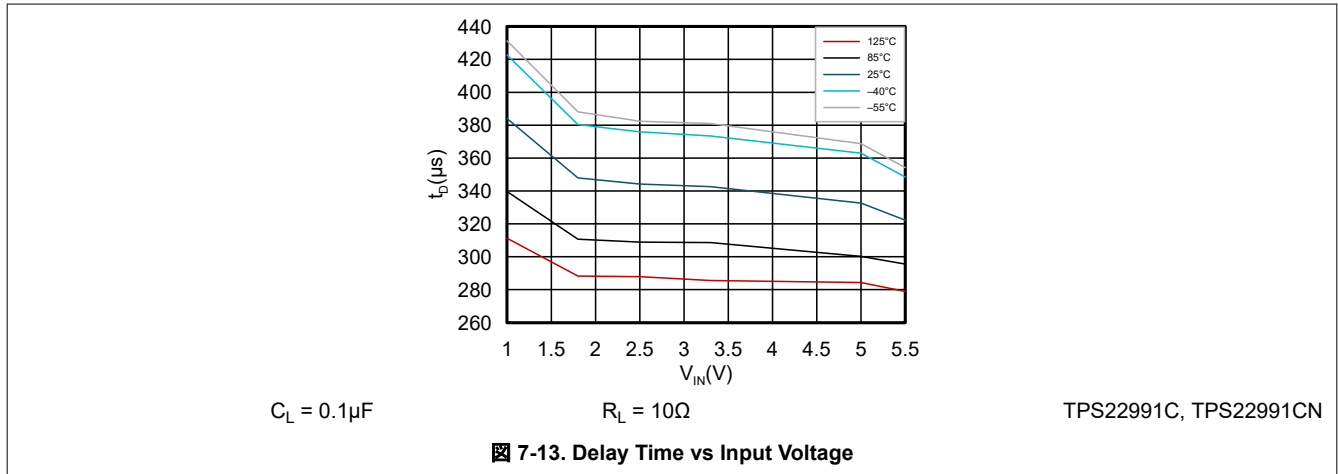
**7-11. Fall Time vs Input Voltage**



$C_L = 0.1\mu\text{F}$   $R_L = 10\Omega$  TPS22991B, TPS22991BN

**7-12. Delay Time vs Input Voltage**

## 7 Typical Characteristics (continued)



## 8 Parameter Measurement Information

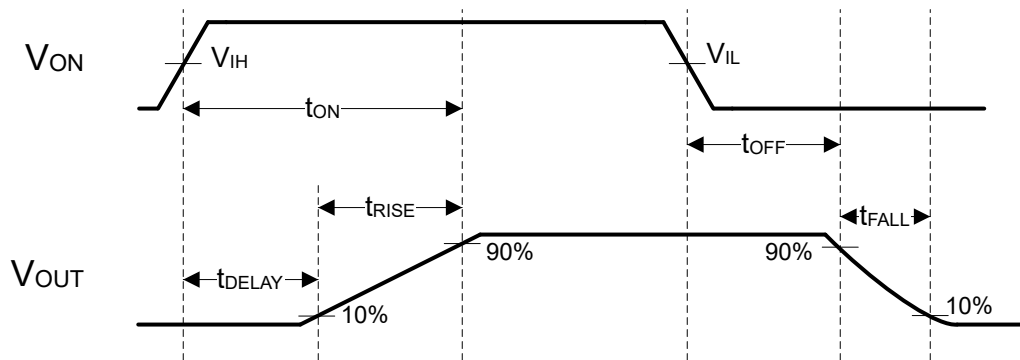


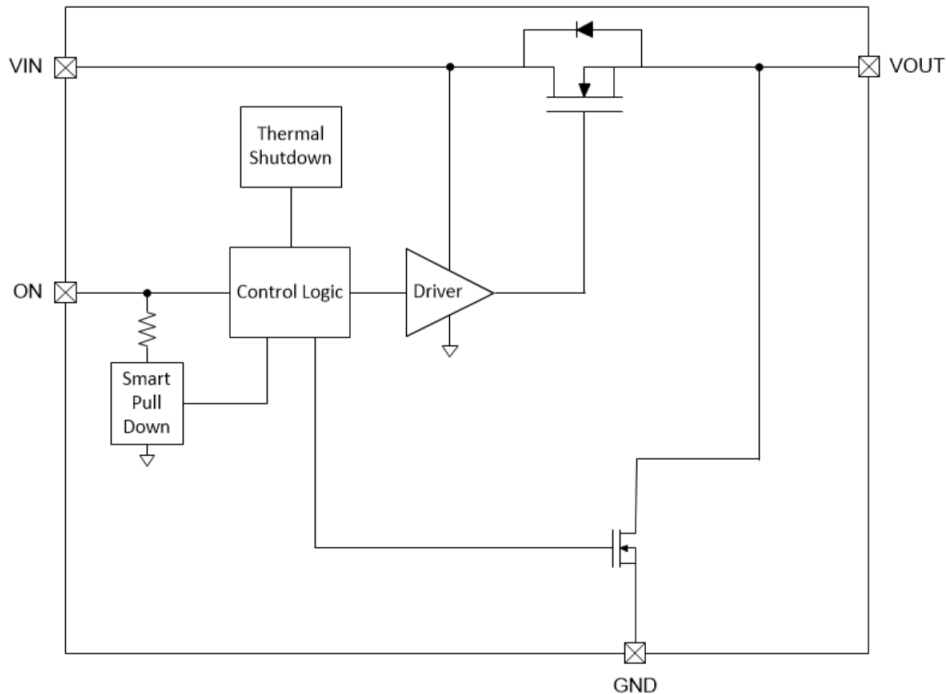
図 8-1. Timing Parameter Measurement Information

## 9 Detailed Description

### 9.1 Overview

The TPS22991 is a small, low  $R_{ON}$ , single channel load switch with controlled slew rate. The device contains an N-channel MOSFET that can operate over an input voltage range of 1V to 5.5V and can support a maximum continuous current of 3A. The switch is controlled by an on and off input, which is capable of interfacing directly with low-voltage control signals.

### 9.2 Functional Block Diagram



### 9.3 Feature Description

#### 9.3.1 On and Off Control

The ON pin controls the state of the switch. The ON pin is compatible with standard GPIO logic threshold so it can be used in a wide variety of applications. When power is first applied to  $V_{IN}$ , a smart pulldown is used to keep the ON pin from floating until the system sequencing is complete. After the ON pin is deliberately driven high ( $\geq V_{IH}$ ), the smart pulldown is disconnected to prevent unnecessary power loss. See [表 9-1](#) when the ON pin smart pulldown is active.

表 9-1. On Pin Control

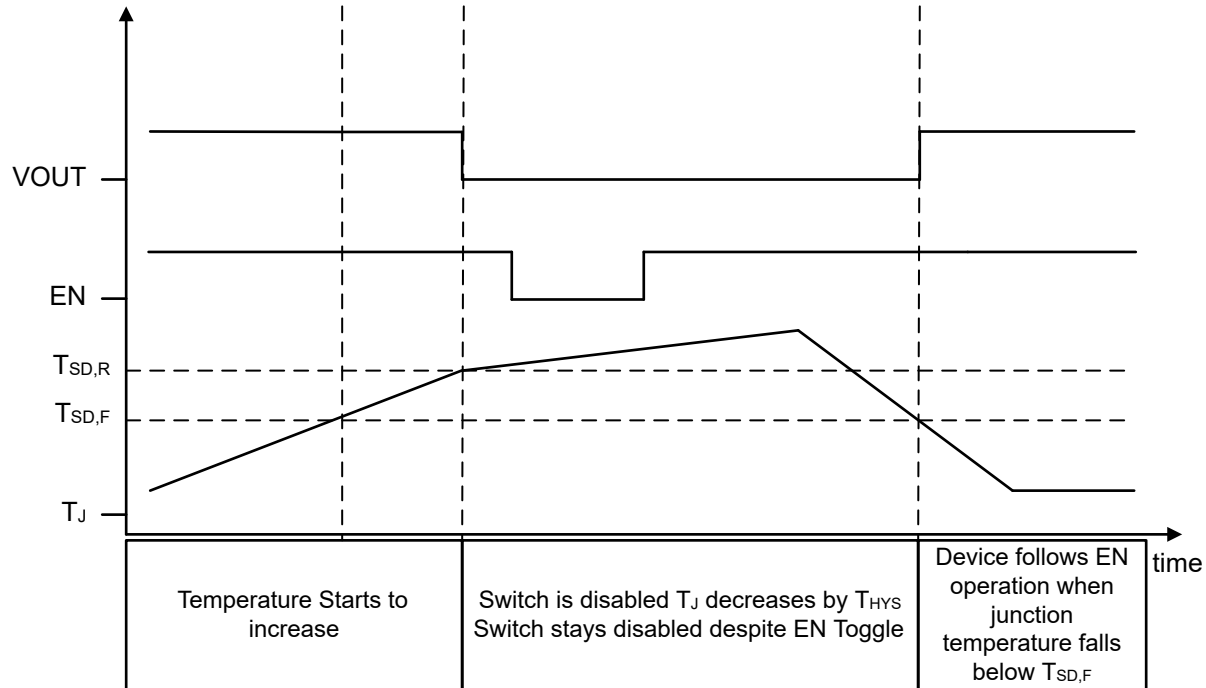
ON PIN VOLTAGE	ON PIN SMART PULLDOWN STATUS
$\leq V_{IL}$	Smart pulldown resistance active
$\geq V_{IH}$	Smart pulldown disconnected

#### 9.3.2 Quick Output Discharge

TPS22991B and TPS22991C integrates quick output discharge. When the switch is disabled, a discharge resistor is connected between VOUT and GND. This resistor has a typical value of 150Ω when  $V_{IN} = 3.3V$ , and prevents the output from floating while the switch is disabled.

### 9.3.3 Thermal Shutdown

When the device temperature reaches  $T_{SD,R}$ , the device shuts itself off to prevent thermal damage. After the device cools off to  $T_{SD,F}$ , it turns back on. If the device is kept in a thermally stressful environment, then the device oscillates between these two states until it can keep its temperature below the thermal shutdown point.



### 9.3.4 Input Capacitor ( $C_{IN}$ )

To limit the voltage drop on the input supply caused by transient in-rush currents when the switch turns on into a discharged load capacitor or short-circuit, a capacitor needs to be placed between  $V_{IN}$  and GND. A  $1\mu\text{F}$  ceramic capacitor,  $C_{IN}$ , placed close to the pins, is usually sufficient. Higher values of  $C_{IN}$  can be used to further reduce the voltage drop during high-current application. When switching heavy loads, it is recommended to have an input capacitor about 10 times higher than the output capacitor to avoid excessive voltage drop.

### 9.3.5 Output Capacitor ( $C_L$ )

Due to the integrated body diode in the MOSFET, a  $C_{IN}$  greater than  $C_L$  is highly recommended. A  $C_L$  greater than  $C_{IN}$  can cause  $V_{OUT}$  to exceed  $V_{IN}$  when the system supply is removed. This could result in current flow through the body diode from  $V_{OUT}$  to  $V_{IN}$ . A  $C_{IN}$  to  $C_L$  ratio of 10 to 1 is recommended for minimizing  $V_{IN}$  dip caused by inrush currents during startup.

## 9.4 Device Functional Modes

The table below describes the connection of the VOUT pin depending on the state of the ON pin.

ON	FAULT CONDITION	VOUT STATE
L	N/A	<ul style="list-style-type: none"> <li>Hi-Z for BN, CN</li> <li>GND through QOD resistor for B, C</li> </ul>
H	None	$V_{IN}$ through $R_{ON}$
X	Thermal shutdown	<ul style="list-style-type: none"> <li>Hi-Z for BN, CN</li> <li>GND through QOD resistor for B, C</li> </ul>

## 10 Application and Implementation

### 注

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes, as well as validating and testing their design implementation to confirm system functionality.

### 10.1 Application Information

The input to output voltage drop in the device is determined by the  $R_{ON}$  of the device and the load current. The  $R_{ON}$  of the device depends upon the  $V_{IN}$  condition of the device. After the  $R_{ON}$  of the device is determined based upon the  $V_{IN}$  condition, use the below equation to calculate the input to output voltage drop.

$$\Delta V = I_{LOAD} \times R_{ON} \quad (1)$$

where

- $\Delta V$  is the voltage drop from  $V_{IN}$  to  $V_{OUT}$ .
- $I_{LOAD}$  is the load current.
- $R_{ON}$  is the on-resistance of the device for a specific  $V_{IN}$  and  $V_{BIAS}$ .

### 10.2 Typical Application

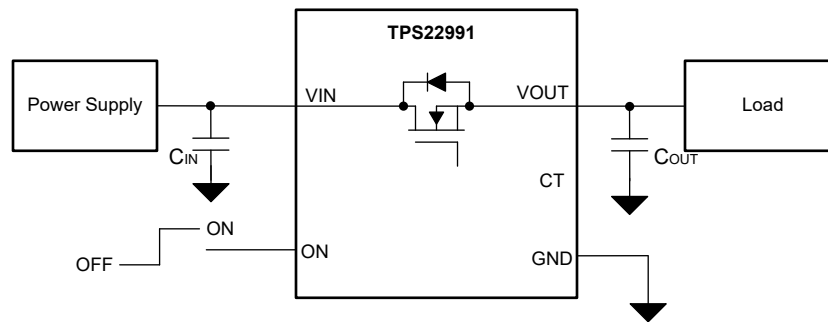


図 10-1. Typical Application Diagram

表 10-1. Recommended External Components

COMPONENT	TYPICAL VALUE	PURPOSE
$C_{IN}$	1 $\mu$ F	Filtering voltage transients
$C_{OUT}$	100nF	Filtering voltage transients

#### 10.2.1 Design Requirements

For this design example, use the input parameters shown in 表 10-2.

表 10-2. Design Parameters

DESIGN PARAMETER	EXAMPLE VALUE
$V_{IN}$	5V
Load current	2A
Load capacitance	10 $\mu$ F

### 10.2.2 Detailed Design Procedure

The input to output voltage drop in the device is determined by the  $R_{ON}$  of the device and the load current. The  $R_{ON}$  of the device depends upon the  $V_{IN}$  condition of the device. After the  $R_{ON}$  of the device is determined based upon the  $V_{IN}$  condition, use the below equation to calculate the input to output voltage drop.

$$\Delta V = I_{LOAD} \times R_{ON} \quad (2)$$

where

- $\Delta V$  is the voltage drop from  $V_{IN}$  to  $V_{OUT}$ .
- $I_{LOAD}$  is the load current.
- $R_{ON}$  is the on-resistance of the device for a specific  $V_{IN}$  and  $V_{BIAS}$ .

An appropriate  $I_{LOAD}$  must be chosen such that the  $I_{MAX}$  specification of the device is not violated.

To determine how much inrush current is caused by the load capacitance, use 式 3.

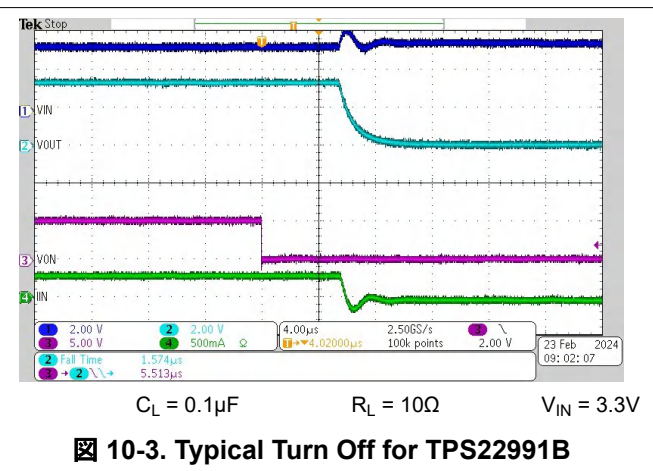
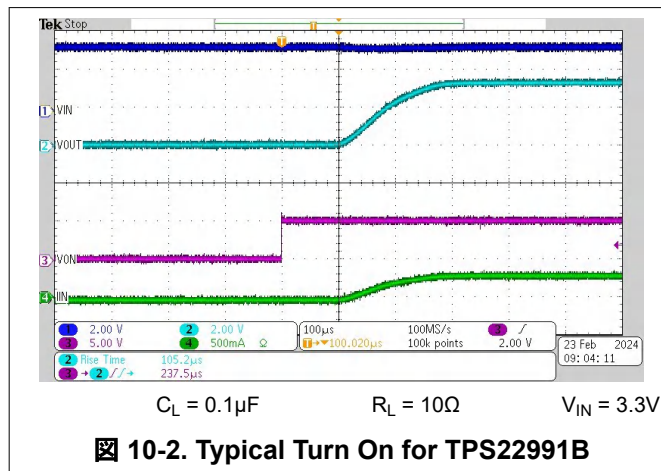
$$I_{INRUSH} = C_L \times dV_{OUT} / dt \quad (3)$$

where

- $I_{INRUSH}$  is amount of inrush current caused by  $C_L$
- $C_L$  is the load capacitance on  $V_{OUT}$
- $dt$  is the rise time for  $V_{OUT}$  when the device is enabled
- $dV_{OUT}$  is change in the  $V_{OUT}$  voltage after the device is enabled.

The slew rate of the device  $dV_{OUT}/dt$  at a given  $V_{IN}$  voltage can be found in the electrical characteristic table for a given version.  $I_{INRUSH}$  has to be within the  $I_{MAX}$  and  $I_{PLS}$  limits.

### 10.2.3 Application Curves





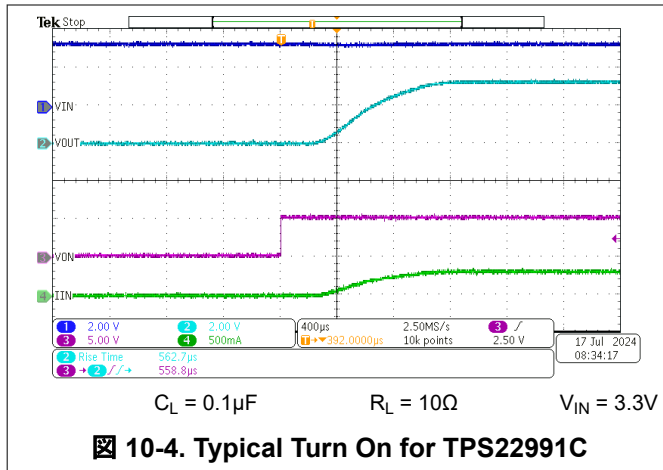


Figure 10-4. Typical Turn On for TPS22991C

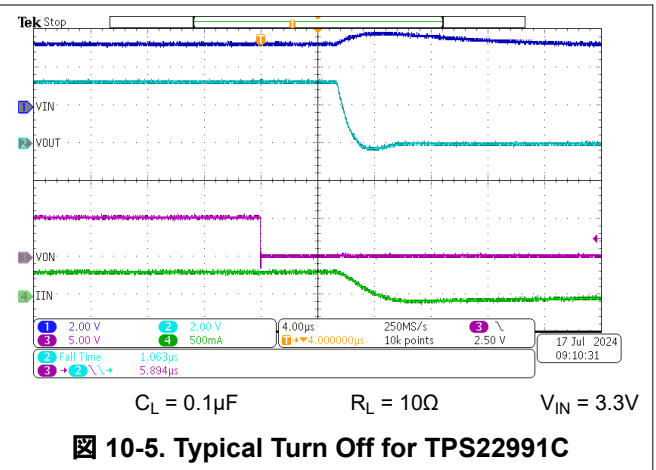


Figure 10-5. Typical Turn Off for TPS22991C

### 10.3 Power Supply Recommendations

The TPS22991 device is designed to operate with a  $V_{IN}$  range of 1V to 5.5V. Regulate the  $V_{IN}$  power supply well and place as close to the device terminal as possible. The power supply must be able to withstand all transient load current steps. In most situations, using an input capacitance ( $C_{IN}$ ) of 1µF is sufficient to prevent the supply voltage from dipping when the switch is turned on. In cases where the power supply is slow to respond to a large transient current or large load current step, additional bulk capacitance can be required on the input.

### 10.4 Layout

#### 10.4.1 Layout Guidelines

For best performance, all traces must be as short as possible. To be most effective, place the input and output capacitors close to the device to minimize the effects that parasitic trace inductances can have on normal operation. Using wide traces for  $V_{IN}$ ,  $V_{OUT}$ , and GND helps minimize the parasitic electrical effects.

### 10.4.2 Layout Example

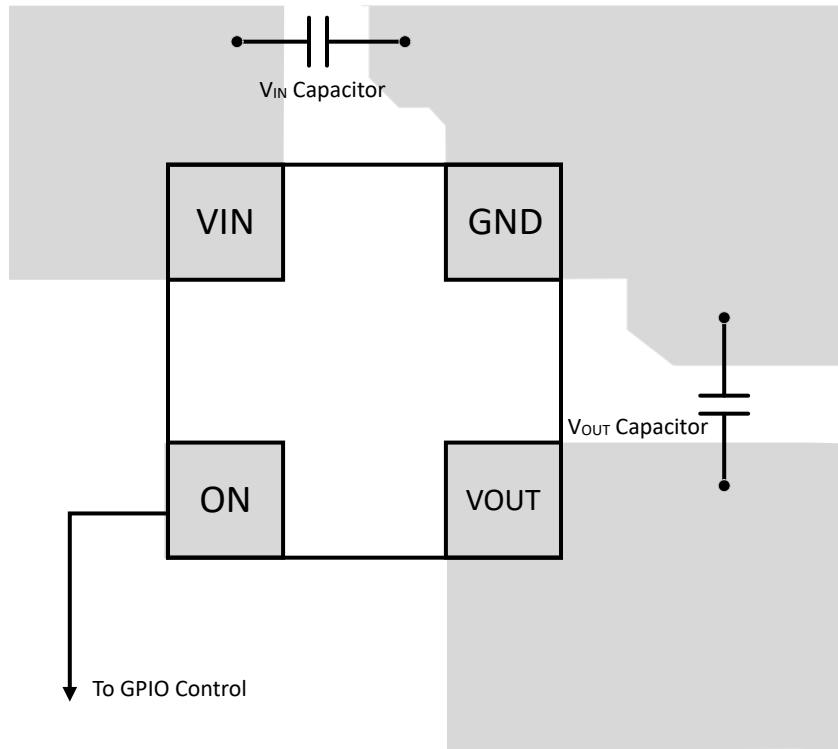


図 10-6. TPS22991 Layout

## 11 Device and Documentation Support

TI offers an extensive line of development tools. Tools and software to evaluate the performance of the device, generate code, and develop solutions are listed below.

### 11.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 11.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 11.3 Trademarks

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

### 11.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

### 11.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 12 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (May 2024) to Revision A (August 2024)	Page
• ドキュメントのステータスを「事前情報」から「量産データ」に変更 .....	1

## 13 Mechanical, Packaging, and Orderable Information

The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2024, Texas Instruments Incorporated

**PACKAGING INFORMATION**

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
PTPS22991BRAAR	ACTIVE	UQFN-HR	RAA	4	3000	TBD	Call TI	Call TI	-55 to 125		<a href="#">Samples</a>
TPS22991BRAAR	ACTIVE	UQFN-HR	RAA	4	3000	RoHS & Green	SN	Level-1-260C-UNLIM	-55 to 125	H	<a href="#">Samples</a>

(1) The marketing status values are defined as follows:

**ACTIVE:** Product device recommended for new designs.

**LIFEBUY:** TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

**NRND:** Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

**PREVIEW:** Device has been announced but is not in production. Samples may or may not be available.

**OBSOLETE:** TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

**RoHS Exempt:** TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

**Green:** TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

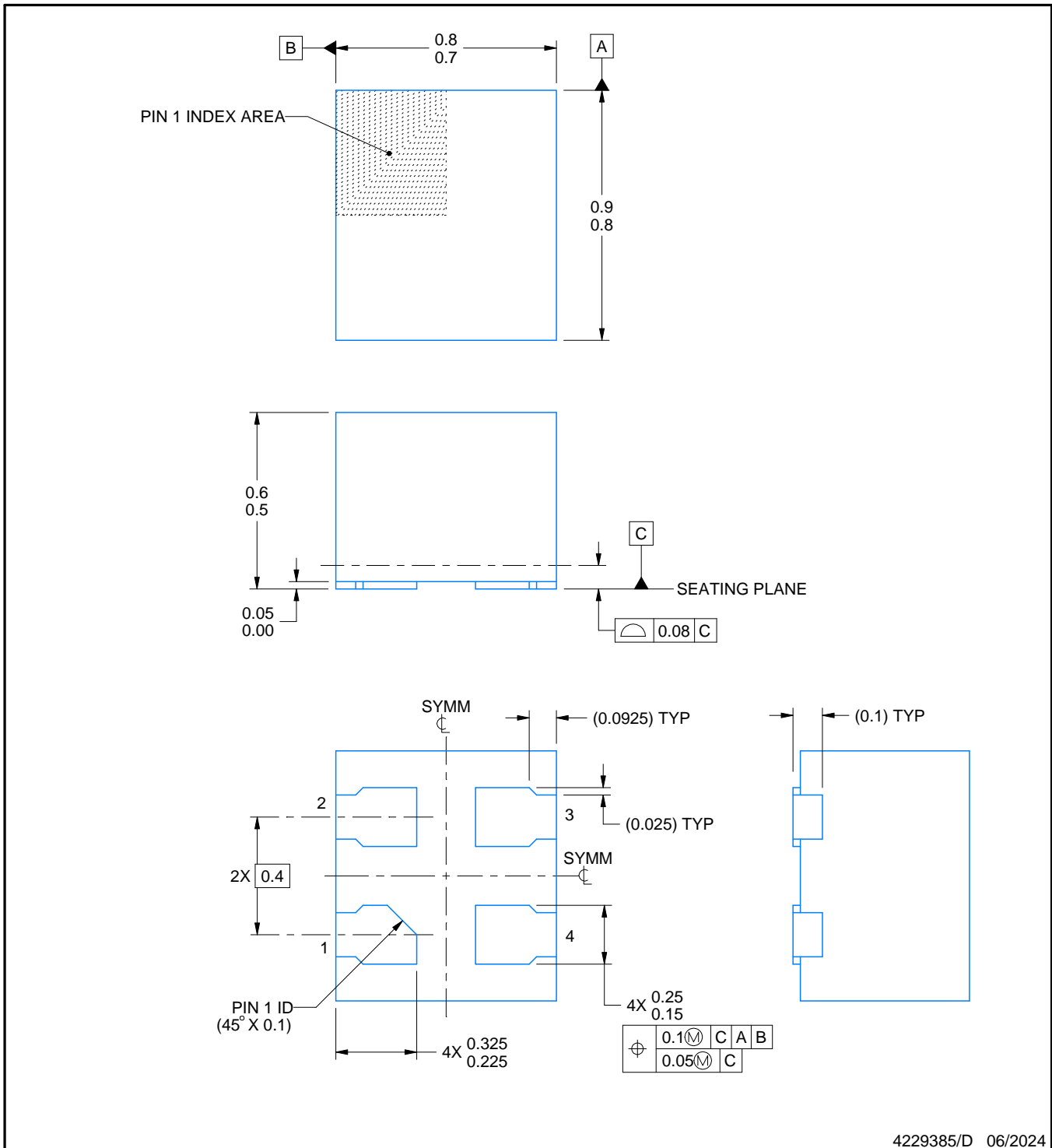
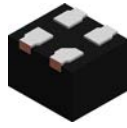
(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

**Important Information and Disclaimer:**The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.





NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

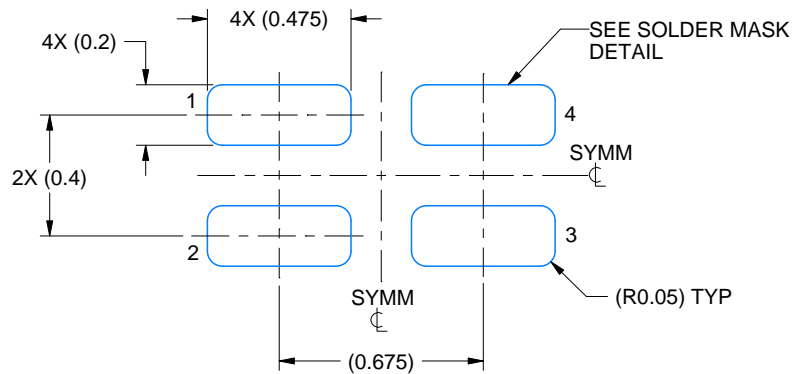


# EXAMPLE BOARD LAYOUT

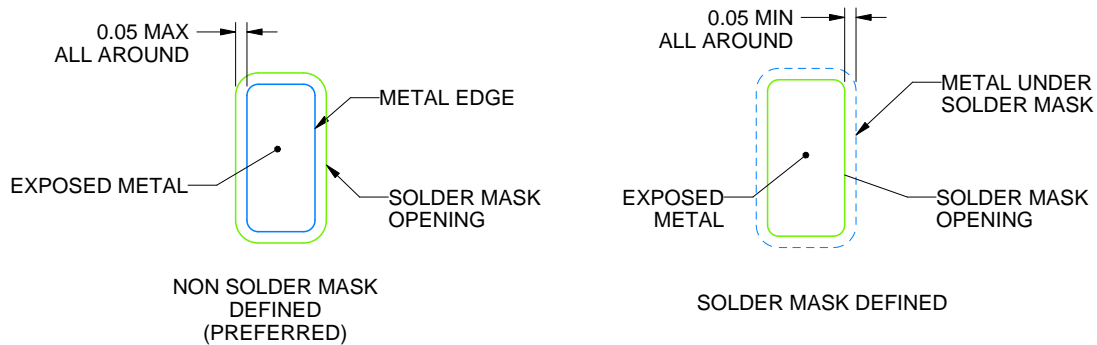
RAA0004A

UQFN-HR - 0.6 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE: 40X



SOLDER MASK DETAILS

4229385/D 06/2024

NOTES: (continued)

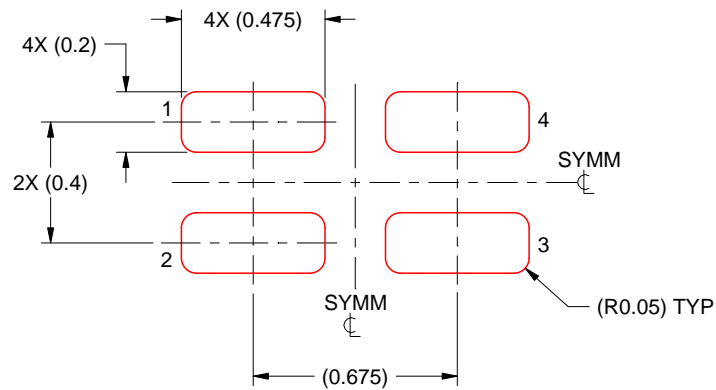
4. This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).
5. Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

# EXAMPLE STENCIL DESIGN

RAA0004A

UQFN-HR - 0.6 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE  
BASED ON 0.1 MM THICK STENCIL  
SCALE: 40X

4229385/D 06/2024

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ（データシートを含みます）、設計リソース（リファレンス・デザインを含みます）、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2024, Texas Instruments Incorporated