

TPS3123 超低電圧プロセッサ監視回路

1 特長

- 最小の電源電圧は 0.75V
- 電源電圧監視範囲:
 - 1.2V、1.5V、1.8V (TPS312x)
 - 3V (TPS3125 デバイスのみ)
 - 他のバージョンはリクエストに応じて提供可能
- 180ms の固定遅延時間を持つパワー オンリセット ジェネレータ
- マニュアルリセット入力 (TPS3123/5/6/8)
- ウォッチドッグ タイマは、 $V_{DD} \geq V_{IT}$ で **RESET** 出力を再トリガ
- 消費電流 14 μ A (標準値)
- 小型 SOT23-5 パッケージ
- -40°C ~ +85°C の温度範囲
- リセット出力は、プッシュプル (アクティブ Low および High) とオープンドレイン (アクティブ Low) で利用可能

2 アプリケーション

- 携帯用 / バッテリ駆動機器
- ワイヤレス通信システム
- ファクトリ オートメーション
- サーバー
- ビル オートメーション

3 概要

TPS312x ファミリの電圧監視回路は、主に DSP およびプロセッサ ベースのシステムの 1.2V レールまでの電圧監視とタイミングの監視を行います。ファミリのすべてのデバイスは、電源レールを監視し、電源レールがスレッシュホールド電圧目標 (V_{IT}) を下回ると、**RESET** 出力をアサートします。外付け部品を最小限に抑えるため、スレッシュホールド電圧は本デバイスにプログラムされています。

内蔵のヒステリシスにより、誤トリガが防止されます。**RESET** 出力は、0.75V 未満の電源電圧 (V_{DD}) に対しては有効ではありません。TPS312x ファミリのデバイスは、誤動作時にディセーブルとして使用されるアクティブ High 出力を搭載しています。また、High 出力が、システムが正常に機能していることを示すほとんどのシステム向けに、アクティブ Low 出力も備えています。

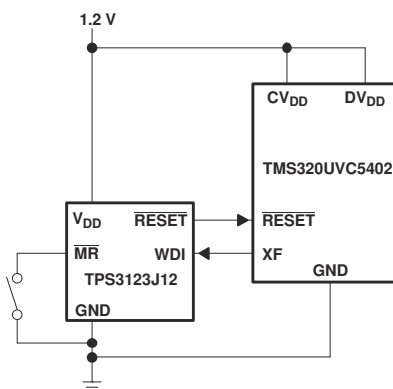
TPS3123/3124/3128 には、ウォッチドッグ タイマ機能も搭載されています。この機能は、プロセッサからのデジタルパルスをタイムリーに監視し、予期されるパルスがソフトウェアの停止や動作中断などの原因で時間どおりに到着しない場合にアラートを発行します。このような電源レール監視機能とウォッチドッグ タイマ機能の統合は、ファクトリオートメーションや通信インフラストラクチャなどの常時オンのシステムで非常に役立ちます。

さらに、TPS3123/5/6/8 デバイスには、マニュアルリセット入力 (MR) が組み込まれています。MR は、ウォッチドッグタイマによって監視されるパルスの電圧レール監視に関係のないイベントによってトリガされた **RESET** を強制します。MR が LOW レベルのとき、**RESET** がアクティブになります。TPS3124 デバイスには入力 MR がありませんが、TPS3125 および TPS3126 デバイスと同じ High レベル出力 **RESET** が搭載されています。

ファミリのデバイスはすべて 5 ピン SOT23-5 パッケージで供給され、-40°C ~ +85°C の温度範囲で仕様が規定されています。

部品番号	パッケージ (1)	本体サイズ (公称)(2)
TPS3123	SOT-23 (5)	2.90mm × 1.60mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。
- (2) パッケージサイズ (長さ × 幅) は公称値で、該当する場合はピンも含まれます。



代表的な低電圧 DSP アプリケーション



Table of Contents

1 特長	1	7 Detailed Description	12
2 アプリケーション	1	7.1 Overview.....	12
3 概要	1	7.2 Functional Block Diagram.....	12
4 Device Comparison	3	7.3 Feature Description.....	12
5 Pin Configuration and Functions	4	7.4 Device Functional Modes.....	13
6 Specifications	5	8 Device and Documentation Support	14
6.1 Absolute Maximum Ratings.....	5	8.1 Device and Documentation Support.....	14
6.2 ESD Ratings for TPS3123.....	5	8.2 ドキュメントの更新通知を受け取る方法.....	15
6.3 Recommended Operating Conditions.....	5	8.3 サポート・リソース.....	15
6.4 Dissipation Rating Table.....	5	8.4 商標.....	15
6.5 Electrical Characteristics.....	6	8.5 静電気放電に関する注意事項.....	15
6.6 Timing Requirements.....	7	8.6 用語集.....	15
6.7 Switching Characteristics.....	7	9 Revision History	15
6.8 Timing Diagrams.....	8	10 メカニカル、パッケージ、および注文情報	16
6.9 Typical Characteristics.....	9		

4 Device Comparison

図 4-1 shows the device naming nomenclature to compare the different device variants. See セクション 8.1 for ordering information on various variants of TPS3123/3124/3125/3126/ and TPS3128.

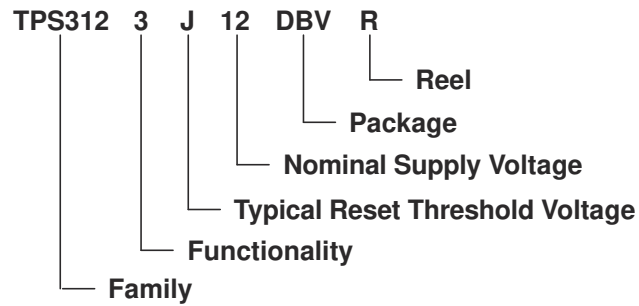


図 4-1. Device Naming Nomenclature

表 4-1. Reset Output Topologies

DEVICES	OPEN DRAIN	PUSH-PULL
TPS3123		X
TPS3124		X
TPS3125		X
TPS3126	X	
TPS3128	X	

5 Pin Configuration and Functions

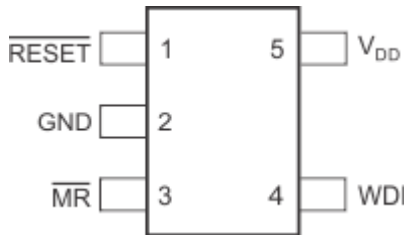


図 5-1. TPS3123 / TPS3128: DBV PACKAGE
5-Pin SOT-23
Top View

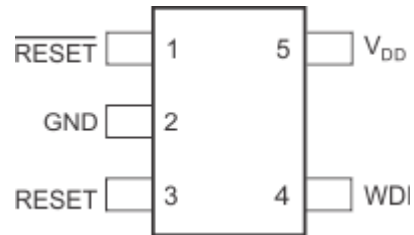


図 5-2. TPS3124: DBV PACKAGE
5-Pin SOT-23
Top View

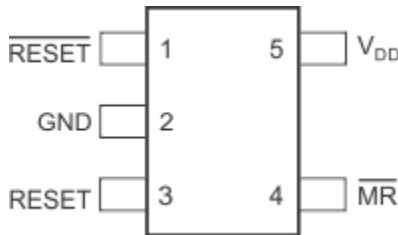


図 5-3. TPS3125 / TPS3126: DBV PACKAGE
5-Pin SOT-23
Top View

表 5-1. Pin Functions

PIN NUMBER	PIN			I/O	DESCRIPTION
	TPS3123 TPS3128	TPS3124	TPS3125 TPS3126		
1	RESET	RESET	RESET	O	Active-Low Output Reset Signal: This pin is driven to a logic low when VDD voltage falls below the negative voltage threshold (V_{IT-}). RESET remains low (asserted) for the delay time period (t_D) after VDD voltage rises above $V_{IT+} = V_{IT-} + V_{HYS}$.
2	GND	GND	GND	-	GROUND
3	MR	-	-	I	Manual Reset: Pull this pin to a logic low to assert a reset signal in the RESET output pin. After MR pin is left floating or pulls to logic high, the RESET output deasserts to the nominal state after the reset delay time (t_D) expires.
3	-	RESET	RESET	O	Active-High Output Reset Signal: This pin is driven to a logic high when VDD voltage falls below the negative voltage threshold (V_{IT-}). RESET remains high (asserted) for the delay time period (t_D) after VDD voltage rises above $V_{IT+} = V_{IT-} + V_{HYS}$.
4	WDI	WDI	MR	I	Watchdog Timer Input: If WDI remains high or low longer than the timeout period, then reset is triggered. The timer clears when reset is asserted or when WDI sees a rising edge or a falling edge.
5	VDD	VDD	VDD	I	Input Supply Voltage: Supply voltage pin. Good analog design practice is to place a 0.1 μ F ceramic capacitor close to this pin.

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

	UNIT
Manual reset, \overline{MR}	-0.3V to $V_{DD} + 0.6V$
RESET	-0.3V to $V_{DD} + 0.6V$
V_{DD} Supply voltage	3.6V
WDI Watchdog input	-0.3V to $V_{DD} + 0.6V$
I_{OL} Maximum low output current	5mA
I_{OH} Maximum high output current	-5mA
I_{IK} Input clamp current ($V_I < 0$ or $V_I > V_{DD}$)	$\pm 10mA$
I_{OK} Output clamp current ($V_O < 0$ or $V_O > V_{DD}$)	$\pm 10mA$
Continuous total power dissipation	See Dissipation Rating Table
T_A Operating free-air temperature range,	-40°C to +85°C
T_{stg} Storage temperature range,	-65°C to +150°C
Soldering temperature	+260°C
Open drain RESET outputs	-0.3V to $V_{DD} + 0.3V$

(1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions* is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

6.2 ESD Ratings for TPS3123

	VALUE	UNIT
$V_{(ESD)}$ Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	± 4000
	Charged-device model (CDM), per JEDEC specification JESD22-C101 ⁽²⁾	± 1000

(1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.

(2) JEDEC document JEP157 states that 250-V CDM allows safe manufacturing with a standard ESD control process.

6.3 Recommended Operating Conditions

at specified temperature range.

	MIN	MAX	UNIT
V_{DD} Supply voltage	$T_A = 0^\circ C$ to +85°C		V
	$T_A = -40^\circ C$ to +85°C		
V_{DD} Manual reset voltage	0.0	$V_{DD} + 0.3$	V
V_{WD1} Watchdog input voltage	0	$V_{DD} + 0.3$	V
V_{IH} High-level input voltage	$0.7 \times V_{DD}$		V
V_{IL} Low-level input voltage	$0.3 \times V_{DD}$		V
$\Delta t/\Delta V$ Input transition rise and fall rate at WDI	1		$\mu s/V$
T_A Operating free-air temperature range	40	+85	°C

6.4 Dissipation Rating Table

PACKAGE	$T_A \leq +25^\circ C$ POWER RATING	DERATING FACTOR ABOVE $T_A = +25^\circ C$	$T_A = +70^\circ C$ POWER RATING	$T_A = +85^\circ C$ POWER RATING
DBV	437 mW	3.5 mW/°C	280 mW	227 mW

6.5 Electrical Characteristics

over recommended operating free-air temperature range (unless otherwise noted).

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT	
R_{MR}	MR pullup resistor (internal)				27		k Ω	
I_{IH}	High-level input current	WDI	$WDI = V_{DD} = 3.3V$	1		1	μA	
		MR	$MR = 0.7 \times V_{DD}, V_{DD} = 3.3V$	20		55		
I_{IL}	Low-level input current	WDI	$WDI = 0V, V_{DD} = 3.3V$	1		1	μA	
		MR	$MR = 0V, V_{DD} = 3.3V$	80		170		
I_{OH}	High-level output current (leakage into RESET pin)	TPS3126-xx, TPS3128-xx	$V_{DD} = V_{OH} = 3.3V$			200	nA	
V_{OH}	High-level output voltage (TPS3123/4/5 only)	RESET	$V_{DD} = 1.5V, I_{OH} = -1mA$	$0.8 \times V_{DD}$			V	
			$V_{DD} = 3.3V, I_{OH} = -4.5mA$					
		RESET	$V_{DD} = 0.75V, I_{OH} = -8 \mu A$					
			$V_{DD} = 1.5V, I_{OH} = -1mA$					
V_{OL}	Low-level output voltage	RESET	$V_{DD} = 0.75V, I_{OL} = 15 \mu A$	$0.2 \times V_{DD}$			V	
			$V_{DD} = 1.5V, I_{OL} = 1.4mA$					
		RESET	$V_{DD} = 1.5V, I_{OL} = 1.4mA$					
			$V_{DD} = 3.3V, I_{OL} = 3mA$					0.4
V_{IT-}	Negative-going input threshold voltage ⁽¹⁾	TPS312xJ12	$T_A = -40^\circ C \text{ to } +85^\circ C$	1.04	1.08	1.12	V	
		TPS312xG15		1.35	1.40	1.45		
		TPS312xJ18		1.56	1.62	1.68		
		TPS312xL30		2.57	2.64	2.71		
		TPS312xE12		1.10	1.14	1.18		
		TPS312xE15		1.38	1.43	1.48		
		TPS312xE18		1.65	1.71	1.77		
V_{HYS}	Hysteresis at V_{DD} input		$1V < V_{IT-} < 1.4V$		15		mV	
			$1.4V < V_{IT-} < 2V$		20			
			$2V < V_{IT-} < 3V$		30			
I_{DD}	Supply current	TPS3123-xx TPS3124-xx TPS3128-xx	WDI = V_{DD} , MR unconnected	$V_{DD} = 0.75V$		14	μA	
				$V_{DD} = 3.3V$		22		30
		TPS3125-xx TPS3126-xx ⁽²⁾	MR unconnected	$V_{DD} = 0.75V$		14		
				$V_{DD} = 3.3V$		18		25
C_i	Input capacitance at MR, WDI		$V_i = 0V \text{ to } 3.3V$		5		pF	

- (1) To ensure best stability of the threshold voltage, a bypass capacitor (ceramic, 0.1 μF) should be placed near the supply terminal.
 (2) The supply current during delay time t_d is typical 5 μA higher.

6.6 Timing Requirements

at $R_L = 1\text{M}\Omega$, $C_L = 50\text{pF}$, $T_A = +25^\circ\text{C}$.

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_w Pulse width	At V_{DD}	$V_{IH} = V_{IT-} + 0.2\text{V}$, $V_{IL} = V_{IT-} - 0.2\text{V}$	6			μs
	At $\overline{\text{MR}}$	$V_{DD} \geq V_{IT-} + 0.2\text{V}$, $V_{IL} = 0.3 \times V_{DD}$, $V_{IH} = 0.7 \times V_{DD}$	1			
	At WDI		0.1			

6.7 Switching Characteristics

at $R_L = 1\text{M}\Omega$, $C_L = 50\text{pF}$, $T_A = +25^\circ\text{C}$.

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
t_{out} Watchdog time out		$V_{DD} \geq V_{IT-} + 0.2\text{V}$, See timing diagram	0.8	1.4	2.1	s
t_d Delay time		$V_{DD} > V_{IT-} + 0.2\text{V}$, See timing diagram	100	180	260	ms
t_{PHL} Propagation delay time, high-to-low-level output	MR to RESET delay (TPS3123/5/6/8)	$V_{DD} \geq V_{IT-} + 0.2\text{V}$, $V_{IL} = 0.2 \times V_{DD}$, $V_{IH} = 0.8 \times V_{DD}$			0.1	μs
t_{PLH} Propagation delay time, low-to-high-level output	MR to RESET delay (TPS3125/6)				0.1	
t_{PHL} Propagation delay time, high-to-low-level output	V_{DD} to RESET delay	$V_{IL} = V_{IT-} - 0.2\text{V}$, $V_{IH} = V_{IT-} + 0.2\text{V}$			10	μs
t_{PLH} Propagation delay time, low-to-high-level output	V_{DD} to RESET delay (TPS3124/5/6)				10	

6.8 Timing Diagrams

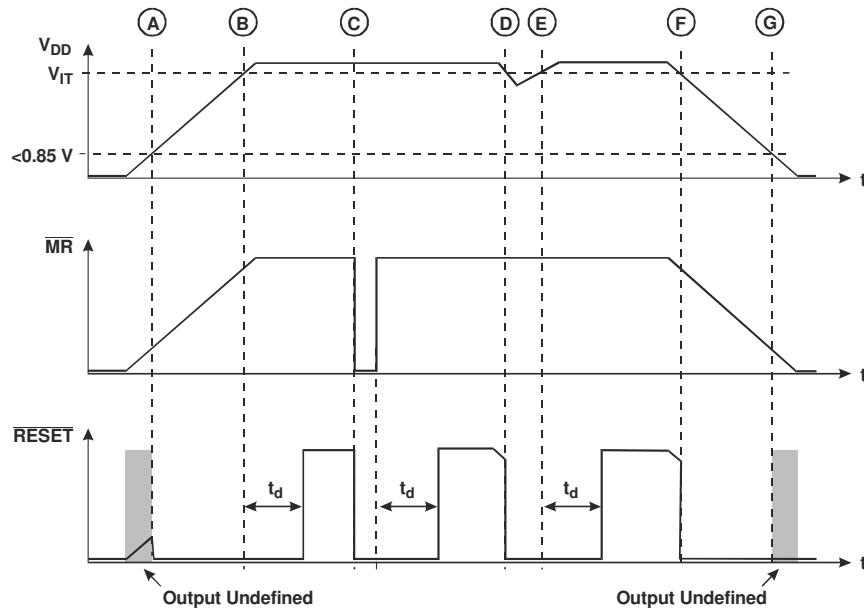


図 6-1. Timing Diagram TPS3123/5/6/8

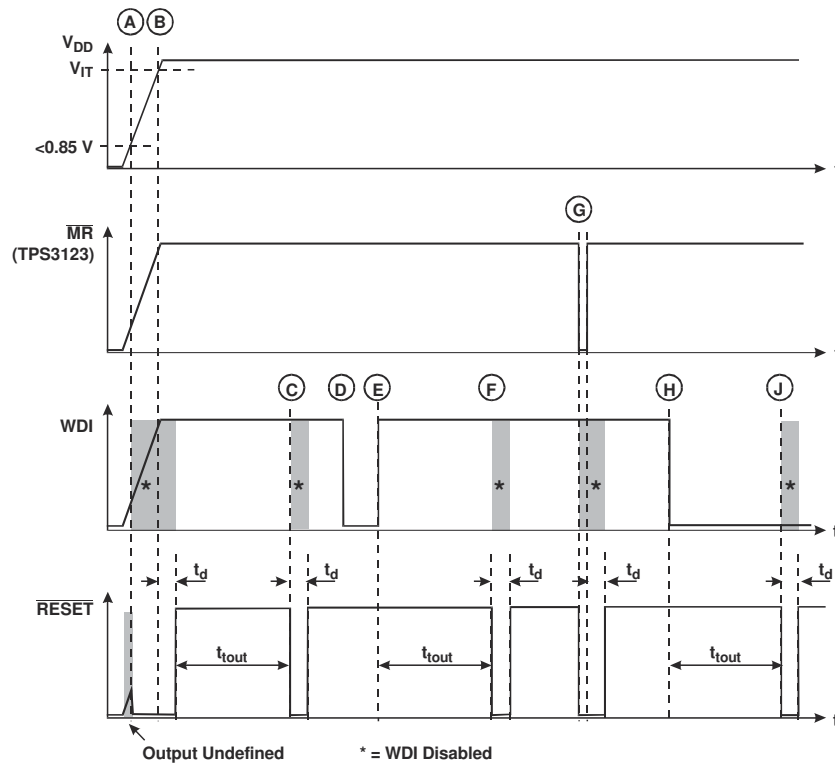
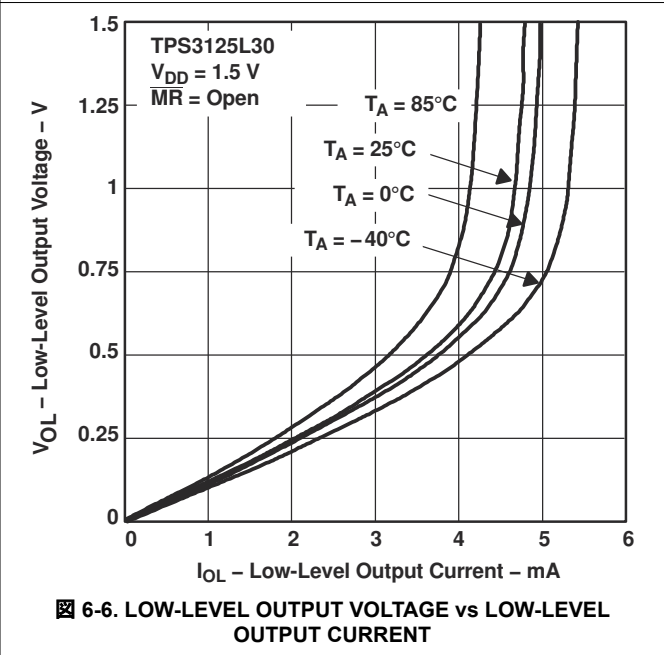
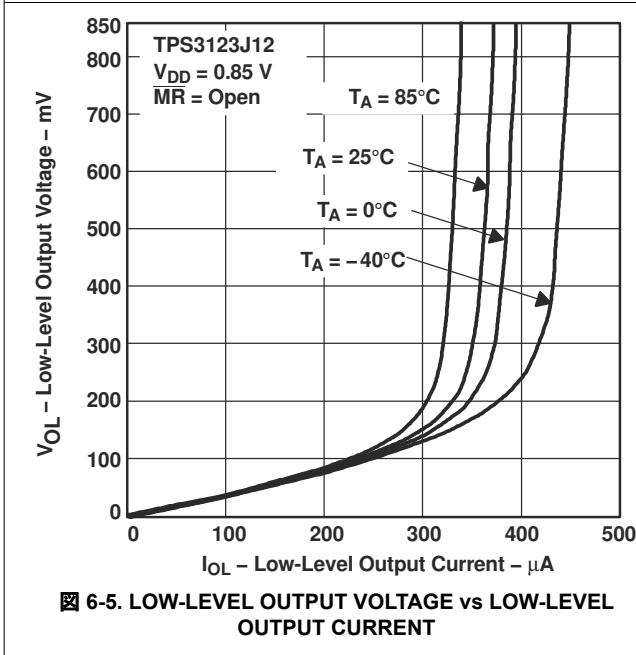
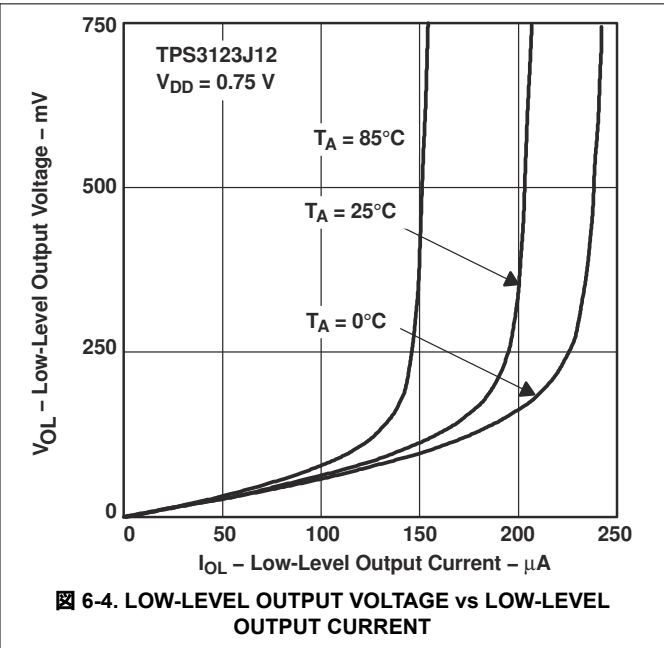
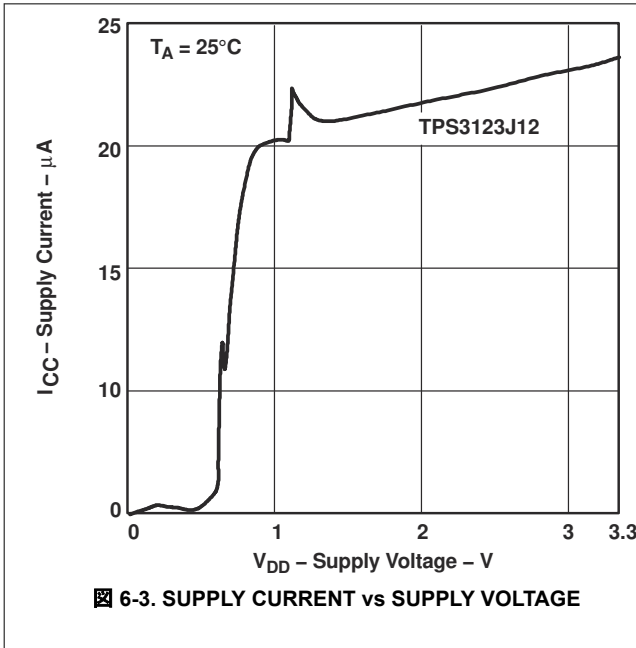


図 6-2. Timing Diagram TPS3123/4/8

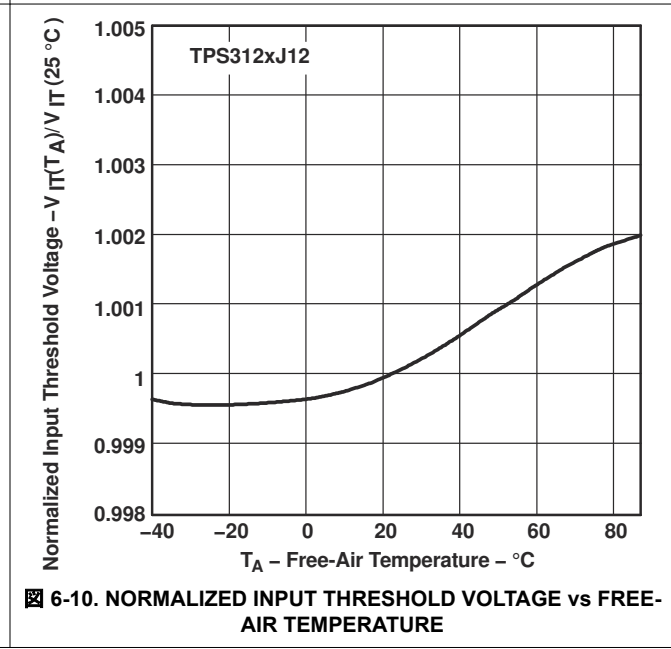
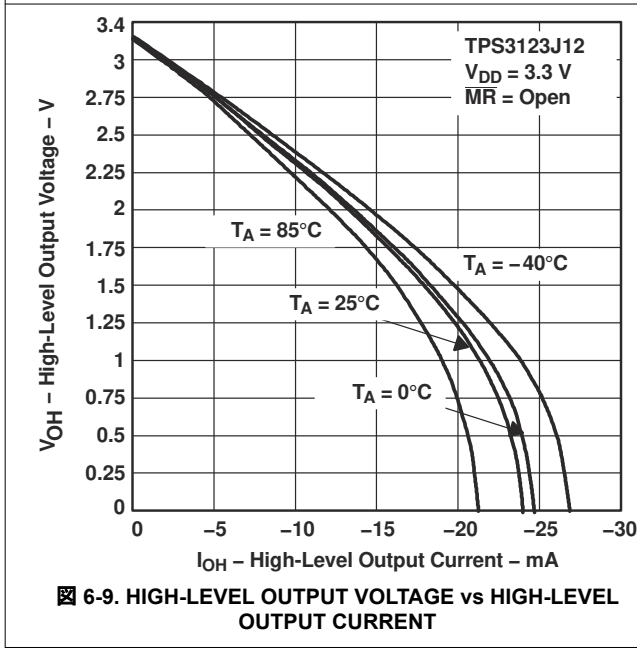
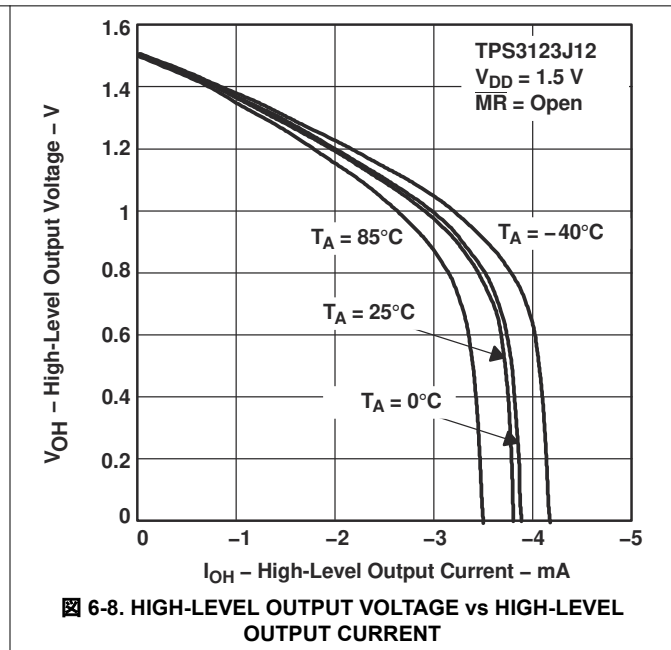
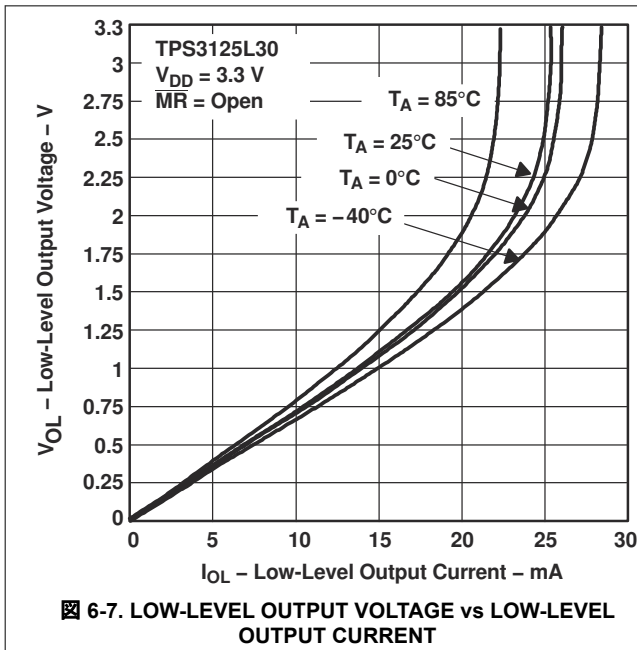
注

A=Min VDD, B=VDD threshold, C,F,J=Watch Dog timeout, D,E,H=Watch Dog retriggered, G=Manual Reset

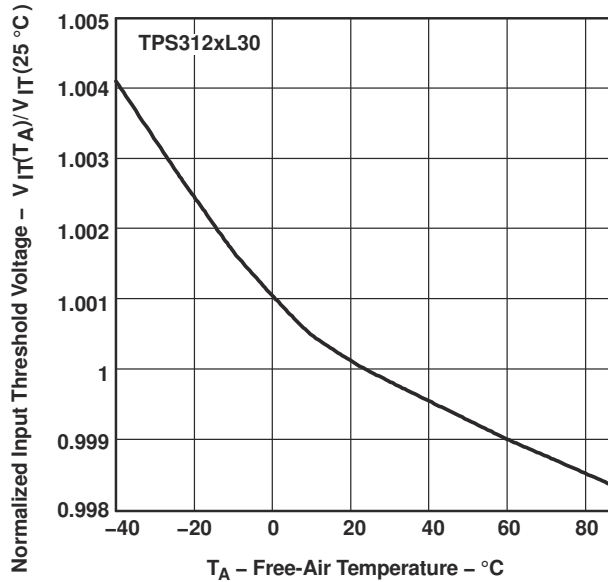
6.9 Typical Characteristics



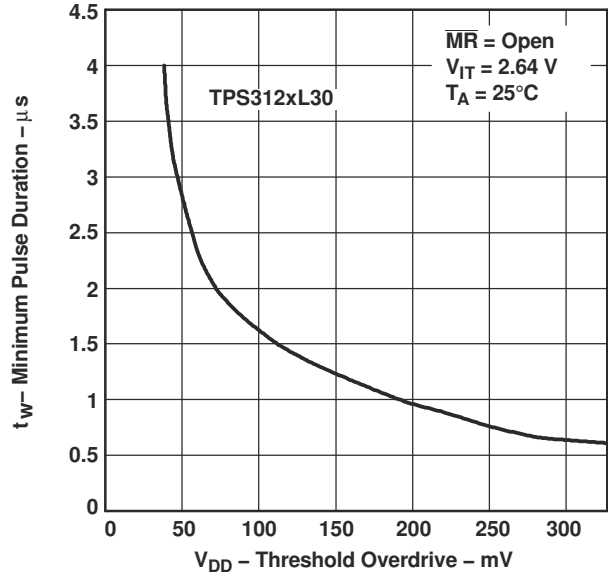
6.9 Typical Characteristics (continued)



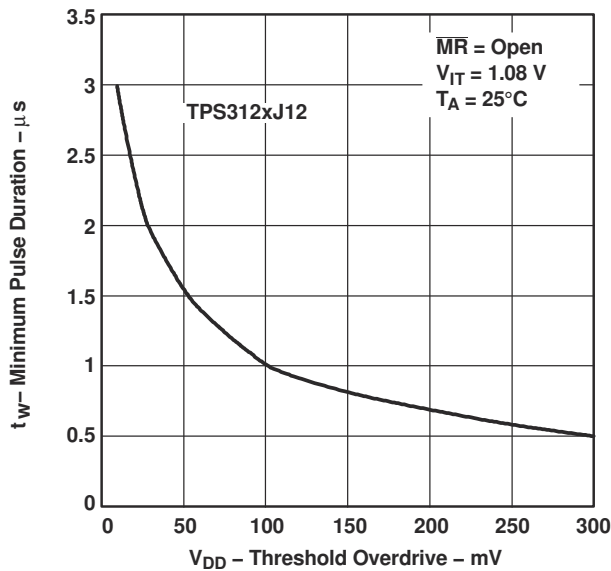
6.9 Typical Characteristics (continued)



6-11. NORMALIZED INPUT THRESHOLD VOLTAGE vs FREE-AIR TEMPERATURE



6-12. MINIMUM PULSE DURATION vs THRESHOLD OVERDRIVE



6-13. MINIMUM PULSE DURATION vs THRESHOLD OVERDRIVE

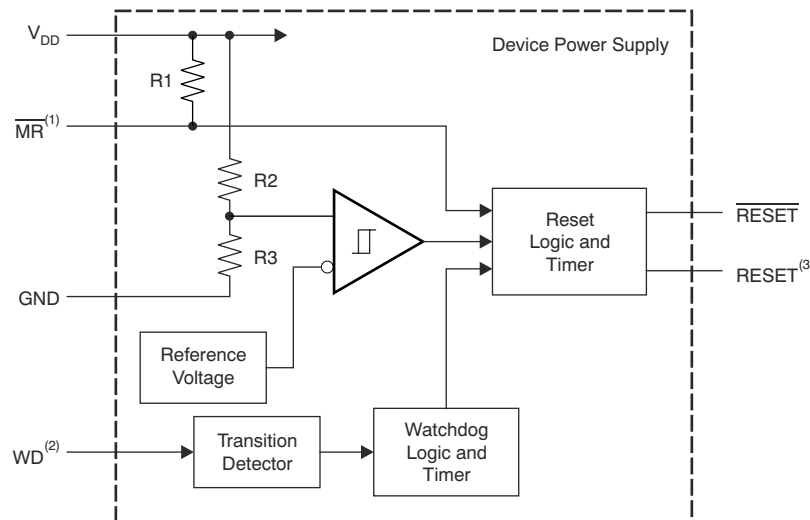
7 Detailed Description

7.1 Overview

The TPS312x family of supervisors provide circuit initialization and timing supervision. Optional configurations include devices with active-high and active-low output signals (TPS3124/3125/3126), devices with a watchdog timer (TPS3123/3124/3128), and devices with manual reset (\overline{MR}) pins (TPS3123/3125/3126/3128). \overline{RESET} output is valid when the supply voltage, V_{DD} , is above 0.75V. For devices with active-low output logic, the device monitors V_{DD} and keeps \overline{RESET} low as long as V_{DD} remains below the negative threshold voltage, V_{IT-} . For devices with active-high output logic, $RESET$ remains high as long as V_{DD} remains below V_{IT-} . An internal timer delays the return of the output to the inactive state (high) to ensure proper system reset. The delay time, t_d , starts after V_{DD} rises above the positive threshold voltage ($V_{IT-} + V_{HYS}$). When the supply voltage drops below V_{IT-} , the output becomes active (low) again. All the devices of this family have a fixed-sense threshold voltage, V_{IT-} , set by an internal voltage divider, so no external components are required.

The TPS312x family is designed to monitor voltages listed on 表 8-2. For devices with the manual reset functionality, a low level at \overline{MR} causes \overline{RESET} to become active. For devices with the watch dog timer functionality, when the supervising system fails to retrigger the watchdog circuit within the time-out interval $t_{out} = 0.8$ s, $RESET$ output becomes active for the time period (t_d). This event also reinitializes the watchdog timer. The devices are available in a 5-pin SOT-23 package and are characterized for operation over a temperature range of -40°C to 85°C .

7.2 Functional Block Diagram



- NOTES:
 (1) TPS3123/5/6/8
 (2) TPS3123/4/8
 (3) TPS3124/5/6

7-1. FUNCTIONAL BLOCK DIAGRAM

7.3 Feature Description

7.3.1 Manual Reset (\overline{MR})

The \overline{MR} input allows an external logic signal from processors, logic circuits, and/or discrete sensors to force a reset signal regardless of V_{DD} with respect to V_{IT-} or the state of the watchdog timer. A low level at \overline{MR} causes the reset signals to become active.

7.3.2 Active-High or Active-Low Output

All TPS312x devices have an active-low logic output ($\overline{\text{RESET}}$), while the TPS3124/3125/3126 devices also include an active-high logic output (RESET).

7.3.3 Push-Pull or Open-Drain Output

All TPS312x devices, except for TPS3126/3128, have push-pull outputs. TPS3126/3128 devices have an open-drain output.

7.3.4 Watchdog Timer (WDI)

The TPS3123, TPS3124, and TPS3128 devices have a watchdog timer that must be periodically triggered by either a positive or negative transition at WDI to avoid a reset signal being issued. When the supervising system fails to retrigger the watchdog circuit within the time-out interval, t_{tout} , $\overline{\text{RESET}}$ becomes active for the time period t_d . This event also reinitializes the watchdog timer.

7.4 Device Functional Modes

表 7-1 lists the functional modes of the TPS312x devices.

表 7-1. Device Functional Modes Table

TPS3123/8			TPS3124			TPS3125/6			
MR	VDD > V _{IT}	RESET	VDD > V _{IT}	RESET	RESET	MR	VDD > V _{IT}	RESET	RESET
L	0	L	0	L	H	L	0	L	H
L	1	L	1	H	L	L	1	L	H
H	0	L				H	0	L	H
H	1	H				H	1	H	L

8 Device and Documentation Support

TI offers an extensive line of development tools. Tools and software to evaluate the performance of the device, generate code, and develop solutions are listed below.

8.1 Device and Documentation Support

表 8-1. Ordering Information Application Specific Versions ⁽¹⁾

DEVICE NAME	NOMINAL SUPPLY VOLTAGE, V_{NOM}	DEVICE NAME	TYPICAL RESET THRESHOLD VOLTAGE- V_{IT-}
TPS312xx12DBV	1.2V	TPS312xAxxDBV	$V_{NOM} -1\%$
TPS312xx15DBV	1.5V	TPS312xBxxDBV	$V_{NOM} -2\%$
TPS312xx18DBV	1.8V	TPS312xCxxDBV	$V_{NOM} -3\%$
TPS312xx30DBV	3.0V	TPS312xDxxDBV	$V_{NOM} -4\%$
		TPS312xExxDBV	$V_{NOM} -5\%$
		TPS312xFxxDBV	$V_{NOM} -6\%$
		TPS312xGxxDBV	$V_{NOM} -7\%$
		TPS312xHxxDBV	$V_{NOM} -8\%$
		TPS312xIxxDBV	$V_{NOM} -9\%$
		TPS312xJxxDBV	$V_{NOM} -10\%$
		TPS312xKxxDBV	$V_{NOM} -11\%$
		TPS312xLxxDBV	$V_{NOM} -12\%$
		TPS312xMxxDBV	$V_{NOM} -13\%$
		TPS312xNxxDBV	$V_{NOM} -14\%$
		TPS312xOxxDBV	$V_{NOM} -15\%$

- For the application-specific versions contact Texas Instruments for availability, lead time, and minimum order quantities.

表 8-2. Package Information, Standard Versions^{(1) (2)}

T_A	DEVICE NAME		THRESHOLD VOLTAGE	MARKING
-40°C to +85°C	TPS3123J12DBVR ⁽³⁾	TPS3123J12DBVT ⁽⁴⁾	1.08V	PBNI
	TPS3123G15DBVR ⁽³⁾	TPS3123G15DBVT ⁽⁴⁾	1.40V	PBOI
	TPS3123J18DBVR ⁽³⁾	TPS3123J18DBVT ⁽⁴⁾	1.62V	PBPI
	TPS3124J12DBVR ⁽³⁾	TPS3124J12DBVT ⁽⁴⁾	1.08V	PBQI
	TPS3124G15DBVR ⁽³⁾	TPS3124G15DBVT ⁽⁴⁾	1.40V	PBRI
	TPS3124J18DBVR ⁽³⁾	TPS3124J18DBVT ⁽⁴⁾	1.62V	PBSI
	TPS3125J12DBVR ⁽³⁾	TPS3125J12DBVT ⁽⁴⁾	1.08V	PBTI
	TPS3125G15DBVR ⁽³⁾	TPS3125G15DBVT ⁽⁴⁾	1.40V	PBUI
	TPS3125J18DBVR ⁽³⁾	TPS3125J18DBVT ⁽⁴⁾	1.62V	PBVI
	TPS3125L30DBVR ⁽³⁾	TPS3125L30DBVT ⁽⁴⁾	2.64V	PBXI
	TPS3126E12DBVR ⁽³⁾	TPS3126E12DBVT ⁽⁴⁾	1.14V	PFOI
	TPS3126E15DBVR ⁽³⁾	TPS3126E15DBVT ⁽⁴⁾	1.43V	PFPI
	TPS3126E18DBVR ⁽³⁾	TPS3126E18DBVT ⁽⁴⁾	1.71V	PFQI
	TPS3128E15DBVR ⁽³⁾	TPS3128E15DBVT ⁽⁴⁾	1.43V	PFSI
	TPS3128E18DBVR ⁽³⁾	TPS3128E18DBVT ⁽⁴⁾	1.71V	PFTI

- Other versions available. Contact Texas Instruments for details; minimum order quantities apply.
- For the most current package and ordering information see the Package Option Addendum at the end of this document, or visit the device product folder at www.ti.com.
- The DBVR passive indicates tape and reel of 3000 parts.

4. The DBVT passive indicates tape and reel of 250 parts.

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 Revision History

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision F (December 2020) to Revision G (June 2024)	Page
• Removed "If unused, the WDI connection must be high impedance to prevent it from causing a reset event." due to functionality not available.....	4

Changes from Revision E (August 2011) to Revision F (December 2020)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• 主要な機能の利点を強調するために「概要」を更新.....	1
• Moved table of the details on package, threshold and top mark to the device and documentation support section in the back, leaving only the nomenclature and the topology summary here in this device comparison table section.....	3
• Moved pin out figures from first page to this new pin configuration section and added pin function table.....	4
• Added this missing section on ESD ratings.....	5
• Moved Timing Diagrams to section of their own and added legend for the letters on the diagrams.....	8
• Moved and updated device overview, block diagram and function mode table to this newly created section and added subsections for detailed feature descriptions for MR, output topology (active high/low, push-pull/open-drain and watchdog timer).....	12

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS3123J12DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBNI	Samples
TPS3123J12DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBNI	
TPS3123J18DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBPI	Samples
TPS3123J18DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBPI	
TPS3124G15DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBRI	Samples
TPS3124J12DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBQI	Samples
TPS3124J12DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBQI	
TPS3124J18DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBSI	Samples
TPS3124J18DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBSI	
TPS3125G15DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBUI	Samples
TPS3125G15DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBUI	
TPS3125J12DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBTI	Samples
TPS3125J12DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBTI	
TPS3125J18DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBVI	Samples
TPS3125J18DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBVI	
TPS3125L30DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PBXI	Samples
TPS3125L30DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PBXI	
TPS3126E12DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PFOI	Samples
TPS3126E12DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PFOI	
TPS3126E15DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PFPI	Samples
TPS3126E15DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PFPI	
TPS3126E18DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PFQI	Samples
TPS3126E18DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PFQI	

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
TPS3128E12DBVT	ACTIVE	SOT-23	DBV	5	250	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PFRI	Samples
TPS3128E15DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PFSI	Samples
TPS3128E15DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PFSI	
TPS3128E18DBVR	ACTIVE	SOT-23	DBV	5	3000	RoHS & Green	NIPDAU	Level-1-260C-UNLIM	-40 to 85	PFTI	Samples
TPS3128E18DBVT	OBSOLETE	SOT-23	DBV	5		TBD	Call TI	Call TI	-40 to 85	PFTI	

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".

RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.

Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS3123J12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3123J18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3124G15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3124J12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3124J18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125G15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125J12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125J18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3125L30DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3126E12DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3126E15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3126E18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3128E12DBVT	SOT-23	DBV	5	250	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3128E15DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3
TPS3128E18DBVR	SOT-23	DBV	5	3000	180.0	9.0	3.15	3.2	1.4	4.0	8.0	Q3

TAPE AND REEL BOX DIMENSIONS


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS3123J12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3123J18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3124G15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3124J12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3124J18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125G15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125J12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125J18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3125L30DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3126E12DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3126E15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3126E18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3128E12DBVT	SOT-23	DBV	5	250	182.0	182.0	20.0
TPS3128E15DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0
TPS3128E18DBVR	SOT-23	DBV	5	3000	182.0	182.0	20.0

EXAMPLE STENCIL DESIGN

DBV0005A

SOT-23 - 1.45 mm max height

SMALL OUTLINE TRANSISTOR



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:15X

4214839/K 08/2024

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、ます。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated