

2.25MHz、1A降圧型コンバータ (2×2 SONパッケージ)

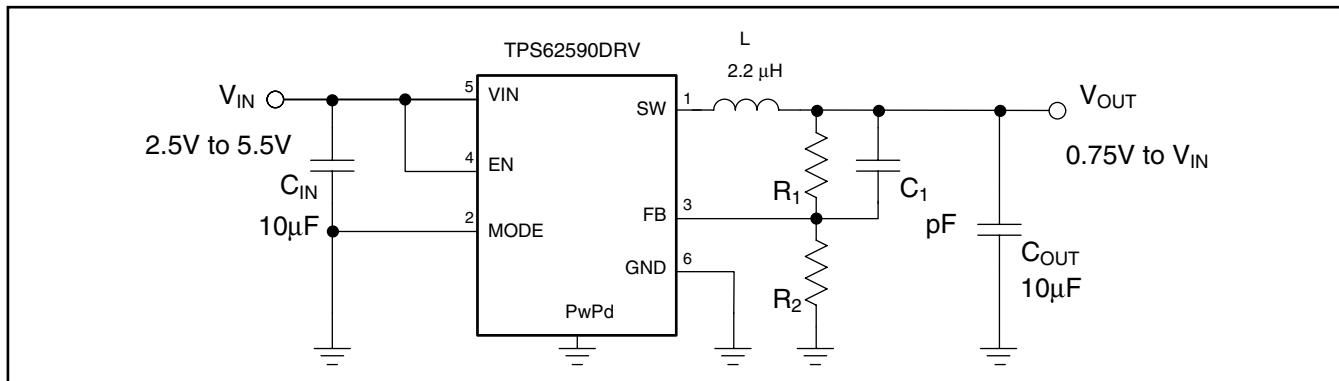
特 長

- 高効率降圧型コンバータ
- 最大出力電流：1000mA
- V_{IN} の範囲は2.5V ~ 5.5V
- 出力電圧設定範囲0.75V ~ V_{IN}
- 2.25MHz固定周波数動作
- 軽負荷電流時にはパワーセーブ・モードで作動
- PWMモードでの出力電圧精度： $\pm 2.5\%$
- 無負荷時自己消費電流：標準15μA
- 100%デューティ・サイクル動作による最小の電圧降下
- 軽負荷時の電圧ポジショニング動作
- 2×2×0.8mmのSONパッケージで提供

アプリケーション

- 携帯電話、スマートフォン
- WLAN
- PDA、ポケットPC
- 低電力DSP電源
- 携帯用メディア・プレーヤー
- POLアプリケーション

Typical Application



PowerPADは、テキサス・インスツルメンツの登録商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。
資料によっては正規英語版資料の更新に対応していないものがあります。
日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。
製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

製品情報⁽¹⁾

T _A	製品番号	出力電圧 ⁽²⁾	パッケージ ⁽³⁾	パッケージコード	注文番号	パッケージ捺印
-40°C ~ 85°C	TPS62590	adjustable	SON 2 x 2	DRV	TPS62590DRV	OAL

(1) DRV (SON2 x 2)パッケージをテープ・リールとして提供します。デバイス・タイプの末尾にRを付けてください。個数はリール当たり3000個です。

(2) その他の固定出力電圧オプションについては、TIにお問い合わせください。

(3) 最新のパッケージおよびご発注情報については、TIのWebサイト(www.ti.com)をご覧ください。

絶対最大定格

動作温度範囲内(特に記述のない限り)⁽¹⁾

		値	単位
V _I	Input voltage range ⁽²⁾	-0.3 ~ 7	V
	Voltage range at EN, MODE	0.3 ~ V _{IN} + 0.3, ≤ 7	
	Voltage on SW	-0.3 ~ 7	
	Peak output current	Internally limited	A
ESD rating ⁽³⁾	HBM Human body model	2	kV
	CDM Charge device model	1	
	Machine model	200	V
T _J	Maximum operating junction temperature	-40 ~ 125	°C
T _{stg}	Storage temperature range	-65 ~ 150	

(1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。

(2) すべての電圧値は回路のグランド端子を基準としています。

(3) HBM(Human Body Model)は、100pFのコンデンサから1.5kΩの抵抗を経由して各ピンに放電した場合です。マシン・モデルは、200pFのコンデンサから各ピンに直接放電した場合です。

許容損失

パッケージ	R _{θJA}	T _A ≤ 25°Cの電圧定格	ディレーティング係数 T _A = 25°C
DRV	76°C/W	1300 mW	13 mW/°C

推奨動作条件

		MIN	NOM	MAX	単位
V _{IN}	Supply voltage	2.5	5.5		V
	Output voltage range for adjustable voltage	0.75	V _{IN}		V
T _A	Operating ambient temperature	-40	85		C
T _J	Operating junction temperature	-40	125		°C

電気的特性

動作周囲温度範囲の全域において、標準値は $T_A = 25^\circ\text{C}$ における値です。特に記述のない限り、仕様は $V_{IN} = EN = 3.6\text{V}$ という条件で適用されます。外部部品は $C_{IN} = 10\mu\text{F}$ 0603、 $C_{OUT} = 10\mu\text{F}$ 0603、 $L = 2.2\mu\text{H}$ です。パラメータ測定情報を参照してください。

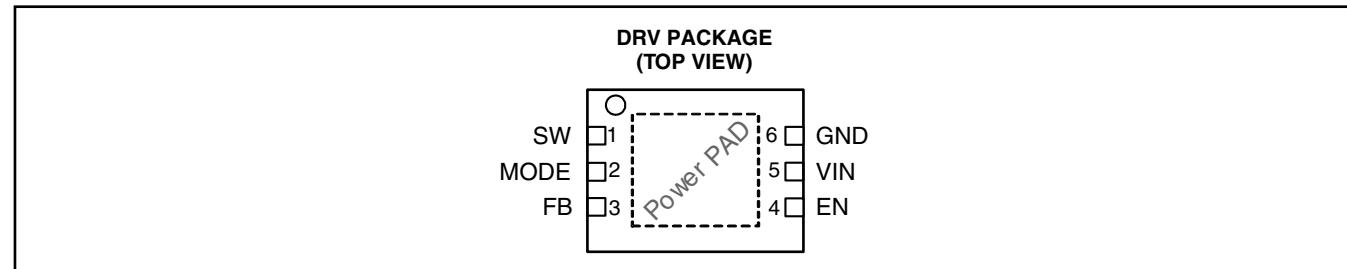
パラメータ		テスト条件	MIN	TYP	MAX	単位
SUPPLY						
V_I	Input voltage range		2.5	5.5		V
I_O	Output current	$V_{IN} 2.7\text{V} \sim 5.5\text{V}$		1000		mA
		$V_{IN} 2.5\text{V} \sim 2.7\text{V}$		600		
I_Q	Operating quiescent current	$I_O = 0\text{ mA}$, PFM mode enabled ($MODE = GND$) device not switching, See ⁽¹⁾		15		μA
		$I_O = 0\text{ mA}$, switching with no load ($MODE = V_{IN}$) PWM operation, $V_O = 1.8\text{ V}$, $V_{IN} = 3\text{V}$		3.8		mA
I_{SD}	Shutdown current	$EN = GND$		0.5		μA
UVLO	Undervoltage lockout threshold	Falling		1.85		V
		Rising		1.95		
ENABLE, MODE						
V_{IH}	High level input voltage, EN, MODE	$2.5\text{ V} \leq V_{IN} \leq 5.5\text{V}$	1	V_{IN}		V
V_{IL}	Low level input voltage, EN, MODE	$2.5\text{ V} \leq V_{IN} \leq 5.5\text{V}$	0	0.4		V
I_I	Input bias current, EN, MODE	$EN, MODE = GND$ or V_{IN}	0.01	1		μA
POWER SWITCH						
$R_{DS(on)}$	High-side MOSFET on-resistance	$V_{IN} = V_{GS} = 3.6\text{ V}$, $T_A = 25^\circ\text{C}$	250			$\text{m}\Omega$
	Low-side MOSFET on-resistance		190			
I_{LIMF}	Forward current limit MOSFET high-side and low-side	$V_{IN} = V_{GS} = 3.6\text{ V}$		1.4		A
T_{SD}	Thermal shutdown	Increasing junction temperature		140		$^\circ\text{C}$
	Thermal shutdown hysteresis	Decreasing junction temperature		20		
OSCILLATOR						
f_{SW}	Oscillator frequency	$2.5\text{ V} \leq V_{IN} \leq 5.5\text{ V}$		2.25		MHz
OUTPUT						
V_O	Adjustable output voltage range		0.75	V_I		V
V_{ref}	Reference voltage			600		mV
$V_{FB(PWM)}$	Feedback voltage	$MODE = V_{IN}$, PWM operation, $2.5\text{ V} \leq V_{IN} \leq 5.5\text{V}$, See ⁽²⁾	-2.5	0	2.5	$\%$
$V_{FB(PFM)}$	Feedback voltage PFM mode	$MODE = GND$, device in PFM mode, +1% voltage positioning active, See ⁽¹⁾			1	
Load regulation				-1		$%/A$
$t_{Start\ Up}$	Start-up time	Time from active EN to reach 95% of V_O		500		μs
t_{Ramp}	V_O ramp-up time	Time to ramp from 5% to 95% of V_O		250		μs
I_{lkg}	Leakage current into SW pin	$V_I = 3.6\text{ V}$, $V_I = V_O = V_{SW}$, $EN = GND$, See ⁽³⁾		0.1	1	μA

(1) PFMモードでは内部基準電圧は標準で $1.01 \times V_{ref}$ に設定されます。パラメータ測定情報を参照してください。

(2) $V_{IN} = V_O + 1.0\text{V}$ の場合

(3) 固定出力電圧モデルの場合、内部の抵抗デバイダ回路とFBピンは切り離されています。

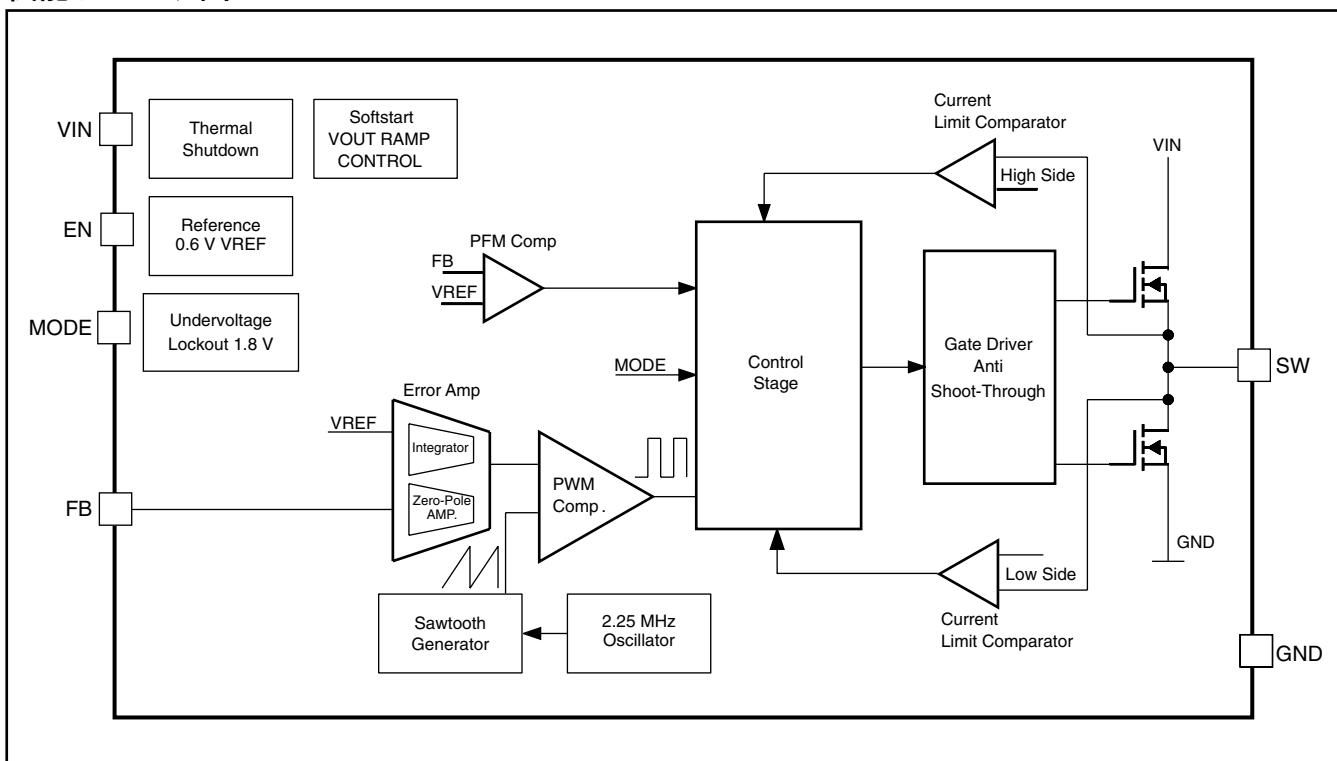
ピン配置



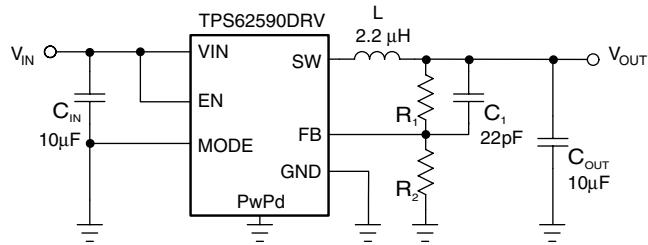
端子機能

TERMINAL		I/O	説明
NAME	NO.		
VIN	5	PWR	VIN電源ピン
GND	6	PWR	GNDピン
EN	4	I	デバイスのイネーブル・ピンです。このピンを“Low”にすると、デバイスが強制的にシャットダウン・モードに入ります。このピンを“High”にすると、デバイスがイネーブルになります。このピンは終端する必要があります。
SW	1	OUT	スイッチ・ピン。内部MOSFETスイッチに接続しています。このピンと出力コンデンサの間に外部インダクタを接続します。
FB	3	I	内部レギュレーション・ループ用のフィードバック・ピン。このピンに、外部の抵抗デバイダを接続します。固定出力電圧オプションの場合、このピンを出力コンデンサに直接接続します。
MODE	2	I	MODEピンを“High”にすると、デバイスは強制的に固定周波数PWMモードで動作します。MODEピンを“Low”にすると、パワーセーブ・モードが有効になり、PFMモードと固定周波数PWMモードを自動的に遷移します。
PwPd (PowerPAD™)			特定の許容損失を実現するにはハンダ付けする必要があります。必ず(PowerPAD)GNDに接続してください。

機能ブロック図



パラメータ測定情報



List of Components:

COMPONENT REFERENCE	PART NUMBER	MANUFACTURER	VALUE
C _{IN}	GRM188R60J106M	Murata	10 μF, 6.3V. X5R Ceramic
C _{OUT}	GRM188R60J106M	Murata	10 μF, 6.3V. X5R Ceramic
C ₁		Murata	22 pF, Ceramic
L ₁	LPS3015	Coilcraft	2.2 μH, 110mΩ
R ₁ , R ₂	Values depending on the programmed output voltage		

代表的特性

		図
Efficiency	vs Output Voltage V _{OUT} = 1.8 V (Power Save Mode)	1
	vs Output Voltage V _{OUT} = 1.8 V (Forced PWM Mode)	2
	vs Output Voltage V _{OUT} = 3.3 V (Power Save Mode)	3
	vs Output Voltage V _{OUT} = 3.3 V (Forced PWM Mode)	4
Output Voltage	vs Output Current V _{OUT} = 1.8 V (Forced PWM Mode)	5
	vs Output Current V _{OUT} = 1.8 V (Power Save Mode)	6
	vs Output Current V _{OUT} = 3.3 V (Forced PWM Mode)	7
	vs Output Current V _{OUT} = 3.3 V (Power Save Mode)	8
Transient Behavior	PFM Load Transient	9
	PFM Line Transient	10
	PWM Load Transient	11
	PWM Line Transient	12
	Typical Operation – PFM Mode	13
	Typical Operation – PWM Mode	14
Shutdown Current	into VIN vs. Input Voltage	15
Quiescent Current	vs Input Voltage	16
Static Drain-Source On-State Resistance	vs Input Voltage	17
		18

表 1. グラフ一覧

代表的特性

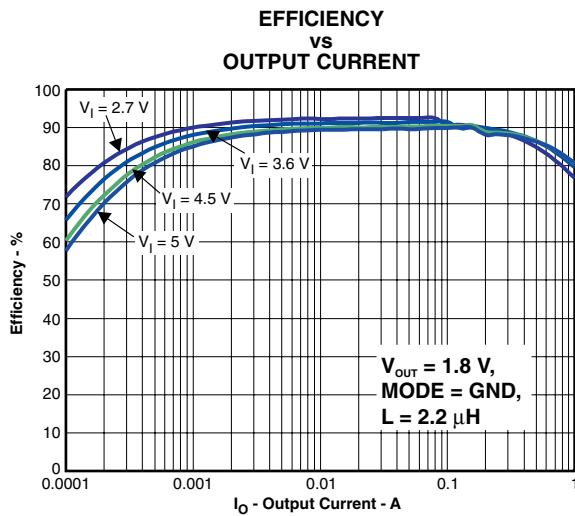


図 1

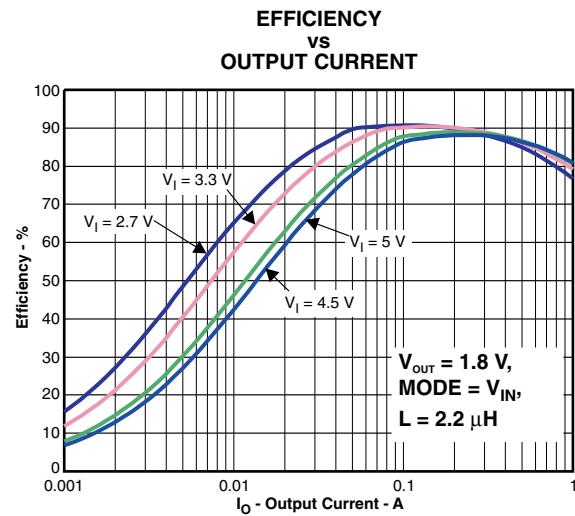


図 2

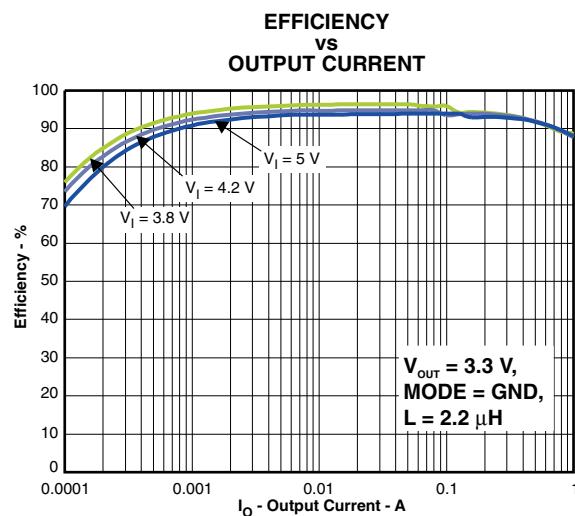


図 3

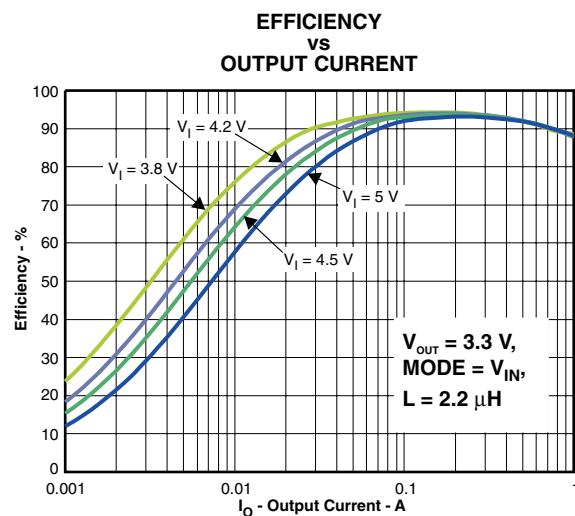


図 4

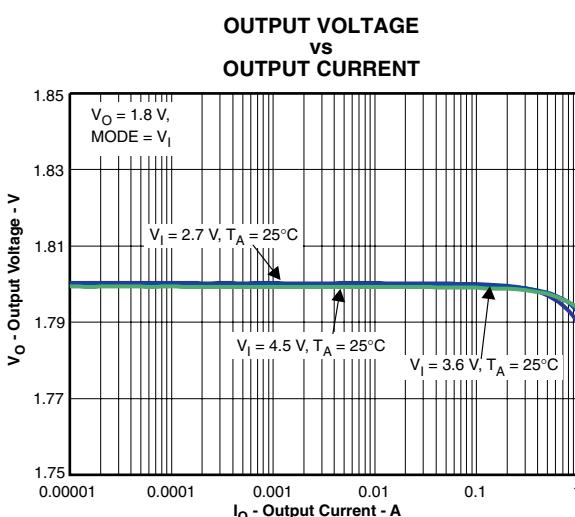


図 5

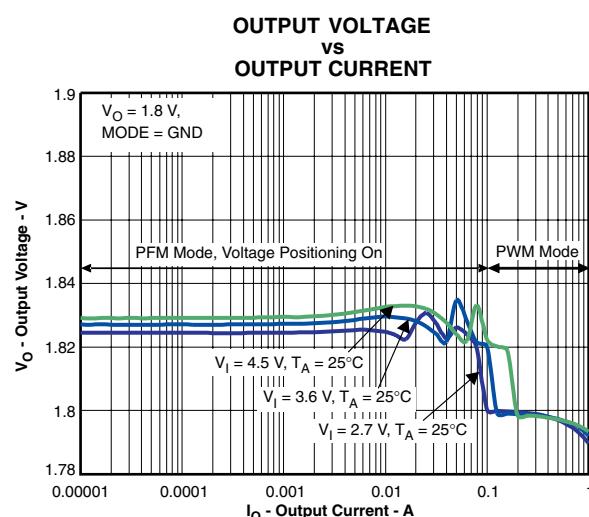


図 6

代表的特性

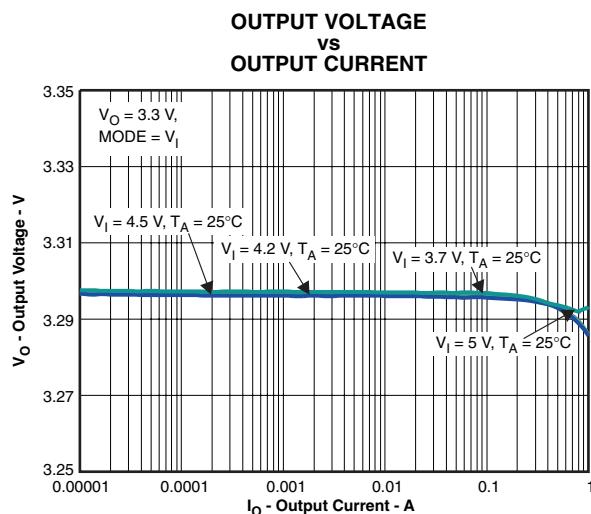


図 7

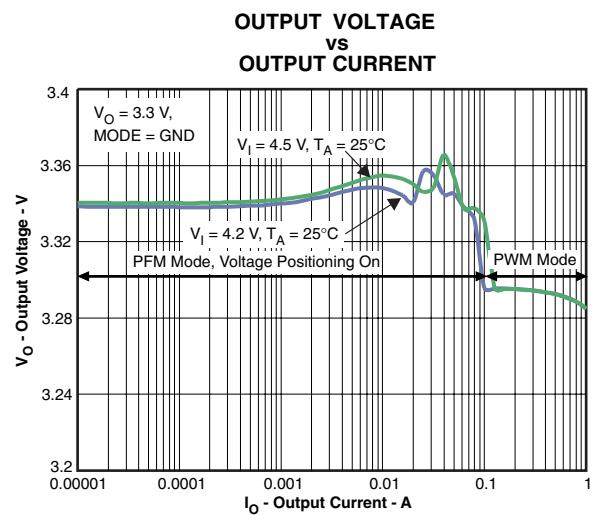


図 8

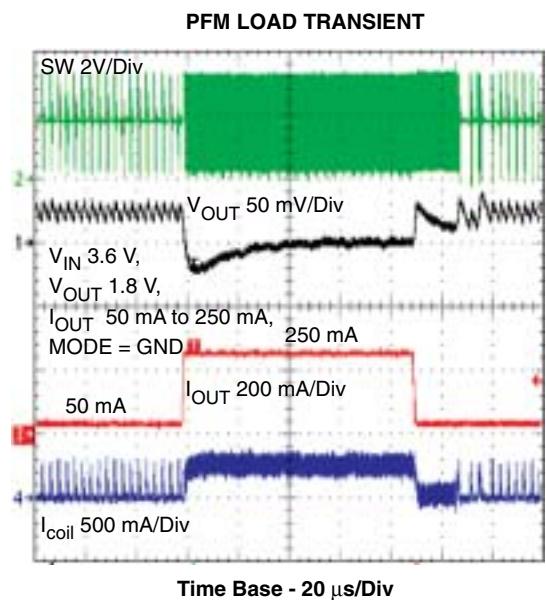


図 9

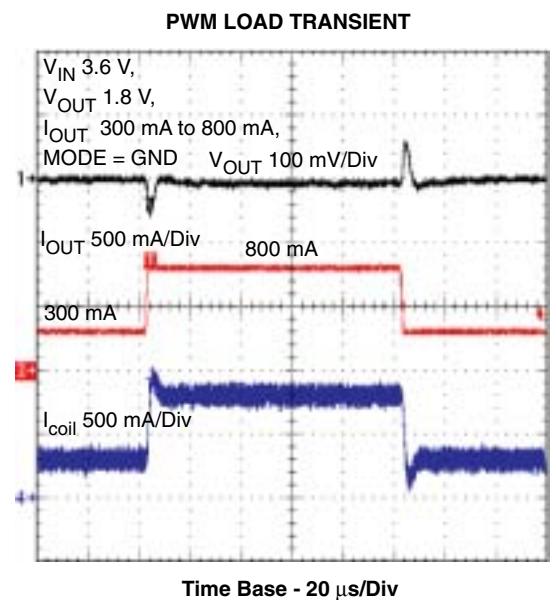


図 10

代表的特性

PFM LINE TRANSIENT

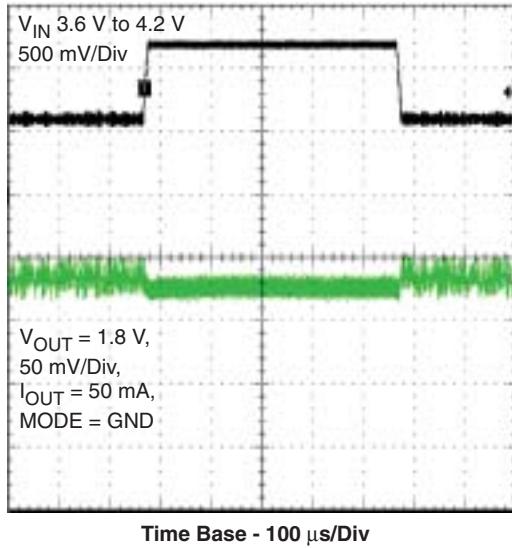


図 11

PWM LINE TRANSIENT

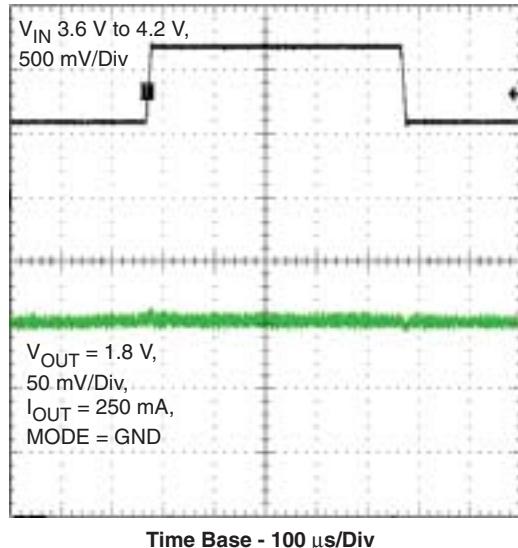


図 12

TYPICAL OPERATION – PFM MODE

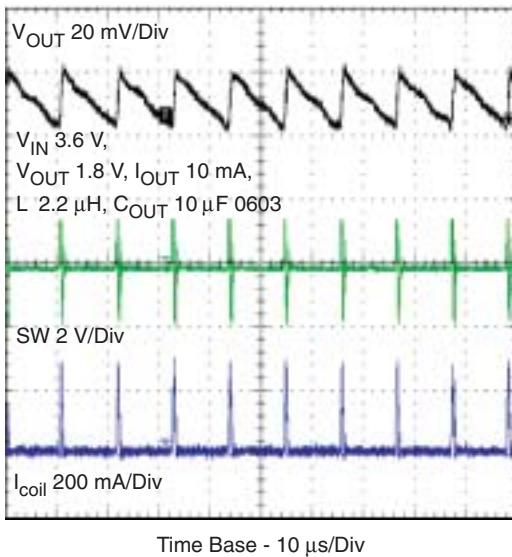


図 13

TYPICAL OPERATION – PWM MODE

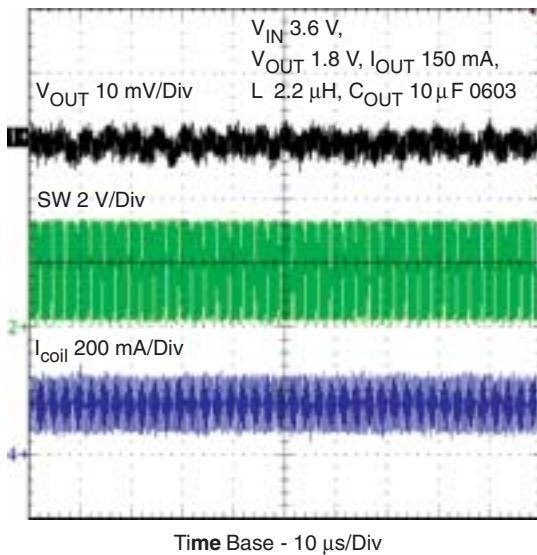


図 14

代表的特性

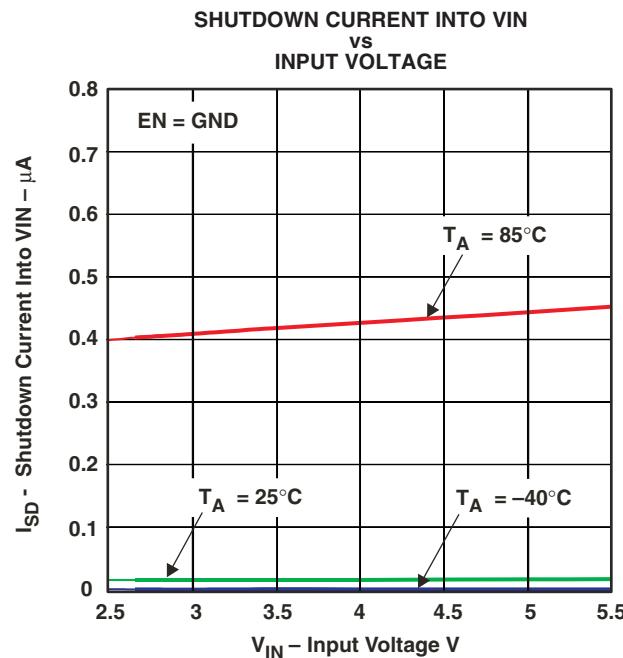


図 15

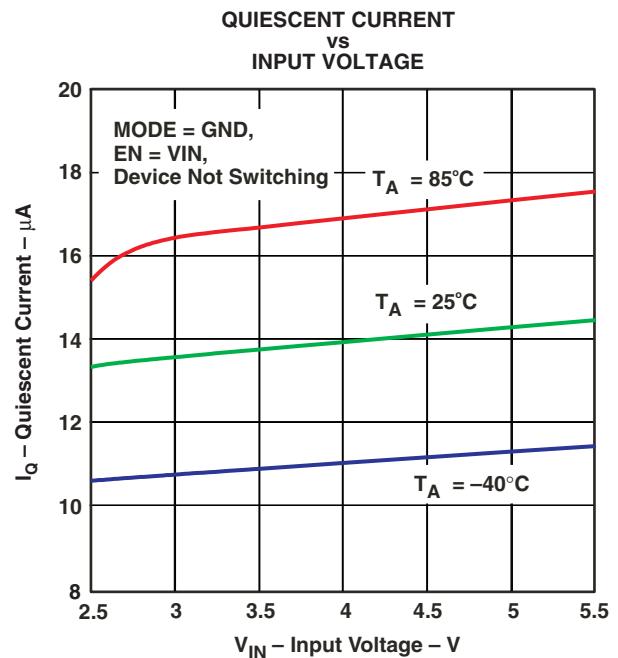


図 16

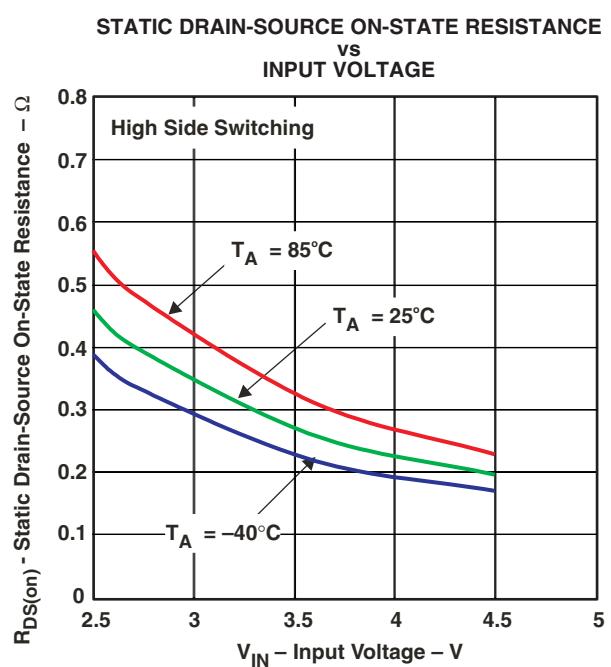


図 17

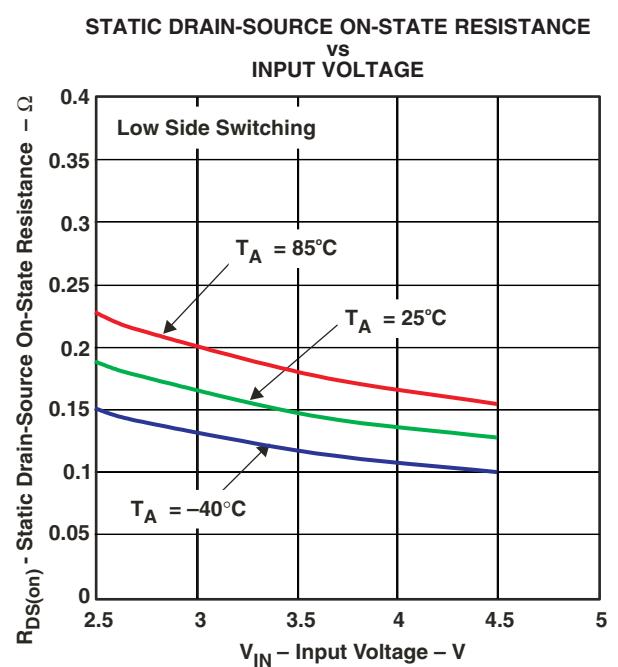


図 18

詳細説明

動作

TPS62590降圧型コンバータは、中程度から重負荷の負荷電流で、標準2.25MHzの固定周波数パルス幅変調(PWM)により動作します。軽負荷電流の場合は、自動的にパワーセーブ・モードになり、PFMモードで動作します。

PFM動作では、入力電圧フィードフォワードを持つ独自の高速応答特性の電圧モード制御方式により、入力と出力のセラミック・コンデンサが小容量の場合でも、優れたライン・レギュレーションおよびロード・レギュレーションを、実現することができます。クロック信号によって開始された各クロック・サイクルの冒頭で、ハイサイドMOSFETスイッチがオンになります。すると、入力コンデンサからの電流がハイサイドMOSFETスイッチを経由してインダクタに流れ、さらに出力コンデンサ、負荷へと流れます。このフェーズの間、PFMコンパレータがトリップして制御ロジックによりスイッチがオフになるまで、電流は上昇を続けます。ハイサイドMOSFETスイッチの電流が過電流制限値を超えた場合も、電流制限コンパレータがこのスイッチをオフにします。貫通電流を阻止するデッドタイムが経過した後、ローサイドMOSFET整流器がオンになり、インダクタ電流が下降します。この結果、インダクタからの電流は継続して出力コンデンサと負荷に流れます。この電流はローサイドMOSFET整流器を経由してインダクタに戻されます。

クロック信号により次のサイクルが開始され、再びローサイドMOSFET整流器がオフになり、ハイサイドMOSFETスイッチがオンになります。

パワーセーブ・モード

パワーセーブ・モードは、MODEピンを“Low”レベルに設定することによりイネーブルになります。負荷電流が減少すると、コンバータは自動的にパワーセーブ・モード動作に移行します。パワーセーブ・モードでは、スイッチングがスキップされます。自己消費電流を最小限に抑え、高効率を維持するため、PFMモードにより低い周波数で動作します。コンバータは出力電圧を標準時の電圧より標準で1%高く設定します。このボルテージ・ポジショニングの機能により、急激な負荷電流の増加による出力電圧のドロップを最小限に抑えることができます。

ローサイドMOSFETスイッチのインダクタ電流が0になる、つまり不連続モードになると、PWMモードからPFMモードへの移行が発生します。

パワーセーブ・モードでは、PFMコンパレータを使用して出力電圧を監視します。出力電圧がPFMコンパレータのスレッショルド電圧（公称値 V_{OUT} ）を下回ると、デバイスはPFMパルス電流駆動を開始します。ハイサイドMOSFETスイッチがオンになり、インダクタ電流が上昇します。オン時間が満了すると、このスイッチがオフになります。インダクタ電流が0になるまで、ローサイドMOSFETがオンになります。

コンバータにより、出力コンデンサおよび負荷に効率的に電流が供給されます。供給電流が負荷電流を上回ると、出力電圧が上昇します。出力電圧がPFMコンパレータ・スレッショルド以上になると、スイッチングが停止され、スリープ・モードに入ります。スリープ・モード時の自己消費電流は、標準で $15\mu A$ です。

出力電圧がPFMコンパレータ・スレッショルドよりもまだ低い場合、PFMコンパレータ・スレッショルドに到達するまで、一連のPFMパルス電流がさらに生成されます。出力電圧が低下してPFMコンパレータ・スレッショルドを下回ると、スイッチングが再開されます。

単一スレッショルドの高速コンパレータを使用すると、PFMモードの間の出力電圧リップルを低く維持することが可能となります。PFMパルスは時間で制御されるため、インダクタの値によって、出力コンデンサに送られる電荷を変更できます。生成されるPFM出力電圧リップルとPFM周波数は、出力コンデンサの容量とインダクタの値の大きさによって決まります。出力コンデンサの値およびインダクタの値を大きくすると、出力リップルが小さくなります。PFM周波数は、インダクタ値が小さくなると低下し、大きくなると上昇します。

出力電流がPFMモードでサポートできなくなった場合、PFMモードからPWMモードに移行します。MODEピンを“High”に設定することで、パワーセーブ・モードをディスエーブルにできます。この場合、コンバータは固定周波数PWMモードで動作します。

ダイナミック・ボルテージ・ポジショニング

この機能により軽負荷から重負荷への負荷変動、およびその逆の場合も同様に発生する、出力電圧のアンダーシュートやオーバーシュートを軽減することができます。これはパワーセーブ・モードにおいて出力電圧をその標準値から1%高い電圧にレギュレーションすることにより達成されています。この機能により、負荷急増による電圧低下や負荷急減による電圧上昇の両方において電圧マージンを増加させることができます。

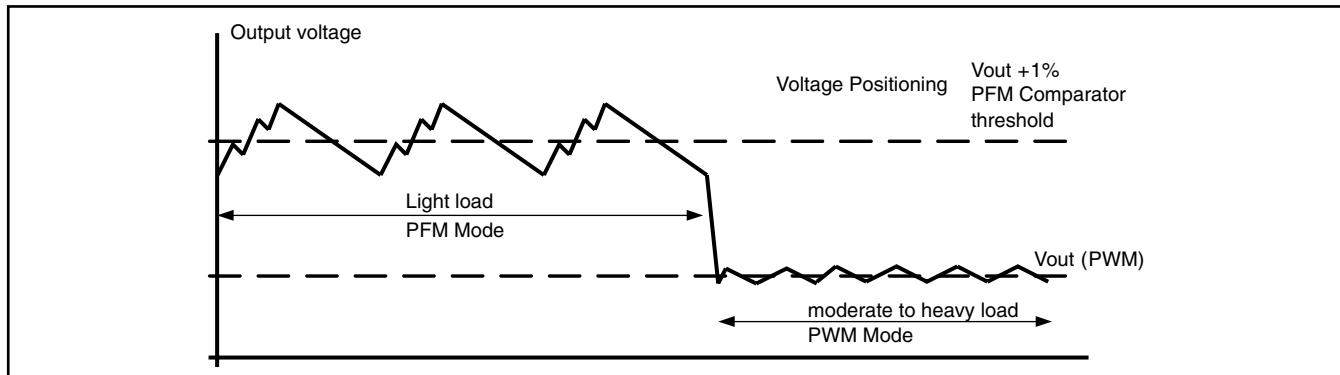


図 19. パワーセーブ・モード動作と自動動作モード遷移

100%デューティ・サイクル時の低ドロップアウト動作

入力電圧が低下して公称出力電圧に近づくと、デバイスは100%デューティ・サイクル・モードへの移行を開始します。出力電圧を維持するために、1サイクルまたはそれ以上の間、ハイサイドMOSFETスイッチが100%オンの状態になります。

VINがさらに低下すると、ハイサイドMOSFETスイッチが継続したオン状態になります。この結果、コンバータでの入力電圧と出力電圧の電位差が最小となります。この機能はバッテリーの全電圧範囲を最大限に活用することで最長の動作時間を実現できるため、バッテリー駆動のアプリケーションで特に有用です。

レギュレーションを維持するための最小入力電圧は負荷電流と出力電圧に依存し、次の式で計算できます。

$$V_{INmin} = V_{o\max} + I_{o\max} \times R_{DS(on)\max} + R_L$$

ここで、各変数の意味は次のとおりです。

$I_{o\max}$ = 最大出力電流にインダクタのリップル電流を加算したピーク電流値

$R_{DS(on)\max}$ = ハイサイド・MOSFETスイッチの最大 $R_{DS(on)}$

R_L = インダクタのDC抵抗

$V_{o\max}$ = 公称出力電圧に出力電圧の最大許容差を加えた値

低電圧ロックアウト (UVLO)

低電圧ロックアウト回路により、入力電圧が低いときのデバイスの誤動作やバッテリーの過放電を防止し、コンバータの出力段をディスエーブルにします。低電圧ロックアウト・スレッショルドは、VINの立ち下がりで標準1.85Vです。

モード選択

MODEピンを使用して、固定PWMモードとパワーセーブ・モードを切り替えることができます。

このピンをGNDに接続すると、パワーセーブ・モードがイネーブルになり、PWMモードとPFMモードの間を自動的に移行するようになります。MODEピンを“High”にすると、軽負荷電流の場合でもコンバータが固定周波数PWMモードで動作するようになります。これにより、ノイズの影響を受けやすいアプリケーションでスイッチング周波数を簡単にフィルタリングできます。このモードでは、軽負荷時の効率はパワーセーブ・モードの場合よりも低くなります。

MODEピンの状態は、動作中に変更できます。コンバータの動作モードをシステムの動作状態による要件に応じて設定変更することで、効率的な電源管理が可能になります。

イネーブル

ENピンを“High”に設定することで、デバイスがイネーブルになります。スタートアップ時間($t_{Start Up}$)の間に、内部回路が安定し、ソフト・スタート回路が起動します。EN入力を使用して、さまざまなDC/DCコンバータを含むシステムの電源立ち上げシーケンスを制御できます。ENピンを別のコンバータの出力に接続することで、ENピンを“High”にして、電源レールのシーケンシングを実行できます。ENピンをGNDにすると、デバイスはシャットダウン・モードに移行し、すべての回路がディスエーブルになります。固定出力電圧モデルの場合、内部の抵抗デバイダ回路がFBピンから切り離されます。

ソフトスタート

TPS62590には、出力電圧の上昇を制御するソフト・スタート回路が内蔵されています。出力電圧は通常250μs以内に公称値の5%から95%まで上昇します。これにより、電圧上昇中にコンバータ内の突入電流が抑制され、バッテリーや高い内部インピーダンスを持つ電源の使用時に発生する可能性がある入力電圧降下を防止します。ソフト・スタート回路は、スタートアップ時間($t_{Start Up}$)以内にイネーブルになります。

短絡保護

ハイサイドおよびローサイドのMOSFETスイッチは、最大スイッチ電流 = I_{LIMF} の時に短絡保護が動作します。スイッチに流れる電流は、電流制限コンパレータにより監視されます。ハイサイドMOSFETスイッチが電流制限コンパレータのスレッショルドを超えると、ハイサイドMOSFETスイッチがオフになります。ローサイドMOSFETスイッチがオンになり、インダクタおよびハイサイドMOSFETスイッチの電流を減少させます。ローサイドMOSFETスイッチの電流が減少して電流制限コンパレータのスレッショルドを下回るまで、ハイサイドMOSFETスイッチは再びオンにはなりません。

サーマル・シャットダウン

接合部温度 T_J が140°C(標準値)を超えると、デバイスはサーマル・シャットダウン状態になります。このモードでは、ハイサイドMOSFETおよびローサイドMOSFETがオフになります。接合部温度がサーマル・シャットダウン・ヒステリシス温度を下回ると、デバイスは動作を再開します。

アプリケーション情報

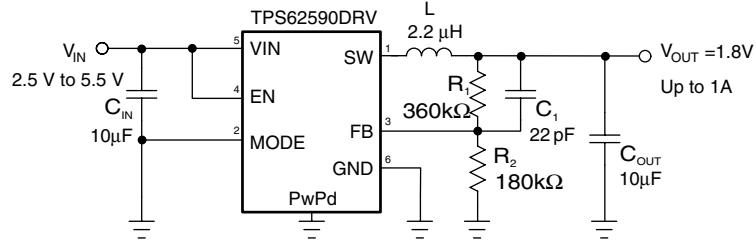


図 20. TPS62590DRV 可変電圧製品 1.8V設定

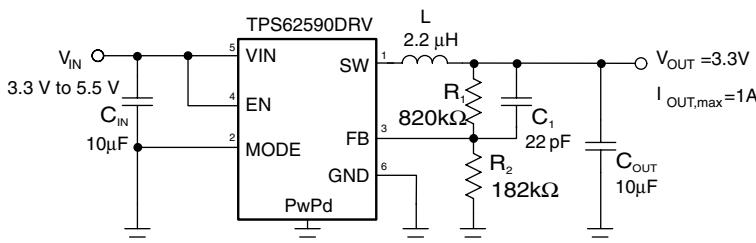


図 21. TPS62590DRV 可変電圧製品 3.3V設定

出力電圧設定

出力電圧は次のように計算できます。

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_1}{R_2} \right) \quad (1)$$

ここで、内部リファレンス電圧 V_{REF} は標準 0.6V です。

帰還デバイダ回路を流れる電流を小さくするには、 R_2 を 180kΩ から 360kΩ の間にします。 R_1 と R_2 の合計値は、回路のノイズ耐性を維持するために、1MΩ 未満にしてください。負荷過渡応答特性を最適化するために、外部フィードフォワード・コンデンサ C_1 が必要です。 C_1 の値は、22pF~33pF の範囲とします。

FB ラインは、インダクタや SW ラインなどのノイズ源から離して配線してください。

出力フィルタの設計 (インダクタ及び出力コンデンサ)

TPS62590 は、1.5μH~4.7μH の範囲のインダクタと、4.7μF~22μF の範囲の出力コンデンサと組み合わせて動作するように設計されています。2.2μH のインダクタおよび 10μF の出力コンデンサと組み合わせたときに、最適に動作します。動作条件に合わせてデバイスのパフォーマンスを最適化するために、インダクタの値をもっと大きくしたり、小さくしたりできます。安定動作のためには、出力フィルタの L 値と C 値が実効インダクタンス値で 1μH および実効容量値で 3.5μF を下回らないようにします。

インダクタの選択

インダクタの値は、リップル電流に直接影響します。選択するインダクタは、DC 抵抗と飽和電流の定格を満たしている必要があります。インダクタのリップル電流 (ΔI_L) は、インダクタンスが高いほど小さくなり、入力電圧が高いほど大きくなります。

インダクタの選択は、PFM モードの出力電圧リップルにも影響します。インダクタの値を大きくすると、出力電圧リップルが小さくなり、PFM 周波数が高くなります。インダクタの値を小さくすると、出力電圧リップルが大きくなり、PFM 周波数が低くなります。

式 (2) では、静的な負荷条件での PWM モードの最大インダクタ電流を計算します。インダクタの飽和電流は、式 (3) で計算される最大インダクタ電流よりも大きく設定する必要があります。これは、大きな負荷過渡応答の際にはインダクタ電流がこの計算値を上回るためです。

ここで、各変数の意味は次のとおりです。

$$\Delta I_L = V_{OUT} \times \frac{1 - \frac{V_{OUT}}{V_{IN}}}{L \times f} \quad (2)$$

$$I_{L\max} = I_{out\max} + \frac{\Delta I_L}{2} \quad (3)$$

f = スイッチング周波数 (標準 2.25MHz)

L = インダクタの値

ΔI_L = ピーク・ツー・ピークのインダクタ・リップル電流

$I_{L\max}$ = 最大インダクタ電流

さらに用心深い手法では、コンバータの最大スイッチ電流制限 I_{LIMF} に基づいてのみ、インダクタの電流定格を選択します。

大きな値のリップル電流を許容すると低いインダクタンス値を使用できますが、出力電圧リップルが大きくなり、コア損失が増加し、最大出力電流が低下します。

コイルで発生する総損失は、DC/DCコンバータの効率に大きく影響します。総損失は直流抵抗($R_{(DC)}$)による抵抗損と、次に示す周波数に依存する要素によって構成されます。

- コア材料での損失 (特に高スイッチング周波数で生じる、磁気ヒステリシス損)
- 表皮効果による導体内で追加される損失 (高周波数での電流偏移)
- 近接する巻線間での磁界損失 (近接効果)
- 放射損失

DIMENSIONS [mm ³]	INDUCTOR TYPE	SUPPLIER
3×3×1.5	LPS3015	Coilcraft
3×3×1.5	LQH3NPN2R2NM0	MURATA
3.2×2.6×1.2	MIPSA3226D2R2	FDK

表2. インダクター一覧

出力コンデンサの選択

TPS62590は最先端の高速応答電圧モード制御方式を使用しているため、小容量のセラミック・コンデンサを使用することができます。低ESR値のセラミック・コンデンサは出力電圧リップルが最小となるため、これを推奨します。出力コンデンサには、X7RまたはX5R型の誘電体が必須となります。Y5VおよびZ5U型の誘電体のコンデンサは、温度によって容量が大幅に変動(減少)するだけでなく、高い周波数での抵抗成分が大きくなります。

公称負荷電流では、デバイスはPWMモードで動作し、RMSリップル電流は次の式で計算されます。

$$I_{RMSC_{OUT}} = V_{OUT} \times \frac{1 - \frac{V_{OUT}}{V_{IN}}}{L \times f} \times \frac{1}{2 \times \sqrt{3}} \quad (4)$$

公称負荷電流では、デバイスはPWMモードで動作し、出力電圧リップルは、出力コンデンサのESRによる電圧スパイクと、出力コンデンサの充放電による電圧リップルとの合計になります。

$$\Delta V_{OUT} = V_{OUT} \times \frac{1 - \frac{V_{OUT}}{V_{IN}}}{L \times f} \times \left(\frac{1}{8 \times C_{out} \times f} + ESR \right) \quad (5)$$

軽負荷電流時には、コンバータはパワーセーブ・モードで動作し、出力電圧リップルは出力コンデンサの容量とインダクタの値に依存します。出力コンデンサの容量とインダクタの値を大きくすると、PFMモードにおける電圧リップルが小さくなり、PFMモードにおける直流出力電圧の精度が高くなります。

入力コンデンサの選択

バック・コンバータに入力される電流は原理的にパルス電流となります。そのため、入力電圧を最適にフィルタリングして高い入力電圧スパイクによって他の回路に干渉する可能性を減らすには、低ESRの入力コンデンサが必要となります。ほとんどのアプリケーションでは、10μFのセラミック・コンデンサをお勧めします。入力電圧を最適にフィルタリングするために、入力コンデンサの容量は無制限に増やすことができます。

小容量のセラミック入力コンデンサのみを使用する場合には注意が必要です。入力にセラミック・コンデンサを使用している場合に、長いワイヤを通して(ACアダプタなどから)電源を供給すると、出力での負荷のステップ変動や入力での電源電圧のステップ変動によりV_{IN}ピンでリングが生じる可能性があります。このリングは出力に誘導される場合があり、ループ不安定性と誤解されたり、最大定格を超えて部品に損傷を与えることがあります。

CAPACITANCE	TYPE	SIZE	SUPPLIER
10μF	GRM188R60J106M69D	0603 1.6x0.8x0.8mm3	Murata

表3. コンデンサー一覧

レイアウトについての考察

すべてのスイッチング電源において、レイアウトは設計での重要なステップとなります。デバイスが適切に機能するように、PCBレイアウトに注意を払う必要があります。仕様に規定された特性を得るには、基板のレイアウトを注意して行ってください。レイアウトに注意しなければ、ラインや負荷のレギュレーションがうまくいかない場合や、安定性の問題やEMIの問題が生じる場合もあります。低インダクタンス、低インピーダンスのグランド・パスを使用することが重要です。そのため、メインの電流パスには幅広く短い配線パターンを使用してください。入力コンデンサはインダクタや出力コンデンサと同様にICのピンから最短距離で配置しなければなりません。

デバイスのGNDピンを基板のPowerPAD部に接続し、このパッドを一点アースの基準点として使用します。グランド・ノイズの影響を小さくするために、電源GNDノードは共通で使用し、別のノードを信号GNDとして使用します。これらのグラウンド・ノードをICの真下でPowerPAD(一点アース)に接続します。GNDピンへの共通パスにより、小信号の要素と出力コンデンサからの大電流が同時に流れます。グラウンド・ノイズを避けるために、このパスはできる限り短くしてください。FBラインは出力コンデンサに直接接続し、ノイズの多い部品や配線(SWラインなど)から遠ざけて配置します。

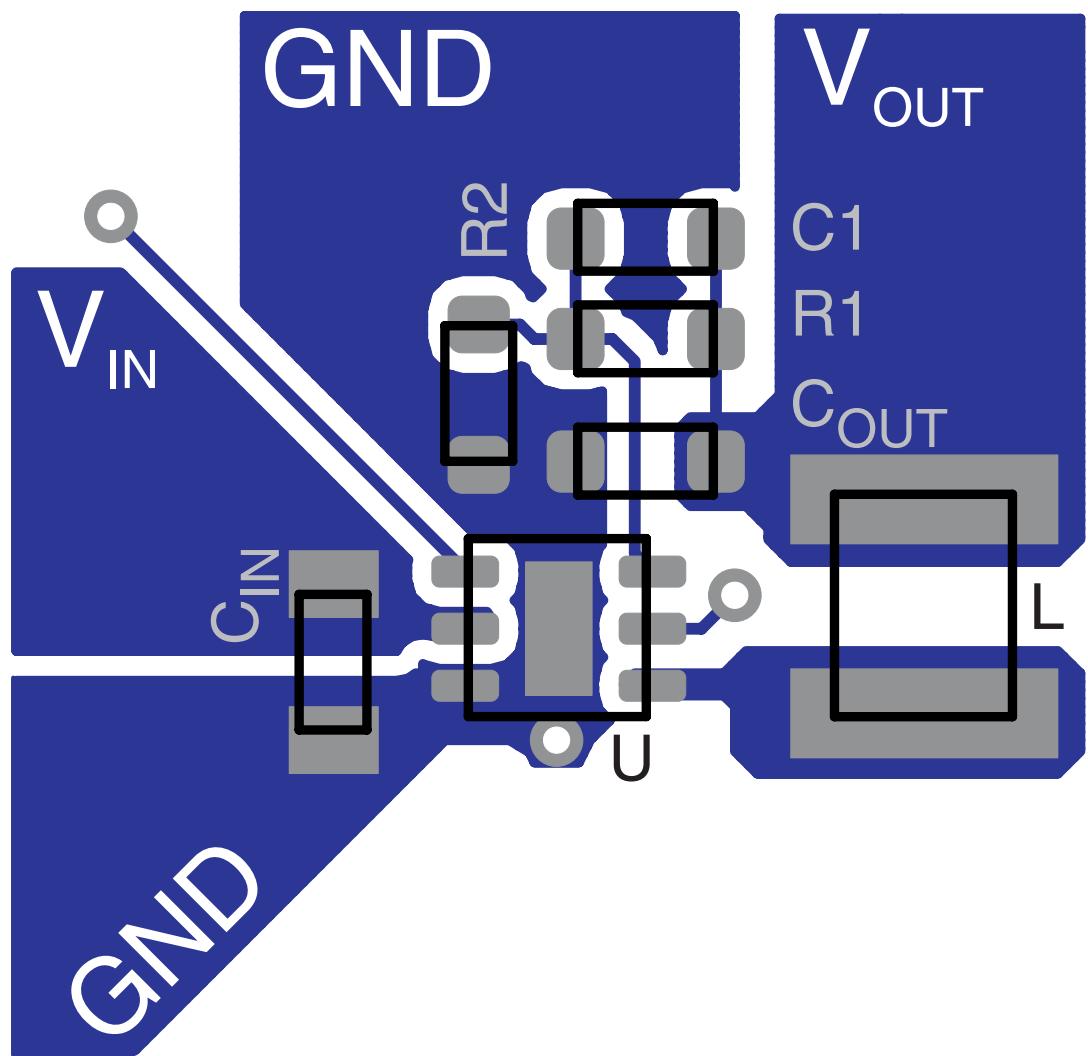
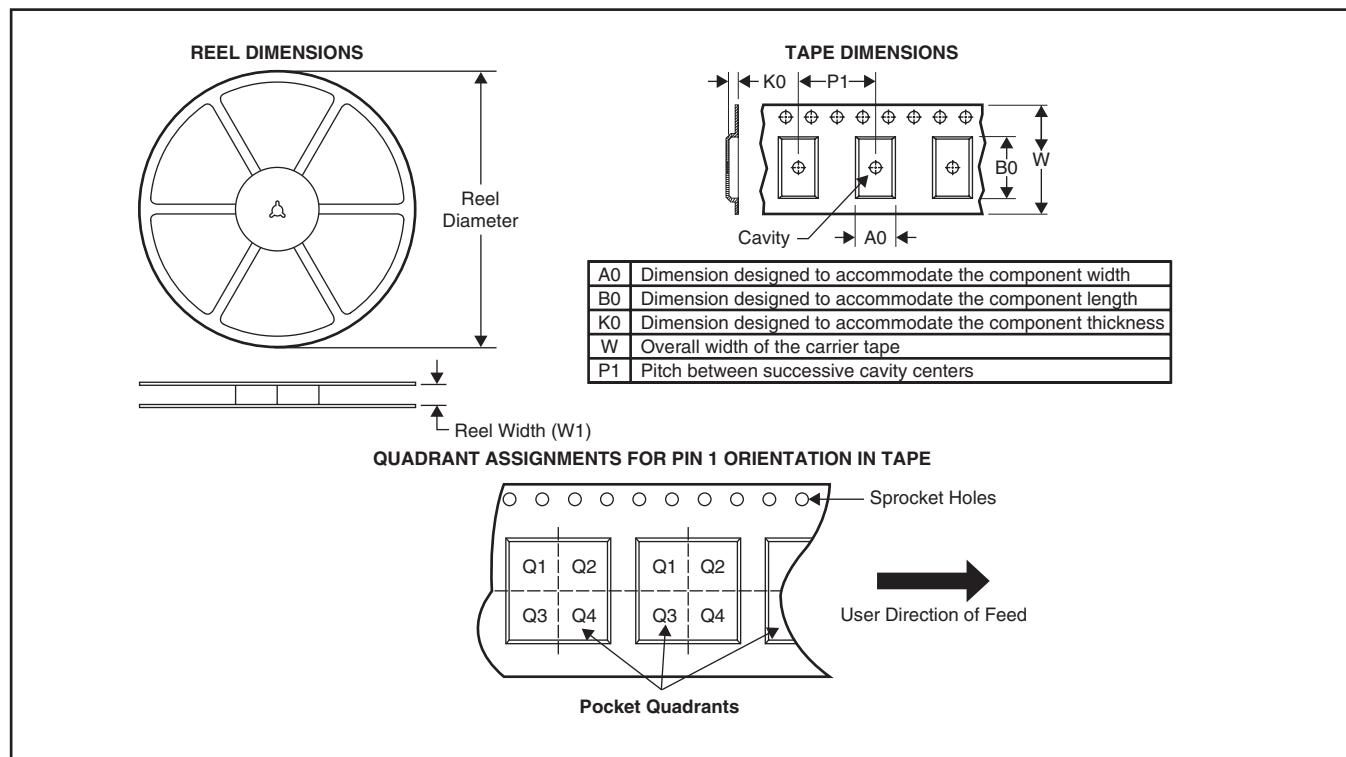


図 22. 推奨レイアウト図

パッケージ・マテリアル情報

テープおよびリール・ボックス情報

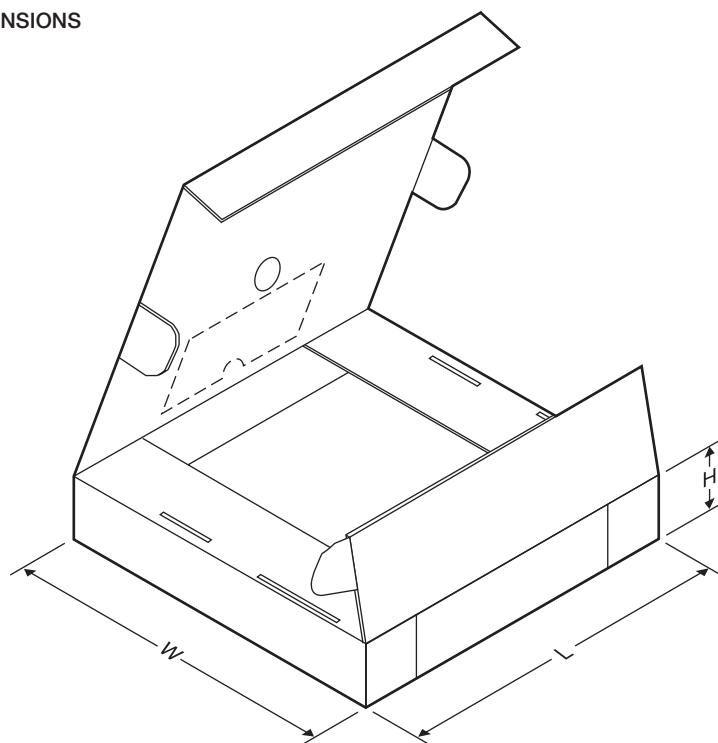


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS62590DRV	SON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS62590DRV	SON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2

パッケージ・マテリアル情報

TAPE AND REEL BOX DIMENSIONS



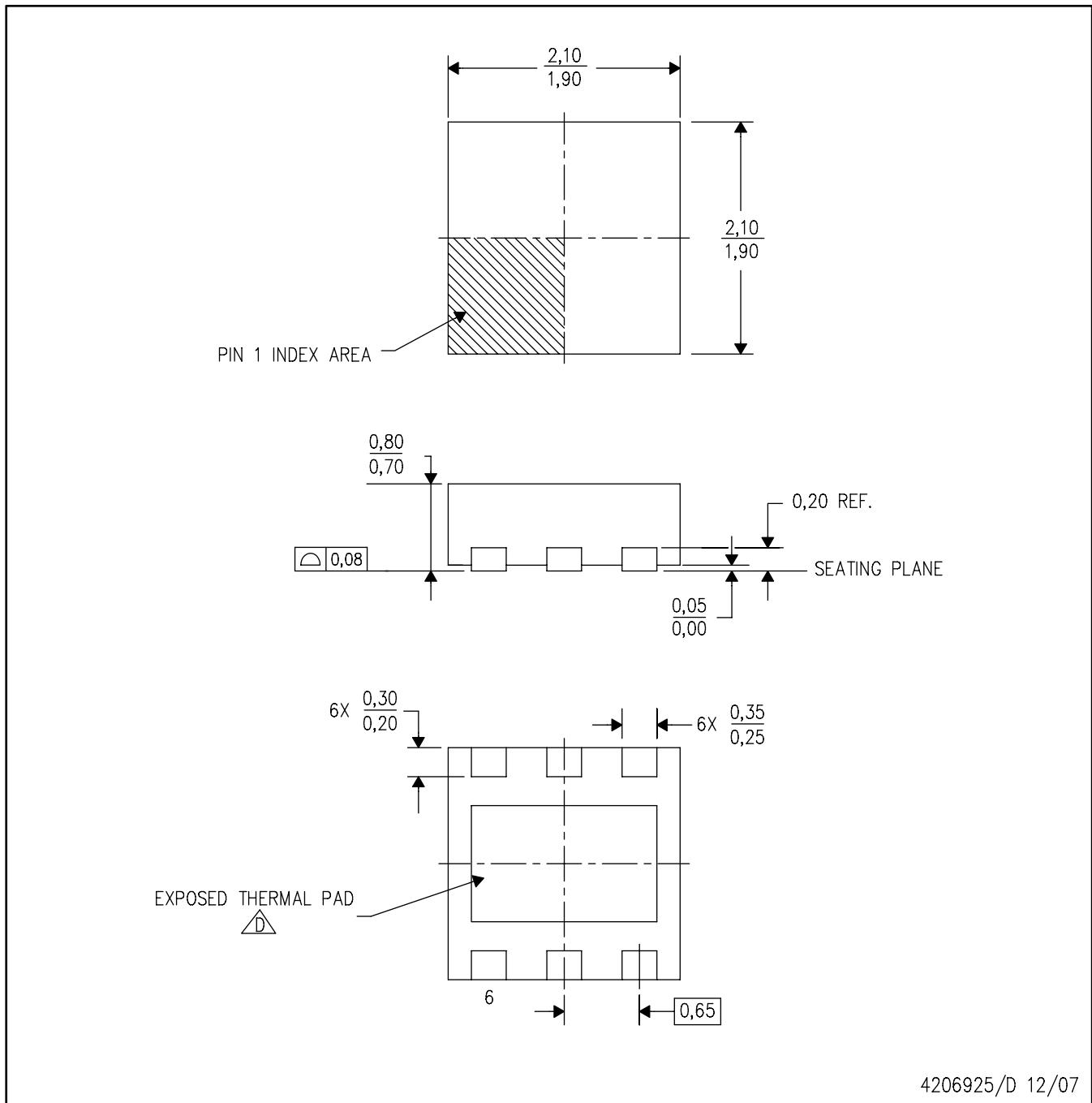
*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS62590DRV	SON	DRV	6	3000	195.0	200.0	45.0
TPS62590DRV	SON	DRV	6	250	195.0	200.0	45.0

メカニカル・データ

DRV (S-PDSO-N6)

PLASTIC SMALL OUTLINE



4206925/D 12/07

注：A. 全ての線寸法の単位はミリメートルです。寸法と許容差はASME Y14.5M- 1994に従っています。

B. 図は予告なく変更することがあります。

C. SON (Small Outline No-Lead) パッケージ構成

最良の熱特性および機械的特性を得るには、パッケージのサーマル・パッドを基板に半田付けする必要があります。
露出したサーマル・パッドの寸法に関する詳細は、製品データシートを参照してください。

サーマルパッド・メカニカル・データ

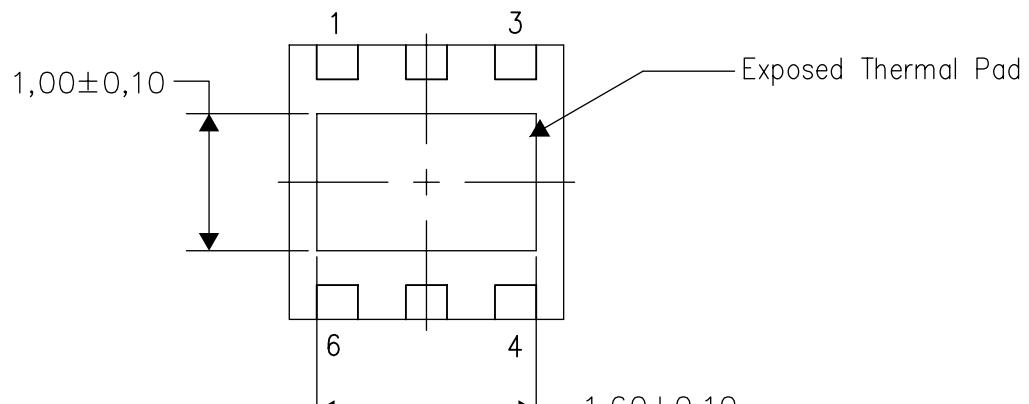
DRV (S-PDSON-N6)

熱特性について

このパッケージには、外部ヒートシンクに直接接続するよう設計された、露出したサーマル・パッドが装備されています。このサーマル・パッドは、プリント基板(PCB)をヒートシンクとして使用できるように、PCBに直接半田付けする必要があります。また、サーマル・ビアを使用して、サーマル・パッドをグランド・プレーンまたはPCB内に設計された特別なヒートシンク構造に直接接続することができます。この設計により、ICからの熱伝導が最適化されます。

QFN (Quad Flatpack No-Lead) パッケージとその利点については、アプリケーション・レポート『Quad Flatpack No-Lead Logic Packages』(Texas Instruments文献番号SCBA017) を参照してください。このドキュメントは、ホームページwww.ti.comで入手できます。

このパッケージの露出したサーマル・パッドの寸法を次の図に示します。



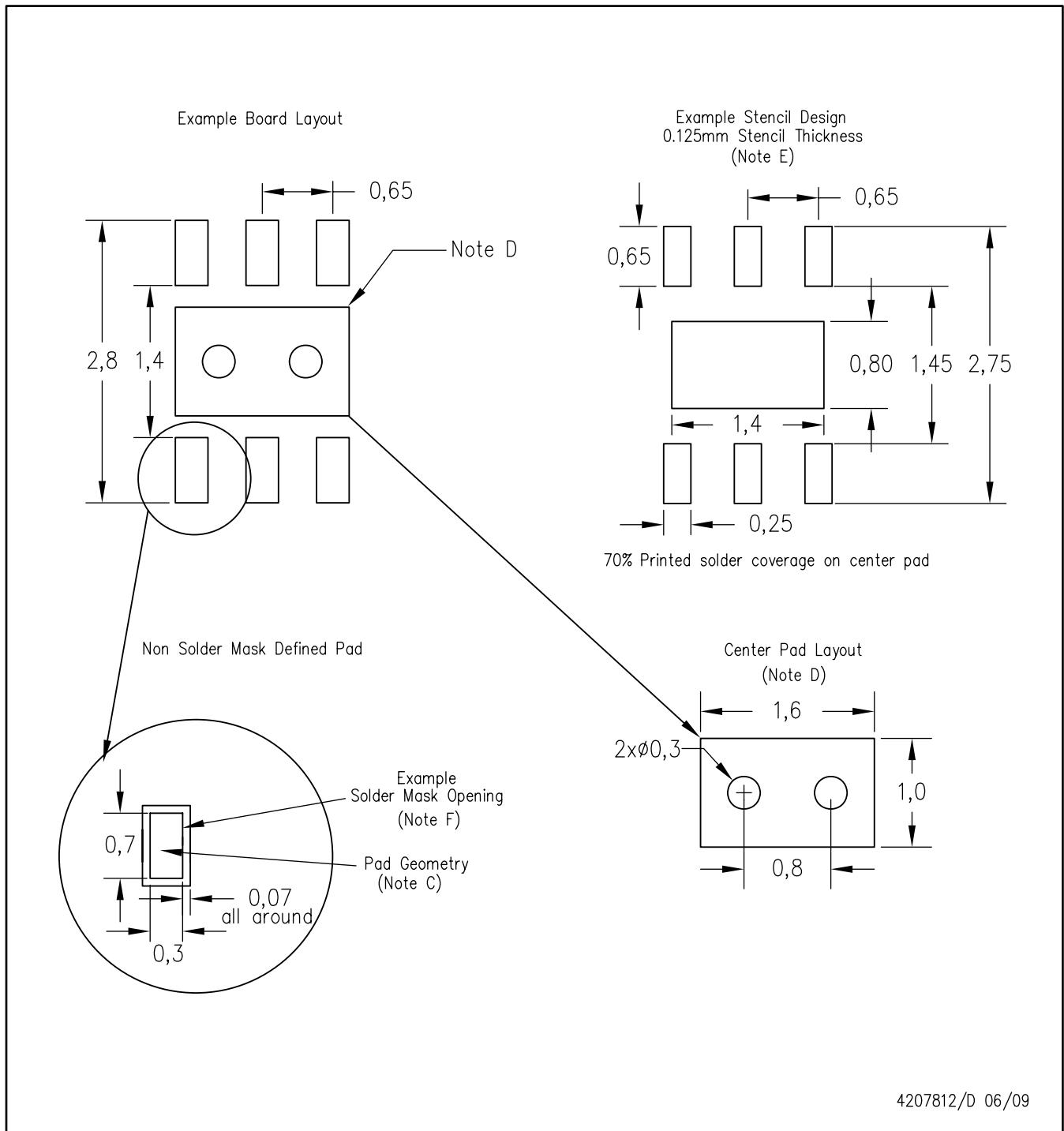
注：全ての線寸法の単位はミリメートルです。

Bottom View

サーマル・パッド寸法図

LAND PATTERN

DRV (S-PWSON-N6)



- 注：A. 全ての線寸法の単位はミリメートルです。寸法と許容差はASME Y14.5M- 1994に従っています。
 B. 図は予告なく変更することがあります。
 C. 代替設計については、資料IPC-7351を推奨します。
 D. このパッケージは、基板上のサーマル・パッドに半田付けされるように設計されています。熱に関する具体的な情報、ビア要件、および推奨基板レイアウトについては、アプリケーション・ノート『Quad Flat-Pack Packages』(TI文献番号SLUA271) および製品データシートを参照してください。これらのドキュメントは、ホームページwww.ti.comで入手できます。
 E. レーザ切断開口部の壁面を台形にし、角に丸みを付けることで、ペーストの離れがよくなります。ステンシル設計要件については、基板組み立て拠点にお問い合わせください。ステンシル設計上の考慮事項については、IPC 7525を参照してください。
 F. 半田マスクの許容差については、基板組み立て拠点にお問い合わせください。

(SLVS897)

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TPS62590DRV	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU SN NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	OAL
TPS62590DRV.R.A	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	OAL
TPS62590DRV.R.B	Active	Production	WSON (DRV) 6	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	OAL
TPS62590DRV.T	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU SN NIPDAUAG	Level-1-260C-UNLIM	-40 to 85	OAL
TPS62590DRV.T.A	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	OAL
TPS62590DRV.T.B	Active	Production	WSON (DRV) 6	250 SMALL T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	OAL

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF TPS62590 :

- Automotive : [TPS62590-Q1](#)

NOTE: Qualified Version Definitions:

- Automotive - Q100 devices qualified for high-reliability automotive applications targeting zero defects

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月