

## 低入力電圧、1A、スーパーバイザ付き 低ドロップアウト・リニア・レギュレータ

### 特長

- 出力電流：1A
- 固定出力モデル (1.5V、1.6V、1.8V、2.5V) と可変出力モデル (1.2V~5.5V)
- 入力電圧：最小1.8V
- 低ドロップアウト電圧：1Aで170mV (TPS72525)
- 任意の種類/容量の出力コンデンサで安定
- **RESET**遅延時間50msのスーパーバイザ (SVS) を内蔵 (固定出力電圧製品のみ)
- 全負荷時210 $\mu$ Aの低グランド電流 (TPS72525)
- スタンバイ電流：1 $\mu$ A以下
- 全入力電圧範囲、全負荷電流範囲、全温度範囲 ( $T_J = -40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ ) に対する出力電圧公差： $\pm 2\%$
- UVLO (低入力電圧時誤動作防止)
- 過熱保護と過電流保護
- 5リードSOT223-5、DDPAK、および8ピンSOP (TPS72501のみ) 表面実装パッケージ

### アプリケーション

- PCIカード
- モデム・バンク

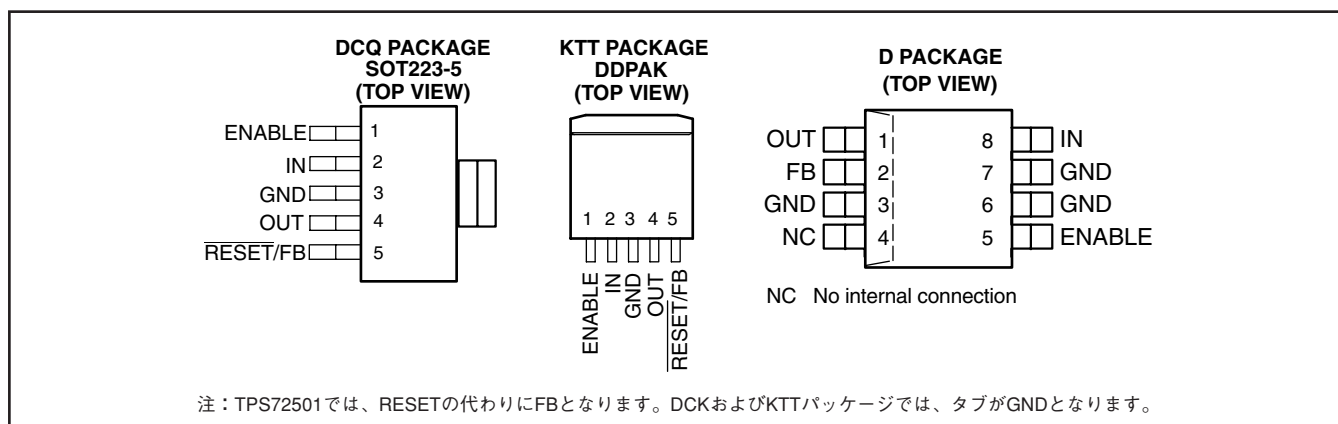
- テレコム・ボード
- DSP、FPGA、およびマイクロプロセッサ用電源
- 携帯型、バッテリー駆動アプリケーション

### 概要

TPS725xxファミリーの1A低ドロップアウト (LDO) リニアレギュレータには、最新のDSP、FPGA、およびマイクロコントローラへの電源供給に一般的に使用される各固定電圧のモデルが用意されています。また、1.22V~5.5Vの可変電圧モデルもあります。内蔵のスーパーバイザ回路により、出力がレギュレーション範囲より低下した場合に、アクティブローのRESET信号が生成されます。コンデンサ無し、または任意の種類と容量の出力コンデンサを使用できるため、ユーザが必要な過渡特性に応じて出力容量を調整できます。その結果、同じ出力電流を供給可能な他のレギュレータと比較して、TPS725xxファミリーのレギュレータを使用すれば、スタンダアロンの電源ソリューション、またはスイッチモード電源用のポストレギュレータを容易に実現できます。

これらのレギュレータは、高電流のアプリケーションに理想的です。TPS725xxファミリーは、幅広い入力電圧範囲 (1.8V~6V) で動作し、ドロップアウト電圧が非常に低くなっています (1Aで170mV)。

グランド電流は全負荷時で210 $\mu$ A (標準)、無負荷時には80 $\mu$ A



未満まで低下します。スタンバイ時の電流は1 $\mu$ A以下です。

各レギュレータ・モデルは、SOT223-5、D (TPS72501のみ)、またはDDPAKパッケージで供給されます。低い入力電圧および放熱パッドを備えたパッケージの製品では、2.5V以上の最小入力電圧や高い自己消費電流を必要とする同等製品に比べ、放熱能力が大きく、より高い効率を実現できます。これらの機能により、TPS725xxファミリーは、バッテリー駆動の携帯型機器に対しても最適な電源ソリューションとなります。

安定動作のための出力コンデンサは必須ではありませんが、10 $\mu$ Fの出力コンデンサを使用する事により過渡応答特性および出力ノイズ特性が向上します。

最小出力電流の制限を持ち無負荷で使用できないいくつかのレギュレータとは異なり、TPS725ファミリーは出力負荷電流

0mAでも安定して動作します。低ノイズ特性と、高電流動作、および容易な放熱により、本ファミリーは、テレコム・ボード、モデム・バンクなどのノイズに敏感なアプリケーションに理想的です。



## 静電気放電対策

これらのデバイスは、限定的なESD (静電破壊) 保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを伝導性のフォームに入れる必要があります。

## 製品情報

T <sub>J</sub>	電圧 (1)	SOT223-5(2)	記号	DDPAK(3)	D(4)	記号
-40°C ~ 125°C	可変 (1.2V~5V)	TPS72501DCQ	PS72501	TPS72501KTT	TPS72501D	TPS72501
	1.5 V	TPS72515DCQ	PS72515	TPS72515KTT	—	TPS72515
	1.6 V	TPS72516DCQ	PS72516	TPS72516KTT	—	TPS72516
	1.8 V	TPS72518DCQ	PS72518	TPS72518KTT	—	TPS72518
	2.5 V	TPS72525DCQ	PS72525	TPS72525KTT	—	TPS72525

- (1) ご要望に応じて、他の電圧オプションも提供可能です。  
 (2) リール (2500個) での発注には部品番号の末尾にRを付けてください (例: TPS72501DCQR)。  
 (3) 1リールあたり50個の供給の場合は、部品番号の末尾にTを追加します (例: TPS72501KTIT)。  
 1リールあたり500個の供給の場合は、部品番号の末尾にRを追加します (例: TPS72501KTIR)。  
 (4) 部品番号の末尾にRまたはT (2500または500) を付けてください (例: TPS72501DR)。

## 絶対最大定格

動作温度範囲内 (特に記述のない限り) (1)

		単位
入力電圧、V <sub>I</sub> (2)	-0.3~7	V
電圧範囲 (EN、FB)	-0.3~V <sub>I</sub> + 0.3	V
OUT、RESETの電圧	6	V
ESD定格、HBM	2	kV
連続合計消費電力	「定格消費電力」の表を参照してください。	
動作接合部温度範囲、T <sub>J</sub>	-50~150	°C
最大接合部温度範囲、T <sub>J</sub>	150	°C
保存温度、T <sub>stg</sub>	-65~150	°C

- (1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作は含まれていません。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。  
 (2) すべての電圧値は回路のグランド端子を基準としています。

## 推奨動作条件

	MIN	NOM	MAX	単位
入力電圧、V <sub>I</sub> (1)	1.8		6	V
連続出力電流、I <sub>O</sub>	0		1	A
動作接合部温度、T <sub>J</sub>	-40		125	°C

- (1) 最小 V<sub>I</sub> = V<sub>O</sub> (公称) + V<sub>DO</sub> です。

## パッケージ定格消費電力

パッケージ	基板	R <sub>θJC</sub>	R <sub>θJA</sub>
DDPAK	High K <sup>(1)</sup>	2 °C/W	23 °C/W
SOT223	Low K <sup>(2)</sup>	15 °C/W	53 °C/W
D-8	High K <sup>(1)</sup>	39.4 °C/W	55 °C/W

- (1) このデータを得るために使用したJEDEC High-K (2s2p) 基板のデザインは、3インチ×3インチ (7.5cm×7.5cm) の多層基板で、内部に1オンスの電源およびグランド・プレーンを持ち、基板の上面および底面に2オンスの銅トレースを形成しています。
- (2) このデータを得るために使用したJEDEC Low-K (1s) 基板のデザインは、上面に3オンスの銅トレースを形成した3インチ×3インチ (7.5cm×7.5cm) の片面基板です。

## 電気的特性

推奨動作温度範囲内、V<sub>I</sub> = V<sub>O(typ)</sub> + 1V、I<sub>O</sub> = 1mA、EN = IN、C<sub>O</sub> = 1μF、C<sub>i</sub> = 1μF (特に記述のない限り)

パラメータ		測定条件		MIN	TYP	MAX	単位	
バンドギャップ電圧リファレンス				1.177	1.220	1.263	V	
V <sub>O</sub>	出力電圧	TPS72501 可変	0 μA < I <sub>O</sub> < 1 A <sup>(1)</sup>	1.22 V ≤ V <sub>O</sub> ≤ 5.5 V		0.965 V <sub>O</sub>	1.035 V <sub>O</sub>	V
				T <sub>J</sub> = 25°C			1.5	
		TPS72515	0 μA < I <sub>O</sub> < 1 A	1.8 V ≤ V <sub>I</sub> ≤ 5.5 V		1.47	1.53	
				T <sub>J</sub> = 25°C			1.6	
		TPS72516	0 μA < I <sub>O</sub> < 1 A	2.6 V ≤ V <sub>I</sub> ≤ 5.5 V		1.568	1.632	
				T <sub>J</sub> = 25°C			1.8	
TPS72518	0 μA < I <sub>O</sub> < 1 A	2.8 V ≤ V <sub>I</sub> ≤ 5.5 V		1.764	1.836			
		T <sub>J</sub> = 25°C			2.5			
TPS72525	0 μA < I <sub>O</sub> < 1 A	3.5 V ≤ V <sub>I</sub> ≤ 5.5 V		2.45	2.55			
		T <sub>J</sub> = 25°C						
I	グランド電流	I <sub>O</sub> = 0 μA		75		120	μA	
		I <sub>O</sub> = 1 A		210		300		
	スタンバイ電流	EN < 0.4 V		T <sub>J</sub> = 25°C		0.2	μA	
		EN < 0.4 V				1		
V <sub>n</sub>	出力ノイズ電圧	BW = 200 Hz to 100 kHz, T <sub>J</sub> = 25°C		C <sub>O</sub> = 10 μF, I <sub>O</sub> = 1 mA		150	μV	
PSRR	リップル除去	f = 1 kHz, C <sub>O</sub> = 10 μF		T <sub>J</sub> = 25°C		60	dB	
	電流制限 <sup>(2)</sup>			1.1	1.6	2.3	A	
	出力電圧ラインレギュレーション (ΔV <sub>O</sub> /V <sub>O</sub> ) <sup>(3)</sup>	V <sub>O</sub> + 1 V < V <sub>I</sub> ≤ 5.5 V		-0.15	0.02	0.15	%/V	
	出力電圧負荷レギュレーション	0 μA < I <sub>O</sub> < 1 A		-0.25	0.05	0.25	%/A	
V <sub>IH</sub>	EN “High” レベル入力 <sup>(2)</sup>			1.3			V	
V <sub>IL</sub>	EN “Low” レベル入力 <sup>(2)</sup>			-0.2		0.4		
I <sub>I</sub>	EN入力電流	EN = 0 V or V <sub>I</sub>		0.01		100	nA	
I <sub>(FB)</sub>	フィードバック電流	TPS72501		V <sub>(FB)</sub> = 1.22		-100	100	nA
	UVLOスレッシュホールド	V <sub>CC</sub> 立ち上がり		1.45	1.57	1.70	V	
	UVLOヒステリシス	T <sub>J</sub> = 25°C, V <sub>CC</sub> 立ち上がり		50			mV	
	UVLOデグリッチ	T <sub>J</sub> = 25°C, V <sub>CC</sub> 立ち上がり		10			μs	
	UVLO遅延	T <sub>J</sub> = 25°C, V <sub>CC</sub> 立ち上がり		100			μs	

- (1) 測定に使用した最小IN動作電圧はV<sub>O(typ)</sub> + 1Vです。
- (2) 測定条件には、出力電圧V<sub>O</sub> = V<sub>O</sub> - 15%およびパルス幅 = 10msが含まれます。
- (3) V<sub>Imin</sub>は、(V<sub>O</sub> + 1)と1.8Vのうち大きいほうになります。

$$\text{ラインレギュレーション (mV)} = (\%/V) \times \frac{V_O(5.5V - V_{Imin})}{100} \times 1000$$

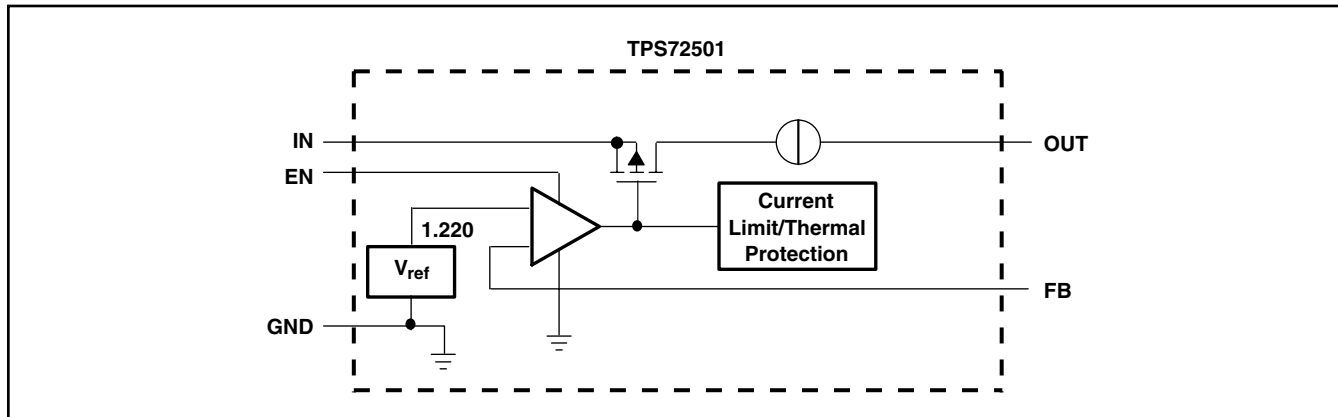
## 電気的特性

推奨動作温度範囲内、 $V_I = V_{O(typ)} + 1V$ 、 $I_O = 1mA$ 、 $EN = IN$ 、 $C_O = 1\mu F$ 、 $C_I = 1\mu F$  (特に記述のない限り)

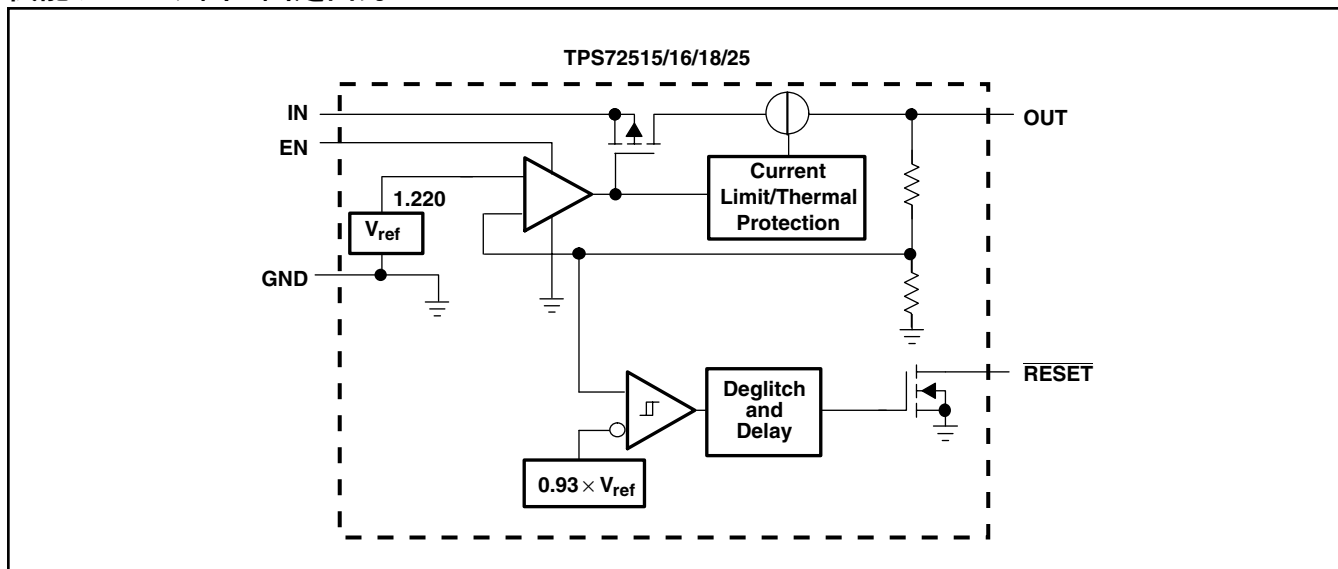
パラメータ		測定条件		MIN	TYP	MAX	単位	
$V_{DO}$	ドロップアウト電圧	TPS72525 (4)	$I_O = 1 A$	$T_J = 25^\circ C$	170		mV	
			$I_O = 1 A$		280			
		TPS72518 (4)	$I_O = 1 A$	$T_J = 25^\circ C$	210			
			$I_O = 1 A$		320			
RESET	有効なRESETの最小入力電圧				1.3		V	
	トリップ・スレッシュホールド電圧				90	93	96	% $V_O$
	ヒステリシス電圧					10		mV
	$t_{(RESET)}$ 遅延時間				25	50	75	ms
	立ち上がりエッジ・デグリッチ					10		$\mu s$
	出力 "Low" 電圧 (700 $\mu A$ 時)				-0.3		0.4	V
	リーク電流						100	nA

(4) ドロップアウト電圧は、 $V_I = V_O + 1V$ で測定された値よりも $V_O$ が100mV下回ったときの、 $V_O$ と $V_I$ の電圧差として定義されます。

## 機能ブロック図 - 可変出力モデル



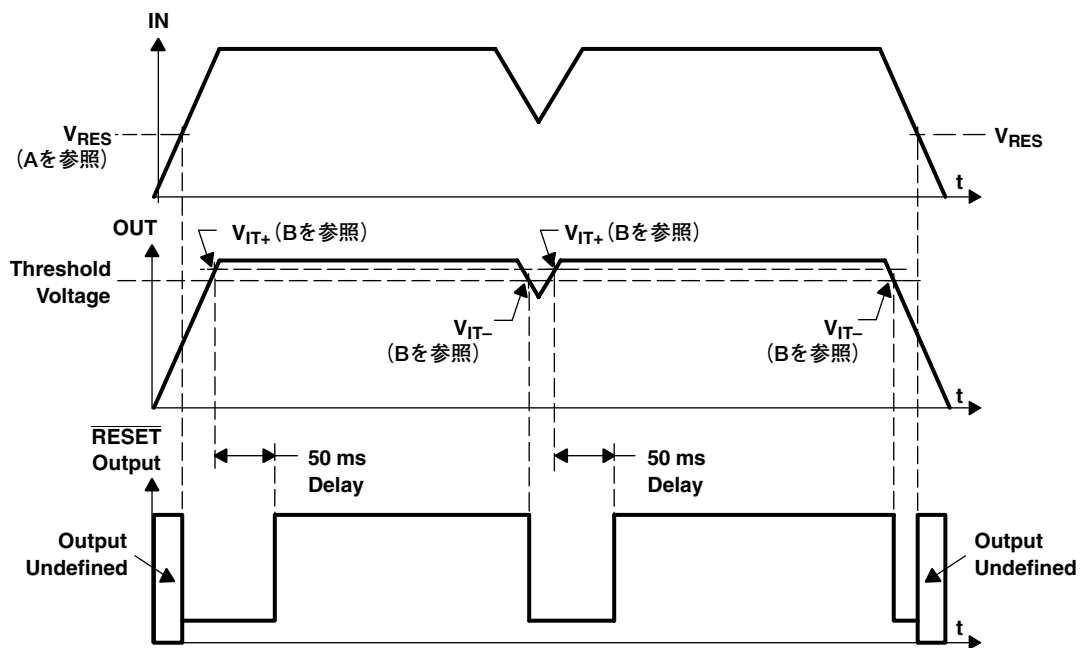
## 機能ブロック図 - 固定出力モデル



## ピン機能

端子			I/O	説明
名称	番号 (D)	番号 (DCQ、KTT)		
ENABLE	5	1	I	イネーブル入力
FB	2			フィードバック
GND	3, 6, 7	3		グラウンド
IN	8	2	I	入力電源電圧
RESET/FB	—	5	O/I	この端子は、可変出力電圧製品TPS72501ではフィードバック入力端子です。他のすべての固定出力電圧製品では、この端子はRESET出力端子となります。プルアップ抵抗と共に使用することで、このオープン・ドレイン出力は、レギュレータの出力電圧がその公称出力電圧を5%以上下回ったときに、アクティブ・ローのRESET信号を発生します。RESET遅延時間は、標準で50msです。
NC	4	—		接続なし
OUT	1	4	O	安定化出力電圧

## リセット・タイミング図



注： A.  $V_{RES}$ は、RESETが有効となる最小入力電圧です。記号 $V_{RES}$ は現在、EIAまたはJEDEC標準の半導体記号体系には含まれていません。  
 B.  $V_{IT-}$ トリップ電圧は、出力電圧より標準で7%低い電圧です(93% $V_O$ )。  $V_{IT-} \sim V_{IT+}$ は、ヒステリシス電圧です。

# 代表的特性

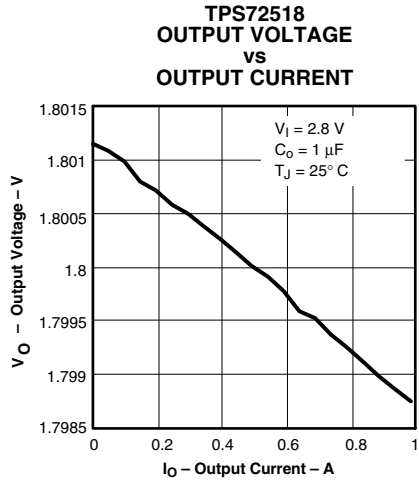


図 1

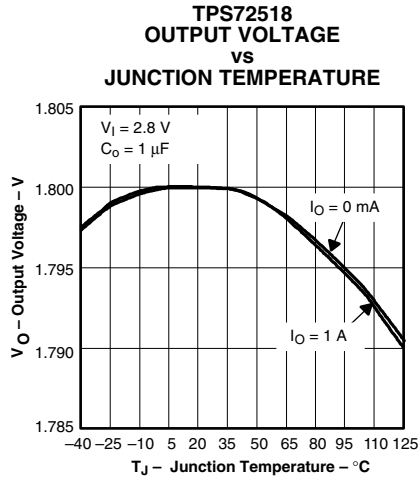


図 2

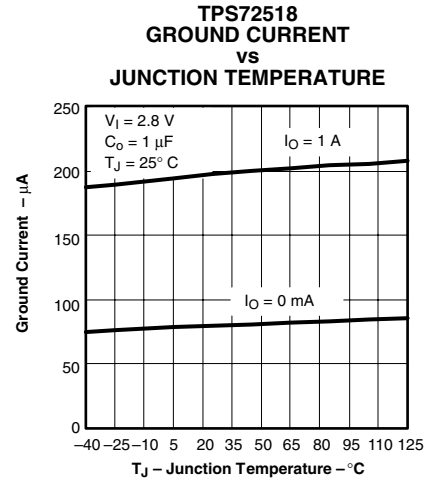


図 3

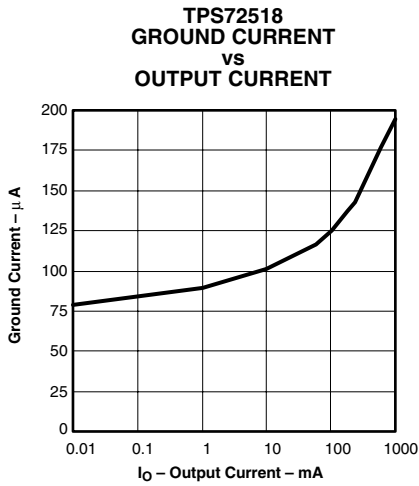


図 4

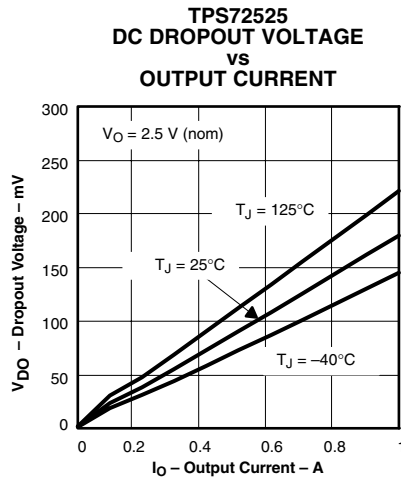


図 5

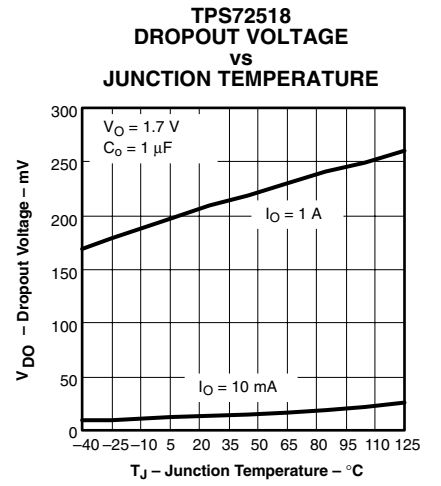


図 6

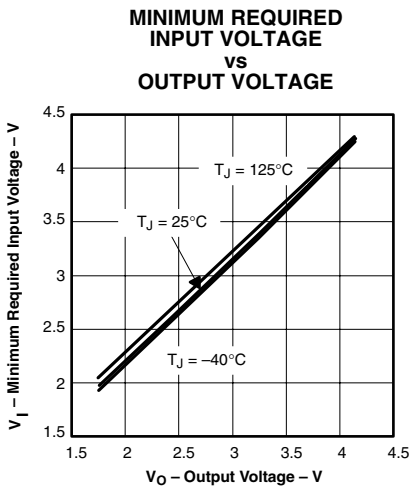


図 7

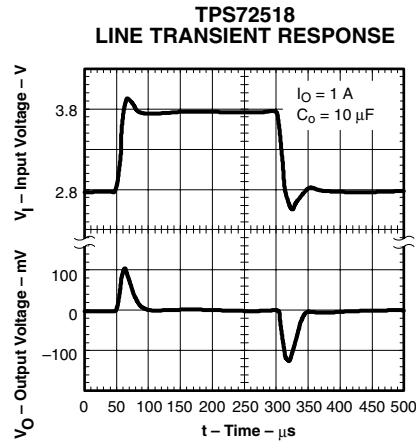


図 8

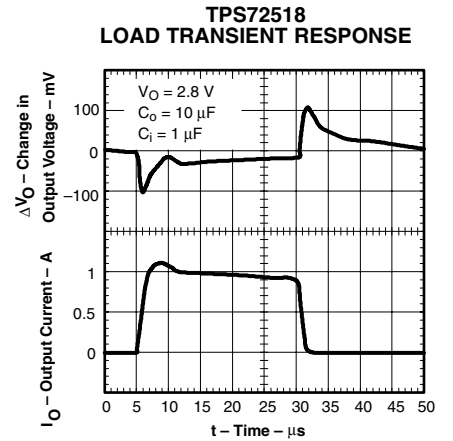


図 9

# 代表的特性

**TPS72518  
LOAD TRANSIENT RESPONSE**

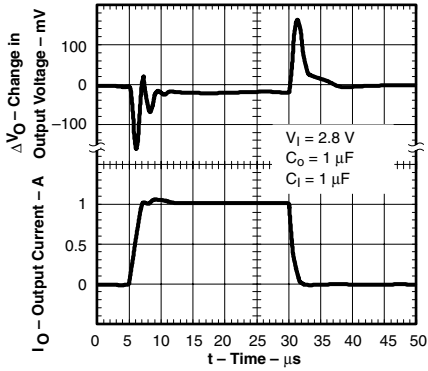


図 10

**TPS72518 OUTPUT VOLTAGE,  
ENABLE VOLTAGE  
vs  
TIME (START-UP)**

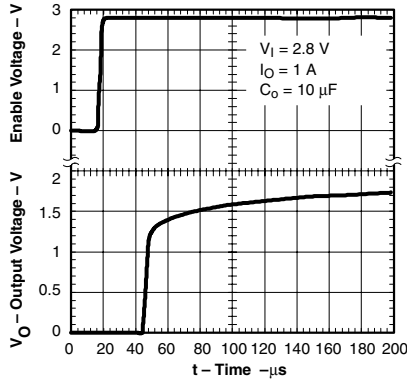


図 11

**TPS72518  
POWER UP/POWER DOWN**

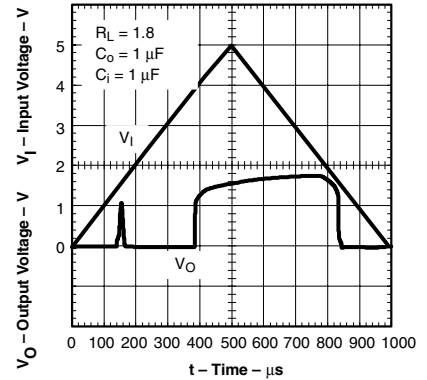


図 12

**TPS72518 OUTPUT SPECTRAL  
NOISE DENSITY  
vs  
FREQUENCY**

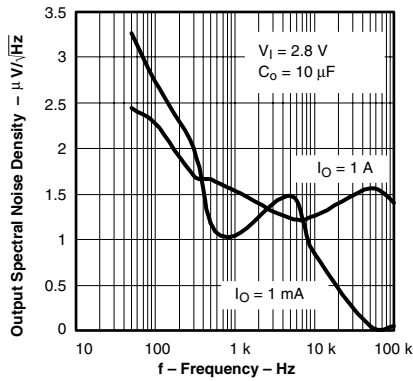


図 13

**OUTPUT IMPEDANCE  
vs  
FREQUENCY**

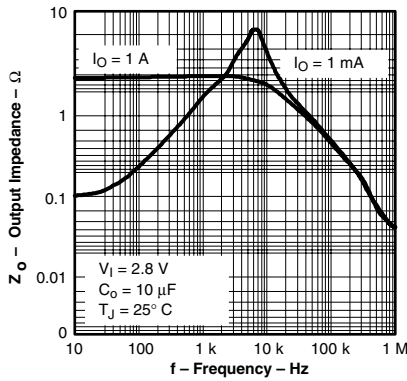


図 14

**TPS72518  
RIPPLE REJECTION  
vs  
FREQUENCY**

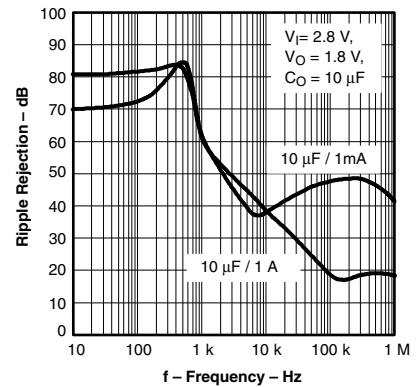


図 15

**CURRENT LIMIT  
vs  
INPUT VOLTAGE**

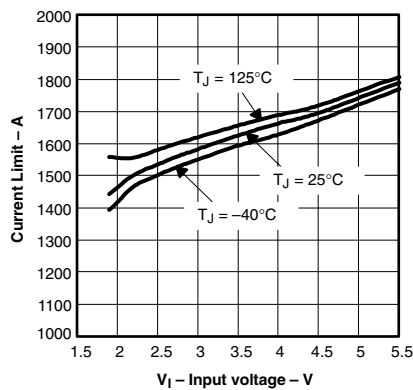


図 16

**TPS72518 GROUND CURRENT  
vs  
INPUT VOLTAGE**

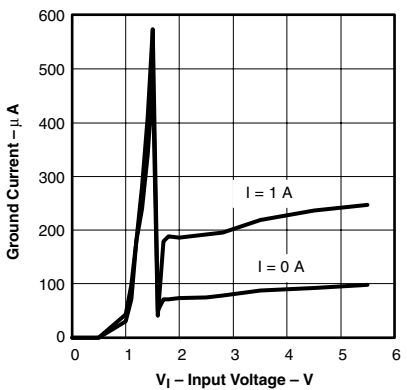


図 17

**DROPOUT VOLTAGE  
vs  
INPUT VOLTAGE**

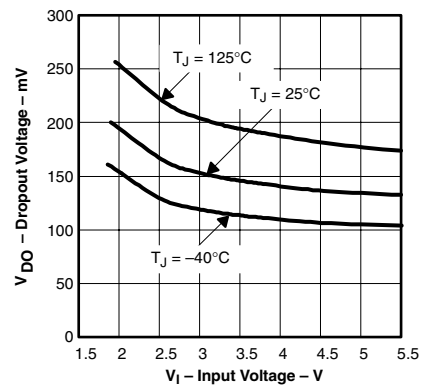


図 18



## アプリケーション情報

TPS725xxファミリーの低ドロップアウト (LDO) レギュレータには、幅広い範囲のアプリケーションで利用するための機能が多数搭載されています。非常に低い入力電圧 (1.8V以上) と低いドロップアウト電圧 (全負荷時200mV) で動作することにより、高効率のスタンドアロン電源や、バッテリーまたはスイッチ・モード電源のポスト・レギュレータとして活用できます。アクティブ・ローのRESET、さらには1Aの出力電流により、TPS725xxファミリーは、プロセッサおよびFPGA電源への電源供給に理想的です。また、出力ノイズが低い (10μFの出力コンデンサで標準150μV<sub>RMS</sub>) ため、テレコム機器での使用にも最適です。

## 外部コンデンサ要件

安定性向上のため、INとGNDの間に、1μF以上のセラミック入力バイパス・コンデンサをTPS725xxに近づけて配置する必要があります。過渡応答、ノイズ除去、およびリップル除去性能を向上させるために、さらに10μF以上の低ESRコンデンサを追加することを推奨します。立ち上がりの速い大きな負荷過渡電流が予期される場合や、本製品の配置が電源供給元から数インチも離れている場合、特に、最小入力電圧の1.8Vで使用する場合には、より大容量の低ESR入力コンデンサが必要となる場合があります。

安定動作のための出力コンデンサは必須ではありませんが、10μFの出力コンデンサを使用すると過渡応答および出力ノイズ特性が向上します。

## TPS72501可変LDOレギュレータのプログラミング

TPS72501可変レギュレータの出力電圧は、図19に示すように、外部に抵抗分圧器を使用して設定します。出力電圧は次の式で計算されます。

$$V_O = V_{ref} \times \left( 1 + \frac{R1}{R2} \right) \quad (1)$$

ここで、

- $V_{FB} = V_{REF} = 1.22V$  (標準)  
( $V_{REF}$ の誤差については、電気的特性を参照)

抵抗R1およびR2は、デバイダ電流が約10μAとなるように選択する必要があります。それより小さな値の抵抗を使用しても、本質的なメリットはなく、消費電力が大きくなります。それより大きな抵抗値は、FBピンでのリーク電流によって出力電圧の誤差が増加するため、避けてください。推奨される設計手順は、デバイダ電流が10μAになるようR2 = 120kΩを選択してから、次の式でR1を計算することです。

$$R1 = \left( \frac{V_O}{V_{ref}} - 1 \right) \times R2 \quad (2)$$

## レギュレータの保護

TPS725xxの制御素子にはバック・ダイオードが内蔵され、入力電圧が出力電圧よりも低下した場合 (パワーダウン時など) に、逆方向電流を安全に流します。電流は出力から入力へと逆流しますが、内蔵された電流制限起動は動作しません。長時間の逆電圧状態が予想される場合は、外部での電流制限が必要となる場合もあります。

TPS725xxは、過電流制限および過熱保護機能も内蔵しています。通常動作時、TPS725xxは出力電流を約1.6Aに制限します。電流制限がかかると、出力電圧は過電流状態が終了するまで直線的に低下します。電流制限はデバイス全体の障害を防ぐように設計されていますが、パッケージの定格消費電力を超えないよう注意が必要です。デバイスの温度が165°Cを超えると、過熱保護回路によってデバイスがシャットダウンされます。デバイスの温度が145°C以下まで低下すると、レギュレータの動作が再開されます。

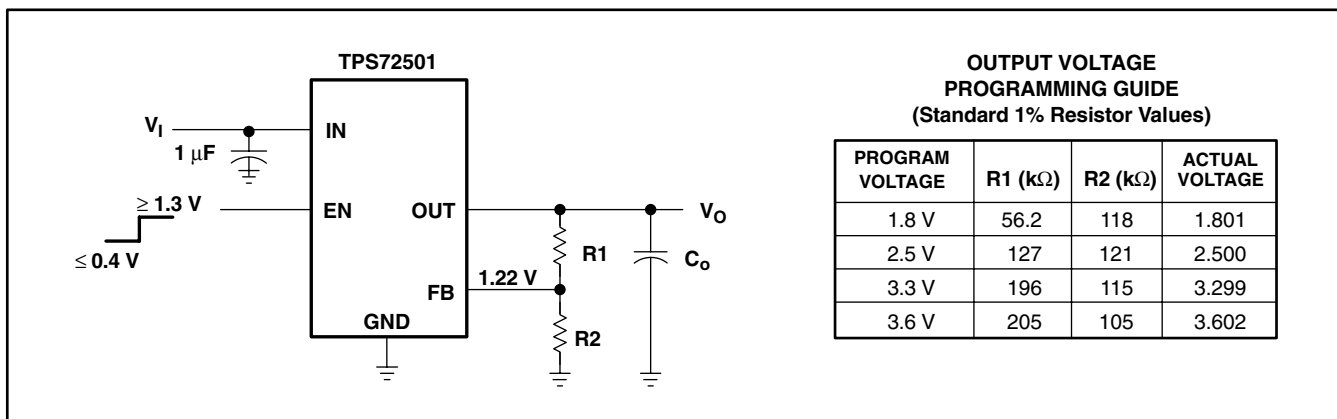


図 19. TPS72501可変LDOレギュレータのプログラミング

## 熱特性について

LDOリニアレギュレータが発する熱量は、動作中に負荷の回路が消費する電力の量に直接比例します。すべてのICには、最大許容接合部温度 ( $T_{jmax}$ ) が規定され、それを超えると通常の動作が保証されません。システム設計者は、動作時の接合部温度 ( $T_j$ ) が最大接合部温度 ( $T_{jmax}$ ) を超えないように動作環境を設計する必要があります。熱特性を改善するために設計者が使用できる2つの主要な環境変数は、エアフローと外部ヒートシンクです。ここでは、設計者のために、特定の電力レベルで動作するリニアレギュレータに対して適切な動作環境を決定する方法を説明します。

一般に、リニアレギュレータによって消費される最大予想電力 ( $P_{D(max)}$ ) は、次のように計算されます。

$$P_{D(max)} = \left( V_{I(avg)} - V_{O(avg)} \right) \times I_{O(avg)} + V_{I(avg)} \times I_{(Q)} \quad (3)$$

ここで

- $V_{I(avg)}$  は、平均入力電圧です。
- $V_{O(avg)}$  は、平均出力電圧です。
- $I_{O(avg)}$  は、平均出力電流です。
- $I_{(Q)}$  は、無信号時電流です。

TIのほとんどのLDOレギュレータでは、無信号時電流は平均出力電流と比較してずっと小さいため、 $V_{I(avg)} \times I_{(Q)}$ の項は無視できます。動作接合部温度は、周囲温度 ( $T_A$ ) に、レギュレータの消費電力による温度上昇を加算することで計算されます。温度上昇は、最大予想消費電力に、接合部 - ケース間の熱抵抗 ( $R_{\theta JC}$ )、ケース - ヒートシンク間の熱抵抗 ( $R_{\theta CS}$ )、ヒートシンク周囲空間間の熱抵抗 ( $R_{\theta SA}$ ) の合計を乗算することで求められます。熱抵抗は、物体がどのくらい効率的に熱を放散できるかを表す指標です。一般に、デバイスのパッケージが大きいくほど、放散に利用できる表面積が大きくなり、熱抵抗は低くなります。

図20に、(a) JEDEC Low-K基板に実装されたSOT223パッケージ、および (b) JEDEC High-K基板に実装されたDDPAKパッケージについて、この3つの熱抵抗を示します。

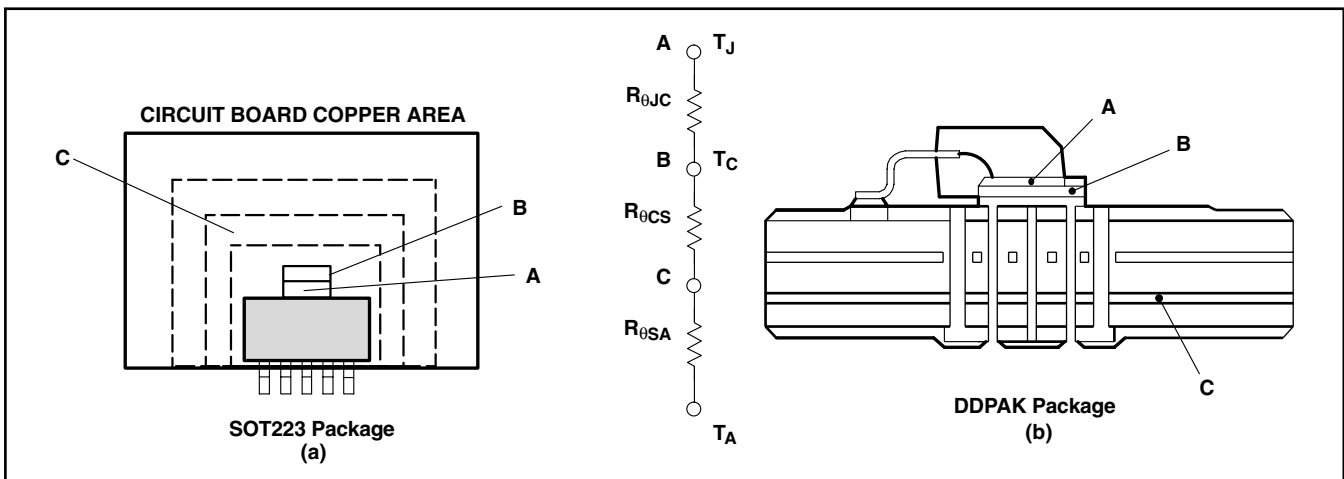


図 20. 熱抵抗

これらの計算を式 (4) にまとめます。

$$T_J = T_A + P_{D(max)} \times (R_{\theta JC} + R_{\theta CS} + R_{\theta SA}) \quad (4)$$

$R_{\theta JC}$  は各レギュレータに固有の値で、パッケージ、リード・フレーム、およびダイ・サイズによって決まり、レギュレータのデータシートに記載されています。 $R_{\theta SA}$  は、ヒートシンクの種類およびサイズの関数となります。例えば、黒色のラジエータ形ヒートシンクの場合、 $R_{\theta SA}$  値は、非常に大きなヒートシンクでは  $5^\circ\text{C/W}$ 、非常に小さなヒートシンクでは  $50^\circ\text{C/W}$  となります。 $R_{\theta CS}$  は、パッケージとヒートシンクの接合方法により決定される値となります。例えば、SOT223パッケージのヒートシンクの取り付けにサーマルコンパウンドを使用した場合、 $R_{\theta CS}$  は  $1^\circ\text{C/W}$  が妥当な値です。

パッケージの外部に黒色のラジエータ形ヒートシンクが取り付けられていない場合でも、レギュレータが実装される基板により、ピンの半田接続を通してある程度の熱の拡散が行われます。DDPAKやSOT223パッケージなど、いくつかのパッケージでは、パッケージ直下の銅パターンまたは回路基板の内層のグラウンドプレーンをヒートシンクとして使用し、熱特性を向上させることができます。コンピュータを使った熱拡散のモデリングにより、(異なる種類の回路基板、異なる種類およびサイズのヒートシンク、異なるエアフローなど) 各種の動作環境におけるICの熱特性を非常に正確に近似計算することができます。これらのモデルを使用し、3つの熱抵抗の合計を、接合部 - 周囲間の1つの熱抵抗 ( $R_{\theta JA}$ ) にできます。この  $R_{\theta JA}$  は、コンピュータモデルで使用された特定の動作環境でのみ有効な値です。

式 (4) は、式 (5) のように簡略化できます。

$$T_J = T_A + P_{D(max)} \times R_{\theta JA} \quad (5)$$

式 (5) を変形して、式 (6) が導かれます。

$$R_{\theta JA} = \frac{T_J - T_A}{P_{D(max)}} \quad (6)$$

式 (5) と、図21および図24に示すコンピュータ・モデルにより生成された曲線を使用すれば、特定の周囲温度、消費電力、および動作環境に対して、必要なヒートシンクの熱抵抗と基板面積を容易に求める事ができます。

## DDPAKの消費電力

DDPAKパッケージは、表面実装アプリケーションにおいて高い消費電力による発熱を効果的に放熱させる事を可能とします。DDPAKパッケージの寸法は、データシート巻末のメカニカル・データ・セクションに記載されています。DDPAKパッケージの直下に銅プレーンを配置する事によりパッケージの熱特性を向上させる事ができます。

ここでは説明のために、DDPAKパッケージのTPS72525を選択しています。この例では、平均入力電圧が5V、出力電圧が2.5V、平均出力電流が1A、周囲温度が55°C、エアフローが150LFM、および動作環境は下記に示すとおりです。自己消費電流は小さいので無視して計算すると、最大平均電力は次のようになります。

$$P_D \max = (5 - 2.5) V \times 1 A = 2.5 W \quad (7)$$

式(6)の $T_J$ に $T_{J \max}$ を代入すると、式(8)が得られます。

$$R_{\theta JA} \max = (125 - 55)^\circ C / 2.5 W = 28^\circ C/W \quad (8)$$

図21「DDPAKの熱抵抗対銅ヒートシンク面積」から、デバイスが2.5Wを消費するためには1cm<sup>2</sup>のグラウンド・プレーンが必要です。図21を得るためにコンピュータ・モデルで使用した動作環境は、標準JEDEC High-K (2S2P) 基板で、1オンスの内部銅プレーンおよびグラウンド・プレーンから構成されています。パッケージは、2オンスの銅パッドに半田付けされます。このパッドは、サーマル・ビアを通して1オンスのグラウンド・プレーンに接続されます。図22に、コンピュータ・モデルで使用した動作環境の側面図を示します。

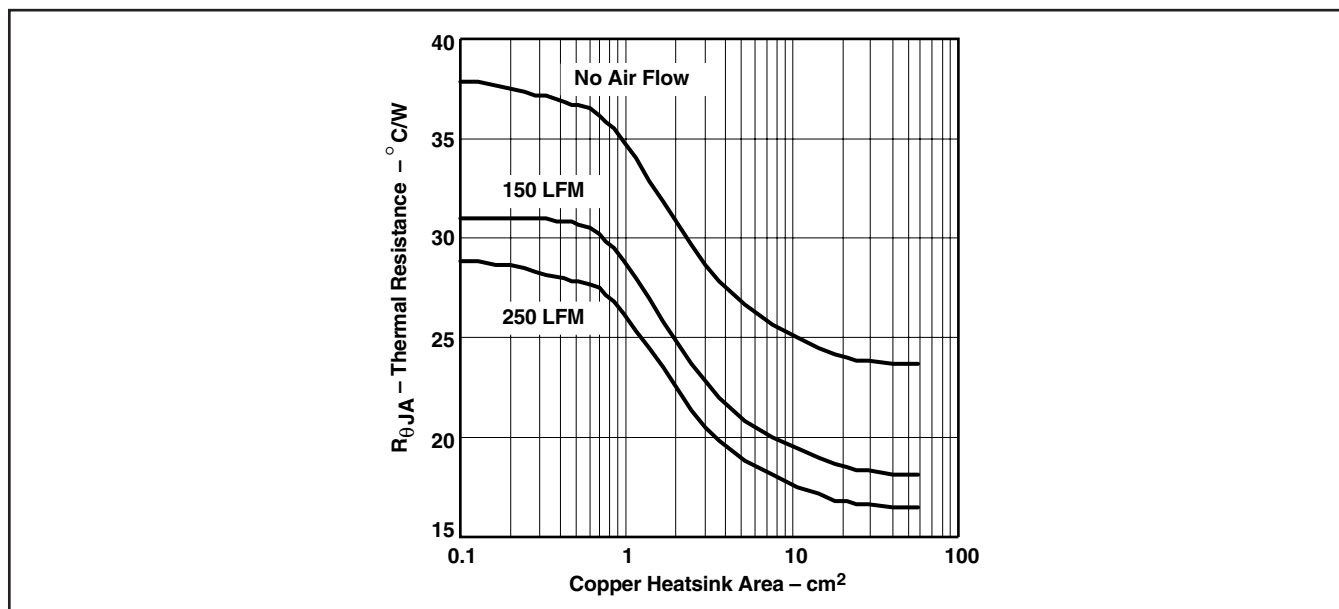


図 21. DDPACKの熱抵抗対銅ヒートシンク面積

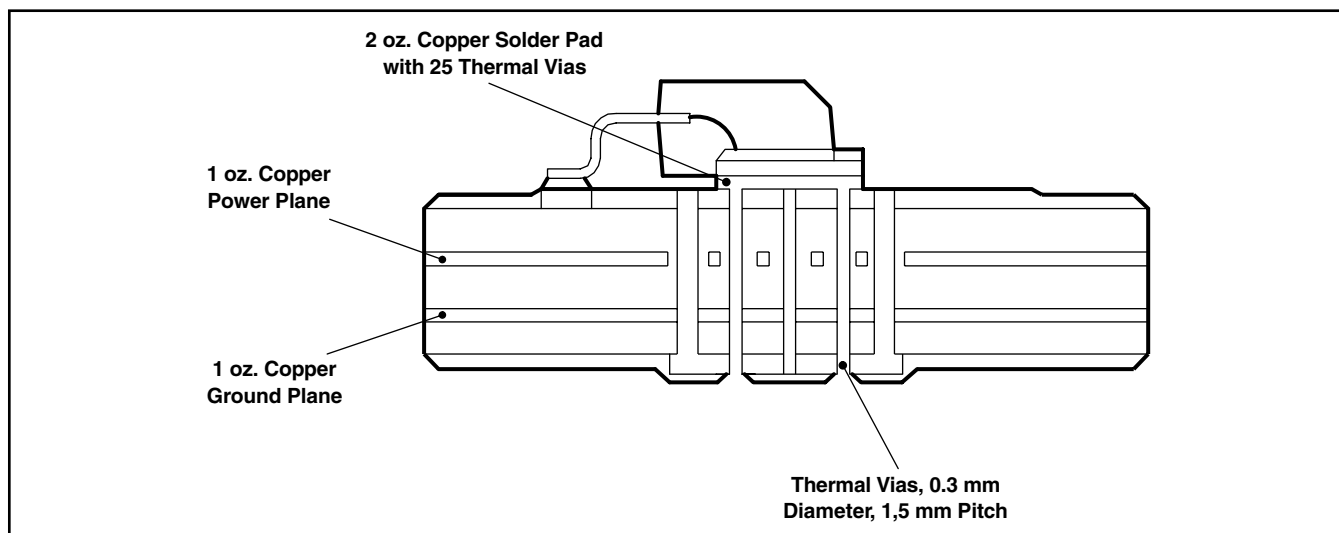


図 22. DDPACKの熱抵抗

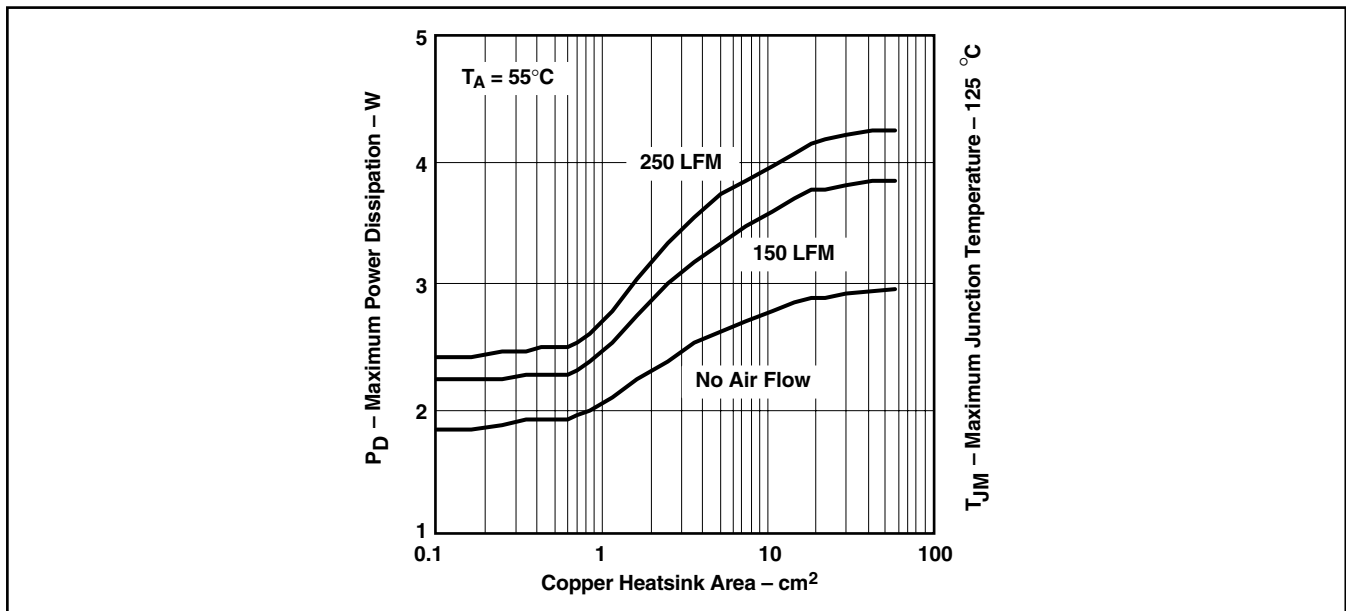


図 23. 最大消費電力 対 銅ヒートシンク面積

図23のデータを使用し、式(6)を変形すると、グラウンド・プレーン面積および特定の周囲温度に対する最大消費電力を計算できます。

### SOT223の消費電力

SOT223パッケージは、表面実装アプリケーションにおいて高い消費電力による発熱を効果的に放熱させる事を可能とします。SOT223パッケージの寸法は、データシート巻末のメカニカル・データ・セクションに記載されています。SOT223パッケージの直下に銅プレーンを配置する事により、パッケージの熱特性を向上させる事が出来ます。

ここでは説明のために、SOT223パッケージのTPS72525を選択しています。この例では、平均入力電圧が3.3V、出力電圧が2.5V、平均出力電流が1A、周囲温度が55°C、エアフロー無し、および動作環境は下記に示すとおりです。自己消費電流は小さいので

無視して計算すると、最大平均電力は次のようになります。

$$P_{Dmax} = (3.3 - 2.5) V \times 1 A = 800 \text{ mW} \quad (9)$$

式(6)の $T_J$ に $T_{Jmax}$ を代入すると、式(10)が得られます。

$$R_{\theta JA} \text{ max} = (125 - 55)^\circ\text{C} / 800 \text{ mW} = 87.5^\circ\text{C/W} \quad (10)$$

図24「SOT223の熱抵抗対PCB面積」から、デバイスが800mWを消費するためには0.55 in<sup>2</sup>のグラウンド・プレーンが必要です。図24を得るために使用した動作環境は、1オンスの銅プレーンを持つ両面基板から構成されています。パッケージは、基板上面の1オンスの銅パッドに半田付けされます。このパッドは、サーマル・ビアを通して1オンスの裏面のグラウンド・プレーンに接続されます。

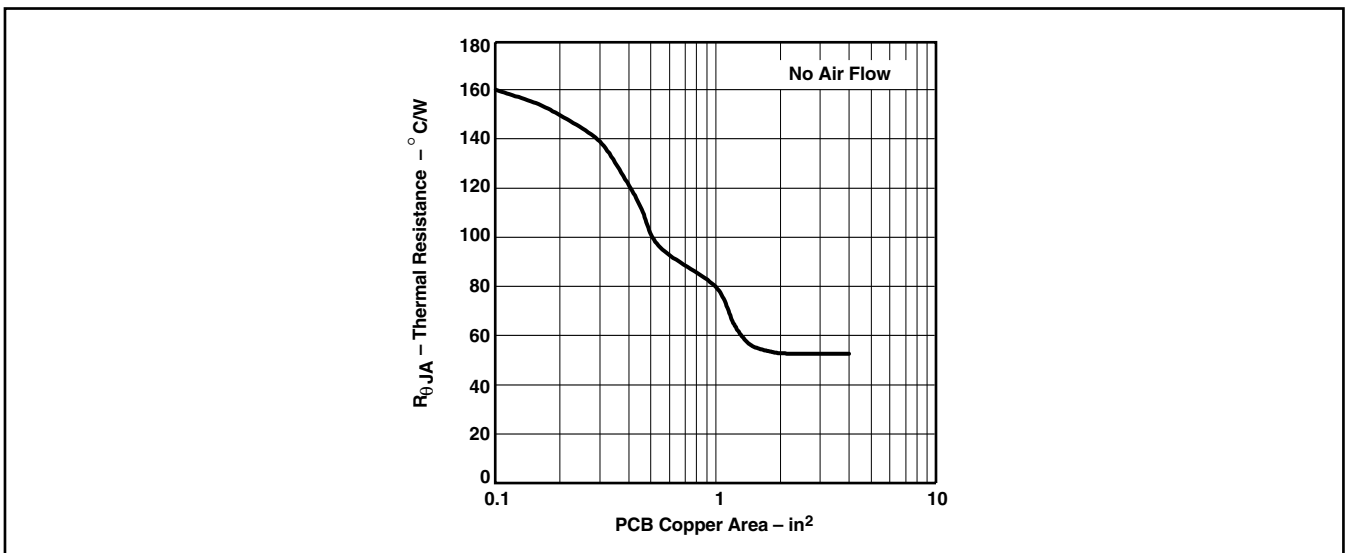


図 24. SOT223の熱抵抗対PCB面積

図24のデータを使用し、式(6)を変形すると、グランド・プレーン面積および特定の周囲温度に対する最大消費電力を計算できます(図25)。

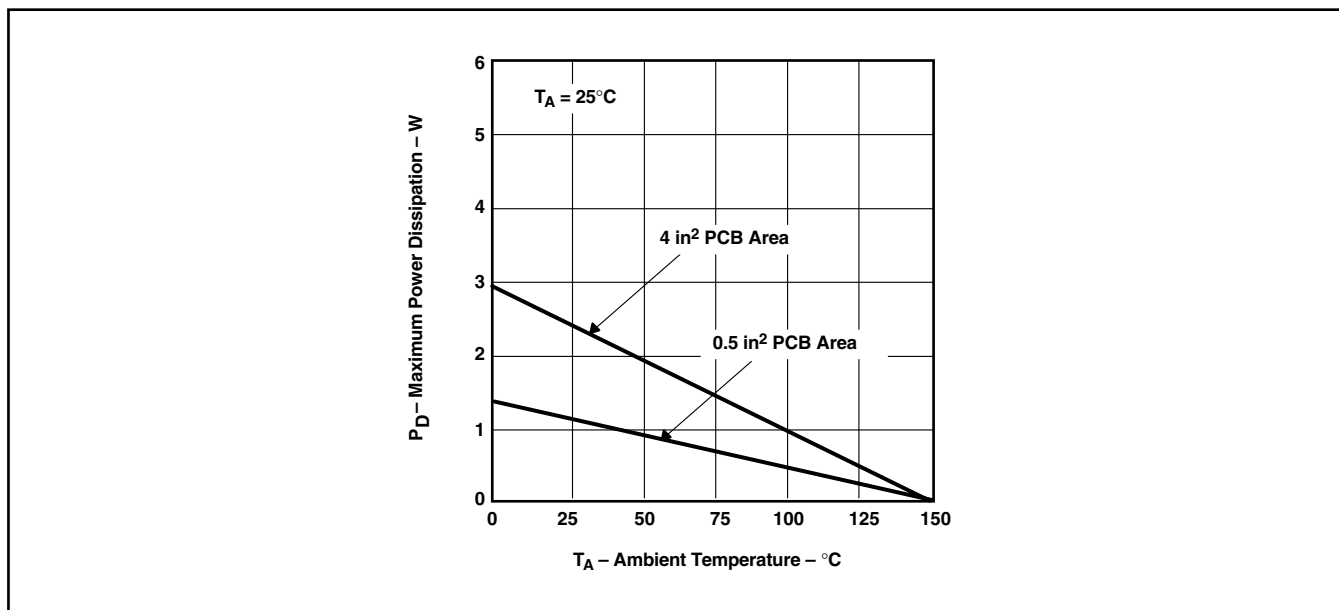


図 25. SOT223の消費電力

# パッケージ情報

## 製品情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
TPS72501DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72501DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72501DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72501DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72501DR	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	Call TI	Level-2-260C-1 YEAR
TPS72501DRG4	ACTIVE	SOIC	D	8	2500	Green (RoHS & no Sb/Br)	Call TI	Level-2-260C-1 YEAR
TPS72501DT	ACTIVE	SOIC	D	8	250	Green (RoHS & no Sb/Br)	Call TI	Level-2-260C-1 YEAR
TPS72501DTG4	ACTIVE	SOIC	D	8	250	Green (RoHS & no Sb/Br)	Call TI	Level-2-260C-1 YEAR
TPS72501KTT	OBSOLETE	DDPAK/ TO-263	KTT	5		TBD	Call TI	Call TI
TPS72501KTTR	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72501KTTRG3	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72501KTTT	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72501KTTTG3	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72515DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72515DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72515DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72515DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72515KTT	OBSOLETE	DDPAK/ TO-263	KTT	5		TBD	Call TI	Call TI
TPS72515KTTR	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72515KTTRG3	ACTIVE	DDPAK/ TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72515KTTT	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72515KTTTG3	ACTIVE	DDPAK/ TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72516DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72516DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72516DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
TPS72516DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72516KTT	OBSOLETE	DDPAK/TO-263	KTT	5		TBD	Call TI	Call TI
TPS72516KTTR	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72516KTTRG3	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72516KTTT	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72516KTTTG3	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72518DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72518DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72518DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72518DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72518KTT	OBSOLETE	DDPAK/TO-263	KTT	5		TBD	Call TI	Call TI
TPS72518KTTR	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72518KTTRG3	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72518KTTT	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72518KTTTG3	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72525DCQ	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72525DCQG4	ACTIVE	SOT-223	DCQ	6	78	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72525DCQR	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72525DCQRG4	ACTIVE	SOT-223	DCQ	6	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS72525KTT	OBSOLETE	DDPAK/TO-263	KTT	5		TBD	Call TI	Call TI
TPS72525KTTR	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72525KTTRG3	ACTIVE	DDPAK/TO-263	KTT	5	500	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72525KTTT	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR
TPS72525KTTTG3	ACTIVE	DDPAK/TO-263	KTT	5	50	Green (RoHS & no Sb/Br)	CU SN	Level-2-260C-1 YEAR

(1) マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBSOLETE**：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent>でご確認ください。

**TBD**：Pb-Free/Green変換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定

された鉛フリー・プロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS)と考えられます。

**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

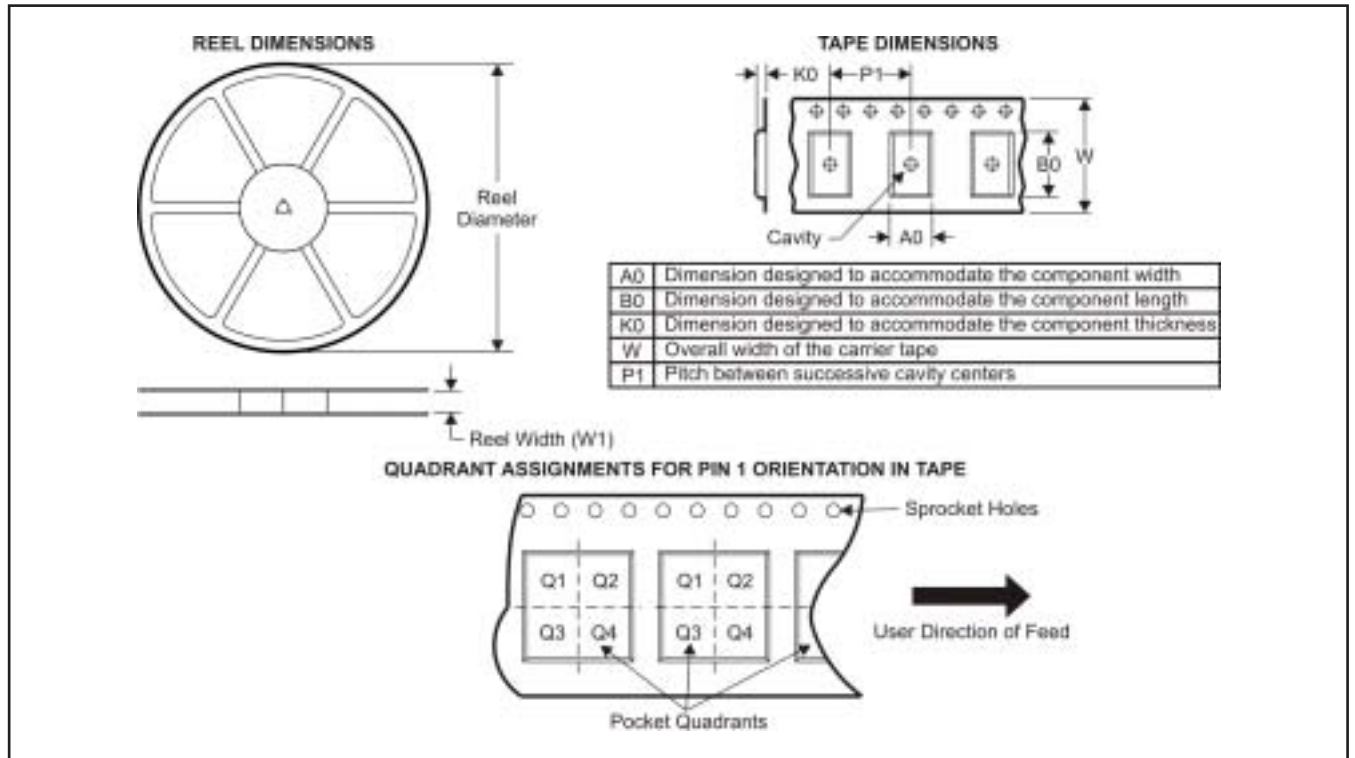
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。



# パッケージ・マテリアル情報

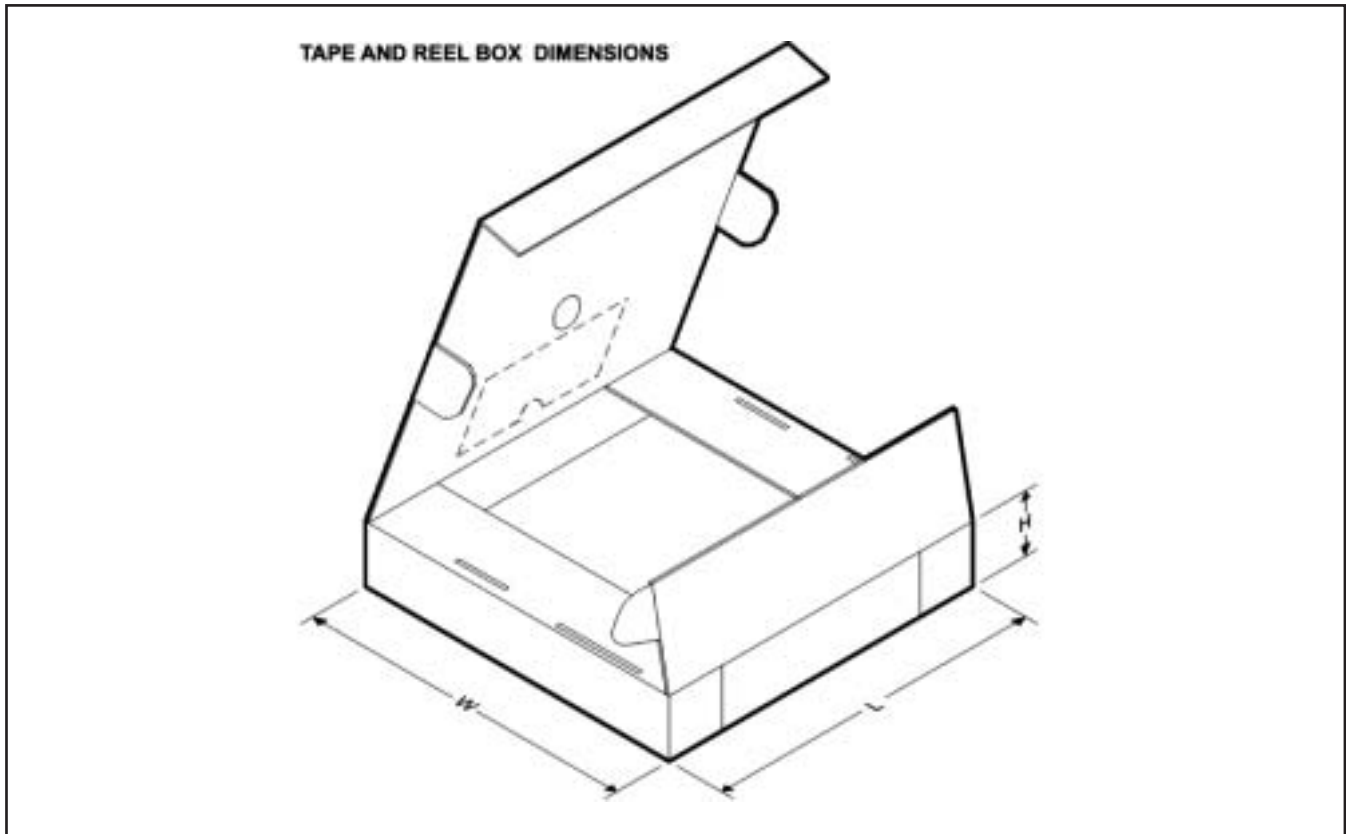
## テープおよびリール・ボックス情報



\*All dimensions are nominal

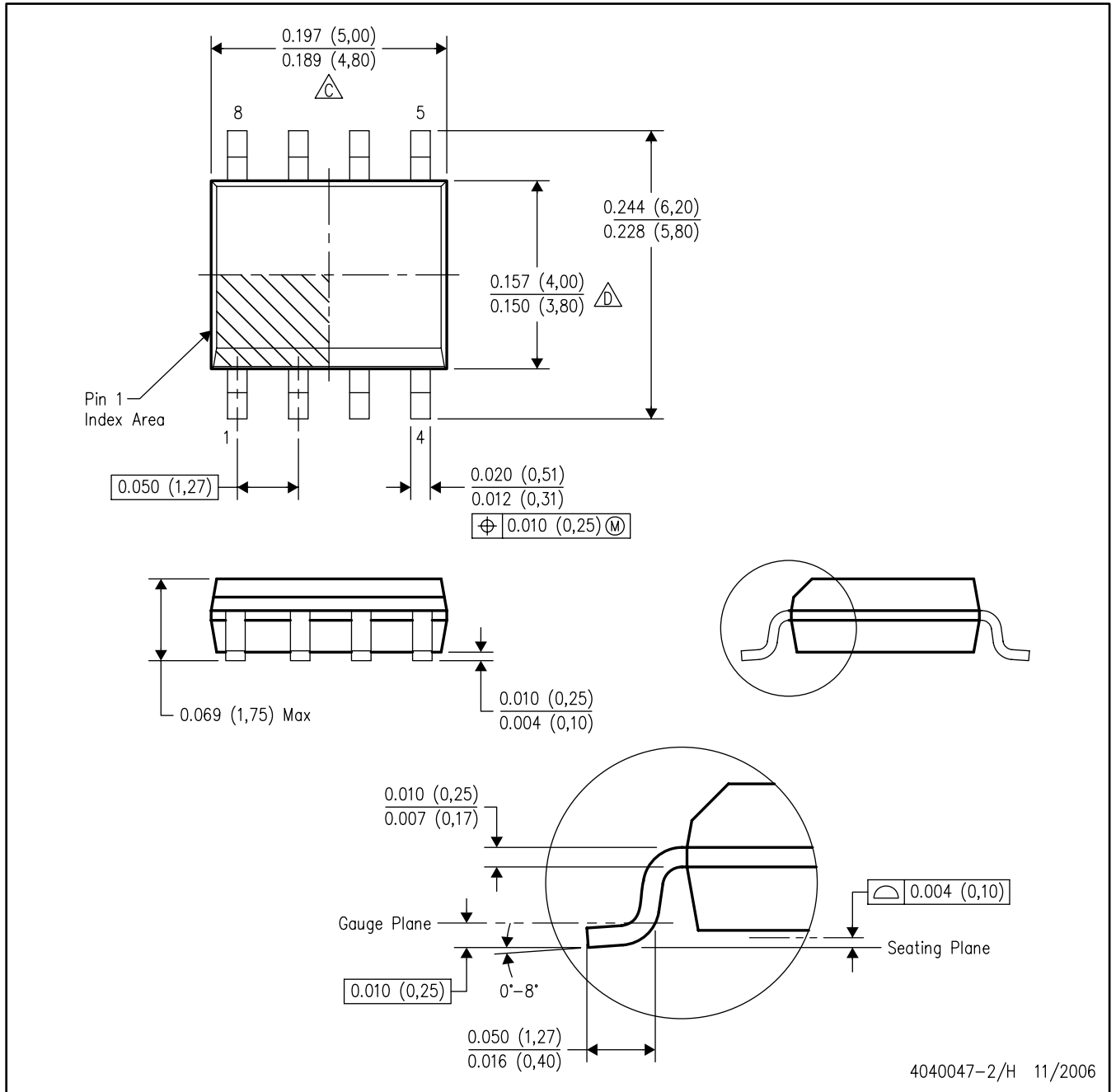
Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS72501DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS72515DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS72516DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS72518DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3
TPS72525DCQR	SOT-223	DCQ	6	2500	330.0	12.4	6.8	7.3	1.88	8.0	12.0	Q3

## パッケージ・材料情報



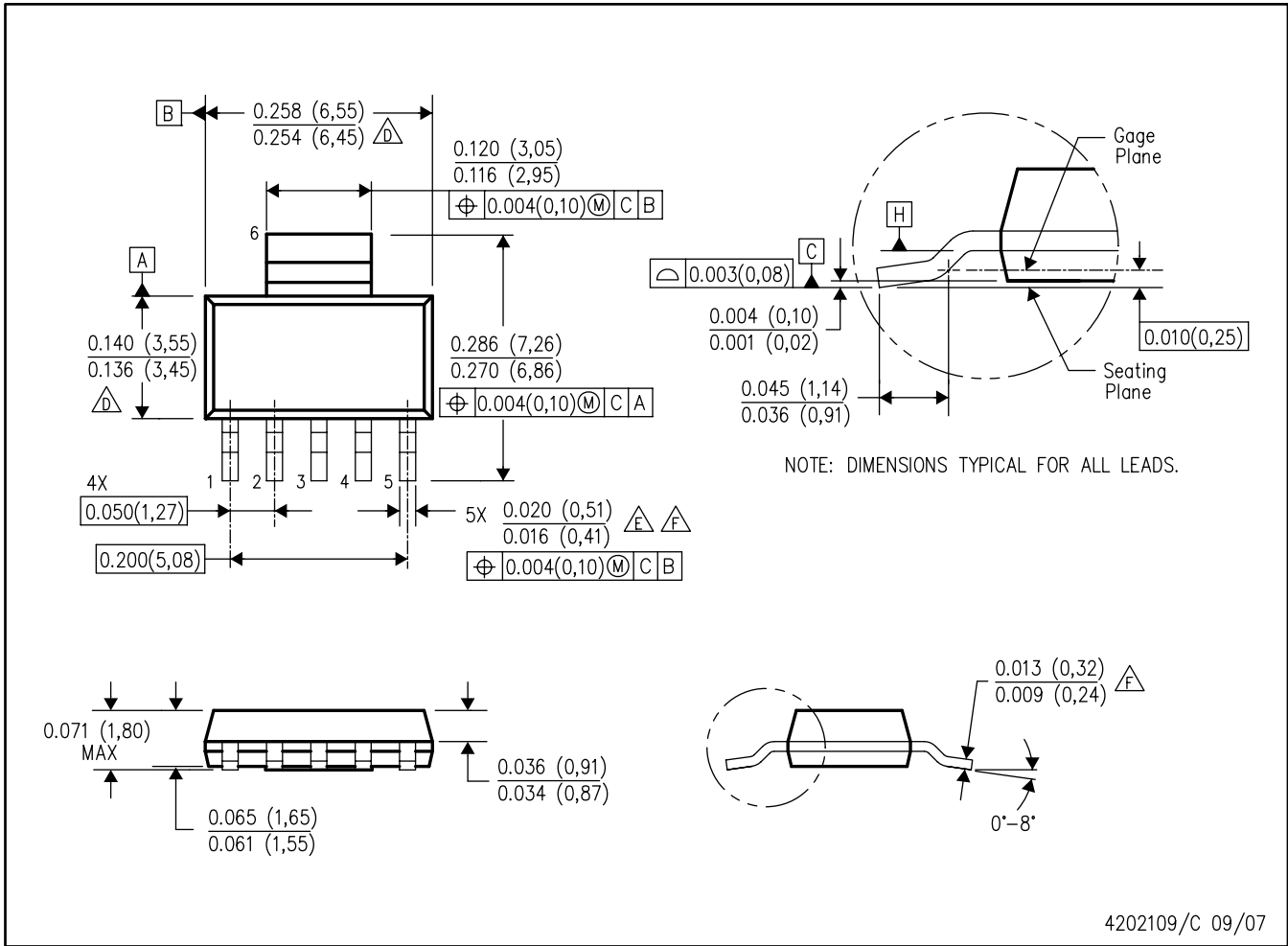
\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS72501DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS72515DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS72516DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS72518DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0
TPS72525DCQR	SOT-223	DCQ	6	2500	358.0	335.0	35.0

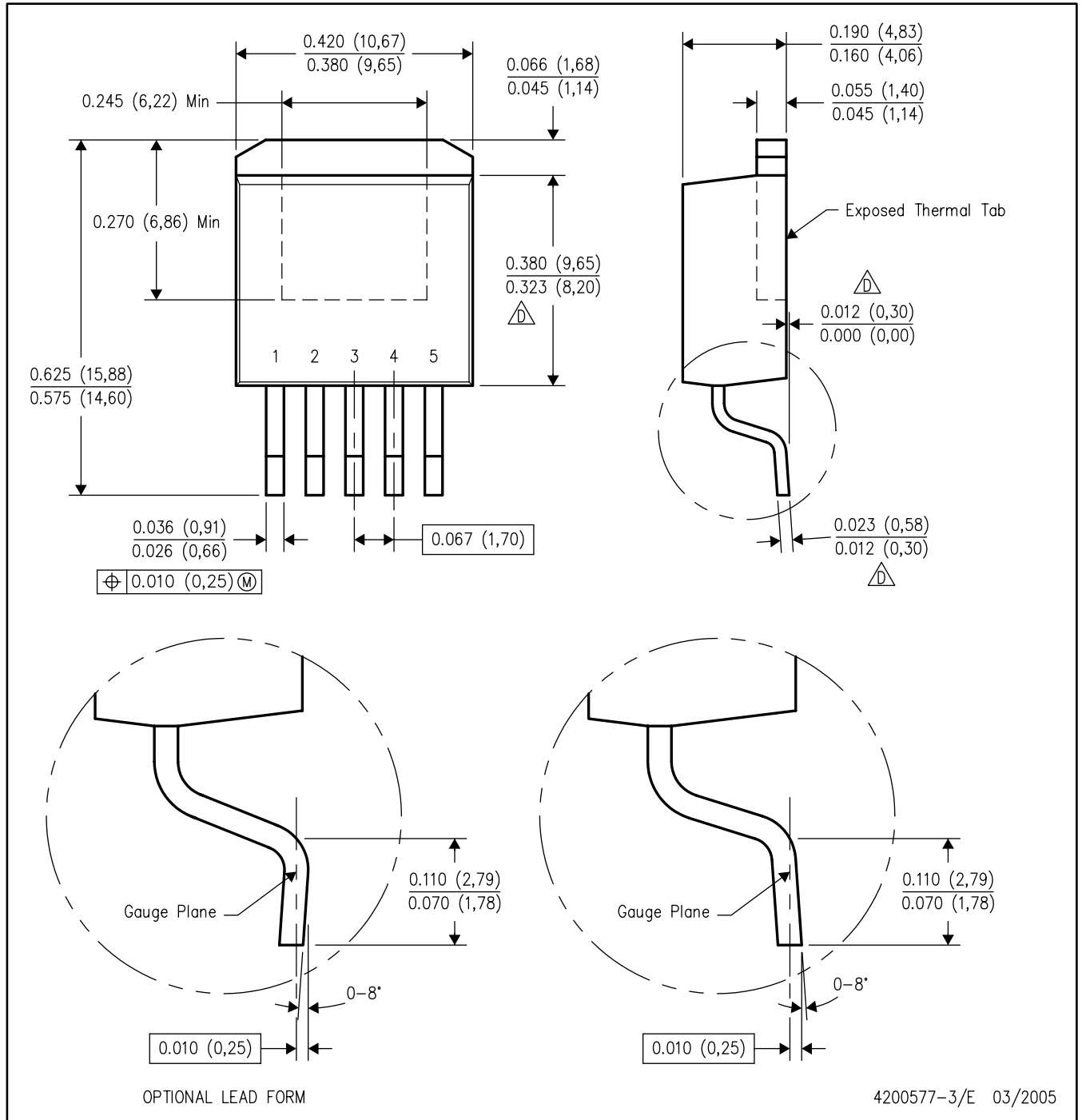


4040047-2/H 11/2006

- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 (0,15) per end.
  - Body width does not include interlead flash. Interlead flash shall not exceed .017 (0,43) per side.
  - E. Reference JEDEC MS-012 variation AA.



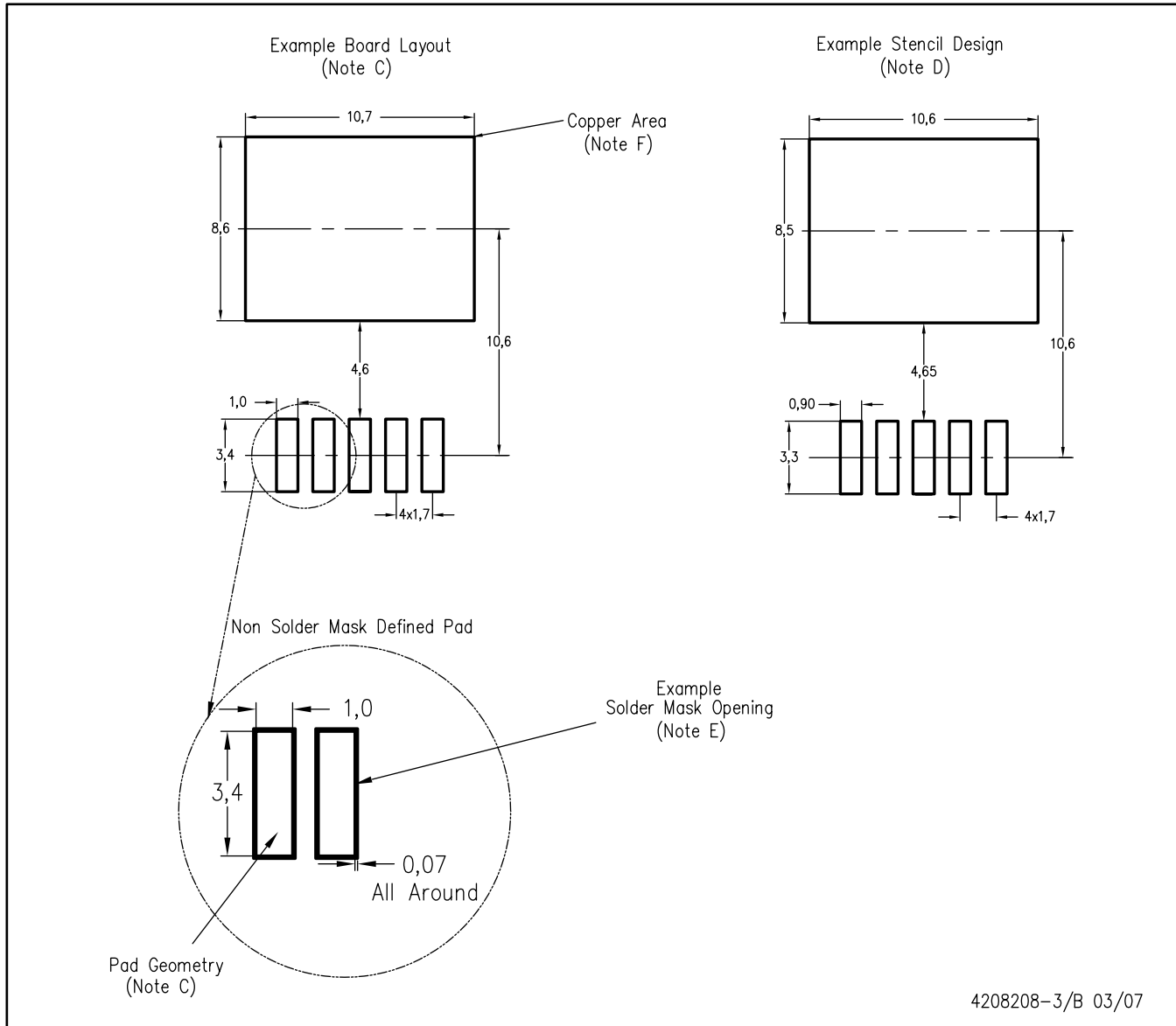
- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - C. Controlling dimension in inches.
  - $\triangle D$  Body length and width dimensions are determined at the outermost extremes of the plastic body exclusive of mold flash, tie bar burrs, gate burrs, and interlead flash, but including any mismatch between the top and the bottom of the plastic body.
  - $\triangle E$  Lead width dimension does not include dambar protrusion.
  - $\triangle F$  Lead width and thickness dimensions apply to solder plated leads.
  - G. Interlead flash allow 0.008 inch max.
  - H. Gate burr/protrusion max. 0.006 inch.
  - I. Datums A and B are to be determined at Datum H.



- NOTES:
- A. All linear dimensions are in inches (millimeters).
  - B. This drawing is subject to change without notice.
  - C. Body dimensions do not include mold flash or protrusion. Mold flash or protrusion not to exceed 0.005 (0,13) per side.
  - $\Delta$  Falls within JEDEC TO-263 variation BA, except minimum lead thickness, maximum seating height, and minimum body length.

# ランド・パターン

KTT (R-PSFM-G5)



- NOTES:
- A. All linear dimensions are in millimeters.
  - B. This drawing is subject to change without notice.
  - C. Publication IPC-SM-782 is recommended for alternate designs.
  - D. Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525.
  - E. Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.
  - F. This package is designed to be soldered to a thermal pad on the board. Refer to the Product Datasheet for specific thermal information, via requirements, and recommended thermal pad size. For thermal pad sizes larger than shown a solder mask defined pad is recommended in order to maintain the solderable pad geometry while increasing copper area.

(SLVS341D)

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0~40、相対湿度: 40~85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上