

# 250mA、低静止時自己消費電流、超低ノイズ、高PSRR、 低ドロップアウト・リニア・レギュレータ

## 特長

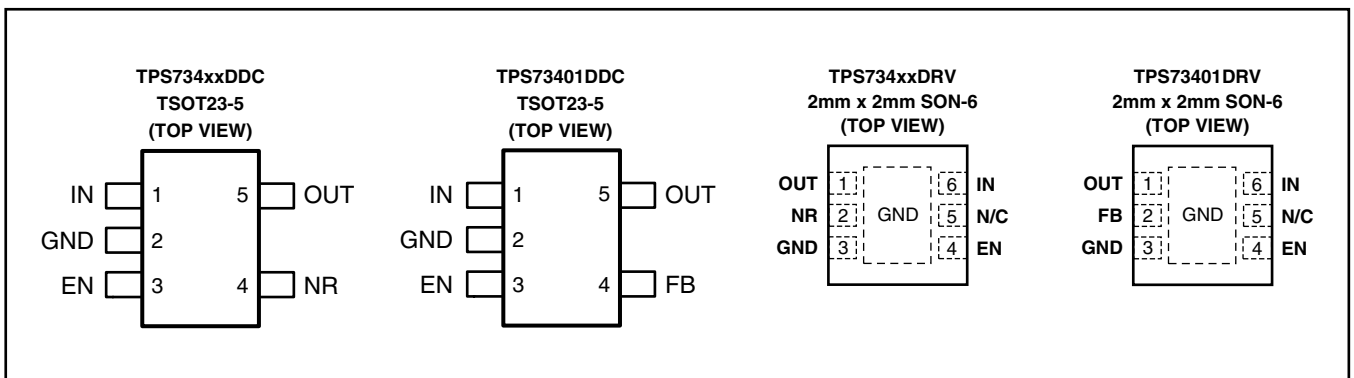
- EN機能付250mAの低ドロップアウト・レギュレータ
- 低 $I_Q$  : 44 $\mu$ A
- 複数の固定出力電圧製品をラインアップ
  - 革新的な出荷時EEPROMプログラミングによる1.0V~4.3Vの固定出力製品
  - 1.25V~6.2Vの可変出力製品
- 高PSRR : 60dB (1kHz時)
- 超低ノイズ : 28 $\mu$ V<sub>RMS</sub>
- 高速スタートアップ : 45 $\mu$ s
- 2.0 $\mu$ F (Typ) の低ESR出力コンデンサ容量で安定に動作
- 優れた負荷/ライン過渡応答特性
- 総合出力電圧精度 : 2% (負荷/ライン/温度による変動を含む)
- 超低ドロップアウト電圧 : 125mV (250mA時)
- ThinSOT-23、2mm × 2mmのSON-6、および3mm × 3mmのSON-8パッケージ

## 概要

TPS734xxファミリーの低ドロップアウト (LDO)、低電力用リニア・レギュレータは、非常に低いグランド電流で優れたAC性能を発揮します。高い電源除去比 (PSRR)、低ノイズ、高速スタートアップ、および優れたライン/負荷過渡応答という高性能にもかかわらず消費するグランド電流はわずか44 $\mu$ A(標準)です。TPS734xxは、セラミック・コンデンサで安定動作が可能であり、また、先進のBiCMOS製造プロセスの採用により、250mA出力で標準125mVのドロップアウト電圧を実現しています。高性能な電圧リファレンスと帰還ループにより、すべての負荷、ライン、製造起因誤差、および温度変化に対して2%の総合精度を達成できます。TPS734xxは、 $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ の全温度範囲で仕様が規定されています。低プロファイルのThinSOT-23パッケージ、2mm × 2mmのSONパッケージ、および3mm × 3mmのSONパッケージで供給され、ワイヤレス・ハンドセット、プリンタ、WLANカードなどに最適です。

## アプリケーション

- WiFi、WiMax
- プリンタ
- 携帯電話、スマートフォン
- 電子手帳、PDA



すべての商標および登録商標はそれぞれの所有者に帰属します。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。



## 静電気放電対策

これらのデバイスは、限定的なESD(静電破壊)保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを導電性のフォームに入れる必要があります。

### 製品情報(1)

製品名	$V_{OUT}^{(2)}$
TPS734xxyyyz	XXは公称出力電圧です(例: 28 = 2.8V、285 = 2.85V、01 = 可変)。 YYYはパッケージ・コードです。 Zは製品数量です。

- (1) 最新のパッケージ情報とご発注情報については、このデータシートの巻末にある「付録: パッケージ・オプション」を参照するか、またはTIのWebサイト(www.ti.comまたはwww.tij.co.jp)をご覧ください。
- (2) 革新的な出荷時EEPROMプログラミングにより、1.0V~3.6Vの出力電圧を50mVステップで選択できます。最小注文数量が適用される場合があります。詳細および在庫状況については、TIまでお問い合わせください。

### 絶対最大定格(1)

動作温度範囲内(特に記述のない限り)

パラメータ	TPS734xx	単位
$V_{IN}$ range	-0.3 ~ +7.0	V
$V_{EN}$ range	-0.3 ~ $V_{IN} + 0.3$	V
$V_{OUT}$ range	-0.3 ~ $V_{IN} + 0.3$	V
$V_{FB}$ range	-0.3 ~ $V_{FB}$ (TYP) + 0.3	V
Peak output current	Internally limited	
Continuous total power dissipation	許容損失表参照	
Junction temperature range, $T_J$	-55 ~ +150	°C
Storage junction temperature range, $T_{STG}$	-55 ~ +150	°C
ESD rating, HBM	2	kV
ESD rating, CDM	500	V

- (1) 絶対最大定格以上のストレスは、致命的なダメージを製品に与えることがあります。絶対最大定格の状態に長時間置くと、本製品の信頼性に影響を与えることがあります。これはストレスの定格のみについて示してあり、このデータシートに示された値を越える状態での本製品の機能動作は含まれていません。

### 許容損失

BOARD	PACKAGE	$R_{\theta JC}$	$R_{\theta JA}$	DERATING FACTOR ABOVE $T_A = +25^\circ\text{C}$	$T_A < +25^\circ\text{C}$	$T_A = +70^\circ\text{C}$	$T_A = +85^\circ\text{C}$
Low-K <sup>(1)</sup>	DDC	90°C/W	280°C/W	3.6mW/°C	360mW	200mW	145mW
High-K <sup>(2)</sup>	DDC	90°C/W	200°C/W	5.0mW/°C	500mW	275mW	200mW
Low-K <sup>(1)</sup>	DRV	20°C/W	140°C/W	7.1mW/°C	715mW	395mW	285mW
High-K <sup>(2)</sup>	DRV	20°C/W	65°C/W	15.4mW/°C	1.54W	845mW	615mW

- (1) このデータを得るために使用したJEDEC low-K(1s)基板は、上面に2オンス(56.699g)の銅箔を積層した3インチ×3インチ(7.62cm×7.62cm)の2層基板です。
- (2) このデータを得るために使用したJEDEC High-K(2s2p)基板は、3インチ×3インチ(7.62cm×7.62cm)の多層基板で、内部に1オンス(28.35g)の電源およびグランド・プレーンを持ち、基板の上面および底面に2オンス(56.699g)の銅箔を積層しています。

## 電気的特性

動作温度範囲内 ( $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ )、 $V_{IN} = V_{OUT(TYP)} + 0.3\text{V}$  または  $2.7\text{V}$  (いずれか大きい方)、 $I_{OUT} = 1\text{mA}$ 、 $V_{EN} = V_{IN}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR} = 0.01\mu\text{F}$  です (特に記述のない限り)。TPS73401の場合、 $V_{OUT} = 3.0\text{V}$  です。標準値は  $T_J = +25^{\circ}\text{C}$  での値です。

パラメータ		測定条件		MIN	TYP	MAX	単位
$V_{IN}$	Input voltage range <sup>(1)</sup>			2.7		6.5	V
$V_{FB}$	Internal reference (TPS73401)			1.184	1.208	1.232	V
$V_{OUT}$	Output voltage range (TPS73401)			$V_{FB}$		6.3	V
$V_{OUT}$	Output accuracy	Nominal	$T_J = +25^{\circ}\text{C}$	-1.0		+1.0	%
$V_{OUT}$	Output accuracy <sup>(1)</sup>	Over $V_{IN}$ , $I_{OUT}$ , Temp	$V_{OUT} + 0.3\text{V} \leq V_{IN} \leq 6.5\text{V}$ $1\text{mA} \leq I_{OUT} \leq 250\text{mA}$	-2.0	$\pm 1.0$	+2.0	%
$\Delta V_{OUT}\% / \Delta V_{IN}$	Line regulation <sup>(1)</sup>		$V_{OUT(NOM)} + 0.3\text{V} \leq V_{IN} \leq 6.5\text{V}$		0.02		%/V
$\Delta V_{OUT}\% / \Delta I_{OUT}$	Load regulation		$500\mu\text{A} \leq I_{OUT} \leq 250\text{mA}$		0.005		%/mA
$V_{DO}$	Dropout voltage <sup>(2)</sup> ( $V_{IN} = V_{OUT(NOM)} - 0.1\text{V}$ )		$I_{OUT} = 250\text{mA}$		125	219	mV
$I_{CL}$	Output current limit		$V_{OUT} = 0.9 \times V_{OUT(NOM)}$	300	580	900	mA
$I_{GND}$	Ground pin current		$500\mu\text{A} \leq I_{OUT} \leq 250\text{mA}$		45	65	$\mu\text{A}$
$I_{SHDN}$	Shutdown current ( $I_{GND}$ )		$V_{EN} \leq 0.4\text{V}$		0.15	1.0	$\mu\text{A}$
$I_{FB}$	Feedback pin current (TPS73401)			-0.5		0.5	$\mu\text{A}$
PSRR	Power-supply rejection ratio $V_{IN} = 3.85\text{V}$ , $V_{OUT} = 2.85\text{V}$ , $C_{NR} = 0.01\mu\text{F}$ , $I_{OUT} = 100\text{mA}$		$f = 100\text{Hz}$		60		dB
			$f = 1\text{kHz}$		56		dB
			$f = 10\text{kHz}$		41		dB
			$f = 100\text{kHz}$		28		dB
$V_N$	Output noise voltage BW = 10Hz to 100kHz, $V_{OUT} = 2.8\text{V}$		$C_{NR} = 0.01\mu\text{F}$		$11 \times V_{OUT}$		$\mu\text{V}_{RMS}$
			$C_{NR} = \text{none}$		$95 \times V_{OUT}$		$\mu\text{V}_{RMS}$
$T_{STR}$	Startup time, $V_{OUT} = 0 \sim 90\%$ , $V_{OUT} = 2.85\text{V}$ , $R_L = 14\Omega$ , $C_{OUT} = 2.2\mu\text{F}$		$C_{NR} = \text{none}$		45		$\mu\text{s}$
			$C_{NR} = 0.001\mu\text{F}$		45		$\mu\text{s}$
			$C_{NR} = 0.01\mu\text{F}$		50		$\mu\text{s}$
			$C_{NR} = 0.047\mu\text{F}$		50		$\mu\text{s}$
$V_{EN(HI)}$	Enable high (enabled)			1.2		$V_{IN}$	V
$V_{EN(LO)}$	Enable low (shutdown)			0		0.4	V
$I_{EN(HI)}$	Enable pin current, enabled		$V_{EN} = V_{IN} = 6.5\text{V}$		0.03	1.0	$\mu\text{A}$
$T_{SD}$	Thermal shutdown temperature		Shutdown, temperature increasing		165		$^{\circ}\text{C}$
			Reset, temperature decreasing		145		$^{\circ}\text{C}$
$T_J$	Operating junction temperature			-40		+125	$^{\circ}\text{C}$
UVLO	Undervoltage lock-out		$V_{IN}$ rising	1.90	2.20	2.65	V
	Hysteresis		$V_{IN}$ falling		70		mV

(1)  $V_{IN}$ の最小値は、 $(V_{OUT} + V_{DO})$ と $2.7\text{V}$ のうち大きいほうになります。

(2)  $V_{OUT(NOM)} < 2.8\text{V}$ のデバイスに対しては、 $V_{IN}$ の最小値が $2.7\text{V}$ であるため、 $V_{DO}$ は測定していません。

# 製品情報

## 機能ブロック図

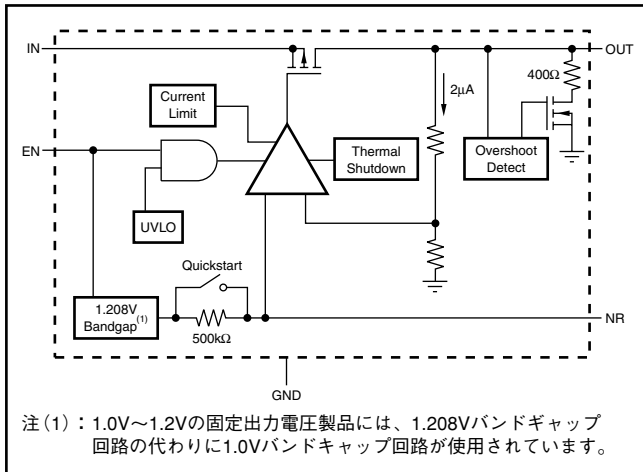


図1. 固定出力電圧製品

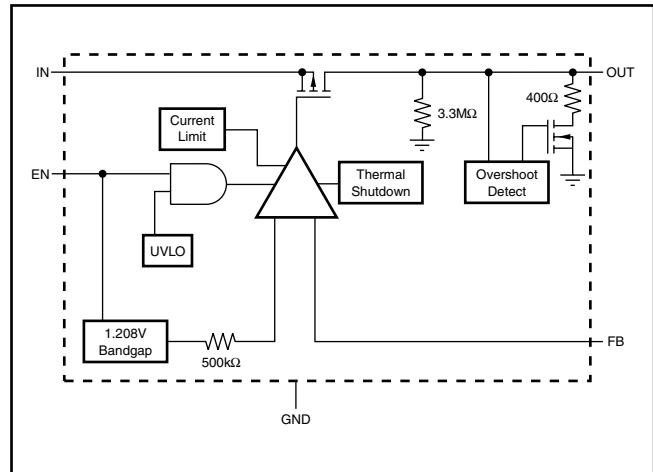
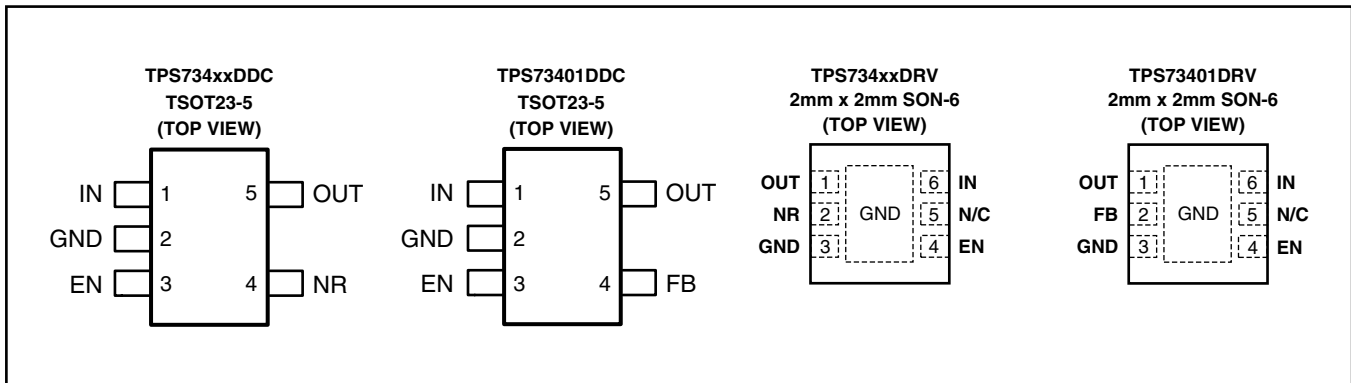


図2. 可変出力電圧製品

## ピン配置



TPS734xx				説明
名称	DDC	DRV	DRB	
IN	1	6	8	電源入力。
GND	2	3, Pad	4	グラウンド。パッドはGNDに接続する必要があります。
EN	3	4	5	イネーブル・ピン (EN) を “High” にすると、レギュレータがオンになります。このピンを “Low” にすると、レギュレータはシャットダウン・モードになります。未使用時は、ENをINに接続できます。
NR	4	2	3	固定出力電圧製品のみ。このピンに外部コンデンサを接続すると、内部のバンドギャップで発生したノイズをバイパスできます。これにより、出力ノイズを非常に低いレベルまで低減できます。
FB	4	2	3	可変出力電圧製品のみ。これは制御ループ誤差増幅器への入力であり、デバイスの出力電圧を設定するために使用されます。
OUT	5	1	1	レギュレータの出力。安定性を確保するため、このピンとグラウンドとの間に小さなコンデンサ (合計標準容量2.0μF以上のセラミック) が必要です。
N/C	-	5	2, 6, 7	内部接続なし。このピンは、オープンにするか、またはGNDに接続する必要があります。

## 代表的特性

動作温度範囲内 ( $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ )、 $V_{IN} = V_{OUT(TYP)} + 0.3\text{V}$  または  $2.7\text{V}$  (いずれか大きい方)、 $I_{OUT} = 1\text{mA}$ 、 $V_{EN} = V_{IN}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR} = 0.01\mu\text{F}$  です (特に記述のない限り)。TPS73401 の場合、 $V_{OUT} = 3.0\text{V}$  です。標準値は  $T_J = +25^\circ\text{C}$  の値です。

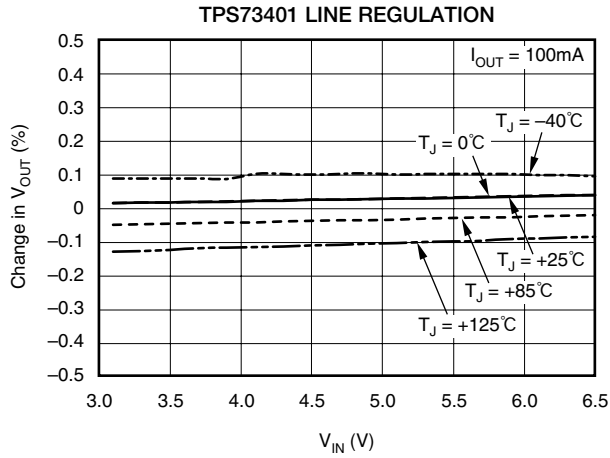


図3

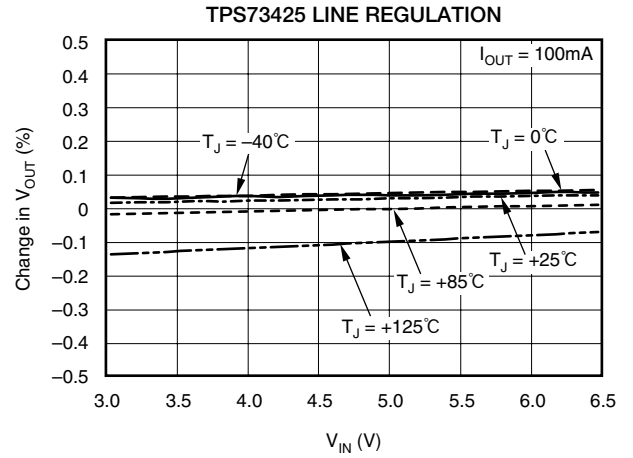


図4

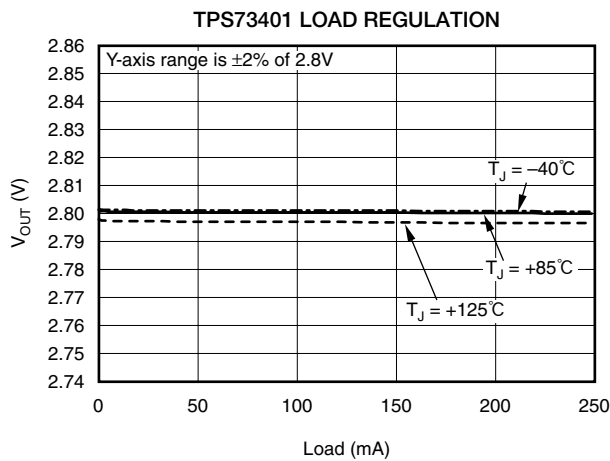


図5

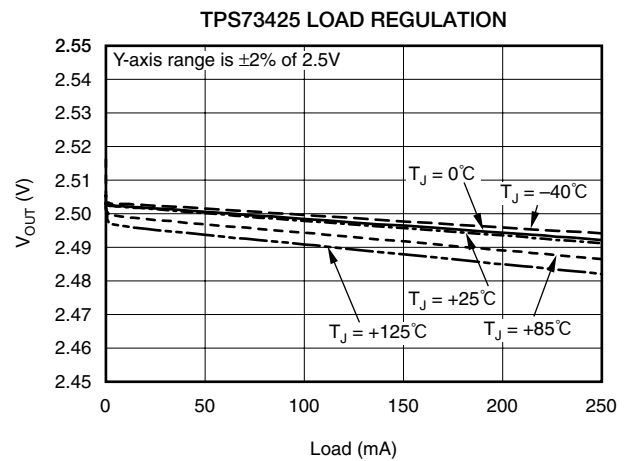


図6

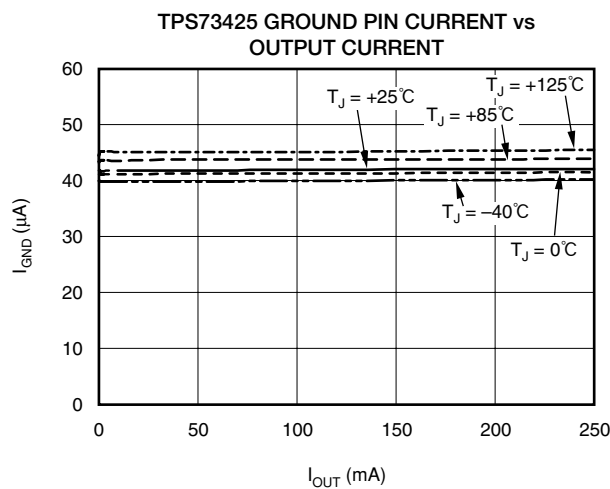


図7

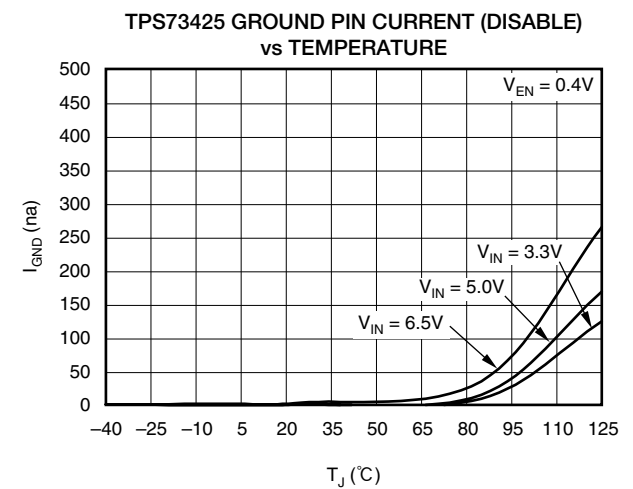
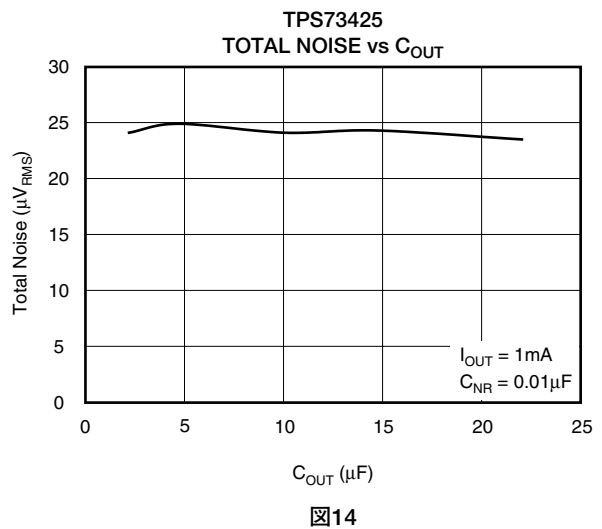
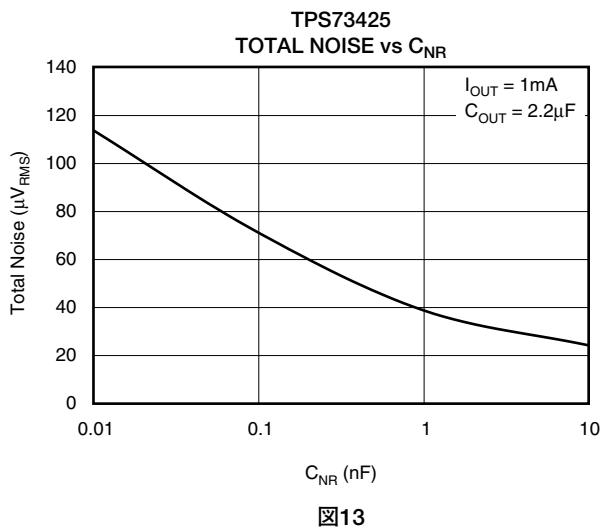
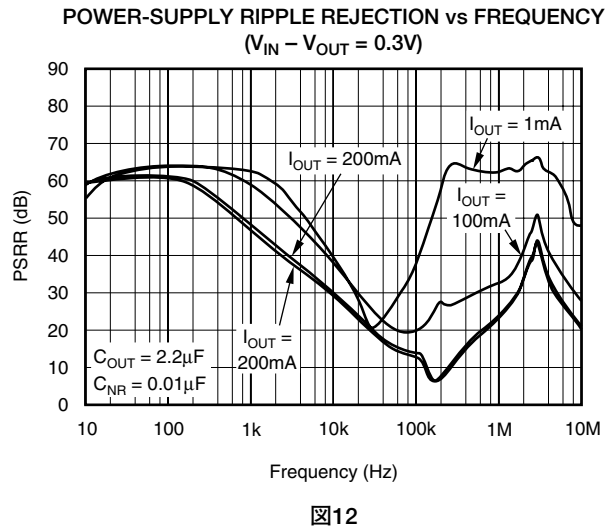
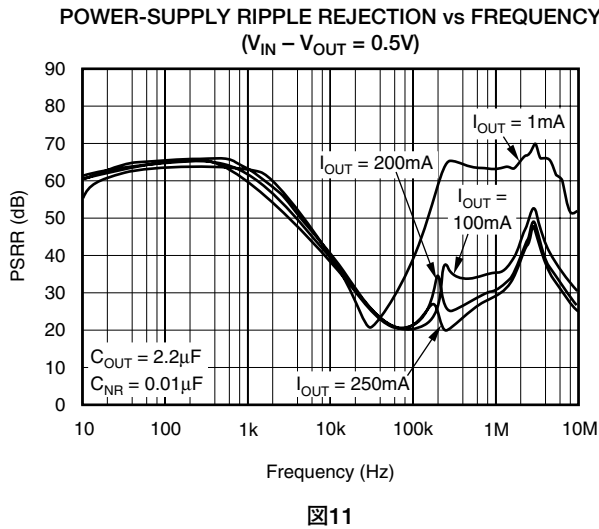
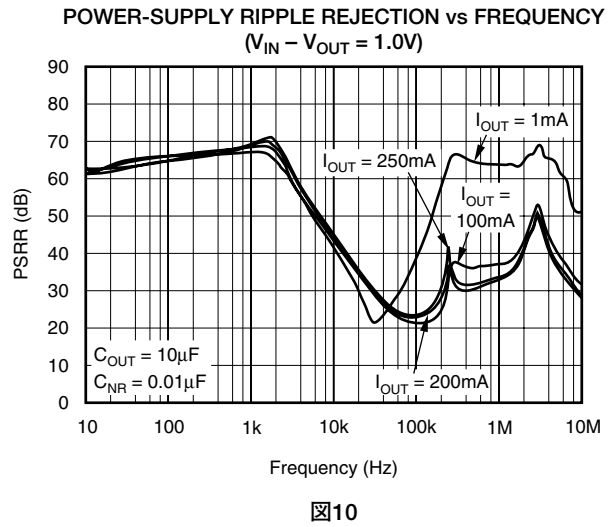
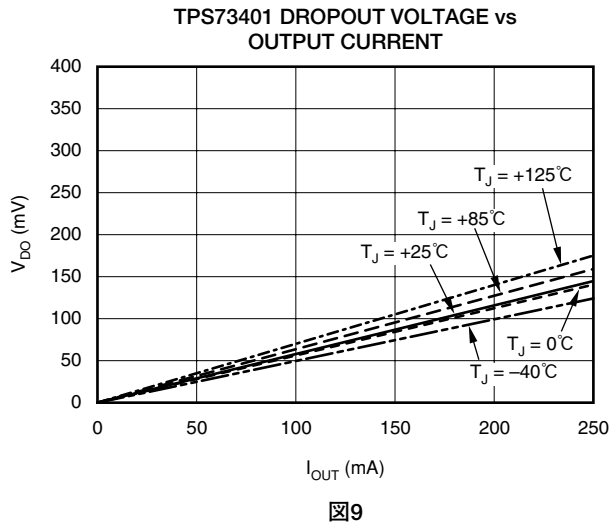


図8

## 代表的特性

動作温度範囲内 ( $T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ )、 $V_{IN} = V_{OUT(TYP)} + 0.3\text{V}$  または  $2.7\text{V}$  (いずれか大きい方)、 $I_{OUT} = 1\text{mA}$ 、 $V_{EN} = V_{IN}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR} = 0.01\mu\text{F}$  です (特に記述のない限り)。TPS73401の場合、 $V_{OUT} = 3.0\text{V}$  です。標準値は  $T_J = +25^{\circ}\text{C}$  での値です。



## 代表的特性

動作温度範囲内 ( $T_J = -40^\circ\text{C} \sim +125^\circ\text{C}$ )、 $V_{IN} = V_{OUT(TYP)} + 0.3\text{V}$  または  $2.7\text{V}$  (いずれか大きい方)、 $I_{OUT} = 1\text{mA}$ 、 $V_{EN} = V_{IN}$ 、 $C_{OUT} = 2.2\mu\text{F}$ 、 $C_{NR} = 0.01\mu\text{F}$  です (特に記述のない限り)。TPS73401 の場合、 $V_{OUT} = 3.0\text{V}$  です。標準値は  $T_J = +25^\circ\text{C}$  の値です。

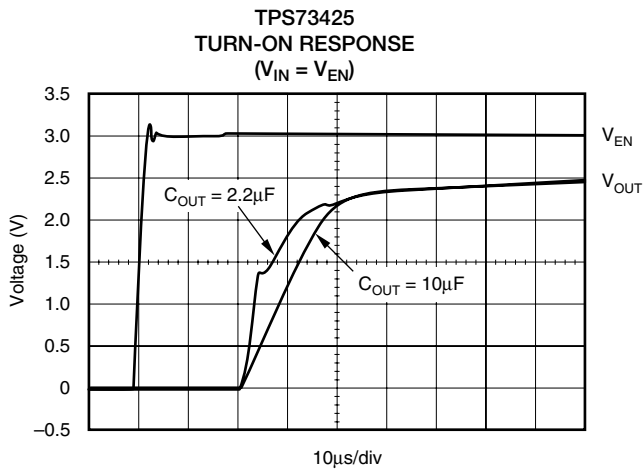


図15

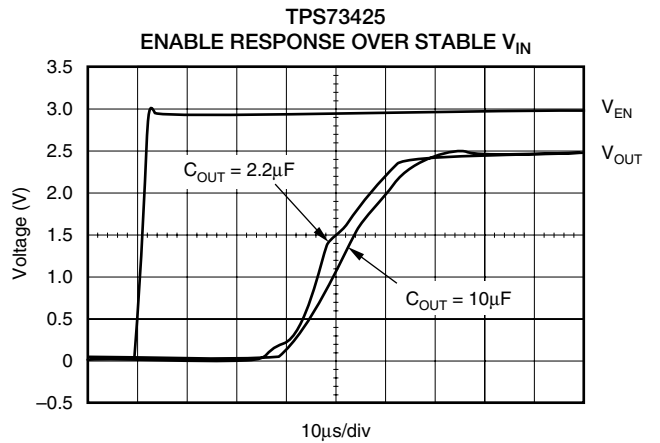


図16

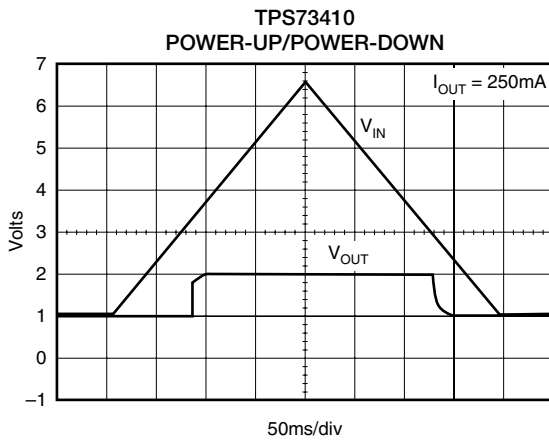


図17

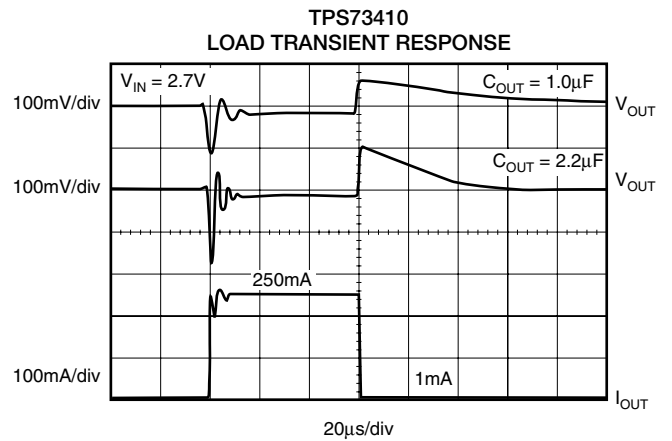


図18

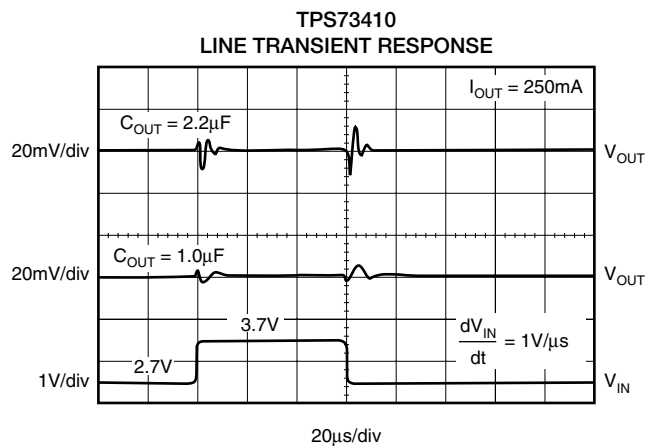


図19

# アプリケーション情報

TPS734xxファミリーのLDOレギュレータは、多くのRFアプリケーションや高精度アナログ・アプリケーションで必要とされる高い性能を、超低消費電流で提供します。高ゲイン、高帯域幅の負帰還ループによって高いPSRRを達成し、非常に低いヘッドルーム ( $V_{IN} - V_{OUT}$ ) でも良好な電源除去を実現します。固定出力電圧製品では、ノイズ低減ピンにより、バンドギャップ・リファレンスで発生したノイズをバイパスしPSRRも向上させます、スタートアップ時には高速起動回路がこのコンデンサを高速充電します。この高性能と低グランド電流の組み合わせにより、TPS734xxは、ポータブル・アプリケーションに対しても優れた選択肢となります。すべての製品が過熱保護および過電流保護を備え、 $-40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ の全温度範囲で仕様が規定されています。

図20に、固定出力電圧製品の基本的な回路構成を示します。図21には、可変出力電圧製品 (TPS73401) の接続を示します。 $R_1$ および $R_2$ は、どの出力電圧についても図21の式を用いて計算できます。

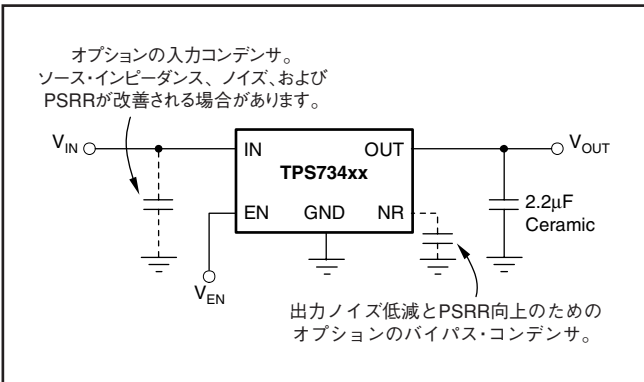


図20. 固定出力電圧製品の標準アプリケーション回路

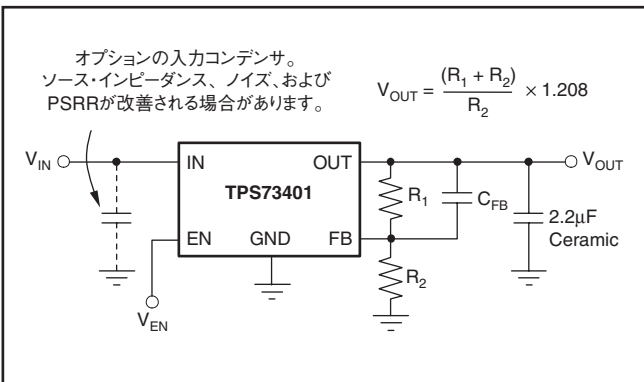


図21. 可変出力電圧製品の標準アプリケーション回路

## 入力および出力コンデンサ要件

入力コンデンサは安定性のためには必要ではありませんが、アナログ設計として、レギュレータの近くの入力電源間に0.1µF~1µFの低ESR(等価直列抵抗)コンデンサを接続する事を推奨します。このコンデンサのグランドは、出力コンデンサのグランドのできるだけ近くに接続します。この場合は、0.1µFの容量値で十分です。この2つのグランド・ポイントを近くに配置するのが難しい場合は、1µFのコンデンサを推奨します。このコンデンサは、電源供給元の持つリアクタンス成分の影響を打ち消し、過渡応答、ノイズ除去、およびリップル除去を改善します。立ち上がりの速い大きな負荷過渡電流が予想される場合や、デバイスの位置が電源から数インチ離れている場合には、さらに大容量のコンデンサが必要です。電源供給元のインピーダンスが十分に低くないときは、安定性確保のために0.1µFの入力コンデンサが必須となる場合があります。

TPS734xxは、2.2µF以上の標準セラミック出力コンデンサを使用して安定に動作するように設計されています。温度変化に対して容量値およびESRの変動が最小に抑えられる、X5RおよびX7Rタイプのコンデンサが最適です。出力コンデンサの最大ESRは1.0Ωより小さい必要があるため、出力コンデンサのタイプとしては、セラミックまたは導電性高分子電解コンデンサを使用します。

## 帰還コンデンサ要件 (TPS73401のみ)

図21に示される帰還コンデンサ $C_{FB}$ は、安定性のために必要です。 $R_1$ と $R_2$ の並列接続時の抵抗値が250kΩに等しい場合、3pF~1nFの任意の値を使用できます。固定出力電圧製品には、スタートアップ時に高速充電される30pFの帰還コンデンサが内蔵されています。可変出力電圧製品には、この高速充電回路がないため、高速スタートアップのためには5pF未満の値を使用する必要があります。出力電圧のソフト・スタート機能が必要な場合は、47pFを超える値を使用できます。また、大きな値のコンデンサを使用すると、ノイズがわずかに改善されます。TPS73401は、 $C_{FB}$ なしのユニティ・ゲイン構成 (OUTをFBに接続) でも安定に動作します。

## 出力ノイズ

ほとんどのLDOでは、バンドギャップ電圧源が主要なノイズ源となります。TPS734xxでノイズ低減コンデンサ ( $C_{NR}$ ) を使用すると、バンドギャップによるノイズは小さくなります。その代わりに、出力の抵抗分圧回路および誤差増幅器の入力に起因するノイズが優勢になります。特定のアプリケーションでノイズを最小限に抑えるには、0.01µFのノイズ低減コンデンサを使用します。可変出力電圧製品では、出力の抵抗分圧回路の抵抗値を小さくすることでノイズを低減できます。分圧回路の電流が2µAとなる設定での並列接続回路では固定出力電圧製品と同じノイズ特性となります。ノイズをさらに最適化する場合には、出力コンデンサの等価直列抵抗を約0.2Ωに設定します。この構成では、制御ループの位相マージンが最大となり、合計出力ノイズが最大10%低減されます。



ノイズは帰還ポイント (FBピン) を基準に計算でき、 $C_{NR} = 0.01\mu\text{F}$  の場合、合計ノイズは式 (1) で近似されます。

$$V_N = \frac{11\mu\text{V}_{\text{RMS}}}{V} \times V_{\text{OUT}} \quad (1)$$

TPS73401の可変出力電圧製品にはノイズ低減ピンがないため、超低ノイズ動作はできません。ノイズは前述の推奨事項に従って低減することができます。

## PSRRおよびノイズ特性向上のための推奨基板レイアウト

PSRR、出力ノイズ、過渡応答などのAC特性を向上させるために、基板設計では $V_{\text{IN}}$ と $V_{\text{OUT}}$ に別々のグランド・プレーンを設け、各グランド・プレーンをデバイスのGNDピンのみで接続することをお勧めします。さらに、バイパス・コンデンサのグランド接続はデバイスのGNDピンに直接接続する必要があります。

## 内部電流制限

TPS734xxの内部電流制限により、異常発生時にレギュレータを保護することができます。過電流制限中、出力からは、出力電圧にほとんど依存しない一定値の制限電流が供給されます。高い信頼性を維持するためには、デバイスを長時間にわたって過電流制限状態で動作させないでください。

TPS734xxのPMOSパス・トランジスタには、ボディ・ダイオードが内蔵され、出力電圧が入力電圧を上回ったときに電流が逆流します。この電流は制限されないため、長時間の逆方向電圧動作が予期される場合には、外部での制限を考慮する必要があります。

## シャットダウン

イネーブル・ピン (EN) は、アクティブ・ハイであり、標準および低電圧のTTL-CMOSレベルと互換性があります。シャットダウン機能が必要ない場合、ENをINに接続することができます。

## ドロップアウト電圧

TPS734xxでは、PMOSパス・トランジスタを使用してドロップアウトを実現しています。 $(V_{\text{IN}} - V_{\text{OUT}})$  がドロップアウト電圧 ( $V_{\text{DO}}$ ) より小さい場合、PMOSパス素子はリニア動作領域にあり、入出力間抵抗はPMOSパス素子の $R_{\text{DS, ON}}$ となります。ドロップアウト領域ではPMOS素子が単なる抵抗として機能するため、 $V_{\text{DO}}$ は出力電流にほぼ比例します。

他のリニア・レギュレータと同様に、 $(V_{\text{IN}} - V_{\text{OUT}})$  がドロップアウトに近づくと、PSRRおよび過渡応答が劣化します。この特性は、「代表的特性」に示されています。

## スタートアップおよびノイズ低減コンデンサ

TPS734xxの固定出力電圧製品では、高速起動回路を使用して、ノイズ低減コンデンサ ( $C_{\text{NR}}$ ) (使用している場合) を高速充電します (「機能ブロック図」を参照)。このアーキテクチャにより、非常に低い出力ノイズと高速のスタートアップ時間を両立できます。NRピンはハイ・インピーダンスであるため、低リークの $C_{\text{NR}}$ コンデンサを使用する必要があります。多くのセラミック・コンデンサはこの要求に適合しています。

最速のスタートアップを行うには、 $V_{\text{IN}}$ を最初に印加してから、イネーブル・ピン (EN) を“High”にする必要があります。ENをINに接続すると、スタートアップがやや遅くなります。「代表的特性」を参照してください。高速起動スイッチは、約135 $\mu\text{s}$ にわたって閉じられます。この高速起動時間中に $C_{\text{NR}}$ が完全に充電されるようするには、0.01 $\mu\text{F}$ 以下のコンデンサを使用する必要があります。

## 過渡応答

他のレギュレータと同様に、出力コンデンサのサイズを大きくすると、オーバーシュート/アンダーシュートが小さくなりますが、過渡応答の時間が増加します。可変出力電圧製品では、OUTとFBの間に $C_{\text{FB}}$ を追加することで、安定性と過渡応答を向上できます。TPS734xxの過渡応答は、デバイスのイネーブル時に出力が約5%以上オーバーシュートしたときに動作する、アクティブ・プルダウンによって改善できます。イネーブルになると、プルダウン素子はグランドに対して400 $\Omega$ の抵抗として機能します。

## 低電圧ロックアウト (UVLO)

TPS734xxでは、低電圧ロックアウト回路により内部回路が適切に動作する電圧以下の場合出力をオフに保持します。UVLO回路にはデグリッチ機能があり、入力でのアンダーシュートが50 $\mu\text{s}$ 未満である場合には無視します。

## 最小負荷

TPS734xxは、出力が無負荷でも安定し、適切に動作します。規定された精度を満足するには、最小1mAの負荷が必要です。負過電流が1mA未満の時、接合部温度が+125 $^{\circ}\text{C}$ 付近になると、出力プルダウンがオンになる場合が発生する程の出力電圧のドリフトが発生する場合があります。出力プルダウンにより、電圧のドリフトは標準5%に制限されますが、グランド電流が約50 $\mu\text{A}$ まで増加する可能性があります。標準的なアプリケーションの場合、軽負荷では消費電力が小さいため、接合部が高温に達することはありません。したがって、ほとんどのアプリケーションでは、無負荷状態では規定のグランド電流値が有効となります。

## 熱に関する情報

### 過熱保護

過熱保護機能により、接合部温度が約+165°Cに上昇すると出力がディスエーブルになり、デバイスの温度が下がるまで待ちます。接合部温度が約145°Cまで低下すると、出力回路は再びイネーブルになります。消費電力、熱抵抗、および周囲温度に応じて、過熱保護回路はオン/オフを繰り返します。これによりレギュレータの消費電力が制限され、過熱による損傷から保護されます。

過熱保護回路が作動する傾向がある場合、消費電力が高すぎるか、ヒートシンクが不十分である可能性があります。高い信頼性で動作させるために、接合部温度は最大+125°Cに制限してください。最終製品（ヒートシンクを含む）における安全性の余裕を評価するには、ワーストケースの負荷および信号条件を使用し、過熱保護が作動するまで周囲温度を上昇させます。良好な信頼性を確保するためには、該当アプリケーションの最大想定周囲温度よりも35°C以上高い周囲温度まで上昇した場合に過熱保護が作動するのが望ましい状態です。この状態であれば、最大想定周囲温度におけるワーストケース負荷でのワーストケース接合部温度は+125°C以下となります。

TPS734xxの内部保護回路は、過負荷状態に対して保護するように設計されています。これは、適切なヒートシンクの代わりとなるよう意図されたものではありません。TPS734xxを過熱保護が作動するまで使用し続けると、デバイスの信頼性が低下します。

### 許容損失

ダイ（ICのシリコンチップ）から熱を拡散させる能力はパッケージ・タイプによって異なるため、PCBレイアウトにおける考慮事項も異なってきます。デバイスの周辺の、他の部品が搭載されていないPCB領域がデバイスからの熱を周囲の大気に逃がします。「定格消費電力」の表には、JEDECのLow-KおよびHigh-K基板での性能データを示しています。より厚い銅を使用することで、デバイスの放熱能力が高まります。また、熱拡散層との間にめっきされたスルーホールを付加することによっても、ヒートシンクとしての能力が向上します。

消費電力は、入力電圧および負荷条件に依存します。消費電力は、式(2)に示されるように、出力パス素子での電圧降下と出力電流との積に等しくなります。

$$P_D = (V_{IN} - V_{OUT}) \cdot I_{OUT} \quad (2)$$

### パッケージの実装

TPS734xxの半田パッドのフットプリントに関する推奨事項については、Texas Instruments のWebサイト ([www.ti.com](http://www.ti.com)) を参照してください。

# パッケージ・オプション

## パッケージ情報

Orderable Device	Status <sup>(1)</sup>	Package Type	Package Drawing	Pins	Package Qty	Eco Plan <sup>(2)</sup>	Lead/Ball Finish	MSL Peak Temp <sup>(3)</sup>
TPS73401DDCR	PREVIEW	SOT	DDC	5	3000	TBD	Call TI	Call TI
TPS73401DDCT	PREVIEW	SOT	DDC	5	250	TBD	Call TI	Call TI
TPS73401DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73401DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73418DRBR	PREVIEW	SON	DRB	8		TBD	Call TI	Call TI
TPS73418DRBT	PREVIEW	SON	DRB	8		TBD	Call TI	Call TI
TPS73418DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73418DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73430DRBR	PREVIEW	SON	DRB	8		TBD	Call TI	Call TI
TPS73430DRBT	PREVIEW	SON	DRB	8		TBD	Call TI	Call TI
TPS73430DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73430DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73433DDCR	PREVIEW	SOT	DDC	5	3000	TBD	Call TI	Call TI
TPS73433DDCT	PREVIEW	SOT	DDC	5	250	TBD	Call TI	Call TI
TPS73433DRBR	PREVIEW	SON	DRB	8		TBD	Call TI	Call TI
TPS73433DRBT	PREVIEW	SON	DRB	8		TBD	Call TI	Call TI
TPS73433DRVR	ACTIVE	SON	DRV	6	3000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM
TPS73433DRVT	ACTIVE	SON	DRV	6	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM

(1) マーケティング・ステータスは次のように定義されています。

**ACTIVE**：製品デバイスが新規設計用に推奨されています。

**LIFEBUY**：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

**NRND**：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

**PREVIEW**：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

**OBsolete**：TIによりデバイスの生産が中止されました。

(2) エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS)、Pb-Free (RoHS Expert) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent> でご確認ください。

**TBD**：Pb-Free/Green変換プランが策定されていません。

**Pb-Free (RoHS)**：TIにおける“Lead-Free”または“Pb-Free”(鉛フリー)は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

**Pb-Free (RoHS Exempt)**：この部品は、1) ダイとパッケージの間に鉛ベースの半田バンプ使用、または 2) ダイとリードフレーム間に鉛ベースの接着剤を使用、が除外されています。それ以外は上記の様にPb-Free (RoHS) と考えられます。

**Green (RoHS & no Sb/Br)**：TIにおける“Green”は、“Pb-Free”(RoHS互換)に加えて、臭素(Br)およびアンチモン(Sb)をベースとした難燃材を含まない(均質な材質中のBrまたはSb重量が0.1%を超えない)ことを意味しています。

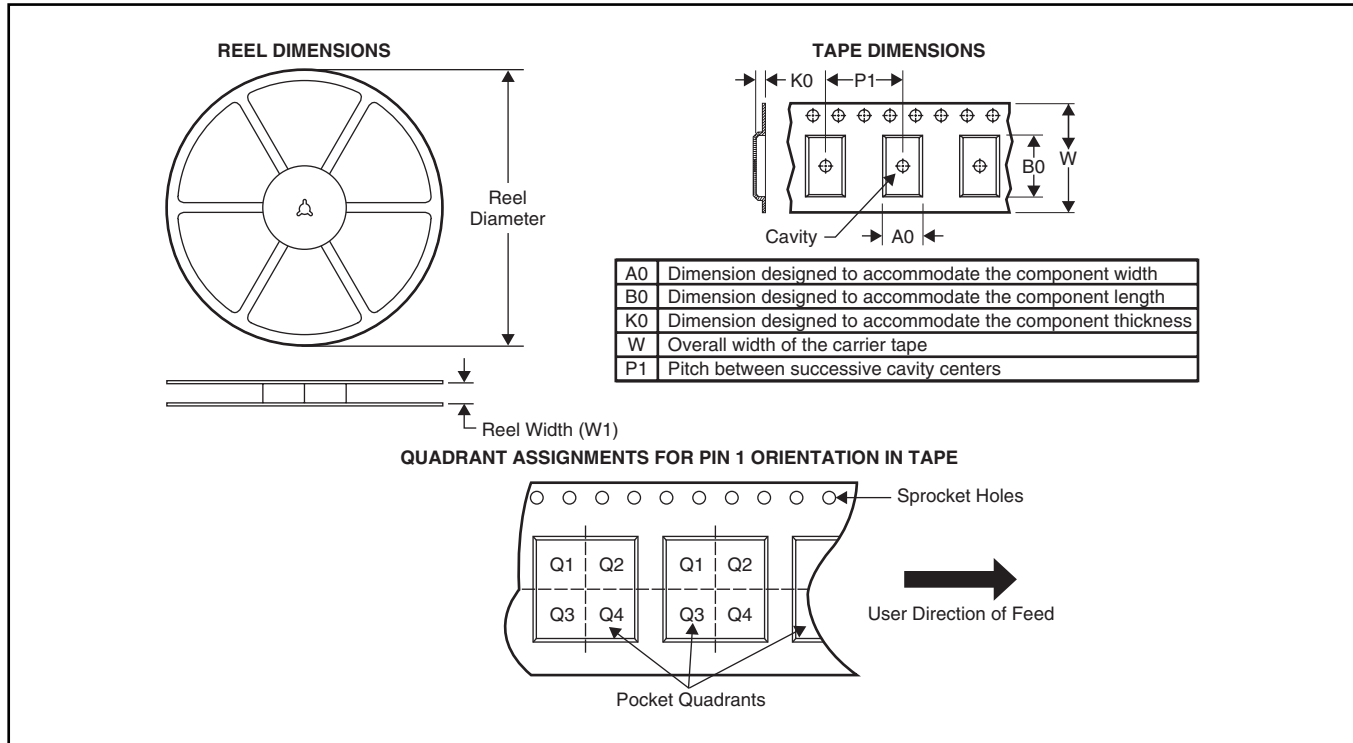
(3) MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

**重要な情報および免責事項**：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行いません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

TIは、いかなる場合においても、かかる情報により発生した損害について、TIがお客様に1年間に販売した本書記載の問題となった TIパーツの購入価格の合計金額を超える責任を負いかねます。

# パッケージ・マテリアル情報

## テープおよびリール・ボックス情報

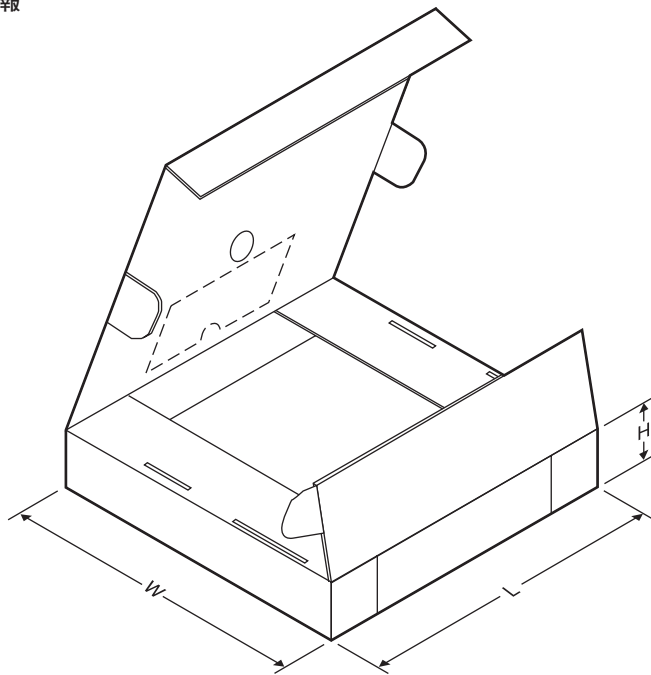


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS73401DRVR	SON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS73401DRVT	SON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS73418DRVR	SON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS73418DRVT	SON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS73430DRVR	SON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS73430DRVT	SON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS73433DRVR	SON	DRV	6	3000	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2
TPS73433DRVT	SON	DRV	6	250	179.0	8.4	2.2	2.2	1.2	4.0	8.0	Q2

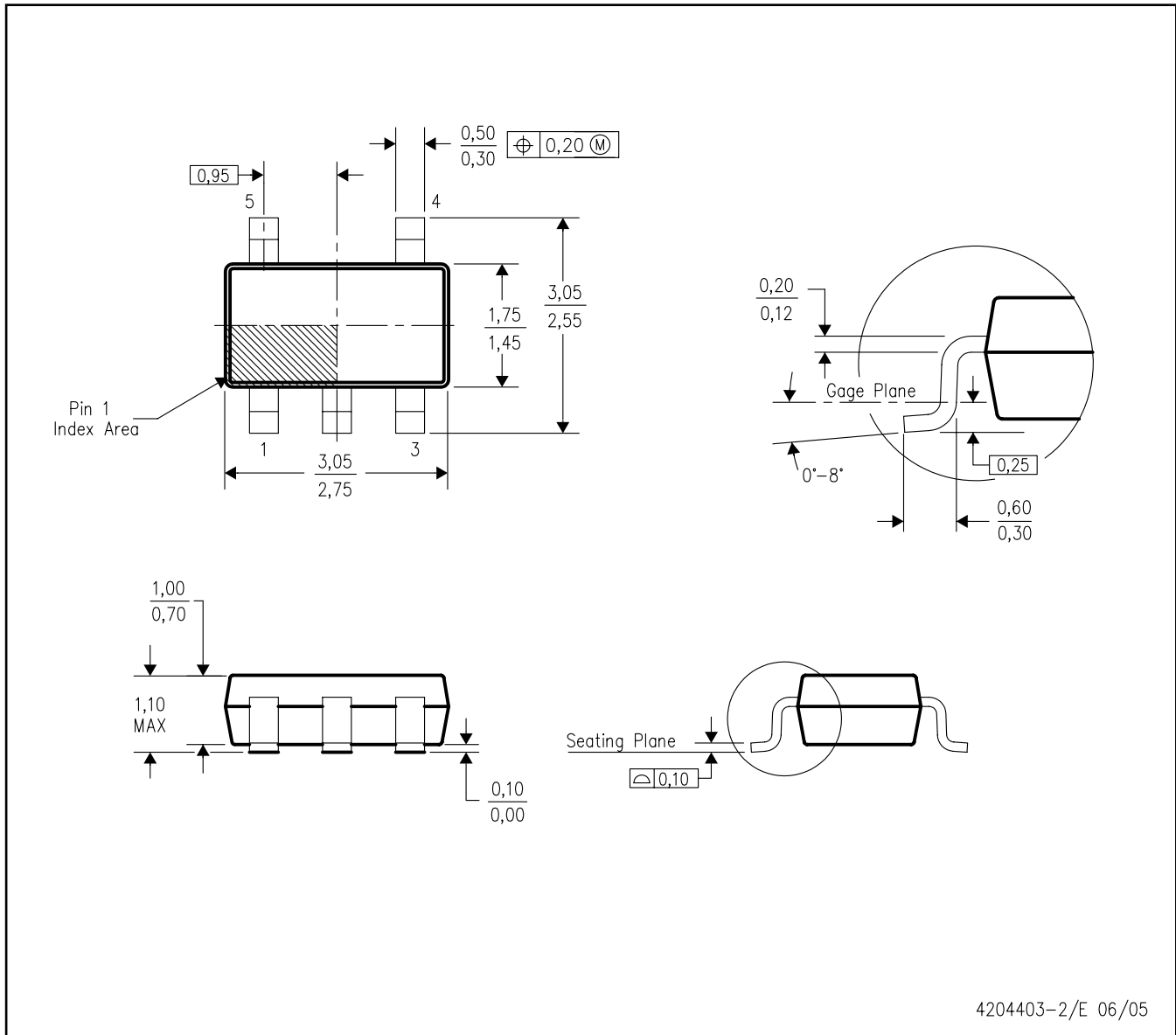
## パッケージ・マテリアル情報

テープおよびリール・ボックス情報



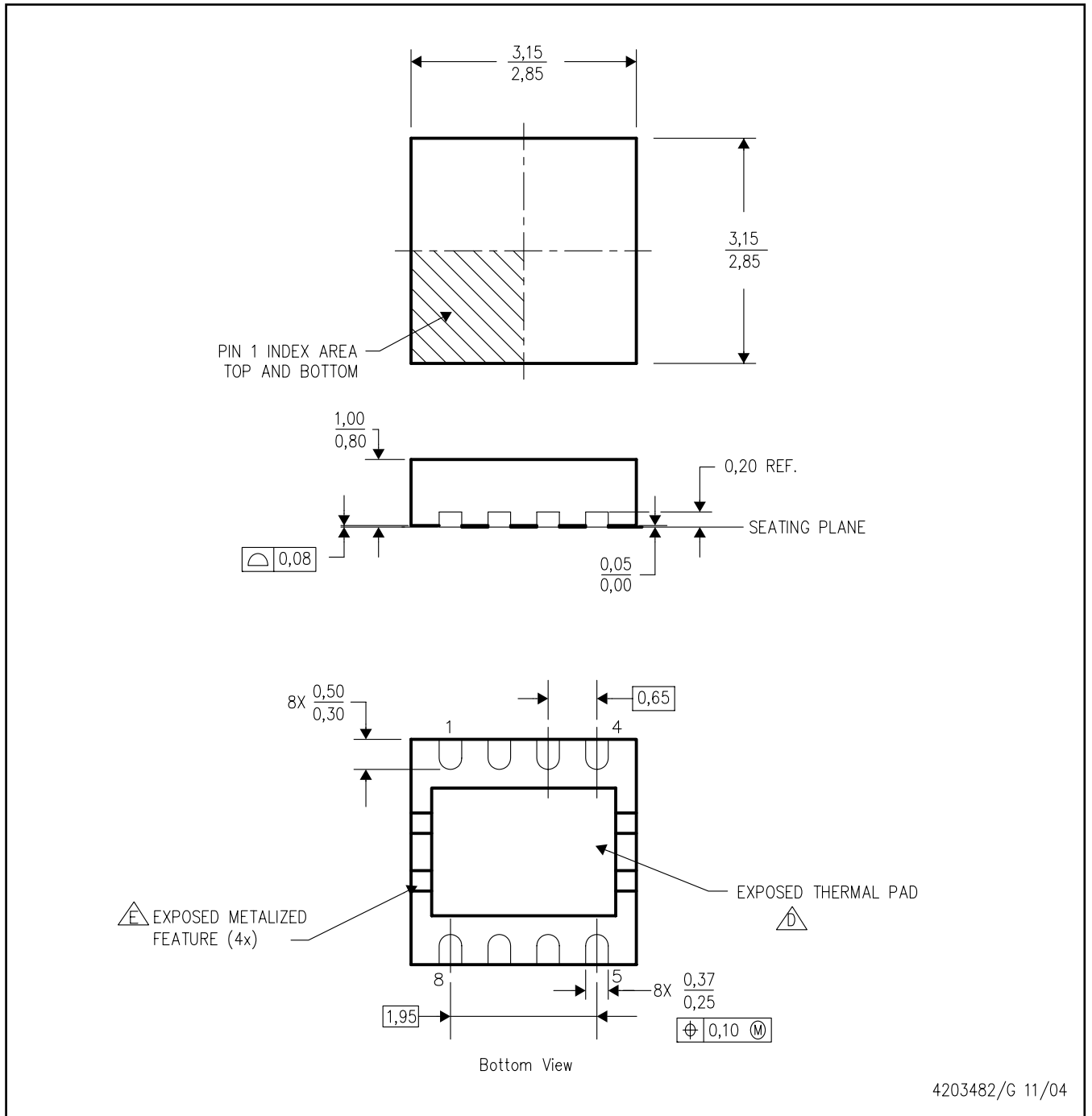
\*All dimensions are nominal

Device	PackageType	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS73401DRVR	SON	DRV	6	3000	195.0	200.0	45.0
TPS73401DRVT	SON	DRV	6	250	195.0	200.0	45.0
TPS73418DRVR	SON	DRV	6	3000	195.0	200.0	45.0
TPS73418DRVT	SON	DRV	6	250	195.0	200.0	45.0
TPS73430DRVR	SON	DRV	6	3000	195.0	200.0	45.0
TPS73430DRVT	SON	DRV	6	250	195.0	200.0	45.0
TPS73433DRVR	SON	DRV	6	3000	195.0	200.0	45.0
TPS73433DRVT	SON	DRV	6	250	195.0	200.0	45.0



4204403-2/E 06/05

- 注：A. 全ての線寸法の単位はミリメートルです。  
 B. 図は予告なく変更することがあります。  
 C. ボディ寸法はモールド突起部を含みません。  
 D. JEDEC MO-193バージョンABに準拠します(5ピン)。



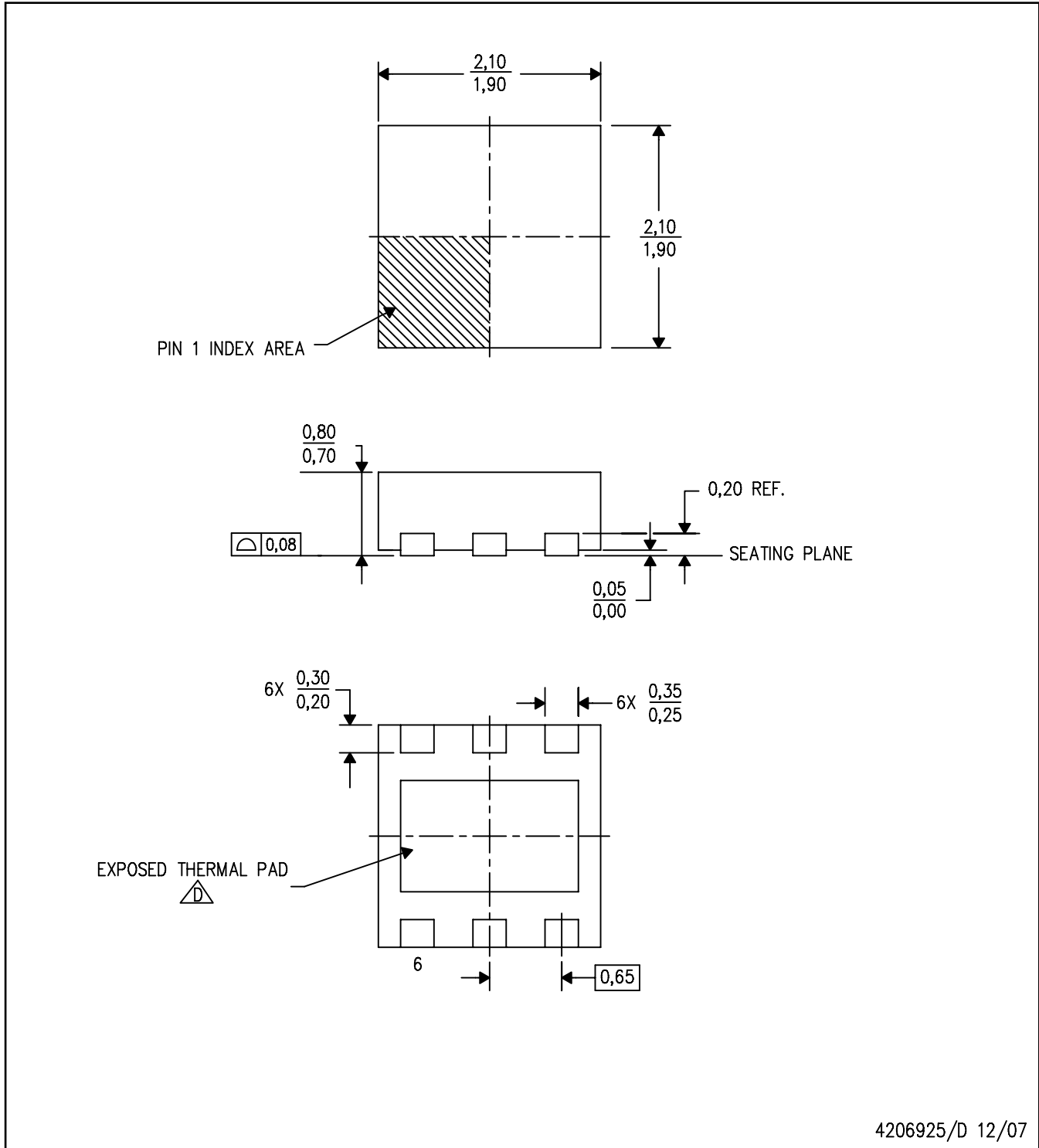
注：A. 全ての線寸法の単位はミリメートルです。寸法 / 公差はASME Y14.5M-1994によります。

B. 図は予告なく変更することがあります。

C. スモール・アウトライン・ノーリード (SON) パッケージ構成です。

△ パッケージのサーマル・パッドは熱的および機構的特性を得るために基板に半田付けする必要があります。  
露出サーマル・パッドの寸法の詳細は、製品データシートをご覧ください。

△ Metalized features are supplier options and may not be on the package.




4206925/D 12/07

注：A. 全ての線寸法の単位はミリメートルです。寸法 / 公差はASME Y14.5M-1994によります。

B. 図は予告なく変更することがあります。

C. スモール・アウトライン・ノーリード (SON) パッケージ構成です。

 パッケージのサーマル・パッドは熱的 / 機械的特性のためボードに半田付けしなければなりません。露出サーマル・パッドの寸法についての詳細はデータシートを参照してください。



## サーマルパッド・メカニカル・データ

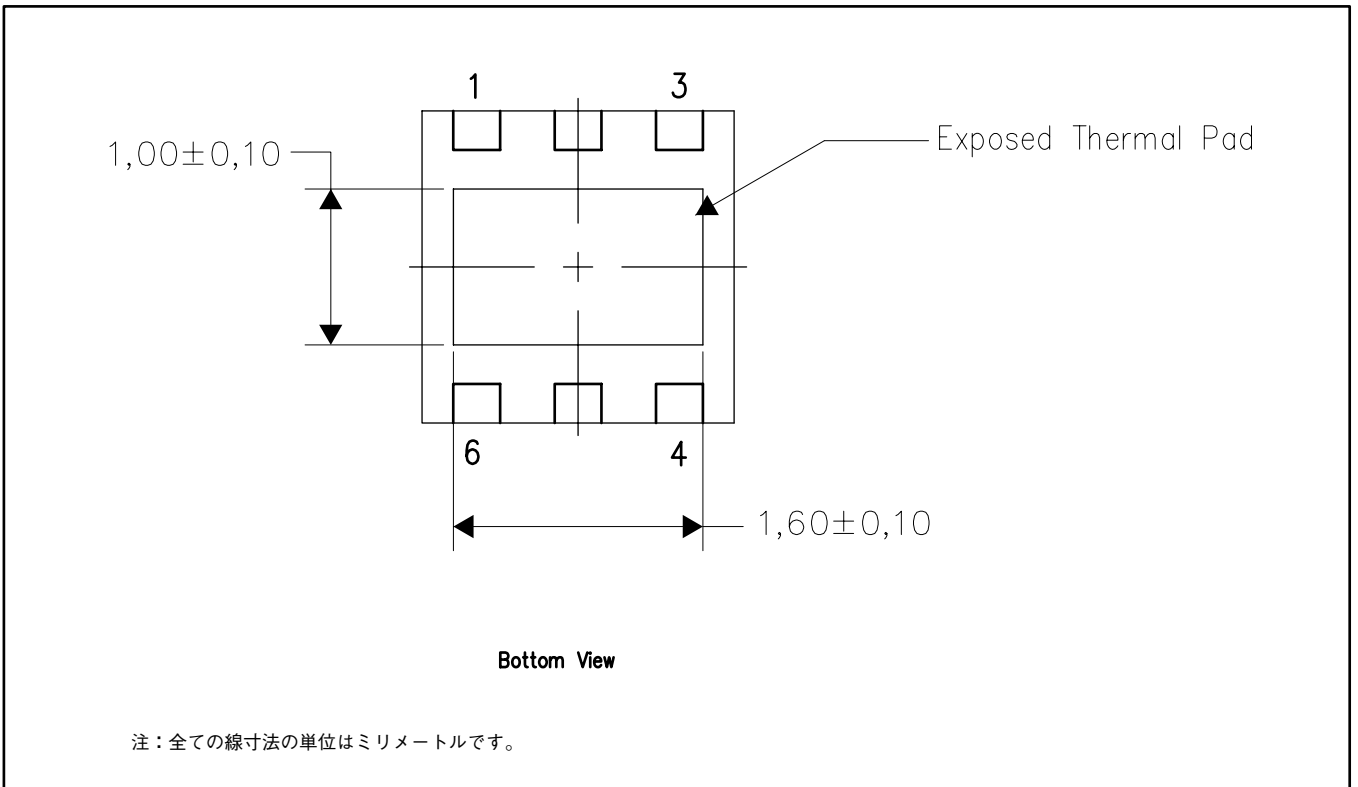
### DRV (S-PWSON-N6)

#### 熱的特性の情報

このパッケージは外部のヒートシンクに直接接続できるように設計された露出したサーマルパッドをもっています。サーマルパッドはプリント回路基板 (PCB) に直接はんだ付けされなければなりません。はんだ付けの後、PCBはヒートシンクとして使用できます。さらに、サーマルビアを使用することにより、サーマルパッドはデバイスの電気回路図に示されている銅プレーンに直接接続するか、あるいは、PCBに設計された特別なヒートシンク構造に接続することができます。この設計により、集積回路 (IC) からの熱移動が最適化されます。

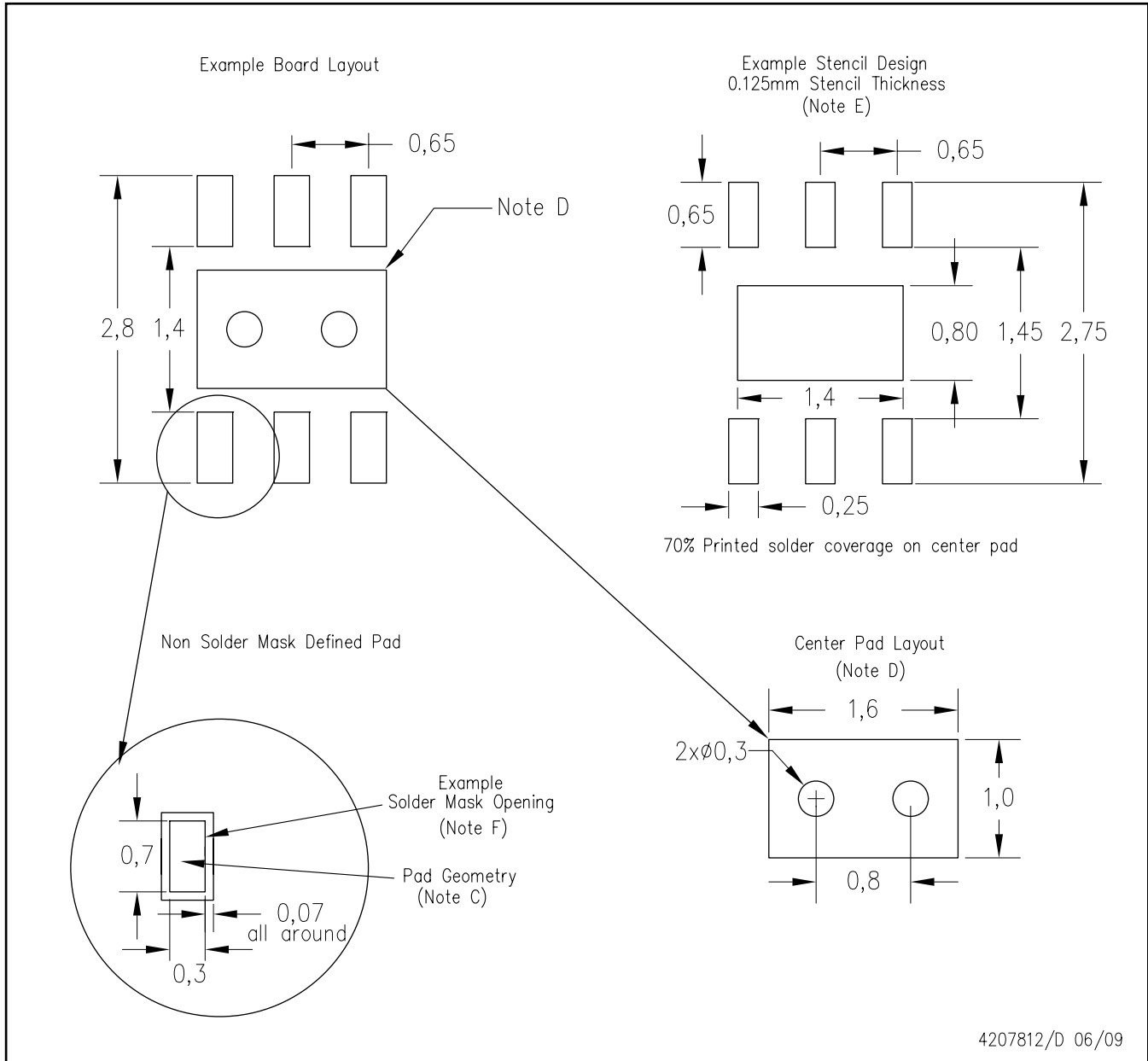
クワッド・フラットパック・ノーリード (QFN) パッケージとその利点についての情報はアプリケーションレポート “Quad Flatpack No-Lead Logic Packages” TI文献番号SCBA017を参照してください。この文献はホームページ [www.ti.com](http://www.ti.com) で入手できます。

このパッケージの露出サーマルパッドの寸法は以下の図に示されています。



サーマルパッド寸法図

DRV (S-PWSON-N6)



注：A. 全ての線寸法の単位はミリメートルです。

B. 図は予告なく変更することがあります。

C. 出版番号IPC-7351は設計代案についての推奨です。

D. このパッケージはボードのサーマル・パッドにはんだ付けされるよう設計されています。個別の熱情報、ビアの要件、推奨するボード・レイアウトについてはアプリケーション・ノート“QFN Packages” TI文献番号SLUA271、およびプロダクト・データシートを参照してください。これらの文献はホームページwww.ti.comで入手できます。

E. レーザークットの開口部に台形の壁をつけ、角に丸みをつけるとペースト離れがよくなります。

カスタマはステンシルの設計についてボード製作側に提案しなければなりません。

ステンシルを設計する際の考察についてはIPC-7525を参照してください。

F. カスタマははんだマスクの公差についてボード製作側に連絡しなければなりません。

# ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといたします)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIJといたします)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIJは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメータに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIJは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIJは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIJにより示された数値、特性、条件その他のパラメータと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIJは、そのような説明については何の義務も責任もありません。

TIJは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIJがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。

前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

### 3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

### 4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

### 5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

### 6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上