

TPS7H1301-SP 3V ~ 6.3V 入力、400mA、-6V ~ -0.6V、低ドロップアウトレギュレータ内蔵、放射線耐性強化型チャージポンプ電圧インバータ

1 特長

- 吸収線量 (TID) 特性評価済み
 - 放射線耐性保証 (RHA): 最大 100krad(Si)
- シングルイベント効果 (SEE) の特性評価
 - シングルイベントラッチアップ (SEL)、シングルイベントバーンアウト (SEB)、シングルイベントゲートラプチャー (SEGR) の最大線エネルギー付与 (LET) = 75MeV·cm²/mg に対する耐性
 - シングルイベント機能割り込み (SEFI) およびシングルイベント過渡 (SET) の最大 LET = 75MeV·cm²/mg に対する耐性
- 正の入力電圧を反転し、負の電源をレギュレートします
- 最大 400mA の出力電流
- 2.5Ω (標準値) インバータ出力インピーダンス、V_{IN} = 5V
- ±1.5% のレギュレーション出力精度
- 500kHz (標準値) の固定周波数、可変負電圧出力動作 (TPS7H1301)
- 1MHz (標準値) 固定周波数、固定 -1.8V 出力 (TPS7H1302)
- 100kHz、負荷電流 100mA 時の 45dB (標準値) LDO PSRR
- ASTM E595 に準拠したガス排出試験済みのプラスチックパッケージ
- 軍用温度範囲 (-55°C ~ 125°C) に対応

2 アプリケーション

- 衛星用電源システム (EPS)
- コマンドとデータの処理 (C&DH)
- 光学画像処理ペイロード
- レーダー画像処理ペイロード
- アナログ回路の電源
 - データコンバータ: ADC と DAC (A/D コンバータと D/A コンバータ)
 - オペアンプ (演算増幅器)
 - イメージング センサ

3 説明

TPS7H1301SP、-SEP (TPS7H1301) および TPS7H1302SP、-SEP (TPS7H1302) は、負の低ドロップアウトレギュレータ (LDO) を内蔵したチャージポンプの正から負の電圧インバータです。どちらのデバイスも、3V ~ 6.3V の正の入力電源電圧範囲に対応し、最大 400mA の出力電流を供給します。また、イネーブル機能とパワーグッド機能も搭載しています。

TPS7H1301 は、500kHz (標準値) のチャージポンプスイッチング周波数を備え、可変出力電圧レギュレーションを実現します。STAB ピンにより、外部補償目的で LDO の負のエラーアンプに直接アクセスでき、最適化された過渡応答の設計の柔軟性が得られます。

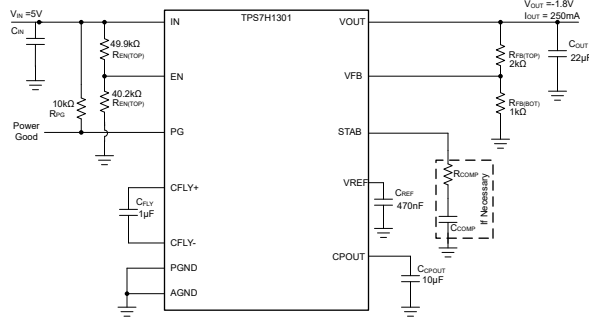
TPS7H1302 は、-1.8V 固定出力電圧を、1MHz (代表値) チャージポンプスイッチング周波数で供給します。TPS7H1302 は、外付けの帰還抵抗が不要になるため、外付け部品点数とソリューション全体のサイズの両方を低減できます。

パッケージ情報

部品番号 (1)	グレード	パッケージ (2)
5962R2421501VXC (4)	QMLV-RHA	14 ピンのセラミック 8.03mm × 9.12mm 質量 = 1.22g
5962R2421502VXC (3)		
TPS7H1301HBL/EM (4)	エンジニアリング サンプル	
TPS7H1302HBL/EM (3)		
5962R2421501PYE (3)	QMLP-RHA	28 ピンのプラスチック 4.40mm × 9.70mm 質量 = 198mg
5962R2421502PYE (3)		
TPS7H1301MPWPTSEP (3)	SEP	
TPS7H1302MPWPTSEP (3)		

- (1) 詳細は、[デバイスオプション表](#)をご覧ください
- (2) 寸法と質量の値は公称値です。
- (3) 製品プレビュー。
- (4) 事前情報





代表的なアプリケーション回路 TPS7H1301

ADVANCE INFORMATION

目次

1 特長.....	1	9.3 機能説明.....	22
2 アプリケーション.....	1	9.4 デバイスの機能モード.....	29
3 説明.....	1	10 アプリケーションと実装.....	30
4 デバイスのオプション表.....	4	10.1 使用上の注意.....	30
5 デバイス比較表.....	5	10.2 代表的なアプリケーション.....	30
6 ピン構成および機能.....	6	10.3 電源に関する推奨事項.....	36
7 仕様.....	9	10.4 レイアウト.....	36
7.1 絶対最大定格.....	9	11 デバイスおよびドキュメントのサポート.....	38
7.2 ESD 定格.....	9	11.1 デバイス サポート.....	38
7.3 推奨動作条件.....	10	11.2 ドキュメントのサポート.....	38
7.4 熱に関する情報.....	10	11.3 ドキュメントの更新通知を受け取る方法.....	38
7.5 電気的特性.....	11	11.4 サポート・リソース.....	38
7.6 品質適合検査.....	14	11.5 商標.....	38
7.7 代表的特性.....	15	11.6 静電気放電に関する注意事項.....	38
8 パラメータ測定情報.....	18	11.7 用語集.....	38
9 詳細説明.....	20	12 改訂履歴.....	38
9.1 概要.....	20	13 メカニカル、パッケージ、および注文情報.....	38
9.2 機能ブロック図.....	21		

4 デバイスのオプション表

ジェネリック型番	放射線定格 ⁽¹⁾	グレード	パッケージ	発注用型番
TPS7H1301SP	総電離線量 (TID) の特性評価は最大 100krad (Si) まで、破壊的単一事象効果 (DSEE) は LET = 75MeV·cm ² /mg まで無効	QMLV-RHA	14 ピンのセラミック フラット パック (CFP) HBL	5962R2421501VXC ⁽⁴⁾
		QMLP-RHA	28 ピン プラスチック HTSSOP (PWP)	5962R2421501PYE ⁽³⁾
	なし	エンジニアリング サンプル ⁽²⁾	14 ピンのセラミック フラット パック (CFP) HBL	TPS7H1301HBL/EM ⁽⁴⁾
TPS7H1302SP	総電離線量 (TID) の特性評価は最大 100krad (Si) まで、破壊的単一事象効果 (DSEE) は LET = 75MeV·cm ² /mg まで無効	QMLV-RHA	14 ピンのセラミック フラット パック (CFP) HBL	5962R2421502VXC ⁽³⁾
		QMLP-RHA	28 ピン プラスチック HTSSOP (PWP)	5962R2421502PYE ⁽³⁾
	なし	エンジニアリング サンプル ⁽²⁾	14 ピンのセラミック フラット パック (CFP) HBL	TPS7H1302HBL/EM ⁽³⁾
TPS7H1301-SEP	50krad (Si) RLAT の TID、43MeV·cm ² /mg まで DSEE フリー	宇宙向けに強化されたプラスチック	28 ピン プラスチック HTSSOP (PWP)	TPS7H1301PWPTSEP ⁽³⁾
TPS7H1302-SEP	50krad (Si) RLAT の TID、43MeV·cm ² /mg まで DSEE フリー	宇宙向けに強化されたプラスチック	28 ピン プラスチック HTSSOP (PWP)	TPS7H1302PWPTSEP ⁽³⁾

- (1) TID は総電離線量、DSEE は破壊的シングル イベント効果です。詳細については、関連する TID レポートおよび各製品の SEE レポートを参照してください。
- (2) これらのユニットは、技術的な評価のみを目的としています。これらのユニットは、非標準のフローで処理されています (バーンインがない、25°Cでのテストしか行わないなど)。これらのユニットは、認定、量産、放射線テスト、航空での使用には設計されていません。部品は、温度または動作寿命全体にわたる性能を保証されていません。
- (3) 製品プレビュー
- (4) 事前情報

5 デバイス比較表

ジェネリック型番	チャージポンプ F _{sw}	出力電圧範囲	外部補償
TPS7H1301	500kHz	-6V ~ -0.6V	あり
TPS7H1302	1000kHz	-1.8V (固定)	なし

6 ピン構成および機能

TPS7H1301

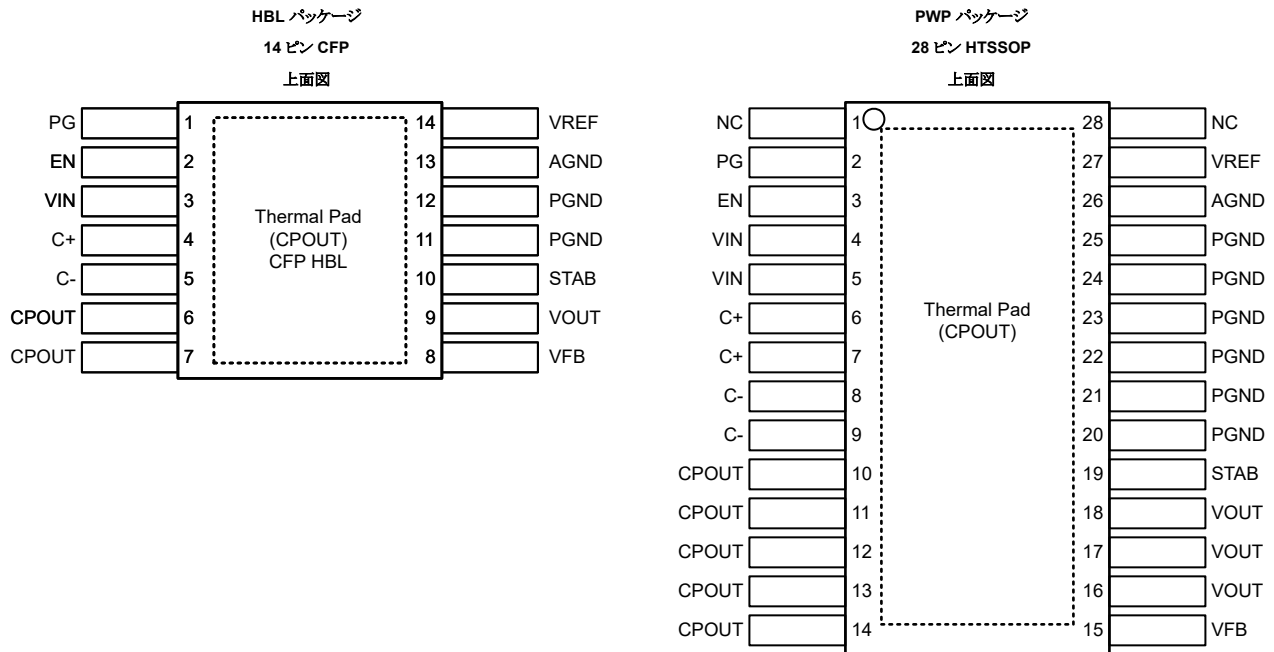


表 6-1. ピンの機能

名称	ピン		タイプ ⁽¹⁾	説明
	HBL (14) 番号	PWP (28) 番号		
PG	1	2	O	パワー グッド インジケータ。パワー グッド表示条件が満たされていない場合、PG ピンは内部 MOSFET のドレイン端子に接続され、印加される外部電圧を GND にプルダウンします。プルアップ抵抗を使用して、このピンを VIN または必要なロジックレベルにプルアップします。PG ピンを使用しない場合は、グラウンドにプルダウンすることが推奨されています。必要に応じて、PG ピンをオープンのままにしておくこともできます。
EN	2	3	I	イネーブル。このピンを High に駆動するとデバイスがイネーブルになり、Low に駆動するとデバイスがディセーブルになります。イネーブル機能が不要な場合は、このピンを VIN に接続します。このピンをフローティングにしないでください。
VIN	3	4,5	P	正電源入力。10µF 低 ESR セラミックコンデンサを VIN および PGND に接続します。
C+	4	6,7	P	フライングコンデンサ用の正端子。1µF 低 ESR セラミックコンデンサを C+ および C- に接続します。容量値が 1µF より小さい場合、チャージポンプの出力リップルが増加し、フライコンデンサの値が大きいと、過剰な突入電流が発生します。
C-	5	8,9	P	フライングコンデンサ用の負端子。
CPOUT	6,7	10~14	P	負の非安定化チャージポンプ出力電圧。CPOUT と PGND の間に、10µF 低 ESR のセラミックコンデンサを接続します。
VREF	14	27	O	リファレンスピンは、公称 -0.6V を出力します。VREF と AGND の間に 470nF のセラミックコンデンサを接続します。
AGND	13	26	P	アナロググラウンド (0V) 接続。
PGND	11, 12	21~26	P	チャージポンプの電源グラウンド (0V) 接続。
STAB	10	20	O	STAB ピンは、内部 OTA (オペレーショナルトランスコンダクタンス) 誤差アンプからの出力に直接接続され、制御ループの測定または最適化に役立ちます。標準的な補償ネットワークを STAB に適用できます (セクション 10.2.2.5 を参照)。ただし、22µF の出力容量により、一般に外部補償ネットワークを必要とせずに、高い安定性マージンが得られます。
VOUT	9	16~19	P	出力電源ピン。レギュレートされた出力電圧です。22µF のセラミックコンデンサを 1 個使用することが推奨されています。一般に、10µF と 100µF の間の容量値がサポートされています。出力コンデンサ、入力電圧、出力電圧設定、負荷電流に応じて、STAB ピンを使用すると、安定性性能をさらに向上させることができます。
VFB	8	15		出力電圧は、分圧回路を介して帰還されます。LDO の出力を調整する方法については、セクション 9.3.5 を参照してください。
NC	該当なし	1, 28	—	接続なし。これらのピンは内部で電気的に接続されていません。電荷の蓄積を防ぐため、これらのピンを PGND に接続することを推奨しますが、これらのピンはオープンのままにすることも、CPOUT と VIN の範囲の任意の電圧に接続することもできます。

表 6-1. ピンの機能 (続き)

ピン			タイプ ⁽¹⁾	説明
名称	HBL (14) 番号	PWP (28) 番号		
サーマル パッド	—		—	CPOUT への電氣的インピーダンスの低いパス。効果的な放熱のため、この金属サーマル パッドは大きなブレインに接続することを推奨します。注: このパッドは PGND ではなく CPOUT 電圧に駆動されます。
金属製ふた	ふた	該当なし	—	このふたは、シールリングを介してサーマル パッドと CPOUT に内部接続されています。

(1) I = 入力、O = 出力、I/O = 入力または出力、— = その他

TPS7H1302

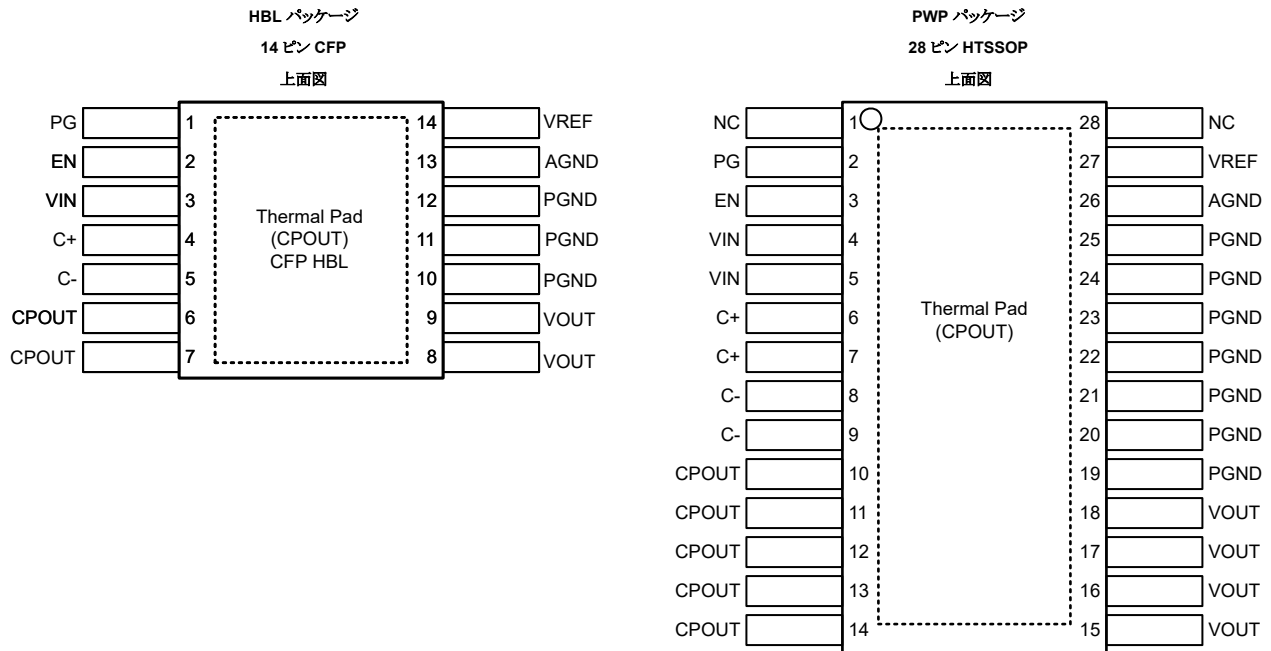


表 6-2. ピンの機能

名称	ピン		タイプ ⁽¹⁾	説明
	HBL (14) 番号	PWP (28) 番号		
PG	1	2	O	パワー グッド インジケータ。パワー グッド表示条件が満たされていない場合、PG ピンは内部 MOSFET のドレイン端子に接続され、印加される外部電圧を GND にプルダウンします。プルアップ抵抗を使用して、このピンを VIN または必要なロジックレベルにプルアップします。PG ピンを使用しない場合は、グラウンドにプルダウンすることが推奨されています。必要に応じて、PG ピンをオープンのままにしておくこともできます。
EN	2	3	I	イネーブル。このピンを High に駆動するとデバイスがイネーブルになり、Low に駆動するとデバイスがディセーブルになります。イネーブル機能が不要な場合は、このピンを VIN に接続します。このピンをフローティングにしないでください。
VIN	3	4,5	P	正電源入力。
C+	4	6,7	P	フライング コンデンサ用の正端子。
C-	5	8,9	P	フライング コンデンサ用の負端子。
CPOUT	6,7	10~14	P	負の非安定化出力電圧。
VREF	14	27	O	リファレンスピンは、公称 -0.6V を出力します。470nF のセラミック コンデンサを接続します。
AGND	13	26	P	アナログ グラウンド (0V) 接続。
PGND	10~12	19~25	P	チャージ ポンプの電源グラウンド (0V) 接続。
VOUT	8, 9	15~18	P	出力電源ピン。レギュレートされた出力電圧です。22µF のセラミック コンデンサを 1 個使用することが推奨されています。10µF と 100µF の間の容量値が一般的にサポートされています。
NC	該当なし	1, 28	—	接続なし。このピンは内部接続されていません。電荷の蓄積を防ぐため、これらのピンを PGND に接続することを推奨しますが、これらのピンはオープンのままにすることも、CPOUT と VIN の範囲の任意の電圧に接続することもできます。
サーマル パッド	—		—	CPOUT に内部接続します。効果的な放熱のため、この金属サーマル パッドは大きなプレーンに接続することを推奨します。注:このパッドは PGND ではなく CPOUT 電圧に駆動されます。
金属製ふた	ふた	該当なし	—	このふたは、シールリングを介してサーマル パッドと CPOUT に内部接続されています。

ADVANCE INFORMATION

7 仕様

7.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

		最小値	最大値	単位
入力電圧	IN	-0.3	7.5	V
	EN	-0.3	7.5	
	PG	-0.3	7.5	
出力電圧	VREF	-3.6	0.3	V
	FB (TPS7H1301 のみ)	CPOUT	0.3	
	STAB (TPS7H1301 のみ)	CPOUT	CPOUT +7.5	
	C1+	GND-0.3	VIN	
	C1-	CPOUT	GND+0.3	
	CPOUT	-6.8	0.3	
	OUT	-6.8	0.3	
入力電流	IN	0	600	mA
出力電流	OUT	0	600	mA
T _{STG}	保存温度	-65	150	°C
T _J	接合部温度	-55	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

7.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 に準拠 ⁽¹⁾	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 ⁽²⁾	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
 (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

7.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
入力電圧	IN	3		6.3	V
	EN	0		7	V
	PG	0		7	V
出力電圧	OUT (TPS7H1301)	-6		-0.6	V
	CPOUT ⁽¹⁾	-6.3		-2	V
	OUT (TPS7H1302)		-1.8		V
I _{OUT}	出力電流	0		400	mA
T _J	接合部温度	-55		125	°C

(1) CFLY と CPOUT のコンデンサの選択は、チャージポンプ全体の抵抗、電圧ドロップ、CPOUT に存在する全体の電圧に影響を及ぼします。ドロップ電圧の計算式については、[アプリケーション セクション](#)を参照してください。

7.4 熱に関する情報

熱評価基準 ⁽¹⁾		TPS7H1301-SP TPS7H1302-SP	TPS7H1301-SP、SEP TPS7H1302-SP、SEP	単位
		CFP HBL	PWP (HTSSOP)	
		14	28	
R _{θJA}	接合部から周囲への熱抵抗	25.1	24.4	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	6.3	15.8	°C/W
R _{θJB}	接合部から基板への熱抵抗	9.3	6.4	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	1.4	0.2	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	9.1	6.4	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	0.5	0.7	°C/W

(1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

7.5 電気的特性

3V ≤ V_{IN} ≤ 6.3V, V_{OUT (set)} = -1.8, I_{OUT} = 10mA, C_{REF} = 47nF、動作温度範囲全体 (T_A = -55°C ~ 125°C)、標準値は T_A = 25°C で、特に記述のない限り、特に記載がない場合を除き、QML RHA および SEP デバイス⁽⁴⁾にサブグループ番号がある場合には、T_A = 25°C での RLAT を含みます。

パラメータ		テスト条件	サブグループ	最小値	標準値	最大値	単位
電源と電流							
I _Q	静止電流	T ₁ {S7H1301 I _{OUT} = 0A, V _{EN} = 7V	1, 2, 3		15	45	mA
		TPS7H1302 I _{OUT} = 0A, V _{EN} = 7V	1, 2, 3		12	45	
I _{SHDN}	シャットダウン電流	V _{EN} = 0V, I _{OUT} = 0A	1, 2, 3		0.8	1.5	mA
I _{FB}	フィードバックリーク電流	TPS7H1301 V _{FB} = -0.7V	1, 2, 3		25	100	nA
イネーブル							
V _{EN(rising)}	イネーブル立ち上がりスレッショルド (ターンオン)		1, 2, 3	0.57	0.6	0.625	V
V _{EN(falling)}	イネーブル立ち下がりスレッショルド (ターンオフ)		1, 2, 3	0.445	0.5	0.555	V
t _{EN(delay)}	EN 伝搬遅延	V _{IN} = 5V V _{IN} = -1.8V のとき、EN high から PG high まで	1, 2, 3		14	18	ms
I _{EN(LKG)}	イネーブルリーク電流	V _{EN} = 7V	1, 2, 3		25	100	nA
T _{SD(enter)}	サーマル シャットダウン入口温度				160		°C
T _{SD(exit)}	サーマル シャットダウン出口温度				130		°C
パワー グッド							
V _{PG(rise)}	V _{OUT} に対するパワー グッドの立ち上がりスレッショルド	スルーレート V _{OUT} = 10V/s	1, 2, 3	92%	95%	98%	
V _{PG(fall)}	V _{OUT} に対するパワー グッドの立ち下がりスレッショルド	スルーレート V _{OUT} = 10V/s	1, 2, 3	87%	90%	93%	
V _{PG(OL)}	パワー グッド出力 Low	I _{PG(SINK)} = 2mA	1, 2, 3		90	190	mV
V _{IN(MIN_PG)}	有効な PG の最小 V _{IN} (V _{PG} = 0.5V)	I _{PG(sink)} = 0.5mA	1, 2, 3		0.8	1	V
I _{PG(LKG)}	パワー グッドのリーク電流	TPS7H1301 V _{PG} = 7V, V _{FB} = -0.7V	1, 2, 3		0.05	2	μA
チャージ ポンプ							
R _{DISCHARGE}	C _{POUT} 放電抵抗	C _{CPOUT} = 10μF	V _{CPOUT} = -0.3V		75		Ω
t _{DISCHARGE}	GND に対する C _{POUT} 放電時間 (C _{POUT} = -0.3V)	C _{CPOUT} = 10μF			6.5		ms
f _{SW}	スイッチング周波数 (TPS7H1301) ⁽¹⁾		9, 10, 11	400	500	600	kHz
f _{SW}	スイッチング周波数 (TPS7H1302) ⁽²⁾		9, 10, 11	800	1000	1200	kHz
f _{SW(FB)}	フォールドバック周波数スイッチング周波数 (1301)				125		kHz
f _{SW(FB)}	フォールドバック周波数スイッチング周波数 (1302)				250		kHz
R _{DSON}	スイッチ アレイ MOSFET1 のドレイン ソース抵抗	I _{RDSON} = 100mA V _{IN} = 5V	T _A = 125°C	2	355	385	mΩ
			T _A = 25°C	1	265	295	
			T _A = -55°C	3	235	265	

7.5 電気的特性 (続き)

3V ≤ V_{IN} ≤ 6.3V、V_{OUT (set)} = -1.8V、I_{OUT} = 10mA、C_{REF} = 47nF、動作温度範囲全体 (T_A = -55°C ~ 125°C)、標準値は T_A = 25°C で、特に記述のない限り、特に記載がない場合を除き、QML RHA および SEP デバイス⁽⁴⁾にサブグループ番号がある場合には、T_A = 25°C での RLAT を含みます。

パラメータ		テスト条件		サブグループ	最小値	標準値	最大値	単位
R _{CP(OUT)}	CPOUT に対する出力抵抗 (TPS7H1301) ⁽¹⁾	I _L = 150mA	V _{IN} = 3V			4.5		Ω
		I _L = 250mA	V _{IN} = 5V			3.5		
			V _{IN} = 6.3V			3.1		
R _{CP(OUT)}	CPOUT に対する出力抵抗 (TPS7H1302) ⁽²⁾	I _L = 150mA	V _{IN} = 3V			4.8		Ω
		I _L = 250mA	V _{IN} = 5V			3.7		
			V _{IN} = 6.3V			3.3		
V _{DROOP}	ドループ電圧 V _{DROOP} = V _{IN} - V _{CP(OUT)} (TPS7H1301) ⁽¹⁾	V _{IN} = 3V	I _{OUT} = 10mA			135		mV
			I _{OUT} = 250mA			1260		
		V _{IN} = 5V	I _{OUT} = 10mA			105		
			I _{OUT} = 400mA			1400		
		V _{IN} = 6.3V	I _{OUT} = 10mA			93		
			I _{OUT} = 400mA			1240		
V _{DROOP}	ドループ電圧 V _{DROOP} = V _{IN} - V _{CP(OUT)} (TPS7H1302) ⁽²⁾	V _{IN} = 3V	I _{OUT} = 10mA			144		mV
			I _{OUT} = 250mA			1344		
		V _{IN} = 5V	I _{OUT} = 10mA			111		
			I _{OUT} = 400mA			1591		
		V _{IN} = 6.3V	I _{OUT} = 10mA			100		
			I _{OUT} = 400mA			1420		
ドロップアウト								
I _{DO}	ドロップアウト電流 (TPS7H1301) ⁽³⁾	V _{OUT(set)} = -1.8V I _{OUT(meas.)} = 98% × V _{OUT(NOM)}	V _{IN} = 3V	1, 2, 3	75	125		mA
			V _{IN} = 3.3V	1, 2, 3	100	150		
			V _{IN} = 4V	1, 2, 3	200	300		
			V _{IN} = 5V	1, 2, 3	400			
			V _{IN} = 6V	1, 2, 3	400			
	ドロップアウト電流 (TPS7H1302) ⁽³⁾	V _{OUT(set)} = -5V I _{OUT(meas.)} = 98% × V _{OUT(NOM)}	V _{IN} = 5.5V	1, 2, 3	40	50		
			V _{IN} = 6V	1, 2, 3	250	300		
			V _{IN} = 6V	1, 2, 3	250	300		
精度								
V _{ACC}	出力電圧精度	-5V ≤ V _{OUT} ≤ V _{CP(OUT)} - V _{DO} 1mA ≤ I _{OUT} ≤ 400mA		1, 2, 3	-1.5%	1.5%		
ΔV _{OUT} /ΔV _{IN}	ラインレギュレーション	3.3V ≤ V _{IN} ≤ 6.3V	ΔV = 3V I _{OUT} = 150mA	1, 2, 3		100	1300	μV/V
ΔV _{OUT} /ΔI _{OUT}	ロードレギュレーション (1301)	10mA ≤ I _{OUT} ≤ 400mA V _{IN} = 5V、V _{OUT} = -1.8V		1, 2, 3		8	35	mV/A
	ロードレギュレーション (1302)	10mA ≤ I _{OUT} ≤ 400mA V _{IN} = 5V、V _{OUT} = -1.8V		1, 2, 3		24	70	mV/A
V _{REF}	内部リファレンス電圧			1, 2, 3	-0.606	-0.6	-0.594	V

7.5 電気的特性 (続き)

$3V \leq V_{IN} \leq 6.3V$ 、 $V_{OUT}(\text{set}) = -1.8$ 、 $I_{OUT} = 10\text{mA}$ 、 $C_{REF} = 47\text{nF}$ 、動作温度範囲全体 ($T_A = -55^\circ\text{C} \sim 125^\circ\text{C}$)、標準値は $T_A = 25^\circ\text{C}$ で、特に記述のない限り、特に記載がない場合を除き、QML RHA および SEP デバイス⁽⁴⁾にサブグループ番号がある場合には、 $T_A = 25^\circ\text{C}$ での RLAT を含みます。

パラメータ		テスト条件	サブグループ	最小値	標準値	最大値	単位
リップル、ノイズ、および PSRR							
PSRR _{LDO}	LDO 電源除去比	$V_{CPOUT} = -5V$ 、 $V_{OUT} = -1.8V$ 、 $I_{OUT} = 250\text{mA}$	$f_{\text{ripple}} = 100\text{Hz}$		60		dB
			$f_{\text{ripple}} = 1\text{kHz}$		58		dB
			$f_{\text{ripple}} = 10\text{kHz}$		47		dB
			$f_{\text{ripple}} = 100\text{kHz}$		45		dB
			$f_{\text{ripple}} = 500\text{kHz}$		26		dB
			$f_{\text{ripple}} = 1\text{MHz}$		26		dB
$V_{\text{RIP(CP)}}$	チャージポンプでの電圧リップル (BW < 2Mhz)	$I_{OUT} = 400\text{mA}$ $V_{CPOUT} = -5V$ $V_{OUT} = -1.8V$			32		mV _{PP}
$V_{\text{RIP(OUT)}}$	デバイス出力での電圧リップル (BW < 2Mhz)	$I_{OUT} = 400\text{mA}$ $V_{CPOUT} = -5V$ $V_{OUT} = -1.8V$			3		mV _{PP}
V_{N_OUT}	出力ノイズ電圧 (10Hz ~ 100kHz の帯域幅)	$V_{CPOUT} = -5V$ 、 $V_{OUT} = -1.8V$ 、 $I_{OUT} = 250\text{mA}$			20		μV_{RMS}

- (1) $C_{\text{FLY}} = 1\mu\text{F}$ 、 $C_{\text{CPOUT}} = 10\mu\text{F}$ 、 $C_{\text{OUT}} = 22\mu\text{F}$
- (2) $C_{\text{FLY}} = 0.47\mu\text{F}$ 、 $C_{\text{CPOUT}} = 4.7\mu\text{F}$ 、 $C_{\text{OUT}} = 22\mu\text{F}$
- (3) パラメータ測定情報を参照
- (4) QML RHA デバイスの詳細については 5962R2421501 SMD を、SEP デバイスの詳細については VID を参照してください。

7.6 品質適合検査

MIL-STD-883、方法 5005 - グループ A

サブグループ	説明	温度 (°C)
1	静的テスト	25
2	静的テスト	125
3	静的テスト	-55
4	動的テスト	25
5	動的テスト	125
6	動的テスト	-55
7	機能テスト	25
8A	機能テスト	125
8B	機能テスト	-55
9	スイッチング テスト	25
10	スイッチング テスト	125
11	スイッチング テスト	-55

7.7 代表的特性

$V_{IN} = 5V$, $V_{OUT} = -1.8V$, $T_A = 25^\circ C$, $C_{REF} = 470nF$, $C_{FLY} = 1\mu F$, $C_{CP\text{OUT}} = 10\mu F$ および $C_{OUT} = 22\mu F$ 、特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

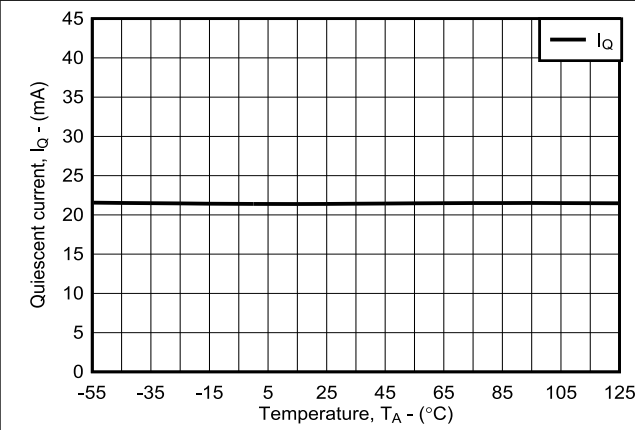


図 7-1. 静止電流と温度との関係

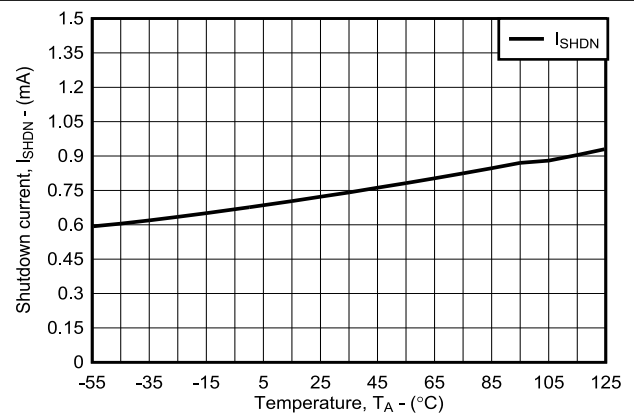


図 7-2. シャットダウン電流と温度との関係

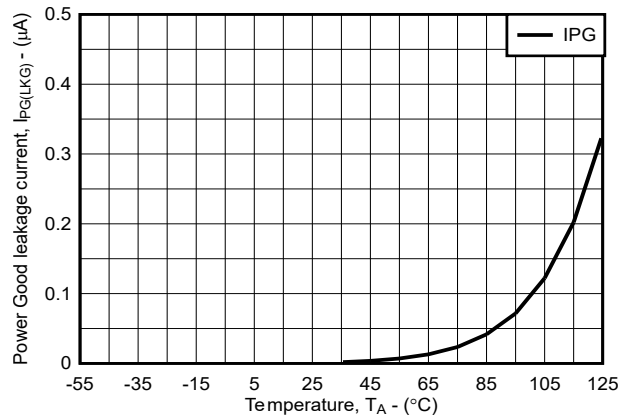


図 7-3. パワーグッド入力のリーク電流と温度との関係

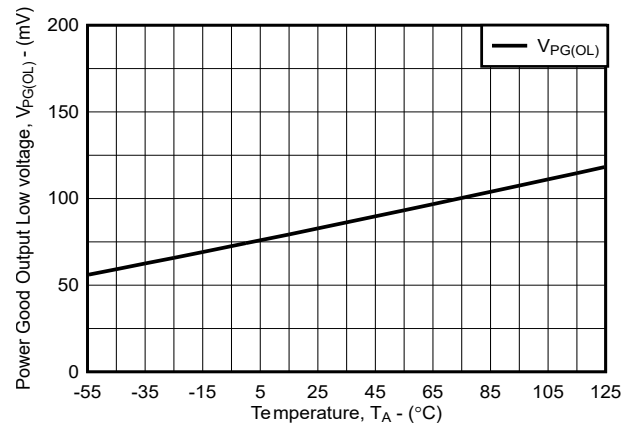


図 7-4. パワーグッド出力 Low と温度との関係

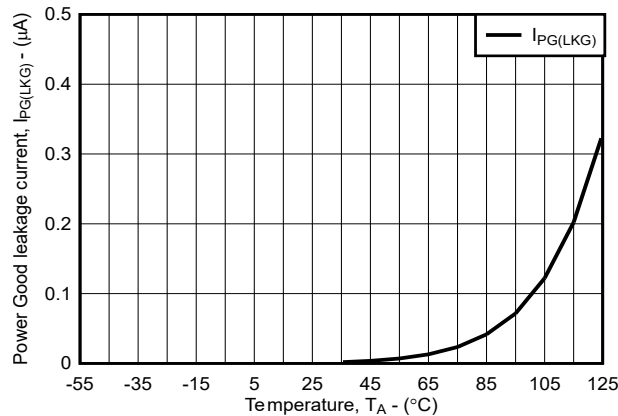


図 7-5. イネーブルリークと電流との関係

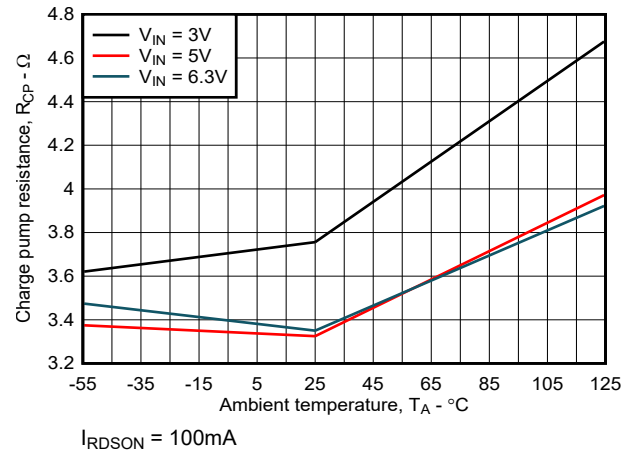


図 7-6. チャージポンプ抵抗、 R_{CP} と温度との関係

ADVANCE INFORMATION

7.7 代表的特性 (続き)

$V_{IN} = 5V$, $V_{OUT} = -1.8V$, $T_A = 25^\circ C$, $C_{REF} = 470nF$, $C_{FLY} = 1\mu F$, $C_{CPOUT} = 10\mu F$ および $C_{OUT} = 22\mu F$ 、特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

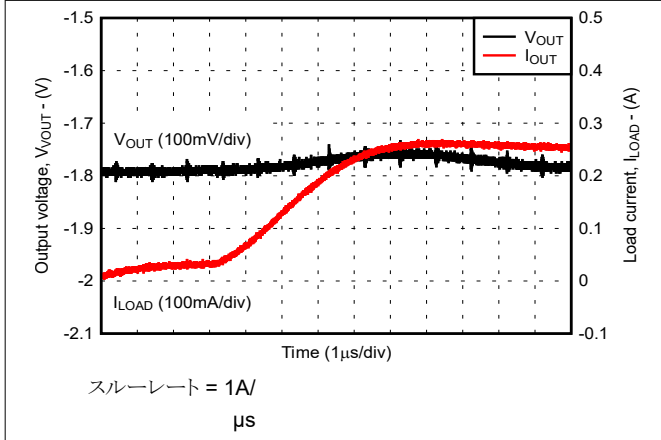


図 7-7. 負荷ステップ立ち上がり

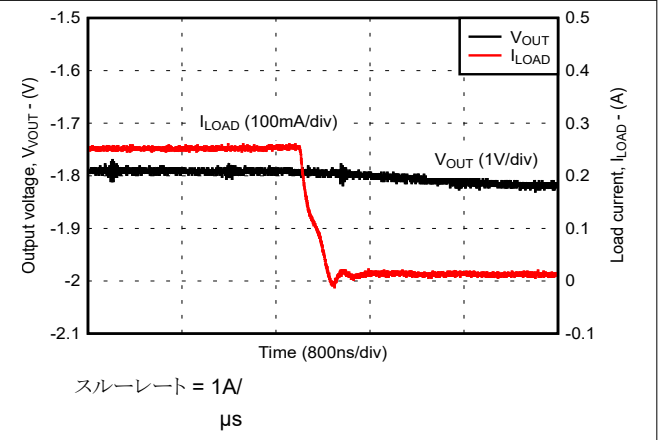


図 7-8. 負荷ステップの立ち下がり

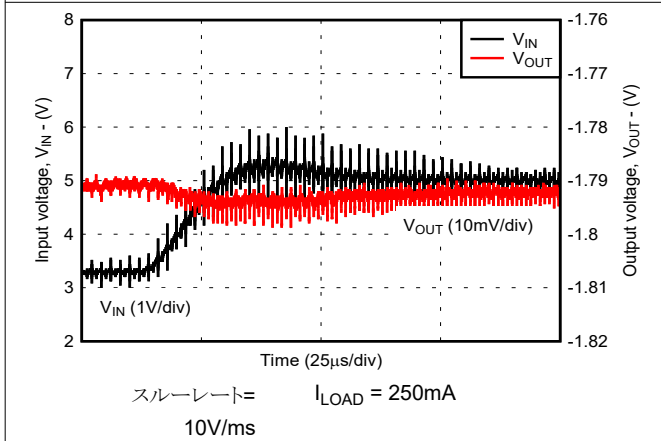


図 7-9. ライン ステップ立ち上がり

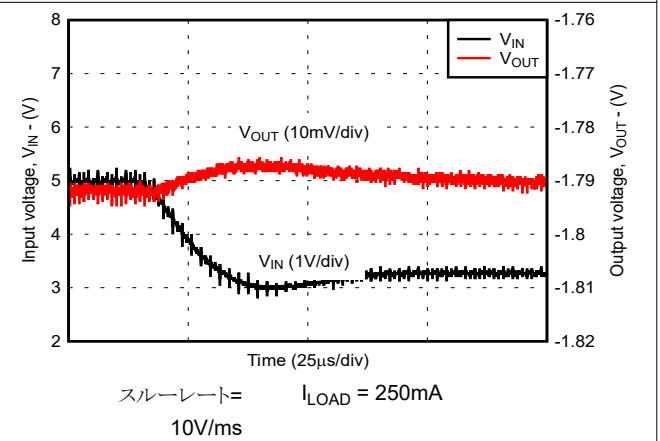


図 7-10. ライン ステップ立ち下がり

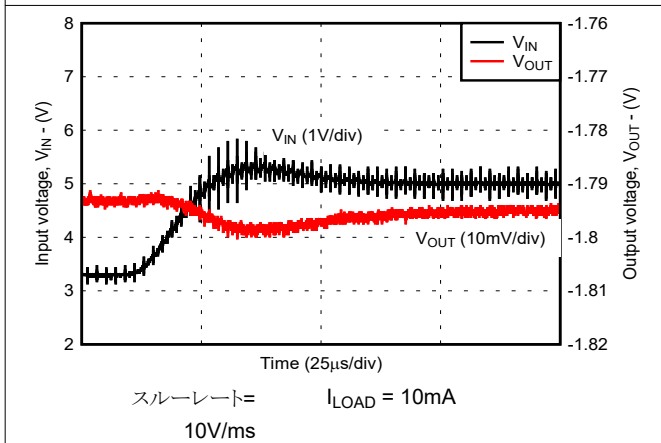


図 7-11. ライン ステップ立ち上がり

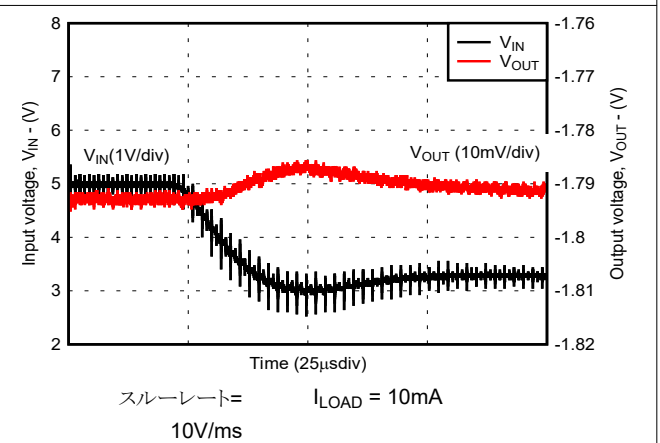


図 7-12. ライン ステップ立ち下がり

7.7 代表的特性 (続き)

$V_{IN} = 5V$ 、 $V_{OUT} = -1.8V$ 、 $T_A = 25^\circ C$ 、 $C_{REF} = 470nF$ 、 $C_{FLY} = 1\mu F$ 、 $C_{CPOUT} = 10\mu F$ および $C_{OUT} = 22\mu F$ 、特に記載がない限り、 R_{COMP} および C_{COMP} は使用されません。

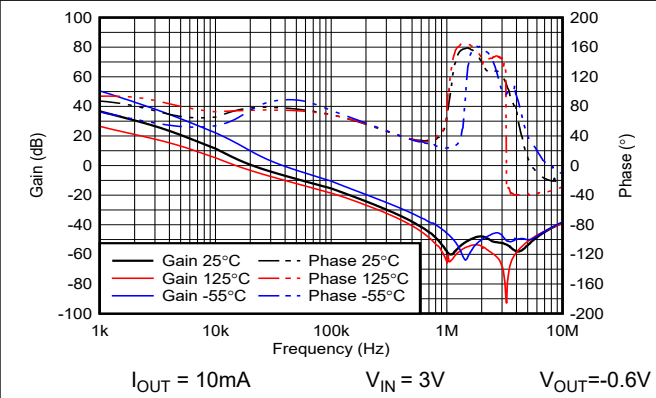


図 7-13. ゲインおよび位相と周波数との関係 (ボード)

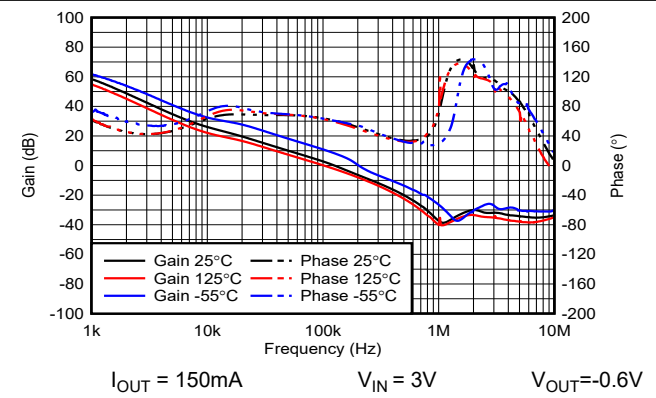


図 7-14. ゲインおよび位相と周波数との関係 (ボード)

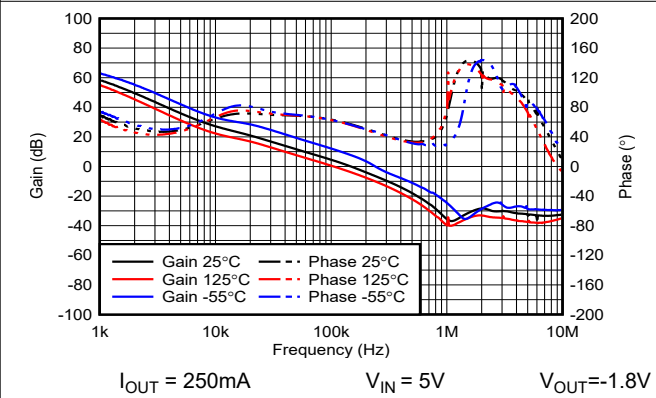


図 7-15. ゲインおよび位相と周波数との関係 (ボード)

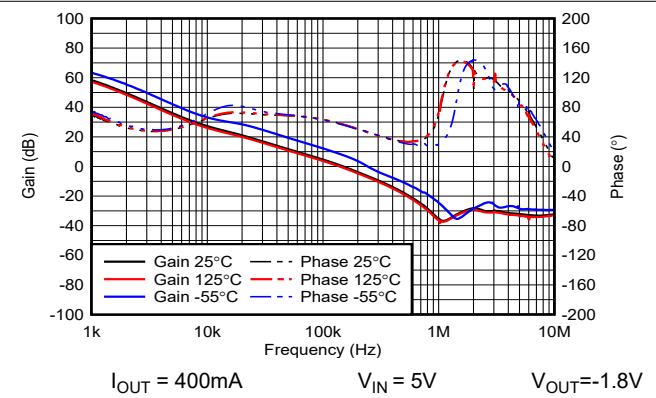


図 7-16. ゲインおよび位相と周波数との関係 (ボード)

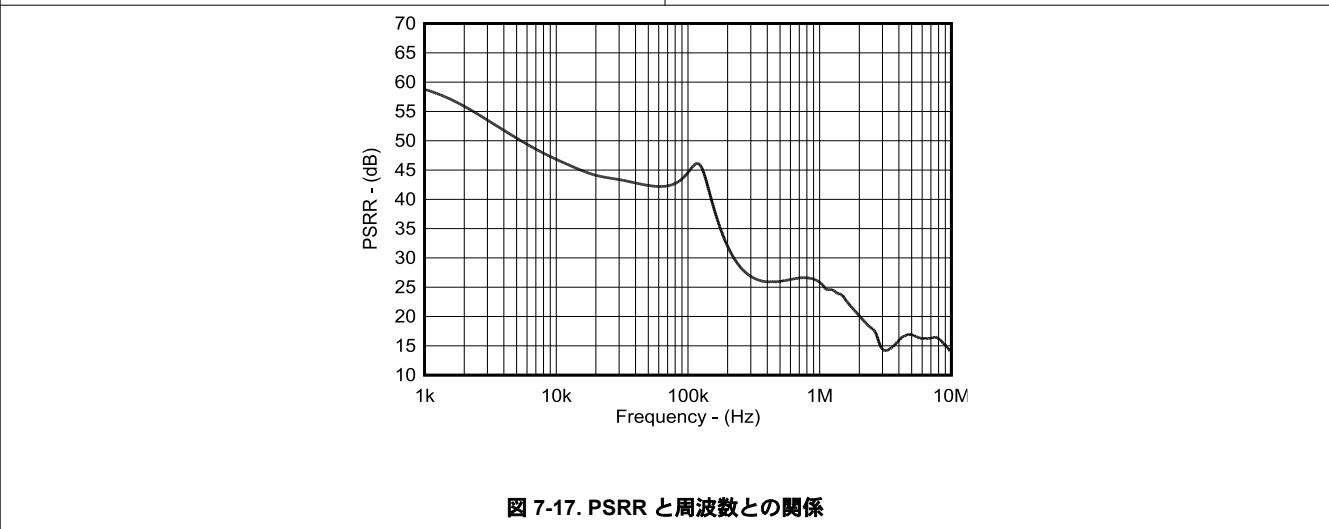
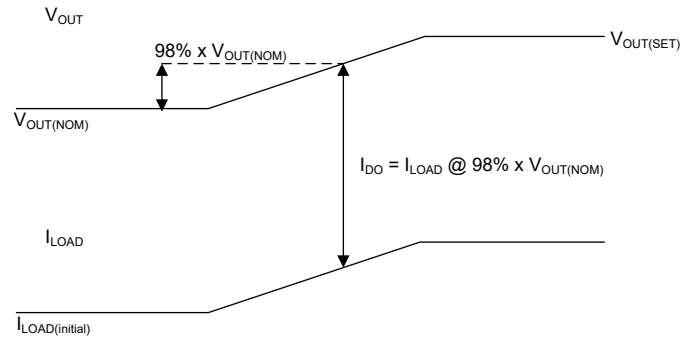


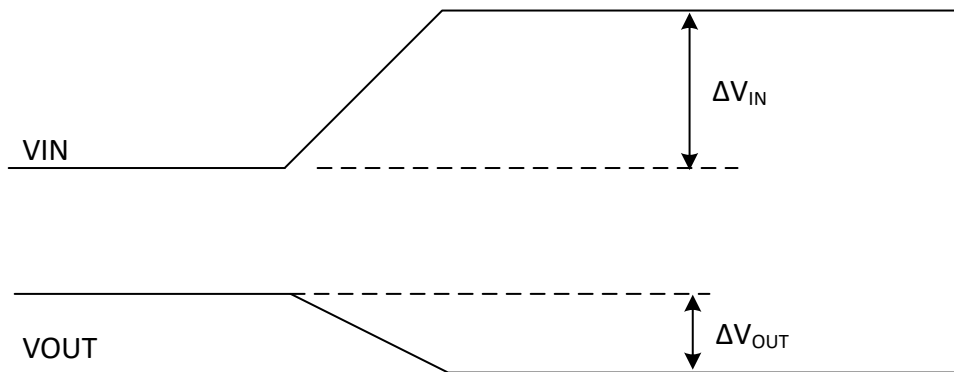
図 7-17. PSRR と周波数との関係

8 パラメータ測定情報



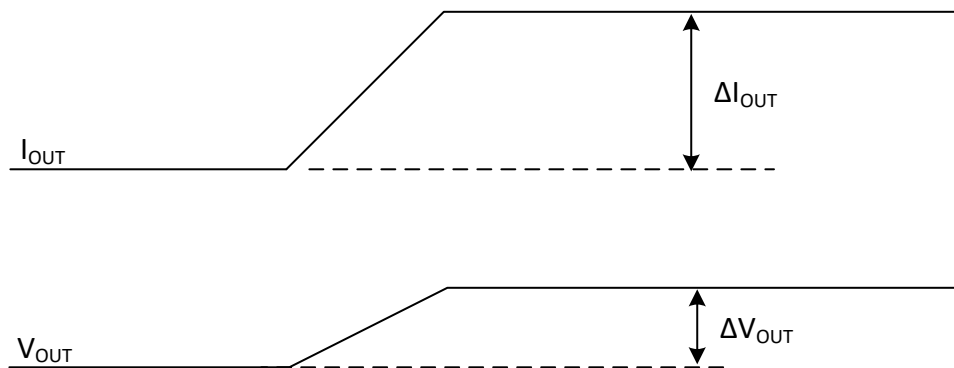
- A. $V_{OUT(SET)}$ は出力電圧であり、レギュレータは帰還抵抗を使用して構成され、 $V_{OUT(NOM)}$ は測定された出力電圧です。 I_{LOAD} は、 V_{OUT} に印加される負荷電流です。 V_{OUT} が公称値 ($V_{OUT(NOM)}$) の 98% まで低下すると、ドロップアウト電圧が記録されます。

図 8-1. ドロップアウト電流測定



- A. ラインレギュレーション $\Delta V_{OUT}/\Delta V_{IN} = 100\mu V/V$ (標準値)。たとえば、 V_{IN} が 1V 変化すると ($\Delta V_{IN} = 1V$)、 V_{OUT} が $100\mu V$ ($\Delta V_{OUT} = 100\mu V$) 変化します。ラインレギュレーションは DC パラメータであるため、この波形は過渡がなくなった後、または V_{IN} のスルーレートが遅い場合にのみ有効であると考えする必要があります。

図 8-2. ラインレギュレーション測定



- A. 負荷レギュレーション: $\Delta V_{OUT} / \Delta I_{OUT} = 0.4mV/A$ (標準値)。たとえば、 V_{OUT} が $100mA$ 変化すると ($\Delta I_{OUT} = 100mA$)、 V_{OUT} が $0.4mV$ ($\Delta V_{OUT} = 0.4mV$) 変化します。ロードレギュレーションは DC パラメータであるため、この波形は過渡がなくなった後、または I_{OUT} のスルーレートが遅い場合に有効であると考えする必要があります。

図 8-3. ロードレギュレーション測定

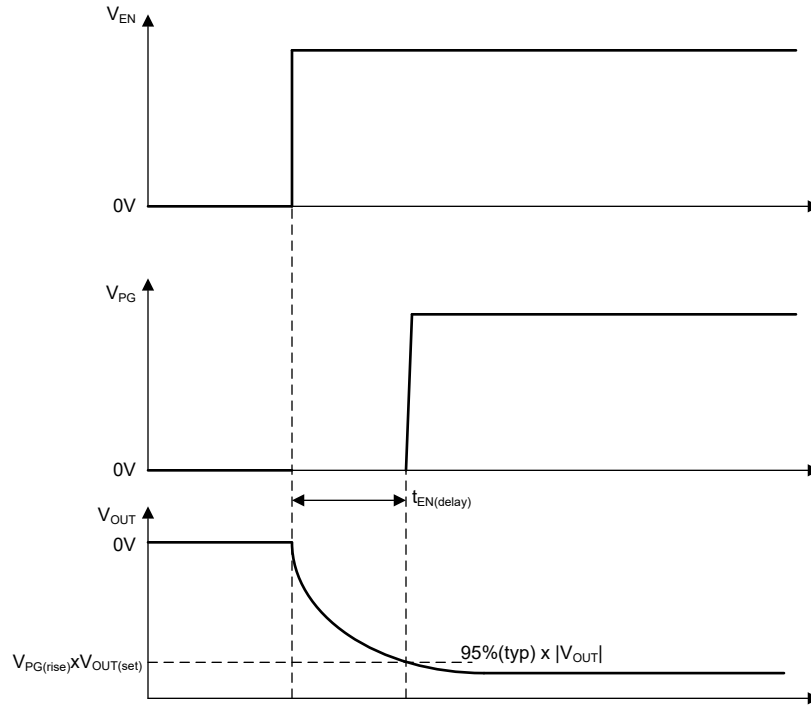


図 8-4. イネーブル パワー グッドのタイミング測定

9 詳細説明

9.1 概要

TPS7H1301 (可変出力) および TPS7H1302 (固定出力) は、反転チャージポンプと低ドロップアウト (LDO) レギュレータを内蔵することにより、高精度の負の安定化電圧を生成します。このアーキテクチャにより、衛星バスや大型の反転昇降圧コンバータからの補助負電源を必要とせず、その場で負電圧を生成でき、TPS7H1301/2 は最大 400mA の負荷電流を必要とする負電圧アプリケーションに適するようになります。チャージポンプ出力 ($C_{CP\text{OUT}}$) の LDO レギュレーションにより、最大 200mA の負荷についてドロップアウトフリーで動作できると同時に、出力電圧リップルを 1mVp-p 未満に低減できます。

TPS7H1301 (可変出力) TPS7H1301 は、必要に応じて STAB ピン経由でエラーアンプの出力にアクセスし、外部補償を実施することができます。このデバイスは、通常、6dB のゲインマージンと 50° の位相マージンを外付け部品なしで実現するよう内部的に補償されています。チャージポンプは 500kHz で動作し、1μF セラミックフライングコンデンサ (C_{FLY}) および 10μF チャージポンプ出力コンデンサ ($C_{CP\text{OUT}}$) と組み合わせて使用するように最適化されています。FB ピンに接続された外部帰還抵抗を使用して、出力電圧を -6V から -0.6V に ±1.5% の精度で簡単にプログラムできます。

TPS7H1302 (固定出力) TPS7H1302 は、内部帰還抵抗を使用して -1.8V 固定出力を提供し、±1.5% の精度を達成するため、外付けの電圧設定抵抗が不要であり、部品点数を削減できます。このチャージポンプは 1MHz で動作するため、コンデンサ値を小さくしたよりコンパクトな実装を可能にします。 C_{FLY} には 0.47μF、 $C_{CP\text{OUT}}$ には 4.7μF。スイッチング周波数が高く、帰還回路を内蔵しているため、堅牢な安定性ととも、スペース効率の高い実装が可能です。

9.2 機能ブロック図

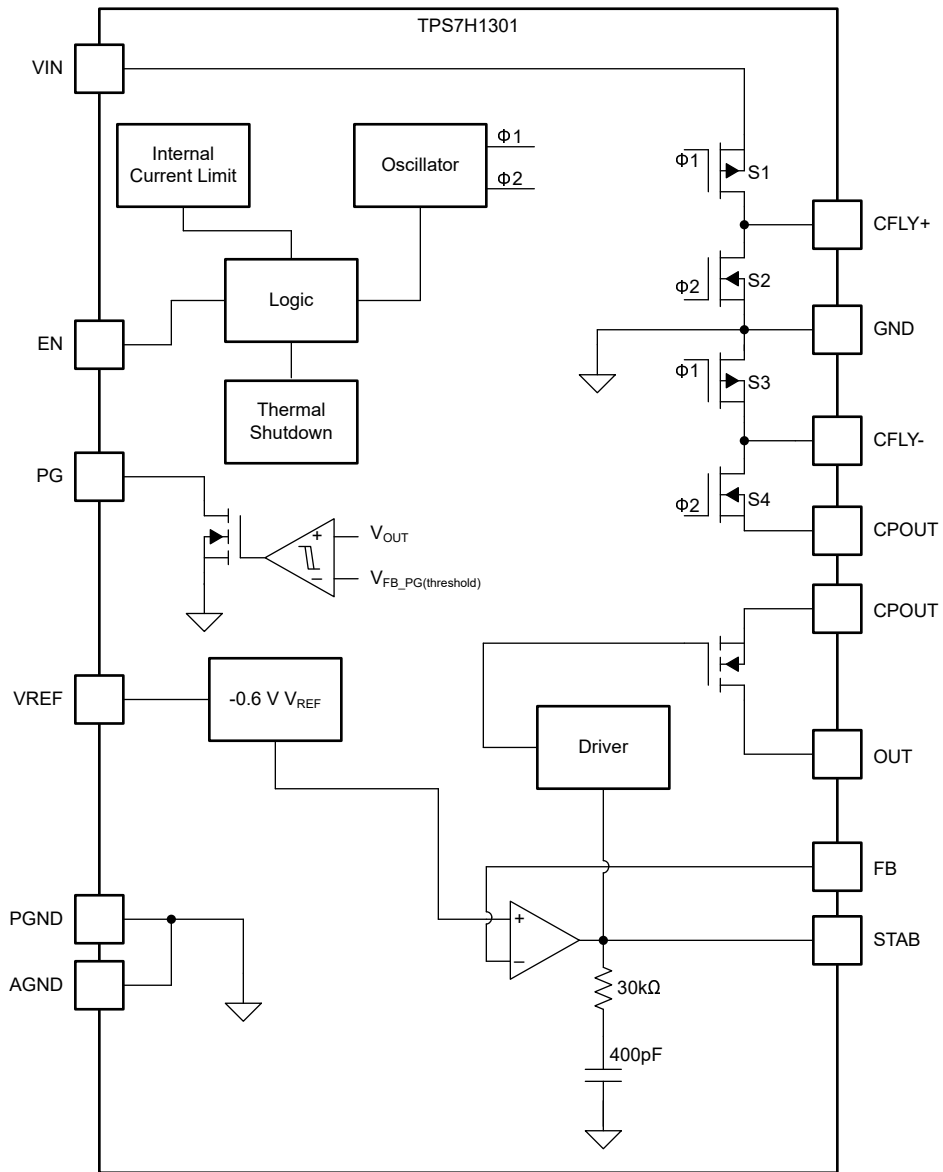


図 9-1. TPS7H1301 の機能ブロック図

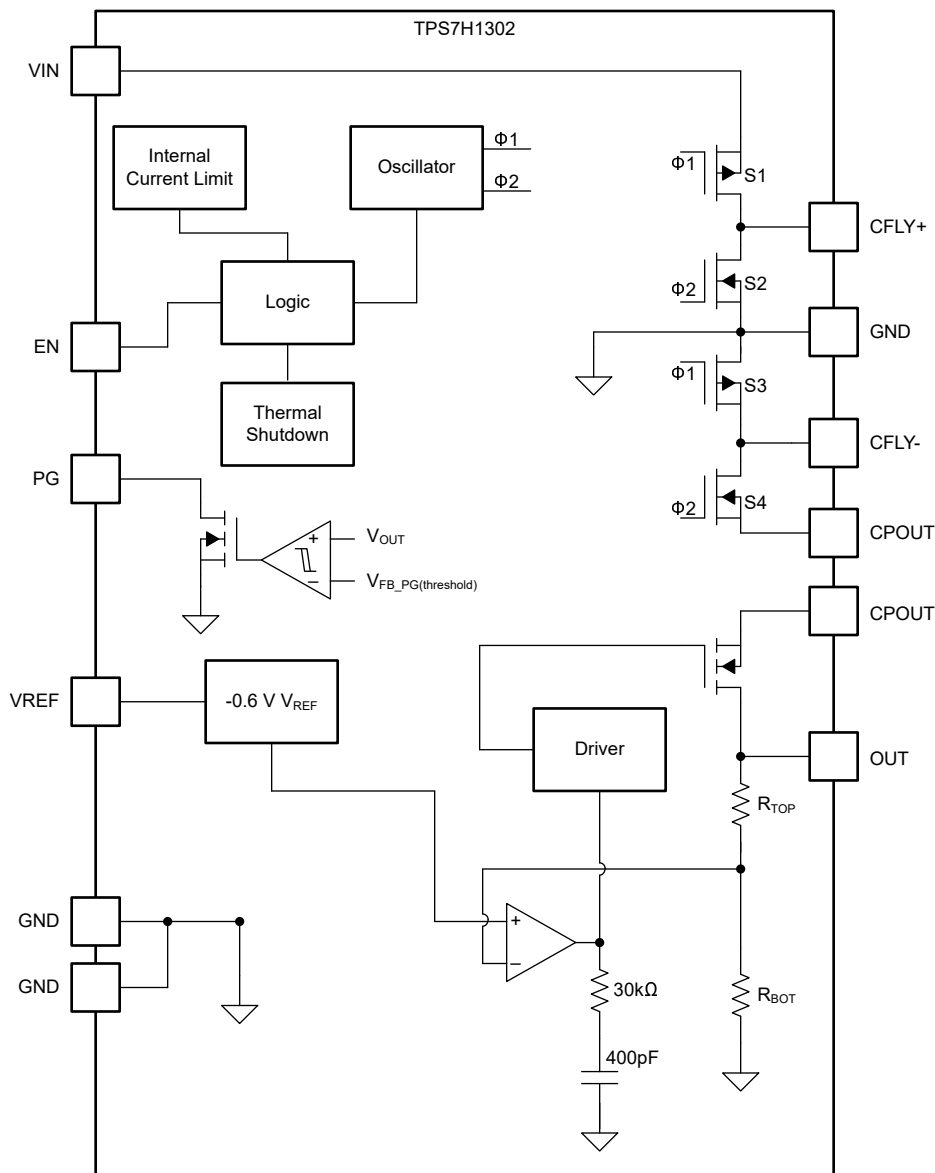


図 9-2. TPS7H1302 の機能ブロック図

9.3 機能説明

9.3.1 イネーブル

イネーブルピンが **Low** の場合、デバイスはシャットダウンモードに入り、出力電圧のレギュレーションを行いません。通常、 V_{IN} と **GND** の間に外付け分圧抵抗を使用して **EN** を供給します。

イネーブルピンを V_{IN} に直接接続できます。目的のターンオン電圧での抵抗サイズの指針については、式 1 を参照してください。

$$V_{IN(rising)} = V_{EN(rising)} \times (R_{EN_TOP} + R_{EN_BOT}) / R_{EN_BOT} \quad (1)$$

同様に、 $V_{IN(falling)}$ 電圧も式 2 を使用して計算できます。 $V_{IN(rising)}$ と $V_{IN(falling)}$ は、構成可能な UVLO (低電圧誤動作防止) スレッショルドと考えることができます。

$$V_{IN(falling)} = V_{EN(falling)} \times (R_{EN_TOP} + R_{EN_BOT}) / R_{EN_BOT} \quad (2)$$

TPS7H1301 と TPS7H1302 は V_{EN} が 0.6V (代表値) で動作を開始しますが、最終的な電圧値は 0.8V 以上とすることが推奨されています。0.8V を超える最終的な電圧は、通常動作中にイネーブルのスレッシュホールドに対して十分なマージンを確保し、重イオン曝露時の SEFI を防止します。この推奨事項は、式 3 を満たすことで達成されます。

$$V_{IN(final)} \times R_{EN_BOT} / (R_{EN_TOP} + R_{EN_BOT}) = V_{EN(final)} > 0.8V \quad (3)$$

または、EN ピンをマイクロコントローラまたは FPGA から直接駆動することもできます。イネーブル ピンの電圧スレッシュホールドは低いいため、1.1V、1.8V、2.5V、3.3V のロジックレベルをサポートできます。同様に、ロジックレベルを直接駆動するために 0.8V を超える最終的な V_{EN} を推奨します (標準ロジックレベルで達成できます)。

9.3.2 チャージポンプ

このチャージポンプは、 V_{IN} を負の電圧 (PGND を基準とする) に変換する反転チャージポンプとして実装されています。

9.3.2.1 チャージポンプ動作

TPS7H1301 および TPS7H1302 の電圧インバータ部には 4 個の大きな CMOS スイッチが含まれており、これを順番に切り替えと入力電源電圧が反転します。エネルギーの伝達および蓄積は、外部コンデンサによって提供されます。図 9-1 に、電圧スイッチを示します。S3 と S4 が $\Phi 2$ の間は、S1 と S2 は $\Phi 1$ です。 $\Phi 1$ と $\Phi 2$ は 180°位相がずれています。 $\Phi 1$ はスイッチ S1 を C_{FLY} の正端子を V_{IN} に接続し、S3 は C_{FLY} の負端子を PGND に接続します。スイッチ S2 と S4 はオープンであり、ノード C_{CPOUT} を C_{FLY} から絶縁します。2 番目の時間間隔では、S1 と S3 がオープンになり、これはノード V_{IN} を C_{FLY} から絶縁します。同時に、S2 と S4 が閉じて、 C_{FLY} からの電荷が C_{CPOUT} の充電を開始します。これは、負荷電流がなく、十分な数の初期サイクルが C_{CPOUT} に蓄積された場合は $-V_{IN}$ となります。負荷を追加すると、出力電圧降下 (V_{DROOP}) は、寄生抵抗 (MOSFET スイッチの $R_{DS(ON)}$ 、 C_{FLY} と C_{CPOUT} コンデンサの等価直列抵抗 (ESR))、およびコンデンサ間の電荷伝達損失によって決定されます (V_{DROOP} の計算については式 4 を参照し、式 5 を使用して、チャージポンプ R_{CP} を計算でき、代表的なチャージポンプの値をチャージポンプ抵抗に示します)。

$$V_{DROOP} = I_{LOAD} \times R_{CP} \quad (4)$$

$$R_{CP} = \frac{1}{(f_{SW} \times C_{FLY})} + 8 \times R_{DS(ON)} + 4 \times R_{ESR(CFLY)} + R_{ESR(CPOUT)} \quad (5)$$

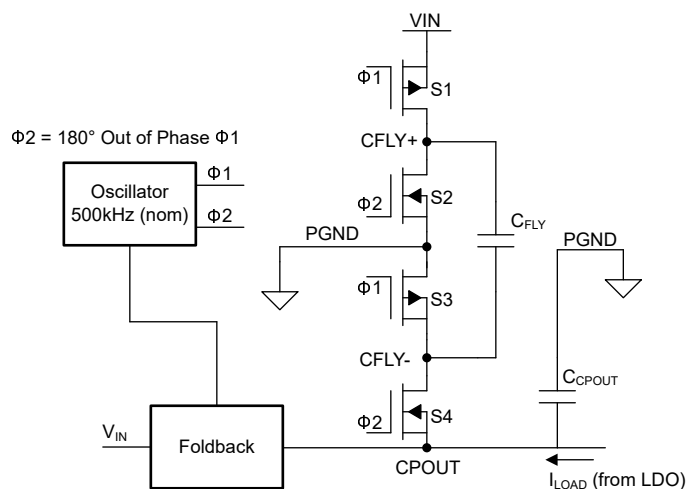


図 9-3. 反転チャージポンプ

9.3.2.2 フォールドバック スイッチング

C_{POUT} (V_{CPOUT}) の電圧が入力電圧の大きさ (V_{IN}) の 60% ~ 80% を下回ると、発振器のスイッチング周波数は公称スイッチング周波数の 25% に低下します。この周波数フォールドバックは通常、デバイスの起動時や、V_{CPOUT} が V_{IN} 振幅の 70% を下回る短絡時に発生します。

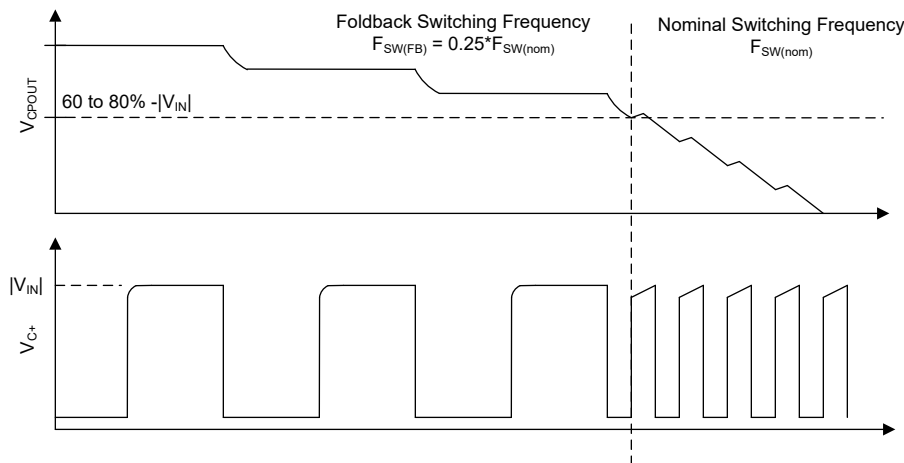


図 9-4. フォールドバック周波数

9.3.3 スタートアップ

起動中、TPS7H1301 および TPS7H1302 チャージポンプは周波数フォールドバックモードでスイッチングを開始します。同時に、負の LDO は疑似ソフトスタートモードに移行し、周波数フォールドバックシーケンスが終了するまで負荷電流を制限します ($|V_{CPOUT}| > 60 \sim 80\% |V_{IN}|$ の場合)。

周波数フォールドバック中、V_{CPOUT} は V_{IN} の負の大きさに近くなり続け、V_{OUT} の電圧は初期状態を維持します。周波数フォールドバックが終了した後、負の LDO の OTA が起動し、負荷電流が流れ始め、パワーグッド条件の評価が開始されます。

9.3.4 パワーグッド

パワーグッド端子はオープンドレイン構成で、複数の LDO のシーケンスを特長します。PG 端子は、出力電圧が最終構成レベルの 95% (標準値) に達するまで、Low のままとなります。このスレッシュホールドが満たされると、PG ピンは解放され、外部プルアップ抵抗を介して High になります。

PG ピンはオープンドレインアーキテクチャを使用しているため、PG ピンは推奨最大制限である 7V 内の任意の電圧にプルアップでき、システムレベルの電源シーケンスアプリケーションに適した柔軟なインターフェイスオプションを実現できます。

9.3.5 出力電圧

TPS7H1301 出力電圧は、-6V ~ -0.6V の範囲で囲プログラム可能です。プログラミングは、外付け抵抗分圧回路で以下の機能を使用して行われます。

- R_{TOP}: V_{OUT} および V_{FB} の接続
- R_{BOTTOM}: V_{FB} と GND 間の接続

式 6 を使用して、V_{OUT} を決定します。

$$V_{OUT} = \frac{(R_{FB(TOP)} + R_{FB(BOT)}) \times V_{FB}}{R_{FB(BOT)}} \quad (6)$$

ここで、

- $V_{FB} = 0.6V$ (代表値)

TPS7H1302 は $-1.8V$ の固定出力電圧を持っており、ユーザーによる構成はできません。

9.3.6 ドロップアウト

負荷電流が $150mA$ より低い場合、TPS7H1301 と TPS7H1302 の両方は、十分なヘッドルームを確保できる最小入力電圧 (V_{IN}) と降下電圧 (V_{Droop}) により、ドロップアウト条件に移行しません。

チャージポンプと LDO を統合した TPS7H1301 と TPS7H1302 では、LDO のドロップアウトに関する独自の検討事項が存在します。まず、 V_{OUT} がチャージポンプの出力の V_{IN} の大きさよりも十分に低い場合、負荷電流全体にわたって十分な入力電圧ヘッドルームを確保するために十分な大きさです。通常、入力電圧 $5V$ 、出力電圧 $-1.8V$ 以上であれば、このドロップアウトなしの状態を満たします。

第 2 に、 V_{IN} と V_{OUT} の大きさが比較的近い場合、LDO がドロップアウトに移行したときと同様に負荷電流が決定されます。

ドロップアウト電流 I_{DO} は、構成された出力電圧において、出力電圧が初期値の 98% まで低下したときの負荷電流として定義されます。ドロップアウトの測定に使用されるテスト波形については [ドロップアウト波形の測定](#) を参照してください。

ドロップアウトモードの間、パストランジスタはオーム (三極管) 領域にあり、抵抗スイッチとして機能します。ドロップアウト電圧仕様は、出力レギュレーションを維持するために必要な、プログラムされた公称出力電圧よりも高い最小入力電圧マージンを定義します。入力電圧がこの最小スレッショルド ($V_{IN} < V_{OUT} + V_{DO}$) を下回ると、出力電圧はそれに比例して低下し、レギュレーション範囲から外れます。

9.3.7 出力電圧精度

基準電圧と出力精度

TPS7H1301 および TPS7H1302 の両方が、LDO の固有誤差を最小限に抑えるために不可欠な高精度基準電圧を備えています。

出力電圧精度の仕様

出力電圧精度では、期待される公称出力電圧に対する最小および最大出力電圧誤差が定義されます。[セクション 7.5](#) 表の精度仕様は、 $3V \leq V_{IN} \leq 6.3V$ の動作領域に適用されます。

TPS7H1301 の精度:

- **$\pm 1.5\%$ の仕様**は、以下の範囲に適用されます。
 - 全温度範囲: $-55^{\circ}C \sim 125^{\circ}C$
 - 全入力電圧範囲: $3V \sim 6.3V$
 - 出力電圧範囲: $-5V \sim -0.6V$
 - 全負荷範囲: $10mA \leq I_{OUT} \leq 400mA$
- **$\pm 3\%$ 仕様**は、 V_{OUT} が $-5V$ を下回っている場合に適用されます

TPS7H1302 の精度:

- **$\pm 1.5\%$ の仕様**は、以下の範囲に適用されます。
 - 全温度範囲: $-55^{\circ}C \sim 125^{\circ}C$
 - 全負荷範囲: $10mA \leq I_{OUT} \leq 400mA$
 - 全入力電圧範囲: $3V \sim 6V$

重要な測定の詳細:

測定に関する追加の詳細は、次のとおりです。

- **包括的なテスト:** V_{IN} 、 I_{OUT} 、および温度範囲を使って、さまざまなコーナーを網羅する複数のバイアス条件をテストすることにより、すべての負荷と温度の組み合わせに対して仕様が適用されることを検証します。

- **最小負荷電流:** 堅牢な測定精度を実現するため、テスト条件では 10mA (0mA ではなく) の最小値が規定されています。ただし、通常のアプリケーションでは、TPS7H1301 と TPS7H1302 のいずれも安定性のための最小負荷電流を必要としません。
- **含まれるエラー用語:** 以下の誤特性差は、 V_{ACC} パラメータに本質的に含まれているため、 V_{ACC} 仕様にこれらの誤差項を追加することは TI は推奨していません。
 - V_{FB} の精度
 - R_{TOP} 抵抗が印加されたときのフィードバック ピンのリーク電流 ($I_{FB(LKG)}$)
 - $\Delta V_{OUT}/\Delta V_{IN}$ (ラインレギュレーション)
 - $\Delta V_{OUT}/\Delta I_{OUT}$ (ロードレギュレーション)
 - V_{OUT} 温度係数
- **その他の誤差の発生源:** 帰還抵抗の許容誤差による誤差は、 V_{ACC} 仕様に追加できます。

9.3.8 出カノイズ

出力ノイズ

LDO 出力ノイズは、レギュレータの半導体回路のみによって生成される内部で生成される固有ノイズとして定義されます。TPS7H1301 および TPS7H1302 デバイスは、10Hz ~ 100kHz の帯域幅で測定された 20 μ V_{RMS} (標準値) の出力ノイズを示します。

外部補償の影響 (TPS7H1301 のみ)

外部補償回路を STAB ピンに接続すると、適用する回路によって制御ループ帯域幅が減少します。このようにループ帯域幅を狭くすると、内部回路が内部で発生するノイズを抑制する能力が低下し、標準構成に比べて出力ノイズレベルが大きくなる可能性があります。

9.3.9 電源除去比

TPS7H1301 および TPS7H1302 の電源除去比 (PSRR) は、 V_{CPOUT} に存在する入力ノイズが、レギュレートされた出力 V_{OUT} に現れことを減衰させるデバイスの能力を定量化します。PSRR は、対応する出力電圧変動に対する入力電圧変動の比として数学的に定義され、一般にデシベル (dB) 単位で表されます。PSRR は数学的には式 7 で定義されます。

$$PSRR = 20 \times \log_{10} \left(\frac{V_{CPOUT(AC)}}{V_{OUT(AC)}} \right) \quad (7)$$

ノイズ源特性

これらのデバイスの主な入力ノイズ源は、内部の反転チャージポンプ回路によって生成されるスイッチングリップルに起因します。このスイッチングノイズは、基本スイッチング周波数とそれに関連するスイッチング周波数の高調波で明らかになります。

- TPS7H1301: 500kHz (標準値) スwitching 周波数
- TPS7H1302: 1000kHz (標準値) スwitching 周波数

外部補償の影響 (TPS7H1301 のみ)

外部補償回路を実装すると、制御ループ帯域幅の低下が PSRR 性能に直接影響を及ぼします。ループ帯域幅が狭くなると、特に高周波時に、レギュレータが入力の外乱を除去できる能力が制限されます。その結果、標準構成に比べて全体的な PSRR 性能が低下します。

9.3.10 安定性

9.3.10.1 TPS7H1301 の安定性

安定性マージンと設計要件

宇宙定格の集積回路で従来の安定性マージンは通常、産業用およびコンシューマ エレクトロニクス アプリケーションの要件よりも厳格な要件を課します。標準の基準には、最小ゲイン マージンが 6dB、位相マージンが 50°です。TPS7H1301

には、ほとんどの動作条件にわたって安定性マージンを維持するよう設計された内部補償回路が組み込まれており、外部補償部品は不要です。アプリケーションで安定性性能を強化する必要がある場合や、特定のタイプの出力コンデンサを使用する場合、オプションの STAB ピンを使用して外部補償回路を調整し、ループの安定性を最適化することができます。

固有安定性性能

TPS7H1301 は固有の安定性マージンが広く、さまざまな負荷条件、温度範囲、入力電圧変化に対して堅牢な性能を発揮します。この本質的に安定性によって設計の複雑さが軽減され、部品数が減少すると同時に、要求の厳しい宇宙アプリケーションで信頼性の高い動作が実現できます。図 9-5 に、 R_{COMP} と C_{COMP} による内部補償を示します。これらは設計では $30k\Omega$ および $400pF$ と規定されています。

外部補償機能

安定性マージンを強化する必要があるアプリケーションや、極端な条件下での動作が可能なアプリケーションでは、STAB ピンを使用して外部 RC 補償ネットワークにアクセスできます。図 9-5 に示すこの補償アーキテクチャは、エラー アンプの出力段に直接接続し、パス素子のバッファ段の前に外部ネットワークを戦略的に配置します。

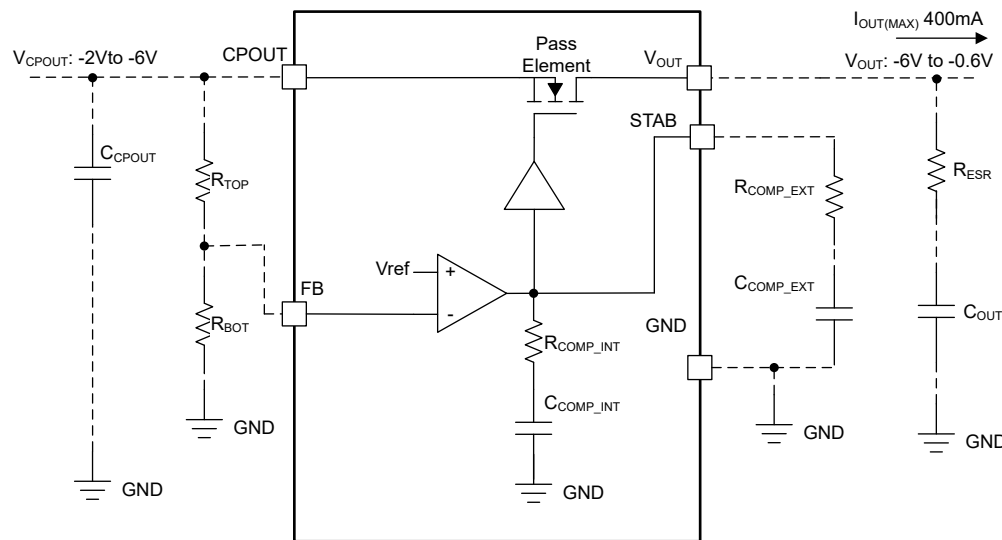


図 9-5. 補償の概略回路図

9.3.10.2 TPS7H1302 の安定性

本質的安定性

TPS7H1302 は、TPS7H1301 の同じ広い固有安定性マージンを持つように設計されており、さまざまな負荷条件、温度範囲、入力電圧変動に対して堅牢な性能を実現します。この本質的な安定性により、帰還抵抗回路を内蔵することで設計の複雑さが軽減され、部品数がさらに低減され、要求の厳しい宇宙アプリケーションで信頼性の高い動作が可能になります。図 9-6 に、 R_{COMP} と C_{COMP} による内部補償を示します。これらは設計では $30k\Omega$ および $400pF$ と規定されています。

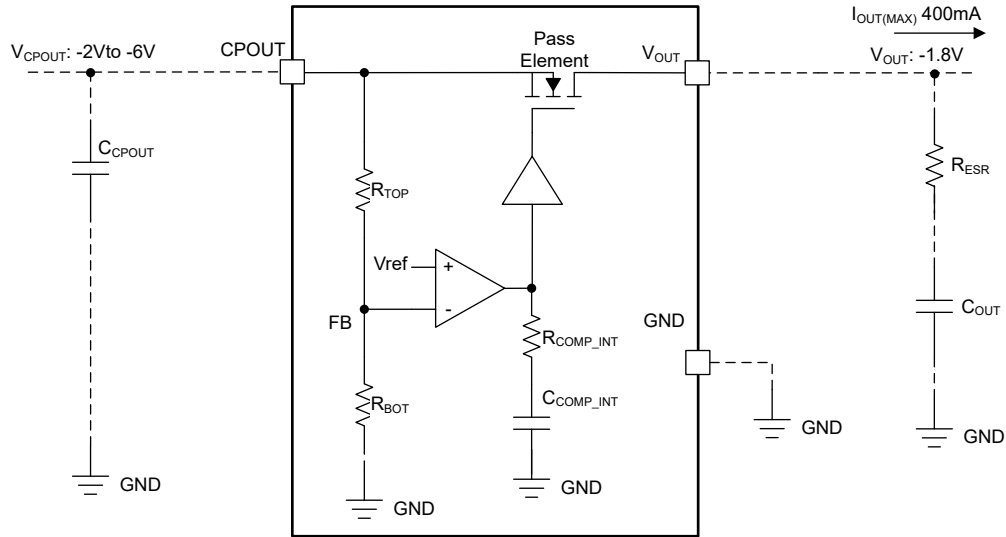


図 9-6. TPS7H1302 補償概略回路図

9.3.11 サーマル シャットダウン

TPS7H1301 および TPS7H1302 のサーマル シャットダウン温度制限を超えると、ダイ温度が $T_{SD(enter)}$ を超えると、内蔵のサーマル シャットダウン回路がアクティブになり、デバイス電源がオフになります。ダイ温度が $T_{SD(exit)}$ を下回ると、デバイスはレギュレーションを再開します。160°Cの $T_{SD(enter)}$ と 130°Cの $T_{SD(exit)}$ の標準値には、大きなヒステリシスがあります (30°C の標準値)。大きなヒステリシスは、デバイスがレギュレーションを再開する前に十分に冷却できるようにするためのものです。

9.4 デバイスの機能モード

9.4.1 イネーブル、ディスエーブル

以下の表にデバイスの機能モードを示します:

表 9-1. デバイスの機能モード

EN ピン	デバイスステータス
高	レギュレーションモード
低	シャットダウンモード

10 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくこととなります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

10.1 使用上の注意

10.2 代表的なアプリケーション

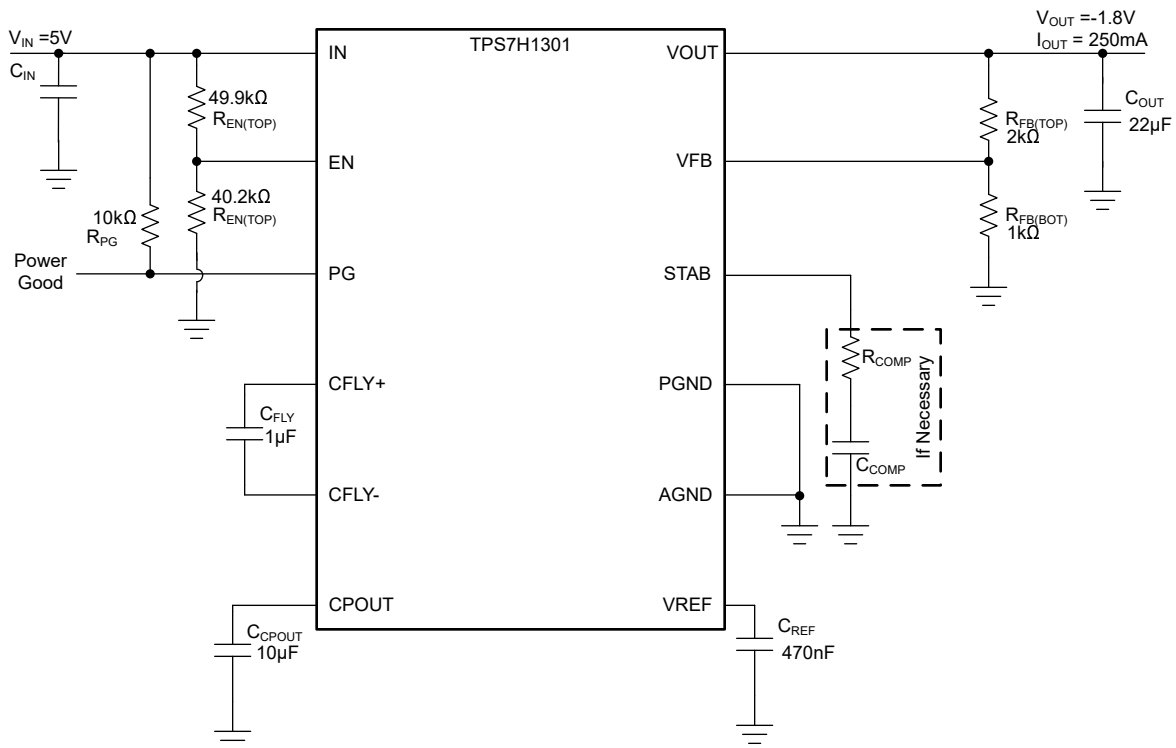


図 10-1. 代表的なアプリケーション

10.2.1 設計要件

この例では、TPS7H1301EVM 評価基板 (EVM) を使用した設計を示します。詳細については、EVM ユーザー ガイド、TPS7H1301EVM-CVAL 評価基板 (EVM) ユーザー ガイド (SNVU944) を参照してください。設計プロセスを開始するには、いくつかのパラメータを知っている必要があります。これらのパラメータは一般に、システム レベルで決定されます。この例では、次の既知のパラメータから始めます：

表 10-1. 設計パラメータ

パラメータ	値
V_{IN}	5V
V_{OUT}	-1.8V
I_{OUT}	250mA
V_{EN}	1.6V

10.2.2 詳細な設計手順

10.2.2.1 コンデンサの選択

コンデンサの選択は、TPS7H130x の動作に不可欠であり、THPS7H130X のコンデンサの機能に依存します。選択したコンデンサは 25V のセラミック。C_{FLY} および C_{CPOUT} のコンデンサは低 ESR 値を優先し、すべてのコンデンサはミサイル可能である限り TPS7H130X の近くに配置します。

10.2.2.1.1 入力コンデンサ (C_{IN}) の選択

TI は、10μF の 25V (またはそれ以上) のセラミック コンデンサを TPS7H130x の入力ピンにできるだけ近づけて配置することを推奨しています。追加の容量およびバイパス容量は任意であると考えられます。

入力コンデンサ (C_{IN}) は、充電フェーズ中に電源からフライング コンデンサへの高速電荷転移を容易にする充電タンクとして機能します。このコンデンサは、フライング コンデンサを入力に接続したときに、各充電フェーズの開始時に入力電圧が低下するのを防止します。さらに、入力コンデンサは入力ノイズをフィルタ処理して、入力ラインからバイアスを引き起こす敏感な内部アナログ回路を保護します。

入力リップルへの影響

入力容量は、入力電圧リップルと直接的かつ比例的に関係します。

- 入力静電容量を大きくする → 入力電圧リップルがそれに比例して減少します
- 入力静電容量を減少させる → それに比例して、入力電圧リップルが増加します

10.2.2.1.2 C_{FLY}

C_{FLY} は、入力からチャージ ポンプ出力 (CPOUT ピン) に電荷を転送するチャージ ポンプ コンデンサです。

一般的な大電流アプリケーションでは、安定動作のために、公称定格の 1μF、または 2 個の並列 0.680μF セラミック出力コンデンサを使用することを推奨します。動作中に極性コンデンサ (タンタル、アルミ、電解など) は逆バイアスになる可能性があるため、フライング コンデンサには極性コンデンサを使用しないでください。

C_{FLY} のサイズが小さすぎると、チャージ ポンプは大電流アプリケーションをサポートできません。逆に、C_{FLY} が大きすぎると、チャージ ポンプが C_{IN} および C_{CPOUT} コンデンサに圧倒され、入力および出力の電圧リップルが増加する可能性があります。

ドロップ アウト電流は、チャージ ポンプの抵抗と電圧降下に依存し、この値は C_{FLY} の選択に直接影響されます。ESR が小さすぎる、または高すぎるコンデンサを選択すると、チャージ ポンプの出力抵抗が増加するため、結果として得られる電圧降下によって内蔵 LDO で利用可能なヘッドルームが減少します。

チャージ ポンプ抵抗に対するコンデンサの寄与を評価するには、DC バイアスや温度係数などの C_{FLY} コンデンサの特性を考慮することが不可欠です。式 8 は、チャージ ポンプの全体的な出力抵抗と V_{DROOP} に対する FLY コンデンサの寄与を計算します。電気的特性表の最小スイッチング周波数 (f_{SW}) は、より保守的な推定パラメータです。最小 f_{SW} では、チャージ ポンプの抵抗値が高くなるためです。

$$R_{\text{CFLY}} = \frac{1}{f_{\text{SW}} \times C_{\text{CFLY}(\text{min})}} + 4 \times R_{\text{ESR}(\text{CFLY})} \quad (8)$$

式 8 に示すように、DC バイアスおよび温度により出力容量が典型的に低減されると、一般に C_{FLY} 全体の容量が 15% ~ 25% だけ減少し、チャージ ポンプの出力抵抗が増加します。

C_{FLY} (min) を計算するには、コンデンサのメーカーのデータを参照して、全体の許容誤差、DC バイアス、および温度ディレーティングを適用します。たとえば、次のパラメータを持つ 25V 1μF X7R コンデンサを使用します。

- ケース サイズ: 0805
- 精度: -5%
- DC バイアス @ 5V: -4.56%
- 温度ディレーティング @ 125°C: -14.56%
- R_{ESR} @ 400kHz: 10mΩ

表 10-2 は、孤立 1μF (公称) コンデンサまたは 2 つの 0.68μF (nom) コンデンサを選択する場合のトレードオフの例です。チャージポンプの抵抗に対する C_{FLY} の全体的な寄与が、部品数 (追加の基板面積) と比較されます。

表 10-2. C_{FLY} の比較

属性	1μF	2x 0.68μF
数量	1	2 (並列)
ケース サイズ	0805	0805
定格電圧	25V	25V
誘電	X7R	X7R
デイレートニング パラメータ		
許容差	-5%	-5%
DC バイアス @ 5V	-4.56%	-2.6%
Tempco. @ 125°C	-14.56%	-13.47%
結果		
実効容量	0.775μF	1.073μF
ESR	10mΩ	6.9mΩ (有効分解能)
R _{CFLY}	3.45 Ω	2.55 Ω

C_{FLY} の最小容量を計算するには、次の手順を使用します。

$$C_{FLY(min)} = C_{FLY(nom)} \times (Tol.) \times (DC\ Bias) \times (Temp) \quad (9)$$

1μF (公称) コンデンサに式 9 を適用:

$$C_{FLY(min)} = 1\mu F \times (1 - 0.05) \times (1 - 0.0456) \times (1 - 0.1456) = 0.775\mu F \quad (10)$$

C_{FLY} のワースト ケース寄与は、式 8(1μF (公称) の例) を適用することで計算されます

$$R_{CFLY} = \frac{1}{400kHz \times 0.775\mu F} + 4 \times 10m\Omega = 3.45\Omega \quad (11)$$

表 10-2 は、2 つの 0.68μF コンデンサを追加することで、チャージポンプ全体の出力抵抗に対する C_{FLY} の寄与が大幅に低減されていることを示しています。動作温度が高い、動作電流が高い、または V_{IN} が低いアプリケーションでは、全体的なチャージポンプの出力抵抗を低くすることにより、大きな利点が得られます。この設計例では、V_{IN} が 5V で、250mA の I_{LOAD} は 1μF C_{FLY} コンデンサで十分に供給されます。

10.2.2.1.3 C_{POUT} コンデンサ

チャージポンプ出力コンデンサ (C_{CPOUT}) は、ESR 値の低い 10μF 16V (以上) のセラミックコンデンサを使用して構成することを推奨します。C_{CPOUT} の ESR はチャージポンプの出力抵抗に寄与し、ピン C+ および C- のチャージポンプ FET の R_{DS(ON)}、C_{FLY} ESR、トレース抵抗の寄与に追加できます。

C_{CPOUT} のサイズは出力リップルにも影響します。10μF 以外の値を使用する場合は、性能をさらに最適化するために、C_{FLY} と C_{IN} のサイズを設定することを推奨します。

10.2.2.1.4 バイパス コンデンサ

TPS7H130x と組み合わせて使用するにはバイパスコンデンサは必要ありませんが、チャージポンプ電圧インバータセクションのハードスイッチング特性により、C_{FLY}、C_{POUT}、V_{OUT} の 100nF 以下のバイパスコンデンサを使用すると、高い周波数ノイズを低減できます。

10.2.2.1.5 出力コンデンサ

TI では、V_{OUT} に低 ESR (< 50mΩ) の 22μF セラミック 25V コンデンサの使用を推奨しています。このコンデンサは、負の LDO の出力を供給します。ESR が非常に大きい出力コンデンサは、LDO 全体の安定性に影響を及ぼします。

10.2.2.2 チャージポンプの出力抵抗

式 5 からセクション 9.3.2.1 を再スタートすると、チャージポンプの合計出力抵抗が得られ、便宜上、このセクションの式 12 で示すように参照されます。これは、C_{FLY}、内蔵 FET、チャージポンプ全体の出力抵抗に対する C_{CP_{OUT}} の ESR の寄与を考慮しています。

$$R_{CP} = \frac{1}{(f_{SW} \times C_{FLY})} + 8 \times R_{DS(ON)} + 4 \times R_{ESR(CFLY)} + R_{ESR(CPOUT)} \quad (12)$$

スイッチの最大 R_{DS(ON)} 値を使用することは、チャージポンプの出力抵抗を過小評価し、負荷電流 (V_{DROOP}) 時に生じる電圧降下を避けるため、控えめな手法です。

10.2.2.3 出力ノイズ

ノイズに敏感なアプリケーションでの性能には、以下の点を考慮してください。

- 高周波ノイズを抑制するための適切なバイパスコンデンサとフィルタリング部品を実装します
- 外部 STAB ピン ネットワークを使用する場合、安定性補償とノイズ性能のトレードオフを評価できます

10.2.2.4 PSRR 設計への影響

高 PSRR 性能を必要とするアプリケーション向け:

- システム性能を評価するときは、PSRR の周波数に依存する特性を考慮してください
- 外部補償による安定性マージンと PSRR 機能間のトレードオフを考慮しています
- C_{OUT} の影響を考慮する (周波数応答)
- アプリケーション負荷とその結果として生じる LDO のヘッドルームを考慮します
- スイッチング周波数および高調波でのノイズ除去に特に注意してください
- 動作帯域幅全体にわたる性能特性の詳細については、PSRR と周波数の関係のグラフを参照してください

10.2.2.5 安定性設計に関する考慮事項

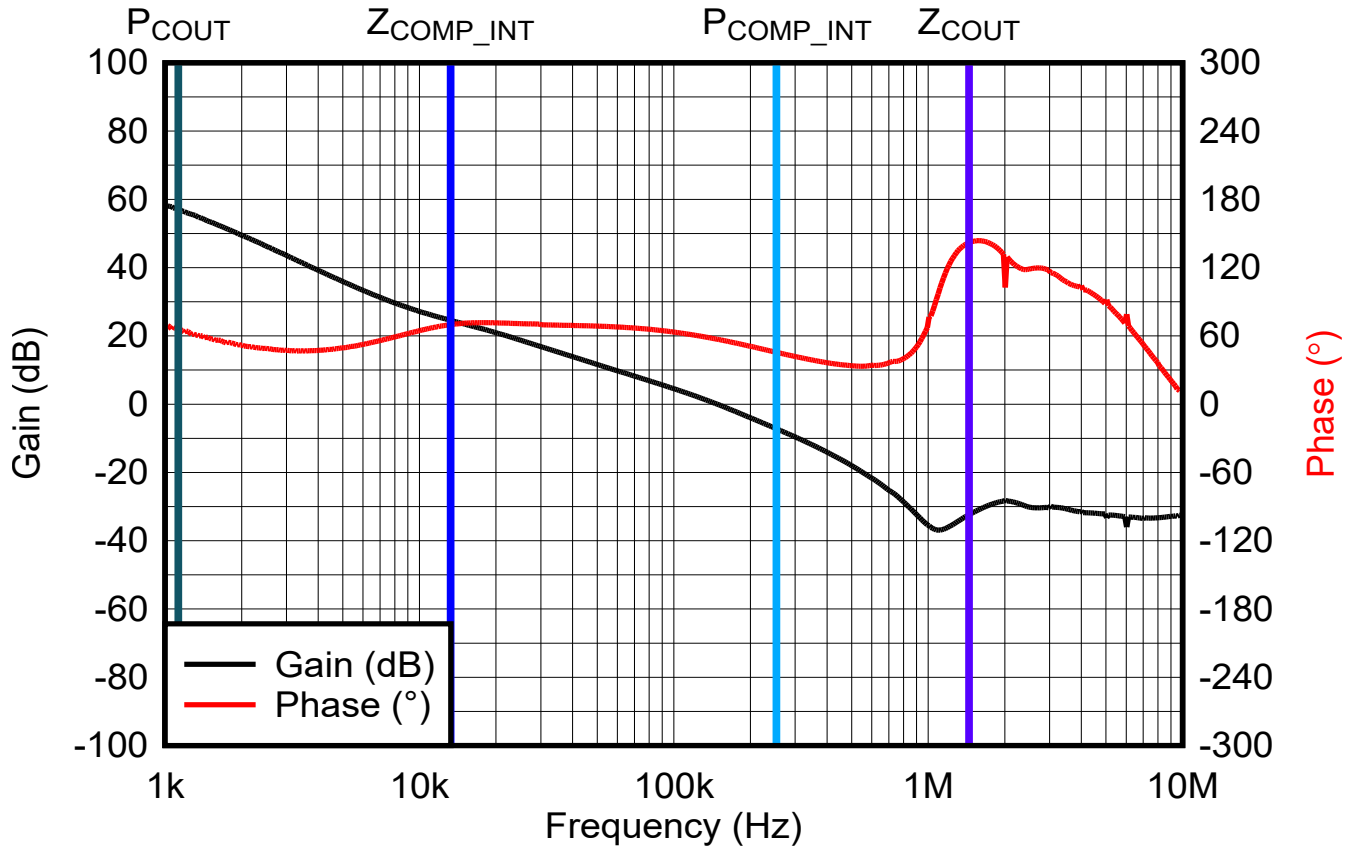


図 10-2. ポールゼロ分析の簡易化

LDO の安定性は、主に出力コンデンサ (P_{COUT} 、 Z_{COUT}) と内部補償ネットワーク (P_{COMP_INT} 、 Z_{COMP_INT}) の支配的な負荷極とゼロによって影響を受けます。図 10-2 に、出力コンデンサの極とゼロ、LDO の内部補償極、ゼロの位置を示します。

出力コンデンサの極とゼロは、式 13 と式 14 を使用して計算します。

$$P_{COUT} = \frac{1}{2\pi \times R_{LOAD} \times C_{OUT}} \quad (13)$$

$$Z_{COUT} = \frac{1}{2\pi \times ESR_{COUT} \times C_{OUT}} \quad (14)$$

式 14 と式 13 を適用すると、それぞれの極とゼロの以下の位置が得られます。

$$P_{COUT} = \frac{1}{2\pi \times 7.2\Omega \times 22\mu F} = 1003\text{Hz} \quad (15)$$

$$Z_{COUT} = \frac{1}{2\pi \times 5\text{m}\Omega \times 22\mu F} = 1.446\text{MHz} \quad (16)$$

内部補償ネットワークの極およびゼロは、式 17 および式 18 を使用して計算されます。

$$P_{COMP_INT} = \frac{C_{COMP_INT} + C_{OTA}}{2\pi \times R_{COMP} \times C_{COMP_INT} \times C_{OTA}} \quad (17)$$

$$Z_{COMP_INT} = \frac{1}{2\pi \times R_{COMP} \times C_{COMP_INT}} \quad (18)$$

式 18 と式 17 を適用すると、それぞれの極とゼロの以下の位置が得られます。

$$P_{COMP_INT} = \frac{400pF + 20pF}{2\pi \times 30k\Omega \times 400pF \times 20pF} = 253kHz \quad (19)$$

$$Z_{COMP_INT} = \frac{1}{2\pi \times 30k\Omega \times 400pF} = 13.3kHz \quad (20)$$

STAB ピンを利用して外部補償回路を適用する場合は、式 21 および式 22 を利用します。

$$P_{COMP_EXT} = \frac{(C_{COMP_INT} \parallel C_{COMP_EXT}) + C_{OTA}}{2\pi \times (R_{COMP_INT} \parallel R_{COMP_EXT}) \times (C_{COMP_INT} \parallel C_{COMP_EXT}) \times C_g} \quad (21)$$

$$Z_{COMP_EXT} = \frac{1}{2\pi \times (R_{COMP_INT} \parallel R_{COMP_EXT}) \times (C_{COMP_INT} \parallel C_{COMP_EXT})} \quad (22)$$

10.2.3 アプリケーション曲線

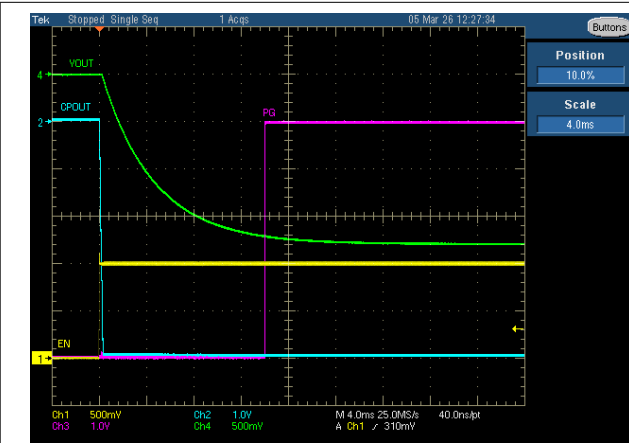


図 10-3. スタートアップ

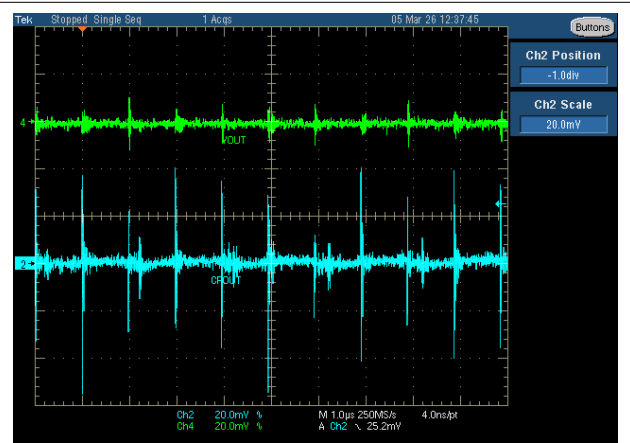


図 10-4. チャージポンプ出力、 V_{CP_OUT} および出力電圧 V_{OUT}

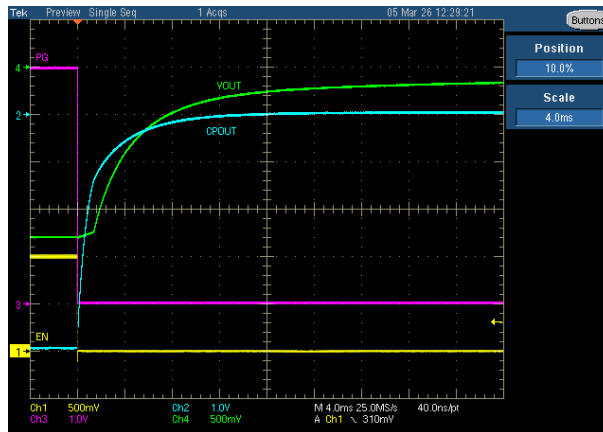


図 10-5. シャットダウン

10.3 電源に関する推奨事項

TPS7H1301 および TPS7H1302 は、3V ~ 6.3V の入力電源電圧範囲で動作するように設計されています。この入力電源は、適切に安定化され、かつ必要な入力電流を供給できる必要があります。入力電源が TPS7H1301/2 から離れている場合、バルク容量の追加が必要になることがあります。

10.4 レイアウト

10.4.1 レイアウトのガイドライン

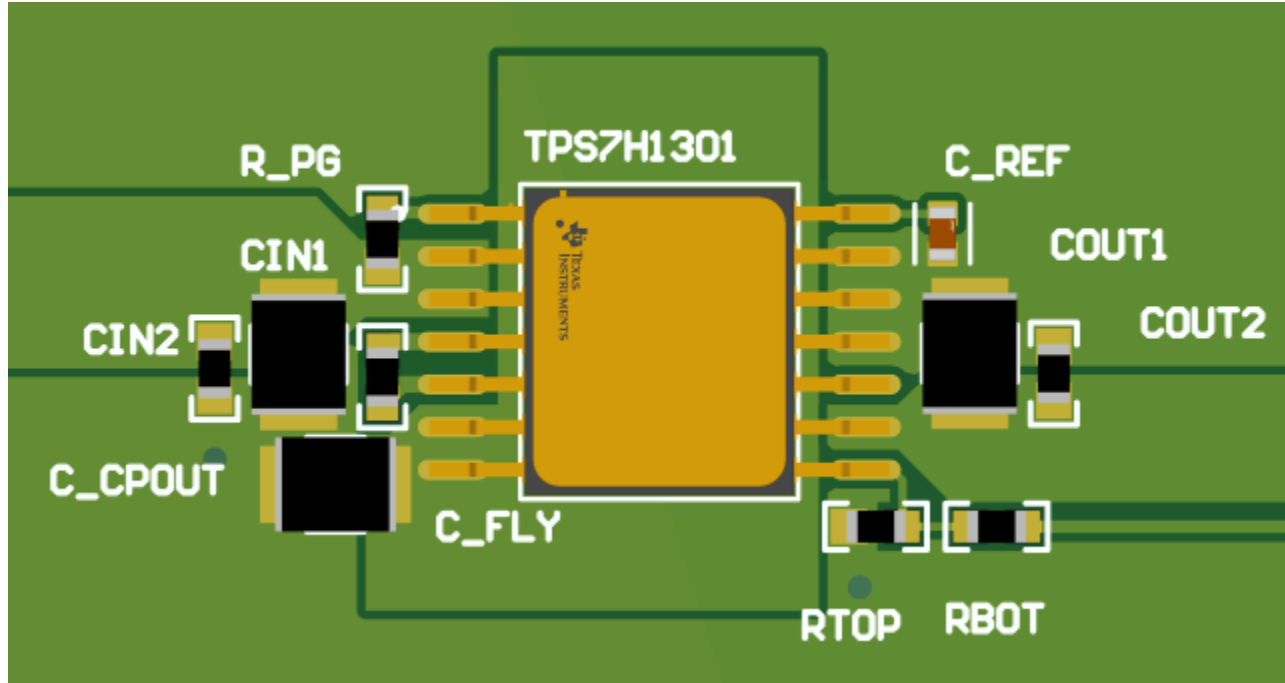


図 10-6. レイアウト例 - TPS7H1301

10.4.2 レイアウト例

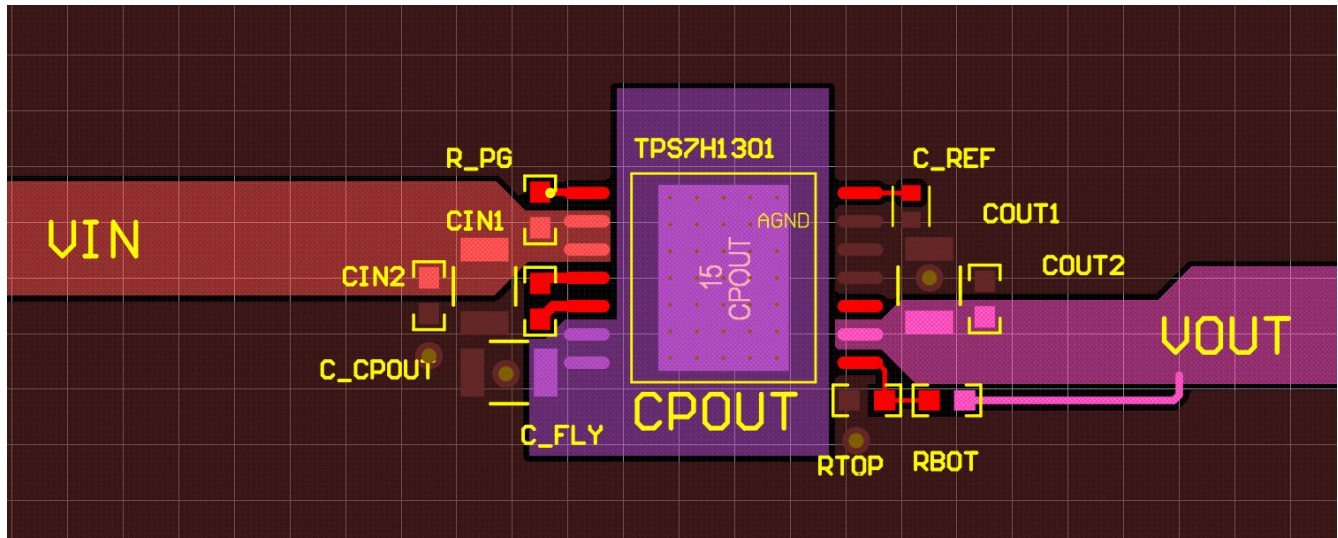


図 10-7. TPS7H1301 のレイアウト例

11 デバイスおよびドキュメントのサポート

11.1 デバイス サポート

11.2 ドキュメントのサポート

11.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、[TPS7H1301EVM-CVAL 評価基板 \(EVM\)](#)

11.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

11.4 サポート・リソース

テキサス・インスツルメンツ [E2E™ サポート・フォーラム](#) は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの [使用条件](#) を参照してください。

11.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

11.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

11.7 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

12 改訂履歴

日付	改訂	注
March 2026	*	初版リリース

13 メカニカル、パッケージ、および注文情報

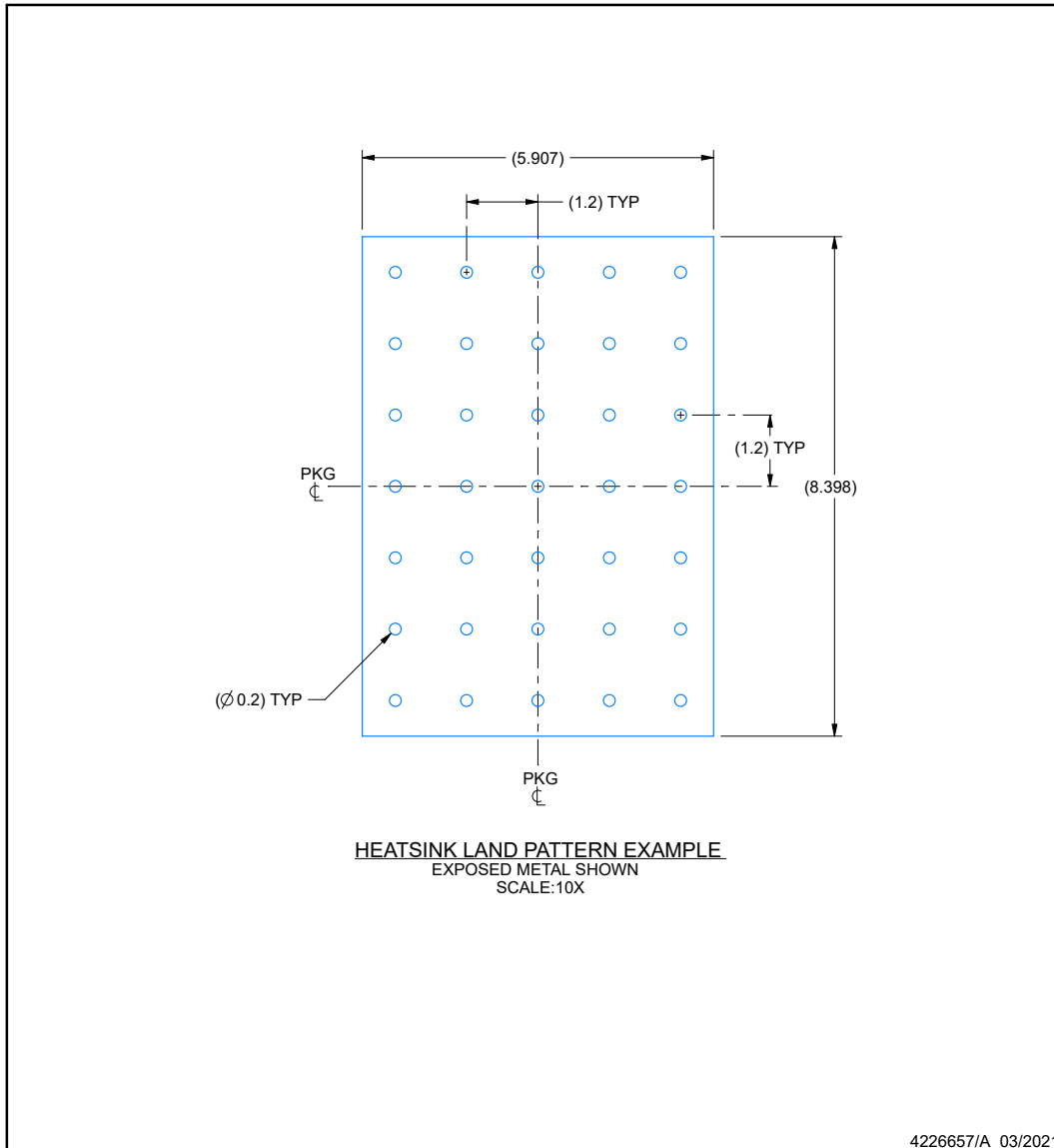
以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

EXAMPLE BOARD LAYOUT

HBL0014A

CFP - 2.527 mm max height

CERAMIC DUAL FLATPACK



重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月