

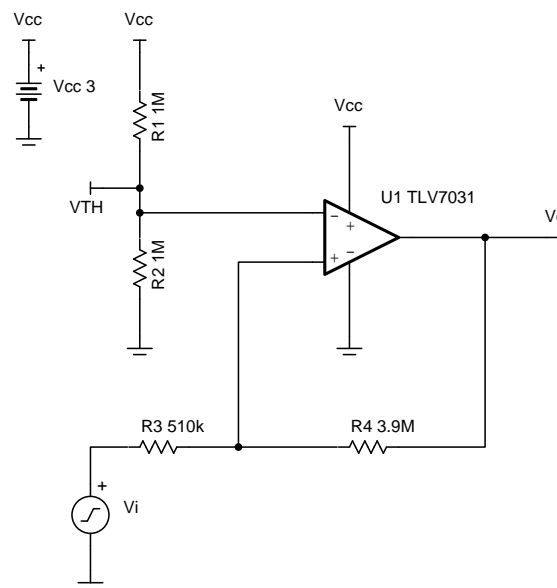
ヒステリシスを持つ非反転コンパレータ回路

設計目標

出力		ヒステリシス	スレッシュホールド		電源	
$V_o = \text{HIGH}$	$V_o = \text{LOW}$	V_{HYS}	V_{H}	V_{L}	V_{cc}	V_{ee}
$V_i > V_{\text{H}}$	$V_i < V_{\text{L}}$	400mV	1.7V	1.3V	3V	0V

設計の説明

コンパレータは、2つの異なる信号レベルを区別するために使用されます。非反転形式で構成している場合、選択したスレッシュホールドをアナログ入力上回ると、コンパレータの出力はデジタル HIGH になります。比較スレッシュホールドに、ノイズ、信号偏差、低速で変化する信号が含まれている場合、出力に望ましくない遷移が観測されることがあります。上側と下側のヒステリシス・スレッシュホールドを設定すると、ノイズによる望ましくない出力遷移を除去できます。この回路例は、非反転コンパレータ・アプリケーションに必要なヒステリシスを実現する正帰還抵抗回路の設計の手順を示すものです。

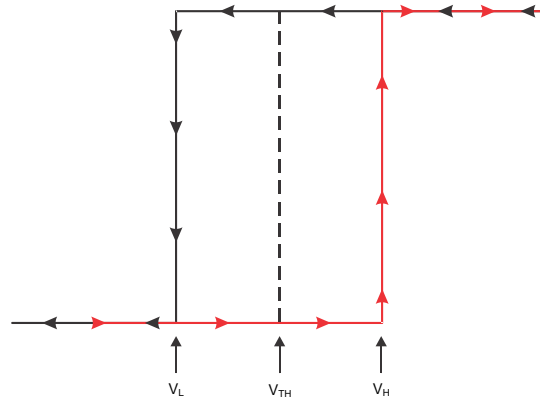


デザイン・ノート

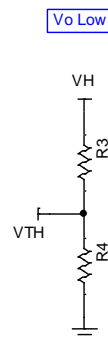
1. バランスのとれたヒステリシスを実現するには、ヒステリシスの大きさに加え、スレッシュホールド電圧と V_{cc} との比率が重要です。
2. この回路例は、反転コンパレータ回路と比べて入力インピーダンスが小さくなります。
3. ヒステリシス・スレッシュホールド電圧の精度は、回路に使用される抵抗の公差、選択したコンパレータの入力オフセット電圧仕様、デバイスに既に適用されている内部ヒステリシスに関係します。
4. TLV7031 の場合、 V_{OH} は V_{cc} より約 200mV 低く、 V_{OL} は V_{ee} よりも約 250mV 高い値です。
5. TLV7031 にはプッシュプル出力段があるため、プッシュプル抵抗は必要ありません。

設計手順

1. R_1 を選択します。デバイスの CMOS 入力の入力バイアス電流は非常に小さいため、この抵抗値は大きくてもかまいません。
 $R_1 = 1\text{M}\Omega$ (Standard Value)
2. R_3 を求めます。一般的な方法では、入力バイアス電流をキャンセルするために、 R_3 が反転ピンのインピーダンスとなるよう選択します。 R_2 は未知なので、 R_3 を概算します。この場合、 V_{TH} は V_{CC} の 50% と仮定します。
 $R_3 = R_1 \parallel R_2 \cong \frac{1}{2}R_1 = 500\text{k}\Omega$
 $R_3 = 510\text{k}\Omega$ (Standard Value)
3. 帰還抵抗回路の 2 つの可能な出力状態である LOW と HIGH に注目します。ヒステリシスの決定には入力信号が役割を果たすことに注意してください。ヒステリシスのアイ・ダイアグラムを次に示します。



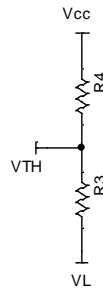
4. V_H の式を導出します。これは、出力が HIGH に切り替わるために、入力信号が上回る必要がある電圧です。非反転ピンの電圧が V_{TH} と等しくなるよう設定します。これにより、正しいヒステリシス・ウィンドウが得られます。



$$V_H = R_3 \times \frac{V_{TH}}{R_4} + V_{TH}$$

5. V_L の式を導出します。これは、出力が LOW に切り替わるために、入力信号が下回る必要がある電圧です。ここでも、非反転ピンの電圧が V_{TH} と等しくなるよう設定します。

Vo High



6. プッシュプル出力は次のようになります。

$$V_L = \frac{V_{TH} \times (R_3 + R_4) - V_{cc} \times R_3}{R_4}$$

7. 使用するコンパレータにオープン・ドレインまたはオープン・コレクタの出力段がある場合、 R_3 および R_4 と直列にプルアップ抵抗 R_{pu} が接続されます。次の式は、 $V_{pu} = V_{cc}$ の場合に真になります。一部のアプリケーションでは、最終的な帰還抵抗の値がプルアップ抵抗よりもはるかに大きい (理想的には 10 倍) ため、 V_L の式でプルアップ抵抗は無視できる場合もあることに注意してください。

$$V_L = \frac{V_{TH} \times (R_{pu} + R_4) - (V_{cc} - V_{TH}) \times R_3}{R_4 + R_{pu}}$$

8. $V_{pu} \neq V_{cc}$ のときは、 V_L に次の式を使用します。

$$V_L = \frac{V_{TH} \times (R_{pu} + R_4) - (V_{pu} - V_{TH}) \times R_3}{R_4 + R_{pu}}$$

9. V_{HYS} の式を導出します。

$$V_{HYS} = V_H - V_L = V_{cc} \times \frac{R_3}{R_4}$$

10. R_4 を求めます。

$$R_4 = \frac{V_{cc}}{V_{HYS}} \times R_3 = \frac{3V}{0.4V} \times 510k\Omega = 3.83M\Omega$$

$$R_4 = 3.9M\Omega \text{ (Standard Value)}$$

11. 次に、手順 4 の V_H の式を使用して V_{TH} を求めます。

$$V_{TH} = \frac{R_4 \times V_H}{R_3 + R_4} = \frac{3.9M\Omega \times 1.7V}{510k\Omega + 3.9M\Omega} = 1.50V$$

12. 手順 6 の V_L の式を使用して、 V_{TH} の値を検証します。

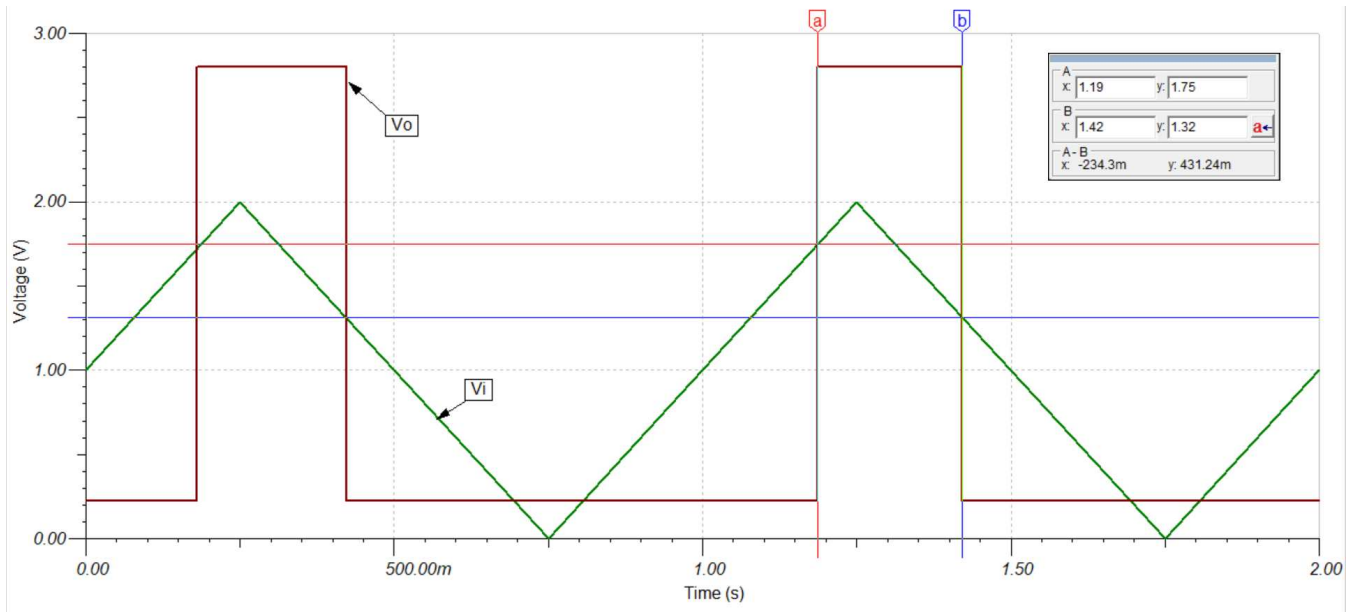
$$V_{TH} = \frac{R_4 \times V_H}{R_3 + R_4} = \frac{3.9M\Omega \times 1.7V}{510k\Omega + 3.9M\Omega} = 1.50V$$

13. 計算されたスレッショルド電圧 V_{TH} に基づいて、 R_2 を求めます。

$$R_2 = \frac{R_1 \times V_{TH}}{V_{cc} - V_{TH}} = \frac{1M\Omega \times 1.5V}{3V - 1.5V} = 1M\Omega$$

設計シミュレーション

過渡シミュレーション結果



設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 **SPICE** シミュレーション・ファイル [SLVMCR2](#) を参照してください。

ヒステリシス、伝播遅延、入力同相範囲など、コンパレータに関する多くのトピックの詳細については、training.ti.com/ti-precision-labs-op-amps (英語) を参照してください。

設計で使用されているコンパレータ

TLV7031	
出力方式	プッシュプル
V_{cc}	1.6V~6.5V
V_{inCM}	レール・ツー・レール
V_{os}	$\pm 100\mu V$
V_{HYS}	7mV
I_q	335nA/Ch
t_{pd}	3 μs
チャンネル数	1
	www.ti.com/product/tlv7031

設計の代替コンパレータ

TLV1701	
出力方式	オープン・コレクタ
V_{cc}	2.2V~36V
V_{inCM}	レール・ツー・レール
V_{HYS}	N/A
V_{os}	$\pm 500\mu V$
I_q	55 μA /Ch
t_{pd}	560ns
チャンネル数	1、2、4
	www.ti.com/product/tlv1701

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated