

## Analog Engineer's Circuit

# DAC8740H を使用して HART® モデム デバイスの競合他社製品を置き換える回路



Precision DAC: Factory Automation and Control

Joseph Wu

### 設計目標

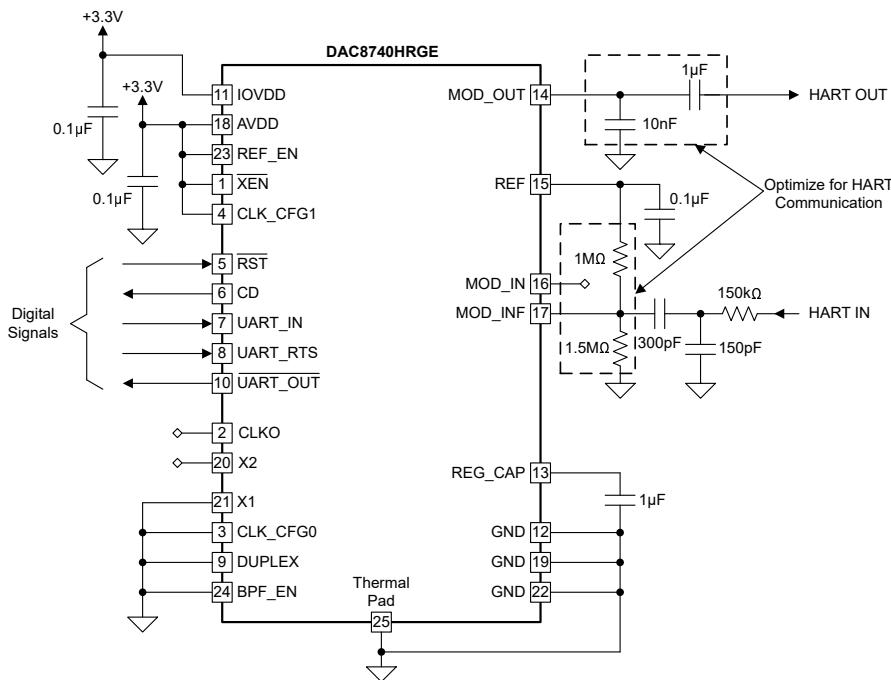
電源電圧	HART® 信号入力電圧	HART® 信号出力電圧	推奨デバイス
3.3V	120mV <sub>PP</sub> ~ 1.5V <sub>PP</sub> (公称値 500mV <sub>PP</sub> )	公称値 460mV <sub>PP</sub>	DAC8740H

### 目標

DAC8740H HART® (Highway Addressable Remote Transducer) モデムを競合他社のモニターデバイスの代替として使用する。

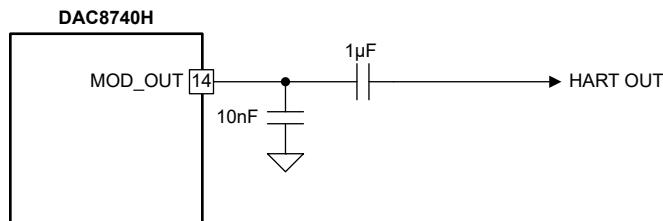
### 設計の説明

類似の競合他社の HART モデムの代替として DAC8740H を使用する場合、本デバイス周辺の部品の選択は非常に重要なことです。競合他社の HART モデムが DAC8740H とピン互換である場合でも、特定の HART テストに合格するには、モニターデバイスの周囲にある抵抗とコンデンサを変更する必要があります。このアナログエンジニア向け回路ノートでは、HART の重要な物理層テストに合格するように DAC8740H をセットアップするために必要な回路の変更について説明しています。DAC8740H は、この回路において、フィールドトランシミッタやプログラマブルロジックコントローラ (PLC) などの HART 対応デバイス用のモニターデバイスです。



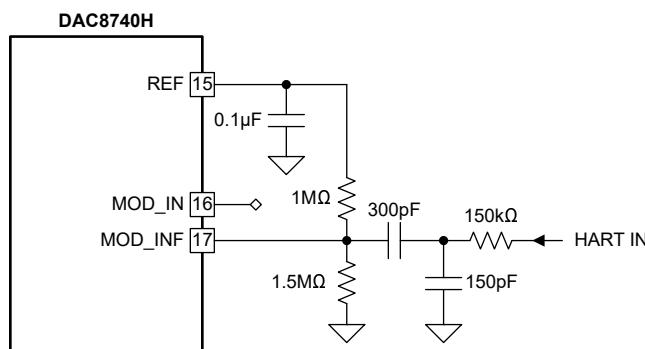
## デザイン ノート

1. DAC8740H に使用される電源ピン、リファレンス、および内部 LDO にはデカップリング コンデンサが必要です。AVDD ピンと IOVDD ピンは、ピンごとに最小  $0.1\mu\text{F}$  容量を使用します。内部リファレンスには REF ピンに  $0.1\mu\text{F}$  が必要で、内部 LDO には REG\_CAP に  $1\mu\text{F}$  コンデンサが必要です。
2. この回路では、内部発振器が本デバイスのタイミングを設定します。水晶発振器を使用する場合、デバイス設定と回路変更については、『[DAC874xH HART® および FOUNDATION™ Fieldbus および PROFIBUS® PA モデム](#)』のデータシートを参照してください。
3. 内部リファレンス電圧は REF ピンで  $1.5\text{V}$  であり、REF\_EN ピンを High に接続することでイネーブルになります。
4. DAC8740H HART 変調器の出力信号路を以下の図に示します。

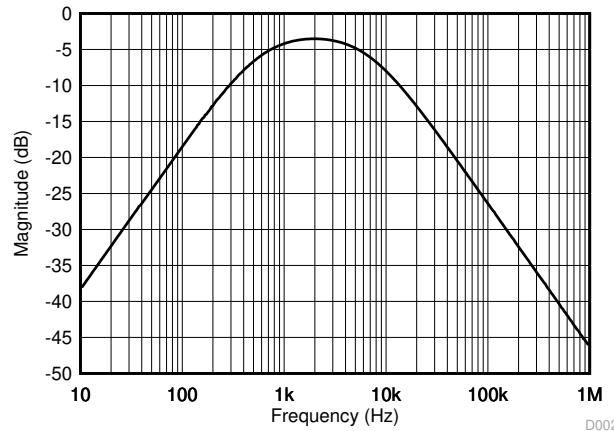


5. DAC8740H のデータシートには、 $22\text{nF}$  の HART 出力並列コンデンサが示されています。この値は範囲の上限であり、 $10\text{nF}$  が推奨値です。HART 信号のパススルー容量については、データシートに  $4700\text{pF}$  のコンデンサが示されています。この値を容量の下限とします。HART 信号をループに挿入する出力として、 $1\mu\text{F}$  以上の値を使用できます。
6. HART 信号を受信するために外部フィルタを使用する場合、パッシブ デバイスで構築されたバンドパスフィルタを HART 入力から MOD\_INF ピンに配置します。バンドパスフィルタを下図に示します。許容誤差、ドリフト、および電圧係数として X7R または NP0 コンデンサを使用し、フィルタの周波数応答を変化させます。

DAC8740H MOD\_INF 入力は、他の競合デバイスとは異なる DC レベルに設定されています。ここでは、 $1\text{M}\Omega$  と  $1.5\text{M}\Omega$  を使用して、REF ピンと異なる抵抗比で分圧器を構成しています。



この HART モード外部バンドパスフィルタの周波数応答を、下図に示します。



7. 外部バンドパスフィルタの分圧比が変更されない場合 (6 を参照) も、信号を正しく受信できます。ただし、ノイズが存在する場合、HART 通信は失敗する可能性があります。

物理層テストでは、HART デバイスがノイズ感度レベル テストに合格する必要があります。これらのテストでは、さまざまな周波数と振幅で正弦波干渉ノイズが発生します。HART デバイスは同時に正弦波ノイズを除去し、周波数偏移変調 (FSK) した正弦波信号で送信される HART 送信を検出およびデコードする必要があります。下の表は、HART デバイスが除去する必要のあるさまざまな干渉ノイズを示しています。

HART® のノイズ感度レベルのテスト

干渉振幅の仕様	波形	周波数 (Hz)	HART® 信号振幅 (mV <sub>PP</sub> )
55mV <sub>PP</sub>	正弦波	1700	175
220mV <sub>PP</sub>	正弦波	250	175
880mV <sub>PP</sub>	正弦波	125	175
3.52V <sub>PP</sub>	正弦波	63	175
16V <sub>PP</sub>	正弦波	29	175

前述のテストによると、抵抗分圧器が推奨値 ( $1\text{M}\Omega$  および  $1.5\text{M}\Omega$ ) に設定されていない場合、低周波の高電圧干渉信号が失敗する可能性が高くなります。125Hz で 880mV<sub>PP</sub>、63Hz で 3.52V<sub>PP</sub>、29Hz で 16V<sub>PP</sub> のノイズ信号は、HART 送信に干渉する可能性があります。

8. HART モデムを DAC8740H に交換した後、HART テストのすべてのセットを実行してください。これらのテストには、波形特性、シグナル インテグリティと振幅、キャリア検出、デバイスの入力と出力のインピーダンス、ノイズ存在時の性能を対象とした FSK 物理層テストが含まれます。他の HART テストとして、データリンク層テスト (DLL)、ユニバーサルコマン テスト (UAL)、コモン プラクティス コマンド テスト (CAL) があります。これらのテストでは、プロトコル タイミング、通信シグナリングを検証し、アプリケーションレイヤのコマンド応答を検証します。

## HART® のタイミング

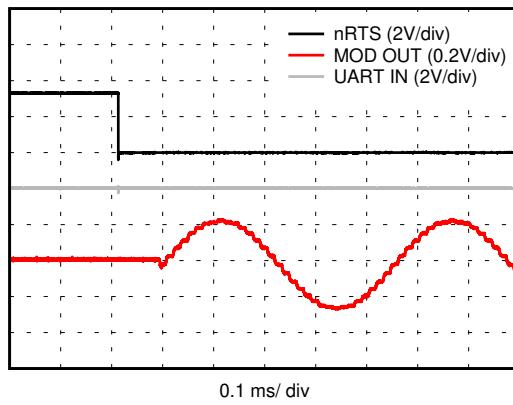
前述の回路図の変更を行っても、動作を妨げるタイミングの違いが残る可能性があります。下の表で、DAC8740H の HART モードのタイミングを確認してください。

**HART® のタイミング モード**

パラメータ	説明	最小	最大	単位
$t_{cstart}$	キャリア開始時間。 $\overline{RTS}$ 立ち下がりエッジから送信キャリアが最初のピークに達するまでの時間。		5	ビット時間
$t_{cstop}$	キャリア停止時間。 $\overline{RTS}$ 立ち上がりエッジから送信キャリア振幅が受信振幅を下回るまでの時間。		3	ビット時間
$t_{cdecay}$	キャリア減衰時間。 $\overline{RTS}$ ライディング エッジからキャリア振幅がゼロに低下するまでの時間。		6	ビット時間
$t_{cdeton}$	キャリア検出オン。受信バスの有効なキャリアから CD 立ち上がりエッジまでの時間。		6	ビット時間
$t_{cdetoff1}$	キャリア検出オフ。受信バスで有効なキャリアが解除されてから CD 立ち下がりエッジまでの時間。		3	ms
$t_{cdetoff2}$	有効な受信キャリアが一定に存在する場合、送信モードから受信モードに移行するときにキャリア検出がオンになります。	2.1		ms

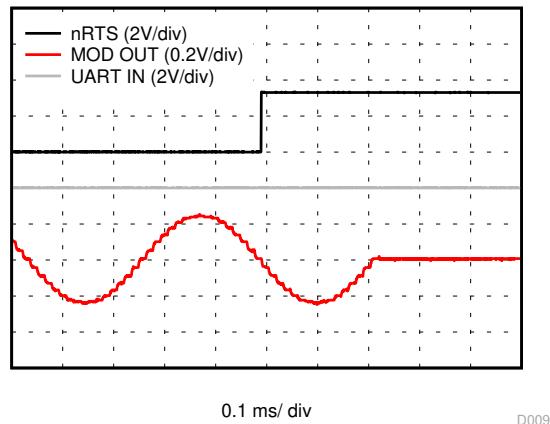
HART 信号のタイミングは、ビット時間またはミリ秒のいずれかで記述されます。HART 信号の場合、送信は 1200 ポーです。これは、各ビット時間が 833μs であることを意味します。表のタイミングは、DAC8740H が送信を開始または停止するまでの最大時間、またはデバイスが別のデバイスからのキャリア HART 信号の検出を開始または停止するまでの最大時間を示しています。

以下のオシロスコープ プロットは、前の表で説明した HART タイミング パラメータを示しています。まず、DAC8740H は送信要求 ( $\overline{RTS}$ ) 信号を使用して送信を開始します。 $\overline{RTS}$  信号が Low になると、HART 正弦波が MOD\_OUT ピンに現れます。以下のオシロスコープ プロットは、 $\overline{RTS}$  の入力に基づく送信タイミングの開始と停止を示しています。最初のプロットは、 $\overline{RTS}$  遷移 Low に基づく MOD\_OUT の標準的なキャリア開始時間 ( $t_{cstart}$ ) を示しています。

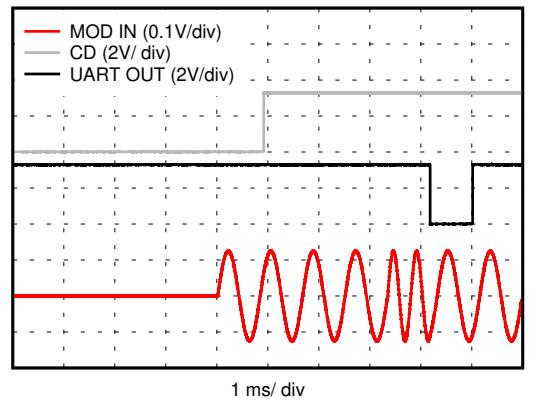


D008

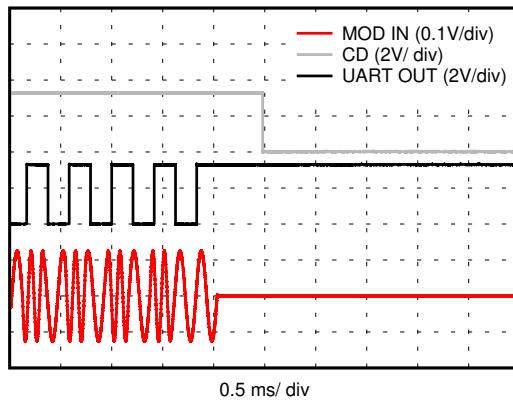
キャリア停止時間 ( $t_{cstop}$ ) は、送信された信号が受信可能な HART 信号レベルの最小  $80mV_{PP}$  を下回るまでに要する時間です。同様に、キャリア減衰時間 ( $t_{cdelay}$ ) は、HART 信号が最小受信可能な HART 信号レベルから  $6.16mV_{PP}$  の最大ノイズ振幅まで低下するのに要する時間です。2 番目のショットは、**RTS** 立ち上がりから **MOD\_OUT** 完了までの両方の時間を示しています。プロットは正確なタイミングを特に示していませんが、このプロットはデバイスが仕様内であることを示しています。



DAC8740H は、キャリア検出 (CD) 信号を使用して、**MOD\_INF** (または内部フィルタを使用している場合は **MOD\_IN**) で HART 信号が検出されたことを示します。以下のオシロスコープのプロットは、**MOD\_INF** または **MOD\_IN** の信号に基づいた、一般的な CD の送信タイミングの開始と停止を示しています。最初のプロットは、一般的なキャリア検出オン ( $t_{cdeton}$ ) 時間を示しています。この時間では、HART 信号が検出されると CD が上昇します。



この最終プロットは、キャリア検出オフ ( $t_{cdetoff1}$ ) を示しています。HART 信号が完了すると、CD が低下し、DAC8740H キャリア検出が停止します。



D010

HART タイミング モード表の最後の行は、送信モードから受信モードに遷移するときのキャリア検出オンタイミング ( $t_{cdetoff2}$ ) です。 $\overline{RTS}$  が完了してから、他のトランシッタからの HART 信号を検出するまでの最小時間を使います。

ほとんどの場合、競合他社のデバイスの代替として DAC8740H を使用する場合、スタック タイミングを変更する必要はありません。ただし、テストに問題がある場合は、タイミングの違いを見直してください。

## デバイスの互換性

DAC8740H デバイスは、さまざまな HART トランシッタ製品の MOD\_OUT の信号でカッピングするように設計されています。DAC8760、DAC7760、DAC8771、DAC8775、DAC161S997、DAC161P997 などのデバイスにはすべて、HART 信号を DAC 出力に結合できる専用の HART 入力ピンがあります。HART 信号を前述のいずれかの DAC の出力に結合するには、それぞれのデバイスのデータシートを確認してください。

さらに、ループ電源の 4 ~ 20mA フィールドトランシッタは、DAC に専用の HART 入力ピンがない場合でも、DAC8740H を使用して HART 対応にすることができます。DAC8830 は、『高精度、ループ駆動、4 ~ 20mA、HART モデム搭載のフィールドトランシッタのリファレンス デザイン』の HART 対応トランシッタの一部として DAC8740H とともに示されています。このトポロジを使用すると、任意の汎用電圧出力 DAC から、HART 信号を送信するループトランシッタを作成できます。

HART プロトコルの詳細については、『HART プロトコルの基本ガイド』を参照してください。HART 互換 DAC デバイスと HART プロトコル テストに関する情報も、以下の資料に掲載されています。

- [HART 対応 PLC アナログ入力モジュールリファレンス デザイン](#)
- [4 ~ 20mA ループ向け HART 対応フィールドトランシッタの設計とテスト](#)
- [評価基板設計をベースとした HART 対応トランシッタ](#)

## 使用デバイス

パラメトリック検索ツールを使用して、他の候補 DAC デバイスを検索してください。

デバイス	主な特長	リンク
DAC8740H、 DAC8741H	DAC874xH HART® および FOUNDATION™ Fieldbus および PROFIBUS® PA モデム	<a href="#">DAC8740H</a>
DAC8742H	DAC8742H、HART および FOUNDATION Fieldbus/PROFIBUS PA モデム	<a href="#">DAC8742H</a>
DAC8760、 DAC7760	DACx760 シングル チャネル、12 および 16 ビット、プログラマブル電流および電圧出力 4mA ~ 20mA 電流ループアプリケーション向け D/A コンバータ	<a href="#">DAC8760</a>
DAC8750、 DAC7750	DACx750 シングル チャネル、12 および 16 ビット、プログラマブル電流出力、4mA ~ 20mA 電流ループアプリケーション向け D/A コンバータ	<a href="#">DAC8750</a>
DAC8775	DAC8775 クワッド チャネル、16 ビット、プログラマブル電流出力および電圧出力デジタル / アナログコンバータ、適応型電力管理機能搭載	<a href="#">DAC8775</a>
DAC8771	DAC8771 シングル チャネル、16 ビット、電圧および電流出力適応型電力管理機能搭載のデジタル / アナログコンバータ	<a href="#">DAC8771</a>

デバイス	主な特長	リンク
DAC8830	DAC8830 16 ビット、シングル チャネル、超低消費電力、電圧出力 DAC	<a href="#">DAC8830</a>
DAC161S997	DAC161S997 4 ~ 20mA ループ向け、16 ビット、SPI プログラマブル DAC	<a href="#">DAC161S997</a>
DAC161P997	DAC161P997 シングル ワイヤの 4 ~ 20mA ループ用 16 ビット DAC	<a href="#">DAC161P997</a>

## 設計の参考資料

テキサス インスツルメンツの総合的な回路ライブラリについては、『[アナログ エンジニア向け回路クックブック](#)』を参照してください。

### その他資料

- テキサス インスツルメンツ、『[HART プロトコルの基本ガイド](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[4 ~ 20mA ループ向け HART 対応フィールドトранシッタの設計とテスト](#)』アプリケーション ノート
- テキサス インスツルメンツ、『[評価基板設計をベースとした HART 対応トランシッタ](#)』アプリケーション ノート
- テキサス・インスツルメンツ、『[HART モデム搭載、高精度、ループ電源使用 4mA ~ 20mA フィールドトランシッタのリファレンス デザイン](#)』
- テキサス インスツルメンツ、『[HART 対応 PLC アナログ入力モジュールリファレンス デザイン](#)』
- テキサス インスツルメンツ、『[TI プレシジョン ラボ - DAC](#)』

TI エンジニアから直接サポートを受けるには、[TI E2E™ コミュニティ](#)をご利用ください：

[e2e.ti.com](http://e2e.ti.com)

### 商標

FOUNDATION™ is a trademark of Fieldbus Foundation.

TI E2E™ is a trademark of Texas Instruments.

HART® is a registered trademark of FieldComm Group, Inc..

PROFIBUS® is a registered trademark of PROFIBUS Nutzerorganisation e.V..

すべての商標は、それぞれの所有者に帰属します。

## 重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Webツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月