

EVM User's Guide: ADS125P08EVM-PDK

ADS125P08 評価基板



説明

ADS125P08 評価基板 (EVM) は、低レイテンシかつ高精度なデータ収集システム向けに設計された、24 ビット、16 チャンネル、1-MSPS の多重デルタ シグマ ($\Delta\Sigma$) A/D コンバータ (ADC) である ADS125P08 の性能を評価するためのプラットフォームです。ADS125P08 は、フレキシブルなチャンネルシーケンサ、低ノイズの電圧リファレンス、クロック発振器、多くの診断機能を内蔵しており、高信頼性システムの設計に役立ちます。ADS125P08EVM-PDK を使用すると、ユニバーサルシリアルバス (USB) インターフェイス経由で接続されたハードウェア、ソフトウェア、コンピュータを使ってデバイスを簡単に評価できます。

設計を開始

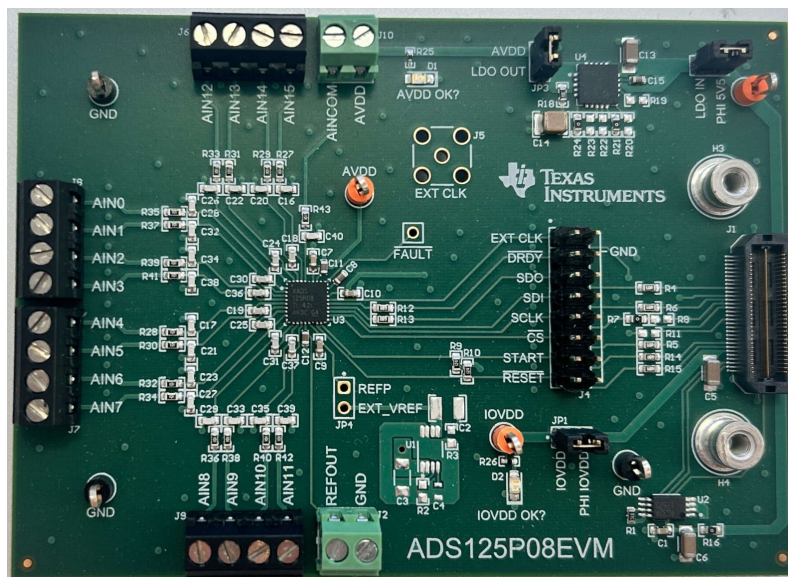
1. ti.com で評価基板を注文
2. ADS125P08EVM-PDK ツール フォルダから最新ソフトウェアをダウンロード
3. スタートメニューから ADS125P08 EVM GUI を起動
4. ADS125P08 評価基板を PHI コントローラ ボードに接続します
5. PHI ボードを、ADS125P08 評価基板 (EVM) GUI を実行しているコンピュータに接続します

特長

- ADS125P08 の診断テストおよび高精度な性能評価に必要なハードウェアとソフトウェア
- PHI コントローラは、デジタル出力用の USB 2.0 (またはそれ以降) を介して ADS125P08 への便利な通信インターフェイスを提供
- 64 ビット Microsoft® Windows® 10 オペレーションシステム対応の使いやすい評価ソフトウェア
- ソフトウェアスイートには、データキャプチャ、ヒストグラム分析、スペクトル分析用のグラフィカルツールが含まれています。また、このスイートは後処理のためにデータをテキストファイルにエクスポートする機能も備えています。

アプリケーション

- PLC アナログ入力モジュール
- 医療
- データ アクイジション



1 評価基板の概要

1.1 はじめに

ADS125P08EVM-PDK は、低レイテンシかつ高精度なデータ収集システム向けに設計された、24 ビット、16 チャンネル、1-MSPS の多重デルタ シグマ ADC である ADS125P08 の性能を評価するためのプラットフォームです。この評価キットには、ADS125P08 評価基板 (EVM) と高精度ホスト インターフェイス (PHI) コントローラ ボードが含まれており、付属のコンピュータ ソフトウェアを使用することで、USB 経由で ADC と通信し、データ キャプチャおよび分析が可能です。ADS125P08 評価基板には、ADS125P08、および ADS125P08 の性能を評価するために必要なすべての周辺アナログ回路および部品が含まれています。PHI ボードは、USB ポート経由で ADS125P08 評価基板からコンピュータへの通信インターフェイスを提供します。

この評価基板のガイドには、包括的な回路説明、回路図、部品表が含まれています。このドキュメント全体を通して、略称 *EVM* と *評価基板* という用語はいずれも ADS125P08 評価基板を指します。

1.2 キットの内容

図 1-1 は、ADS125P08EVM-PDK に以下のコンポーネントが含まれていることを示しています：

1. PHI コントローラ ボード
2. ADS125P08 評価基板は、デバイスの動作および PHI ボードとの通信に必要な ADS125P08 と周辺回路を搭載しています。
3. PHI ボードと評価基板 GUI 間の通信用 A-to-Micro-B USB ケーブル。
4. 評価基板の GUI は、EVM ツール フォルダからオンラインで入手可能

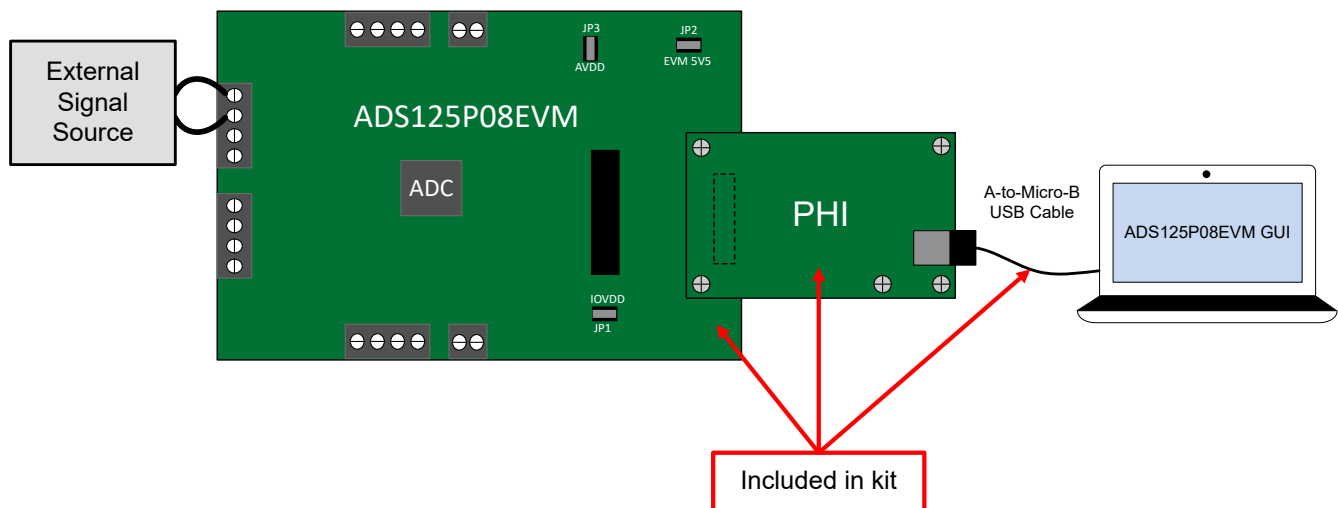


図 1-1. 評価用システム接続

1.3 EVM の仕様

以下の仕様は、ADS125P08 評価基板 (EVM) と PHI ボードに適用されます。

表 1-1. ADS125P08 EVM 仕様

パラメータ	条件		値
温度	自由大気での推奨動作温度範囲、 T_A		$15^{\circ}\text{C} \leq T_A \leq 35^{\circ}\text{C}$
電源入力範囲	GND に対する JP2-2 の推奨電圧入力範囲		$5.5\text{V} \leq +V_{in} \leq 6.5\text{V}$
	電源電流範囲 $ I_s $		$0.25\text{A} \leq I_s \leq 0.5\text{A}$
入力電圧範囲	AIN0 ~ AIN15 入力における GND 基準の絶対入力電圧	入力バッファがオフ	$\text{AVSS} + 0.1\text{V} \leq \text{AIN}_x \leq \text{AVDD} - 0.1\text{V}$
		入力バッファがオン	$\text{AVSS} - 0.05\text{V} \leq \text{AIN}_x \leq \text{AVDD} - 0.2\text{V}$
EXT クロック	推奨周波数範囲 (f_{CLK})		$0.5\text{MHz} \leq f_{\text{CLK}} \leq 26.2\text{MHz}$
外部デジタル I/O (外部クロックを含む)	GND 基準の推奨ロジックレベル (ヘッダ J12 またはコネクタ J13 に適用)	ロジック レベル Low (V_{IOL})	$0\text{V} \leq V_{\text{CLKL}} \leq 0.3 \times \text{IOVDD}$
		ロジック レベル High (V_{IOH})	$0.7 \times \text{IOVDD} \leq V_{\text{CLKH}} \leq \text{IOVDD}$
ADS125P08 AVDD ~ AVSS	推奨電圧範囲 (JP3-2 に印加)、外部ソース	高速または中速モード	$4.5\text{V} \leq \text{AVDD} \leq 5.5\text{V}$
		低速または超低速モード	$3\text{V} \leq \text{AVDD} \leq 5.5\text{V}$
GND に対する ADS125P08 $ \text{AVSS}/\text{AVDD} $ の比	推奨絶対比範囲、外部ソース、 DGND = GND		$ \text{AVSS}/\text{AVDD} \leq 1.2\text{V/V}$
ADS125P08 AVSS ~ GND	推奨電圧範囲 (JP2 の 2-3 位置)、DGND = GND		$-2.75\text{V} \leq \text{AVSS} \leq 0\text{V}$
ADS125P08 IOVDD ~ GND	推奨電圧範囲 (JP1-1 に印加)、外部ソース、DGND = GND		$1.65\text{V} \leq \text{IOVDD} \leq 5.5\text{V}$
ADS125P08 基準 REFP ~ AVSS	推奨電圧範囲 (J9 装着、U20 未装着)、 外部ソース	REFP バッファがオフ	$1\text{V} \leq \text{REFP} \leq \text{AVDD} + 0.05\text{V}$
		REFP バッファがオン	$1\text{V} \leq \text{REFP} \leq \text{AVDD} - 0.7\text{V}$

1.4 製品情報

詳細な仕様については、ADS125P08 のデータシートを参照してください。

表 1-2. ADS125P08 デバイス仕様

パラメータ	値
ADC の分解能	24 ビット
最大データ レート	1.067 MSPS
チャンネル数	17 (16 AINx + 1 AINCOM)、完全な柔軟性を備えるマルチプレクサ
内蔵機能	<ul style="list-style-type: none">柔軟なチャンネルシーケンサFIFO (同相電圧) バッファ電圧リファレンス発振器テスト DAC故障検出
パッケージ	VQFN-36
パッケージ サイズ	5.00mm × 5.00mm
仕様温度範囲	-40°C ≤ T _A ≤ 125°C

2 ハードウェア

2.1 アナログ入力

ADS125P08 EVM は、17 のチャンネルすべてに対応する外部接続ポイントを実現しますので、開発ユーザーは ADC との間で信号を簡単に適用して測定することができます。端子ブロック J6 ~ J9 のチャンネル AIN0 ~ AIN15、および端子ブロック J10 を介して AINCOM にアクセスします。図 2-1 に、アナログ入力 AIN12 ~ AIN15 の回路図を示します。これは、この画像には示されていない他のすべてのアナログ入力を表しています。この図は、AINCOM 入力と AVDD 出力にアクセスできる端子ブロック J10 も示しています。

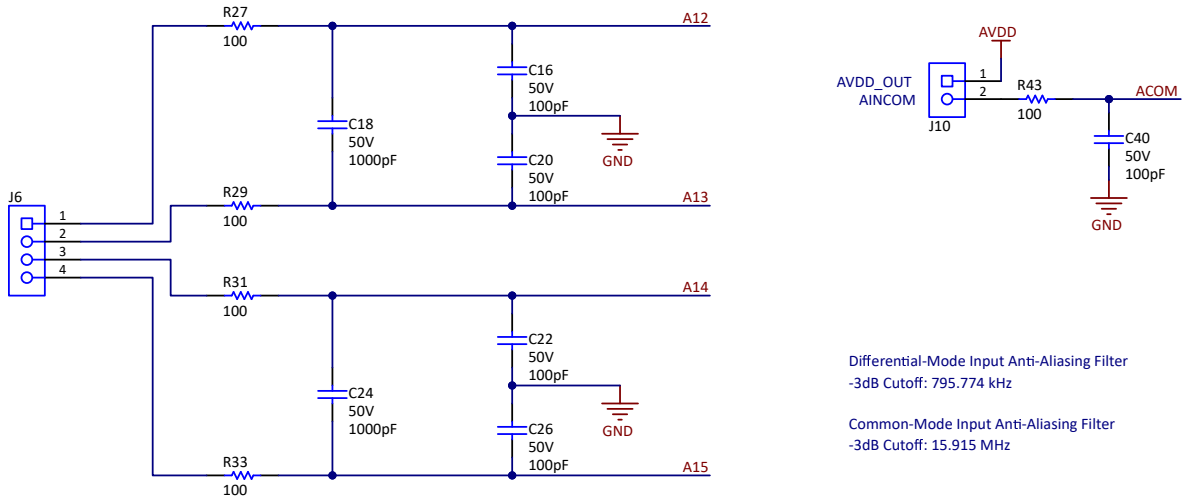


図 2-1. アナログ入力へのアクセス (AIN12 から AIN15、および AINCOM)

隣接する各アナログ入力ペアには、エイリアシングを防止するための一連のローパスフィルタが含まれています。差動フィルタの 3dB カットオフは 795.774kHz です。例として、図 2-1 に、コンデンサ C18 と抵抗 R27 および R29 がアナログ入力 AIN12 と AIN13 の間に差動フィルタを生成することを示します。同相フィルタは、15.915MHz のカットオフが 3dB です。例として、図 2-1 に、コンデンサ C16 と抵抗 R27 がアナログ入力 AIN12 用の同相フィルタを作成することを示します。測定誤差を減らすために、高精度の 5% C0G または NPO タイプのコンデンサと 0.1% の抵抗がアナログ信号チェーンに使用されています。

端子ブロック J6 ~ J10 に印加される信号源の電圧レベルと電流レベルが、表 1-1 に示す仕様を満たしていることを確認します。

2.3 デジタル インターフェイス

セクション 1.1 に記載されているように、評価基板は PHI と接続し、USB を介してコンピュータと通信します。PHI は、評価基板上の 2 つのデバイスである ADS125P08 (SPI 経由) と EEPROM (I2C 経由) と通信します。この EEPROM は、ADS125P08 プラットフォームの構成と初期化に必要な情報が事前プログラミングされた状態で出荷されます。ハードウェアが初期化されると、EEPROM は使用されなくなります。

ADS125P08 には、CPOL = 0 および CPHA = 1 などの SPI シリアル通信が必要です。図 2-3 に示されるヘッダ J4 は、ロジックアナライザでデジタル信号をプローブするためのテストポイントを提供します。さらに、ジャンパ J4 を使用して、外部コントローラからの通信信号を接続することもできます。ジャンパ J4 に外部信号を印加する前に、コネクタ J1 から PHI コントローラカードを取り除きます。

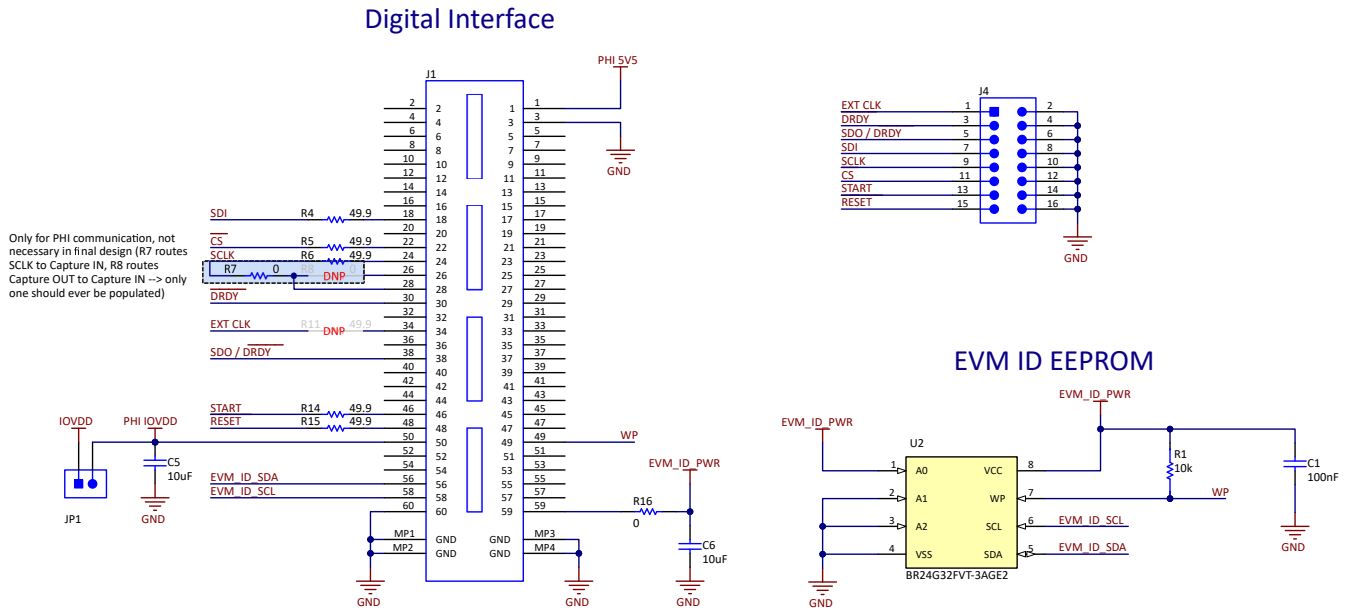


図 2-3. 評価基板デジタル インターフェイスと EEPROM

図 2-2 と同様に、各デジタルピンには駆動ソース付近に 49.9Ω の直列抵抗が配置されています。これらの抵抗はデジタル信号のエッジを平滑化し、オーバーシュートとリングングを最小限に抑えます。厳密には必須ではありませんが、デジタル信号の整合性向上のために、最終設計にこれらの部品を組み込むこともできます。

図 2-3 は、ジャンパ JP1 が PHI_IOVDD と IOVDD 回路を接続することも示しています。デフォルトでは、PHI_IOVDD ネットはジャンパ JP1 を介して ADC のデジタル電源 (IOVDD) ピンに 3.3V を供給します。JP1 のシャントを取り除き、電流メーター (電流計) を接続して、ADC が消費するデジタル電流を測定します。必要に応じて、ジャンパ JP1 のシャントを取り外すことで、ジャンパ JP1 のピン 1 に外部 IOVDD 電源を接続することも可能です。ジャンパ JP1 のピン 1 に印加する IOVDD 電圧が、適宜 PHI または外部コントローラで使用される I/O 電圧と同じであることを確認します。

2.4 電源

図 2-4 に ADS125P08 評価基板上に搭載されているアナログ電源回路を示します。デフォルト構成では、ADC アナログ電源 (AVDD) ピンにユニポーラ 5V の電圧が印加されます。外部電源向けにオプションが用意されています。LED は電源電圧の有効状態を示します。表 2-1 に、評価基板 (EVM) 電源の重要な電源コンポーネントの機能を示します。

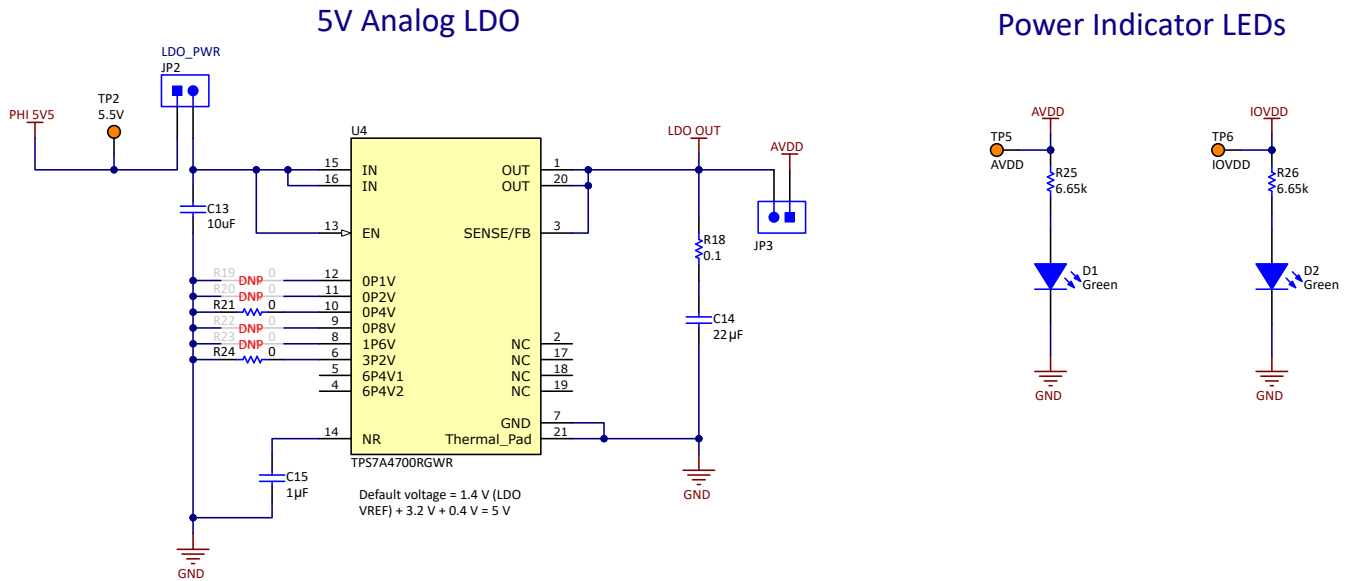


図 2-4. 評価基板電源

表 2-1. 重要コンポーネント (電源)

部品	目的
LDO 入力ジャンパ (JP2)	LDO 電源を選択します。シャントを接続して PHI からの 5.5V 電圧を使用します。または、シャントを取り外し、ジャンパ JP2 のピン 2 に外部電圧を接続します
TPS7A4700 : 可変正 LDO (U4)	<ul style="list-style-type: none"> ジャンパ JP2 のピン 2 に接続されている電圧を入力電圧として使用し、デフォルトでは 5V を AVDD に出力します 必要に応じて、抵抗 R19~R24 で LDO 出力電圧を調整します。
AVDD ジャンパ (JP3)	<ul style="list-style-type: none"> シャントを取り外し、電流メーター (電流計) を用いて ADC の消費アナログ電流を測定 必要に応じて、ピン 1 で外部電圧を ADC AVDD ピンに直接印加します。入力電圧が ADC データシートで規定されている範囲内であることを確認してください。
LED (D1、D2)	IOVDD (D2) と AVDD (D1) の電源が有効かどうかを示す

デフォルトでは、ADS125P08 評価基板は PHI コントローラカードから供給される 5.5V のユニポーラ電源電圧を使用する構成になっています。ただし、R19 から R24 への抵抗を取り外して交換することで、可変 LDO (U4) の出力電圧を変更することも可能です。たとえば、LDO 出力電圧を 3V に設定するには、0Ω 抵抗 R21 と R24 を取り外し、0Ω 抵抗 R23 (1.6V) を取り付けます。LDO VREF = 1.4V なので、LDO 出力電圧は 1.4V + 1.6V = 3V です。

2.5 電圧リファレンス

図 2-5 は、ADS125P08 評価基板に実装されたオプションの外部電圧リファレンス回路を示します。ADS125P08 は、ほとんどのアプリケーションで十分な低ノイズ、低ドリフトの電圧リファレンスを内蔵しています。また、必要に応じて、評価基板 (EVM) は 2 つの外部電圧リファレンス オプションをサポートします。まずヘッダピン J11 を取り付け、このピンに外部電圧源を印加します。第二に、評価基板 (EVM) は 2.5V 電圧リファレンス REF6025 と、必要な受動部品を搭載しています。ただし、これらの部品はデフォルトで評価基板に実装されていないため、ユーザーがインストールする必要があります。ADC に印加されるすべての外部リファレンス電圧が、表 1-1 で説明されている電圧要件を満たしていることを確認します。さらに、ADC レジスタは、外部リファレンスを使用するように構成する必要があります。詳細については ADC のデータシートをご覧ください。

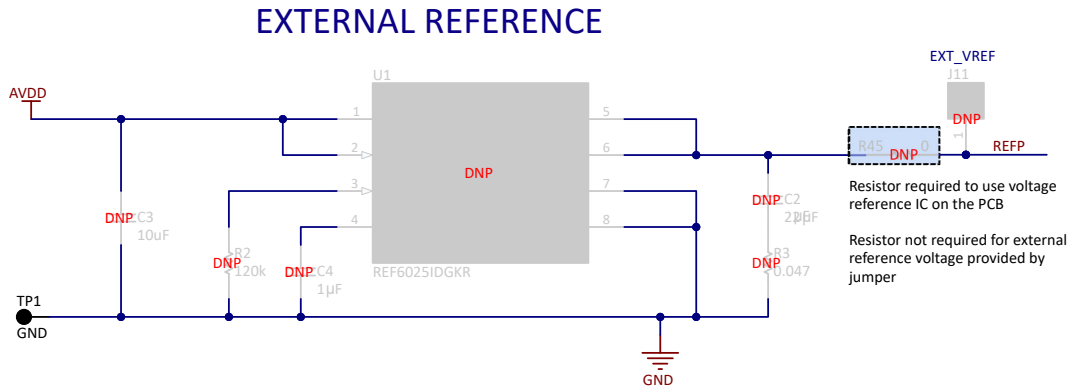


図 2-5. 外部リファレンス電圧回路オプション

2.6 クロック処理

図 2-6 に、SMA コネクタを使用した ADS125P08 評価基板上のオプションの外部クロック接続を示します。ADS125P08 は、ほとんどのアプリケーションに十分な高精度の発振器を内蔵しています。必要に応じて、外部クロックを有効にする部品のフットプリントが評価基板 (EVM) に含まれています。デフォルトでは、SMA コネクタと直列抵抗は取り付けられていないため、開発ユーザーは評価基板に追加する必要があります。ADC に印加される外部クロック信号が、表 1-1 で説明されているクロック要件を満たしていることを確認してください。さらに、ADC レジスタは、外部クロックを使用するように構成する必要があります。詳細については ADC のデータシートをご覧ください。

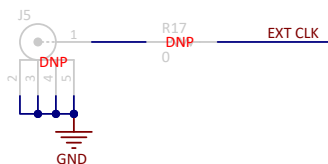


図 2-6. 外部クロック接続オプション

2.7 ADS125P08 評価基板を外部コントローラで使用する場合

ADS125P08 評価基板は、外部コントローラと容易に接続できるよう設計されています。この設計により、カスタム PCB 開発の必要なく、ADS125P08 上でのアプリケーション コードとファームウェアのテストが可能です。このセクションでは、ADS125P08 評価基板を外部コントローラで使用するために必要な特有の接続について説明します。図 2-7 に、このセクションで説明する各種ヘッダ、コネクタ、端子台の位置を示します。

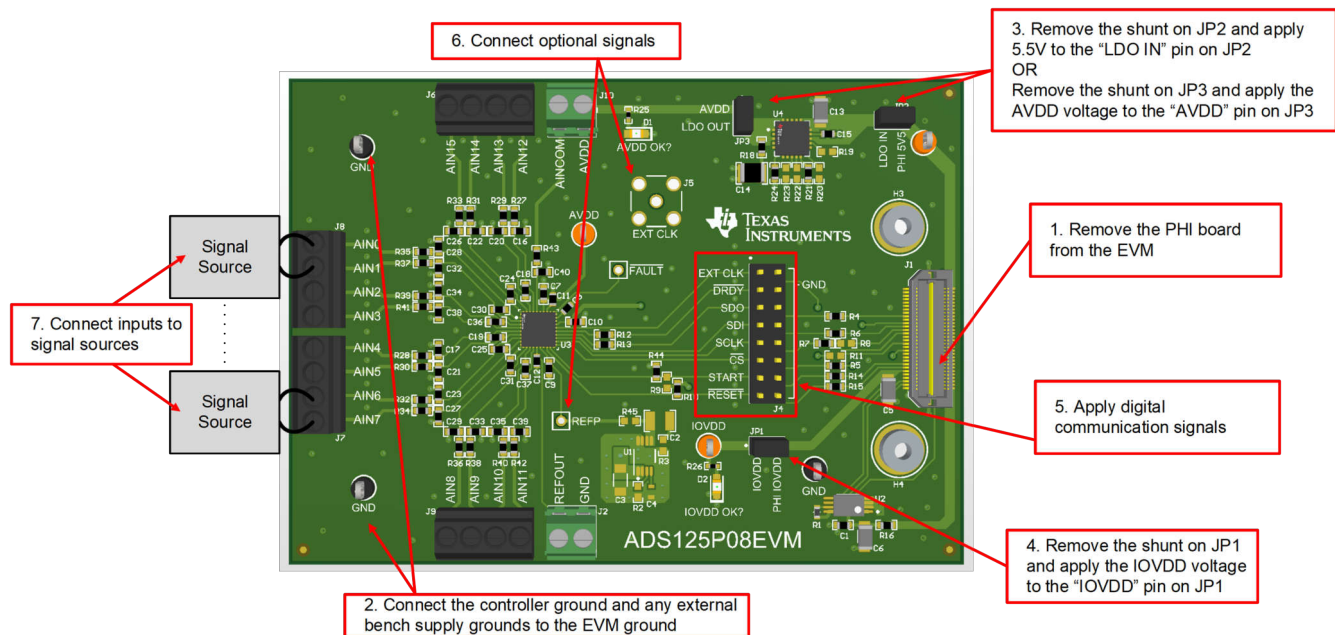


図 2-7. ADS125P08 評価基板への外部コントローラ接続

以下の手順に沿って、外部コントローラと組み合わせて使用する ADS125P08 評価基板を準備してください：

1. PHI ボードを評価基板に接続している場合は取り除く
2. 外部コントローラのグラウンドとベンチ電源グラウンドを評価基板の GND ピンに接続
3. 外部ベンチ電源を ADC の AVDD ピンに接続するには、次の 2 つの方法のいずれか一方のみを実行します：
 - a. JP2 のシャントを取り除き、JP2 の「LDO_IN」ピンに 5.5V を印加
 - b. JP3 のシャントを取り除き、JP3 の「AVDD」ピンに AVDD 電圧を印加
4. JP1 のシャントを取り除き、JP1 の「IOVDD」ピンに IOVDD 電圧を印加して、外部ベンチ電源を ADC IOVDD ピンに接続
5. 評価基板のヘッダ J4 にデジタル通信信号を印加：
 - a. POCI (ペリフェラル出力、コントローラ入力) をコントローラから SDO ピンに接続
 - b. PICO (ペリフェラル入力、コントローラ出力) をコントローラから SDI ピンに接続
 - c. SCLK をコントローラから SCLK ピンに接続
 - d. CS をコントローラから CS ピンに接続
 - e. I/O ピンをコントローラから DRDY ピンに接続。DRDY は ADC からの出力で、新しいデータを ADC からクロック出力する準備の完了を示します。このピンを (ポーリングまたは割り込みで) 監視し、立ち下がりエッジ検出後にのみデータを転送するユーザー定義のデータ収集ルーチンを作成します。
 - f. (オプション) コントローラ側の I/O ピンを START および RESET ピンに接続し、それぞれ変換制御とデバイスをリセット
6. (オプション) 外部 [セクション 2.6](#) または [セクション 2.5](#) を接続します
7. 信号ソースを端子台に接続

外部電源電圧、通信信号レベル、および印加入力信号が [表 1-1](#) に示された仕様を満たしていることを確認します。

3 ソフトウェア

3.1 ソフトウェアの説明

ADS125P08EVM-PDK-GUI ソフトウェア スイートには、データ キャプチャ、ADS125P08 レジスタのフル構成、時間ドメイン分析、スペクトル分析、ヒストグラム分析のためのグラフィカル ツールが含まれています。また、このスイートには後処理のためにデータをテキスト ファイルにエクスポートする機能を備えています。

3.2 ADS125P08 GUI のインストール

EVM GUI インストーラの最新バージョンを ADS125P08 EVM の「Tools and Software」(ツールとソフトウェア) フォルダからダウンロードし、GUI インストーラを実行してユーザーのコンピュータに EVM GUI ソフトウェアをインストールします。

注

EVM GUI インストーラをローカル ハードディスクにダウンロードする前に、コンピュータで実行されているアンチウイルス ソフトウェアを手動で無効にします。アンチウイルスの設定によっては、エラー メッセージが表示されるか、installer.exe ファイルが削除される場合があります。

図 3-1 ~ 図 3-4 は、GUI インストール プロセス中に表示されるプロンプトを示します。ライセンス契約に同意し、画面の指示に従ってインストールを完了します。

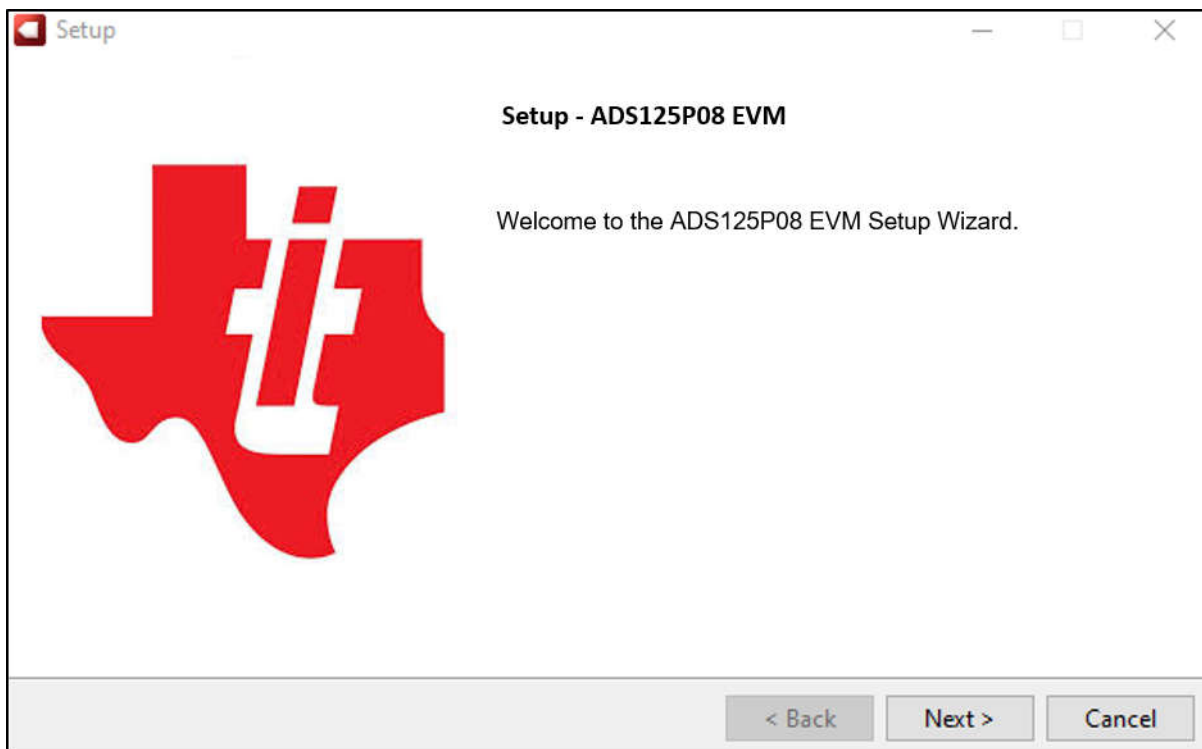


図 3-1. ADS125P08 EVM GUI インストール ウェルカム画面

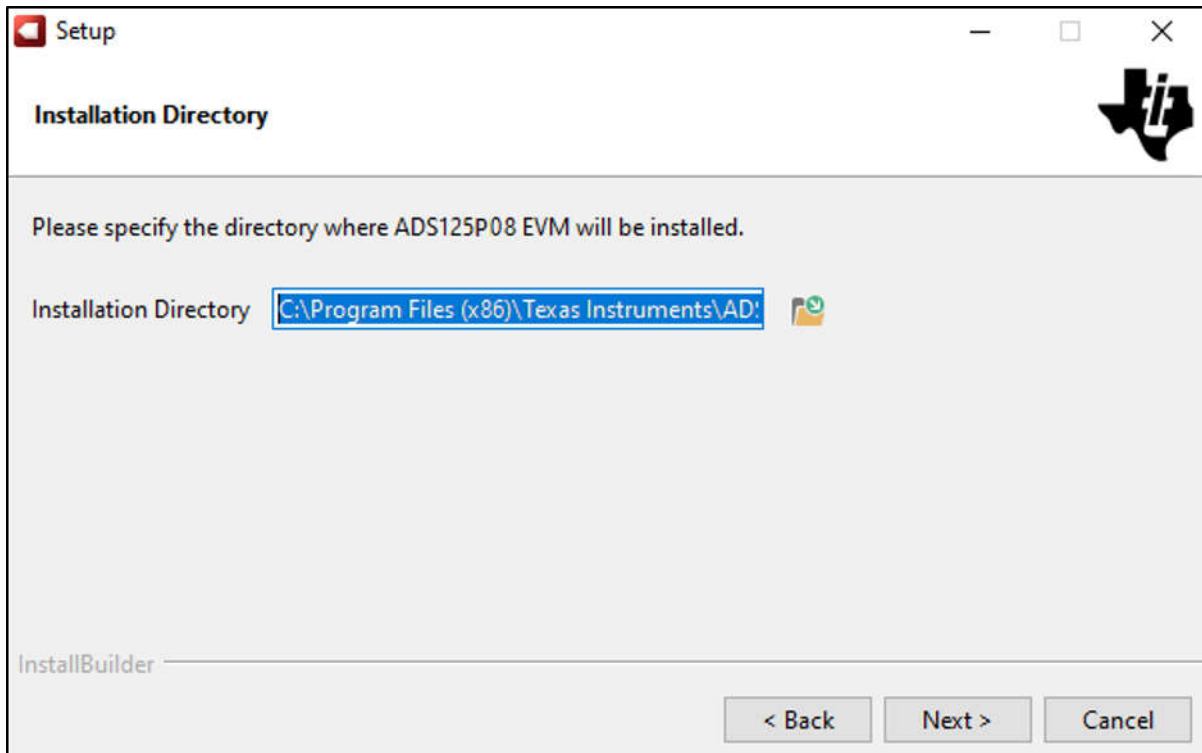


図 3-2. ADS125P08 EVM GUI インストール先フォルダ選択

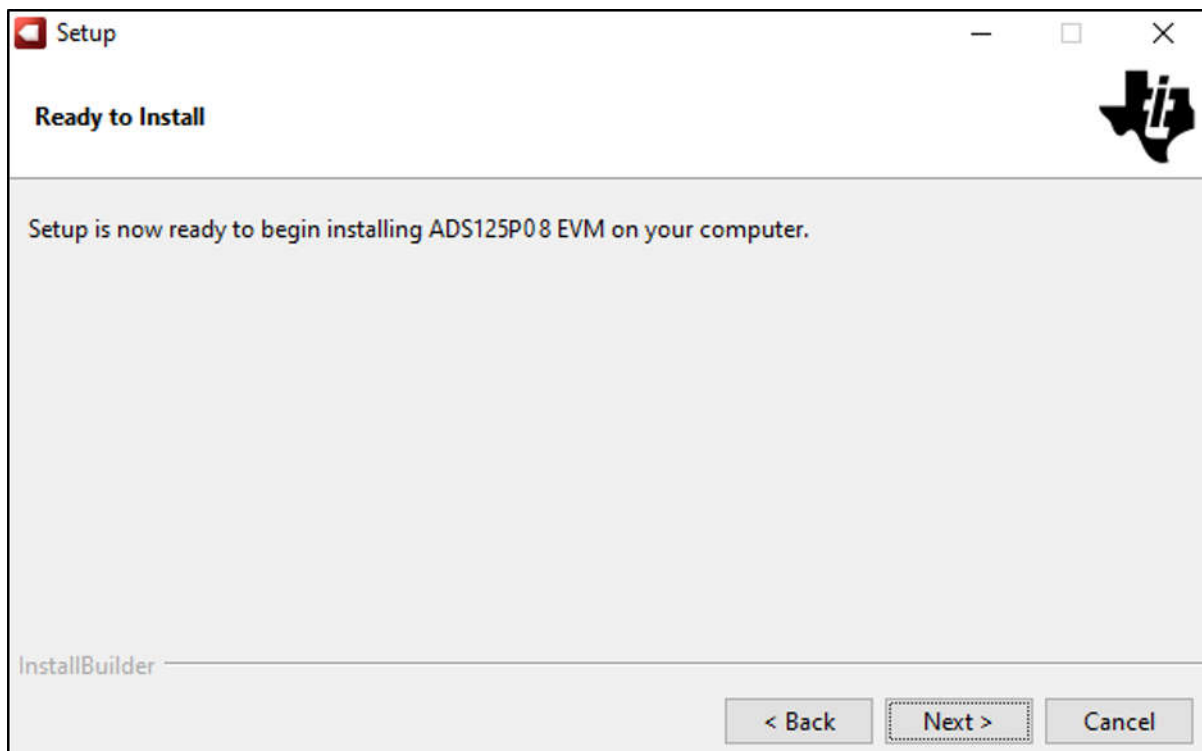


図 3-3. ADS125P08 EVM GUI インストール準備完了

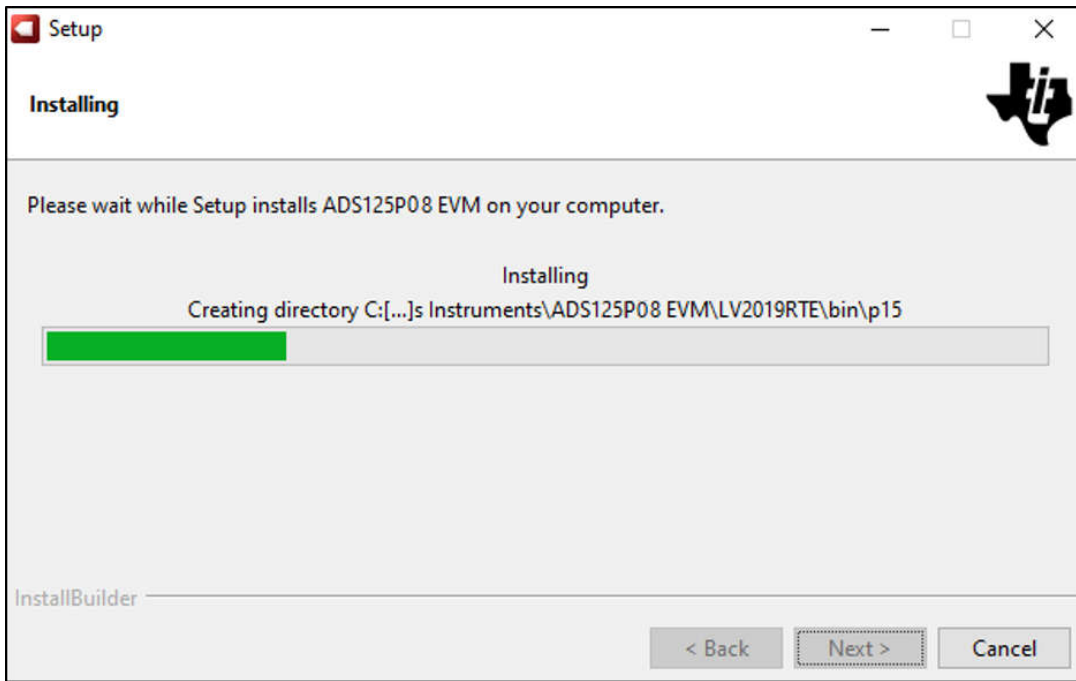


図 3-4. ADS125P08 EVM GUI インストール中

ADS125P08 EVM には LabVIEW™ ランタイム エンジンが必要です。未インストールの場合は、このソフトウェアのインストールを求めるメッセージが表示されます。このプロンプトは、インストール プロセス中 (図 3-4 を参照) に表示されますが、本書には示されていません。

図 3-5 に、インストール プロセス完了後の最後のプロンプトを示します。

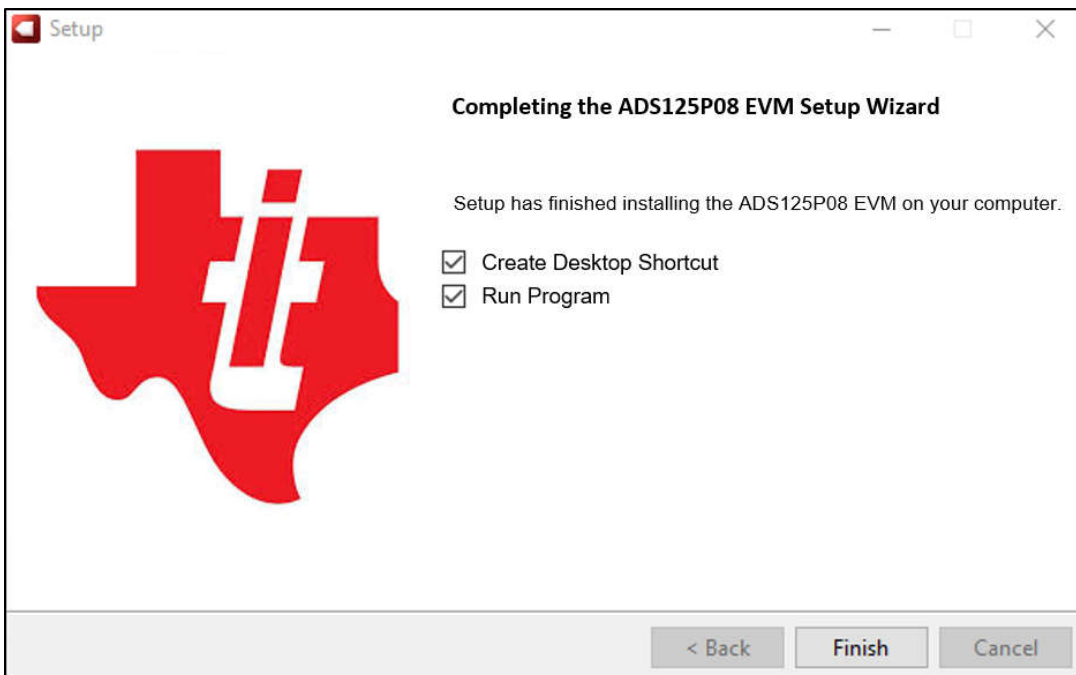


図 3-5. ADS125P08 EVM GUI インストール完了

4 実装結果

4.1 ハードウェア接続

ソフトウェアをインストールした後、[図 4-1](#) に示すように評価基板を接続します。

1. PHI の P2 を ADS125P08 評価基板の J1 に物理的に接続。付属のネジを取り付けて、しっかりとした接続を確保します。
2. (オプション) これらのセクションで説明されているように、外部電源、クロック、または電圧リファレンスを接続します
3. すべてのシャントが JP1、JP2、および JP3 に取り付けられていることを確認します
4. PHI 上の USB コネクタをコンピュータに接続します。
 - a. PHI の LED D5 が点灯し、PHI が電源オンになっていることを示します。
 - b. PHI の LED D1 および D2 が点滅を始め、PHI が起動し PC と通信していることを示します。[図 4-1](#) に、結果として得られる LED インジケータを示します。
5. [図 4-2](#) に示されたソフトウェア GUI を起動。PHI に FPGA ファームウェアがロードされると、LED がゆっくり点滅します。これには数秒程度かかります。
6. 信号ソースを端子台に接続。信号ソースの電圧レベルと電流レベルが、[表 1-1](#) に示す仕様を満たしていることを確認します。

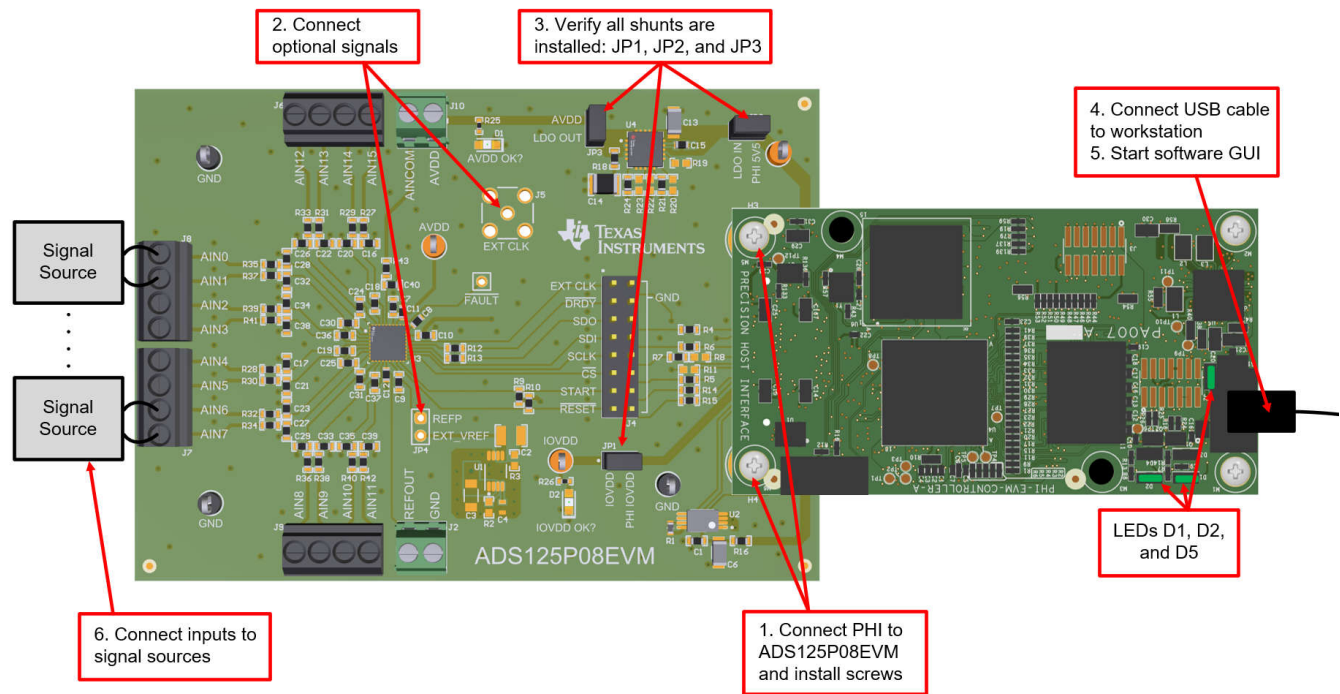


図 4-1. ADS125P08 評価基板へのハードウェア接続



図 4-2. EVM GUI ソフトウェアの起動

4.2 GUI 動作

以下のセクションでは、ADS125P08 EVM GUI の操作および動作について説明します。

4.2.1 ADC キャプチャ設定とシーケンサ構成

図 4-3 では、左上隅の「Pages」(ページ) コントロールを使用して、GUI の他のページにアクセスする方法を示します。これらのコントロールを使って、任意の GUI ページに移動できます。図 4-3 は「ADC Capture」(ADC キャプチャ) ページも示しています。このページを使用して、一般構成、ステップ構成パラメータ、シーケンサモード、およびキャプチャするサンプルまたはシーケンス数など、最も重要な ADC 設定を簡単に構成できます。

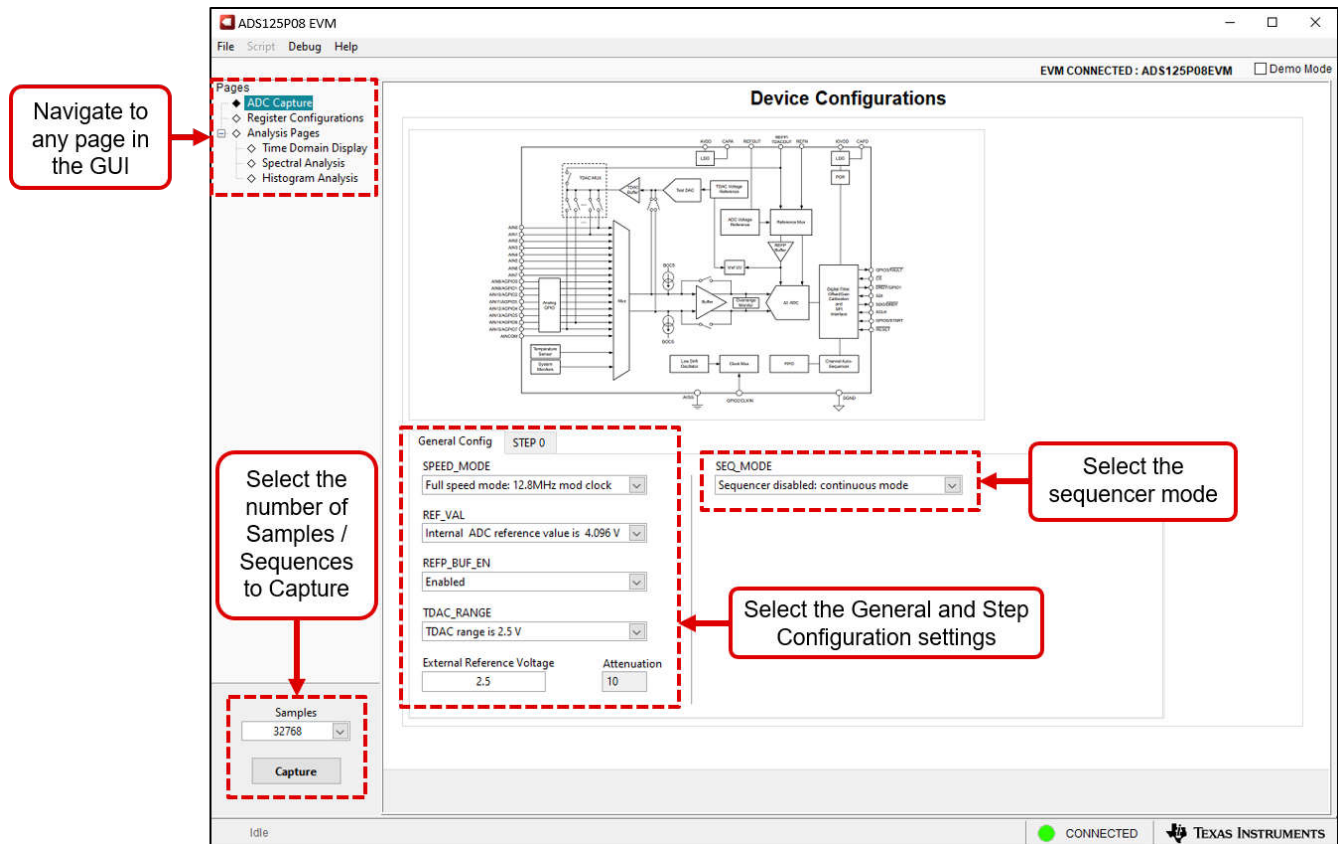


図 4-3. ADS125P08 EVM GUI ADC キャプチャ ページ — 一般構成

「General Configuration」(一般構成)タブでは、速度モード、内部リファレンス電圧、リファレンスバッファの状態、テスト DAC 範囲など、すべてのステップに共通する特定のパラメータを設定できます。また、必要に応じて外部リファレンス電圧を入力できます。さらに、ADC キャプチャ ページで ADC DEVICE_ID レジスタを読み出すことにより、デバイスの減衰が示されます。最後に、「Ready」(レディ) ボックスは、GUI が ADC と通信可能か (青色)、または ADC と通信中か (オレンジ色) を示します。

図 4-4 のシーケンサモードのドロップダウンのデフォルト オプションでは、ユーザーは 1 つのステップで n 回の変換をキャプチャすることができます。 n の値は GUI の左下にあるボックスに入力します。または、シーケンサを有効化して、有効になっているすべてのステップの n 回の完全なシーケンスをキャプチャすることもできます。

図 4-4 に、「Step Configuration」(ステップ構成) タブを示します。これらのコントロールを使用して、各ステップの設定を構成します。シーケンサが無効の場合、ステップ 0 のみが表示されます。

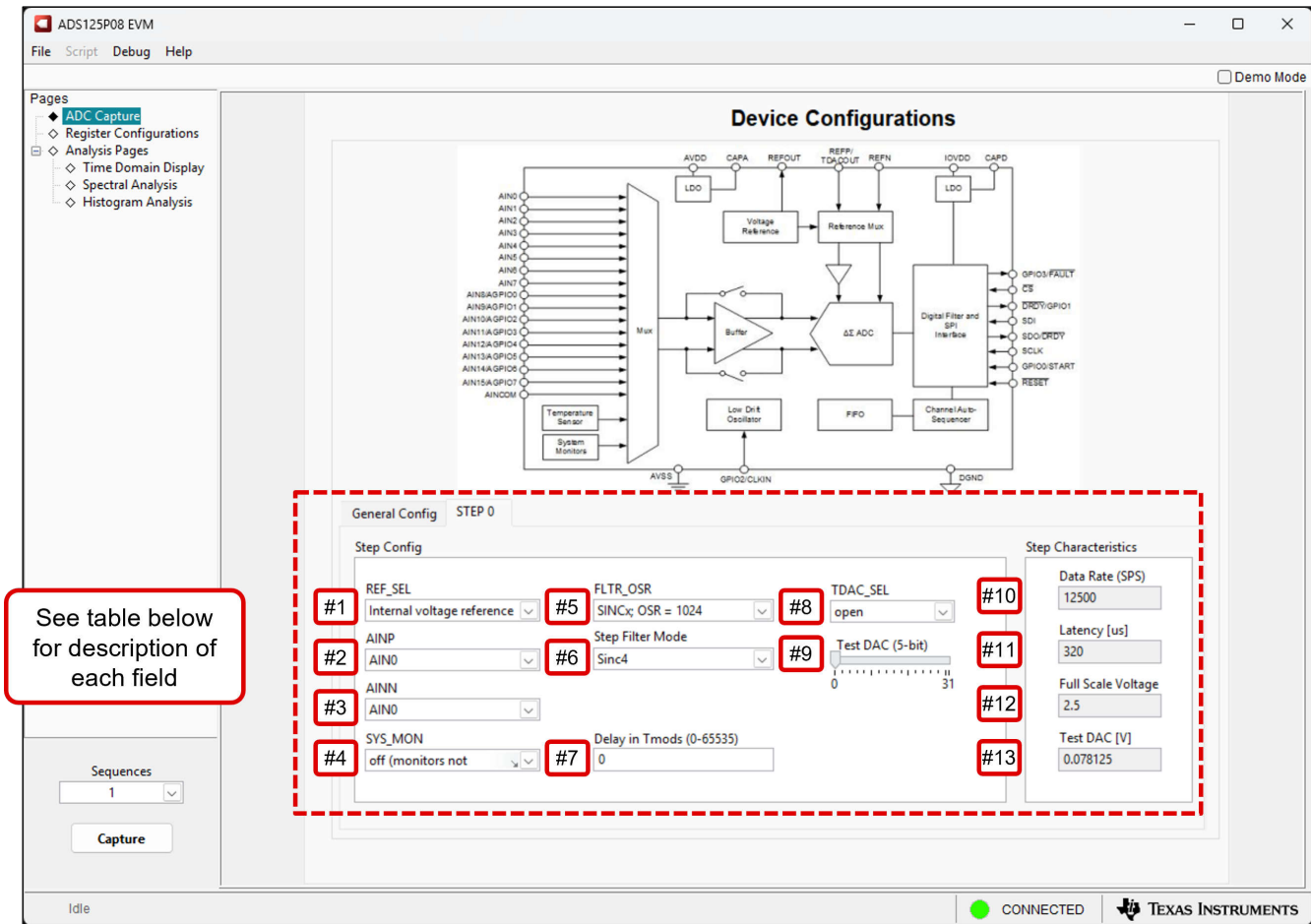


図 4-4. ADS125P08 EVM GUI ADC Capture ページ — ステップ構成

表 4-1 では、#none# に示された各フィールドの詳細を説明します：

表 4-1. 「Step Configuration」(ステップ構成) ページのパラメータ解説

項目番号	パラメータ	説明
1	REF_SEL	このステップで使用するリファレンス電圧ソースを選択します
2	AINP	このステップの正入力の測定チャンネルを選択します
3	AINN	このステップの負入力の測定チャンネルを選択します
4	SYS_MON	このステップで測定するシステム モニタ オプションを選択します 注：システムモニタは AINP および AINN の選択よりも優先され (上記 #2 および #3 参照)、REF_SEL での選択に関係なく内部リファレンスも使用されます
5	FLTR_OSR	このステップの OSR を選択します 注：この OSR に対応するデータ レートを右側に示します (下記 #10 参照)
6	ステップフィルタモード	このステップのフィルタ モードを選択します
7	遅延 (Tmods)	このステップに使用するプログラマブル遅延を入力します 注：遅延値はモジュレータ クロック周期 (t_{MOD}) で測定され、モジュレータ クロックは「General Config」(一般構成) ページの SPEED_MODE フィールドで選択します。
8	TDAC_SEL	このステップでのテスト DAC 電圧の出力先を選択します
9	テスト DAC (5-bit)	このステップで使用するテスト DAC 電圧を選択します 注：0~65535 の値を入力してください。この値はボルト単位に換算され、右側の「Test DAC (V)」(テスト DAC (V)) フィールドに表示されます (下記の #13 参照)

表 4-1. 「Step Configuration」(ステップ構成) ページのパラメータ解説 (続き)

項目番号	パラメータ	説明
10	データ レート (SPS)	選択した OSR に対するデータ レート (上記 #5 参照)、クロック周波数、クロック モード 注: クロックモードは「General Config」(一般構成) タブで選択できます
11	レイテンシ (μs)	最初の変換レイテンシをマイクロ秒単位で算出します 注: 最初の変換レイテンシには、FLTR_OSР およびステップ フィルタ モード フィールドによるデジタル フィルタの完全なセトリング時間に加え、該当する場合は DELAY フィールドに入力された追加の遅延も含まれます
12	フル スケール電圧	このステップのフルスケール電圧 (FSV) を計算します
13	テスト DAC (V)	TDAC 電圧をボルト単位で計算します。ここで、 $TDAC = TDAC_VAL * TDAC_RANGE$ です 注: 「Step Configuration」(ステップ構成) ページで TDAC_VAL を設定し、「General Configuration」(一般構成) タブで TDAC_RANGE を設定します

「General Configuration」(一般構成) ページの SEQ_MODE ドロップダウンから「Sequencer enabled: continuous mode」(シーケンサ有効: 連続モード) を選択して、ADC シーケンサを有効にします。この構成を選択すると、複数のステップ オプションが表示されます。また、「Capture」(キャプチャ) パラメータが「Samples」(サンプル) から「Sequences」(シーケンス) に変更されます。その結果、GUI はユーザーが定義した目的のシーケンス数分のデータをキャプチャして表示します。図 4-5 に、シーケンサを有効化した後の GUI の変更状況を示します。

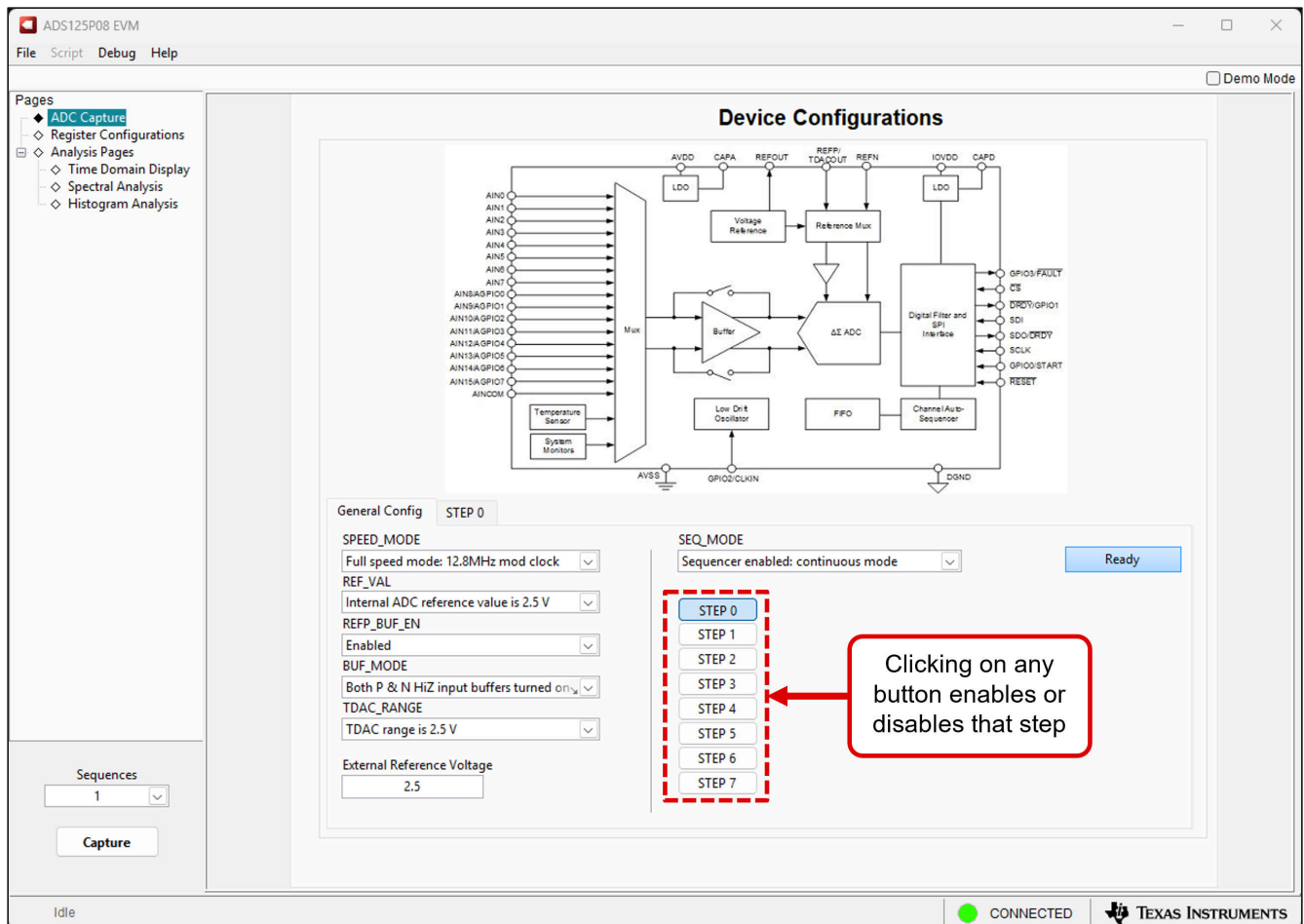


図 4-5. ADS125P08 EVM GUI ADC キャプチャ ページ — シーケンサの有効化

シーケンサを有効にした後、図 4-6 には個々のステップをクリックして新しい「Step」(ステップ) タブを開く方法が示されます。同じステップを再度クリックすると、そのステップ タブが閉じます。これは、無効化できないステップ 0 以外のすべてのステップに該当します。

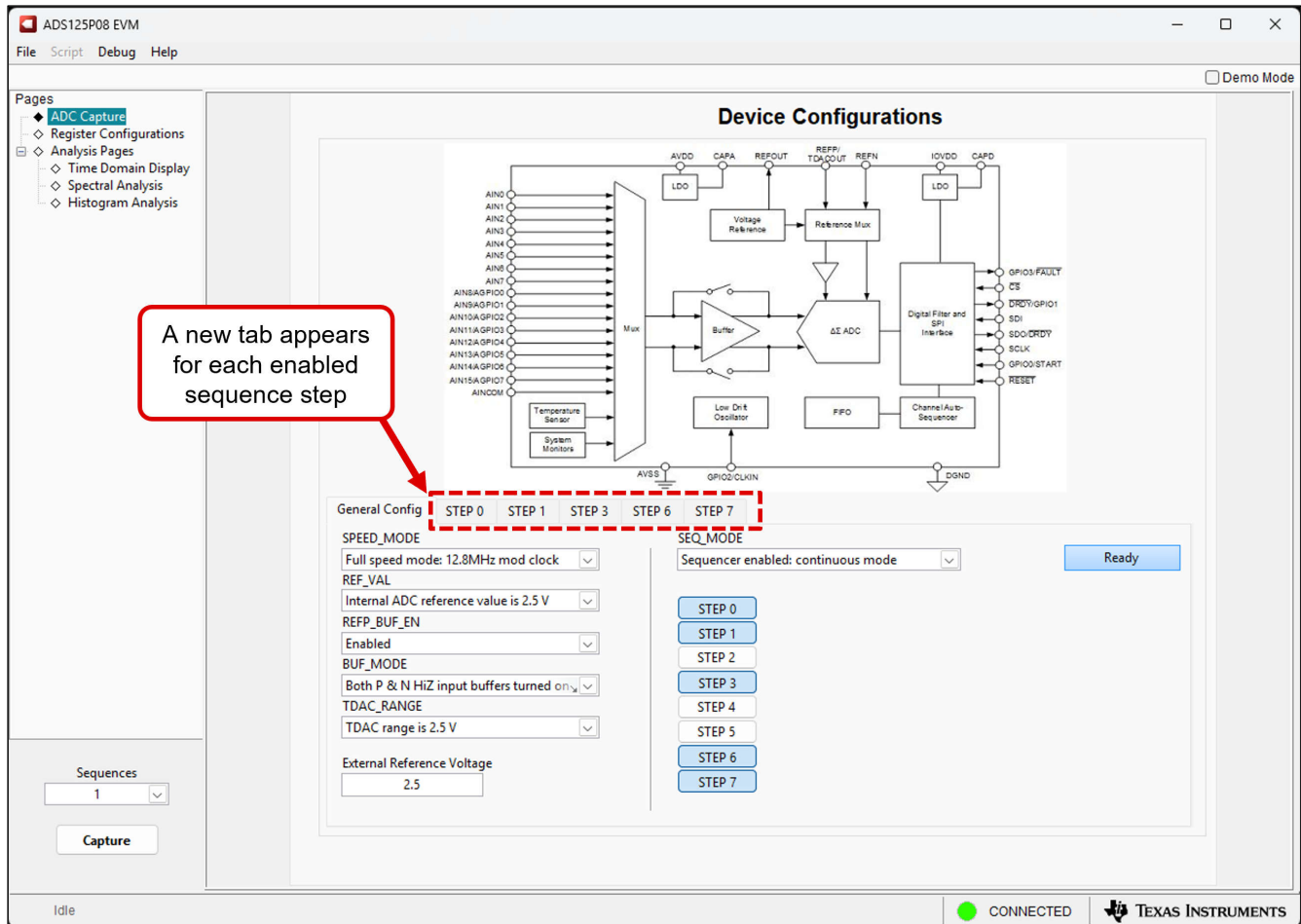


図 4-6. ADS125P08 EVM GUI ADC キャプチャ ページ — 複数のシーケンス ステップの有効化

図 4-7 で示し、表 4-1 で説明されているように、有効な各ステップを構成してください。シーケンサを有効にすると、各ステップ ページで NUM_CONV コントロールも有効になります。NUM_CONV コントロールを使用すると、単一の変換を実行して直ちに次のステップへ切り替えるのではなく、そのステップで指定した回数の連続変換を実行できます。ただし、いずれかのステップ ページで NUM_CONV > 1 を選択すると、GUI はシーケンス数を 1 に制限します。図 4-7 は、この動作を示しており、この制限が ADC ではなく GUI によるものであることを説明する注も含まれています。

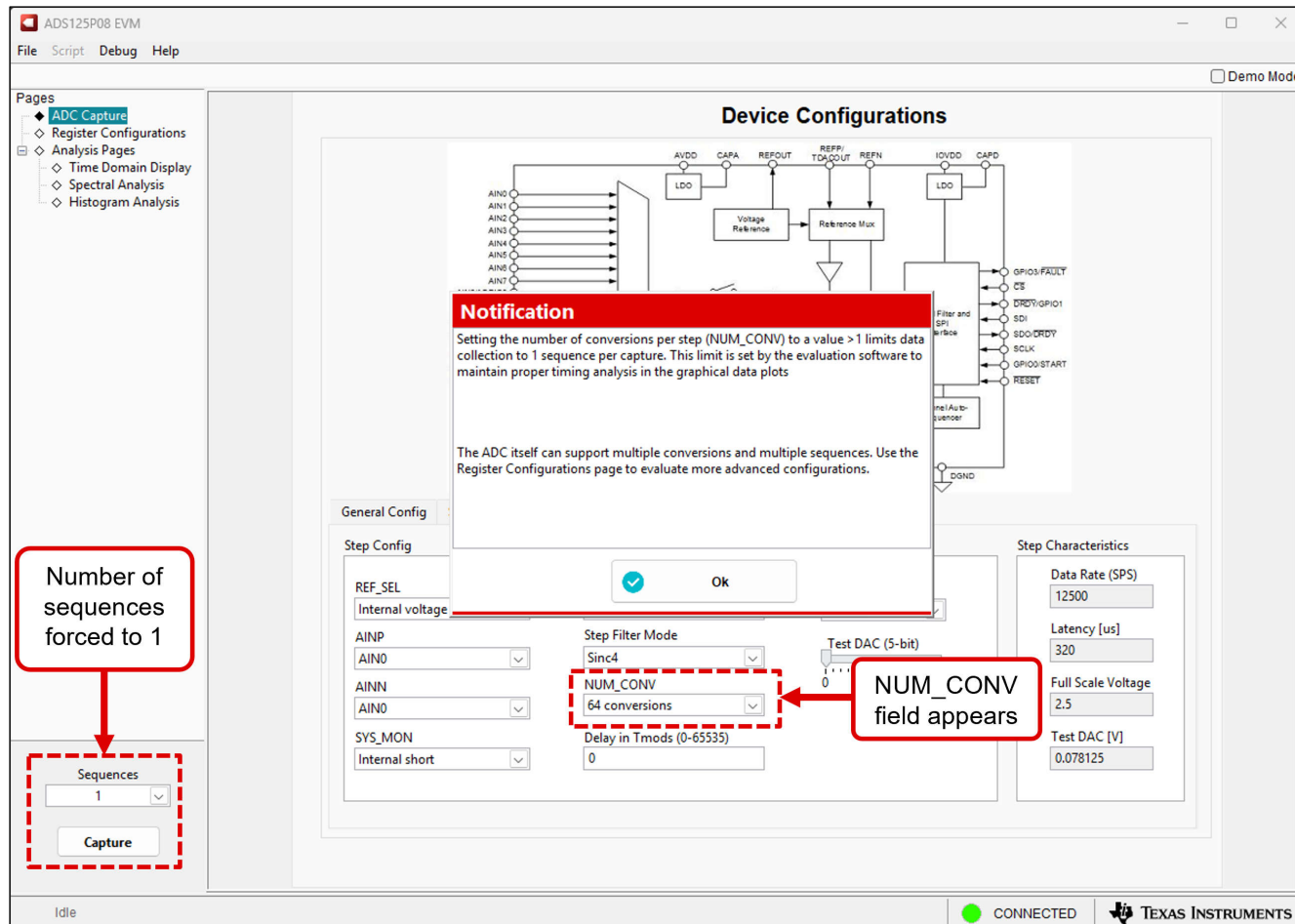


図 4-7. ADS125H18 EVM GUI ADC キャプチャ ページ — 変換回数フィールド

4.2.2 時間ドメイン表示

時間ドメイン表示ツールにより、特定の入力信号に対する ADC の応答を視覚的に確認できます。このツールは、ADC の動作の検討や、ADC および駆動回路の重大な問題のデバッグに役立ちます。図 4-8 の「Capture」(キャプチャ) ボタンで、ADS125P08 評価基板 (EVM) から選択したサンプル数のデータ キャプチャをトリガします。時間ドメインプロットでは、x 軸に時間、y 軸にはデフォルトで指定されたリファレンス電圧に対する電圧が表示されます。

図 4-8 の下部にある「Measurements」(測定) コントロールは、コード範囲、平均コード、およびコードの標準偏差を計算します。以後のセクションで説明されているいずれかの「Analysis」(分析) ツールにページを切り換えると、同じデータセットに対して計算が実行されます。

最後に、図 4-8 は、ADC シーケンサが無効であり、ADC が 1024 サンプルのデータを取得している時間ドメイン キャプチャを示しています。



図 4-8. ADS125P08 EVM GUI 時間ドメイン ページ - シーケンサ無効

図 4-9 は、ADC シーケンサが有効であり、かつ有効な各ステップで NUM_CONV = 1 に設定されている時間ドメイン キャプチャを示しています。これにより、GUI は複数のシーケンスをキャプチャできます。この例では、GUI は 1024 のシーケンスをキャプチャします。各シーケンスは、AVDD 電源電圧 (青色)、IOVDD 電源電圧 (オレンジ色)、および内部短絡 (ピンク) の 3 つの測定値で構成されています。さらに、GUI は各測定の最初の変換レイテンシと、それに対応する実効データレートを表示します。最初の変換レイテンシは、FLTR_OSR および ステップ フィルタ モード フィールドによるデジタル フィルタの完全なセトリング時間と、該当する場合は Delay in Tmods フィールドに入力された追加の遅延で構成されます。そのため、最初の変換レイテンシはステップごとに異なる場合があります。

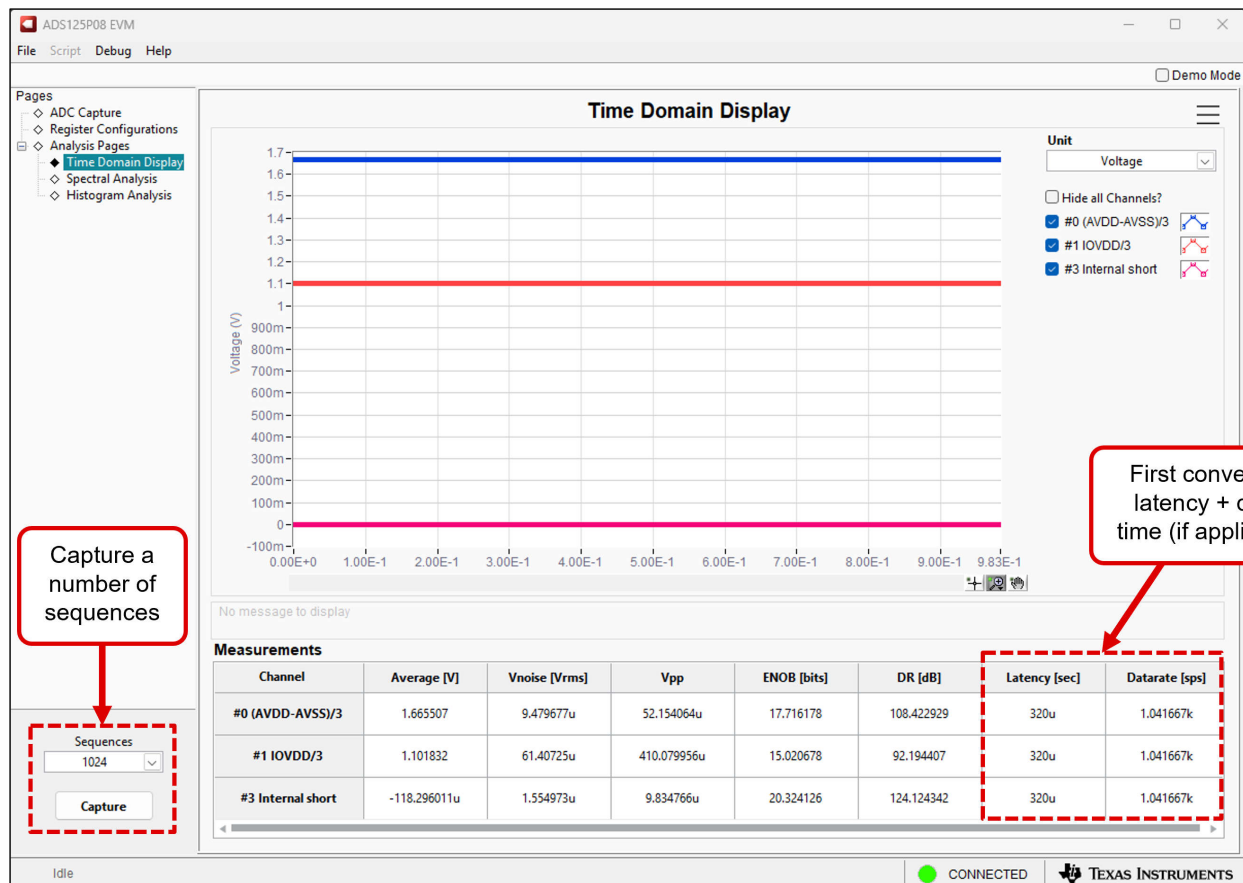


図 4-9. ADS125P08 EVM GUI 時間ドメイン ページ - シーケンサ有効、NUM_CONV = 1

図 4-10 は、ADC シーケンサが有効であり、かつ少なくとも 1つのステップで NUM_CONV > 1 が設定されている時間ドメイン キャプチャを示しています。これらの条件では、GUI は複数のシーケンスをキャプチャできません。この例では、ADC は 図 4-10 で使用されているのと同じ設定を使用していますが、内部短絡ステップで NUM_CONV = 64 に設定されています。したがって、GUI は、最初の有効なステップで単一の変換 (青色)、2 番目の有効なステップで単一の変換 (オレンジ色)、3 番目の有効なステップで 64 回の連続変換 (ピンク) をキャプチャします。重要なのは、ノイズは単一の値では計算できないため、「Measurements」(測定) コントロールのノイズ値に NaN または 0 が表示される点です。

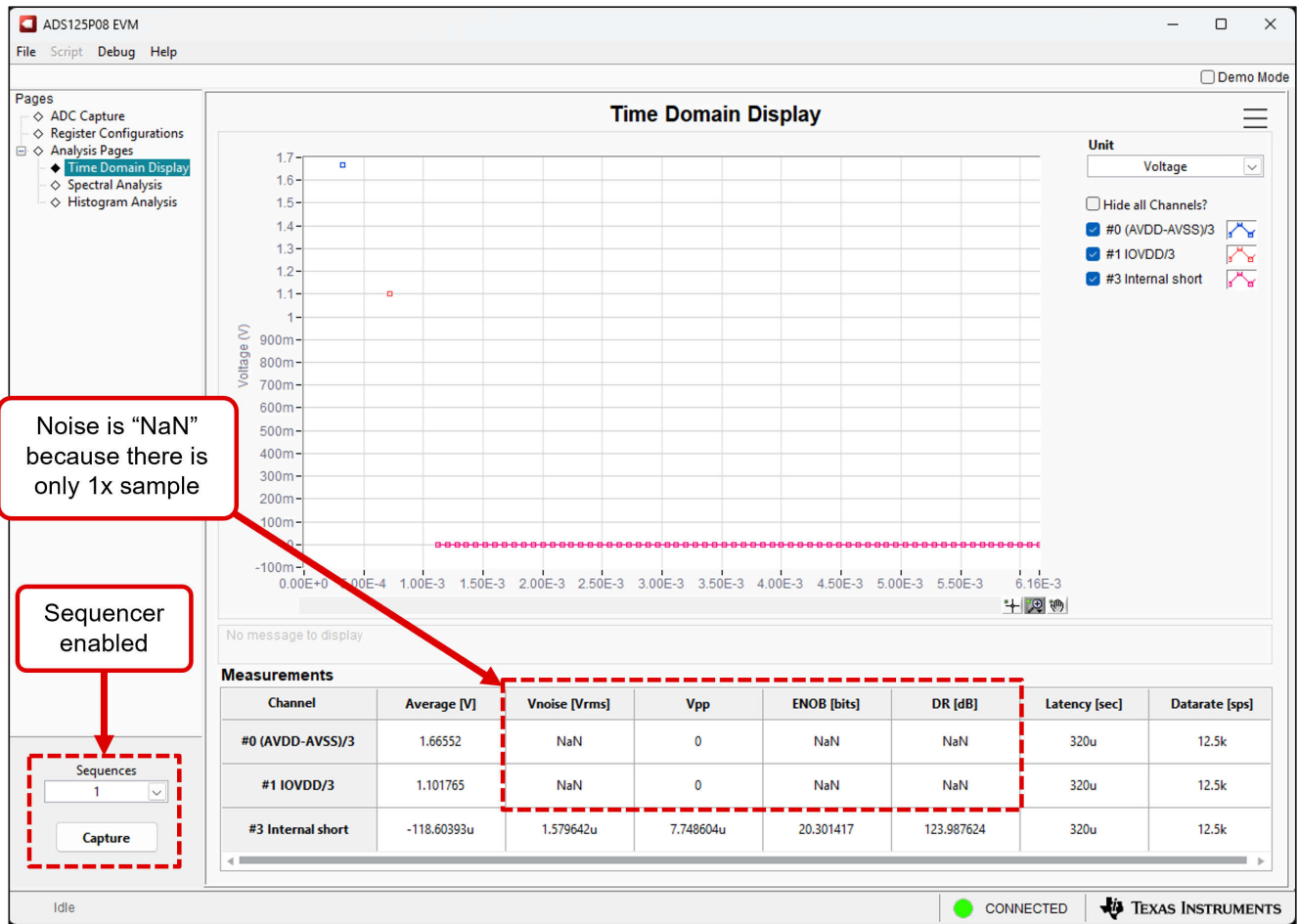


図 4-10. ADS125P08 EVM GUI 時間ドメイン ページ - シーケンサ有効、NUM_CONV > 1

4.2.3 周波数ドメイン表示

図 4-11 に示すスペクトル分析ツールは、ADS125P08 のダイナミック性能 (SNR、THD、SFDR、SINAD、ENOB) を評価するためのものです。このダイナミック性能は、7 項 Blackman-Harris ウィンドウ設定を使用して、シングルトーン正弦波信号の FFT 分析により算出されます。最後に、FFT ツールには、非コヒーレント サンプリングの影響を軽減するために必要なウィンドウ処理オプションが含まれています (詳細は本ドキュメントでは割愛します)。7 項 Blackman-Harris ウィンドウはデフォルトのオプションであり、24 ビットの ADC の周波数成分を解決するのに十分なダイナミックレンジを備えています。「None」(なし) のオプションは、ウィンドウを使用しない場合 (または長方形のウィンドウを使用する場合) に対応しており、推奨されません。

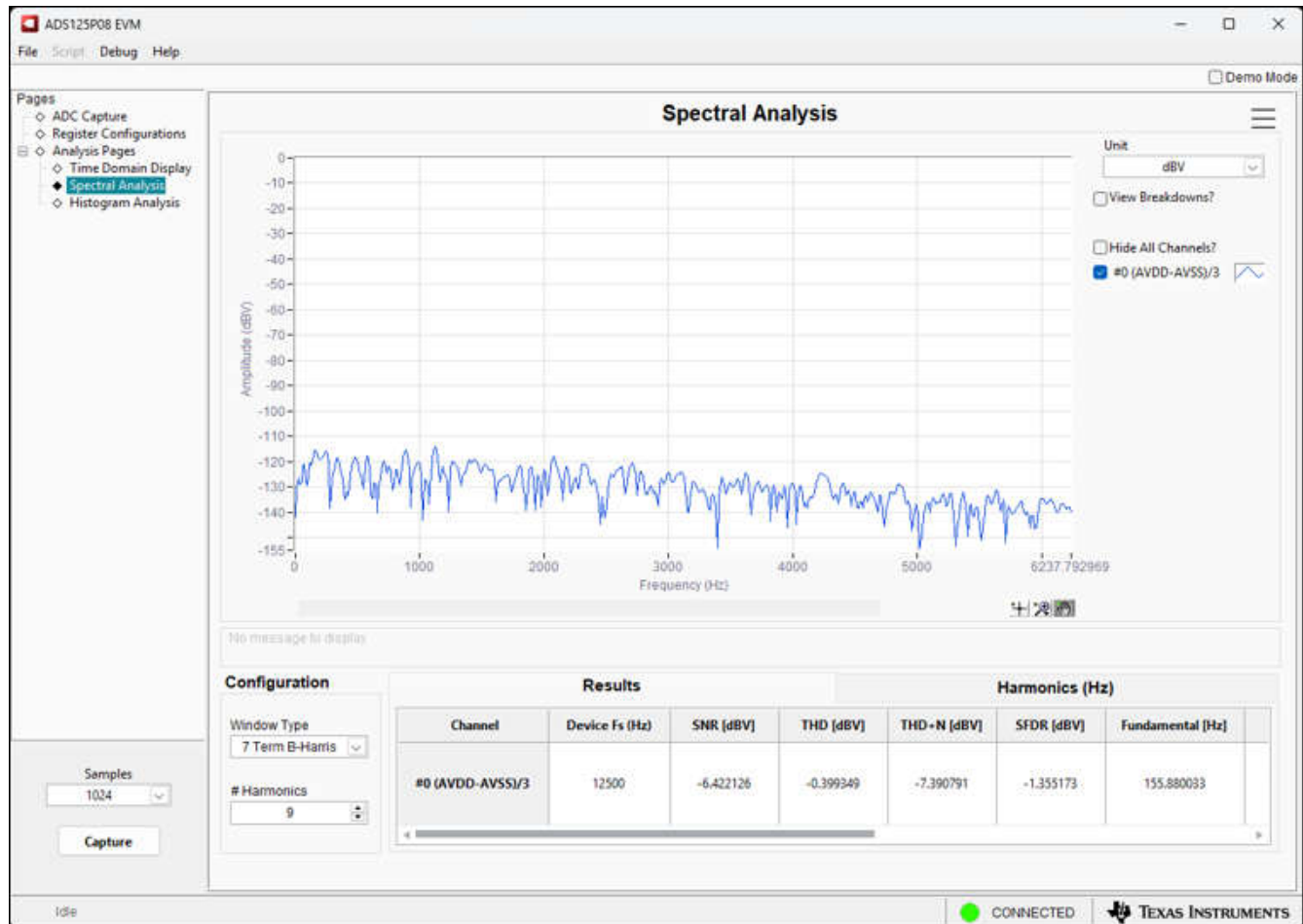


図 4-11. ADS125P08 EVM GUI 周波数ドメイン表示ページ

4.2.4 ヒストグラム表示

ノイズは ADC 分解能の低下につながり、[図 4-12](#) に示すヒストグラム ツールを使用して有効分解能を推定できます。有効分解能は、dc 信号を測定するときに ADC に接続される各種ソースからのノイズに起因する ADC 分解能損失のビット数を示します。入力駆動回路、リファレンス駆動回路、ADC 電源、ADC などのソースから ADC 出力へのノイズ結合の累積的な影響は、特定のチャンネルに印加される dc 入力を複数回変換することで得られる ADC 出力コード ヒストグラムの標準偏差に反映されます。

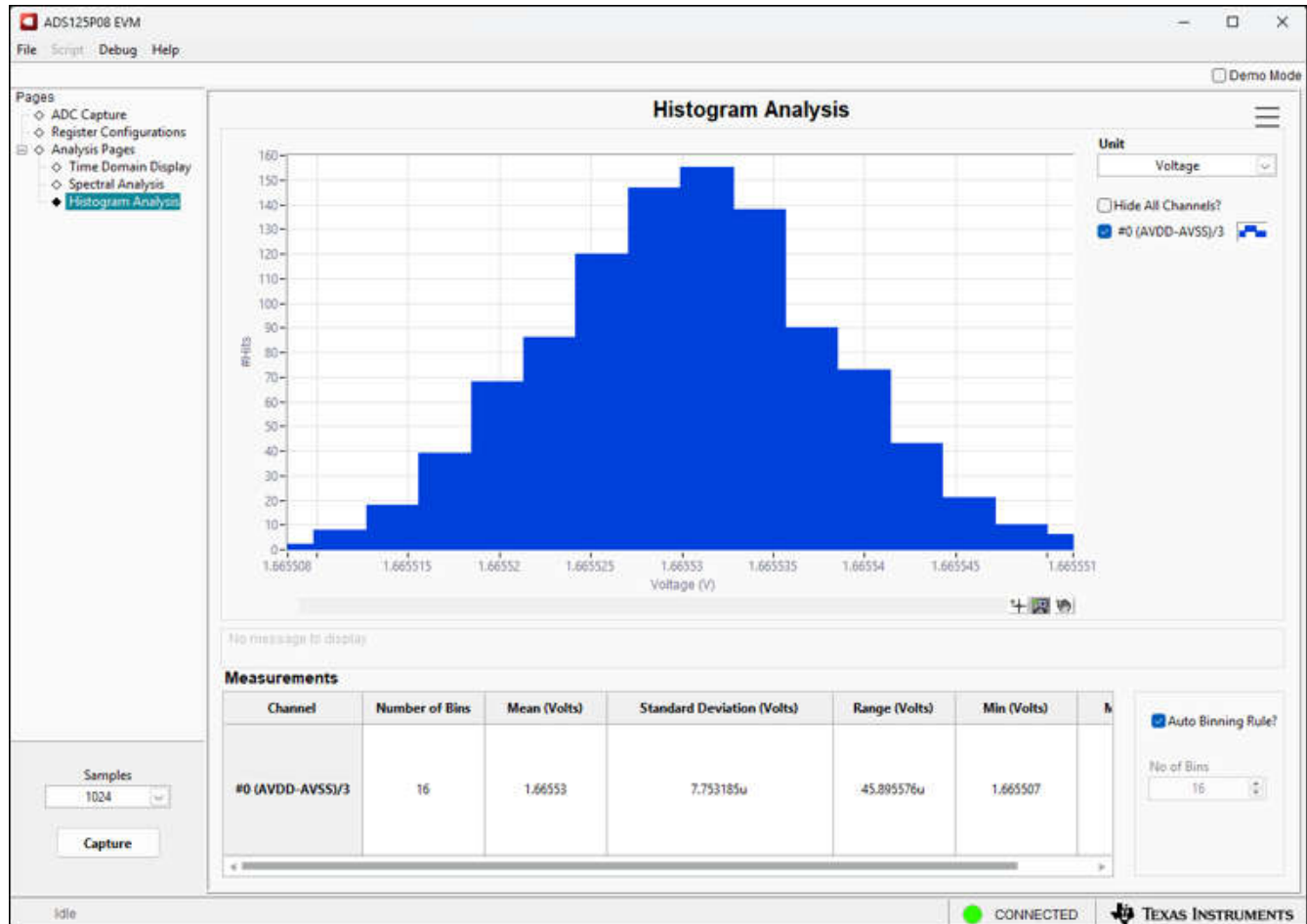


図 4-12. ADS125P08 EVM GUI ヒストグラム表示ページ

4.2.5 評価基板レジスタ設定

図 4-13 は、ADS125P08 のレジスタ マップの一部を示しており、特定の設定の組み合わせにより GUI の動作が不安定になる可能性があるため、レジスタの変更は高度な用途に限定する必要があることを説明する注も含まれています。たとえば、コントローラは各変換後に DRDY パルスが発生することを前提として正常に動作します。そのため、SEQUENCER_CFG レジスタの DRDY_CFG ビットを変更すると、望ましくない GUI 動作が発生する可能性があります。重要なのは、これらが ADC ではなく GUI の制限である点です。

必要に応じて、「Register Configuration」(レジスタ構成) ページを使用して高度な ADC 機能を設定してください。各ビットをクリックするか、「Value」(値) の列に直接入力するか、または「Field View」(フィールドビュー) コントロールのドロップダウンメニューから選択して、レジスタ設定を変更します。

The screenshot displays the 'Register Configuration' page for the ADS125P08 EVM. The main area is a 'Register Map' table. A red notification box is overlaid on the table, containing the following text: '***Advanced Use Only*** All user registers are accessible from this page. Adjusting the NUM_CONVERSION field is not recommended for Time Domain or Frequency Domain Analysis.' Below the notification is an 'Ok' button. The table below the notification shows the following registers:

Register Name	Address	Default	Mode	Size	Value	7	6	5	4	3	2	1	0
General Config													
DEVICE_ID	0x00	0x30	R	8	0x00	0	0	0	0	0	0	0	0
REVISION_ID	0x01	0x00	R	8	0x00	0	0	0	0	0	0	0	0
STATUS_MSB	0x02	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0
STATUS_LSB	0x03	0xFF	R	8	0xFF	1	1	1	1	1	1	1	1
ADC_REF_STATUS	0x04	0xBF	R/W	8	0xBF	1	0	1	1	1	1	1	1
DIGITAL_STATUS	0x05	0xFF	R/W	8	0xFF	1	1	1	1	1	1	1	1
AGPIO_DATA_INPUT	0x0												
GPIO_DATA_INPUT	0x0												
FIFO_SEQ_STATUS	0x0												
FIFO_DEPTH_MSB	0x0												
FIFO_DEPTH_LSB	0x0												
CONVERSION_CTRL	0x1												
RESET	0x1												
ADC_CFG	0x1												
REFERENCE_CFG	0x1												
CLK_DIGITAL_CFG	0x1												
AGPIO_CFG0	0x1												
AGPIO_CFG1	0x1												
GPIO_CFG	0x1												
SPARE_CFG	0x1												
SEQUENCER_CFG	0x2												
SEQUENCE_STEP_EN	0x2												
SEQUENCE_STEP_EN	0x2												
SEQUENCE_STEP_EN	0x2												
SEQUENCE_STEP_EN	0x2												
FIFO_CFG	0x25	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0
FIFO_THRES_A_MSB	0x26	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0
FIFO_THRES_A_LSB	0x27	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0
FIFO_THRES_B_MSB	0x28	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0
FIFO_THRES_B_LSB	0x29	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0
DIAG_MONITOR_CFG	0x2A	0x20	R/W	8	0x20	0	0	0	1	0	0	0	0
POSTFILTER_CFG0	0x2B	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0
POSTFILTER_CFG1	0x2C	0x00	R/W	8	0x00	0	0	0	0	0	0	0	0

図 4-13. ADS125P08 EVM レジスタ構成ページ

5 ハードウェア設計ファイル

このセクションには、ADS125P08 評価基板の回路図、PCB レイアウト、および部品表 (BOM) が含まれています。

5.1 回路図

図 5-1 ~ 図 5-4 に ADS125P08 評価基板 (EVM) の包括的な回路図を示します。

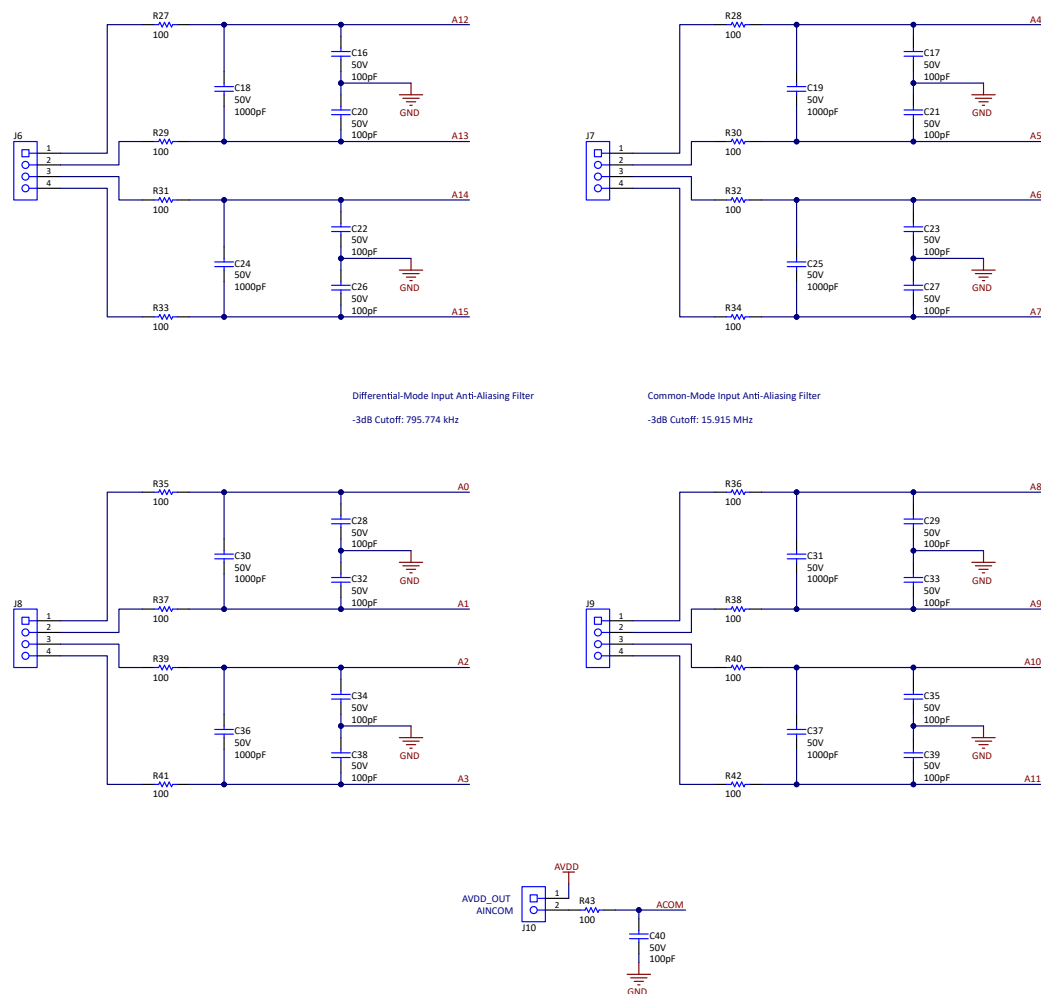
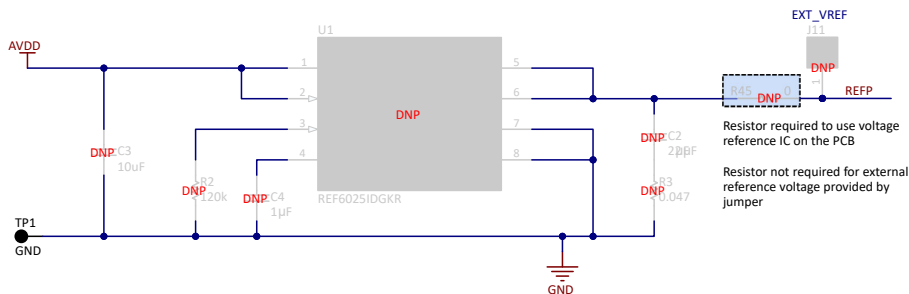
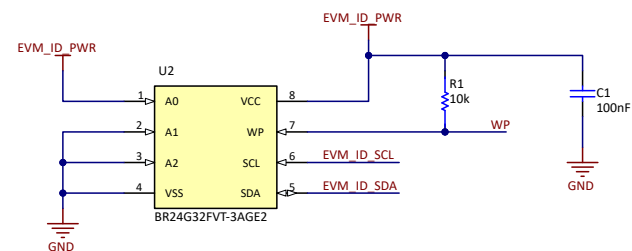


図 5-1. EVM のアナログ入力

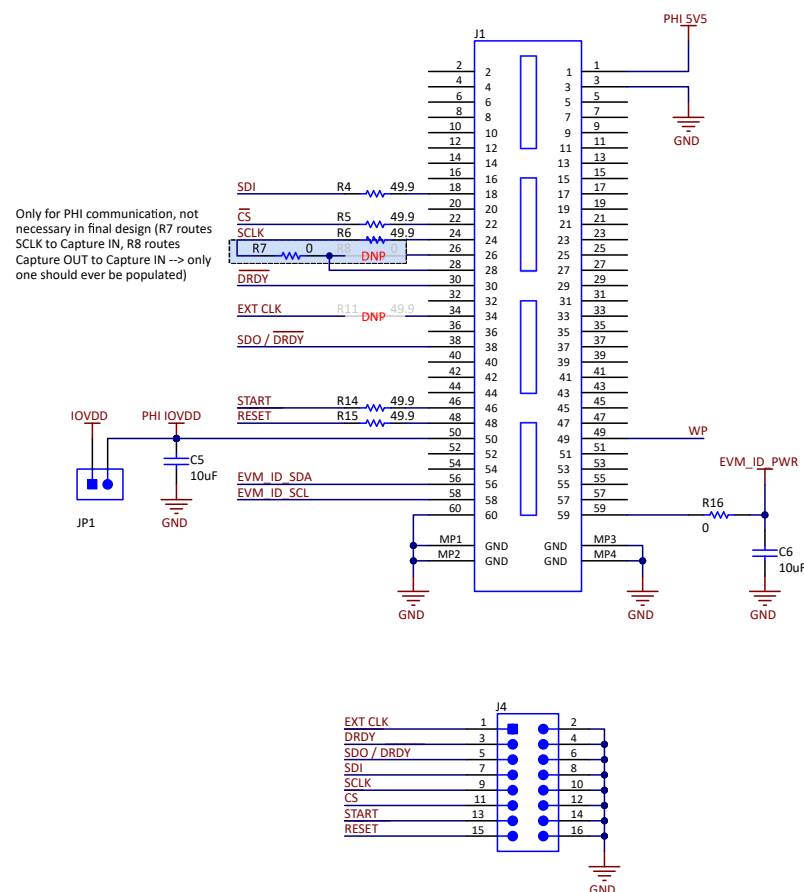
EXTERNAL REFERENCE



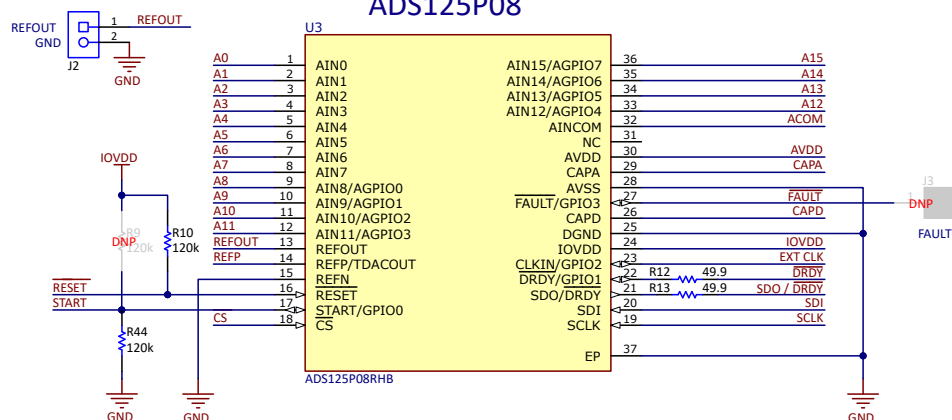
EVM ID EEPROM



Digital Interface



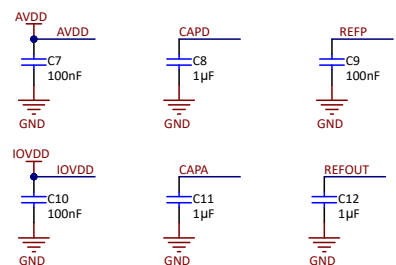
ADS125P08



Pull START down to ground to control conversions using the START/STOP bits

OR

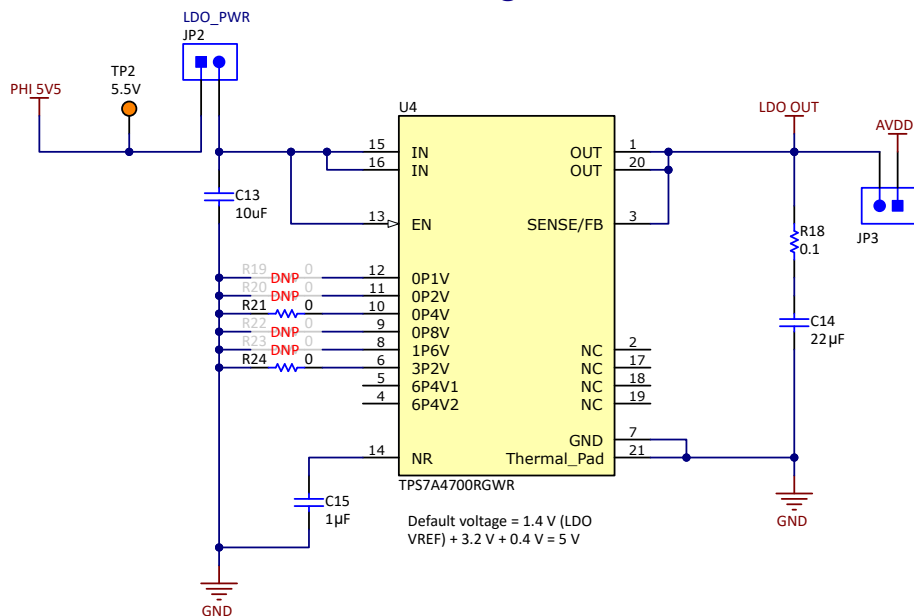
Pull START up to IOVDD to control conversions using the START pin (must be enabled in the CFG register)



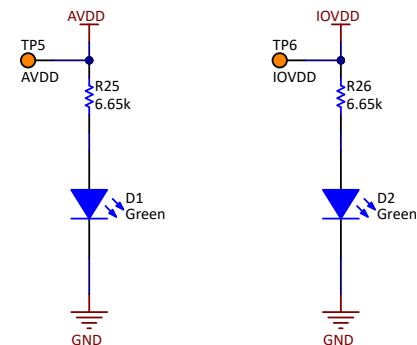
Place capacitors near ADC supply pins

図 5-2. 評価基板 (EVM) ADC、電圧リファレンス、およびデジタル通信回路図

5V Analog LDO



Power Indicator LEDs



EXT Clock

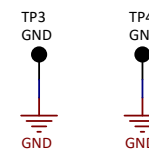
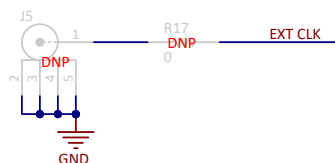
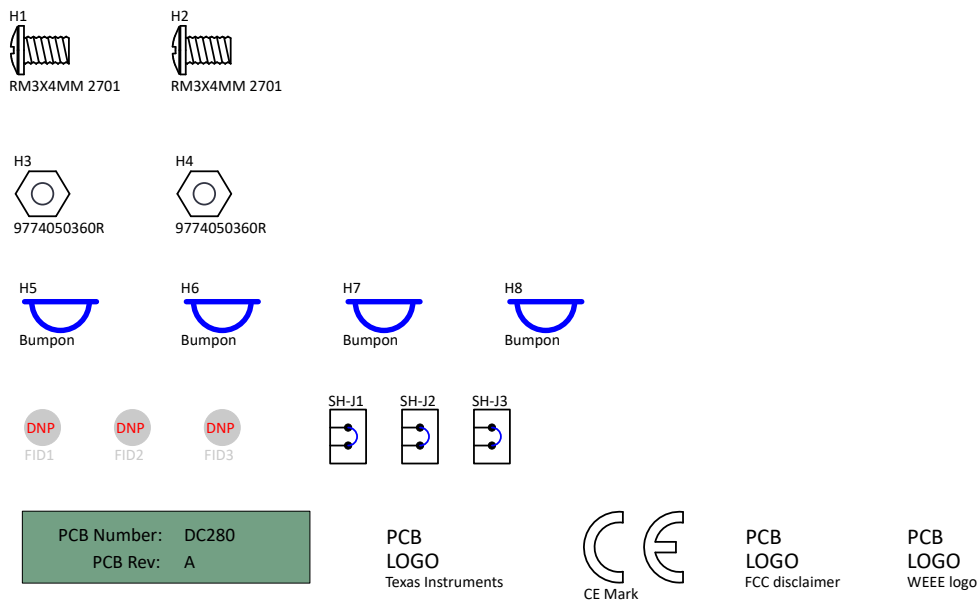


図 5-3. 評価基板 (EVM) の電源、および外部クロック回路図



ZZ1

Assembly Note

These assemblies are ESD sensitive, ESD precautions shall be observed.

ZZ2

Assembly Note

These assemblies must be clean and free from flux and all contaminants. Use of no clean flux is not acceptable.

ZZ3

Assembly Note

These assemblies must comply with workmanship standards IPC-A-610 Class 2, unless otherwise specified.

ZZ4

Assembly Note

Place H1 and H2 screws in H3 and H4 standoffs

ZZ5

Assembly Note

Place SH-J1 on JP1, pins 1-2 : Place SH-J2 on JP2, pins 1-2 : Place SH-J3 on JP3, pins 1-2

図 5-4. EVM ハードウェア

5.2 PCB のレイアウト

図 5-5 ~ 図 5-8 に ADS125P08 評価基板の全 PCB 層のレイアウト図を示します

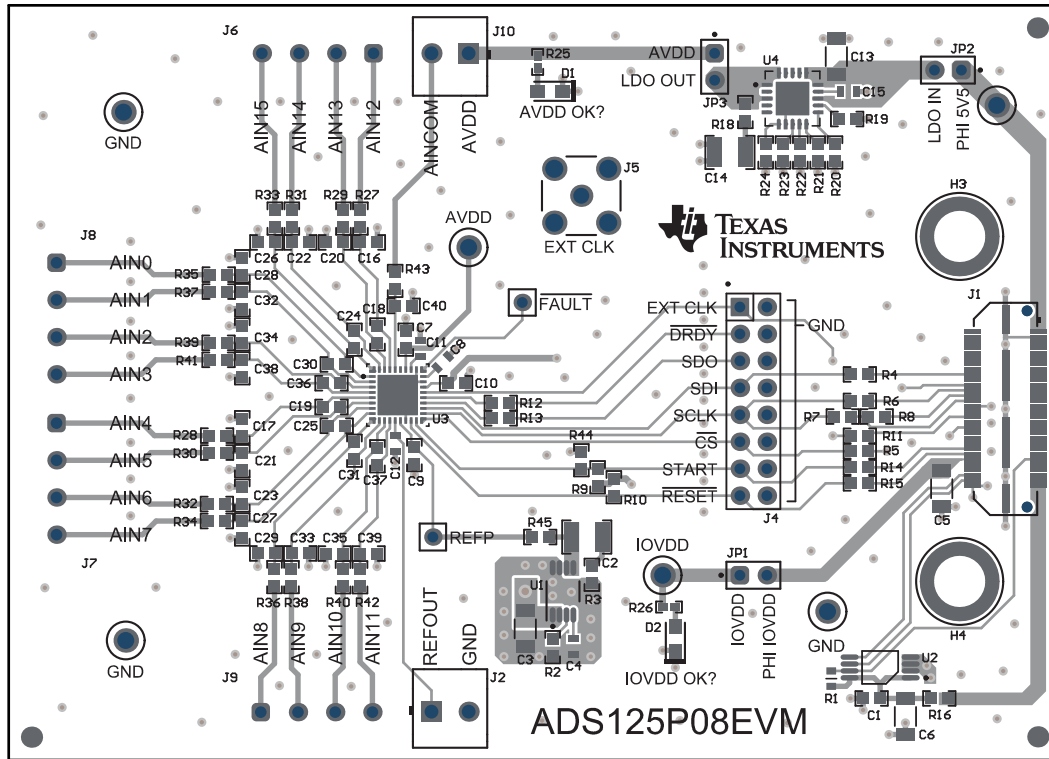


図 5-5. ADS125P08 評価基板 PCB レイアウト — 上面層

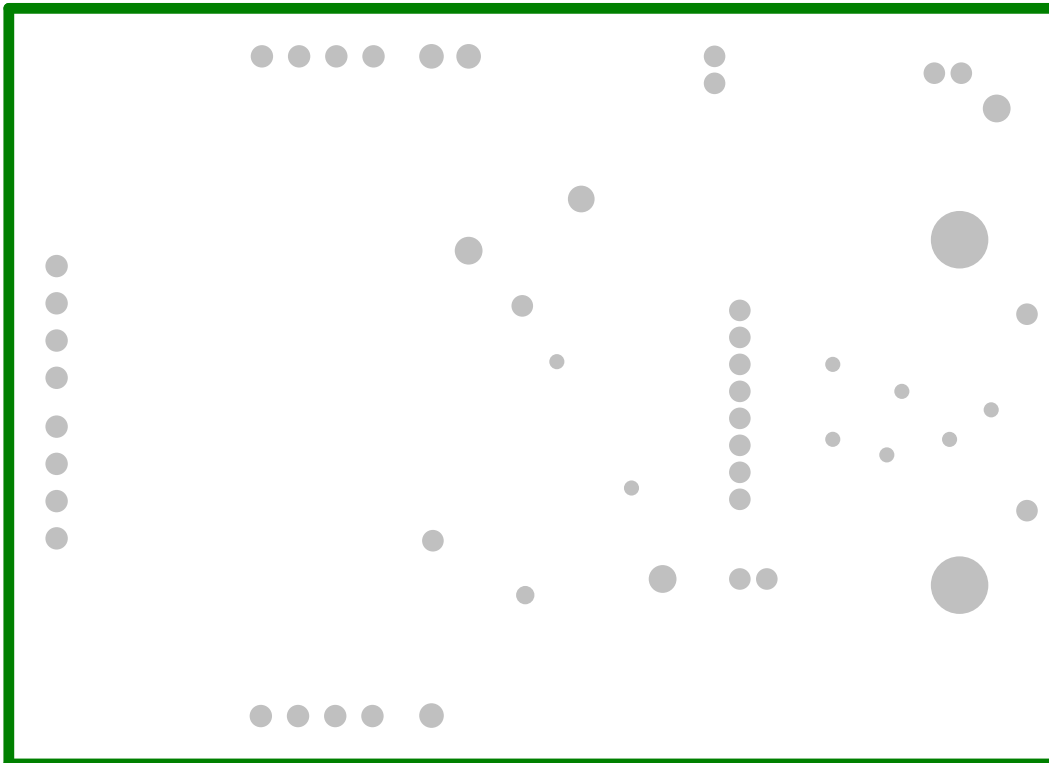


図 5-6. ADS125P08 評価基板 PCB レイアウト — グランド層 1

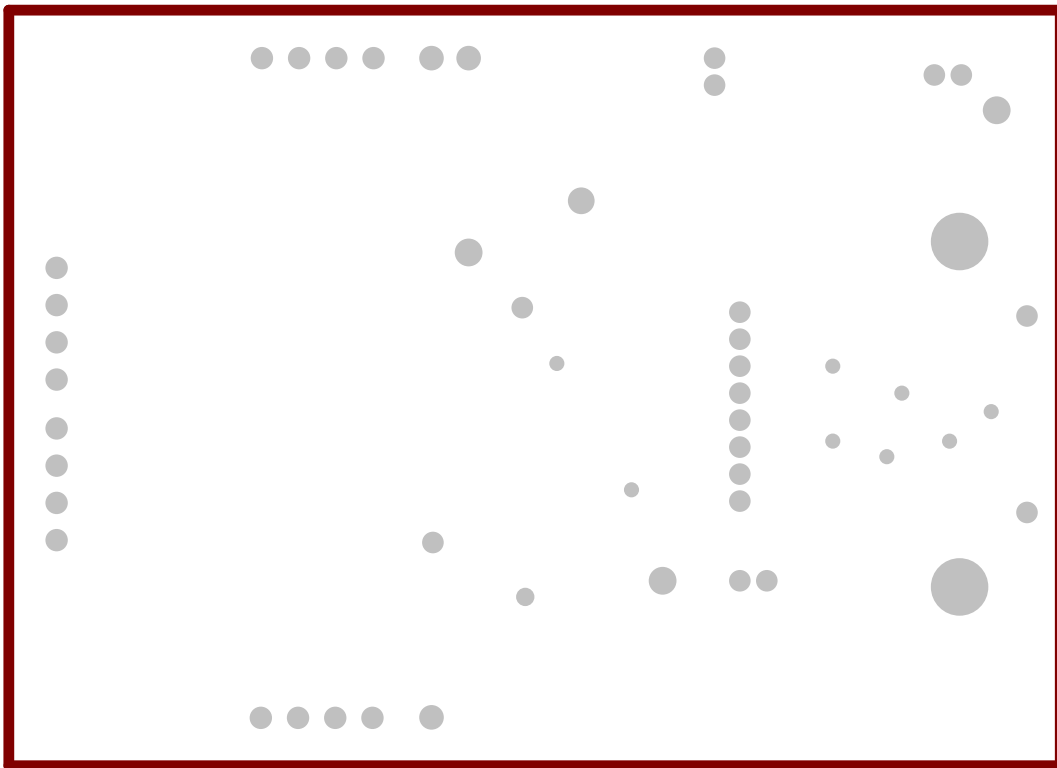


図 5-7. ADS125P08 評価基板 PCB レイアウト — グランド層 2

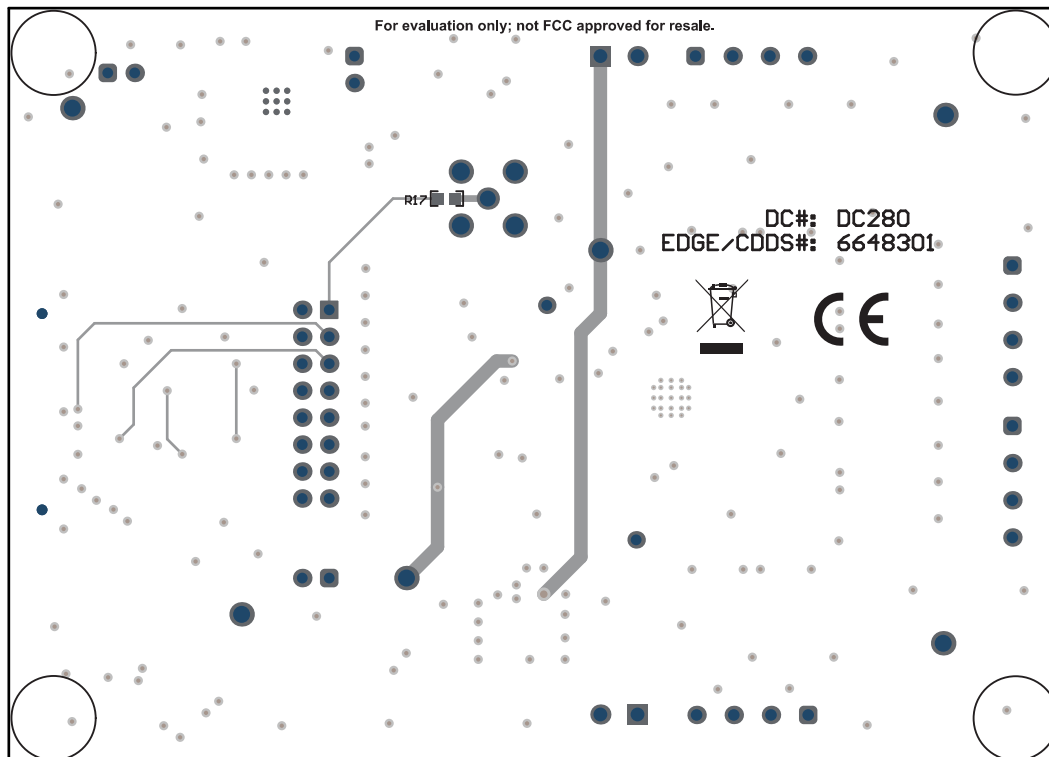


図 5-8. ADS125P08 評価基板 PCB レイアウト — 底面層

5.3 部品表 (BOM)

表 5-1 に、ADS125P08 評価基板の部品表を示します。

表 5-1. ADS125P08 評価基板 BOM

記号	数量	値	説明	パッケージ記号	部品番号	メーカー
C1、C7、C9、C10	4	0.1uF	コンデンサ、セラミック、0.1μF、25V、±5%、X7R、0603	603	C0603C104J3RACTU	Kemet
C5、C6、C13	3	10uF	コンデンサ、セラミック、10μF、25V、±10%、X7R、1206_190	1206_190	C1206C106K3RACTU	Kemet
C8、C11、C12、C15	4	1uF	コンデンサ、セラミック、1μF、25V、±10%、X7R、AEC-Q200 グレード 1、0603	603	CGA3E1X7R1E105K08 0AC	TDK
C14	1	22uF	コンデンサ、セラミック、22μF、25V、±10%、X7R、1210	1210	CL32B226KAJNFNE	Samsung Electro- Mechanics
C16、C17、C20、C21、 C22、C23、C26、C27、 C28、C29、C32、C33、 C34、C35、C38、C39、 C40	17	100pF	コンデンサ、セラミック、100pF、50V、±5%、C0G/NP0、 0603	603	C0603C101J5GACTU	Kemet
C18、C19、C24、C25、 C30、C31、C36、C37	8	1000pF	コンデンサ、セラミック、1000pF、50V、±5%、C0G/NP0、 0603	603	C0603C102J5GACTU	Kemet
D1、D2	2	緑	LED、緑、SMD	LED_0805	APT2012LZGCK	Kingbright
H1、H2	2		ナベ小ねじ、十字ねじ M3		RM3X4MM 2701	APM HEXSEAL
H3、H4	2		丸型スタンドオフ M3 スチール 5mm	丸型スタンドオフ M3 スチール 5mm	9774050360R	Würth Elektronik
H5、H6、H7、H8	4		Bumpon、円筒形、0.312 × 0.200、黒色	Black Bumpon	SJ61A1	3M
J1	1		ヘッダ (シールド付き)、19.7mil、30x2、金、SMT	ヘッダ (シールド付き)、 19.7mil、30x2、SMT	QTH-030-01-L-D-A	Samtec
J2、J10	2		端子台、3.5mm、2x1、錫、TH	レセプタクル、3.5mm、 2x1、TH	6.91214E+11	Würth Elektronik
J4	1		ヘッダ、100mil、8x2、金、TH	8x2 ヘッダー	TSW-108-07-G-D	Samtec
J6、J7、J8、J9	4		端子台、3.5mm、4x1、錫、TH	端子台、3.5mm、4x1、 TH	393570004	Molex
JP1、JP2、JP3	3		ヘッダ、100mil、2x1、金、TH	2x1 ヘッダー	TSW-102-07-G-S	Samtec
R1	1	10k	Res 薄膜 0603 10KΩ 0.1% 1/10W±10ppm/°C 成形 SMD SMD パンチ キャリア T/R	603	ERA-3ARB103V	Panasonic
R4、R5、R6、R12、 R13、R14、R15	7	49.9	RES、49.9、0.5%、0.1W、0603	603	RT0603DRE0749R9L	Yageo America

表 5-1. ADS125P08 評価基板 BOM (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー
R7, R16, R21, R24	4	0	RES、0、5%、0.1W、AEC-Q200 グレード 0、0603	603	ERJ-3GEY0R00V	Panasonic
R10, R44	2	120k	RES、120k、0.1%、0.1W、0603	603	RG1608P-124-B-T5	Susumu Co Ltd
R18	1	0.1	RES、0.1、1%、0.1W、AEC-Q200 グレード 1、0603	603	ERJ-L03KF10CV	Panasonic
R25, R26	2	6.65k	RES、6.65k、1%、0.063W、AEC-Q200 グレード 0、0402	402	CRCW04026K65FKED	Vishay-Dale
R27, R28, R29, R30, R31, R32, R33, R34, R35, R36, R37, R38, R39, R40, R41, R42, R43	17	100	RES、100、0.1%、0.1W、0603	603	RG1608P-101-B-T5	Susumu Co Ltd
SH-J1, SH-J2, SH-J3	3	1x2	シャント、100mil、フラッシュ ゴールド、黒	クローズド トップ 100mil シャント	SPC02SYAN	Sullins Connector Solutions
TP1, TP3, TP4	3		テスト ポイント、多目的、黒色、TH	黒色多目的テスト ポイ ント	5011	Keystone Electronics
TP2, TP5, TP6	3		テストポイント、ミニチュア、オレンジ、TH	オレンジの多目的テス トポイント	5013	Keystone Electronics
U2	1		I2C BUS EEPROM (2 線式)、TSSOP-B8	TSSOP-8	BR24G32FVT-3AGE2	Rohm
U3	1		ADS125P08IRHBR	VQFN36	ADS125P08IRHBR	テキサス・インスツルメ ンツ
U4	1		36-V、1-A、4.17 μ VRMS、RF 低ドロップアウト (LDO) 電圧レ ギュレータ 20-VQFN-40 ~ 125	VQFN20	TPS7A4700RGWR	テキサス・インスツルメ ンツ
C2	0	22 μ F	コンデンサ、セラミック、22 μ F、25V、 \pm 10%、X7R、1210	1210	CL32B226KAJNFNE	Samsung Electro- Mechanics
C3	0	10 μ F	コンデンサ、セラミック、10 μ F、25V、 \pm 10%、X7R、1206_190	1206_190	C1206C106K3RACTU	Kemet
C4	0	1 μ F	コンデンサ、セラミック、1 μ F、25V、 \pm 10%、X7R、AEC-Q200 グレード 1、0603	603	CGA3E1X7R1E105K08 0AC	TDK
FID1, FID2, FID3	0		フィデューシャル マーク。購入または取り付け不要。	該当なし	該当なし	該当なし
J3, J11	0		ヘッダ、100mil、1x1、金、TH	ヘッダ、1x1、2x54mm、 TH	HTSW-101-09-G-S	Samtec
J5	0		SMA ストレート ジャック、金、50 Ω 、TH	SMA ストレート ジャッ ク、TH	901-144-8RFX	Amphenol RF
R2, R9	0	120k	RES、120k、0.1%、0.1W、0603	603	RG1608P-124-B-T5	Susumu Co Ltd
R3	0	0.047	RES、0.047、1%、0.1W、AEC-Q200 グレード 1、0603	603	ERJ-L03KF47MV	Panasonic

表 5-1. ADS125P08 評価基板 BOM (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー
R8、R17、R19、R20、 R22、R23、R45	0	0	RES、0、5%、0.1W、AEC-Q200 グレード 0、0603	603	ERJ-3GEY0R00V	Panasonic
R11	0	49.9	RES、49.9、0.5%、0.1W、0603	603	RT0603DRE0749R9L	Yageo America
U1	0		5ppm/°C、高帯域幅バッファ内蔵の高精度電圧リファレンス、 DGK0008A (VSSOP-8)	DGK0008A	REF6025IDGKR	テキサス・インスツルメ ンツ

6 追加情報

6.1 商標

LabVIEW™ is a trademark of National Instruments Inc.
Microsoft® and Windows® are registered trademarks of Microsoft Corporation.
すべての商標は、それぞれの所有者に帰属します。

7 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from NOVEMBER 1, 2025 to MARCH 31, 2026 (from Revision * (November 2025) to Revision A (March 2026))

	Page
• 「GUI Operation」 (GUI の操作) セクション内のすべてのグラフィックを更新.....	15
• 「ADC キャプチャの設定」および「シーケンサの構成」セクションを更新し、GUI のパラメータと手順を明確化	15
• 「Time-Domain Display」 (時間ドメイン 表示) セクションを明確化するために更新し、GUI スクリーンショットを追加.....	20
• 明確化のため、EVM レジスタ セクションの記述を更新.....	25
• EVM レジスタ セクションを「GUI Operation」 (GUI の操作) セクションの最後に移動	25

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
 - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
 - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
2. *Limited Warranty and Related Remedies/Disclaimers:*
 - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
 - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
 - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 Regulatory Notices:

3.1 United States

3.1.1 Notice applicable to EVMs not FCC-Approved:

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instruction manual, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

3.2 Canada

3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

3.3 Japan

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/lstds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。技術適合証明を受けていないものご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。日本テキサス・イ

ンスツルメンツ株式会社

東京都新宿区西新宿 6 丁目 2 4 番 1 号

西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/lstds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。 <https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

3.4 European Union

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

-
4. *EVM Use Restrictions and Warnings:*
 - 4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.
 - 4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.
 - 4.3 *Safety-Related Warnings and Restrictions:*
 - 4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.
 - 4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.
 - 4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.
 5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.
 6. *Disclaimers:*
 - 6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.
 - 6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.
 7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.

10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月