

EVM User's Guide: TCAN24XXEVM

降圧レギュレータ出力、WAKE/ID、HSS、LIMP、CAN トランシーバ付き評価用モジュール



概要

TCAN24XXEVM は、設計者がデバイスの性能を評価し、迅速な開発を支援するほか、TCAN24xx-Q1 ファミリの CAN システムベースチップ (SBC) を使用して、自動車用コントローラエリアネットワーク (CAN) システムを分析するのに役立ちます。これには、内蔵 1A 降圧レギュレータ出力 (3.3V または 5V)、LDO レギュレータ出力 (5V)、WAKE/ID 機能、HSS、ウォッチドッグ、LIMP、オプションの部分的ネットワーク有効化機能と信号改善対応 (SIC) 機能を搭載しています。

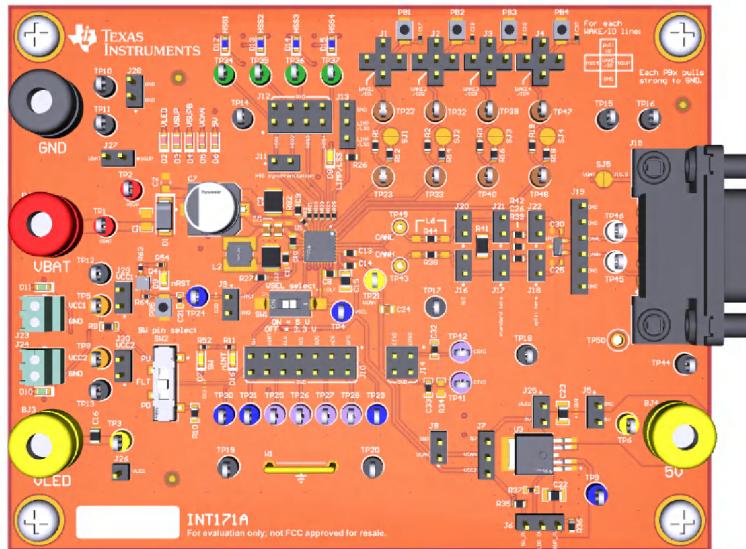
特長

- 選択可能 3.3V または 5V 出力機能を備えた降圧レギュレータ インターフェイス。
- 入力 VSUPB 電圧供給用の EMI フィルタオプション。
- 容易な二次電源評価ができるオンボード外部 5V LDO 電源。

- SBC 電力レギュレータ向けの VCC 出力端子。
- 選択可能な終端および保護オプションを備えた CAN FD 物理層。
- ハイサイドスイッチ インターフェイスと同期オプション。
- nRST ボタン入力と LIMP/LSS 出力。
- 多様な WAKE/ID 機能とマッピング。
- デジタル インターフェイスの入出力接続。
- デバイスを簡単に設定できる複数のオンボード接続。
- 電源、出力、ロジック信号のインジケータ LED。

アプリケーション

- ボディエレクトロニクスおよび照明
- カー アクセスとセキュリティ
- ハイブリッド、電動、パワートレイン システム
- 産業用輸送



TCAN24XXEVM (上面図)

2 ハードウェア

2.1 補足画像

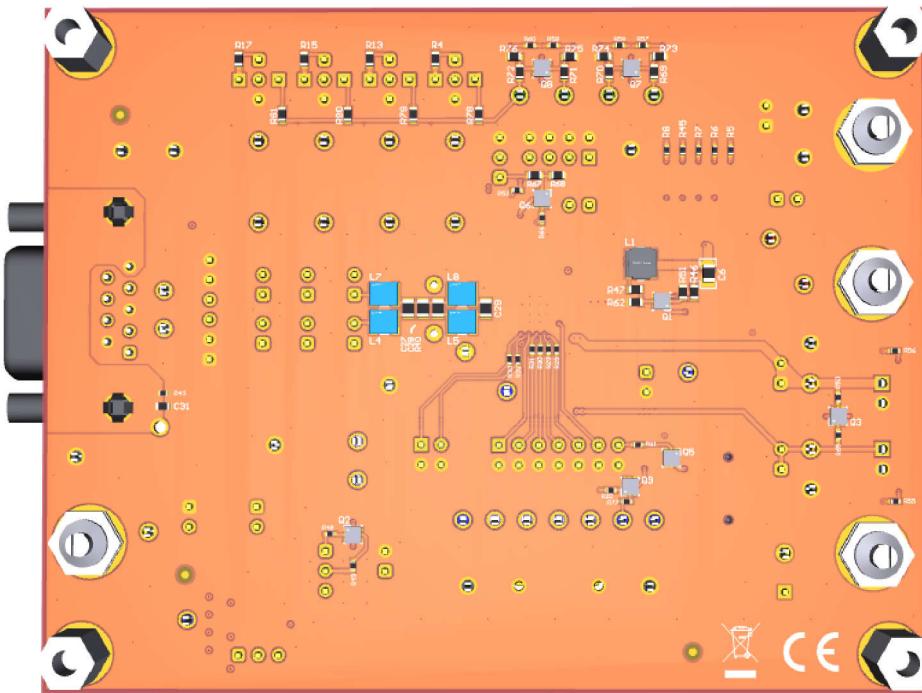


図 2-1. TCAN24XXEVM (底面図)

2.2 電源レギュレータと内蔵レギュレータ

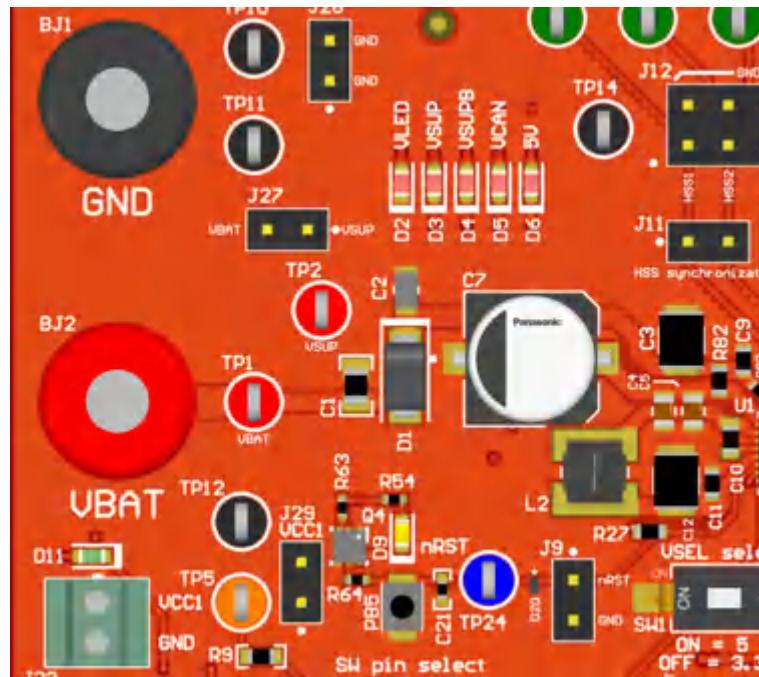


図 2-2. VBAT と GND の接続

VBAT は基板の外部電源 (通常は 12V) です。VBAT は、DC パレルジャック BJ2 に接続できます。VBAT が逆極性保護ダイオードを通過した後、VBAT は VSUP と呼ばれます。入力電源を TP2 に直接接続することで極性保護ダイオードをバイパスできます。

VSUP と VSUPB は、EMI パイフィルタで分離されています。EMI フィルタをバイパスするには、R82 位置に 0 オーム抵抗を取り付けます。

VHSS と VSUP は、R83 位置の 0 オーム抵抗を経由して評価基板上で互いに接続されており、R83 を取り除くことで分離できます。

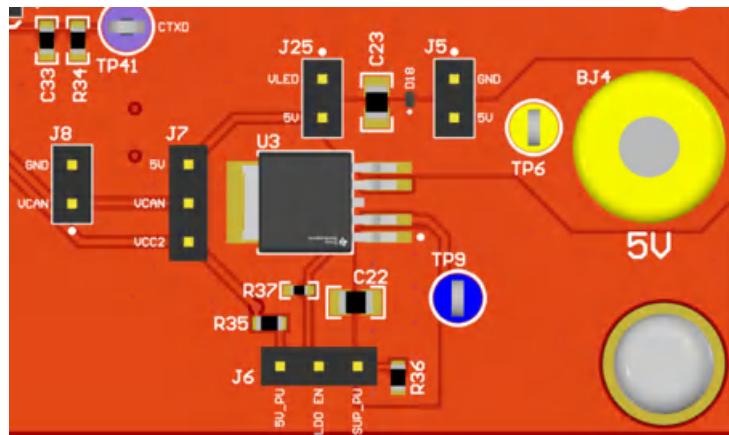


図 2-3. 5V LDO レギュレータ U3

VSUP は、LED などの基板周辺機器にユーティリティ電圧である 5V LDO を供給し、VCAN に電力を供給することもできます。J6 を使用すると、この LDO を無効化することや有効化することができます。イネーブル信号源は、VCC2 へのプルアップと VSUP へのプルアップのどちらかとして簡単に選択できます。5V レールは、ヘッダー J5 で利用できます。LDO が無効化されている場合、J5 または BJ4 経由で 5V レールに外部から電力を供給できます。

VCAN は、J7 を使用して 5V LDO または VCC2 にシャントできます。

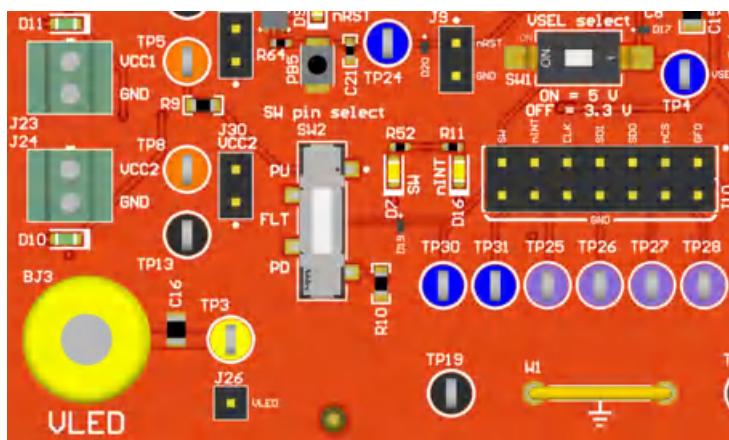


図 2-4. VCC1、VCC2、VLED、および VSEL

スイッチを ON の位置に切り替えると、VSEL を接地できます。OFF の位置では、VSEL ピンがフローティング状態になり、VCC1 からは 3.3V が出力されます。

TCAN24xx-Q1 の VCC1 内蔵降圧レギュレータ出力は、J23 または TP5 で利用できます。TCAN24xx-Q1 の VCC2 内蔵 LDO レギュレータ出力は、J24 または TP8 で利用できます。

各電源レールには LED インジケータが装備されており、5V LED 入力電源から供給されます。J25 ヘッダーを介して BJ4 または U3 から供給されていない場合は、BJ3 に接続できます。

注

VLED が存在しない場合、高電圧信号 (VSUP, VSUPB, HSS1, HSS2, HSS3, HSS4, LIMP/LSS) に対応するオンボード LED インジケータ回路は、分圧回路により、それぞれの信号から少量の電流を吸い込みます。これらの回路を切断するには、以下の抵抗器を取り外します。

表 2-1. LED 分压抵抗器

| 信号レール | 抵抗 |
|----------|-----|
| VSUP | R46 |
| VSUPB | R47 |
| HSS1 | R69 |
| HSS2 | R70 |
| HSS3 | R71 |
| HSS4 | R72 |
| LIMP/LSS | R67 |

2.3 CAN FD

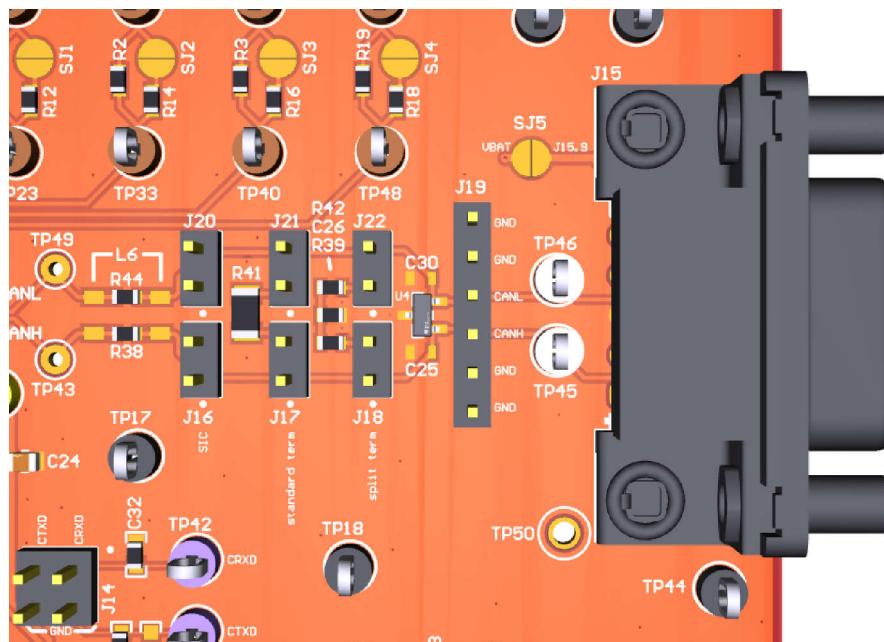


図 2-5. CAN FD 回路

CAN FD トランシーバには、以下のオプションの機能で構成される設定可能なインターフェイス回路があります。

- 共通モードチョークと置き換え可能な対の 0 オーム抵抗器。
 - 単一 120Ω 終端または分割終端。ヘッダー J17、J18、J21、J22 にシャントを配置することで、シングル基板動作の場合は、両方とも使用できます。
 - フィルタコンデンサ (デフォルトでは実装されていません)。
 - ESD ダイオード ESD2CAN24-Q1。
 - モニターヘッダー (J19)。
 - DB9 ワイヤ-ハーネスコネクタ (J15)。
 - はんだ接合部 SJ5 を閉じて、SB9 コネクタを介した VSUP 接続オプション。

2.4 ハイサイドスイッチ

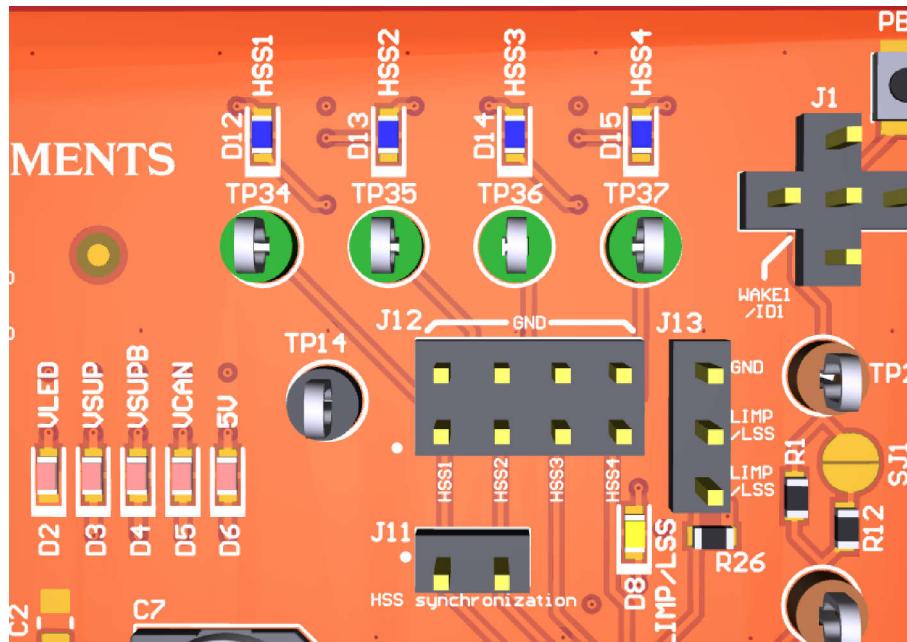


図 2-6. ハイサイドスイッチ回路

ハイサイドスイッチは、ヘッダー J12 で利用できます。各スイッチには LED インジケータが付いています。

ヘッダー J11 にシャントを配置することで、HSS1 と HSS2 を同期してより大きな電流負荷を共有するように設定できます。負荷共有を行うには、TCAN24xx-Q1 のレジスタ設定が必要です。詳細については TCAN24xx-Q1 のデータシートをご覧ください。

また、WAKE/ID ピンの近くで HSS4 出力を利用することで、いずれかの WAKE ピンに対する周期的センシングウェイクを有効化することもできます。

2.5 nRST および LIMP/LSS

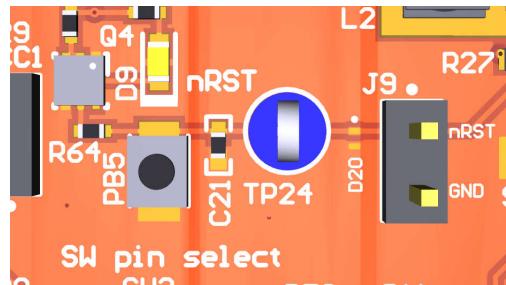


図 2-7. nRST ボタンとコネクタ

nRST ピンは、外部リセット信号の入力ピン、または電圧不足およびリセットイベントを示す VCC1 モニター出力として機能するデュアルユースピンです。外部信号は、ヘッダー J9 経由、またはプッシュボタン PB5 を押すことで適用できます。リセットイベント発生時には、LED インジケータが点灯します。

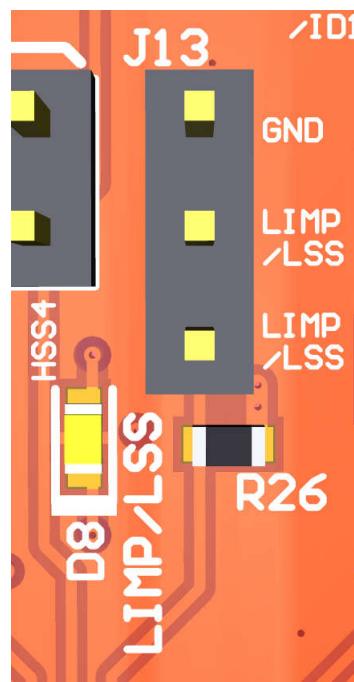


図 2-8. LIMP/LSS

LIMP/LSS 出力は、ヘッダー J13 で利用可能で、基板上の $10\text{k}\Omega$ 抵抗を介して VSUP にプルアップされます。LED インジケータが点灯して、LIMP の作動を示したり、LSS 出力を表示したりします。

2.6 WAKE/ID 機能

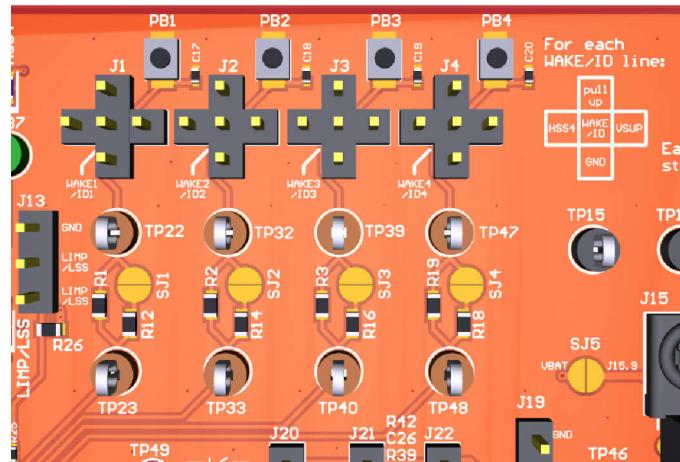


図 2-9. WAKE、ID 回路と接続

各 WAKE/ID 入力回路を上記に示します。各ピンは、基板上で WAKE ピンまたは ID ピンのいずれかとして設定できます。ピンを静的 WAKE ピンとして使用する場合は、はんだ接合部 SJx を開放状態にし、WAKEx/IDx ピンを JxA (VSUP へのプルアップ) に接続します。プッシュボタン PB1 ~ PB4 を使用すると、GND への強いプルダウンを行うことができ、対応するライン上にローカルウェーク信号を生成できます。

周期的センシングウェークを使用するには、WAKEx/IDx ピンを JxB に接続して、各ピンを HSS4_OUT に接続します。

ID ピンとして使用するには、TCAN24xx-Q1 データシートに記載されているように、まず SPI レジスタ設定を使用して ID 機能を有効にします。次に、それぞれのはんだ接合部 SJx をショートさせて、IC ピンと外部ピンの間に 510Ω の直列抵抗を得ることができます。その後、ピンを GND に接続、ピンを VSUP に接続、またはピンをフローティング状態のままにすることができます。

2.7 デジタル インターフェイス

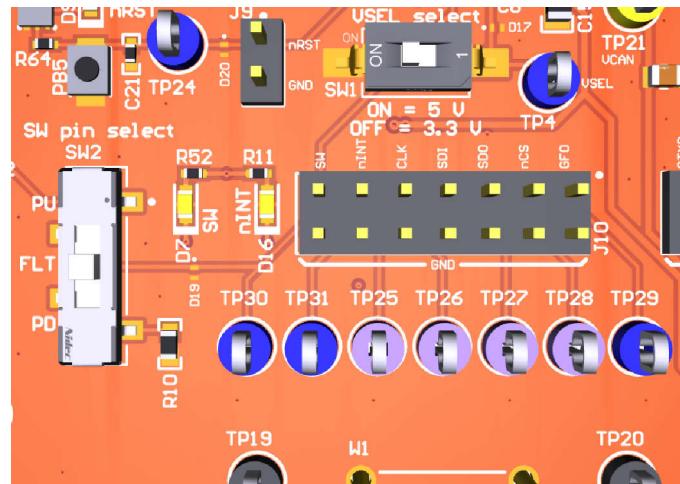


図 2-10. デジタル インターフェイス

デジタル信号はヘッダー J10 で利用できるほか、SPI 経由でデバイスと通信するには外部マイクロコントローラまたは USB2SPI ソフトウェアを使用する必要があります。ソフトウェア開発 (SW) ピンは、アクティブ ハイまたはアクティブ ローのどちらにも設定できます。スイッチ SW2 を使用することで、このピンをプルアップ、プルダウン、またはフローティング状態のままにできます。

デフォルトでは、SW ピンはアクティブ ハイの状態です。TI は、ウォッチドッグエラーによってデバイスが繰り返し再起動モードに移行することを防止するため、評価基板で動作を開始するときは、SW ピンをハイにすることを推奨します。

nINT ピンと GFO ピンは、ヘッダー J10 でも利用できます。

2.8 ヘッダ情報

TCAN24XXEVM には複数のヘッダがあり、デバイスの機能を簡単に制御し、入出力にアクセスすることができます。

2.8.1 WAKE/ID ヘッダー

TCAN24xx-Q1 の WAKE/ID ピンのバイアス制御専用ヘッダーが 4 つあります。これらのヘッダーはプラス形式で配置されているため、センターピン (WAKEx/IDX) をさまざまな方法でバイアスできます。

- 3.0kΩ 抵抗を介して VSUP にプルアップ (プルアップピンを使用)
- 3.0kΩ 抵抗を介して HSS4 にプル (HSS4 ピンを使用)
- VSUP に強固に接続 (VSUP ピンを使用)
- GND に強固に接続 (GND ピンを使用)
- フローティング

注意

上記の VSUP 接続を使用して各 WAKE/ID ラインが VSUP に強固に接続されている場合、プッシュボタン PB1/PB2/PB3/PB4 を使用しないでください。これにより、VSUP と GND の間に低インピーダンスのパスが作成されます。

表 2-2. WAKEx/IDX ヘッダー

| ヘッダー | 機能 |
|----------------------|--------------------|
| J1 (J1A / J1B / J1C) | WAKE1/ID1 のバイアス制御。 |
| J2 (J2A / J2B / J2C) | WAKE2/ID2 のバイアス制御。 |
| J3 (J3A / J3B / J3C) | WAKE3/ID3 のバイアス制御。 |
| J4 (J4A / J4B / J4C) | WAKE4/ID4 のバイアス制御。 |

2.8.2 その他の制御ヘッダー

評価基板上の他のヘッダーを使用して、TCAN24xx-Q1 の特定の機能を簡単に制御することや、出力とのインターフェイスを確立することができます。

表 2-3. 制御ヘッダー

| ヘッダー | 機能 |
|---------|--|
| J6 | 5V LDO (U3) を有効化します。シャントを使用して、10kΩ 抵抗を介して EN ピンを VSUP または VCC2 のいずれかに接続します。 |
| J7 | VCAN 電源セレクタ。シャントを使用して、VCAN レールを VCC2 または LDO (U3) の 5V 出力に接続します。 |
| J11 | このヘッダーにシャントを適用して、HSS1 と HSS2 を同期させます。 |
| J16/J20 | これらのヘッダーにシャントを適用して、バス負荷のシミュレーションができるサブ回路を接続します。 |
| J17/J21 | これらのヘッダーにシャントを適用して、120Ω の標準終端抵抗器をバス (R41) に接続します。 |
| J18/J22 | これらのヘッダーにシャントを適用して、2 つの 60Ω 抵抗器 (R39/R42) と 4.7nF のコンデンサ (C26) を使用して分割終端をバスに接続します。 |
| J25 | シャントを適用して VLED と 5V レールを接続し、5V LDO (U3) を使用してオンボード LED に電力を供給できるようにします。 |

表 2-3. 制御ヘッダー (続き)

| ヘッダー | 機能 |
|------|--|
| SJ5 | このはんだジャンパーを閉じると、DB9 CAN コネクタ (J15) のピン 5 に VBAT を接続できます。 |

2.9 プッシュ ボタン

評価基板には 5 つのボタンがあり、さまざまな機能を起動できます。

表 2-4. プッシュ ボタン機能

| ボタン | 機能 |
|-----|---|
| PB1 | WAKE1/ID1 で GND パルスを起動します。J1 が VSUP 設定で接続されている場合は、押さないでください。 |
| PB2 | WAKE2/ID2 で GND パルスを起動します。J2 が VSUP 設定で接続されている場合は、押さないでください。 |
| PB3 | WAKE3/ID3 で GND パルスを起動します。J3 が VSUP 設定で接続されている場合は、押さないでください。 |
| PB4 | WAKE4/ID4 で GND パルスを起動します。J4 が VSUP 設定で接続されている場合は、押さないでください。 |
| PB5 | nRST で GND パルスを起動します。 |

2.10 スイッチ

この評価基板には 2 個のスイッチがあり、デバイス設定を選択できます。

表 2-5. スイッチ機能

| スイッチ | 機能 |
|------|---|
| SW1 | VSEL セレクタ。 <ul style="list-style-type: none">• ON: VCC1 = 5 V• OFF: VCC1 = 3.3 V |
| SW2 | SW ピンセレクタ。 <ul style="list-style-type: none">• PU: 1kΩ 抵抗を介して SW ピンを VCC1 に接続。• FLT: SW ピンフローティング• PD: 1kΩ 抵抗を介して SW ピンを GND に接続。 |

3 ハードウェア設計ファイル

PCB レイアウトと部品表 (BOM) は、RTM で入手できます。

3.1 回路図

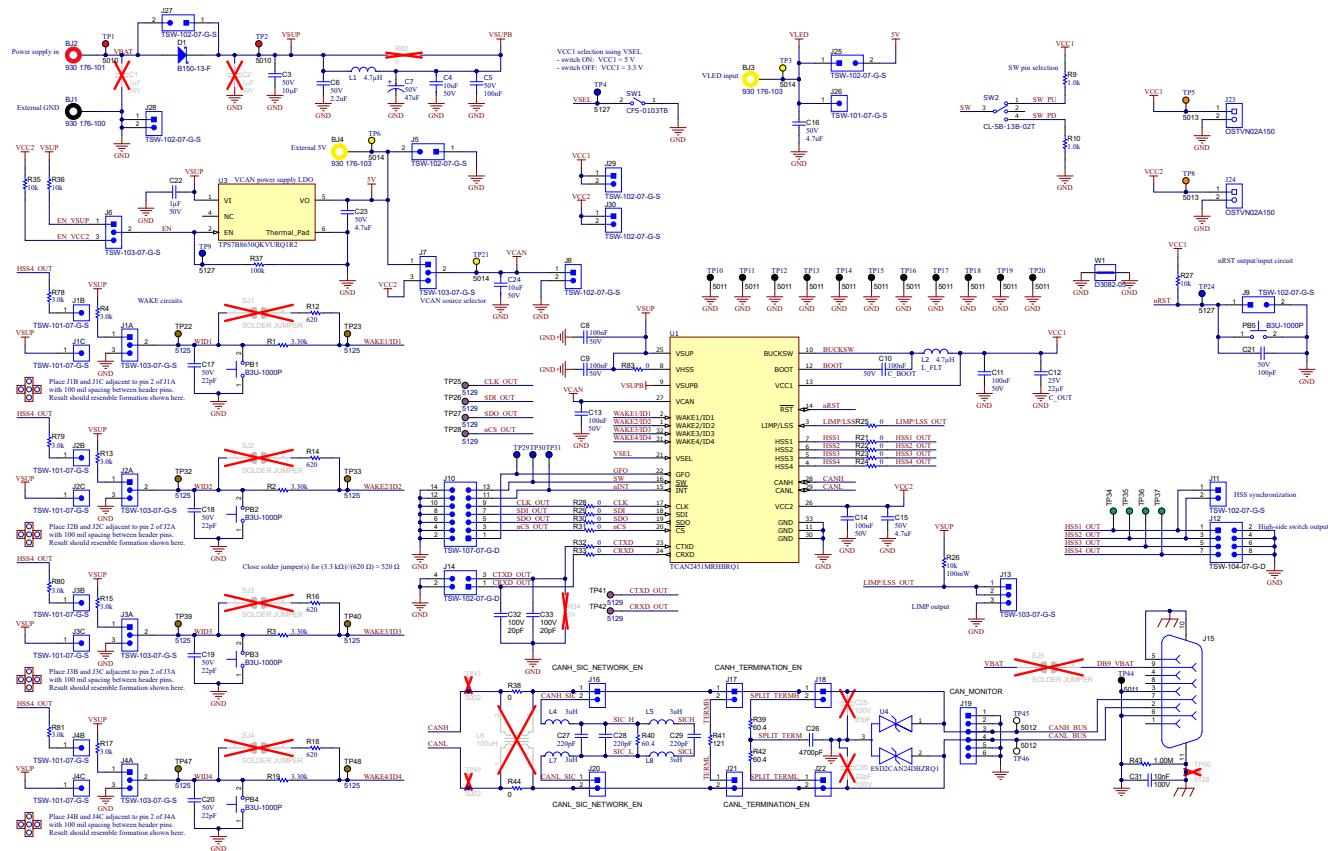


図 3-1. TCAN24XXEVM 回路図 (1 ページ)

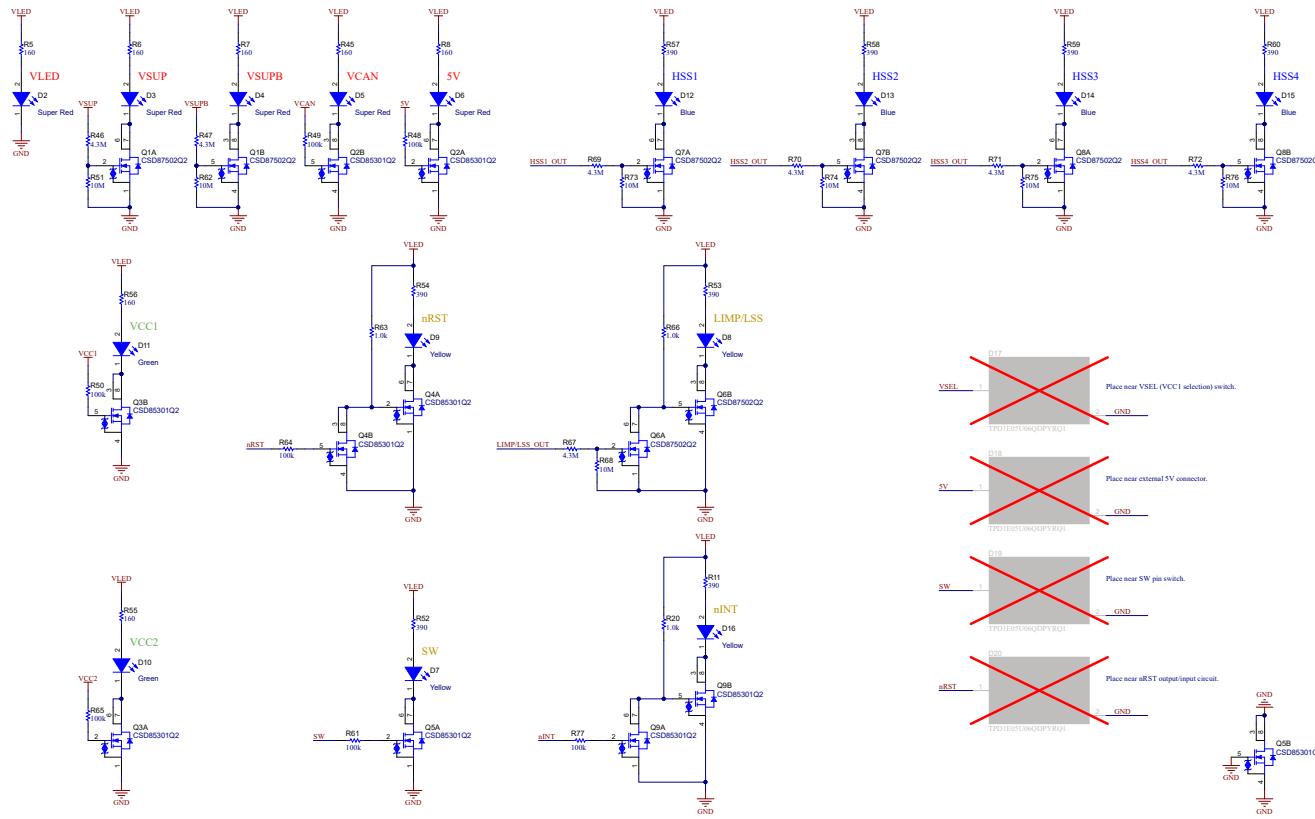


図 3-2. TCAN24XXEVM 回路図 (2 ページ)

4 追加情報

4.1 商標

すべての商標は、それぞれの所有者に帰属します。

5 参考資料

デバイスデータシートをご覧ください。[TCAN245x-Q1 車載用、降圧レギュレータおよびウォッチドッグ内蔵、信号改善対応 CAN FD システムベースチップ \(SBC\)](#)

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from APRIL 30, 2024 to DECEMBER 31, 2025 (from Revision * (April 2024) to Revision A (December 2025))

Page

- 「キットの内容」セクションの部品番号を TCAN2451RHBRQ1 から TCAN2451MRHBRQ1 に変更。 2

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月